

ADuM5401/ADuM5402/ADuM5403/ADuM5404

特性

集成 *isoPower* 的隔离式DC/DC转换器

3.3 V或5.0 V稳压输出

最高500 mW输出功率

四个DC-25 Mbps(NRZ)信号隔离通道

施密特触发器输入

16引脚SOIC封装, 爬电距离大于8.0 mm

工作温度最高可达105°C

高共模瞬变抗扰度: >25 kV/ μ s

安全和法规认证

UL认证

2500 V rms(1分钟), 符合UL 1577标准

CSA元件验收通知#5A(申请中)

符合VDE标准证书(申请中)

DIN V VDE V 0884-10 (VDE V 0884-10):2006-12

$V_{IORM} = 560$ V峰值

应用

RS-232/RS-422/RS-485收发器

工业现场总线隔离

电源启动偏置和栅极驱动

隔离传感器接口

工业PLC

概述

ADuM5401/ADuM5402/ADuM5403/ADuM5404均为集成 *isoPower*[®] 隔离式DC/DC转换器的四通道数字隔离器。该DC-DC转换器基于ADI公司的 *iCoupler*[®] 技术, 采用5.0 V(5.0V输入电源)或3.3 V电压(3.3V电源)时, 可提供最高500 mW调节隔离功率, 从而在低功耗隔离设计中, 无需使用单独的隔离DC-DC转换器。利用 *iCoupler* 芯片级变压器技术, 能够同时隔离逻辑信号和DC/DC转换器的磁性元件, 因此可提供小尺寸、完全隔离的解决方案。

ADuM5401/ADuM5402/ADuM5403/ADuM5404隔离器提供4个独立的隔离通道, 支持多种不同的通道配置和数据速率(更多信息请参考“订购指南”)。

isoPower 利用高频开关元件, 通过其变压器传输功率。设计印刷电路板(PCB)布局时应特别小心, 必须符合相关辐射标准。关于电路板布局考量因素的详细信息, 请参考应用笔记AN-0971。

¹受美国专利第5,952,849号、6,873,065号、6,903,578号和7,075,329号保护, 其它专利正在申请中。

Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

功能框图

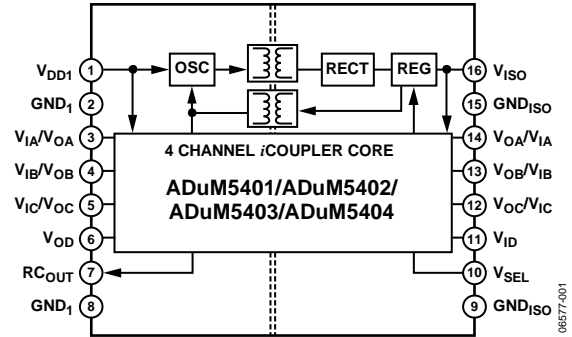


图1. ADuM5401/ADuM5402/ADuM5403/ADuM5404

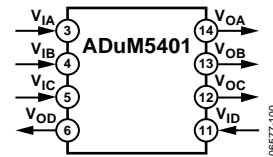


图2. ADuM5401

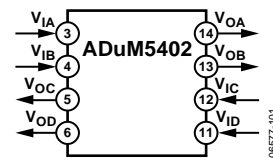


图3. ADuM5402

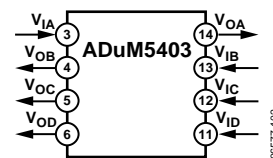


图4. ADuM5403

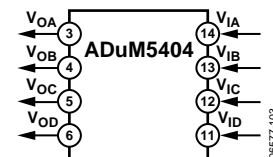


图5. ADuM5404

目录

特性	1	引脚配置和功能描述	10
应用	1	真值表	13
概述	1	典型工作特性	14
功能框图	1	术语	16
修订历史	2	应用信息	17
技术规格	3	PCB布局	17
电气特性—5 V原边输入电源/ 5 V副边隔离电源	3	热分析	18
电气特性—3.3 V原边输入电源/ 3.3 V副边隔离电源	5	EMI考虑	18
封装特性	7	传播延迟相关参数	18
法规认证	7	直流正确性和磁场抗扰度	18
隔离和安全相关特性	7	功耗	19
DIN V VDE V 0884-10(VDE V 0884-10)		电源考虑	20
隔离特性	8	提高可用功率	20
建议工作条件	8	隔离寿命	21
绝对最大额定值	9	外形尺寸	22
ESD警告	9	订购指南	22

修订历史

2008年11月—修订版0至修订版A

更改图1和概述部分	1
更改表1	3
更改表2	5
更改表4	7
更改表6和表7	8
更改表8和表9	9
更改图7和表10	10
更改图8和表11	11
更改图9和表12	12
更改图10和表13	13
移动真值表部分	13
更改应用信息部分和PCB布局部分	17
更改直流正确性和磁场抗扰度部分	18
更改电源考虑部分	20
增加“提高可用功率”部分、表15和表16	20

2008年5月—修订版0：初始版

技术规格

电气特性—5 V原边输入电源/5 V副边隔离电源

$4.5\text{ V} \leq V_{\text{DD1}} \leq 5.5\text{ V}$, $V_{\text{SEL}} = V_{\text{ISO}}$; 各电压均参照其各自的地。除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有的典型值规格在 $T_{\text{A}} = 25^{\circ}\text{C}$ 、 $V_{\text{DD1}} = 5.0\text{ V}$ 、 $V_{\text{SEL}} = V_{\text{ISO}}$ 条件下测得。

表1

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC/DC转换器电源						
设定点	V_{ISO}	4.7	5.0	5.4	V	$I_{\text{ISO}} = 0\text{ mA}$
电压调整率	$V_{\text{ISO(LINE)}}$		1		mV/V	$I_{\text{ISO}} = 50\text{ mA}$, $V_{\text{DD1}} = 4.5\text{ V至}5.5\text{ V}$
负载调整率	$V_{\text{ISO(LOAD)}}$		1	5	%	$I_{\text{ISO}} = 10\text{ mA至}90\text{ mA}$
输出纹波	$V_{\text{ISO(RIP)}}$		75		mV p-p	20 MHz带宽, $C_{\text{BO}} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{\text{ISO}} = 90\text{ mA}$
输出噪声	$V_{\text{ISO(N)}}$		200		mV p-p	$C_{\text{BO}} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{\text{ISO}} = 90\text{ mA}$
开关频率	f_{OSC}		180		MHz	
脉宽调制频率	f_{PWM}		625		kHz	
DC至2 Mbps数据速率 ¹						
最大输出电源电流 ²	$I_{\text{ISO(MAX)}}$	100			mA	$V_{\text{ISO}} > 4.5\text{ V}$, DC至1 MHz 逻辑信号频率
最大输出电源电流时的效率 ³			34		%	$I_{\text{ISO}} = 100\text{ mA}$, DC至1 MHz 逻辑信号频率
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{\text{DD1(Q)}}$		19	30	mA	$I_{\text{ISO}} = 0\text{ mA}$, DC至1 MHz 逻辑信号频率
I_{DD1} 电源电流, 满 V_{ISO} 负载	$I_{\text{DD1(MAX)}}$		290		mA	$C_{\text{L}} = 0\text{ pF}$, DC至1 MHz逻辑信号频率, $V_{\text{DD}} = 4.5\text{ V}$, $I_{\text{ISO}} = 100\text{ mA}$
25 Mbps数据速率(仅CRWZ级)						
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{\text{DD1(D)}}$				mA	$I_{\text{ISO}} = 0\text{ mA}$, $C_{\text{L}} = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5401			68		mA	$I_{\text{ISO}} = 0\text{ mA}$, $C_{\text{L}} = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5402			71		mA	$I_{\text{ISO}} = 0\text{ mA}$, $C_{\text{L}} = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5403			75		mA	$I_{\text{ISO}} = 0\text{ mA}$, $C_{\text{L}} = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5404			78		mA	$I_{\text{ISO}} = 0\text{ mA}$, $C_{\text{L}} = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
可用 V_{ISO} 电源电流 ⁴	$I_{\text{ISO(LOAD)}}$				mA	$C_{\text{L}} = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5401			87		mA	$C_{\text{L}} = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5402			85		mA	$C_{\text{L}} = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5403			83		mA	$C_{\text{L}} = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5404			81		mA	$C_{\text{L}} = 15\text{ pF}$, 12.5 MHz逻辑信号频率
欠压闭锁, V_{DD1} 、 V_{DDL} 和 V_{ISO} 电源						
趋正阈值						
趋负阈值	$V_{\text{UV+}}$		2.7		V	
迟滞	$V_{\text{UV-}}$		2.4		V	
	V_{UVH}		0.3		V	

ADuM5401/ADuM5402/ADuM5403/ADuM5404

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
iCOUPLER数据通道						
I/O输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-20	+0.01	+20	μA	
逻辑高电平输入阈值	V_{IH}	$0.7 \times V_{ISO},$ $0.7 \times V_{IDD1}$			V	
逻辑低电平输入阈值	V_{IL}			$0.3 \times V_{ISO},$ $0.3 \times V_{IDD1}$	V	
逻辑高电平输出电压	$RC_{OUT}, V_{OAH}, V_{OBH}, V_{OCH}, V_{ODH}$	$V_{DD1} - 0.3,$ $V_{ISO} - 0.3$	5.0		V	$I_{Ox} = -20 \mu\text{A}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	$RC_{OUT}, V_{OAL}, V_{OBL}, V_{OCL}, V_{ODL}$	$V_{DD1} - 0.5,$ $V_{ISO} - 0.5$	4.8	0.0	V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu\text{A}, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
交流规格						
仅ARWZ级						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
传播延迟	t_{PHL}, t_{PLH}		55	100	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
传播延迟偏斜	t_{PSK}			50	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
仅CRWZ级						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
传播延迟	t_{PHL}, t_{PLH}		45	60	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
温度变化率	t_{PSK}		5		ps/°C	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
传播延迟偏斜	t_{PSKCD}			6	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
通道间匹配, 同向通道	t_{PSKOD}			15	ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
通道间匹配, 反向通道						
所有型号						
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{ pF}, \text{ CMOS信号电平}$
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μs	$V_{Ix} = V_{DD}$ 或 $V_{ISO}, V_{CM} = 1000 \text{ V}, \text{ 瞬变幅度} = 800 \text{ V}$
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μs	$V_{Ix} = 0 \text{ V}, V_{CM} = 1000 \text{ V}, \text{ 瞬变幅度} = 800 \text{ V}$
刷新速率	f_r		1.0		Mbps	

1 所有四个通道的电源电流值贡献以相同数据速率合并。

2 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照功耗部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

3 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

4 此电流可用于驱动 V_{ISO} 引脚上的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考功耗部分。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

电气特性—3.3 V原边输入电源/3.3 V副边隔离电源

$3.0\text{ V} \leq V_{DD1} \leq 3.6\text{ V}$, $V_{SEL} = \text{GND}_{ISO}$; 各电压均参照其各自的地。除非另有说明, 所有最小值/最大值规格适用于整个推荐的工作范围。所有的典型值规格在 $T_A = 25^\circ\text{C}$ 、 $V_{DD1} = 3.3\text{ V}$ 、 $V_{ISO} = 3.3\text{ V}$ 、 $V_{SEL} = \text{GND}_{ISO}$ 条件下测得。

表2

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DC/DC转换器电源						
设定点	V_{ISO}	3.0	3.3	3.6	V	$I_{ISO} = 0\text{ mA}$
电压调整率	$V_{ISO(LINE)}$		1		mV/V	$I_{ISO} = 30\text{ mA}$, $V_{DD1} = 3.0\text{ V}$ 至 3.6 V
负载调整率	$V_{ISO(LOAD)}$		1	5	%	$I_{ISO} = 6\text{ mA}$ 至 54 mA
输出纹波	$V_{ISO(RIP)}$		50		mV p-p	20 MHz带宽, $C_{BO} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{ISO} = 54\text{ mA}$
输出噪声	$V_{ISO(N)}$		130		mV p-p	$C_{BO} = 0.1\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$, $I_{ISO} = 54\text{ mA}$
开关频率	f_{OSC}		180		MHz	
脉宽调制频率	f_{PWM}		625		kHz	
DC至2 Mbps数据速率 ¹						
最大输出电源电流 ²	$I_{ISO(MAX)}$	60			mA	$V_{ISO} > 3.0\text{ V}$, DC至1 MHz 逻辑信号频率
最大输出电源电流时的效率 ³			36		%	$I_{ISO} = 60\text{ mA}$, DC至1 MHz 逻辑信号频率
I_{DD1} 电源电流, 无 V_{ISO} 负载	$I_{DD1(Q)}$		14	20	mA	$I_{ISO} = 0\text{ mA}$, DC至1 MHz 逻辑信号频率
I_{DD1} 电源电流, 满 V_{ISO} 负载	$I_{DD1(MAX)}$		175		mA	$C_L = 0\text{ pF}$, DC至1 MHz逻辑信号频率 $V_{DD} = 3.0\text{ V}$, $I_{ISO} = 60\text{ mA}$
25 Mbps数据速率时的功耗						
25 Mbps数据速率(仅CRWZ级)						
IDD1电源电流, 无 V_{ISO} 负载	$I_{DD1(D)}$					
ADuM5401			44		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5402			46		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5403			47		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
ADuM5404			51		mA	$I_{ISO} = 0\text{ mA}$, $C_L = 15\text{ pF}$, 12.5 MHz 逻辑信号频率
可用 V_{ISO} 电源电流 ⁴						
ADuM5401	$I_{ISO(LOAD)}$		42		mA	$C_L = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5402	$I_{ISO(LOAD)}$		41		mA	$C_L = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5403	$I_{ISO(LOAD)}$		39		mA	$C_L = 15\text{ pF}$, 12.5 MHz逻辑信号频率
ADuM5404	$I_{ISO(LOAD)}$		38		mA	$C_L = 15\text{ pF}$, 12.5 MHz逻辑信号频率
欠压闭锁, V_{DD1} 、 V_{DDL} 和 V_{ISO} 电源						
趋正阈值	V_{UV+}		2.7		V	
趋负阈值	V_{UV-}		2.4		V	
迟滞	V_{UVH}		0.3		V	

ADuM5401/ADuM5402/ADuM5403/ADuM5404

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
iCOUPLER数据通道						
I/O输入电流	$I_{IA}, I_{IB}, I_{IC}, I_{ID}$	-10	+0.01	+10	μA	
逻辑高电平输入阈值	V_{IH}	$0.7 \times V_{ISO}$, $0.7 \times V_{IDD1}$			V	
逻辑低电平输入阈值	V_{IL}			$0.3 \times V_{ISO}$, $0.3 \times V_{IDD1}$	V	
逻辑高电平输出电压	R_{COUT} , V_{OAH}, V_{OBH} , V_{OCH}, V_{ODH}	$V_{DD1} - 0.3$, $V_{ISO} - 0.3$	3.3		V	$I_{Ox} = -20 \mu\text{A}, V_{Ix} = V_{IxH}$
逻辑低电平输出电压	R_{COUT} , V_{OAL}, V_{OBL} , V_{OCL}, V_{ODL}	$V_{DD1} - 0.5$, $V_{ISO} - 0.5$	3.1	0.1	V	$I_{Ox} = -4 \text{ mA}, V_{Ix} = V_{IxH}$
			0.0	0.1	V	$I_{Ox} = 20 \mu\text{A}, V_{Ix} = V_{IxL}$
			0.0	0.4	V	$I_{Ox} = 4 \text{ mA}, V_{Ix} = V_{IxL}$
交流规格						
仅ARWZ级						
最小脉冲宽度	PW			1000	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		1			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PHL}, t_{PLH}		60	100	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSK}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配	t_{PSKCD}/t_{PSKOD}			50	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
仅CRWZ级						
最小脉冲宽度	PW			40	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
最大数据速率		25			Mbps	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟	t_{PHL}, t_{PLH}		45	60	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
脉冲宽度失真, $ t_{PLH} - t_{PHL} $	PWD			6	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
温度变化率	t_{PSK}		5		ps/°C	$C_L = 15 \text{ pF}$, CMOS信号电平
传播延迟偏斜	t_{PSKCD}			45	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 同向通道	t_{PSKOD}			6	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
通道间匹配, 反向通道				15	ns	$C_L = 15 \text{ pF}$, CMOS信号电平
所有型号						
输出上升/下降时间(10%至90%)	t_R/t_F		2.5		ns	$C_L = 15 \text{ pF}$, CMOS信号电平
逻辑高电平输出时的共模瞬变抗扰度	$ CM_H $	25	35		kV/ μs	$V_{Ix} = V_{DD}$ 或 V_{ISO} , $V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
逻辑低电平输出时的共模瞬变抗扰度	$ CM_L $	25	35		kV/ μs	$V_{Ix} = 0 \text{ V}, V_{CM} = 1000 \text{ V}$, 瞬变幅度 = 800 V
刷新速率	f_r		1.0		Mbps	

1 所有四个通道的电源电流值贡献以相同数据速率合并。

2 当所有数据速率均低于2 Mbps时, V_{ISO} 电源电流可供外部使用。当数据速率高于2 Mbps时, 数据I/O通道汲取与数据速率成正比的额外电流。以给定数据速率工作的各通道所消耗的额外电源电流可按照功耗部分所述进行计算。必须将动态I/O通道负载视作外部负载, 并包括在 V_{ISO} 功耗预算中。

3 数据通道静态工作的功耗需求不能与电源部分分开。效率要考虑I/O通道的静态功耗, 它是内部功耗的一部分。

4 此电流可用于驱动 V_{ISO} 引脚上的外部负载。同时以25 Mbps的最大数据速率驱动所有通道, 满容性负载表示最大动态负载条件。有关低于最大数据速率时的可用电流计算, 请参考功耗部分。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

封装特性

表3

参数	符号	典型值	单位	测试条件
电阻(输入至输出) ¹	R _{I-O}	10 ¹²	Ω	f = 1 MHz 热电偶位于封装底部中心，利用细走线的4层电路板进行测试 ³
电容(输入至输出) ¹	C _{I-O}	2.2	pF	
输入电容 ²	C _I	4.0	pF	
IC结至环境热阻	θ _{JA}	45	°C/W	

¹ 假设器件为双端器件：引脚1与引脚8短路，引脚9与引脚16短路。

² 输入电容是从任意输入数据引脚到地的容值。

³ 热模型定义见热分析部分。

法规认证

表4

UL	CSA (申请中)	VDE (申请中)
UL1577 器件认可程序认可1 单一保护, 2500 V rms 隔离电压	CSA 元件验收通知#5A 批准 加强绝缘符合 CSA 60950-1-03 和 IEC 60950-1 标准, 400 V 均方根值(566 V 峰值)最大工作电压	DIN V VDE V 0884-10(VDE V 0884-10):2006-12 认证2 加强绝缘, 560 V 峰值
文件 E214100	文件 205078	文件 2471900-4880-0001

¹ 依据 UL1577, 每个 ADuM5401/ADuM5402/ADuM5403/ADuM5404 器件都经过 1 秒钟绝缘测试电压 ≥ 3000 V rms 的验证测试(漏电流检测限值为 10 μA)。

² 依据 DIN V VDE V 0884-10, 每个 ADuM5401/ADuM5402/ADuM5403/ADuM5404 器件都经过 1 秒钟绝缘测试电压 ≥ 1050 V 峰值的验证测试(局部放电检测限值为 5 pC)。器件标识中的星号(*)表示通过 DIN V VDE V 0884-10 认证。

隔离和安全相关特性

表5

参数	符号	值	单位	测试条件/注释
额定电介质隔离电压		2500	V rms	持续 1 分钟
最小外部气隙(间隙)	L(I01)	>8.0	mm	测量输入端至输出端, 空气最短距离
最小外部爬电距离	L(I02)	>8.0	mm	测量输入端至输出端, 沿壳体最短距离
最小内部间隙			mm 最小值	隔离距离
漏电特性(相对漏电指数)	CTI	0.017 >175	V	DIN IEC 112/VDE 0303, Part 1
隔离组		IIIa		材料组(DIN VDE 0110, 1/89, 表1)

ADuM5401/ADuM5402/ADuM5403/ADuM5404

DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

这些隔离器适合安全限制数据范围内的加强电气隔离。通过保护电路保持安全数据。封装上的星号(*)标志表示通过DIN V VDE V 0884-10认证。

表6

描述	条件	符号	特性	单位
DIN VDE 0110装置分类			I to IV	
额定电源电压 ≤ 150 V rms			I to III	
额定电源电压 ≤ 300 V rms			I to II	
额定电源电压 ≤ 400 V rms			40/105/21	
环境分类			2	
污染度(DIN VDE 0110, 表1)				
最大工作绝缘电压		V_{IORM}	560	V 峰值
输入至输出测试电压, 方法b1	$V_{IORM} \times 1.875 = V_{PR}$, 100%生产测试, $t_m = 1$ 秒, 局部放电 < 5 pC	V_{PR}	1050	V 峰值
输入至输出测试电压, 方法a		V_{PR}		
跟随环境测试, 子类1	$V_{IORM} \times 1.6 = V_{PR}$, $t_m = 60$ 秒, 局部放电 < 5 pC		896	V 峰值
跟随输入和/或安全测试, 子类2和子类3	$V_{IORM} \times 1.2 = V_{PR}$, $t_m = 60$ 秒, 局部放电 < 5 pC		672	V 峰值
最高允许过压	瞬变过压, $t_{TR} = 10$ 秒	V_{TR}	4000	V 峰值
安全限值	出现故障时允许的最大值(见图6)			
壳温		T_S	150	°C
第1侧IDD1电流		I_{S1}	555	mA
在 T_S 的绝缘电阻	$V_{IO} = 500$ V	R_S	$>10^9$	Ω

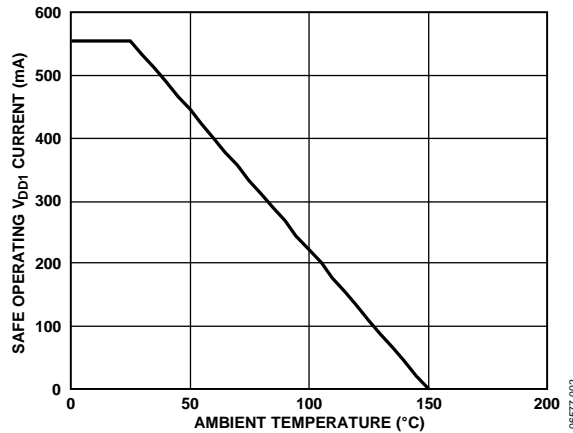


图6. 热减额曲线，依据DIN EN 60747-5-2获得的安全限值与壳温的关系

建议工作条件

表7

参数	符号	最小值	最大值	单位
工作温度 ¹	T_A	-40	+85	°C
电源电压 ²				
$V_{DD1} @ V_{SEL} = 0$ V	V_{DD1}	3.0	3.6	V
$V_{DD1} @ V_{SEL} = V_{ISO}$	V_{DD1}	4.5	5.5	V
最小负载 ³	$I_{ISO(MIN)}$	10		mA

¹ 在105°C工作时需要降低最大负载电流，如表8所示。

² 所有电压均参照其各自的地。

³ 如果外部负载小于额定值，电源PWM可能会产生过大的开关噪声，从而造成数据完整性问题。

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表8

参数	额定值
存储温度(T_{ST})	-55°C 至 $+150^\circ\text{C}$
工作环境温度(T_A)	-40°C 至 $+105^\circ\text{C}$
电源电压(V_{DD} , V_{ISO}) ¹	-0.5 V 至 $+7.0\text{ V}$
V_{ISO} 电源电流 ²	
$T_A = -40^\circ\text{C}$ 至 $+85^\circ\text{C}$	100 mA
$T_A = -40^\circ\text{C}$ 至 $+105^\circ\text{C}$	60 mA
输入电压(V_{IA} , V_{IB} , V_{IC} , V_{ID} , V_{SEL}) ^{1,3}	-0.5 V 至 $V_{DDI} + 0.5\text{ V}$
输出电压(V_{OA} , V_{OB} , V_{OC} , V_{OD}) ^{1,3}	-0.5 V 至 $V_{DDO} + 0.5\text{ V}$
每个数据输出引脚的平均输出电流 ⁴	-10 mA 至 $+10\text{ mA}$
共模瞬变 ⁵	$-100\text{ kV}/\mu\text{s}$ 至 $+100\text{ kV}/\mu\text{s}$

1 所有电压均参照其各自的地。

2 V_{ISO} 提供 V_{ISO} I/O 通道上的直流和动态负载电流。确定总 V_{ISO} 电源电流时，必须包括此电流。当环境温度为 85°C 至 105°C 时，须降低最大允许电流。

3 V_{DDI} 和 V_{DDO} 分别指给定通道的输入端和输出端的电源电压。参见 PCB 布局部分。

4 不同温度下的最大额定电流值参见图6。

5 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致门锁或永久损坏。

表9. 支持最短50年寿命的最大连续工作电压¹

参数	最大值	单位	参考标准
交流电压			
加强绝缘	424	V 峰值	所有认证工作电压
单极性交流电压			
基本绝缘	600	V 峰值	IEC 60950-1工作电压
加强绝缘	560	V 峰值	VDE V 0884-10工作电压
直流电压			
基本绝缘	600	V 峰值	IEC 60950-1工作电压
加强绝缘	560	V 峰值	VDE V 0884-10工作电压

¹ 指隔离栅上的连续电压幅度。详情见隔离寿命部分。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

引脚配置和功能描述

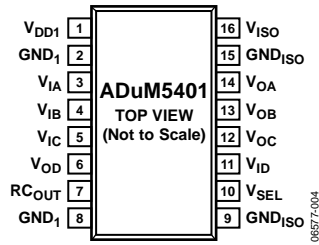


图7. ADuM5401引脚配置

表10. ADuM5401引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	原边电源电压，3.0 V至5.5 V。
2, 8	GND ₁	地1。隔离器原边的参考地。引脚2与引脚8内部互连。建议将这两个引脚连接到公共地。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{IC}	逻辑输入C。
6	V _{OD}	逻辑输出D。
7	R _{COUT}	调节控制输出。此引脚连接到isoPower从机的R _{CIN} ，以便ADuM5401能控制从机的调节功能。
9, 15	GND _{ISO}	隔离器第2侧的参考地。引脚9与引脚15内部互连。建议将这两个引脚连接到公共地。
10	V _{SEL}	输出电压选择。V _{SEL} = V _{ISO} 时，V _{ISO} 设定点为5.0 V。V _{SEL} = GND _{ISO} 时，V _{ISO} 设定点为3.3 V。
11	V _{ID}	逻辑输入D。
12	V _{OC}	逻辑输出C。
13	V _{OB}	逻辑输出B。
14	V _{OA}	逻辑输出A。
16	V _{ISO}	用于数据通道和外部负载的副边电源电压输出。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

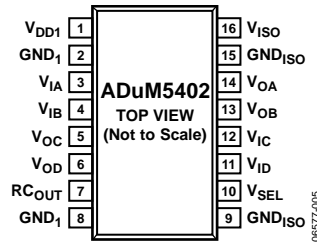


图8. ADuM5402引脚配置

表11. ADuM5402引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	原边电源电压，3.0V至5.5V。
2, 8	GND ₁	地1。隔离器原边的参考地。引脚2与引脚8内部互连。建议将这两个引脚连接到公共地。
3	V _{IA}	逻辑输入A。
4	V _{IB}	逻辑输入B。
5	V _{OC}	逻辑输出C。
6	V _{OD}	逻辑输出D。
7	R _{COUT}	调节控制输出。此引脚连接到isoPower从机的R _{CIN} ，以便ADuM5402能控制从机的调节功能。
9, 15	GND _{ISO}	隔离器第2侧的参考地。引脚9与引脚15内部互连。建议将这两个引脚连接到公共地。
10	V _{SEL}	输出电压选择。V _{SEL} = V _{ISO} 时，V _{ISO} 设定点为5.0 V。V _{SEL} = GND _{ISO} 时，V _{ISO} 设定点为3.3V。
11	V _{ID}	逻辑输入D。
12	V _{IC}	逻辑输入C。
13	V _{OB}	逻辑输出B。
14	V _{OA}	逻辑输出A。
16	V _{ISO}	用于数据通道和外部负载的副边电源电压输出。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

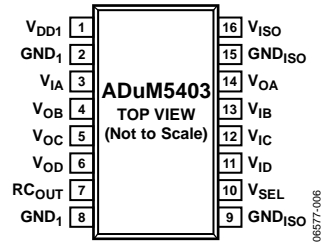


图9. ADuM5403引脚配置

表12. ADuM5403引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	原边电源电压, 3.0 V至5.5 V。
2, 8	GND ₁	地1。隔离器原边的参考地。引脚2与引脚8内部互连。建议将这两个引脚连接到公共地。
3	V _{IA}	逻辑输入A。
4	V _{OB}	逻辑输出B。
5	V _{OC}	逻辑输出C。
6	V _{OD}	逻辑输出D。
7	R _{COUT}	调节控制输出。此引脚连接到isoPower从机的RCIN, 以便ADuM5403能控制从机的调节功能。
9, 15	GND _{ISO}	隔离器第2侧的参考地。引脚9与引脚15内部互连。建议将这两个引脚连接到公共地。
10	V _{SEL}	输出电压选择。V _{SEL} = V _{ISO} 时, V _{ISO} 设定点为5.0 V。V _{SEL} = GND _{ISO} 时, V _{ISO} 设定点为3.3 V。
11	V _{ID}	逻辑输入D。
12	V _{IC}	逻辑输入C。
13	V _{IB}	逻辑输入B。
14	V _{OA}	逻辑输出A。
16	V _{ISO}	用于数据通道和外部负载的副边电源电压输出。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

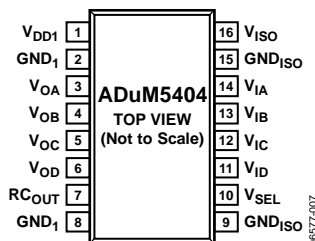


图10. ADuM5404引脚配置

表13. ADuM5404引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD1}	原边电源电压，3.0 V至5.5 V。
2, 8	GND ₁	地1。隔离器原边的参考地。引脚2与引脚8内部互连。建议将这两个引脚连接到公共地。
3	V _{OA}	逻辑输出A。
4	V _{OB}	逻辑输出B。
5	V _{OC}	逻辑输出C。
6	V _{OD}	逻辑输出D。
7	RC _{OUT}	调节控制输出。此引脚连接到isoPower从机的RCIN，以便ADuM5404能控制从机的调节功能。
9, 15	GND _{ISO}	隔离器第2侧的参考地。引脚9与引脚15内部互连。建议将这两个引脚连接到公共地。
10	V _{SEL}	输出电压选择。V _{SEL} = V _{ISO} 时，V _{ISO} 设定点为5.0 V。V _{SEL} = GND _{ISO} 时，V _{ISO} 设定点为3.3 V。
11	V _{ID}	逻辑输入D。
12	V _{IC}	逻辑输入C。
13	V _{IB}	逻辑输入B。
14	V _{IA}	逻辑输入A。
16	V _{ISO}	用于数据通道和外部负载的副边电源电压输出。

真值表

表14. 真值表(正逻辑)

V _{Ix} 输入 ¹	V _{SEL} 输入	V _{DD1} 状态	V _{DD1} 输入 (V)	V _{ISO} 状态	V _{ISO} 输出 (V)	V _{Ox} 输出 ¹	注释
高	高	有电	5.0	有电	5.0	高	正常工作，数据为高
低	高	有电	5.0	有电	5.0	低	正常工作，数据为低
高	低	有电	3.3	有电	3.3	高	正常工作，数据为高
低	低	有电	3.3	有电	3.3	低	正常工作，数据为低
高	低	有电	5.0	有电	3.3	高	不推荐使用
低	低	有电	5.0	有电	3.3	低	不推荐使用
高	高	有电	3.3	有电	5.0	高	不推荐使用
低	高	有电	3.3	有电	5.0	低	不推荐使用

¹ V_{Ix}和V_{Ox}指给定通道(A、B、C或D)的输入和输出信号。

典型工作特性

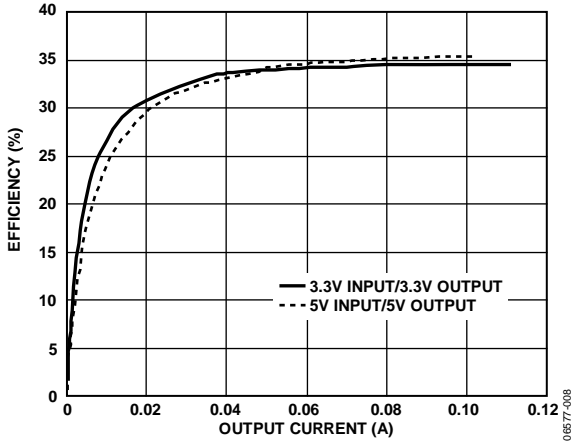


图11. 5V输入/5V输出和3.3V输入/3.3V输出的典型电源效率

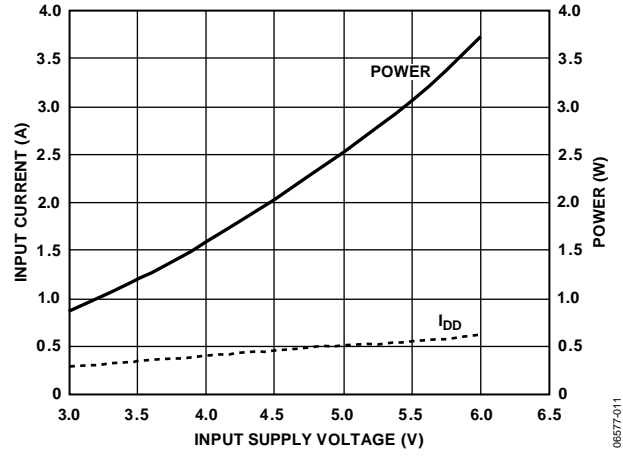


图14. 典型短路输入电流和功耗与输入电源电压的关系, V_{ISO} 短路至 GND_{ISO}

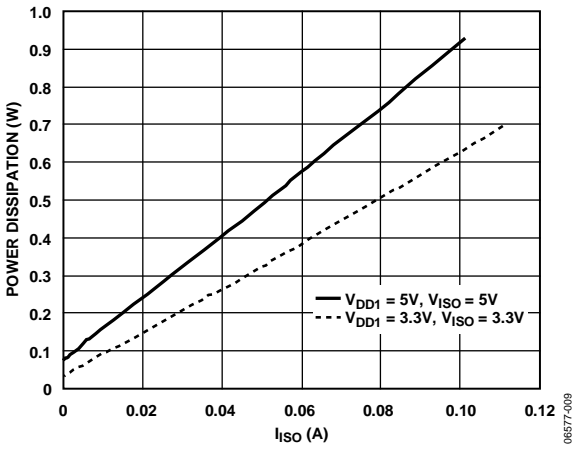


图12. 数据通道空闲时典型总功耗与 I_{ISO} 的关系

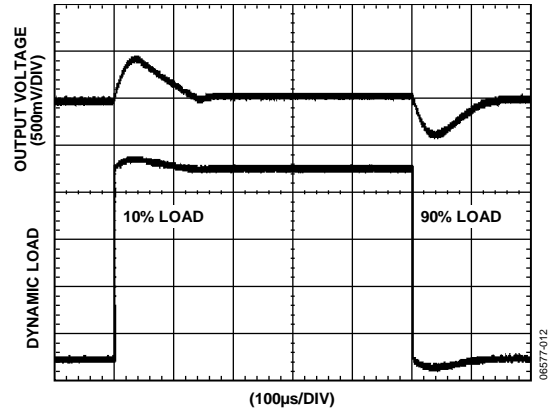


图15. 典型 V_{ISO} 瞬态负载响应, 5V输出, 10%至90%负载阶跃

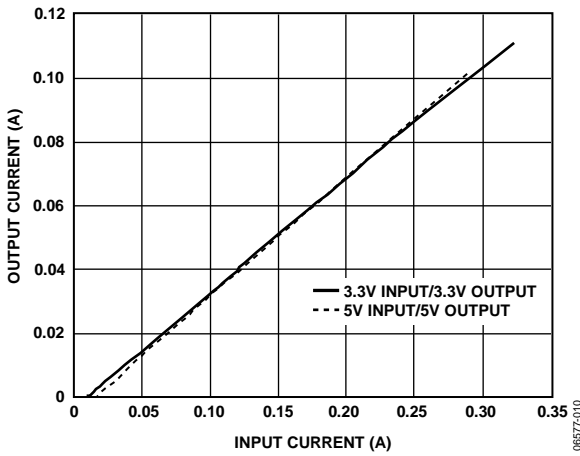


图13. 典型隔离输出电源电流 I_{ISO} 与外部负载的关系, 5V输入/5V输出和3.3V输入/3.3V输出时无动态电流汲取

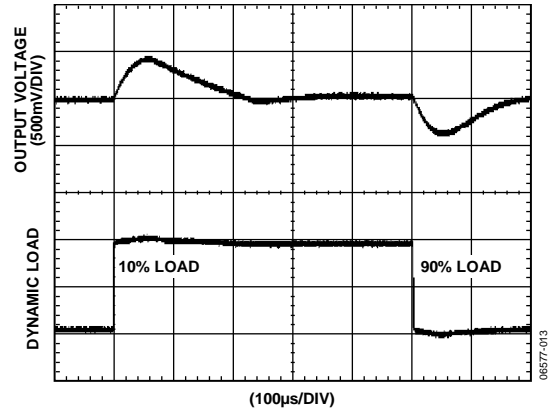


图16. 典型瞬态负载响应, 3V输出, 10%至90%负载阶跃

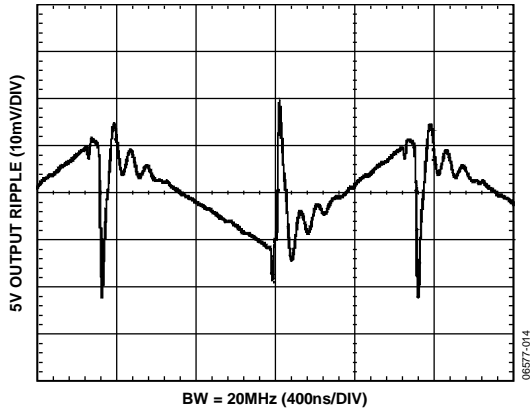


图17. $V_{ISO} = 5\text{ V}$ 输出电压典型纹波, 90%负载

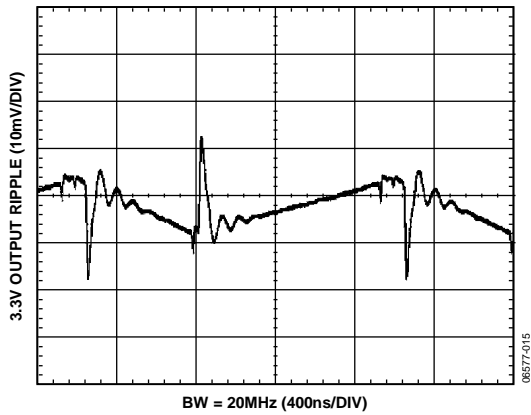


图18. $V_{ISO} = 3.3\text{ V}$ 输出电压典型纹波, 90%负载

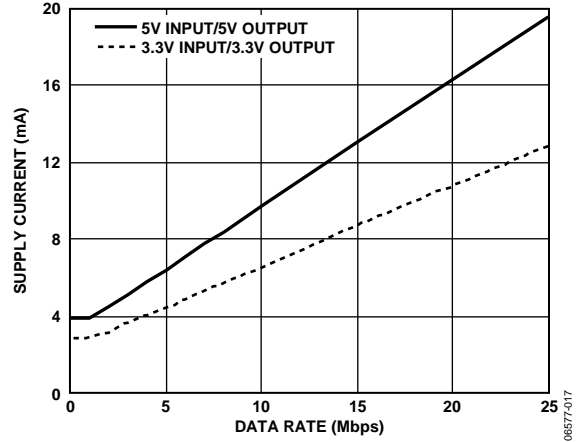


图20. 每个反向数据通道的典型 I_{CH} 电源电流 (15 pF输出负载)

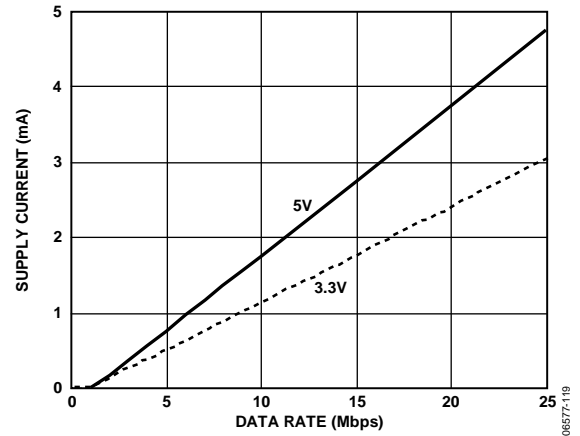


图21. 每路输入的典型 $I_{ISO(D)}$ 动态电源电流

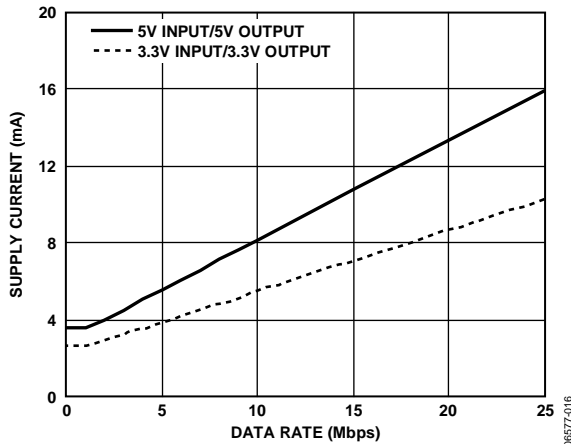


图19. 每个正向数据通道的典型 I_{CH} 电源电流 (15 pF输出负载)

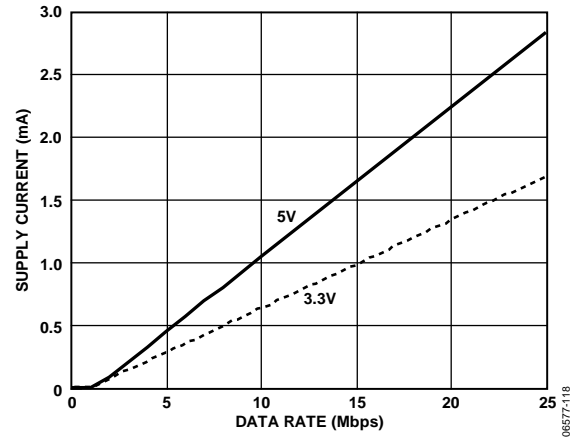


图22. 每路输出的典型 $I_{ISO(D)}$ 动态电源电流 (15 pF输出负载)

术语

$I_{DD1(Q)}$

$I_{DD1(Q)}$ 是在 V_{DD1} 引脚汲取的最小工作电流，测量条件为 V_{ISO} 处无外部负载，并且I/O引脚以低于2 Mbps的速率工作，从而无需额外动态电源电流。 $I_{DD1(Q)}$ 反映最小电流工作条件。

$I_{DD1(D)}$

$I_{DD1(D)}$ 是同时以25 Mbps的最大数据速率驱动所有通道时的典型输入电源电流，满容性负载表示最大动态负载条件。输出端的阻性负载应与动态负载区别对待。

$I_{DD1(MAX)}$

$I_{DD1(MAX)}$ 是满动态 V_{ISO} 负载条件下的输入电流。

t_{PHL} 传播延迟

t_{PHL} 传播延迟是从 V_{Ix} 信号下降沿的50%水平到 V_{Ox} 信号下降沿的50%水平的时间。

t_{PLH} 传播延迟

t_{PLH} 传播延迟是从 V_{Ix} 信号上升沿的50%水平到 V_{Ox} 信号上升沿的50%水平的时间。

传播延迟偏斜(t_{PSK})

t_{PSK} 指器件在建议工作条件范围内的相同工作温度、电源电压和输出负载下工作时测得的 t_{PHL} 和/或 t_{PLH} 的最差情况偏差。

通道间匹配

通道间匹配指两个通道在相同负载下工作时的传播延迟之差的绝对值。

最小脉冲宽度

最小脉冲宽度指保证额定脉冲宽度失真的最小脉冲宽度。

最大数据速率

最大数据速率指保证额定脉冲宽度失真的最快数据速率。

应用信息

ADuM5401/ADuM5402/ADuM5403/ADuM5404DC-DC转换器部分的工作原理与当今大多数电源相同。它采用副边控制器结构，集成隔离脉宽调制(PWM)反馈。 V_{DD1} 为振荡电路提供电源，该电路将开关电流输入一个芯片级空芯变压器。传输至副边的电源经过整流并调整到3.3V或5V。副(V_{ISO})边控制器通过产生PWM控制信号调整输出，该控制信号通过专用iCoupler数据通道被送到原(V_{DD1})边。PWM调制振荡电路来控制传送到副边的功率。通过反馈可以实现更高的功率和效率。

ADuM5401/ADuM5402/ADuM5403/ADuM5404提供一个调节控制输出(RC_{OUT})信号，可以将该信号连接到其它isoPower器件。此特性允许通过一个调节器控制多个电源模块而不会发生竞争。当存在辅助电源模块时，可以将VISO引脚连在一起，以用作一个电源。由于只有一条反馈控制路径，因此电源将无缝地协同工作。

ADuM5401/ADuM5402/ADuM5403/ADuM5404在 V_{DD1} 电源输入上实现了带迟滞的欠压闭锁(UVLO)功能，此功能确保转换器不会因为高噪声输入电源或者上电斜升速率较慢而进入振荡状态。

为了获得最佳负载调整率，建议最小负载电流为10 mA。更小的负载可能会因为PWM脉冲较短或不稳定而在芯片上产生过大噪声。在某些情况下，这种方式所产生的过大噪声会破坏数据。

PCB布局

ADuM5401/ADuM5402/ADuM5403/ADuM5404数字隔离器内置0.5W isoPower集成DC-DC转换器，逻辑接口无需外部接口电路。输入和输出供电引脚需要电源旁路(见图23)。请注意，引脚1与引脚2之间需要一个低ESR旁路电容，应使其尽可能靠近芯片焊盘。

ADuM5401/ADuM5402/ADuM5403/ADuM5404的电源部分采用一个180 MHz的振荡频率通过其芯片级变压器高效地传输功率。此外，在正常工作模式下iCouple的数据部分在电源引脚上引入开关瞬变。在多个工作频率下都需要旁路电容。噪声

抑制需要一个低电感高频电容，纹波抑制和适当的调整则需要一个大容值的电容。 V_{DD1} 的旁路电容可以方便地连接在引脚1和引脚2之间， V_{ISO} 的旁路电容可以方便地连接在引脚15和引脚16之间。

为了抑制噪声并降低纹波，至少需要并联两个电容。针对 V_{DD1} ，推荐的电容值是0.1 μ F和10 μ F。较小的电容必须具有低ESR，建议使用陶瓷电容。

请注意，低ESR电容两端到电源引脚的走线总长不得超过2mm。如果旁路电容的走线长度超过2 mm，可能会破坏数据。还应考虑在引脚1与引脚8及引脚9与引脚16之间连接旁路电容，除非两个公共地引脚靠近封装连在一起。

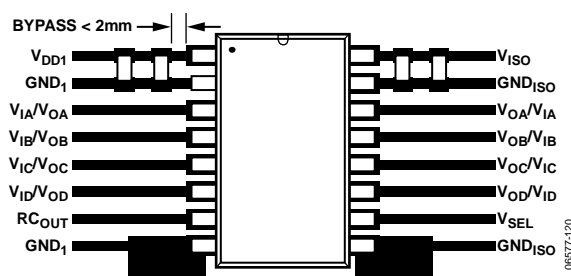


图23. 推荐的PCB布局

在具有高共模瞬变的应用中，要确保隔离栅两端的电路板耦合最小。此外，如此设计电路板布局，任何耦合都不会出现并影响器件侧所有的引脚。如果不满足设计要求，将会使引脚间的电压差异超过表8规定的绝对最大额定值，造成器件闩锁和/或永久损坏。

ADuM5401/ADuM5402/ADuM5403/ADuM5404均为电源器件，在满负载下以最大速度工作时，功耗约为1W。因为不可能在隔离器上放置散热器，芯片主要通过GND引脚将热量耗散到PCB。如果器件应用在高温环境下，需要提供从GND引脚到PCB地平面的散热路径。图23中的电路板布局加大了引脚8和引脚9的焊盘。通过焊盘到地平面和电源平面的大直径过孔降低电感以及噪声的产生。

散热焊盘中的多个过孔可以显著降低芯片内部的温度。扩大焊盘的尺寸由设计者进行评估并由可用的电路板空间决定。

热分析

ADuM5401/ADuM5402/ADuM5403/ADuM5404器件内置四个芯片，附于配有两个芯片贴装焊盘的分离引线框架上。为了热分析的目的，它被视为一个热单元，其最高结温表现为表3中 θ_{JA} 的值。 θ_{JA} 的值是将器件焊接到具有精细走线的JEDEC标准4层电路板上，在静止空气中测量的。在正常工作条件下，ADuM5401/ADuM5402/ADuM5403/ADuM5404器件可以在整个温度范围以满负载工作，输出电流无需减额。但是，遵守PCB布局部分的建议可以降低到PCB的热阻，从而在高环境温度下增加热裕量。

EMI考虑

ADuM5401/ADuM5402/ADuM5403/ADuM5404的DC-DC转换器部分必须在非常高的频率下工作，以保证通过小变压器进行高效的功率转换。由此产生的高频电流会在电路板的地层和电源层传播，引起边沿和偶极子辐射。对于使用这些器件的应用，推荐采用接地机壳。如果接地机壳不可行的话，PCB布局就需要遵循良好的RF设计做法。有关ADuM5401/ADuM5402/ADuM5403/ADuM5404的最新PCB布局建议，请参考应用笔记AN-0971：isoPower器件的辐射控制建议。

传播延迟相关参数

传播延迟是描述逻辑信号穿过器件所需时间的参数(见图24)。到逻辑低电平输出的传播延迟可能不同于到逻辑高电平输出的传播延迟。

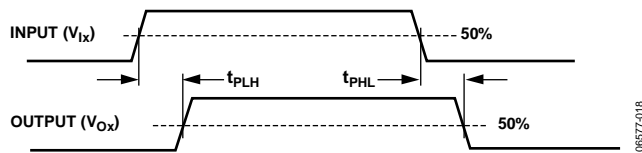


图24. 传播延迟参数

脉冲宽度失真指这两个传播延迟值的最大差异，反映了输入信号时序的保持精度。

通道间匹配指单个ADuM5401/ADuM5402/ADuM5403/ADuM5404器件内各通道的传播延迟之间的最大差异。

传播延迟偏斜指在相同条件下工作的多个ADuM5401/ADuM5402/ADuM5403/ADuM5404器件的传播延迟之间的最大差异。

直流正确性和磁场抗扰度

在隔离器输入端的正负逻辑电平转换会使一个很窄的(约1ns)脉冲通过变压器被送到解码器。解码器是双稳态的，因此可以被这个脉冲置位或复位，表示输入逻辑的转换。在输入端没有大于1 μs的逻辑转换，周期的刷新脉冲表示输入状态是正确的，可以确保输出直流的正确性。如果解码器在大约5 μs内没有接收到内部脉冲，输入侧则认为没有供电或者无效，在这种情况下，隔离器的输出被看门狗计时电路强制设置为默认低电平状态。这个情况应该只在ADuM5401/ADuM5402/ADuM5403/ADuM5404器件的上电和关断过程中出现。

ADuM5401/ADuM5402/ADuM5403/ADuM5404磁场抗扰度的限制是由变压器接收线圈中的感应电压状态决定的，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。

检测ADuM5401/ADuM5402/ADuM5403/ADuM5404的3.3 V工作条件是因为这是最易受干扰的工作模式。

在变压器输出端脉冲的幅度大于1.0V。解码器的检测阈值大约是0.5V,因此有一个0.5V的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = (-d\beta/dt)\Sigma\pi rn^2; n = 1, 2, \dots, N$$

其中：

β 是磁通量密度(高斯)。

rn 是接收线圈第 n 圈的半径(cm)。

N 是接收线圈匝数。

给定ADuM5401/ADuM5402/ADuM5403/ADuM5404接收线圈的几何形状及感应电压，解码器最多能够有0.5V余量的50%，允许的最大磁场见图25所示计算。

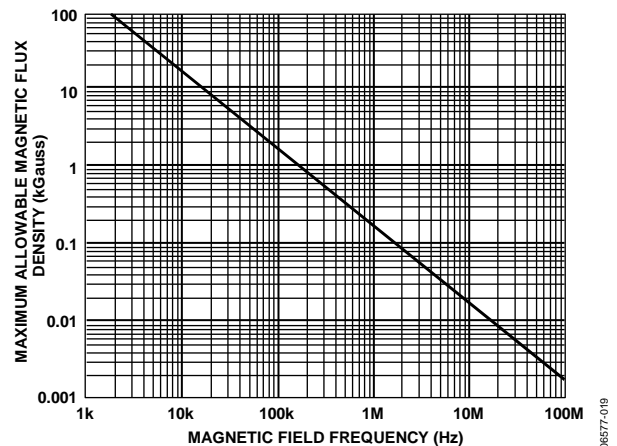


图25. 最大允许外部磁通密度

ADuM5401/ADuM5402/ADuM5403/ADuM5404

例如，在1MHz的磁场频率下，最大允许0.2k高斯的磁场在接收线圈可以感应出0.25V的电压。这大约是检测阈值的50%并且不会引起输出转换错误。同样的，如果这样的情况在发送脉冲时发生(最差的极性)，这会使接收到的脉冲从大于1.0V下降到0.75V，这仍然高于解码器检测阈值0.5V。

先前的磁通密度值对应于与ADuM5401/ADuM5402/ADuM5403/ADuM5404变压器给定距离的额定电流幅度。图26表明这些允许的电流幅度是频率与所选距离的函数。如图26所示，ADuM5401/ADuM5402/ADuM5403/ADuM5404只有在离器件很近的高频大电流下才被影响。例如1MHz时，0.5kA电流必须放置在距离ADuM5401/ADuM5402/ADuM5403/ADuM5404 5mm以外的时候才不会影响器件的工作。

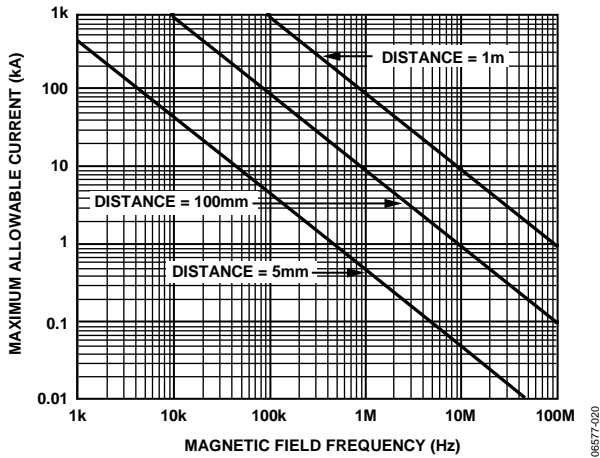


图26. 不同电流至ADuM5401/ADuM5402/ADuM5403/ADuM5404距离下的最大允许电流

在强磁场和高频率的叠加作用下，PCB走线形成的任何回路都会感应出足够大的错误的电压，以触发后续电路的阈值。为避免发生这种情况，对此类走线进行布局时需要格外小心。

功耗

V_{DD1} 电源输入为iCoupler数据通道和电源转换器供电。因此，无法分别确定数据转换器以及原边和副边I/O通道所汲取的静态电流，所有这些静态功耗需求都已合并到 $I_{DD1(Q)}$ 电流中，如图27所示。 I_{DD1} 总电源电流等于静态工作电流、I/O通道所需的动态电流 $I_{DD1(D)}$ 和所有外部 I_{ISO} 负载之和。

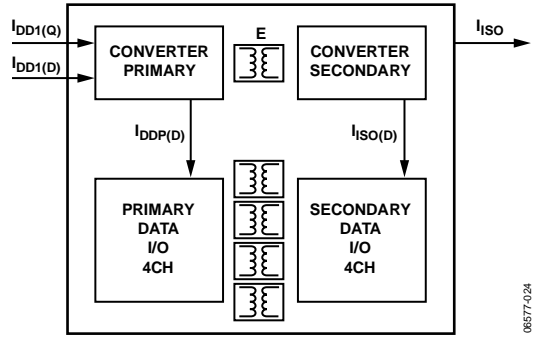


图27. ADuM5401/ADuM5402/ADuM5403/ADuM5404内的功耗

一个通道只有以高于刷新速率 f_r 的速度工作时，才会消耗动态I/O电流。各通道的动态电流由其数据速率决定。图19显示一个正向通道的电流，正向的意思是输入位于器件的 V_{DD1} 侧。图20显示一个反向通道的电流，反向的意思是输入位于器件的 V_{ISO} 侧。图19和图20均假设有一个典型的15pF负载。

I_{DD1} 总电流的计算公式如下：

$$I_{DD1} = (I_{ISO} \times V_{ISO}) / (E \times V_{DD1}) + \sum I_{CHn}; n = 1 \text{ to } 4 \quad (1)$$

其中：

I_{DD1} 为总电源输入电流。

I_{ISO} 为副边外部负载汲取的电流。

E 为在感兴趣的 V_{ISO} 和 V_{DD1} 条件下依据图11确定的100mA负载时的电源效率。

I_{CHn} 为依据图19或图20(视通道方向而定)确定的单一通道所汲取的电流。

最大外部负载可从最大允许负载中减去动态输出负载而得到。

$$I_{ISO(LOAD)} = I_{ISO(MAX)} - \sum I_{ISO(D)n}; n = 1 \text{ to } 4 \quad (2)$$

其中：

$I_{ISO(LOAD)}$ 是可用来为外部副边负载供电的电流。

$I_{ISO(MAX)}$ 是 V_{ISO} 处可用的最大外部副边负载电流。

$I_{ISO(D)n}$ 是输入或输出通道从 V_{ISO} 汲取的动态负载电流，如图21和图22所示。

上述分析假设各数据输出端有一个15 pF容性负载。如果容性负载大于15pF，则在 I_{DD1} 和 $I_{ISO(LOAD)}$ 的分析中必须包括额外电流。

ADuM5401/ADuM5402/ADuM5403/ADuM5404

电源考虑

ADuM5401/ADuM5402/ADuM5403/ADuM5404的电源输入、原边的数据输入通道和副边的数据通道均受欠压闭锁(UVLO)电路保护,防止过早工作。低于最小工作电压时,电源转换器的振荡器保持不活动,所有输入通道驱动器和刷新电路处于空闲状态。在上电和掉电期间,输出保持高阻态,防止不明状态的传输。

在对 V_{DD1} 施加电源期间,原边电路保持空闲状态,直至达到UVLO预设电压为止。此时,数据通道初始化为默认低电平输出状态,直至从副边收到数据脉冲。

当原边高于UVLO阈值时,数据输入通道对其输入进行采样,并开始将编码脉冲发送到非活动副边输出通道。原边的输出仍然处于默认低电平状态,因为在副边电源建立之前,副边输入不会提供数据。原边振荡器也开始工作,将功率传输至副边电源电路。此时,副边 V_{ISO} 电压低于其UVLO限值,副边的调节控制信号尚未产生。这种情况下,原边电源振荡器可以自由运行,为副边提供最大功率,直到副边电压升至其调节设定点。这将在 V_{DD1} 处产生非常大的浪涌电流瞬态。达到调节点后,调节控制电路产生调节控制信号,从而调制原边的振荡器。 V_{DD1} 电流减小,最后与负载电流成正比。浪涌电流小于图14所示的短路电流。浪涌持续时间取决于 V_{ISO} 负载条件和 V_{DD1} 引脚可用的电流。

当副边转换器开始接受来自原边的功率时, V_{ISO} 电压开始升高。达到副边UVLO后,副边输出初始化为默认低电平状态,直至从相应原边输入收到数据。副边初始化之后,其输出状态与原边输入相关最多需要1 μ s的时间。

副边输入对其状态进行采样,并将其传输至原边。输出在副边激活后约1 μ s有效。

由于副边电源的充电速率取决于负载条件、输入电压和所选的输出电平,因此设计时应注意为转换器预留足够的时间,以便其能在要求有效数据之前稳定下来。

移除 V_{DD1} 的电源之后,当达到UVLO电平时,原边的转换器和耦合器关断。副边停止接收功率,开始放电。副边的输出保持其从原边收到的最后状态。或者达到UVLO电平,输出被置于高阻态,或者输出检测到原边输入无活动,因而输出在副边达到UVLO之前被设置为默认低值。

提高可用功率

ADuM5401/ADuM5402/ADuM5403/ADuM5404能够与其它兼容的isoPower器件协同工作。 RC_{OUT} 引脚允许ADuM5401/ADuM5402/ADuM5403/ADuM5404将其PWM信号提供给作为主机的另一个器件,以调节其自身和从机。电源输出并联结合,均等分享输出功率。

ADuM5401/ADuM5402/ADuM5403/ADuM5404只能是主机/独立器件,ADuM5200只能是从机/独立器件。ADuM5000可以作为主机或从机工作。这意味着ADuM5000、ADuM520x和ADuM540x只能用于表15所列的主从组合。

表15. 允许的isoPower器件组合

主机	从机		
	ADuM5000	ADuM520x	ADuM540x
ADuM5000	是	是	无
ADuM520x	无	无	无
ADuM540x	是	是	无

利用表15中列出的允许主从器件配置组合,可以构建任何电源和通道数组组合。

表16显示isoPower器件如何提供数据通道数与多单元电源的许多组合。

表16. 电源和数据通道的配置

电源单元	数据通道数			
	0	2	4	6
1单元电源	ADuM5000主机	ADuM520x主机	ADuM5401至ADuM5404主机	ADuM5401至ADuM5404主机 ADuM121x
2单元电源	ADuM5000主机 ADuM5000主机	ADuM5000主机 ADuM520x从机	ADuM5401至ADuM5404主机 ADuM520x从机	ADuM5401至ADuM5404主机 ADuM520x从机
3单元电源	ADuM5000主机 ADuM5000从机 ADuM5000从机	ADuM5000主机 ADuM5000从机 ADuM520x从机	ADuM5401至ADuM5404主机 ADuM5000从机 ADuM5000从机	ADuM5401至ADuM5404主机 ADuM520x从机 ADuM5000从机

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离上的电压波形的参数决定。ADI公司进行一系列广泛的评估来确定ADuM5401/ADuM5402/ADuM5403/ADuM5404内部隔离结构的寿命。

加速寿命测试是用超过额定连续工作电压的电压进行。不同工作条件下的加速因子的确定要允许目标工作电压上的故障时间计算。表9中显示的值总结了几种工作条件下50年工作寿命的峰值电压。在很多情况下，代理测试认证的工作电压比50年工作寿命电压更高。工作电压高于列出的使用寿命电压时会引起隔离的过早失效。

ADuM5401/ADuM5402/ADuM5403/ADuM5404的隔离寿命由施加在隔离栅上的电压波形决定。*iCoupler*隔离结构度以不同速率衰减，这由波形是否为双极性交流、单极性交流或直流决定。图28、图29和图30显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。在双极性交流条件下的50年工作寿命决定了ADI推荐的最大工作电压。

在单极性交流或者直流电压的情况下，隔离应力显然低得多。此工作模式在能够获得50年工作时间的的前提下，允许更高的工作电压。表9中列出的工作电压在维持50年最低工作寿命的前提下，提供了符合单极性交流或者直流电压情况下的工作电压。任何与图29和图30中不一致的交叉隔离电压波形都应被认为是双极性交流波形，其峰值电压应限制在表9中列出的50年工作寿命电压以下。

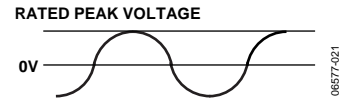


图28. 双极性交流波形

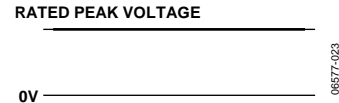
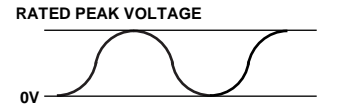


图29. 直流波形

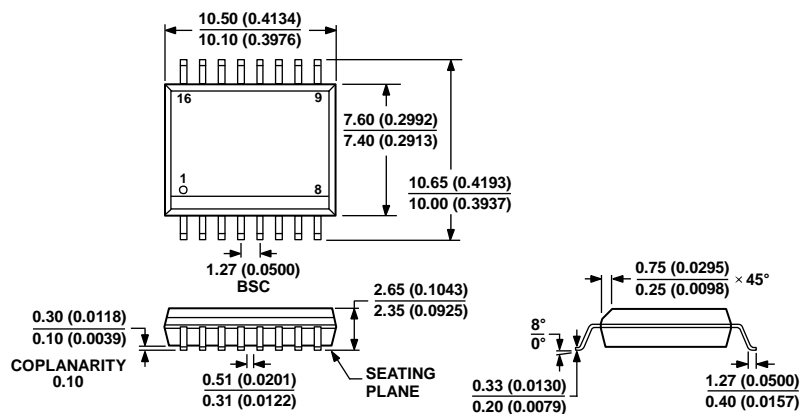


NOTES:
1. THE VOLTAGE IS SHOWN AS SINUSOIDAL FOR ILLUSTRATION PURPOSES ONLY. IT IS MEANT TO REPRESENT ANY VOLTAGE WAVEFORM VARYING BETWEEN 0V AND SOME LIMITING VALUE. THE LIMITING VALUE CAN BE POSITIVE OR NEGATIVE, BUT THE VOLTAGE CANNOT CROSS 0V.

图30. 单极性交流波形

ADuM5401/ADuM5402/ADuM5403/ADuM5404

外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

032707-5

图31. 16引脚标准小型封装[SOIC_W] 宽体(RW-16)

图示尺寸单位: mm和(inches)

订购指南

型号	输入数, V _{DD1} 侧	输入数, V _{ISO} 侧	最大数据 速率(Mbps)	最大传播延迟, 5 V (ns)	最大脉冲宽 度失真(ns)	温度范围(° C)	封装描述	封装选项
ADuM5401ARWZ ^{1,2}	3	1	1	100	40	-40至+105	16引脚SOIC_W	RW-16
ADuM5401CRWZ ^{1,2}	3	1	25	60	6	-40至+105	16引脚SOIC_W	RW-16
ADuM5402ARWZ ^{1,2}	2	2	1	100	40	-40至+105	16引脚SOIC_W	RW-16
ADuM5402CRWZ ^{1,2}	2	2	25	60	6	-40至+105	16引脚SOIC_W	RW-16
ADuM5403ARWZ ^{1,2}	1	3	1	100	40	-40至+105	16引脚SOIC_W	RW-16
ADuM5403CRWZ ^{1,2}	1	3	25	60	6	-40至+105	16引脚SOIC_W	RW-16
ADuM5404ARWZ ^{1,2}	0	4	1	100	40	-40至+105	16引脚SOIC_W	RW-16
ADuM5404CRWZ ^{1,2}	0	4	25	60	6	-40至+105	16引脚SOIC_W	RW-16

¹可提供卷带和卷盘形式。RL后缀表示13³ (1,000片) 卷带和卷盘选项。

²Z = 符合RoHS标准的兼容器件

注释

注释