



# **PIC16F/LF722A/723A**

## **数据手册**

采用 nanoWatt XLP 技术的  
28 引脚闪存单片机

---

---

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

---

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原本文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和/或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗中以其他方式转让任何许可证。

#### 商标

Microchip 的名称和徽标组合、Microchip 徽标、dsPIC、KEELOQ、KEELOQ 徽标、MPLAB、PIC、PICmicro、PICSTART、PIC<sup>32</sup> 徽标、rfPIC 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2010, Microchip Technology Inc. 版权所有。

ISBN: 978-1-60932-120-8

**QUALITY MANAGEMENT SYSTEM**  
**CERTIFIED BY DNV**  
**== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部, 设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC<sup>®</sup> MCU 与 dsPIC<sup>®</sup> DSC、KEELOQ<sup>®</sup> 跳码器件、串行 EEPROM、单片机外设、非易失性存储器 and 模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



# MICROCHIP

# PIC16F/LF722A/723A

## 采用 nanoWatt XLP 技术的 28 引脚闪存单片机

本数据手册中包括的器件有:

### PIC16F722A/723A 器件:

- PIC16F722A
- PIC16F723A

### PIC16LF722A/723A 器件:

- PIC16LF722A
- PIC16LF723A

### 高性能 RISC CPU:

- 只需要学习 35 条指令:
  - 除了跳转指令以外所有的指令都是单周期的
- 工作速度:
  - DC——振荡器 / 时钟的输入频率为 20 MHz
  - DC——指令周期为 200 ns
- 多达 4K x 14 字的闪存程序存储器
- 多达 192 字节的数据存储器 (RAM)
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式
- 处理器对程序存储器的读访问
- 引脚布局与其他 28 引脚的 PIC16CXXX 和 PIC16FXXX 单片机兼容

### 单片机的特性:

- 高精度内部振荡器:
  - 16 MHz 或 500 kHz 工作频率
  - 出厂时校准为  $\pm 1\%$  (典型值)
  - 软件可调
  - 软件可选择  $\div 1$ 、 $\div 2$ 、 $\div 4$  或  $\div 8$  分频器
- 1.8V-5.5V 工作电压——PIC16F722A/723A
- 1.8V-3.6V 工作电压——PIC16LF722A/723A
- 上电复位 (Power-on Reset, POR)、上电延时定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 欠压复位 (Brown-out Reset, BOR):
  - 可在 2 个跳变点之间进行选择
  - 可选择在休眠模式下禁止
- 可编程代码保护
- 可通过两个引脚进行在线串行编程 (In-Circuit Serial Programming, ICSP)
- 与上拉 / 输入引脚复用的主复位
- 工业级和扩展级温度范围
- 高耐用性闪存单元:
  - 闪存可经受 1,000 次写操作 (典型值)
  - 闪存的数据保持时间: > 40 年
- 节能的休眠模式

### 采用 nanoWatt XLP 技术的超低功耗管理 PIC16LF722A/723A:

- 休眠模式: 20 nA
- 看门狗定时器: 500 nA
- Timer1 振荡器: 32 kHz 时为 600 nA

### 模拟特性:

- A/D 转换器:
  - 8 位分辨率并且多达 14 路通道
  - 可在休眠期间进行转换
  - 可选择 1.024/2.048/4.096V 参考电压
- 片上 3.2V 稳压器 (仅限 PIC16F722A/723A 器件)

### 外设特性:

- 多达 24 个 I/O 引脚和 1 个仅用于输入的引脚:
  - 高拉 / 灌电流可直接驱动 LED
  - 电平变化中断
  - 独立的可编程弱上拉
- Timer0: 带 8 位预分频器的 8 位定时器 / 计数器
- 增强型 Timer1:
  - 专用的低功耗 32 kHz 振荡器
  - 带有预分频器的 16 位定时器 / 计数器
  - 外部门控输入模式 (具有翻转和单事件模式)
  - 门控输入完成时中断
- Timer2: 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 2 个捕捉 / 比较 / PWM (CCP) 模块:
  - 16 位捕捉, 最大分辨率为 12.5 ns
  - 16 位比较, 最大分辨率为 200 ns
  - 10 位 PWM, 最高频率为 20 kHz
- 可寻址通用同步异步收发器 (Addressable Universal Synchronous Asynchronous Receiver Transmitter, AUSART)
- 同步串行端口 (Synchronous Serial Port, SSP):
  - SPI (主 / 从)
  - 具有地址掩码的 I<sup>2</sup>C™ (从)
- mTouch™ 触摸传感振荡器模块:
  - 最多 16 路输入通道

# PIC16F/LF722A/723A

---

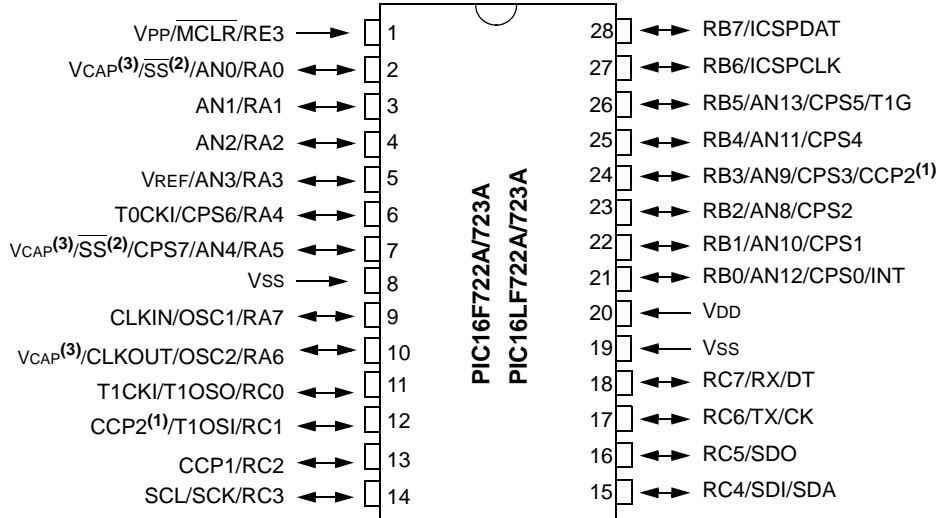
---

器件	闪存程序存储器 (字)	SRAM (字节)	I/O	中断	8 位 A/D (通道数)	AUSART	CCP	8/16 位 定时器
PIC16F722A/ PIC16LF722A	2048	128	25	12	11	有	2	2/1
PIC16F723A/ PIC16LF723A	4096	192	25	12	11	有	2	2/1

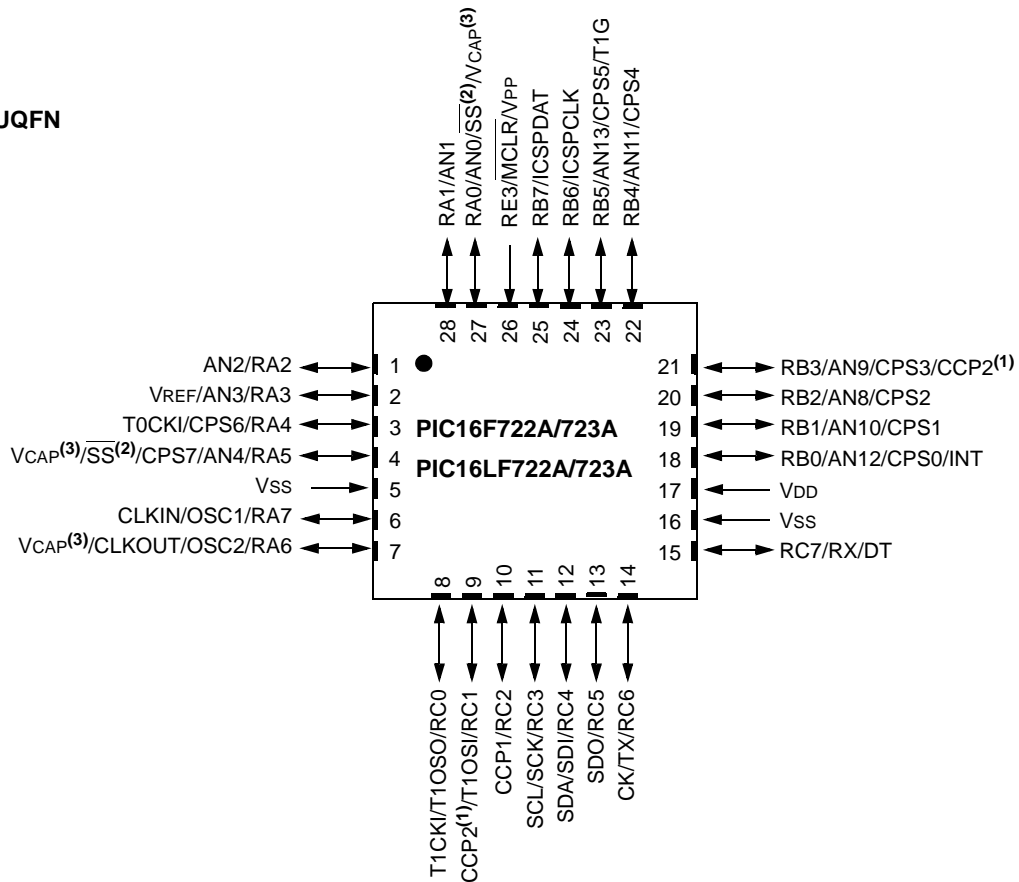
# PIC16F/LF722A/723A

引脚图 —— 28 引脚 PDIP/SOIC/SSOP/QFN/UQFN (PIC16F/LF722A/723A)

## PDIP、SOIC 和 SSOP



## QFN 和 UQFN



- 注
- 1: CCP2 引脚单元可选择作为 RB3 或 RC1 引脚。
  - 2: SS 引脚单元可选择作为 RA5 或 RA0 引脚。
  - 3: 仅限 PIC16F722A/723A 器件。

# PIC16F/LF722A/723A

表 1: 28 引脚 PDIP/SOIC/SSOP/QFN/UQFN 汇总 (PIC16F/LF722A/723A)

I/O	28 引脚 PDIP、SOIC 和 SSOP	28 引脚 QFN 和 UQFN	A/D	电容触摸传感器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	2	27	AN0	—	—	—	—	$\overline{SS}^{(3)}$	—	—	VCAP <sup>(4)</sup>
RA1	3	28	AN1	—	—	—	—	—	—	—	—
RA2	4	1	AN2	—	—	—	—	—	—	—	—
RA3	5	2	AN3/VREF	—	—	—	—	—	—	—	—
RA4	6	3	—	CPS6	T0CKI	—	—	—	—	—	—
RA5	7	4	AN4	CPS7	—	—	—	$\overline{SS}^{(3)}$	—	—	VCAP <sup>(4)</sup>
RA6	10	7	—	—	—	—	—	—	—	—	OSC2/CLKOUT/VCAP <sup>(4)</sup>
RA7	9	6	—	—	—	—	—	—	—	—	OSC1/CLKIN
RB0	21	18	AN12	CPS0	—	—	—	—	IOC/INT	有	—
RB1	22	19	AN10	CPS1	—	—	—	—	IOC	有	—
RB2	23	20	AN8	CPS2	—	—	—	—	IOC	有	—
RB3	24	21	AN9	CPS3	—	CCP2 <sup>(2)</sup>	—	—	IOC	有	—
RB4	25	22	AN11	CPS4	—	—	—	—	IOC	有	—
RB5	26	23	AN13	CPS5	T1G	—	—	—	IOC	有	—
RB6	27	24	—	—	—	—	—	—	IOC	有	ICSPCLK/ICDCLK
RB7	28	25	—	—	—	—	—	—	IOC	有	ICSPDAT/ICDDAT
RC0	11	8	—	—	T1OSO/T1CKI	—	—	—	—	—	—
RC1	12	9	—	—	T1OSI	CCP2 <sup>(2)</sup>	—	—	—	—	—
RC2	13	10	—	—	—	CCP1	—	—	—	—	—
RC3	14	11	—	—	—	—	—	SCK/SCL	—	—	—
RC4	15	12	—	—	—	—	—	SDI/SDA	—	—	—
RC5	16	13	—	—	—	—	—	SDO	—	—	—
RC6	17	14	—	—	—	—	TX/CK	—	—	—	—
RC7	18	15	—	—	—	—	RX/DT	—	—	—	—
RE3	1	26	—	—	—	—	—	—	—	有 <sup>(1)</sup>	$\overline{MCLR}/VPP$
—	20	17	—	—	—	—	—	—	—	—	VDD
—	8,19	5,16	—	—	—	—	—	—	—	—	VSS

- 注 1: 仅在使用外部  $\overline{MCLR}$  配置时可能上拉。  
 2: RC1 是 CCP2 的默认引脚单元。可通过改变 APFCON 寄存器中的 CCP2SEL 位选择 RB3。  
 3: RA5 为  $\overline{SS}$  的默认引脚单元。可通过改变 APFCON 寄存器中的 SSEL 位选择 RA0。  
 4: 仅限 PIC16F722A/723A 器件。

注: PIC16F722A/723A 器件内部具有低压差稳压器。必须将一个外部电容连接到一个可用的 VCAP 引脚上以使稳压器稳定。更多信息, 请参见第 5.0 节“低压差 (LDO) 稳压器”。PIC16LF722A/723A 器件不具有稳压器, 因此不需要外部电容。

## 目录

1.0	器件概述 .....	9
2.0	存储器构成 .....	15
3.0	复位 .....	27
4.0	中断 .....	37
5.0	低压差 (LDO) 稳压器 .....	45
6.0	I/O 端口 .....	47
7.0	振荡器模块 .....	77
8.0	器件配置 .....	83
9.0	模数转换器 (ADC) 模块 .....	87
10.0	固定参考电压 .....	97
11.0	Timer0 模块 .....	99
12.0	带门控的 Timer1 模块 .....	103
13.0	Timer2 模块 .....	115
14.0	电容触摸传感模块 .....	117
15.0	捕捉 / 比较 / PWM (CCP) 模块 .....	123
16.0	可寻址通用同步异步收发器 (AUSART) .....	133
17.0	SSP 模块概述 .....	155
18.0	程序存储器读 .....	177
19.0	掉电模式 (休眠) .....	181
20.0	在线串行编程 (ICSP™) .....	183
21.0	指令集汇总 .....	185
22.0	开发支持 .....	195
23.0	电气规范 .....	199
24.0	直流和交流特性图表 .....	227
25.0	封装信息 .....	263
附录 A: 数据手册版本历史 .....		273
附录 B: 从其他 PIC® 器件移植 .....		273
Microchip 网站 .....		281
变更通知客户服务 .....		281
客户支持 .....		281
读者反馈表 .....		282
产品标识体系 .....		283

## 致客户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 [CTRC@microchip.com](mailto:CTRC@microchip.com)，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

### 最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A是DS30000的A版本。

### 勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

### 客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 [www.microchip.com](http://www.microchip.com) 上注册。

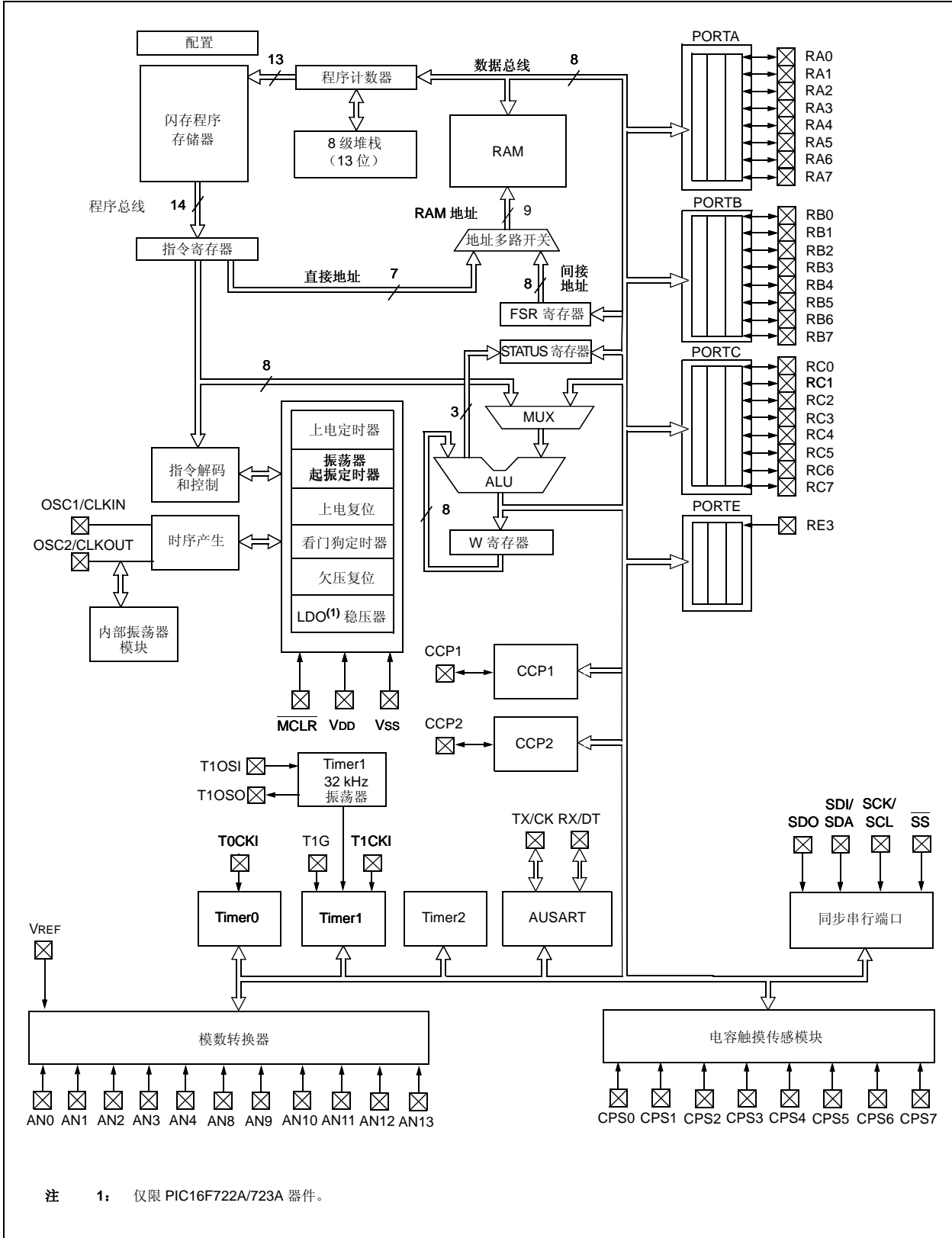


## 1.0 器件概述

本数据手册包含了 PIC16F/LF722A/723A 系列器件。该系列器件以 28 引脚封装的形式提供。图 1-1 给出了 PIC16F/LF722A/723A 器件的框图。表 1-1 给出了其引脚排列说明。

# PIC16F/LF722A/723A

图 1-1: PIC16F/LF722A/723A 框图



注 1: 仅限 PIC16F722A/723A 器件。

# PIC16F/LF722A/723A

表 1-1: PIC16F722A/723A 引脚排列说明

名称	功能	输入类型	输出类型	描述
RA0/AN0/SS/V <sub>CAP</sub>	RA0	TTL	CMOS	通用 I/O。
	AN0	AN	—	A/D 输入通道 0。
	SS	ST	—	从模式选择输入。
	V <sub>CAP</sub>	电源	电源	稳压器的滤波电容（仅限 PIC16F722A/723A）。
RA1/AN1	RA1	TTL	CMOS	通用 I/O。
	AN1	AN	—	A/D 输入通道 1。
RA2/AN2	RA2	TTL	CMOS	通用 I/O。
	AN2	AN	—	A/D 输入通道 2。
RA3/AN3/VREF	RA3	TTL	CMOS	通用 I/O。
	AN3	AN	—	A/D 输入通道 3。
	VREF	AN	—	A/D 参考电压输入。
RA4/CPS6/T0CKI	RA4	TTL	CMOS	通用 I/O。
	CPS6	AN	—	电容触摸传感输入 6。
	T0CKI	ST	—	Timer0 时钟输入。
RA5/AN4/CPS7/SS/V <sub>CAP</sub>	RA5	TTL	CMOS	通用 I/O。
	AN4	AN	—	A/D 输入通道 4。
	CPS7	AN	—	电容触摸传感输入 7。
	SS	ST	—	从模式选择输入。
	V <sub>CAP</sub>	电源	电源	稳压器的滤波电容（仅限 PIC16F722A/723A）。
RA6/OSC2/CLKOUT/V <sub>CAP</sub>	RA6	TTL	CMOS	通用 I/O。
	OSC2	—	XTAL	晶振 / 谐振器（LP、XT 和 HS 模式）。
	CLKOUT	—	CMOS	F <sub>osc</sub> /4 输出。
	V <sub>CAP</sub>	电源	电源	稳压器的滤波电容（仅限 PIC16F722A/723A）。
RA7/OSC1/CLKIN	RA7	TTL	CMOS	通用 I/O。
	OSC1	XTAL	—	晶振 / 谐振器（LP、XT 和 HS 模式）。
	CLKIN	CMOS	—	外部时钟输入（EC 模式）。
	CLKIN	ST	—	RC 振荡器连接（RC 模式）。
RB0/AN12/CPS0/INT	RB0	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN12	AN	—	A/D 输入通道 12。
	CPS0	AN	—	电容触摸传感输入 0。
	INT	ST	—	外部中断。
RB1/AN10/CPS1	RB1	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN10	AN	—	A/D 输入通道 10。
	CPS1	AN	—	电容触摸传感输入 1。
RB2/AN8/CPS2	RB2	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN8	AN	—	A/D 输入通道 8。
	CPS2	AN	—	电容触摸传感输入 2。
RB3/AN9/CPS3/CCP2	RB3	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN9	AN	—	A/D 输入通道 9。
	CPS3	AN	—	电容触摸传感输入 3。
	CCP2	ST	CMOS	捕捉 / 比较 / PWM2。

图注: AN = 模拟输入或输出      CMOS = CMOS 兼容输入或输出      OD = 漏极开路  
TTL = TTL 兼容输入      ST = 带 CMOS 电平的施密特触发器输入      I<sup>2</sup>C™ = 带 I<sup>2</sup>C 电平的施密特触发器输入  
HV = 高电压      XTAL = 晶振

# PIC16F/LF722A/723A

表 1-1: PIC16F722A/723A 引脚排列说明 (续)

名称	功能	输入类型	输出类型	描述
RB4/AN11/CPS4	RB4	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN11	AN	—	A/D 输入通道 11。
	CPS4	AN	—	电容触摸传感输入 4。
RB5/AN13/CPS5/T1G	RB5	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	AN13	AN	—	A/D 输入通道 13。
	CPS5	AN	—	电容触摸传感输入 5。
	T1G	ST	—	Timer1 门控输入。
RB6/ICSPCLK/ICDCLK	RB6	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	ICSPCLK	ST	—	串行编程时钟。
	ICDCLK	ST	—	在线调试时钟。
RB7/ICSPDAT/ICDDAT	RB7	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉功能。
	ICSPDAT	ST	CMOS	ICSP™ 数据 I/O。
	ICDDAT	ST	—	在线数据 I/O。
RC0/T1OSO/T1CKI	RC0	ST	CMOS	通用 I/O。
	T1OSO	XTAL	XTAL	Timer1 振荡器连接。
	T1CKI	ST	—	Timer1 时钟输入。
RC1/T1OSI/CCP2	RC1	ST	CMOS	通用 I/O。
	T1OSI	XTAL	XTAL	Timer1 振荡器连接。
	CCP2	ST	CMOS	捕捉 / 比较 / PWM2。
RC2/CCP1	RC2	ST	CMOS	通用 I/O。
	CCP1	ST	CMOS	捕捉 / 比较 / PWM1。
RC3/SCK/SCL	RC3	ST	CMOS	通用 I/O。
	SCK	ST	CMOS	SPI 时钟。
	SCL	I <sup>2</sup> C™	OD	I <sup>2</sup> C™ 时钟。
RC4/SDI/SDA	RC4	ST	CMOS	通用 I/O。
	SDI	ST	—	SPI 数据输入。
	SDA	I <sup>2</sup> C™	OD	I <sup>2</sup> C™ 数据输入 / 输出。
RC5/SDO	RC5	ST	CMOS	通用 I/O。
	SDO	—	CMOS	SPI 数据输出。
RC6/TX/CK	RC6	ST	CMOS	通用 I/O。
	TX	—	CMOS	USART 异步发送。
	CK	ST	CMOS	USART 同步时钟。
RC7/RX/DT	RC7	ST	CMOS	通用 I/O。
	RX	ST	—	USART 异步输入。
	DT	ST	CMOS	USART 同步数据。
RE3/MCLR/VPP	RE3	TTL	—	通用输入。
	MCLR	ST	—	带内部上拉的主清零。
	VPP	HV	—	编程电压。
VDD	VDD	电源	—	正电源电压。
VSS	VSS	电源	—	参考地。

**图注:** AN = 模拟输入或输出      CMOS = CMOS 兼容输入或输出      OD = 漏极开路  
 TTL = TTL 兼容输入      ST = 带 CMOS 电平的施密特触发器输入      I<sup>2</sup>C™ = 带 I<sup>2</sup>C 电平的施密特触发器输入  
 HV = 高电压      XTAL = 晶振

**注：** PIC16F722A/723A 器件具有内部低压差稳压器。外部电容必须连接到其中一个可用 VCAP 引脚以使稳压器稳定。更多信息，请参见第 5.0 节“低压差 (LDO) 稳压器”。PIC16LF722A/723A 器件不具有内部稳压器，因此不需要外部电容。

# PIC16F/LF722A/723A

---

注:

## 2.0 存储器构成

### 2.1 程序存储器构成

PIC16F/LF722A/723A 具有一个 13 位的程序计数器，对于 PIC16F/LF722A (0000h-07FFh)，该计数器能够访问 2K x 14 的程序存储器空间，对于 PIC16F/LF723A (0000h-0FFFh)，该计数器能够访问 4K x 14 的程序存储器空间。访问超过 PIC16F/LF722A 的存储器边界的单元将折回到第一个 2K x 14 程序存储器空间内。访问超过 PIC16F/LF723A 的存储器边界的单元将折回到第一个 4K x 14 程序存储器空间内。复位向量地址为 0000h，中断向量地址为 0004h。

图 2-1: PIC16F/LF722A 的程序存储器映射和堆栈

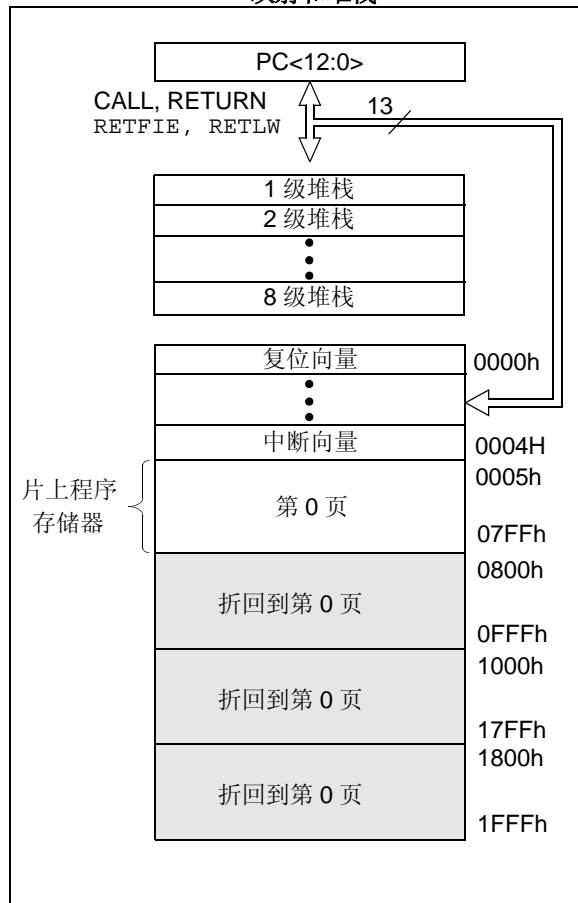
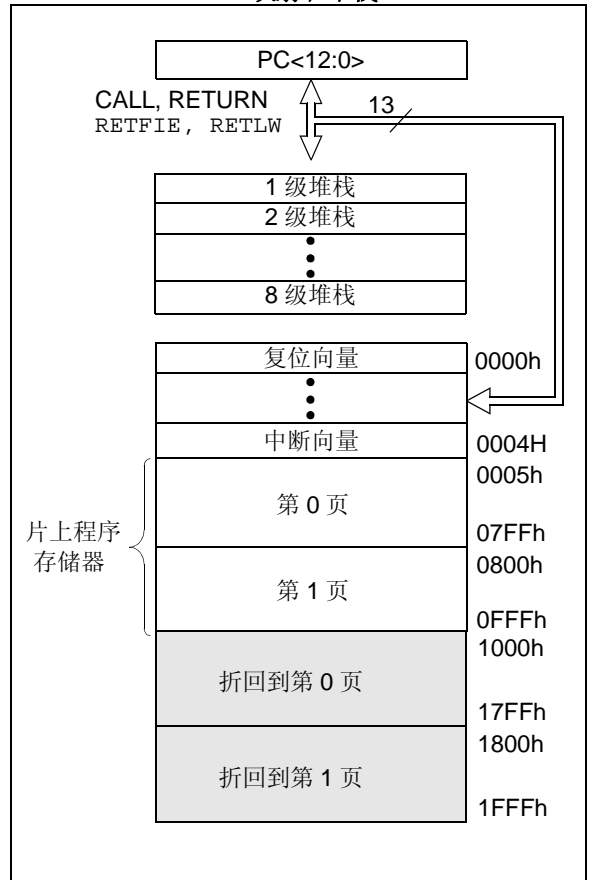


图 2-2: PIC16F/LF723A 的程序存储器映射和堆栈



# PIC16F/LF722A/723A

---

## 2.2 数据存储器的构成

数据存储器可划分为多个存储区，包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（Special Function Register, SFR）。RP0 位和 RP1 位是存储区选择位。

RP1	RP0	
0	0	→ 选择了 Bank 0
0	1	→ 选择了 Bank 1
1	0	→ 选择了 Bank 2
1	1	→ 选择了 Bank 3

每个存储区可以最大扩展到 7Fh（128 字节）。将每个存储区的低地址单元保留用于特殊功能寄存器。特殊功能寄存器的上方是通用寄存器，实现为静态 RAM。所有实现的存储区都包含特殊功能寄存器。一些常用的特殊功能寄存器可从一个存储区镜像到另一个存储区，以缩减代码，加快访问速度。

### 2.2.1 通用寄存器文件

寄存器文件在 PIC16F/LF722A 中为 128 x 8 位，而在 PIC16F/LF723A 中为 192 x 8 位。每个寄存器可直接访问，或通过文件选择寄存器（File Select Register, FSR）间接访问（见第 2.5 节“间接寻址、INDF 和 FSR 寄存器”）。

### 2.2.2 特殊功能寄存器

特殊功能寄存器是由 CPU 和外设功能使用的寄存器，用来控制所要求的器件操作（见表 2-1）。这些寄存器是静态 RAM。

特殊功能寄存器可以分为两类：内核寄存器和外设寄存器。与“内核”关联的特殊功能寄存器在本节中说明。那些与外设功能操作相关的内容在该外设功能的相应部分中说明。



图 2-3: PIC16F/LF722A 特殊功能寄存器

间接地址 (*)		间接地址 (*)		间接地址 (*)		间接地址 (*)		文件地址
TMR0	00h	OPTION	80h	TMR0	100h	OPTION	180h	
PCL	01h	PCL	81h	PCL	101h	PCL	181h	
STATUS	02h	STATUS	82h	STATUS	102h	STATUS	182h	
FSR	03h	FSR	83h	FSR	103h	FSR	183h	
PORTA	04h	TRISA	84h		104h	ANSELA	184h	
PORTB	05h	TRISB	85h		105h	ANSELB	185h	
PORTC	06h	TRISC	86h		106h		186h	
	07h		87h		107h		187h	
	08h		88h	CPSCON0	108h		188h	
PORTE	09h	TRISE	89h	CPSCON1	109h		189h	
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah	
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh	
PIR1	0Ch	PIE1	8Ch	PMDATL	10Ch	PMCON1	18Ch	
PIR2	0Dh	PIE2	8Dh	PMADRL	10Dh	保留	18Dh	
TMR1L	0Eh	PCON	8Eh	PMDATH	10Eh	保留	18Eh	
TMR1H	0Fh	T1GCON	8Fh	PMADRH	10Fh	保留	18Fh	
T1CON	10h	OSCCON	90h		110h		190h	
TMR2	11h	OSCTUNE	91h		111h		191h	
T2CON	12h	PR2	92h		112h		192h	
SSPBUF	13h	SSPADD/SSPMSK	93h		113h		193h	
SSPCON	14h	SSPSTAT	94h		114h		194h	
CCPR1L	15h	WPUB	95h		115h		195h	
CCPR1H	16h	IOCB	96h		116h		196h	
CCP1CON	17h		97h		117h		197h	
RCSTA	18h	TXSTA	98h		118h		198h	
TXREG	19h	SPBRG	99h		119h		199h	
RCREG	1Ah		9Ah		11Ah		19Ah	
CCPR2L	1Bh		9Bh		11Bh		19Bh	
CCPR2H	1Ch	APFCON	9Ch		11Ch		19Ch	
CCP2CON	1Dh	FVRCON	9Dh		11Dh		19Dh	
ADRES	1Eh		9Eh		11Eh		19Eh	
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh	
	20h		A0h		120h		1A0h	
		通用寄存器 32 字节						
			BFh					
			C0h					
			EFh		16Fh		1EFh	
			F0h		170h		1F0h	
		快速操作存储区 70h-7Fh		快速操作存储区 70h-7Fh		快速操作存储区 70h-7Fh		
	7Fh		FFh		17Fh		1FFh	
Bank 0		Bank 1		Bank 2		Bank 3		

图注:  = 未实现数据存储单元, 读为 0。  
\* = 非物理寄存器。



# PIC16F/LF722A/723A

表 2-1: PIC16F/LF722A/723A 特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	页码
<b>Bank 0</b>											
00h <sup>(2)</sup>	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	26,34
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	99,34
02h <sup>(2)</sup>	PCL	程序计数器 (PC) 的低字节								0000 0000	25,34
03h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	22,34
04h <sup>(2)</sup>	FSR	间接数据存储器地址指针								xxxx xxxx	26,34
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	47,34
06h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	52,34
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	58,34
09h	PORTE	—	—	—	—	RE3	—	—	—	---- xxxx	74,34
0Ah <sup>(1,2)</sup>	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器				—	---0 0000	25,34
0Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	40,34
0Ch	PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	41,34
0Dh	PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	44,34
0Eh	TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	108,34
0Fh	TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	108,108
10h	T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	—	TMR1ON	0000 00-0	112,34
11h	TMR2	Timer2 模块寄存器								0000 0000	115,34
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	116,34
13h	SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	157,34
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	174,34
15h	CCPR1L	捕捉 / 比较 / PWM 寄存器 (LSB)								xxxx xxxx	125,34
16h	CCPR1H	捕捉 / 比较 / PWM 寄存器 (MSB)								xxxx xxxx	125,34
17h	CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	124,34
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	143,34
19h	TXREG	USART 发送数据寄存器								0000 0000	142,34
1Ah	RCREG	USART 接收数据寄存器								0000 0000	140,34
1Bh	CCPR2L	捕捉 / 比较 / PWM 寄存器 2 (LSB)								xxxx xxxx	125,34
1Ch	CCPR2H	捕捉 / 比较 / PWM 寄存器 2 (MSB)								xxxx xxxx	125,34
1Dh	CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	124,34
1Eh	ADRES	A/D 结果寄存器								xxxx xxxx	93,34
1Fh	ADCON0	—hiHI	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON	--00 0000	92,34

图注: x = 未知, u = 不变, q = 取值视条件而定, - = 未实现, 读为 0, r = 保留。  
阴影单元未实现, 读为 0。

- 注
- 1: 不能直接访问程序计数器的高字节。PCLATH 是 PC<12:8> 的保持寄存器, 可将 PC<12:8> 的内容传送到程序计数器的高字节。
  - 2: 从任何存储区都可以寻址到这些寄存器。
  - 3: 仅当 SSPM<3:0> = 1001 时才可访问。
  - 4: 仅当 SSPM<3:0> ≠ 1001 时才可访问。
  - 5: 当 RE3 仅用作输入引脚时, 该位始终为 1。

# PIC16F/LF722A/723A

表 2-1: PIC16F/LF722A/723A 特殊功能寄存器汇总 (续)

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	页码
<b>Bank 1</b>											
80h <sup>(2)</sup>	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	26,34
81h	OPTION_REG	RBPV	INTEDG	TOCS	T0SE	PSA	PS2	PS1	PS0	1111 1111	23,35
82h <sup>(2)</sup>	PCL	程序计数器 (PC) 的低字节								0000 0000	25,34
83h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	22,34
84h <sup>(2)</sup>	FSR	间接数据存储器地址指针								xxxx xxxx	26,34
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	48,35
86h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	57,35
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	67,35
89h	TRISE	—	—	—	—	TRISE3 <sup>(5)</sup>	—	—	—	---- 1111	74,35
8Ah <sup>(1,2)</sup>	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	25,34
8Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	40,34
8Ch	PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	41,35
8Dh	PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	42,35
8Eh	PCON	—	—	—	—	—	—	POR	BOR	---- --qq	24,35
8Fh	T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/DONE	T1GVAL	T1GSS1	T1GSS0	0000 0x00	113,35
90h	OSCCON	—	—	IRCF1	IRCF0	ICSL	ICSS	—	—	--10 qq--	79,35
91h	OSCTUNE	—	—	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0	--00 0000	80,35
92h	PR2	Timer2 周期寄存器								1111 1111	115,35
93h	SSPADD <sup>(4)</sup>	同步串行端口 (I <sup>2</sup> C™ 模式) 地址寄存器								0000 0000	165,35
93h	SSPMSK <sup>(3)</sup>	同步串行端口 (I <sup>2</sup> C™ 模式) 地址屏蔽寄存器								1111 1111	176,35
94h	SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	163,35
95h	WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	57,35
96h	IOCB	IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	0000 0000	58,35
97h	—	未实现								—	—
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	142,35
99h	SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	144,35
9Ah	—	未实现								—	—
9Bh	—	未实现								—	—
9Ch	APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	47,35
9Dh	FVRCON	FVRRDY	FVREN	—	—	—	—	ADFVR1	ADFVR0	q0-- --00	97,35
9Eh	—	未实现								—	—
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	ADREF1	ADREF0	0000 --00	93,35

图注: x = 未知, u = 不变, q = 取值视条件而定, - = 未实现, 读为 0, r = 保留。  
阴影单元未实现, 读为 0。

- 注
- 1: 不能直接访问程序计数器的高字节。PCLATH 是 PC<12:8> 的保持寄存器, 可将 PC<12:8> 的内容传送到程序计数器的高字节。
  - 2: 从任何存储区都可以寻址到这些寄存器。
  - 3: 仅当 SSPM<3:0> = 1001 时才可访问。
  - 4: 仅当 SSPM<3:0> ≠ 1001 时才可访问。
  - 5: 当 RE3 仅用作输入引脚时, 该位始终为 1。

# PIC16F/LF722A/723A

表 2-1: PIC16F/LF722A/723A 特殊功能寄存器汇总 (续)

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	页码
<b>Bank 2</b>											
100h <sup>(2)</sup>	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	26,34
101h	TMR0	Timer0 模块寄存器								xxxx xxxx	99,34
102h <sup>(2)</sup>	PCL	程序计数器 (PC) 的低字节								0000 0000	25,34
103h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	22,34
104h <sup>(2)</sup>	FSR	间接数据存储器地址指针								xxxx xxxx	26,34
105h	—	未实现								—	—
106h	—	未实现								—	—
107h	—	未实现								—	—
108h	CPSCON0	CPSON	—	—	—	CPSRNG1	CPSRNG0	CPSOUT	TOXCS	0--- 0000	121,35
109h	CPSCON1	—	—	—	—	CPSCH3	CPSCH2	CPSCH1	CPSCH0	---- 0000	122,35
10Ah <sup>(1,2)</sup>	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	25,34
10Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	40,34
10Ch	PMDATL	程序存储器读数据寄存器低字节								xxxx xxxx	177,35
10Dh	PMADRL	程序存储器读地址寄存器低字节								xxxx xxxx	177,35
10Eh	PMDATH	—	—	程序存储器读数据寄存器高字节					--xx xxxx	177,35	
10Fh	PMADRH	—	—	—	程序存储器读地址寄存器高字节					---x xxxx	177,35
<b>Bank 3</b>											
180h <sup>(2)</sup>	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	26,34
181h	OPTION_REG	RBPU	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0	1111 1111	23,35
182h <sup>(2)</sup>	PCL	程序计数器 (PC) 的低字节								0000 0000	25,34
183h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	22,34
184h <sup>(2)</sup>	FSR	间接数据存储器地址指针								xxxx xxxx	26,34
185h	ANSELA	—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	--11 1111	49,35
186h	ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	58,35
187h	—	未实现								—	—
18Ah <sup>(1,2)</sup>	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	25,34
18Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	40,34
18Ch	PMCON1	保留	—	—	—	—	—	—	RD	1--- ---0	178,35
18Dh	—	未实现								—	—
18Eh	—	未实现								—	—
18Fh	—	未实现								—	—

图注: x = 未知, u = 不变, q = 取值视条件而定, - = 未实现, 读为 0, r = 保留。  
阴影单元未实现, 读为 0。

- 注
- 1: 不能直接访问程序计数器的高字节。PCLATH 是 PC<12:8> 的保持寄存器, 可将 PC<12:8> 的内容传送到程序计数器的高字节。
  - 2: 从任何存储区都可以寻址到这些寄存器。
  - 3: 仅当 SSPM<3:0> = 1001 时才可访问。
  - 4: 仅当 SSPM<3:0> ≠ 1001 时才可访问。
  - 5: 当 RE3 仅用作输入引脚时, 该位始终为 1。

# PIC16F/LF722A/723A

## 2.2.2.1 STATUS 寄存器

如寄存器 2-1 所示，STATUS 寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储器的存储区选择位（SRAM）

和任何其他寄存器一样，STATUS 寄存器也可以作为任何指令的目标寄存器。如果 STATUS 寄存器是影响 Z、DC 或 C 位的指令的目标寄存器，那么禁止写这 3 位。根据器件逻辑，这些位会被置 1 或清零。而且 TO 和 PD 位不可写。因此，当执行一条把 STATUS 寄存器作为目标寄存器的指令后，STATUS 寄存器的结果可能和预想的不一樣。

例如，CLRWF STATUS 会清零高 3 位，将 Z 位置 1。STATUS 寄存器变为“000u u1uu”（其中 u = 不变）。

因此，建议仅使用 BCF、BSF、SWAPF 和 MOVWF 指令来改变 STATUS 寄存器，因为这些指令不影响任何状态位。如需了解其他不影响状态位的指令，请参见第 21.0 节“指令集汇总”。

**注 1:** 在减法中 C 和 DC 位分别作为借位和半借位。

寄存器 2-1: STATUS: STATUS 寄存器

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	<u>TO</u>	<u>PD</u>	Z	DC <sup>(1)</sup>	C <sup>(1)</sup>
bit 7							bit 0

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位，读为 0  
-n = 上电复位时的值              1 = 置 1                              0 = 清零                              x = 未知

- bit 7      **IRP:** 寄存器存储区选择位（用于间接寻址）  
1 = 存储区 2 和 3（100h-1FFh）  
0 = 存储区 0 和 1（00h-FFh）
- bit 6-5    **RP<1:0>:** 寄存器存储区选择位（用于直接寻址）  
00 = 存储区 0（00h-7Fh）  
01 = 存储区 1（80h-FFh）  
10 = 存储区 2（100h-17Fh）  
11 = 存储区 3（180h-1FFh）
- bit 4      **TO:** 超时位  
1 = 在上电后，CLRWDWT 指令或 SLEEP 指令  
0 = 发生了 WDT 超时
- bit 3      **PD:** 掉电位  
1 = 上电复位后或执行了 CLRWDWT 指令  
0 = 执行了 SLEEP 指令
- bit 2      **Z:** 零位  
1 = 算术运算或逻辑运算结果为零  
0 = 算术运算或逻辑运算结果不为零
- bit 1      **DC:** 半进位 / 半借位（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）<sup>(1)</sup>  
1 = 结果的第 4 个低位发生了进位  
0 = 结果的第 4 个低位未发生进位
- bit 0      **C:** 进位 / 借位<sup>(1)</sup>（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）<sup>(1)</sup>  
1 = 结果的最高有效位发生了进位  
0 = 结果的最高有效位未发生进位

**注 1:** 对于借位，极性是相反的。减法指令通过加上第二个操作数的二进制补码实现。对于移位指令（RRF 和 RLF），此位装入源寄存器的高位或低位。

## 2.2.2.2 OPTION 寄存器

寄存器 2-2 中显示的 OPTION 寄存器是可读写的寄存器，包含要配置的各种控制位：

- Timer0/WDT 预分频器
- 外部 RB0/INT 中断
- Timer0
- PORTB 上的弱上拉

**注：** 要实现 Timer0 的 1:1 预分频比分配，请通过将 OPTION 寄存器的 PSA 位置 1，把预分频比分配给 WDT。请参见第 12.3 节“Timer1 预分频器”。

**寄存器 2-2: OPTION\_REG: OPTION 寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

**图注：**

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7      **RBPU:** PORTB 上拉使能位  
 1 = PORTB 上拉已禁止  
 0 = PORTB 上拉由 WPUB 寄存器中的个别位使能

bit 6      **INTEDG:** 中断边沿选择位  
 1 = RB0/INT 引脚的上升沿触发中断  
 0 = RB0/INT 引脚的下降沿触发中断

bit 5      **T0CS:** Timer0 时钟源选择位  
 1 = RA4/T0CKI 引脚上信号的跳变  
 0 = 内部指令周期时钟 (Fosc/4)

bit 4      **T0SE:** Timer0 时钟源边沿选择位  
 1 = 在 RA4/T0CKI 引脚电平发生由高到低的跳变时递增  
 0 = 在 RA4/T0CKI 引脚电平发生由低到高的跳变时递增

bit 3      **PSA:** 预分频比分配位  
 1 = 将预分频比分配给 WDT  
 0 = 将预分频比分配给 Timer0 模块

bit 2-0      **PS<2:0>:** 预分频比选择位

位值	Timer0 分频比	WDT 分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

# PIC16F/LF722A/723A

## 2.2.2.3 PCON 寄存器

电源控制（PCON）寄存器包含区分以下复位的标志位（见表 3-2）：

- 上电复位（ $\overline{\text{POR}}$ ）
- 欠压复位（ $\overline{\text{BOR}}$ ）
- 看门狗定时器（WDT）复位
- 外部  $\overline{\text{MCLR}}$  复位

PCON 寄存器还控制 BOR 的软件使能。

PCON 寄存器位如寄存器 2-3 所示。

寄存器 2-3: PCON: 电源控制寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-q	R/W-q
—	—	—	—	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7						bit 0	

**图注:**

R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知
q = 取值视条件而定			

bit 7-2      **未实现:** 读为 0

bit 1      **POR:** 上电复位状态位

1 = 未发生上电复位

0 = 发生了上电复位（必须在上电复位发生后用软件置 1）

bit 0      **BOR:** 欠压复位状态位

1 = 未发生欠压复位

0 = 发生了欠压复位（必须在上电复位或欠压复位发生后用软件置 1）

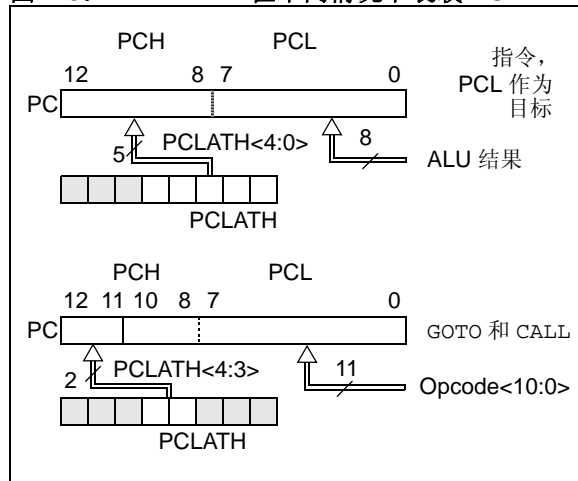
注 1: 在配置字寄存器中设置  $\text{BOREN}\langle 1:0 \rangle = 01$  以使此位来控制  $\overline{\text{BOR}}$ 。



## 2.3 PCL 和 PCLATH

程序计数器（PC）为 13 位宽。它的低字节来自可读写的 PCL 寄存器。高字节（PC<12:8>）来自 PCLATH，不可直接读写。任何复位都将清零 PC。图 2-5 给出的是装载 PC 的 2 种情况。图 2-5 中上面的示例显示如何在写入 PCL 时装入 PC（PCLATH<4:0> → PCH）。图 2-5 中下面的示例显示如何在执行 CALL 或 GOTO 指令期间装入 PC（PCLATH<4:3> → PCH）。

图 2-5: 在不同情况下装载 PC



### 2.3.1 计算 GOTO

计算 GOTO 通过向程序计数器添加偏移量实现（ADDWF PCL）。当使用计算 GOTO 方法执行表读操作时，必须注意表地址是否超出了 PCL 存储器边界（每个是 256 字节存储块）。请参见应用笔记 AN556 “Implementing a Table Read”（DS00556）。

### 2.3.2 堆栈

所有器件都具有一个 8 级深 x 13 位宽的硬件堆栈（见图 2-1 和图 2-2）。堆栈空间不是程序的一部分，也不是数据空间的一部分，堆栈不可读写。当执行 CALL 指令或由于中断导致程序跳转时，PC 的值会被压入堆栈。当执行 RETURN、RETLW 或 RETFIE 指令时，PC 值从堆栈弹出。PCLATH 的值不受压栈或出栈操作的影响。堆栈作为循环缓冲器使用。这就是说在压栈 8 次后，第 9 个压栈操作会覆盖第 1 个压栈操作存储的值。第 10 个压栈操作覆盖第 2 个压栈操作（依此类推）。

**注 1:** 没有指示堆栈上溢或堆栈下溢情况的状态位。  
**注 2:** 没有称为 PUSH 或 POP 的指令或助记符。这两个操作是在执行 CALL、RETURN、RETLW 和 RETFIE 指令或跳转到中断向量所在的地址单元时发生的。

## 2.4 程序存储器分页

所有器件都能够对程序存储器的连续 8K 字存储区进行寻址。CALL 和 GOTO 指令只提供 11 位地址，以允许在任何 2K 程序存储器页面内跳转。执行 CALL 或 GOTO 指令时，地址的高 2 位由 PCLATH<4:3> 提供。执行 CALL 或 GOTO 指令时，用户必须确保对页面选择位进行编程，以便对所需程序存储器页面进行寻址。如果从 CALL 指令执行返回（或中断），整个 13 位 PC 弹出堆栈。因此，RETURN 指令不需要对 PCLATH<4:3> 位进行操作，该指令将从堆栈弹出地址。

**注:** 执行了 RETURN 或 RETFIE 指令后，PCLATH 寄存器的内容不变。用户必须针对任何后续子程序调用或 GOTO 指令重新写入 PCLATH 寄存器的内容。

例 2-1 显示在程序存储器的第 1 页中对子程序的调用。此示例假设中断服务程序将保存和恢复 PCLATH（如果使用中断）。

例 2-1: 在第 1 页中从第 0 页调用子程序

```

ORG 500h
PAGESEL SUB_P1 ;Select page 1
                ;(800h-FFFh)

CALL SUB1_P1 ;Call subroutine in
:            ;page 1 (800h-FFFh)
:
ORG 900h ;page 1 (800h-FFFh)
SUB1_P1
:            ;called subroutine
:            ;page 1 (800h-FFFh)
:
RETURN ;return to
        ;Call subroutine
        ;in page 0
        ;(000h-7FFh)
    
```

# PIC16F/LF722A/723A

## 2.5 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寄存器寻址将导致间接寻址。

间接寻址可以通过使用 INDF 寄存器来实现。使用 INDF 寄存器的所有指令实际上都访问文件选择寄存器 (FSR) 所指向的数据。读取 INDF 自身会间接产生 00h。写入 INDF 寄存器会间接导致不执行任何操作 (尽管可能会影响状态位)。有效的 9 位地址通过将 8 位 FSR 寄存器和 STATUS 寄存器的 IRP 位结合来获得, 如图 2-6 中所示。

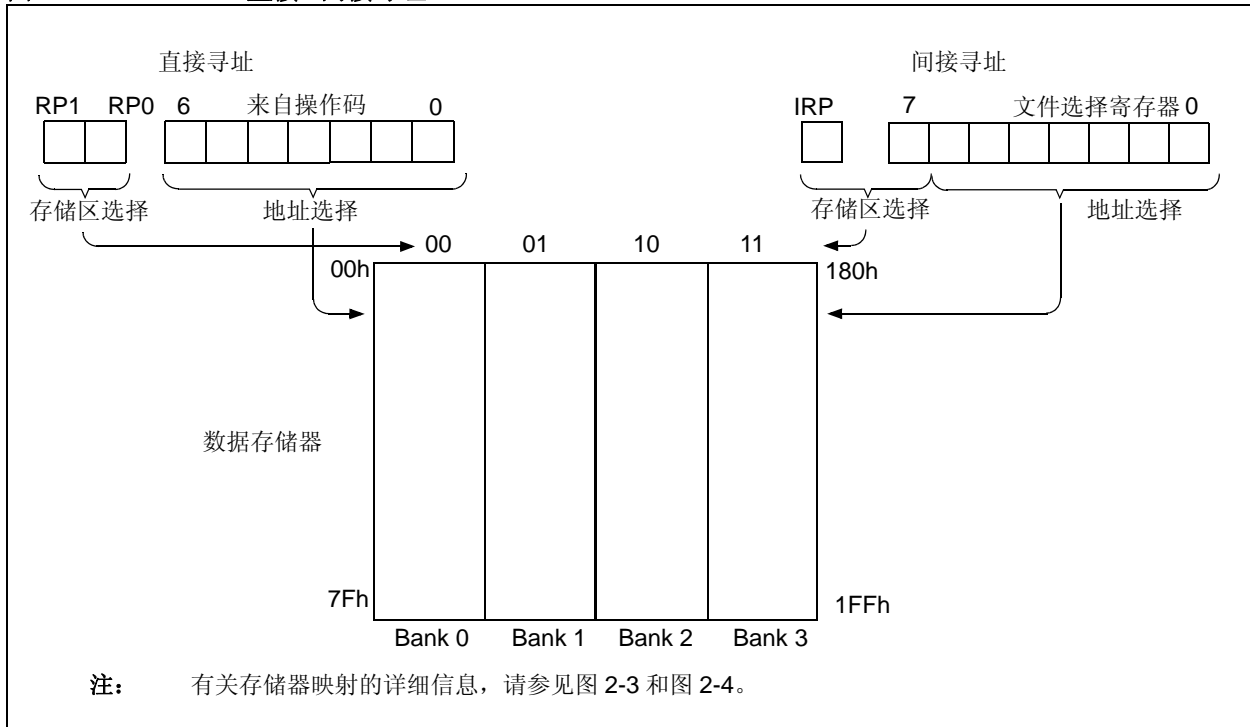
例 2-2 中给出了使用间接寻址清除 RAM 地址 020h-02Fh 的简单程序。

### 例 2-2: 间接寻址

```

MOVLW020h ;initialize pointer
MOVWF FSR ;to RAM
BANKISEL020h
NEXTCLRFINDF ;clear INDF register
INCF FSR ;inc pointer
BTFS FSR,4 ;all done?
GOTO NEXT ;no clear next
CONTINUE ;yes continue
    
```

图 2-6: 直接 / 间接寻址



## 3.0 复位

PIC16F/LF722A/723A 可以区分各种复位:

- a) 上电复位 (POR)
- b) 正常工作期间的 WDT 复位
- c) 休眠期间的 WDT 复位
- d) 正常工作期间的 MCLR 复位
- e) 休眠期间的 MCLR 复位
- f) 欠压复位 (BOR)

一些寄存器在任何复位条件下都不受影响; 其状态在 POR 时未知, 在任何其他复位时不变。多数其他寄存器在以下复位时会复位为“复位状态”:

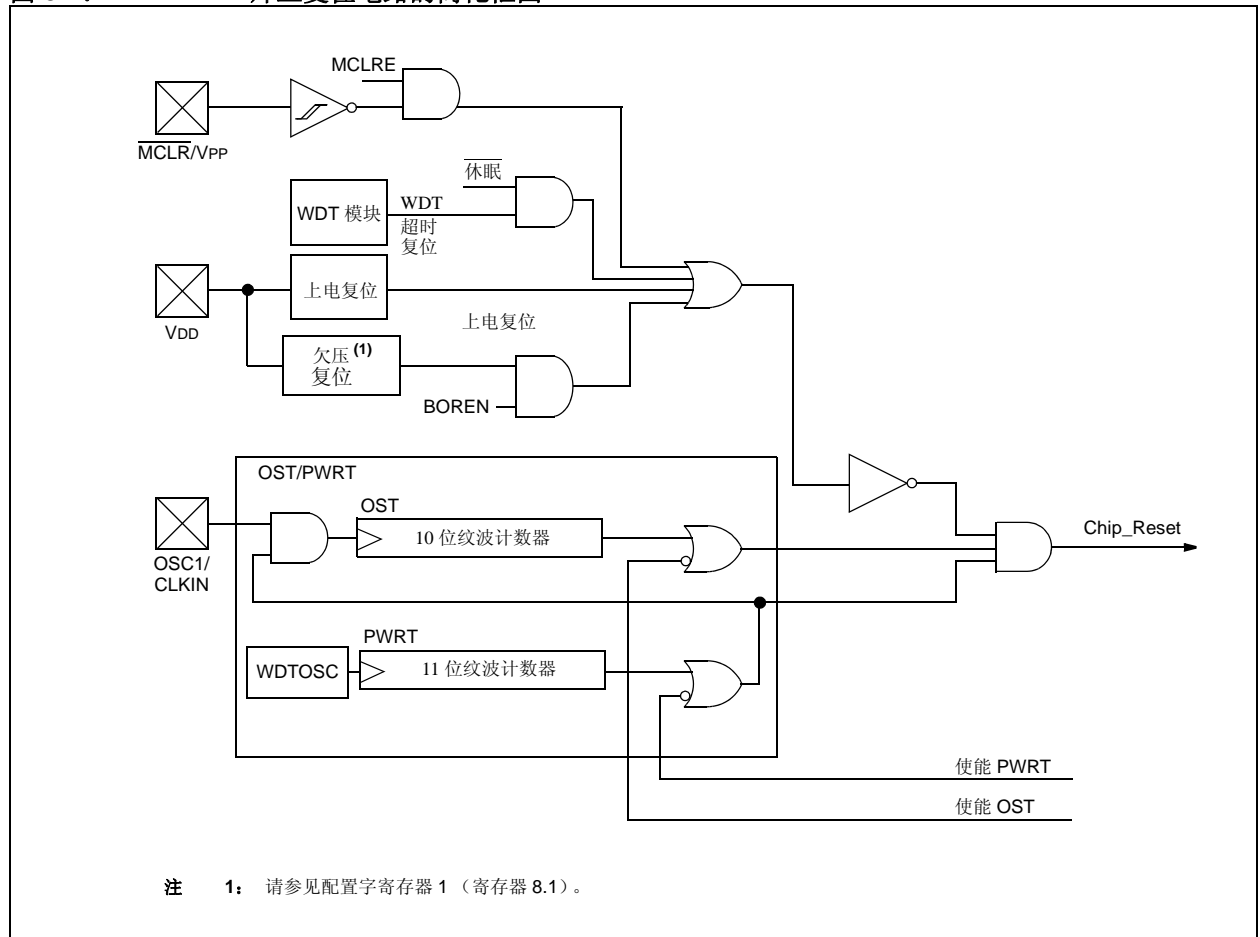
- 上电复位 (POR)
- MCLR 复位
- 休眠期间的 MCLR 复位
- WDT 复位
- 欠压复位 (BOR)

多数寄存器不受 WDT 唤醒的影响, 因为 WDT 唤醒被视为恢复正常工作。在不同的复位条件下, 会将 TO 和 PD 位置 1 或清零, 如表 3-3 中所述。这些位在软件中用来确定复位的性质。

图 3-1 给出了片上复位电路的简化框图。

MCLR 复位电路中有一个噪声滤波器, 用来检测和忽略较小的脉冲。脉宽规范, 请参见第 23.0 节“电气规范”。

图 3-1: 片上复位电路的简化框图



# PIC16F/LF722A/723A

表 3-1: 状态位及其含义

POR	BOR	TO	PD	条件
0	x	1	1	上电复位或 LDO 复位
0	x	0	x	非法, $\overline{TO}$ 在 $\overline{POR}$ 时置 1
0	x	x	0	非法, $\overline{PD}$ 在 $\overline{POR}$ 时置 1
1	0	1	1	欠压复位
1	1	0	1	WDT 复位
1	1	0	0	WDT 唤醒
1	1	u	u	正常工作期间的 $\overline{MCLR}$ 复位
1	1	1	0	休眠期间的 $\overline{MCLR}$ 复位或被中断从休眠状态唤醒

表 3-2: 特殊寄存器的复位条件<sup>(2)</sup>

条件	程序计数器	STATUS 寄存器	PCON 寄存器
上电复位	0000h	0001 1xxx	---- --0x
正常工作期间的 $\overline{MCLR}$ 复位	0000h	000u uuuu	---- --uu
休眠期间的 $\overline{MCLR}$ 复位	0000h	0001 0uuu	---- --uu
WDT 复位	0000h	0000 1uuu	---- --uu
WDT 唤醒	PC +1	uuu0 0uuu	---- --uu
欠压复位	0000h	0001 1uuu	---- --u0
被中断从休眠状态唤醒	PC + 1 <sup>(1)</sup>	uuu1 0uuu	---- --uu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0。

注 1: 如果器件被中断唤醒且全局中断允许位 (GIE) 置 1, 则执行 PC+1 后, 返回地址被压入堆栈且 PC 装入中断向量 (0004h)。

注 2: 如果状态位未实现, 则该位读为 0。

## 3.1 MCLR

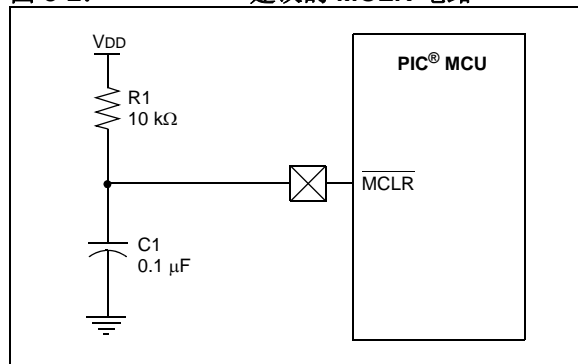
PIC16F/LF722A/723A 在 MCLR 复位电路中有一个噪声滤波器。滤波器能检测并滤除小脉冲干扰信号。

应该注意，复位不会将 MCLR 引脚驱动为低电平。

施加到引脚的电压超出其规范将导致 MCLR 复位以及 ESD 事件期间电流超出器件规范。因此，Microchip 建议不要将 MCLR 引脚直接与 VDD 连接。建议使用图 3-2 给出的 RC 网络。

内部 MCLR 选项通过清零配置字寄存器中的 MCLRE 位来使能。当 MCLRE = 0 时，将内部生成到芯片的复位信号。当 MCLRE = 1 时，RE3/MCLR 引脚将成为外部复位输入。在此模式下，RE3/MCLR 引脚具有到 VDD 的弱上拉。选择内部 MCLR 选项不会影响在线串行编程。

图 3-2: 建议的 MCLR 电路



## 3.2 上电复位 (POR)

片上 POR 电路将芯片保持在复位状态，直到 VDD 达到正常工作所需的电平为止。需要 VDD 的最大上升时间。详情请参见第 23.0 节“电气规范”。如果使能 BOR，则不应用最大上升时间规范。BOR 电路将器件保持在复位状态，直到 VDD 达到 VBOR（见第 3.5 节“欠压复位 (BOR)”）。

器件开始正常工作（退出复位状态）时，必须满足器件工作参数（即，电压、频率以及温度等）才能确保其正常工作。如果这些条件未满足，则器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607，“Power-up Trouble Shooting”（DS00607）。

## 3.3 上电延时定时器 (PWRT)

上电延时定时器仅在上电时（从上电复位或欠压复位）提供一个固定的 64 ms（标称值）超时。上电延时定时器根据 WDT 振荡器工作。更多信息，请参见第 7.3 节“内部时钟源模式”。只要 PWRT 有效，器件就保持在复位状态。PWRT 延时允许 VDD 上升到所能接受的电平。配置位 PWRTEN 可以禁止（如果置 1）或使能（如果清零或编程）上电延时定时器。使能欠压复位时，尽管不是必需的，还是应该使能上电延时定时器。

各个芯片的上电延时定时器延时都会有所不同，原因是：

- VDD 不同
- 温度不同
- 工艺不同

详情请参见直流参数（第 23.0 节“电气规范”）。

**注：** 通过配置字中的 PWRTEN 位可以使能上电延时定时器。

## 3.4 看门狗定时器 (WDT)

WDT 具有如下特性：

- 与 Timer0 共用一个 8 位预分频器
- 超时周期从 17 ms 到 2.2 s（标称值）
- 由配置位使能

在表 3-1 给出的特定条件下清零 WDT。

### 3.4.1 WDT 振荡器

WDT 以 31 kHz 的内部振荡器作为其时基。

**注：** 使用振荡器启动定时器 (OST) 时，WDT 将保持在复位状态，因为 OST 使用 WDT 纹波计数器执行振荡器延时计数。OST 计数结束后，WDT 将开始计数（如果使能）。

# PIC16F/LF722A/723A

## 3.4.2 WDT 控制

WDTE 位位于配置字寄存器 1 中，置 1 时，WDT 将持续运行。

OPTION 寄存器的 PSA 和 PS<2:0> 位控制 WDT 周期。更多信息，请参见第 11.0 节“Timer0 模块”。

图 3-1: 看门狗定时器框图

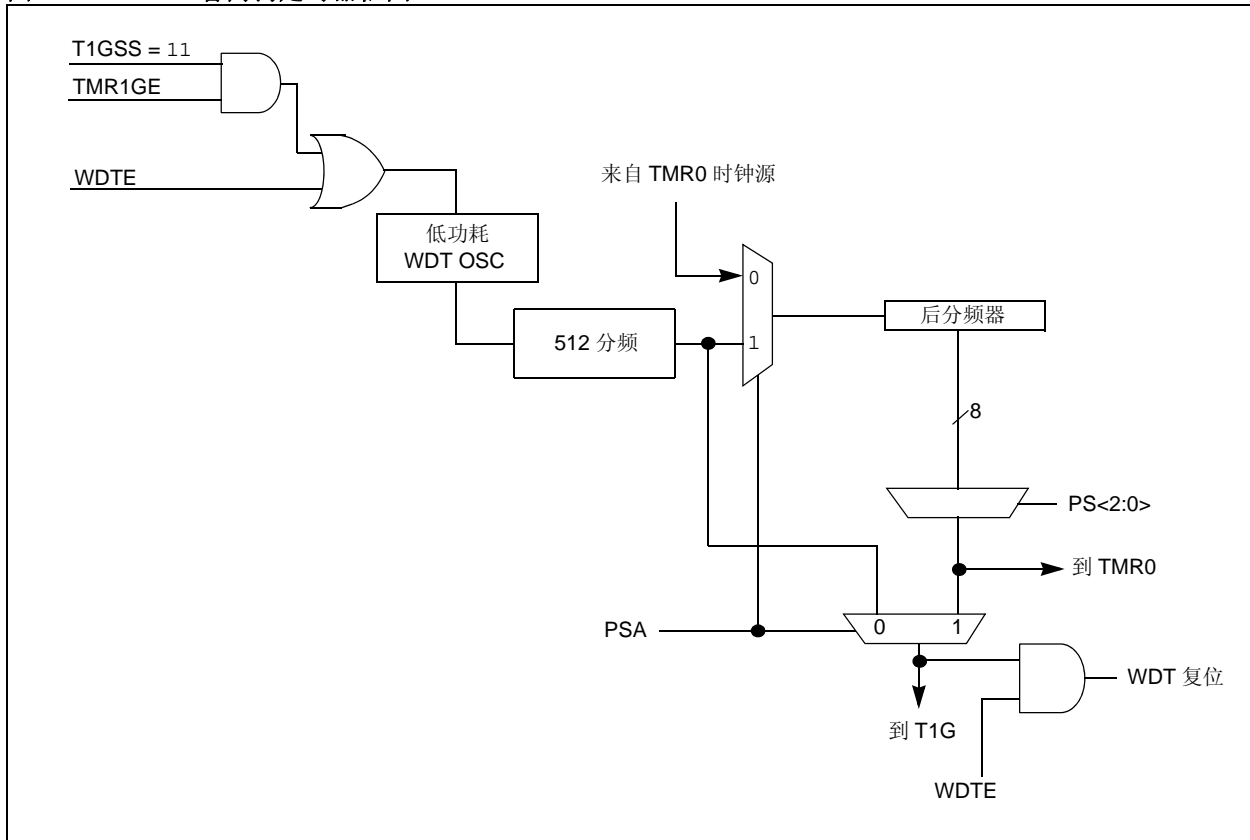


表 3-1: WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 命令	
退出休眠 + 系统时钟 = T1OSC、EXTRC、INTOSC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、HS 或 LP	清零，直到 OST 结束

## 3.5 欠压复位 (BOR)

欠压复位通过编程配置寄存器中的  $BOREN<1:0>$  位来使能。欠压跳变点可以通过配置寄存器中的  $BORV$  位在两个跳变点之间进行选择。

在上电复位和欠压复位之间，可为执行保护覆盖实现整个电压范围。

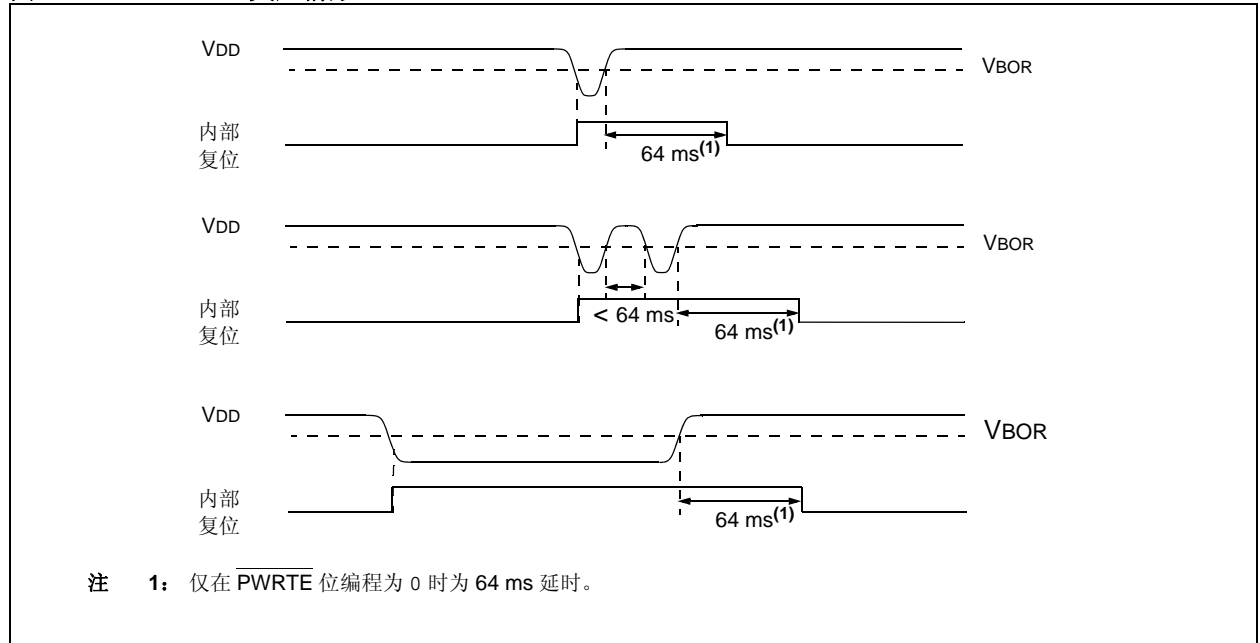
使用两个位来使能 BOR。当  $BOREN = 11$  时，将始终使能 BOR。当  $BOREN = 10$  时，将使能 BOR，但在休眠期间禁止 BOR。当  $BOREN = 0x$  时，将禁止 BOR。

如果  $V_{DD}$  低于  $V_{BOR}$  的时间大于参数  $T_{BOR}$  (见第 23.0 节“电气规范”)，则欠压条件将复位器件。无论  $V_{DD}$  压摆率如何，都将发生此情况。如果  $V_{DD}$  低于  $V_{BOR}$  的时间大于参数  $T_{BOR}$ ，复位不一定会发生。

如果上电延时定时器运行时  $V_{DD}$  下降到低于  $V_{BOR}$ ，芯片将返回到欠压复位状态，并将重新初始化上电延时定时器。一旦  $V_{DD}$  上升到高于  $V_{BOR}$  时，上电延时定时器将执行 64 ms 的复位。

**注：** 擦除闪存程序存储器时，将强制在最小 BOR 设置的情况下使能 BOR，以确保所有代码保护电路正常运行。

图 3-3: 欠压情形



# PIC16F/LF722A/723A

## 3.6 超时序列

上电时，超时序列如下：首先，将在 POR 结束后调用 PWRT 超时，然后在 PWRT 超时结束后激活 OST。总超时将根据振荡器配置和  $\overline{\text{PWRTE}}$  位状态而变化。例如，在 EC 模式下，如果  $\overline{\text{PWRTE}}$  位 = 1（禁止了 PWRT），将没有任何超时。图 3-4、图 3-5 和图 3-6 显示超时序列。

由于超时根据 POR 脉冲发生，因此，如果  $\overline{\text{MCLR}}$  保持低电平足够长的时间，超时将结束。然后， $\overline{\text{MCLR}}$  电平拉高将立即开始执行代码（见图 3-5）。这对于测试或同步多个并行工作的 PIC16F/LF722A/723A 器件来说非常有用。

表 3-3 显示一些特殊寄存器的复位情况。

表 3-2: 各种情形下的超时

振荡器配置	上电		欠压复位		从休眠模式唤醒
	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	
XT、HS 和 LP(1)	$T_{\text{PWRT}} + 1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$	$T_{\text{PWRT}} + 1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$
RC、EC 和 INTOSC	$T_{\text{PWRT}}$	—	$T_{\text{PWRT}}$	—	—

注 1: 禁止了 T1OSC 的 LP 模式。

表 3-3: 复位位及其含义

$\overline{\text{POR}}$	$\overline{\text{BOR}}$	$\overline{\text{TO}}$	$\overline{\text{PD}}$	条件
0	u	1	1	上电复位
1	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 $\overline{\text{MCLR}}$ 复位
u	u	1	0	休眠期间的 $\overline{\text{MCLR}}$ 复位

图注: u = 不变, x = 未知

## 3.7 电源控制 (PCON) 寄存器

电源控制 (PCON) 寄存器有两个状态位指示上次发生的复位类型。

bit 0 是  $\overline{\text{BOR}}$  (欠压复位)。 $\overline{\text{BOR}}$  在上电复位时未知。然后，该位必须由用户置 1，并在后续的复位中进行检查，以确定  $\overline{\text{BOR}}$  是否为 0 (指示是否发生欠压)。 $\overline{\text{BOR}}$  状态位为“无关”位，而且也不一定能够预测欠压电路是否禁止 (在配置字寄存器中  $\text{BOREN}<1:0> = 00$ )。

bit 1 是  $\overline{\text{POR}}$  (上电复位)。它在上电复位时为 0，且不受其他因素影响。用户必须在上电复位后将 1 写入到此位。在发生后续复位时，如果  $\overline{\text{POR}}$  为 0，表示发生了上电复位 (即 VDD 可能已过低)。

更多信息，请参见第 3.5 节“欠压复位 (BOR)”。



图 3-4: 上电时的超时序列 (延时的  $\overline{\text{MCLR}}$ ): 情形 1

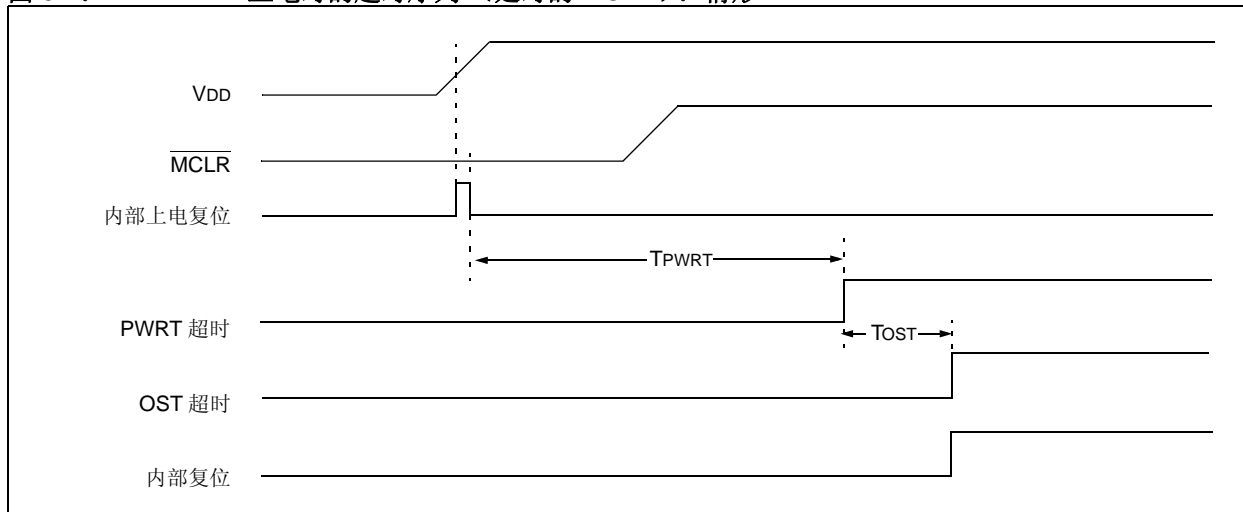


图 3-5: 上电时的超时序列 (延时的  $\overline{\text{MCLR}}$ ): 情形 2

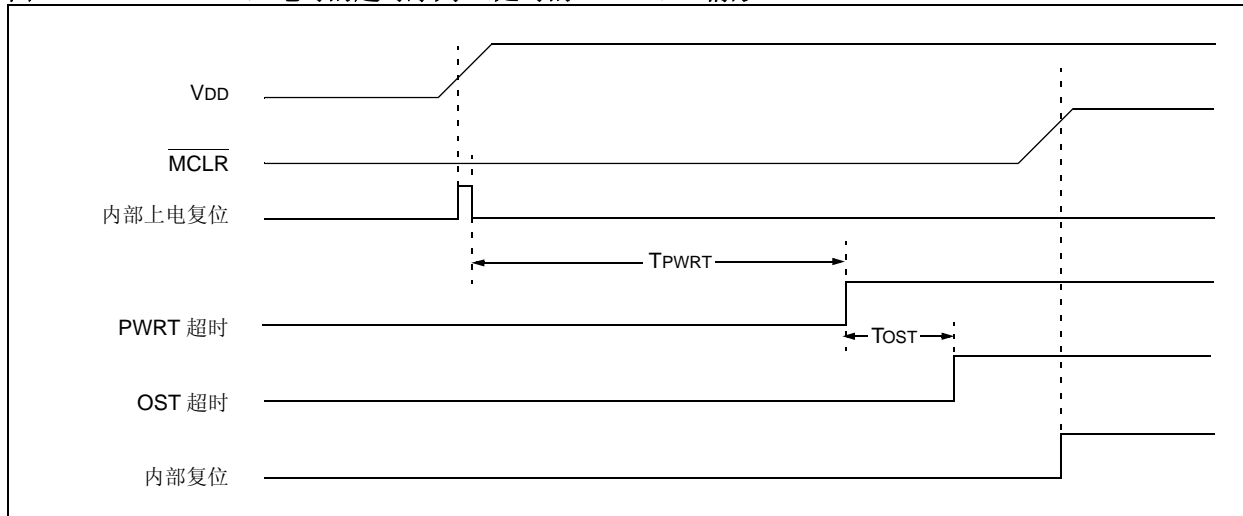
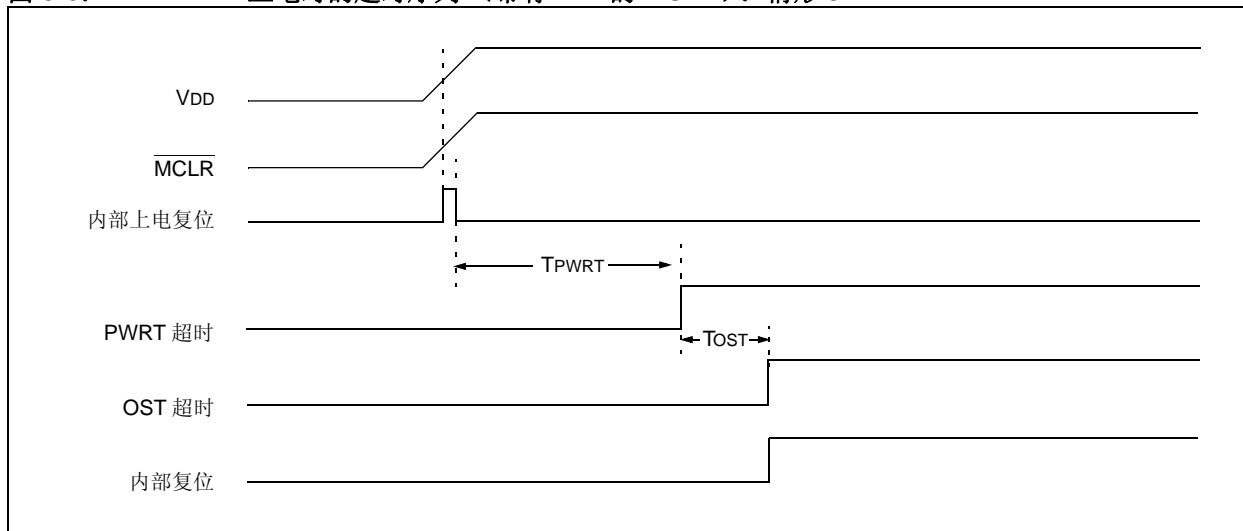


图 3-6: 上电时的超时序列 (带有 VDD 的  $\overline{\text{MCLR}}$ ): 情形 3



# PIC16F/LF722A/723A

表 3-4: 寄存器的初始化条件

寄存器	地址	上电复位 / 欠压复位 <sup>(1)</sup>	MCLR 复位 / WDT 复位	通过中断 / 超时从休眠唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h/ 100h/180h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h/101h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h/ 102h/182h	0000 0000	0000 0000	PC + 1 <sup>(3)</sup>
STATUS	03h/83h/ 103h/183h	0001 1xxx	000q quuu <sup>(4)</sup>	uuuq quuu <sup>(4)</sup>
FSR	04h/84h/ 104h/184h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA	05h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTB	06h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTC	07h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTE	09h	---- x---	---- x---	---- u---
PCLATH	0Ah/8Ah/ 10Ah/18Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh/ 10Bh/18Bh	0000 000x	0000 000x	uuuu uuuu <sup>(2)</sup>
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu <sup>(2)</sup>
PIR2	0Dh	---- ---0	---- ---0	---- ---u
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 00-0	uuuu uu-u	uuuu uu-u
TMR2	11h	0000 0000	0000 0000	uuuu uuuu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
SSPBUF	13h	xxxx xxxx	xxxx xxxx	uuuu uuuu
SSPCON	14h	0000 0000	0000 0000	uuuu uuuu
CCPR1L	15h	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCPR1H	16h	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCP1CON	17h	--00 0000	--00 0000	--uu uuuu
RCSTA	18h	0000 000x	0000 000x	uuuu uuuu
TXREG	19h	0000 0000	0000 0000	uuuu uuuu
RCREG	1Ah	0000 0000	0000 0000	uuuu uuuu
CCPR2L	1Bh	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCPR2H	1Ch	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCP2CON	1Dh	--00 0000	--00 0000	--uu uuuu
ADRES	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	--00 0000	--00 0000	--uu uuuu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 取值视具体条件而定。

- 注 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同影响。  
 2: 将影响 INTCON 和 / 或 PIR1 和 PIR2 中的一个或多个位 (导致唤醒)。  
 3: 由于中断而唤醒且 GIE 位置 1 时, 将中断向量 (0004h) 装入 PC。  
 4: 特定情况的复位值, 请参见表 3-5。  
 5: 如果由于欠压而复位, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。

表 3-4: 寄存器的初始化条件 (续)

寄存器	地址	上电复位/欠压复位 <sup>(1)</sup>	MCLR 复位/WDT 复位	通过中断/超时从休眠唤醒
OPTION_REG	81h/181h	1111 1111	1111 1111	uuuu uuuu
TRISA	85h	1111 1111	1111 1111	uuuu uuuu
TRISB	86h	1111 1111	1111 1111	uuuu uuuu
TRISC	87h	1111 1111	1111 1111	uuuu uuuu
TRISE	89h	---- 1---	---- 1---	---- u---
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PIE2	8Dh	---- ---0	---- ---0	---- ---u
PCON	8Eh	---- --qq	---- --uu <sup>(1,5)</sup>	---- --uu
T1GCON	8Fh	0000 0x00	uuuu uxuu	uuuu uxuu
OSCCON	90h	--10 qq--	--10 qq--	--uu qq--
OSCTUNE	91h	--00 0000	--uu uuuu	--uu uuuu
PR2	92h	1111 1111	1111 1111	uuuu uuuu
SSPADD	93h	0000 0000	0000 0000	uuuu uuuu
SSPMASK	93h	1111 1111	1111 1111	uuuu uuuu
SSPSTAT	94h	0000 0000	0000 0000	uuuu uuuu
WPUB	95h	1111 1111	1111 1111	uuuu uuuu
IOCB	96h	0000 0000	0000 0000	uuuu uuuu
TXSTA	98h	0000 -010	0000 -010	uuuu -uuu
SPBRG	99h	0000 0000	0000 0000	uuuu uuuu
APFCON	9Ch	---- --00	---- --00	---- --uu
FVRCON	9Dh	q000 --00	q000 --00	uuuu --uu
ADCON1	9Fh	-000 --00	-000 --00	-uuu --uu
CPSCON0	108h	0--- 0000	0--- 0000	u--- uuuu
CPSCON1	109h	---- 0000	---- 0000	---- uuuu
PMDATL	10Ch	xxxx xxxx	xxxx xxxx	uuuu uuuu
PMADRL	10Dh	xxxx xxxx	xxxx xxxx	uuuu uuuu
PMDATH	10Eh	--xx xxxx	--xx xxxx	--uu uuuu
PMADRH	10Fh	---x xxxx	---x xxxx	---u uuuu
ANSELA	185h	--11 1111	--11 1111	--uu uuuu
ANSELB	186h	--11 1111	--11 1111	--uu uuuu
PMCON1	18Ch	1--- ---0	1--- ---0	u--- ---u

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 取值视具体条件而定。

- 注 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同影响。  
 2: 将影响 INTCON 和 / 或 PIR1 和 PIR2 中的一个或多个位 (导致唤醒)。  
 3: 由于中断而唤醒且 GIE 位置 1 时, 将中断向量 (0004h) 装入 PC。  
 4: 特定情况的复位值, 请参见表 3-5。  
 5: 如果由于欠压而复位, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。

# PIC16F/LF722A/723A

**表 3-5: 特殊寄存器的初始化条件**

条件	程序计数器	STATUS 寄存器	PCON 寄存器
上电复位	0000h	0001 1xxx	---- --0x
正常工作期间的 $\overline{\text{MCLR}}$ 复位	0000h	000u uuuu	---- --uu
休眠期间的 $\overline{\text{MCLR}}$ 复位	0000h	0001 0uuu	---- --uu
WDT 复位	0000h	0000 uuuu	---- --uu
WDT 唤醒	PC + 1	uuu0 0uuu	---- --uu
欠压复位	0000h	0001 1xxx	---- --10
从休眠模式唤醒中断	PC + 1 <sup>(1)</sup>	uuu1 0uuu	---- --uu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0。

注 1: 由于中断而唤醒且全局中断允许 (GIE) 位置 1 时, 在执行 PC + 1 后将中断向量 (0004h) 装入 PC。

**表 3-6: 与复位相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值 <sup>(1)</sup>
STATUS	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	000q quuu
PCON	—	—	—	—	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$	---- --qq	---- --uu

图注: u = 不变, x = 未知, - = 未实现位, 读为 0, q = 取值视条件而定。复位未使用阴影单元。

注 1: 其他 (非上电) 复位包括正常工作期间的  $\overline{\text{MCLR}}$  复位和看门狗定时器复位。

## 4.0 中断

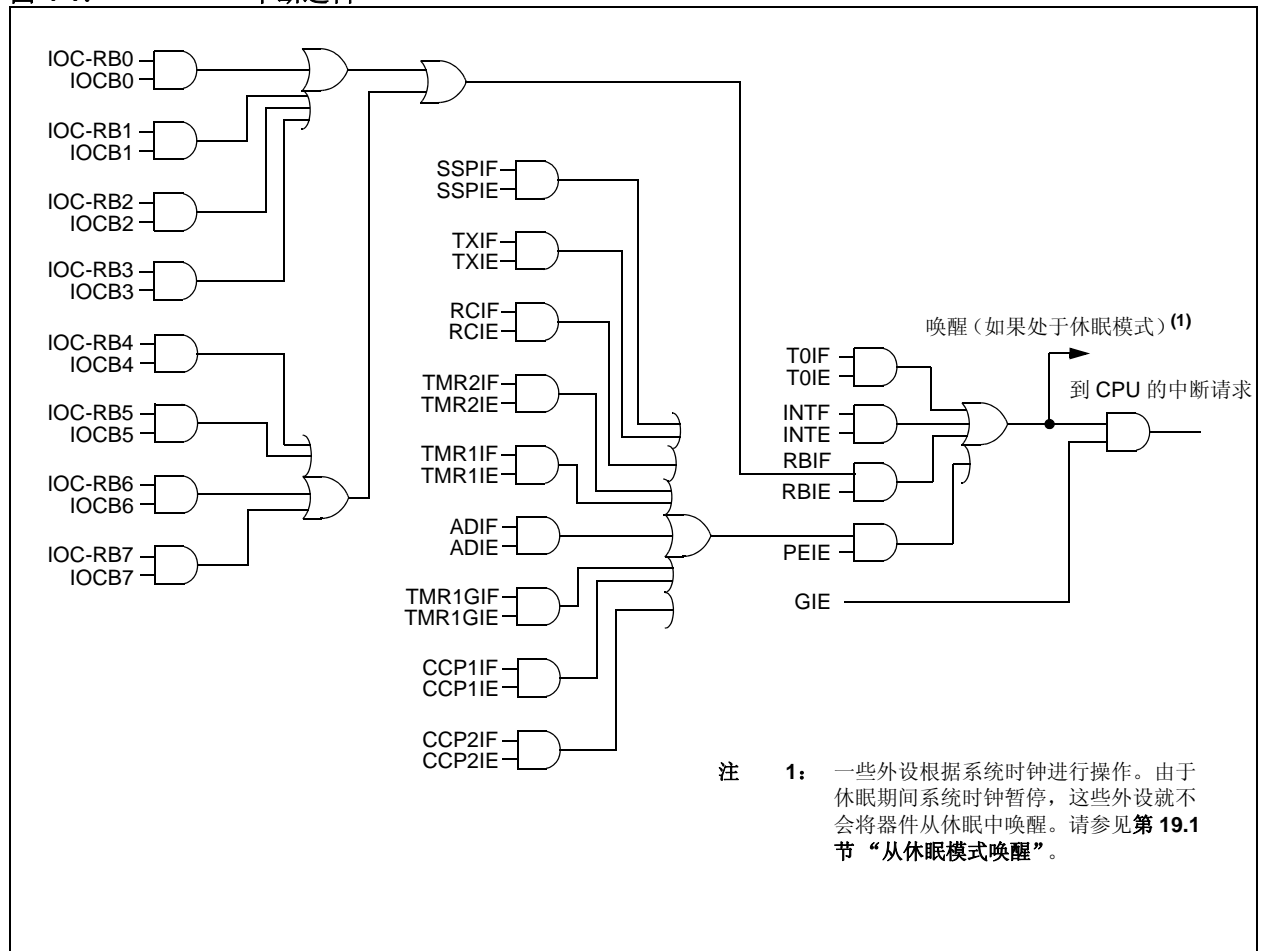
PIC16F/LF722A/723A 系列器件具有可中断内核，允许某些事件的优先级高于正常的程序流程。中断服务程序 (ISR) 用于判断中断源并采取相应的操作。还可配置一些中断，以将 MCU 从休眠模式下唤醒。

PIC16F/LF722A/723A 器列器件有 12 个中断源，根据相应的中断允许位和标志位进行划分：

- Timer0 溢出中断
- INT 引脚上的外部边沿检测中断
- PORTB 电平变化中断
- Timer1 门控中断
- A/D 转换完成中断
- AUSART 接收中断
- AUSART 发送中断
- SSP 事件中断
- CCP1 事件中断
- Timer2 与 PR2 匹配中断
- Timer1 上溢中断
- CCP2 事件中断

图 4-1 给出了中断逻辑的框图。

图 4-1: 中断逻辑



# PIC16F/LF722A/723A

## 4.1 工作原理

任何器件复位都将禁止中断。可通过将以下位置 1 来允许中断：

- INTCON 寄存器的 GIE 位
- 特殊中断事件的中断允许位
- INTCON 寄存器的 PEIE 位（如果中断事件的中断允许位包含在 PIE1 和 PIE2 寄存器中）

INTCON、PIR1 和 PIR2 寄存器通过中断标志位来记录各个中断。无论 GIE、PEIE 和各个中断允许位的状态如何，中断标志位都会在中断发生时置 1。

当 GIE 位置 1 时，中断事件的发生会引发以下事件：

- 清除当前预取的指令
- GIE 位清零
- 当前程序计数器（PC）的值被压入堆栈
- PC 装载中断向量 0004h

ISR 通过查询中断标志位来判断中断源。在退出 ISR 之前必须将中断标志位清零，以避免重复的中断。由于

GIE 位被清零，所以执行 ISR 期间发生的任何中断将会通过其中断标志进行记录，但是不会使处理器重新定向到中断向量。

RETFIE 指令通过将先前地址从堆栈中弹出并将 GIE 位置 1 来退出 ISR。

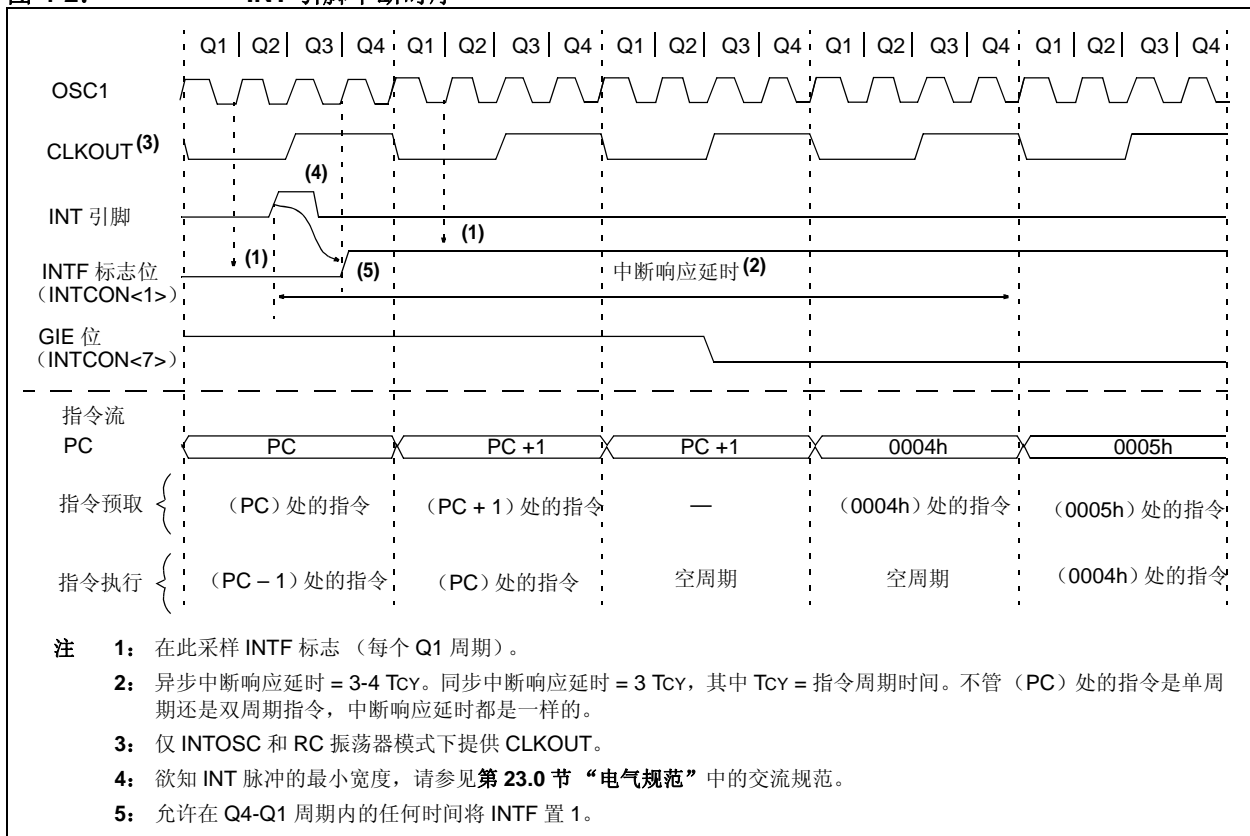
如需了解关于特定中断操作的更多信息，请参见相应的外设章节。

- 注 1:** 无论任何其他中断允许位的状态如何，各个中断标志位都会在中断发生时置 1。
- 注 2:** 当 GIE 位清零时，忽略所有中断。GIE 位清零期间发生的任何中断都会在中断标志位再次置 1 时得到处理。

## 4.2 中断响应延时

中断响应延时指从发生中断事件到开始执行中断向量处的代码所经过的时间。同步中断的响应延时为 3 个指令周期。对于异步中断，响应延时为 3 至 4 个指令周期，具体取决于中断发生的时间。时序详细信息，请参见图 4-2。

图 4-2: INT 引脚中断时序



## 4.3 休眠期间的中断

有些中断可用于将器件从休眠模式唤醒。要将器件从休眠模式唤醒，相应外设必须能够在无系统时钟的条件下工作。进入休眠模式之前，必须将相应中断源的中断允许位置 1。

从休眠模式唤醒时，如果 GIE 位也被置 1，则处理器跳转到中断向量。否则，处理器将继续执行 SLEEP 指令后的指令。在跳转到 ISR 之前，始终会执行紧接着 SLEEP 指令的指令。更多详细信息，请参见第 19.0 节“掉电模式（休眠）”。

## 4.4 INT 引脚

外部中断 INT 引脚用于产生异步、边沿触发的中断。OPTION 寄存器的 INTEDG 位确定中断发生在哪个边沿。当 INTEDG 位置 1 时，上升沿将触发中断。当 INTEDG 位清零时，下降沿将触发中断。当 INT 引脚上出现有效边沿时，INTCON 寄存器的 INTF 位置 1。如果 GIE 和 INTE 位也置 1，则处理器将程序执行重定向到中断向量。将 INTCON 寄存器的 INTE 位清零可禁止该中断。

## 4.5 现场保护

发生中断时，仅将返回的 PC 地址保存到堆栈中。如果 ISR 修改或使用用于修改重要寄存器的指令，在 ISR 开始时必须保存寄存器的值且在 ISR 结束时恢复。这防止

了紧接着 ISR 的指令使用无效数据。重要寄存器包括 W、STATUS、FSR 和 PCLATH 寄存器。

**注：** 单片机通常不要求保存 PCLATH 寄存器。然而，如果使用了计算的 GOTO 指令，则必须在 ISR 开始时保存 PCLATH 寄存器的值且在 ISR 结束时恢复以确保编程流程正确。

例 4-1 给出的代码可用于执行以下操作。

- 保存 W 寄存器
- 保存 STATUS 寄存器
- 保存 PCLATH 寄存器
- 执行 ISR 程序
- 恢复 PCLATH 寄存器
- 恢复 STATUS 寄存器
- 恢复 W 寄存器

由于多数指令均会修改 W 寄存器，所以进入 ISR 后必须立即将其保存。使用 SWAPF 指令来保存和恢复 W 和 STATUS 寄存器，这是因为该指令将不会影响 STATUS 寄存器的任何位。将 W\_TEMP 放置在共享存储器中是有好处的，因为当中断发生时 ISR 不能预测将选择哪个存储区。

处理器将通过让 PC 装入 0004h 跳转到中断向量。PCLATH 寄存器将保持不变。这需要执行 ISR 以确保在使用导致 PCLATH 装入 PC 的指令之前正确设置 PCLATH 寄存器。关于 PC 操作的详细信息，请参见第 2.3 节“PCL 和 PCLATH”。

**例 4-1: 将 W、STATUS 和 PCLATH 寄存器保存到 RAM 中**

```

MOVWFW_TEMP           ;Copy W to W_TEMP register
SWAPFSTATUS,W         ;Swap status to be saved into W
                       ;Swaps are used because they do not affect the status bits
BANKSELSTATUS_TEMP    ;Select regardless of current bank
MOVWFSTATUS_TEMP      ;Copy status to bank zero STATUS_TEMP register
MOVF PCLATH,W         ;Copy PCLATH to W register
MOVWF PCLATH_TEMP     ;Copy W register to PCLATH_TEMP
:
:(ISR)                 ;Insert user code here
:
BANKSELSTATUS_TEMP    ;Select regardless of current bank
MOVF PCLATH_TEMP,W ;
MOVWF PCLATH          ;Restore PCLATH
SWAPFSTATUS_TEMP,W   ;Swap STATUS_TEMP register into W
                       ;(sets bank to original state)
MOVWFSTATUS           ;Move W into STATUS register
SWAPFW_TEMP,F        ;Swap W_TEMP
SWAPFW_TEMP,W        ;Swap W_TEMP into W
    
```

# PIC16F/LF722A/723A

## 4.5.1 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 寄存器溢出中断、PORTB 电平变化和外部 RB0/INT/SEG0 引脚中断的各种允许位和标志位。

**注：** 当有中断条件发生时，不管相应的中断允许位或全局允许位（INTCON 寄存器的 GIE）的状态如何，中断标志位都将置 1。用户软件应该确保在允许中断之前将相应的中断标志位清零。

寄存器 4-1: INTCON: 中断控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TOIE	INTE	RBIE <sup>(1)</sup>	TOIF <sup>(2)</sup>	INTF	RBIF
bit 7							bit 0

**图注：**

R = 可读位                      W = 可写位                      U = 未实现位，读为 0  
-n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

- bit 7        **GIE:** 全局中断允许位  
            1 = 允许所有非屏蔽中断  
            0 = 禁止所有中断
- bit 6        **PEIE:** 外设中断允许位  
            1 = 允许所有非屏蔽外设中断  
            0 = 禁止所有外设中断
- bit 5        **TOIE:** Timer0 上溢中断允许位  
            1 = 允许 Timer0 中断  
            0 = 禁止 Timer0 中断
- bit 4        **INTE:** RB0/INT 外部中断允许位  
            1 = 允许 RB0/INT 外部中断  
            0 = 禁止 RB0/INT 外部中断
- bit 3        **RBIE:** PORTB 电平变化中断允许位 <sup>(1)</sup>  
            1 = 允许 PORTB 电平变化中断  
            0 = 禁止 PORTB 电平变化中断
- bit 2        **TOIF:** Timer0 上溢中断标志位 <sup>(2)</sup>  
            1 = TMR0 寄存器已上溢（必须用软件清零）  
            0 = TMR0 寄存器未上溢
- bit 1        **INTF:** RB0/INT 外部中断标志位  
            1 = 发生了 RB0/INT 外部中断（必须用软件清零）  
            0 = 未发生 RB0/INT 外部中断
- bit 0        **RBIF:** PORTB 电平变化中断标志位  
            1 = 至少一个 PORTB 通用 I/O 引脚的电平状态发生了改变（必须用软件清零）  
            0 = 没有一个 PORTB 通用 I/O 引脚的电平状态发生变化

- 注 1:** 也必须将 IOCB 寄存器中的相应位置 1。  
**注 2:** 当 Timer0 计满返回时，将 TOIF 位置 1。Timer0 在复位时不发生任何变化，应在将 TOIF 位清零之前初始化 Timer0。



## 4.5.2 PIE1 寄存器

PIE1 寄存器包含中断允许位，如寄存器 4-2 所示。

**注：** 要允许任何外设中断，必须将 INTCON 寄存器的 PEIE 位置 1。

**寄存器 4-2: PIE1: 外设中断允许寄存器 1**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit 7							bit 0

**图注：**

R = 可读位                      W = 可写位                      U = 未实现位，读为 0  
 -n = POR 时的值                1 = 置 1                            0 = 清零                            x = 未知

- bit 7            **TMR1GIE:** Timer1 门控中断允许位  
                  1 = 允许 Timer1 门控采集完成中断  
                  0 = 禁止 Timer1 门控采集完成中断
- bit 6            **ADIE:** A/D 转换器 (ADC) 中断允许位  
                  1 = 允许 ADC 中断  
                  0 = 禁止 ADC 中断
- bit 5            **RCIE:** USART 接收中断允许位  
                  1 = 允许 USART 接收中断  
                  0 = 禁止 USART 接收中断
- bit 4            **TXIE:** USART 发送中断允许位  
                  1 = 允许 USART 发送中断  
                  0 = 禁止 USART 发送中断
- bit 3            **SSPIE:** 同步串行端口 (SSP) 中断允许位  
                  1 = 允许 SSP 中断  
                  0 = 禁止 SSP 中断
- bit 2            **CCP1IE:** CCP1 中断允许位  
                  1 = 允许 CCP1 中断  
                  0 = 禁止 CCP1 中断
- bit 1            **TMR2IE:** TMR2 与 PR2 匹配中断允许位  
                  1 = 允许 Timer2 与 PR2 匹配中断  
                  0 = 禁止 Timer2 与 PR2 匹配中断
- bit 0            **TMR1IE:** Timer1 上溢中断允许位  
                  1 = 允许 Timer1 上溢中断  
                  0 = 禁止 Timer1 上溢中断

# PIC16F/LF722A/723A

## 4.5.3 PIE2 寄存器

PIE2 寄存器包含中断允许位，如寄存器 4-3 所示。

**注：** 要允许任何外设中断，必须将 INTCON 寄存器的 PEIE 位置 1。

### 寄存器 4-3: PIE2: 外设中断允许寄存器 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	CCP2IE
bit 7							bit 0

**图注：**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-1

**未实现位：** 读为 0

bit 0

**CCP2IE:** CCP2 中断允许位

1 = 允许 CCP2 中断

0 = 禁止 CCP2 中断



# PIC16F/LF722A/723A

## 4.5.5 PIR2 寄存器

PIR2 寄存器包含中断标志位，如寄存器 4-5 所示。

**注：** 当有中断条件发生时，不管相应的中断允许位或全局允许位（INTCON 寄存器的 GIE）的状态如何，中断标志位都将置 1。用户软件应该确保在允许中断之前将相应的中断标志位清零。

**寄存器 4-5: PIR2: 外设中断请求寄存器 2**

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	CCP2IF
bit 7							bit 0

**图注：**

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7-1 **未实现：** 读为 0

bit 0 **CCP2IF:** CCP2 中断标志位

捕捉模式：

- 1 = 发生了 TMR1 寄存器捕捉（必须用软件清零）
- 0 = 未发生 TMR1 寄存器捕捉

比较模式：

- 1 = 发生了 TMR1 寄存器比较匹配（必须用软件清零）
- 0 = 未发生 TMR1 寄存器比较匹配

PWM 模式：

在此模式下未使用

**表 4-1: 与中断相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	---- --0
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	---- --0

**图注：** - = 未实现单元，读为 0， u = 不变， x = 未知。捕捉、比较和 PWM 模式不使用阴影单元。

## 5.0 低压差 (LDO) 稳压器

PIC16F722A/723A 器件与 PIC16LF722A/723A 器件的区别在于内部低压差 (Low Dropout, LDO) 稳压器。PIC16F722A/723A 具有内部 LDO 稳压器, 而 PIC16LF722A/723A 没有。

该裸片光刻工艺为内部数字逻辑提供 3.6V 最大工作电压。为了继续支持 5.0V 设计, 将 LDO 稳压器集成在裸片上。LDO 稳压器为内部数字逻辑提供 3.2V 的工作电压, 而为 I/O 提供 5.0V 工作电压 (VDD)。

LDO 稳压器需要外部旁路电容以确保其稳定性。三个引脚中的一个引脚 (记为 VCAP), 可配置为连接外部旁路电容引脚。建议采用 0.1 至 1.0  $\mu\text{F}$  之间的陶瓷电容。VCAP 引脚不为外部负载供电。如果需要此功能, 则应使用外部稳压器。此外, 外部器件不应向 VCAP 引脚供电。

上电时, 外部电容就像 LDO 稳压器上的大负载。为防止错误操作, 恒流源对外部电容充电时, 器件保持在复位状态。电容完全充电后, 器件从复位状态释放。更多信息, 请参见第 23.0 节 “电气规范”。

关于 VCAP 使能位, 请参见配置字寄存器 2 (寄存器 8-2)。

# PIC16F/LF722A/723A

---

注:

## 6.0 I/O 端口

有多达 35 个通用 I/O 引脚可供使用。根据所使能的外设，这些引脚中的部分或全部可能无法用作通用 I/O 引脚。通常情况下，当某个外设使能时，其相关引脚可能不能用作通用 I/O 引脚。

### 6.1 备用引脚功能

备用引脚功能控制 (APFCON) 寄存器用于将特定外设输入和输出功能配置到不同的引脚上。APFCON 寄存器如寄存器 6-1 所示。对于此器件系列，以下功能可以配置到不同的引脚上：

- $\overline{SS}$  (从模式选择)
- CCP2

**寄存器 6-1: APFCON: 备用引脚功能控制寄存器**

U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
—	—	—	—	—	—	SSSEL	CCP2SEL
bit 7						bit 0	

**图注:**

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7-2      **未实现:** 读为 0。
- bit 1      **SSSEL:**  $\overline{SS}$  输入引脚选择位  
 0 =  $\overline{SS}$  功能位于 RA5/AN4/CPS7/ $\overline{SS}$ /VCAP 引脚上  
 1 =  $\overline{SS}$  功能位于 RA0/AN0/ $\overline{SS}$ /VCAP 引脚上
- bit 0      **CCP2SEL:** CCP2 输入 / 输出引脚选择位  
 0 = CCP2 功能位于 RC1/T1OSI/CCP2 引脚上  
 1 = CCP2 功能位于 RB3/CCP2 引脚上





## 6.2.1 ANSELA 寄存器

ANSELA 寄存器（寄存器 6-4）用于将 I/O 引脚的输入模式配置为模拟输入模式。将相应的 ANSELA 位设置为高电平将使引脚上的所有数字读操作都读为 0，并允许引脚上的模拟功能正常工作。

ANSELA 位的状态不会影响数字输出功能。TRIS 清零且 ANSEL 置 1 的引脚仍将作为数字输出引脚工作，但输入模式将变为模拟模式。当在受影响的端口上执行读 - 修改 - 写指令时，得到的结果可能与预期不符。

**寄存器 6-4: ANSELA: PORTA 模拟选择寄存器**

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0
bit 7							bit 0

**图注:**

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7-6      **未实现:** 读为 0

bit 5-0      **ANSA<5:0>:** 分别将 RA<5:0> 引脚模拟选择为模拟或数字功能  
 0 = 数字 I/O。引脚被指定给端口或数字特殊功能。  
 1 = 模拟输入。引脚被指定为模拟输入引脚<sup>(1)</sup>。禁止数字输入缓冲器。

**注 1:** 当引脚设置为模拟输入引脚时，相应的 TRIS 位必须设置为输入模式以允许外部控制引脚电压。

# PIC16F/LF722A/723A

## 6.2.2 引脚说明和引脚图

每个 PORTA 引脚均复用多个功能。本节简要说明引脚及其组合功能。关于个别功能（如 A/D 转换器（ADC））的特定信息，请参见本数据手册的相应章节。

### 6.2.2.1 RA0/AN0/SS/V<sub>CAP</sub>

图 6-1 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- SSP<sup>(1)</sup> 的从选择输入
- 稳压器电容引脚（仅 PIC16F722A/723A）

**注 1：** SS 引脚位置可选择作为 RA5 或 RA0。

### 6.2.2.2 RA1/AN1

图 6-2 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入

### 6.2.2.3 RA2/AN2

图 6-2 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入

### 6.2.2.4 RA3/AN3/V<sub>REF</sub>

图 6-2 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- ADC 的参考电压输入

### 6.2.2.5 RA4/CPS6/T0CKI

图 6-3 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 电容触摸传感输入
- Timer0 的时钟输入

Timer0 时钟输入功能独立于任何 TRIS 寄存器设置运行。实际上，如果 TRISA4 = 0，PORTA4 寄存器位将同时输出到引脚和时钟 Timer0。

### 6.2.2.6 RA5/AN4/CPS7/SS/V<sub>CAP</sub>

图 6-4 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入
- SSP<sup>(1)</sup> 的从选择输入
- 稳压器电容引脚（仅 PIC16F722A/723A）

**注 1：** SS 引脚位置可选择作为 RA5 或 RA0。

### 6.2.2.7 RA6/OSC2/CLKOUT/V<sub>CAP</sub>

图 6-5 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

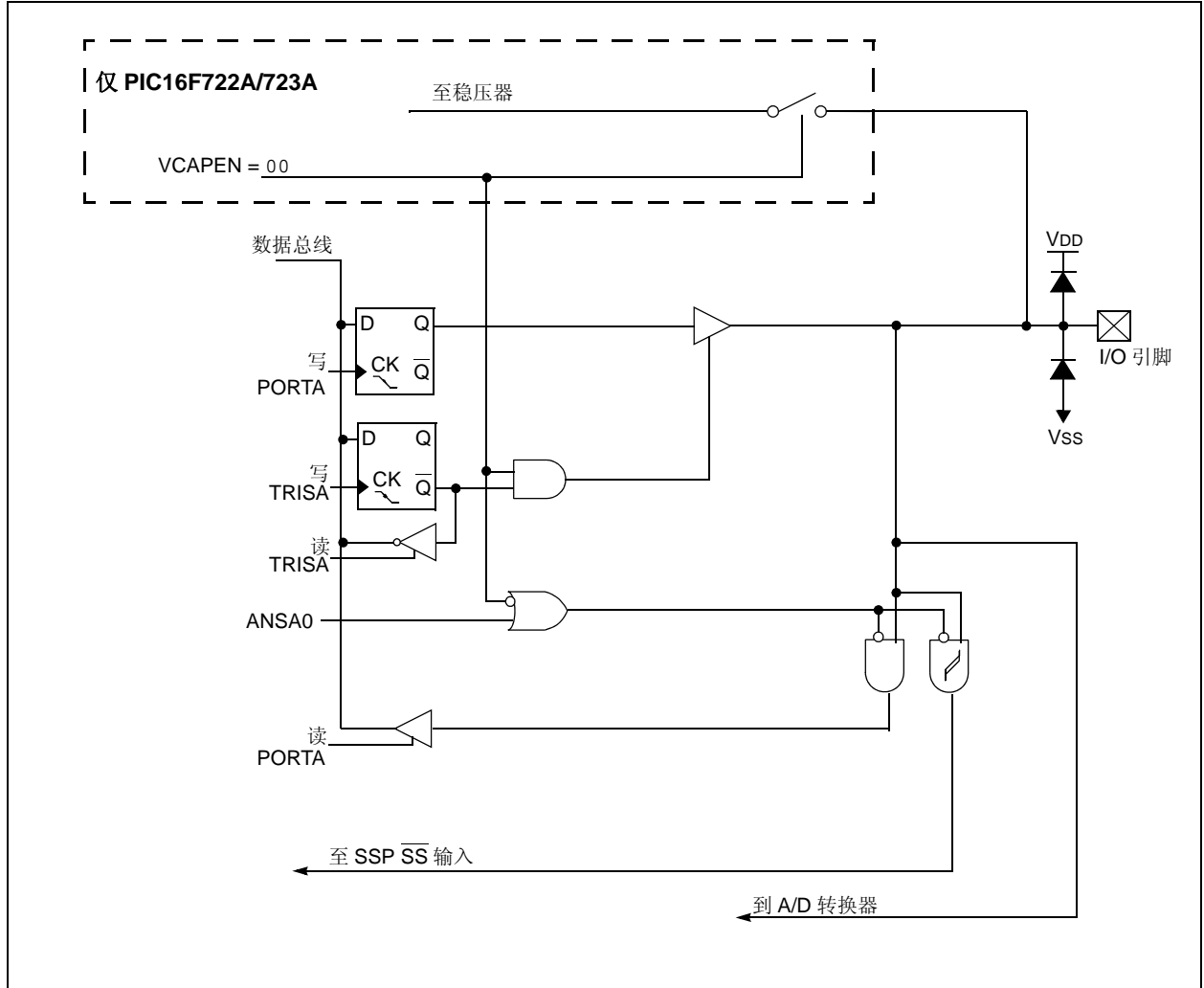
- 通用 I/O
- 晶振 / 谐振器连接
- 时钟输出
- 稳压器电容引脚（仅 PIC16F722A/723A）

### 6.2.2.8 RA7/OSC1/CLKIN

图 6-6 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 晶振 / 谐振器连接
- 时钟输入

图 6-1: RA0 的框图



# PIC16F/LF722A/723A

图 6-2: RA<3:1> 框图

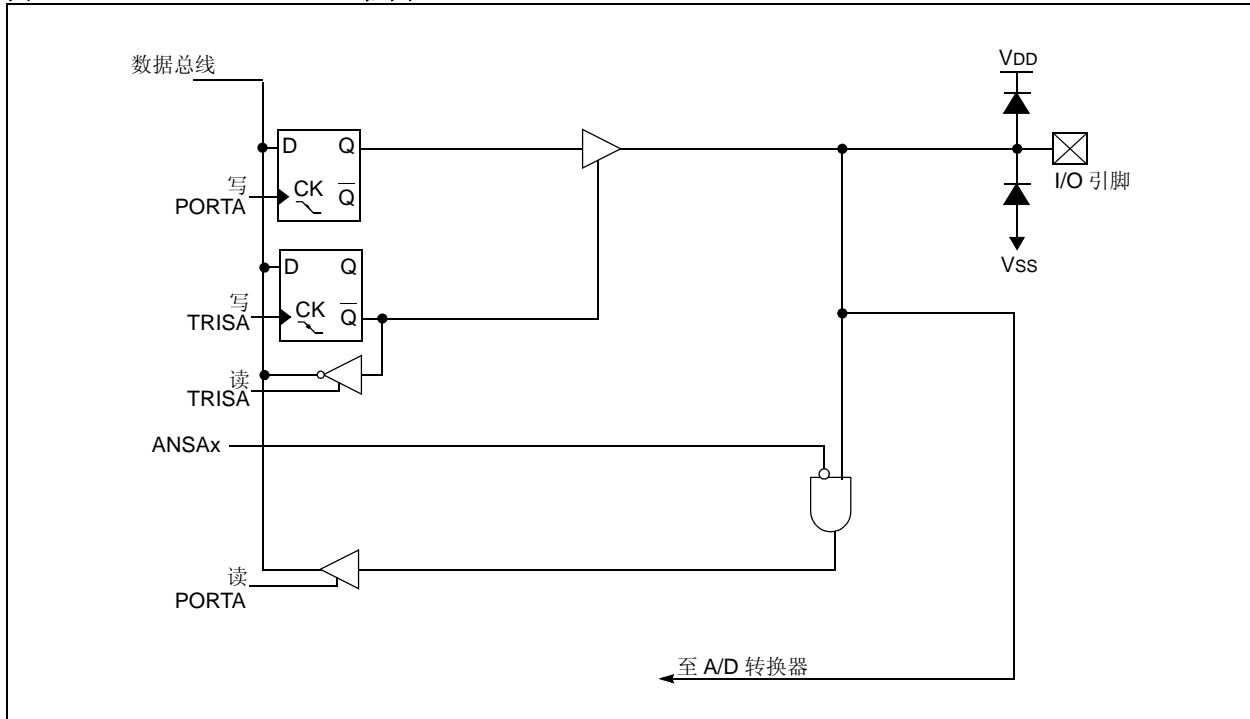


图 6-3: RA4 的框图

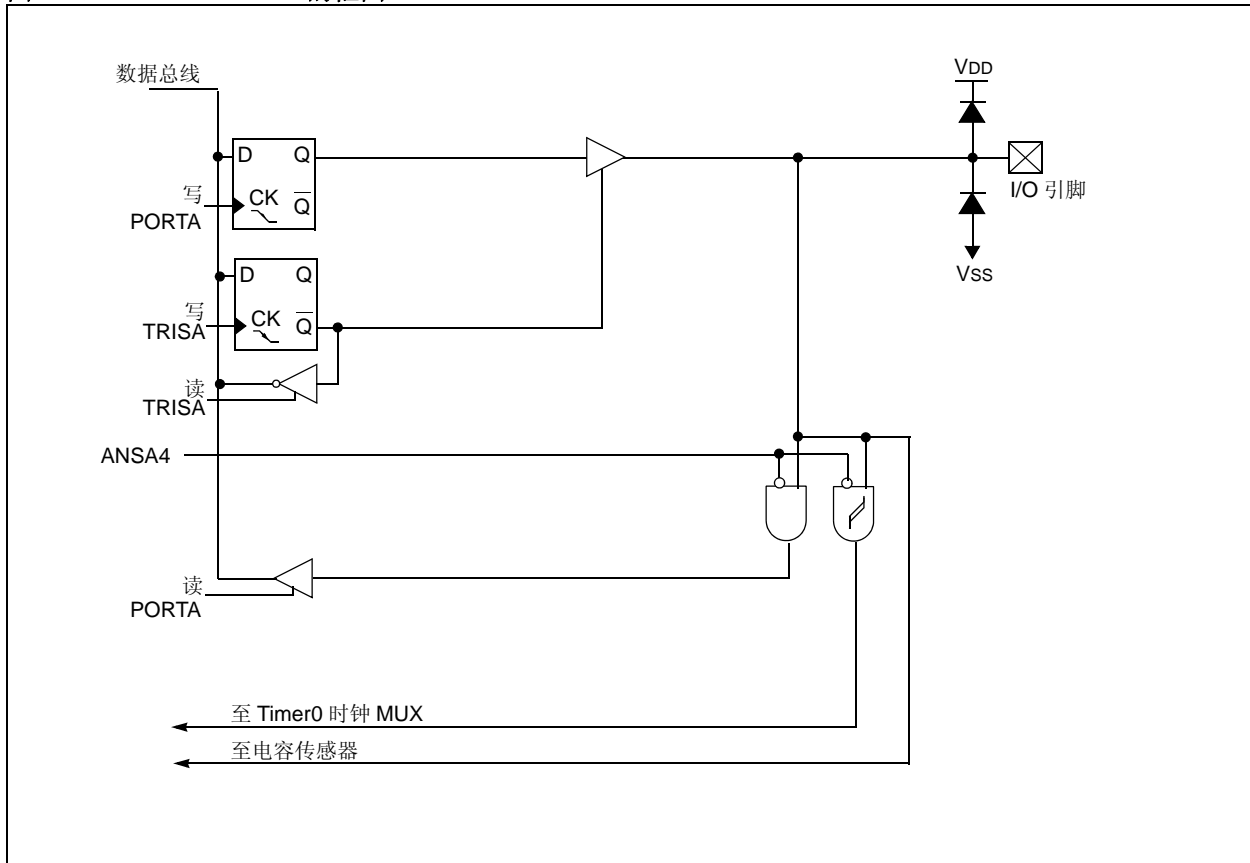
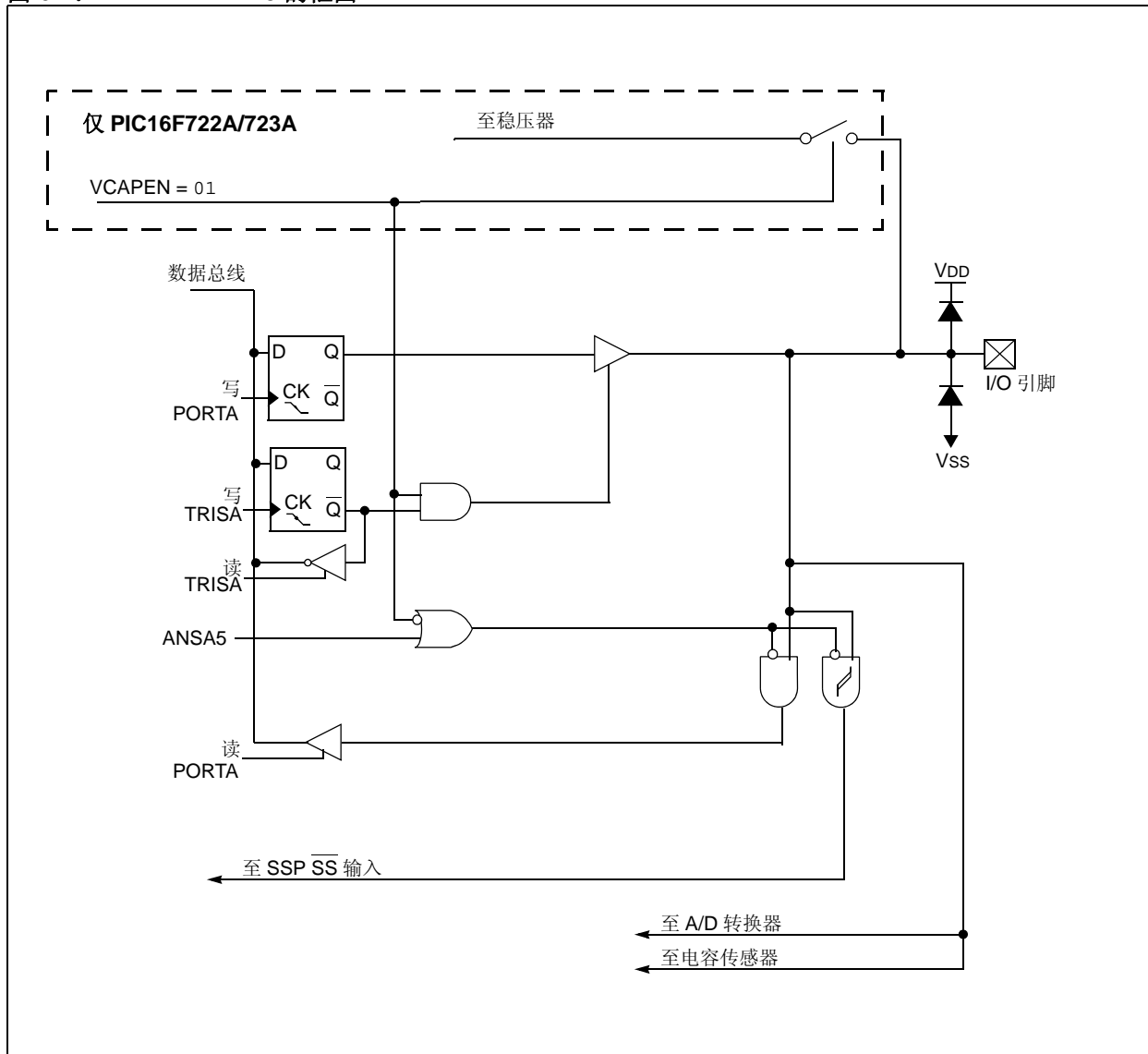


图 6-4: RA5 的框图



# PIC16F/LF722A/723A

图 6-5: RA6 的框图

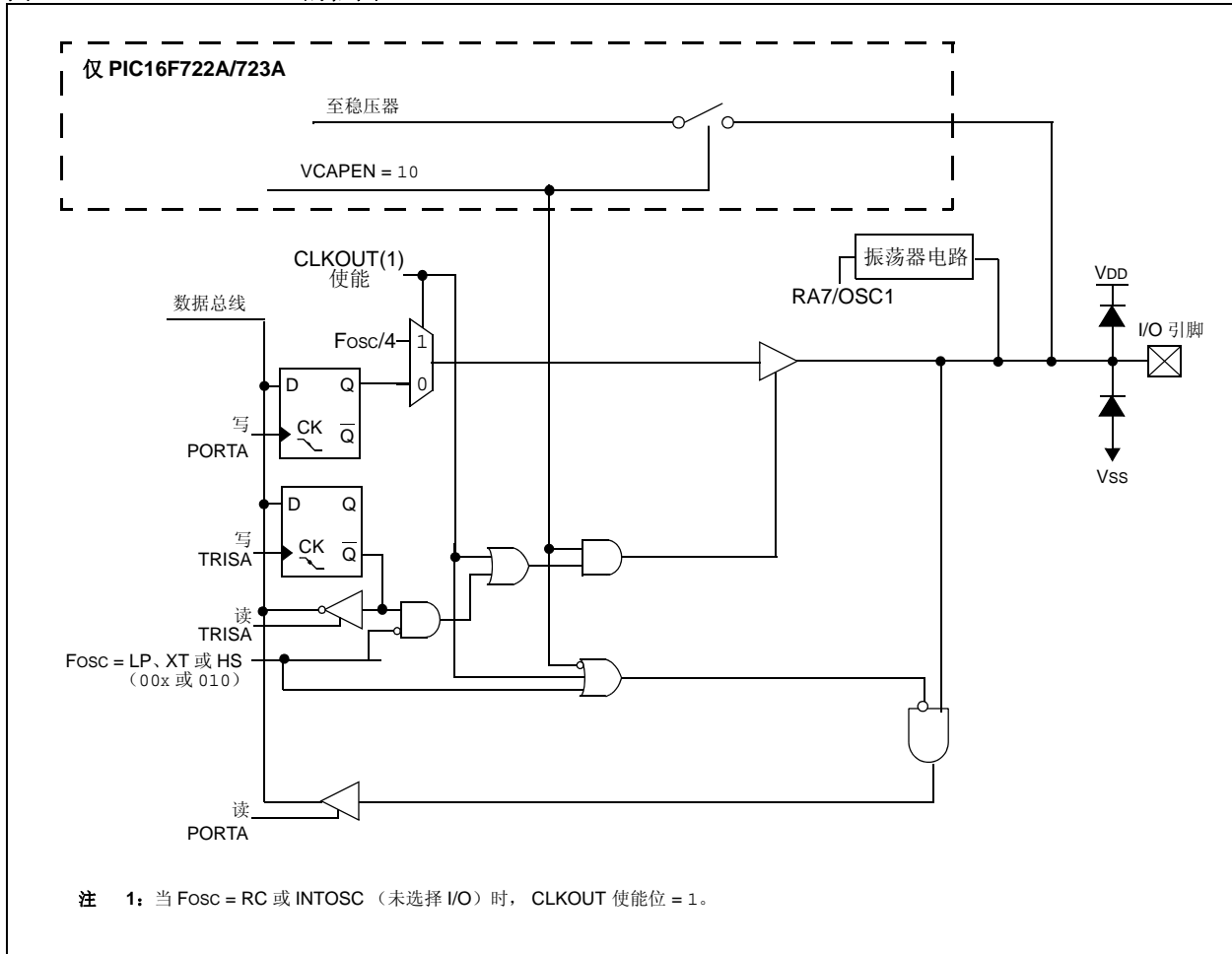
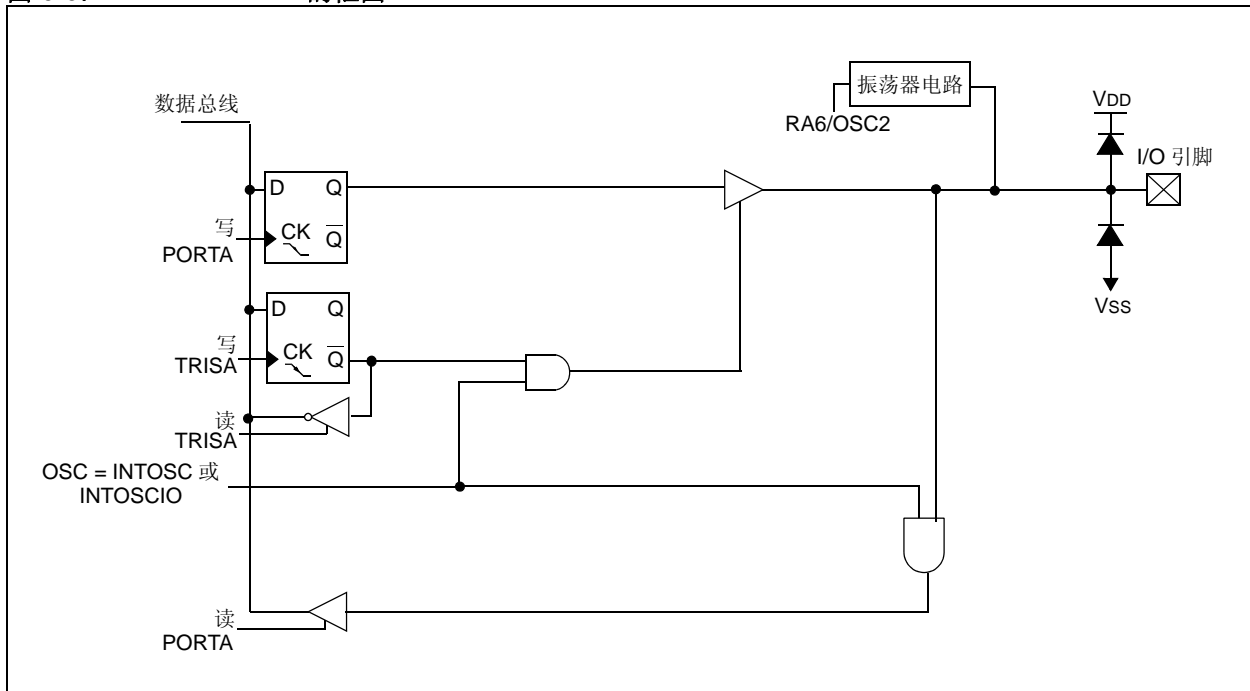


图 6-6: RA7 的框图



**表 6-1: 与 PORTA 相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ADCON0	—	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	ADREF1	ADREF0	-000 --00	-000 --00
ANSELA	—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CPSCON0	CPSON	—	—	—	CPSRNG1	CPSRNG0	CPSOUT	T0XCS	0--- 0000	0--- 0000
CPSCON1	—	—	—	—	CPSCH3	CPSCH2	CPSCH1	CPSCH0	---- 0000	---- 0000
CONFIG2 <sup>(1)</sup>	—	—	VCAPEN1	VCAPEN0	—	—	—	—	—	—
OPTION_REG	RBPV	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	xxxx xxxx
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111

**图注:** x = 未知, u = 不变, - = 未实现单元, 读为 0。PORTA 不使用阴影单元。

**注 1:** 仅 PIC16F722A/723A。

## 6.3 PORTB 和 TRISB 寄存器

PORTB 是 8 位宽的双向端口。其对应的数据方向寄存器是 TRISB（寄存器 6-6）。将 TRISB 某位置 1（= 1）可以让相应 TRISB 引脚作为输入引脚（即将相应的输出驱动器置于高阻模式）。将 TRISB 某位清零（= 0）可以让相应 PORTB 引脚作为输出引脚（即使能输出驱动器并将输出锁存器的内容输出到所选择的引脚）。例 6-2 说明了如何初始化 PORTB。

读 PORTB 寄存器（寄存器 6-5）读的是引脚的状态，而写该寄存器将会写入端口锁存器。所有写操作都是读 - 修改 - 写操作。因此，写一个端口就意味着读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。

即使在 PORTB 引脚用作模拟输入引脚时，TRISB 寄存器（寄存器 6-6）仍然控制 PORTB 引脚的输出驱动器。在将它们用作模拟输入引脚时，用户必须确保 TRISB 寄存器中的位保持置 1 状态。配置为模拟输入引脚的 I/O 引脚总是读为 0。例 6-2 说明了如何初始化 PORTB。

### 例 6-2: 初始化 PORTB

```
BANKSEL PORTB ;
CLRF PORTB ;Init PORTB
BANKSEL ANSELB
CLRF ANSELB ;Make RB<7:0> digital
BANKSEL TRISB ;
MOVLW B'11110000';Set RB<7:4> as inputs
;and RB<3:0> as outputs
MOVWF TRISB ;
```

**注：** 必须初始化 ANSELB 寄存器，以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0。

### 6.3.1 ANSELB 寄存器

ANSELB 寄存器（寄存器 6-9）用于将 I/O 引脚的输入模式配置为模拟模式。将相应的 ANSELB 位设置为高电平将使引脚上的所有数字读操作都读为 0，并允许引脚上的模拟功能正常工作。

ANSELB 位的状态不会影响数字输出功能。TRIS 清零且 ANSELB 置 1 的引脚将仍作为数字输出引脚工作，但输入模式将变为模拟模式。当在受影响的端口上执行读 - 修改 - 写指令时，得到的结果可能与预期不符。

### 6.3.2 弱上拉

每个 PORTB 引脚具有独立的可配置内部弱上拉。控制位 WPUB<7:0> 可使能或禁止每个上拉（见寄存器 6-7）。将端口引脚配置为输出时，每个弱上拉电路都会自动切断。在上电复位时，通过 OPTION 寄存器的 RBPU 位可禁止所有上拉。

### 6.3.3 电平变化中断

所有 PORTB 引脚都可独立配置为电平变化中断引脚。控制位 IOCB<7:0> 可使能或禁止每个引脚的中断功能。请参见寄存器 6-8。电平变化中断功能在上电复位时禁止。

对于已允许了电平变化中断的引脚，该引脚当前的值将与 PORTB 上一次读取锁存的旧值进行比较，以确定哪些位已发生了变化或与旧值不匹配位。与上一次读取的未匹配输出一起进行或操作，以将 INTCON 寄存器中的 PORTB 电平变化中断位（RBIF）置 1。

该中断可将器件从休眠状态中唤醒。用户可在中断服务程序下通过以下操作清除中断：

- 任何 PORTB 的读或写操作。这将结束不匹配条件。
- 将标志位 RBIF 清零。

不匹配状态继续将标志位 RBIF 置 1。读或写 PORTB 将结束不匹配条件并允许将标志位 RBIF 清零。保存上一个读取值的锁存器不受 MCLR 和欠压复位的影响。它们复位后，如果存在不匹配，RBIF 位将继续置 1。

**注：** 如果在对 PORTB 进行读操作的同时某个引脚电平发生变化，RBIF 标志将始终置 1。如果对多个 PORTB 引脚配置电平变化中断，用户可能无法识别状态发生变化的引脚。



## 寄存器 6-5: PORTB: PORTB 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0
bit 7							bit 0

### 图注:

R = 可读位  
-n = POR 时的值

W = 可写位  
1 = 置 1

U = 未实现位, 读为 0  
0 = 清零

x = 未知

bit 7-0      **RB<7:0>**: PORTB I/O 引脚位  
1 = 端口引脚电平 > V<sub>IH</sub>  
0 = 端口引脚电平 < V<sub>IL</sub>

## 寄存器 6-6: TRISB: PORTB 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
bit 7							bit 0

### 图注:

R = 可读位  
-n = POR 时的值

W = 可写位  
1 = 置 1

U = 未实现位, 读为 0  
0 = 清零

x = 未知

bit 7-0      **TRISB<7:0>**: PORTB 三态控制位  
1 = PORTB 引脚配置为输入 (三态)  
0 = PORTB 引脚配置为输出

## 寄存器 6-7: WPUB: 弱上拉 PORTB 寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0
bit 7							bit 0

### 图注:

R = 可读位  
-n = POR 时的值

W = 可写位  
1 = 置 1

U = 未实现位, 读为 0  
0 = 清零

x = 未知

bit 7-0      **WPUB<7:0>**: 弱上拉寄存器位  
1 = 使能上拉  
0 = 禁止上拉

- 注    **1:** 必须将 OPTION 寄存器的全局  $\overline{\text{RBPU}}$  位清零, 才能使能各个上拉。  
**2:** 如果引脚配置为输出, 则弱上拉器件将自动禁止。

# PIC16F/LF722A/723A

## 寄存器 6-8: IOCB: 电平变化中断 PORTB 寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
bit 7							bit 0

### 图注:

R = 可读位  
-n = POR 时的值

W = 可写位  
1 = 置 1

U = 未实现位, 读为 0  
0 = 清零

x = 未知

bit 7-0 **IOCB<7:0>**: 电平变化中断 PORTB 控制位  
1 = 允许电平变化中断  
0 = 禁止电平变化中断

## 寄存器 6-9: ANSELB: PORTB 模拟选择寄存器

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0
bit 7							bit 0

### 图注:

R = 可读位  
-n = POR 时的值

W = 可写位  
1 = 置 1

U = 未实现位, 读为 0  
0 = 清零

x = 未知

bit 7-6 **未实现**: 读为 0

bit 5-0 **ANSB<5:0>**: 分别将 RB<5:0> 引脚模拟选择为模拟或数字功能  
0 = 数字 I/O。引脚被指定给端口或数字特殊功能。  
1 = 模拟输入。引脚被指定为模拟输入引脚<sup>(1)</sup>。禁止数字输入缓冲器。

**注 1:** 当引脚设置为模拟输入引脚时, 相应的 TRIS 位必须设置为输入模式以允许外部控制引脚电压。

## 6.3.4 引脚说明和引脚图

每个 PORTB 引脚均复用其他功能。本节简要说明引脚及其组合功能。关于各个功能（如 SSP、I<sup>2</sup>C 或中断）的特定信息，请参见本数据手册的相应章节。

### 6.3.4.1 RB0/AN12/CPS0/INT

图 6-7 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入
- 外沿触发中断

### 6.3.4.2 RB1/AN10/CPS1

图 6-8 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入

### 6.3.4.3 RB2/AN8/CPS2

图 6-8 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入

### 6.3.4.4 RB3/AN9/CPS3/CCP2

图 6-9 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入
- 捕捉 2 输入、比较 2 输出和 PWM2 输出

**注：** CCP2 引脚位置可选择作为 RB3 或 RC1。

### 6.3.4.5 RB4/AN11/CPS4

图 6-8 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入

### 6.3.4.6 RB5/AN13/CPS5/T1G

图 6-10 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- ADC 的模拟输入
- 电容触摸传感输入
- Timer1 门输入

### 6.3.4.7 RB6/ICSPCLK

图 6-11 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 在线串行编程时钟

### 6.3.4.8 RB7/ICSPDAT

图 6-12 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 在线串行编程数据



图 6-8: RB4 和 RB<2:1> 的框图

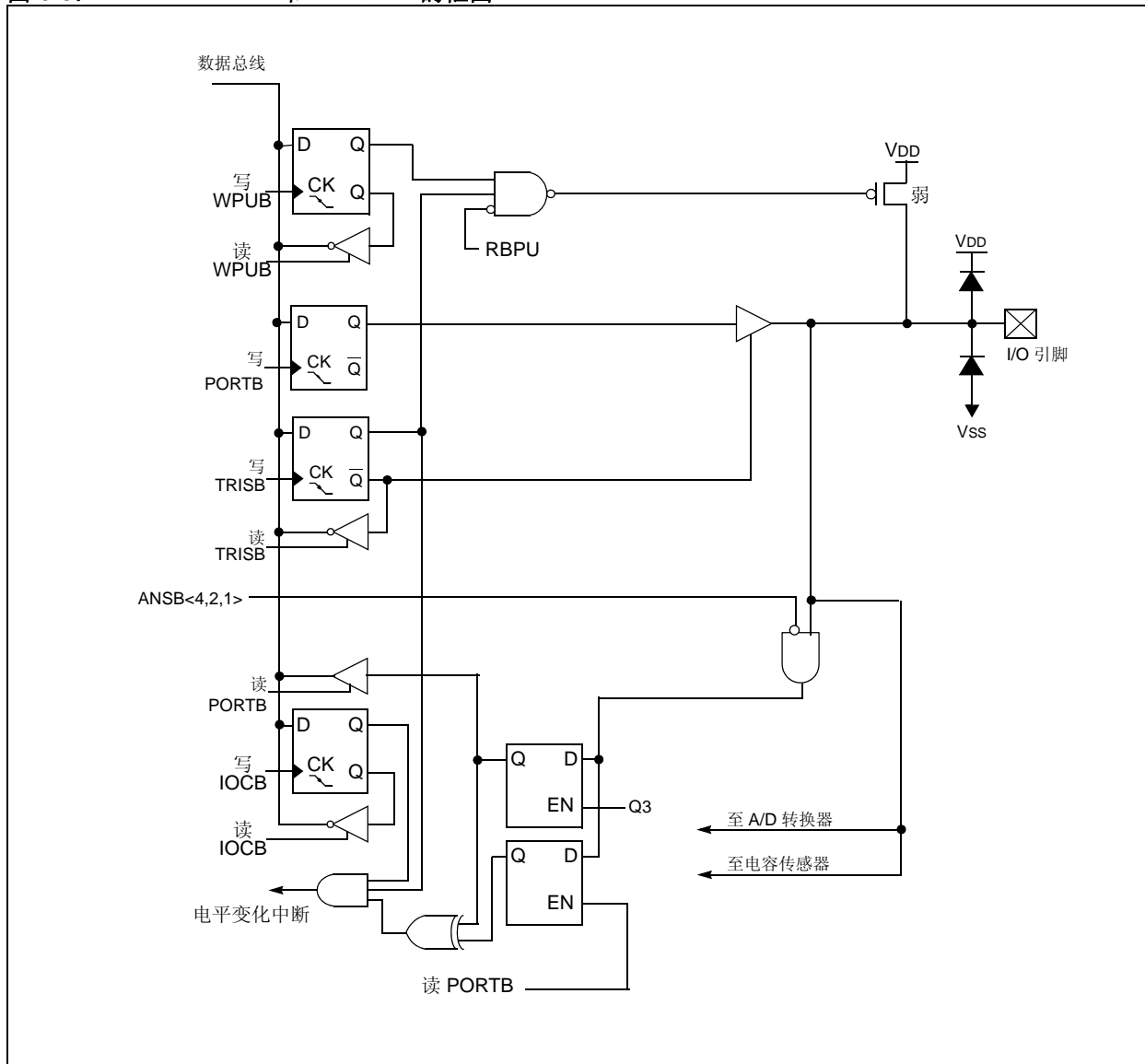
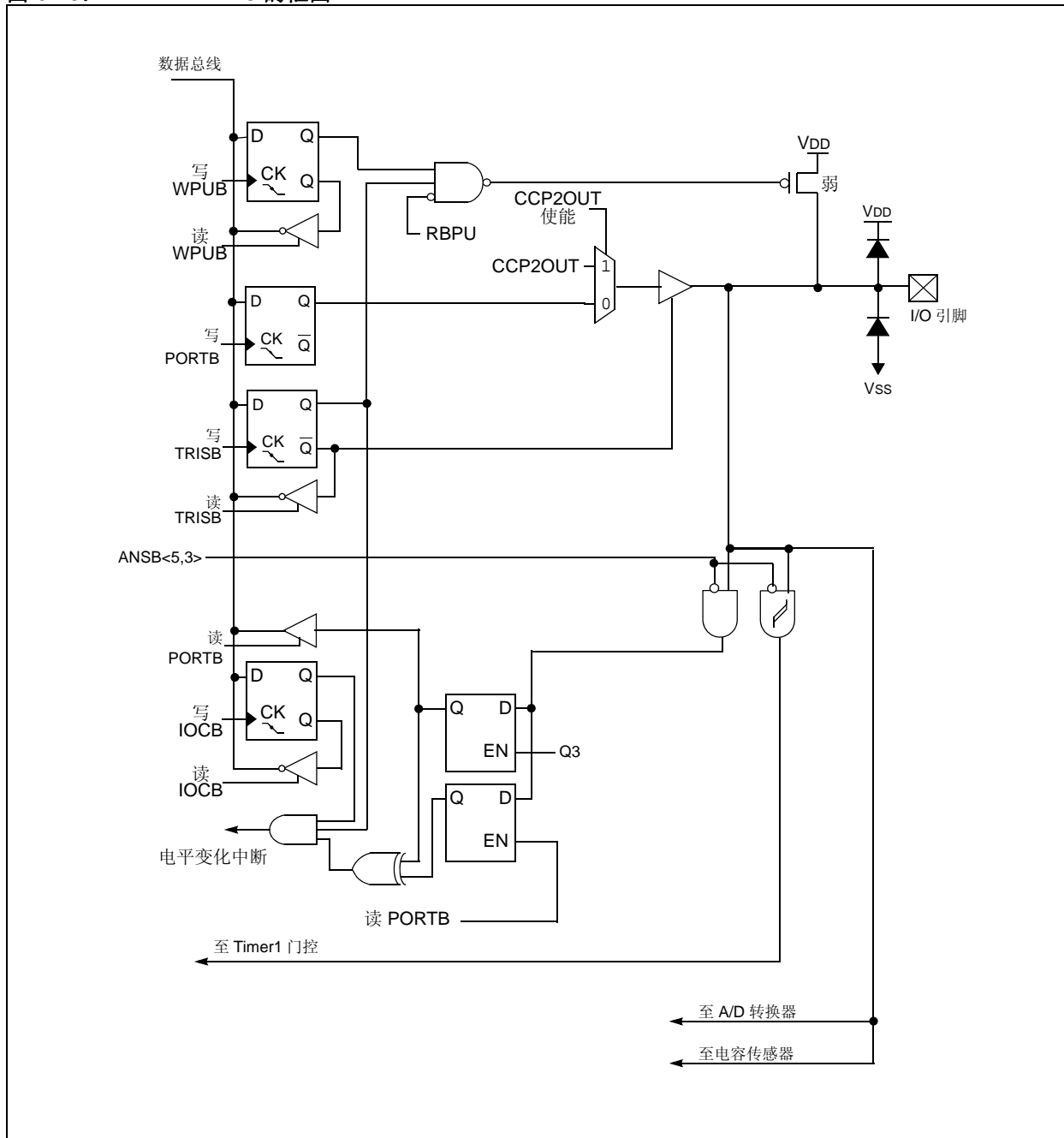




图 6-10: RB5 的框图



# PIC16F/LF722A/723A

图 6-11: RB6 的框图

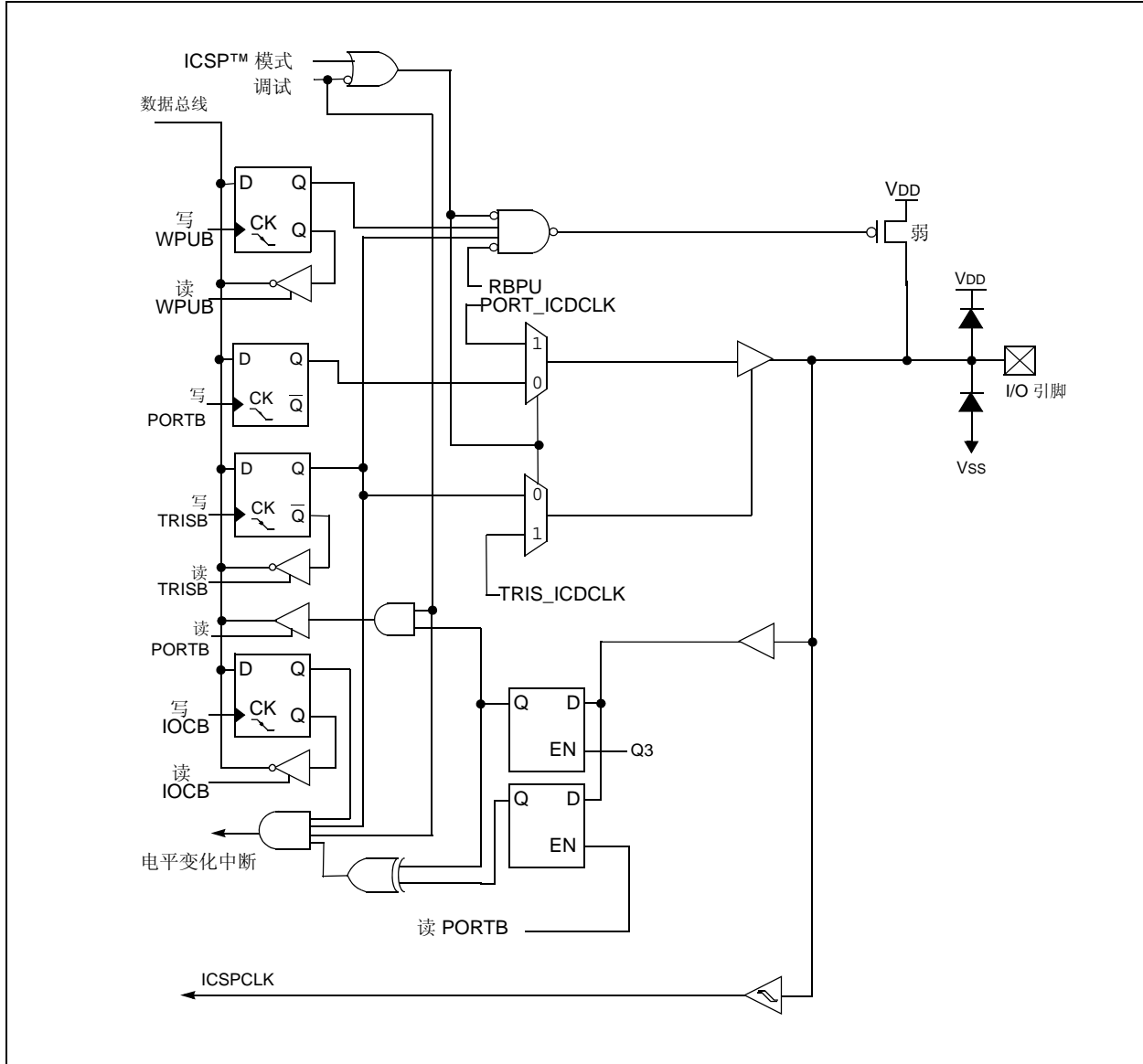
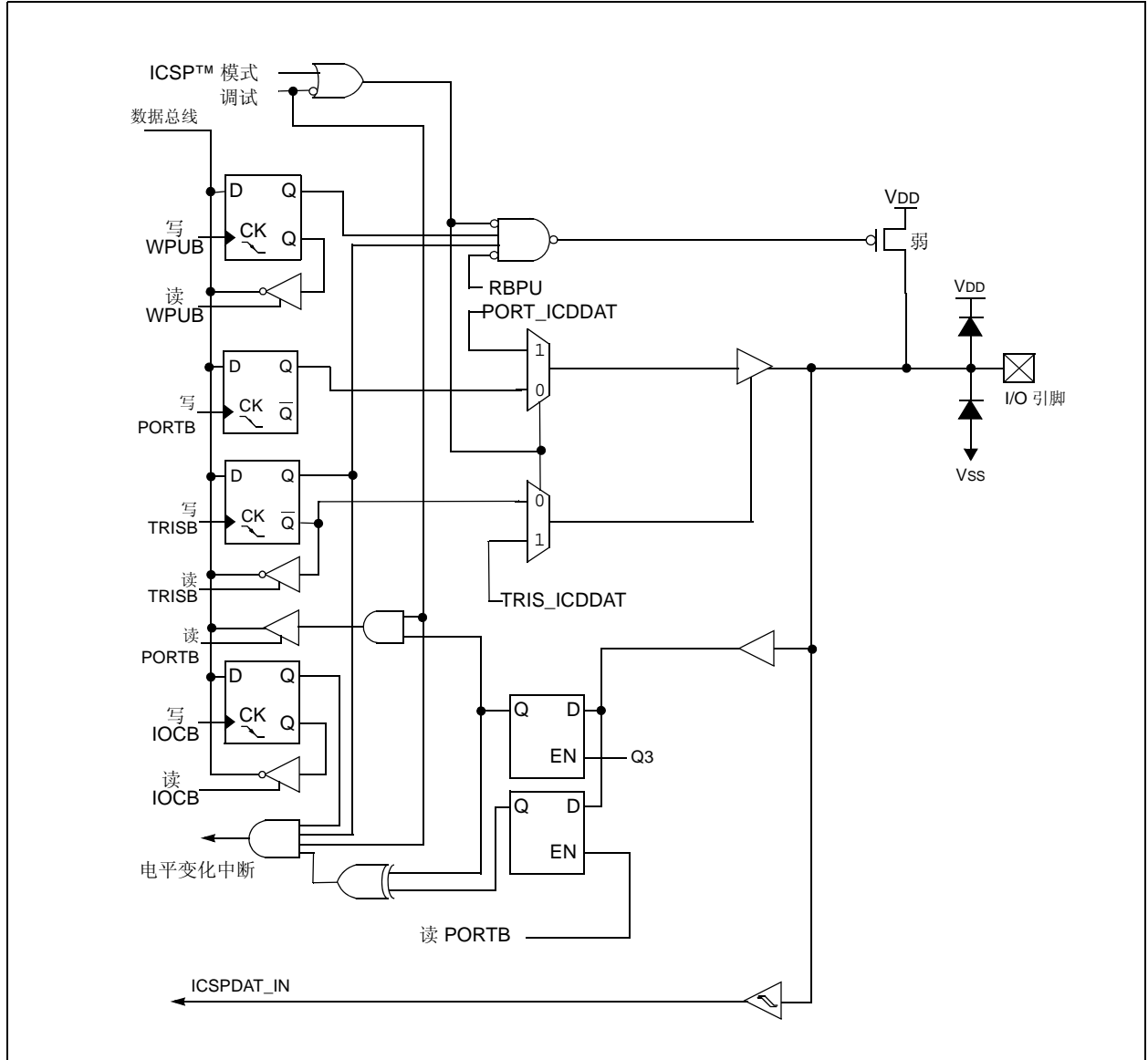




图 6-12: RB7 的框图



# PIC16F/LF722A/723A

表 6-2: 与 PORTB 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ADCON0	—	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON	--00 0000	--00 0000
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
CPSCON0	CPSON	—	—	—	CPSRNG1	CPSRNG0	CPSOUT	T0XCS	0--- 0000	0--- 0000
CPSCON1	—	—	—	—	CPSCH3	CPSCH2	CPSCH1	CPSCH0	---- 0000	---- 0000
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
IOCB	IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	0000 0000	0000 0000
OPTION_REG	RBP <sub>U</sub>	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	xxxx xxxx
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/ DONE	T1GVAL	T1GSS1	T1GSS0	0000 0x00	uuuu uxuu
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元, 读为 0。PORTB 不使用阴影单元。

## 6.4 PORTC 和 TRISC 寄存器

PORTC 是 8 位宽的双向端口。其对应的数据方向寄存器是 TRISC（寄存器 6-11）。将 TRISC 某位置 1（= 1）可以让相应 PORTC 引脚作为输入引脚（即将相应的输出驱动器置于高阻模式）。清零 TRISC 的某位（= 0）可以让相应 PORTC 引脚作为输出引脚（即使能输出驱动器并将输出锁存器的内容输出到所选择的引脚）。例 6-3 说明了如何初始化 PORTC。

读 PORTC 寄存器（寄存器 6-10）读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读 - 修改 - 写操作。因此，写某个端口就意味着读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。

即使在 PORTC 引脚用作模拟输入引脚时，TRISC 寄存器（寄存器 6-11）仍然控制 PORTC 引脚的输出驱动器。在将它们用作模拟输入引脚时，用户必须确保 TRISC 寄存器中的位保持置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

### 例 6-3: 初始化 PORTC

```
BANKSEL PORTC      ;
CLRF   PORTC       ;Init PORTC
BANKSEL TRISC      ;
MOVLW  B'00001100' ;Set RC<3:2> as inputs
MOVWF  TRISC       ;and set RC<7:4,1:0>
                          ;as outputs
```

CCP2 功能的位置由 APFCON 寄存器的 CCP2SEL 位控制（见寄存器 6-1）。

### 寄存器 6-10: PORTC: PORTC 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0
bit 7							bit 0

#### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

bit 7-0                      **RC<7:0>**: PORTC 通用 I/O 引脚位  
 1 = 端口引脚电平 > V<sub>IH</sub>  
 0 = 端口引脚电平 < V<sub>IL</sub>

### 寄存器 6-11: TRISC: PORTC 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
bit 7							bit 0

#### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

bit 7-0                      **TRISC<7:0>**: PORTC 三态控制位  
 1 = PORTC 引脚配置为输入（三态）  
 0 = PORTC 引脚配置为输出

# PIC16F/LF722A/723A

---

## 6.4.1 RC0/T1OSO/T1CKI

图 6-13 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- Timer1 振荡器输出
- Timer1 时钟输入

## 6.4.2 RC1/T1OSI/CCP2

图 6-14 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- Timer1 振荡器输入
- 捕捉 2 输入、比较 2 输出和 PWM2 输出

**注：** CCP2 引脚位置可选择作为 RB3 或 RC1。

## 6.4.3 RC2/CCP1

图 6-15 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 捕捉 1 输入、比较 1 输出和 PWM1 输出

## 6.4.4 RC3/SCK/SCL

图 6-16 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- SPI 时钟
- I<sup>2</sup>C™ 时钟

## 6.4.5 RC4/SDI/SDA

图 6-17 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- SPI 数据输入
- I<sup>2</sup>C 数据 I/O

## 6.4.6 RC5/SDO

图 6-18 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- SPI 数据输出

## 6.4.7 RC6/TX/CK

图 6-19 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 异步串行输出
- 同步时钟 I/O

## 6.4.8 RC7/RX/DT

图 6-20 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用 I/O
- 异步串行输入
- 同步串行数据 I/O





图 6-17: RC4 的框图

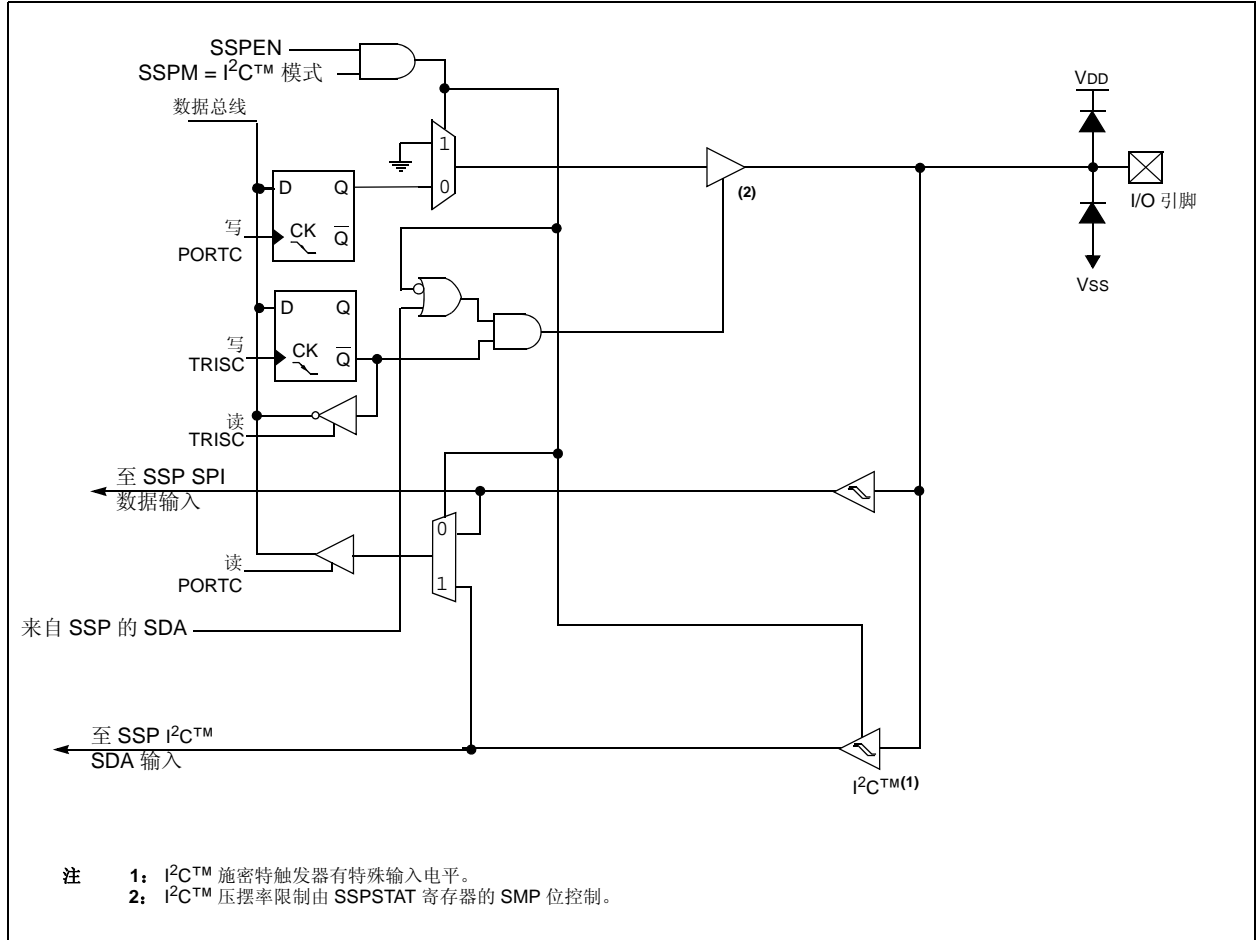
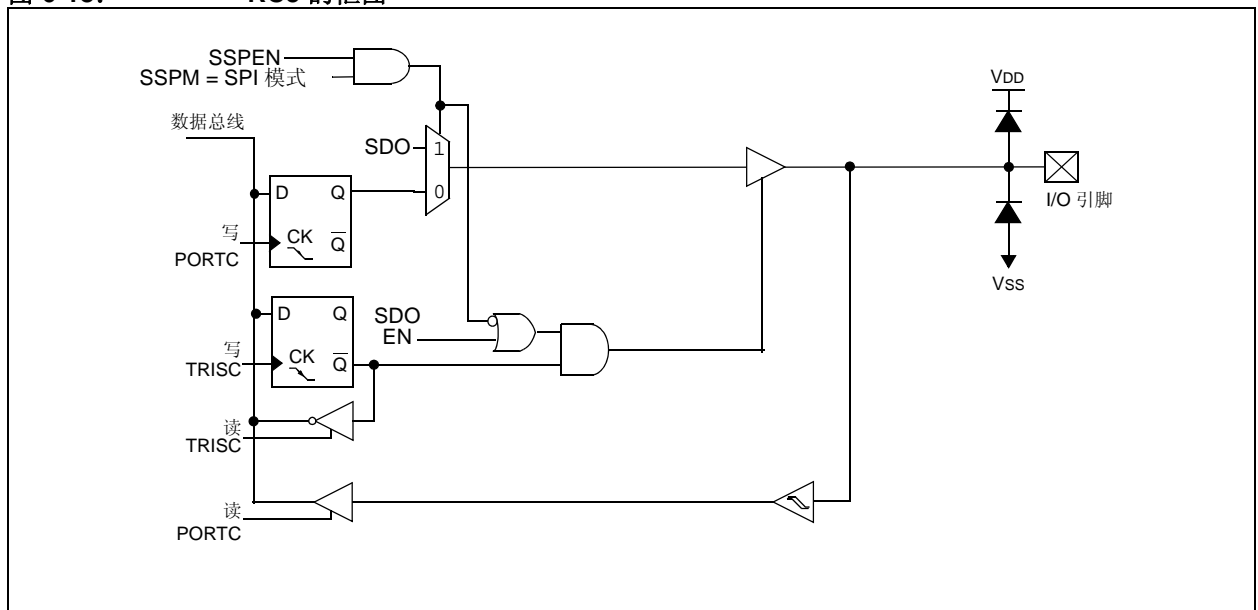


图 6-18: RC5 的框图







**表 6-3: 与 PORTC 相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	xxxx xxxx
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
SSPSTAT	SMP	CKE	D/Ā	P	S	R/W	UA	BF	0000 0000	0000 0000
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	—	TMR1ON	0000 00-0	uuuu uu-u
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

**图注:** x = 未知, u = 不变, - = 未实现单元, 读为 0。PORTC 不使用阴影单元。

# PIC16F/LF722A/723A

## 6.5 PORTE 和 TRISE 寄存器

PORTE<sup>(1)</sup> 是 1 位宽的仅输入端口。RE3 仅为输入引脚且它的 TRIS 位将始终读为 1。

读 PORTE 寄存器（寄存器 6-12）读的是引脚的状态。当 MCLR = 1，RE3 读 0。

**寄存器 6-12: PORTE: PORTE 寄存器**

U-0	U-0	U-0	U-0	R-x	U-0	U-0	U-0
—	—	—	—	RE3	—	—	—
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

bit 7-4            **未实现:** 读为 0  
 bit 3             **RE3:** PORTE I/O 引脚位<sup>(1)</sup>  
                     1 = 端口引脚电平 > V<sub>IH</sub>  
                     0 = 端口引脚电平 < V<sub>IL</sub>  
 bit 2-0           **未实现:** 读为 0

**寄存器 6-13: TRISE: PORTE 三态寄存器**

U-0	U-0	U-0	U-0	R-1	U-0	U-0	U-0
—	—	—	—	TRISE3	—	—	—
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

bit 7-4            **未实现:** 读为 0  
 bit 3             **TRISE3:** RE3 端口三态控制位  
                     当 RE3 仅用作输入引脚时, 该位始终为 1。  
 bit 2-0           **未实现:** 读为 0

**表 6-4: 与 PORTE 相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
PORTE	—	—	—	—	RE3	—	—	—	---- x----	---- x----
TRISE	—	—	—	—	TRISE3 <sup>(1)</sup>	—	—	—	---- 1---	---- 1---

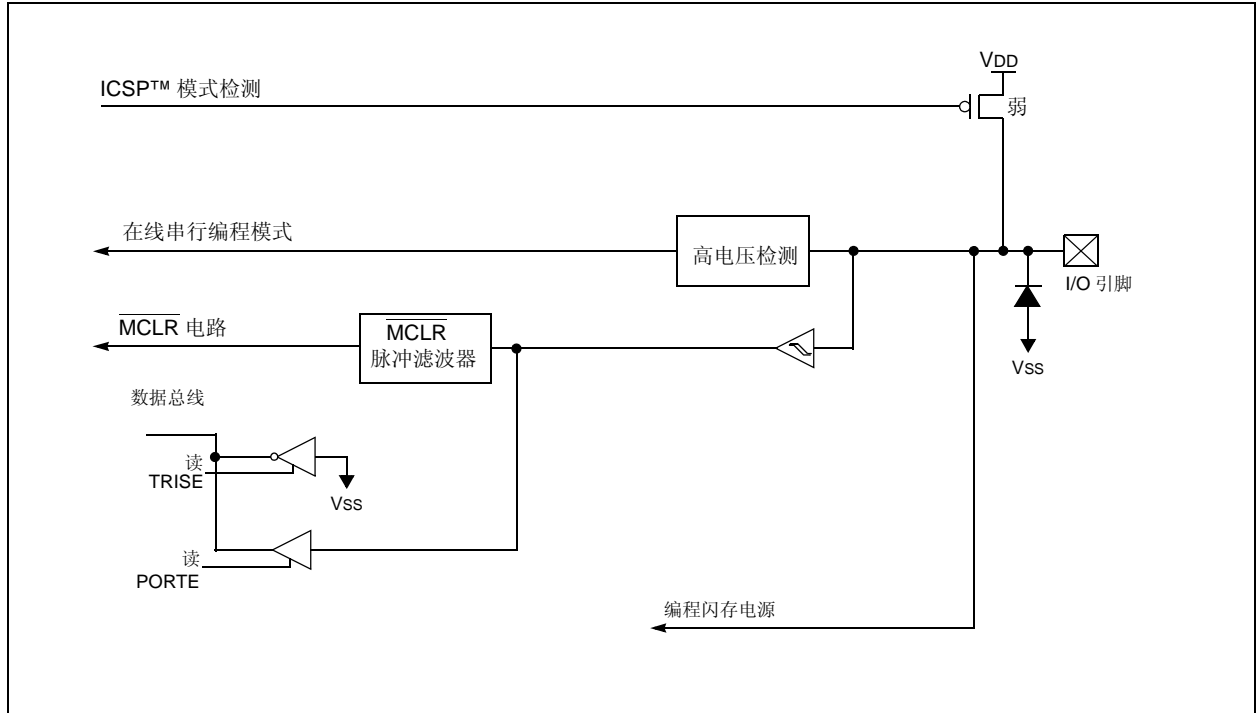
**图注:**            x = 未知, u = 不变, — = 未实现单元, 读为 0。PORTE 不使用阴影单元  
**注 1:** 当 RE3 仅用作输入引脚时, 该位始终为 1。

## 6.5.1 RE3/MCLR/VPP

图 6-21 给出了该引脚的框图。该引脚可配置成下列中的一种进行工作：

- 通用输入
- 带内部上拉的主复位
- 编程电压参考输入

图 6-21: RE3 的框图



# PIC16F/LF722A/723A

---

注:

## 7.0 振荡器模块

### 7.1 概述

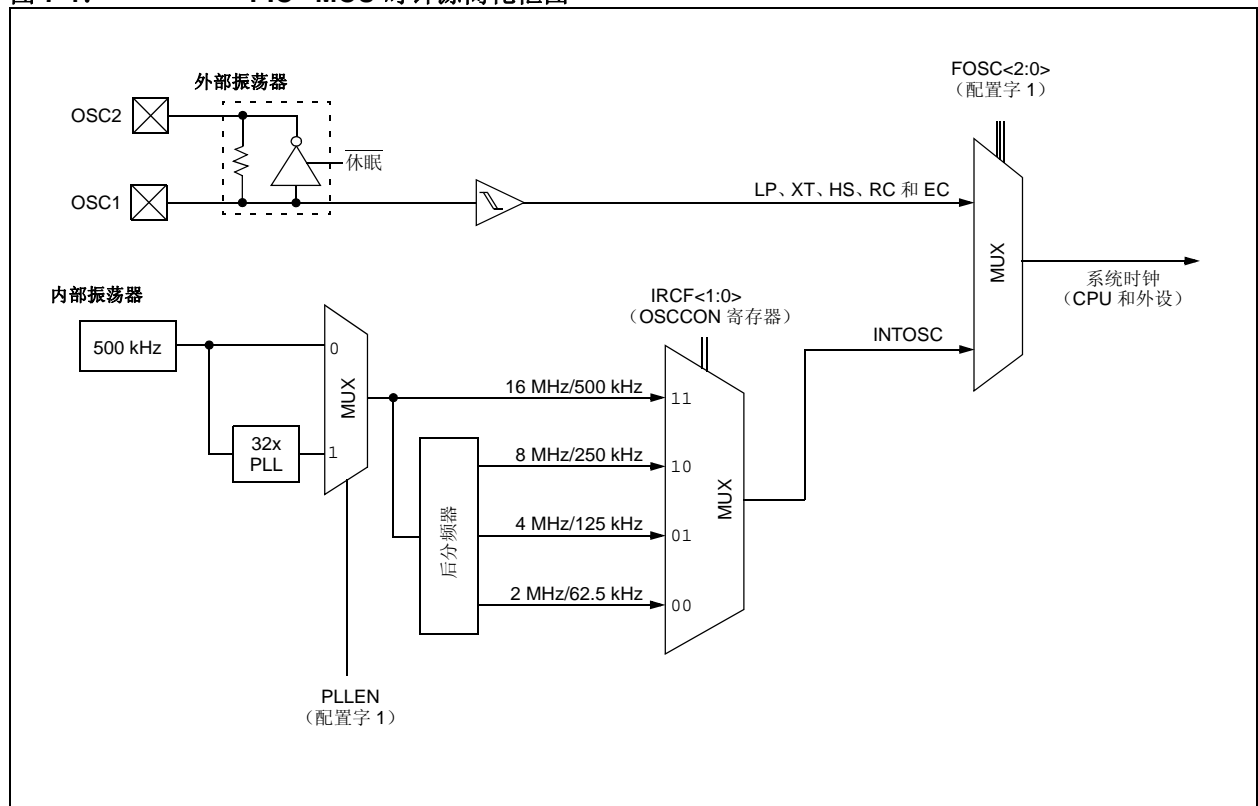
该振荡器模块有很多种时钟源和选择功能，从而使其应用非常广泛，并可最大限度地提高性能和降低功耗。图 7-1 给出了振荡器模块框图。

时钟源可以由外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（Resistor-Capacitor, RC）电路配置。此外，系统可以配置为使用内部校准高频振荡器作为时钟源，并可以通过软件选择可选速度。

时钟源模式由配置字 1（CONFIG1）中的 FOSC 位配置。振荡器模块可配置为以下八种时钟模式之一。

1. RC——外部阻容（RC），在 OSC2/CLKOUT 上具有  $F_{osc}/4$  输出。
2. RCIO——外部阻容（RC），在 OSC2/CLKOUT 上具有 I/O。
3. INTOSC——内部振荡器，在 OSC2 上具有  $F_{osc}/4$  输出，且在 OSC1/CLKIN 上具有 I/O。
4. INTOSCIO——内部振荡器，在 OSC1/CLKIN 和 OSC2/CLKOUT 上都具有 I/O。
5. EC——外部时钟，在 OSC2/CLKOUT 上具有 I/O。
6. HS——高增益晶振或陶瓷谐振器模式。
7. XT——中等增益晶振或陶瓷谐振器振荡模式。
8. LP——低功耗晶振模式。

图 7-1: PIC® MCU 时钟源简化框图



# PIC16F/LF722A/723A

## 7.2 时钟源模式

时钟源模式可以分为外部或内部两类。

- 内部时钟源（INTOSC）包含在振荡器模块中，并由 500 kHz 高精度振荡器产生。振荡器模块有八个可选输出频率，最大内部频率为 16 MHz。
- 外部时钟源模式依赖外部电路作为时钟源进行工作。示例有：振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC）模式电路。

系统时钟可以通过配置字 1 的 FOSC 位在内部或外部时钟源之间选择。

## 7.3 内部时钟源模式

振荡器模块有八个由 500 kHz 高精度振荡器产生的输出频率。OSCCON 寄存器的 IRCF 位选择应用于时钟源且分频比为 1、2、4 或 8 的后分频器。将配置字 1 的 PLEN 位置 1 会将内部时钟源锁定到 16 MHz，然后才能通过 IRCF 位选择该后分频器。必须在编程时将 PLEN 位置 1 或清零；因此，用软件仅可选择上四个时钟源频率或下四个时钟源频率。

### 7.3.1 INTOSC 和 INTOSCIO 模式

当使用 CONFIG1 寄存器中的振荡器选择位 FOSC<2:0> 对器件进行编程时，在 INTOSC 和 INTOSCIO 模式下将内部振荡器配置为系统时钟源。更多信息，请参见第 8.0 节“器件配置”。

在 INTOSC 模式中，OSC1/CLKIN 可用于通用 I/O。OSC2/CLKOUT 输出所选内部振荡器频率的 4 分频信号。CLKOUT 信号可用于为外部电路、同步、校准、测试或其他应用需求提供时钟。

在 INTOSCIO 模式下，OSC1/CLKIN 和 OSC2/CLKOUT 可用于通用 I/O。

### 7.3.2 频率选择位（IRCF）

500 kHz INTOSC 和 16 MHz INTOSC 的输出（在使能了锁相环的情况下）将连接到后分频器和多路复用器（见图 7-1）。OSCCON 寄存器的内部振荡器频率选择位（Internal Oscillator Frequency Select, IRCF）选择内部振荡器的输出频率。根据 PLEN 位，可以通过软件选择以下两个频率集的两个频率的其中之一：

如果 PLEN = 1，频率选择如下所示：

- 16 MHz
- 8 MHz（复位后的默认频率）
- 4 MHz
- 2 MHz

如果 PLEN = 0，频率选择如下所示：

- 500 kHz
- 250 kHz（复位后的默认频率）
- 125 kHz
- 62.5 kHz

**注：** 发生任何复位后，OSCCON 寄存器的 IRCF<1:0> 位被设置为 10，且频率选择设置为 8 MHz 或 250 kHz。用户可以修改 IRCF 位以选择不同的频率。

在 IRCF 位中选择的新频率生效前，没有起振延时。这是因为旧频率和新频率由 INTOSC 分别通过后分频器和多路复用器产生。

起振延时规范在第 23.0 节“电气规范”的表 23-2 中。

## 7.4 振荡器控制

振荡器控制（OSCCON）寄存器（图 7-1）显示状态，并允许选择内部振荡器（INTOSC）系统时钟的频率。OSCCON 寄存器包含以下位：

- 频率选择位（IRCF）
- 状态锁定位（ICSL）
- 状态稳定位（ICSS）

寄存器 7-1: **OSCCON: 振荡器控制寄存器**

U-0	U-0	R/W-1	R/W-0	R-q	R-q	U-0	U-0
—	—	IRCF1	IRCF0	ICSL	ICSS	—	—
bit 7						bit 0	

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
q = 取值视条件而定		x = 未知

bit 7-6 **未实现:** 读为 0

bit 5-4 **IRCF<1:0>:** 内部振荡器频率选择位  
 当 **PLLEN = 1** (16 MHz INTOSC) 时  
 11 = 16 MHz  
 10 = 8 MHz (上电复位时的值)  
 01 = 4 MHz  
 00 = 2 MHz  
 当 **PLLEN = 0** (500 kHz INTOSC) 时  
 11 = 500 kHz  
 10 = 250 kHz (上电复位时的值)  
 01 = 125 kHz  
 00 = 62.5 kHz

bit 3 **ICSL:** 内部时钟振荡器状态锁定位 (2% 稳定)  
 1 = 16 MHz/500 kHz 内部振荡器 (HFIOSC) 锁定  
 0 = 16 MHz/500 kHz 内部振荡器 (HFIOSC) 尚未锁定

bit 2 **ICSS:** 内部时钟振荡器状态稳定位 (0.5% 稳定)  
 1 = 16 MHz/500 kHz 内部振荡器 (HFIOSC) 已稳定, 达到其最大精度  
 0 = 16 MHz/500 kHz 内部振荡器 (HFIOSC) 尚未达到其最大精度

bit 1-0 **未实现:** 读为 0

# PIC16F/LF722A/723A

## 7.5 振荡器调节

INTOSC已经在出厂时校准，但可以通过写入OSCTUNE寄存器（寄存器 7-2）用软件调节。

OSCTUNE寄存器的默认值为 0。该值是一个 6 位的二进制补码。

当修改 OSCTUNE 寄存器时，INTOSC 频率将开始转换到新的频率。在频率转换期间继续代码执行。不会有任何迹象表明发生了频率转换。

寄存器 7-2: OSCTUNE: 振荡器调节寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7							bit 0

**图注:**

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-6

未实现：读为 0

bit 5-0

**TUN<5:0>**: 频率调节位

01 1111 = 最高频率

01 1110 =

•

•

•

00 0001 =

00 0000 = 振荡器模块以出厂时校准后的频率运行。

11 1111 =

•

•

•

10 0000 = 最低频率



## 7.6 外部时钟模式

### 7.6.1 振荡器起振定时器 (OST)

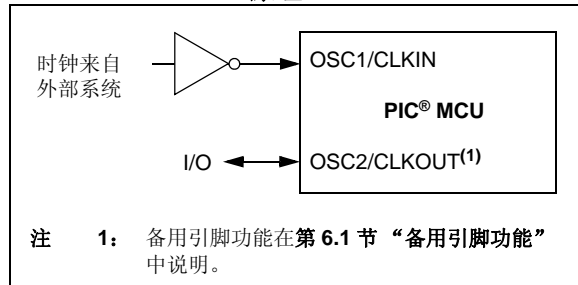
如果振荡器模块配置为 LP、XT 或 HS 模式，则振荡器起振定时器 (OST) 将对 OSC1 引脚上的 1024 次振荡进行计数，然后该器件才能从复位释放。发生上电复位 (POR) 后且上电延时定时器 (PWRT) 延时已结束 (如果配置了此延时) 时或从休眠状态唤醒时发生该计数行为。在计数期间，程序计数器不会递增，程序执行暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡电路已起振并且为振荡器模块提供稳定的系统时钟。

### 7.6.2 EC 模式

外部时钟 (EC) 模式将外部产生的逻辑电平作为系统时钟源。在此模式下工作时，外部时钟源将连接到 OSC1 输入，且 OSC2 可用于通用 I/O。图 7-2 显示 EC 模式的引脚连接。

当选择 EC 模式时，振荡器起振定时器 (OST) 禁止。因此，在上电复位 (POR) 或从休眠模式唤醒后，不会有延时。由于 PIC<sup>®</sup> MCU 的设计是全静态的，停止外部时钟输入可以在停止器件的同时使所有的数据保持原样。外部时钟重新启动之后，器件将恢复工作就像没有时间流逝一样。

**图 7-2: 外部时钟 (EC) 模式工作原理**



### 7.6.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持使用石英晶体谐振器或陶瓷谐振器与 OSC1 和 OSC2 引脚连接 (图 7-3)。这三种模式可以选择内部反相放大器的低、中等或高增益设置以支持多种谐振器类型和速度。

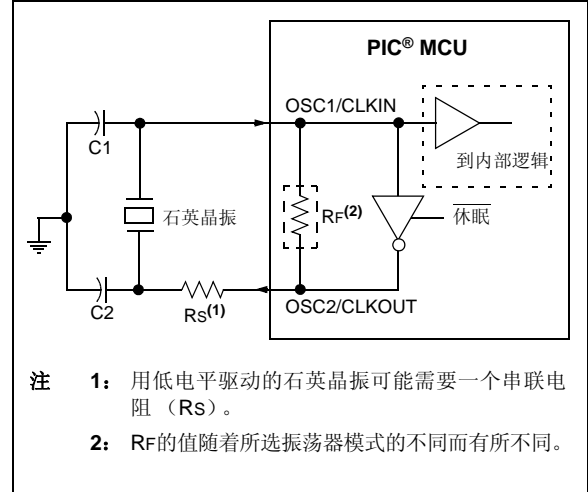
**LP** 振荡器模式选择内部反向放大器的最低增益设置。LP 模式的电流消耗是这三种模式中最低的。此模式最适合于驱动具有低驱动电平规范的谐振器，例如，调节音叉型晶振。

**XT** 振荡器模式选择内部反相放大器的中等增益设置。XT 模式的电流消耗在三种模式中处于中等水平。此模式最适合于驱动具有中等驱动电平规范的谐振器。

**HS** 振荡器模式选择内部反向放大器的最高增益设置。HS 模式的电流消耗是三种模式中最高。此模式最适合于要求高电平驱动设置的谐振器。

图 7-3 和图 7-4 分别显示了典型的石英晶体谐振器和陶瓷谐振器电路。

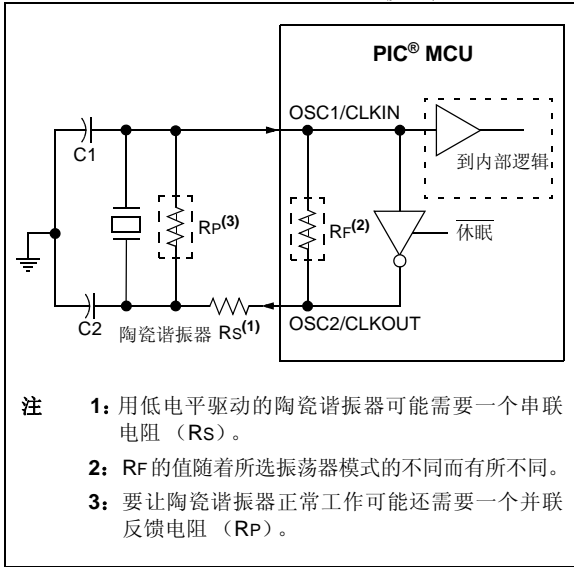
**图 7-3: 石英晶振工作原理 (LP、XT 或 HS 模式)**



- 注 1:** 石英晶振的特性取决于类型、封装以及制造商。用户应该查阅制造商的数据手册以获知规范和推荐的应用场合。
- 注 2:** 请总是在应用期望的 VDD 和温度范围内验证振荡器的性能。
- 注 3:** 要获取振荡器设计帮助，请参见以下 Microchip 应用笔记：
- AN826, “Crystal Oscillator Basics and Crystal Selection for rPIC<sup>®</sup> and PIC<sup>®</sup> Devices” (DS00826)
  - AN849, “Basic PIC<sup>®</sup> Oscillator Design” (DS00849)
  - AN943, “Practical PIC<sup>®</sup> Oscillator Analysis and Design” (DS00943)
  - AN949, “Making Your Oscillator Work” (DS00949)

# PIC16F/LF722A/723A

图 7-4: 陶瓷谐振器工作原理 (XT 或 HS 模式)

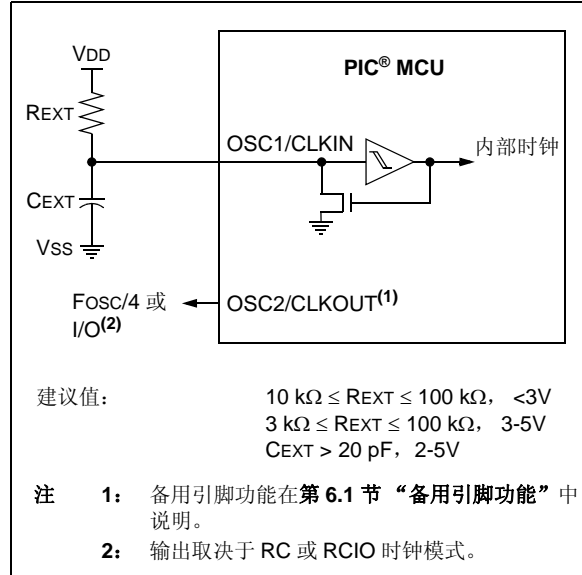


## 7.6.4 外部 RC 模式

外部阻容 (RC) 模式支持使用外部 RC 电路。当对时钟精度要求不高时，外部 RC 模式可以让设计人员在选择频率上有最大的灵活性，同时将成本保持在最低。有两种模式：RC 和 RCIO。

在 RC 模式中，RC 电路连接到 OSC1。OSC2/CLKOUT 输出 RC 振荡器频率的 4 分频信号。此信号可用于为外部电路、同步、校准、测试或其他应用需求提供时钟。图 7-5 显示外部 RC 模式连接。

图 7-5: 外部 RC 模式



在 RCIO 模式中，RC 电路连接到 OSC1。OSC2 成为额外的通用 I/O 引脚。

RC 振荡器的频率是供电电压、电阻 (REXT)、电容 (CEXT) 值以及工作温度的函数。影响振荡器频率的因素还有：

- 阈值电压的变化
- 元件容差
- 不同封装类型的电容差异

用户还需考虑由于所使用的外部 RC 元件的容差所引起的差异。

表 7-1: 与时钟源相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值 <sup>(1)</sup>
CONFIG1 <sup>(1)</sup>	—	CP	MCLRRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—
OSCCON	—	—	IRCF1	IRCF0	ICSL	ICSS	—	—	--10 qq--	--10 qq--
OSCTUNE	—	—	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0	--00 0000	--uu uuuu

图注: x = 未知, u = 不变, - = 未实现单元, 读为 0。振荡器未使用阴影单元。

注 1: 所有位的工作原理, 请参见配置字 1 (寄存器 8-1)。

## 8.0 器件配置

器件配置包括配置字寄存器 1 和配置字寄存器 2、代码保护以及器件 ID。

## 8.1 配置字

有几个配置字位可用于选择不同的振荡器和存储器保护选项。这些位实现为位于 2007h 处的配置字寄存器 1 和位于 2008h 处的配置字寄存器 2。只可在编程期间访问这些寄存器。

### 寄存器 8-1: CONFIG1: 配置字寄存器 1

		R/P-1	R/P-1	U-1 <sup>(4)</sup>	R/P-1	R/P-1	R/P-1
—	—	DEBUG	PLLEN	—	BORV	BOREN1	BOREN0
bit 15						bit 8	

U-1 <sup>(4)</sup>	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	CP	MCLRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0
bit 7						bit 0	

<b>图注:</b>	P = 可编程位	U = 未实现位, 读为 0
R = 可读位	W = 可写位	0 = 清零
-n = POR 时的值	1 = 置 1	x = 未知

- bit 13 **DEBUG:** 在线调试器模式位  
1 = 禁止在线调试器, RB6/ICSPCLK 和 RB7/ICSPDAT 是通用 I/O 引脚  
0 = 使能在线调试器, RB6/ICSPCLK 和 RB7/ICSPDAT 专用于调试器
- bit 12 **PLLEN:** INTOSC PLL 使能位  
0 = INTOSC 频率为 500 kHz  
1 = INTOSC 频率为 16 MHz (32x)
- bit 11 **未实现:** 读为 1
- bit 10 **BORV:** 欠压复位电压选择位  
0 = 欠压复位电压 (VBOR) 设置为标称值 2.5 V  
1 = 欠压复位电压 (VBOR) 设置为标称值 1.9 V
- bit 9-8 **BOREN<1:0>:** 欠压复位选择位<sup>(1)</sup>  
0x = 禁止 BOR (预调理状态)  
10 = BOR 在工作时使能, 在休眠时禁止  
11 = 使能 BOR
- bit 7 **未实现:** 读为 1
- bit 6 **CP:** 代码保护位<sup>(2)</sup>  
1 = 禁止程序存储器代码保护  
0 = 使能程序存储器代码保护
- bit 5 **MCLRE:** RE3/MCLR 引脚功能选择位<sup>(3)</sup>  
1 = RE3/MCLR 引脚功能为 MCLR  
0 = RE3/MCLR 引脚功能为数字输入, MCLR 内部连接到 VDD
- bit 4 **PWRTE:** 上电延时定时器使能位  
1 = 禁止 PWRT  
0 = 使能 PWRT
- bit 3 **WDTE:** 看门狗定时器使能位  
1 = 使能 WDT  
0 = 禁止 WDT

- 注**
- 1: 使能欠压复位并不能自动使能上电延时定时器。
  - 2: 当关闭代码保护时, 将擦除整个程序存储器的内容。
  - 3: 当 MCLR 在 INTOSC 或 RC 模式下为有效时, 将禁止内部时钟振荡器。
  - 4: MPLAB<sup>®</sup> IDE 将未实现配置位屏蔽为 0。

# PIC16F/LF722A/723A

## 寄存器 8-1: CONFIG1: 配置字寄存器 1 (续)

bit 2-0 **FOSC<2:0>**: 振荡器选择位

111 = RC 振荡器: RA6/OSC2/CLKOUT 引脚为 CLKOUT 功能, RA7/OSC1/CLKIN 引脚为 RC 功能  
 110 = RCIO 振荡器: RA6/OSC2/CLKOUT 引脚为 I/O 功能, RA7/OSC1/CLKIN 引脚为 RC 功能  
 101 = INTOSC 振荡器: RA6/OSC2/CLKOUT 引脚为 CLKOUT 功能, RA7/OSC1/CLKIN 引脚为 I/O 功能  
 100 = INTOSCIO 振荡器: RA6/OSC2/CLKOUT 和 RA7/OSC1/CLKIN 引脚均为 I/O 功能  
 011 = EC: RA6/OSC2/CLKOUT 引脚为 I/O 功能, RA7/OSC1/CLKIN 引脚为 CLKIN 功能  
 010 = HS 振荡器: 高速晶振 / 谐振器连接到 RA6/OSC2/CLKOUT 和 RA7/OSC1/CLKIN 引脚  
 001 = XT 振荡器: 晶振 / 谐振器连接到 RA6/OSC2/CLKOUT 和 RA7/OSC1/CLKIN 引脚  
 000 = LP 振荡器: 低功耗晶振连接到 RA6/OSC2/CLKOUT 和 RA7/OSC1/CLKIN 引脚

- 注 1: 使能欠压复位并不能自动使能上电延时定时器。  
 2: 当关闭代码保护时, 将擦除整个程序存储器的内容。  
 3: 当 MCLR 在 INTOSC 或 RC 模式下为有效时, 将禁止内部时钟振荡器。  
 4: MPLAB® IDE 将未实现配置位屏蔽为 0。

## 寄存器 8-2: CONFIG2: 配置字寄存器 2

		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>	
		—	—	—	—	—	—	—	—	—	—	—	—
bit 15												bit 8	
U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		R/P-1		R/P-1		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>		U-1 <sup>(1)</sup>	
—		—		VCAPEN1		VCAPEN0		—		—		—	
bit 7												bit 0	

<b>图注:</b>	P = 可编程位	U = 未实现位, 读为 0
R = 可读位	W = 可写位	0 = 清零
-n = POR 时的值	1 = 置 1	x = 未知

bit 13-6 **未实现**: 读为 1

bit 5-4 **VCAPEN<1:0>**: 稳压器电容使能位

**对于 PIC16LF722A/723A:**  
 忽略这些位。禁止所有 VCAP 引脚功能。

**对于 PIC16F722A/723A:**  
 00 = 在 RA0 引脚上使能 VCAP 功能  
 01 = 在 RA5 引脚上使能 VCAP 功能  
 10 = 在 RA6 引脚上使能 VCAP 功能  
 11 = 禁止所有 VCAP 功能 (不推荐)

bit 3-0 **未实现**: 读为 1

- 注 1: MPLAB® IDE 将未实现配置位屏蔽为 0。

## 8.2 代码保护

如果未编程代码保护位，可使用 ICSP™ 读出片上程序存储器以实现校验。

<b>注：</b>	当关闭代码保护时，将擦除整个闪存程序存储器的内容。更多信息，请参见“ <i>PIC16F72X/PIC16LF72X Memory Programming Specification</i> ” (DS41332C)。
-----------	---

## 8.3 用户 ID

有 4 个存储单元（2000h-2003h）被指定为 ID 地址单元，供用户存储校验和或其他代码标识号。在正常执行过程中不可读写这些单元，但在编程 / 校验模式下可读写。使用 MPLAB IDE 时，只报告 ID 存储单元的 7 个最低有效位。更多信息，请参见“*PIC16F72X/PIC16LF72X Memory Programming Specification*” (DS41332C)。

# PIC16F/LF722A/723A

---

注:

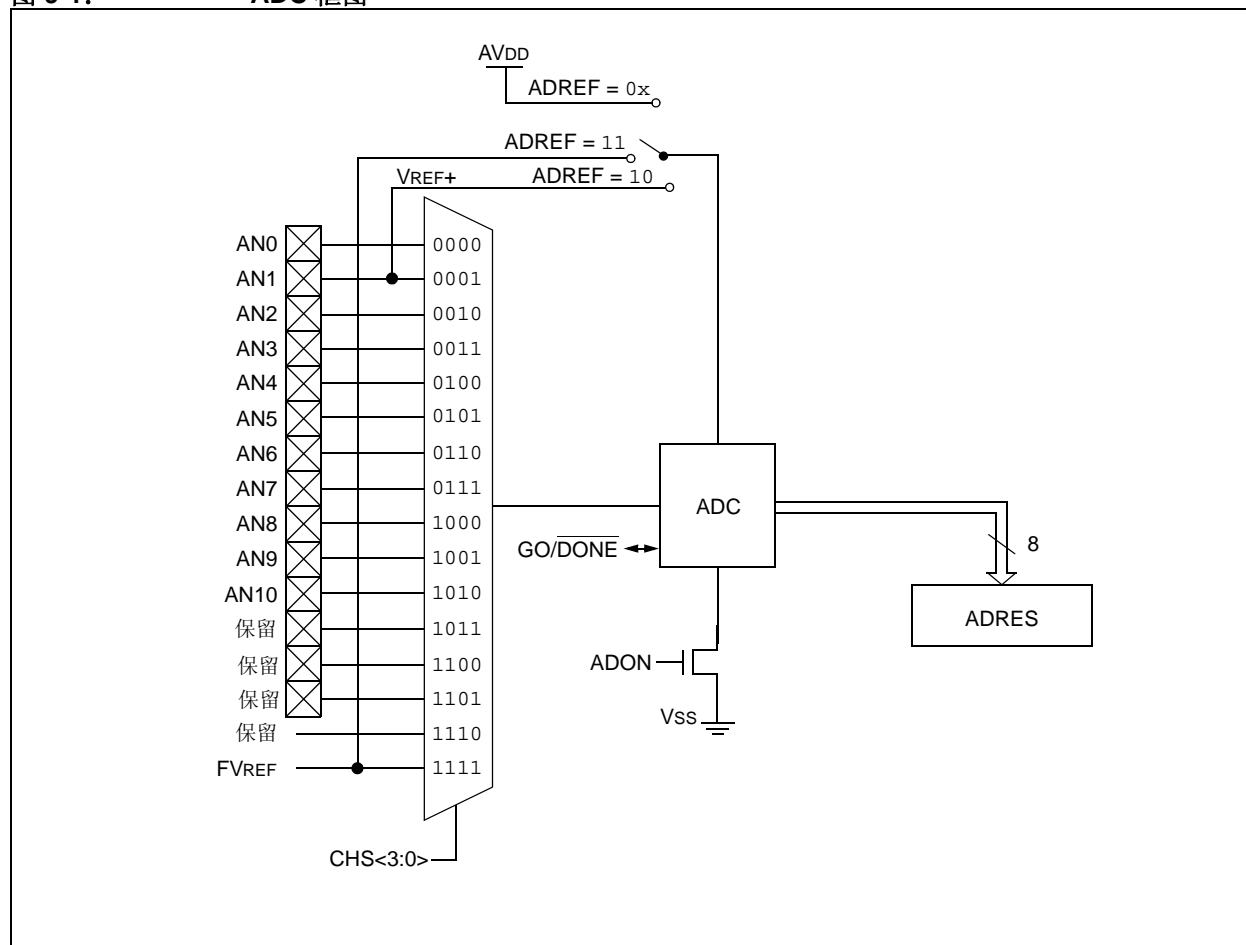
## 9.0 模数转换器 (ADC) 模块

模数转换器 (Analog-to-Digital Converter, ADC) 可以将模拟输入信号转换为该信号的 8 位二进制表示。该器件使用模拟输入, 这些输入通过多路开关连接到一个采样保持电路。采样保持电路的输出与转换器的输入相连。该模数转换器通过逐次逼近法生成 8 位二进制数并将转换结果存储到 ADC 结果寄存器 (ADRES)。图 9-1 给出了 ADC 框图。

ADC 参考电压可通过软件选择为内部产生的参考电压或由外部提供。

ADC 可在转换完成时产生中断。此中断可用于将器件从休眠状态中唤醒。

图 9-1: ADC 框图



# PIC16F/LF722A/723A

## 9.1 ADC 配置

在配置和使用 ADC 时，必须考虑以下功能：

- 端口配置
- 通道选择
- ADC 参考电压选择
- ADC 转换时钟源
- 中断控制
- 结果格式

### 9.1.1 端口配置

ADC 可用于转换模拟信号和数字信号。转换模拟信号时，应通过设置相关 TRIS 和 ANSEL 位来将 I/O 引脚配置为模拟引脚。更多信息，请参见第 6.0 节“**I/O 端口**”。

**注：** 对定义为数字输入的任何引脚施加模拟电压可能导致输入缓冲器出现过电流。

### 9.1.2 通道选择

ADCON0 寄存器的 CHS 位控制哪一路通道将与采样保持电路相连。

更换通道时需要一段时间的延迟才能启动下一次转换。更多信息，请参见第 9.2 节“**ADC 工作原理**”。

### 9.1.3 ADC 参考电压

ADCON1 寄存器的 ADPREF 位控制正参考电压。正参考电压可以是 VDD、外部电压源或内部固定参考电压。负参考电压始终连接到地参考电压。更多详细信息，请参考第 10.0 节“**固定参考电压**”。

### 9.1.4 转换时钟

转换时钟源可使用软件通过 ADCON1 寄存器的 ADCS 位进行选择。有以下 7 种时钟频率可供选择：

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC（专用内部振荡器）

转换 1 位所花的时间定义为 TAD。一次完整的 8 位转换需要 10 个 TAD 周期，如图 9-2 所示。

要实现正确的转换，必须满足适当的 TAD 规范。更多信息，请参见第 23.0 节“**电气规范**”中的 A/D 转换要求。表 9-1 给出了一个适当的 ADC 时钟选择的示例。

**注：** 除非使用 FRC，否则系统时钟频率的任何变化都会改变 ADC 时钟频率，从而对 ADC 结果产生不利影响。



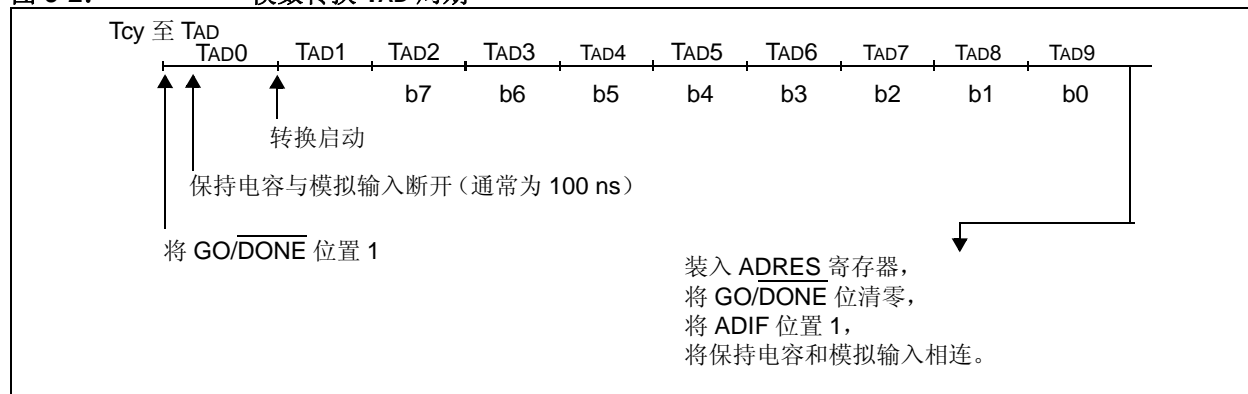
**表 9-1: ADC 时钟周期 (TAD) — 器件工作频率**

ADC 时钟周期 (TAD)		器件频率 (Fosc)				
ADC 时钟源	ADCS<2:0>	20 MHz	16 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns <sup>(2)</sup>	125 ns <sup>(2)</sup>	250 ns <sup>(2)</sup>	500 ns <sup>(2)</sup>	2.0 μs
Fosc/4	100	200 ns <sup>(2)</sup>	250 ns <sup>(2)</sup>	500 ns <sup>(2)</sup>	1.0 μs	4.0 μs
Fosc/8	001	400 ns <sup>(2)</sup>	0.5 μs <sup>(2)</sup>	1.0 μs	2.0 μs	8.0 μs <sup>(3)</sup>
Fosc/16	101	800 ns	1.0 μs	2.0 μs	4.0 μs	16.0 μs <sup>(3)</sup>
Fosc/32	010	1.6 μs	2.0 μs	4.0 μs	8.0 μs <sup>(3)</sup>	32.0 μs <sup>(3)</sup>
Fosc/64	110	3.2 μs	4.0 μs	8.0 μs <sup>(3)</sup>	16.0 μs <sup>(3)</sup>	64.0 μs <sup>(3)</sup>
FRC	x11	1.0-6.0 μs <sup>(1,4)</sup>	1.0-6.0 μs <sup>(1,4)</sup>	1.0-6.0 μs <sup>(1,4)</sup>	1.0-6.0 μs <sup>(1,4)</sup>	1.0-6.0 μs <sup>(1,4)</sup>

**图注:** 建议不要采用阴影单元的值。

- 注 1:** 对于 VDD, FRC 源产生 1.6 μs 的典型 TAD 时间。  
**注 2:** 这些值均违反了最小 TAD 时间要求。  
**注 3:** 为了加快转换速度, 建议选用其他时钟源。  
**注 4:** 当器件频率大于 1 MHz 时, 如果器件在休眠模式下执行转换, 则必须使用 FRC 时钟源。

**图 9-2: 模数转换 TAD 周期**



# PIC16F/LF722A/723A

## 9.1.5 中断

ADC 模块能够在模数转换完成时产生中断。ADC 中断标志位是 PIR1 寄存器中的 ADIF 位。ADC 中断允许位是 PIE1 寄存器中的 ADIE 位。必须用软件将 ADIF 位清零。

- 注 1:** 无论是否允许 ADC 中断, 每次转换完成时都会将 ADIF 位置 1。
- 2:** 仅当选择了 FRC 振荡器时, ADC 才能在休眠期间工作。

器件在工作期间或者休眠模式下都可以产生此中断。如果器件处于休眠模式, 该中断可唤醒器件。从休眠模式唤醒时, 总是执行 SLEEP 指令后的下一条指令。如果用户试图将器件从休眠模式下唤醒并继续执行主程序代码, 则必须禁止 INTCON 寄存器的 GIE 和 PEIE 位。如果 INTCON 寄存器的 GIE 和 PEIE 位被使能, 则转为执行中断服务程序。

更多信息, 请参见第 9.1.5 节“中断”。

## 9.2 ADC 工作原理

### 9.2.1 启动转换

要使能 ADC 模块, 必须将 ADCON0 寄存器的 ADON 位置 1。将 ADCON0 寄存器的 GO/DONE 位置 1 可启动模数转换。

**注:** 不应使用启动 ADC 的同一指令将 GO/DONE 位置 1。请参见第 9.2.6 节“A/D 转换步骤”。

### 9.2.2 完成转换

当转换完成时, ADC 模块将:

- 清零  $\overline{\text{GO/DONE}}$  位
- 将 ADIF 中断标志位置 1
- 使用新的转换结果更新 ADRES 寄存器

### 9.2.3 终止转换

如果必须要在转换完成前中止转换, 则可用软件清零 GO/DONE 位。ADRES 寄存器将使用部分完成的模数转换结果进行更新。未完成位将用最后转换的一位填充。

**注:** 器件复位强制所有寄存器进入复位状态。所以, 会关闭 ADC 模块并终止任何待处理的转换。

### 9.2.4 休眠期间的 ADC 工作原理

ADC 模块可以工作在休眠模式下。这需要将 ADC 时钟源设置为 FRC 选项。当选择 FRC 时钟源时, ADC 会多等待一个指令周期再开始转换。这允许执行一条 SLEEP 指令, 从而降低转换期间的系统噪声。如果允许了 ADC 中断, 则转换完成时, 器件将从休眠模式下唤醒。如果禁止了 ADC 中断, 尽管 ADON 位仍保持置 1, 但是在转换完成后 ADC 模块会关闭。

当 ADC 时钟源为 FRC 之外的其他时钟源时, 尽管 ADON 位仍保持置 1, 但是 SLEEP 指令会导致当前转换中止且 ADC 模块关闭。

### 9.2.5 特殊事件触发器

CCP 模块的特殊事件触发器允许在没有软件介入的情况下定期进行 ADC 转换。发生触发事件时, GO/DONE 位由硬件置 1, Timer1 计数器复位为零。

使用特殊事件触发器不能确保正确的 ADC 时序。用户有责任确保满足 ADC 时序要求。

更多信息, 请参见第 15.0 节“捕捉/比较/PWM (CCP) 模块”。

## 9.2.6 A/D 转换步骤

这是使用 ADC 执行模数转换的示例步骤：

1. 配置端口：
  - 禁止引脚输出驱动器（见 TRIS 寄存器）
  - 将引脚配置为模拟引脚（见 ANSEL 寄存器）
2. 配置 ADC 模块：
  - 选择 ADC 转换时钟
  - 配置参考电压
  - 选择 ADC 输入通道
  - 启动 ADC 模块
3. 配置 ADC 中断（可选）：
  - 清零 ADC 中断标志
  - 允许 ADC 中断
  - 允许外设中断
  - 允许全局中断<sup>(1)</sup>
4. 等待所需的采集时间<sup>(2)</sup>。
5. 通过将 GO/DONE 位置 1 来启动转换。
6. 通过以下任一方式等待 ADC 转换完成：
  - 查询 GO/DONE 位
  - 等待 ADC 中断（允许中断）
7. 读 ADC 结果。
8. 清零 ADC 中断标志（如果允许中断，必须进行此操作）。

**注 1:** 如果用户尝试将器件从休眠模式下唤醒并继续执行主程序代码，则应禁止全局中断。

**2:** 请参见第 9.3 节“A/D 采集要求”。

### 例 9-1: A/D 转换

```

;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and AN0 input.
;
;Conversion start & polling for completion
; are included.
;
BANKSEL    ADCON1    ;
MOVLW     B'01110000' ;ADC Frc clock,
                                     ;Vdd reference
MOVWF     ADCON1    ;
BANKSEL    TRISA     ;
BSF       TRISA,0   ;Set RA0 to input
BANKSEL    ANSELA    ;
BSF       ANSELA,0  ;Set RA0 to analog
BANKSEL    ADCON0    ;
MOVLW     B'00000001' ;AN0, On
MOVWF     ADCON0    ;
CALL     SampleTime ;Acquisiton delay
BSF      ADCON0,GO   ;Start conversion
BTFSC    ADCON0,GO  ;Is conversion done?
GOTO     $-1        ;No, test again
BANKSEL    ADRES     ;
MOVF     ADRES,W    ;Read result
MOVWF    RESULT     ;store in GPR space
    
```

# PIC16F/LF722A/723A

## 9.2.7 ADC 寄存器定义

下列寄存器用于控制 ADC 的工作。

### 寄存器 9-1: ADCON0: A/D 控制寄存器 0

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

#### 图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7-6 未实现: 读为 0

bit 5-2 **CHS<3:0>**: 模拟通道选择位

0000	=	AN0
0001	=	AN1
0010	=	AN2
0011	=	AN3
0100	=	AN4
0101	=	AN5
0110	=	AN6
0111	=	AN7
1000	=	AN8
1001	=	AN9
1010	=	AN10
1011	=	保留
1100	=	保留
1101	=	保留
1110	=	保留
1111	=	固定参考电压 (FVREF)

bit 1 **GO/DONE**: A/D 转换状态位

1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换周期。  
当 A/D 转换完成以后, 该位由硬件自动清零。  
0 = A/D 转换完成 / 未进行

bit 0 **ADON**: ADC 使能位

1 = 使能 ADC  
0 = 禁止 ADC, 且不消耗工作电流

# PIC16F/LF722A/723A

## 寄存器 9-2: ADCON1: A/D 控制寄存器 1

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0
—	ADCS2	ADCS1	ADCS0	—	—	ADREF1	ADREF0
bit 7						bit 0	

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

- bit 7                      未实现: 读为 0
- bit 6-4                **ADCS<2:0>**: A/D 转换时钟选择位  
 000 = FOSC/2  
 001 = FOSC/8  
 010 = FOSC/32  
 011 = FRC (由专用 RC 振荡器提供时钟)  
 100 = FOSC/4  
 101 = FOSC/16  
 110 = FOSC/64  
 111 = FRC (由专用 RC 振荡器提供时钟)
- bit 3-2                未实现: 读为 0
- bit 1-0                **ADREF<1:0>**: 参考电压配置位  
 0x = VREF 与 VDD 连接  
 10 = VREF 与外部 VREF (RA3/AN3) 连接  
 11 = VREF 与内部固定参考电压连接

## 寄存器 9-3: ADRES: ADC 结果寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7						bit 0	

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = POR 时的值                1 = 置 1                              0 = 清零                              x = 未知

- bit 7-0                **ADRES<7:0>**: ADC 结果寄存器位  
 8 位转换结果。

# PIC16F/LF722A/723A

## 9.3 A/D 采集要求

为了使 ADC 达到规定精度，必须使充电保持电容（CHOLD）充满至输入通道的电平。图 9-3 显示了模拟输入模型。信号源阻抗（RS）和内部采样开关（RSS）阻抗直接影响电容 CHOLD 充电所需要的时间。采样开关（RSS）阻抗随器件电压（VDD）不同而有所不同，请参见图 9-3。模拟信号源的最大阻抗推荐值是 10 kΩ。

采集时间随着信号源阻抗的减少而减少。选择（或改变）模拟输入通道之后，A/D 采集必须在转换开始之前完成。可使用公式 9-1 计算最小采集时间。该公式假定的误差为 1/2 LSb（即 ADC 的 256 步）。1/2 LSb 的误差是 ADC 达到规定分辨率所能允许的最大误差。

### 公式 9-1: 采集时间示例

假设：温度 = 50°C，且外部阻抗为 10 kΩ，5.0V VDD

$$\begin{aligned} T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 2 \mu\text{s} + T_C + [( \text{温度} - 25^\circ\text{C} ) (0.05 \mu\text{s}/^\circ\text{C})] \end{aligned}$$

用以下公式可近似求得  $T_C$  的值：

$$V_{APPLIED} \left( 1 - \frac{1}{(2^{n+1}) - 1} \right) = V_{CHOLD} \quad ; [1] 1/2 \text{ lsb 误差范围内对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left( 1 - e^{\frac{-T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 依照 } V_{APPLIED} \text{ 对 } V_{CHOLD} \text{ 充电}$$

$$V_{APPLIED} \left( 1 - e^{\frac{-T_C}{RC}} \right) = V_{APPLIED} \left( 1 - \frac{1}{(2^{n+1}) - 1} \right) \quad ; \text{合并 [1] 和 [2]}$$

注：其中  $n = \text{ADC 的位数}$ 。

对  $T_C$  求值：

$$\begin{aligned} T_C &= -C_{HOLD}(R_{IC} + R_{SS} + R_S) \ln(1/511) \\ &= -10\text{pF}(1\text{k}\Omega + 7\text{k}\Omega + 10\text{k}\Omega) \ln(0.001957) \\ &= 1.12 \mu\text{s} \end{aligned}$$

因此：

$$\begin{aligned} T_{ACQ} &= 2 \mu\text{s} + 1.12 \mu\text{s} + [(50^\circ\text{C} - 25^\circ\text{C})(0.05 \mu\text{s}/^\circ\text{C})] \\ &= 4.42 \mu\text{s} \end{aligned}$$

- 注
- 1: 参考电压（VREF）自行抵消，因此它对该公式没有影响。
  - 2: 在每次转换后，充电保持电容（CHOLD）并不放电。
  - 3: 模拟信号源的最大推荐阻抗为 10 kΩ。它必须符合引脚泄漏电流规范。

图 9-3: 模拟输入模型

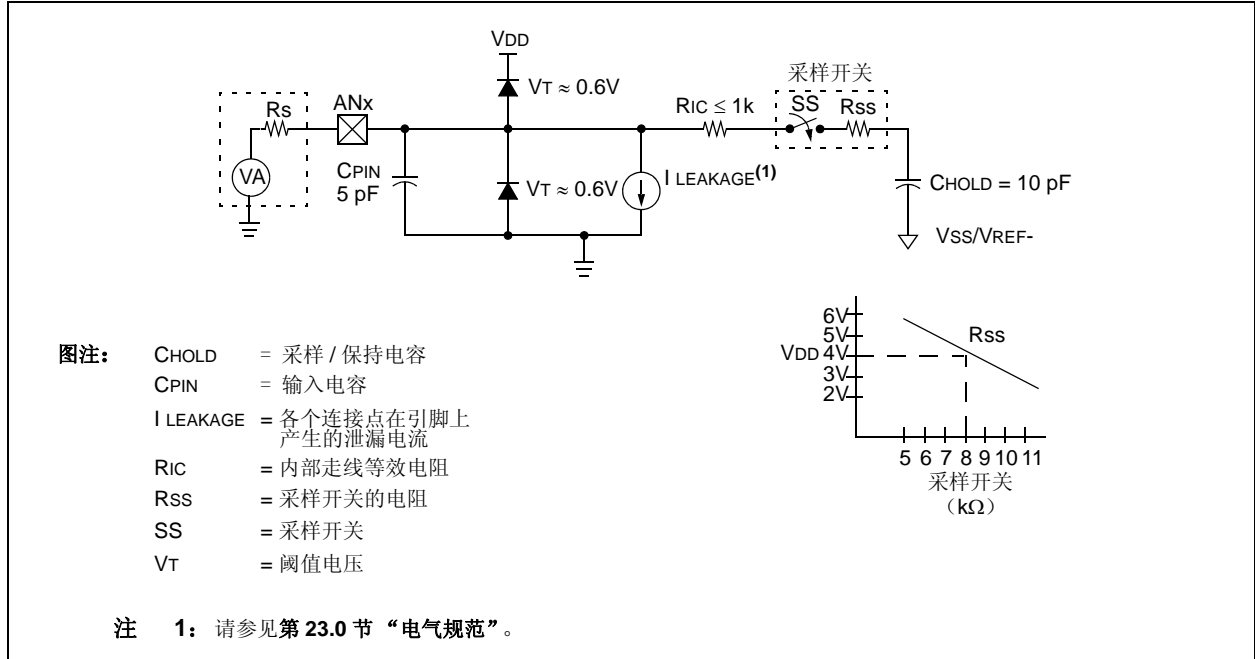
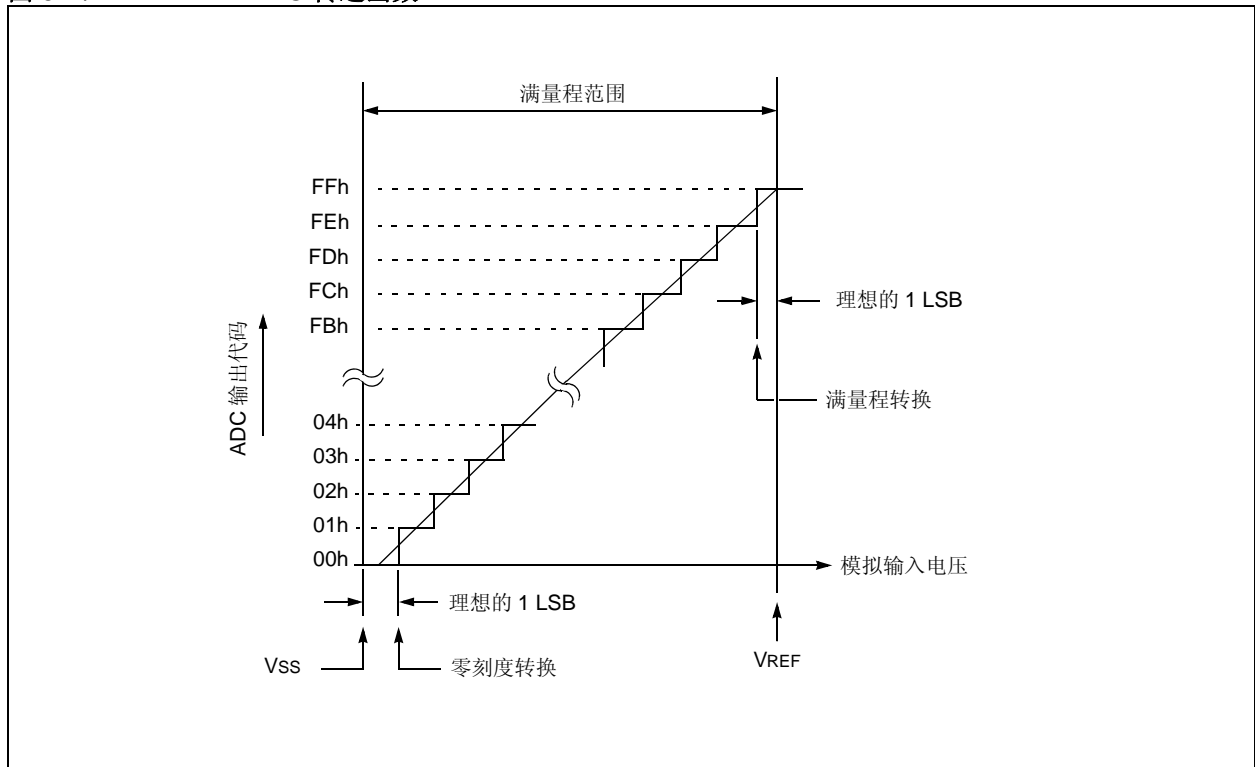


图 9-4: ADC 传递函数



# PIC16F/LF722A/723A

表 9-2: 与 ADC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ADCON0	—	—	CHS3	CHS2	CHS1	CHS0	GO/ $\overline{DONE}$	ADON	--00 0000	--00 0000
ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	ADREF1	ADREF0	-000 --00	-000 --00
ANSELA	—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	--11 1111	--11 1111
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
ADRES	A/D 结果寄存器的高字节								xxxx xxxx	uuuu uuuu
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
FVRCON	FVRRDY	FVREN	—	—	—	—	ADFVR1	ADFVR0	q0-- --00	q0-- --00
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现, 读为 0, q = 取值视条件而定。ADC 模块不使用阴影单元。



## 10.0 固定参考电压

该器件具有内部稳压器。如果需要提供稳压器参考，则需提供带隙参考。用户也可通过 A/D 转换器通道获得该带隙。

用户级带隙功能由 FVRCON 寄存器控制，如寄存器 10-1 所示。

**寄存器 10-1: FVRCON: 固定参考电压寄存器**

R-q	R/W-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
FVRRDY	FVREN	—	—	—	—	ADFVR1	ADFVR0
bit 7							bit 0

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知
q = 取值视条件而定			

- bit 7           **FVRRDY:** 固定参考电压就绪标志位  
0 = 固定参考电压输出无效或不稳定  
1 = 固定参考电压输出已就绪
- bit 6           **FVREN<sup>(1)</sup>:** 固定参考电压使能位  
0 = 禁止固定参考电压  
1 = 使能固定参考电压
- bit 5-2       **未实现:** 读为 0
- bit 1-0       **ADFVR<1:0>:** A/D 转换器固定参考电压选择位  
00 = A/D 转换器固定参考电压外设输出关闭。  
01 = A/D 转换器固定参考电压外设输出为 1x (1.024V)  
10 = A/D 转换器固定参考电压外设输出为 2x (2.048V) <sup>(1)</sup>  
11 = A/D 转换器固定参考电压外设输出为 4x (4.096V) <sup>(1)</sup>

**注 1:** 固定参考电压输出不能超过 VDD。

# PIC16F/LF722A/723A

---

注:

## 11.0 TIMER0 模块

Timer0 模块是具有以下功能的 8 位定时器 / 计数器:

- 8 位定时器 / 计数器寄存器 (TMR0)
- 8 位预分频器 (与看门狗定时器共用)
- 可编程的内部或外部时钟源
- 可编程的外部时钟边沿选择
- 上溢时中断
- TMR0 可用于 Timer1 门控

图 11-1 是 Timer0 模块的框图。

### 11.1 Timer0 工作原理

Timer0 模块可以用作 8 位定时器或 8 位计数器。

#### 11.1.1 8 位定时器模式

如果不使用预分频器, 则 Timer0 模块每个指令周期加 1。通过将 OPTION 寄存器的 T0CS 位清零可选择 8 位定时器模式。

如果对 TMR0 执行写操作, 则在接下来的两个指令周期, 它都不会加 1。

**注:** 可调整写入 TMR0 寄存器的值, 使得在写入 TMR0 时计入两个指令周期的延时。

#### 11.1.2 8 位计数器模式

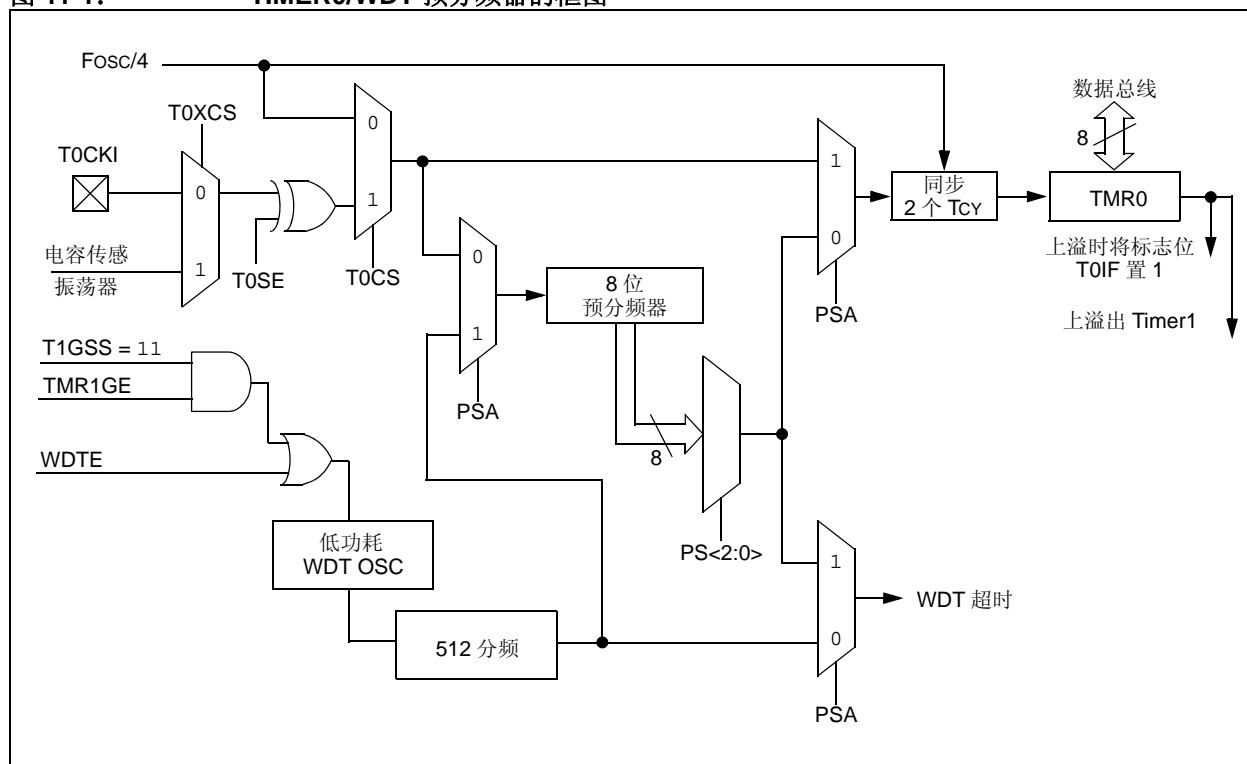
在 8 位计数器模式下, Timer0 模块将在 T0CKI 引脚信号或电容传感振荡器 (CPSOSC) 信号的每个上升沿或下降沿进行递增计数。

通过将 OPTION 寄存器中的 T0CS 位置 1, 且将 CPSCON0 寄存器中的 T0XCS 位复位为 0, 来选择使用 T0CKI 引脚信号的 8 位计数器模式。

通过将 OPTION 寄存器中的 T0CS 位置 1, 且将 CPSCON0 寄存器中的 T0XCS 位置 1, 来选择使用电容传感振荡器 (CPSOSC) 信号的 8 位计数器模式。

任一输入源的递增沿是上升沿还是下降沿由 OPTION 寄存器中的 T0SE 位确定。

图 11-1: TIMER0/WDT 预分频器的框图



# PIC16F/LF722A/723A

---

## 11.1.3 软件可编程预分频器

单个软件可编程预分频器可用于 Timer0 或看门狗定时器 (WDT)，但不能同时用于这两者。通过将 OPTION 寄存器的 PSA 位清零可控制预分频器的分配。要将预分频器分配给 Timer0，PSA 位必须清为 0。

Timer0 模块具有 8 种预分频比选择，范围为 1:2 至 1:256。可通过 OPTION 寄存器中的 PS<2:0> 位选择预分频值。要使 Timer0 模块具有 1:1 预分频值，必须将预分频器指定给 WDT 模块。

该预分频器不可读写。分配给 Timer0 模块时，写入 TMR0 寄存器的所有指令都将清零预分频器。

<b>注：</b> 将预分频器分配给 WDT 时，CLRWDT 指令将清零预分频器和 WDT。
---

## 11.1.4 TIMER0 中断

当 TMR0 寄存器从 FFh 上溢至 00h 时，Timer0 会产生中断。每次 TMR0 寄存器上溢时，不管是否允许 Timer0 中断，INTCON 寄存器的 TOIF 中断标志位都将置 1。只能用软件将 TOIF 位清零。Timer0 中断允许位是 INTCON 寄存器的 TOIE 位。

<b>注：</b> 由于在休眠状态下定时器是关闭的，所以 Timer0 中断无法唤醒处理器。
--

## 11.1.5 8 位同步计数器模式

在 8 位计数器模式下，必须使 TOCKI 引脚信号的递增沿与指令时钟同步。这可以通过对指令时钟的 Q2 和 Q4 周期上的预分频器输出进行采样来实现。因此，外部时钟源的高、低电平周期必须符合第 23.0 节“电气规范”给出的时序要求。

**寄存器 11-1: OPTION\_REG: OPTION 寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RBP $\bar{U}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

- bit 7              **RBP $\bar{U}$ :** PORTB 上拉使能位  
 1 = PORTB 上拉已禁止  
 0 = 通过某个 PORT 锁存器值使能 PORTB 上拉
- bit 6              **INTEDG:** 中断边沿选择位  
 1 = INT 引脚的上升沿触发中断  
 0 = INT 引脚的下降沿触发中断
- bit 5              **T0CS:** TMR0 时钟源选择位  
 1 = T0CKI 引脚上信号的跳变或 CPSOSC 信号  
 0 = 内部指令周期时钟 (Fosc/4)
- bit 4              **T0SE:** TMR0 时钟源边沿选择位  
 1 = 在 T0CKI 引脚电平发生由高到低的跳变时递增  
 0 = 在 T0CKI 引脚电平发生由低到高的跳变时递增
- bit 3              **PSA:** 预分频器分配位  
 1 = 将预分频器分配给 WDT  
 0 = 将预分频器分配给 Timer0 模块
- bit 2-0            **PS<2:0>:** 预分频比选择位

位值	TMR0 分频比	WDT 分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

**表 11-1: 与 TIMER0 相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
CPSCON0	CPSON	—	—	—	CPSRNG1	CPSRNG0	CPSOUT	TOXCS	0--- 0000	0--- 0000
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
OPTION_REG	RBP $\bar{U}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111

**图注:**              -- = 未实现单元, 读为 0, u = 不变, x = 未知。Timer0 模块不使用阴影单元。

# PIC16F/LF722A/723A

---

注:

## 12.0 带门控的TIMER1 模块

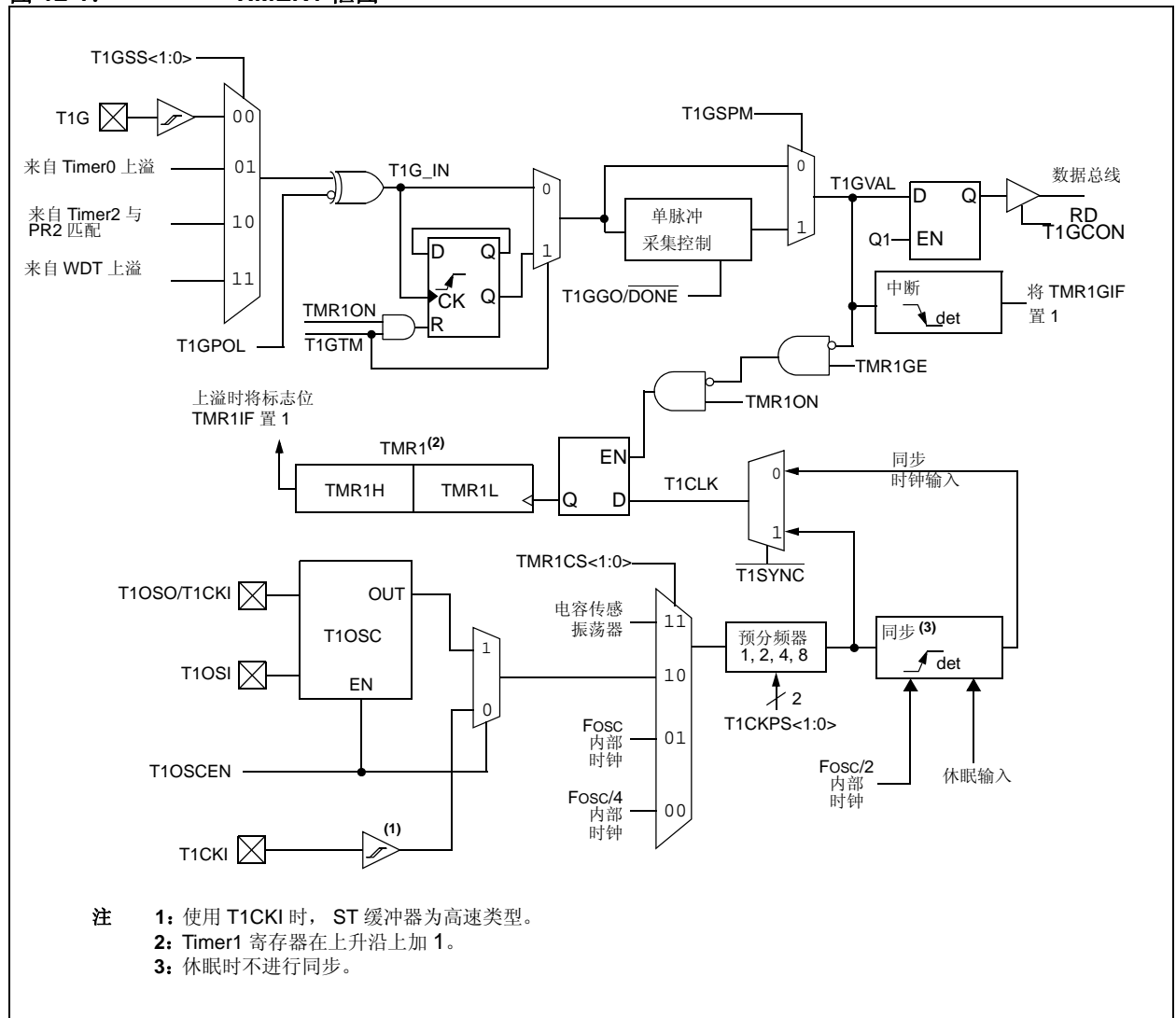
Timer1 模块是具有以下功能的 16 位定时器 / 计数器:

- 16 位定时器 / 计数器寄存器对 (TMR1H:TMR1L)
- 可编程的内部或外部时钟源
- 3 位预分频器
- 专用 LP 振荡器电路
- 同步或异步工作
- 多个 Timer1 门控 (计数使能) 信号源
- 上溢时中断
- 上溢时唤醒 (外部时钟, 仅异步模式)
- 用于捕捉 / 比较功能的时基
- 特殊事件触发器 (带 CCP)

- 可选门控信号源极性
- 门控翻转模式
- 门控单脉冲模式
- 门控值状态
- 门控事件中断

图 12-1 给出了 Timer1 模块的框图。

图 12-1: TIMER1 框图



# PIC16F/LF722A/723A

## 12.1 Timer1 工作原理

Timer1 模块是一个 16 位递增计数器，可通过 TMR1H:TMR1L 寄存器对该模块进行访问。通过写 TMR1H 或 TMR1L 可直接更新该计数器。

当由内部时钟源提供时钟时，该模块是一个定时器，在每个指令周期加 1。当由外部时钟源提供时钟时，该模块可用作定时器或计数器，并在外部时钟源的每个选定边沿上加 1。

分别配置 T1CON 寄存器中的 TMR1ON 位和 T1GCON 寄存器中的 TMR1GE 位可使能 Timer1。表 12-1 给出了 Timer1 的使能选择。

表 12-1: TIMER1 的使能选择

TMR1ON	TMR1GE	Timer1 工作
0	0	关闭
0	1	关闭
1	0	始终开启
1	1	使能计数

## 12.2 时钟源选择

T1CON 寄存器的 TMR1CS<1:0> 和 T1OSCEN 位用于选择 Timer1 的时钟源。表 12-2 显示了时钟源选择。

### 12.2.1 内部时钟源

选用内部时钟源时，TMR1H:TMR1L 寄存器对将在 Fosc 的整数倍（取决于 Timer1 预分频器）递增。

### 12.2.2 外部时钟源

选用外部时钟源时，Timer1 模块可以是定时器或计数器。

使能计数模式时，Timer1 在外部时钟输入 T1CKI 信号或电容触摸传感振荡器信号的上升沿递增。任一这些外部时钟源可与单片机系统时钟同步，也可以异步运行。

作为定时器采用时钟振荡器工作时，可以将外部 32.768 kHz 的晶振与专用内部振荡器电路结合使用。

**注：** 在计数器模式下，必须先经过一个下降沿，计数器才可以在发生以下任何一个或多个条件时进行第一次递增计数：

- 上电复位后使能 Timer1
- 写 TMR1H 或 TMR1L
- 禁止 Timer1
- 先将 T1CKI 拉为高电平来禁止 Timer1 (TMR1ON = 0)，然后将 T1CKI 拉为低电平来使能 Timer1 (TMR1ON=1)

表 12-2: 时钟源选择

TMR1CS1	TMR1CS0	T1OSCEN	时钟源
0	1	x	系统时钟 (Fosc)
0	0	x	指令时钟 (Fosc/4)
1	1	x	电容传感振荡器
1	0	0	T1CKI 引脚上的外部时钟
1	0	1	T1OSI/T1OSO 引脚上的振荡器电路



## 12.3 Timer1 预分频器

Timer1 具有四种预分频比选项，允许对时钟输入进行 1、2、4 或 8 分频。T1CON 寄存器的 T1CKPS 位控制该预分频计数器。不能直接对预分频计数器进行读写操作；但是，通过写 TMR1H 或 TMR1L 可清零预分频计数器。

## 12.4 Timer1 振荡器

在引脚 T1OSI（输入）和 T1OSO（放大器输出）之间连接一个内置的专用低功耗 32.768 kHz 振荡器电路。该内部电路可与外部 32.768 kHz 晶振结合使用。

可通过将 T1CON 寄存器的 T1OSCEN 位置 1 来使能该振荡器电路。该振荡器将在休眠期间继续运行。

**注：** 在使用振荡器之前需要一段起振和稳定时间。因此，应该将 T1OSCEN 置 1 并在观察到一段合适的延时后才使能 Timer1。

## 12.5 Timer1 在异步计数器模式下工作

如果 T1CON 寄存器的控制位 T1SYNC 被置 1，外部时钟输入就不同步。定时器进行与内部相位时钟异步的递增计数。如果选用了外部时钟源，则定时器将在休眠期间继续运行，并在上溢时产生中断，从而唤醒处理器。但是，在用软件对定时器进行读 / 写操作时应该特别小心（见第 12.5.1 节“异步计数器模式下对 Timer1 的读写操作”）。

**注：** 当从同步操作切换到异步操作模式时，有可能跳过一次递增。当从异步操作切换到同步操作模式时，有可能产生一次额外的递增。

### 12.5.1 异步计数器模式下对 TIMER1 的读写操作

当定时器采用外部异步时钟工作时，对 TMR1H 或 TMR1L 的读操作将保证是一次有效的读（硬件操作时应当注意）。但是用户应记住，通过 2 个 8 位值本身来读取 16 位定时器会产生某些问题，因为定时器可能在读操作之间产生上溢。

对于写操作，建议用户停止定时器后再写入需要的数值。当寄存器正在递增计数时，向定时器的寄存器写入数据可能会产生写争用。从而可能在 TMR1H:TMR1L 寄存器对中产生不可预测的值。

# PIC16F/LF722A/723A

## 12.6 Timer1 门控

Timer1 可配置为自由计数，或使用 Timer1 门控电路来使能和禁止计数功能。这也称为 Timer1 门控使能。

Timer1 门控也可通过多个可选信号源来驱动。

### 12.6.1 TIMER1 门控使能

通过将 T1GCON 寄存器的 TMR1GE 位置 1 来使能 Timer1 门控。可使用 T1GCON 寄存器的 T1GPOL 位来配置 Timer1 门控的极性。

Timer1 门控 (T1G) 输入有效时，Timer1 在 Timer1 时钟源的上升沿递增计数。Timer1 门控输入无效时，不进行递增计数且 Timer1 保持当前计数。详细时序请参见图 12-3。

表 12-3: TIMER1 门控使能选择

T1CLK	T1GPOL	T1G	Timer1 工作
↑	0	0	计数
↑	0	1	保持计数
↑	1	0	保持计数
↑	1	1	计数

### 12.6.2 TIMER1 门控信号源选择

可从 4 个不同的门控信号源中选择 1 个作为 Timer1 门控信号源。门控信号源选择由 T1GCON 寄存器的 T1GSS 位控制。也可选择每个可用门控信号源的极性。门控信号源的极性选择由 T1GCON 寄存器的 T1GPOL 位控制。

表 12-4: TIMER1 门控信号源

T1GSS	Timer1 门控信号源
00	Timer1 门控引脚
01	Timer0 上溢 (TMR0 从 FFh 递增到 00h)
10	Timer2 与 PR2 匹配 (TMR2 递增以与 PR2 匹配)
11	通过 WDT 上溢使能的计数 (看门狗超时时间间隔结束)

### 12.6.2.1 T1G 引脚门控工作

T1G 引脚是 Timer1 门控的一个信号源。可用来为 Timer1 门控电路提供外部门控信号源。

### 12.6.2.2 Timer0 上溢门控工作

当 Timer0 从 FFh 递增到 00h 时，将自动生成一个由低到高的脉冲信号并内部提供给 Timer1 门控电路。

### 12.6.2.3 Timer2 匹配门控工作

TMR2 寄存器将递增，直到与 PR2 寄存器中的值匹配为止。在进入下一个递增循环时，TMR2 将复位为 00h。当发生复位时，将自动生成一个由低到高的脉冲信号并内部提供给 Timer1 门控电路。

### 12.6.2.4 看门狗上溢门控工作

当 TMR1GE = 1 且 T1GSS 选择 WDT 作为 Timer1 的门控信号源 (T1GSS = 11) 时，将自动打开看门狗定时器振荡器、预分频器和计数器。TMR1ON 不影响振荡器、预分频器和计数器使能。请参见表 12-5。

OPTION 寄存器的 PSA 和 PS 位仍然控制超时时间间隔的选择。工作期间更改预分频比可能会导致假性捕捉。

使能看门狗定时器振荡器不会自动使能看门狗复位，也不会计数器上溢时从休眠模式唤醒。

**注：** 使用 WDT 作为 Timer1 的门控信号源时，清零看门狗定时器的操作 (CLRWDT 和 SLEEP 指令) 将影响为电容触摸传感测得的时间间隔。这包括从休眠模式唤醒。可能将器件从休眠模式唤醒的所有其他中断都应该被禁止，以阻止其干扰测量周期。

因为来自 WDT 计数器的门控信号将根据是否使能 WDT 来生成不同的脉冲信号宽度，因此，在执行 CLRWDT 指令等情况下，必须使用翻转模式。需要按照特定序列使器件进入正确的状态，以捕捉下一个 WDT 计数器时间间隔。

**表 12-5: WDT/TIMER1 门控交替**

WDTE	TMR1GE = 1 和 T1GSS = 11	WDT 振荡器使能	WDT 复位	唤醒	可用于 T1G 源的 WDT
1	否	是	是	是	否
1	是	是	是	是	是
0	是	是	否	否	是
0	否	否	否	否	否

### 12.6.3 TIMER1 门控翻转模式

当使能了 Timer1 门控翻转模式时，可以测量 Timer1 门控信号的完整周期长度，这不同于单级脉冲信号的持续时间。

Timer1 门控信号源在信号的每个递增沿都要经历一次跳变（改变状态）。详细时序请参见图 12-4。

通过将 T1GCON 寄存器的 T1GTM 位置 1 来使能 Timer1 门控翻转模式。当 T1GTM 位清零时，跳变也将清除并保持清除状态。这对于控制所测量的边沿是必需的。

**注：** 使能翻转模式的同时更改门控信号的极性可能会导致不确定的操作。

### 12.6.4 TIMER1 门控单脉冲模式

使能了 Timer1 门控单脉冲模式时，可以捕捉单脉冲门控事件。首先，通过将 T1GCON 寄存器中的 T1GSPM 位置 1 来使能 Timer1 门控单脉冲模式。然后，必须将 T1GCON 寄存器中的 T1GGO/DONE 位置 1。Timer1 将在下一个递增沿完全使能。在脉冲信号的下一个下降沿上，T1GGO/DONE 位将自动清零。不允许其他门控事件使 Timer1 递增计数，直到用软件将 T1GGO/DONE 位再次置 1。

清零 T1GCON 寄存器的 T1GSPM 位也将清零 T1GGO/DONE 位。详细时序请参见图 12-5。

同时使能翻转模式和单脉冲模式将允许这两种模式一起工作。从而允许测量 Timer1 门控信号源上的周期数。详细时序请参见图 12-6。

### 12.6.5 TIMER1 门控值状态

使用 Timer1 门控值状态时，可以读取门控值的当前电平。该值存储在 T1GCON 寄存器中的 T1GVAL 位中。即使 Timer1 门控未使能（TMR1GE 位清零），T1GVAL 位也是有效的。

### 12.6.6 TIMER1 门控事件中断

允许 Timer1 门控事件中断时，可以在门控事件结束时产生中断。出现 T1GVAL 的下降沿时，PIR1 寄存器中的 TMR1GIF 标志位将置 1。如果 PIE1 寄存器中的 TMR1GIE 位置 1，则将响应中断。

即使 Timer1 门控未使能（TMR1GE 位清零），TMR1GIF 标志位也是有效的。

## 12.7 Timer1 中断

Timer1 寄存器对 (TMR1H:TMR1L) 递增计数到 FFFFh 并计满返回 0000h。当 Timer1 计满返回时, PIR1 寄存器的 Timer1 中断标志位置 1。要允许计满返回时中断, 应将以下位置 1:

- T1CON 寄存器的 TMR1ON 位
- PIE1 寄存器的 TMR1IE 位
- INTCON 寄存器的 PEIE 位
- INTCON 寄存器的 GIE 位

在中断服务程序中将 TMR1IF 清零可以清除中断。

**注:** 允许中断前, 应将 TMR1H:TMR1L 寄存器对以及 TMR1IF 位清零。

## 12.8 休眠期间的 Timer1 工作

只有设置为异步计数器模式时, Timer1 才能在休眠模式下工作。在该模式下, 可使用外部晶振或时钟源使计数器递增计数。通过如下步骤设置定时器以唤醒器件:

- 必须将 T1CON 寄存器的 TMR1ON 位置 1
- 必须将 PIE1 寄存器的 TMR1IE 位置 1
- 必须将 INTCON 寄存器的 PEIE 位置 1
- 必须将 T1CON 寄存器的 T1SYNC 位置 1
- 必须配置 T1CON 寄存器的 TMR1CS 位
- 必须配置 T1CON 寄存器的 T1OSCEN 位
- 必须配置 T1GCON 寄存器的 MR1GIE 位

器件将在上溢时被唤醒并执行下一条指令。如果将 INTCON 寄存器的 GIE 位置 1, 器件将调用中断服务程序 (0004h)。

## 12.9 CCP 捕捉 / 比较时基

工作在捕捉或比较模式下时, CCP 模块使用 TMR1H:TMR1L 寄存器对作为时基。

在捕捉模式下, 发生配置的事件时 TMR1H:TMR1L 寄存器对中的值被复制到 CCPR1H:CCPR1L 寄存器对中。

在比较模式下, 当 CCPR1H:CCPR1L 寄存器对中的值与 TMR1H:TMR1L 寄存器对中的值匹配时触发事件。该事件可以是特殊事件触发器。

更多信息, 请参见第 15.0 节“捕捉 / 比较 / PWM (CCP) 模块”。

## 12.10 CCP 特殊事件触发器

CCP 配置为触发特殊事件时, 触发器将 TMR1H:TMR1L 寄存器对清零。该特殊事件不会导致 Timer1 中断。仍然可以配置 CCP 模块配置以产生 CCP 中断。

在这种工作模式下, CCPR1H:CCPR1L 寄存器对变成了 Timer1 的周期寄存器。

Timer1 应该同步到  $F_{osc}/4$  以利用特殊事件触发器。Timer1 的异步操作会导致缺少特殊事件触发器。

如果对 TMR1H 或 TMR1L 的写操作与 CCP 的特殊事件触发操作同时发生, 则写操作具有优先权。

更多信息, 请参见第 9.2.5 节“特殊事件触发器”。

图 12-2: TIMER1 递增沿

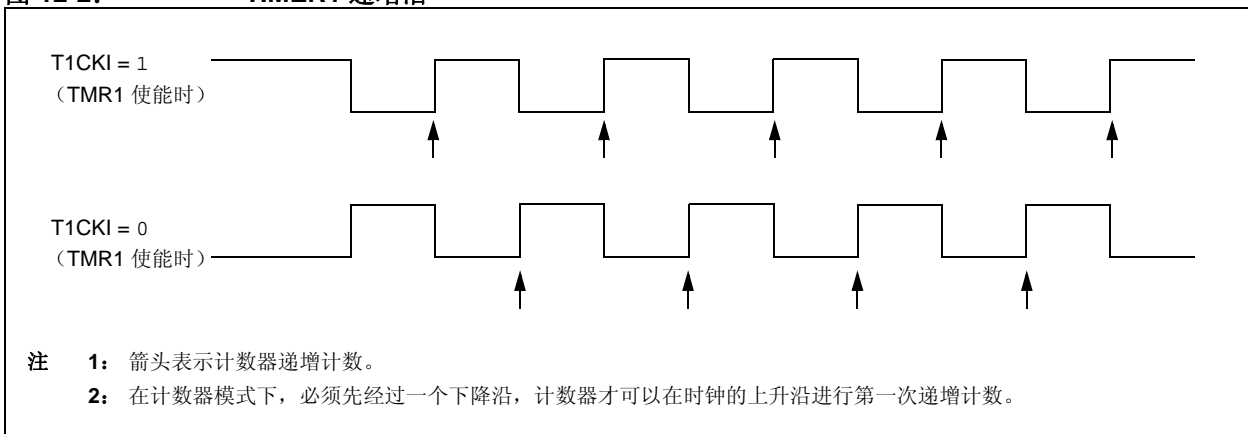


图 12-3: **TIMER1 门控使能模式**

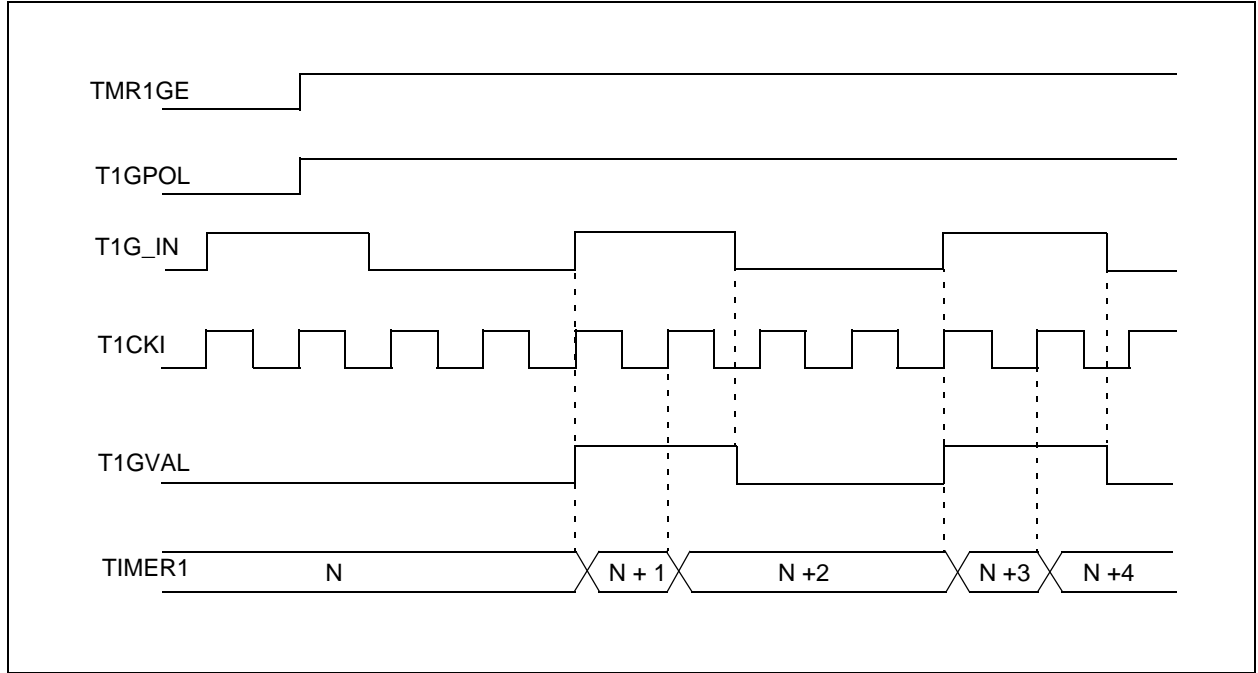
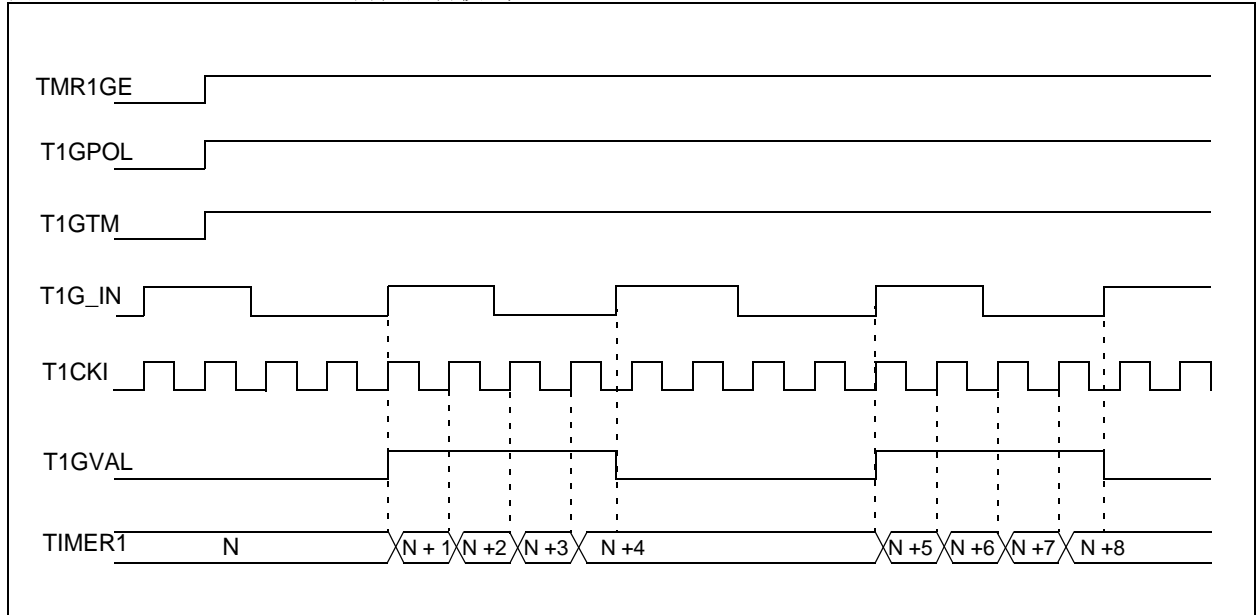


图 12-4: **TIMER1 门控翻转模式**



# PIC16F/LF722A/723A

图 12-5: TIMER1 门控单脉冲模式

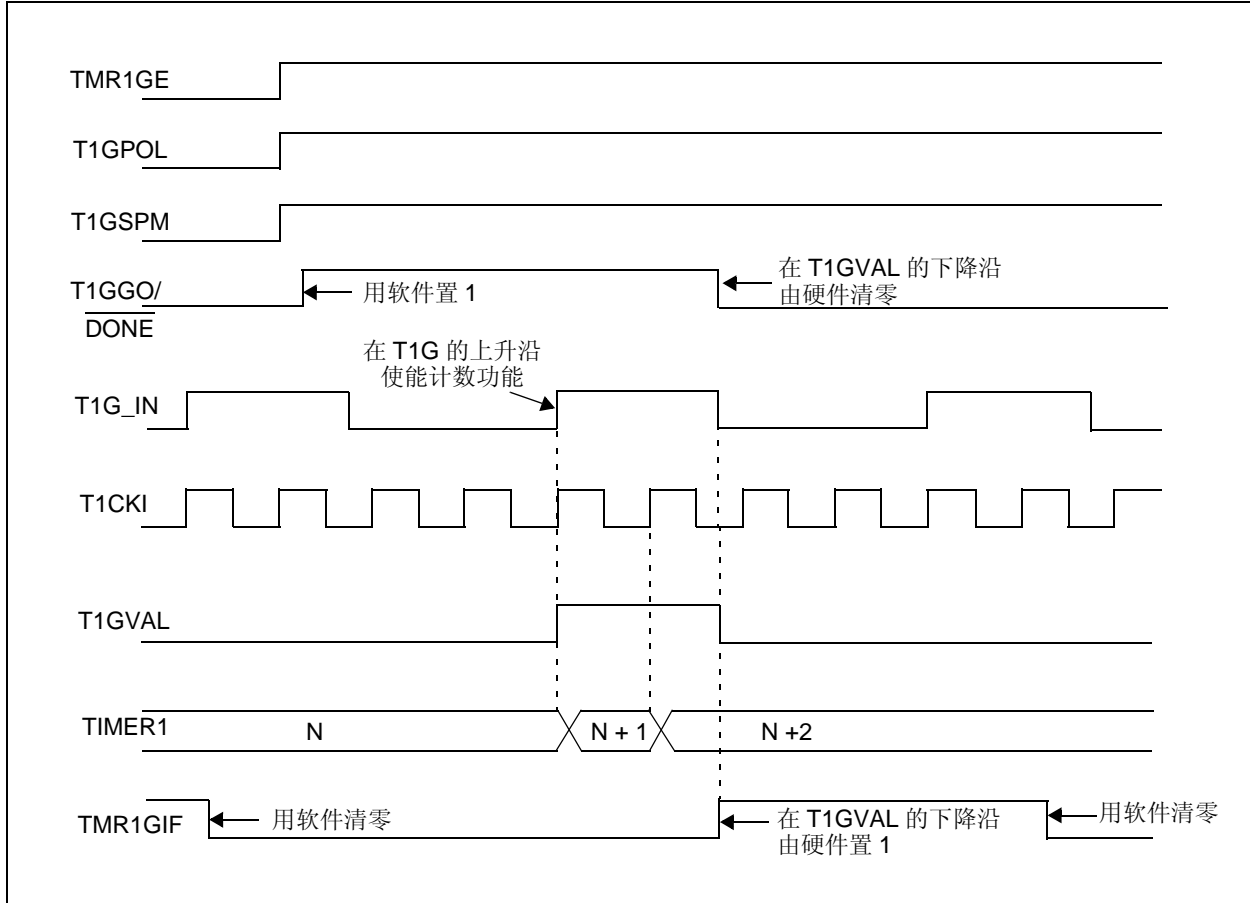
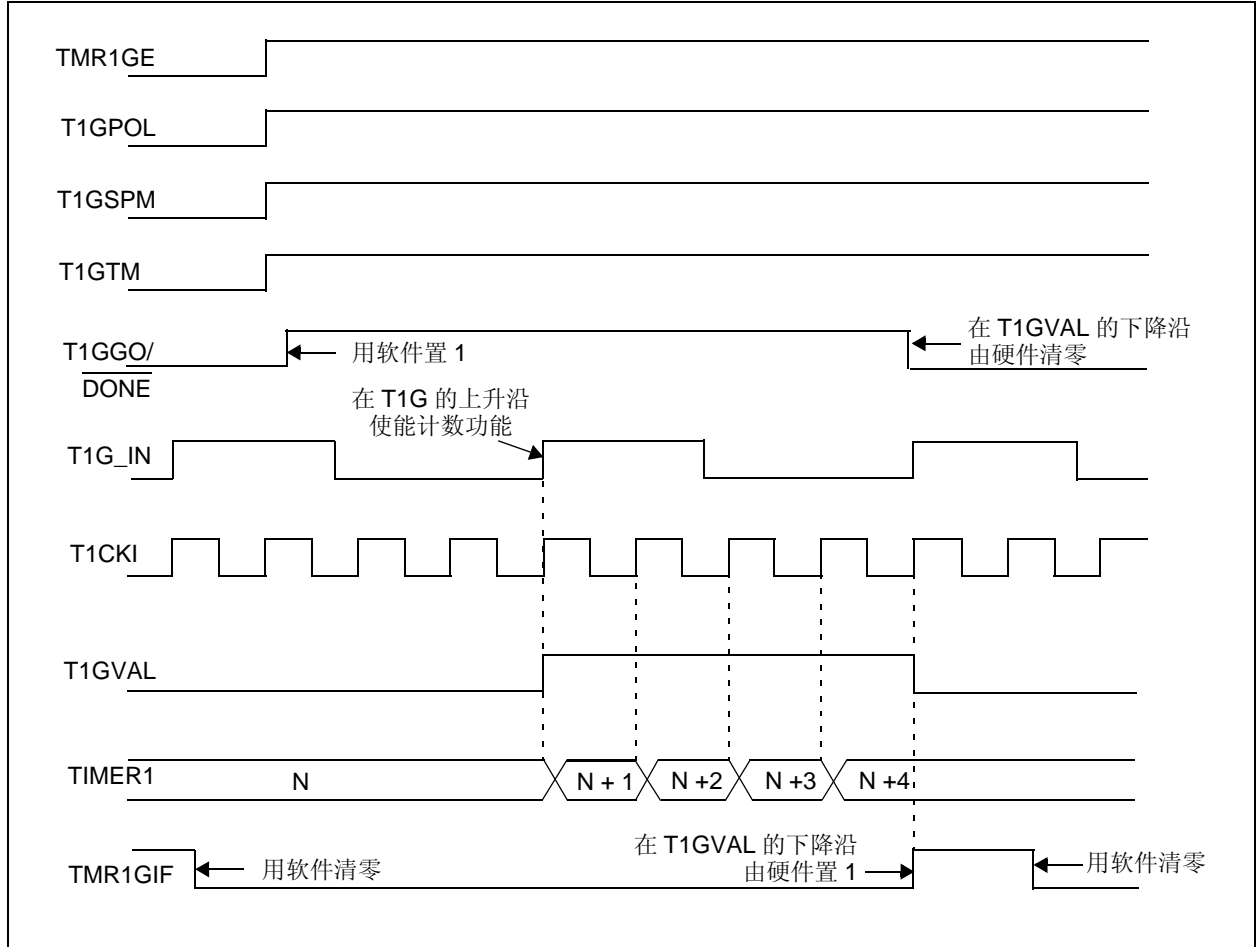


图 12-6: **TIMER1 门控单脉冲和翻转组合模式**



# PIC16F/LF722A/723A

## 12.11 Timer1 控制寄存器

Timer1 控制寄存器 (T1CON) 如寄存器 12-1 所示, 用于控制 Timer1 并选择 Timer1 模块的各种功能。

寄存器 12-1: T1CON: TIMER1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	—	TMR1ON
bit 7							bit 0

### 图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-6

**TMR1CS<1:0>:** Timer0 时钟源选择位

11 = Timer1 时钟源是电容传感振荡器 (CAPOSC)

10 = Timer1 时钟源是引脚或振荡器:

如果 **T1OSCEN = 0:**

来自 T1CKI 引脚的外部时钟 (上升沿)

如果 **T1OSCEN = 1:**

T1OSI/T1OSO 引脚上的晶体振荡器

01 = Timer1 时钟源为系统时钟 (Fosc)

00 = Timer1 时钟源为指令时钟 (Fosc/4)

bit 5-4

**T1CKPS<1:0>:** Timer1 输入时钟源预分频选择位

11 = 1:8 预分频值

10 = 1:4 预分频值

01 = 1:2 预分频值

00 = 1:1 预分频值

bit 3

**T1OSCEN:** LP 振荡器使能控制位

1 = 使能专用的 Timer1 振荡电路

0 = 禁止专用的 Timer1 振荡电路

bit 2

**$\overline{T1SYNC}$ :** Timer1 外部时钟输入同步控制位

**TMR1CS<1:0> = 1x**

1 = 不同步外部时钟输入

0 = 外部时钟输入与系统时钟同步 (Fosc)

**TMR1CS<1:0> = 0x**

忽略此位。当 **TMR1CS<1:0> = 1x** 时, Timer1 使用内部时钟。

bit 1

**未实现:** 读为 0

bit 0

**TMR1ON:** Timer1 启用位

1 = 使能 Timer1

0 = 停止 Timer1

清除 Timer1 门控信号的跳变



## 12.12 Timer1 门控寄存器

Timer1 门控寄存器 (T1GCON) 如寄存器 12-2 所示, 用于控制 Timer1 门控。

**寄存器 12-2: T1GCON: TIMER1 门控寄存器**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-x	R/W-0	R/W-0
TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/ DONE	T1GVAL	T1GSS1	T1GSS0
bit 7						bit 0	

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7      **TMR1GE:** Timer1 门控使能位  
 如果  $TMR1ON = 0$ :  
 忽略此位。  
 如果  $TMR1ON = 1$ :  
 1 = Timer1 计数由 Timer1 门控功能控制  
 0 = Timer1 计数与 Timer1 门控功能无关
- bit 6      **T1GPOL:** Timer1 门控极性位  
 1 = Timer1 门控信号高电平有效 (门控信号为高电平时 Timer1 计数)  
 0 = Timer1 门控信号低电平有效 (门控信号为低电平时 Timer1 计数)
- bit 5      **T1GTM:** Timer1 门控翻转模式  
 1 = 使能 Timer1 门控翻转模式  
 0 = 禁止 Timer1 门控翻转模式并清除翻转跳变  
 Timer1 门控信号的跳变在每个上升沿触发。
- bit 4      **T1GSPM:** Timer1 门控单脉冲模式位  
 1 = 使能 Timer1 门控单脉冲模式且该模式正在控制 Timer1 门控信号  
 0 = 禁止 Timer1 门控单脉冲模式
- bit 3      **T1GGO/DONE:** Timer1 门控单脉冲采集状态位  
 1 = Timer1 门控单脉冲采集已就绪, 正在等待边沿  
 0 = Timer1 门控单脉冲采集已完成或还未开始  
 当 T1GSPM 位清零时, 该位自动清零。
- bit 2      **T1GVAL:** Timer1 门控当前状态位  
 指示提供给 TMR1H:TMR1L 的 Timer1 门控信号的当前状态。  
 不受 Timer1 门控使能位 (TMR1GE) 的影响。
- bit 1-0    **T1GSS<1:0>:** Timer1 门控信号源选择位  
 00 = Timer1 门控引脚  
 01 = Timer0 上溢输出  
 10 = TMR2 与 PR2 输出匹配  
 11 = 看门狗定时器分频器上溢  
 如果 TMR1GE = 1, 不管 TMR1ON 的状态如何, 都将打开看门狗定时器振荡器

# PIC16F/LF722A/723A

表 12-6: 与 TIMER1 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	xxxx xxxx
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	—	TMR1ON	0000 00-0	uuuu uu-u
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/DONE	T1GVAL	T1GSS1	T1GSS0	0000 0x00	uuuu uxuu

图注: x = 未知, u = 不变, - = 未实现, 读为 0。Timer1 模块不使用阴影单元。

## 13.0 TIMER2 模块

Timer2 模块是具有以下功能的 8 位定时器：

- 8 位定时器寄存器（TMR2）
- 8 位周期寄存器（PR2）
- TMR2 与 PR2 匹配时中断
- 可用软件编程的预分频比（1:1、1:4 和 1:16）
- 可用软件编程的后分频比（1:1 至 1:16）

请参见图 13-1 中的 Timer2 框图。

### 13.1 Timer2 工作原理

到 Timer2 模块的时钟输入是系统指令时钟（Fosc/4）。时钟提供给 Timer2 预分频器，该预分频器有预分频比选项 1:1、1:4 和 1:16。然后，预分频器的输出将用来使 TMR2 寄存器递增。

TMR2 和 PR2 的值不断比较以确定其匹配的时间。TMR2 将从 00h 开始递增，直到与 PR2 中的值匹配为止。当匹配时，会发生以下两种情况：

- 在下一递增循环时，TMR2 将复位为 00h。
- Timer2 后分频器将递增。

然后，将 Timer2/PR2 比较器的匹配输出提供给 Timer2 后分频器。后分频器具有后分频比选项 1:1 到 1:16（包括 1:16）。Timer2 后分频器的输出用来将 PIR1 寄存器中的 TMR2IF 中断标志位置 1。

TMR2 和 PR2 寄存器都是可完全读写的。发生任何复位时，TMR2 寄存器都将设置为 00h，且 PR2 寄存器设置为 FFh。

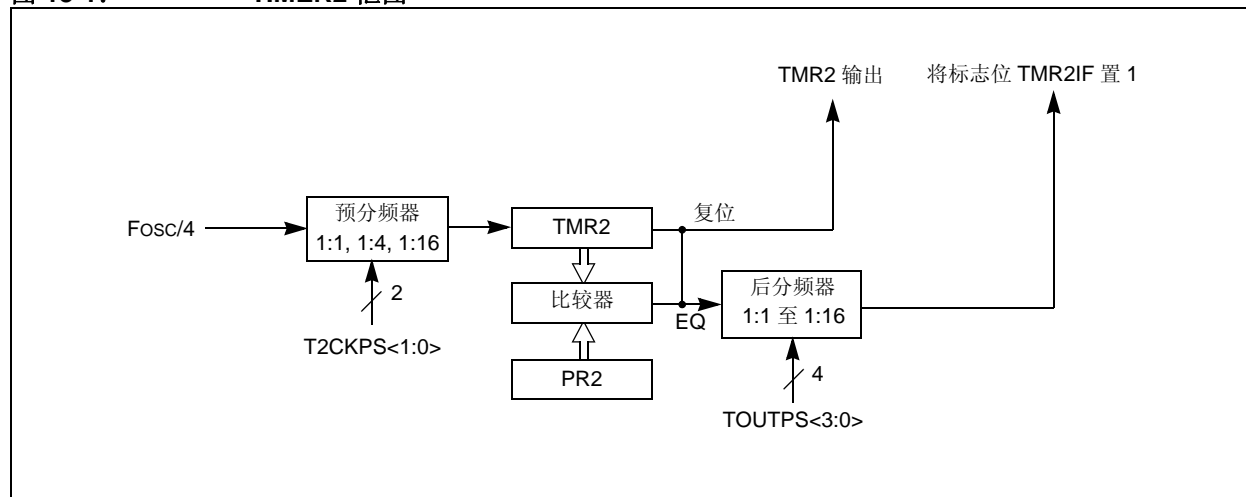
通过将 T2CON 寄存器中的 TMR2ON 位置 1 来打开 Timer2。通过将 TMR2ON 位清为 0 来关闭 Timer2。

Timer2 预分频器由 T2CON 寄存器中的 T2CKPS 位控制。Timer2 后分频器由 T2CON 寄存器中的 TOUTPS 位控制。在以下情况下，预分频器和后分频器计数器将清零：

- 发生写 TMR2 操作。
- 发生写 T2CON 操作。
- 发生任意器件复位（上电复位、 $\overline{\text{MCLR}}$  复位、看门狗定时器复位或欠压复位）。

**注：** 写 T2CON 时 TMR2 不会清零。

图 13-1: TIMER2 框图



# PIC16F/LF722A/723A

寄存器 13-1: **T2CON: TIMER2 控制寄存器**

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

- bit 7                      **未实现:** 读为 0
- bit 6-3                      **TOUTPS<3:0>:** Timer2 输出后分频比选择位
  - 0000 = 1:1 后分频比
  - 0001 = 1:2 后分频比
  - 0010 = 1:3 后分频比
  - 0011 = 1:4 后分频比
  - 0100 = 1:5 后分频比
  - 0101 = 1:6 后分频比
  - 0110 = 1:7 后分频比
  - 0111 = 1:8 后分频比
  - 1000 = 1:9 后分频比
  - 1001 = 1:10 后分频比
  - 1010 = 1:11 后分频比
  - 1011 = 1:12 后分频比
  - 1100 = 1:13 后分频比
  - 1101 = 1:14 后分频比
  - 1110 = 1:15 后分频比
  - 1111 = 1:16 后分频比
- bit 2                      **TMR2ON:** Timer2 使能位
  - 1 = 使能 Timer2
  - 0 = 关闭 Timer2
- bit 1-0                      **T2CKPS<1:0>:** Timer2 时钟预分频比选择位
  - 00 = 预分频值为 1
  - 01 = 预分频值为 4
  - 1x = 预分频值为 16

表 13-1: **与 TIMER2 相关寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注: x = 未知, u = 不变, - = 未实现, 读为 0。Timer2 模块不使用阴影单元。

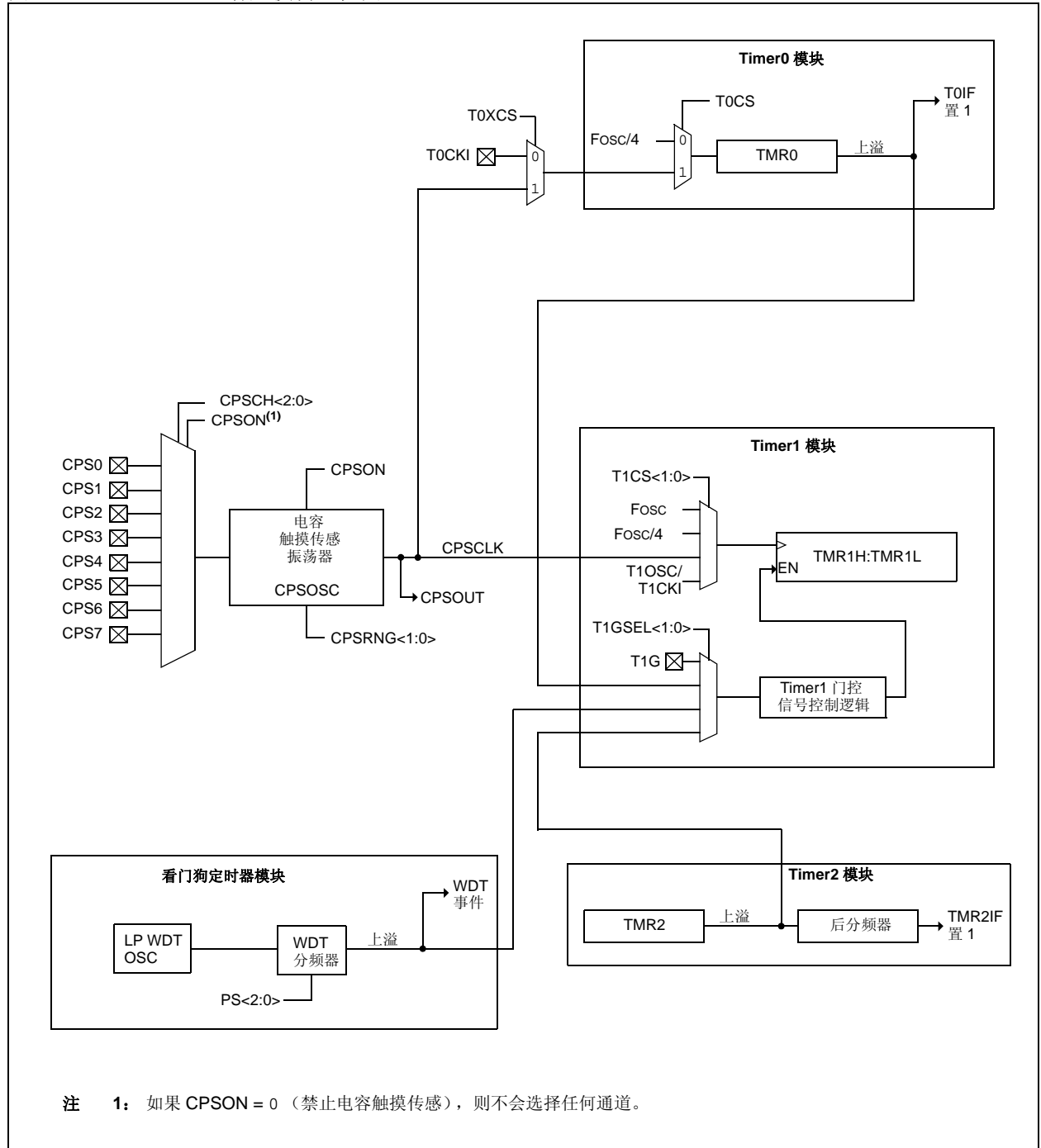
## 14.0 电容触摸传感模块

电容触摸传感模块允许不通过机械接口便可与最终用户交互。在典型应用中，电容触摸传感模块连接至印制电路板（PCB）上的一个焊盘，后者与最终用户电气隔离。当最终用户将手指置于 PCB 焊盘上时，就加入了一个容性负载，导致电容触摸传感模块的频率漂移。电容触摸

传感模块需要软件和至少一个定时器资源来确定频率变化。模块的主要功能包括：

- 监视多个输入的模拟多路开关
- 电容触摸传感振荡器
- 多个定时器资源
- 软件控制
- 在休眠期间工作

图 14-1: 电容触摸传感框图



## 14.1 模拟多路开关

电容触摸传感模块最多监视 16 路输入。电容触摸传感输入定义为 CPS<15:0>。要确定是否发生了频率变化，用户必须：

- 通过将 CPSCON1 寄存器的 CPSCH<3:0> 位置 1 来选择合适的 CPS 引脚
- 将相应的 ANSEL 位置 1
- 将相应的 TRIS 位置 1
- 运行软件算法

模块使能时选择 CPSx 引脚会导致电容触摸传感振荡信号出现在 CPSx 引脚上。如果未将相应的 ANSEL 和 TRIS 位置 1，会导致电容触摸传感振荡器停止，最终导致读取到的频率无效。

## 14.2 电容触摸传感振荡器

电容触摸传感振荡器的输出由恒定的拉电流和恒定的灌电流组成，以产生三角波。CPSCON0 寄存器的 CPSOUT 位显示电容触摸传感振荡器的状态，即它是灌电流还是拉电流。振荡器用来驱动容性负载（单个 PCB 焊盘），同时作为 Timer0 或者 Timer1 的时钟源。振荡器有三种不同的电流设置，由 CPSCON0 寄存器的 CPSRNG<1:0> 定义。振荡器的不同电流设置有两种用途：

- 使固定时基下的定时器的计数个数最大化
- 在频率变化时，最大化定时器的计数差值

## 14.3 定时器资源

要测量电容触摸传感振荡器的频率变化，需要固定时基。在固定时基周期内，可使用电容触摸传感振荡器为 Timer0 或 Timer1 提供时钟。电容触摸传感振荡器的频率等于定时器计数值除以固定时基周期。

## 14.4 固定时基

要测量电容触摸传感振荡器的频率，需要固定时基。任何定时器资源或软件循环都能用来建立固定时基。可由最终用户决定以何种方式产生固定时基。

**注：** 固定时基不能由将电容触摸传感振荡器用作时钟源的定时器资源产生。

### 14.4.1 TIMER0

要选择 Timer0 作为电容触摸传感模块的定时器资源：

- 将 CPSCON0 寄存器的 T0XCS 位置 1。
- 将 OPTION 寄存器的 T0CS 位清零。

当选择 Timer0 作为定时器资源时，电容触摸传感振荡器将成为 Timer0 的时钟源。其他信息，请参见第 11.0 节“Timer0 模块”。

### 14.4.2 TIMER1

要选择 Timer1 作为电容触摸传感模块的定时器资源，请将 T1CON 寄存器的 TMR1CS<1:0> 设置为 11。选择 Timer1 作为定时器资源时，电容触摸传感振荡器将成为 Timer1 的时钟源。因为 Timer1 模块具有门控功能，使用下列任一溢出标志可以简化用于频率测量的时基的构建：

- Timer0 上溢标志
- Timer2 上溢标志
- WDT 上溢标志

建议将 Timer0 溢出标志与 Timer1 门控的翻转模式结合使用，产生电容触摸传感模块的软件部分所需的固定时基。其他信息，请参见第 12.0 节“带门控的 Timer1 模块”。

表 14-1: TIMER1 使能功能

TMR1ON	TMR1GE	Timer1 工作状态
0	0	关闭
0	1	关闭
1	0	开启
1	1	通过输入使能计数

## 14.5 软件控制

要确定电容触摸传感振荡器的频率变化，需要电容触摸传感模块的软件部分。这可以通过以下步骤实现：

- 设置固定时基来获取 Timer0 或 Timer1 上的计数
- 设定电容触摸传感振荡器的标称频率
- 设定由于额外容性负载，电容触摸传感振荡器降低后的频率
- 设置频率阈值

### 14.5.1 标称频率（无容性负载）

要确定电容触摸传感振荡器的标称频率：

- 移除选定 CPSx 引脚上的额外容性负载
- 在固定时基开始时，清除定时器资源
- 在固定时基结束时，保存定时器资源中的值

定时器资源的值等于电容触摸传感振荡器在给定时基内的振荡次数。电容触摸传感振荡器的频率等于定时器计数值除以固定时基周期。

### 14.5.2 降低后的频率（额外的容性负载）

额外的容性负载会导致电容触摸传感振荡器的频率降低。要确定电容触摸传感振荡器降低后的频率：

- 在选定 CPSx 引脚上添加典型容性负载
- 使用测量标称频率时的固定时基
- 在固定时基开始时，清除定时器资源
- 在固定时基结束时，保存定时器资源中的值

定时器资源的值等于有额外容性负载的电容触摸传感振荡器的振荡次数。电容触摸传感振荡器的频率等于定时器计数值除以固定时基周期。此频率应该小于标称频率测量时获得的值。

### 14.5.3 频率阈值

频率阈值应置于电容触摸传感振荡器的标称频率和降低后的频率之间。更多关于电容触摸传感模块所需的软件的详细信息，请参见应用笔记 AN1103 《电容触摸传感的软件处理》（DS01103A\_CN）。

**注：** 如需常规电容触摸传感的更多信息，请参见应用笔记：

- AN1101, 《电容触摸传感简介》（DS01101A\_CN）
- AN1102, 《电容触摸传感布板和物理设计指南》（DS01102A\_CN）

## 14.6 休眠期间的工作

只要模块使能，电容触摸传感振荡器便可持续运行，即使器件处于休眠状态也是如此。为了让软件能够判断是否发生了频率变化，器件必须被唤醒。然而，在定时器资源采集计数时，不必唤醒器件。可通过使用看门狗定时器的上溢标志门控 Timer1 的方法来获得 Timer1 的计数值。这可以通过以下步骤实现：

1. 配置看门狗超时上溢作为 Timer1 的门控信号源  
T1GSS<1:0> = 11。
2. 通过将 T1GCON 寄存器的 T1GTM 位置 1 将 Timer1 门控设置为翻转模式。
3. 将 T1GCON 寄存器的 TMR1GE 位置 1。
4. 将 T1CON 寄存器的 TMR1ON 位置 1。
5. 通过正确的电流设置和引脚选择使能电容触摸传感模块。
6. 清除 Timer1。
7. 将器件置于休眠模式。
8. WDT 第一次上溢时，电容触摸传感振荡器将开始递增 Timer1。然后将器件置于休眠模式。
9. WDT 第二次上溢时，Timer1 将停止递增。然后运行软件程序以确定频率是否已发生变化。

其他信息，请参见第 12.0 节“带门控的 Timer1 模块”。

- |  |
|--|
| <p><b>注 1:</b> 当使用 WDT 设置 Timer1 上的间隔时，任何其他提前唤醒器件的资源将导致 WDT 上溢延迟，影响通过 Timer1 捕捉的值。</p> <p><b>2:</b> Timer0 在休眠期间不能工作，因此在器件休眠时不能用于电容触摸传感测量。</p> |
|--|



## 寄存器 14-1: CPSCON0: 电容触摸传感控制寄存器 0

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R-0	R/W-0
CPSON	—	—	—	CPSRNG1	CPSRNG0	CPSOUT	T0XCS
bit 7						bit 0	

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

- bit 7            **CPSON:** 电容触摸传感模块使能位  
 1 = 电容触摸传感模块正在工作  
 0 = 电容触摸传感模块关闭且不耗费任何工作电流
- bit 6-4            **未实现:** 读为 0
- bit 3-2            **CPSRNG<1:0>:** 电容触摸传感振荡器范围位  
 00 = 振荡器关闭。  
 01 = 振荡器处于低量程。充电 / 放电电流标称值为 0.1  $\mu$ A。  
 10 = 振荡器处于中量程。充电 / 放电电流标称值为 1.2  $\mu$ A。  
 11 = 振荡器处于高量程。充电 / 放电电流标称值为 18  $\mu$ A。
- bit 1            **CPSOUT:** 电容触摸传感振荡器状态位  
 1 = 振荡器在拉电流 (流出引脚的电流)  
 0 = 振荡器在灌电流 (流入引脚的电流)
- bit 0            **T0XCS:** Timer0 外部时钟源选择位  
 如果 T0CS = 1  
 T0XCS 位控制内核 /Timer0 模块外部的哪个时钟作为 Timer0 的时钟源:  
 1 = Timer0 时钟源是电容触摸传感振荡器  
 0 = Timer0 时钟源是 T0CKI 引脚  
 如果 T0CS = 0  
 Timer0 时钟源由内核 /Timer0 模块控制, 为 Fosc/4。

# PIC16F/LF722A/723A

寄存器 14-2: CPSCON1: 电容触摸传感控制寄存器 1

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	CPSCH2	CPSCH1	CPSCH0
bit 7					bit 0		

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

bit 7-3              **未实现:** 读为 0  
 bit 2-0              **CPSCH<2:0>:** 电容触摸传感通道选择位  
 如果 **CPSON = 0:**  
                         忽略这些位。没有选择任何通道。  
 如果 **CPSON = 1:**  
                         0000 = 通道 0, (CPS0)  
                         0001 = 通道 1, (CPS1)  
                         0010 = 通道 2, (CPS2)  
                         0011 = 通道 3, (CPS3)  
                         0100 = 通道 4, (CPS4)  
                         0101 = 通道 5, (CPS5)  
                         0110 = 通道 6, (CPS6)  
                         0111 = 通道 7, (CPS7)

表 14-2: 与电容触摸传感相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ANSELA	—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	--11 1111	--11 1111
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	—	TMR1ON	0000 00-0	0000 00-0
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111

图注:      - = 未实现单元, 读为 0, u = 不变, x = 未知。电容触摸传感模块不使用阴影单元。

## 15.0 捕捉 / 比较 / PWM (CCP) 模块

捕捉 / 比较 / PWM 模块是允许用户定时和控制不同事件的外设。在捕捉模式下，该外设能对事件的持续时间计时。比较模式允许用户在达到预先设定的定时时间后触发一个外部事件。PWM 模式可产生频率和占空比都可变化的脉宽调制信号。

该模块所用到的定时器资源如表 15-1 所示。

关于 CCP 模块的更多信息，请参见应用笔记 AN594，“Using the CCP Modules” (DS00594)。

表 15-1: CCP 模式 —— 所需的定时器资源

CCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

表 15-2: 两个 CCP 模块之间的交互

CCP1 模式	CCP2 模式	交互
捕捉	捕捉	TMR1 时基相同
捕捉	比较	TMR1 时基相同 (1, 2)
比较	比较	TMR1 时基相同 (1, 2)
PWM	PWM	这两个 PWM 将有相同的频率和更新速度 (TMR2 中断)。上升沿将对齐。
PWM	捕捉	无
PWM	比较	无

注 1: 如果将 CCP2 配置为特殊事件触发器，CCP1 将清除 Timer1，并影响从 CCP2 引脚上捕捉的值。

注 2: 如果 CCP1 处于捕捉模式下且 CCP2 被配置为特殊事件触发器，CCP2 将清除 Timer1，并影响从 CCP1 引脚上捕捉的值。

注: 本文档中的 CCPRx 和 CCPx 分别指代 CCPR1 或 CCPR2 和 CCP1 或 CCP2。

# PIC16F/LF722A/723A

## 寄存器 15-1: CCPxCON: CCPx 控制寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	DCxB1	DCxB0	CCPxM3	CCPxM2	CCPxM1	CCPxM0
bit 7							bit 0

### 图注:

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

bit 7-6              **未实现:** 读为 0

bit 5-4              **DCxB<1:0>:** PWM 占空比最低有效位

捕捉模式:

未使用

比较模式:

未使用

PWM 模式:

这些位是 PWM 占空比的低 2 位。高 8 位在 CCPRxL 中。

bit 3-0              **CCPxM<3:0>:** CCP 模式选择位

0000 = 关闭捕捉 / 比较 / PWM (复位 CCP 模块)

0001 = 未使用 (保留)

0010 = 比较模式: 匹配时输出电平翻转 (将 PIRx 寄存器的 CCPxIF 位置 1)

0011 = 未使用 (保留)

0100 = 捕捉模式: 在每个下降沿捕捉一次

0101 = 捕捉模式: 在每个上升沿捕捉一次

0110 = 捕捉模式: 每 4 个上升沿捕捉一次

0111 = 捕捉模式: 每 16 个上升沿捕捉一次

1000 = 比较模式: 当所比较的值匹配时将输出置为高电平 (将 PIRx 寄存器的 CCPxIF 位置 1)

1001 = 比较模式: 当所比较的值匹配时将输出置为低电平 (将 PIRx 寄存器的 CCPxIF 位置 1)

1010 = 比较模式: 当所比较的值匹配时产生软件中断 (将 PIRx 寄存器的 CCPxIF 位置 1, CCPx 引脚不受影响)

1011 = 比较模式: 触发特殊事件 (如果使能了 ADC 模块, 就将 PIRx 寄存器的 CCPxIF 位置 1、复位 TMR1 和启动 A/D 转换<sup>(1)</sup>。CCPx 引脚不受影响。)

11xx = PWM 模式

注 1: 只可通过 CCP2 引脚实现 A/D 转换启动功能。

## 15.1 捕捉模式

在捕捉模式下，CCPx 引脚上发生事件时，CCPRxH:CCPRxL 捕捉 TMR1 寄存器的 16 位值。这些事件被定义为以下四种之一，并由 CCPxCON 寄存器中的 CCPxM<3:0> 位配置：

- 每个下降沿
- 每个上升沿
- 每 4 个上升沿
- 每 16 个上升沿

当捕捉发生时，PIRx 寄存器的中断请求标志位 CCPxIF 置 1。必须用软件将该中断标志清零。如果在读取 CCPRxH、CCPRxL 寄存器对中的值之前发生了另一次捕捉，那么之前捕捉的值将会被新值覆盖（见图 15-1）。

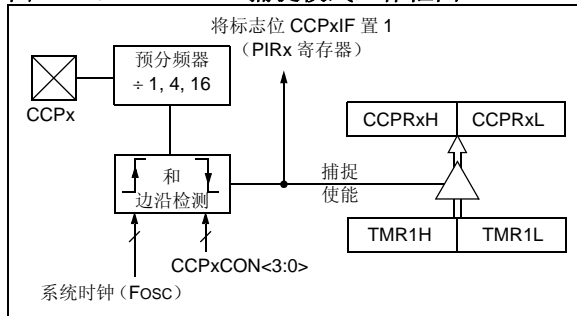
### 15.1.1 CCPx 引脚配置

在捕捉模式下，应通过将相应的 TRIS 控制位置 1 把 CCPx 引脚配置为输入引脚。

RC1 或 RB3 均可选择作为 CCP2 引脚。更多信息，请参见第 6.1 节“备用引脚功能”。

**注：** 如果将 CCPx 引脚配置为输出引脚，对该端口的写操作可能引发一次捕捉事件。

图 15-1: 捕捉模式工作框图



### 15.1.2 TIMER1 模式选择

欲使 CCP 模块使用捕捉功能，Timer1 必须工作在定时器模式或同步计数器模式下。在异步计数器模式下或当 Timer1 由 Fosc 提供时钟时，可能无法进行捕捉操作。

### 15.1.3 软件中断

当捕捉模式改变时，可能会产生错误捕捉中断。用户应该保持 PIEx 寄存器中的 CCPxIE 中断允许位为零以避免产生错误中断。而且应该在工作模式发生任何改变之后清零 PIRx 寄存器中的 CCPxIF 中断标志位。

**注：** 在捕捉模式下，不应使用系统时钟（Fosc）作为 Timer1 的时钟源。欲使捕捉模式能够识别 CCPx 引脚上的触发事件，Timer1 的时钟必须来自指令时钟（Fosc/4）或外部时钟源。

### 15.1.4 CCP 预分频器

有 4 种预分频器设置，由 CCPxCON 寄存器中的 CCPxM<3:0> 位指定。每当 CCP 模块被关闭或者没有处于捕捉模式时，预分频器计数器就会被清零。任何复位都将清零预分频器计数器。

从一个捕捉预分频比切换到另一个捕捉预分频比不会将预分频器清零，但可能会产生错误中断。要避免出现这种不想要的操作，应在改变预分频比之前通过清零 CCPxCON 寄存器来关闭模块（见例 15-1）。

#### 例 15-1: 改变捕捉预分频比

```
BANKSEL CCP1CON    ;Set Bank bits to point
                    ;to CCP1CON
CLRWF  CCP1CON     ;Turn CCP module off
MOVLW  NEW_CAPT_PS;Load the W reg with
                    ; the new prescaler
MOVWF  CCP1CON     ; move value and CCP ON
```

### 15.1.5 休眠期间的捕捉

捕捉模式依靠 Timer1 模块才能正确工作。可选用两种方式在捕捉模式下驱动 Timer1 模块：由指令时钟（Fosc/4）驱动或由外部时钟源驱动。

Timer1 由 Fosc/4 提供时钟时，则 Timer1 在休眠期间不进行递增操作。当器件从休眠模式唤醒时，Timer1 将从其之前状态继续工作。

Timer1 由外部时钟源提供时钟时，捕捉模式以第 15.1 节“捕捉模式”中规定的方式工作。

# PIC16F/LF722A/723A

表 15-3: 与捕捉相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
CCPRxL	捕捉 / 比较 / PWM 寄存器 X 的低字节								xxxx xxxx	uuuu uuuu
CCPRxH	捕捉 / 比较 / PWM 寄存器 X 的高字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	---- --0
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	---- --0
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	—	TMR1ON	0000 00-0	uuuu uu-u
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/DONE	T1GVAL	T1GSS1	T1GSS0	0000 0x00	0000 0x00
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: — = 未实现单元, 读为 0, u = 不变, x = 未知。捕捉模式不使用阴影单元。

## 15.2 比较模式

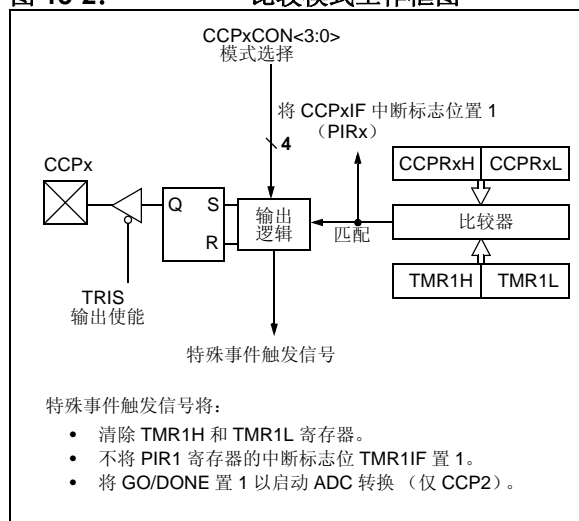
在比较模式下，CCPRx 寄存器的 16 位值不断与 TMR1 寄存器对的 16 位值进行比较。发生匹配时，CCPx 模块可能执行以下操作：

- 翻转 CCPx 的输出电平
- CCPx 输出高电平
- CCPx 输出低电平
- 产生特殊事件触发信号
- 产生软件中断

引脚的动作由 CCPxCON 寄存器的 CCPxM<3:0> 控制位的值决定。

所有比较模式都可以产生中断。

图 15-2: 比较模式工作框图



### 15.2.1 CCPx 引脚配置

用户必须通过清零相应的 TRIS 位将 CCPx 引脚配置为输出引脚。

RC1 或 RB3 均可选择作为 CCP2 引脚。更多信息，请参见第 6.1 节“备用引脚功能”。

**注：** 清零 CCPxCON 寄存器会将 CCPx 比较输出锁存器强制为默认的低电平状态。这不是端口 I/O 数据锁存器。

### 15.2.2 TIMER1 模式选择

在比较模式下，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

**注：** 在比较模式下，不应使用系统时钟 (Fosc) 作为 Timer1 的时钟源。欲使 TMR1 寄存器与 CCPx 寄存器的比较操作发生，Timer1 的时钟必须来自指令时钟 (Fosc/4) 或外部时钟源。

### 15.2.3 软件中断模式

当选择了软件中断模式 (CCPxM<3:0> = 1010) 时，将 PIRx 寄存器的 CCPxIF 位置 1，并且 CCPx 模块不会有效控制 CCPx 引脚（见 CCPxCON 寄存器）。

### 15.2.4 特殊事件触发信号

当选择了特殊事件触发模式 (CCPxM<3:0> = 1011) 时，CCPx 模块将执行如下操作：

- 复位 Timer1
- 如果使能了 ADC，将启动 ADC 转换（仅 CCP2）

在此模式下，CCPx 模块不会有效控制 CCPx 引脚（见 CCPxCON 寄存器）。

当 TMR1H 和 TMR1L 寄存器对与 CCPRxH 和 CCPRxL 寄存器对匹配时，CCP 会立即输出特殊事件触发信号。TMR1H 和 TMR1L 寄存器对将在 Timer1 时钟的下一个上升沿复位。这使得 CCPRxH 和 CCPRxL 寄存器对实际上成为 Timer1 的 16 位可编程周期寄存器。

- 注 1：** 来自 CCP 模块的特殊事件触发信号不会将 PIR1 寄存器的中断标志位 TMR1IF 置 1。
- 注 2：** 在产生特殊事件触发信号的时钟边沿和产生 Timer1 复位的时钟边沿之间改变 CCPRxH 和 CCPRxL 寄存器对的内容可清除匹配条件，从而阻止复位发生。

### 15.2.5 休眠期间的比较

比较模式依靠系统时钟 (Fosc) 才能正确工作。由于 Fosc 在休眠模式下被关闭，所以比较模式在休眠期间无法正常工作。

# PIC16F/LF722A/723A

表 15-4: 与比较相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ADCON0	—	—	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON	--00 0000	--00 0000
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
CCPRxL	捕捉 / 比较 / PWM 寄存器 X 低字节								xxxx xxxx	uuuu uuuu
CCPRxH	捕捉 / 比较 / PWM 寄存器 X 高字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	—	—	—	—	—	—	—	CCP2IE	---- ---0	---- ---0
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	—	—	—	—	—	—	—	CCP2IF	---- ---0	---- ---0
T1CON	TMR1CS1	TMR1CS0	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	—	TMR1ON	0000 00-0	uuuu uu-u
T1GCON	TMR1GE	T1GPOL	T1GTM	T1GSPM	T1GGO/DONE	T1GVAL	T1GSS1	T1GSS0	0000 0x00	0000 0x00
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: — = 未实现单元, 读为 0, u = 不变, x = 未知。比较模式不使用阴影单元。



## 15.3 PWM 模式

PWM 模式在 CCPx 引脚上产生脉宽调制信号。占空比、周期和分辨率由以下寄存器决定：

- PR2
- T2CON
- CCPRxL
- CCPxCON

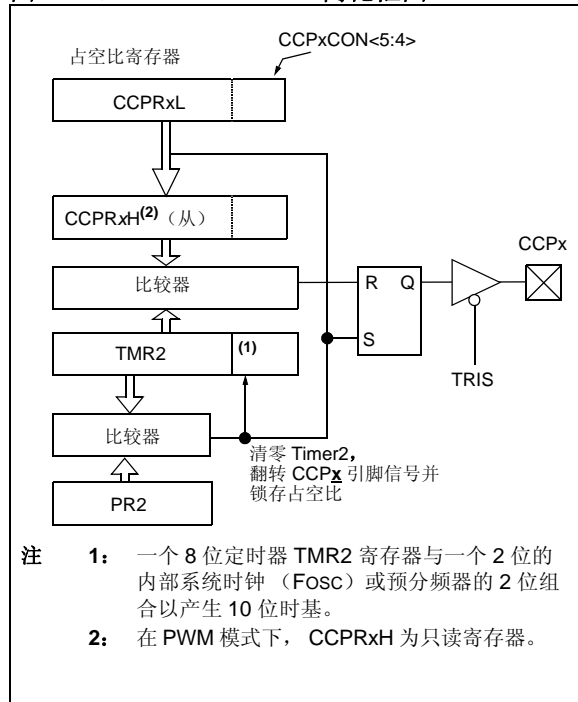
在脉宽调制 (PWM) 模式下, CCP 模块会在 CCPx 引脚上产生高达 10 位分辨率的脉宽调制 (PWM) 信号。

图 15-3 给出了 PWM 工作模式的简化框图。

图 15-4 给出了 PWM 信号的典型波形。

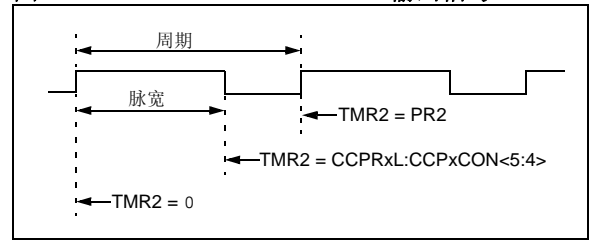
关于如何设置 CCP 模块以进入 PWM 工作模式的分步过程, 请参见第 15.3.8 节“设置 PWM 工作模式”。

图 15-3: PWM 简化框图



PWM 输出 (图 15-4) 具有时基 (周期) 且保持高电平一段时间 (占空比)。

图 15-4: CCP PWM 输出信号



### 15.3.1 CCPX 引脚配置

在 PWM 模式下, CCPx 引脚可复用为端口数据锁存器。用户必须通过清零相应的 TRIS 位将 CCPx 引脚配置为输出引脚。

RC1 或 RB3 均可选择作为 CCP2 引脚。更多信息, 请参见第 6.1 节“备用引脚功能”。

**注:** 清除 CCPxCON 寄存器将放弃 CCPx 对 CCPx 引脚的控制。

# PIC16F/LF722A/723A

## 15.3.2 PWM 周期

PWM 周期由 Timer2 的 PR2 寄存器指定。使用公式 15-1 中的公式可以计算 PWM 周期。

### 公式 15-1: PWM 周期

$$PWM \text{ 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot TMR2 \text{ 预分频值}$$

注:  $T_{osc} = 1/F_{osc}$

当 TMR2 等于 PR2 时，在下一个递增计数周期中将发生以下三个事件：

- TMR2 清零
- CCPx 引脚置 1。（例外情况：如果 PWM 占空比 = 0%，引脚将不会置 1。）
- PWM 占空比从 CCPRxL 锁存到 CCPRxH。

注: Timer2 后分频器（见第 13.1 节“Timer2 工作原理”）不用于确定 PWM 频率。

## 15.3.3 PWM 占空比

可通过将一个 10 位值写入以下多个寄存器来指定 PWM 占空比：CCPRxL 寄存器和 CCPxCON 寄存器中的 DCxB<1:0> 位。CCPRxL 保存高 8 位，而 CCPxCON 寄存器中的 DCxB<1:0> 位保存低 2 位。可以在任何时候写入 CCPRxL 寄存器和 CCPxCON 寄存器中的 DCxB<1:0> 位。直到周期结束（即 PRx 和 TMRx 寄存器之间发生匹配）后，占空比的值才被锁存到 CCPRxH 中。在 PWM 模式下，CCPRxH 为只读寄存器。

公式 15-2 用于计算 PWM 脉冲宽度。

公式 15-3 用于计算 PWM 占空比。

### 公式 15-2: 脉冲宽度

$$脉冲宽度 = (CCPRxL:CCPxCON<5:4>) \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

注:  $T_{osc} = 1/F_{osc}$

### 公式 15-3: 占空比

$$占空比 = \frac{(CCPRxL:CCPxCON<5:4>)}{4(PR2 + 1)}$$

CCPRxH 寄存器和一个 2 位的内部锁存器用于为 PWM 占空比提供双重缓冲。这种双重缓冲极其重要，可以避免在 PWM 工作过程中产生毛刺。

一个 8 位定时器 TMR2 寄存器与一个 2 位的内部系统时钟（Fosc）或预分频器的 2 位组合以产生 10 位时基。如果将 Timer2 预分频比设置为 1:1，则使用系统时钟。

当 10 位时基的值与 CCPRxH 和 2 位锁存器的值匹配时，会使 CCPx 引脚输出低电平（见图 15-3）。

## 15.3.4 PWM 分辨率

分辨率决定给定周期内的可用占空比数。例如，10 位分辨率将产生 1024 个离散的占空比，而 8 位分辨率将产生 256 个离散的占空比。

当 PR2 为 255 时，PWM 的最大分辨率为 10 位。如公式 15-4 所示，分辨率是 PR2 寄存器值的函数。

### 公式 15-4: PWM 分辨率

$$\text{分辨率} = \frac{\log[4(PR2 + 1)]}{\log(2)} \text{ 位}$$

注：如果脉宽值大于周期值，则指定的 PWM 引脚电平将保持不变。

表 15-5: PWM 频率和分辨率示例 (Fosc = 20 MHz)

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频值 (1、4 或 16)	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最高分辨率 (位)	10	10	10	8	7	6.6

表 15-6: PWM 频率和分辨率示例 (Fosc = 8 MHz)

PWM 频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92 kHz	153.85 kHz	200.0 kHz
定时器预分频值 (1、4 或 16)	16	4	1	1	1	1
PR2 值	0x65	0x65	0x65	0x19	0x0C	0x09
最高分辨率 (位)	8	8	8	6	5	5

## 15.3.5 休眠模式下的工作

在休眠模式下，TMR2 寄存器将不会递增，并且模块的状态将保持不变。如果 CCPx 引脚有输出，它将继续保持该输出值不变。当器件被唤醒时，TMR2 将以之前的状态继续工作。

## 15.3.6 系统时钟频率的改变

PWM 频率是由系统时钟频率 (Fosc) 产生的。系统时钟频率发生任何变化都会使 PWM 频率发生变化。其他详细信息，请参见第 7.0 节“振荡器模块”。

## 15.3.7 复位的影响

任何复位都会将所有端口强制为输入模式，并强制 CCP 寄存器进入复位状态。

## 15.3.8 设置 PWM 工作模式

当配置 CCP 模块使之进入 PWM 工作模式时应遵循以下步骤：

1. 通过将相应的 TRIS 位置 1 禁止 PWM 引脚 (CCPx) 输出驱动器。
2. 将 PWM 周期值装入 PR2 寄存器。
3. 通过将合适的值装入 CCPxCON 寄存器来配置 CCP 模块使之工作于 PWM 模式。
4. 将 PWM 占空比值装入 CCPxL 寄存器和 CCPxCON 寄存器的 DCxBx 位。
5. 配置并启动 Timer2:
  - 清零 PIR1 寄存器的 TMR2IF 中断标志位。请参见下面的“注”。
  - 使用 Timer2 预分频值配置 T2CON 寄存器的 T2CKPS 位。
  - 通过将 T2CON 寄存器的 TMR2ON 位置 1 来使能 Timer2。
6. 使能 PWM 输出引脚:
  - 等待 Timer2 上溢并且 PIR1 寄存器的 TMR2IF 位置 1。请参见下面的“注”。
  - 通过将相应的 TRIS 位清零使能 PWM 引脚 (CCPx) 输出驱动器。

注：为了在第一个 PWM 输出中发送完整的占空比和周期，设置过程必须包括上述步骤。如果不要要求在第一个输出中发送完整的 PWM 信号，那么可忽略第 6 步。

# PIC16F/LF722A/723A

表 15-7: 与 PWM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ANSELB	—	—	ANSB5	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
CCP1CON	—	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
CCPRxL	捕捉 / 比较 / PWM 寄存器 X 的低字节								xxxx xxxx	uuuu uuuu
CCPRxH	捕捉 / 比较 / PWM 寄存器 X 的高字节								xxxx xxxx	uuuu uuuu
PR2	Timer2 周期寄存器								1111 1111	1111 1111
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TMR2	Timer2 模块寄存器								0000 0000	0000 0000
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: — = 未实现单元, 读为 0, u = 不变, x = 未知。PWM 模式不使用阴影单元。

## 16.0 可寻址通用同步异步收发器 (AUSART)

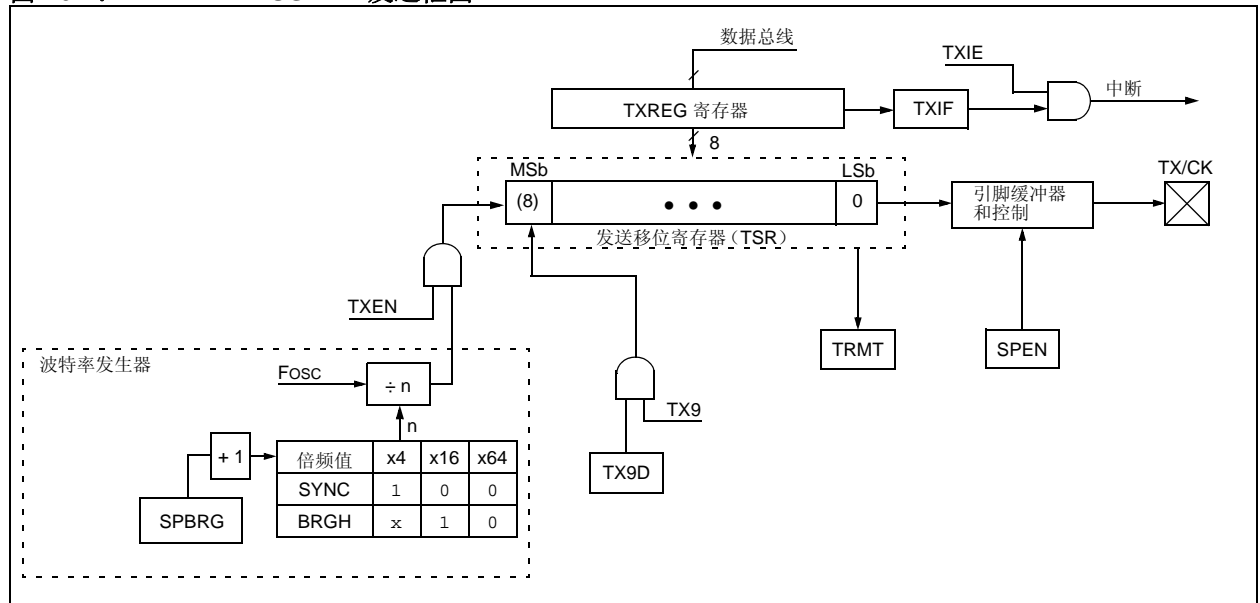
可寻址通用同步异步收发器 (AUSART) 模块是串行 I/O 通信外设。它包含用来完成与器件程序执行无关的输入或输出串行数据传输所需的所有时钟发生器、移位寄存器和数据缓冲区。AUSART 也称为串行通信接口 (Serial Communications Interface, SCI)，可配置为全双工异步系统或半双工同步系统。全双工模式可用于与外设系统通信，如 CRT 终端和个人计算机。半双工同步模式用于与 A/D 或 D/A 集成电路、串行 EEPROM 或其他单片机等外设器件通信。这些器件通常不具备用以生成波特率的内部时钟，并需要由主同步器件提供外部时钟信号。

AUSART 模块包含以下功能：

- 全双工异步收发
- 双字符输入缓冲区
- 单字符输出缓冲区
- 字符长度可编程为 8 位或 9 位
- 9 位模式下的地址检测
- 输入缓冲区溢出错误检测
- 接收字符帧错误检测
- 半双工同步主模式
- 半双工同步从模式
- 休眠模式下工作

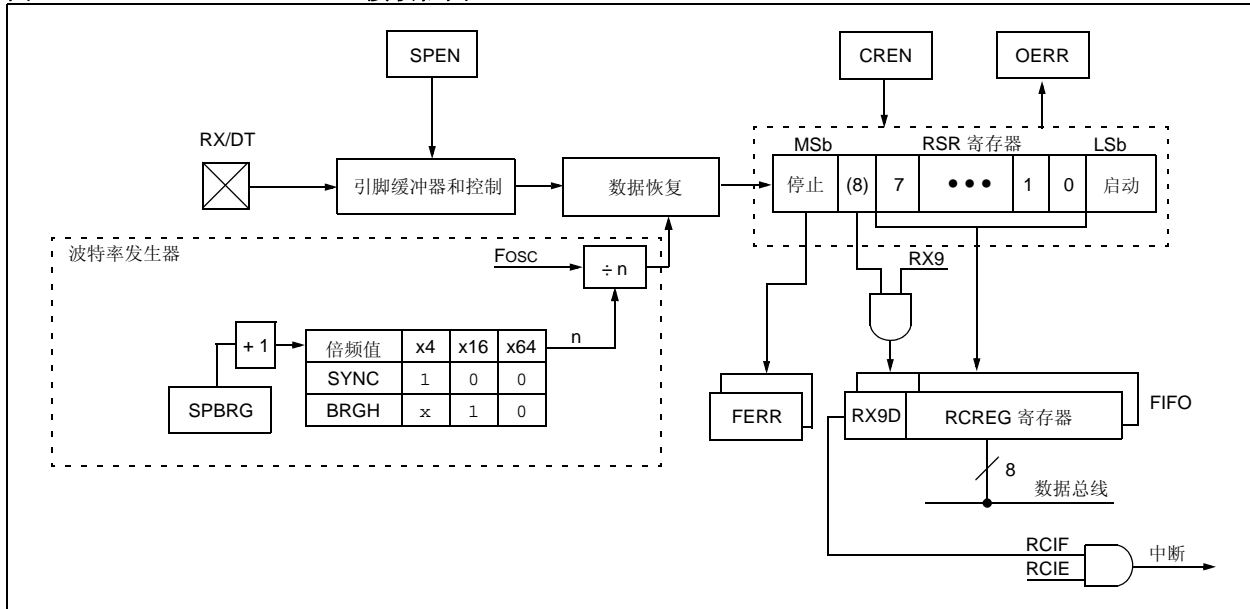
图 16-1 和图 16-2 分别给出了 AUSART 发送器和接收器的框图。

图 16-1: AUSART 发送框图



# PIC16F/LF722A/723A

图 16-2: AUSART 接收框图



AUSART 模块的操作通过以下两个寄存器控制：

- 发送状态和控制寄存器（TXSTA）
- 接收状态和控制寄存器（RCSTA）

寄存器 16-1 和寄存器 16-2 分别给出了这些寄存器的详细说明。

## 16.1 AUSART 异步模式

AUSART 采用标准非归零 (non-return-to-zero, NRZ) 格式发送和接收数据。NRZ 实现为两种电平: V<sub>OH</sub> 标记状态 (mark state) 代表 1 数据位, 而 V<sub>OL</sub> 空格状态 (space state) 代表 0 数据位。NRZ 指的是连续发送相同值的数据位时, 将保持该位的输出电平不变, 而不会在发送完每个位后返回到中间电平。NRZ 发送端口在标记状态空闲。每个字符发送包含 1 个启动位及随后的 8 个或 9 个数据位, 并始终由 1 个或多个停止位终止。启动位始终是一个空格, 停止位始终是标记。最常用的数据格式为 8 位。每个发送位持续时间为 1/(波特率)。使用片上专用 8 位波特率发生器从系统振荡器产生标准波特率频率。请参见表 16-5 中的波特率配置示例。

AUSART 首先发送和接收 LSB。AUSART 发送器和接收器在功能上是相互独立的, 但采用相同的数据格式和波特率。硬件不支持奇偶校验, 但可以用软件实现并作为第 9 个数据位存储。

### 16.1.1 AUSART 异步发送器

图 16-1 给出了 AUSART 发送器框图。发送器的核心是串行发送移位寄存器 (Transmit Shift Register, TSR), 该寄存器不能用软件直接访问。TSR 从发送缓冲区 (即 TXREG 寄存器) 获取数据。

#### 16.1.1.1 使能发送器

AUSART 发送器可通过配置以下 3 个控制位使能为异步操作:

- TXEN = 1
- SYNC = 0
- SPEN = 1

假定所有其他 AUSART 控制位均处于其默认状态。

将 TXSTA 寄存器的 TXEN 位置 1 可使能 AUSART 的发送器电路。清零 TXSTA 寄存器的 SYNC 位可将 AUSART 配置为异步操作。将 RCSTA 寄存器的 SPEN 位置 1 可使能 AUSART 并自动将 TX/CK I/O 引脚配置为输出。

**注 1:** 当 SPEN 位置 1 时, 无论相应 TRIS 位的状态如何以及 AUSART 接收器是否使能, RX/DT I/O 引脚将自动配置为输入。可通过正常读端口操作读取 RX/DT 引脚上的数据, 但是阻止端口锁存数据输出。

**2:** TXEN 使能位置 1 时, TXIF 发送器中断标志位也将置 1。

#### 16.1.1.2 发送数据

通过向 TXREG 寄存器写入一个字符来启动发送。如果是第一个字符, 或前一个字符被完全从 TSR 中送出, TXREG 中的数据就立即被传送到 TSR 寄存器。如果 TSR 仍包含前一个字符的全部或部分, 则新字符数据保存在 TXREG 中, 直到前一个字符的停止位发送完毕。然后, 在停止位发送后经过 1 个 T<sub>cy</sub>, 立即将 TXREG 中待处理的字符传送到 TSR。TXREG 中的数据被传送到 TSR 后, 立即开始起始位、数据位和停止位序列的发送。

#### 16.1.1.3 发送中断标志

只要 AUSART 发送器被使能且 TXREG 中没有等待发送的字符, PIR1 寄存器的 TXIF 中断标志位就会被置 1。也就是说, 只有在 TSR 忙于处理字符且 TXREG 中还有一个排队等待发送的新字符时, TXIF 位才被清零。写入 TXREG 后并不立即清零 TXIF 标志位。TXIF 在执行写操作后的第 2 个指令周期才有效。写入 TXREG 后立即查询 TXIF 位将返回无效结果。TXIF 位是只读的, 不能用软件置 1 或清零。

将 PIE1 寄存器的 TXIE 中断允许位置 1 可允许 TXIF 中断。但是, 只要 TXREG 为空, 不管 TXIE 允许位的状态如何, TXIF 标志位都将被置 1。

要在发送数据时使用中断, 应只在仍有数据要发送时才将 TXIE 位置 1。将发送的最后一个字符写入 TXREG 后应清零 TXIE 中断允许位。

# PIC16F/LF722A/723A

## 16.1.1.4 TSR 状态

TXSTA 寄存器的 TRMT 位指示 TSR 寄存器的状态。该位是只读位。TSR 寄存器为空时，TRMT 位置 1，当有字符从 TXREG 传送到 TSR 寄存器时，该位清零。TRMT 位保持清零状态，直到所有位移出 TSR 寄存器为止。该位不与任何中断逻辑相关，因此用户必须查询该位以确定 TSR 的状态。

**注：** TSR 寄存器并未映射到数据存储区中，因此用户不能访问它。

## 16.1.1.5 发送 9 位字符

AUSART 支持 9 位字符发送。当 TXSTA 寄存器的 TX9 位置 1 时，AUSART 将在发送每个字符时移出 9 位。TXSTA 寄存器的 TX9D 位是第 9 个数据位，也是最高有效位。发送 9 位数据时，必须在将低 8 位写入 TXREG 之前先写入 TX9D 数据位。写入 TXREG 后，所有 9 个数据位将被立即传送到 TSR 移位寄存器。

有多个接收器时，可使用一种特殊的 9 位地址模式。关于地址模式的更多信息，请参见第 16.1.2.7 节“地址检测”。

## 16.1.1.6 异步发送设置：

1. 初始化 SPBRG 寄存器和 BRGH 以获得所需的波特率（见第 16.2 节“AUSART 波特率发生器 (BRG)”）。
2. 通过清零 SYNC 位并将 SPEN 位置 1，使能异步串行端口。
3. 如果需要发送 9 位数据，将 TX9 控制位置 1。接收器置于地址检测模式时，第 9 个数据位置 1 表示低 8 个数据位为地址。
4. 将 TXEN 控制位置 1 来使能发送。这将导致 TXIF 中断标志位置 1。
5. 如果需要中断，将 PIE1 寄存器的 TXIE 中断允许位置 1。如果 INTCON 寄存器的 GIE 和 PEIE 位也置 1，则立即产生中断。
6. 如果选择了发送 9 位数据，应将第 9 位装入 TX9D 数据位。
7. 将 8 位数据装入 TXREG 寄存器。这将启动发送。

图 16-3: 异步发送

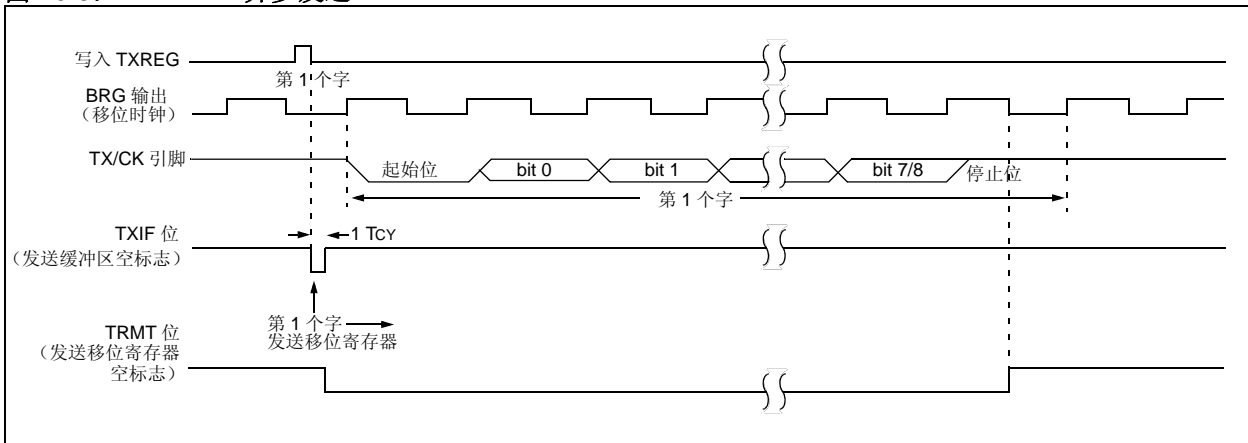
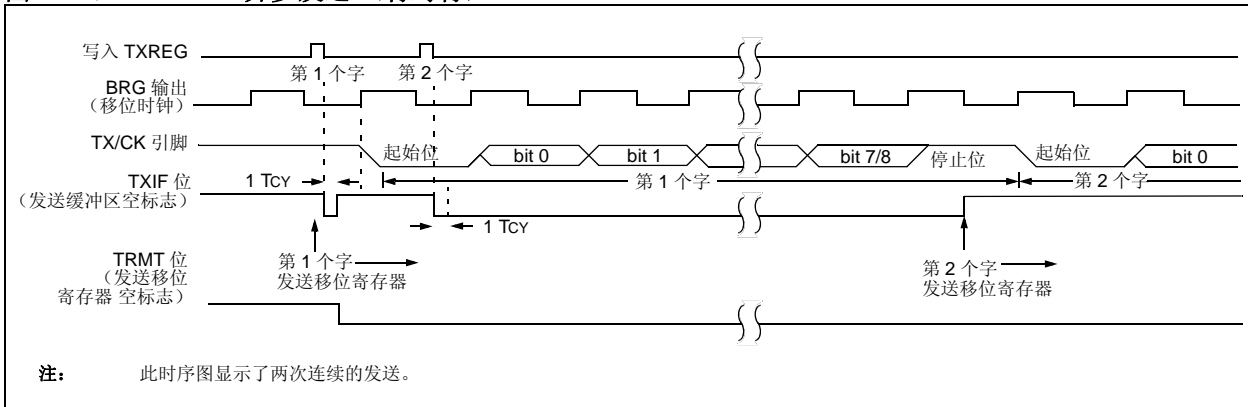


图 16-4: 异步发送 (背对背)



**注：** 此时序图显示了两次连续的发送。



表 16-1: 与异步发送相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位时的值	所有其他复位 时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现, 读为 0。异步发送不使用阴影单元。

# PIC16F/LF722A/723A

## 16.1.2 AUSART 异步接收器

异步模式通常用于 RS-232 系统中。图 16-2 给出了接收器框图。数据通过 RX/DT 引脚接收并驱动数据恢复模块。数据恢复模块实际上是以 16 倍波特率工作的高速移位器，而串行接收移位寄存器（Receive Shift Register, RSR）工作在该比特率下。字符的所有 8 位或 9 位移入后被立即传送到双字符的先进先出（First-In First-Out, FIFO）存储区中。FIFO 缓冲区允许先接收 2 个完整字符和第 3 个字符的起始位后，再由软件将数据提供给 AUSART 接收器。FIFO 和 RSR 寄存器不能直接用软件访问。可通过 RCREG 寄存器访问所接收的数据。

### 16.1.2.1 使能接收器

AUSART 接收器可通过配置以下 3 个控制位使能为异步操作：

- CREN = 1
- SYNC = 0
- SPEN = 1

假定所有其他 AUSART 控制位均处于其默认状态。

将 RCSTA 寄存器的 CREN 位置 1 来使能 AUSART 的接收器电路。清零 TXSTA 寄存器的 SYNC 位可将 AUSART 配置为异步操作。将 RCSTA 寄存器的 SPEN 位置 1 可使能 AUSART 并自动将 RX/DT I/O 引脚配置为输入。

**注：** 当 SPEN 位置 1 时，不管相应 TRIS 位的状态如何以及 AUSART 发送器是否使能，TX/CK I/O 引脚自动配置为输出。端口锁存器与输出驱动器断开，因此不能将 TX/CK 引脚用作通用输出引脚。

### 16.1.2.2 接收数据

接收器的数据恢复电路在第 1 位的下降沿启动字符接收。第 1 位也称起始位，始终为零。数据恢复电路计数半个位时间至起始位的中点，并检验该位是否仍为零。如果该位不为零，则数据恢复电路中止字符接收，而不会产生错误，并继续查找起始位的下降沿。如果起始位零校验通过，则数据恢复电路计数 1 个完整的位时间至下一个位的中点。然后，由择多检测电路对该位采样并将结果（0 或 1）移入 RSR。重复此过程直到所有数据位均被采样并移入 RSR 为止。测量最后一个位时间且采样其电平。此位为停止位，始终为 1。如果数据恢复电路在停止位处采样到 0，则此字符的帧错误标志置 1，否则清零。更多关于帧错误的信息，参见第 16.1.2.4 节“接收帧错误”。

接收到所有数据位和停止位之后，立即将 RSR 中的字符传送到 AUSART 接收 FIFO，且 PIR1 寄存器的 RCIF 中断标志位置 1。通过读 RCREG 寄存器，将 FIFO 中顶部的字符送出 FIFO。

**注：** 如果接收 FIFO 溢出，在溢出条件清除前不会接收更多字符。更多关于溢出错误的信息，请参见第 16.1.2.5 节“接收溢出错误”。

### 16.1.2.3 接收中断

只要 AUSART 接收器使能且接收 FIFO 中存在未读字符，PIR1 寄存器的 RCIF 中断标志位就会置 1。RCIF 中断标志位是只读位，不能用软件置 1 或清零。

将以下位置 1 可允许 RCIF 中断：

- PIE1 寄存器的 RCIE 接收中断允许位
- INTCON 寄存器的 PEIE 外设中断允许位
- INTCON 寄存器的 GIE 全局中断允许位

当 FIFO 中存在未读字符时，不管中断允许位的状态如何，RCIF 中断标志位都会置 1。

## 16.1.2.4 接收帧错误

接收 FIFO 缓冲区中的每个字符都有相应的帧错误状态位。帧错误表示在预期时间内未接收到停止位。通过 RCSTA 寄存器的 FERR 位可访问帧错误状态。FERR 位表示接收 FIFO 中顶部未读字符的状态。因此，在读 RCREG 之前必须先读 FERR 位。

FERR 位是只读位，只用于接收 FIFO 中的顶部的未读字符。帧错误 (FERR = 1) 不会阻止接收其他字符。此时不必将 FERR 位清零。从 FIFO 缓冲区读下一个字符将使 FIFO 进入下一个字符和下一个对应的帧错误状态。

将 RCSTA 寄存器的 SPEN 位清零可复位 AUSART，从而将 FERR 位强制清零。将 RCSTA 寄存器的 CREN 位清零不影响 FERR 位。帧错误本身不会产生中断。

**注：** 如果接收 FIFO 中的所有接收到的字符均有帧错误，反复读 RCREG 不会将 FERR 位清零。

## 16.1.2.5 接收溢出错误

接收 FIFO 缓冲区可保存两个字符。如果在访问 FIFO 之前接收到完整的第三个字符，则会产生溢出错误。此时，RCSTA 寄存器的 OERR 位置 1。FIFO 缓冲区中已有的字符可被读出，但溢出错误清除之前不会接收其他字符。必须通过清零 RCSTA 寄存器的 CREN 位或通过清零 RCSTA 寄存器的 SPEN 位设置 AUSART 来清除该错误。

## 16.1.2.6 接收 9 位字符

AUSART 支持 9 位字符接收。当 RCSTA 寄存器的 RX9 位置 1 时，AUSART 将接收到的每个字符的 9 个位移入 RSR。RCSTA 寄存器的 RX9D 位是第 9 位，也是接收 FIFO 顶部未读字符的最高有效数据位。从接收 FIFO 缓冲区读 9 位数据时，在读 RCREG 的低 8 位之前必须先读 RX9D 数据位。

## 16.1.2.7 地址检测

当多个接收器共用同一条传输线时（如在 RS-485 系统中），可使用特殊地址检测模式。将 RCSTA 寄存器的 ADDEN 位置 1 可启用地址检测。

地址检测要求接收 9 位字符。启用地址检测时，只有第 9 个数据位置 1 的字符会被传送到接收 FIFO 缓冲区，从而将 RCIF 中断标志位置 1。忽略所有其他字符。

接收到地址字符后，用户软件判断地址是否与其匹配。地址匹配时，用户软件必须在出现下一个停止位之前通过清零 ADDEN 位禁止地址检测。当用户软件检测到报文的末尾（由所使用的报文协议确定）时，软件通过将 ADDEN 位置 1 把接收器重新置于地址检测模式。

# PIC16F/LF722A/723A

## 16.1.2.8 异步接收设置:

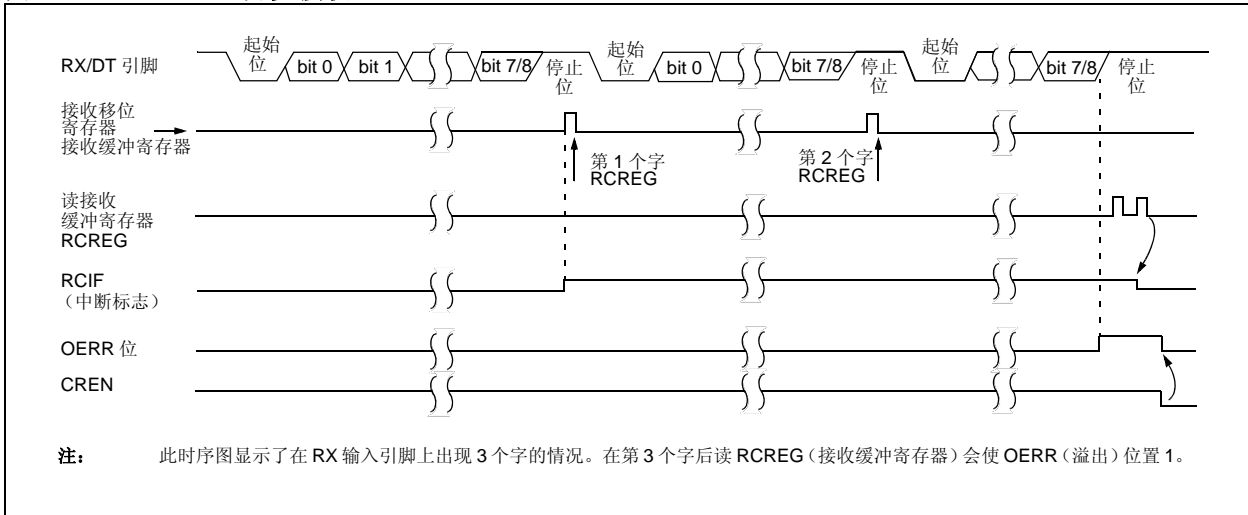
1. 初始化 SPBRG 寄存器和 BRGH 位以获得所需的波特率（见第 16.2 节“**AUSART 波特率发生器 (BRG)**”）。
2. 通过将 SPEN 位置 1，使能串行端口。SYNC 位必须清零才能进行异步操作。
3. 如果需要中断，将 PIE1 寄存器的 RCIE 位以及 INTCON 寄存器的 GIE 和 PEIE 位置 1。
4. 如果需要接收 9 位数据，将 RX9 位置 1。
5. 通过将 CREN 位置 1，使能接收。
6. 当字符从 RSR 传送到接收缓冲区时，RCIF 中断标志位置 1。如果 PIE1 寄存器的 RCIE 中断允许位也置 1，则产生中断。
7. 读 RCSTA 寄存器以获取错误标志和第 9 个数据位（如果使能了 9 位数据接收）。
8. 通过读 RCREG 寄存器从接收缓冲区获取所接收的低 8 位。
9. 如果发生溢出，则通过清零 CREN 接收器使能位来清零 OERR 标志。

## 16.1.2.9 9 位地址检测模式设置

此模式通常用于 RS-485 系统中。要设置使能了地址检测的异步接收:

1. 初始化 SPBRG 寄存器和 BRGH 位以获得所需的波特率（见第 16.2 节“**AUSART 波特率发生器 (BRG)**”）。
2. 通过将 SPEN 位置 1，使能串行端口。SYNC 位必须清零才能进行异步操作。
3. 如果需要中断，将 PIE1 寄存器的 RCIE 位以及 INTCON 寄存器的 GIE 和 PEIE 位置 1。
4. 通过将 RX9 位置 1，使能 9 位接收。
5. 通过将 ADDEN 位置 1，使能地址检测。
6. 通过将 CREN 位置 1，使能接收。
7. 当第 9 位置 1 的字符从 RSR 传送到接收缓冲区时，PIR1 寄存器的 RCIF 中断标志位置 1。如果 PIE1 寄存器的 RCIE 中断允许位也置 1，则产生中断。
8. 读 RCSTA 寄存器以获取错误标志。第 9 个数据位始终置 1。
9. 通过读 RCREG 寄存器从接收缓冲区获取所接收的低 8 位。软件判断此地址是否为器件地址。
10. 如果发生溢出，则通过清零 CREN 接收器使能位来清零 OERR 标志。
11. 如果器件被寻址，将 ADDEN 位清零以允许所有接收到的数据送入接收缓冲区并产生中断。

图 16-5: 异步接收



**表 16-2: 与异步接收相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

**图注:** x = 未知, - = 未实现, 读为 0。异步接收不使用阴影单元。

# PIC16F/LF722A/723A

寄存器 16-1: TXSTA: 发送状态和控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN <sup>(1)</sup>	SYNC	—	BRGH	TRMT	TX9D
bit 7							bit 0

**图注:**

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7      **CSRC:** 时钟源选择位  
异步模式:  
无关位  
同步模式:  
1 = 主模式 (时钟来自内部 BRG)  
0 = 从模式 (时钟来自外部时钟源)
- bit 6      **TX9:** 9 位发送使能位  
1 = 选择 9 位发送  
0 = 选择 8 位发送
- bit 5      **TXEN:** 发送使能位 <sup>(1)</sup>  
1 = 使能发送  
0 = 禁止发送
- bit 4      **SYNC:** AUSART 模式选择位  
1 = 同步模式  
0 = 异步模式
- bit 3      **未实现:** 读为 0
- bit 2      **BRGH:** 高波特率选择位  
异步模式:  
1 = 高速  
0 = 低速  
同步模式:  
在此模式下未使用
- bit 1      **TRMT:** 发送移位寄存器状态位  
1 = TSR 为空  
0 = TSR 已满
- bit 0      **TX9D:** 发送数据的第 9 位  
可以是地址 / 数据位或奇偶校验位。

注 1: 同步模式下 SREN/CREN 的优先级高于 TXEN。

**寄存器 16-2: RCSTA: 接收状态和控制寄存器**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

- bit 7      SPEN:** 串行端口使能位 <sup>(1)</sup>  
 1 = 使能串行端口 (将 RX/DT 和 TX/CK 引脚配置为串行端口引脚)  
 0 = 禁止串行端口 (保持在复位状态)
- bit 6      RX9:** 9 位接收使能位  
 1 = 选择 9 位接收  
 0 = 选择 8 位接收
- bit 5      SREN:** 单字节接收使能位  
异步模式:  
 无关位  
同步主模式:  
 1 = 使能单字节接收  
 0 = 禁止单字节接收  
 此位在接收完成后清零。  
同步从模式:  
 无关位
- bit 4      CREN:** 连续接收使能位  
异步模式:  
 1 = 使能接收器  
 0 = 禁止接收器  
同步模式:  
 1 = 使能连续接收, 直到使能位 CREN 清零 (CREN 的优先级高于 SREN)  
 0 = 禁止连续接收
- bit 3      ADDEN:** 地址检测使能位  
9 位异步模式 (RX9 = 1):  
 1 = 当 RSR<8> 置 1 时, 使能地址检测、允许中断和装入接收缓冲区  
 0 = 禁止地址检测、接收所有字节并且第 9 位可作为奇偶校验位  
8 位异步模式 (RX9 = 0):  
 无关位  
同步模式:  
 必须设置为 0
- bit 2      FERR:** 帧错误位  
 1 = 帧错误 (可以通过读 RCREG 寄存器更新该位并接收下一个有效字节)  
 0 = 无帧错误
- bit 1      OERR:** 溢出错误位  
 1 = 溢出错误 (可以通过清零 CREN 位来清零该位)  
 0 = 无溢出错误
- bit 0      RX9D:** 接收数据的第 9 位  
 该位可以是地址 / 数据位或奇偶校验位, 并且必须由用户固件计算得到。

**注 1:** AUSART 模块可自动改变引脚的三态以驱动为所需的状态。设置 TRISx = 1。

# PIC16F/LF722A/723A

## 16.2 AUSART 波特率发生器 (BRG)

波特率发生器 (Baud Rate Generator, BRG) 是一个 8 位定时器, 专用于支持异步和同步 AUSART 操作。

SPBRG 寄存器决定自由运行的波特率定时器的周期。在异步模式下, 波特率周期的倍频值由 TXSTA 的 BRGH 位决定。在同步模式下, BRGH 位被忽略。

表 16-3 提供了确定波特率的公式。例 16-1 提供了确定波特率和波特率误差的计算示例。

表 16-3 中给出了已计算好的各种异步模式下的典型波特率和误差值, 以供您使用。使用高波特率 (BRGH = 1) 有助于降低波特率误差。

将新值写入 SPBRG 寄存器将导致 BRG 定时器复位 (或清零)。这可以确保 BRG 无需等待定时器溢出就可以输出新的波特率。

### 例 16-1: 计算波特率误差

针对工作在 (SYNC = 0 和 BRGH = 0) 异步模式下, Fosc 为 16 MHz, 目标波特率为 9600 的器件 (如表 16-3 所示):

$$\text{目标波特率} = \frac{F_{osc}}{64(SPBRG + 1)}$$

求解 SPBRG:

$$\begin{aligned} SPBRG &= \left( \frac{F_{osc}}{64(\text{目标波特率})} \right) - 1 \\ &= \left( \frac{16000000}{64(9600)} \right) - 1 \\ &= [25.042] = 25 \end{aligned}$$

$$\begin{aligned} \text{实际波特率} &= \frac{16000000}{64(25 + 1)} \\ &= 9615 \end{aligned}$$

$$\begin{aligned} \% \text{ 误差} &= \left( \frac{\text{实际波特率} - \text{目标波特率}}{\text{实际波特率}} \right) 100 \\ &= \left( \frac{9615 - 9600}{9600} \right) 100 = 0.16\% \end{aligned}$$

表 16-3: 波特率公式

配置位		AUSART 模式	波特率公式
SYNC	BRGH		
0	0	异步	Fosc/[64 (n+1)]
0	1	异步	Fosc/[16 (n+1)]
1	x	同步	Fosc/[4 (n+1)]

图注: x = 任意值, n = SPBRG 寄存器的值

表 16-4: 与波特率发生器相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 复位时的值	所有其他复位时的值
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现, 读为 0。波特率发生器不使用阴影单元。



**表 16-5: 异步模式下的波特率**

波特率	SYNC = 0, BRGH = 0											
	Fosc = 20.000 MHz			Fosc = 18.432 MHz			Fosc = 16.0000 MHz			Fosc = 11.0592 MHz		
	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	—	—	—
1200	1221	1.73	255	1200	0.00	239	1201	0.08	207	1200	0.00	143
2400	2404	0.16	129	2400	0.00	119	2403	0.16	103	2400	0.00	71
9600	9470	-1.36	32	9600	0.00	29	9615	0.16	25	9600	0.00	17
10417	10417	0.00	29	10286	-1.26	27	10416	-0.01	23	10165	-2.42	16
19.2k	19.53k	1.73	15	19.20k	0.00	14	19.23k	0.16	12	19.20k	0.00	8
57.6k	—	—	—	57.60k	0.00	7	—	—	—	57.60k	0.00	2
115.2k	—	—	—	—	—	—	—	—	—	—	—	—

波特率	SYNC = 0, BRGH = 0											
	Fosc = 8.000 MHz			Fosc = 4.000 MHz			Fosc = 3.6864 MHz			Fosc = 1.000 MHz		
	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)
300	—	—	—	300	0.16	207	300	0.00	191	300	0.16	51
1200	1202	0.16	103	1202	0.16	51	1200	0.00	47	1202	0.16	12
2400	2404	0.16	51	2404	0.16	25	2400	0.00	23	—	—	—
9600	9615	0.16	12	—	—	—	9600	0.00	5	—	—	—
10417	10417	0.00	11	10417	0.00	5	—	—	—	—	—	—
19.2k	—	—	—	—	—	—	19.20k	0.00	2	—	—	—
57.6k	—	—	—	—	—	—	57.60k	0.00	0	—	—	—
115.2k	—	—	—	—	—	—	—	—	—	—	—	—

波特率	SYNC = 0, BRGH = 1											
	Fosc = 20.000 MHz			Fosc = 18.432 MHz			Fosc = 16.0000 MHz			Fosc = 11.0592 MHz		
	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	—	—	—
1200	—	—	—	—	—	—	—	—	—	—	—	—
2400	—	—	—	—	—	—	—	—	—	—	—	—
9600	9615	0.16	129	9600	0.00	119	9615	0.16	103	9600	0.00	71
10417	10417	0.00	119	10378	-0.37	110	10417	0.00	95	10473	0.53	65
19.2k	19.23k	0.16	64	19.20k	0.00	59	19.23k	0.16	51	19.20k	0.00	35
57.6k	56.82k	-1.36	21	57.60k	0.00	19	58.8k	2.12	16	57.60k	0.00	11
115.2k	113.64	-1.36	10	115.2k	0.00	9	—	—	—	115.2k	0.00	5

# PIC16F/LF722A/723A

表 16-5: 异步模式下的波特率 (续)

波特率	SYNC = 0, BRGH = 1											
	Fosc = 8.000 MHz			Fosc = 4.000 MHz			Fosc = 3.6864 MHz			Fosc = 1.000 MHz		
	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)	实际 波特率	% 误差	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	300	0.16	207
1200	—	—	—	1202	0.16	207	1200	0.00	191	1202	0.16	51
2400	2404	0.16	207	2404	0.16	103	2400	0.00	95	2404	0.16	25
9600	9615	0.16	51	9615	0.16	25	9600	0.00	23	—	—	—
10417	10417	0.00	47	10417	0.00	23	10473	0.53	21	10417	0.00	5
19.2k	19231	0.16	25	19.23k	0.16	12	19.2k	0.00	11	—	—	—
57.6k	55556	-3.55	8	—	—	—	57.60k	0.00	3	—	—	—
115.2k	—	—	—	—	—	—	115.2k	0.00	1	—	—	—

## 16.3 AUSART 同步模式

同步串行通信通常用于具有一个主器件和一个或多个从器件的系统中。主器件包含生成波特率所需的电路，并为系统中的所有器件提供时钟。从器件可使用主器件时钟，从而无需内部时钟发生电路。

同步模式下有两条信号线：一根双向数据线和一根时钟线。从器件使用主器件提供的外部时钟将串行数据移入或移出相应的接收和发送移位寄存器。由于数据线是双向的，所以同步操作只能是半双工的。半双工指主从器件能够接收和发送数据，但不能同时进行。AUSART 可作为主器件，也可作为从器件。

同步发送时不使用起始位和停止位。

### 16.3.1 同步主模式

使用以下位将 AUSART 配置为同步主模式操作：

- SYNC = 1
- CSRC = 1
- SREN = 0（用于发送）； SREN = 1（用于接收）
- CREN = 0（用于发送）； CREN = 1（用于接收）
- SPEN = 1

将 TXSTA 寄存器的 SYNC 位置 1 可将器件配置为同步操作。将 TXSTA 寄存器的 CSRC 位置 1 可将器件配置为主器件。将 RCSTA 寄存器的 SREN 和 CREN 位清零可确保器件处于发送模式，否则器件将配置为接收模式。将 RCSTA 寄存器的 SPEN 位置 1 可启用 AUSART。

#### 16.3.1.1 主时钟

同步数据传输使用独立于数据线但与数据同步的时钟线。配置为主器件的器件将时钟信号发送到 TX/CK 线上。AUSART 配置为同步发送或接收操作时，自动使能 TX/CK 引脚的输出驱动器。串行数据位在每个时钟的上升沿改变，以确保其在时钟的下降沿有效。为每个数据位产生一个时钟周期。数据位有多少，就产生多少个时钟周期。

#### 16.3.1.2 同步主发送

数据从器件的 RX/DT 引脚输出。AUSART 配置为同步主发送操作时，自动使能 RX/DT 和 TX/CK 引脚的输出驱动器。

通过向 TXREG 寄存器写入一个字符来启动发送。如果 TSR 仍包含前一个字符的全部或部分，则新字符数据保存在 TXREG 中，直到前一个字符的最后一位发送完毕。如果这是第一个字符，或前一个字符被完全从 TSR 中送出，TXREG 中的数据就立即被传送到 TSR。字符发送在数据从 TXREG 送入 TSR 后立即开始。

每个数据位在主时钟的时钟上升沿改变，并在下一个时钟上升沿到来前保持有效。

**注：** TSR 寄存器并未映射到数据存储寄存器中，因此用户不能访问它。

#### 16.3.1.3 同步主发送设置：

1. 初始化 SPBRG 寄存器和 BRGH 位以获得所需的波特率（见第 16.2 节“AUSART 波特率发生器（BRG）”）。
2. 通过将 SYNC、SPEN 和 CSRC 位置 1，使能同步主串行端口。
3. 通过将 SREN 和 CREN 位清零，禁止接收模式。
4. 通过将 TXEN 位置 1，使能发送模式。
5. 如果需要发送 9 位数据，将 TX9 位置 1。
6. 如果需要中断，将 PIE1 寄存器的 TXIE 位以及 INTCON 寄存器的 GIE 和 PEIE 位置 1。
7. 如果选择发送 9 位数据，将第 9 位数据装入 TX9D 位。
8. 将数据装入 TXREG 寄存器，启动发送。

# PIC16F/LF722A/723A

图 16-6: 同步发送

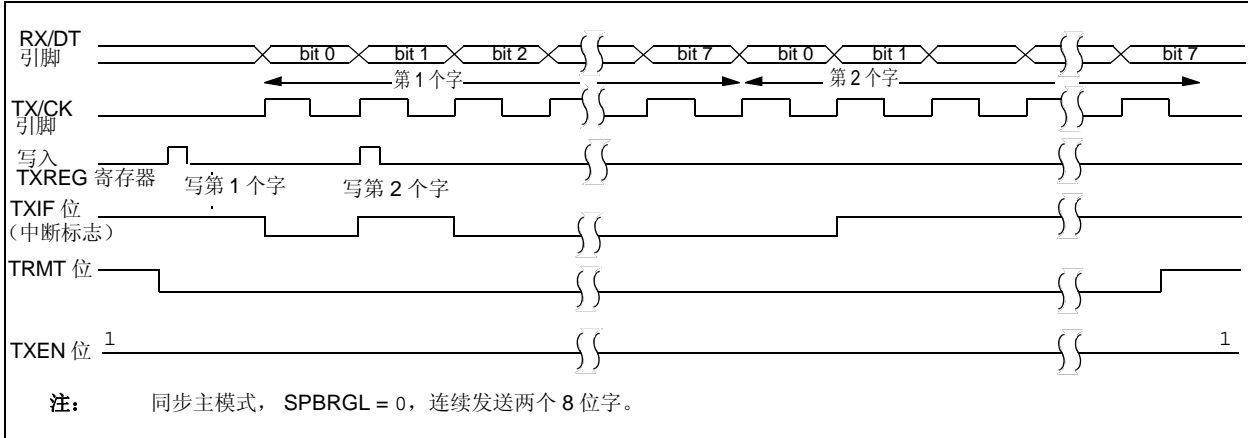


图 16-7: 同步发送 (通过 TXEN)

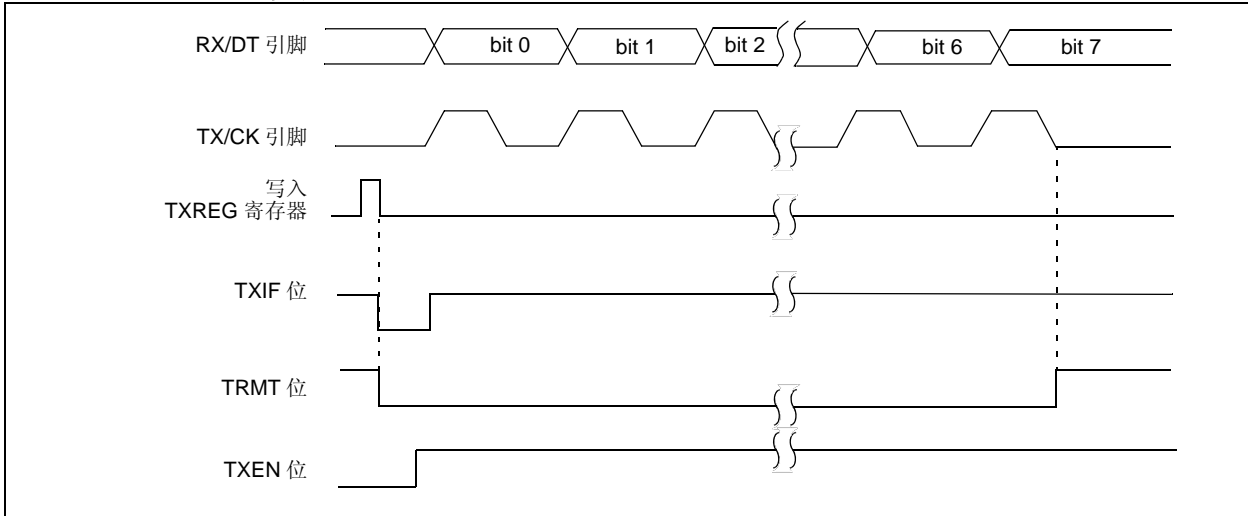


表 16-6: 与同步主发送相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现, 读为 0。同步主发送不使用阴影单元。

## 16.3.1.4 同步主接收

在 RX/DT 引脚上接收数据。AUSART 配置为同步主接收操作时，自动禁止 RX/DT 引脚的输出驱动器。

在同步模式下，可通过将单字节接收使能位（RCSTA 寄存器的 SREN）或连续接收使能位（RCSTA 寄存器的 CREN）置 1 来使能接收。

SREN 置 1 且 CREN 清零时，一个字符中有多少数据位就产生多少个时钟周期。一个字符接收完成后 SREN 位自动清零。CREN 置 1 时，将连续产生时钟直到 CREN 清零。如果 CREN 在字符接收过程中清零，则 CK 时钟立即停止，字符中接收到的那部分将被丢失。如果 SREN 和 CREN 同时置 1，则第一个字符接收完成时 SREN 清零，CREN 的优先级更高。

要启动接收，将 SREN 或 CREN 置 1。在 TX/CK 时钟引脚的下降沿对 RX/DT 引脚上的数据进行采样，并将采样结果移入接收移位寄存器（RSR）。当 RSR 接收到一个完整的字符后，PIR1 寄存器的 RCIF 位置 1 且该字符自动传送到两个字符的接收 FIFO。接收 FIFO 中顶部字符的低 8 位在 RCREG 中。只要接收 FIFO 中有未读字符，RCIF 位就保持置 1 状态。

## 16.3.1.5 从时钟

同步数据传输使用独立于数据线但与数据同步的时钟线。配置为从器件的器件在 TX/CK 线上接收时钟信号。器件配置为同步从发送或接收操作时，自动禁止 TX/CK 引脚的输出驱动器。串行数据位在每个时钟的上升沿改变，以确保其在时钟的下降沿有效。每个时钟周期传送一个数据位。数据位有多少，就产生多少个接收时钟周期。

## 16.3.1.6 接收溢出错误

接收 FIFO 缓冲区可保存两个字符。如果在读 RCREG 以访问 FIFO 之前接收到完整的第三个字符，则会产生溢出错误。此时，RCSTA 寄存器的 OERR 位置 1。FIFO 中的前一个数据不会被覆盖。FIFO 缓冲区中的两个字符可被读出，但溢出错误清除之前不会接收其他字符。只能通过清除溢出条件来清零 OERR 位。如果 SREN 位置 1 且 CREN 位清零时发生溢出，则可通过读 RCREG 来清除该错误。如果 CREN 位置 1 时发生溢出，则可通过清零 RCSTA 寄存器的 CREN 位来清除错误条件。

## 16.3.1.7 接收 9 位字符

AUSART 支持 9 位字符接收。当 RCSTA 寄存器的 RX9 位置 1 时，AUSART 将接收的每个字符的 9 个位移入 RSR。RCSTA 寄存器的 RX9D 位是第 9 位，也是接收 FIFO 顶部未读字符的最高有效数据位。从接收 FIFO 缓冲区读 9 位数据时，在读 RCREG 的低 8 位之前必须先读 RX9D 数据位。

同步模式下不支持地址检测，因此必须将 RCSTA 寄存器的 ADDEN 位清零。

## 16.3.1.8 同步主接收设置：

1. 初始化 SPBRG 寄存器，以设置合适的波特率。根据需要 BRGH 位置 1 或清零，以获得所需的波特率。
2. 通过将 SYNC、SPEN 和 CSRC 位置 1，使能同步主串行端口。
3. 确保 CREN 和 SREN 位清零。
4. 如果需要中断，将 PIE1 寄存器的 RCIE 位以及 INTCON 寄存器的 GIE 和 PEIE 位置 1。
5. 若需要接收 9 位数据，将 RX9 位置 1。
6. 检验是否通过将 RCSTA 寄存器的 ADDEN 位清零已禁止地址检测。
7. 将 SREN 位置 1 启动接收，或将 CREN 位置 1 启动连续接收。
8. 字符接收完成时，PIR1 寄存器的中断标志位 RCIF 置 1。如果 PIE1 寄存器的 RCIE 中断允许位也置 1，则产生中断。
9. 读 RCSTA 寄存器以获取第 9 个数据位（如果已使能），并判断在接收过程中是否发生了任何错误。
10. 通过读 RCREG 寄存器来读取接收到的 8 位数据。
11. 如果发生了溢出错误，则可通过清零 RCSTA 寄存器的 CREN 位，或通过清零 SPEN 位使 AUSART 复位来清除该错误。

# PIC16F/LF722A/723A

图 16-8: 同步接收 (主模式, SREN)

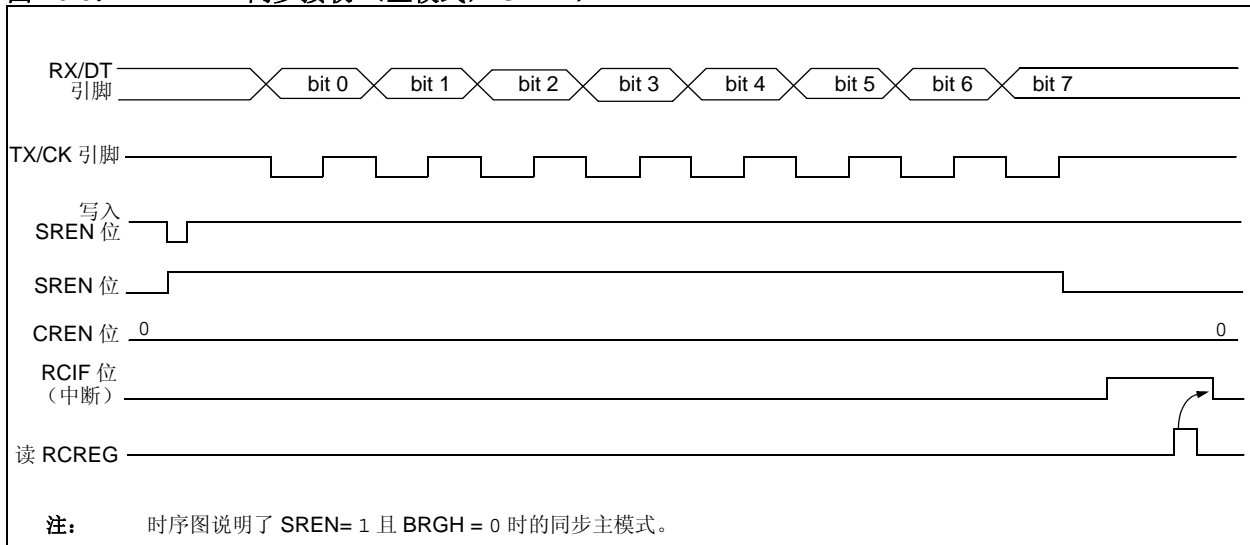


表 16-7: 与同步主接收相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现, 读为 0。同步主接收不使用阴影单元。

## 16.3.2 同步从模式

使用以下位将 AUSART 配置为同步从操作：

- SYNC = 1
- CSRC = 0
- SREN = 0 (用于发送)；SREN = 1 (用于接收)
- CREN = 0 (用于发送)；CREN = 1 (用于接收)
- SPEN = 1

将 TXSTA 寄存器的 SYNC 位置 1 可将器件配置为同步操作。将 TXSTA 寄存器的 CSRC 位清零可将器件配置为从器件。将 RCSTA 寄存器的 SREN 和 CREN 位清零可确保器件处于发送模式，否则器件将配置为接收模式。将 RCSTA 寄存器的 SPEN 位置 1 可使能 AUSART。

### 16.3.2.1 AUSART 同步从发送

除了休眠模式以外，同步主发送模式和同步从发送模式的工作原理是相同的（见第 16.3.1.2 节“同步主发送”）。

如果向 TXREG 写入两个字，然后执行 SLEEP 指令，则会发生以下事件：

1. 第一个字符将立即传送到 TSR 寄存器并发送。
2. 第二个字保留在 TXREG 寄存器中。
3. TXIF 位不会置 1。
4. 第一个字符移出 TSR 后，TXREG 寄存器将第二个字符传送到 TSR，此时 TXIF 位置 1。
5. 如果 PEIE 和 TXIE 位均置 1，则中断会将器件从休眠状态唤醒并执行下一条指令。如果 GIE 位也置 1，程序将调用中断服务程序。

### 16.3.2.2 同步从发送设置：

1. 将 SYNC 和 SPEN 位置 1 并清零 CSRC 位。
2. 将 CREN 和 SREN 位清零。
3. 如果使用中断，请确保 INTCON 寄存器的 GIE 和 PEIE 位以及 TXIE 位置 1。
4. 如果需要发送 9 位数据，将 TX9 位置 1。
5. 通过将 TXEN 位置 1，使能发送。
6. 校验是否通过将 RCSTA 寄存器的 ADDEN 位清零已禁止地址检测。
7. 如果选择发送 9 位数据，则将最高有效位插入 TX9D 位。
8. 通过将低 8 位写入 TXREG 寄存器来启动发送。

表 16-8: 与同步从传送相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注： x = 未知， - = 未实现，读为 0。同步从发送不使用阴影单元。

# PIC16F/LF722A/723A

## 16.3.2.3 AUSART 同步从接收

除下列各项外，同步主接收模式和同步从接收模式的工作原理是相同的（第 16.3.1.4 节“同步主接收”）：

- 休眠
- CREN 位始终置 1，因此接收器从不空闲
- SREN 位在从模式下为任意值。

在进入休眠模式之前，通过将 CREN 位置 1 可在休眠模式下接收一个字符。接收到该字后，RSR 寄存器将数据发送到 RCREG 寄存器。如果 PIE1 寄存器的 RCIE 中断允许位置 1，则发生的中断会将器件从休眠状态唤醒并执行下一条指令。如果 GIE 位也置 1，程序将跳转到中断向量。

## 16.3.2.4 同步从接收设置：

1. 将 SYNC 和 SPEN 位置 1 并清零 CSRC 位。
2. 如果需要中断，将 PIE1 寄存器的 RCIE 位以及 INTCON 寄存器的 GIE 和 PEIE 位置 1。
3. 如果需要接收 9 位数据，将 RX9 位置 1。
4. 校验是否通过将 RCSTA 寄存器的 ADDEN 位清零已禁止地址检测。
5. 将 CREN 位置 1 使能接收。
6. 接收完成后，PIR1 寄存器的 RCIF 位置 1。如果 PIE1 寄存器的 RCIE 位也置 1，则产生中断。
7. 如果使能了 9 位模式，从 RCSTA 寄存器的 RX9D 位取出最高有效位。
8. 通过读 RCREG 寄存器从接收 FIFO 取出低 8 位。
9. 如果发生了溢出错误，则可通过清零 RCSTA 寄存器的 CREN 位来清除该错误。

表 16-9: 与同步从接收相关的的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注： x = 未知， - = 未实现，读为 0。同步从接收不使用阴影单元。



## 16.4 休眠期间的 AUSART 工作

AUSART 只有在同步从模式下，才会在休眠期间保持有效状态。所有其他模式都需要系统时钟，因此在休眠期间无法产生运行发送或接收移位寄存器所必需的信号。

同步从模式使用外部产生的时钟来运行发送和接收移位寄存器。

### 16.4.1 休眠期间的同步接收

要在休眠模式下进行接收，在进入休眠模式之前必须满足以下所有条件：

- RCSTA 和 TXSTA 控制寄存器必须配置为同步从接收模式（见第 16.3.2.4 节“同步从接收设置：”）。
- 如果需要中断，将 PIE1 寄存器的 RCIE 位以及 INTCON 寄存器的 PEIE 位置 1。
- 必须通过读 RCREG 来清零 RCIF 中断标志位，以卸载接收缓冲区中等待处理的任何字符。

进入休眠模式时，器件已准备好接收分别在 RX/DT 和 TX/CK 引脚上的数据和时钟信号。在数据字随着由外部器件提供的时钟完全移入后，PIR1 寄存器的 RCIF 中断标志位将置 1，从而将处理器从休眠模式唤醒。

从休眠模式唤醒时，将执行 SLEEP 指令后紧跟的指令。如果 INTCON 寄存器的全局中断允许（GIE）位也置 1，将调用地址 0004h 处的中断服务程序。

### 16.4.2 休眠期间的同步发送

要在休眠模式下进行发送，在进入休眠模式之前必须满足以下所有条件：

- RCSTA 和 TXSTA 控制寄存器必须配置为同步从发送模式（见第 16.3.2.2 节“同步从发送设置：”）。
- 必须通过将输出数据写入 TXREG 来清零 TXIF 中断标志位，从而填充 TSR 和发送缓冲区。
- 如果需要中断，将 PIE1 寄存器的 TXIE 位以及 INTCON 寄存器的 PEIE 位置 1。

进入休眠模式时，器件已准备好在 TX/CK 引脚上接收时钟信号，在 RX/DT 引脚上发送数据。TSR 中的数据字随着由外部器件提供的时钟完全移出后，TXREG 中等待处理的字节将传送到 TSR，TXIF 中断标志位置 1。此时，TXREG 可接收其他字符以进行发送，此操作将清零 TXIF 中断标志位。

从休眠模式唤醒时，将执行 SLEEP 指令后紧跟的指令。如果全局中断允许位（GIE）也置 1，将调用地址 0004h 处的中断服务程序。

# PIC16F/LF722A/723A

---

注:

## 17.0 SSP 模块概述

同步串行端口（SSP）模块是用于同其他外设或单片机进行通信的串行接口。这些外设可能是串行 EEPROM、移位寄存器、显示驱动器以及 A/D 转换器等。SSP 模块有下列两种工作模式：

- 串行外设接口（SPI）
- 内部集成电路（Inter-Integrated Circuit, I<sup>2</sup>C™）

### 17.1 SPI 模式

SPI 模式允许同步发送和接收 8 位数据。SSP 模块有以下两种 SPI 工作模式：

- 主模式
- 从模式

SPI 为全双工协议，所有通信都是双向通信且由主器件启动。所有时钟功能均由主器件提供，且将发送所有位，最高有效位在前。必须小心执行以确保 SPI 总线上的所有器件都已设置为允许所有控制器同时收发数据。

单片机器件之间的典型 SPI 连接如图 17-1 中所示。对多个从器件进行寻址通过多个硬件从选择线路完成。外部硬件和附加 I/O 引脚必须用来支持多个从选择寻址。这会防止软件中出现额外的通信开销。

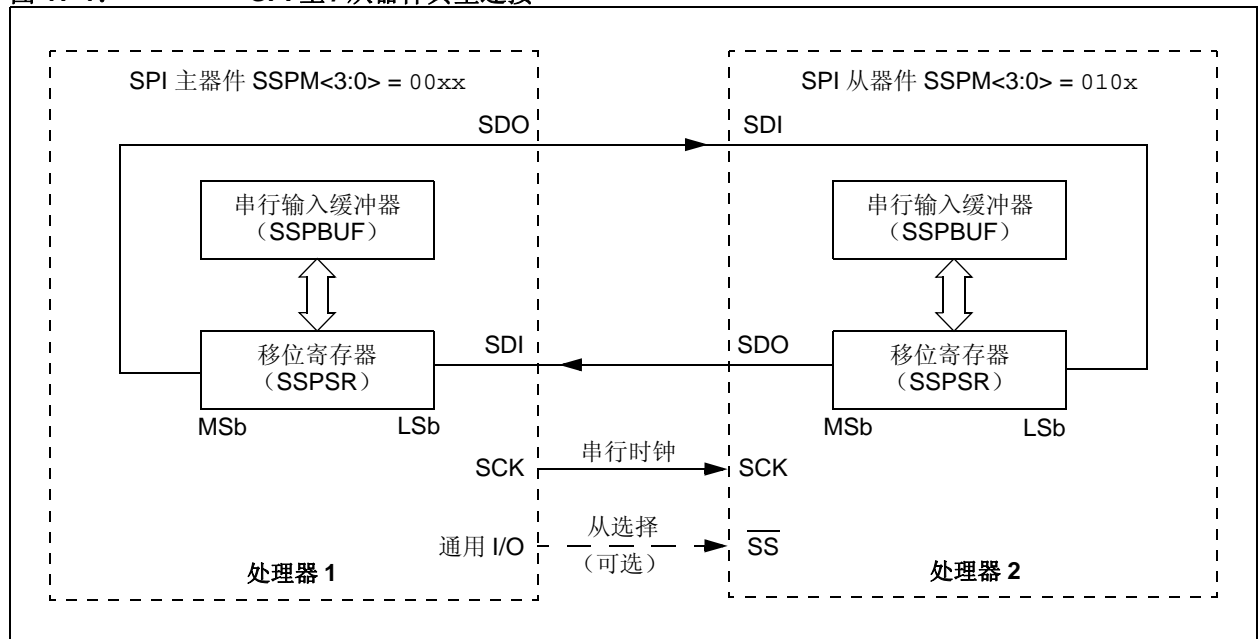
对于 SPI 通信，通常使用 3 个引脚：

- 串行数据输出（SDO）
- 串行数据输入（SDI）
- 串行时钟（SCK）

此外，第 4 个引脚可以在从工作模式下使用：

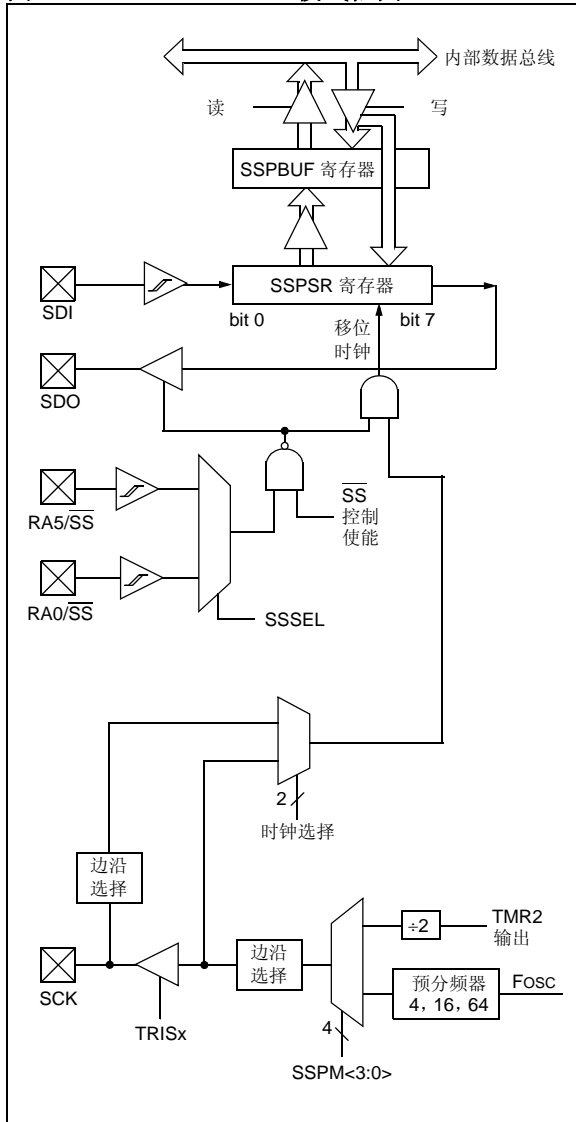
- 从选择（ $\overline{SS}$ ）

图 17-1: SPI 主 / 从器件典型连接



# PIC16F/LF722A/723A

图 17-2: SPI 模式框图



## 17.1.1 主模式

在主模式下，数据传送可以随时启动，因为主器件控制 **SCK** 线路。主模式通过控制 **SCK** 线确定从器件（图 17-1，处理器 2）发送数据的时间。

### 17.1.1.1 主模式工作原理

**SSP** 由一个发送 / 接收移位寄存器（**SSPSR**）和一个缓冲寄存器（**SSPBUF**）组成。**SSPSR** 寄存器将数据移入 / 移出器件，最高有效位在前。在数据接收完毕前，**SSPBUF** 寄存器保存上次从主器件写出的数据。一旦 8 位数据接收完毕，该字节就被移入 **SSPBUF** 寄存器。然后，**SSPSTAT** 寄存器的缓冲器满状态位 **BF** 和 **PIR1** 寄存器的 **SSP** 中断标志位 **SSPIF** 将被置 1。

在数据发送 / 接收期间，任何写 **SSPBUF** 寄存器的操作都被忽略，并且 **SSPCON1** 寄存器的写冲突检测位 **WCOL** 置 1。用户软件必须清零 **WCOL** 位，以便可以确定随后的写 **SSPBUF** 寄存器操作是否成功完成。

为确保应用软件接收有效数据，应该在下一数据字节写入 **SSPBUF** 之前，读取 **SSPBUF**。接收到的数据装入 **SSPBUF**（发送完成）时，**SSPSTAT** 寄存器 **BF** 位将被置 1。读取 **SSPBUF** 后，**BF** 位即被清零。如果 **SPI** 仅仅作为一个发送器，则不必理会接收的数据。**SSP** 中断可以用来确定发送 / 接收完成的时间，以及必须读和 / 或写 **SSPBUF** 的时间。如果未使用中断，则可以执行软件查询以确保不会发生写冲突。例 17-1 显示了装入 **SSPBUF**（**SSPSR**）以发送数据。

**注：** 不能直接读写 **SSPSR**，只能通过寻址 **SSPBUF** 寄存器来访问。

### 17.1.1.2 使能主 I/O

要使能串行端口，**SSPCON** 寄存器的 **SSPEN** 位必须置 1。要复位或重新配置 **SPI** 模式，应先将 **SSPEN** 位清零，重新初始化 **SSPCON** 寄存器，然后将 **SSPEN** 位置 1。如果在 **SSPCON** 寄存器的 **SSPM** 位中选择主模式操作，则将 **SDI**、**SDO** 和 **SCK** 引脚指定为串行端口引脚。

要使这些引脚作为串行端口引脚工作，必须按如下所示将相关 **TRIS** 寄存器中其相应的数据方向位清零或置 1。

- **SDI** 配置为输入
- **SDO** 配置为输出
- **SCK** 配置为输出

### 17.1.1.3 主模式设置

在主模式下，字节值装入 **SSPBUF** 寄存器后就开始发送 / 接收数据。如果只打算将主器件作为接收器，则可以禁止 **SDO** 输出（将其设置并用作输入）。**SSPSR** 寄存器按设置的时钟速率，对 **SDI** 引脚上的信号进行连续移入操作。

当初始化 **SPI** 主模式工作时，需要指定几个选项。这通过在 **SSPCON** 和 **SSPSTAT** 寄存器中编程相应的控制位来完成。这些控制位允许指定以下项：

- **SCK** 作为时钟输出
- **SCK** 的空闲状态（**CKP** 位）
- 数据输入采样阶段（**SMP** 位）
- 在 **SCK** 的上升沿 / 下降沿输出数据（**CKE** 位）
- 时钟比特率

在主模式下，**SPI** 时钟速率（比特率）可由用户选择为下面几种方式之一：

- $F_{osc}/4$ （或 **TCY**）
- $F_{osc}/16$ （或  $4 \cdot TCY$ ）
- $F_{osc}/64$ （或  $16 \cdot TCY$ ）
- （**Timer2** 输出）/2

允许最大 5 Mbps 的数据速率（ $F_{osc} = 20 \text{ MHz}$  时）。

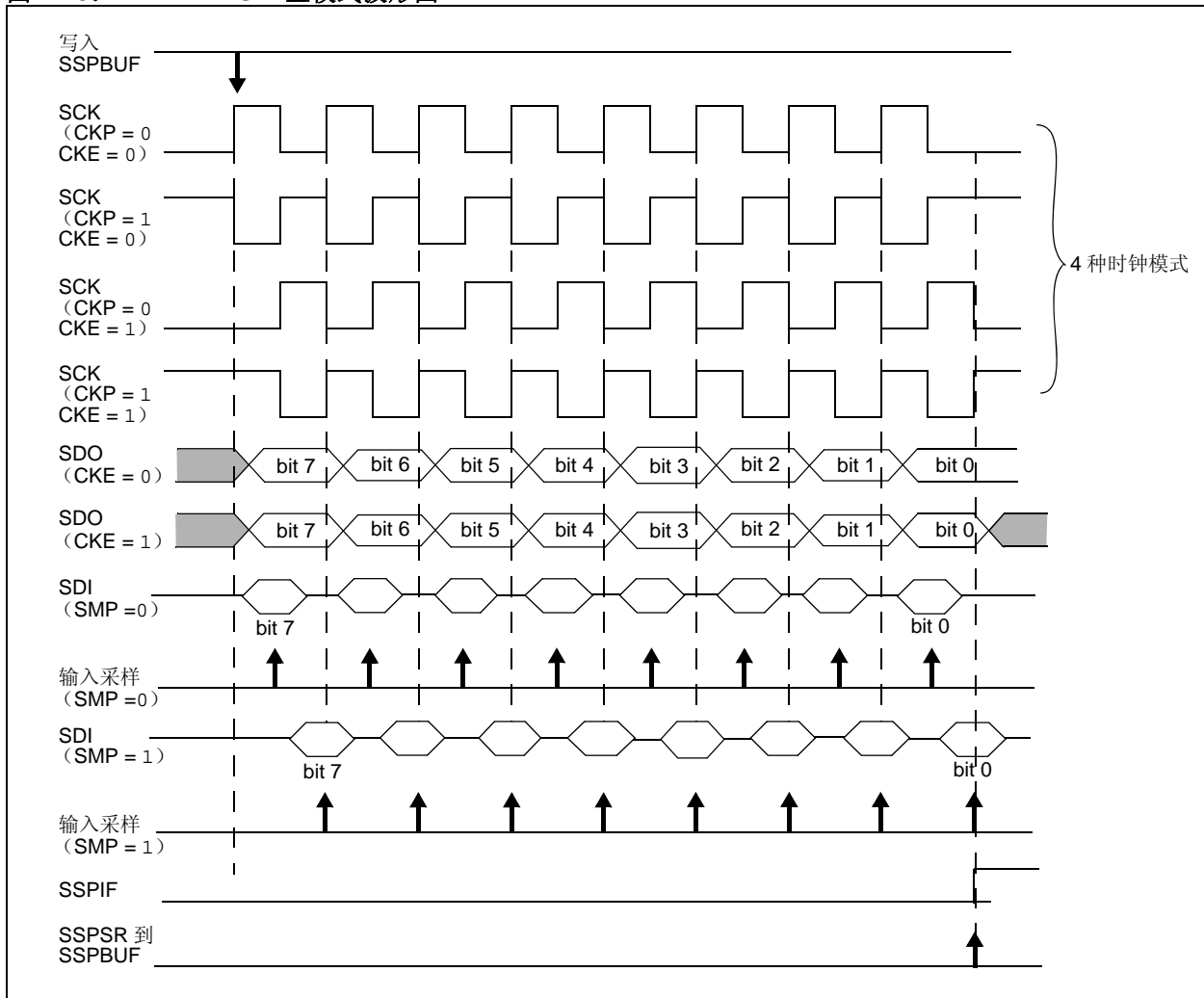
图 17-3 给出了主模式的波形图。时钟极性通过对 **SSPCON** 寄存器的 **CKP** 位进行适当编程来选择。当 **CKE** 位置 1 时，**SDO** 数据在 **SCK** 出现时钟边沿前一直有效。输入数据的采样时间根据 **SMP** 位的状态显示，可以在数据输出时间的中间或结束时发生。图中给出了将接收到的数据装入 **SSPBUF** 的时间。

### 17.1.1.4 主模式下休眠

在主模式下，将停止所有模块时钟，且发送 / 接收也将保持其当前状态（暂停），直到器件从休眠模式唤醒为止。器件从休眠模式唤醒后，模块将继续发送 / 接收数据。

# PIC16F/LF722A/723A

图 17-3: SPI 主模式波形图



例 17-1: 装入 SSPBUF (SSPSR) 寄存器

```

BANKSEL    SSPSTAT    ;
LOOP       BTFSS     SSPSTAT, BF ;Has data been received(transmit complete)?
           GOTO      LOOP      ;No
           BANKSEL   SSPBUF    ;
           MOVF     SSPBUF, W   ;WREG reg = contents of SSPBUF
           MOVWF    RXDATA     ;Save in user RAM, if data is meaningful
           MOVF     TXDATA, W  ;W reg = contents of TXDATA
           MOVWF    SSPBUF     ;New data to xmit
    
```

## 17.1.2 从模式

要使任何 SPI 器件作为从器件工作，需要在 SCK 引脚上出现外部时钟脉冲信号时发送和接收数据。该外部时钟必须满足电气规范中规定的高电平和低电平的最短时间要求。

### 17.1.2.1 从模式工作原理

SSP 由一个发送 / 接收移位寄存器 (SSPSR) 和一个缓冲寄存器 (SSPBUF) 组成。SSPSR 将数据移入 / 移出器件，最高有效位在前。在新数据接收完毕前，SSPBUF 保存上次写入 SSPSR 的数据。

从器件不控制对数据随着时钟移入 / 移出器件的时间。要发送到主器件或另一个从器件的所有数据都必须装入到 SSPBUF 寄存器，然后才能接收到第 1 个时钟脉冲。

接收到 8 位数据后：

- 接收的字节被移入 SSPBUF 寄存器
- SSPSTAT 寄存器的 BF 位置 1
- PIR1 寄存器的 SSIIF 位置 1

在数据发送 / 接收期间，任何写 SSPBUF 寄存器的操作都被忽略，并且 SSPCON 寄存器的写冲突检测位 WCOL 置 1。用户软件必须清零 WCOL 位，以便可以确定随后的写 SSPBUF 寄存器操作是否成功完成。

用户的固件必须读 SSPBUF，从而将 BF 标志清零，或者在接收到下一字节时将 SSPCON 寄存器的 SSPOV 位置 1，并禁止通信。

SPI 模块同时发送和接收数据，偶尔会导致发送 / 接收空数据。用户决定要使用的数据和可以丢弃的内容。

### 17.1.2.2 使能从 I/O

要使能串行端口，SSPCON 寄存器的 SSPEN 位必须置 1。如果在 SSPCON 寄存器的 SSPM 位中选择从工作模式，则将 SDI、SDO 和 SCK 引脚指定为串行端口引脚。

要使这些引脚作为串行端口引脚工作，必须按如下所示将相关 TRIS 寄存器中其相应的数据方向位置 1 或清零：

- SDI 配置为输入
- SDO 配置为输出
- SCK 配置为输入

第 4 个引脚从选择 ( $\overline{SS}$ ) 可在从模式下使用 (可选)。从选择可以通过 APFCON 寄存器的 SSSEL 位配置为在以下某个引脚上工作。

- RA5/AN4/ $\overline{SS}$
- RA0/AN0/ $\overline{SS}$

选择“从选择”引脚后，必须将 ANSELA 和 TRISA 寄存器中的相应位置 1。必须通过将 TRISA 中的相应位置 1 来将从选择设置为输入，且必须通过将 ANSELA 寄存器中的相应位清零在  $\overline{SS}$  引脚上使能数字 I/O。

### 17.1.2.3 从模式设置

将 SSP 模块初始化为 SPI 从模式时，必须确保与主器件兼容。这可以通过在 SSPCON 和 SSPSTAT 寄存器中对相应的控制位编程来完成。这些控制位允许指定以下项：

- SCK 作为时钟输入
- SCK 的空闲状态 (CKP 位)
- 数据输入的采样阶段 (SMP 位)
- 在 SCK 的上升沿 / 下降沿输出数据 (CKE 位)

图 17-4 和图 17-5 给出从模式工作的波形图示例。

# PIC16F/LF722A/723A

图 17-4: SPI 模式的波形图 (从模式且 CKE = 0)

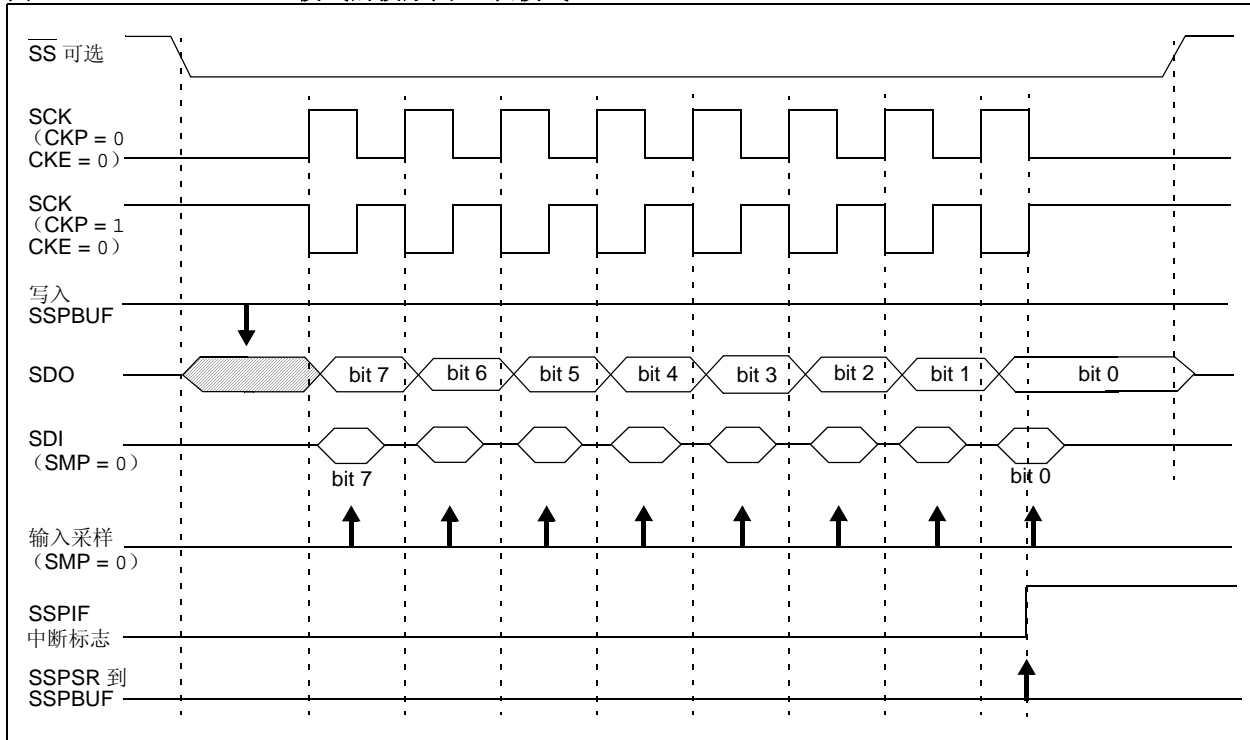
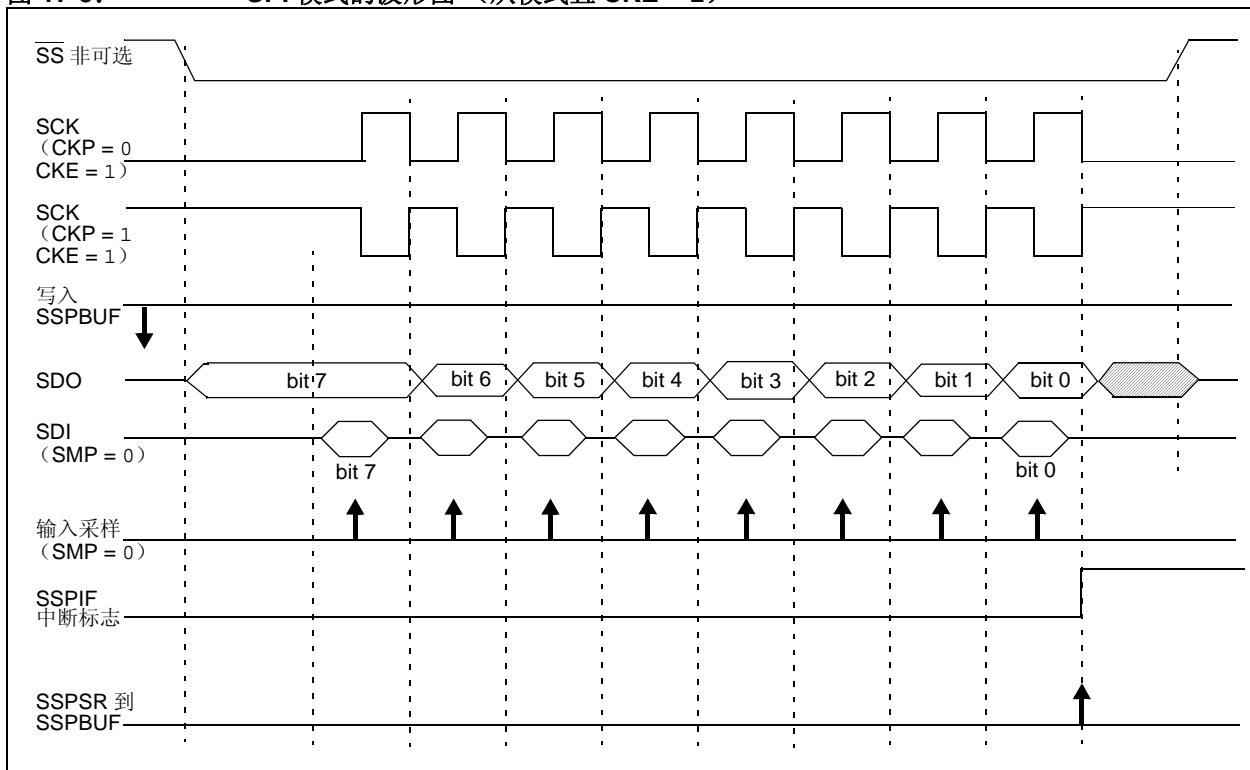


图 17-5: SPI 模式的波形图 (从模式且 CKE = 1)





## 17.1.2.4 从选择工作原理

$\overline{SS}$  引脚允许器件工作在同步从模式下。SPI 必须在  $\overline{SS}$  引脚控制使能时处于从模式 ( $SSPM\langle 3:0 \rangle = 0100$ )。 $\overline{SS}$  引脚的相关 TRIS 位必须被置 1, 以使  $\overline{SS}$  作为输入。

在从选择模式下, 如果:

- $\overline{SS} = 0$ , 器件按照第 17.1.2 节 “从模式” 中的规定工作。
- $\overline{SS} = 1$ , SPI 模块保持复位状态, 且 SDO 引脚是三态的。

**注 1:** 当 SPI 在  $\overline{SS}$  引脚控制使能时处于从模式 ( $SSPM\langle 3:0 \rangle = 0100$ ) 时, 如果  $\overline{SS}$  引脚驱动为高电平, 那么 SPI 模块将复位。

**2:** 当 SPI 工作在从模式下并且 CKE 位置 1 时, 必须使能  $\overline{SS}$  引脚控制。

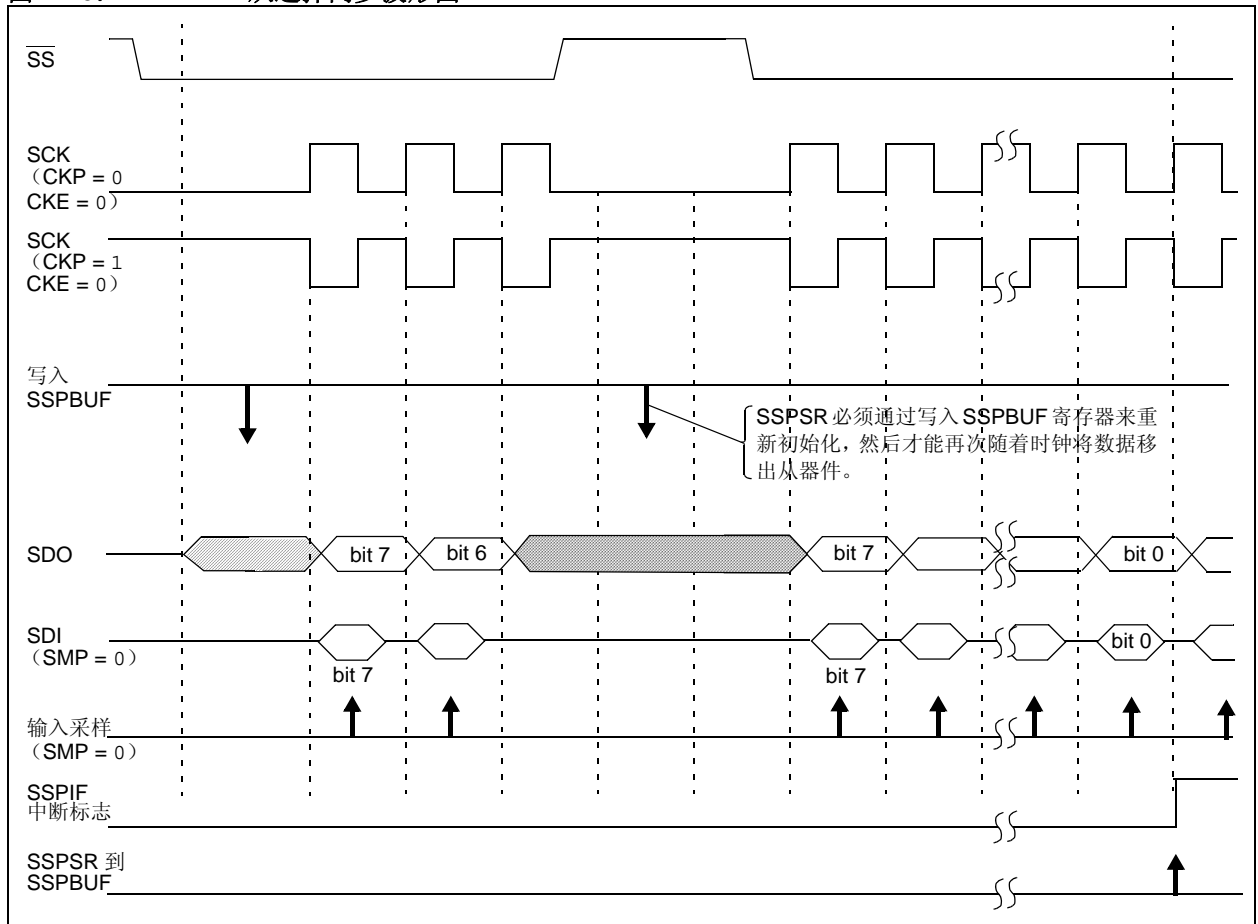
当 SPI 模块复位时, 位计数器被清为 0。这可以通过强制  $\overline{SS}$  引脚为高电平或清零 SSPEN 位来实现。图 17-6 给出了此类同步事件的时序波形图。

**注:** SSPSR 必须通过写入 SSPBUF 寄存器来重新初始化。然后才能再次随着时钟将数据移出从器件。

## 17.1.2.5 从模式下休眠

在休眠模式下, 从器件仍可发送 / 接收数据。SPI 发送 / 接收移位寄存器针对外部提供的时钟源与器件异步工作。这可以使器件置于休眠模式下, 且数据被移入 SPI 发送 / 接收移位寄存器。在接收完所有 8 位数据后, SSP 中断标志位将置 1, 如果此时允许该中断, 还将器件从休眠模式唤醒。

图 17-6: 从选择同步波形图



# PIC16F/LF722A/723A

寄存器 17-1: **SSPCON: 同步串行端口控制寄存器 (SPI 模式)**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7							bit 0

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7      **WCOL:** 写冲突检测位  
 1 = 还在发送前一个字时, 又有数据写入 SSPBUF 寄存器 (必须用软件清零)  
 0 = 无冲突
- bit 6      **SSPOV:** 接收上溢指示位  
 1 = SSPBUF 寄存器仍持有前一数据时, 又接收到一个新的字节。如果上溢, SSPSR 中的数据会丢失。上溢只在从模式下发生。即使只是发送数据, 用户也必须读 SSPBUF, 以避免上溢标志位置 1。在主模式下, 上溢位不会置 1, 因为每次接收 (和发送) 新数据都是通过写入 SSPBUF 寄存器启动。  
 0 = 无上溢
- bit 5      **SSPEN:** 同步串行端口使能位  
 1 = 使能串行串口并将 SCK、SDO 和 SDI 配置为串行端口引脚<sup>(1)</sup>  
 0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚
- bit 4      **CKP:** 时钟极性选择位  
 1 = 时钟为高电平时处于空闲状态  
 0 = 时钟为低电平时处于空闲状态
- bit 3-0    **SSPM<3:0>:** 同步串行端口模式选择位  
 0000 = SPI 主模式, 时钟 = Fosc/4  
 0001 = SPI 主模式, 时钟 = Fosc/16  
 0010 = SPI 主模式, 时钟 = Fosc/64  
 0011 = SPI 主模式, 时钟 = TMR2 输出 /2  
 0100 = SPI 从模式, 时钟 = SCK 引脚。使能了 SS 引脚控制。SS 可以用作 I/O 引脚。  
 0101 = SPI 从模式, 时钟 = SCK 引脚。禁止了 SS 引脚控制。SS 可以用作 I/O 引脚。

**注 1:** 当使能时, 这些引脚必须正确配置为输入或输出引脚。

**寄存器 17-2: SSPSTAT: 同步串行端口状态寄存器 (SPI 模式)**

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7							bit 0

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7      **SMP:** SPI 数据输入采样阶段位  
SPI 主模式:  
 1 = 在数据输出时间结束时采样输入数据  
 0 = 在数据输入时间的中间采样输入数据  
SPI 从模式:  
 当 SPI 用于从模式时, 必须将 SMP 清零
- bit 6      **CKE:** SPI 时钟边沿选择位  
SPI 模式, CKP = 0:  
 1 = 数据在 SCK 的上升沿稳定  
 0 = 数据在 SCK 的下降沿稳定  
SPI 模式, CKP = 1:  
 1 = 数据在 SCK 的下降沿稳定  
 0 = 数据在 SCK 的上升沿稳定
- bit 5      **D/A:** 数据 / 地址位  
 仅用于 I<sup>2</sup>C 模式。
- bit 4      **P:** 停止位  
 仅用于 I<sup>2</sup>C 模式。
- bit 3      **S:** 启动位  
 仅用于 I<sup>2</sup>C 模式。
- bit 2      **R/W:** 读 / 写信息位  
 仅用于 I<sup>2</sup>C 模式。
- bit 1      **UA:** 更新地址位  
 仅用于 I<sup>2</sup>C 模式。
- bit 0      **BF:** 缓冲器满状态位  
 1 = 接收完成, SSPBUF 已满  
 0 = 接收未完成, SSPBUF 为空

# PIC16F/LF722A/723A

表 17-1: 与 SPI 操作相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
ANSELA	—	—	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0	--11 1111	--11 1111
APFCON	—	—	—	—	—	—	SSSEL	CCP2SEL	---- --00	---- --00
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PR2	Timer2 周期寄存器								1111 1111	1111 1111
SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
SSPSTAT	SMP	CKE	D/Ā	P	S	R/W	UA	BF	0000 0000	0000 0000
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注: x = 未知, u = 不变, - = 未实现, 读为 0。SSP 在 SPI 模式下不使用阴影单元。

## 17.2 I<sup>2</sup>C 模式

在 I<sup>2</sup>C 模式下，SSP 模块将实现所有从功能，除了通用呼叫支持。它提供用硬件实现的启动位和停止位中断，以协助主器件功能的固件实现。SSP 模块实现 I<sup>2</sup>C 标准模式规范：

- I<sup>2</sup>C 从模式（7 位地址）
- I<sup>2</sup>C 从模式（10 位地址）
- 允许启动位和停止位中断，以支持固件主模式
- 地址屏蔽

有两个引脚用于数据传送；SCL 引脚（时钟线）和 SDA 引脚（数据线）。用户必须在适当的 TRIS 寄存器中将两个引脚的数据方向位配置为输入。使能 I<sup>2</sup>C 模式后，I/O 缓存器中的 I<sup>2</sup>C 压摆率限制器由 SSPSTAT 寄存器的 SMP 位控制。SSP 模块功能通过将 SSPCON 寄存器的 SSPEN 位置 1 来使能。

数据将在时钟的上升沿上采样，在下降沿上移出。这可以确保在 SCL 高电平期间 SDA 信号有效。SCL 时钟输入必须具有最短高电平时间和低电平时间才能正常工作。请参见第 23.0 节“电气规范”。

图 17-7: I<sup>2</sup>C™ 模式框图

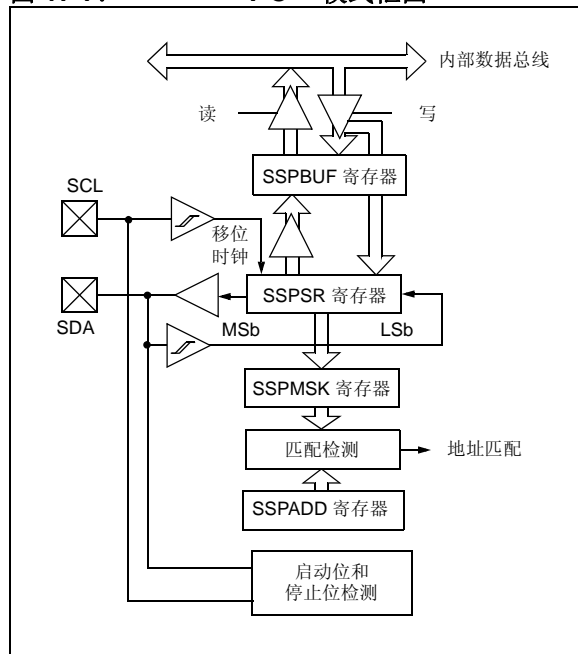
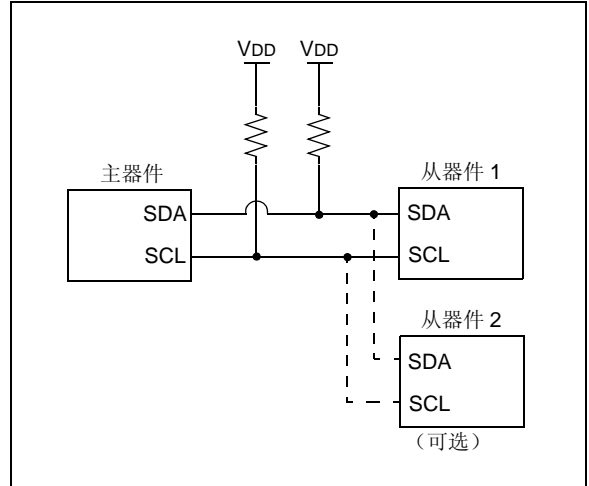


图 17-8: 典型 I<sup>2</sup>C™ 连接



SSP 模块有 6 个寄存器用于 I<sup>2</sup>C 操作。它们是：

- SSP 控制（SSPCON）寄存器
- SSP 状态（SSPSTAT）寄存器
- 串行接收 / 发送缓冲器（SSPBUF）寄存器
- SSP 移位寄存器（SSPSR），不能直接访问
- SSP 地址（SSPADD）寄存器
- SSP 地址屏蔽（SSPMsk）寄存器

### 17.2.1 硬件设置

如果 SCL 和 SDA 引脚通过将适当的 TRISC 位置 1 编程为输入，则在 SSPCON 寄存器的 SSPEN 位置 1 的情况下选择 I<sup>2</sup>C 模式会强制这些引脚漏极开路。必要时（如对于应答序列和从发送器序列），SSP 模块将使用输出数据覆盖输入状态。

**注：** 必须在外部为 SCL 和 SDA 引脚提供上拉电阻，才能使 I<sup>2</sup>C 模块正常工作。

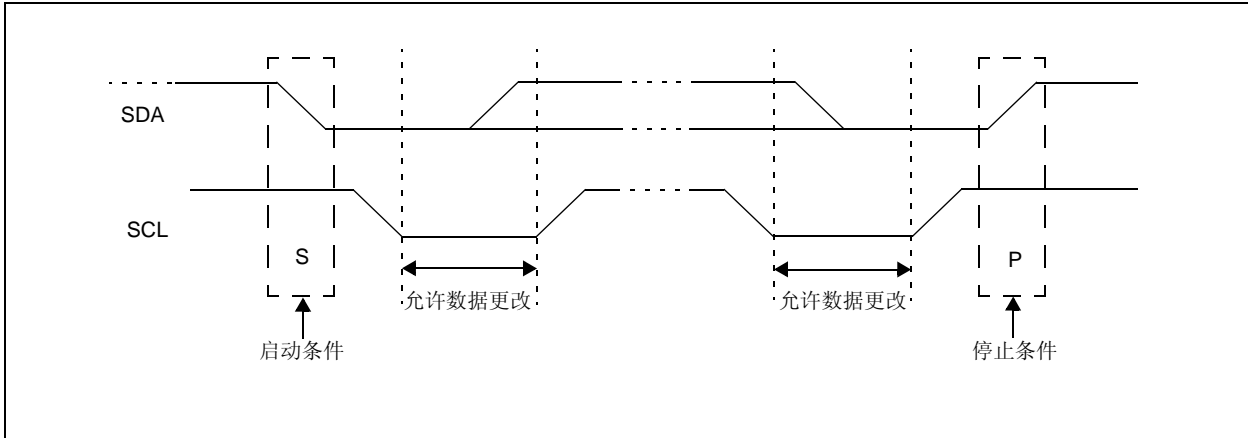
# PIC16F/LF722A/723A

## 17.2.2 启动和停止条件

在没有数据传送期间（空闲时间），时钟线（SCL）和数据线（SDA）将通过外部上拉电阻拉为高电平。启动和停止条件确定数据传输的开始和停止。启动条件定义为 SCL 为高电平时 SDA 线由高到低的跳变。停止条件定义为 SCL 为高电平时 SDA 线的由低到高的跳变。

图 17-9 给出启动和停止条件。主器件产生这些条件，以启动和终止数据传送。基于启动和停止条件的定义，发送数据时，SDA 线只能在 SCL 线为低电平时改变状态。

图 17-9: 启动和停止条件



## 17.2.3 应答

有效接收地址或数据字节后，硬件将自动生成应答（ACK）脉冲，并将当前在 SSPSR 寄存器中接收到的值装入 SSPBUF 寄存器。有些条件将导致 SSP 模块不能生成此 ACK 脉冲。这些条件包括以下条件中的任何或所有条件：

- 接收到传送前，SSPSTAT 寄存器的缓冲器满位 BF 置 1。
- 接收到传送前，SSPCON 寄存器的 SSP 上溢位 SSPOV 置 1。
- SSP 模块正在固件主模式下工作。

在此情况下，SSPSR 寄存器值将不会装入到 SSPBUF，但是 PIR1 寄存器的 SSPIF 位置 1。表 17-2 给出了在指定的 BF 位和 SSPOV 位状态下，接收到数据传输字节时的结果。标志位 BF 通过读 SSPBUF 寄存器清零，而 SSPOV 位通过软件清零。

表 17-2: 数据传送接收到字节操作

接收到传输数据的状态位		SSPSR → SSPBUF	生成 ACK 脉冲	SSPIF 位置 1 (如果允许，将发生 SSP 中断)
BF	SSPOV			
0	0	有	有	有
1	0	无	无	有
1	1	无	无	有
0	1	无	无	有

注 1: 阴影单元给出用户软件未正确对溢出条件清零的情况。

## 17.2.4 寻址

SSP 模块使能之后，将等待启动条件发生。发生启动条件之后，8 位数据将移入 SSPSR 寄存器。在时钟线（SCL）的上升沿对所有传入的位进行采样。

### 17.2.4.1 7 位寻址

在 7 位寻址模式（图 17-10）下，会将寄存器 SSPSR<7:1> 的值与寄存器 SSPADD<7:1> 的值进行比较。将在第 8 个时钟（SCL）脉冲的下降沿比较地址。如果地址匹配，BF 和 SSPOV 位将被清零，并发生以下事件：

- SSPSR 寄存器值将装入 SSPBUF 寄存器。
- BF 位被置 1。
- 将生成  $\overline{\text{ACK}}$  脉冲。
- PIR1 寄存器的 SSP 中断标志位 SSPIF 将在第 9 个 SCL 脉冲的下降沿置 1（如果允许，将生成中断）。

### 17.2.4.2 10 位寻址

在 10 位寻址模式下，需要从器件接收两个地址字节（图 17-11）。第 1 个地址字节的 5 个高位（MSb）指定其是否为 10 位地址。SSPSTAT 寄存器的 R/W 位必须指定写操作，以便从器件接收第 2 个地址字节。对于 10 位地址，第 1 个字节等于“1111 0 A9 A8 0”，其中 A9 和 A8 是该地址的两个 MSb。

10 位地址的事件接收序列如下所示：

1. 将地址高字节装入 SSPAAD 寄存器。
2. 接收地址的第 1 个（高）字节（SSPSTAT 寄存器的 SSPIF、BF 和 UA 位被置 1）。
3. 读 SSPBUF 寄存器（清零 BF 位）。
4. 清零 SSPIF 标志位。
5. 使用地址的第 2 个（低）字节更新 SSPADD 寄存器（清零 UA 位并释放 SCL 线）。
6. 接收地址的低字节（SSPIF、BF 和 UA 位被置 1）。
7. 使用地址高字节更新 SSPAAD 寄存器。如果匹配释放 SCL 线，这将清零 UA 位。
8. 读 SSPBUF 寄存器（清零 BF 位）。
9. 清零 SSPIF 标志位。

如果主器件请求了数据，则寻址从器件后，将发生以下情况：

1. 接收重复的启动条件。
2. 接收重复的高字节地址且  $\overline{\text{R/W}} = 1$ ，指示读操作。
3. BF 位被置 1 且 CKP 位清零，这将停止 SCL 并指示读请求。
4. 写入 SSPBUF，BF 置 1，并将数据发送到主器件。
5. 通过软件将 CKP 置 1，从而释放 SCL 线。

### 17.2.4.3 地址屏蔽

仅当 SSPCON 寄存器的 SSPM 位设置为 1001 时，才能访问地址屏蔽寄存器（SSPMSK）。在该寄存器中，用户可以选择判断地址匹配时硬件将比较的所接收地址的位。判断地址匹配时，将忽略 SSPMSK 寄存器中设置为 0 的所有位，以及接收到的地址字节和 SSPADD 寄存器中的相应位。默认情况下，寄存器的所有位都置 1，要求与 7 位地址或 10 位地址的低 8 位完全匹配。

# PIC16F/LF722A/723A

## 17.2.5 接收

接收到的地址字节的  $\overline{R/W}$  位清零时，主器件会将数据写入从器件。如果地址匹配，会将接收到的地址装入 SSPBUF 寄存器。如果装入的地址不是从 SSPBUF 读取的，将发生地址字节上溢，然后才能接收下一个完整字节。

传送的每个数据字节都会产生 SSP 中断。SSPSTAT 寄存器的 BF、R/W 和 D/A 位用来确定上次接收到的字节的状态。

图 17-10: I<sup>2</sup>C™ 接收波形图 (7 位地址)

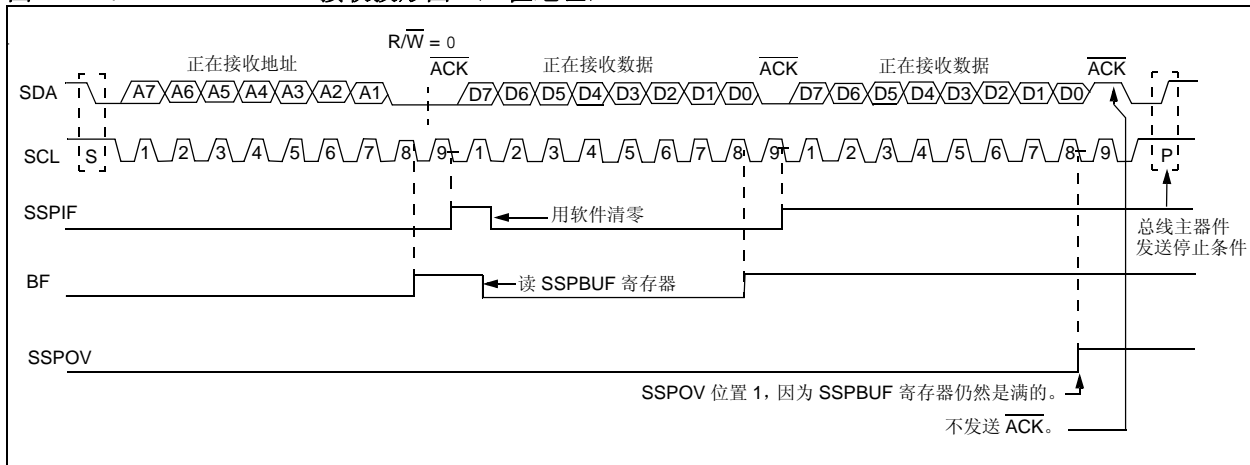
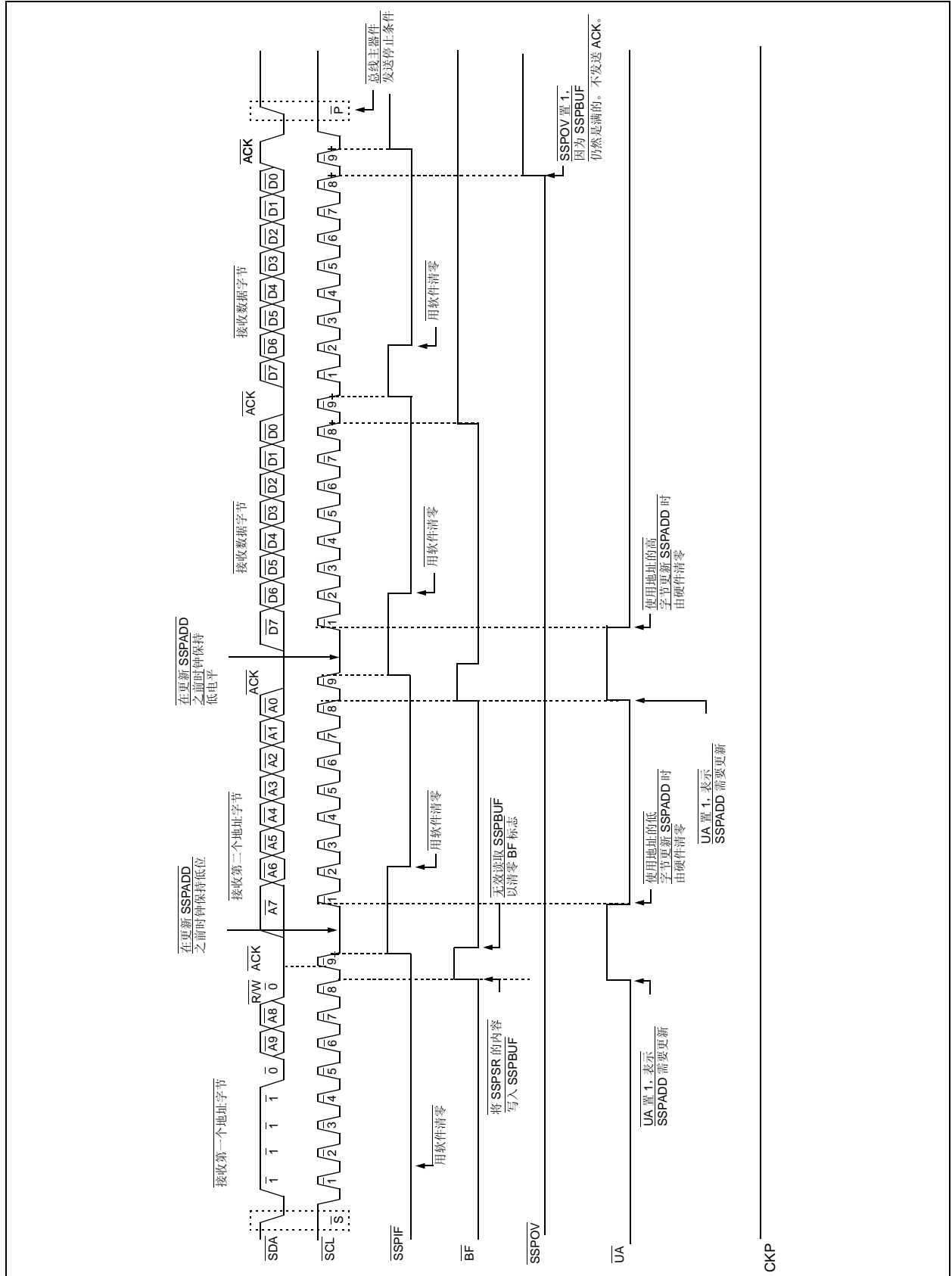




图 17-11: I<sup>2</sup>C™ 从模式时序 (接收, 10 位地址)



# PIC16F/LF722A/723A

## 17.2.6 发送

当接收的地址字节的  $\overline{R/W}$  位置 1 并发生地址匹配时，SSPSTAT 寄存器的 R/W 位置 1，且从器件通过读出数据对主器件进行应答。地址匹配后， $\overline{ACK}$  脉冲将由从硬件生成，且在从器件准备好应答之前将 SCL 引脚保持低电平（时钟自动延长）。请参见第 17.2.7 节“时钟延长”。必须将从器件将发送的数据装入到 SSPBUF 寄存器中，从而将 BF 位置 1。SCL 线通过将 SSPCON 寄存器的 CKP 位置 1 释放。

传送的每个数据字节都会产生 SSP 中断。PIR1 寄存器的 SSPIF 标志位发起 SSP 中断，必须在发送下一字节前由软件清零。SSPSTAT 寄存器的 BF 位在接收的第 8 个时钟脉冲的下降沿清零。SSPIF 标志位在第 9 个时钟脉冲的下降沿置 1。

在第 8 个下降时钟沿之后，SDA 线的控制权将释放给主器件，以便主器件应答或不响应。如果主器件发送一个不响应响应，从器件的发送将完成，且从器件必须监视下一个启动条件。如果主器件应答，则总线的控制权将返回给从器件以发送另一个数据字节。与上一字节类似，时钟将由从器件延长，数据必须装入到 SSPBUF，且 CKP 必须置 1 才能释放时钟线（SCL）。

图 17-12: I<sup>2</sup>C 发送波形图 (7 位地址)

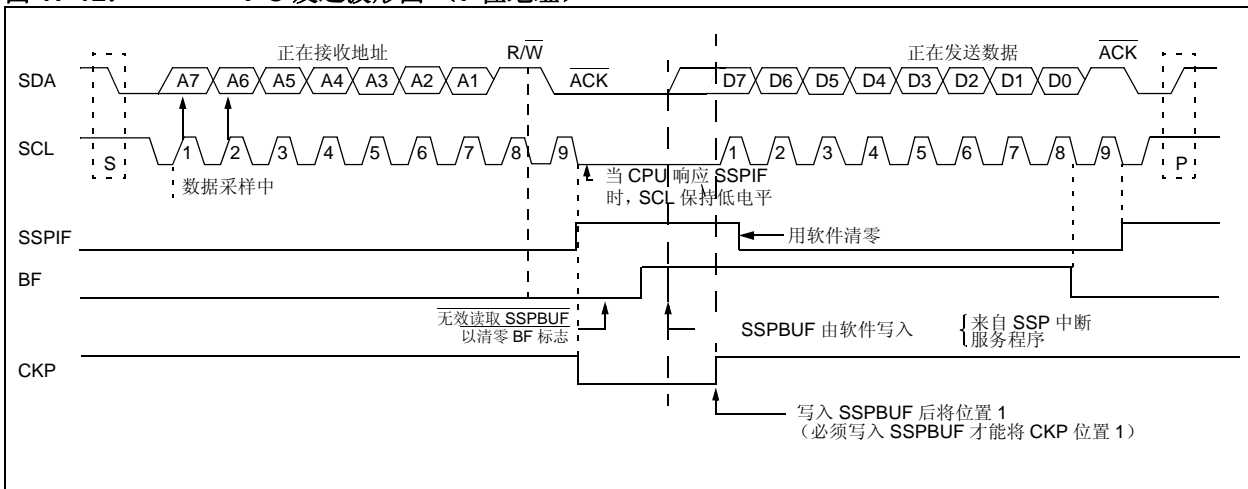
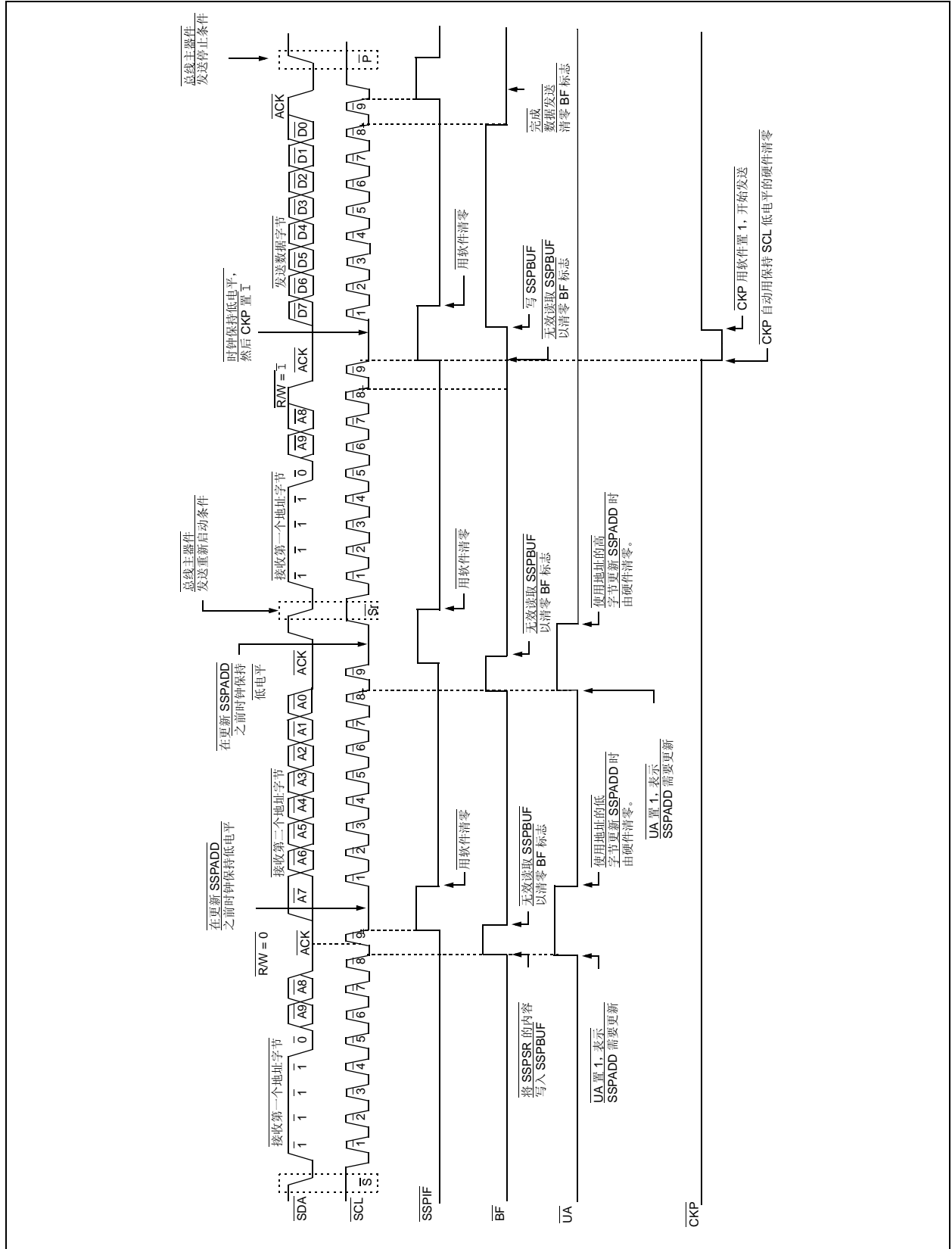


图 17-13: I<sup>2</sup>C 从模式时序 (发送 10 位地址)



# PIC16F/LF722A/723A

## 17.2.7 时钟延长

在任何 SCL 低电平阶段，I<sup>2</sup>C 总线上的任何器件都可以保持 SCL 线低电平和延时，或暂停数据发送。此发送“延长”允许器件减慢总线上通信的速度。主器件必须不断对 SCL 线采样，以确保总线上的所有器件都已释放 SCL 以获取更多数据。

延长通常发生在发送 ACK 位之后，以延时下一字节的第 1 个位。SSP 模块硬件将在以下两个条件下自动延长：

- 接收到 10 位地址字节（更新 SSPADD 寄存器）后
- SSPCON 寄存器的 CKP 位由硬件清零时

该模块将保持 SCL 为低电平，直到 CKP 位置 1 为止。这允许用户从软件使用可能不可读的数据更新 SSPBUF。在 10 位寻址模式下，SSPADD 寄存器必须在接收到第 1 个和第 2 个地址字节后更新。SSP 模块将保持 SCL 线为低电平，直到 SSPADD 被写入一个字节为止。SSPSTAT 寄存器的 UA 位和 SSIIF 位将置 1，表示需要地址更新。

## 17.2.8 固件主模式

使用检测到启动和停止条件时产生中断的固件中支持主模式操作。复位或 SSP 模块被禁止（SSPEN 清零）时可以清零 SSPSTAT 寄存器的停止（P）和启动（S）位。停止（P）和启动（S）位将根据启动和停止条件切换。当 P 位置 1，或者总线空闲且 S 和 P 位都清零时，可以获得 I<sup>2</sup>C 总线的控制权。

在固件主模式下，SCL 和 SDA 线通过将相应的 TRIS 位置 1/ 清零来操作。输出电平始终为低电平，而不管相应 PORT 寄存器位中的值如何。发送 1 时，TRIS 位必须置 1（输入），发送 0 时，TRIS 位必须清零（输出）。

以下事件将导致 SSP 中断标志位 SSIIF 置 1（如果允许，将发生 SSP 中断）：

- 启动条件
- 停止条件
- 发送 / 接收了数据传送字节

固件主模式操作可以通过从模式空闲（SSPM<3:0> = 1011）或从模式（允许中断）完成。使能主功能和从功能时，软件需要区分中断源。

更多信息，请参见应用笔记 AN554，“*Software Implementation of I<sup>2</sup>C™ Bus Master*”（DS00554）。

## 17.2.9 多主模式

在多主模式下，检测到启动和停止条件时发生中断，可以确定总线何时空闲。复位或 SSP 模块被禁止时可以清零停止（P）和启动（S）位。停止（P）和启动（S）位将根据启动和停止条件切换。当 SSPSTAT 寄存器的 P 位置 1，或者总线空闲且 S 和 P 位都清零时，可以获得 I<sup>2</sup>C 总线的控制权。总线繁忙时，如果允许 SSP 中断，则在停止条件发生时产生中断。

在多主操作中，必须监视 SDA 线，以查看信号电平是否为期望的输出电平。只有在高电平为输出时，才需要执行此检查。如果期望高电平，但是出现的是低电平，器件需要释放 SDA 和 SCL 线（将 TRIS 位置 1）。有两个阶段此总线仲裁可能会丢失：地址传送阶段和数据传送阶段。

使能从逻辑后，从器件将继续接收数据。如果在地址传送阶段仲裁丢失，与器件的通信可能正在进行。如果已寻址，将生成 ACK 脉冲。如果在数据传送阶段仲裁丢失，器件将需要稍后重新传送数据。

更多信息，请参见应用笔记 AN578，“*Use of the SSP Module in the I<sup>2</sup>C™ Multi-Master Environment*”（DS00578）。

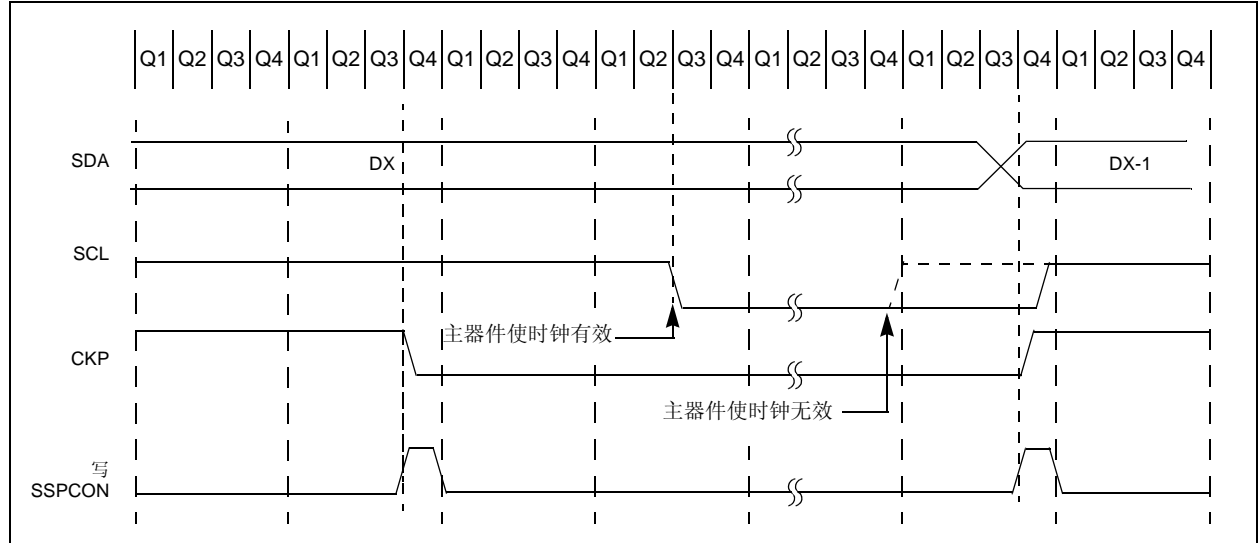
## 17.2.10 时钟同步

清零 CKP 位时，如果采样到低电平，那么 SCL 输出将保持低电平。因此，CKP 位在外部 I<sup>2</sup>C 主器件已使 SCL 线低电平有效之前不会延长 SCL 线。SCL 输出在 CKP 位置 1 并且 I<sup>2</sup>C 总线上的所有其他器件已释放 SCL 之前将保持低电平。这将确保写入 CKP 位不会违反 SCL 的最低高电平时间要求（图 17-14）。

## 17.2.11 休眠工作原理

在休眠模式下，I<sup>2</sup>C 模块可以接收数据地址，如果使能了 SSP 中断，当发生地址匹配或完成字节传送时，还将处理器从休眠模式唤醒。

图 17-14: 时钟同步时序



# PIC16F/LF722A/723A

**寄存器 17-3: SSPCON: 同步串行端口控制寄存器 (I<sup>2</sup>C 模式)**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
bit 7							bit 0

**图注:**

R = 可读位	W = 可写位	U = 未实现位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7**      **WCOL:** 写冲突检测位  
 1 = 还在发送前一个字时, 又有数据写入 SSPBUF 寄存器 (必须用软件清零)  
 0 = 无冲突
- bit 6**      **SSPOV:** 接收上溢指示位  
 1 = SSPBUF 寄存器仍持有前一字节时, 又接收到一个字节。SSPOV 在发送模式下是“无关”位。  
 SSPOV 在任何模式下都必须用软件清零。  
 0 = 无上溢
- bit 5**      **SSPEN:** 同步串行端口使能位  
 1 = 使能串行串口并将 SDA 和 SCL 引脚配置为串行端口引脚 **(2)**  
 0 = 禁止串行端口并这些引脚配置为 I/O 端口引脚
- bit 4**      **CKP:** 时钟极性选择位  
 1 = 释放 SCL 的控制权  
 0 = 保持时钟为低电平 (时钟延长)。(用于确保数据建立时间。)
- bit 3-0**    **SSPM<3:0>:** 同步串行端口模式选择位  
 0110 = I<sup>2</sup>C 从模式, 7 位地址  
 0111 = I<sup>2</sup>C 从模式, 10 位地址  
 1000 = 保留  
 1001 = 在 SSPADD SFR 地址处装入 SSPMSK 寄存器 **(1)**  
 1010 = 保留  
 1011 = I<sup>2</sup>C 固件控制的主模式 (从空闲)  
 1100 = 保留  
 1101 = 保留  
 1110 = I<sup>2</sup>C 从模式, 7 位地址, 并启用了启动位和停止位  
 1111 = I<sup>2</sup>C 从模式, 10 位地址, 并启用了启动位和停止位

**注 1:** 选择此模式时, 任何对 SSPADD SFR 地址的读或写操作都可以访问 SSPMSK 寄存器。  
**注 2:** 当使能时, 这些引脚必须使用相关 TRIS 位正确配置为输入或输出引脚。

**寄存器 17-4: SSPSTAT: 同步串行端口状态寄存器 (I<sup>2</sup>C 模式)**

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值              1 = 置 1                      0 = 清零                      x = 未知

- bit 7            **SMP:** SPI 数据输入采样阶段位  
 1 = 禁止压摆率控制 (限制)。在 I<sup>2</sup>C 标准模式下工作 (100 kHz 和 1 MHz)  
 0 = 允许压摆率控制 (限制)。在 I<sup>2</sup>C 快速模式下工作 (400 kHz)
- bit 6            **CKE:** SPI 时钟边沿选择位  
 此位必须保持清零。仅用于 SPI 模式。
- bit 5            **D/A:** 数据 / 地址位 (仅 I<sup>2</sup>C 模式)  
 1 = 表示上次接收或发送的字节是数据  
 0 = 表示上次接收或发送的字节是地址
- bit 4            **P:** 停止位  
 禁止 SSP 模块或上次检测到启动位时此位将清零。  
 1 = 表示上次检测到了停止位 (此位在复位时为 0)  
 0 = 上次未检测到停止位
- bit 3            **S:** 启动位  
 禁止 SSP 模块或上次检测到停止位时此位将清零。  
 1 = 表示上次检测到了启动位 (此位在复位时为 0)  
 0 = 上次没有检测到启动位
- bit 2            **R/W:** 读 / 写位信息  
 该位用来保存在上次地址匹配后的 R/W 位信息。此位仅在地址匹配与遇到下一个启动位、停止位或 ACK 位之间有效。  
 1 = 读  
 0 = 写
- bit 1            **UA:** 更新地址位 (仅 10 位 I<sup>2</sup>C 模式)  
 1 = 表示用户需要更新 SSPADD 寄存器中的地址  
 0 = 不需要更新地址
- bit 0            **BF:** 缓冲器满状态位  
接收:  
 1 = 接收完成, SSPBUF 已满  
 0 = 接收未完成, SSPBUF 为空  
发送:  
 1 = 正在进行发送, SSPBUF 已满  
 0 = 发送完成, SSPBUF 为空

# PIC16F/LF722A/723A

**寄存器 17-5: SSPMSK: SSP 屏蔽寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
MSK7	MSK6	MSK5	MSK4	MSK3	MSK2	MSK1	MSK0
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值          1 = 置 1                          0 = 清零                          x = 未知

bit 7-1      **MSK<7:1>:** 屏蔽位  
 1 = 接收到的地址位 n 与 SSPADD<n> 相比较以检测是否存在 I<sup>2</sup>C 地址匹配  
 0 = 接收到的地址位 n 不用于检测是否存在 I<sup>2</sup>C 地址匹配

bit 0      **MSK<0>:** 在 I<sup>2</sup>C 从模式, 10 位地址条件下的屏蔽位  
 I<sup>2</sup>C 从模式, 10 位地址 (SSPM<3:0> = 0111):  
 1 = 接收到的地址位 0 与 SSPADD<0> 相比较以检测是否存在 I<sup>2</sup>C 地址匹配  
 0 = 接收到的地址位 0 不用于检测是否存在 I<sup>2</sup>C 地址匹配  
 所有其他 SSP 模式: 此位无影响。

**寄存器 17-6: SSPADD: SSP I<sup>2</sup>C 地址寄存器**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值          1 = 置 1                          0 = 清零                          x = 未知

bit 7-0      **ADD<7:0>:** 地址位  
 接收的地址

**表 17-7: 与 I<sup>2</sup>C 相关的寄存器的工作原理**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
SSPADD	同步串行端口 (I <sup>2</sup> C 模式) 地址寄存器								0000 0000	0000 0000
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
SSPMSK <sup>(2)</sup>	同步串行端口 (I <sup>2</sup> C 模式) 地址屏蔽寄存器								1111 1111	1111 1111
SSPSTAT	SMP <sup>(1)</sup>	CKE <sup>(1)</sup>	D/A	P	S	R/W	UA	BF	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

**图注:** x = 未知, u = 不变, - = 未实现, 读为 0。SSP 在 I<sup>2</sup>C 模式下不使用阴影单元。

**注 1:** 在 I<sup>2</sup>C 模式下保持这些位处于清零状态。  
**注 2:** 仅当 SSPM<3:0> = 1001 时才可访问。



## 18.0 程序存储器读

闪存程序存储器在器件的完整VDD范围内的正常操作期间可读。要从程序存储器读数据，将使用五个特殊功能寄存器（SFR）：

- PMCON1
- PMDATL
- PMDATH
- PMADRL
- PMADRH

写入到PMADRH:PMADRL寄存器对的值将确定读取的程序存储单元。读操作将通过将PMCON1寄存器的RD位置1来启动。程序存储器闪存控制器执行两个指令来完成读操作。因此，将RD位置1后，将忽略下两个指令。为避免与程序执行冲突，建议RD位置1之后的两个指令为NOP。读完成后，结果将放置在PMDATLH:PMDATL寄存器对中。示例代码请参见例18-1。

**注：** 代码保护不会影响CPU在程序存储器上执行读操作。更多信息，请参见第8.2节“代码保护”

例 18-1: 程序存储器读

```

BANKSEL PMADRL ;
MOVF    MS_PROG_ADDR, W;
MOVWF   PMADRH ;MS Byte of Program Address to read
MOVF    LS_PROG_ADDR, W;
MOVWF   PMADRL ;LS Byte of Program Address to read
BANKSEL PMCON1 ;
BSF     PMCON1, RD;Initiate Read
NOP
NOP
NOP           ;Any instructions here are ignored as program
              ;memory is read in second cycle after BSF
BANKSEL PMDATL ;
MOVF    PMDATL, W;W = LS Byte of Program Memory Read
MOVWF   LOWPMBYTE;
MOVF    PMDATH, W;W = MS Byte of Program Memory Read
MOVWF   HIGHPMBYTE;
```

# PIC16F/LF722A/723A

**寄存器 18-1: PMCON1: 程序存储器控制 1 寄存器**

R-1	U-0	U-0	U-0	U-0	U-0	U-0	R/S-0
保留	—	—	—	—	—	—	RD
bit 7							bit 0

**图注:** S = 可置 1 位, 由硬件清零  
R = 可读位 W = 可写位 U = 未实现位, 读为 0  
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **保留:** 读为 1。保持此位置 1。  
bit 6-1 **未实现:** 读为 0  
bit 0 **RD:** 读控制位  
1 = 启动程序存储器读 (将由硬件清零 RD; RD 位只能用软件置 1, 不能清零)。  
0 = 不启动程序存储器读

**寄存器 18-2: PMDATH: 程序存储器数据高寄存器**

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	PMD13	PMD12	PMD11	PMD10	PMD9	PMD8
bit 7							bit 0

**图注:** R = 可读位 W = 可写位 U = 未实现位, 读为 0  
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现:** 读为 0  
bit 5-0 **PMD<13:8>:** 程序存储器读命令后 PMADRH 和 PMADRL 指向的程序存储器字的值。

**寄存器 18-3: PMDATL: 程序存储器数据低寄存器**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
PMD7	PMD6	PMD5	PMD4	PMD3	PMD2	PMD1	PMD0
bit 7							bit 0

**图注:** R = 可读位 W = 可写位 U = 未实现位, 读为 0  
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **PMD<7:0>:** 程序存储器读命令后 PMADRH 和 PMADRL 指向的程序存储器字的值。

# PIC16F/LF722A/723A

**寄存器 18-4: PMADRH: 程序存储器地址高寄存器**

U-0	U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	PMA12	PMA11	PMA10	PMA9	PMA8
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值          1 = 置 1                      0 = 清零                      x = 未知

bit 7-5              **未实现:** 读为 0  
 bit 4-0              **PMA<12:8>:** 程序存储器读地址位

**寄存器 18-5: PMADRL: 程序存储器地址低寄存器**

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
PMA7	PMA6	PMA5	PMA4	PMA3	PMA2	PMA1	PMA0
bit 7							bit 0

**图注:**

R = 可读位                      W = 可写位                      U = 未实现位, 读为 0  
 -n = 上电复位时的值          1 = 置 1                      0 = 清零                      x = 未知

bit 7-0              **PMA<7:0>:** 程序存储器读地址位

**表 18-1: 与程序存储器读相关的寄存器汇总**

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
PMCON1	保留	—	—	—	—	—	—	RD	1--- ---0	1--- ---0
PMADRH	—	—	—	程序存储器读地址寄存器高字节					---x xxxx	---x xxxx
PMADRL	程序存储器读地址寄存器低字节								xxxx xxxx	xxxx xxxx
PMDATH	—	—	程序存储器读数据寄存器高字节						--xx xxxx	--xx xxxx
PMDATL	程序存储器读数据寄存器低字节								xxxx xxxx	xxxx xxxx

**图注:** x = 未知, u = 不变, - = 未实现, 读为 0。程序存储器读未使用阴影单元。

# PIC16F/LF722A/723A

---

---

注:

## 19.0 掉电模式（休眠）

器件通过执行 SLEEP 指令进入掉电模式。

如果使能了看门狗定时器：

- WDT 将清零，但是保持运行。
- STATUS 寄存器的  $\overline{PD}$  位清零。
- STATUS 寄存器的  $\overline{TO}$  位置 1。
- 振荡器驱动器将关闭。
- Timer1 振荡器将不受影响。
- I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻态）。

为在此模式下达到最低电流消耗，所有 I/O 引脚都应该处于 VDD 或 VSS 下，且没有外部电路从 I/O 引脚汲取电流。为了避免输入引脚悬空而产生开关电流，应在外部将作为高阻输入的 I/O 引脚拉为高电平或低电平。T0CKI 输入也应该保持处于 VDD 或 VSS 下才能实现最低电流消耗。还要考虑 PORTB 上的片上上拉造成的影响。

使能外部 MCLR 时，MCLR 引脚必须为逻辑高电平。

**注：** WDT 超时生成的复位不能将 MCLR 引脚驱动为低电平。

### 19.1 从休眠模式唤醒

可以通过下列任一事件将器件从休眠状态唤醒：

1.  $\overline{MCLR}$  引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果使能了 WDT）。
3. RB0/INT 引脚中断、PORTB 电平变化或外设中断。

第 1 个事件会使器件复位。后 2 个事件被视为程序执行的延续。STATUS 寄存器中的  $\overline{TO}$  和  $\overline{PD}$  位可以用来确定器件复位的原因。 $\overline{PD}$  位在上电时置 1，而在休眠时清零。 $\overline{TO}$  位在发生 WDT 唤醒时清零。

以下外设中断可以将器件从休眠中唤醒：

1. TMR1 中断。Timer1 必须作为异步计数器工作
2. USART 接收中断（仅同步从模式）
3. A/D 转换（当 A/D 时钟源为 RC 时）
4. 电平变化中断
5. INT 引脚的外部中断
6. 在 CCP1 或 CCP2 上的捕捉事件
7. SPI 或 I<sup>2</sup>C 从模式下的 SSP 中断

因为在休眠期间不存在片上时钟，因此其他外设功能无法生成中断。

当执行 SLEEP 指令时，下一条指令（PC + 1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 GIE 位的状态无关。如果 GIE 位清零（禁止），器件将继续执行 SLEEP 指令后的指令。如果 GIE 位置 1（允许），则器件将执行 SLEEP 指令后的指令，然后跳转到中断地址（0004h）。如果不想执行 SLEEP 指令后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

**注：** 如果全局中断禁止（GIE 清零），而所有中断源的中断允许位和相应的中断标志位置 1，则器件将立即从休眠唤醒。SLEEP 指令完全执行。

器件从休眠唤醒时，WDT 清零，与唤醒的源无关。

# PIC16F/LF722A/723A

## 19.2 使用中断唤醒

当禁止全局中断（GIE 清零）时，并且有任一中断源将其中断允许位和中断标志位置 1，将会发生下列某一事件：

- 如果中断在执行 SLEEP 指令之前发生，则 SLEEP 指令将作为一条 NOP 指令完成。因此，WDT 和 WDT 预分频器和后分频器（如果使能）将不会清零，而 TO 位将不会置 1，且 PD 位将不会清零。
- 如果中断在 SLEEP 指令执行期间或之后发生，器件将立即从休眠模式唤醒。SLEEP 指令将在唤醒之前完全执行。因此，WDT 和 WDT 预分频器和后分频器（如果使能）将会清零，而 TO 位将会置 1，且 PD 位将会清零。

即使在执行 SLEEP 指令之前，检测到标志位为 0，它也可能在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可以测试 PD 位。如果 PD 位置 1，则说明 SLEEP 指令被作为一条 NOP 指令执行了。

为确保 WDT 清零，应在执行 SLEEP 指令之前执行 CLRWDT。

图 19-1: 通过中断将器件从休眠模式唤醒

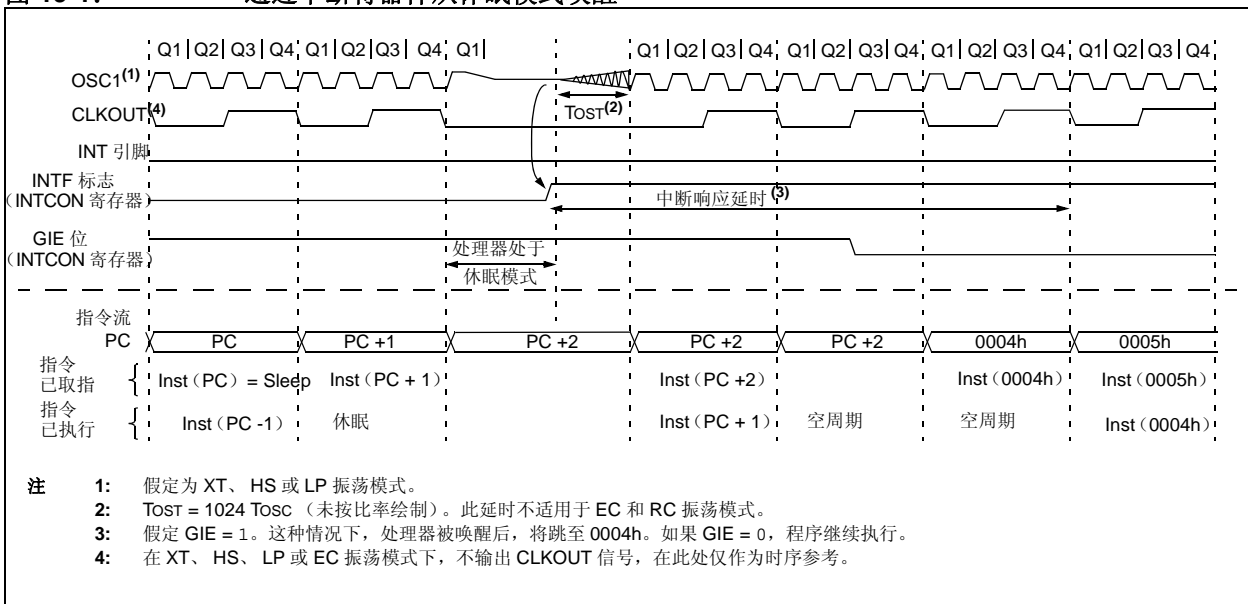


表 19-1: 与掉电模式相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BOR 时的值	所有其他复位时的值
IOCB	IOCB7	IOCB6	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	0000 0000	0000 0000
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 0000	0000 0000
PIE1	TMR1GIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	—	—	—	—	—	—	—	CCP2IE	---- --0	---- --0
PIR1	TMR1GIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	—	—	—	—	—	—	—	CCP2IF	---- --0	---- --0

图注: x = 未知, u = 不变, - = 未实现, 读为 0。掉电模式不使用阴影单元。

## 20.0 在线串行编程 (ICSP™)

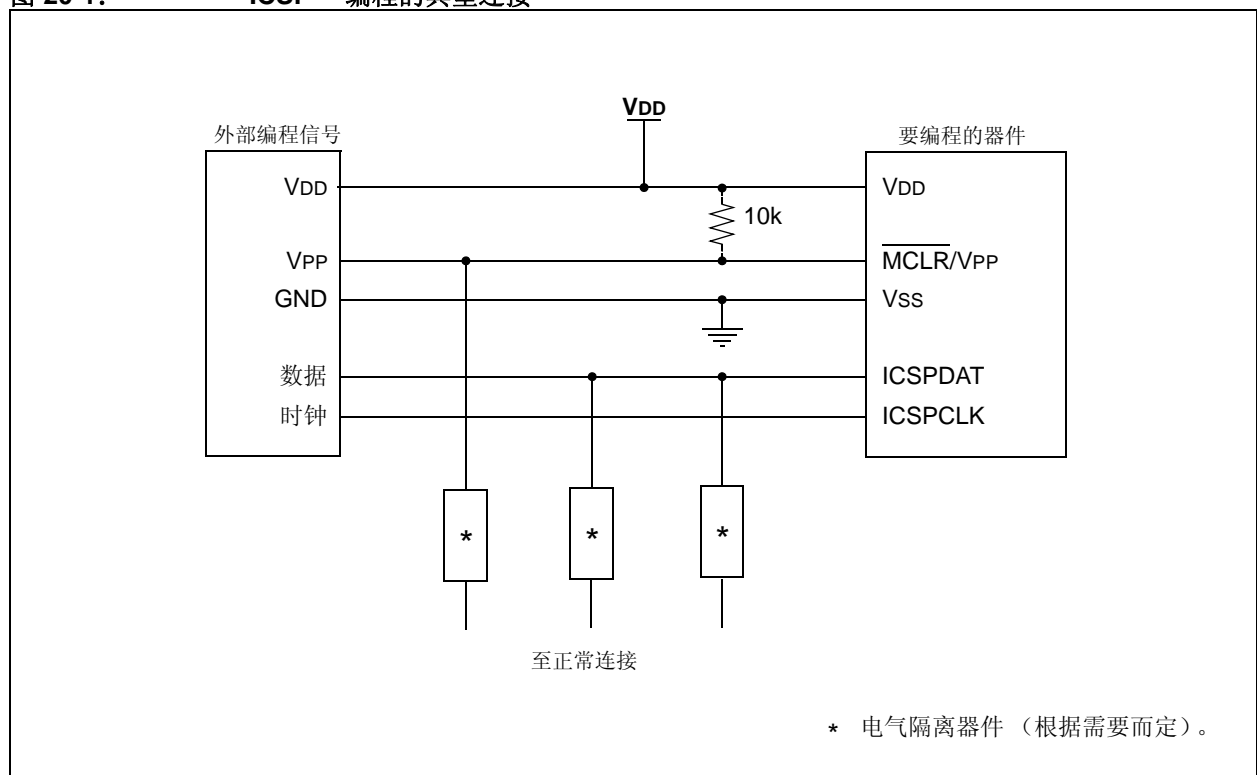
ICSP™ 编程允许客户在生产电路板时使用未编程器件。编程可以在装配流程之后完成，从而可以使用最新版本的固件或者定制固件对器件编程。ICSP™ 编程需要 5 个引脚：

- ICSPCLK
- ICSPDAT
- MCLR/VPP
- VDD
- VSS

通过将 ICSPCLK 和 ICSPDAT 引脚保持为低电平然后将 MCLR/VPP 引脚上的电压从 0V 升至 VPP，可将器件置于编程 / 校验模式。在编程 / 校验模式下，通过串行通信对程序存储器、用户 ID 和配置字进行编程。ICSPDAT 引脚是用于传输串行数据的双向 I/O，ICSPCLK 引脚是时钟输入引脚。关于 ICSP™ 的更多信息，请参见“PIC16F72X/PIC16LF72X Programming Specification” (DS41332C)。

**注：** ICD 2 产生的 VPP 电压大于 PIC16F/LF722A/723A 的最大 VPP 规范。使用编程器时，需要外部电路（例如 AC164112 MPLAB ICD 2 VPP 电压限制器）以将 VPP 电压保持在器件规范内。

图 20-1: ICSP™ 编程的典型连接



# PIC16F/LF722A/723A

---

注:



## 21.0 指令集汇总

PIC16F/LF722A/723A 指令集具有高度正交性，分为以下三种基本类型：

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是一个 14 位字，由**操作码**（指定指令类型）和一个或多个**操作数**（指定指令操作）组成。图 21-1 列出了每种指令类型的格式，而表 21-1 总结了各种操作码字段。

表 21-2 列出了可被 MPASM™ 汇编器识别的指令。

对于**字节操作类指令**，“f”代表文件寄存器指示符，而“d”代表目标寄存器指示符。文件寄存器指示符指定指令将会使用哪一个文件寄存器。

目标寄存器指示符指定操作结果的存放位置。如果“d”为 0，结果存放在 W 寄存器中。如果“d”为 1，结果存放在指令指定的文件寄存器中。

对于**位操作类指令**，“b”代表位域指示符，用于选择操作所影响的位，而“f”则代表相应位所在的文件寄存器的地址。

对于**立即数和控制操作类指令**，“k”代表一个 8 位或 11 位常数或立即数值。

每个指令周期由 4 个振荡周期组成；因此，对于频率为 4 MHz 的振荡器，其正常的指令执行时间为 1 μs。所有指令都在一个指令周期内执行，除非条件测试为真或者指令执行改变了程序计数器的值。当上述特殊情况发生时，指令的执行就需要两个指令周期，第二个周期执行一条 NOP 指令。

所有指令示例均使用“0xhh”格式表示一个十六进制数，其中“h”表示一位十六进制数字。

### 21.1 读-修改-写操作

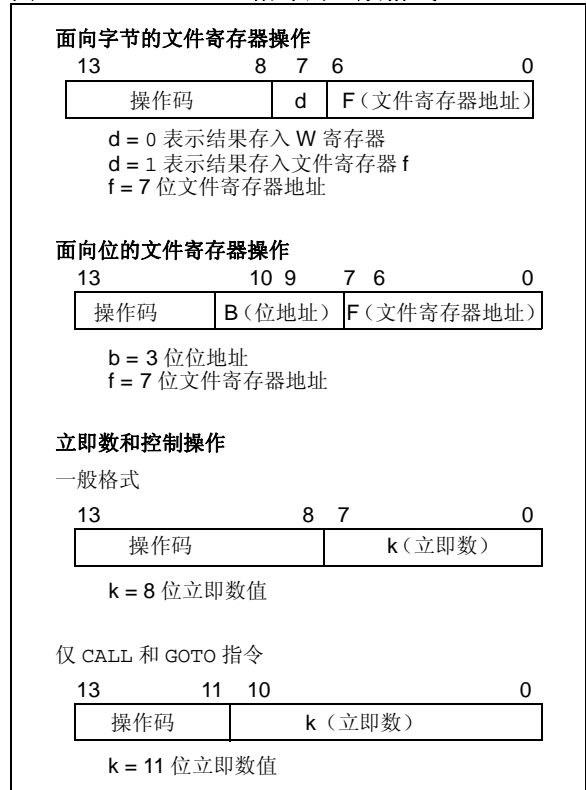
所有需要使用文件寄存器的指令都会执行**读-修改-写 (R-M-W)** 操作。根据指令或目标寄存器指示符“d”读寄存器、修改数据和保存结果。即使是有写寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF PORTB 指令会读 PORTB，清零所有数据位，然后将结果写回到 PORTB。该示例可能意外清除将 RBIF 标志位置 1 的条件。

表 21-1: 操作码字段说明

字段	说明
f	寄存器文件地址 (0x00 到 0x7F)
W	工作寄存器 (累加器)
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	无关单元 (= 0 或 1)。汇编器将生成 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种格式。
d	目标寄存器选择；d = 0: 结果保存至 W，d = 1: 结果保存至文件寄存器 f。默认值为 d = 1。
PC	程序计数器
TO	超时位
C	进位位
DC	半进位位
Z	全零标志位
PD	掉电位

图 21-1: 指令的一般格式



# PIC16F/LF722A/723A

表 21-2: PIC16F/LF722A/723A 指令集

助记符, 操作数	说明	周期数	14 位操作码				受影响的状态位	注	
			MSb		LSb				
<b>面向字节的文件寄存器操作</b>									
ADDWF	f, d	W 和 f 相加	1	00	0111	dfff	ffff	C、DC 和 Z	1, 2
ANDWF	f, d	W 和 f 作逻辑与运算	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	将 f 清零	1	00	0001	1fff	ffff	Z	2
CLRWF	—	将 W 寄存器清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	f 取反	1	00	1001	dfff	ffff	Z	1, 2
DECF	f, d	f 递减 1	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	f 递减 1, 为 0 则跳过	1(2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	f 递增 1	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	f 递增 1, 为 0 则跳过	1(2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	W 和 f 作逻辑或运算	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	传送 f	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	将 W 的内容送到 f	1	00	0000	1fff	ffff		
NOP	—	空操作	1	00	0000	0xx0	0000		
RLF	f, d	对 f 执行带进位的循环左移	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	对 f 执行带进位的循环右移	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	f 减去 W	1	00	0010	dfff	ffff	C、DC 和 Z	1, 2
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	W 与 f 作逻辑异或运算	1	00	0110	dfff	ffff	Z	1, 2
<b>面向位的文件寄存器操作</b>									
BCF	f, b	将 f 中的某位清零	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	将 f 中的某位置 1	1	01	01bb	bfff	ffff		1, 2
BTFSC	f, b	检测 f 中的某位, 为 0 则跳过	1(2)	01	10bb	bfff	ffff		3
BTFSS	f, b	检测 f 中的某位, 为 1 则跳过	1(2)	01	11bb	bfff	ffff		3
<b>立即数和控制操作</b>									
ADDLW	k	立即数和 W 相加	1	11	111x	kkkk	kkkk	C、DC 和 Z	
ANDLW	k	立即数与 W 作逻辑与运算	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWD <sub>T</sub>	—	清零看门狗定时器	1	00	0000	0110	0100	$\overline{TO}$ 和 $\overline{PD}$	
GOTO	k	跳转到地址	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数与 W 作逻辑或运算	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	将立即数传送到 W	1	11	00xx	kkkk	kkkk		
RETFIE	—	从中断返回	2	00	0000	0000	1001		
RETLW	k	返回并将立即数传送到 W	2	11	01xx	kkkk	kkkk		
RETURN	—	从子程序返回	2	00	0000	0000	1000		
SLEEP	—	进入待机模式	1	00	0000	0110	0011	$\overline{TO}$ 和 $\overline{PD}$	
SUBLW	k	从立即数中减去 W 的内容	1	11	110x	kkkk	kkkk	C、DC 和 Z	
XORLW	k	立即数与 W 做逻辑异或运算	1	11	1010	kkkk	kkkk	Z	

- 注 1: 当 I/O 寄存器用自身内容修改自身时 (例如: MOVF PORTA, 1), 使用的值将是出现在自身引脚上的值。例如, 如果将引脚配置为输入, 虽然其对应数据锁存器中的值为 1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回的数据值将是 0。
- 2: 当对 TMR0 寄存器 (并且 d = 1) 执行这条指令时, 如果将预分频器分配给 Timer0 模块, 则将其清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 则执行该指令需要两个周期。第二个周期执行一条 NOP 指令。

## 21.2 指令说明

### **ADDLW**      立即数和 W 相加

语法:            [ 标号] ADDLW   k  
 操作数:         $0 \leq k \leq 255$   
 操作:             $(W) + k \rightarrow (W)$   
 受影响的状态位: C、DC 和 Z  
 说明:            将 W 寄存器的内容与 8 位立即数 k 相加, 结果存放到 W 寄存器。

### **ADDWF**      W 和 f 相加

语法:            [ 标号] ADDWF   f,d  
 操作数:         $0 \leq f \leq 127$   
                    $d \in [0,1]$   
 操作:             $(W) + (f) \rightarrow (\text{目标寄存器})$   
 受影响的状态位: C、DC 和 Z  
 说明:            将 W 寄存器的内容与 f 寄存器的内容相加。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

### **ANDLW**      立即数与 W 作逻辑与运算

语法:            [ 标号] ANDLW   k  
 操作数:         $0 \leq k \leq 255$   
 操作:             $(W) .AND. (k) \rightarrow (W)$   
 受影响的状态位: Z  
 说明:            将 W 寄存器的内容与 8 位立即数 k 作逻辑与运算。结果存放到 W 寄存器。

### **ANDWF**      W 和 f 作逻辑与运算

语法:            [ 标号] ANDWF   f,d  
 操作数:         $0 \leq f \leq 127$   
                    $d \in [0,1]$   
 操作:             $(W) .AND. (f) \rightarrow (\text{目标寄存器})$   
 受影响的状态位: Z  
 说明:            W 寄存器与 f 寄存器作逻辑与运算。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

### **BCF**            将 f 寄存器中的某位清零

语法:            [ 标号] BCF    f,b  
 操作数:         $0 \leq f \leq 127$   
                    $0 \leq b \leq 7$   
 操作:             $0 \rightarrow (f<b>)$   
 受影响的状态位: 无  
 说明:            将寄存器 f 中的位 b 清零。

### **BSF**            将 f 中的某位置 1

语法:            [ 标号] BSF    f,b  
 操作数:         $0 \leq f \leq 127$   
                    $0 \leq b \leq 7$   
 操作:             $1 \rightarrow (f<b>)$   
 受影响的状态位: 无  
 说明:            将寄存器 f 中的位 b 置 1。

### **BTFSC**        检测 f 中的某位, 为 0 则跳过

语法:            [ 标号] BTFSC f,b  
 操作数:         $0 \leq f \leq 127$   
                    $0 \leq b \leq 7$   
 操作:            如果  $(f<b>) = 0$  则跳过  
 受影响的状态位: 无  
 说明:            如果 f 寄存器中的位 b 为 1, 则执行下一条指令。  
                   如果 f 寄存器中的位 b 为 0, 则丢弃下一条指令, 转而执行一条 NOP 指令, 从而使该指令成为双周期指令。

# PIC16F/LF722A/723A

---

<b>BTFSS</b>	<b>检测 f 中的某位，为 1 则跳过</b>
语法:	[ 标号 ] BTFSS f,b
操作数:	$0 \leq f \leq 127$ $0 \leq b < 7$
操作:	如果 $(f < b >) = 1$ 则跳过
受影响的状态位:	无
说明:	如果 f 寄存器中的位 b 为 0，则执行下一条指令。 如果位 b 为 1，那么丢弃下一条指令，转而执行一条 NOP 指令，从而使该指令成为双周期指令。

---

<b>CALL</b>	<b>调用子程序</b>
语法:	[ 标号 ] CALL k
操作数:	$0 \leq k \leq 2047$
操作:	$(PC)+1 \rightarrow TOS$ $k \rightarrow PC <10:0>$ $(PCLATH <4:3>) \rightarrow PC <12:11>$
受影响的状态位:	无
说明:	调用子程序。首先，将返回地址 $(PC+1)$ 压入堆栈。将 11 位立即数地址装入 PC 位 $<10:0>$ 。将 PCLATH 的内容装入 PC 的高位。CALL 是双周期指令。

---

<b>CLRF</b>	<b>将 f 清零</b>
语法:	[ 标号 ] CLRF f
操作数:	$0 \leq f \leq 127$
操作:	$00h \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	f 寄存器的内容被清零，Z 位置 1。

---

<b>CLRW</b>	<b>将 W 寄存器清零</b>
语法:	[ 标号 ] CLRW
操作数:	无
操作:	$00h \rightarrow (W)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	W 寄存器被清零。全零标志位 (Z) 置 1。

---

<b>CLRWDT</b>	<b>清零看门狗定时器</b>
语法:	[ 标号 ] CLRWDT
操作数:	无
操作:	$00h \rightarrow WDT$ $0 \rightarrow \overline{WDT}$ 预分频器 $1 \rightarrow \overline{TO}$ $1 \rightarrow \overline{PD}$
受影响的状态位:	$\overline{TO}$ 和 $\overline{PD}$
说明:	CLRWDT 指令复位看门狗定时器。还将复位 $\overline{WDT}$ 的预分频器。状态位 $\overline{TO}$ 和 $\overline{PD}$ 置 1。

---

<b>COMF</b>	<b>f 取反</b>
语法:	[ 标号 ] COMF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$\overline{(f)} \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	将 f 寄存器的内容取反。如果 d 为 0，结果存放到 W 寄存器。如果 d 为 1，结果存回寄存器 f。

---

<b>DECF</b>	<b>f 递减 1</b>
语法:	[ 标号 ] DECF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	将 f 寄存器的内容减 1。如果 d 为 0，结果存放在 W 寄存器。如果 d 为 1，结果存回寄存器 f。

<b>DECFSZ</b>	<b>f 递减 1, 为 0 则跳过</b>
语法:	[ 标号] DECFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow$ (目标寄存器) 结果 = 0 时跳过
受影响的状态位:	无
说明:	将 f 寄存器的内容减 1。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。如果结果为 0, 则执行一条 NOP 指令, 从而使该指令成为双周期指令。

<b>INCFSZ</b>	<b>f 递增 1, 为 0 则跳过</b>
语法:	[ 标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow$ (目标寄存器) 结果 = 0 跳过
受影响的状态位:	无
说明:	将 f 寄存器的内容加 1。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。如果结果为 0, 则转而执行 NOP 指令, 从而使该指令成为双周期指令。

<b>GOTO</b>	<b>无条件跳转</b>
语法:	[ 标号] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$
受影响的状态位:	无
说明:	GOTO 是无条件跳转指令。将 11 位立即数值装入 PC 位 <10:0>。将 PCLATH<4:3> 的内容装入 PC 的高位。GOTO 是双周期指令。

<b>IORLW</b>	<b>立即数与 W 作逻辑或运算</b>
语法:	[ 标号] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .OR. k \rightarrow (W)$
受影响的状态位:	Z
说明:	将 W 寄存器的内容与 8 位立即数 k 作逻辑或运算。结果存放到 W 寄存器。

<b>INCF</b>	<b>f 递增 1</b>
语法:	[ 标号] INCF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	将 f 寄存器的内容加 1。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

<b>IORWF</b>	<b>W 和 f 作逻辑或运算</b>
语法:	[ 标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .OR. (f) \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	W 寄存器与 f 寄存器作逻辑或运算。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

# PIC16F/LF722A/723A

<b>MOVWF</b>	<b>将 W 的内容传送到 f</b>
语法:	[ 标号] MOVWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(f) → ( 目标寄存器 )
受影响的状态位:	Z
说明:	根据 d 的状态, 将寄存器 f 的内容传送到目标寄存器。如果 d = 0, 目标寄存器为 W 寄存器。如果 d = 1, 则目标寄存器为文件寄存器 f 本身。由于状态标志位 Z 会受到指令结果的影响, 可用 d = 1 检测文件寄存器。
指令字数:	1
指令周期数:	1
示例:	MOVWF FSR, 0 执行指令后 W = FSR 寄存器中的值 Z = 1

<b>MOVLW</b>	<b>将立即数传送到 W</b>
语法:	[ 标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W)
受影响的状态位:	无
说明:	将 8 位立即数 k 装入 W 寄存器。“无关位”被汇编为 0。
指令字数:	1
指令周期数:	1
示例:	MOVLW 0x5A 执行指令后 W = 0x5A

<b>MOVWF</b>	<b>将 W 的内容传送到 f</b>
语法:	[ 标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	(W) → (f)
受影响的状态位:	无
说明:	将 W 寄存器中的数据传送到寄存器 f。
指令字数:	1
指令周期数:	1
示例:	MOVWF OPTION F 执行指令前 OPTION = 0xFF W = 0x4F 执行指令后 OPTION = 0x4F W = 0x4F

<b>NOP</b>	<b>空操作</b>
语法:	[ 标号] NOP
操作数:	无
操作:	空操作
受影响的状态位:	无
说明:	空操作。
指令字数:	1
指令周期数:	1
示例:	NOP

## **RETFIE**      从中断返回

**语法:**            [ 标号] RETFIE

**操作数:**        无

**操作:**            TOS → PC  
                  1 → GIE

**受影响的状态位:** 无

**说明:**            从中断返回。执行出栈操作，将栈顶（TOS）的内容装入 PC。通过将全局中断允许位 GIE（INTCON<7>）置 1 来允许中断。这是一条双周期指令。

**指令字数:**        1

**指令周期数:**    2

**示例:**            RETFIE

中断后

```
PC = TOS
GIE = 1
```

## **RETLW**        返回并将立即数传送到 W

**语法:**            [ 标号] RETLW k

**操作数:**         $0 \leq k \leq 255$

**操作:**             $k \rightarrow (W)$   
                  TOS → PC

**受影响的状态位:** 无

**说明:**            将 8 位立即数 k 装入 W 寄存器。将栈顶内容（返回地址）装入程序计数器。这是一条双周期指令。

**指令字数:**        1

**指令周期数:**    2

**示例:**            CALL TABLE;W contains table

```
                                  ;offset value
TABLE                            • ;W now has table value
                                  •
                                  •
                                  ADDWF PC ;W = offset
                                  RETLW k1 ;Begin table
                                  RETLW k2 ;
                                  •
                                  •
                                  •
                                  RETLW kn ; End of table
```

执行指令前  
    W = 0x07

执行指令后  
    W = k8 的值

## **RETURN**       从子程序返回

**语法:**            [ 标号] RETURN

**操作数:**        无

**操作:**            TOS → PC

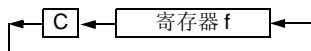
**受影响的状态位:** 无

**说明:**            从子程序返回。执行出栈操作，将栈顶（TOS）内容装入程序计数器。这是一条双周期指令。

# PIC16F/LF722A/723A

## RLF 对 f 执行带进位的循环左移

语法: [标号] RLF f,d  
 操作数:  $0 \leq f \leq 127$   
 $d \in [0,1]$   
 操作: 参见下面的说明  
 受影响的状态位: C  
 说明: 将寄存器 f 的内容连同进位标志位一起循环左移 1 位。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

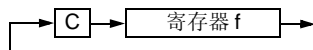


指令字数: 1  
 指令周期数: 1  
 示例: RLF REG1,0

执行指令前  
 REG1 = 1110 0110  
 C = 0  
 执行指令后  
 REG1 = 1110 0110  
 W = 1100 1100  
 C = 1

## RRF 对 f 执行带进位的循环右移

语法: [标号] RRF f,d  
 操作数:  $0 \leq f \leq 127$   
 $d \in [0,1]$   
 操作: 参见下面的说明  
 受影响的状态位: C  
 说明: 将寄存器 f 的内容连同进位标志位一起循环右移 1 位。如果 d 为 0, 结果存放到 W 寄存器。如果 d 为 1, 结果存回寄存器 f。



## SLEEP 进入休眠模式

语法: [标号] SLEEP  
 操作数: 无  
 操作: 00h → WDT,  
 0 →  $\overline{\text{WDT}}$  预分频器  
 1 →  $\overline{\text{TO}}$   
 0 →  $\overline{\text{PD}}$   
 受影响的状态位:  $\overline{\text{TO}}$  和  $\overline{\text{PD}}$   
 说明: 掉电状态位  $\overline{\text{PD}}$  清零。超时状态位  $\overline{\text{TO}}$  置 1。看门狗定时器及其预分频器清零。振荡器停振, 处理器进入休眠模式。

## SUBLW 从立即数中减去 W 的内容

语法: [标号] SUBLW k  
 操作数:  $0 \leq k \leq 255$   
 操作:  $k - (W) \rightarrow (W)$   
 受影响的状态位: C、DC 和 Z  
 说明: 从 8 位立即数 k 中减去 W 寄存器的内容 (采用二进制补码方法进行运算)。结果存放到 W 寄存器。

C = 0	$W > k$
C = 1	$W \leq k$
DC = 0	$W\langle 3:0 \rangle > k\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq k\langle 3:0 \rangle$



## SUBWF            f 减去 W

语法:            [ 标号] SUBWF f,d  
 操作数:         $0 \leq f \leq 127$   
                   $d \in [0,1]$   
 操作:            (f) - (W) → ( 目标寄存器 )  
 受影响的状态位: C、DC 和 Z  
 说明:            从寄存器 f 中减去 W 寄存器的内容 (采用二进制补码方法进行运算)。如果 d 为 0, 结果存放在 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

C = 0	$W > f$
C = 1	$W \leq f$
DC = 0	$W<3:0> > f<3:0>$
DC = 1	$W<3:0> \leq f<3:0>$

## SWAPF            将 f 中的两个半字节进行交换

语法:            [ 标号] SWAPF f,d  
 操作数:         $0 \leq f \leq 127$   
                   $d \in [0,1]$   
 操作:            (f<3:0>) → ( 目标寄存器 <7:4>),  
                  (f<7:4>) → ( 目标寄存器 <3:0>)  
 受影响的状态位: 无  
 说明:            将寄存器 f 的高半字节和低半字节交换。如果 d 为 0, 结果存放在 W 寄存器。如果 d 为 1, 结果存放到寄存器 f。

## XORLW            立即数与 W 做逻辑异或运算

语法:            [ 标号] XORLW k  
 操作数:         $0 \leq k \leq 255$   
 操作:            (W) .XOR. k → (W)  
 受影响的状态位: Z  
 说明:            将 W 寄存器的内容与 8 位立即数 k 作逻辑异或运算。结果存放到 W 寄存器。

## XORWF            W 与 f 作逻辑异或运算

语法:            [ 标号] XORWF f,d  
 操作数:         $0 \leq f \leq 127$   
                   $d \in [0,1]$   
 操作:            (W) .XOR. (f) → ( 目标寄存器 )  
 受影响的状态位: Z  
 说明:            将 W 寄存器的内容与 f 寄存器的内容作逻辑异或运算。如果 d 为 0, 结果存放在 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

# PIC16F/LF722A/723A

---

注:

## 22.0 开发支持

一系列软件及硬件开发工具对 PIC® 单片机和 dsPIC® 数字信号控制器提供支持：

- 集成开发环境
  - MPLAB® IDE 软件
- 编译器 / 汇编器 / 链接器
  - 适用于各种器件系列的 MPLAB C 编译器
  - 适用于各种器件系列的 HI-TECH C 编译器
  - MPASM™ 汇编器
  - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
  - 适用于各种器件系列的 MPLAB 汇编器 / 链接器 / 库管理器
- 模拟器
  - MPLAB SIM 软件模拟器
- 仿真器
  - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
  - MPLAB ICD 3
  - PICKIT™ 3 Debug Express
- 器件编程器
  - PICKIT™ 2 编程器
  - MPLAB PM3 器件编程器
- 低成本演示 / 开发板、评估工具包及入门工具包

## 22.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16/32 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
  - 模拟器
  - 编程器（单独销售）
  - 在线仿真器（单独销售）
  - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 鼠标停留在变量上进行查看的功能
- 将变量从源代码窗口拖放到 Watch（观察）窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（C 语言或汇编语言）
- 点击一次即可完成编译或汇编，并将代码下载到仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
  - 源文件（C 语言或汇编语言）
  - 混合 C 语言和汇编语言
  - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能强大的工具时的学习时间。

## 22.2 适用于各种器件系列的 MPLAB C 编译器

MPLAB C 编译器代码开发系统是完整的 ANSI C 编译器，适用于 Microchip 的 PIC18、PIC24 和 PIC32 系列单片机及 dsPIC30 和 dsPIC33 系列数字信号控制器。这些编译器提供强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供针对 MPLAB IDE 调试器优化的符号信息。

## 22.3 适用于各种器件系列的 HI-TECH C 编译器

HI-TECH C 编译器代码开发系统是完整的 ANSI C 编译器，适用于 Microchip 的 PIC 系列单片机及 dsPIC 系列数字信号控制器。这些编译器提供强大的集成功能和全知代码生成能力，且使用方便。

为便于源代码调试，编译器提供针对 MPLAB IDE 调试器优化的符号信息。

编译器包括一个宏汇编器、链接器、预处理程序和单步驱动程序，可以在多种平台上运行。

## 22.4 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于 PIC10/12/16/18 MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特性：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

## 22.5 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用程序。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特性：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

## 22.6 适用于各种器件系列的 MPLAB 汇编器、链接器和库管理器

MPLAB 汇编器为 PIC24、PIC32 和 dsPIC 器件从符号汇编语言生成可重定位机器码。MPLAB C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特性：

- 支持整个器件指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

## 22.7 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器通过在指令级对 PIC MCU 和 dsPIC<sup>®</sup> DSC 进行模拟，可在 PC 主机环境下进行代码开发。对于任何给定的指令，都可以对数据区进行检查或修改，并通过一个全面的激励控制器来施加激励。可以将各寄存器记录在文件中，以便进行进一步的运行时分析。跟踪缓冲区和逻辑分析器的显示使软件模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C 编译器以及 MPASM 和 MPLAB 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

## 22.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC<sup>®</sup> 闪存 MCU 和 dsPIC<sup>®</sup> 闪存 DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

该仿真器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与在线调试器系统兼容的连接器和 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对该仿真器进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、全速仿真、运行时变量查看、跟踪分析、复杂断点、耐用的探针接口及较长 (长达 3 米) 的互连电缆。

## 22.9 MPLAB ICD 3 在线调试器系统

MPLAB ICD 3 在线调试器系统是 Microchip 成本效益最高的高速硬件调试器 / 编程器，适用于 Microchip 闪存数字信号控制器 (DSC) 和单片机 (MCU) 器件。结合 MPLAB 集成开发环境 (IDE) 所具有的功能强大但易于使用的图形用户界面，该调试器可对 PIC<sup>®</sup> 闪存单片机和 dsPIC<sup>®</sup> DSC 进行调试和编程。

MPLAB ICD 3 在线调试器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与 MPLAB ICD 2 或 MPLAB REAL ICE 系统兼容的连接器和 (RJ-11) 与目标板相连。MPLAB ICD 3 支持所有 MPLAB ICD 2 转接器。

## 22.10 PICkit 3 在线调试器 / 编程器及 PICkit 3 Debug Express

结合 MPLAB 集成开发环境 (IDE) 所具有的功能强大的图形用户界面，MPLAB PICkit 3 可对 PIC<sup>®</sup> 闪存单片机和 dsPIC<sup>®</sup> 数字信号控制器进行调试和编程，且价位较低。MPLAB PICkit 3 通过全速 USB 接口与设计工程师的 PC 相连，并利用 Microchip 调试 (RJ-11) 连接器 (与 MPLAB ICD 3 和 MPLAB REAL ICE 兼容) 与目标板相连。连接器使用两个器件 I/O 引脚和复位线来实现在线调试和在线串行编程。

PICkit 3 Debug Express 包括 PICkit 3、演示板和单片机、连接电缆和光盘 (内含用户指南、课程、教程、编译器和 MPLAB IDE 软件)。

## 22.11 PICkit 2 开发编程器 / 调试器及 PICkit 2 Debug Express

PICkit™ 2 开发编程器 / 调试器是一款低成本开发工具，具有易于使用的界面，适用于对 Microchip 的闪存系列单片机进行编程和调试。这一全功能的 Windows® 编程界面支持低档（PIC10F、PIC12F5xx 和 PIC16F5xx）、中档（PIC12F6xx 和 PIC16F）、PIC18F、PIC24、dsPIC30、dsPIC33 和 PIC32 系列的 8 位、16 位及 32 位单片机，以及许多 Microchip 串行 EEPROM 产品。结合 Microchip 功能强大的 MPLAB 集成开发环境 (IDE)，PICkit 2 可对大多数 PIC® 单片机进行在线调试。即使 PIC 单片机已嵌入应用，在线调试功能仍可以运行、暂停和单步执行程序。在断点处暂停时，可以检查和修改文件寄存器。

PICkit 2 Debug Express 包括 PICkit 2、演示板和单片机、连接电缆和光盘（内含用户指南、课程、教程、编译器 and MPLAB IDE 软件）。

## 22.12 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款符合 CE 规范的通用器件编程器，在 VDDMIN 和 VDDMAX 点对其可编程电压进行校验以确保可靠性最高。它有一个用来显示菜单和错误消息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、校验和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对具有大存储器的器件进行快速编程。它还包含了 MMC 卡，用于文件存储及数据应用。

## 22.13 演示 / 开发板、评估工具包及入门工具包

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于检查和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、Σ-Δ ADC、流速传感器，等等。

同时还提供入门工具包，其中包含体验指定器件功能所需的所有软硬件。通常提供单个应用以及调试功能，都包含在一块电路板上。

有关演示、开发和评估工具包的完整列表，请访问 Microchip 网站（[www.microchip.com](http://www.microchip.com)）。

## 23.0 电气规范

### 绝对最大值 (†)

环境温度.....	-40°C 至 +125°C
储存温度.....	-65°C 至 +150°C
VDD 相对于 VSS 的电压, PIC16F722A/723A .....	-0.3V 至 +6.5V
VCAP 引脚相对于 VSS 的电压, PIC16F722A/723A .....	-0.3V 至 +4.0V
VDD 相对于 VSS 的电压, PIC16LF722A/723A .....	-0.3V 至 +4.0V
MCLR 相对于 VSS 的电压.....	-0.3V 至 +9.0V
所有其他引脚相对于 VSS 的电压.....	-0.3V 至 (VDD + 0.3V)
总功耗 (1).....	800 mW
VSS 引脚上的最大输出电流.....	95 mA
VDD 引脚上的最大输入电流.....	70 mA
输入钳位电流, IK (VPIN < 0 或 VPIN > VDD).....	± 20 mA
任一 I/O 引脚的最大输出灌电流.....	25 mA
任一 I/O 引脚的最大输出拉电流.....	25 mA
所有端口的最大灌电流 (2), -40°C ≤ TA ≤ +85°C (工业级).....	200 mA
所有端口的最大灌电流 (2), -40°C ≤ TA ≤ +125°C (扩展级).....	90 mA
所有端口的最大拉电流 (2), -40°C ≤ TA ≤ +85°C (工业级).....	140 mA
所有端口的最大拉电流 (2), -40°C ≤ TA ≤ +125°C (扩展级).....	65 mA

**注 1:** 功耗用以下公式计算:  $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$ 。

†注: 如果器件工作条件超过上述“绝对最大值”, 就可能会对器件造成永久性损坏。上述值仅为运行条件极大值, 我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下, 其稳定性会受到影响。

# PIC16F/LF722A/723A

## 23.1 直流特性：PIC16F/LF722A/723A-I/E（工业级，扩展级）

PIC16LF722A/723A		标准工作条件（除非另外声明） 工作温度						
		-40°C ≤ Ta ≤ +85°C（工业级） -40°C ≤ Ta ≤ +125°C（扩展级）						
PIC16F722A/723A		标准工作条件（除非另外声明） 工作温度						
		-40°C ≤ Ta ≤ +85°C（工业级） -40°C ≤ Ta ≤ +125°C（扩展级）						
参数编号	符号	特性	最小值	典型值	最大值	单位	条件	
D001	VDD	电源电压	PIC16LF722A/723A					FOSC ≤ 16 MHz HFINTOSC 和 EC 模式
			1.8	—	3.6	V	FOSC ≤ 4 MHz	
			1.8	—	3.6	V	FOSC ≤ 20 MHz, EC 模式	
			2.3	—	3.6	V	FOSC ≤ 20 MHz, HS 模式	
D001		PIC16F722A/723A	1.8	—	5.5	V	FOSC ≤ 16 MHz HFINTOSC 和 EC 模式	
			1.8	—	5.5	V	FOSC ≤ 4 MHz	
			2.3	—	5.5	V	FOSC ≤ 20 MHz, EC 模式	
			2.5	—	5.5	V	FOSC ≤ 20 MHz, HS 模式	
D002*	VDR	RAM 数据保持电压 <sup>(1)</sup>						
		PIC16LF722A/723A					器件工作在休眠模式下	
D002*		PIC16F722A/723A					器件工作在休眠模式下	
	VPOR*	上电复位释放电压					—	
	VPORR*	上电复位重新激活电压						
		PIC16LF722A/723A					—	
		PIC16F722A/723A					0.8	
		PIC16F722A/723A					—	
		PIC16F722A/723A					1.7	
D003	VFVR	固定参考电压，初始精度	-5.5	—	5.5	%	VFVR = 1.024V, VDD ≥ 2.5V	
			-5.5	—	5.5	%	VFVR = 2.048V, VDD ≥ 2.5V	
			-5.5	—	5.5	%	VFVR = 4.096V, VDD ≥ 4.75V ; -40 ≤ Ta ≤ 85°C	
			-6	—	6	%	VFVR = 1.024V, VDD ≥ 2.5V	
			-6	—	6	%	VFVR = 2.048V, VDD ≥ 2.5V	
			-6	—	6	%	VFVR = 4.096V, VDD ≥ 4.75V ; -40 ≤ Ta ≤ 125°C	
D004*	SVDD	确保能够产生内部上电复位信号的 VDD 上升速率			0.05	—	V/ms	详情请参见第 3.2 节“上电复位 (POR)”。

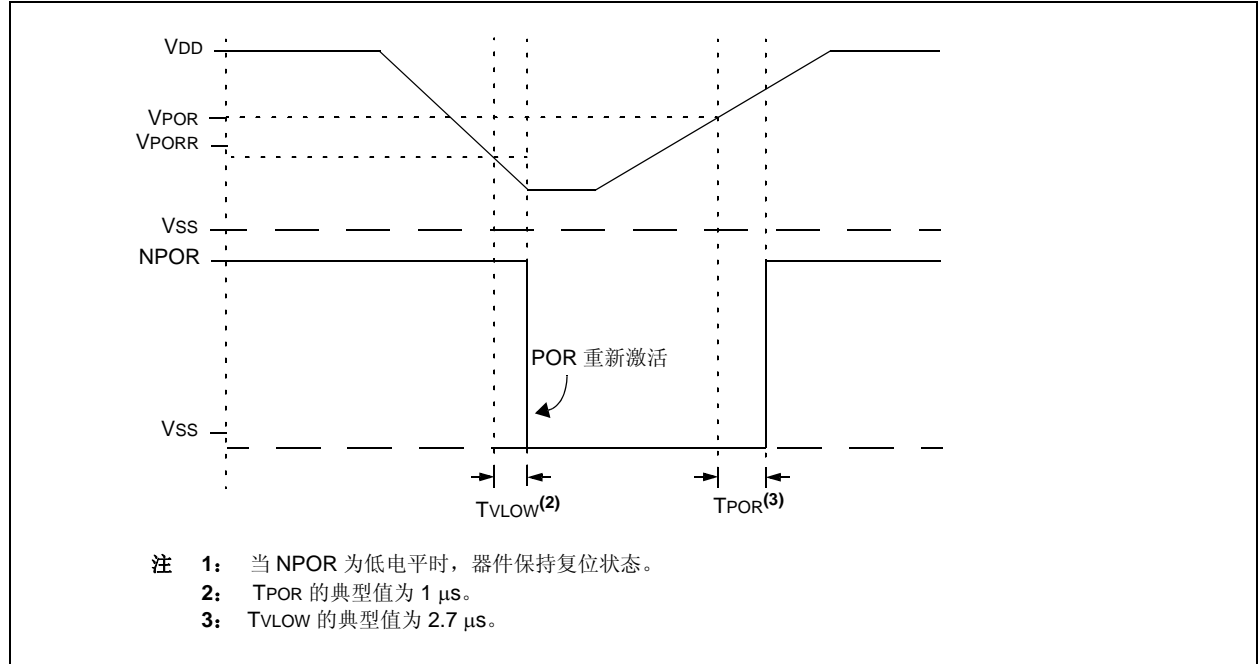
\* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 3.3V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1：该电压是休眠模式下保证不丢失 RAM 数据的最小 VDD。



图 23-1: VDD 缓慢上升时的 POR 和 POR 重新激活



# PIC16F/LF722A/723A

## 23.2 直流特性：PIC16F/LF722A/723A-I/E（工业级，扩展级）

PIC16LF722A/723A		标准工作条件（除非另外声明） 工作温度					
		-40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）					
PIC16F722A/723A		标准工作条件（除非另外声明） 工作温度					
		-40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）					
参数编号	器件特性	最小值	典型值	最大值	单位	条件	
						VDD	注
供电电流 (IDD) (1, 2)							
D009	LDO 稳压器	—	350	—	μA	—	HS、EC 或 INTOSC/INTOSCIO (8-16 MHz) 时钟模式（禁止所有 VCAP 引脚）
		—	50	—	μA	—	禁止所有 VCAP 引脚
		—	30	—	μA	—	在 RA0、RA5 或 RA6 上使能 VCAP
		—	5	—	μA	—	LP 时钟模式和休眠模式（需要禁止 FVR 和 BOR）
D010		—	7.0	12	μA	1.8	FOSC = 32 kHz
		—	9.0	14	μA	3.0	LP 振荡器模式（注 4）， -40°C ≤ TA ≤ +85°C
D010		—	11	20	μA	1.8	FOSC = 32 kHz
		—	14	22	μA	3.0	LP 振荡器模式（注 4）， -40°C ≤ TA ≤ +85°C
		—	15	24	μA	5.0	
D011		—	7.0	12	μA	1.8	FOSC = 32 kHz
		—	9.0	18	μA	3.0	LP 振荡器模式 -40°C ≤ TA ≤ +125°C
D011		—	11	21	μA	1.8	FOSC = 32 kHz
		—	14	25	μA	3.0	LP 振荡器模式（注 4） -40°C ≤ TA ≤ +125°C
		—	15	27	μA	5.0	
D011		—	110	150	μA	1.8	FOSC = 1 MHz
		—	150	215	μA	3.0	XT 振荡器模式
D011		—	120	175	μA	1.8	FOSC = 1 MHz
		—	180	250	μA	3.0	XT 振荡器模式（注 5）
		—	240	300	μA	5.0	
D012		—	230	300	μA	1.8	FOSC = 4 MHz
		—	400	600	μA	3.0	XT 振荡器模式
D012		—	250	350	μA	1.8	FOSC = 4 MHz
		—	420	650	μA	3.0	XT 振荡器模式（注 5）
		—	500	750	μA	5.0	
D013		—	125	180	μA	1.8	FOSC = 1 MHz
		—	230	270	μA	3.0	EC 振荡器模式
D013		—	150	205	μA	1.8	FOSC = 1 MHz
		—	225	320	μA	3.0	EC 振荡器模式（注 5）
		—	250	410	μA	5.0	

- 注 1: 在有效模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，轨到轨满幅；所有 I/O 引脚均为三态，上拉至 VDD；MCLR = VDD；禁止 WDT。
- 2: 供电电流主要受工作电压和频率的影响。其他因素如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式以及温度也对电流消耗有影响。
- 3: 对于 RC 振荡器配置，该电流不包括流经 REXT 的电流。流经该电阻的电流可以由公式  $I_R = V_{DD}/2R_{EXT}$  (mA) 来计算，其中 REXT 的单位是 kΩ。
- 4: 禁止 FVR 和 BOR。
- 5: VCAP (RA0) 上的电容为 0.1 μF。

## 23.2 直流特性：PIC16F/LF722A/723A-I/E（工业级，扩展级）（续）

PIC16LF722A/723A		标准工作条件（除非另外声明）					条件	
		工作温度						
		-40°C ≤ TA ≤ +85°C（工业级）						
		-40°C ≤ TA ≤ +125°C（扩展级）						
PIC16F722A/723A		标准工作条件（除非另外声明）					条件	
		工作温度						
		-40°C ≤ TA ≤ +85°C（工业级）						
		-40°C ≤ TA ≤ +125°C（扩展级）						
参数编号	器件特性	最小值	典型值	最大值	单位	条件		
						VDD	注	
供电电流 (IDD) (1, 2)								
D014		—	290	330	μA	1.8	Fosc = 4 MHz EC 振荡器模式	
		—	460	500	μA	3.0		
D014		—	300	430	μA	1.8	Fosc = 4 MHz EC 振荡器模式 (注 5)	
		—	450	655	μA	3.0		
		—	500	730	μA	5.0		
D015		—	100	130	μA	1.8	Fosc = 500 kHz MFINTOSC 模式	
		—	120	150	μA	3.0		
D015		—	115	195	μA	1.8	Fosc = 500 kHz MFINTOSC 模式 (注 5)	
		—	135	200	μA	3.0		
		—	150	220	μA	5.0		
D016		—	650	800	μA	1.8	Fosc = 8 MHz HFINTOSC 模式	
		—	1000	1200	μA	3.0		
D016		—	625	850	μA	1.8	Fosc = 8 MHz HFINTOSC 模式 (注 5)	
		—	1000	1200	μA	3.0		
		—	1100	1500	μA	5.0		
D017		—	1.0	1.2	mA	1.8	Fosc = 16 MHz HFINTOSC 模式	
		—	1.5	1.85	mA	3.0		
D017		—	1	1.2	mA	1.8	Fosc = 16 MHz HFINTOSC 模式 (注 5)	
		—	1.5	1.7	mA	3.0		
		—	1.7	2.1	mA	5.0		
D018		—	210	240	μA	1.8	Fosc = 4 MHz EXTRC 模式 (注 3 和注 5)	
		—	340	380	μA	3.0		
D018		—	225	320	μA	1.8	Fosc = 4 MHz EXTRC 模式 (注 3 和注 5)	
		—	360	445	μA	3.0		
		—	410	650	μA	5.0		
D019		—	1.6	1.9	mA	3.0	Fosc = 20 MHz HS 振荡器模式	
		—	2.0	2.8	mA	3.6		
D019		—	1.6	2	mA	3.0	Fosc = 20 MHz HS 振荡器模式 (注 5)	
		—	1.9	3.2	mA	5.0		

- 注 1: 在有效模式下，所有 IDD 测量的测试条件为：OSC1 = 外部方波，轨到轨满幅；所有 I/O 引脚均为三态，上拉至 VDD；MCLR = VDD；禁止 WDT。
- 2: 供电电流主要受工作电压和频率的影响。其他因素如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式以及温度也对电流消耗有影响。
- 3: 对于 RC 振荡器配置，该电流不包括流经 REXT 的电流。流经该电阻的电流可以由公式  $I_R = V_{DD}/2R_{EXT}$  (mA) 来计算，其中 REXT 的单位是 kΩ。
- 4: 禁止 FVR 和 BOR。
- 5: VCAP (RA0) 上的电容为 0.1 μF。

# PIC16F/LF722A/723A

## 23.3 直流特性：PIC16F/LF722A/723A-I/E（掉电）

PIC16LF722A/723A		标准工作条件（除非另外声明）						
		工作温度						
		-40°C ≤ TA ≤ +85°C（工业级）						
		-40°C ≤ TA ≤ +125°C（扩展级）						
PIC16F722A/723A		标准工作条件（除非另外声明）						
		工作温度						
		-40°C ≤ TA ≤ +85°C（工业级）						
		-40°C ≤ TA ≤ +125°C（扩展级）						
参数编号	器件特性	最小值	典型值	最大值 +85°C	最大值 +125°C	单位	条件	
							VDD	注
基本掉电电流 (IPD) (2)								
D020		—	0.02	0.7	3.9	μA	1.8	禁止 WDT、BOR、FVR 和 T1OSC，所有外设不工作
		—	0.08	1.0	4.3	μA	3.0	
D020		—	4.3	10.2	17	μA	1.8	禁止 WDT、BOR、FVR 和 T1OSC，所有外设不工作
		—	5	10.5	18	μA	3.0	
		—	5.5	11.8	21	μA	5.0	
D021		—	0.5	1.7	4.1	μA	1.8	LPWDT 电流 (注 1)
		—	0.8	2.5	4.8	μA	3.0	
D021		—	6	13.5	16.4	μA	1.8	LPWDT 电流 (注 1)
		—	6.5	14.5	16.8	μA	3.0	
		—	7.5	16	18.7	μA	5.0	
D021A		—	8.5	14	19	μA	1.8	FVR 电流 (注 1 和注 3)
		—	8.5	14	20	μA	3.0	
D021A		—	23	44	48	μA	1.8	FVR 电流 (注 1、注 3 和注 5)
		—	25	45	55	μA	3.0	
		—	26	60	70	μA	5.0	
D022		—	—	—	—	μA	1.8	BOR 电流 (注 1 和注 3)
		—	7.5	12	22	μA	3.0	
D022		—	—	—	—	μA	1.8	BOR 电流 (注 1、注 3 和注 5)
		—	23	42	49	μA	3.0	
		—	25	46	50	μA	5.0	
D026		—	0.6	2	—	μA	1.8	T1OSC 电流 (注 1)
		—	1.8	3.0	—	μA	3.0	
D026		—	4.5	11.1	—	μA	1.8	T1OSC 电流 (注 1)
		—	6	12.5	—	μA	3.0	
		—	7	13.5	—	μA	5.0	

† 除非另外声明，否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

- 注 1:** 外设电流是基本 IDD 或 IPD 电流以及该外设使能时额外消耗的电流之和。外设 Δ 电流可以从该外设电流中减去基本 IDD 或 IPD 电流而得出。在计算总电流消耗时应使用最大值。
- 注 2:** 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式时，所有 I/O 引脚处于高阻态并连接到 VDD 时测得的。
- 注 3:** 每当使能 BOR，就自动使能固定参考电压。
- 注 4:** A/D 振荡器时钟源为 FRC。
- 注 5:** VCAP (RA0) 上的电容为 0.1 μF。

## 23.3 直流特性：PIC16F/LF722A/723A-I/E（掉电）（续）

PIC16LF722A/723A		标准工作条件（除非另外声明） 工作温度						
		-40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）						
PIC16F722A/723A		标准工作条件（除非另外声明） 工作温度						
		-40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）						
参数编号	器件特性	最小值	典型值	最大值 +85°C	最大值 +125°C	单位	条件	
							VDD	注
基本掉电电流 (IPD) <sup>(2)</sup>								
D027		—	0.06	0.7	5.0	μA	1.8	A/D 电流（注 1 和注 4），转换未进行
		—	0.08	1.0	5.5	μA	3.0	
D027		—	6	10.7	18	μA	1.8	A/D 电流（注 1 和注 4），转换未进行
		—	7	10.6	20	μA	3.0	
		—	7.2	11.9	22	μA	5.0	
D027A		—	250	400	—	μA	1.8	A/D 电流（注 1 和注 4），转换未进行
		—	250	400	—	μA	3.0	
D027A		—	280	430	—	μA	1.8	A/D 电流（注 1、注 4 和注 5），转换未进行
		—	280	430	—	μA	3.0	
		—	280	430	—	μA	5.0	
D028		—	2.2	3.2	14.4	μA	1.8	电容触摸传感低功耗 振荡器模式
		—	3.3	4.4	15.6	μA	3.0	
D028		—	6.5	13	21	μA	1.8	电容触摸传感低功耗 振荡器模式
		—	8	14	23	μA	3.0	
		—	8	14	25	μA	5.0	
D028A		—	4.2	6	17	μA	1.8	电容触摸传感中等功耗 振荡器模式
		—	6	7	18	μA	3.0	
D028A		—	8.5	15.5	23	μA	1.8	电容触摸传感中等功耗 振荡器模式
		—	11	17	24	μA	3.0	
		—	11	18	27	μA	5.0	
D028B		—	12	14	25	μA	1.8	电容触摸传感高功耗 振荡器模式
		—	32	35	44	μA	3.0	
D028B		—	16	20	31	μA	1.8	电容触摸传感高功耗 振荡器模式
		—	36	41	50	μA	3.0	
		—	42	49	58	μA	5.0	

† 除非另外声明，否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

- 注 1:** 外设电流是基本 IDD 或 IPD 电流以及该外设使能时额外消耗的电流之和。外设 Δ 电流可以从该外设电流中减去基本 IDD 或 IPD 电流而得出。在计算总电流消耗时应使用最大值。
- 2:** 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式时，所有 I/O 引脚处于高阻态并连接到 VDD 时测得的。
- 3:** 每当使能 BOR，就自动使能固定参考电压。
- 4:** A/D 振荡器时钟源为 FRC。
- 5:** VCAP（RA0）上的电容为 0.1 μF。

# PIC16F/LF722A/723A

## 23.4 直流特性: PIC16F/LF722A/723A-I/E

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ TA ≤ +85°C (工业级)					
		-40°C ≤ TA ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
D030 D030A D031 D032 D033A	V <sub>IL</sub>	输入低电压					
		I/O 端口:					
		带 TTL 缓冲器	—	—	0.8	V	4.5V ≤ V <sub>DD</sub> ≤ 5.5V
		带施密特触发缓冲器	—	—	0.15 V <sub>DD</sub>	V	1.8V ≤ V <sub>DD</sub> ≤ 4.5V
		带 I <sup>2</sup> C™ 电平	—	—	0.2 V <sub>DD</sub>	V	2.0V ≤ V <sub>DD</sub> ≤ 5.5V
		MCLR 和 OSC1 (RC 模式) (1)	—	—	0.3 V <sub>DD</sub>	V	
		OSC1 (HS 模式)	—	—	0.2 V <sub>DD</sub>	V	
			—	—	0.3 V <sub>DD</sub>	V	
D040 D040A D041 D042 D043A D043B	V <sub>IH</sub>	输入高电压					
		I/O 端口:					
		带 TTL 缓冲器	2.0	—	—	V	4.5V ≤ V <sub>DD</sub> ≤ 5.5V
		带施密特触发缓冲器	0.25 V <sub>DD</sub> + 0.8	—	—	V	1.8V ≤ V <sub>DD</sub> ≤ 4.5V
		带 I <sup>2</sup> C™ 电平	0.8 V <sub>DD</sub>	—	—	V	2.0V ≤ V <sub>DD</sub> ≤ 5.5V
		MCLR	0.7 V <sub>DD</sub>	—	—	V	
		OSC1 (HS 模式)	0.8 V <sub>DD</sub>	—	—	V	
		OSC1 (RC 模式)	0.7 V <sub>DD</sub>	—	—	V	
			0.9 V <sub>DD</sub>	—	—	V	(注 1)
D060 D061	I <sub>IL</sub>	输入泄漏电流 (2)					
		I/O 端口	—	± 5	± 125	nA	V <sub>SS</sub> ≤ V <sub>PIN</sub> ≤ V <sub>DD</sub> , 引脚处于高组态, 85°C
		MCLR (3)	—	± 5	± 1000	nA	125°C
			—	± 50	± 200	nA	V <sub>SS</sub> ≤ V <sub>PIN</sub> ≤ V <sub>DD</sub> , 85°C
D070*	I <sub>PUR</sub>	PORTB 弱上拉电流					
			25 25	100 140	200 300	μA	V <sub>DD</sub> = 3.3V, V <sub>PIN</sub> = V <sub>SS</sub> V <sub>DD</sub> = 5.0V, V <sub>PIN</sub> = V <sub>SS</sub>
D080	V <sub>OL</sub>	输出低电压 (4)					
		I/O 端口	—	—	0.6	V	I <sub>OL</sub> = 8mA, V <sub>DD</sub> = 5V I <sub>OL</sub> = 6mA, V <sub>DD</sub> = 3.3V I <sub>OL</sub> = 1.8mA, V <sub>DD</sub> = 1.8V
D090	V <sub>OH</sub>	输出高电压 (4)					
		I/O 端口	V <sub>DD</sub> - 0.7	—	—	V	I <sub>OH</sub> = 3.5mA, V <sub>DD</sub> = 5V I <sub>OH</sub> = 3mA, V <sub>DD</sub> = 3.3V I <sub>OH</sub> = 1mA, V <sub>DD</sub> = 1.8V
D101* D101A*	C <sub>OSC2</sub> C <sub>IO</sub>	输出引脚上的容性负载规范					
		OSC2 引脚	—	—	15	pF	当外部时钟用于驱动 OSC1 时, 处于 XT、HS 和 LP 模式
		所有 I/O 引脚	—	—	50	pF	

图注: TBD = 待定

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚被配置为施密特触发器输入引脚。在 RC 模式下, 建议不要使用外部时钟。

2: 负电流定义为引脚的拉电流。

3: MCLR 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。

4: 包括 CLKOUT 模式下的 OSC2 引脚。

## 23.4 直流特性: PIC16F/LF722A/723A-I/E (续)

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ TA ≤ +85°C (工业级)					
		-40°C ≤ TA ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
<b>闪存程序存储器</b>							
D130	EP	电池耐久性	100	1k	—	E/W	编程期间的温度: 10°C ≤ TA ≤ 40°C
D131		用于读操作的 VDD	V <sub>MIN</sub>	—	—	V	
		擦除 / 编程期间 $\overline{\text{MCLR}}/\text{VPP}$ 上的电压	8.0	—	9.0	V	编程期间的温度: 10°C ≤ TA ≤ 40°C
		用于批量擦除的 VDD	2.7	3	—	V	编程期间的温度: 10°C ≤ TA ≤ 40°C
D132	VPEW	用于写或行擦除的 VDD	2.7	—	—	V	V <sub>MIN</sub> = 最小工作电压 V <sub>MAX</sub> = 最大工作电压
	I <sub>PPPGM</sub>	擦 / 写期间 $\overline{\text{MCLR}}/\text{VPP}$ 上的电流	—	—	5.0	mA	编程期间的温度: 10°C ≤ TA ≤ 40°C
	I <sub>DDPGM</sub>	擦 / 写期间 VDD 上的电流	—	—	5.0	mA	编程期间的温度: 10°C ≤ TA ≤ 40°C
D133	TPEW	擦 / 写周期	—	—	2.8	ms	编程期间的温度: 10°C ≤ TA ≤ 40°C
D134	TRETD	特性保持时间	40	—	—	Year	假设没有违反其他规范
<b>VCAP 电容充电</b>							
D135		充电电流	—	200	—	μA	
D135A		充电结束时的灌拉电流	—	0.0	—	mA	

图注: TBD = 待定

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚被配置为施密特触发器输入引脚。在 RC 模式下, 建议不要使用外部时钟。

2: 负电流定义为引脚的拉电流。

3:  $\overline{\text{MCLR}}$  引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。

4: 包括 CLKOUT 模式下的 OSC2 引脚。

# PIC16F/LF722A/723A

## 23.5 散热考虑

标准工作条件（除非另外说明）					
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	典型值	单位	条件
TH01	$\theta_{JA}$	结点到环境的热阻	60	$^{\circ}\text{C}/\text{W}$	28 引脚 SPDIP 封装
			80	$^{\circ}\text{C}/\text{W}$	28 引脚 SOIC 封装
			90	$^{\circ}\text{C}/\text{W}$	28 引脚 SSOP 封装
			27.5	$^{\circ}\text{C}/\text{W}$	28 引脚 UQFN 4x4mm 封装
			27.5	$^{\circ}\text{C}/\text{W}$	28 引脚 QFN 6x6mm 封装
TH02	$\theta_{JC}$	结点到外壳的热阻	31.4	$^{\circ}\text{C}/\text{W}$	28 引脚 SPDIP 封装
			24	$^{\circ}\text{C}/\text{W}$	28 引脚 SOIC 封装
			24	$^{\circ}\text{C}/\text{W}$	28 引脚 SSOP 封装
			24	$^{\circ}\text{C}/\text{W}$	28 引脚 UQFN 4x4mm 封装
			24	$^{\circ}\text{C}/\text{W}$	28 引脚 QFN 6x6mm 封装
TH03	$T_{JMAX}$	最高结温	150	$^{\circ}\text{C}$	
TH04	PD	功耗	—	W	$PD = P_{INTERNAL} + P_{I/O}$
TH05	$P_{INTERNAL}$	内部功耗	—	W	$P_{INTERNAL} = I_{DD} \times V_{DD}^{(1)}$
TH06	P <sub>I/O</sub>	I/O 功耗	—	W	$P_{I/O} = \sum (I_{OL} \times V_{OL}) + \sum (I_{OH} \times (V_{DD} - V_{OH}))$
TH07	P <sub>DER</sub>	降额功耗	—	W	$P_{DER} = P_{D_{MAX}} (T_J - T_A) / \theta_{JA}^{(2)}$

- 注 1:  $I_{DD}$  为单独运行芯片而不驱动输出引脚上的任何负载时的电流。  
 2:  $T_A$  = 环境温度  
 3:  $T_J$  = 结温



## 23.6 时序参数符号

可根据以下任一格式来创建时序参数符号：

1. TppS2ppS
2. TppS

<b>T</b>			
F	频率	T	时间

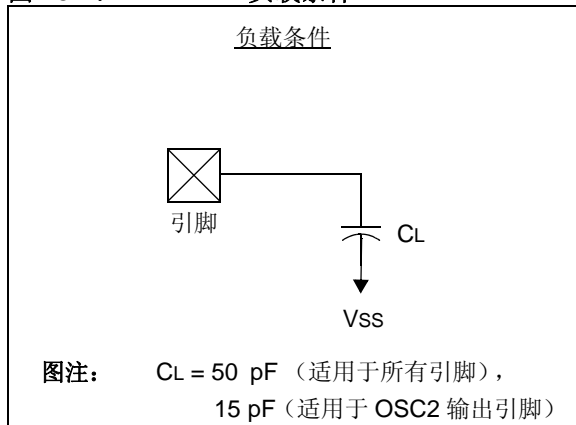
小写字母 (pp) 及其含义：

<b>pp</b>			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	$\overline{RD}$
cs	$\overline{CS}$	rw	$\overline{RD}$ 或 $\overline{WR}$
di	SDI	sc	SCK
do	SDO	ss	$\overline{SS}$
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	$\overline{MCLR}$	wr	$\overline{WR}$

大写字母及其含义：

<b>S</b>			
F	下降	P	周期
H	高	R	上升
I	无效 (高阻态)	V	有效
L	低	Z	高阻态

图 23-2: 负载条件



# PIC16F/LF722A/723A

## 23.7 交流特性: PIC16F722A/723A-I/E

图 23-3: 时钟时序

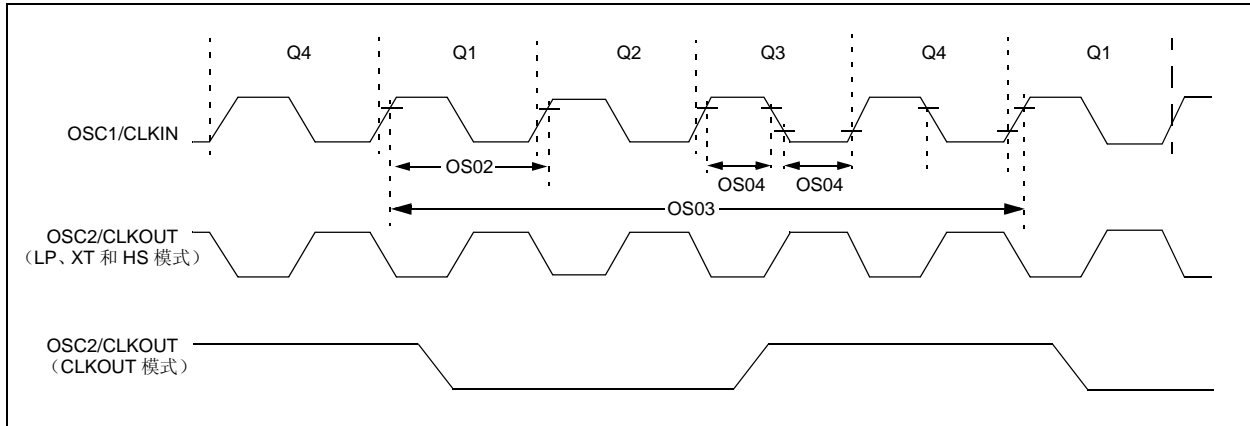


图 23-4: PIC16F722A/723A 电压 — 频率关系图,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

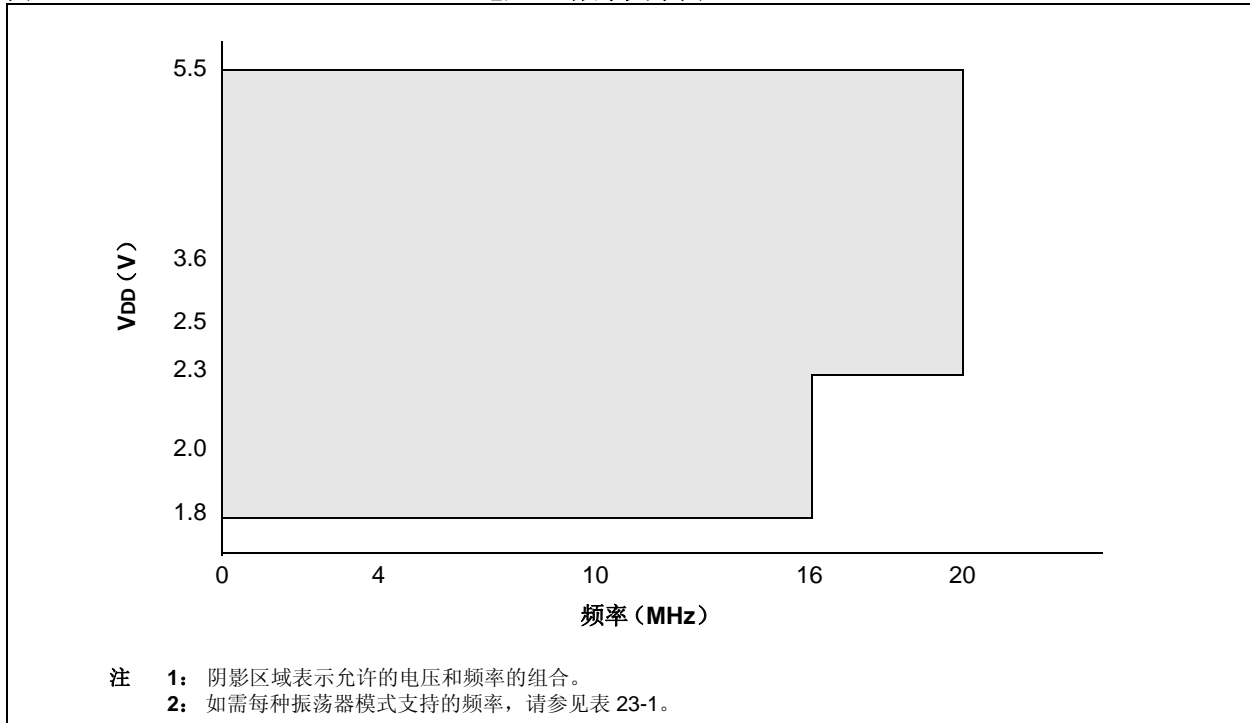


图 23-5: PIC16LF722A/723A 电压 — 频率关系图,  $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

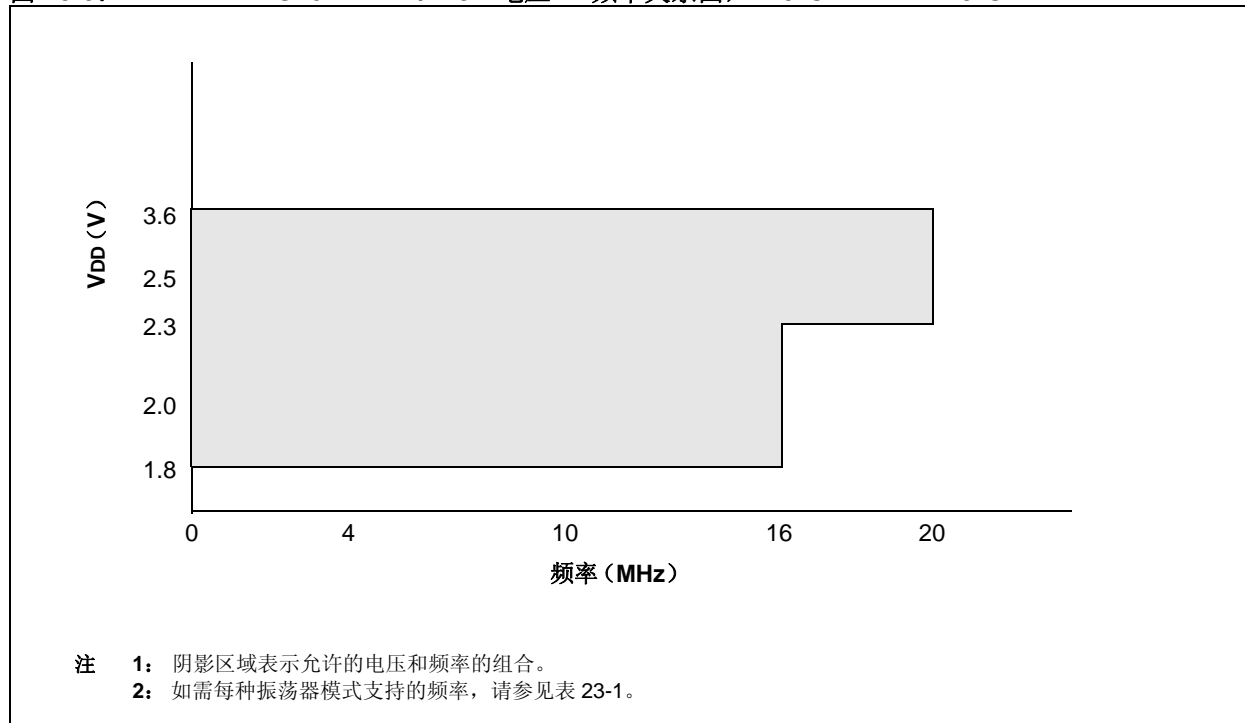
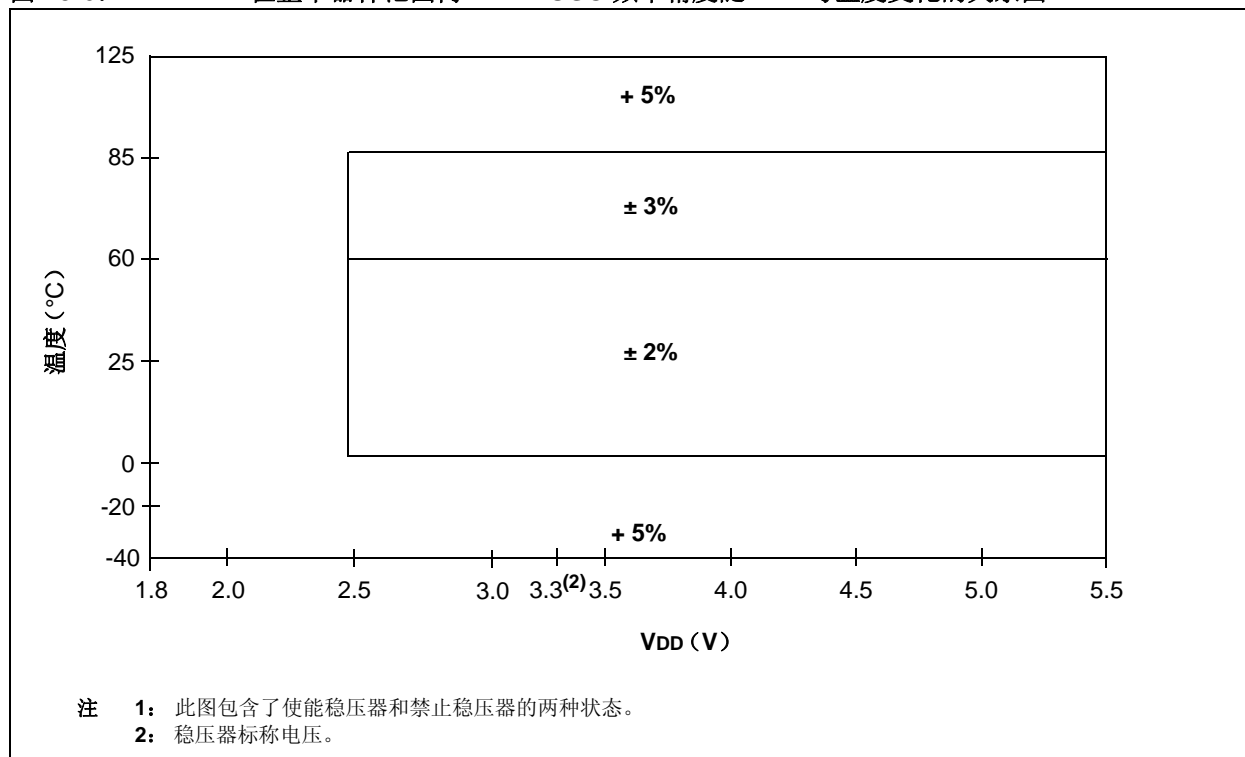


图 23-6: 在整个器件范围内 HFINTOSC 频率精度随 VDD 与温度变化的关系图



# PIC16F/LF722A/723A

表 23-1: 时钟振荡器时序要求

标准工作条件 (除非另外说明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
OS01	Fosc	外部 CLKIN 频率 <sup>(1)</sup>	DC	—	37	kHz	LP 振荡器模式
			DC	—	4	MHz	XT 振荡器模式
			DC	—	20	MHz	HS 振荡器模式
			DC	—	20	MHz	EC 振荡器模式
	振荡器频率 <sup>(1)</sup>	—	32.768	—	kHz	LP 振荡器模式	
		0.1	—	4	MHz	XT 振荡器模式	
		1	—	20	MHz	HS 振荡器模式, $V_{DD} \geq 2.7\text{V}$	
		DC	—	4	MHz	RC 振荡器模式	
OS02	Tosc	外部 CLKIN 周期 <sup>(1)</sup>	27	—	$\infty$	$\mu\text{s}$	LP 振荡器模式
			250	—	$\infty$	ns	XT 振荡器模式
			50	—	$\infty$	ns	HS 振荡器模式
			50	—	$\infty$	ns	EC 振荡器模式
	振荡器周期 <sup>(1)</sup>	—	30.5	—	$\mu\text{s}$	LP 振荡器模式	
		250	—	10,000	ns	XT 振荡器模式	
		50	—	1,000	ns	HS 振荡器模式, $V_{DD} \geq 2.7\text{V}$	
		250	—	—	ns	RC 振荡器模式	
OS03	Tcy	指令周期 <sup>(1)</sup>	200	Tcy	DC	ns	$T_{CY} = 4/F_{OSC}$
OS04*	TosH, TosL	外部 CLKIN 高电平时间,	2	—	—	$\mu\text{s}$	LP 振荡器
		外部 CLKIN 低电平时间	100	—	—	ns	XT 振荡器
			20	—	—	ns	HS 振荡器
OS05*	TosR, TosF	外部 CLKIN 上升时间,	0	—	$\infty$	ns	LP 振荡器
		外部 CLKIN 下降时间	0	—	$\infty$	ns	XT 振荡器
			0	—	$\infty$	ns	HS 振荡器

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。

注 1: 指令周期 (Tcy) 等于输入振荡器时钟周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。所有器件在测试“最小值”时, 都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大值”周期时限为“DC”(没有时钟)。

**表 23-2: 振荡器参数**

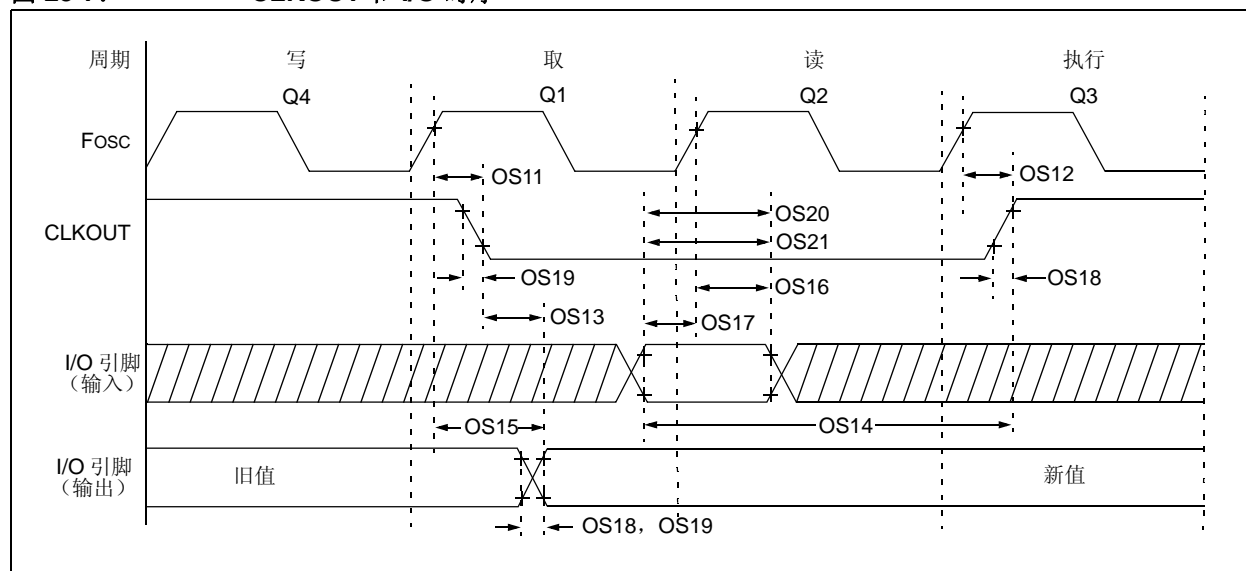
标准工作条件 (除非另外说明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值	最大值	单位	条件
OS08	HFosc	经过校准的内部 HFINTOSC 频率 <sup>(2)</sup>	$\pm 2\%$	—	16.0	—	MHz	$0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , $V_{DD} \geq 2.5\text{V}$
			$\pm 5\%$	—	16.0	—	MHz	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
OS08A	MFosc	经过校准的内部 MFINTOSC 频率 <sup>(2)</sup>	$\pm 2\%$	—	500	—	kHz	$0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ , $V_{DD} \geq 2.5\text{V}$
			$\pm 5\%$	—	500	10	kHz	$-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
OS10*	Tiosc ST	HFINTOSC 从休眠模式唤醒的起振时间	—	—	5	8	$\mu\text{s}$	
		MFINTOSC 从休眠模式唤醒的起振时间	—	—	20	30	$\mu\text{s}$	

\* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

- 注 1:** 指令周期 (Tcy) 等于输入振荡器时钟周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为“DC”（没有时钟）。
- 2:** 为了确保振荡器频率的容差，必须尽量靠近器件在 VDD 和 VSS 之间连接去耦电容。建议并联一个 0.1  $\mu\text{F}$  和 0.01  $\mu\text{F}$  的电容。
- 3:** 通过设计确保。

**图 23-7: CLKOUT 和 I/O 时序**



# PIC16F/LF722A/723A

表 23-3: CLKOUT 和 I/O 时序参数

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
OS11	TosH2ckL	Fosc $\uparrow$ 至 CLKOUT $\downarrow$ 的时间 <sup>(1)</sup>	—	—	70	ns	VDD = 3.3-5.0V
OS12	TosH2ckH	Fosc $\uparrow$ 至 CLKOUT $\uparrow$ 的时间 <sup>(1)</sup>	—	—	72	ns	VDD = 3.3-5.0V
OS13	TckL2ioV	CLKOUT $\downarrow$ 至端口输出有效的的时间 <sup>(1)</sup>	—	—	20	ns	
OS14	TioV2ckH	CLKOUT $\uparrow$ 前端口输入有效的的时间 <sup>(1)</sup>	Tosc + 200 ns	—	—	ns	
OS15	TosH2ioV	Fosc $\uparrow$ (Q1 周期) 至端口输出有效的的时间	—	50	70*	ns	VDD = 3.3-5.0V
OS16	TosH2iol	Fosc $\uparrow$ (Q2 周期) 至端口输出有效的的时间 (I/O 输入保持时间)	50	—	—	ns	VDD = 3.3-5.0V
OS17	TioV2osH	端口输入有效至 Fosc $\uparrow$ (Q2 周期) 的时间 (I/O 输入建立时间)	20	—	—	ns	
OS18	TioR	端口输出上升时间 <sup>(2)</sup>	—	40 15	72 32	ns	VDD = 2.0V VDD = 3.3-5.0V
OS19	TioF	端口输出下降时间 <sup>(2)</sup>	—	28 15	55 30	ns	VDD = 2.0V VDD = 3.3-5.0V
OS20*	Tinp	INT 引脚输入高电平时间或低电平时间	25	—	—	ns	
OS21*	Trbp	PORTB 电平变化中断新输入电平时间	TCY	—	—	ns	

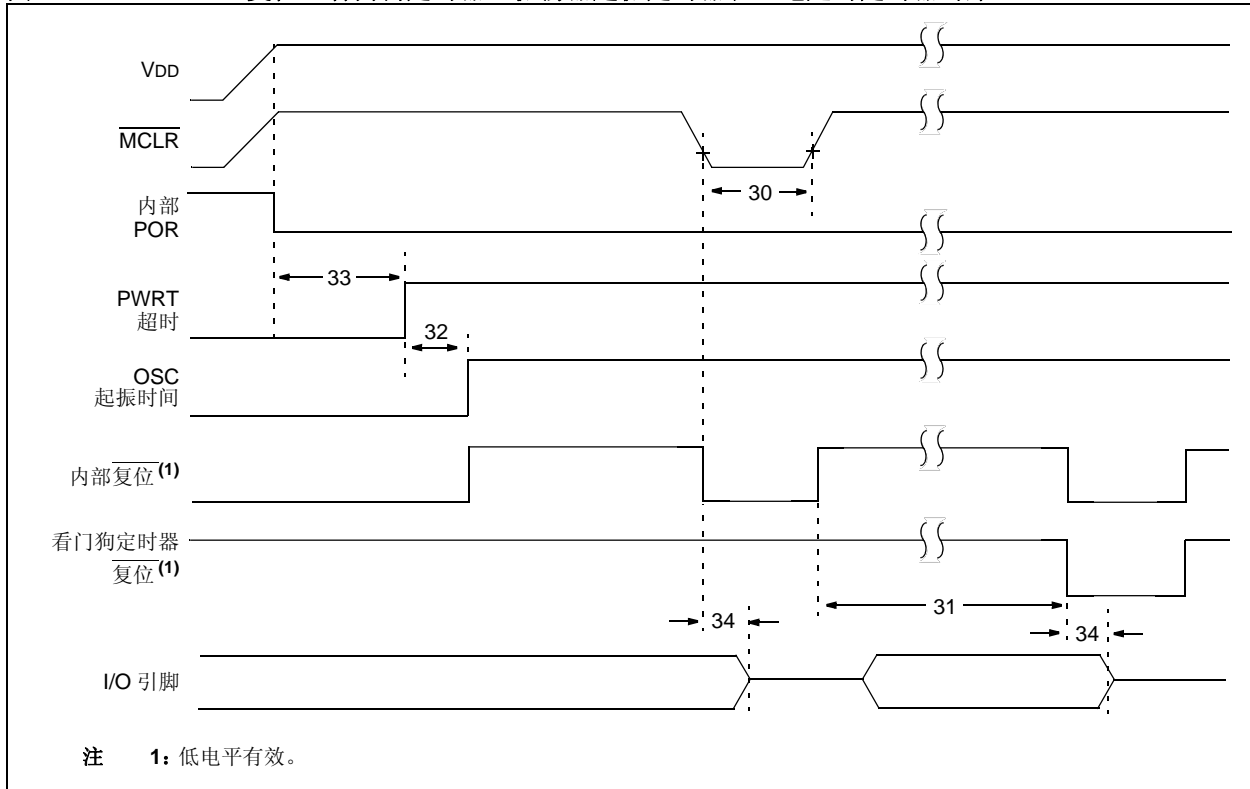
\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。

注 1: 测量是在 RC 模式下进行的, 其中 CLKOUT 输出为  $4 \times \text{Tosc}$ 。

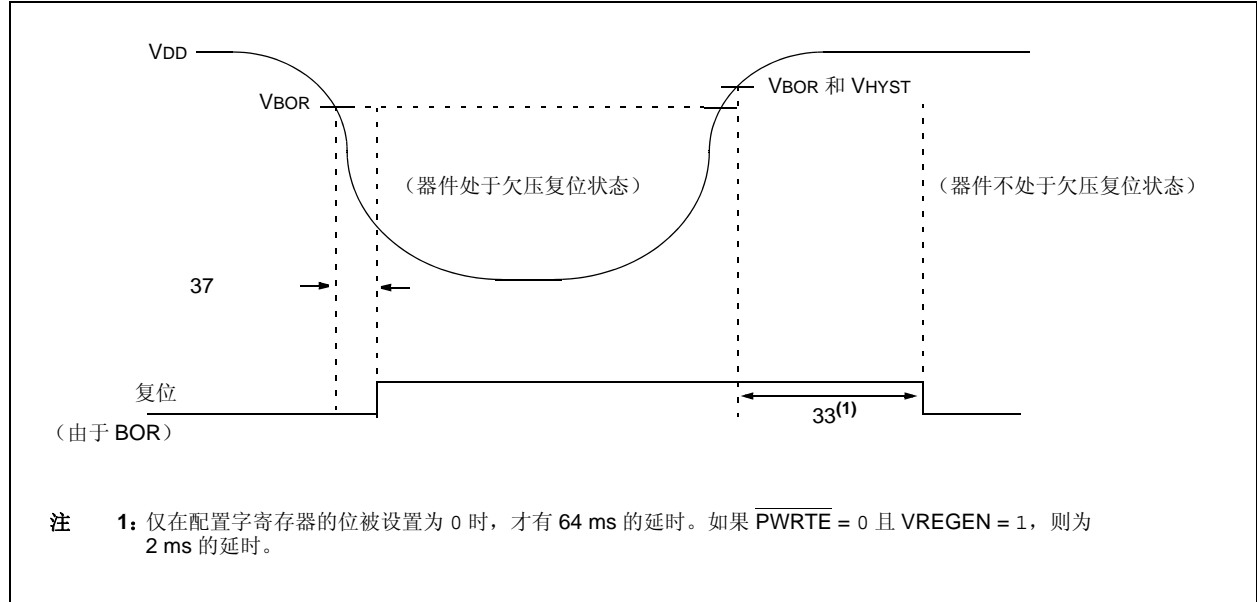
2: 包括 CLKOUT 模式下的 OSC2 引脚。

图 23-8: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序



注 1: 低电平有效。

图 23-9: 欠压复位时序和特性



# PIC16F/LF722A/723A

表 23-4: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器欠压复位参数

标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
30	TmCL	MCLR 脉冲宽度 (低电平)	2 5	— —	— —	$\mu\text{s}$ $\mu\text{s}$	$V_{DD} = 3.3\text{--}5\text{V}$ , $-40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ $V_{DD} = 3.3\text{--}5\text{V}$
31	TWDTLP	低功耗看门狗定时器超时周期 (无预分频器)	10	18	27	ms	$V_{DD} = 3.3\text{--}5\text{V}$
32	TOST	振荡器起振定时器周期 (1),(2)	—	1024	—	Tosc	(注 3)
33*	TPWRT	上电延时定时器周期 (PWRTE = 0)	40	65	140	ms	
34*	TIOZ	自 MCLR 低电平或看门狗定时器复位起 I/O 处于高阻态的时间	—	—	2.0	$\mu\text{s}$	
35	VBOR	欠压复位电压	2.38 1.80	2.5 1.9	2.73 2.11	V	BORV=2.5V BORV=1.9V
36*	VHYST	欠压复位迟滞	0	25	50	mV	$-40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$
37*	TBORDC	欠压复位直流响应时间	1	3	5 10	$\mu\text{s}$	$V_{DD} \leq V_{BOR}$ , $-40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ $V_{DD} \leq V_{BOR}$

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

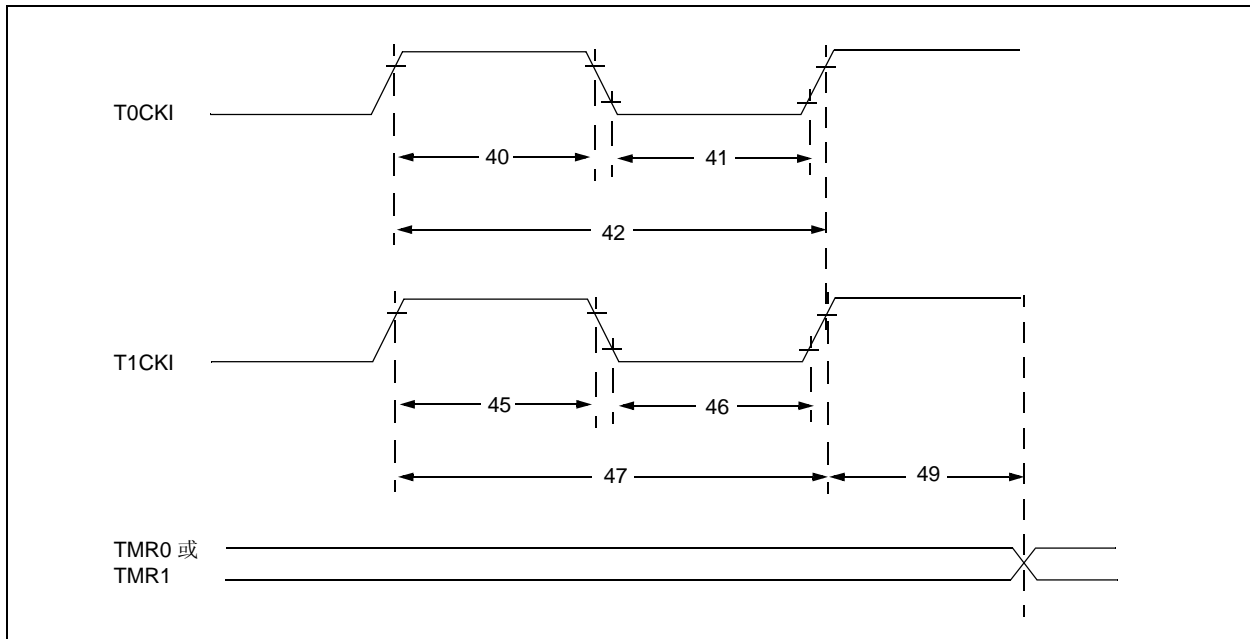
注 1: 指令周期 (Tcy) 等于输入振荡器时钟周期的 4 倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。所有器件在测试“最小值”时, 都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大值”周期时限为“DC”(没有时钟)。

2: 通过设计确保。

3: 较慢时钟的周期。

4: 为了确保这些电压的容差, 必须尽量靠近器件在 VDD 和 VSS 之间连接去耦电容。建议并联一个 0.1  $\mu\text{F}$  和 0.01  $\mu\text{F}$  的电容。

图 23-10: TIMER0 和 TIMER1 外部时钟时序





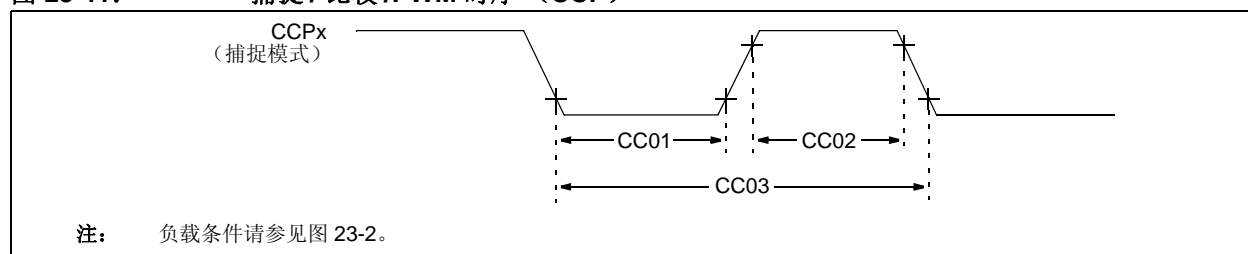
**表 23-5: TIMER0 和 TIMER1 外部时钟要求**

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值	最大值	单位	条件
40*	T <sub>T0H</sub>	T0CKI 高电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
41*	T <sub>T0L</sub>	T0CKI 低电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
42*	T <sub>T0P</sub>	T0CKI 周期		取以下两者中的较大值: $20$ 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (2, 4, ..., 256)
45*	T <sub>T1H</sub>	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	T <sub>T1L</sub>	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	T <sub>T1P</sub>	T1CKI 输入周期	同步	取以下两者中的较大值: $30$ 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (1, 2, 4, 8)
			异步	60	—	—	ns	
48	F <sub>T1</sub>	Timer1 振荡器输入频率范围 (将 T1OSCEN 位置 1 使能振荡器)		32.4	32.768	33.1	kHz	
49*	TCKEZTMR1	从外部时钟边沿到定时器递增的延时		2 T <sub>OSC</sub>	—	7 T <sub>OSC</sub>	—	同步模式下的定时器

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

**图 23-11: 捕捉 / 比较 / PWM 时序 (CCP)**



**表 23-6: 捕捉 / 比较 / PWM 要求 (CCP)**

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值	最大值	单位	条件
CC01*	T <sub>ccl</sub>	CCPx 输入低电平时间	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC02*	T <sub>ccH</sub>	CCPx 输入高电平时间	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	20	—	—	ns	
CC03*	T <sub>ccP</sub>	CCPx 输入周期		$3 T_{CY} + 40$ N	—	—	ns	N = 预分频值 (1, 4 or 16)

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

# PIC16F/LF722A/723A

表 23-7: PIC16F722A/723A A/D 转换器 (ADC) 特性:

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
AD01	NR	分辨率	—	—	8	bit	
AD02	EIL	积分误差	—	—	$\pm 1.7$	LSb	$V_{REF} = 3.0\text{V}$
AD03	EDL	微分误差	—	—	$\pm 1$	LSb	不丢失编码 $V_{REF} = 3.0\text{V}$
AD04	E <sub>OFF</sub>	失调误差	—	—	$\pm 2.2$	LSb	$V_{REF} = 3.0\text{V}$
AD05	E <sub>GN</sub>	增益误差	—	—	$\pm 1.5$	LSb	$V_{REF} = 3.0\text{V}$
AD06	V <sub>REF</sub>	参考电压 <sup>(3)</sup>	1.8	—	V <sub>DD</sub>	V	
AD07	V <sub>AIN</sub>	满量程范围	V <sub>SS</sub>	—	V <sub>REF</sub>	V	
AD08	Z <sub>AIN</sub>	模拟信号源推荐阻抗	—	—	50	k $\Omega$	如果输入引脚外接 0.01 $\mu\text{F}$ 电容, 则该值可以更高。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: 总绝对误差包括积分误差、微分误差、失调误差和增益误差。

2: A/D 转换结果不会因输入电压的增加而减小, 并且不会丢失编码。

3: 当 ADC 关闭时, 除了泄漏电流外, 不消耗任何其他电流。掉电电流规范包括 ADC 模块的任何泄漏电流。

表 23-8: PIC16F722A/723A A/D 转换要求

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
AD130*	T <sub>AD</sub>	A/D 时钟周期	1.0	—	9.0	$\mu\text{s}$	基于 T <sub>OSC</sub>
		A/D 内部 RC 振荡器周期	1.0	2.0	6.0	$\mu\text{s}$	ADCS<1:0> = 11 (ADRC 模式)
AD131	T <sub>CONV</sub>	转换时间 (不包括采集时间) <sup>(1)</sup>	—	10.5	—	T <sub>AD</sub>	将 GO/DONE 位置 1 以完成转换
AD132*	T <sub>ACQ</sub>	采集时间	—	1.0	—	$\mu\text{s}$	

\* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: ADRES 寄存器可在下一个 T<sub>CY</sub> 周期被读取。

图 23-12: PIC16F722A/723A A/D 转换时序 (正常模式)

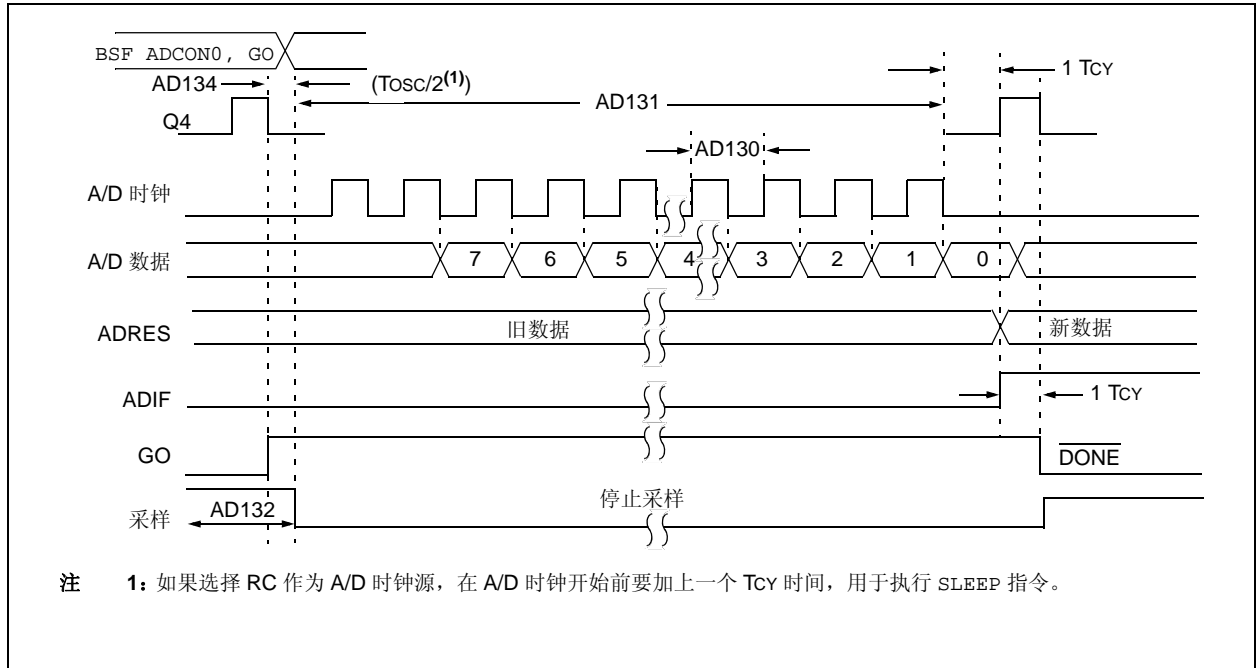
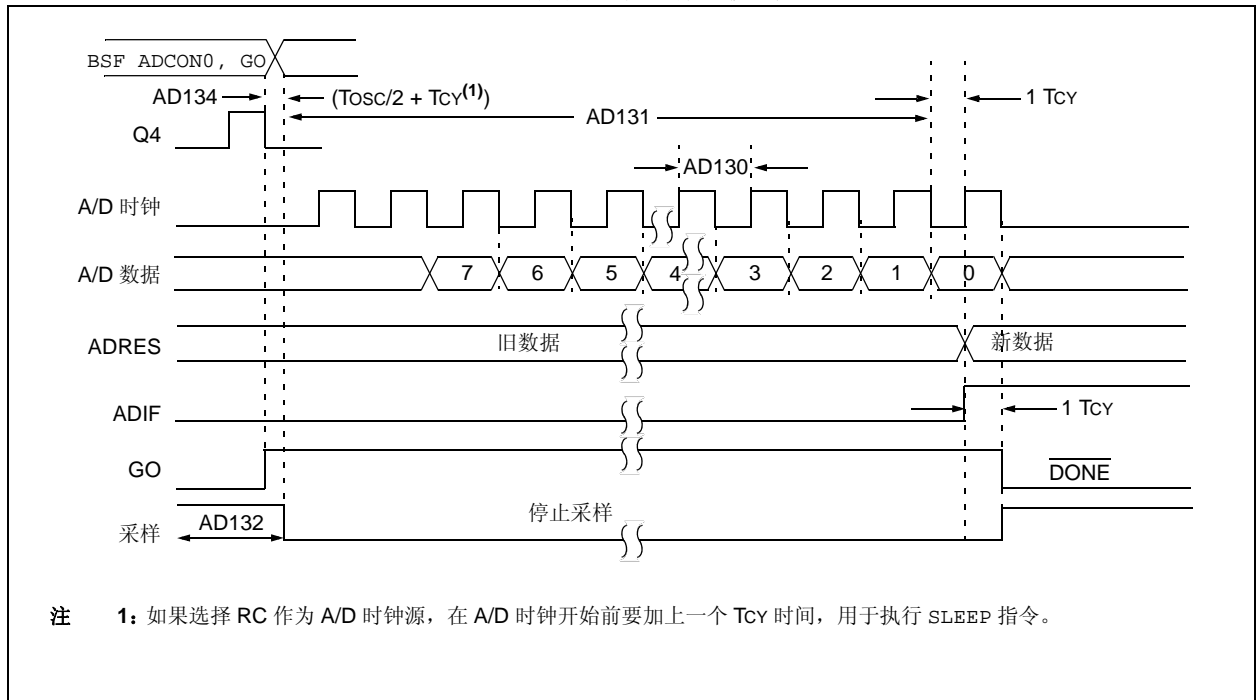


图 23-13: PIC16F722A/723A A/D 转换时序 (休眠模式)



# PIC16F/LF722A/723A

图 23-14: USART 同步发送 (主/从) 时序

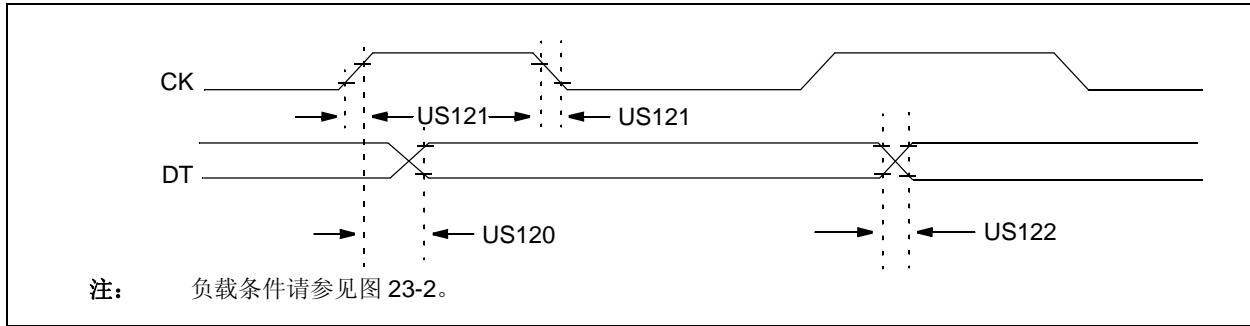


表 23-9: USART 同步发送要求

标准工作条件 (除非另外声明)		工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	最小值	最大值	单位	条件	
US120	TckH2DTV	同步发送 (主从模式) 时钟高电平到数据输出有效的 时间	3.0-5.5V	—	80	ns	
			1.8-5.5V	—	100	ns	
US121	TckRF	时钟输出上升和下降时间 (主模式)	3.0-5.5V	—	45	ns	
			1.8-5.5V	—	50	ns	
US122	TdTRF	数据输出上升和下降时间	3.0-5.5V	—	45	ns	
			1.8-5.5V	—	50	ns	

图 23-15: USART 同步接收 (主/从) 时序

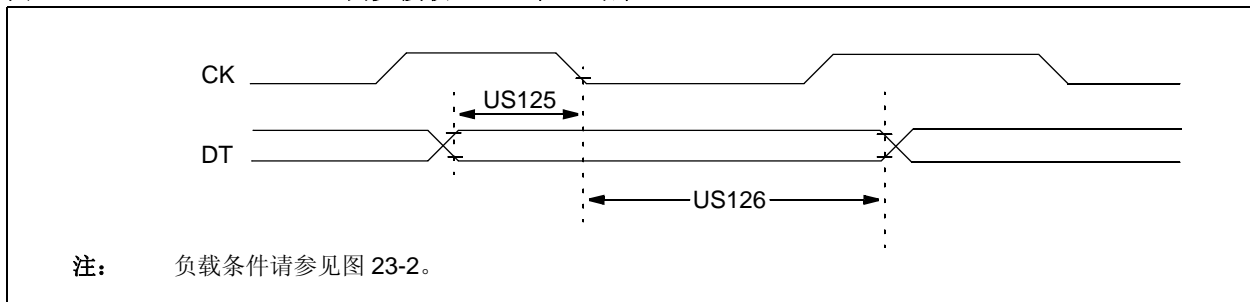


表 23-10: USART 同步接收要求

标准工作条件 (除非另外声明)		工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	最小值	最大值	单位	条件	
US125	TdTV2CKL	同步接收 (主从模式) CK ↓ 前的数据保持时间 (DT 保持时间)	10	—	ns		
US126	TckL2DTL	CK ↓ 后的数据保持时间 (DT 保持时间)	15	—	ns		

图 23-16: SPI 主模式时序 (CKE = 0, SMP = 0)

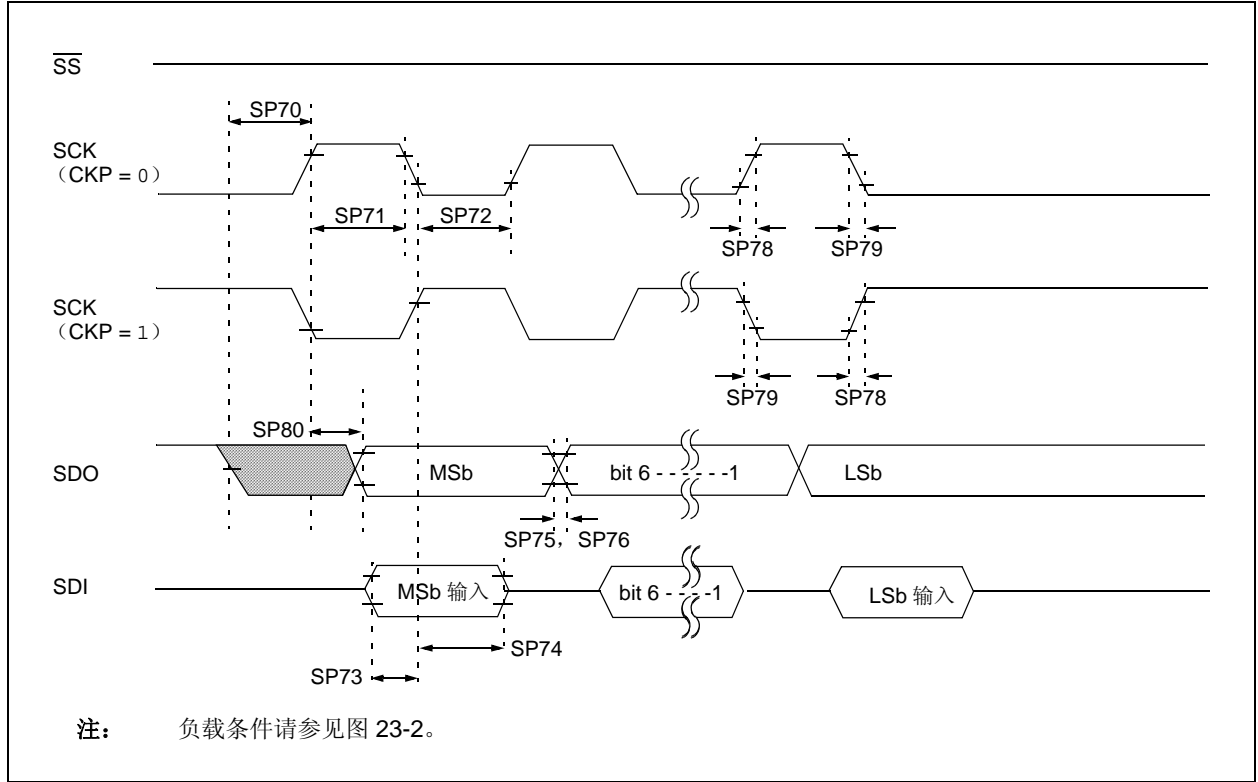
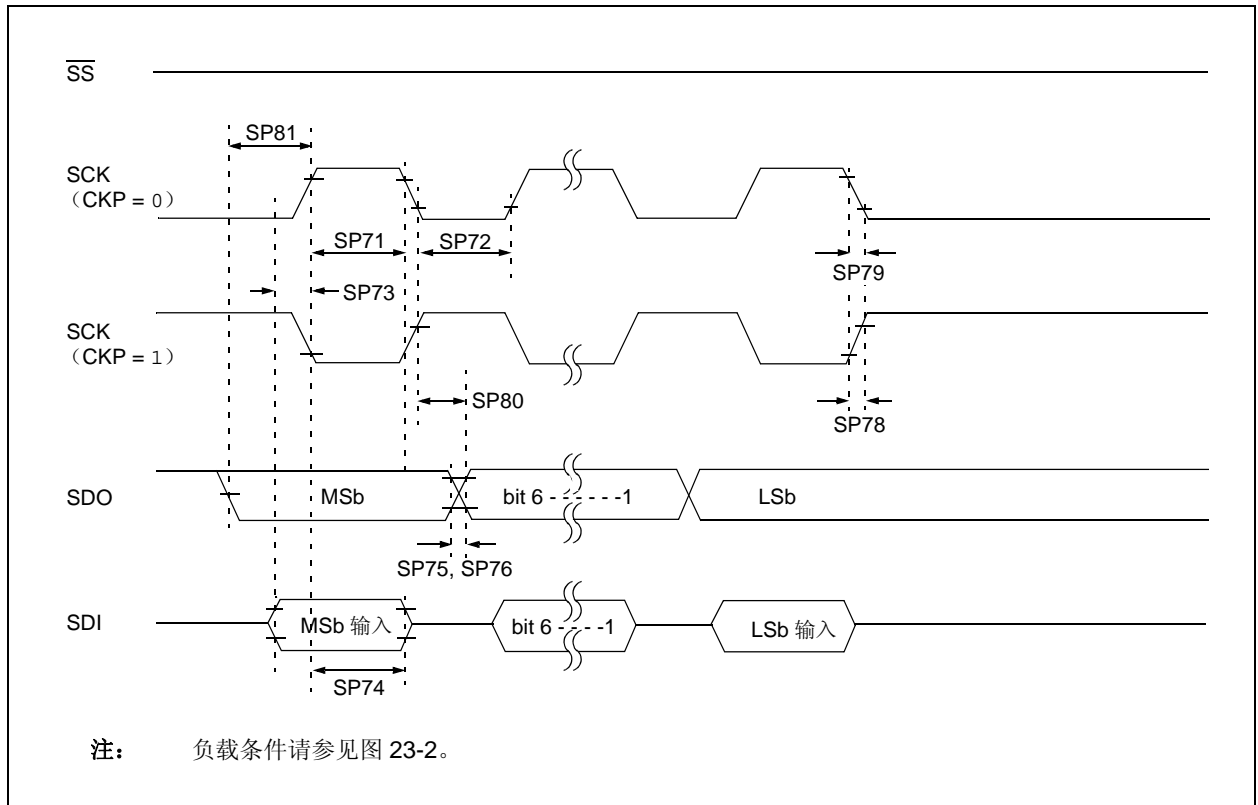


图 23-17: SPI 主模式时序 (CKE = 1, SMP = 1)



# PIC16F/LF722A/723A

图 23-18: SPI 从模式时序 (CKE = 0)

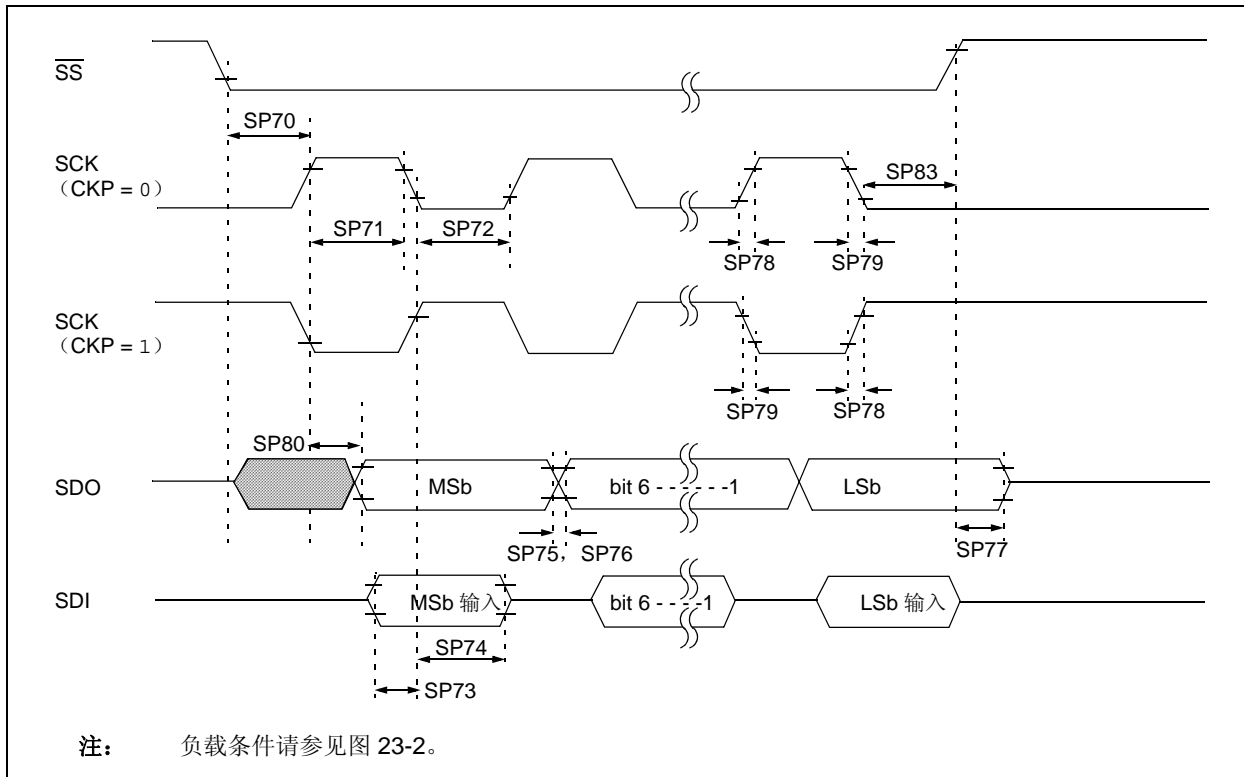


图 23-19: SPI 从模式时序 (CKE = 1)

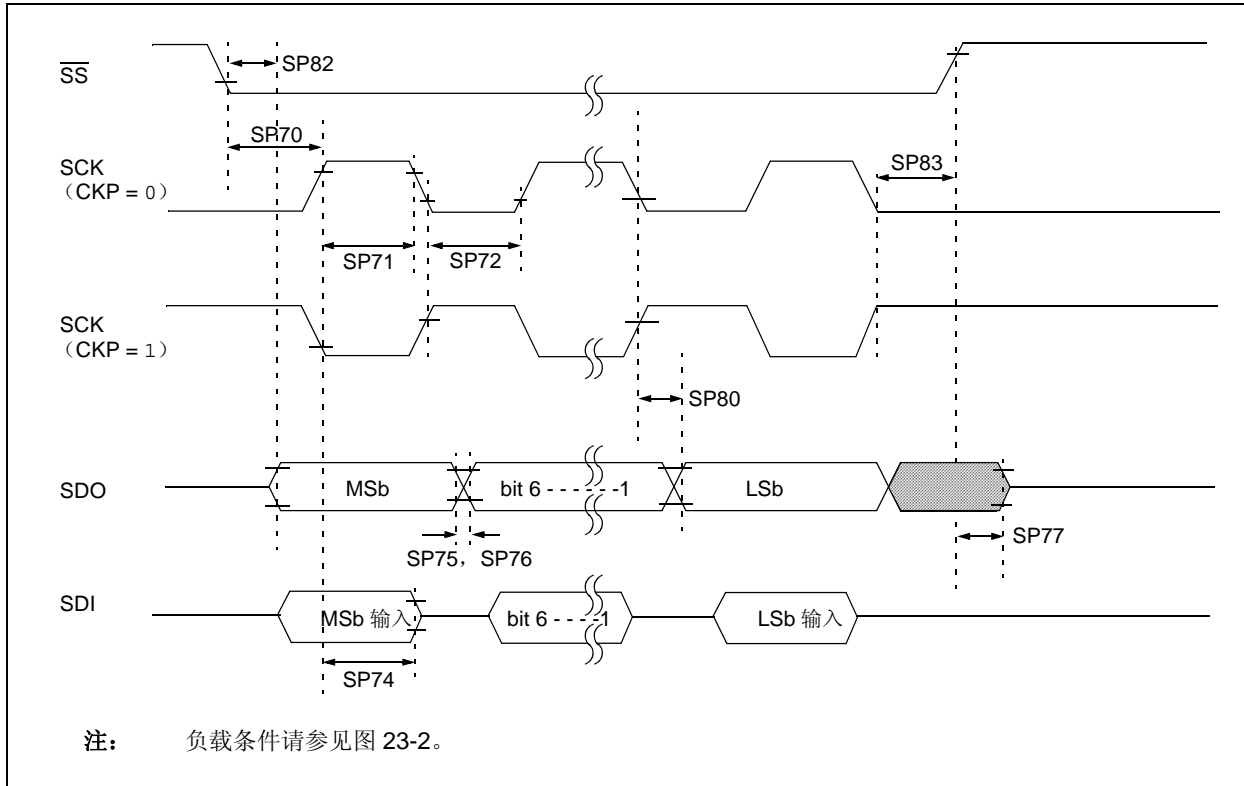


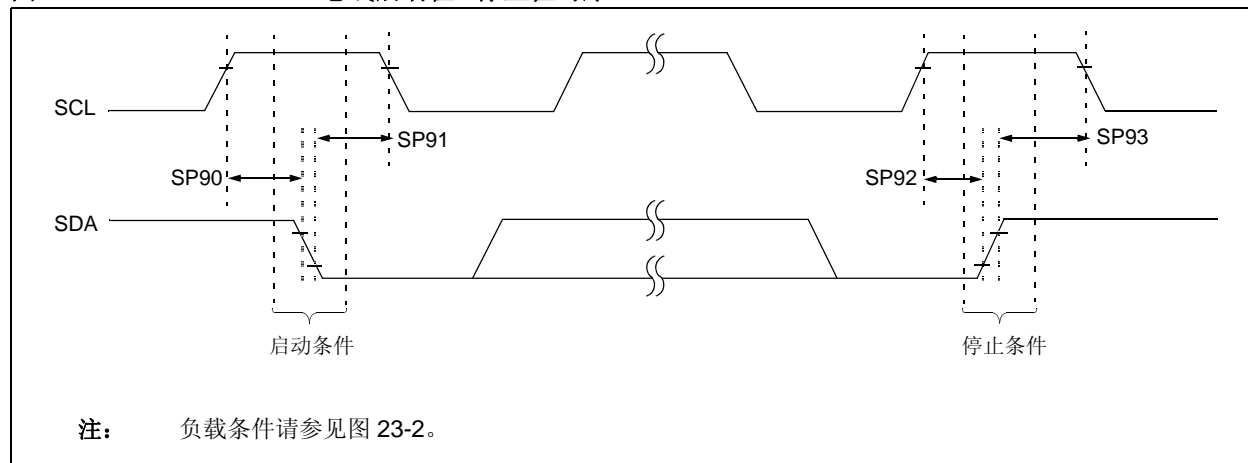
表 23-11: SPI 模式要求

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
SP70*	Tssl2scH, Tssl2scL	$\overline{SS}$ ↓ 至 SCK↓ 或 SCK↑ 输入的时间	Tcy	—	—	ns	
SP71*	TscH	SCK 输入高电平时间 (从模式)	Tcy + 20	—	—	ns	
SP72*	TscL	SCK 输入低电平时间 (从模式)	Tcy + 20	—	—	ns	
SP73*	TdIV2scH, TdIV2scL	SDI 数据输入至 SCK 边沿的建立时间	100	—	—	ns	
SP74*	Tsch2diL, TscL2diL	SDI 数据输入至 SCK 边沿的保持时间	100	—	—	ns	
SP75*	TdoR	SDO 数据输出上升时间	3.0-5.5V	—	10	25	ns
			1.8-5.5V	—	25	50	ns
SP76*	TdoF	SDO 数据输出下降时间	—	10	25	ns	
SP77*	TssH2doZ	$\overline{SS}$ ↑ 至 SDO 输出高阻态的时间	10	—	50	ns	
SP78*	TscR	SCK 输出上升时间 (主模式)	3.0-5.5V	—	10	25	ns
			1.8-5.5V	—	25	50	ns
SP79*	TscF	SCK 输出下降时间 (主模式)	—	10	25	ns	
SP80*	Tsch2doV, TscL2doV	SCK 边沿后 SDO 数据输出有效的 时间	3.0-5.5V	—	—	50	ns
			1.8-5.5V	—	—	145	ns
SP81*	TdoV2scH, TdoV2scL	SDO 数据输出建立至 SCK 边沿的时间	Tcy	—	—	ns	
SP82*	Tssl2doV	$\overline{SS}$ ↓ 边沿后 SDO 数据输出有效的 时间	—	—	50	ns	
SP83*	Tsch2ssH, TscL2ssH	SCK 边沿至 $\overline{SS}$ ↑ 的时间	1.5Tcy + 40	—	—	ns	

\* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

图 23-20: I<sup>2</sup>C™ 总线启动位 / 停止位时序



# PIC16F/LF722A/723A

表 23-12: I<sup>2</sup>C™ 总线启动位 / 停止位时序要求

参数编号	符号	特性	最小值	典型值	最大值	单位	条件	
SP90*	TSU:STA	启动条件建立时间	100 kHz 模式	4700	—	—	ns	仅与重复启动条件相关
			400 kHz 模式	600	—	—		
SP91*	THD:STA	启动条件保持时间	100 kHz 模式	4000	—	—	ns	这个周期后产生第一个时钟脉冲
			400 kHz 模式	600	—	—		
SP92*	TSU:STO	停止条件建立时间	100 kHz 模式	4700	—	—	ns	
			400 kHz 模式	600	—	—		
SP93	THD:STO	停止条件保持时间	100 kHz 模式	4000	—	—	ns	
			400 kHz 模式	600	—	—		

\* 这些参数仅为特征值，未经测试。

图 23-21: I<sup>2</sup>C™ 总线数据时序

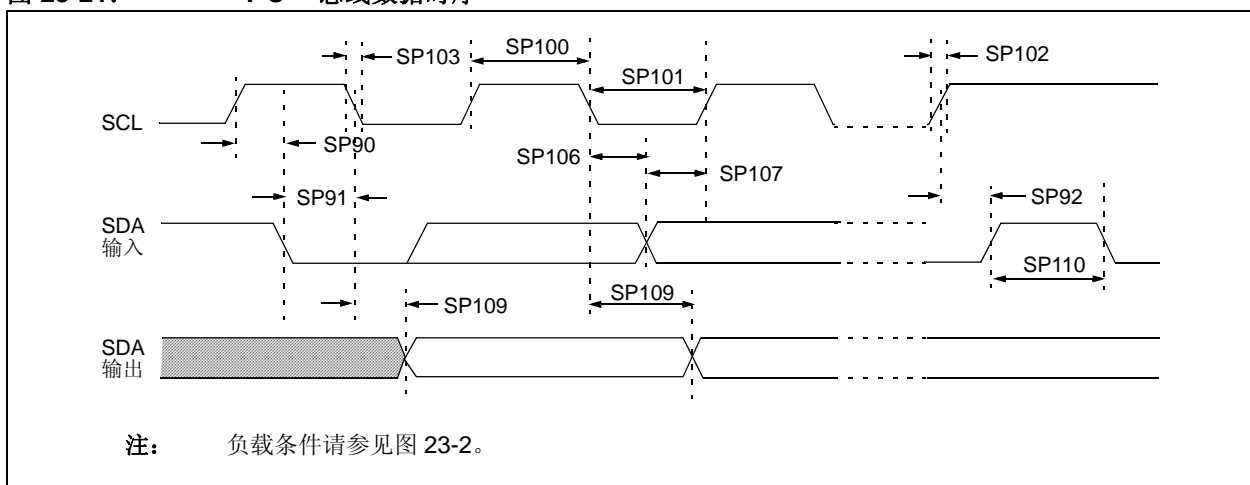




表 23-13: I<sup>2</sup>C™ 总线数据要求

参数编号	符号	特性	最小值	最大值	单位	条件	
SP100*	THIGH	时钟高电平时间	100 kHz 模式	4.0	—	μs	器件工作频率不得低于 1.5 MHz
			400 kHz 模式	0.6	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5T <sub>CY</sub>	—		
SP101*	TLOW	时钟低电平时间	100 kHz 模式	4.7	—	μs	器件工作频率不得低于 1.5 MHz
			400 kHz 模式	1.3	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5T <sub>CY</sub>	—		
SP102*	TR	SDA 和 SCL 上升时间	100 kHz 模式	—	1000	ns	
			400 kHz 模式	20 + 0.1C <sub>B</sub>	300	ns	C <sub>B</sub> 值规定在 10-400 pF 之间
SP103*	TF	SDA 和 SCL 下降时间	100 kHz 模式	—	250	ns	
			400 kHz 模式	20 + 0.1C <sub>B</sub>	250	ns	C <sub>B</sub> 值规定在 10-400 pF 之间
SP106*	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	ns	
			400 kHz 模式	0	0.9	μs	
SP107*	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	(注 2)
			400 kHz 模式	100	—	ns	
SP109*	TAA	时钟输出有效时间	100 kHz 模式	—	3500	ns	(注 1)
			400 kHz 模式	—	—	ns	
SP110*	TBUF	总线空闲时间	100 kHz 模式	4.7	—	μs	在新的传输开始前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
SP111	C <sub>B</sub>	总线容性负载	—	400	pF		

\* 这些参数仅为特征值，未经测试。

- 注 1:** 为避免意外产生启动或停止条件，作为发送器的器件必须提供此内部最小延时以补偿 SCL 下降沿的未定义区域（最小值 300 ns）。
- 2:** 快速模式（400 kHz）I<sup>2</sup>C™ 总线器件也可在标准模式（100 kHz）的 I<sup>2</sup>C 总线系统中使用，但必须满足 TSU:DAT ≥ 250 ns 的要求。如果该器件没有延长 SCL 信号的低电平周期，则自动满足此条件。如果该器件延长了 SCL 信号的低电平时间，其下一个数据位必须输出到 SDA 线。在 SCL 线被释放前，根据标准模式 I<sup>2</sup>C 总线规范，TR max. + TSU:DAT = 1000 + 250 = 1250 ns。

# PIC16F/LF722A/723A

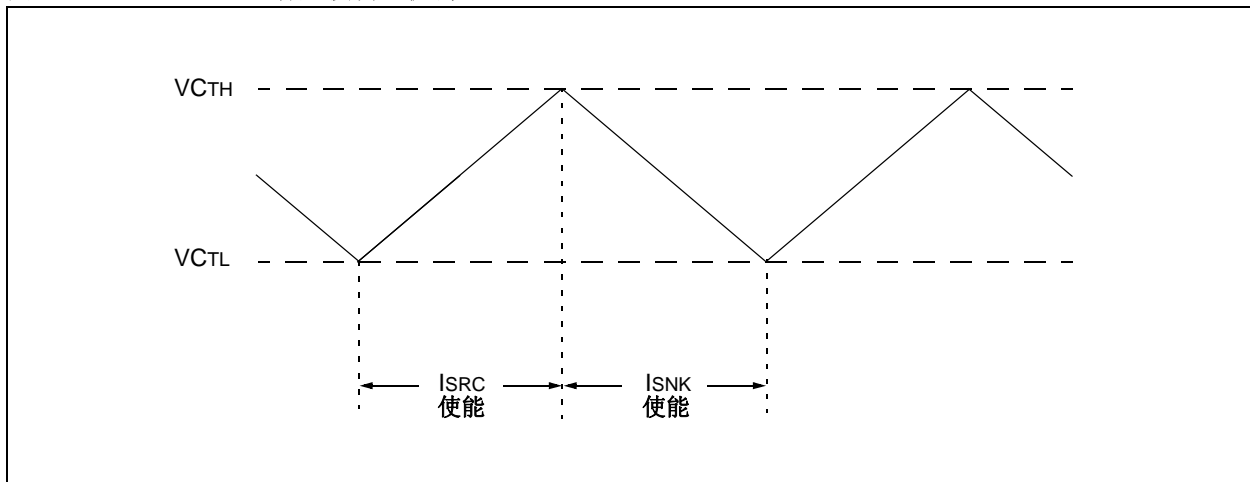
表 23-14: 电容触摸传感振荡器规范

参数编号	符号	特性		最小值	典型值	最大值	单位	条件
CS01	ISRC	拉电流	高	—	-5.8	-6	$\mu\text{A}$	-40, -85°C
			中	—	-1.1	-3.2	$\mu\text{A}$	
			低	—	-0.2	-0.9	$\mu\text{A}$	
CS02	ISNK	灌电流	高	—	6.6	6	$\mu\text{A}$	-40, -85°C
			中	—	1.3	3.2	$\mu\text{A}$	
			低	—	0.24	0.9	$\mu\text{A}$	
CS03	VCHYST	电容迟滞	高	—	525	—	mV	V <sub>CTH</sub> -V <sub>CTL</sub>
			中	—	375	—	mV	
			低	—	280	—	mV	

\* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

图 23-22: 电容触摸传感振荡器

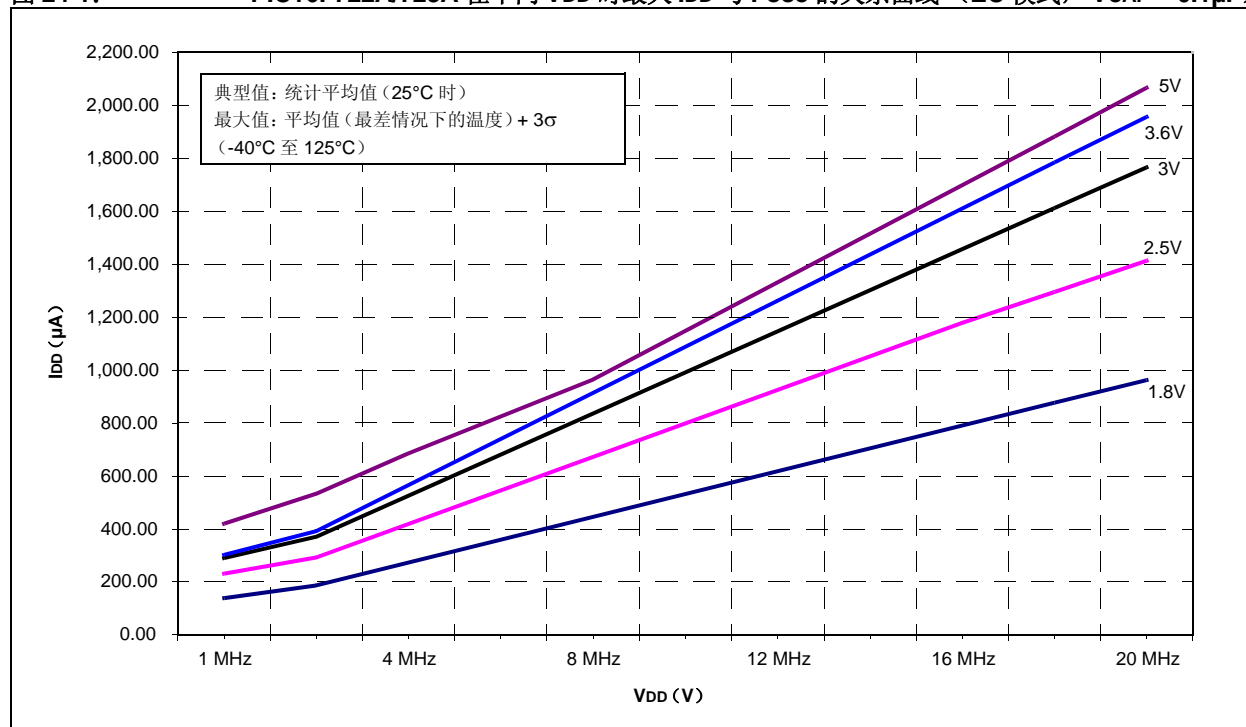


## 24.0 直流和交流特性图表

**注：** 在本注释后面的图表是基于有限数量样本的统计结果，仅供参考。所列出的性能特性未经测试，我公司不做任何担保。在一些图表中，所列数据可能超出规定的工作范围（如：超出了规定的电源电压范围），因而不在于担保范围内。

“典型值”表示在 25°C 下的平均值。“最大”或“最小”分别表示在整个范围内的（平均值 + 3σ）或（平均值 - 3σ），其中 σ 表示标准偏差。

**图 24-1：** PIC16F722A/723A 在不同 VDD 时最大 IDD 与 FOSC 的关系曲线（EC 模式，VCAP = 0.1μF）



# PIC16F/LF722A/723A

图 24-2: PIC16LF722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (EC 模式)

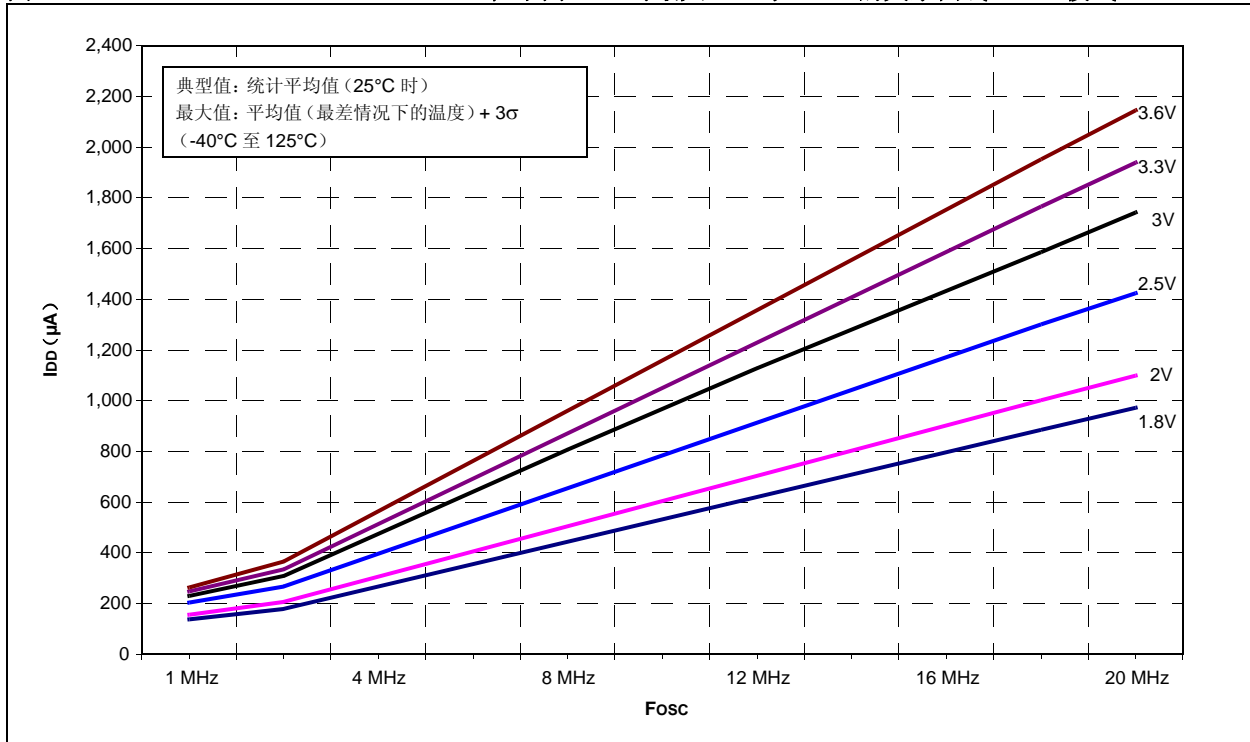


图 24-3: PIC16F722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (EC 模式, VCAP = 0.1μF)

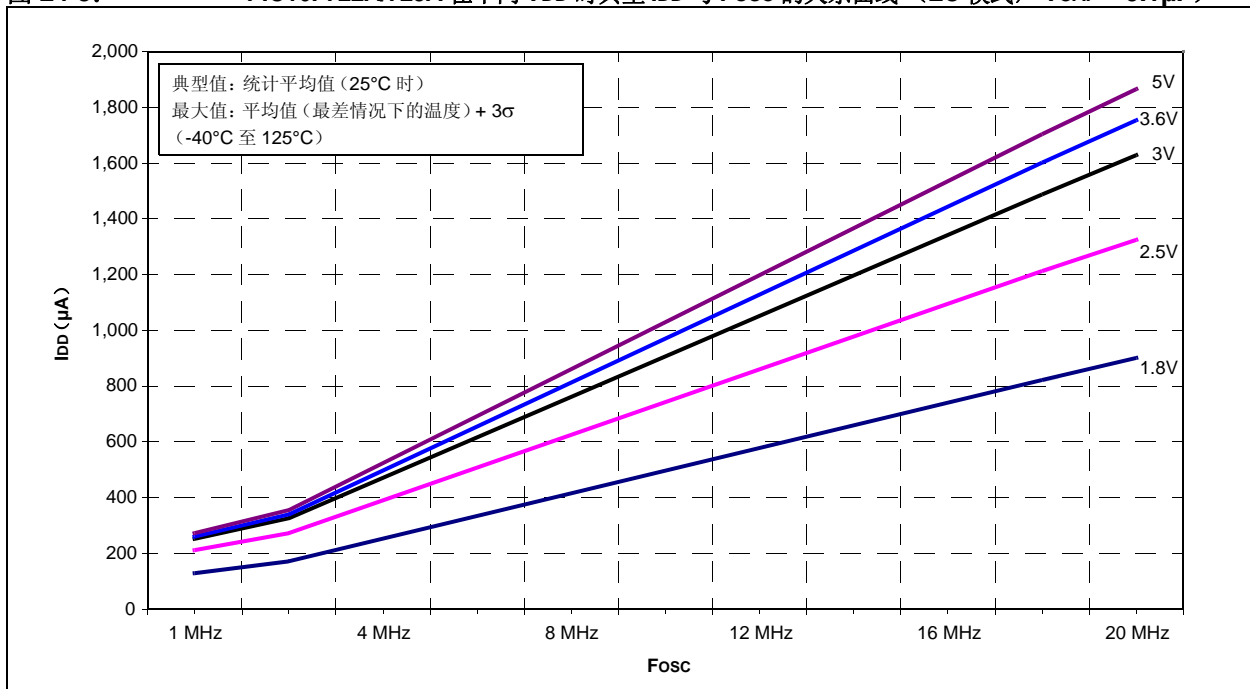


图 24-4: PIC16LF722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (EC 模式)

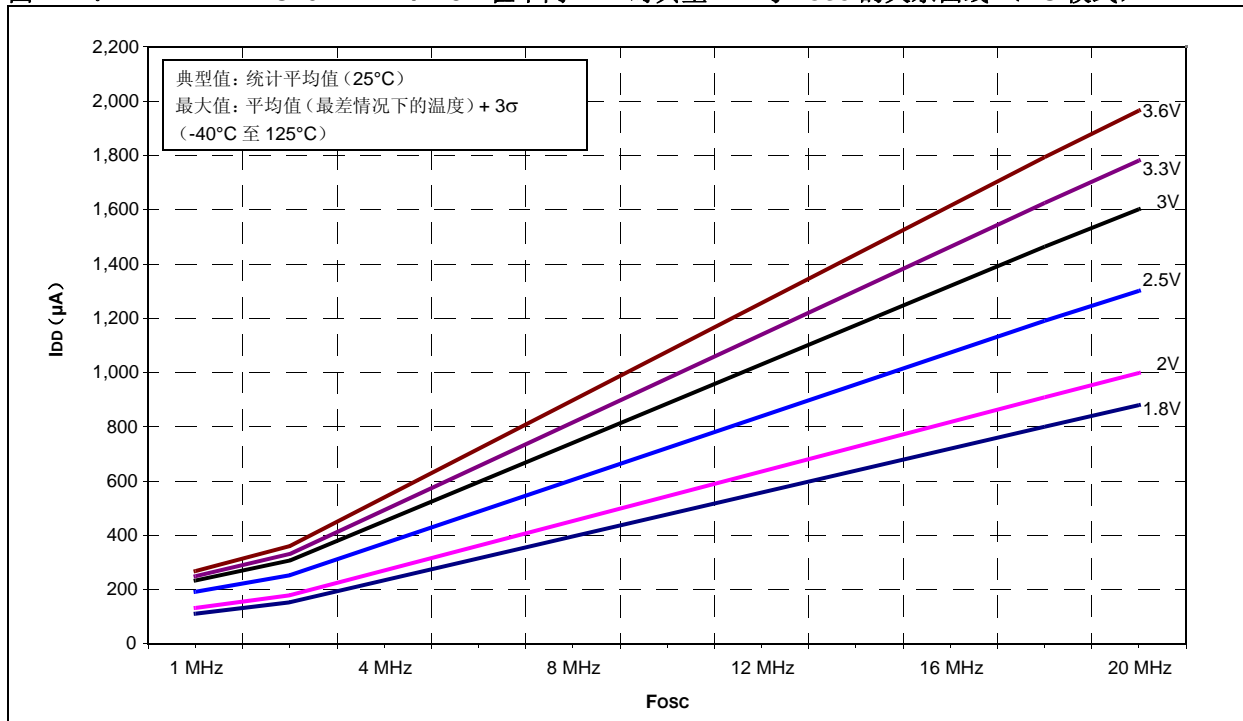
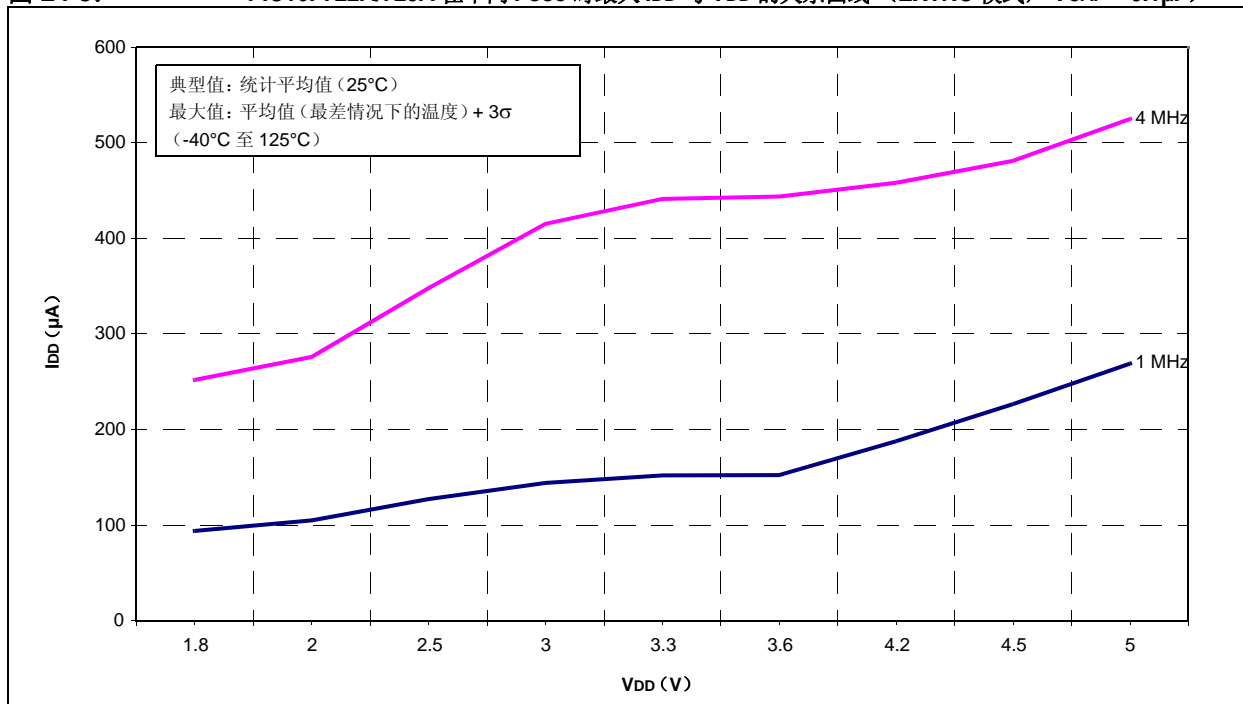


图 24-5: PIC16F722A/723A 在不同 Fosc 时最大 IDD 与 VDD 的关系曲线 (EXTRC 模式, VCAP = 0.1μF)



# PIC16F/LF722A/723A

图 24-6: PIC16LF722A/723A 在不同 Fosc 时最大 I<sub>DD</sub> 与 V<sub>DD</sub> 的关系曲线 (EXTRC 模式)

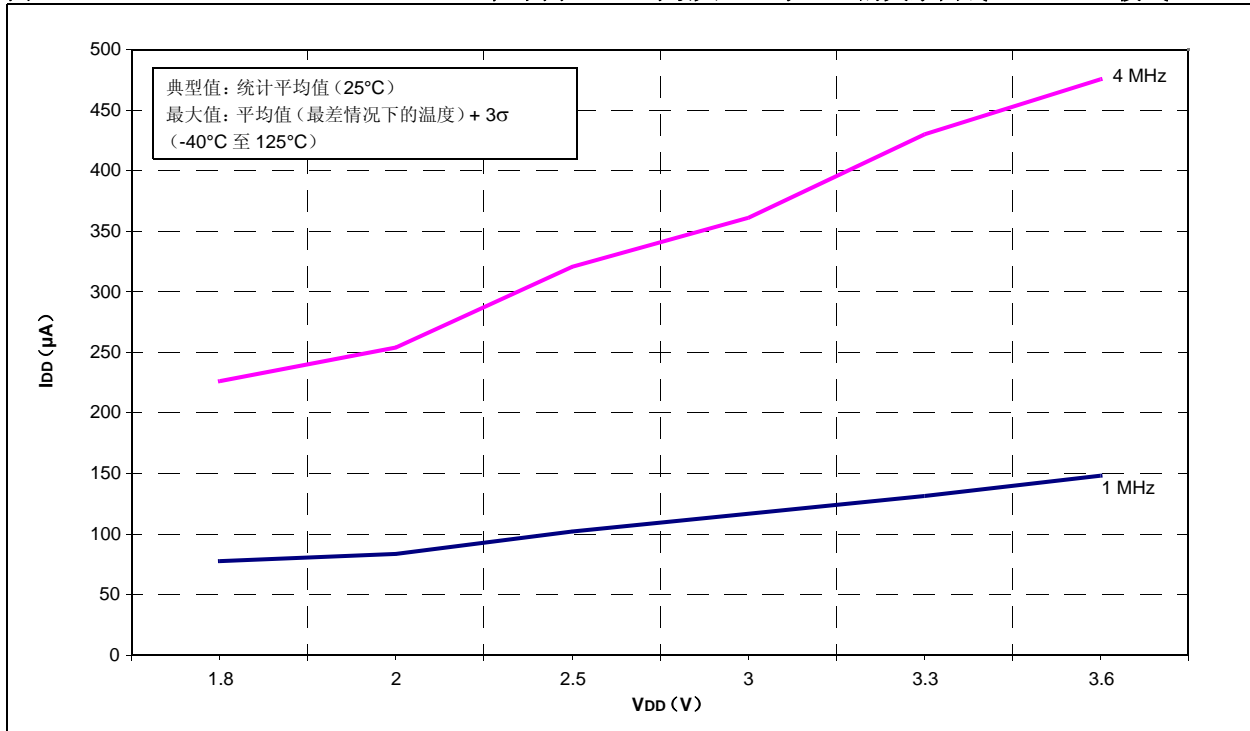


图 24-7: PIC16F722A/723A 在不同 Fosc 时典型 I<sub>DD</sub> 与 V<sub>DD</sub> 的关系曲线 (EXTRC 模式, V<sub>CAP</sub> = 0.1μF)

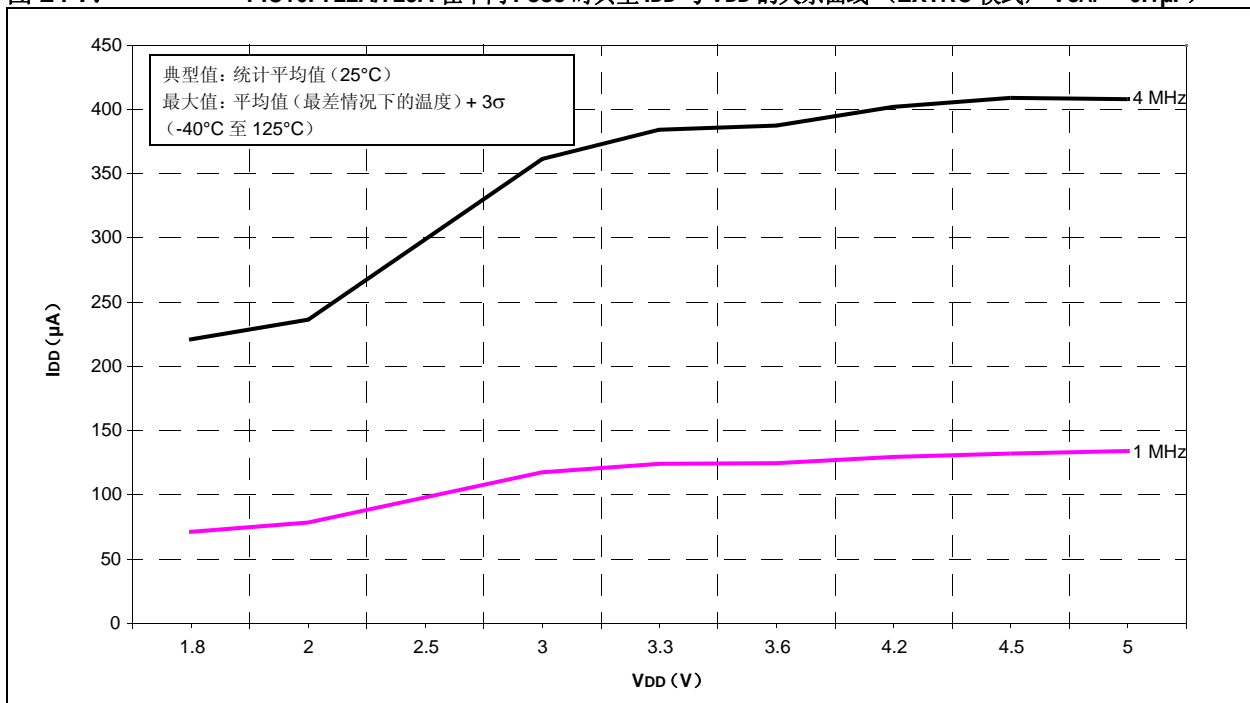


图 24-8: PIC16LF722A/723A 在不同 Fosc 时典型 IDD 与 VDD 的关系曲线 (EXTRC 模式)

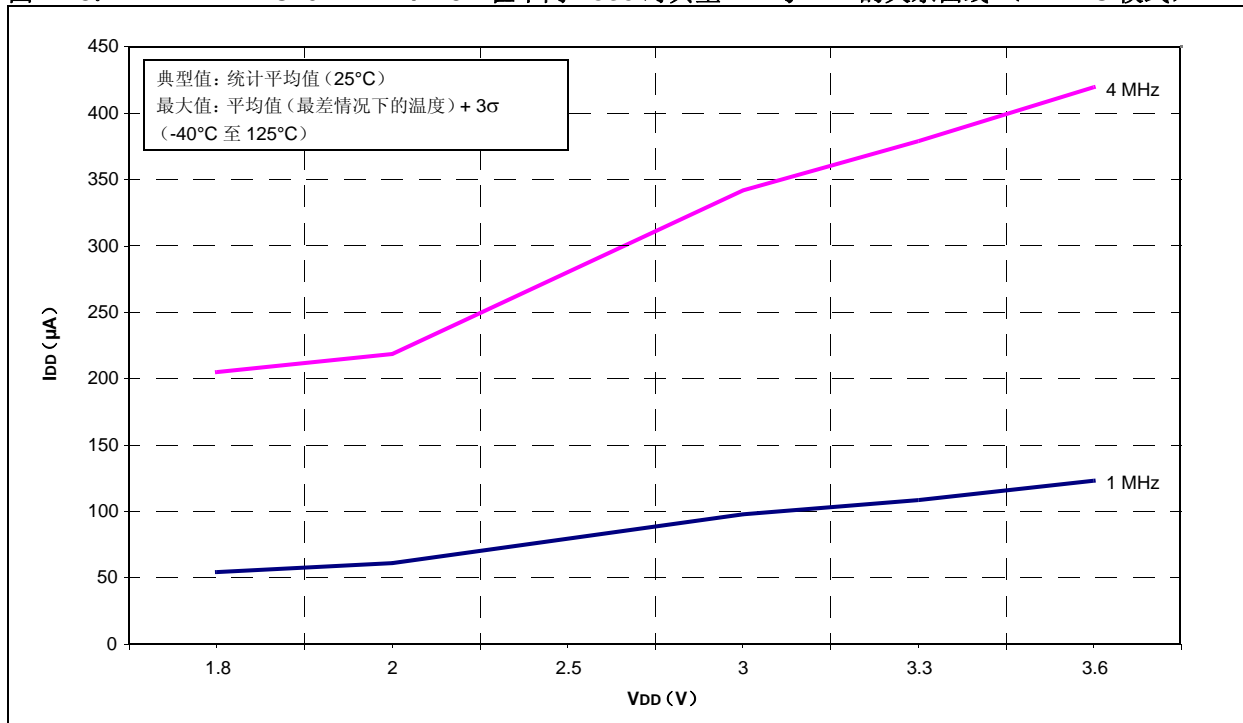
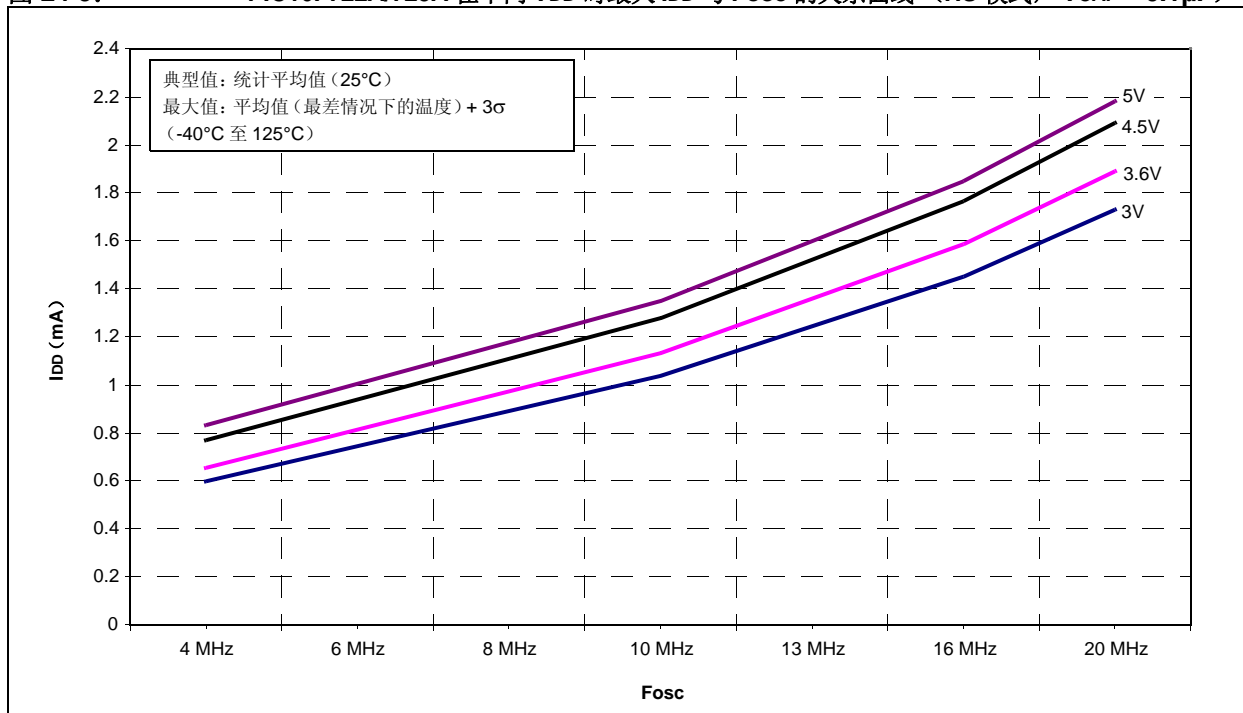


图 24-9: PIC16F722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (HS 模式, VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-10: PIC16LF722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (HS 模式)

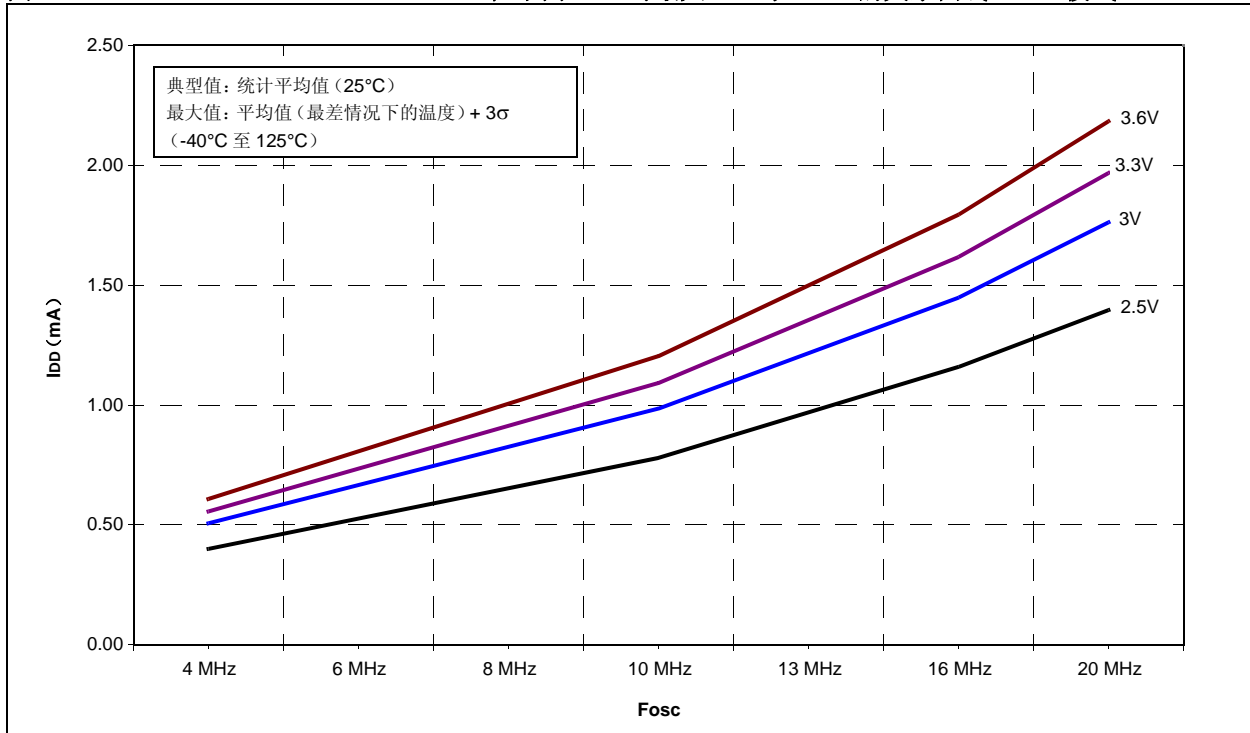


图 24-11: PIC16F722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (HS 模式, VCAP = 0.1μF)

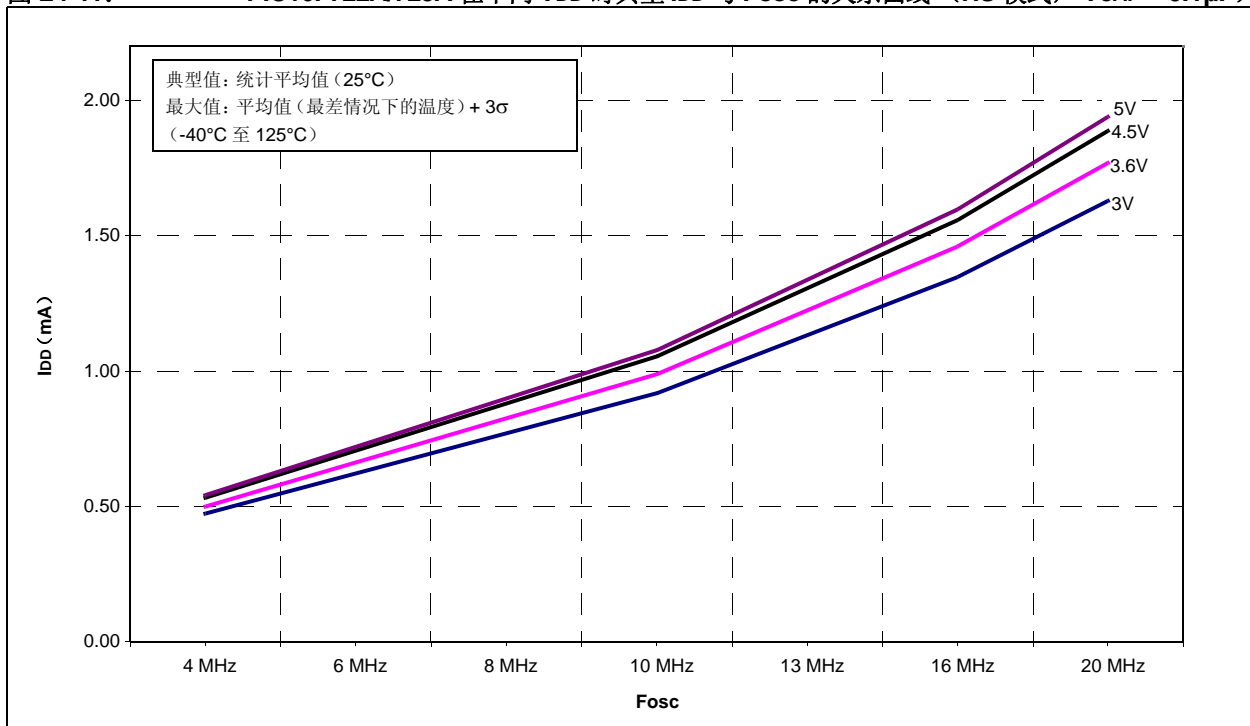




图 24-12: PIC16LF722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (HS 模式)

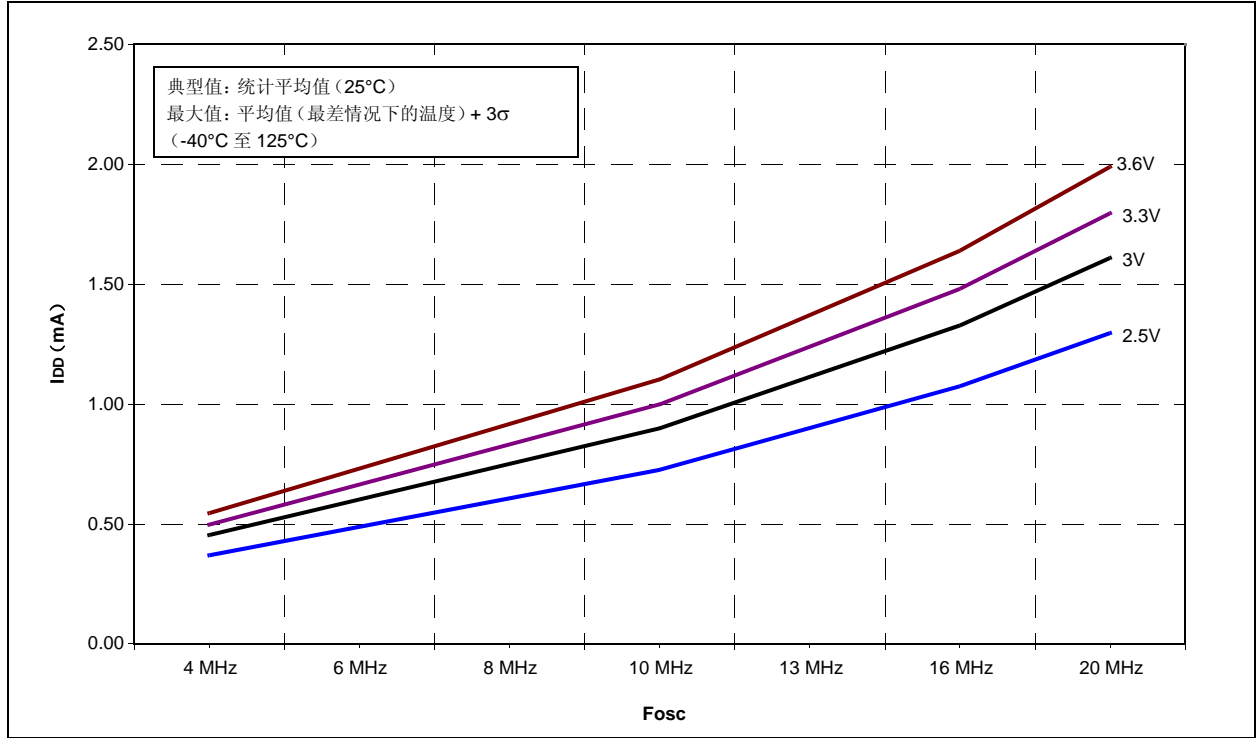
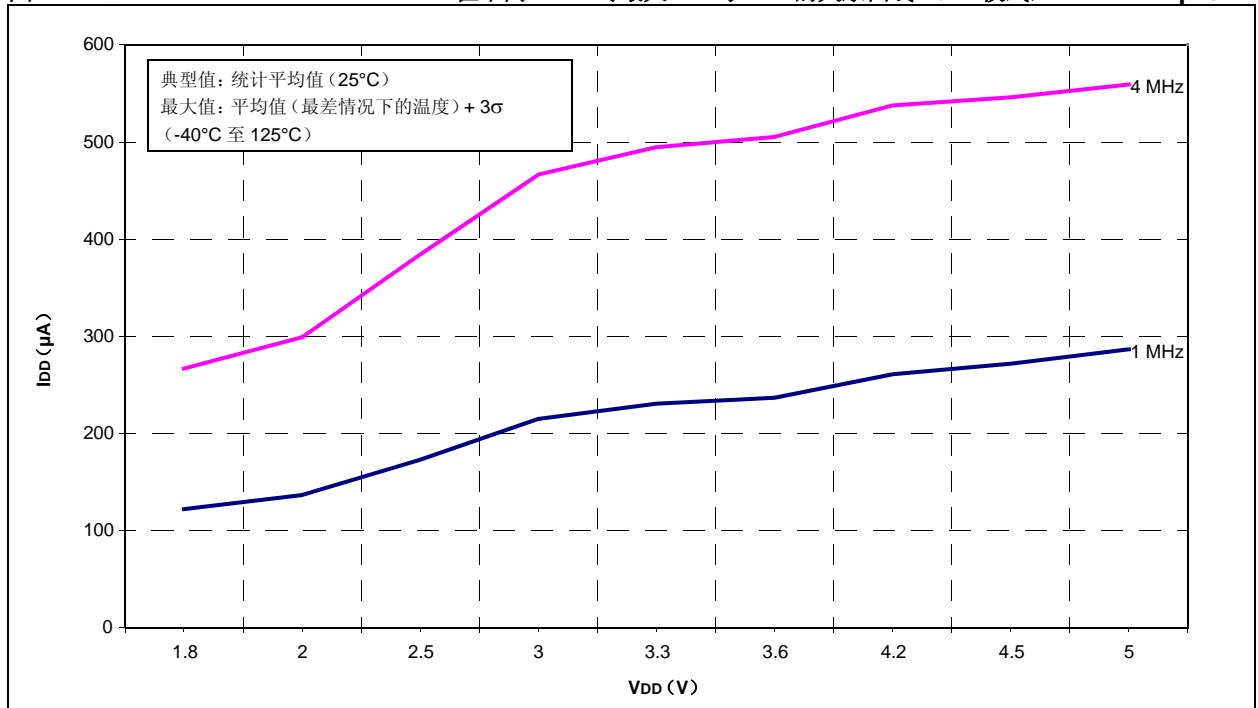


图 24-13: PIC16F722A/723A 在不同 Fosc 时最大 IDD 与 VDD 的关系曲线 (XT 模式, VCAP = 0.1μF)



# PIC16F/LF722A/723A

图 24-14: PIC16LF722A/723A 在不同 Fosc 时最大 IDD 与 VDD 的关系曲线 (XT 模式)

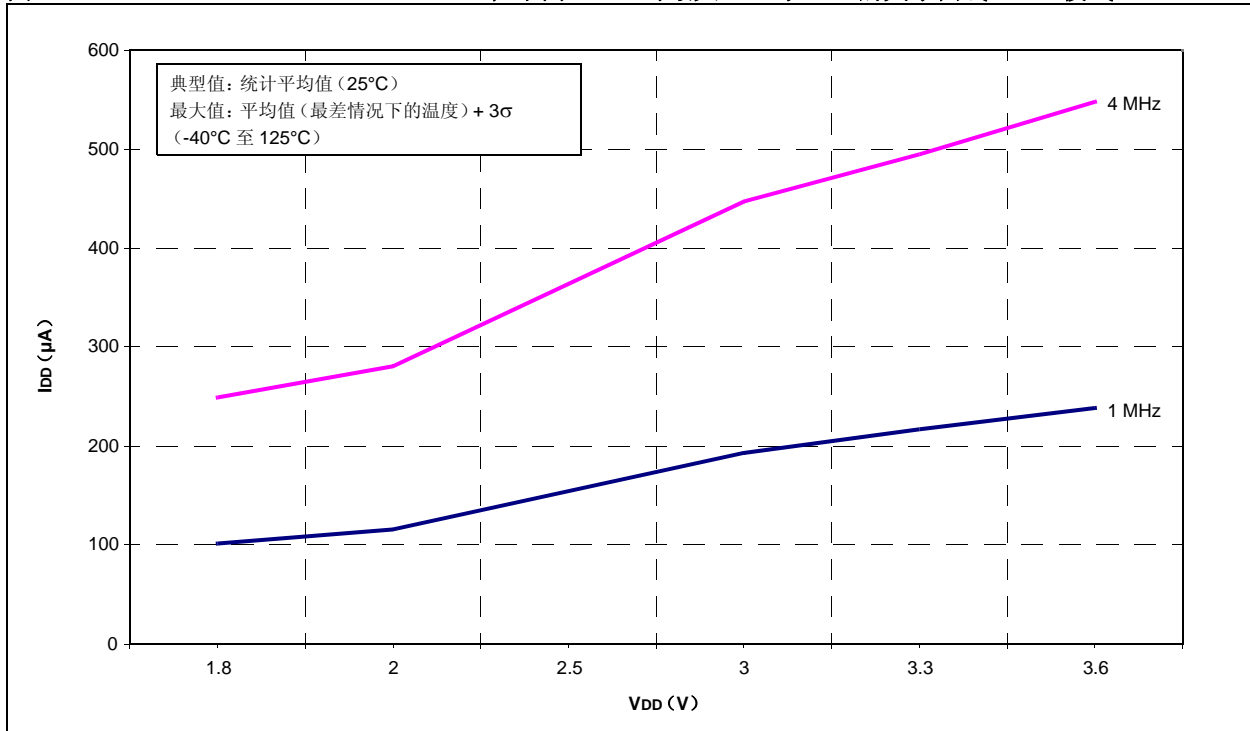


图 24-15: PIC16F722A/723A 在不同 Fosc 时典型 IDD 与 VDD 的关系曲线 (XT 模式, VCAP = 0.1μF)

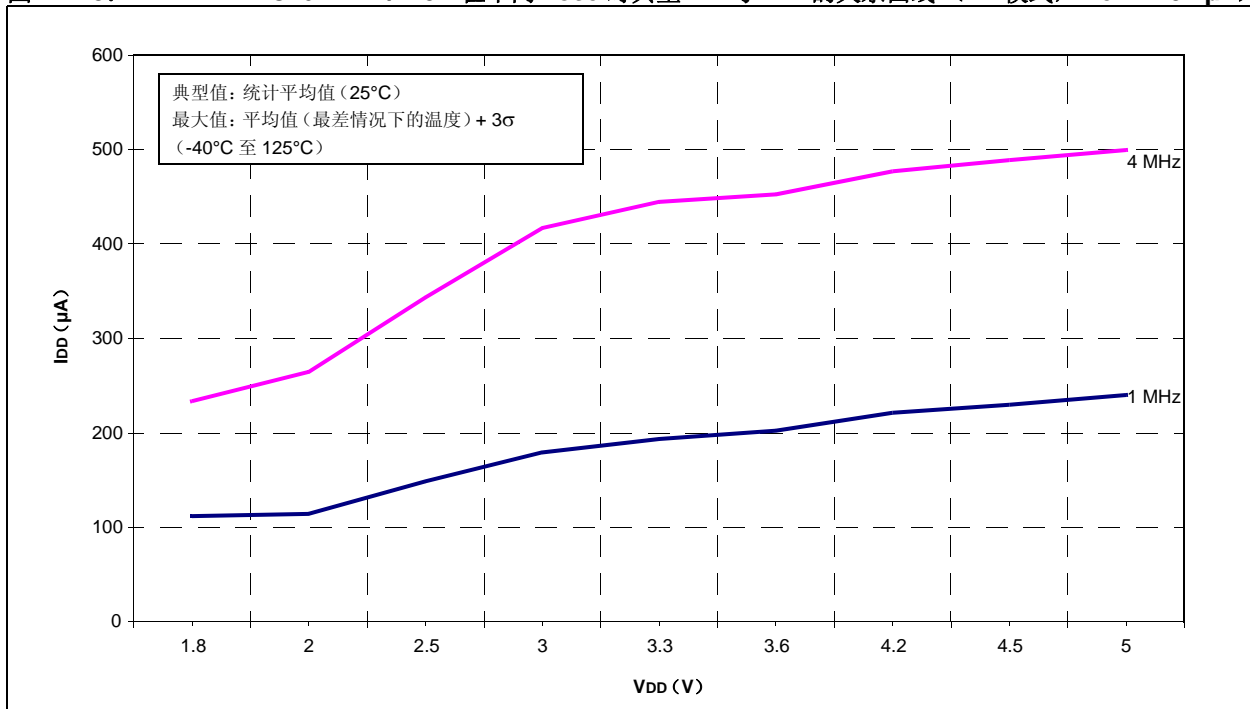


图 24-16: PIC16LF722A/723A 在不同 Fosc 时 IDD 与 VDD 的关系曲线 (XT 模式)

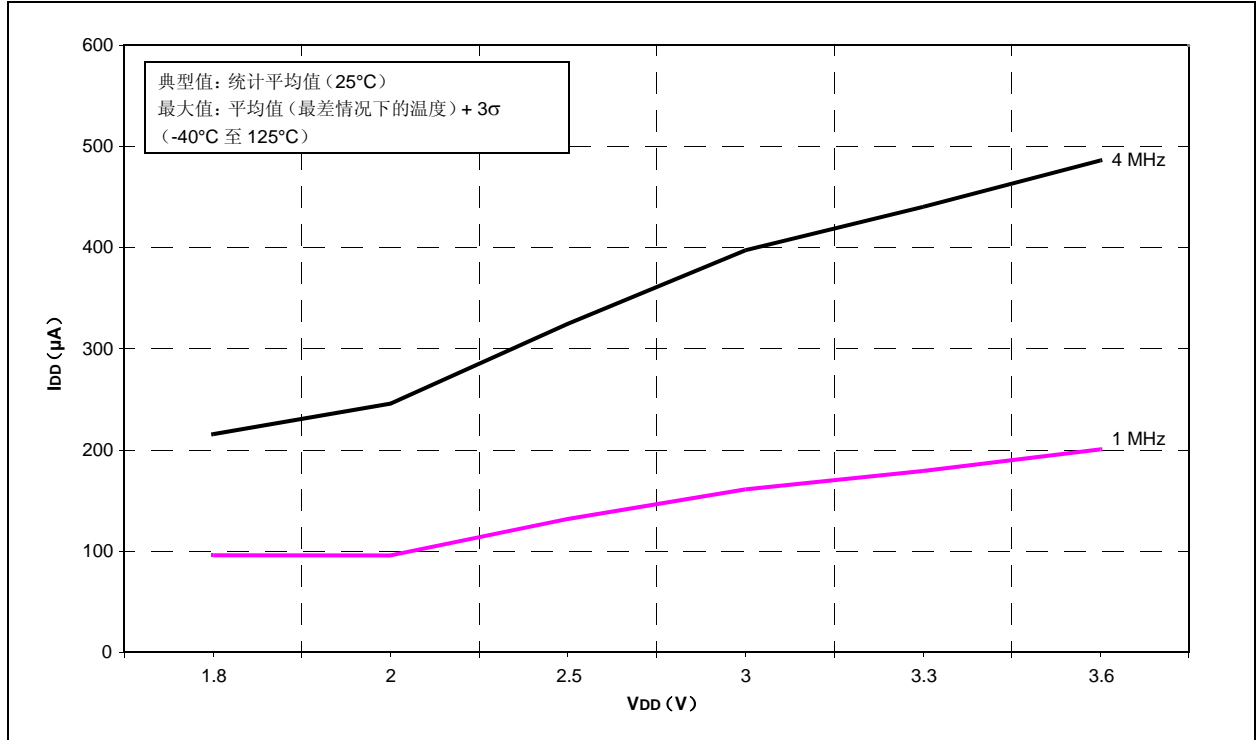
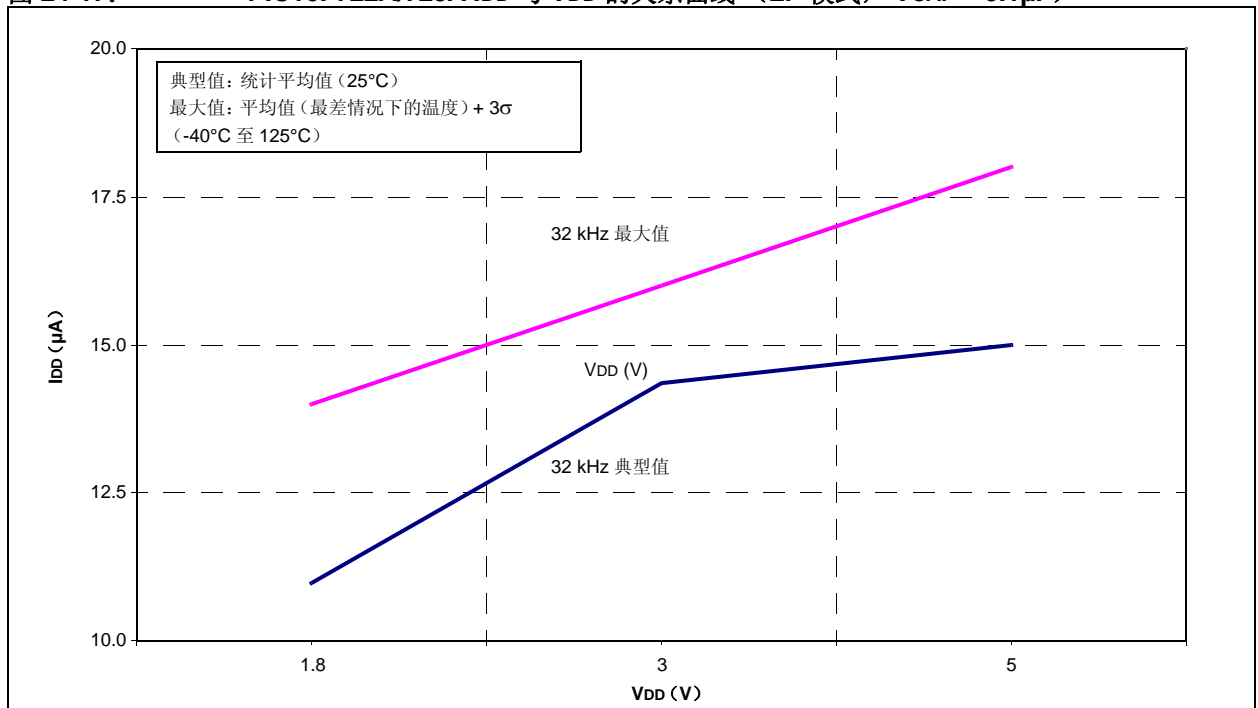


图 24-17: PIC16F722A/723A IDD 与 VDD 的关系曲线 (LP 模式, VCAP = 0.1μF)



# PIC16F/LF722A/723A

图 24-18: PIC16LF722A/723A I<sub>DD</sub> 与 V<sub>DD</sub> 的关系曲线 (LP 模式)

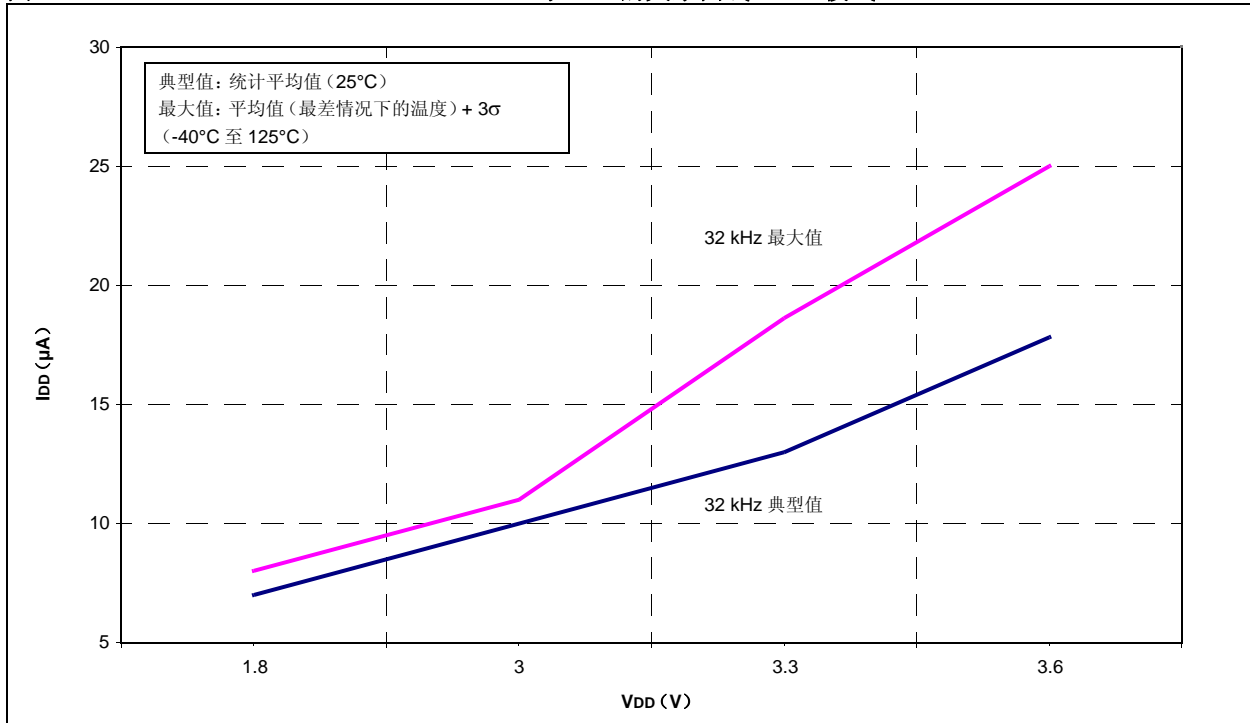
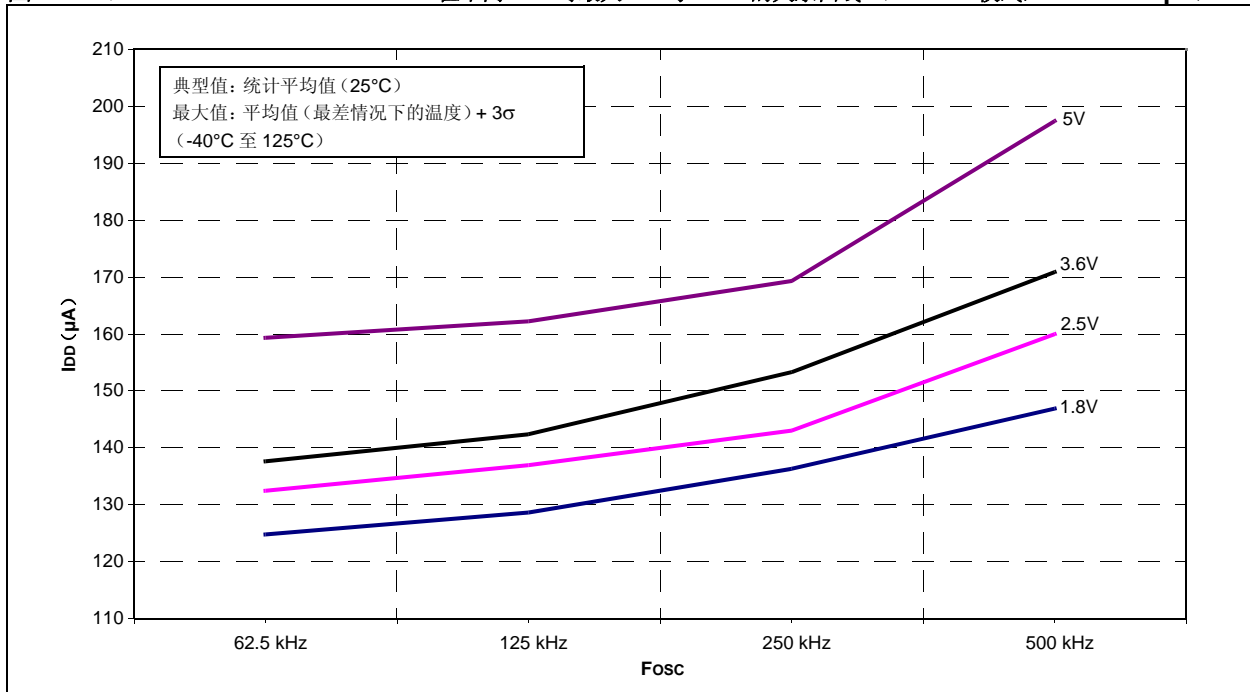


图 24-19: PIC16F722A/723A 在不同 V<sub>DD</sub> 时最大 I<sub>DD</sub> 与 F<sub>OSC</sub> 的关系曲线 (INTOSC 模式, V<sub>CAP</sub> = 0.1µF)



# PIC16F/LF722A/723A

图 24-20: PIC16LF722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (INTOSC 模式)

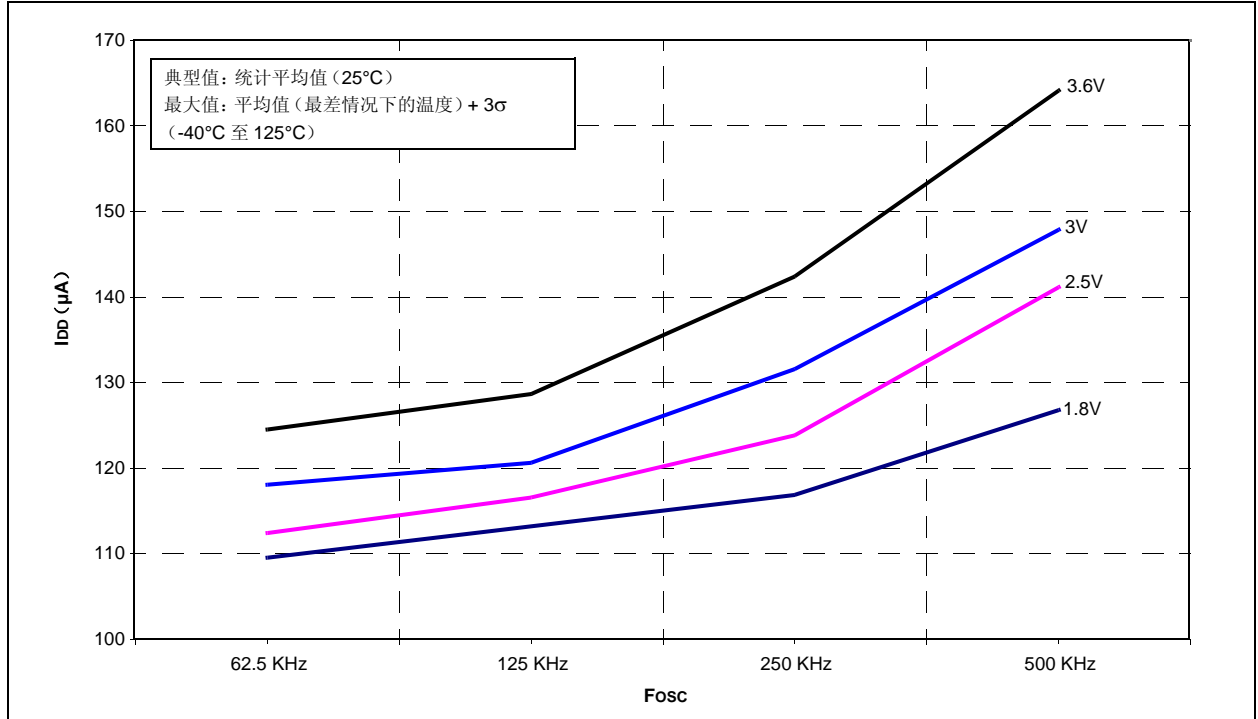
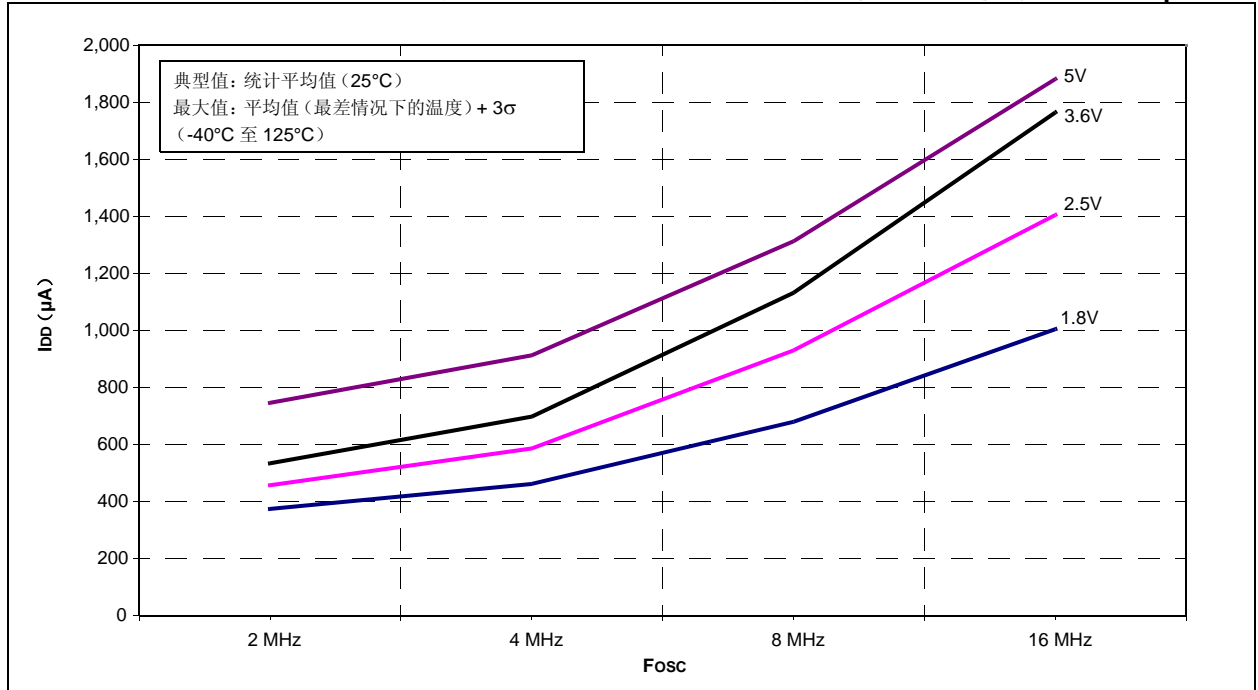


图 24-21: PIC16F722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (INTOSC 模式, VCAP = 0.1μF)



# PIC16F/LF722A/723A

图 24-22: PIC16LF722A/723A 在不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (INTOSC 模式)

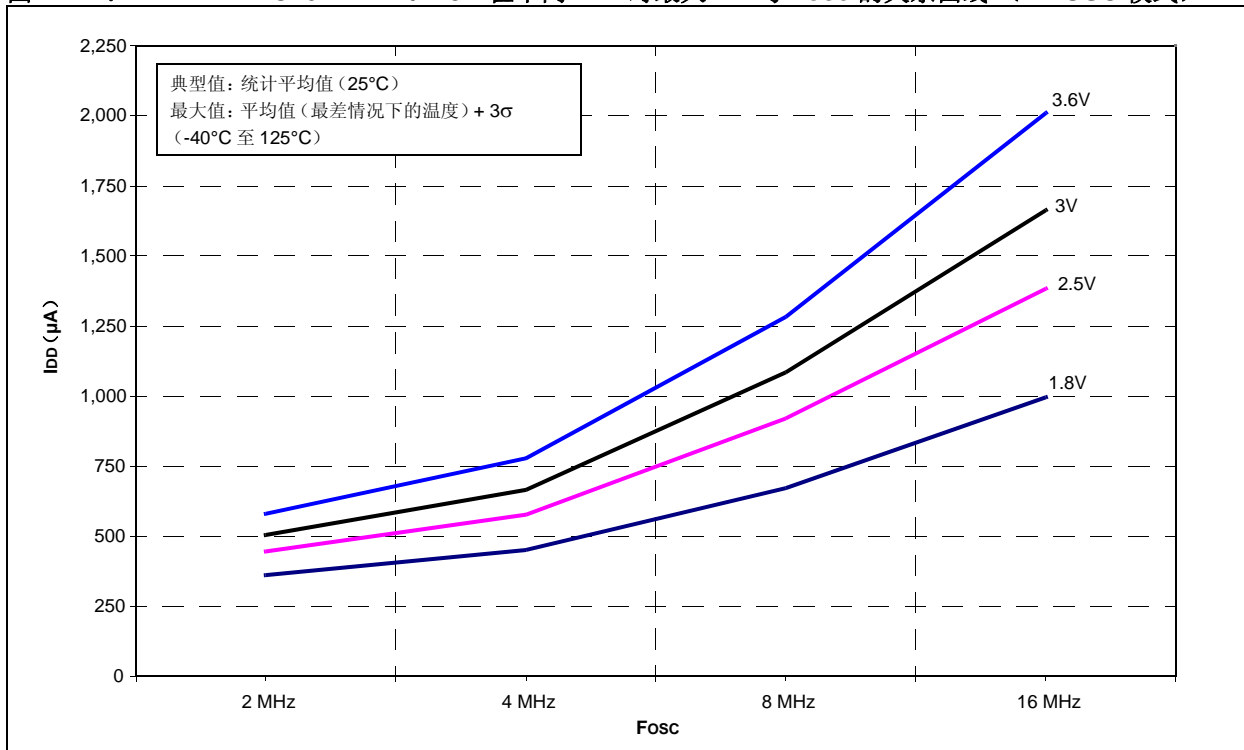


图 24-23: PIC16F722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (INTOSC 模式, VCAP = 0.1μF)

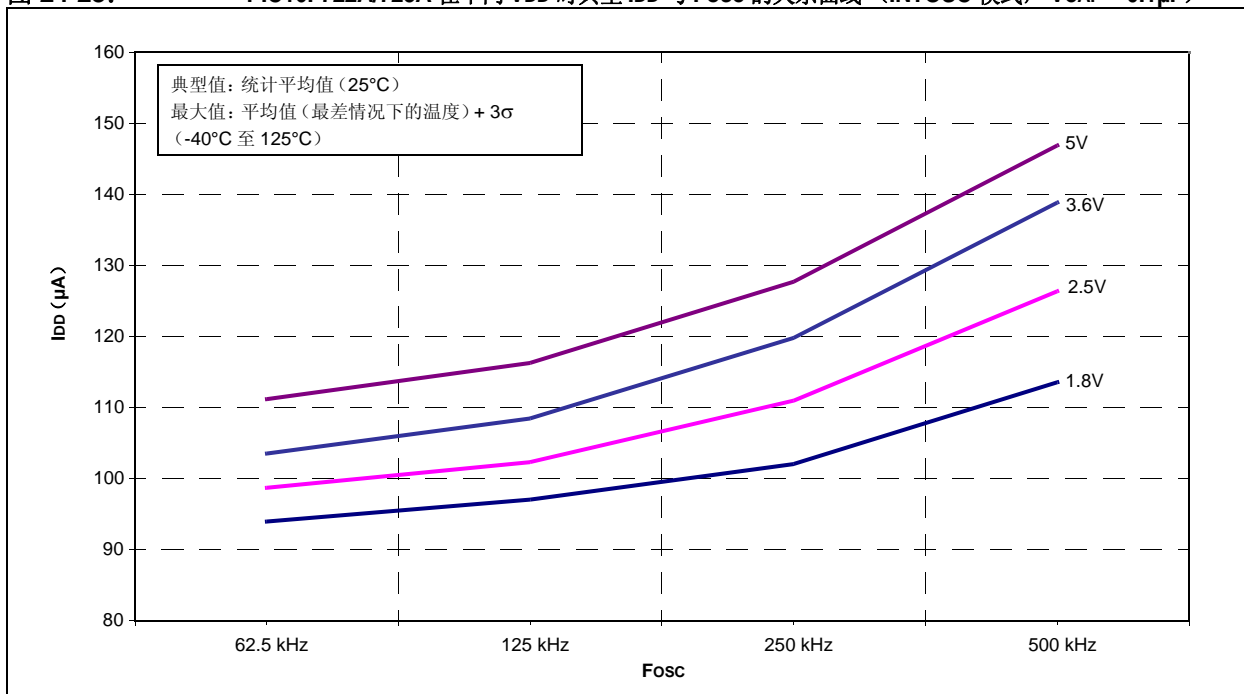


图 24-24: PIC16LF722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (INTOSC 模式)

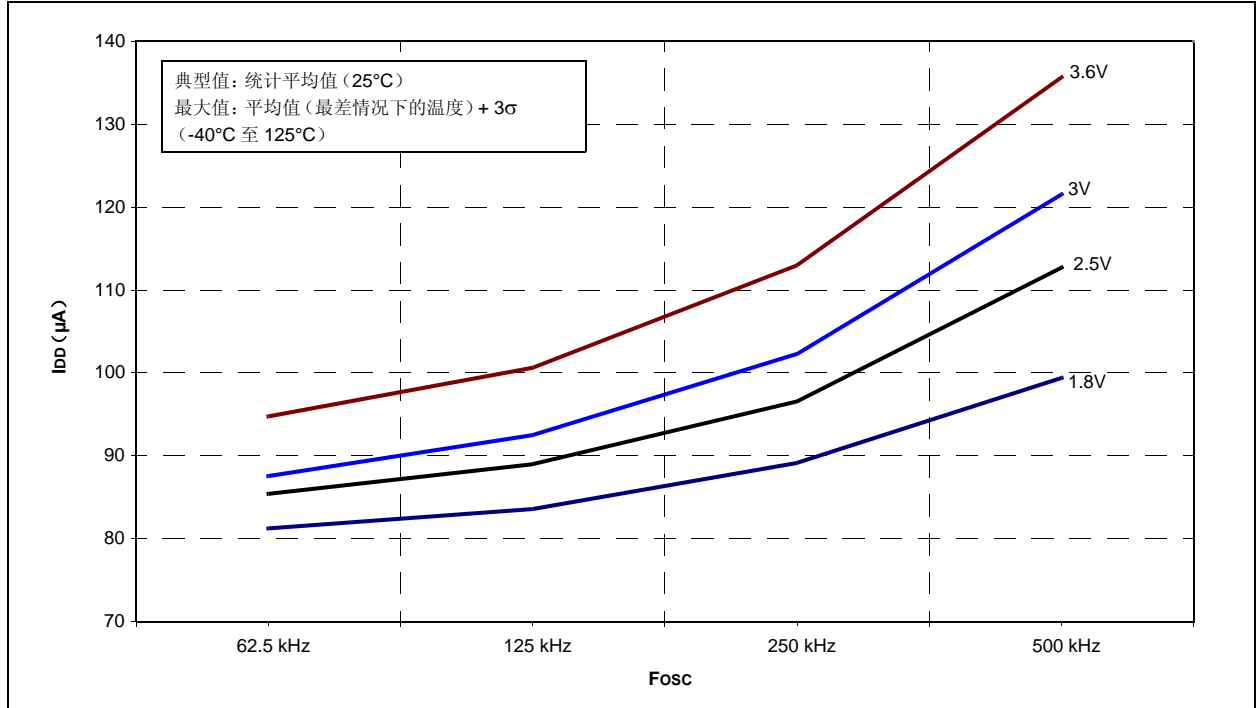
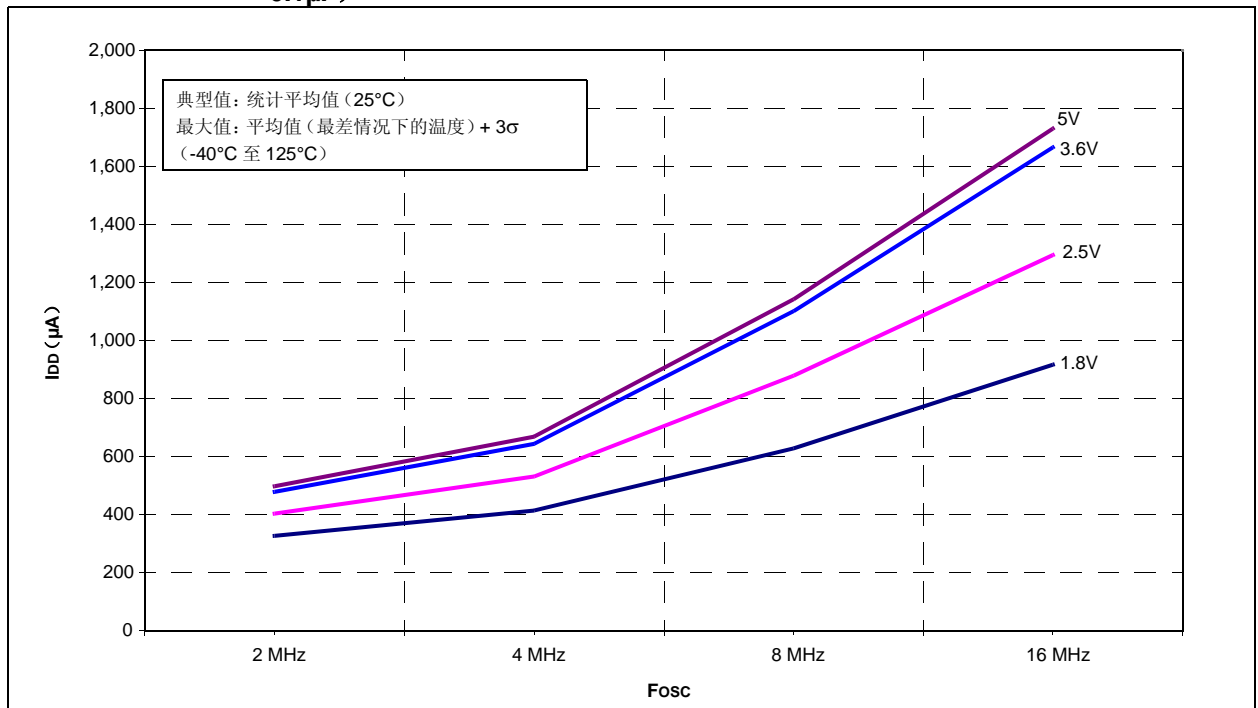


图 24-25: PIC16F722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (INTOSC 模式, VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-26: PIC16LF722A/723A 在不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (INTOSC 模式)

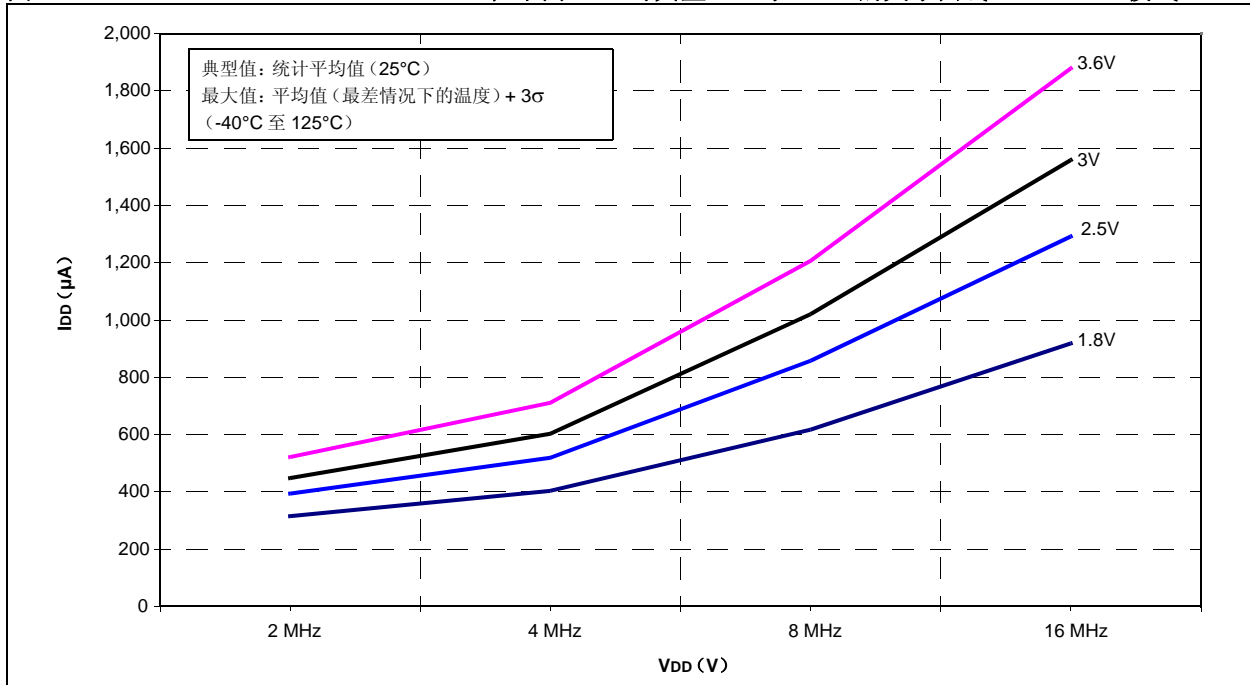


图 24-27: PIC16F722A/723A 最大基本电流 IPD 与 VDD 的关系曲线 (VCAP = 0.1μF)

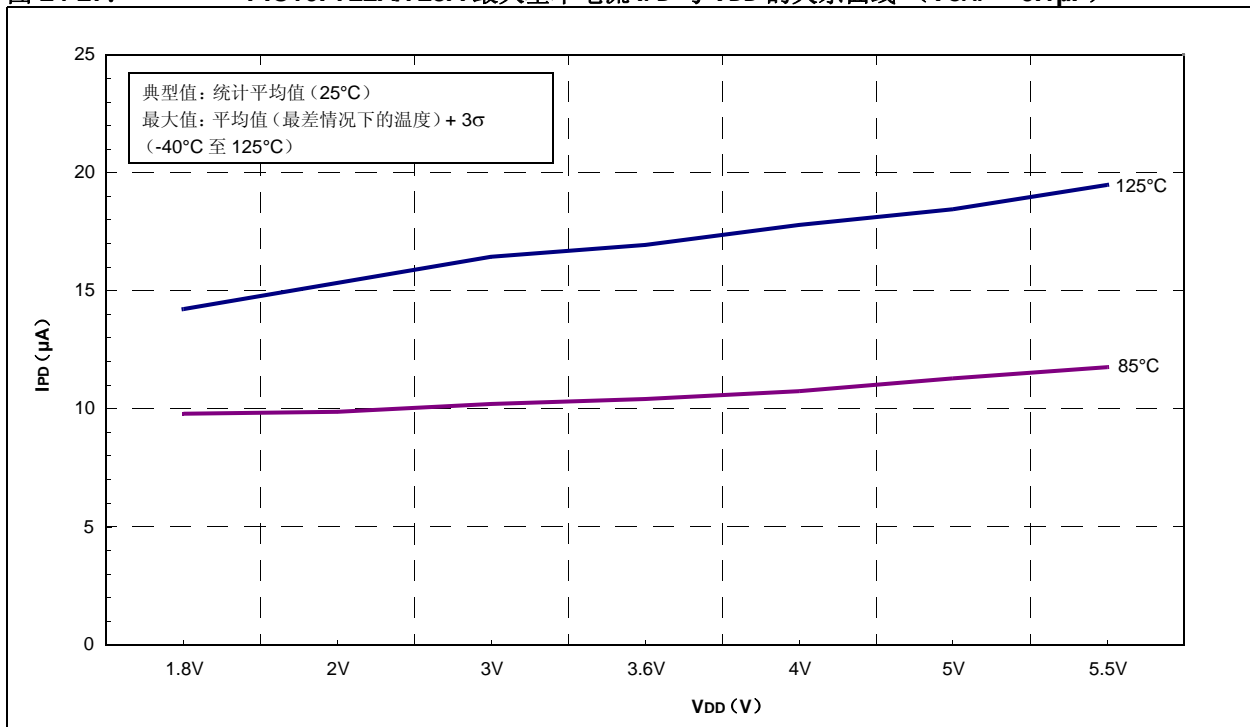




图 24-28: PIC16LF722A/723A 最大基本电流  $I_{PD}$  与  $V_{DD}$  的关系曲线

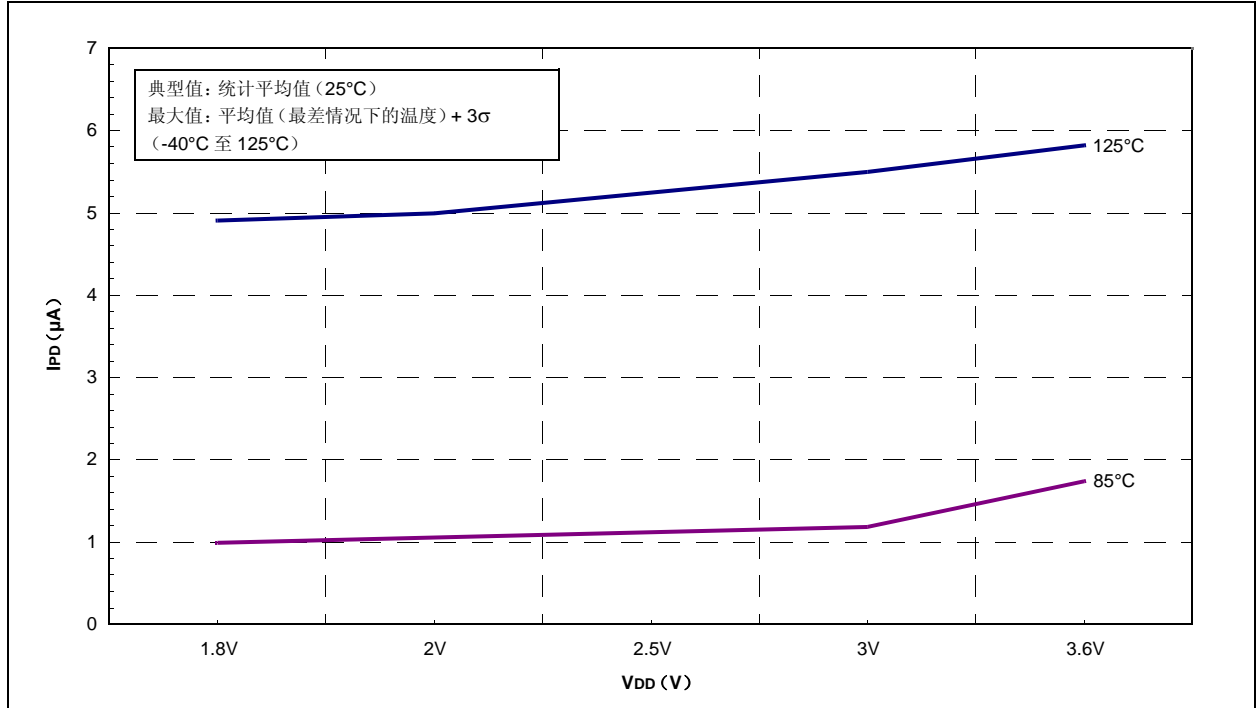
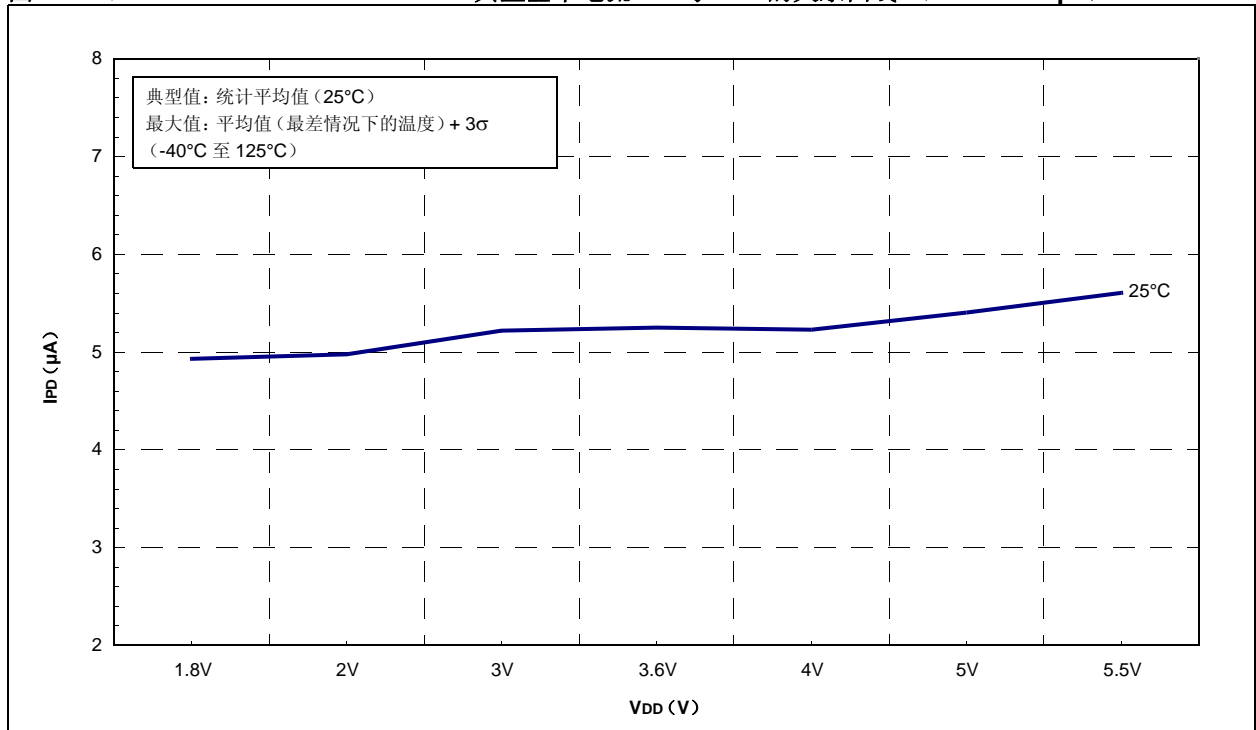


图 24-29: PIC16F722A/723A 典型基本电流  $I_{PD}$  与  $V_{DD}$  的关系曲线 ( $V_{CAP} = 0.1\mu F$ )



# PIC16F/LF722A/723A

图 24-30: PIC16LF722A/723A 典型基本电流 IPD 与 VDD 的关系曲线

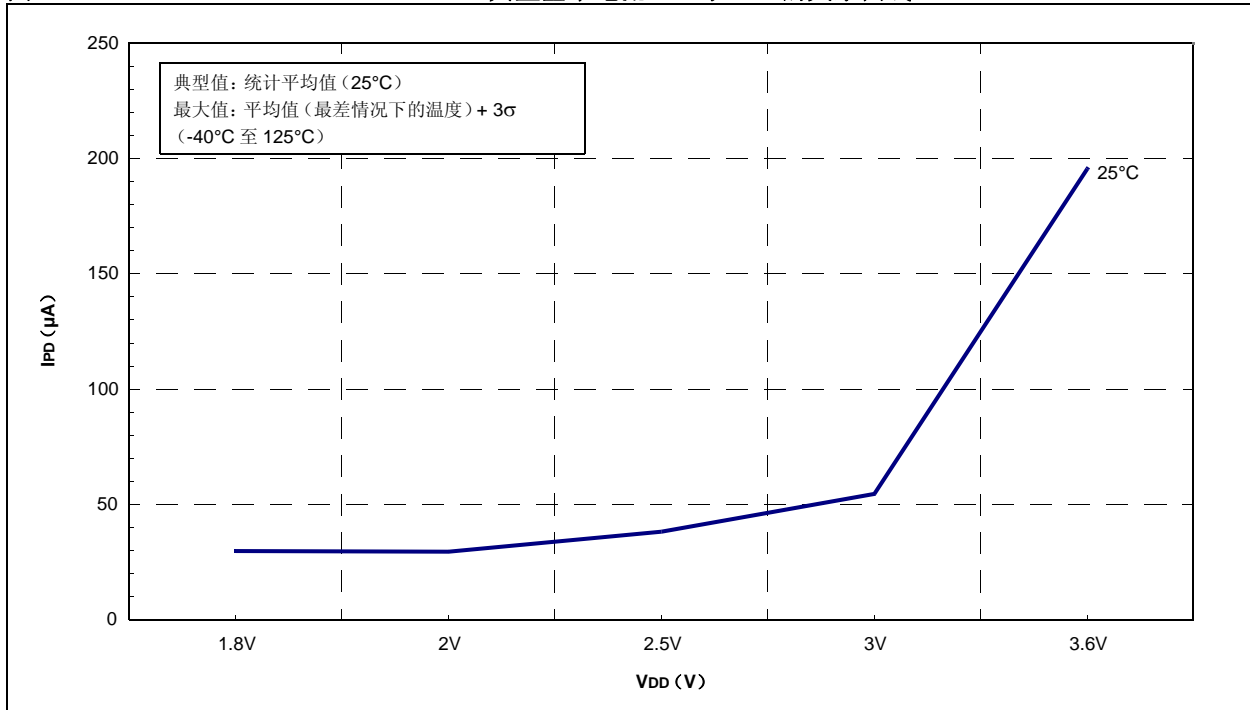


图 24-31: PIC16F722A/723A 固定参考电压 IPD 与 VDD 的关系曲线 (VCAP = 0.1μF)

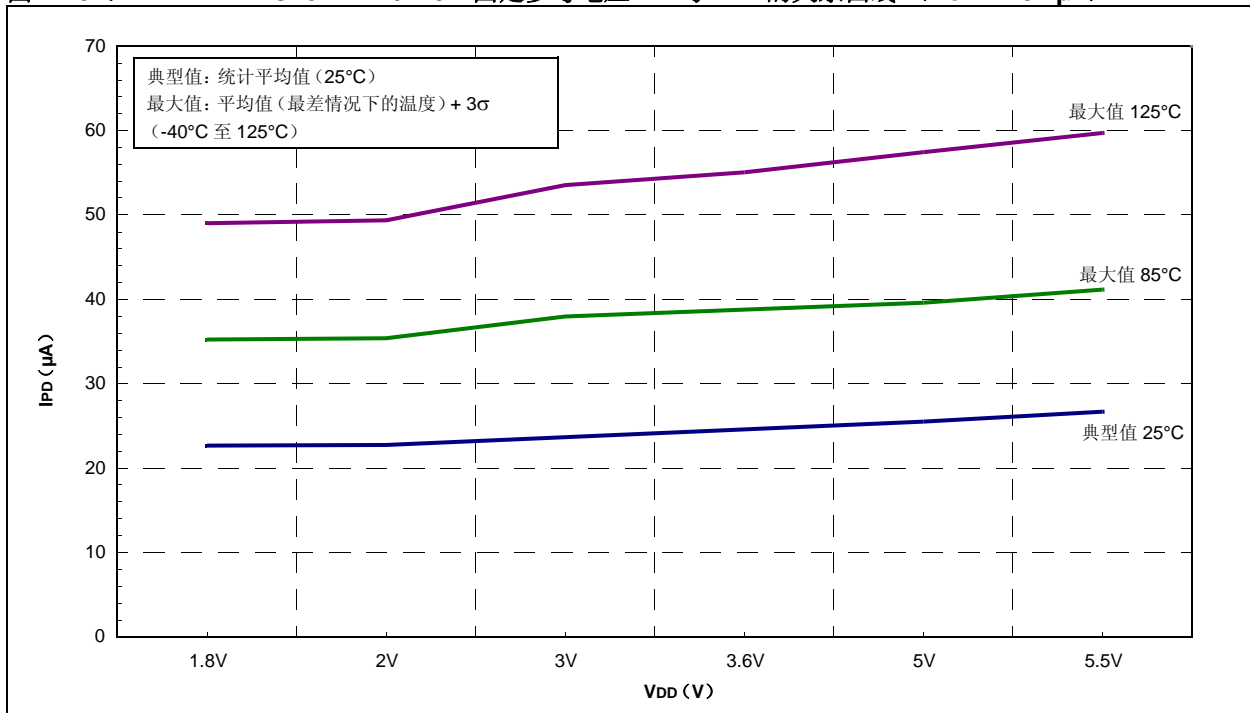


图 24-32: PIC16LF722A/723A 固定参考电压 IPD 与 VDD 的关系曲线

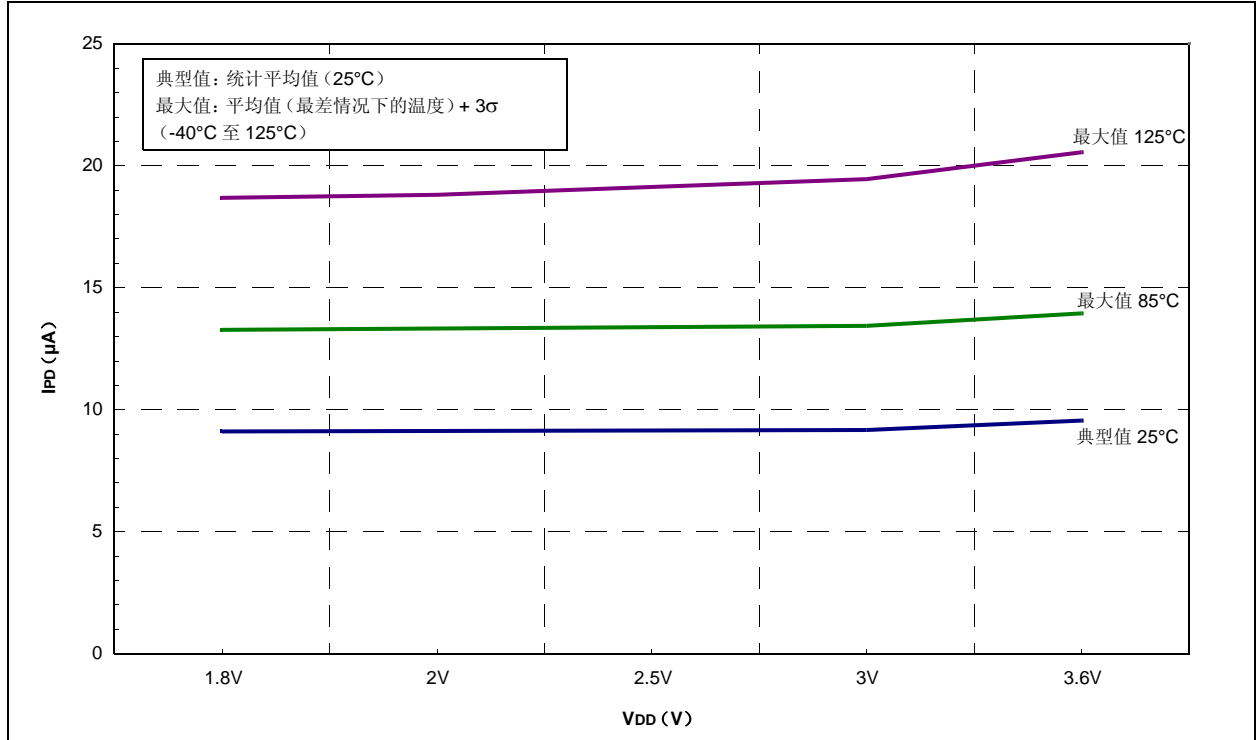
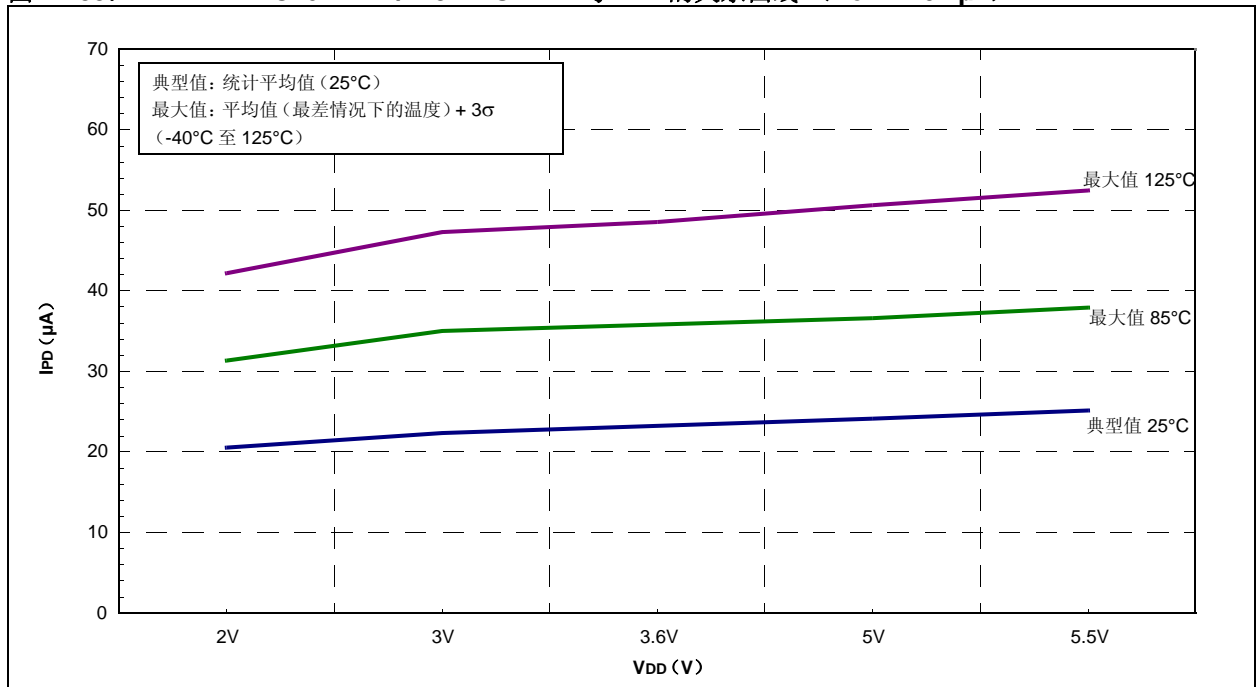


图 24-33: PIC16F722A/723A BOR IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-34: PIC16LF722A/723A BOR IPD 与 VDD 的关系曲线

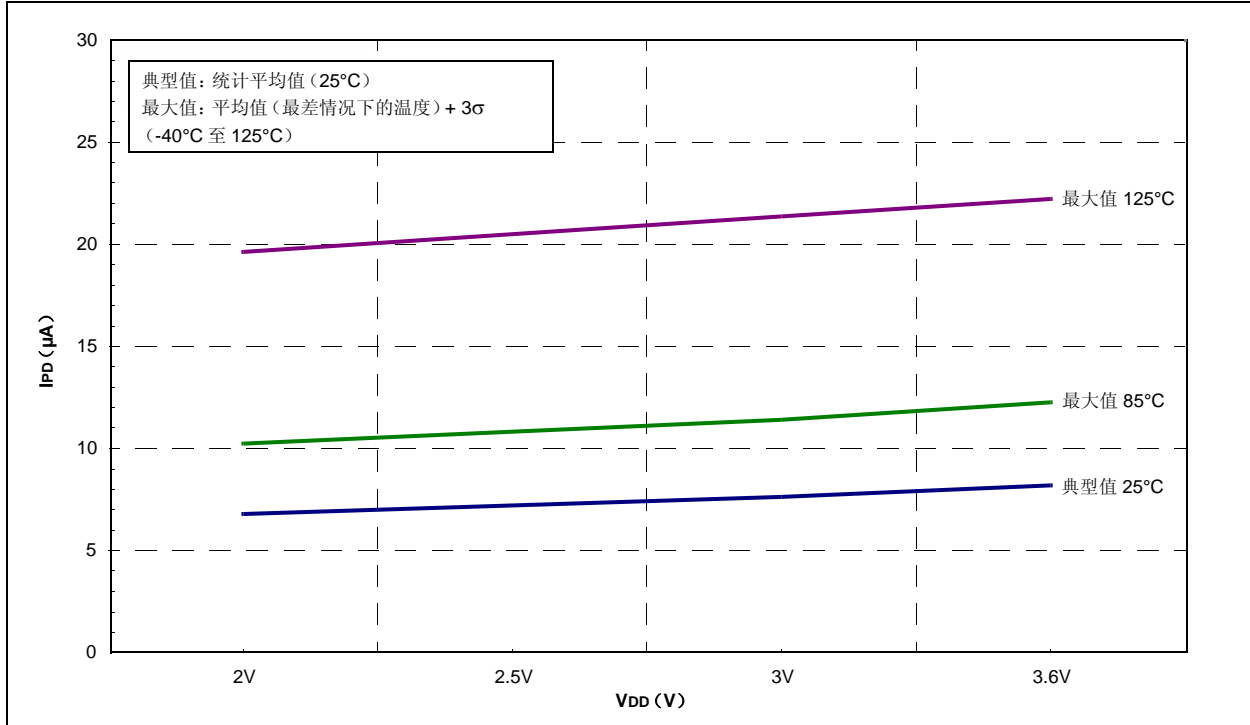


图 24-35: PIC16F722A/723A 电容触摸传感高功耗 IPD 与 VDD 的关系曲线 (VCAP = 0.1μF)

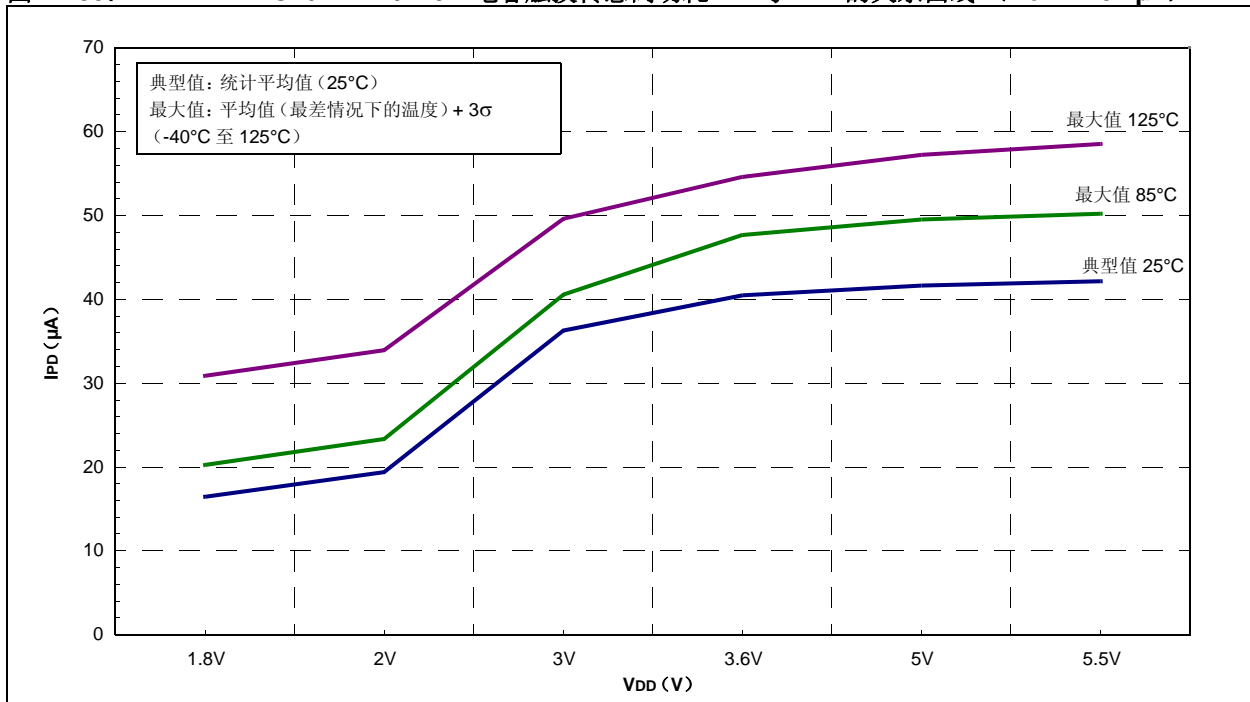


图 24-36: PIC16LF722A/723A 电容触摸传感高功耗 IPD 与 VDD 的关系曲线

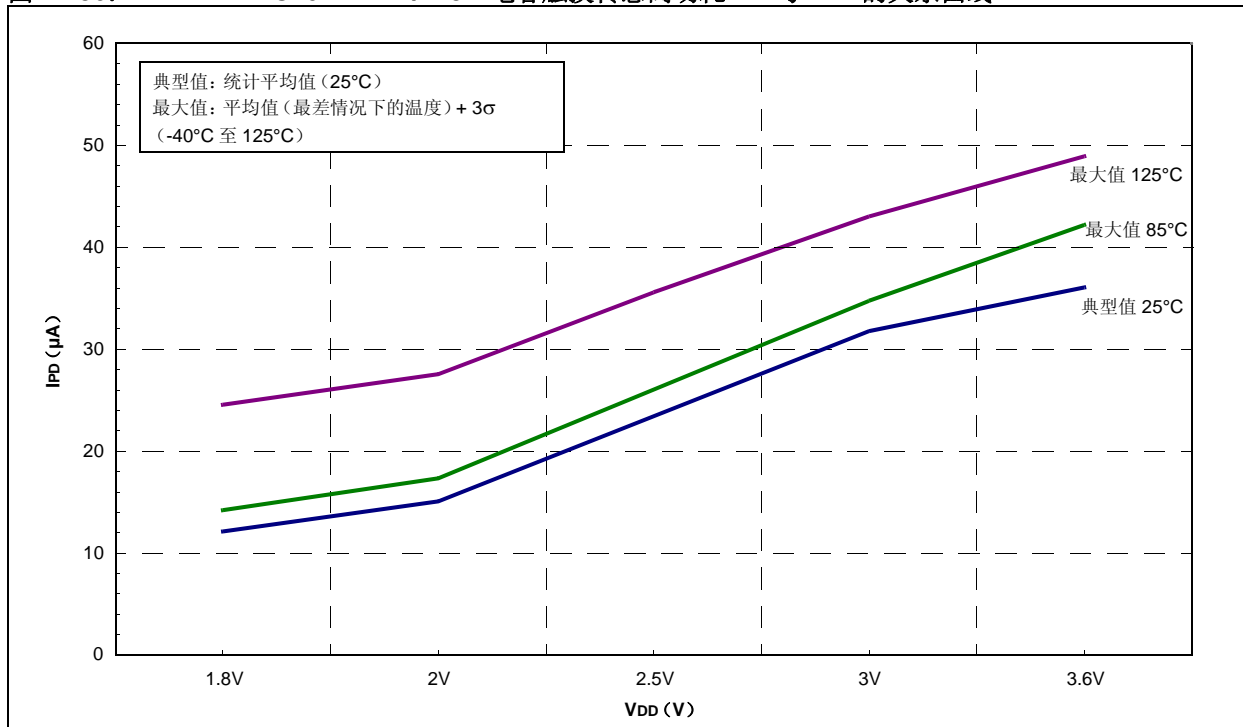
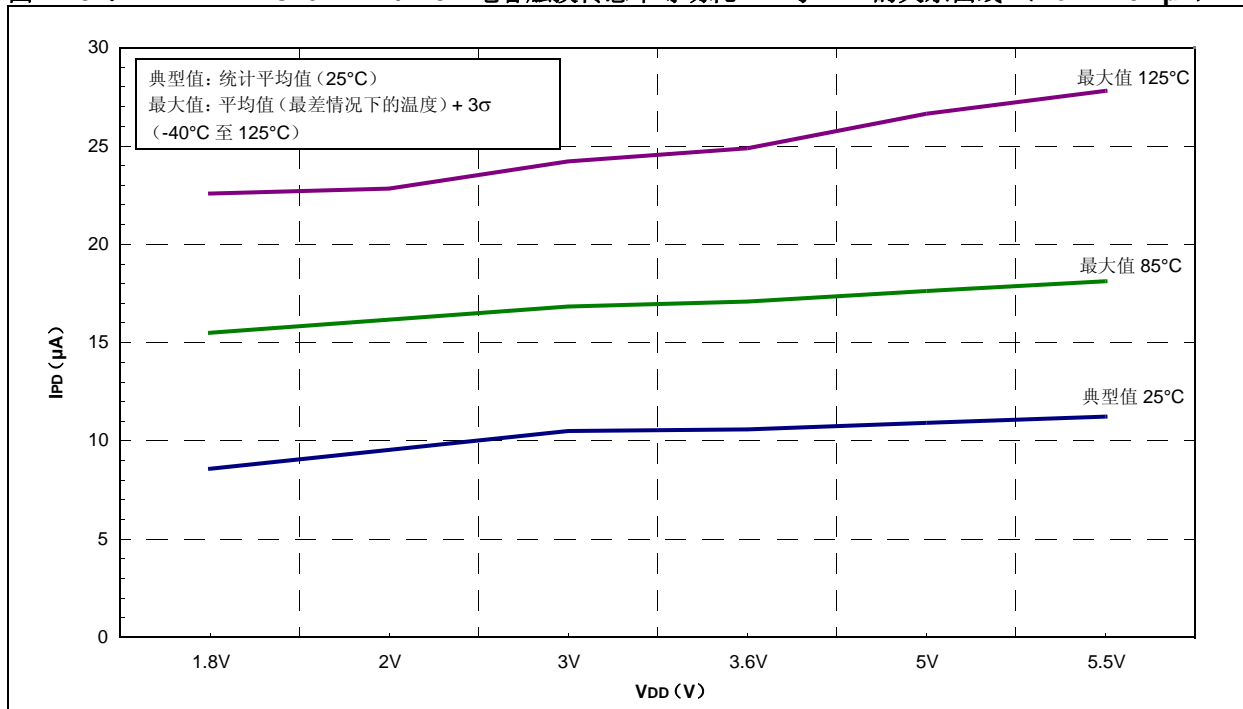


图 24-37: PIC16F722A/723A 电容触摸传感中等功耗 IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-38: PIC16LF722A/723A 电容触摸传感中等功耗 IPD 与 VDD 的关系曲线

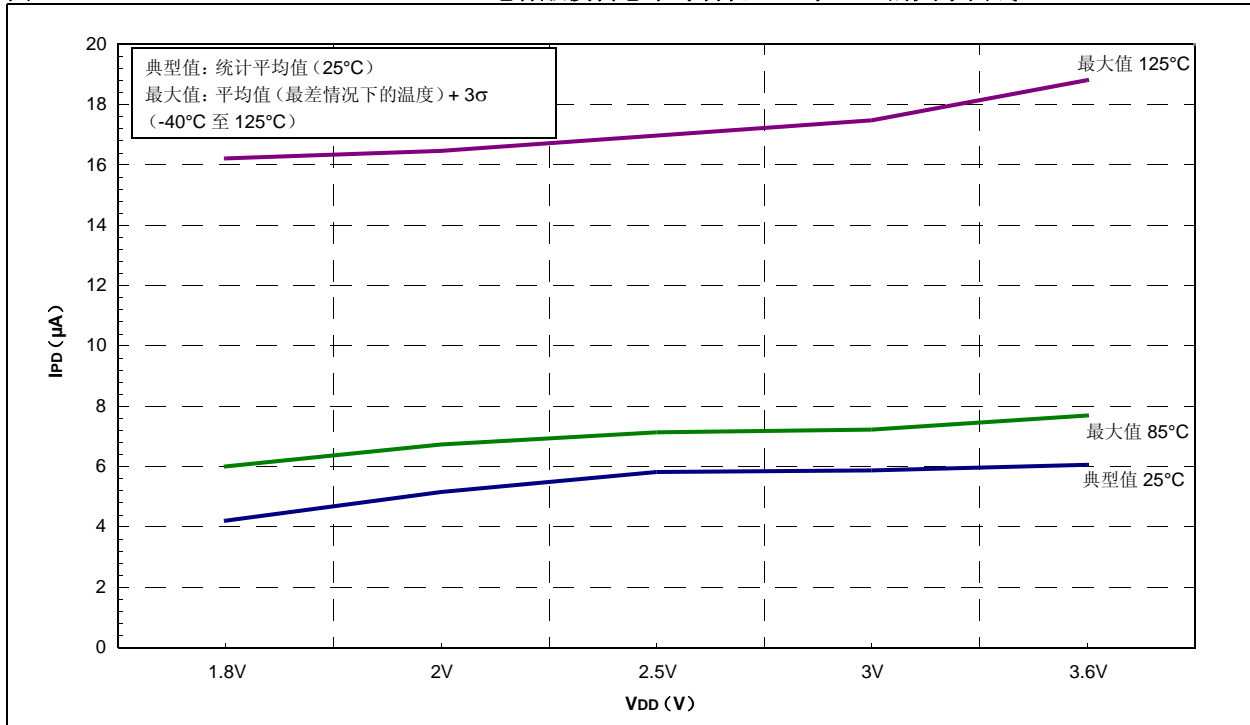


图 24-39: PIC16F722A/723A 电容触摸传感低功耗 IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)

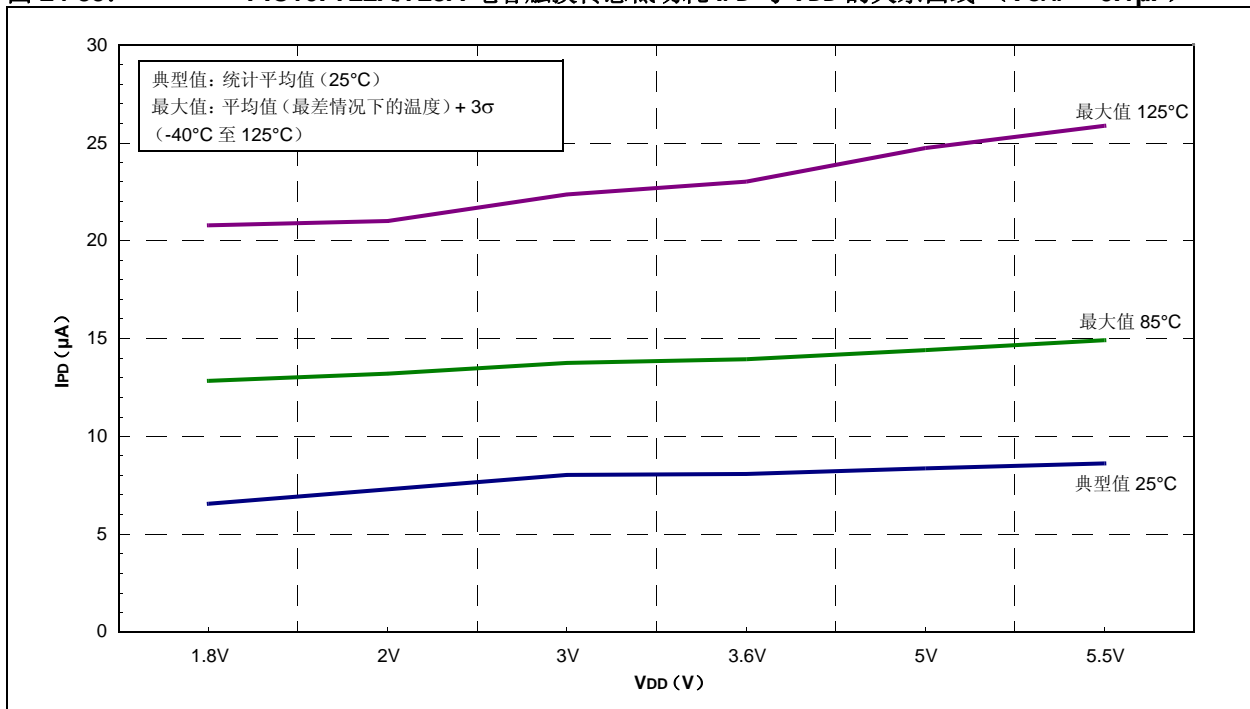


图 24-40: PIC16LF722A/723A 电容触摸传感低功耗 IPD 与 VDD 的关系曲线

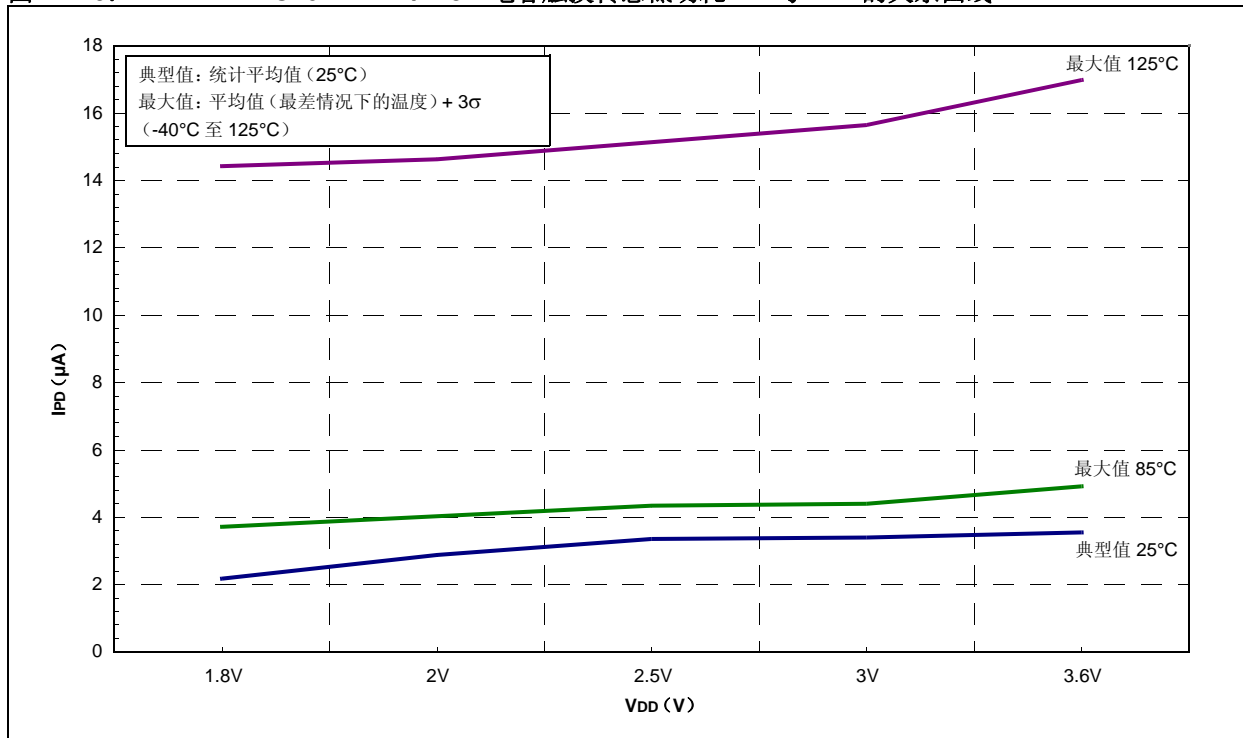
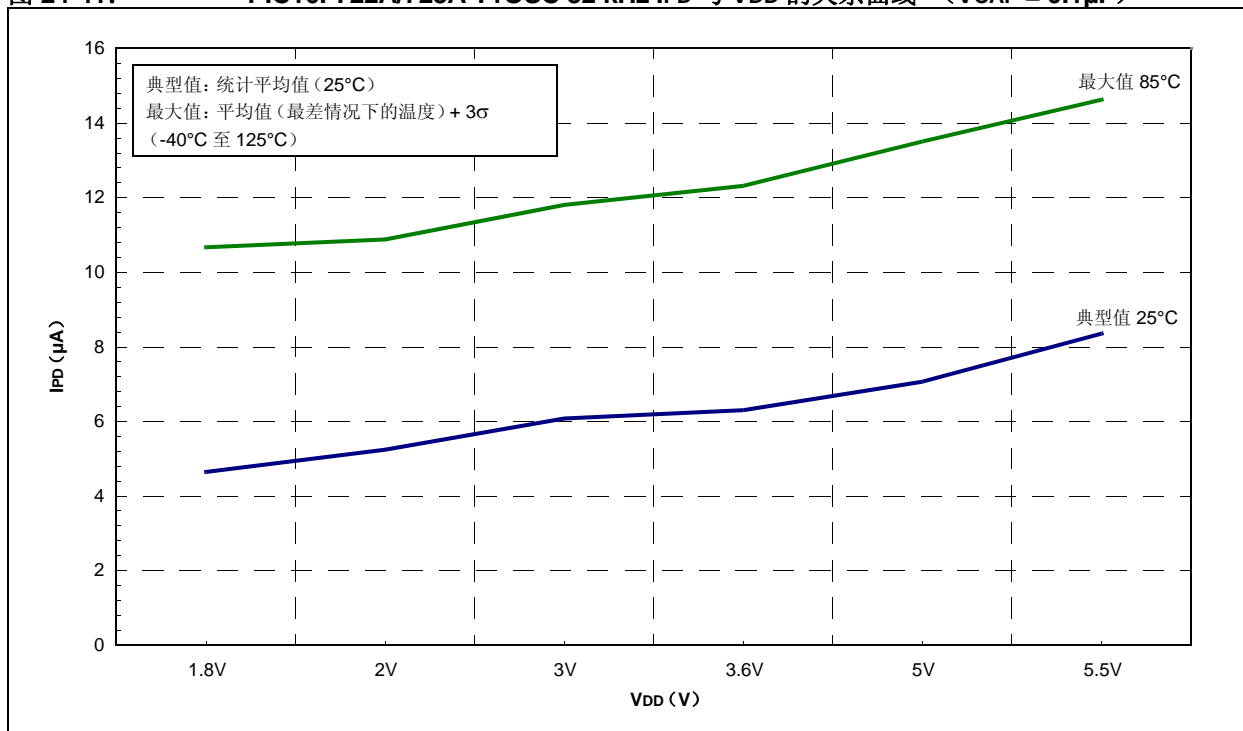


图 24-41: PIC16F722A/723A T1OSC 32 kHz IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-42: PIC16LF722A/723A T1OSC 32 kHz IPD 与 VDD 的关系曲线

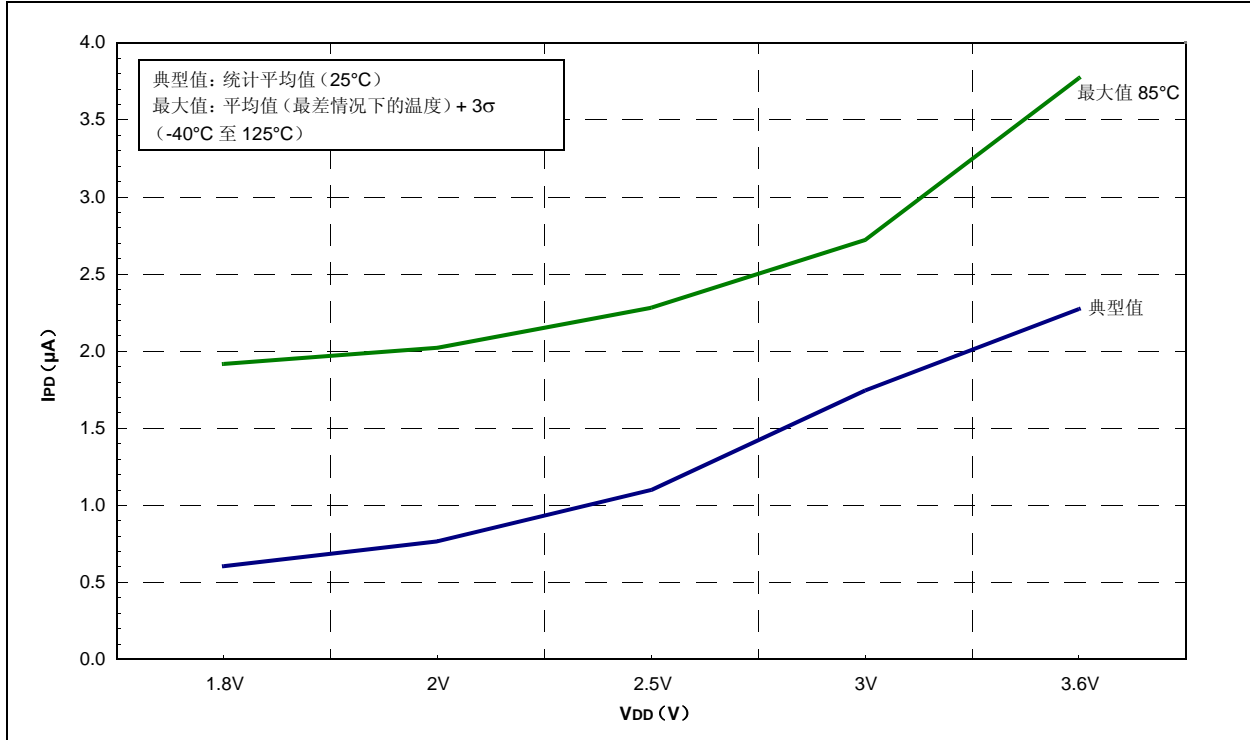


图 24-43: PIC16F722A/723A 典型 ADC IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)

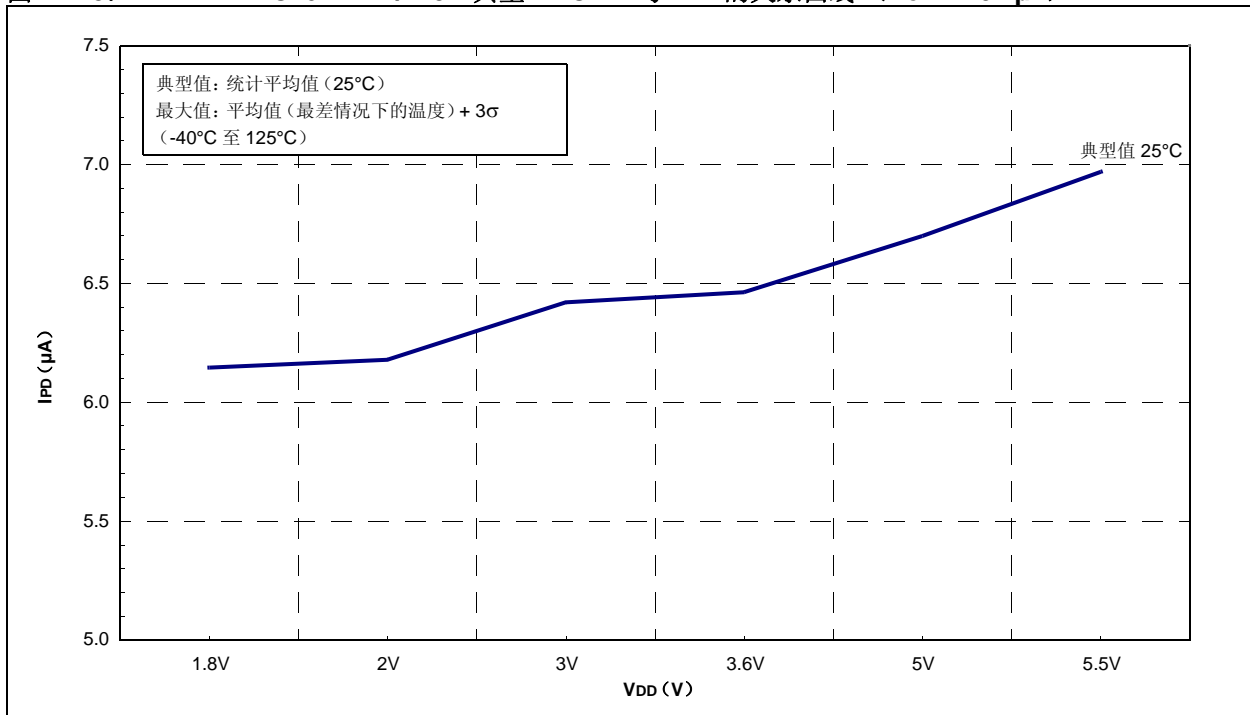




图 24-44: PIC16LF722A/723A 典型 ADC IPD 与 VDD 的关系曲线

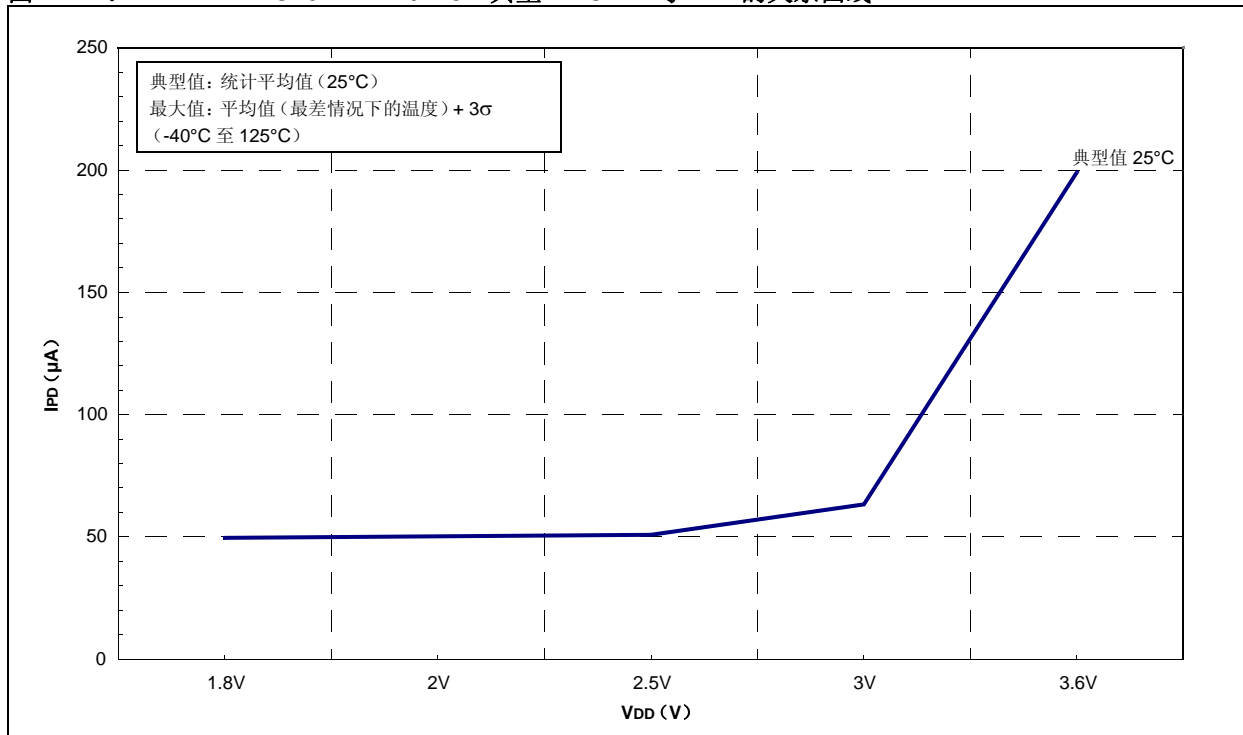
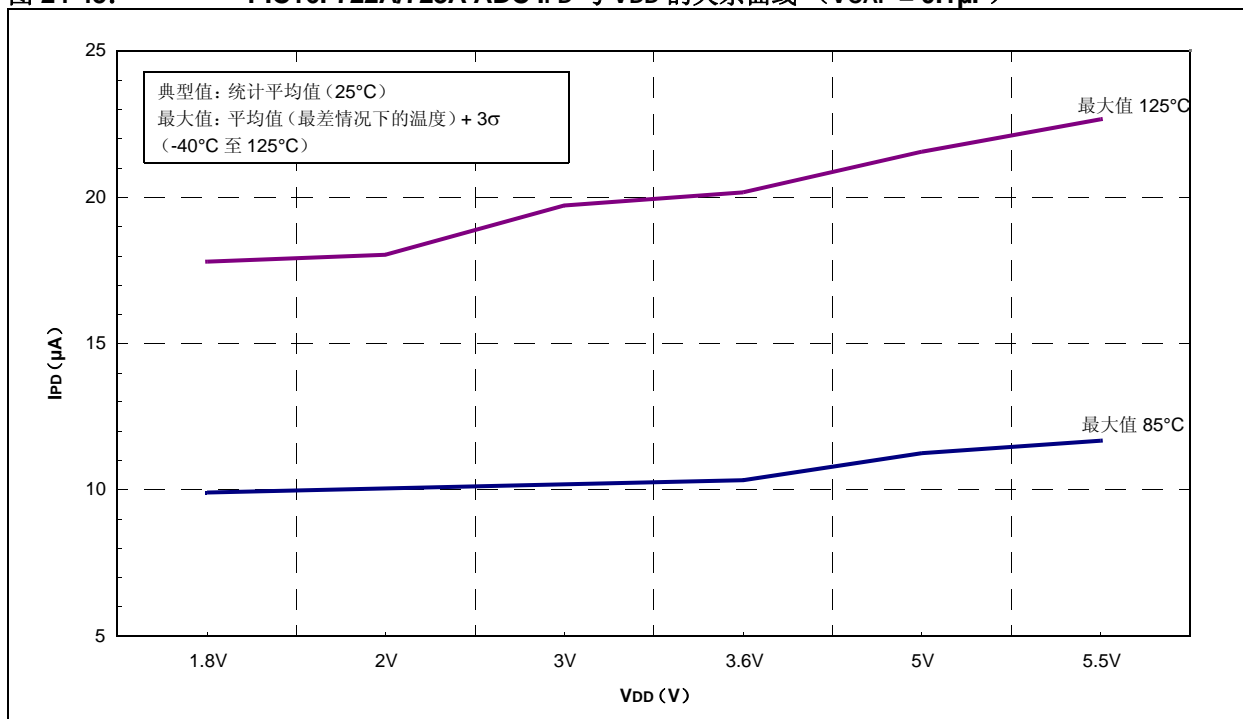


图 24-45: PIC16F722A/723A ADC IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)



# PIC16F/LF722A/723A

图 24-46: PIC16LF722A/723A ADC IPD 与 VDD 的关系曲线

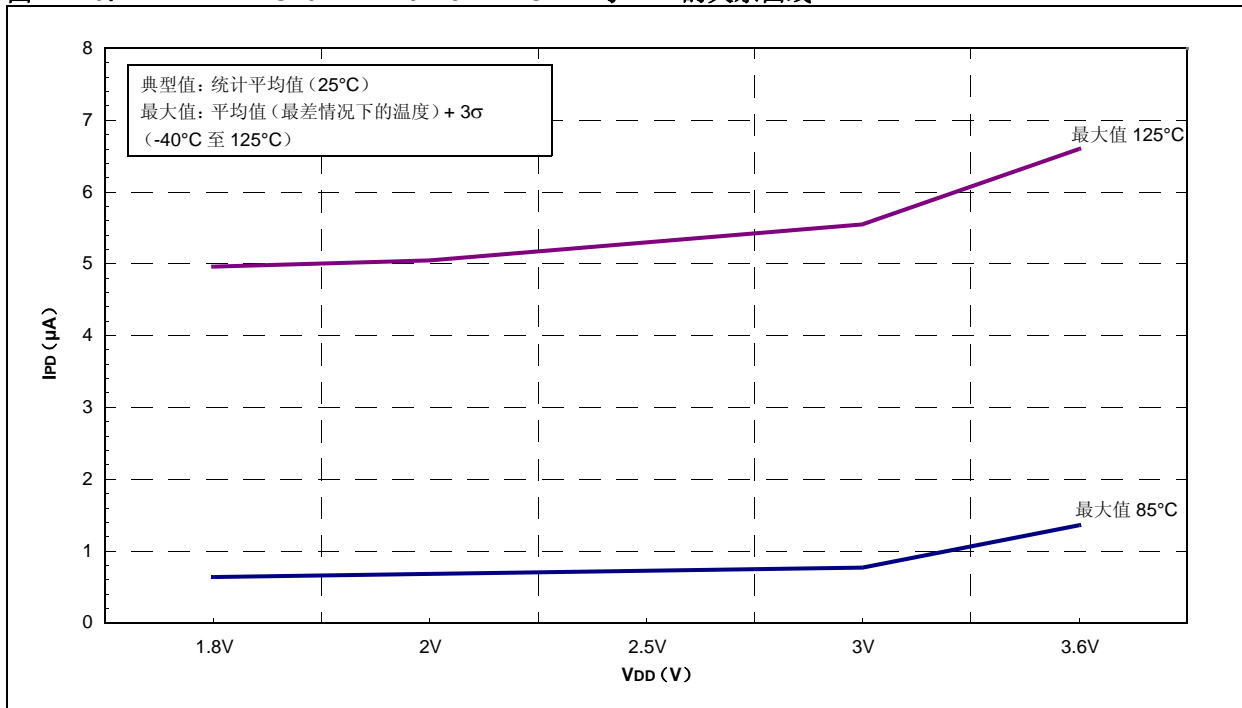


图 24-47: PIC16F722A/723A WDT IPD 与 VDD 的关系曲线 (VCAP = 0.1µF)

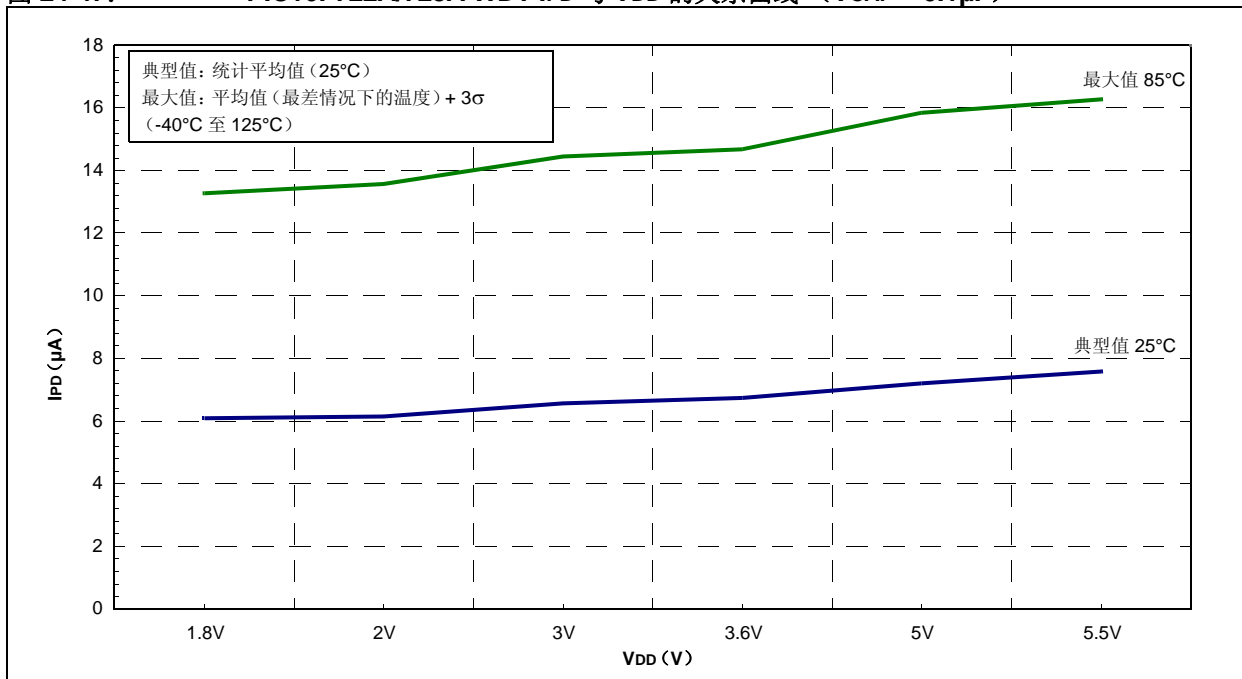


图 24-48: PIC16LF722A/723A WDT IPD 与 VDD 的关系曲线

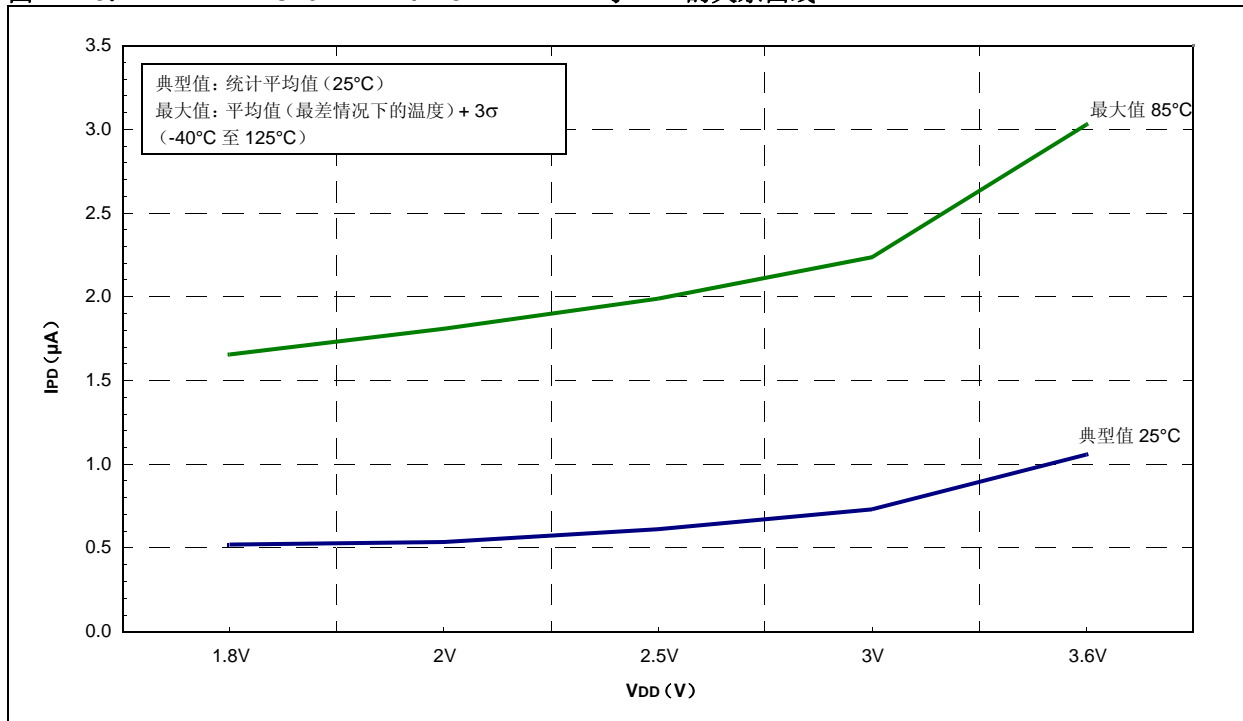
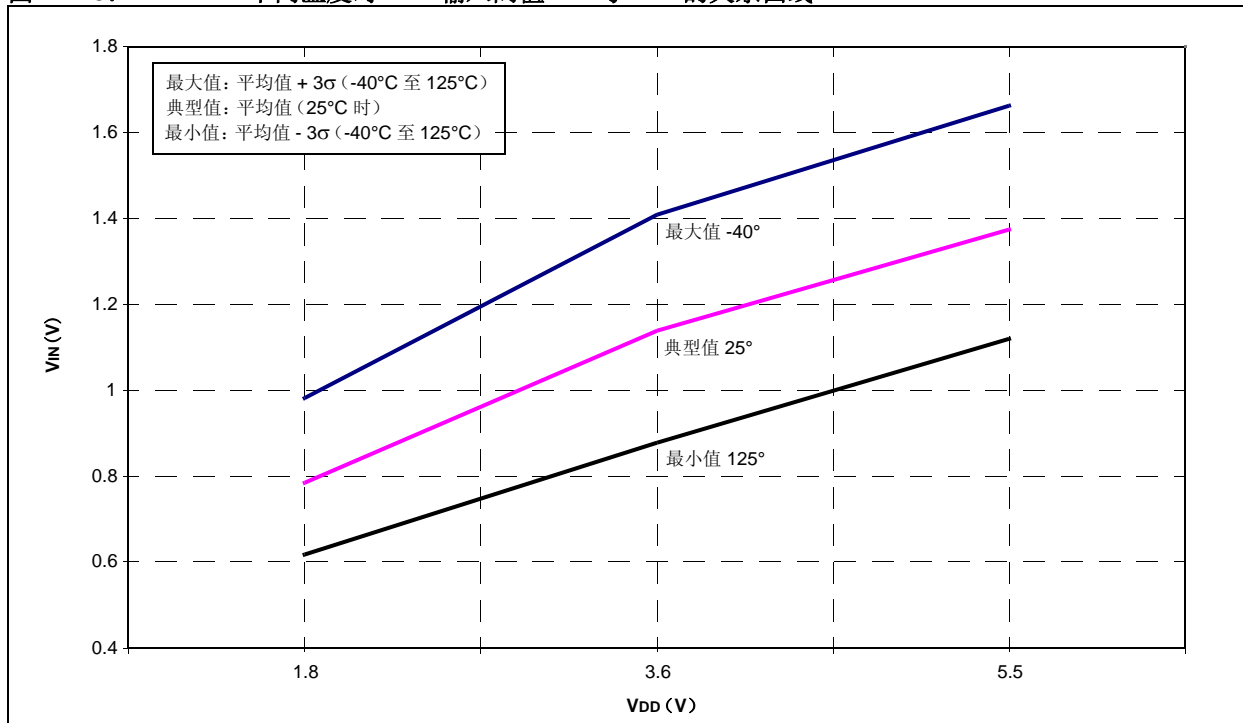


图 24-49: 不同温度时 TTL 输入阈值 VIN 与 VDD 的关系曲线



# PIC16F/LF722A/723A

图 24-50: 不同温度时施密特触发器输入阈值  $V_{IH}$  与  $V_{DD}$  的关系曲线

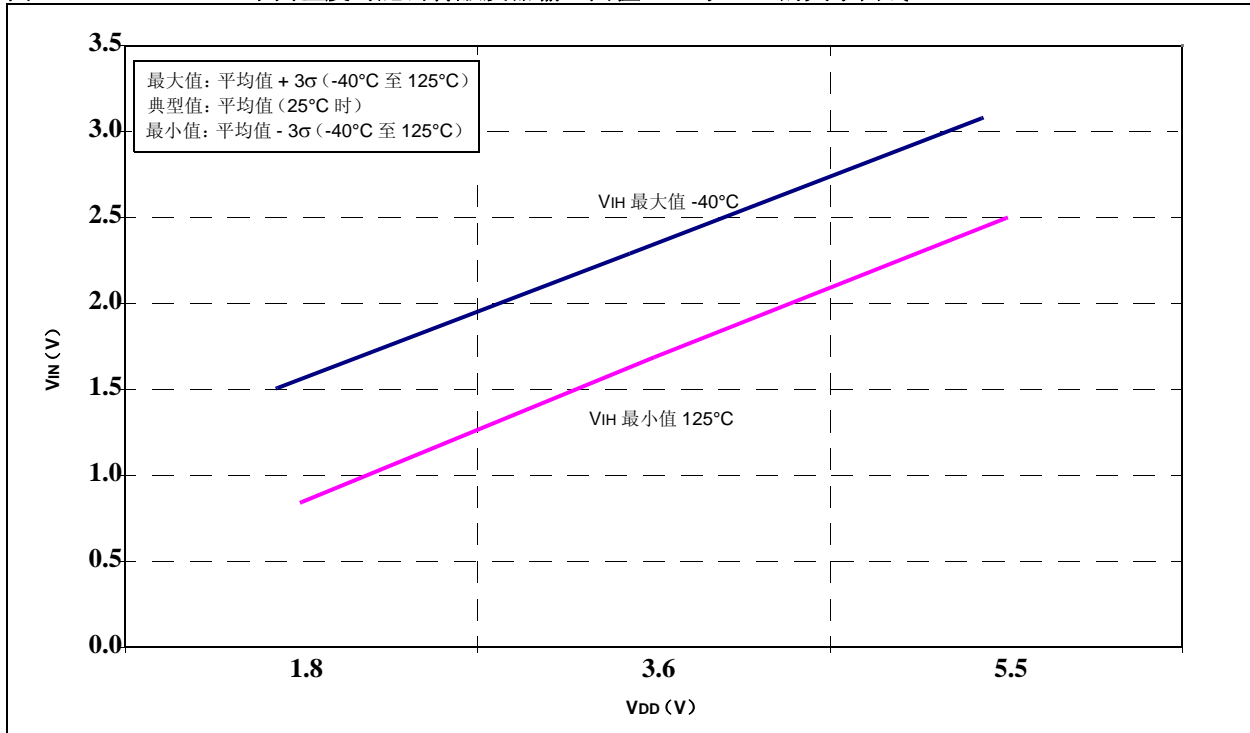


图 24-51: 不同温度时施密特触发器输入阈值  $V_{IL}$  与  $V_{DD}$  的关系曲线

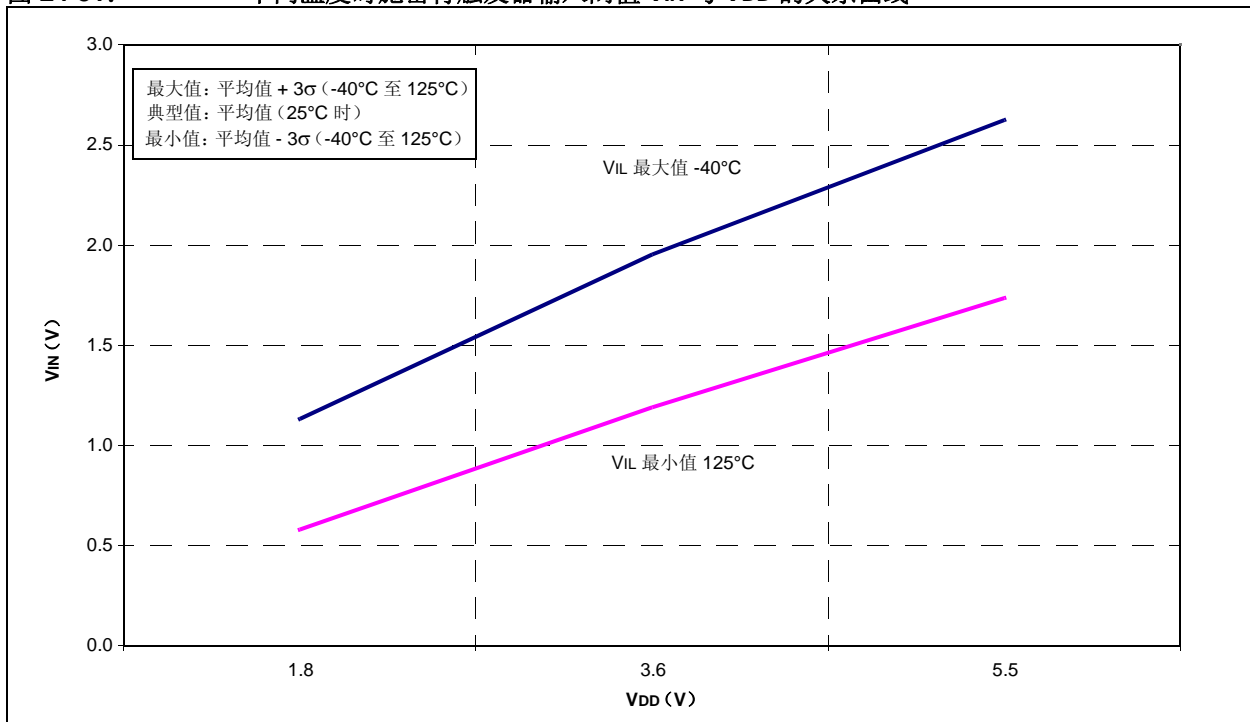


图 24-52: 不同温度时  $V_{OH}$  与  $I_{OH}$  的关系曲线 ( $V_{DD} = 5.5V$ )

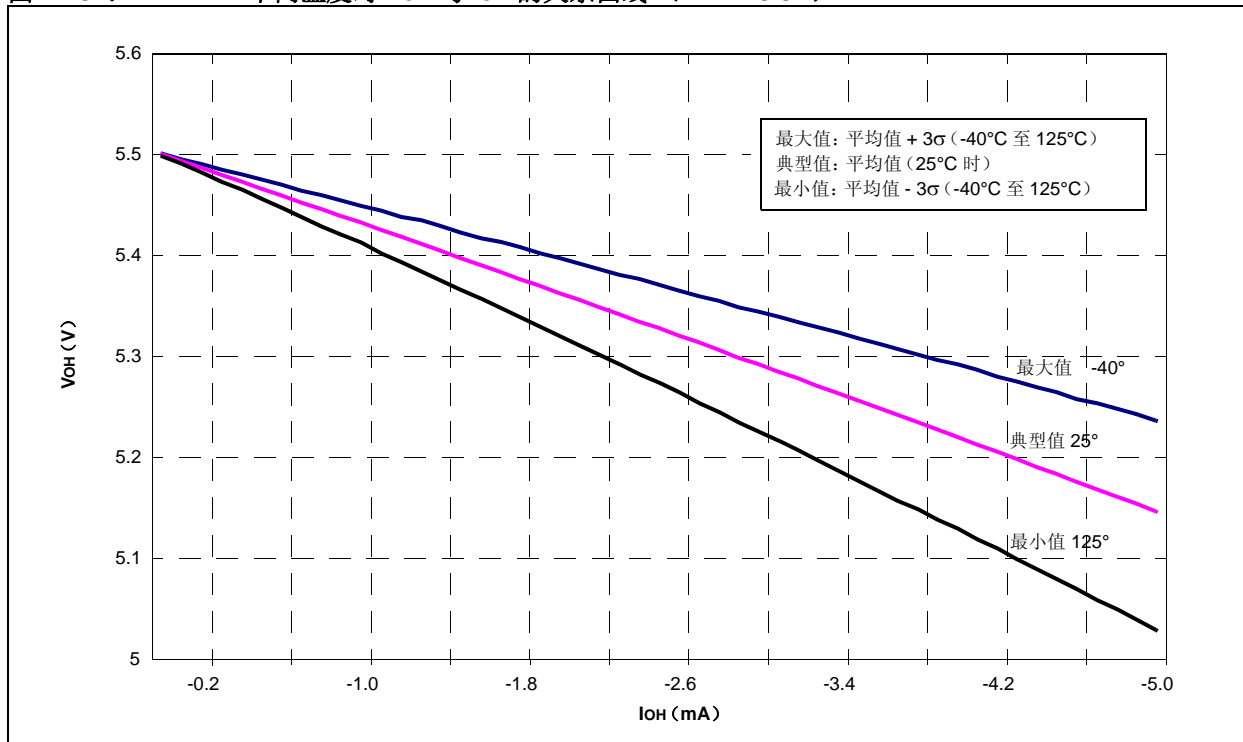
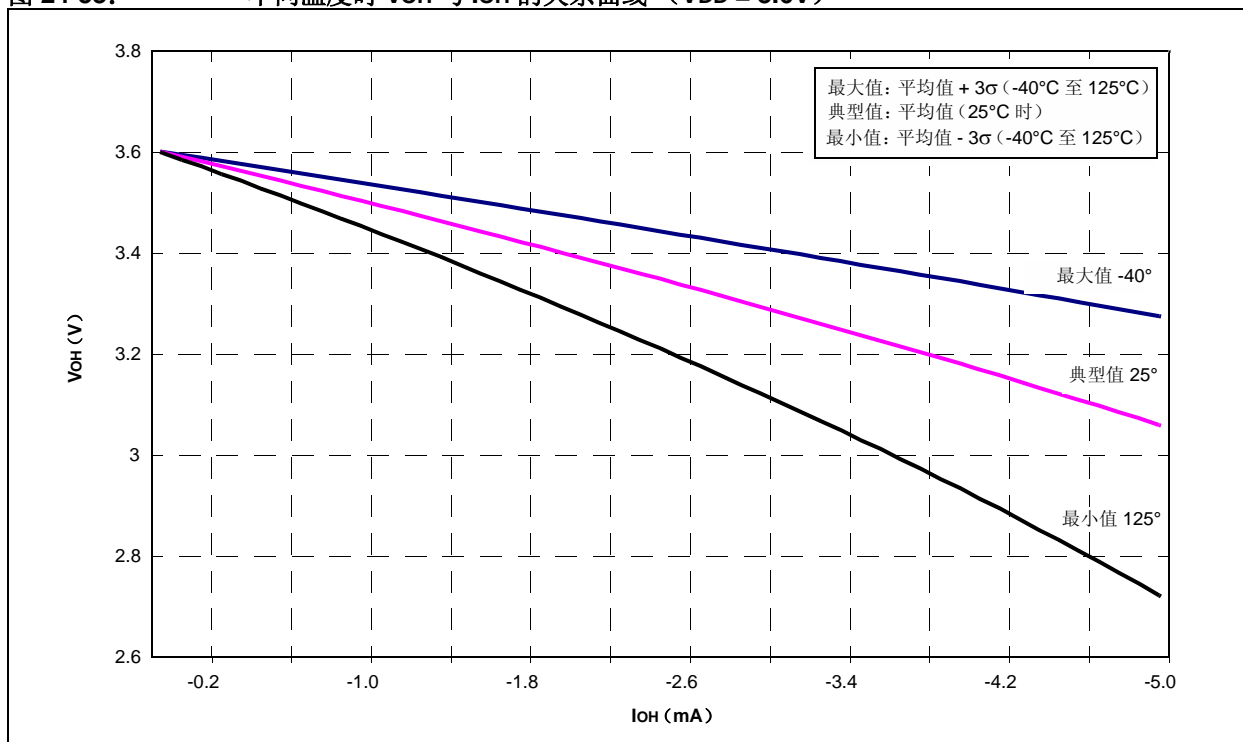


图 24-53: 不同温度时  $V_{OH}$  与  $I_{OH}$  的关系曲线 ( $V_{DD} = 3.6V$ )



# PIC16F/LF722A/723A

图 24-54: 不同温度时  $V_{OH}$  与  $I_{OH}$  的关系曲线 ( $V_{DD} = 1.8V$ )

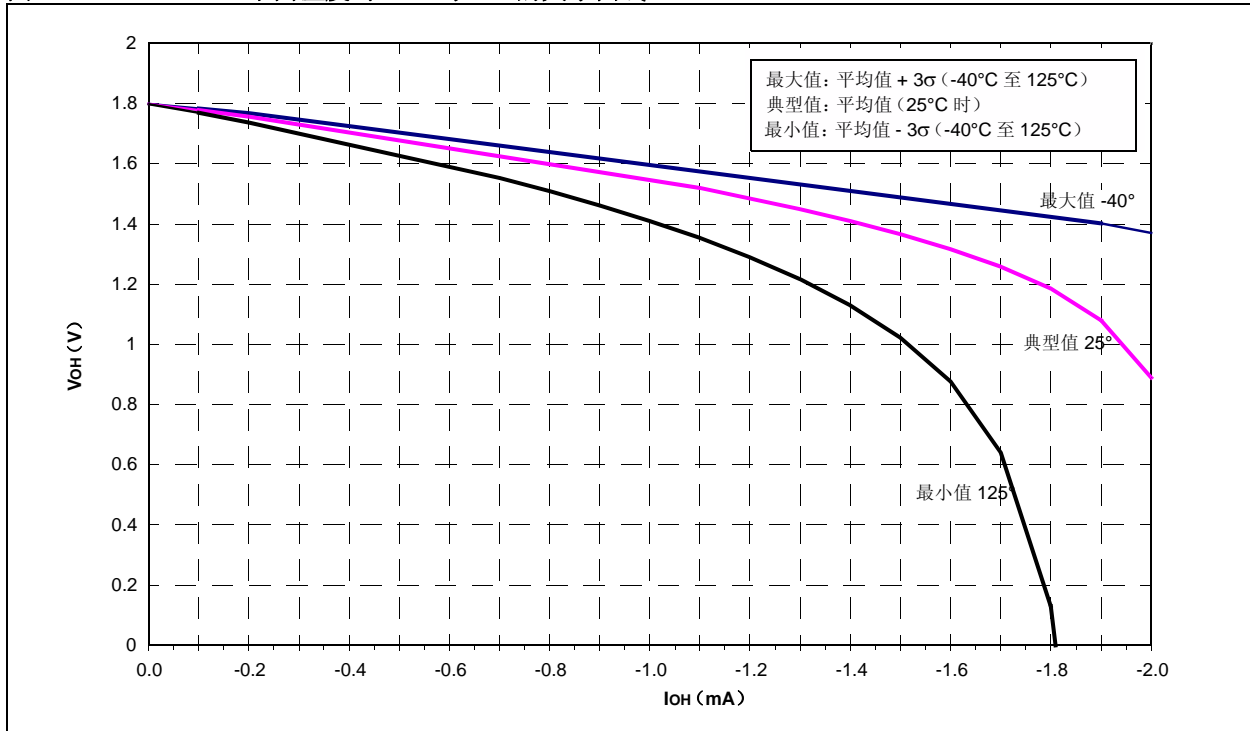


图 24-55: 不同温度时  $V_{OL}$  与  $I_{OL}$  的关系曲线 ( $V_{DD} = 5.5V$ )

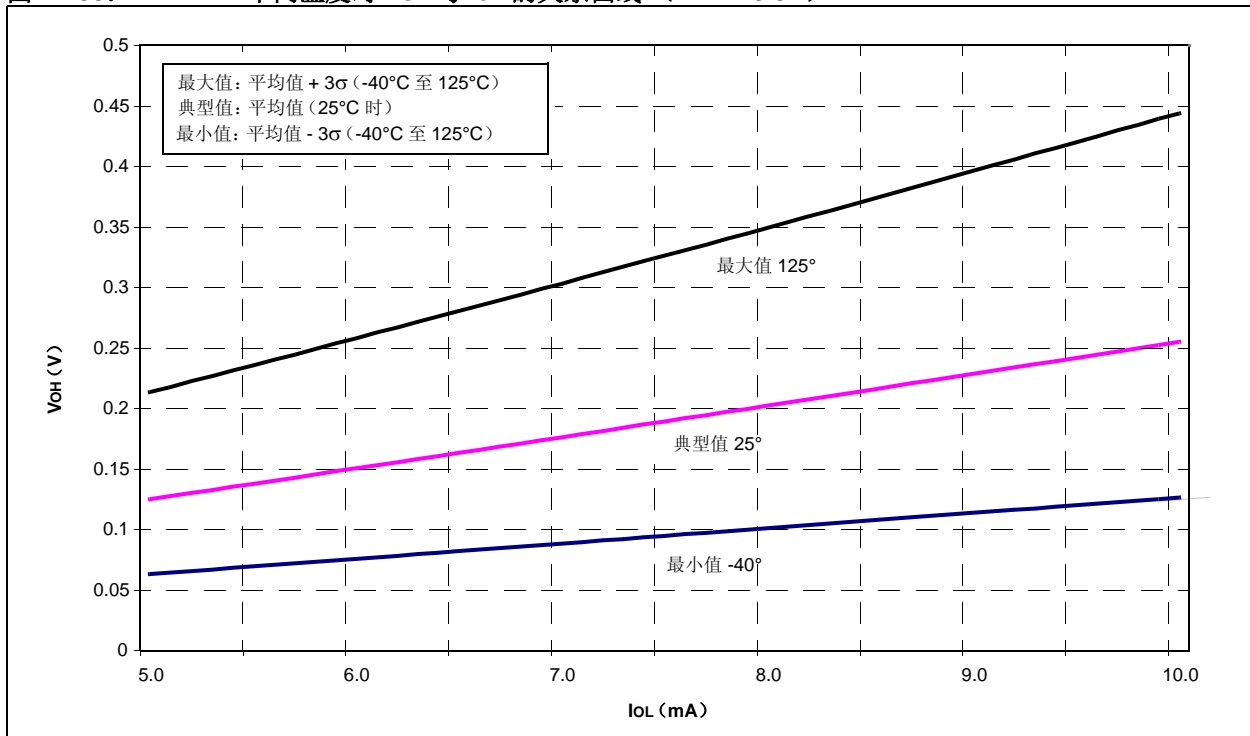


图 24-56: 不同温度时  $V_{OH}$  与  $I_{OL}$  的关系曲线 ( $V_{DD} = 3.6V$ )

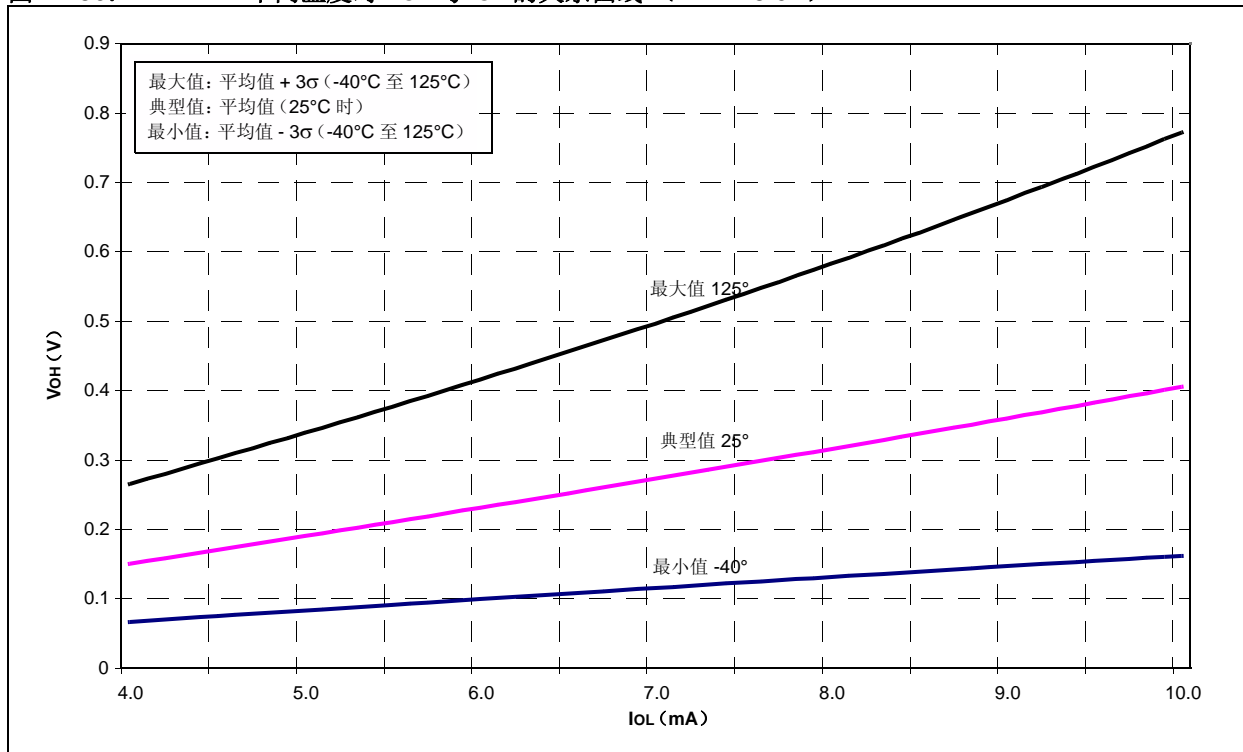
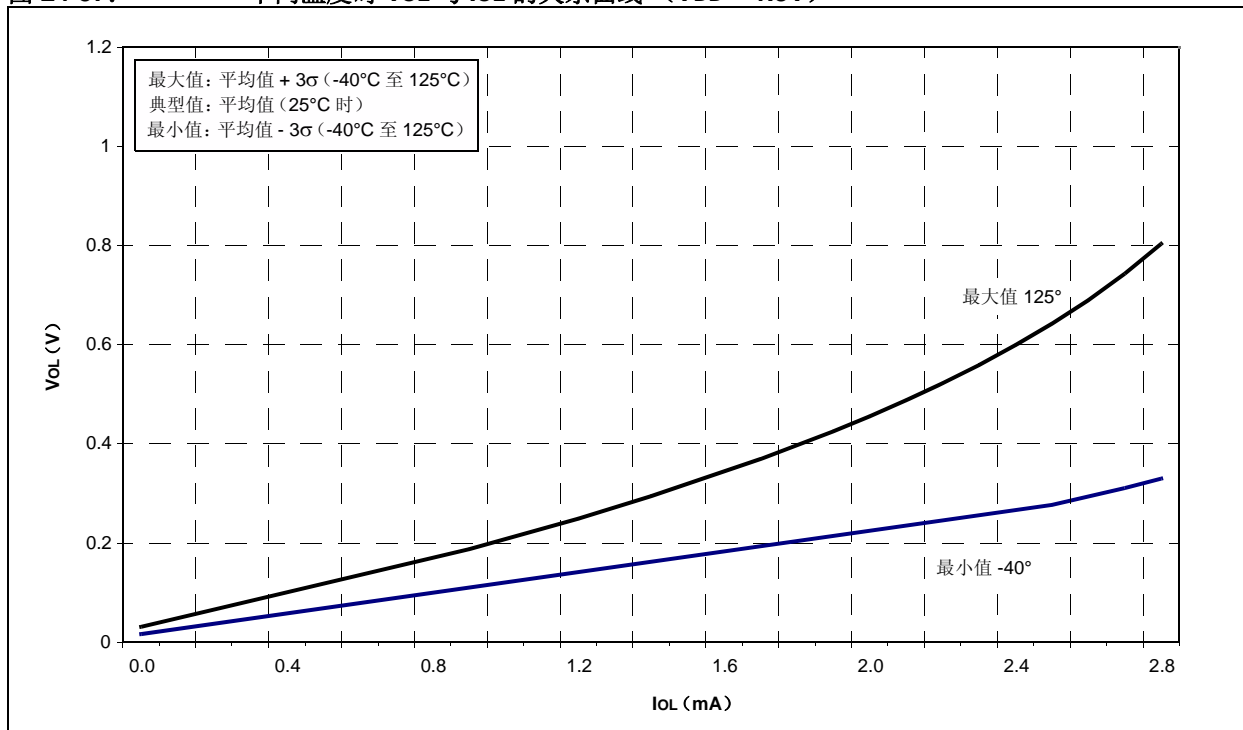


图 24-57: 不同温度时  $V_{OL}$  与  $I_{OL}$  的关系曲线 ( $V_{DD} = 1.8V$ )



# PIC16F/LF722A/723A

图 24-58: PIC16F722A/723A PWRT 周期

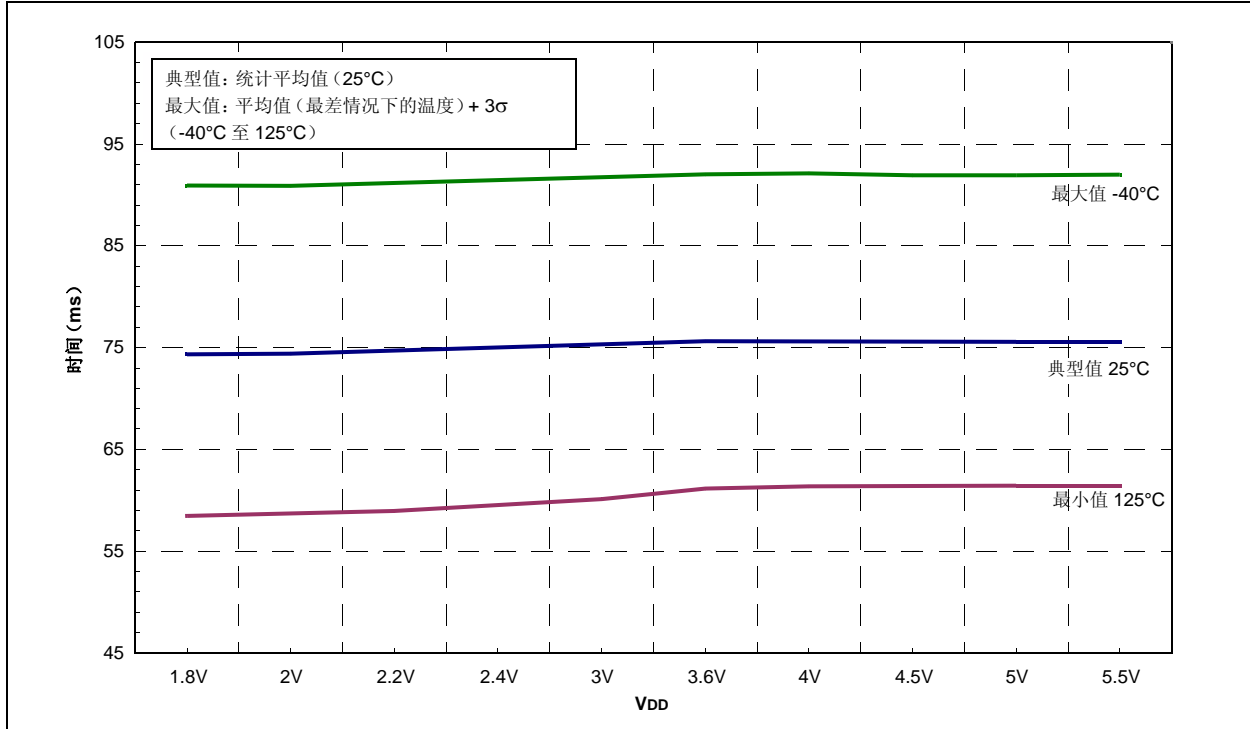


图 24-59: PIC16F722A/723A WDT 超时溢出周期

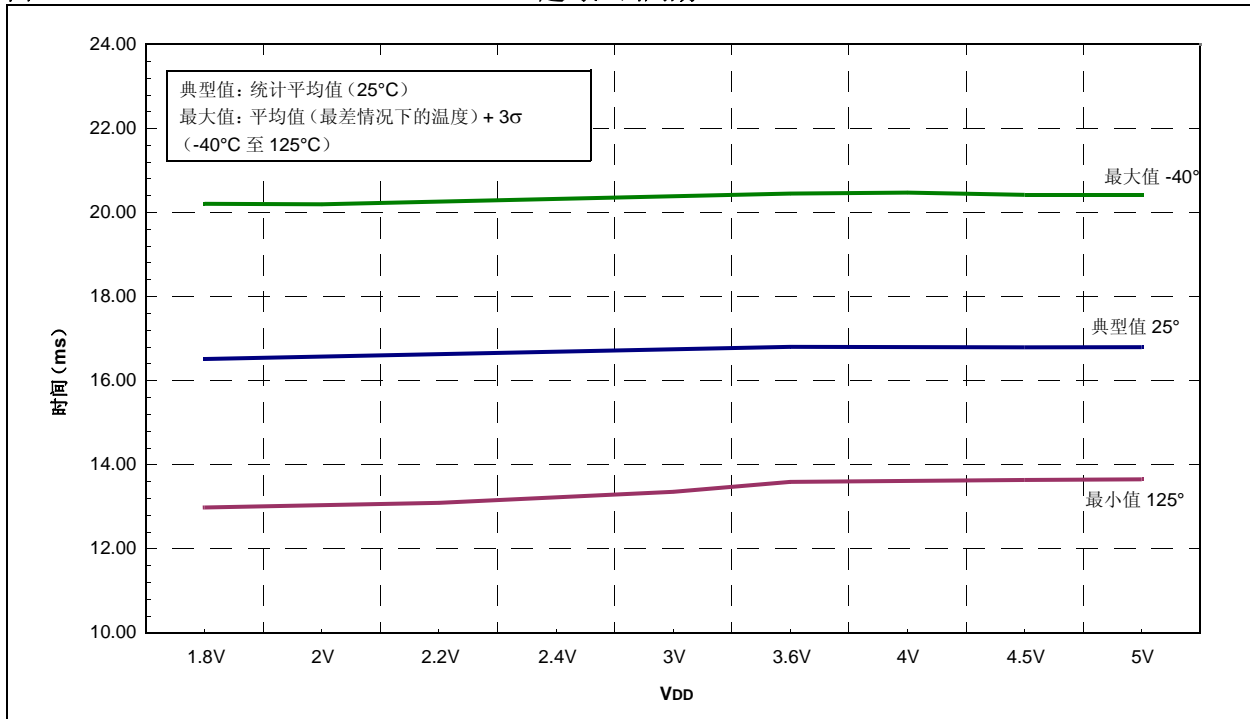




图 24-60: PIC16F722A/723A HFINTOSC 从休眠模式唤醒启动时间

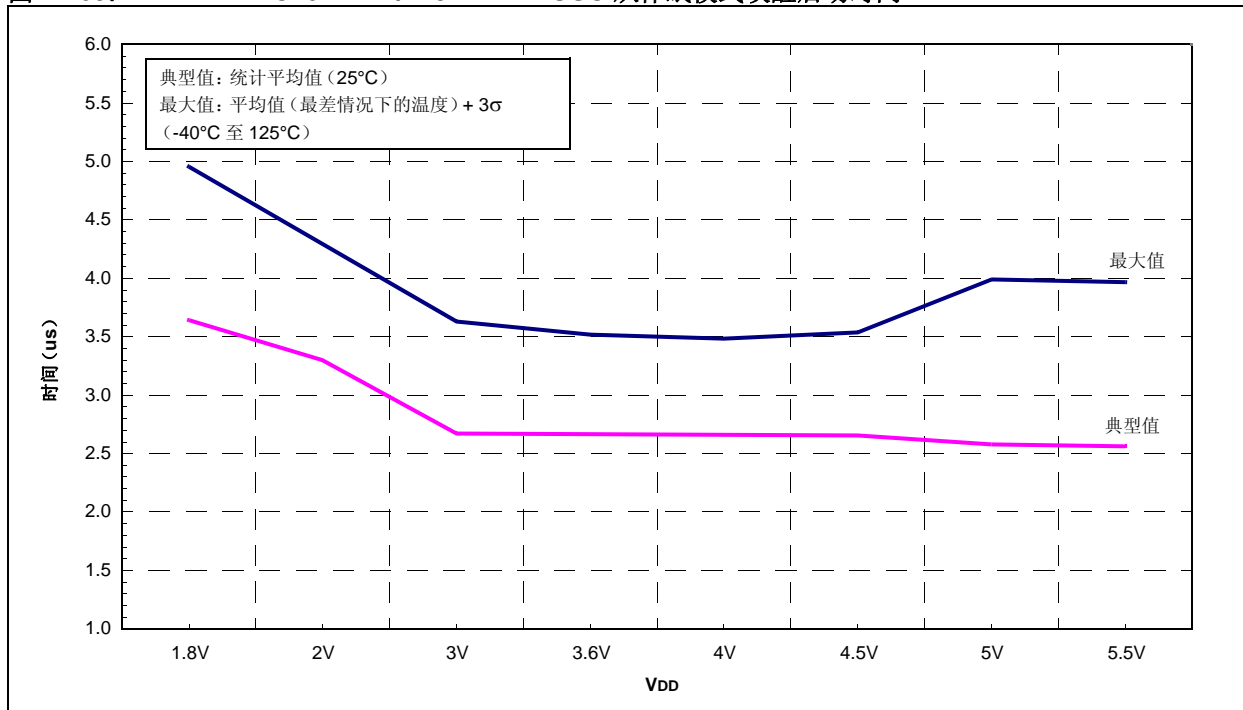
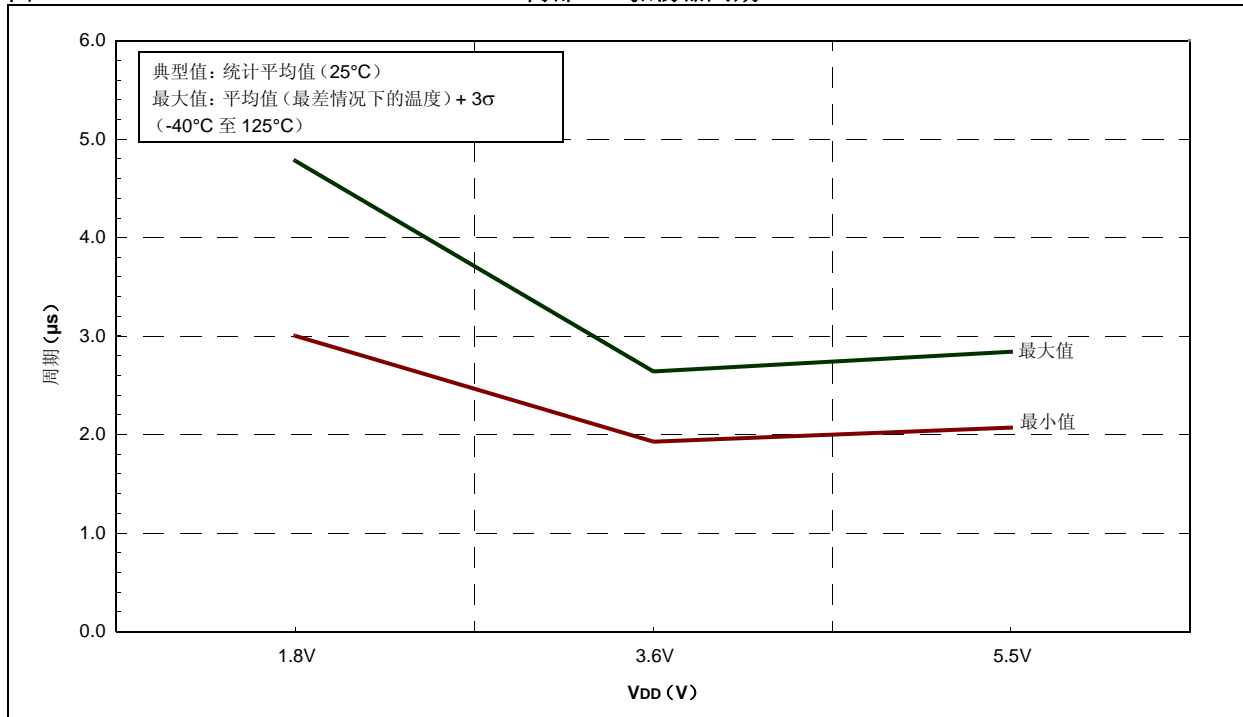


图 24-61: PIC16F722A/723A A/D 内部 RC 振荡器周期



# PIC16F/LF722A/723A

图 24-62: PIC16F722A/723A 电容触摸传感输出电流 (功耗模式为高)

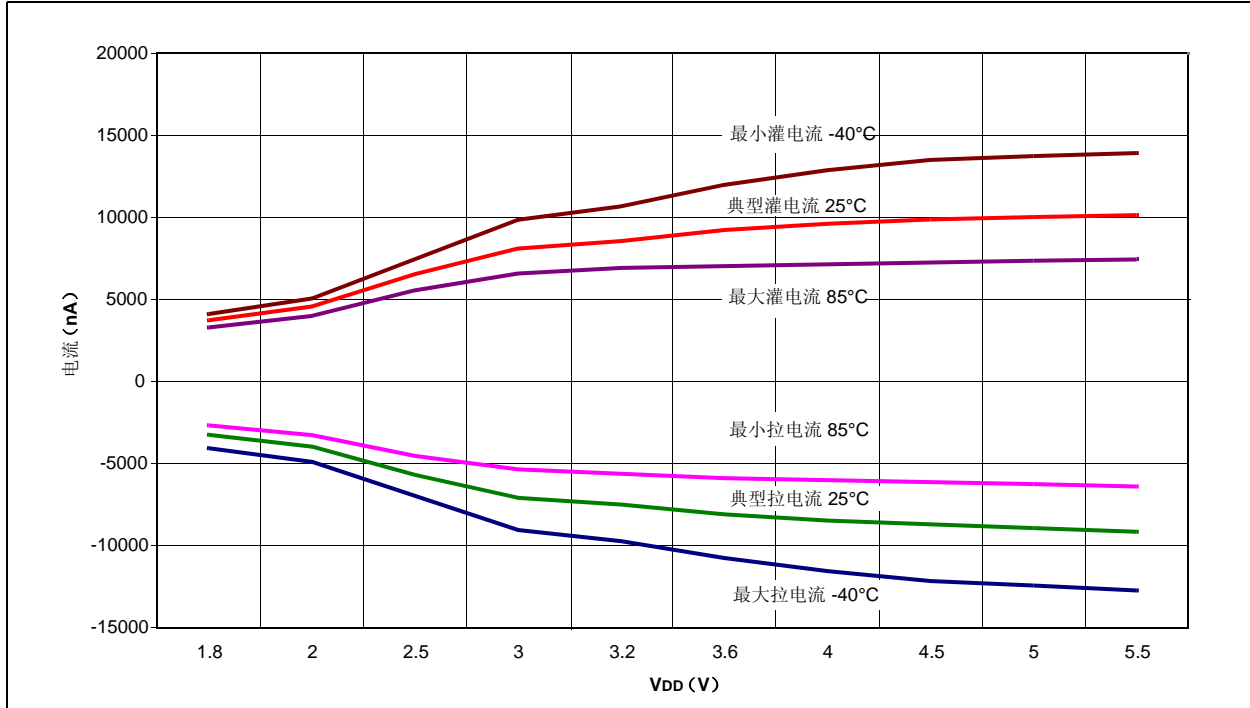


图 24-63: PIC16F722A/723A 电容触摸传感输出电流 (功耗模式为中等)

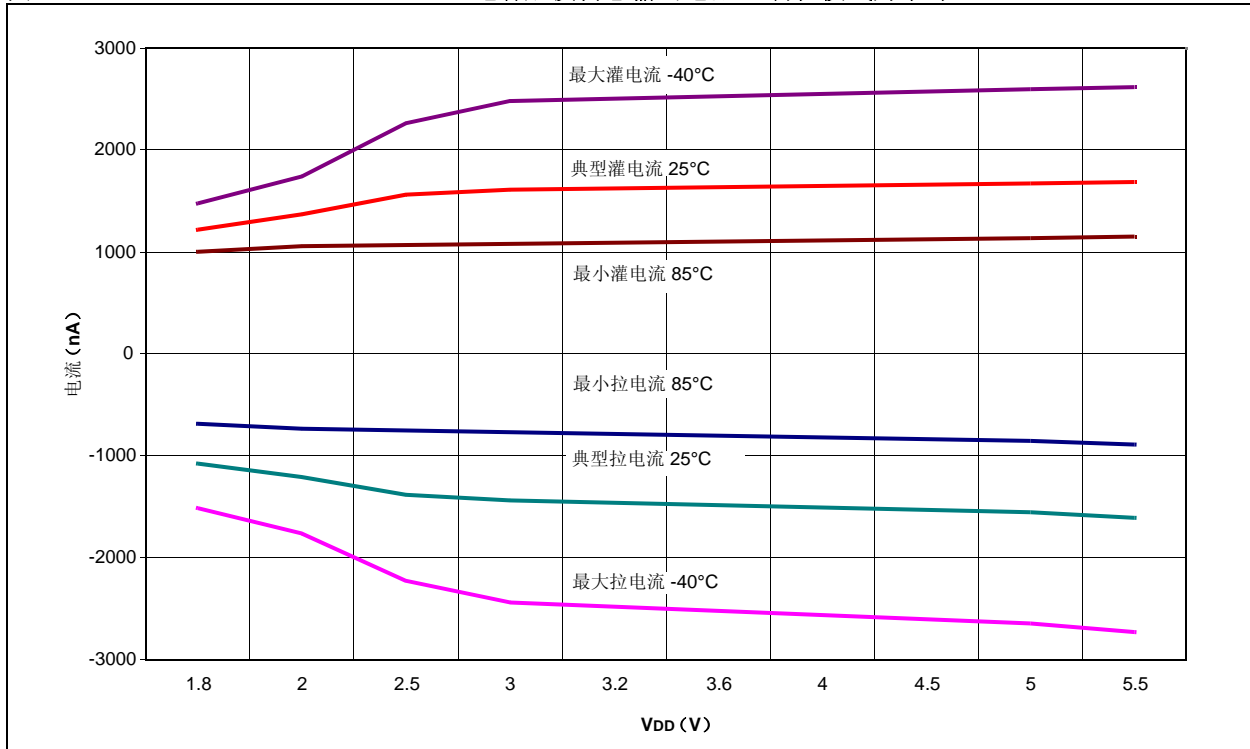


图 24-64: PIC16F722A/723A 电容触摸传感输出电流 (功耗模式为低)

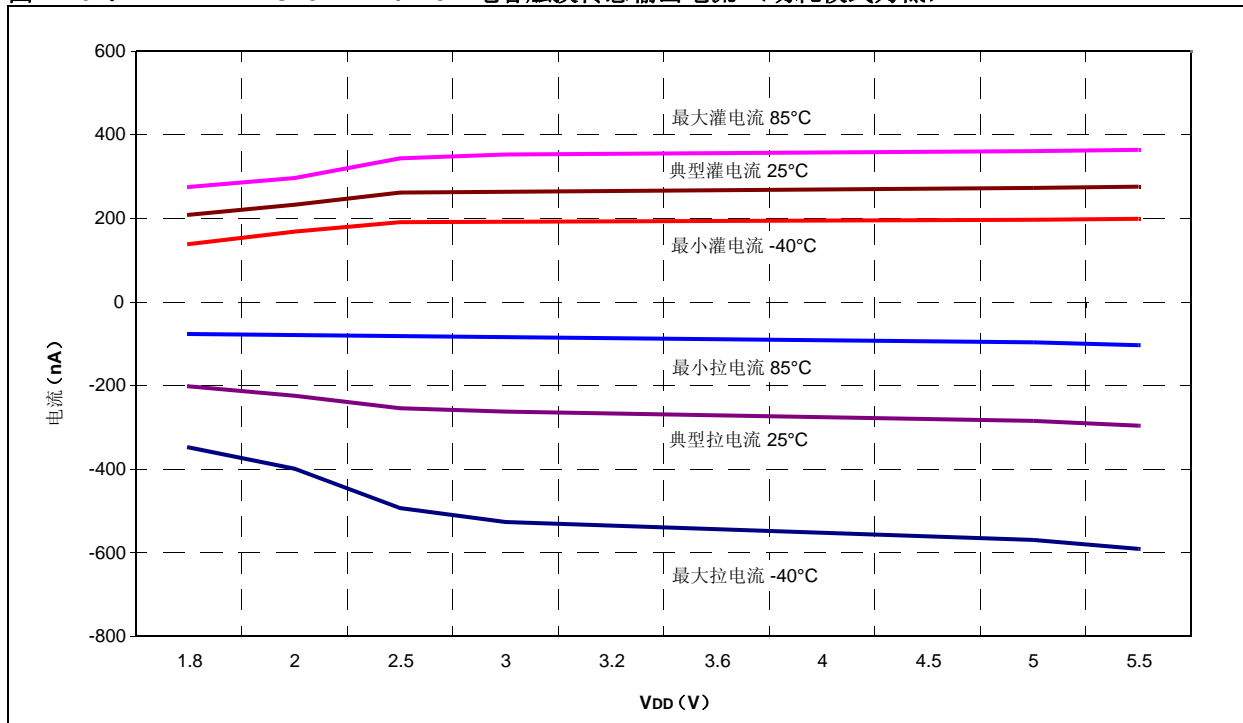
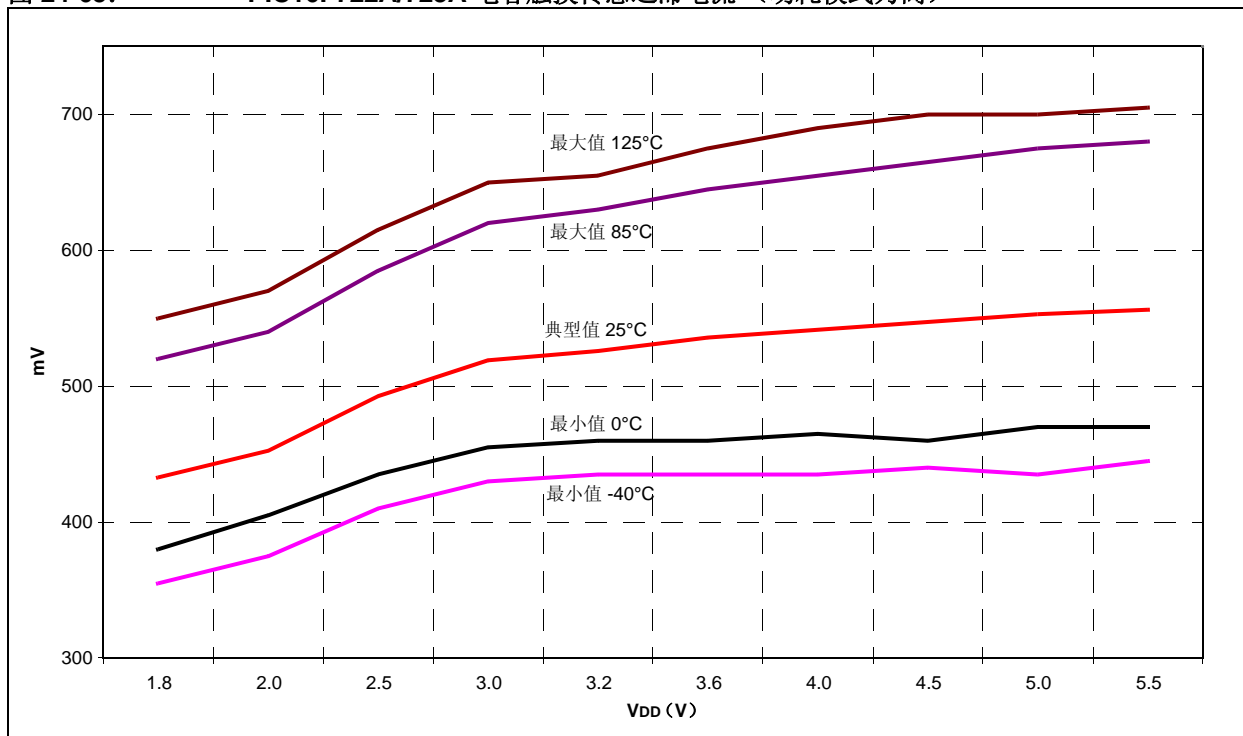


图 24-65: PIC16F722A/723A 电容触摸传感迟滞电流 (功耗模式为高)



# PIC16F/LF722A/723A

图 24-66: PIC16F722A/723A 电容触摸传感迟滞电流 (功耗模式为中等)

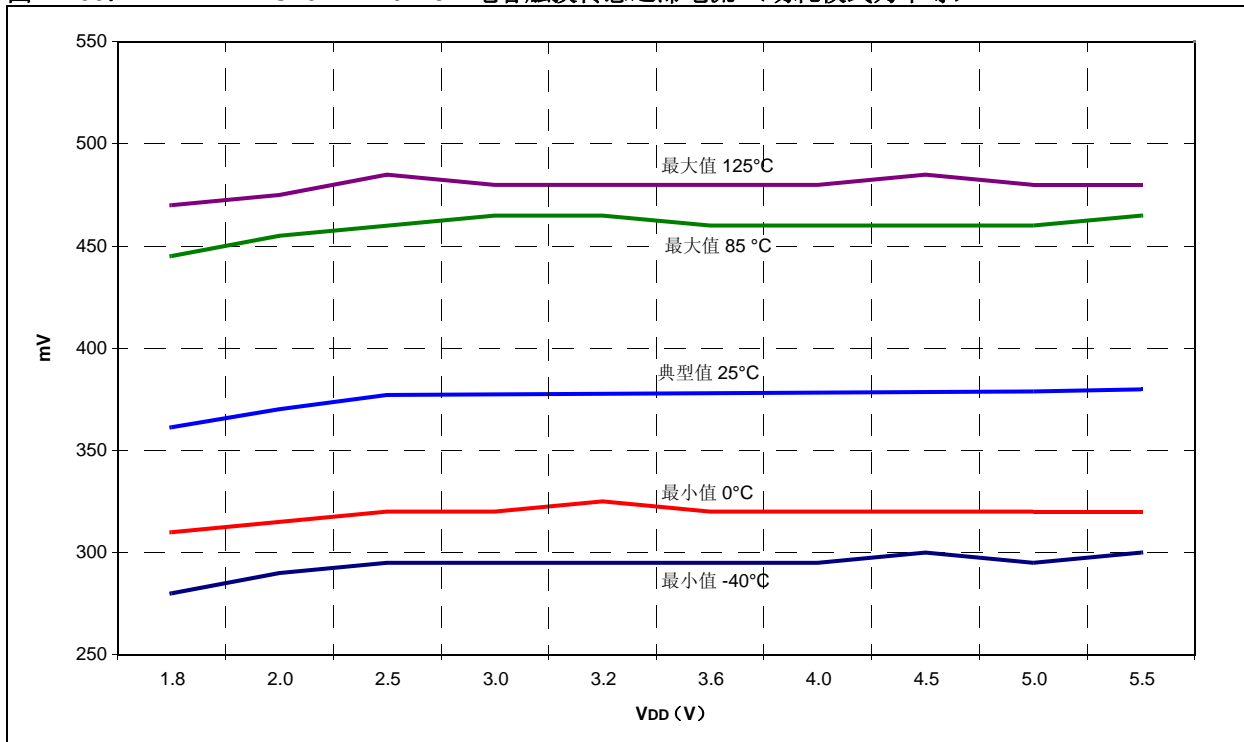


图 24-67: PIC16F722A/723A 电容触摸传感迟滞电流 (功耗模式为低)

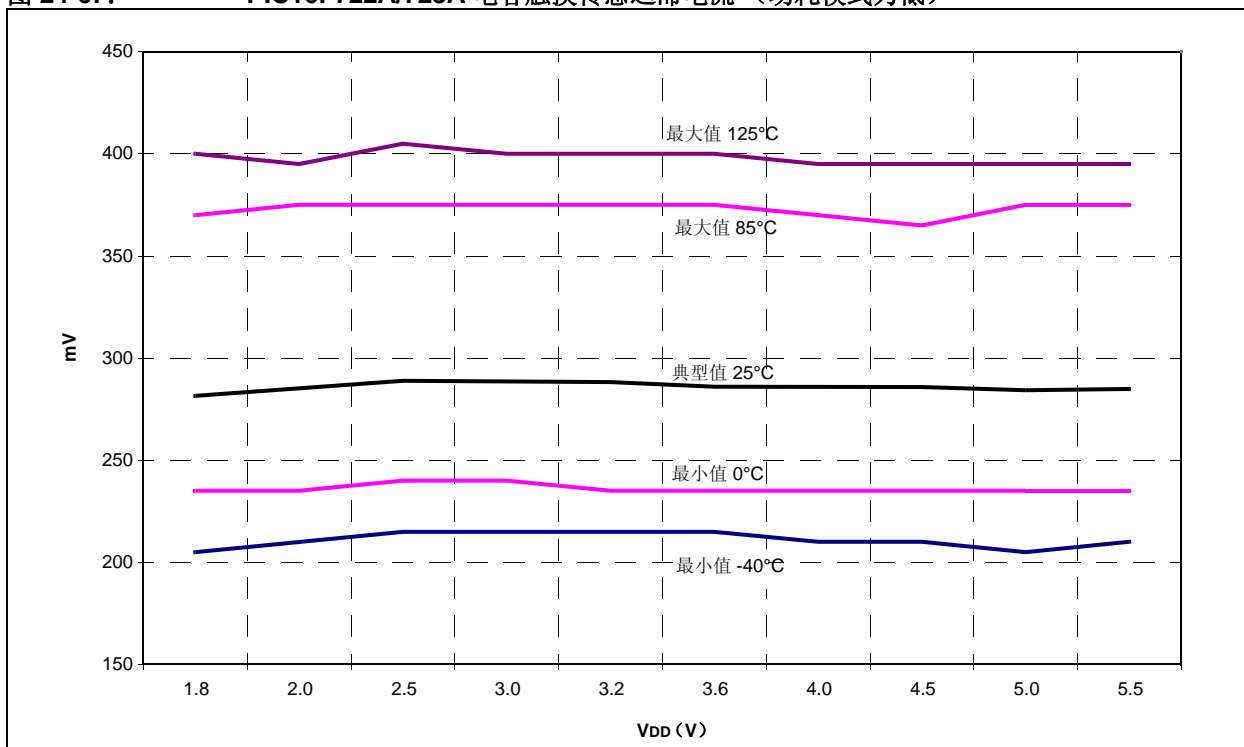


图 24-68: 典型 FVR (X1 和 X2) 与 3.0V 标准电源 (V) 的关系曲线

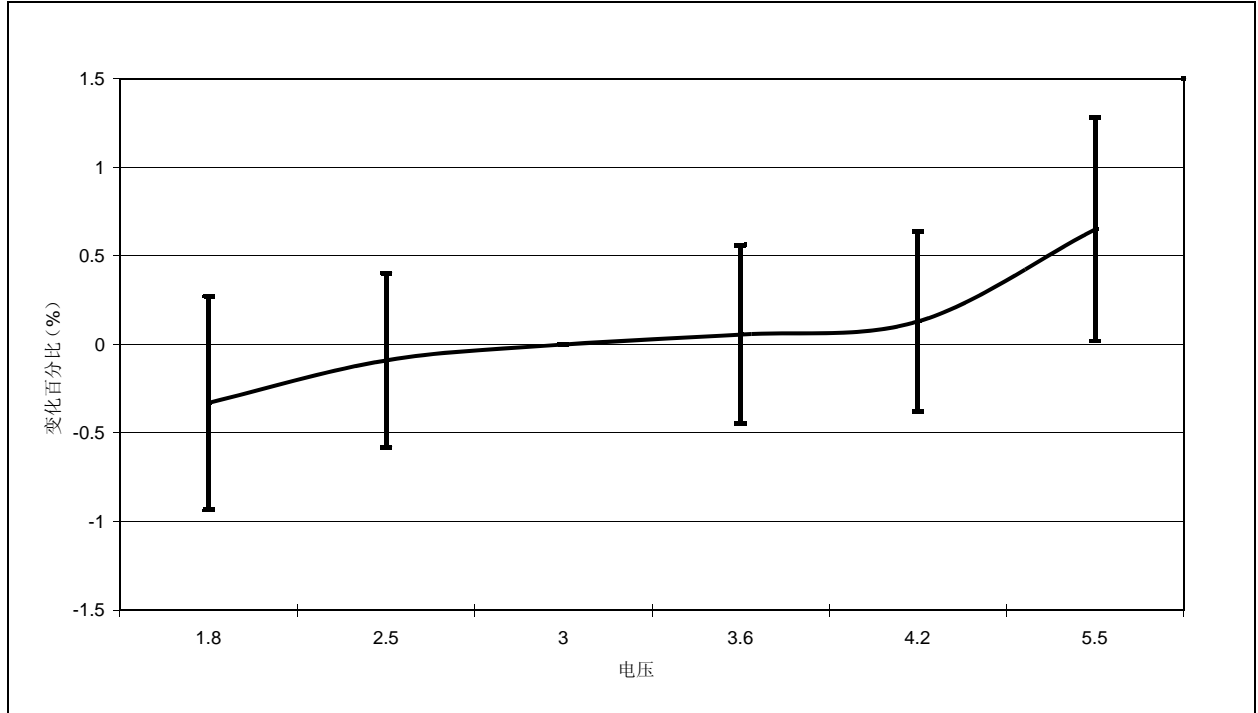
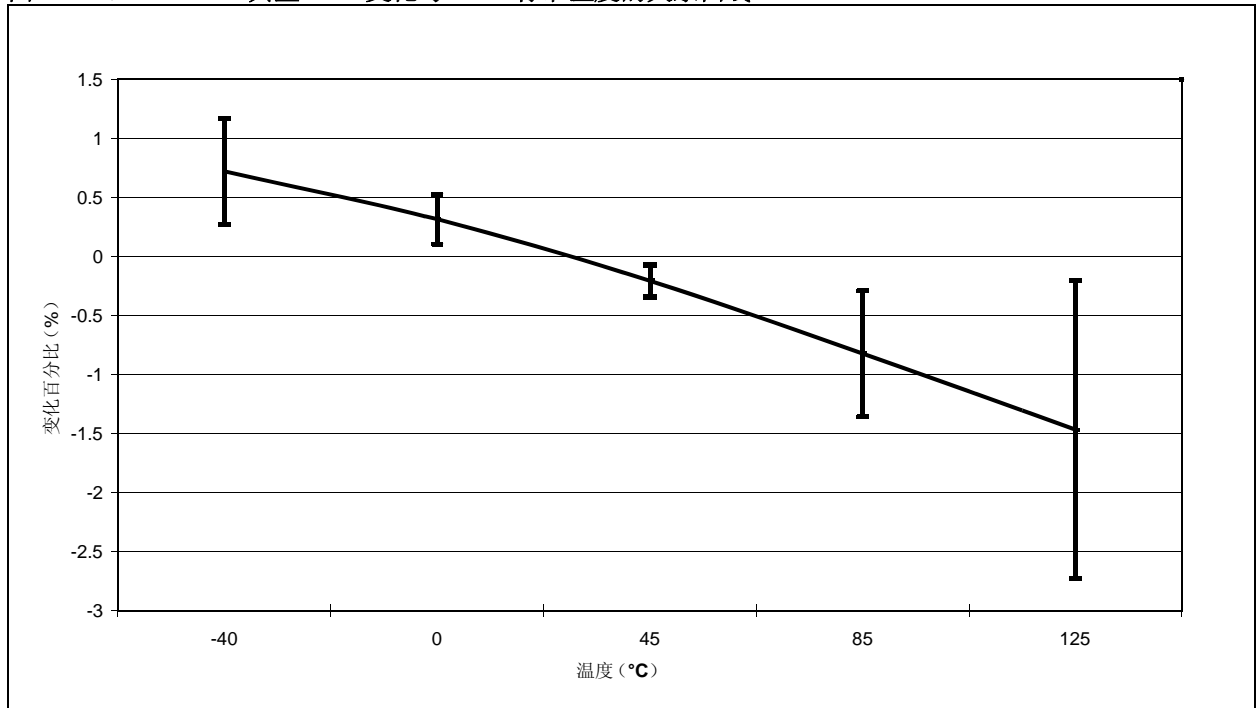


图 24-69: 典型 FVR 变化与 25°C 标准温度的关系曲线



# PIC16F/LF722A/723A

---

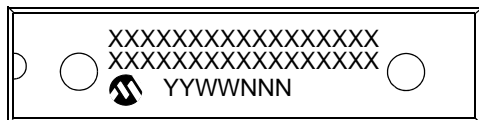
---

注:

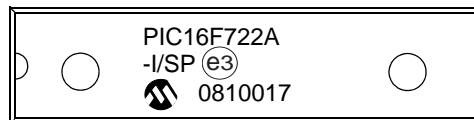
## 25.0 封装信息

### 25.1 封装标识信息

28 引脚 SPDIP



示例



28 引脚 QFN/UQFN



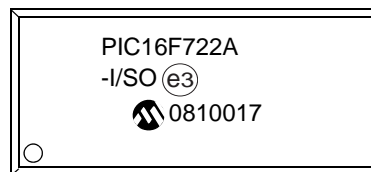
示例



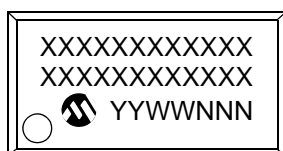
28 引脚 SOIC



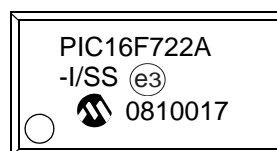
示例



28 引脚 SSOP



示例



**图注:**

- XX...X 客户指定信息
- Y 年份代码 (日历年的最后一位数字)
- YY 年份代码 (日历年的最后两位数字)
- WW 星期代码 (一月一日的星期代码为“01”)
- NNN 以字母数字排序的追踪代码
- (e3) 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志
- \* 表示无铅封装。JEDEC 无铅标志 (e3) 标示于此种封装的外包装上。

**注:** Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

\* 标准 PIC<sup>®</sup> 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PIC 器件标识超出上述内容, 需支付一定的附加费用。请向当地 Microchip 销售办事处了解确认相关信息。对于 QTP 器件, 任何特殊标记的费用都已包含在 QTP 价格中。

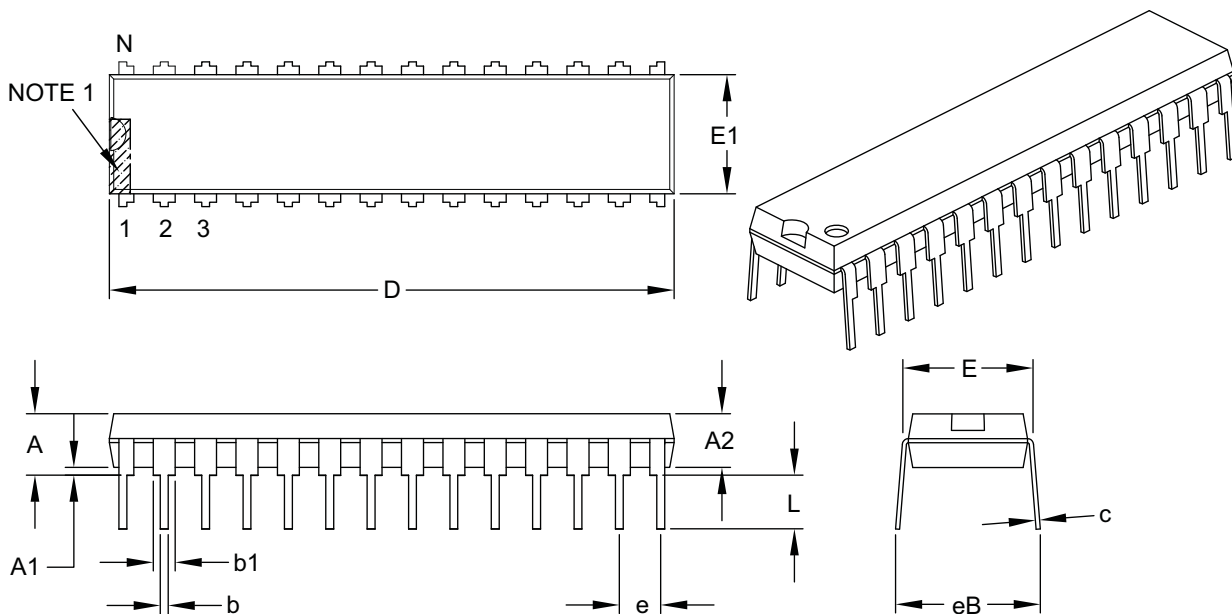
# PIC16F/LF722A/723A

## 25.2 封装详细信息

以下部分给出了各种封装的技术细节。

### 28 引脚塑封窄条双列直插式封装 (SP) —— 300 mil 主体 [SPDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.200
Molded Package Thickness	A2	.120	.135	.150
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.335
Molded Package Width	E1	.240	.285	.295
Overall Length	D	1.345	1.365	1.400
Tip to Seating Plane	L	.110	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.050	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

#### Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

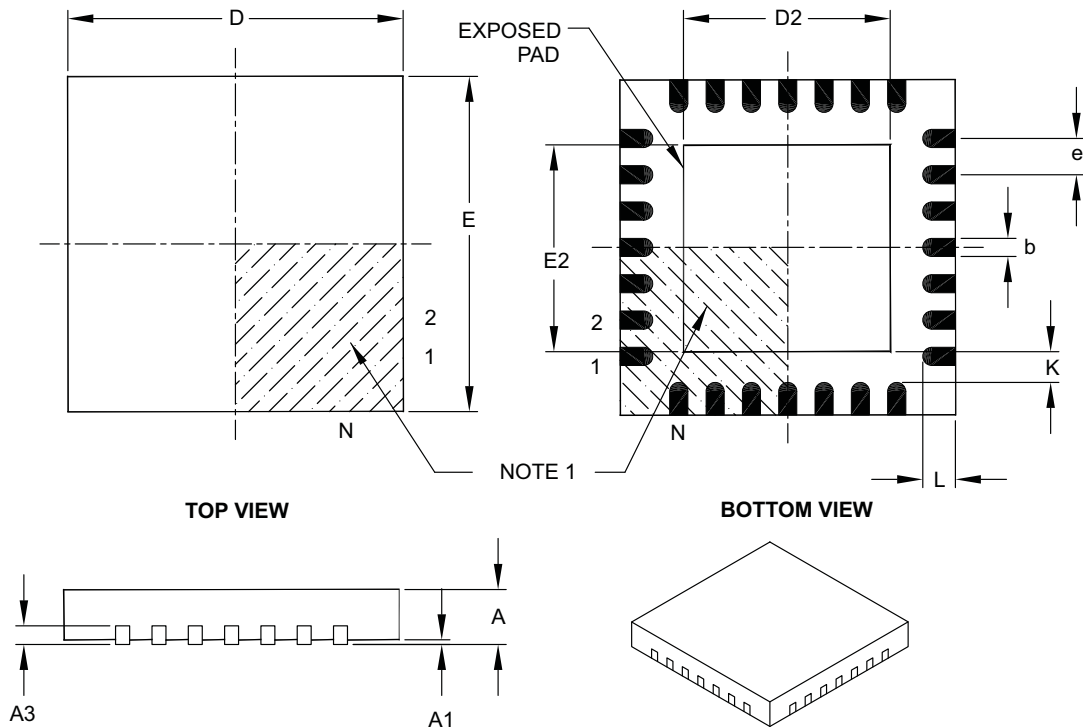
Microchip Technology Drawing C04-070B



# PIC16F/LF722A/723A

## 28 引脚塑封四方扁平无脚封装 (ML) —— 6×6 mm 主体 [QFN], 触点长度 0.55 mm

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Width	E	6.00 BSC		
Exposed Pad Width	E2	3.65	3.70	4.20
Overall Length	D	6.00 BSC		
Exposed Pad Length	D2	3.65	3.70	4.20
Contact Width	b	0.23	0.30	0.35
Contact Length	L	0.50	0.55	0.70
Contact-to-Exposed Pad	K	0.20	-	-

### Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

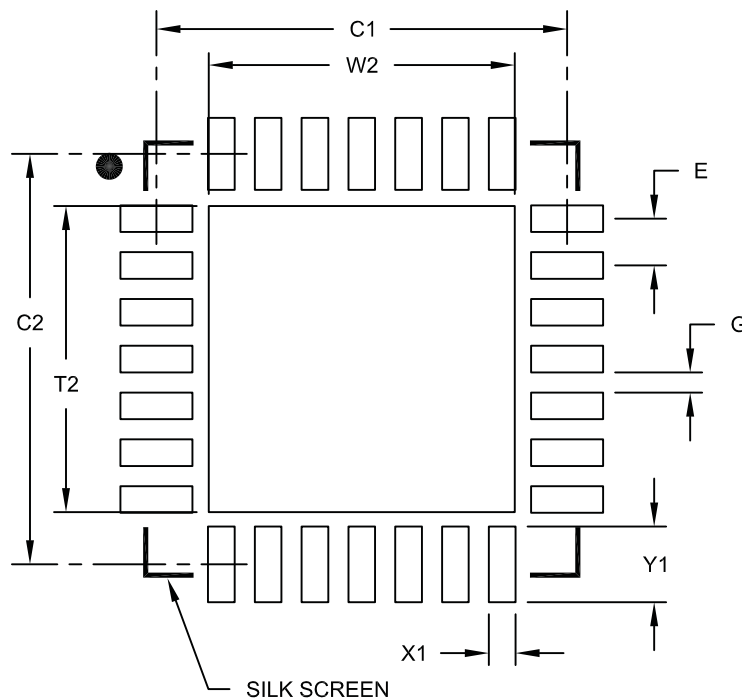
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-105B

# PIC16F/LF722A/723A

28 引脚塑封四方扁平无脚封装 (ML) —— 6×6 mm 主体 [QFN], 触点长度 0.55 mm

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Optional Center Pad Width	W2			4.25
Optional Center Pad Length	T2			4.25
Contact Pad Spacing	C1		5.70	
Contact Pad Spacing	C2		5.70	
Contact Pad Width (X28)	X1			0.37
Contact Pad Length (X28)	Y1			1.00
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

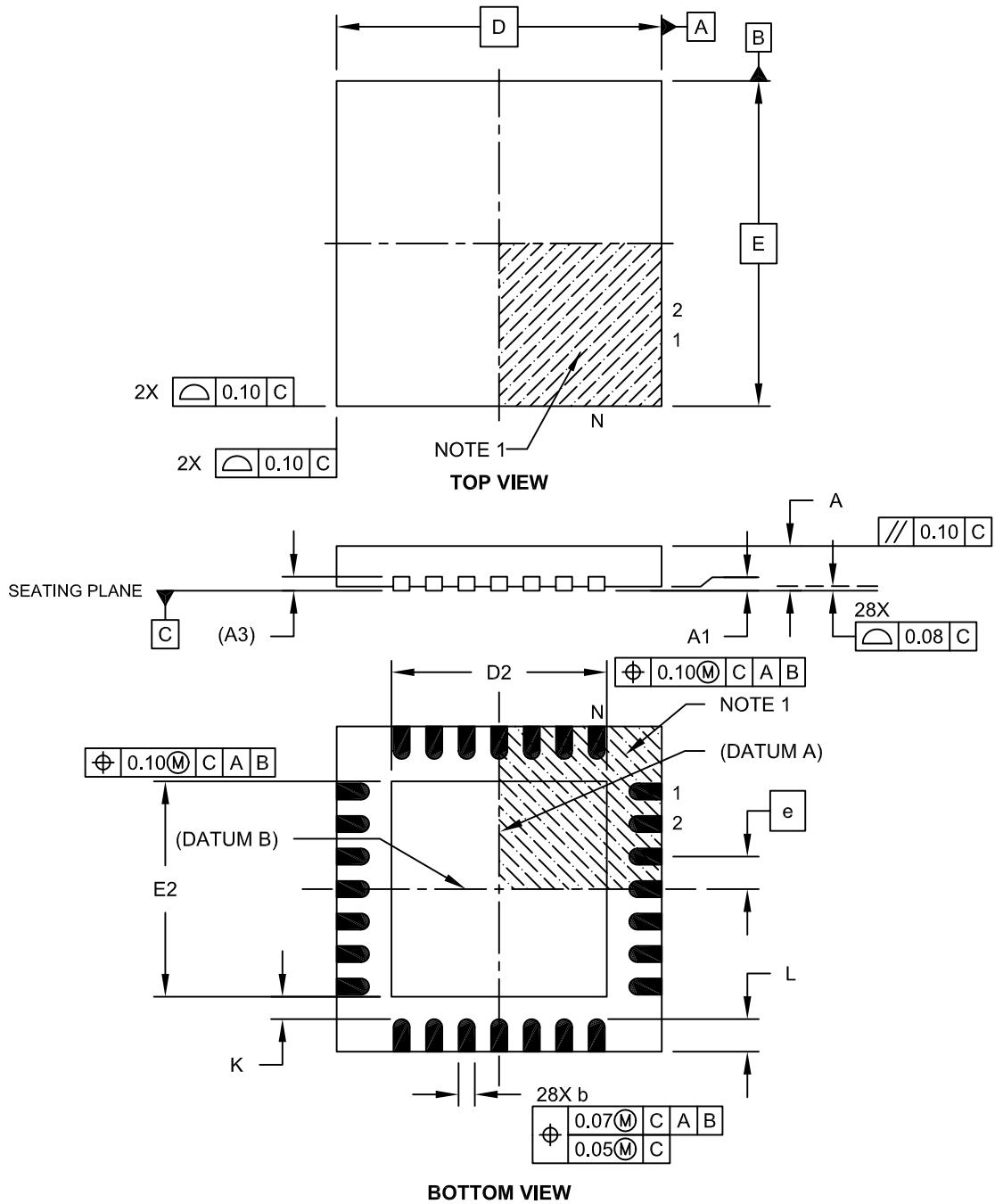
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2105A

# PIC16F/LF722A/723A

## 28 引脚塑封超薄四方扁平无脚封装 (MV) —— 4x4x0.5 mm 主体 [UQFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。

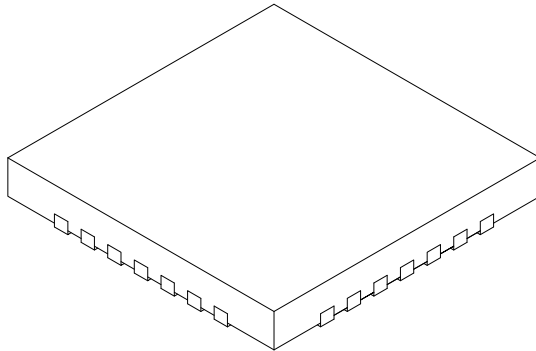


Microchip Technology Drawing C04-152A Sheet 1 of 2

# PIC16F/LF722A/723A

## 28 引脚塑封超薄四方扁平无脚封装 (MV) —— 4×4×0.5 mm 主体 [UQFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.40 BSC		
Overall Height	A	0.45	0.50	0.55
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.127 REF		
Overall Width	E	4.00 BSC		
Exposed Pad Width	E2	2.55	2.65	2.75
Overall Length	D	4.00 BSC		
Exposed Pad Length	D2	2.55	2.65	2.75
Contact Width	b	0.15	0.20	0.25
Contact Length	L	0.30	0.40	0.50
Contact-to-Exposed Pad	K	0.20	-	-

### Notes:

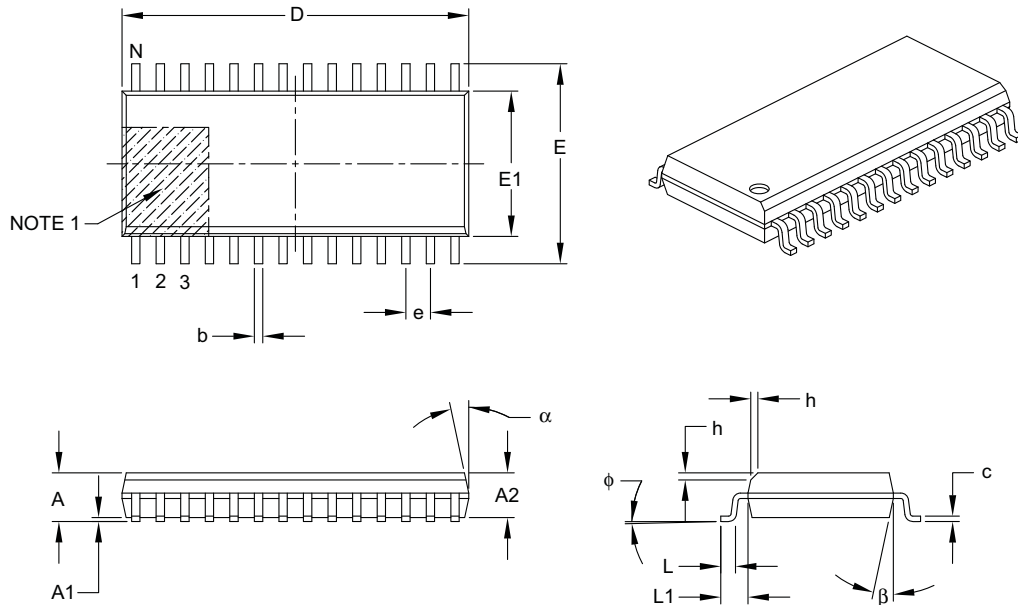
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.  
BSC: Basic Dimension. Theoretically exact value shown without tolerances.  
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-152A Sheet 2 of 2

# PIC16F/LF722A/723A

## 28 引脚塑封宽条小外形封装 (SO) —— 7.50 mm 主体 [SOIC]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	2.65
Molded Package Thickness	A2	2.05	–	–
Standoff §	A1	0.10	–	0.30
Overall Width	E	10.30 BSC		
Molded Package Width	E1	7.50 BSC		
Overall Length	D	17.90 BSC		
Chamfer (optional)	h	0.25	–	0.75
Foot Length	L	0.40	–	1.27
Footprint	L1	1.40 REF		
Foot Angle Top	$\phi$	0°	–	8°
Lead Thickness	c	0.18	–	0.33
Lead Width	b	0.31	–	0.51
Mold Draft Angle Top	$\alpha$	5°	–	15°
Mold Draft Angle Bottom	$\beta$	5°	–	15°

### Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

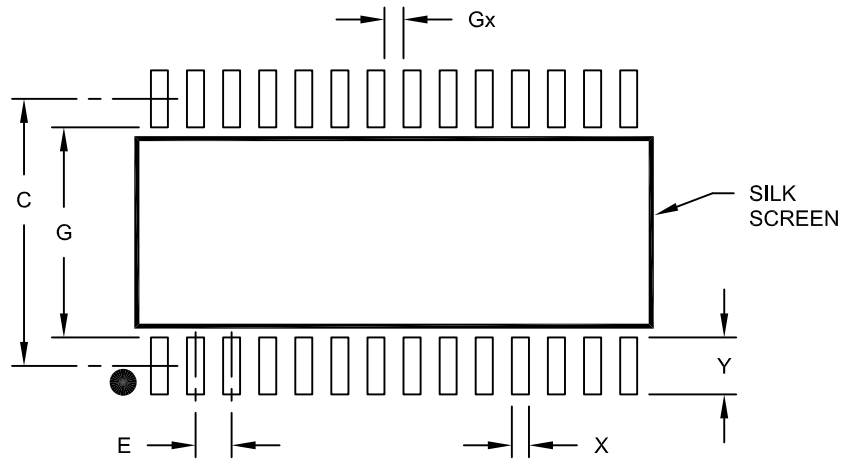
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-052B

# PIC16F/LF722A/723A

## 28 引脚塑封宽条小外形封装 (SO) —— 7.50 mm 主体 [SOIC]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



### RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		9.40	
Contact Pad Width (X28)	X			0.60
Contact Pad Length (X28)	Y			2.00
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	7.40		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

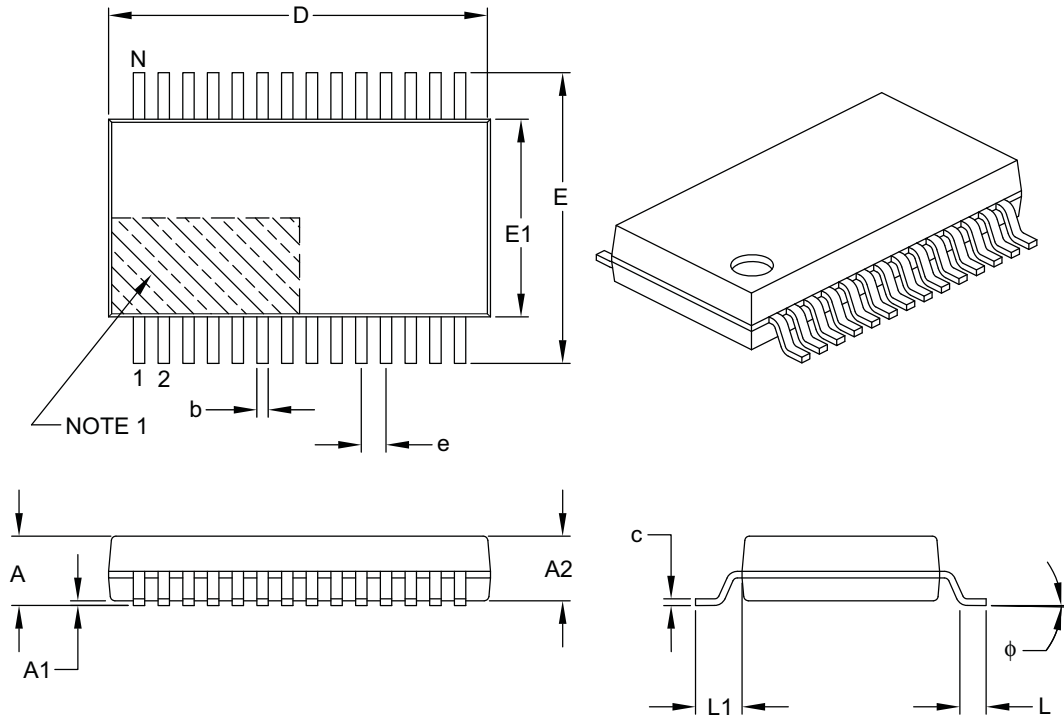
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2052A

# PIC16F/LF722A/723A

## 28 引脚塑封缩小外形封装 (SS) —— 5.30 mm 主体 [SSOP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	2.00
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	–	–
Overall Width	E	7.40	7.80	8.20
Molded Package Width	E1	5.00	5.30	5.60
Overall Length	D	9.90	10.20	10.50
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	–	0.25
Foot Angle	$\phi$	0°	4°	8°
Lead Width	b	0.22	–	0.38

### Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

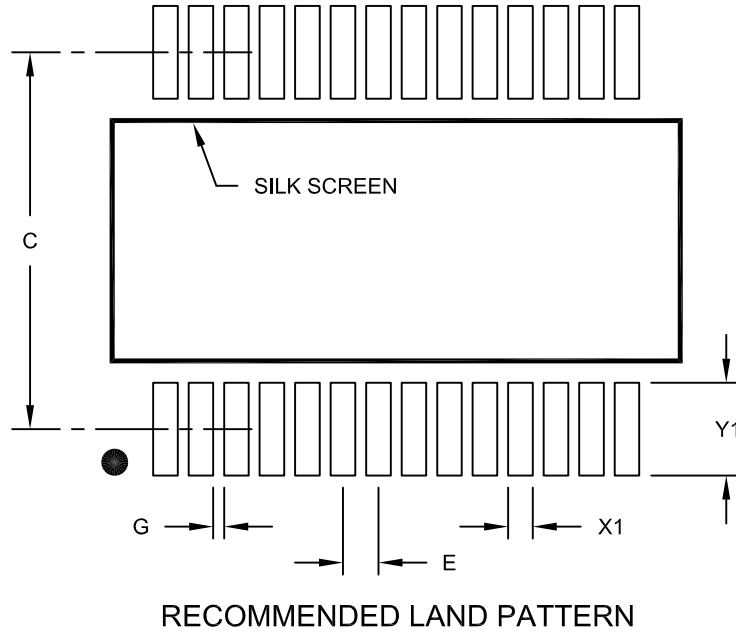
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-073B

# PIC16F/LF722A/723A

## 28 引脚塑封缩小外形封装 (SS) —— 5.30 mm 主体 [SSOP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E	0.65 BSC		
Contact Pad Spacing	C		7.20	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.75
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2073A



## 附录 A: 版本历史

### 版本 A (2010 年 4 月)

本数据手册的初始版本。

## 附录 B: 从其他 PIC® 器件移植

本节将讨论从其他 PIC® 器件移植到 PIC16F722A/723A 系列器件的一些问题。

**注:** 该器件设计为执行其数据手册中的参数。已根据电气规范测试该器件以确保器件与电气规范中参数的一致性。由于制造器件过程中存在工艺差异，因此该器件可能具有不同于早期版本器件的工作特性。这些差异可能导致该器件在您的应用程序中的运行不同于它的早期版本。

**注:** 用户应验证器件振荡器是否如预期那样启动和运行。必要时，可能需要调整负载电容值和 / 或振荡器模式。

### B.1 PIC16F77 到 PIC16F722A/723A

表 B-1: 功能比较

功能	PIC16F77	PIC16F722A/ 723A
最大工作频率	20 MHz	20 MHz
最大程序存储器 (字)	8K	4K
最大 SRAM (字节)	368	192
A/D 转换的分辨率	8 位	8 位
定时器 (8/16 位)	2/1	2/1
振荡器模式	4	8
欠压复位	有	有
内部上拉	RB<7:0>	RB<7:0>
电平变化中断	RB<7:4>	RB<7:0>
比较器	0	0
USART	有	有
扩展的 WDT	无	无
WDT/BOR 的软件控制选项	无	无
INTOSC 频率	无	500 kHz - 16 MHz
时钟切换	无	无

# PIC16F/LF722A/723A

---

---

注:

## 索引

### A

A/D	
规范	218
ADC	87
采集要求	94
参考电压 (VREF)	88
端口配置	88
工作原理	90
计算采集时间	94
框图	87
内部采样开关阻抗 (R <sub>ss</sub> )	94
配置	88
配置中断	91
特殊事件触发器	90
通道选择	88
相关的寄存器	96
休眠期间的工作原理	90
源阻抗	94
中断	90
转换步骤	91
转换时钟	88
ADCON0 寄存器	19, 92
ADCON1 寄存器	20, 93
ADRES 寄存器	19, 93
ANSELA 寄存器	49
ANSELB 寄存器	58
APFCON 寄存器	20, 47
AUSART	133
波特率发生器 (BRG)	
波特率, 异步模式	145
波特率误差, 计算	144
高波特率选择位 (BRGH)	144
公式	144
同步从模式	
发送	151
接收	152
相关的寄存器	
发送	151
接收	152
同步主模式	147, 151
发送	147
接收	149
相关的寄存器	
发送	148
接收	150
相关的寄存器	
波特率发生器	144
异步模式	135
波特率发生器 (BRG)	144
发送器	135
接收器	138
设置带有地址检测功能的 9 位模式	140
相关的寄存器	
发送	137
接收	141

### B

BF 位	163, 175
版本历史	273
备用引脚功能	47
比较器	
C2OUT 作为 T1 的门控信号	106
比较模块。参见捕捉 / 比较 / PWM (CCP)	

编程, 器件指令	185
变更通知客户服务	281
捕捉 / 比较 / PWM (CCP)	123
CCPx 引脚配置	125
PWM 周期	130
PWM 模式	129
PWM 频率与分辨率示例, 20 MHz	131
PWM 频率与分辨率示例, 8 MHz	131
复位的影响	131
工作设置	131
系统时钟频率的改变	131
休眠模式下的工作原理	131
占空比	130
比较模式	127
CCPx 引脚配置	127
Timer1 模式选择	125, 127
软件中断模式	125, 127
特殊事件触发信号	127
捕捉模式	125
定时器资源	123
两个 CCP 模块之间的交互 (表)	123
设置 PWM 工作模式	131
与 PWM 相关的寄存器	132
与比较相关的寄存器	128
与捕捉相关的寄存器	126
预分频器	125
捕捉模块。参见捕捉 / 比较 / PWM (CCP)	

### C

CCP。参见捕捉 / 比较 / PWM (CCP)	
CCP1CON 寄存器	19
CCP2CON 寄存器	19
CCPR1H 寄存器	19
CCPR1L 寄存器	19
CCPR2H 寄存器	19
CCPR2L 寄存器	19
CCPxCON 寄存器	124
CKE 位	163, 175
CKP 位	162, 174
CONFIG1 寄存器	83, 84
CPSCON0 寄存器	121
CPSCON1 寄存器	122
C 编译器	
MPLAB C18	196
操作码字段说明	185
产品标识体系	283
超时序列	32
程序存储器	15
分页	25
映射和堆栈 (PIC16F/LF722A)	15
映射和堆栈 (PIC16F/LF723A)	15
程序存储器读 (PMR)	177
相关的寄存器	179
从其他 PIC 单片机移植	273
存储器构成	15
程序	15
数据	16

### D

D/A 位	175
代码示例	
A/D 转换	91
初始化 PORTA	48
初始化 PORTB	56

# PIC16F/LF722A/723A

初始化 PORTC .....	67	FVRCON (固定参考电压寄存器) .....	97
初始化 PORTE .....	74	INTCON (中断控制) .....	40
间接寻址 .....	26	IOCB (电平变化中断 PORTB) .....	58
将 W、STATUS 和 PCLATH 寄存器保存到 RAM 中 .....	39	OPTION_REG (OPTION) .....	23,101
切换捕捉预分频比 .....	125	OSCCON (振荡器控制) .....	79
装入 SSPBUF (SSPSR) 寄存器 .....	158	OSCTUNE (振荡器调节) .....	80
电气特性 .....	199	PCON (电源控制) .....	32
电容触摸传感 .....	117	PCON (电源控制寄存器) .....	24
与电容触摸传感相关的寄存器 .....	122	PIE1 (外设中断允许寄存器 1) .....	41
掉电模式 (休眠) .....	181	PIE2 (外设中断允许寄存器 2) .....	42
相关的寄存器 .....	182	PIR1 (外设中断寄存器 1) .....	43
定时器 .....		PIR2 (外设中断请求寄存器 2) .....	44
Timer1 .....		PMADRH (程序存储器地址高) .....	179
T1CON .....	112	PMADRL (程序存储器地址低) .....	179
T1GCON .....	113	PMCON1 (程序存储器控制 1) .....	178
Timer2 .....		PMDATH (程序存储器数据高) .....	178
T2CON .....	116	PMDATL (程序存储器数据低) .....	178
读 - 修改 - 写操作 .....	185	PORTA .....	48
读者反馈表 .....	282	PORTB .....	57
<b>F</b> .....		PORTC .....	67
FSR 寄存器 .....	19, 20	PORTE .....	74
FVR .....	97	RCSTA (接收状态和控制寄存器) .....	143
FVRCON 寄存器 .....	20, 97	SSPCON (同步串行端口控制) 寄存器 .....	162, 174
分页, 程序存储器 .....	25	SSPSTAT (同步串行端口状态) 寄存器 .....	163, 175
封装 .....	263	STATUS .....	22
PDIP 详细信息 .....	264	T1CON (Timer1 控制) .....	112
标识 .....	263	T1GCON (Timer1 门控) .....	113
复位 .....	27	T2CON .....	116
相关的寄存器 .....	36	TRISA (三态 PORTA) .....	48
复位的影响 .....		TRISB (三态 PORTB) .....	57
PWM 模式 .....	131	TRISC (三态 PORTC) .....	67
负载条件 .....	209	TRISE (三态 PORTE) .....	74
<b>G</b> .....		TXSTA (发送状态和控制寄存器) .....	142
高精度内部振荡器参数 .....	213	WPUB (弱上拉 PORTB) .....	57
更新地址位, UA .....	175	复位值 .....	34
固定参考电压. 参见 FVR .....		复位值 (特殊寄存器) .....	36
固件指令 .....	185	特殊功能, 汇总 .....	19
<b>H</b> .....		特殊功能寄存器映射 .....	
汇编器 .....		PIC16F/LF723A .....	18
MPASM 汇编器 .....	196	交流特性 .....	
<b>I</b> .....		负载条件 .....	209
I <sup>2</sup> C 模式 .....		工业级和扩展级 .....	210
相关的寄存器 .....	176	间接寻址、INDF 和 FSR 寄存器 .....	26
INDF 寄存器 .....	19, 20	接收溢出指示位 (SSPOV) .....	162, 174
INTCON 寄存器 .....	40	绝对最大值 .....	199
INTOSC 规范 .....	213	<b>K</b> .....	
IOCB 寄存器 .....	58	勘误表 .....	8
<b>J</b> .....		开发支持 .....	195
寄存器 .....		看门狗定时器 (WDT) .....	29
ADCON0 (ADC 控制 0) .....	92	规范 .....	216
ADCON1 (ADC 控制 1) .....	93	时钟源 .....	29
ADRES (ADC 结果) .....	93	周期 .....	29
ANSELA (PORTA 模拟选择) .....	49	客户通知服务 .....	281
ANSELB (PORTB 模拟选择) .....	58	可寻址通用同步异步收发器 (AUSART) .....	133
APFCON (备用引脚功能控制) .....	47	客户支持 .....	281
CCPxCON (CCP 操作) .....	124	框图 .....	
CONFIG1 (配置寄存器 1) .....	83, 84	(CCP) 捕捉模式工作原理 .....	125
CPSCON0 (电容触摸传感控制寄存器 0) .....	121	ADC .....	87
CPSCON1 (电容触摸传感控制寄存器 1) .....	122	ADC 传递函数 .....	95
FVRCON .....	20, 97	AUSART 发送 .....	133
INTCON .....	40	AUSART 接收 .....	134
IOCB .....	58	CCP PWM .....	129
OPTION_REG .....	23, 101	MCLR 电路 .....	29
OSCCON .....	79	PIC16F/LF722A/723A .....	10
OSCTUNE .....	80		
PCON .....	32		
PCON (电源控制寄存器) .....	24		
PIE1 (外设中断允许寄存器 1) .....	41		
PIE2 (外设中断允许寄存器 2) .....	42		
PIR1 (外设中断寄存器 1) .....	43		
PIR2 (外设中断请求寄存器 2) .....	44		
PMADRH (程序存储器地址高) .....	179		
PMADRL (程序存储器地址低) .....	179		
PMCON1 (程序存储器控制 1) .....	178		
PMDATH (程序存储器数据高) .....	178		
PMDATL (程序存储器数据低) .....	178		
PORTA .....	48		
PORTB .....	57		
PORTC .....	67		
PORTE .....	74		
RCSTA (接收状态和控制寄存器) .....	143		
SSPCON (同步串行端口控制) 寄存器 .....	162, 174		
SSPSTAT (同步串行端口状态) 寄存器 .....	163, 175		
STATUS .....	22		
T1CON (Timer1 控制) .....	112		
T1GCON (Timer1 门控) .....	113		
T2CON .....	116		
TRISA (三态 PORTA) .....	48		
TRISB (三态 PORTB) .....	57		
TRISC (三态 PORTC) .....	67		
TRISE (三态 PORTE) .....	74		
TXSTA (发送状态和控制寄存器) .....	142		
WPUB (弱上拉 PORTB) .....	57		
复位值 .....	34		
复位值 (特殊寄存器) .....	36		
特殊功能, 汇总 .....	19		
特殊功能寄存器映射 .....			
PIC16F/LF723A .....	18		

RA0 引脚 .....	51	PIE1 寄存器 .....	20, 41
RA4 引脚 .....	52	PIE2 寄存器 .....	20, 42
RA5 引脚 .....	53	PIR1 寄存器 .....	19, 43
RA6 引脚 .....	54	PIR2 寄存器 .....	19, 44
RA7 引脚 .....	54	PMADRH 寄存器 .....	179
RB0 引脚 .....	60	PMADRL 寄存器 .....	179
RB3 引脚 .....	62	PMCON1 寄存器 .....	21, 178, 179
RB4、RB2 和 RB1 引脚 .....	61	PMDATH 寄存器 .....	178
RB5 引脚 .....	63	PMDATL 寄存器 .....	178
RB6 引脚 .....	64	PORTA .....	48
RB7 引脚 .....	65	ANSELA 寄存器 .....	49
RC0 引脚 .....	69	PORTA 寄存器 .....	19
RC1 引脚 .....	69	RA0.....	50
RC2 引脚 .....	70	RA1.....	50
RC3 引脚 .....	70	RA2.....	50
RC4 引脚 .....	71	RA3.....	50
RC5 引脚 .....	71	RA4.....	50
RC6 引脚 .....	72	RA5.....	50
RC7 引脚 .....	72	RA6.....	50
RE3 引脚 .....	75	RA7.....	50
SPI 模式 .....	156	规范 .....	214
SSP (I <sup>2</sup> C 模式) .....	165	相关的寄存器 .....	55
Timer1 .....	103, 109, 110, 111	引脚说明和引脚图 .....	50
Timer2.....	115	PORTA 寄存器 .....	48
TMR0/WDT 预分频器 .....	99	PORTB .....	56
比较模式工作原理 .....	127	P1B/P1C/P1D.	
电容触摸传感 .....	117	$\overline{\text{MC}}$ 增强型捕捉 / 比较 / PWM+ (ECCP+) .....	56
晶振工作原理 .....	81	PORTB 寄存器 .....	19
模拟输入模型 .....	95	RB0.....	59
片上复位电路 .....	27	RB1.....	59
时钟源 .....	77	RB2.....	59
谐振器工作原理 .....	82	RB3.....	59
外部 RC 模式 .....	82	RB4.....	59
中断逻辑 .....	37	RB5.....	59
		RB6.....	59
		RB7.....	59
		电平变化中断 .....	56
		相关的寄存器 .....	66
		引脚其他功能	
		ANSELB 寄存器 .....	56
		弱上拉 .....	56
		引脚说明和引脚图 .....	59
		PORTB 寄存器 .....	57
		PORTC .....	67
		P1A. $\overline{\text{MC}}$ 增强型捕捉 / 比较 / PWM+ (ECCP+) .....	67
		PORTC 寄存器 .....	19
		RC0.....	68
		RC2.....	68
		RC3.....	68
		RC4.....	68
		RC5.....	68
		RC6.....	68
		RC7.....	68
		规范 .....	214
		相关的寄存器 .....	73
		PORTC 寄存器 .....	67
		PORTE .....	74
		PORTE 寄存器 .....	19
		RE0.....	75
		RE3.....	75
		相关的寄存器 .....	74
		PORTE 寄存器 .....	74
		PR2 寄存器 .....	20, 164
		<b>Q</b>	
		器件概述 .....	9
<b>M</b>			
MCLR .....	29		
内部 .....	29		
Microchip 因特网网站 .....	281		
MPLAB ASM30 汇编器、链接器和库管理器 .....	196		
MPLAB PM3 器件编程器 .....	198		
MPLAB REAL ICE 在线仿真器系统 .....	197		
MPLAB 集成开发环境软件 .....	195		
MPLINK 目标链接器 / MPLIB 目标库管理器 .....	196		
模数转换器。见 ADC			
<b>N</b>			
内部采样开关阻抗 (R <sub>ss</sub> ) .....	94		
内部振荡模块			
INTOSC			
规范 .....	213		
<b>O</b>			
OPTION_REG 寄存器 .....	101		
OPTION 寄存器 .....	23		
OSCCON 寄存器 .....	79		
OSCTUNE 寄存器 .....	80		
<b>P</b>			
P (停止) 位 .....	175		
PCL 和 PCLATH .....	25		
堆栈 .....	25		
计算 GOTO .....	25		
PCLATH 寄存器 .....	19, 20		
PCL 寄存器 .....	19, 20		
PCON 寄存器 .....	20, 24, 32		

# PIC16F/LF722A/723A

器件配置 .....	83	CLKOUT 和 I/O .....	213
代码保护 .....	85	I <sup>2</sup> C 从模式, SEN = 0 (接收, 10 位地址) .....	169
配置字 .....	83	I <sup>2</sup> C 发送 (7 位地址) .....	170
用户 ID .....	85	I <sup>2</sup> C 接收 (7 位地址) .....	168
欠压复位 (BOR) .....	31	I <sup>2</sup> C 总线启动 / 停止位 .....	223
规范 .....	216	I <sup>2</sup> C 总线数据 .....	224
时序和特性 .....	215	INT 引脚中断 .....	38
<b>R</b>		SPI 从模式 (CKE = 0) .....	160,222
R/W 位 .....	175	SPI 从模式 (CKE = 1) .....	160,222
RCREG .....	140	SPI 主模式 (CKE = 1, SMP = 1) .....	221
RCREG 寄存器 .....	19	SPI 主模式 .....	158
RCSTA 寄存器 .....	19, 143	Timer0 和 Timer1 外部时钟 .....	216
熔丝位。参见配置位		Timer1 递增沿 .....	108
软件模拟器 (MPLAB SIM) .....	197	USART 同步发送 (主 / 从) .....	220
<b>S</b>		USART 同步接收 (主 / 从) .....	220
S (启动) 位 .....	175	超时序列	
SMP 位 .....	163, 175	情形 1 .....	33
SPBRG .....	144	情形 2 .....	33
SPBRG 寄存器 .....	20	情形 3 .....	33
SPI 模式 .....	161	从选择同步 .....	161
相关的寄存器 .....	164	复位、WDT、OST 和上电复位定时器 .....	214
主 / 从器件典型连接 .....	155	欠压复位 (BOR) .....	215
SSP .....	155	欠压复位情形 .....	31
I <sup>2</sup> C 模式 .....	165	时钟时序 .....	210
多主模式 .....	172	时钟同步 .....	173
发送 .....	170	同步发送 .....	148
固件主模式 .....	172	同步发送 (通过 TXEN) .....	148
接收 .....	168	同步接收 (主模式, SREN) .....	150
启动 / 停止条件 .....	166	异步发送 .....	136
时钟同步 .....	173	异步发送 (背对背) .....	137
时钟延长 .....	172	异步接收 .....	140
寻址 .....	167	增强型捕捉 / 比较 / PWM (ECCP) .....	217
应答 .....	166	中断唤醒 .....	182
硬件设置 .....	165	时序要求	
休眠模式下的工作 .....	173	I <sup>2</sup> C 总线数据 .....	225
SPI 模式 .....	155	I <sup>2</sup> C 总线启动 / 停止位 .....	224
从模式 .....	159	SPI 模式 .....	223
SPI 主 / 从器件典型连接 .....	155	使用中断唤醒 .....	182
主模式 .....	157	数据 / 地址位 (D/A) .....	175
SSPADD 寄存器 .....	20	数据存储 .....	16
SSPBUF 寄存器 .....	19	<b>T</b>	
SSPCON 寄存器 .....	19, 162, 174	T1CON 寄存器 .....	19, 112
SSPEN 位 .....	162, 174	TMR1ON 位 .....	113
SSPM 位 .....	162, 174	T1GCON 寄存器 .....	113
SSPMSK 寄存器 .....	20	T2CON 寄存器 .....	19, 116, 164
SSPOV 位 .....	162, 174	Timer0 .....	99
SSPSTAT 寄存器 .....	20, 163, 175	工作原理 .....	99, 104
STATUS 寄存器 .....	22	规范 .....	217
散热考虑 .....	208	相关的寄存器 .....	101
上电复位 .....	29	中断 .....	101
上电延时定时器 (PWRT) .....	29	Timer1 .....	103
规范 .....	216	Timer1 门控	
时钟源		选择信号源 .....	106
外部模式 .....	81	TMR1H 寄存器 .....	103
EC .....	81	TMR1L 寄存器 .....	103
HS .....	81	规范 .....	217
LP .....	81	模式操作 .....	104
OST .....	81	启用 / 停止模块 (TMR1ON 位) .....	113
RC .....	82	相关的寄存器 .....	114
XT .....	81	休眠期间的工作原理 .....	108
时序参数含义 .....	209	异步计数器模式 .....	105
时序图		读写 .....	105
A/D 转换 .....	219	预分频器 .....	105
A/D 转换 (休眠模式) .....	219	振荡器 .....	105
		中断 .....	108

# PIC16F/LF722A/723A

Timer2				INTOSCIO .....	77
相关的寄存器 .....	116			LP .....	77
TMR0 寄存器 .....	19			RC .....	77
TMR1H 寄存器 .....	19			RCIO .....	77
TMR1L 寄存器 .....	19			XT .....	77
TMR2 寄存器 .....	19			振荡器调节 .....	80
TMRO 寄存器 .....	21			振荡器起振定时器 (OST)	
TRISA .....	48			规范 .....	216
TRISA 寄存器 .....	20, 48			直流和交流特性 .....	227
TRISB .....	56			直流特性	
TRISB 寄存器 .....	20, 57			工业级和扩展级 .....	200
TRISC .....	67			中断 .....	37
TRISC 寄存器 .....	20, 67			ADC .....	91
TRISE .....	74			TMR1 .....	108
TRISE 寄存器 .....	20, 74			电平变化中断 .....	56
TXREG .....	135			与中断相关的寄存器 .....	44
TXREG 寄存器 .....	19			指令格式 .....	185
TXSTA 寄存器 .....	20, 142			指令集 .....	185
BRGH 位 .....	144			ADDLW .....	187
特殊功能寄存器 .....	16			ADDWF .....	187
特殊功能寄存器 (SFR) .....	19			ANDLW .....	187
特殊事件触发器 .....	90			ANDWF .....	187
通用寄存器文件 .....	16			BCF .....	187
同步串行端口使能位 (SSPEN) .....	162, 174			BSF .....	187
同步串行端口模式选择位 (SSPM) .....	162, 174			BTFSC .....	187
<b>U</b>				BTFSS .....	188
UA .....	175			CALL .....	188
USART				CLRF .....	188
同步主模式				CLRW .....	188
时序图, 同步发送 .....	220			CLRWDW .....	188
时序图, 同步接收 .....	220			COMF .....	188
要求, 同步发送 .....	220			DECF .....	188
要求, 同步接收 .....	220			DECFSZ .....	189
<b>V</b>				GOTO .....	189
VREF。见 ADC 参考电压				INCF .....	189
<b>W</b>				INCFSZ .....	189
WCOL 位 .....	162, 174			IORLW .....	189
WPUB 寄存器 .....	57			IORWF .....	189
WWW, 在线支持 .....	8			MOVF .....	190
WWW 地址 .....	281			MOVLW .....	190
<b>X</b>				MOVWF .....	190
写冲突检测位 (WCOL) .....	162, 174			NOP .....	190
<b>Y</b>				RETFIE .....	191
引脚排列说明				RETLW .....	191
PIC16F722A/723A .....	11			RETURN .....	191
引脚图				RLF .....	192
PIC16F/LF722A/723A, 28 引脚 PDIP/SOIC/SSOP/ QFN/UQFN .....	5			RRF .....	192
因特网地址 .....	281			SLEEP .....	192
预分频器				SUBLW .....	192
公用 WDT/Timer0 .....	100			SUBWF .....	193
<b>Z</b>				SWAPF .....	193
振荡器				XORLW .....	193
相关的寄存器 .....	82, 114			XORWF .....	193
振荡器参数 .....	213			汇总表 .....	186
振荡器规范 .....	212				
振荡器模块					
EC .....	77				
HS .....	77				
INTOSC .....	77				

# PIC16F/LF722A/723A

---

注:



## MICROCHIP 网站

Microchip 网站 ([www.microchip.com](http://www.microchip.com)) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

## 变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 [www.microchip.com](http://www.microchip.com), 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

## 客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持。

# PIC16F/LF722A/723A

---

---

## 读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。

请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 \_\_\_\_\_  
关于： 读者反馈  
发自： 姓名 \_\_\_\_\_  
公司 \_\_\_\_\_  
地址 \_\_\_\_\_  
国家 / 省份 / 城市 / 邮编 \_\_\_\_\_  
电话 (\_\_\_\_\_) \_\_\_\_\_ 传真 (\_\_\_\_\_) \_\_\_\_\_

应用 (选填):

您希望收到回复吗? 是\_\_\_ 否\_\_\_

器件: PIC16F/LF722A/723A      文献编号: DS41417A\_CN

问题

1. 本文档中哪些部分最有特色?

---

---

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

---

---

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

---

---

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

---

---

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

---

---

6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

---

---

7. 您认为本文档还有哪些方面有待改进?

---

---

## 产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	X	/XX	XXX
器件	温度范围	封装	模式
<b>器件:</b>	PIC16F722A, PIC16LF722A, PIC16F722AT, PIC16LF722AT <sup>(1)</sup> PIC16F723A, PIC16LF723A, PIC16F723AT, PIC16LF723AT <sup>(1)</sup>		
<b>温度范围:</b>	I = -40°C 至 +85°C E = -40°C 至 +125°C		
<b>封装:</b>	MV = 微型引脚框 (UQFN) ML = 微型引脚框 (QFN) SO = SOIC SP = 小型塑封窄条 DIP SS = SSOP		
<b>模式:</b>	3 位数字表示 QTP 代码模式 (空白为其他情况)		

**示例:**

- a) PIC16F722A-E/SP 301 = 扩展级温度, 窄条 PDIP 封装, QTP 模式 #301
- b) PIC16F722A-I/SO = 工业级温度, SOIC 封装

**注 1:** T = 卷带式。

## 全球销售及服务中心

### 美洲

**公司总部 Corporate Office**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 1-480-792-7200  
Fax: 1-480-792-7277

技术支持:  
<http://support.microchip.com>  
网址: [www.microchip.com](http://www.microchip.com)

**亚特兰大 Atlanta**  
Duluth, GA  
Tel: 1-678-957-9614  
Fax: 1-678-957-1455

**波士顿 Boston**  
Westborough, MA  
Tel: 1-774-760-0087  
Fax: 1-774-760-0088

**芝加哥 Chicago**  
Itasca, IL  
Tel: 1-630-285-0071  
Fax: 1-630-285-0075

**克里夫兰 Cleveland**  
Independence, OH  
Tel: 1-216-447-0464  
Fax: 1-216-447-0643

**达拉斯 Dallas**  
Addison, TX  
Tel: 1-972-818-7423  
Fax: 1-972-818-2924

**底特律 Detroit**  
Farmington Hills, MI  
Tel: 1-248-538-2250  
Fax: 1-248-538-2260

**科科莫 Kokomo**  
Kokomo, IN  
Tel: 1-765-864-8360  
Fax: 1-765-864-8387

**洛杉矶 Los Angeles**  
Mission Viejo, CA  
Tel: 1-949-462-9523  
Fax: 1-949-462-9608

**圣克拉拉 Santa Clara**  
Santa Clara, CA  
Tel: 1-408-961-6444  
Fax: 1-408-961-6445

**加拿大多伦多 Toronto**  
Mississauga, Ontario,  
Canada  
Tel: 1-905-673-0699  
Fax: 1-905-673-6509

### 亚太地区

**亚太总部 Asia Pacific Office**  
Suites 3707-14, 37th Floor  
Tower 6, The Gateway  
Harbour City, Kowloon  
Hong Kong  
Tel: 852-2401-1200  
Fax: 852-2401-3431

**中国 - 北京**  
Tel: 86-10-8528-2100  
Fax: 86-10-8528-2104

**中国 - 成都**  
Tel: 86-28-8665-5511  
Fax: 86-28-8665-7889

**中国 - 重庆**  
Tel: 86-23-8980-9588  
Fax: 86-23-8980-9500

**中国 - 香港特别行政区**  
Tel: 852-2401-1200  
Fax: 852-2401-3431

**中国 - 南京**  
Tel: 86-25-8473-2460  
Fax: 86-25-8473-2470

**中国 - 青岛**  
Tel: 86-532-8502-7355  
Fax: 86-532-8502-7205

**中国 - 上海**  
Tel: 86-21-5407-5533  
Fax: 86-21-5407-5066

**中国 - 沈阳**  
Tel: 86-24-2334-2829  
Fax: 86-24-2334-2393

**中国 - 深圳**  
Tel: 86-755-8203-2660  
Fax: 86-755-8203-1760

**中国 - 武汉**  
Tel: 86-27-5980-5300  
Fax: 86-27-5980-5118

**中国 - 西安**  
Tel: 86-29-8833-7252  
Fax: 86-29-8833-7256

**中国 - 厦门**  
Tel: 86-592-238-8138  
Fax: 86-592-238-8130

**中国 - 珠海**  
Tel: 86-756-321-0040  
Fax: 86-756-321-0049

**台湾地区 - 高雄**  
Tel: 886-7-213-7830  
Fax: 886-7-330-9305

**台湾地区 - 台北**  
Tel: 886-2-2500-6610  
Fax: 886-2-2508-0102

### 亚太地区

**台湾地区 - 新竹**  
Tel: 886-3-6578-300  
Fax: 886-3-6578-370

**澳大利亚 Australia - Sydney**  
Tel: 61-2-9868-6733  
Fax: 61-2-9868-6755

**印度 India - Bangalore**  
Tel: 91-80-3090-4444  
Fax: 91-80-3090-4123

**印度 India - New Delhi**  
Tel: 91-11-4160-8631  
Fax: 91-11-4160-8632

**印度 India - Pune**  
Tel: 91-20-2566-1512  
Fax: 91-20-2566-1513

**日本 Japan - Yokohama**  
Tel: 81-45-471-6166  
Fax: 81-45-471-6122

**韩国 Korea - Daegu**  
Tel: 82-53-744-4301  
Fax: 82-53-744-4302

**韩国 Korea - Seoul**  
Tel: 82-2-554-7200  
Fax: 82-2-558-5932 或  
82-2-558-5934

**马来西亚 Malaysia - Kuala Lumpur**  
Tel: 60-3-6201-9857  
Fax: 60-3-6201-9859

**马来西亚 Malaysia - Penang**  
Tel: 60-4-227-8870  
Fax: 60-4-227-4068

**菲律宾 Philippines - Manila**  
Tel: 63-2-634-9065  
Fax: 63-2-634-9069

**新加坡 Singapore**  
Tel: 65-6334-8870  
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**  
Tel: 66-2-694-1351  
Fax: 66-2-694-1350

### 欧洲

**奥地利 Austria - Wels**  
Tel: 43-7242-2244-39  
Fax: 43-7242-2244-393

**丹麦 Denmark-Copenhagen**  
Tel: 45-4450-2828  
Fax: 45-4485-2829

**法国 France - Paris**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**德国 Germany - Munich**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**意大利 Italy - Milan**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**荷兰 Netherlands - Drunen**  
Tel: 31-416-690399  
Fax: 31-416-690340

**西班牙 Spain - Madrid**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**英国 UK - Wokingham**  
Tel: 44-118-921-5869  
Fax: 44-118-921-5820