

7A、多相 同步降压型稳压器

特点

- 高效率：高达 96%
- 7A 输出电流 ($V_{IN} = 3V$ 时)
- 可调频率：1.5MHz (标称值)
- 多相操作 (多达 12 相)
- 扩展频谱调频
- 输出跟踪和裕度调节
- $\pm 1\%$ 基准确度
- 2.5V 至 5.5V V_{IN} 范围
- 可锁相范围为 0.75MHz 至 2.25MHz
- 可选突发模式 (Burst Mode[®]) 操作
- 低压差操作：100% 占空比
- 低静态电流：450 μ A
- 旨在实现卓越的电压线性度和负载瞬态响应的电流模式操作
- 停机模式仅消耗 0.2 μ A 的供电电流
- 采用 38 引脚 (5mm \times 7mm) QFN 封装


应用

- 负载点电源
- 便携式仪器
- 分布式电源系统
- 电池供电型设备

描述

LTC[®]3415 是一款采用可锁相恒定频率、电流模式架构的高效率、单片式同步降压型稳压器。多相 (PolyPhase[®]) 操作允许多个 LTC3415 异相运作，并采用极小的输入和输出电容。5.5V 至 2.5V 的工作电源范围使其成为单节锂离子电池和负载点电源应用的合适之选。突发模式操作可在低负载电流条件下提供高效率。100% 占空比实现了低压差操作，从而延长了电池供电型系统的工作时间。

在内部把工作频率设定为 1.5MHz，因而允许采用小型表面贴装电感器。对于那些对开关噪声敏感的应用，可从外部使其拥有 0.75MHz 至 2.25MHz 的同步范围。PHMODE 引脚可使用户对输出时钟信号的相位加以控制。电流检测比较器在出厂时进行了修整，旨在实现准确的输出电流均分。在同步期间或当 MODE 引脚被拉至低电平时，突发模式操作被禁止，以降低噪声和 RF 干扰。

 LTC 和 LT 是凌特公司的注册商标。Burst Mode 和 PolyPhase 是凌特公司的注册商标。所有其他商标均为其各自拥有者的产权。受包括第 5481178、6580258、6304066、6127815、6498466 和 6611131 号美国专利的保护。

典型应用

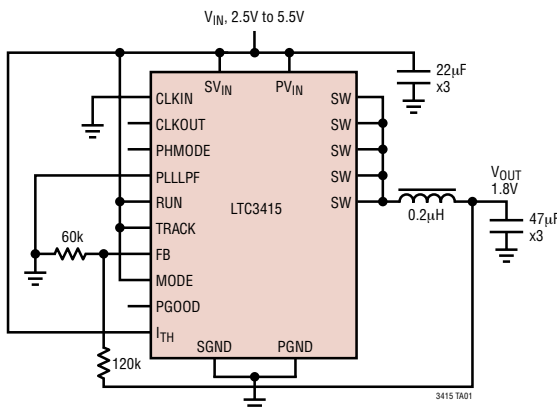
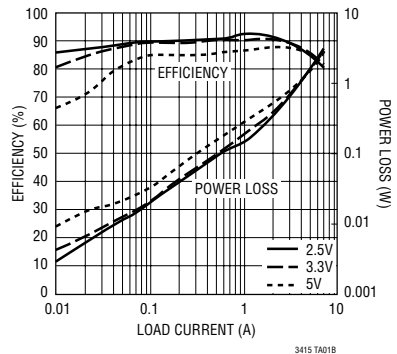


图 1：高效降压型转换器

效率和功耗

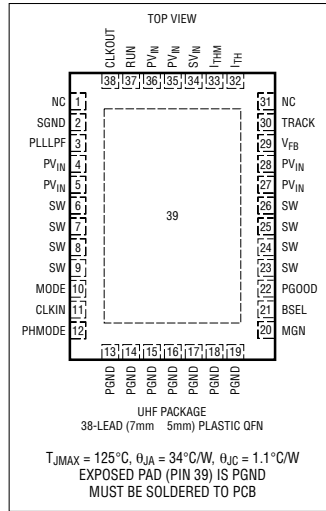


LTC3415

绝对最大额定值 (注1)

SV _{IN} , PV _{IN} 电压	-0.3V 至 6V
PLLLPF, PGOOD 电压	-0.3V 至 V _{IN}
CLKIN, PHMODE, MODE 电压	-0.3V 至 V _{IN}
CLKOUT 电压	-0.3V 至 2V
I _{TH} , I _{THM} , V _{FB} , TRACK 电压	-0.3V 至 V _{IN}
MGN, BSEL, RUN 电压	-0.3V 至 V _{IN}
SW 电压 (DC)	-0.3V 至 (V _{IN} + 0.3V)
峰值 SW 吸收和供电电流	15A
工作环境温度范围 (注 2)	-40°C 至 85°C
结温 (注 5)	125°C
贮存温度	-65°C 至 125°C

封装/订购信息



产品型号	LTC3415EUHF
UHF 器件标记	3415

订购选项 卷带: 加 #TR
 无铅型: 加 #PBF 无铅型卷带: 加 #TRPBF
 无铅型器件标记: <http://www.linear.com/leadfree/>

对于规定工作温度范围更宽的器件, 请咨询凌特公司。

电特性 凡标注 ● 表示该指标适合整个工作温度范围, 否则仅指 T_A = 25°C。V_{IN} = 3.3V, 除非特别说明。

符号	参数	条件	最小值	典型值	最大值	单位
SV _{IN}	信号输入电压范围		2.375		5.5	V
V _{FB}	已调反馈电压	(注 3)	● 0.590	0.596	0.602	V
ΔV _{FB}	基准电压调节线性度	V _{IN} = 2.5V 至 5.5V (注 3)		0.15	0.3	%/V
V _{LOADREG}	输出电压负载调节	在伺服环路中进行测量, V _{ITH} = 0.3V 在伺服环路中进行测量, V _{ITH} = 0.9V	●	0.1	0.2	%
ΔV _{PGOOD}	电源良好范围		±7	±10	±13	%
R _{PGOOD}	电源良好下拉电阻	1mA 负载, V _{IN} = 3.3V		25	40	Ω
I _Q	输入 DC 偏置电流 工作电流 睡眠模式电流 停机模式电流	(注 4) V _{FB} = 0.57V, MODE = 0V V _{FB} = 0.63V, MODE = V _{IN} V _{RUN} = 0V		1350 450 0.2		μA μA μA
f _{OSC}	开关频率		1.3	1.5	1.7	MHz
f _{SYNC}	SYNC 捕获范围		0.75		2.25	MHz
R _{PFET}	P 沟道 FET 的 R _{DS(ON)}	I _{SW} = 100mA		32	40	mΩ
R _{NFET}	N 沟道 FET 的 R _{DS(ON)}	I _{SW} = 100mA		25	32	mΩ
I _{LIMIT}	峰值电流限值	V _{ITH} = 1V (注 6)	11	13	15	A
V _{UVLO}	欠压闭锁门限	SV _{IN} 上升 SV _{IN} 下降	2.05 1.85	2.2	2.35 2.15	V V
I _{LSW}	SW 漏电流	V _{RUN} = 0V, V _{IN} = 5.5V		0.1	5	μA
SS 延迟	内部软启动延迟			140		μs
g _m	误差放大器的跨导		1.7	2	2.2	mmho
RUN	RUN 输入门限	RUN 上升 RUN 下降	1.4 1.2	1.5	1.6 1.4	V V

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{IN} = 3.3\text{V}$ ，除非特别说明。

符号	参数	条件	最小值	典型值	最大值	单位
PGOOD 延迟	PGOOD 下降沿延迟			35		μs
%MARGINING	输出电压裕度调节百分数	MGN 引脚为高电平，BSEL 引脚为低电平 MGN 引脚为高电平，BSEL 引脚为高电平 MGN 引脚为高电平，BSEL 引脚浮置 MGN 引脚为低电平，BSEL 引脚为低电平 MGN 引脚为低电平，BSEL 引脚为高电平 MGN 引脚为低电平，BSEL 引脚浮置	3 8 13 -3 -8 -13	5 10 15 -5 -10 -15	7 12 17 -7 -12 -17	%
TRACK	跟踪门限 (上升) 跟踪门限 (下降) 跟踪停用门限	$\text{RUN} = V_{IN}$ $\text{RUN} = 0\text{V}$		0.57 0.18 $V_{IN} - 0.5$		V
V_{FB} 从属模式	V_{FB} 从属模式 (EA 停用) 门限			$V_{IN} - 0.5$		V
I_{TH} 内部	用于内部补偿的切换门限			$V_{IN} - 0.5$		V
OV	输出过压门限	V_{FB} 上升	7	10	13	%
UV	输出欠压门限	V_{FB} 下降	-7	-10	-13	%
V_{HYST}	OV/UV 迟滞	V_{FB} 返回调节状态		1	3	%

注 1： 高于“绝对最大额定值”部分所列数值的条件有可能对器件造成永久性的损害。在任何绝对最大额定值条件下的时间过长都有可能影响器件的可靠性和使用寿命。

注 2： LTC3415E 在 0°C 至 85°C 的范围内保证能够满足性能规格的要求。在 -40°C 至 85°C 工作温度范围内的指标通过设计、特性分析和统计过程控制的相关性来保证。

注 3： LTC3415 在一个通过调节 V_{FB} 来实现一个规定的误差放大器输出电压 (I_{TH}) 的反馈回路中进行测试。

注 4： 由于以开关频率输送的内部栅极电荷的原因，动态供电电流更高。

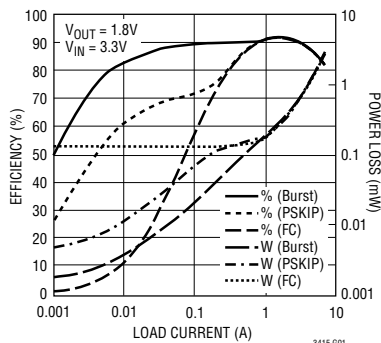
注 5： T_J 根据以下公式由环境温度 T_A 和功耗 P_D 计算而得：
LTC3415: $T_J = T_A + (P_D)/(34^\circ\text{C}/\text{W})$ 。

注 6： 电流限值在强制 $V_{ITH} = 1\text{V}$ 的情况下由内部伺服环路来测量。

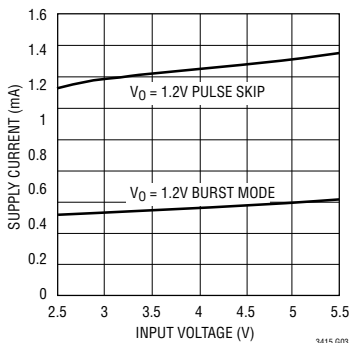
注 7： 该 IC 具有用于在短暂过载条件下对器件提供保护的过热保护功能。当过热保护功能生效时，结温将超过 125°C 。连续工作于规定的最大工作结温以上有可能损害器件的可靠性。

典型性能特征

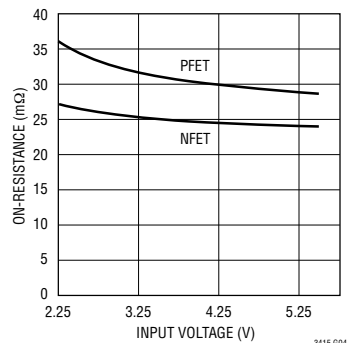
效率和功率损耗与负载电流的关系曲线 (3 种工作模式)
(参考图 13)



供电电流与 V_{IN} 的关系曲线

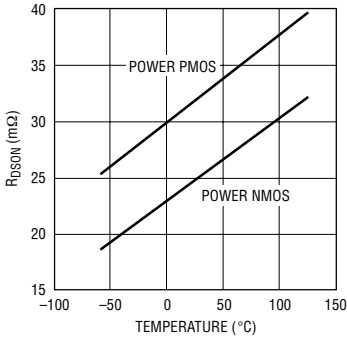


$R_{DS(on)}$ 与 V_{IN} 的关系曲线



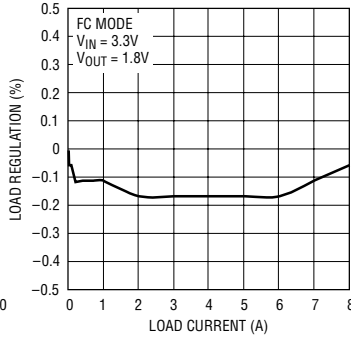
典型性能特征

R_{DS(on)} 与温度的关系曲线



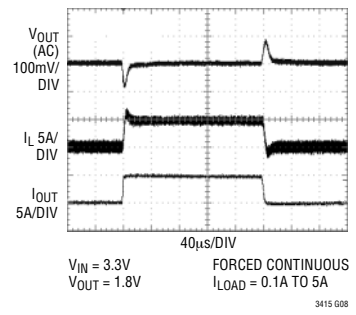
3415 005

负载调整率 (参考图 13)



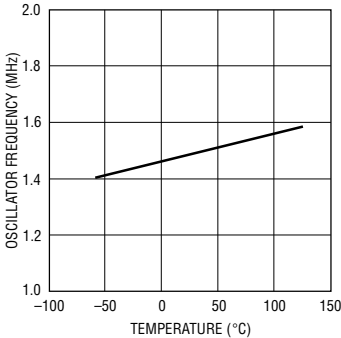
3415 006

负载阶跃 (参考图 13)



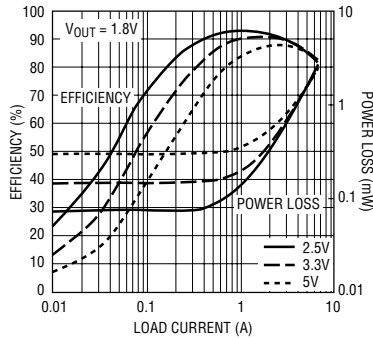
3415 008

振荡器频率与温度的关系曲线



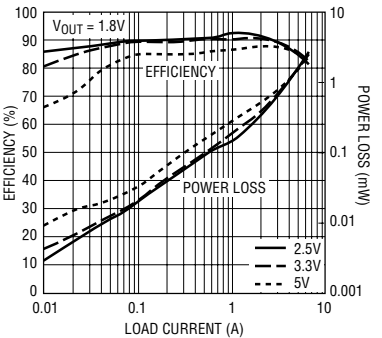
3415 011

效率和功率损耗与负载电流的关系曲线 (强制连续模式)



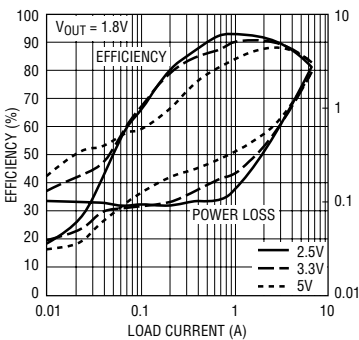
3415 002

效率和功率损耗 (突发模式操作)



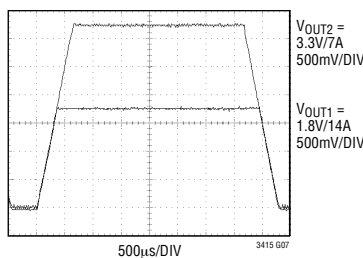
3415 009

效率和功率损耗 (脉冲跳跃模式操作)



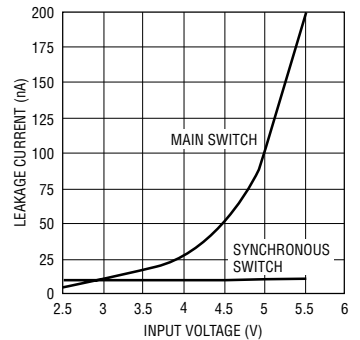
3415 010

输出跟踪



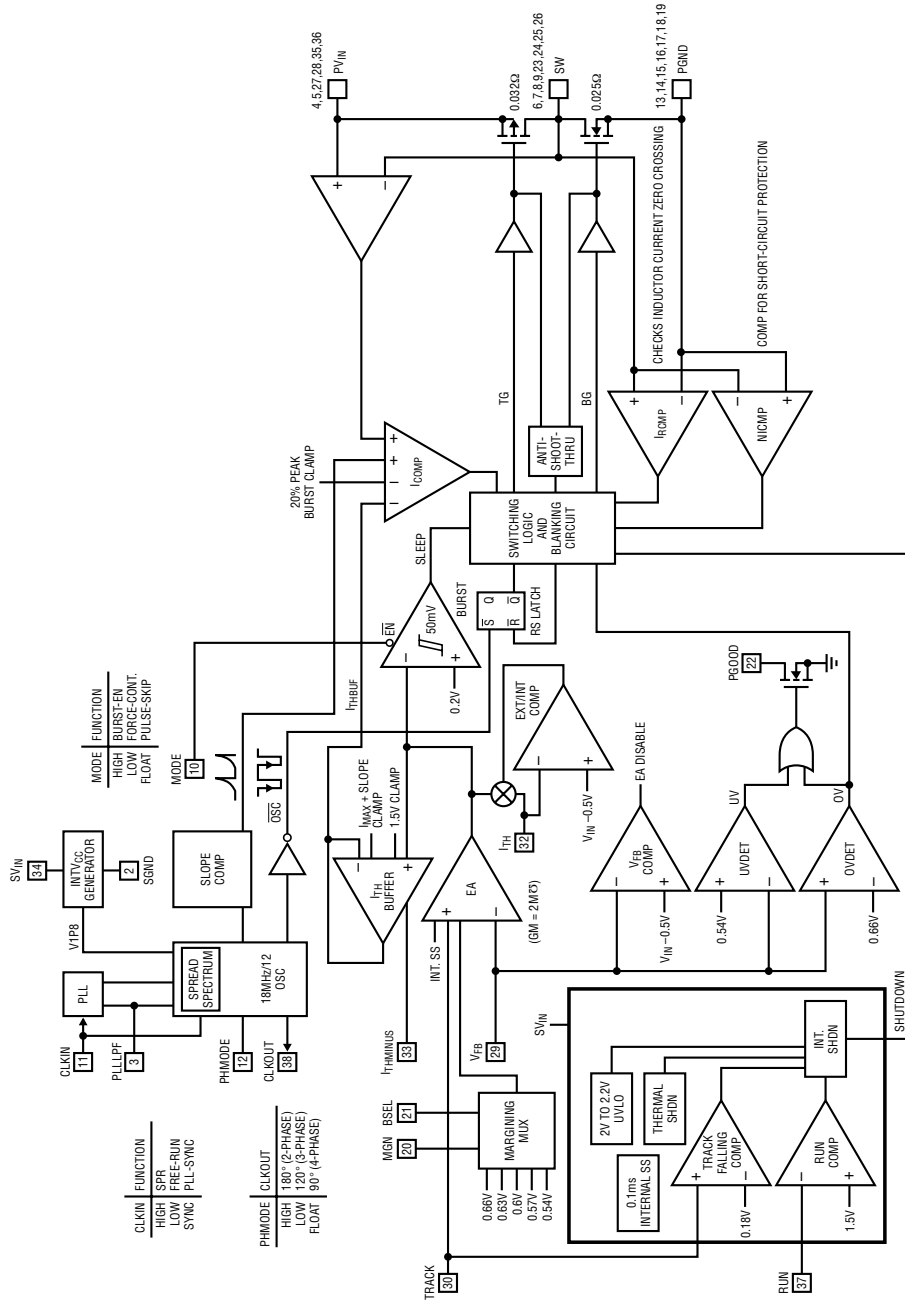
3415 007

开关漏电流与输入电压的关系曲线



3415 012

功能示意图



3415FO

引脚功能

SGND (引脚 2) : 信号地。用于所有模拟和低功率电路的回程接地通路。至系统主板上的 PGND 的单独连接。

PLLLPF (引脚 3) : 锁相环低通滤波器。PLL 的低通滤波器与该引脚相连。在扩频模式中，在该引脚和 SGND 之间布设一个电容器，用于控制从一个频率至下一个频率的转换速率。或者，将该引脚浮置将提供 1.5MHz 的标准运转频率；将该引脚连接至 SV_{IN} 将强制器件运转频率达到标准频率的 1.33 倍 (2MHz)；而将该引脚接地将使运转频率成为其标准频率的 0.67 倍 (1MHz)。

PV_{IN} (引脚 4、5、27、28、35、36) : 电源 V_{IN} 。至片内功率 MOSFET 的输入电压。必须将该引脚紧密去耦至 PGND。

SW (引脚 6、7、8、9、23、24、25、26) : 至电感器的开关节点连接。该引脚的电压摆幅为 PV_{IN} 至 PGND。

MODE (引脚 10) : 模式选择输入。将该引脚连接至高电平将使能突发模式操作。将该引脚连接至低电平将使能强制连续操作。将该引脚浮置或连接至 $V_{IN}/2$ 将使能脉冲跳跃操作。

CLKIN (引脚 11) : 至相位检波器的外部同步输入。该引脚在内部通过一个 50k 电阻器终接于 SGND。锁相环将强制内部顶端功率 PMOS 的接通与 CLKIN 信号的上升沿相同步。将该引脚连接至 SV_{IN} 可使能扩频调制。在外部同步期间，应确定 PLLLPF 引脚未与 V_{IN} 或 GND 相连。

PHMODE (引脚 12) : 相位选择器输入。该引脚决定确定内部振荡器和 CLKOUT 之间的相位关系。将该引脚连接至高电平将启用两相操作，连接至低电平将启用三相操作，而浮置或连接至 $V_{IN}/2$ 将启用四相操作。

PGND (引脚 13 ~ 19) : 电源地。内部 N 沟道功率 MOSFET 的回程通路。将该引脚与 C_{IN} 和 C_{OUT} 的负 (-) 端相连。

MGN (引脚 20) : 裕度调节引脚。将该引脚浮置或连接至 $V_{IN}/2$ 将停用裕度调节功能并实现正常操作。将该引脚连接至高电平将使能正裕度调节 (5、10、或 15%)。将该引脚连接至低电平将使能负裕度调节 (-5、-10 或 -15%)。

BSEL (引脚 21) : 裕度调节位选择引脚。把 BSEL 连

接至低电平将选择 $\pm 5\%$ ，而连接至高电平将选择 $\pm 10\%$ 。将其浮置或连接至 $V_{IN}/2$ 则选择 $\pm 15\%$ 。

PGOOD (引脚 22) : 采用漏极开路逻辑电路的输出电源良好引脚。当 V_{FB} 引脚电压不处于其设定点的 $\pm 10\%$ 以内时，PGOOD 将被拉至地电位。该引脚在裕度调节和从属模式操作期间被停用 (V_{FB} 被连接至 V_{IN})。

V_{FB} (引脚 29) : 误差放大器的输入，负责比较反馈电压和内部 0.6V 基准电压。该引脚一般被连接至一个从输出电压引出的阻性分压器。在多相操作模式中，把 V_{FB} 连接至 SV_{IN} 将停用其自身的内部误差放大器，并将主控器的 I_{TH} 电压连接至其电流比较器。

TRACK (引脚 30) : 跟踪输入引脚。该引脚使得用户能够控制输出的上升时间。使该引脚上的电压低于 0.57V 将把基准输入旁路至误差放大器，并将 V_{FB} 引脚电压维持于 TRACK 电压。当该引脚的电压高于 0.57V 时，跟踪功能停止，而且内部基准再次控制误差放大器。在停机期间，如果 TRACK 引脚未被连接至 SV_{IN} 引脚，则 TRACK 引脚的电压在芯片关断之前必需低于 0.18V (即使 RUN 引脚已经处于低电平状态也不例外)。不要将该引脚浮置。

I_{TH} (引脚 32) : 误差放大器输出和开关稳压器补偿点。电流比较器的门限随该控制电压的上升而上升。该引脚的正常电压范围为 0V 至 1.5V。它同时也是内部 I_{TH} 差分放大器的正输入。把 I_{TH} 引脚连接至 SV_{IN} 引脚将使能内部补偿电路。

I_{THM} (引脚 33) : 内部 I_{TH} 差分放大器的负输入。如需进行单相操作，则将该引脚连接至 SGND。如需进行多相操作，则把主控器的 I_{THM} 连接至 SGND，同时将所有的 I_{THM} 引脚连接在一起。

SV_{IN} (引脚 34) : 信号输入电压。通过一个由 1 Ω 电阻器和 0.1 μF 电容器组成的低通滤波器将该引脚连接至 PV_{IN} 引脚。

RUN (引脚 37) : 运转控制输入。将该引脚连接至高于 1.5V 的电压将开启器件。

CLKOUT (引脚 38) : 用于多相操作的输出时钟信号。CLKOUT 的相位由 PHMODE 引脚的状态来决定。

裸露衬垫 (引脚 39) : 电源地。必须将该引脚连接至 PCB 上的电接地点。

工作原理

主控制环路

LTC3415 是一款恒定频率、电流模式、单片式降压型稳压器。在正常操作过程中，当振荡器设定 RS 锁存器时，内部顶端 P 沟道功率 MOSFET 在每个周期接通，而当电流比较器 I_{COMP} 使 RS 锁存器复位时则关断。 I_{COMP} 使 RS 锁存器复位的峰值电感器电流由 I_{TH} 引脚上的电压（误差放大器 EA 的输出）来控制。FB 引脚允许 EA 从一个外部阻性分压器接收一个输出反馈电压。当负载电流增加时，它将导致反馈电压 FB 相对 0.596V 基准发生轻微的下降，而这也又会使 I_{TH} 电压升高，直到平均电感器电流与新的负载电流相匹配为止。当顶端 P 沟道功率 MOSFET 关断时，底端 N 沟道功率 MOSFET 接通，直到电感器电流开始反向（由电流反向比较器 I_{RCMP} 来指示）或下一个时钟周期开始为止。

主控制环路通过把 RUN 引脚拉至 1.5V 以下来关断 ($V_{TRACK} = S_{VIN}$ 或 $V_{TRACK} < 0.18V$)。把 RUN 引脚连接至高于 1.5V 的电压将允许器件开始操作。如欲控制输出的上升时间，则可把一个电压斜坡施加至 TRACK 引脚。FB 电压将维持在 TRACK 电压，直到 TRACK 引脚电压变至 0.57V 以上为止，此时，PGOOD 引脚为高电平，而且输出处于正常稳压状态。如果未采用 TRACK 引脚（被连接至高电平），则一个内部 100 μ s 软启动将使输出斜坡上升。

突发模式操作

LTC3415 能够进行突发模式操作，在该模式中，功率 MOSFET 可根据负载要求进行间歇操作，从而节省了静态电流。在那些把实现轻载效率最大化作为高优先级的应用中，应使用突发模式操作。如需启用突发模式操作，则只需把 MODE 引脚连接至 V_{IN} 即可。在该操作模式中，电感器的峰值电流被设定为标准操作模式中的最大峰值电流的 20% 左右（即使 I_{TH} 引脚上的电压为一个较低的数值也是如此）。当电感器的平均电流高于负载要求时， I_{TH} 引脚上的电压下降。当 I_{TH} 引脚电压降至 0.2V 以下时，BURST 比较器发生跳变，因而导致内部睡眠电压走高并把顶端和底端功率 MOSFET 全部关断。

在睡眠模式中，内部电路被部分关断，从而将静态电流减小至约 450 μ A。现在，负载电流由输出电容器来提供。当输出电压下降时，将会导致 I_{TH} 引脚电压升至 0.25V 以上、内部睡眠电压走低、和 LTC3415 恢复正常操作状态。下一个振荡器周期将接通顶端功率 MOSFET，开关周期将重复。

脉冲跳跃模式操作

在那些期望固定频率操作、低输出纹波和高效率（在中等电流条件下）的应用中，应采用脉冲跳跃模式。脉冲跳跃操作允许 LTC3415 在低输出负载条件下跳过某些周期，从而通过减小开关电流来提升效率。把 MODE 引脚浮置或连接至 $V_{IN}/2$ 将使能脉冲跳跃操作。这可在低至接近于芯片的最小接通时间（约 100ns）所定义的限值条件下实现不连续导通模式（DCM）操作。在该输出电流水平以下，转换器将开始跳过某些周期，以保持输出调节状态。轻微地增加输出负载电流（至不连续导通模式所需的最小值以上）将实现恒定频率 PWM。

强制连续操作

在那些固定频率操作的重要性高于低电流效率、以及那些期望实现最低输出纹波的应用中，应采用强制连续操作模式。把 MODE 引脚连接至 GND 将即使能强制连续操作。在该模式中，允许电感器电流在低输出负载条件下发生反向， I_{TH} 电压负责控制电流比较器门限吞吐量，而且始终利用每个振荡器脉冲来接通顶端 MOSFET。在启动期间，系统将停用强制连续模式，并防止电感器电流在 LTC3415 的输出电压处于调节状态之前发生反向。

短路保护

当输出短接至地时，LTC3415 将丢弃一些周期，以为电感器电流的衰减提供更多的时间，并防止电流失控。在该故障条件下，顶端 P 沟道功率 MOSFET 接通（持续最小接通时间），并在电感器电流衰减至一个安全水平之前保持关断状态。

工作原理

输出过压

如果 LTC3415 的输出电压超过调节点达 10% (这反映为 0.66V 或更高的 V_{FB} 电压), 则 LTC3415 将试图通过关断顶端 P 沟道功率 MOSFET 和接通底端 N 沟道功率 MOSFET (并持续所需的时间) 来返回调节状态, 以降低 V_{OUT} 。然而, 如果从 V_{OUT} 经由底端 N 沟道功率 MOSFET 流回至 PGND 的反向电流大于 7A, 则 INEGLIM 比较器将发生跳变, 并关断底端 N 沟道功率 MOSFET, 以防止其遭到毁坏。当 LTC3415 试图起动一个预先充电的负载时就会发生这种情况, 在 LTC3415 内部基准的上电过程中, 这有可能触发过压比较器。因此, 在反向电流值使 INEGLIM 比较器门限发生跳变之前, 底端开关处于接通状态。

多相操作

对于那些需要大于 7A 电流的输出负载, 可把多

个 LTC3415 级联起来, 并使它们异相操作, 以在不增加输入和输出电压纹波的情况下提供更大的输出电流。CLKIN 引脚可使 LTC3415 与一个外部时钟相同步 (同步范围为 0.75MHz 至 2.25MHz), 而内部锁相环也允许把 LTC3415 锁定于 CLKIN 的相位。可把 CLKOUT 信号连接至后面 LTC3415 电路的 CLKIN, 以调节整个系统的频率和相位。把 PHMODE 引脚连接至 S_{VIN} 、SGND 或 $S_{VIN}/2$ (浮置) 将分别产生一个 180°、120° 或 90° 的相位差 (在 CLKIN 和 CLKOUT 之间), 依次对应于两相、3 相或 4 相操作。总共可以级联 12 相, 并使其同时、彼此异相地运行 (通过把每个 LTC3415 的 PHMODE 引脚设置为不同的电平来实现)。例如: 一个与主控器相差 180° 的从属级会在下一级产生一个与主控器相差 300° (PHMODE = 0) 的 CLKOUT 信号, 这将会在其后的级上生成一个与主控器相差 420° 或 60° (PHMODE = $S_{VIN}/2$) 的 CLKOUT 信号。请参阅图 2, 以了解两相、3 相、4 相和 12 相操作的配置。

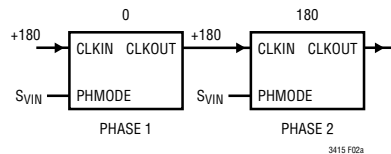


图 2a：两相操作

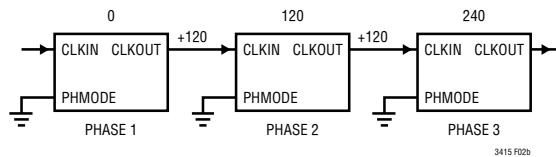


图 2b：三相操作

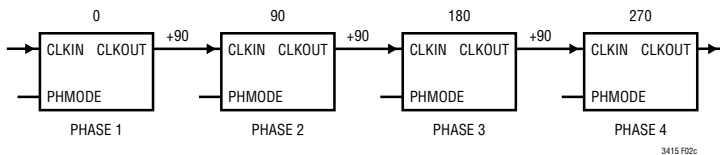


图 2c：四相操作

工作原理

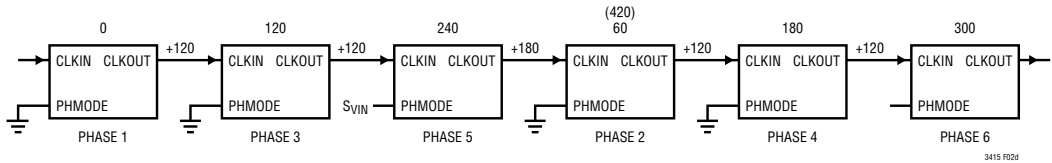


图 2d : 6 相操作

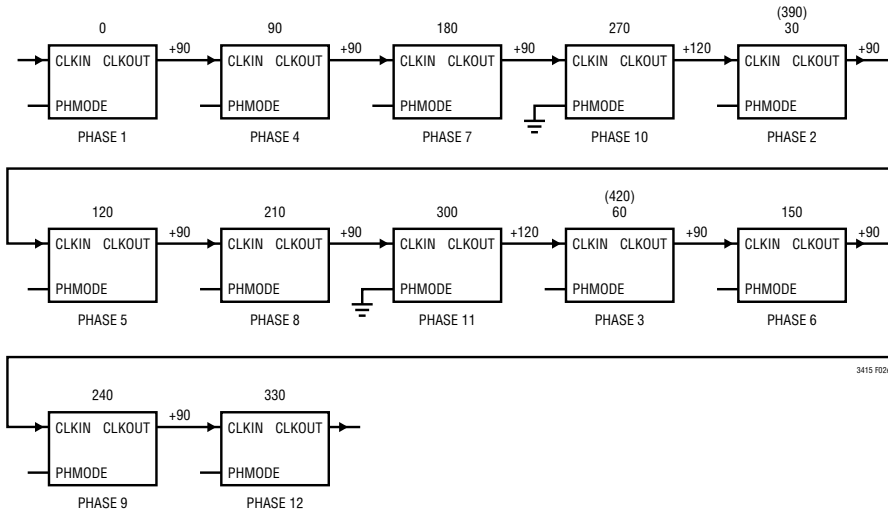


图 2e : 12 相操作

多相电源能够显著地减小输入和输出电容器中的纹波电流值。RMS 输入纹波电流等于与所采用的相位数量相除，而有效纹波频率则等于与所采用的相位数量相乘(假设输入电压高于所使用的相位数量与输出电压的乘积)。输出纹波幅度的减小与所采用的相位数之间的关系和输入纹波电流的情况是相同的。图 3 对其工作原理进行了图示。

单级设计的最坏情况 RMS 纹波电流在输入电压为输出电压的两倍时达到峰值。对于一个两级设计而言，最坏情况 RMS 纹波电流将产生幅度为输入电压的 1/4 和 3/4 的峰值输出。当计算 RMS 电流时，将产生较高的有效占空比，而且，只要每一级中的电流是平衡的，则峰值电流值将被等分。有关如何计算单级开关稳压器的 RMS 电流的详细描述请参阅“应用指南 19”(Application Note 19)。图 4 和图 5 示出

了如何通过采用一个附加相位来减小输入和输出电流。对于一个两相转换器，输入电流峰值减半，而频率将倍增。从理论上讲，输入电容器要求因此降低到原来的 1/4！请想像一下，如果采用更多的相位将有可能在电容器方面实现多大的节省！

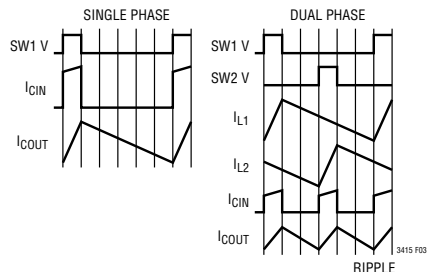


图 3 : 单相和两相电流波形

工作原理

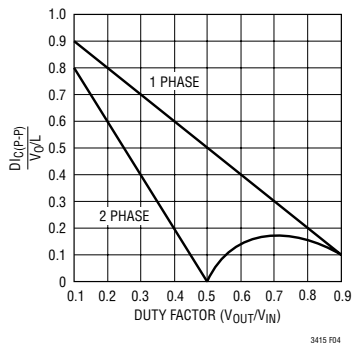


图 4：归一化输出纹波电流与占空比的关系曲线 [$I_{RMS} \approx 0.3 (DI_C(PP))$]

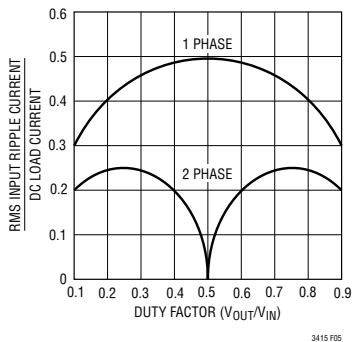


图 5：归一化 RMS 输入纹波电流与占空比的关系曲线 (对于单输出级和两输出级)

输出电流均分

当级联多个 LTC3415 来驱动一个公共负载时，准确的输出电流均分对于实现最佳性能和效率而言是至关重要的。否则，如果某一级所提供的电流比另一级的大，则这两个级的温度将会不同，这有可能导致较高的开关 $R_{DS(ON)}$ 、较低效率和较高的 RMS 纹波。当多个 LTC3415 的 I_{TH} 引脚被连接在一起时，每个 LTC3415 被平衡调整，从而每个 LTC3415 提供的输出电流值几乎相等。

LTC3415 各级之间地电位的不同 (因物理距离和接地噪声所致) 有可能使每一级上的绝对 I_{TH} 值产生偏移。为了确保接地电平不会影响到 I_{TH} 值，

LTC3415 采用了一个差分驱动器，该驱动器不仅把 I_{TH} 引脚作为输入，而且还将 I_{THM} 引脚作为输入。所有 LTC3415 级的 I_{THM} 引脚都应连接在一起，然后只在一点上与 $SGND$ 相连。

锁相环操作

为了与一个外部信号不同步，LTC3415 采用了一个内部锁相环，该锁相环由一个内部压控振荡器和相位检波器组成。这使得顶端 P 沟道功率 MOSFET 的接通能够被锁定于一个外部信号源的上升沿。压控振荡器的频率范围为中心频率的 $\pm 50\%$ 。将 PLLLPF 引脚浮置对应于一个约 1.5MHz 的自由运转频率。把 PLLLPF 引脚直接连接至 SV_{IN} 对应于 1.33x 中心频率 (2MHz)，而将 PLLLPF 引脚接地则对应于 0.67x 中心频率 (1MHz)。

所采用的相位检波器为边缘敏感数字型，它在外部振荡器和内部振荡器之间提供了 0° 的相移。该相位检波器的输出是一对互补电流源，用于对 PLLLPF 引脚上的外部滤波器网络进行充电或放电。见图 6。

如果外部频率 $CLKIN$ 高于振荡器频率 f_{OSC} ，则连续提供电流，从而上拉 PLLLPF 引脚电压。当外部频率低于 f_{OSC} 时，将连续吸收电流，从而下拉 PLLLPF 引脚电压。如果外部频率与内部频率相同但存在相位差，电流源将在一个与相位差对应的时间

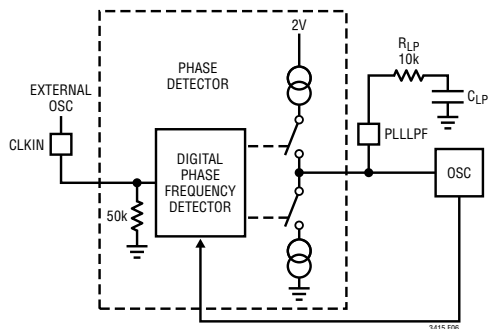


图 6：锁相环方框图

工作原理

里接通。因此，需对 PLLLPF 引脚上的电压进行调整，直到外部振荡器和内部振荡器的相位和频率相等为止。必须由一个低阻抗源（例如：一个靠近器件引脚的逻辑门）来驱动 CLKIN 引脚。环路滤波器元件 (C_{LP} 、 R_{LP}) 对来自相位检波器的电流脉冲进行平滑处理，并提供一个至压控振荡器的稳定输入。滤波器元件决定了环路实现锁定所需的时间。通常， $R_{LP} = 10k$ ，而 $C_{LP} = 100pf \sim 1000pf$ 。

CLKOUT 引脚提供了一个用于对其它级联 LTC3415 进行同步的信号。其电压幅度为 0V 至 2V，其相对于内部振荡器（或 CLKIN）的相位受控于 PHMODE 引脚。

内部/外部 I_{TH} 补偿

在单相操作期间，用户能够通过把 I_{TH} 引脚连接至 SV_{IN} 来使能内部补偿，从而简化环路补偿。这将把一个与 50pF 电容器相串联的内部 50k 电阻器连接至误差放大器的输出端（内部 I_{TH} 补偿点）。这是一种为实现简单化而牺牲 OPTI-LOOP® 优化的折衷方案，在 OPTI-LOOP 优化中， I_{TH} 元件是外接的，并通过选择来利用极小的输出电容对环路瞬态响应进行优化。请参见“应用信息”部分中的“检查瞬态响应”。

在多相操作中，每个 LTC3415 的所有 I_{TH} 引脚都连接在一起（以实现准确的负载均分），不允许进行内部补偿。需要正确选择外部补偿元件，以实现最佳的瞬态响应和稳定的操作。

主控/从属操作

在多相单输出操作中，用户可以选择在多主控器模式中运行，在该模式中，各电路级所有的 V_{FB} 、 I_{TH} 和输出引脚均相互连接。所有的误差放大器实际上并行运作，而且，系统的总 g_m 将增加数级。利用外部 I_{TH} 补偿元件对 I_{TH} 值（它规定了每个电路级向负载输送的电流大小）进行了平均和平滑处理。然

而，在某些应用中，由于多个 LTC3415 的级联而导致的较高的 g_m 会使系统环路的补偿变得较为困难。在该场合，用户可以选择另一种工作模式。

第二种工作模式是单主控器操作，在该模式中，只采用主控器级的误差放大器，而其他级（从属器）的误差放大器则被停用。从属器的误差放大器通过将其 V_{FB} 引脚连接至 SV_{IN} 来停用，这还将关闭内部过压比较器和电源良好指示器。主控器的误差放大器通过其 V_{FB} 引脚来检测输出，并驱动所有电路级的 I_{TH} 引脚。为了对各级之间的接地电压差进行补偿，用户应该把所有的 I_{THM} 引脚连接在一起，然后将其连接至主控器的信号地。因此，不仅环路补偿变得更加容易，而且，这种单主控器操作还将为实现更加准确的级间电流均分创造条件，因为它可防止每个电路级的误差放大器输出 (I_{TH}) 干扰另一级的误差放大器输出。

扩频操作

在担心发生电磁干扰 (EMI) 的场合，开关稳压器会特别麻烦。开关稳压器是按周期运作的，以把功率传输至一个输出端。在大多数场合，工作频率是固定值或者一个常数（视输出负载而定）。这种转换方法会在工作频率（基频）及其倍频（谐波）上产生很大的噪声分量。

为了降低该噪声，可通过把 CLKIN 引脚连接至 SV_{IN} 而令 LTC3415 运行于扩频操作模式。在扩频操作模式中，LTC3415 的内部振荡器专为产生一个在逐个开关周期中具有随机周期（但固定于标称频率的 70% 至 130% 之间）的时钟脉冲而设计。这样做的好处是可以把开关噪声散布于一个很宽的频率范围内，从而显著地降低峰值噪声。如图 7 和图 8 所示，与自由运转恒定频率操作相比，LTC3415 的扩频功能显著地降低了峰值谐波噪声。如果 CLKIN 接地或由一个外部频率同步信号来驱动，则扩频操作被停用。

OPTI-LOOP 是凌特公司的注册商标。

工作原理

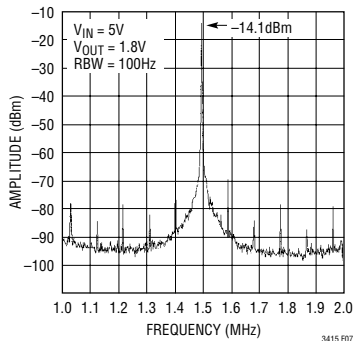


图 7：自由运转恒定频率操作中的 LTC3415 输出噪声频谱分析

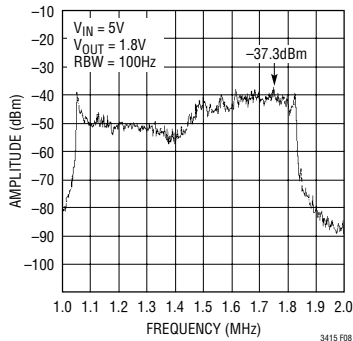


图 8：扩频操作中的 LTC3415 输出噪声频谱分析

降压方式操作

当输入电源电压降至输出电压附近时，占空比将增至接近最大接通时间。电源电压的进一步下降会迫使 P 沟道功率 MOSFET 在超过一个周期的时间里保持接通状态，并最终达到 100% 的占空比。这样，输出电压将由输入电压与 P 沟道 MOSFET 和电感器上的压降之差来决定。

斜率补偿和电感器峰值电流

斜率补偿通过防止发生次谐波振荡来提供稳定性。在占空比超过 30% 的情况下，这是通过在内部给电感器电流信号增加一个补偿斜坡来实现的。这

将导致内部电流比较器过早发生跳变。达到 I_{TH} 箝位的时间也比占空比低于 30% 时更早。因此，当工作占空比较高时，最大电感器峰值电流较低。

为了对高占空比期间最大电感器峰值电流的这种损耗进行补偿，LTC3415 采用了一个专利电路，该电路可在占空比高于 30% 时提升 I_{TH} 箝位电平（与斜率补偿量成比例）。

最小接通时间考虑

最小接通时间 $t_{ON(MIN)}$ 是指 LTC3415 能够将顶端 P 沟道功率 MOSFET 接通并随后关断的最少时间。它是由内部定时延迟决定的。LTC3415 的最小接通时间为 100ns。低占空比和高频应用有可能接近该最小接通时间限值，应谨慎地确保：

$$t_{ON(MIN)} < \frac{V_{OUT}}{(f \cdot V_{IN})}$$

如果占空比降至最小接通时间所能调节的水平之下，则 LTC3415 将开始跳过某些周期。输出电压将继续被调节，但纹波电流和纹波电压将增加。

如果某个应用能够在接近最小接通时间限值的情况下运作，则必须选择一个电感值足够低的电感器（以提供足够的纹波幅度），旨在满足最小接通时间要求。作为一项通用规则，应使电感器纹波电流等于或大于 $I_{OUT(MAX)}$ 的 30%（在 $V_{IN(MAX)}$ 条件下）。

输出裕度调节

为了方便在 LTC3415 的输出端进行系统应力测试，用户可以把 LTC3415 的输出设置为其正常工作电压的 $\pm 5\%$ 、 $\pm 10\%$ 或 $\pm 15\%$ 。

当 MGN 引脚被浮置时，器件将正常操作。当 MGN 引脚为低电平时，它强制负裕度调节，此时，输出电压低于调节点。当 MGN 引脚为高电平时，强制输出电压高于调节点。输出电压裕度调节量由 BSEL 引脚来决定。当 BSEL 引脚为低电平时，调节量为 5%。当 BSEL 引脚为高电平时，裕度调节量为

工作原理

10%。当 BSEL 引脚悬空时，裕度调节量为 15%。当裕度调节功能生效时，内部输出过压和欠压比较器被停用，且 PGOOD 引脚处于高电平。

输出电源良好

当 LTC3415 的输出电压处于调节点的一个 $\pm 10\%$ 窗口内时（这将作为一个 $0.54\text{V} \sim 0.66\text{V}$ 的 V_{FB} 电压被反馈），输出电压良好，并利用外部电阻器将 PGOOD 引脚拉至高电平。

否则，一个内部漏极开路下拉器件 (20Ω) 将把 PGOOD 引脚拉至低电平。在当今的某些计算机系统中，当输出电压被动态地从一个电平变为另一个电平时，PGOOD 引脚被用作一个复位信号。为了防止在输出电压变化期间发生不希望的电源复位，LTC3415 的 PGOOD 下降和上升沿包括一个大约等于每伏 $V_{\text{IN}} 10\mu\text{s}$ 的消隐延迟。

输出电压设置

输出电压由一个外部阻性分压器根据下式来设定：

$$V_{\text{OUT}} = 0.596\text{V} \cdot \left(1 + \frac{R_2}{R_1}\right)$$

如图 9 所示，该阻性分压器允许 V_{FB} 引脚检测输出电压的一小部分。

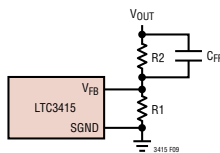


图 9：设定输出电压

输出跟踪和排序

有些微处理器、ASIC 和 DSP 芯片需要两个具有不同电压电平的电源。这些系统常常需要在内核电源和 I/O 电源之间进行电压排序。如果未进行正确的排序，则有可能发生锁断故障或吸收电流过大的

现象，这将导致处理器的 I/O 端口或支持系统器件（例如：存储器、FPGA 或数据转换器）的 I/O 端口受损。为了确保在内核电压被正确偏置之前不对 I/O 负载进行驱动，必需跟踪内核电源电压和 I/O 电源电压。

通过给 TRACK 引脚施加一个电压来使能电压跟踪电路。当 TRACK 引脚上的电压低于 0.57V 时，反馈电压将被调节至该跟踪电压。当跟踪电压超过 0.57V 时，跟踪功能被停用，而且，反馈电压将被调节至内部基准电压。

电压跟踪

LTC3415 允许用户借助 TRACK 引脚来设置其输出电压在启动期间的斜坡上升方式。如图 10 所示，通过该引脚可把某输出电压设定为以“重合”或“比例”方式来跟踪另一个输出电压。

如果 TRACK 引脚上的电压低于 0.57V ，则电压跟踪电路被使能。在电压跟踪期间，由跟踪电压通过一个阻性分压器网络来调节输出电压。跟踪期间的输出电压可采用下式来计算：

$$V_{\text{OUT}} = V_{\text{TRACK}} \left(1 + \frac{R_2}{R_1}\right), V_{\text{TRACK}} < 0.57\text{V}$$

电压跟踪可通过检测来自另一个稳压器的输出电压的一小部分来实现。这通常是通过采用一个阻性分压器对被跟踪的输出电压进行衰减来完成的。把该阻性分压器的分压比设定得与反馈阻性分压器相等将使稳压器输出在跟踪期间彼此相等。如果不需要进行跟踪，则可把 TRACK 引脚连接至 S_{VIN} 。不要把 TRACK 引脚浮置。如需实现图 10a 所示的重合跟踪，则需把一个附加的阻性分压器连接至 $V_{\text{OUT}2}$ 的输出，并将其中点连接至 LTC3415 的 TRACK 引脚，如图 11 所示。应将该分压器的分压比选择得与 $V_{\text{OUT}1}$ 的阻性分压器的分压比相同。如欲实现图 10b 所示的“比例式”排序，则不必采用额外的阻性分压器。只需把 TRACK 引脚连接至主控器的 V_{FB} 即可。

工作原理

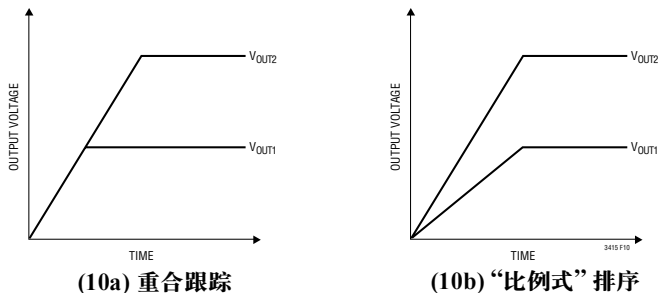


图 10：输出电压排序的两种方式



图 11：跟踪和“比例式”排序的配置

图 12 示出了另一种跟踪方法。对于图 12 所示的电路，可采用下面的公式来决定电阻器阻值：

$$V_{OUT1} = 0.596V \left(1 + \frac{R2}{R1} \right)$$

$$V_{OUT2} = 0.596V \left(1 + \frac{R4 + R5}{R3} \right)$$

$$R4 = R3 \left(\frac{V_{OUT1}}{V_{OUT2}} - 1 \right)$$

在输出的斜坡下降期间，如果 TRACK 引脚未与 V_{IN} 相连，则 LTC3415 将维持正常操作状态，即使 RUN 引脚被设定为低电平也是如此。只有当 TRACK 引脚电压低于 0.18V 时才将在内部对 RUN 信号进行选通并关断器件。在启动和停机期间，两个输出的重合跟踪和“比例式”排序是以这种方式来实现的。然而，在这段时间里，需要接入一个输出电流负载，以对输出进行放电，这是因为当 TRACK 引脚电

压低于 0.57V 时，不允许执行强制连续操作，从而防止电感器电流变至负值。

对于那些确实需要进行跟踪或排序的应用，可简单地把 TRACK 引脚连接至 SV_{IN} ，以便让 RUN 引脚来控制 LTC3415 的接通/关断。在启动期间，把 TRACK 引脚连接至 SV_{IN} 也将使能约 100 μ s 的内部软启动功能。

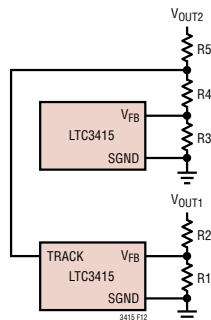


图 12：具有跟踪功能的双电压系统

应用信息

C_{IN} 和 C_{OUT} 的选择

需要采用输入电容 C_{IN} 来滤除顶端 MOSFET 源极上的梯形波电流。为了防止出现大电压瞬变，应采用一个根据最大 RMS 电流而选定的低 ESR 输入电容器。最大 RMS 电流由下式给出：

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

当 $V_{IN} = 2V_{OUT}$ 时，该公式具有一个最大值，即： $I_{RMS} = I_{OUT}/2$ 。这种简单的最差条件通常用于设计，因为这样的设计即使在产生较大的设计偏差时也不用担心。请注意，电容器制造商所提供的额定纹波电流通常仅基于 2000 小时的使用寿命。这使得合理的做法是采用规格更高的电容器，或选择一个针对比所要求温度更高的条件而设计的电容器。

也可以把多个电容器并联起来使用以满足设计的外形尺寸或高度要求。对于低输入电压应用，需要足够数量的输入电容，以最大限度地减轻输出负载变化期间的瞬态响应。

C_{OUT} 的选择由用于最大限度地减小电压纹波和负载阶跃瞬变所需的有效串联电阻 (ESR) 以及用于确保控制环路稳定性所需的体电容值来决定。环路稳定性可通过观察负载瞬态响应来检查。输出纹波 ΔV_{OUT} 由下式决定：

$$\Delta V_{OUT1} \leq \Delta I_L \left(ESR + \frac{1}{8fC_{OUT}} \right)$$

因为 ΔI_L 随输入电压的增加而增加，因此在最大输入电压条件下输出纹波最大。有可能需要采用多个并联的电容器以满足 ESR 和 RMS 电流处理要求。固体钽电容器、特殊的聚合物电容器、铝电解电容器和陶瓷电容器均有用于表面安装的封装。特殊聚合物电容器具有非常低的 ESR，但其电容密度不及其他类型的电容器。钽电容器的电容密度最高，但重要的是只能采用那些为应用于开关电源而进行了浪涌测试的电容器。铝电解电容器的 ESR 虽然高得多，

但能够在对成本敏感的应用中使用，考虑包括额定纹波电流和长期稳定性。陶瓷电容器具有绝佳的 ESR 特性和小占板面积。其较低的体电容值有可能需要采取多个并联使用的方法。

采用陶瓷输入和输出电容器

目前，外壳尺寸较小的高数值、低成本陶瓷电容器已有供应。由于它们具有高纹波电流、高额定电压和低 ESR，因而成为开关稳压器应用的理想选择。不过，当在输入和输出端上采用这些电容器时必须谨慎。当在输入端采用一个陶瓷电容器且功率是从一个交流适配器通过长电线来输送的时候，输出端上的一个负载阶跃有可能在 V_{IN} 输入端上引发振铃。在最好的情况下，该振铃会被耦合至输出端并被误认为是环路的不稳定。在最坏的情况下，通过该长电线传导的瞬时涌入电流有可能在 V_{IN} 上引发一个足以损坏器件的电压尖峰。

当选择输入和输出陶瓷电容器时，应选择 X5R 或 X7R 电介质组成的电容器。对于给定的数值和外形尺寸，这两种电介质的温度和电压特性是所有陶瓷中最好的。

电感器的选择

在期望的输入和输出电压给定的情况下，电感值和工作频率决定了纹波电流：

$$\Delta I_L = \left(\frac{V_{OUT}}{fL} \right) \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

较低的纹波电流可以减少电感器的磁芯损耗、输出电容器的 ESR 损耗和输出电压纹波。在低频和小纹波电流条件下，工作效率达到最高。但是，这需要采用一个大电感器。需要在元件尺寸、效率和工作频率之间进行权衡折衷。

用于选择纹波电流的一个合理的起始点为 $I_{OUT(MAX)}$ 的 40% 左右。请注意，最大纹波电流出现

应用信息

于 V_{IN} 最高时。为了保证纹波电流不超过一个规定的最大值，应按下式来选择电感值：

$$L = \left(\frac{V_{OUT}}{f \Delta I_L (MAX)} \right) \left(1 - \frac{V_{OUT}}{V_{IN}(MAX)} \right)$$

一旦求出了电感值 L ，就必须选择电感器的类型。对于一个给定的电感器数值，实际的磁芯损耗与磁芯的大小无关，但与所选的电感值关系非常大。随著电感的增加，磁芯损耗下降。不幸的是，电感的增加需要更多的线匝数，因而导致铜损增加。

铁氧体结构的磁芯损耗非常低，是高开关频率条件下的首选，这样就可以把设计目标集中在如何减少铜损和防止饱和上。铁氧体磁芯材料会发生“硬”饱和，即指当峰值设计电流被超过时，电感会迅速遭到破坏，这将导致电感器纹波电流突然增加，并最终使得输出电压纹波增加。不能让磁芯饱和！

不同的磁芯材料和形状将改变一个电感器的尺寸/电流和价格/电流之间的关系。采用铁氧体或坡莫合金材料的环形芯或屏蔽罐形磁芯外形较小且辐射的能量不太大，但与电特性相似的铁粉磁芯电感器相比价格较为昂贵。选用哪种类型的电感器主要取决于价格—尺寸要求以及任何的辐射场/EMI 要求。Coiltronics、Coilcraft、Toko 和 Sumida 公司可提供用于表面贴装电感器的新型设计。

检查瞬态响应

OPTI-LOOP 补偿允许针对各种负载和输出电容器来优化瞬态响应。 I_{TH} 引脚的可用性不仅实现了控制环路工作特性的优化，而且还提供了一个 DC 耦合和 AC 滤波闭环响应测试点。该测试点上的 DC 阶跃、上升时间和稳定情况真实地反映了闭环响应。假设一个主二阶系统，相位余量和/或阻尼因数可采用该引脚所承受的过冲的百分比来估算。带宽也可以通过检查该引脚的上升时间来估算。

对于大多数应用，图 12 所示电路中的 I_{TH} 外部元件将提供一个合适的起点。关联的 RC 滤波器设置主要极-零环路补偿。一旦完成了最终的 PC 排版并确定了特殊输出电容器类型和大小，即可对数值稍作改动（调整范围为其推荐值的 0.5 至 2 倍）以优化瞬态响应。需要选定输出电容器，因为它的类型和大小决定了环路反馈系数增益和相位。一个具有 $1\mu s$ 至 $10\mu s$ 上升时间、幅度为满负载电流的 20% 至 100% 的输出电流脉冲将产生可反映整体环路稳定性的输出电压和 I_{TH} 引脚波形（无需断开反馈环路）。

开关稳压器需要几个周期来对负载电流的阶跃作出响应。当发生负载阶跃时， V_{OUT} 立即产生 $(\Delta I_{LOAD}) \cdot (ESR)$ 的偏移量，其中，ESR 为 C_{OUT} 的有效串联电阻。 ΔI_{LOAD} 还开始对 C_{OUT} 进行充电或放电操作，这将产生一个被稳压器用来使 V_{OUT} 恢复至其稳态值的反馈误差信号。在此恢复期间，可对 V_{OUT} 进行过冲或振铃（它们有可能指示存在稳定性问题）监视。

最初的输出电压阶跃有可能超出反馈环路的带宽范围，因此，不能采用标准二阶过冲/DC 比来确定相位余量。环路的增益随 R 的增加而增加，环路的带宽则随著 C 的减小而增加。如果 R 的增幅与 C 的降幅相同，则零频率将保持不变，因而使得反馈环路最为关键的频率范围中的相位保持不变。此外，可以增设一个前馈电容器 C_F ，以改善高频响应，如图 9 所示。电容器 C_F 通过和 R_2 一道生成一个高频零点来提供相位超前，从而改善相位余量。

输出电压稳定特性与闭环系统的稳定性有关，并将显示实际的总体电源性能。如欲了解有关补偿元件优化的详细说明（包括对控制环路理论的评述），请参阅凌特公司的“应用指南 76”（Application Note 76）。

应用信息

尽管降压型稳压器能够在压降条件下提供满输出电流，但应当注意的是，当输入电压 V_{IN} 降至接近 V_{OUT} 时，由于电感器两端电压下降的原因，负载阶跃能力的确有所减弱。那些需要接近压降状态的强负载阶跃能力的应用应该采用一种不同的拓扑结构（例如 SEPIC、Zeta 或单电感器、正降压/升压）。

在有些应用中，采用大数值（大于 $10\mu\text{F}$ ）输入电容器的负载的开关操作会引发更为严重的瞬变现象。被放电的旁路电容器有效地与 C_{OUT} 并联，导致 V_{OUT} 迅速下降。如果连接负载的开关具有低电阻且被快速驱动，则任何稳压器都无法提供足够的电流来防止该问题发生。相应的解决方案是对负载开关驱动器的接通速度加以限制。热插拨（Hot Swap™）控制器是专为此目的而开发的，而且常常具有电流限制、短路保护和软起动功能。

效率的考虑

开关稳压器的百分数效率等于输出功率与输入功率相除再乘以 100%。该公式对于分析单独损耗分量以确定效率的限制因素以及哪种变更能够实现最大的改进往往很有用处。效率可表达为：

$$\% \text{ 效率} = 100\% - (L1 + L2 + L3 + \dots)$$

式中，L1、L2 等等是作为输入功率百分率的单独损耗。

尽管电路中所有的耗能元件都会产生损耗，但在 LTC3415 电路中，大部分损耗通常来源于四个主要因素：1) LTC3415 V_{IN} 电流，2) 开关损耗，3) I^2R 损耗，4) 其他损耗。

- 1) V_{IN} 电流为除去 MOSFET 驱动器和控制电流的 DC 电源电流（在电特性参数表中给出）。 V_{IN} 电流产生一个很小（ $< 0.1\%$ ）的损耗，该损耗随 V_{IN} 的增加而增加，即使在没有负载的情况下亦是如此。

- 2) 开关电流是 MOSFET 驱动器与控制电流之和。MOSFET 驱动器电流由开关功率 MOSFET 的栅极电容而引起。每一次由低到高再到低开关 MOSFET 栅极，一束电荷 dQ 就从 V_{IN} 移动到地。由此引起的 dQ/dt 是一个流出 V_{IN} 的电流，它通常比 DC 偏置电流大得多。在连续工作模式中， $I_{GATECHG} = f(QT + QB)$ ，其中 QT 和 QB 是内部顶端和底端 MOSFET 开关的栅极电荷， f 为工作频率。栅极电荷漏失与 V_{IN} 成比例，因此其影响在较高的电源电压和较高的开关频率条件下将更加明显。

- 3) I^2R 损耗由内部开关和外部电感器的 DC 电阻 R_{SW} 和 R_L 来计算。在连续工作模式中，平均输出电流流经电感器 L，但在内部顶端和底端开关之间被“切换”。于是，SW 引脚上的串联电阻是顶端和底端 MOSFET 接通电阻 $R_{DS(ON)}$ 以及占空比（DC）的一个函数，其函数关系式如下：

$$R_{SW} = (R_{DS(ON) \text{ TOP}})(DC) + (R_{DS(ON) \text{ BOT}})(1-DC)$$

顶端和底端 MOSFET 的 $R_{DS(ON)}$ 均可从“典型性能特征”曲线图中获得。于是，为了求出 I^2R 损耗：

$$I^2R \text{ 损耗} = I_{OUT}^2(R_{SW} + R_L)$$

- 4) 在便携式系统中，还有其他一些“隐性”损耗，如铜印刷线和内部电池电阻可造成效率的额外下降。在设计阶段对这些“系统”级损耗加以考虑是非常重要的。通过证实 C_{IN} 在开关频率条件下具有足够的电荷储存和非常低的 ESR，能够最大限度地减少内部电池和熔丝电阻损耗。其他损耗包括死区期间的二极管导通损耗以及电感器磁芯损耗，通常只占总额外损耗的 2% 以下。

Hot Swap 是凌特公司的商标。

应用信息

热设计方面的考虑

在大多数应用中，LTC3415 因其效率很高而不会产生太多的热量。然而，在那些 LTC3415 运行于高环境温度、低供电电压以及高占空比条件下（例如：压降方式）的应用中，其产生的热量有可能超过器件的最大结温。当结温接近 150°C 左右时，两个功率开关都将被切断，且 SW 节点将呈高阻抗。

为避免 LTC3415 超过最大结温，用户将需要进行一些热分析。热分析的目的在于确定功耗是否超过了器件的最大结温。温升由下式给出：

$$T_{RISE} = P_D \cdot \theta_{JA}$$

式中的 P_D 为稳压器的功耗， θ_{JA} 为从芯片结点至环境温度的热阻。

结温 T_J 由下式计算：

$$T_J = T_{RISE} + T_{AMBIENT}$$

举个例子，假设 LTC3415 处于压降状态，输入电压为 3.3V，负载电流为 5A。由“典型性能特征”中有关开关电阻的曲线图可知，P 沟道开关的接通电阻 $R_{DS(ON)}$ 为 0.03 Ω 。于是，器件的功耗为：

$$P_D = I^2 \cdot R_{DS(ON)} = 750\text{mW}$$

QFN 5mm \times 7mm 封装的结点至环境温度热阻 θ_{JA} 在 34°C/W 左右。因此，工作于 50°C 环境温度条件下的稳压器的结温约为：

$$P_J = 0.75 \cdot 34 + 50 = 75.5^\circ\text{C}$$

我们记得，上面的结温是利用 25°C 条件下的 $R_{DS(ON)}$ 求出的，由于 $R_{DS(ON)}$ 随温度的增加而增加，因此可以根据一个更高的 $R_{DS(ON)}$ 来重新计算结温。然而，

我们能够有把握地认为实际的结温将不会超过 125°C 的绝对最大结温。把 LTC3415 底部的裸露衬垫焊接至地，以实现最佳的热性能。

关于电路板布局的考虑

当对印刷电路板进行布局时，应采用下面的检查清单来确保 LTC3415 的正确操作。在您的布局中检查以下诸点：

- 1) 电容器 C_{IN} 是否与电源 PV_{IN} 和电源 PGND 尽可能近地相连？这些电容器向内部功率 MOSFET 及其驱动器提供 AC 电流。
- 2) C_{OUT} 和 L1 是否靠近连接？ C_{OUT} 的负 (-) 极使电流返回 PGND 和 C_{IN} 的负 (-) 极。
- 3) 阻性分压器 R1 和 R2 必须连接在 C_{OUT} 的正 (+) 极和一个终接于 SGND 附近的接地线之间。反馈信号 V_{FB} 的布线应远离噪声元件和 轨迹，比如 SW 线，而且，其轨迹应尽可能简短。
- 4) 使敏感元件远离 SW 引脚。输入电容器 C_{IN} 、补偿电容器 C_C 和 C_{TH} 以及所有的电阻器 R1、R2、 R_C 的布线均应远离 SW 轨迹 和电感器 L1。
- 5) 最好采用一个接地平面，不过，如果做不到这一点，则使信号地和电源地保持分离，并让小信号元件在一点返回 SGND 引脚，随后通过该点与 PGND 引脚相连。

将所有电路层的全部未用区域都敷上铜。采用这种敷铜的方法将能够降低功率元件的温升。这些铜面积应与以下输入电源中的一个相连： PV_{IN} 、PGND、 SV_{IN} 或 SGND。

应用信息

设计实例

作为一个设计实例，假设 LTC3415 在一个采用下列规格的应用中使用：

$$V_{IN} = 3.3V, V_{OUT} = 1.8V, I_{OUT(MAX)} = 7A, \\ I_{OUT(MIN)} = 500mA, f = 1.5MHz$$

由于效率在高负载电流和低负载电流条件下均很重要，因此将采用突发模式操作或脉冲跳跃操作。首先针对约 40% 的纹波电流计算最大 V_{IN} 条件下的电感值：

$$L = \left(\frac{1.8V}{1.5MHz \cdot 2.8A} \right) \left(1 - \frac{1.8V}{3.3V} \right) = 0.2\mu H$$

C_{OUT} 的选择将基于满足输出电压纹波要求所需的 ESR 以及实现环路稳定性所需的体电容。对于本设计而言，将采用两个 $100\mu F$ 的陶瓷电容器。

C_{IN} 的大小应针对一个如下的最大额定电流来确定：

$$I_{RMS} = 7A \left(\frac{2.5V}{4.2V} \right) \sqrt{\frac{4.2V}{2.5V} - 1} = 3.43A$$

对于大多数应用来说，采用 3 个 $47\mu F$ 陶瓷电容器来对 PV_{IN} 引脚进行去耦便足够了。

典型应用

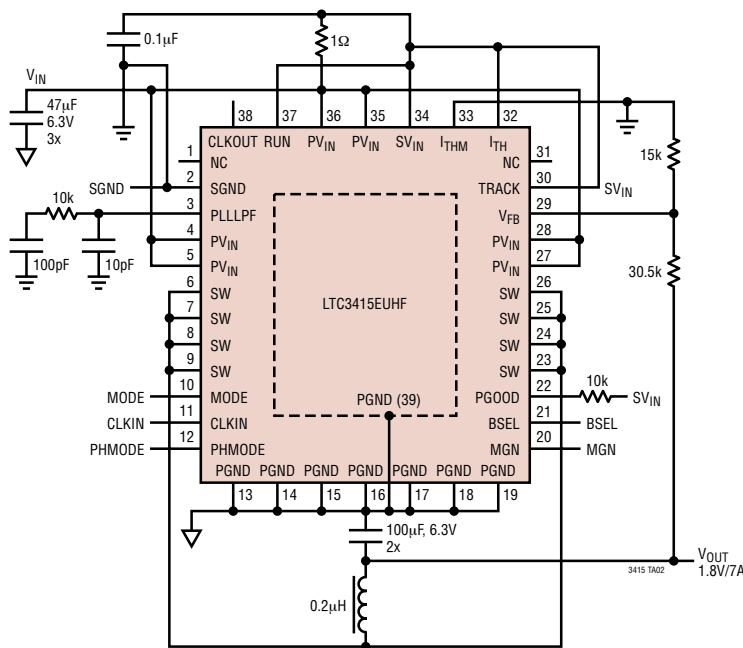
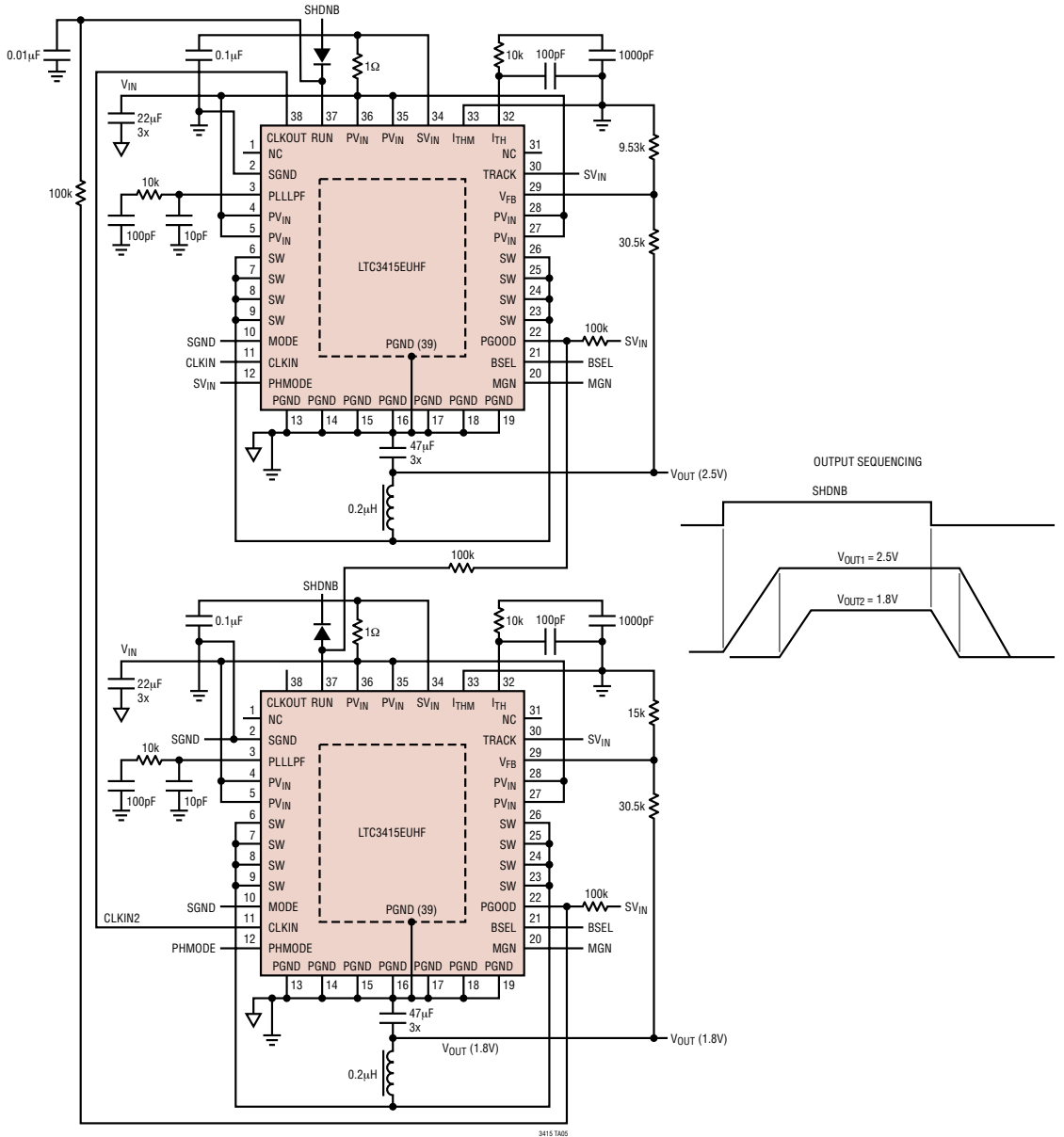


图 13 : 3.3V 至 1.8V/7A 应用

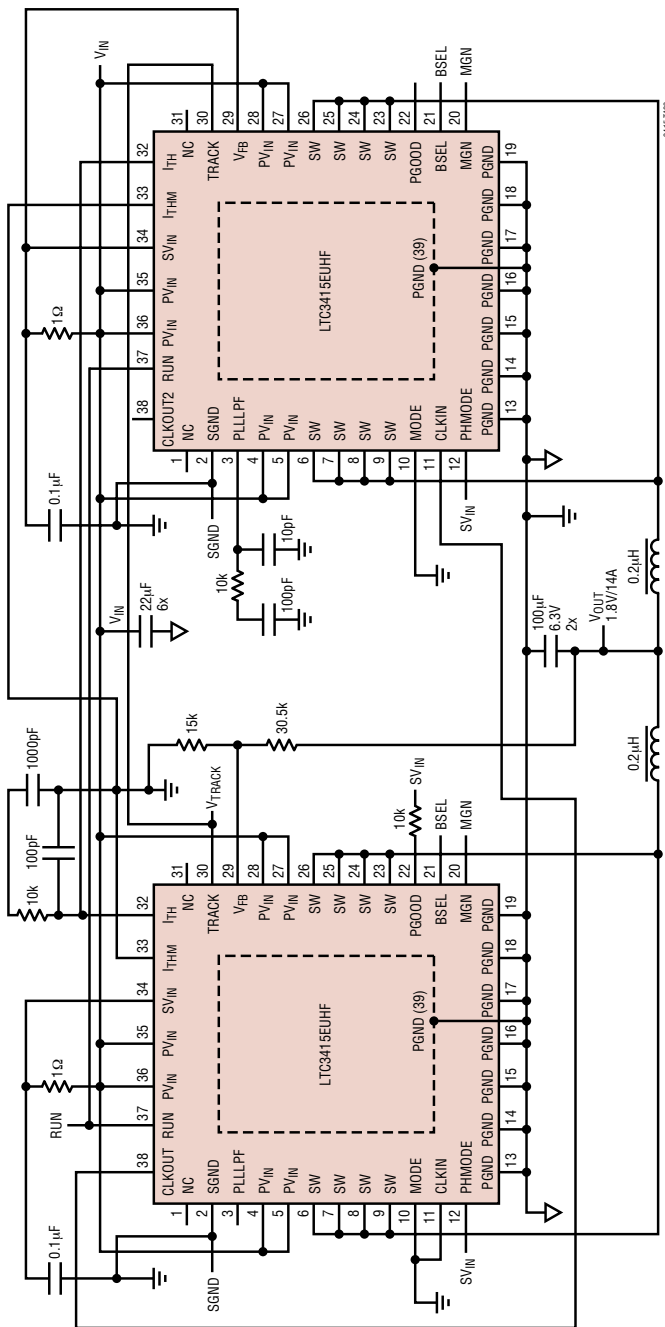
典型应用

两个 LTC3415 的双输出排序应用

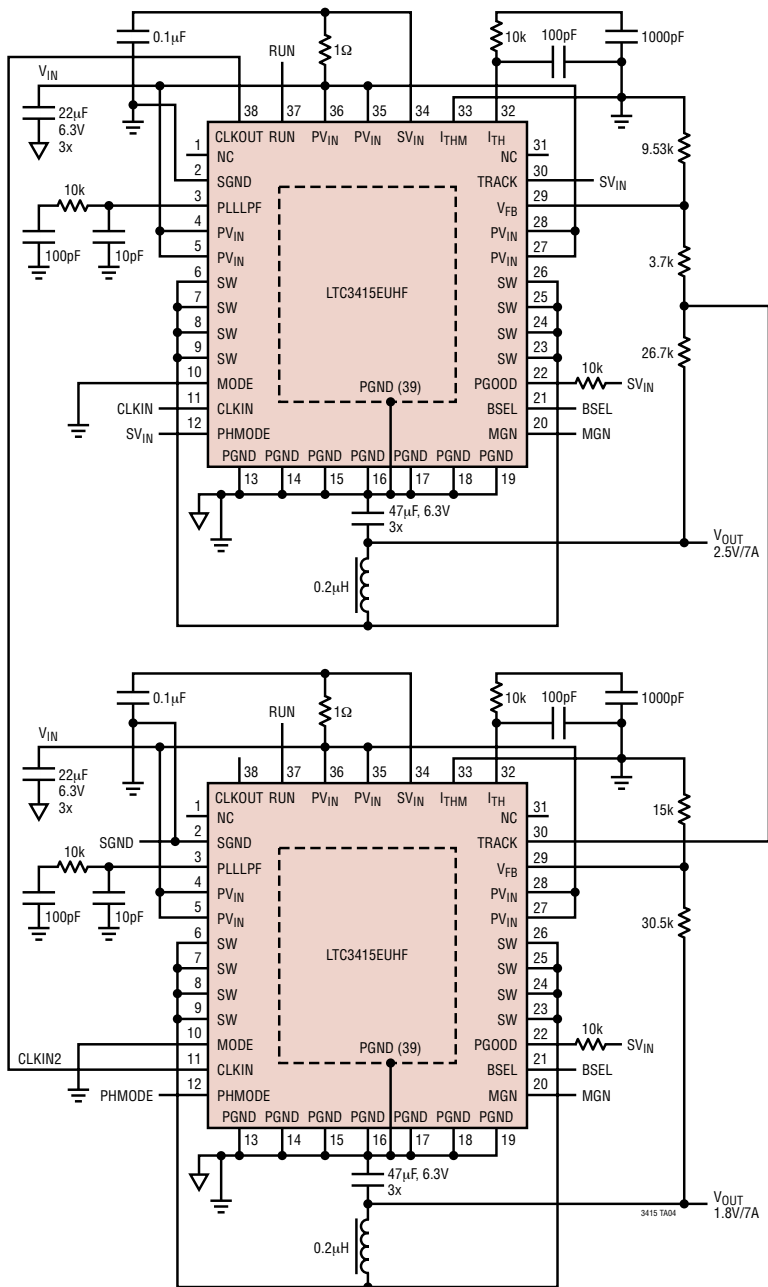


典型应用

两个 LTC3415 的单输出 14A 应用

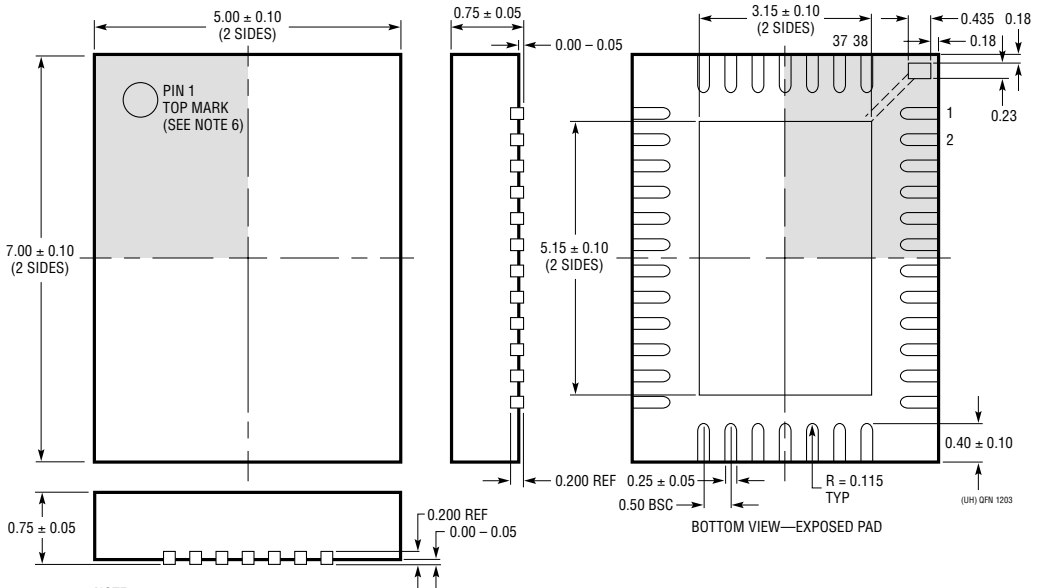
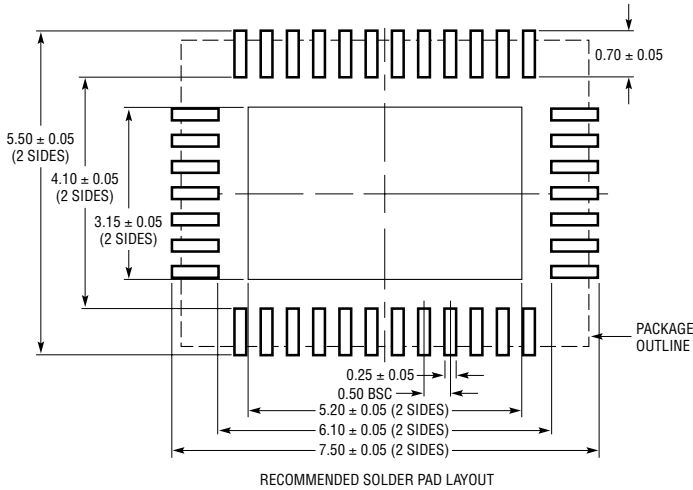


两个 LTC3415 的双输出跟踪应用



封装描述

UHF 封装
38 引脚塑料 QFN (5mm × 7mm)
(参考 LTC DWG # 05-08-1701)



NOTE:

1. DRAWING CONFORMS TO JEDEC PACKAGE OUTLINE MO-220 VARIATION WHKD
2. DRAWING NOT TO SCALE
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

相关器件

器件型号	描述	备注
LTC3404	600mA I _{OUT} , 1.4MHz 同步降压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.7V 至 6V, V _{OUT(MIN)} = 0.8V, I _Q = 10μA, I _{SD} = <1μA, MS8 封装
LTC3405/ LTC3405A	300mA I _{OUT} , 1.5MHz 同步降压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 0.8V, I _Q = 20μA, I _{SD} = <1μA, ThinSOT 封装
LTC3406/ LTC3406B	600mA I _{OUT} , 1.5MHz 同步降压型 DC/DC 转换器	效率达 96%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 0.6V, I _Q = 20μA, I _{SD} = <1μA, ThinSOT 封装
LTC3407	双 600mA I _{OUT} , 1.5MHz 同步降压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 0.6V, I _Q = 40μA, I _{SD} = <1μA, MS10E 封装
LTC3411	1.25A I _{OUT} , 4MHz 同步降压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 0.8V, I _Q = 60μA, I _{SD} = <1μA, MS10 封装
LTC3412	2.5A I _{OUT} , 4MHz 同步降压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 0.8V, I _Q = 60μA, I _{SD} = <1μA, TSSOP16E 封装
LTC3413	用于 DDR/QDR 存储终端的 3A I _{OUT} (吸收/供电), 2MHz 单片式同步稳压器	效率达 90%、V _{IN} : 2.25V 至 5.5V, V _{OUT(MIN)} = V _{REF/2} , I _Q = 280μA, I _{SD} = <1μA, TSSOP16E 封装
LTC3414	4A I _{OUT} , 4MHz 同步单片式降压型稳压器	效率达 95%、V _{IN} : 2.25V 至 5.5V, V _{OUT(MIN)} = 0.8V, I _Q = 64μA, I _{SD} = <1μA, TSSOP20E 封装
LTC3416	具有跟踪功能的 4A I _{OUT} , 4MHz 同步单片式降压型稳压器	效率达 95%、V _{IN} : 2.25V 至 5.5V, V _{OUT(MIN)} = 0.8V, I _Q = 64μA, I _{SD} = <1μA, TSSOP20E 封装
LTC3418	8A I _{OUT} , 4MHz 同步单片式降压型稳压器	V _{IN} : 2.25V 至 5.5V, V _{OUT(MIN)} = 0.8V, 5mm × 7mm GFN 封装
LTC3425	5A I _{OUT} , 8MHz 四相同步升压型 DC/DC 转换器	效率达 95%、V _{IN} : 0.5V 至 4.5V, V _{OUT(MAX)} = 5.25V, I _Q = 12μA, I _{SD} = <1μA, QFN 封装
LTC3428	4A I _{OUT} , 2MHz 双相升压型 DC/DC 转换器	效率达 92%、V _{IN} : 1.6V 至 4.5V, V _{OUT(MAX)} = 5.25V, I _Q = 1.3mA, I _{SD} = <1μA, DFN 封装
LT3430	60V, 2.75A I _{OUT} , 200kHz, 高效降压型 DC/DC 转换器	效率达 90%、V _{IN} : 5.5V 至 60V, V _{OUT(MIN)} = 1.20V, I _Q = 2.5mA, I _{SD} = 25μA, TSSOP16E 封装
LTC3440	600mA I _{OUT} , 2MHz 同步降压-升压型 DC/DC 转换器	效率达 95%、V _{IN} : 2.5V 至 5.5V, V _{OUT(MIN)} = 2.5V, I _Q = 25μA, I _{SD} = <1μA, MS-10 封装
LTM4600	10A, DC/DC μModule	采用 LGA 封装的完整同步电源; 4.5 ≤ V _{IN} ≤ 28V; 15mm × 15mm × 2.8mm LGA 封装