

推挽输出低功耗比较器

特性

- 低静态电流：每路比较器 600 nA（典型值）
- 轨到轨输入： $V_{SS} - 0.3V$ 至 $V_{DD} + 0.3V$
- CMOS/TTL 兼容输出
- 传输时延仅 4 μs （典型值，100 mV 过驱动）
- 宽电源电压范围：1.6V 至 5.5V
- 提供单、双和四比较器
- 单比较器提供 SOT-23-5 和 SC-70-5 封装
- MCP6543 具有片选（CS）功能
- 低开关电流
- 内部迟滞：3.3 mV（典型值）
- 温度范围：
 - 工业级：-40°C 至 +85°C
 - 扩展级：-40°C 至 +125°C

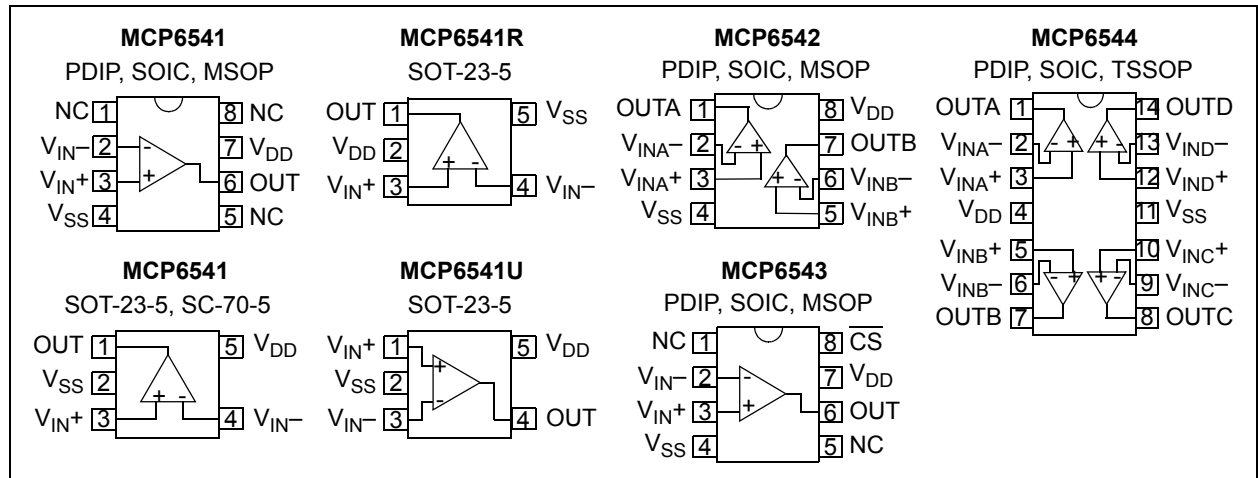
典型应用

- 笔记本电脑
- 移动电话
- 计量系统
- 手持电子设备
- RC 定时器
- 安防和监控系统
- 窗口比较器
- 多谐振荡器

相关器件

- 开漏输出：MCP6546/7/8/9

封装类型



概述

Microchip MCP6541/1R/1U/2/3/4 系列比较器提供单路（MCP6541、MCP6541R 和 MCP6541U）、带片选（CS）功能的单路（MCP6543）、双路（MCP6542）和四路（MCP6544）配置。其输出为推挽输出（兼容 CMOS/TTL 电平），能够驱动大的直流或容性负载。

这些比较器为低功耗单电源应用优化设计，提供超过轨到轨的输入范围。MCP6541/1R/1U/2/3/4 系列的推挽输出提供轨到轨输出摆幅，并能够与 TTL/CMOS 逻辑接口。内部输入迟滞能够消除内部输入噪声电压引起的输出开关，从而减小电源电流的消耗。其输出可以在开关切换时限制电源电流浪涌，减小动态功耗。该系列器件工作在低至 1.6V 的单电源供电条件下，每个比较器消耗低于 1 μA 的静态电流。

Microchip 的 MCP6541/1R/1U/2/3/4 相关系列比较器具有开漏输出。通过上拉电阻，这些器件可以用作电平转换器（Level Shifter），提供高达 10V 的电压，或用在线或逻辑中。

* 本数据手册发布时尚未提供 SC-70-5 扩展温度级范围的器件。

MCP6541U SOT-23-5 仅具有扩展温度级。

MCP6541/1R/1U/2/3/4

1.0 电气特性

绝对最大值 †

$V_{DD} - V_{SS}$	7.0V
模拟输入引脚 (V_{IN+} , V_{IN-}) 电流.....	± 2 mA
模拟输入 (V_{IN}) ††.....	$V_{SS} - 1.0V$ 至 $V_{DD} + 1.0V$
所有其他输入输出.....	$V_{SS} - 0.3V$ 至 $V_{DD} + 0.3V$
差分输入电压.....	$ V_{DD} - V_{SS} $
输出短路电流.....	连续
输入引脚电流.....	± 2 mA
输出和电源输入引脚电流.....	± 30 mA
储存温度范围.....	$-65^{\circ}C$ 至 $+150^{\circ}C$
最大结温 (T_J).....	$+150^{\circ}C$
所有引脚的 ESD 保护 (HBM, MM).....	4 kV, 400V

† 注意: 如果器件运行条件超过上述各项绝对最大值, 可能对器件造成永久性损坏。上述参数仅是允许条件的极大值, 我们不建议使器件运行在超过或在技术规范以外的条件下运行。器件长时间工作在绝对最大值条件下, 其稳定性可能受到影响。

†† 见第 4.1.2 节 “输入电压和电流限制”

直流特性

电气规范: 除非另有说明, 否则 $V_{DD} = +1.6V$ 至 $+5.5V$, $V_{SS} = GND$, $T_A = +25^{\circ}C$, $V_{IN+} = V_{DD}/2$, $V_{IN-} = V_{SS}$ 且 $R_L = 100$ k Ω 连到 $V_{DD}/2$ (见图 1-3)。

参数	符号	最小值	典型值	最大值	单位	条件
电源电压						
电源电压	V_{DD}	1.6	—	5.5	V	
每个比较器的静态电流	I_Q	0.3	0.6	1.0	μA	$I_{OUT} = 0$
输入						
输入电压范围	V_{CMR}	$V_{SS}-0.3$	—	$V_{DD}+0.3$	V	
共模抑制比	CMRR	55	70	—	dB	$V_{DD} = 5V$, $V_{CM} = -0.3V$ 至 $5.3V$
共模抑制比	CMRR	50	65	—	dB	$V_{DD} = 5V$, $V_{CM} = 2.5V$ 至 $5.3V$
共模抑制比	CMRR	55	70	—	dB	$V_{DD} = 5V$, $V_{CM} = -0.3V$ 至 $2.5V$
电源抑制比	PSRR	63	80	—	dB	$V_{CM} = V_{SS}$
输入失调电压	V_{OS}	-7.0	± 1.5	+7.0	mV	$V_{CM} = V_{SS}$ (注 1)
温度漂移	$\Delta V_{OS}/\Delta T_A$	—	± 3	—	$\mu V/^{\circ}C$	$T_A = -40^{\circ}C$ 至 $+125^{\circ}C$, $V_{CM} = V_{SS}$
内部迟滞电压	V_{HYST}	1.5	3.3	6.5	mV	$V_{CM} = V_{SS}$ (注 1)
线性温度系数 (注 2)	TC_1	—	6.7	—	$\mu V/^{\circ}C$	$T_A = -40^{\circ}C$ 至 $+125^{\circ}C$, $V_{CM} = V_{SS}$
二次方温度系数 (注 2)	TC_2	—	-0.035	—	$\mu V/^{\circ}C^2$	$T_A = -40^{\circ}C$ 至 $+125^{\circ}C$, $V_{CM} = V_{SS}$
输入偏置电流	I_B	—	1	—	pA	$V_{CM} = V_{SS}$
规定温度范围 (工业温度级器件)	I_B	—	25	100	pA	$T_A = +85^{\circ}C$, $V_{CM} = V_{SS}$ (注 3)
规定温度范围 (扩展温度级器件)	I_B	—	1200	5000	pA	$T_A = +125^{\circ}C$, $V_{CM} = V_{SS}$ (注 3)
输入失调电流	I_{OS}	—	± 1	—	pA	$V_{CM} = V_{SS}$
共模输入阻抗	Z_{CM}	—	$10^{13} 4$	—	ΩpF	
差分输入阻抗	Z_{DIFF}	—	$10^{13} 2$	—	ΩpF	

- 注 1: 输入失调电压为输入参考触发点的中间 (平均) 值。输入迟滞为与输入参考触发点的差值。
 注 2: 不同温度下的 V_{HYST} 是通过下式估算的: $V_{HYST}(T_A) = V_{HYST} + (T_A - 25^{\circ}C) TC_1 + (T_A - 25^{\circ}C)^2 TC_2$ 。
 注 3: 对于 SC-70-5 封装, 未对该温度范围内的输出偏置电流进行测试。
 注 4: 输出电流受绝对最大电流 30 mA 的限制。

MCP6541/1R/1U/2/3/4

直流特性 (续)

电气规范: 除非另有说明, 否则 $V_{DD} = +1.6V$ 至 $+5.5V$, $V_{SS} = GND$, $T_A = +25^\circ C$, $V_{IN+} = V_{DD}/2$, $V_{IN-} = V_{SS}$ 且 $R_L = 100 k\Omega$ 连到 $V_{DD}/2$ (见图 1-3)。

参数	符号	最小值	典型值	最大值	单位	条件
推挽输出						
高电平输出电压	V_{OH}	$V_{DD}-0.2$	—	—	V	$I_{OUT} = -2 mA$, $V_{DD} = 5V$
低电平输出电压	V_{OL}	—	—	$V_{SS}+0.2$	V	$I_{OUT} = 2 mA$, $V_{DD} = 5V$
输出短路电流	I_{SC}	—	-2.5, +1.5	—	mA	$V_{DD} = 1.6V$ (注 4)
	I_{SC}	—	± 30	—	mA	$V_{DD} = 5.5V$ (注 4)

- 注**
- 1: 输入失调电压为输入参考触发点的中间 (平均) 值。输入迟滞为与输入参考触发点的差值。
 - 2: 不同温度下的 V_{HYST} 是通过下式估算的: $V_{HYST}(T_A) = V_{HYST} + (T_A - 25^\circ C) TC_1 + (T_A - 25^\circ C)^2 TC_2$ 。
 - 3: 对于 SC-70-5 封装, 未对该温度范围内的输出偏置电流进行测试。
 - 4: 输出电流受绝对最大电流 30 mA 的限制。

交流特性

电气规范: 除非另有说明, 否则 $V_{DD} = +1.6V$ 至 $+5.5V$, $V_{SS} = GND$, $T_A = +25^\circ C$, $V_{IN+} = V_{DD}/2$, 阶梯电压 = 200 mV, 过载 = 100 mV 且 $C_L = 36 pF$ (参见图 1-2 和图 1-3)。

参数	符号	最小值	典型值	最大值	单位	条件
上升时间	t_R	—	0.85	—	μs	
下降时间	t_F	—	0.85	—	μs	
传输时延 (高至低)	t_{PHL}	—	4	8	μs	
传输时延 (低至高)	t_{PLH}	—	4	8	μs	
传输时延差	t_{PDS}	—	± 0.2	—	μs	(注 1)
最大触发频率	f_{MAX}	—	160	—	kHz	$V_{DD} = 1.6V$
	f_{MAX}	—	120	—	kHz	$V_{DD} = 5.5V$
输入噪声电压	E_{ni}	—	200	—	μV_{P-P}	10 Hz 至 100 kHz

- 注**
- 1: 传输时延差定义为: $t_{PDS} = t_{PLH} - t_{PHL}$ 。

MCP6541/1R/1U/2/3/4

MCP6543 片选 ($\overline{\text{CS}}$) 特性

电气规范: 除非另有说明, 否则 $V_{DD} = +1.6\text{V}$ 至 $+5.5\text{V}$, $V_{SS} = \text{GND}$, $T_A = +25^\circ\text{C}$, $V_{IN+} = V_{DD}/2$, $V_{IN-} = V_{SS}$, 且 $C_L = 36\text{ pF}$ (见图 1-2 和图 1-3)。

参数	符号	最小值	典型值	最大值	单位	条件
$\overline{\text{CS}}$ 低电平规范						
$\overline{\text{CS}}$ 逻辑门限, 低电平	V_{IL}	V_{SS}	—	$0.2 V_{DD}$	V	
$\overline{\text{CS}}$ 输入电流, 低电流	I_{CSL}	—	5.0	—	pA	$\overline{\text{CS}} = V_{SS}$
$\overline{\text{CS}}$ 高电平规范						
$\overline{\text{CS}}$ 逻辑门限, 高电平	V_{IH}	$0.8 V_{DD}$	—	V_{DD}	V	
$\overline{\text{CS}}$ 输入电流, 高电流	I_{CSH}	—	1	—	pA	$\overline{\text{CS}} = V_{DD}$
$\overline{\text{CS}}$ 输入高电平, V_{DD} 电流	I_{DD}	—	18	—	pA	$\overline{\text{CS}} = V_{DD}$
$\overline{\text{CS}}$ 输入高电平, GND 电流	I_{SS}	—	-20	—	pA	$\overline{\text{CS}} = V_{DD}$
比较器输出泄漏电流	$I_{O(LEAK)}$	—	1	—	pA	$V_{OUT} = V_{DD}$, $\overline{\text{CS}} = V_{DD}$
$\overline{\text{CS}}$ 动态规范						
$\overline{\text{CS}}$ 低电平到比较器输出低有效的导通时间	t_{ON}	—	2	50	ms	$\overline{\text{CS}} = 0.2 V_{DD}$ 至 $V_{OUT} = V_{DD}/2$, $V_{IN-} = V_{DD}$
$\overline{\text{CS}}$ 高电平到比较器输出呈现高阻的时间	t_{OFF}	—	10	—	μs	$\overline{\text{CS}} = 0.8 V_{DD}$ 至 $V_{OUT} = V_{DD}/2$, $V_{IN-} = V_{DD}$
$\overline{\text{CS}}$ 迟滞电压	V_{CS_HYST}	—	0.6	—	V	$V_{DD} = 5\text{V}$

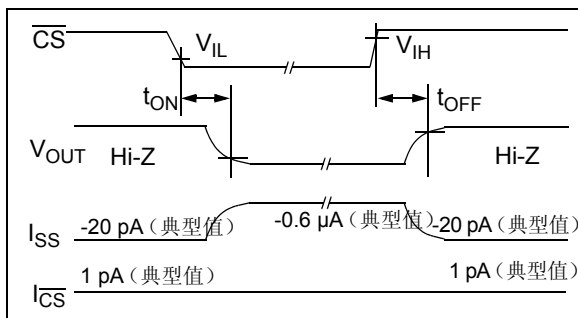


图 1-1: MCP6543 的 $\overline{\text{CS}}$ 引脚时序图

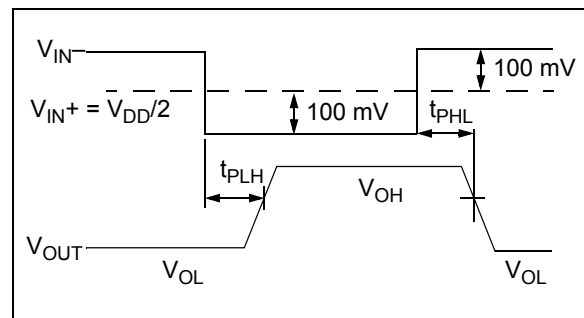


图 1-2: 传输延迟时序图

温度特性

电气规范：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ 和 $V_{SS} = GND$ 。						
参数	符号	最小值	典型值	最大值	单位	条件
温度范围						
工作温度范围	T_A	-40	—	+85	°C	
工作温度范围	T_A	-40	—	+125	°C	注
储存温度范围	T_A	-65	—	+150	°C	
封装热阻						
5 引脚 SC-70 封装热阻	θ_{JA}	—	331	—	°C/W	
5 引脚 SOT-23 封装热阻	θ_{JA}	—	256	—	°C/W	
8 引脚 PDIP 封装热阻	θ_{JA}	—	85	—	°C/W	
8 引脚 SOIC 封装热阻	θ_{JA}	—	163	—	°C/W	
8 引脚 MSOP 封装热阻	θ_{JA}	—	206	—	°C/W	
14 引脚 PDIP 封装热阻	θ_{JA}	—	70	—	°C/W	
14 引脚 SOIC 封装热阻	θ_{JA}	—	120	—	°C/W	
14 引脚 TSSOP 封装热阻	θ_{JA}	—	100	—	°C/W	

注：MCP6541/1R/1U/2/3/4 工业温度级器件可以工作在这个扩展温度范围，但是性能会下降。在任何条件下，结温 (T_J) 不得超过绝对最大规范值 $+150^\circ\text{C}$ 。

1.1 测试电路配置

这个测试电路用于测试比较器的交流 (AC) 和直流 (DC) 参数。

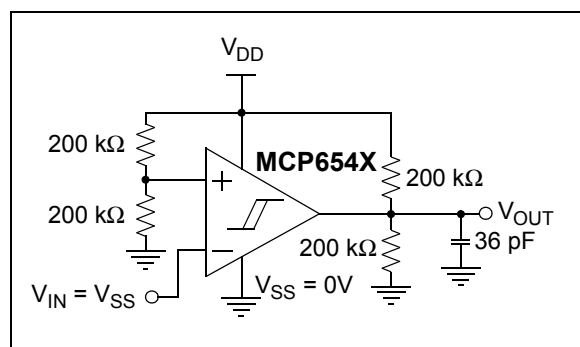


图 1-3: 推挽输出比较器交流和直流参数测试电路

MCP6541/1R/1U/2/3/4

2.0 典型工作特性曲线

注：以下图表为基于有限数量样本所作的统计，仅供参考。所列特性未经测试，我公司不作任何担保。在一些图表中，所列数据可能超出规定的工作范围（如：超出规定的电源电压范围），因而不在于担保范围内。

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

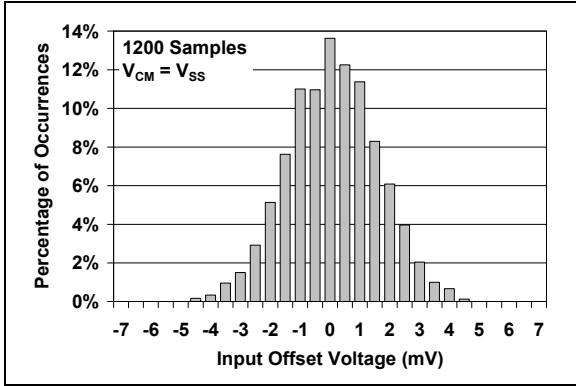


图 2-1: $V_{CM} = V_{SS}$ 时的输入失调电压

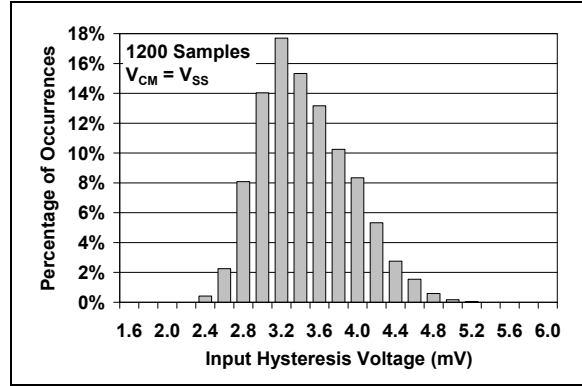


图 2-4: $V_{CM} = V_{SS}$ 时的输入迟滞电压

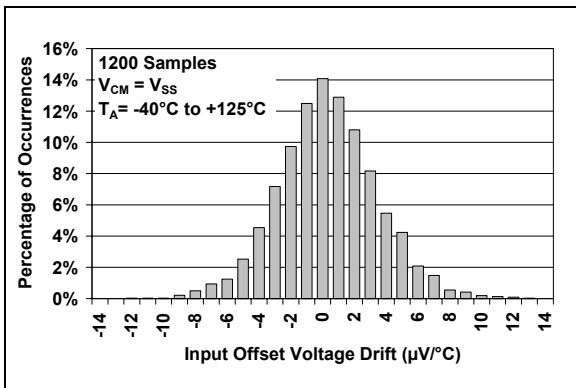


图 2-2: $V_{CM} = V_{SS}$ 时的输入失调电压漂移

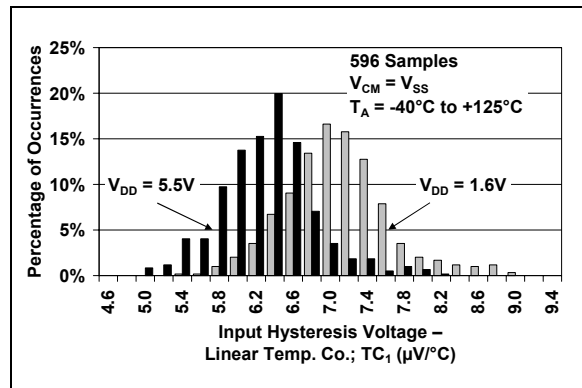


图 2-5: $V_{CM} = V_{SS}$ 时的输入迟滞电压线性温度系数 (TC_1)

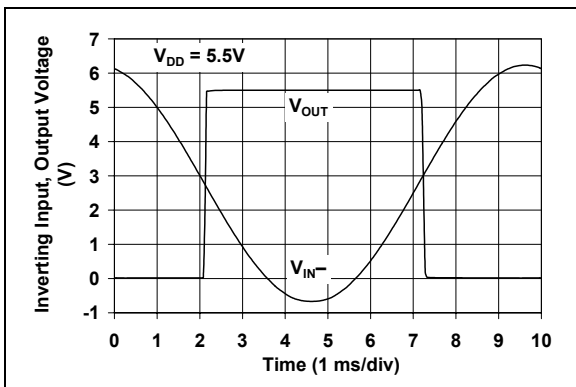


图 2-3: MCP6541/1R/1U/2/3/4 比较器显示无相位反转

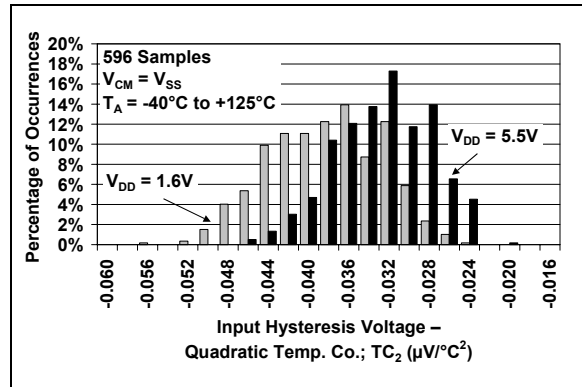


图 2-6: $V_{CM} = V_{SS}$ 时的输入迟滞电压二次方温度系数 (TC_2)

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\ k\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\ pF$ 。

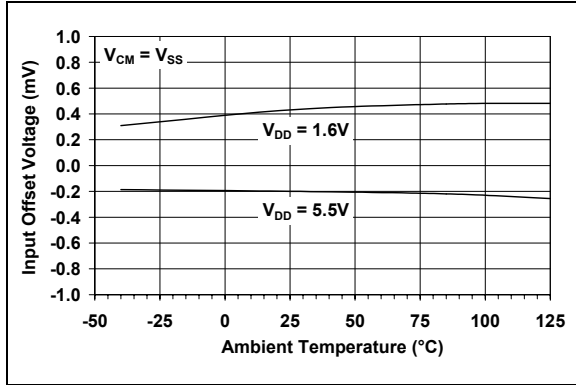


图 2-7: $V_{CM} = V_{SS}$ 时输入失调电压—环境温度曲线

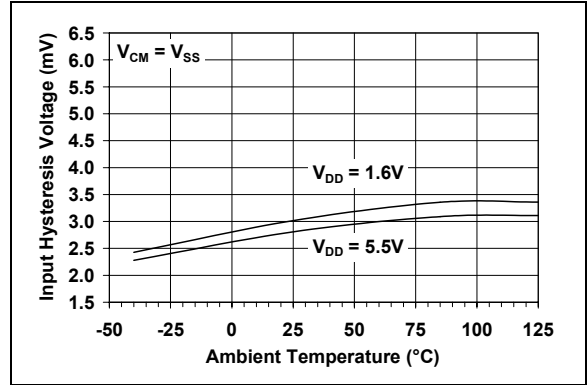


图 2-10: $V_{CM} = V_{SS}$ 时输入迟滞电压—环境温度曲线

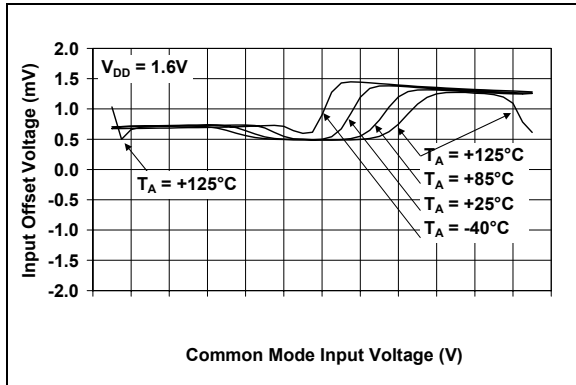


图 2-8: $V_{DD} = 1.6V$ 时输入失调电压—共模输入电压

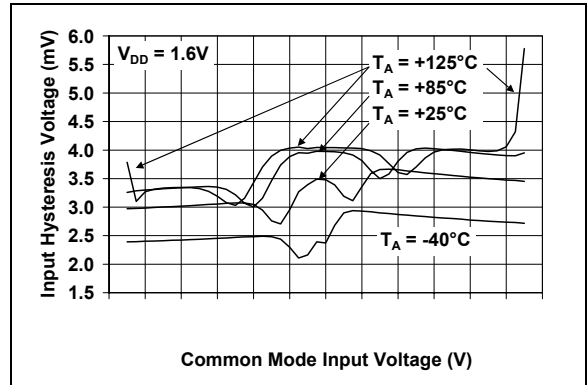


图 2-11: $V_{DD} = 1.6V$ 时输入迟滞电压—共模输入电压

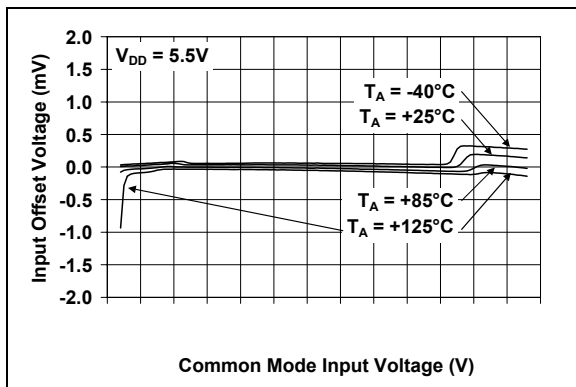


图 2-9: $V_{DD} = 5.5V$ 时输入失调电压—共模输入电压

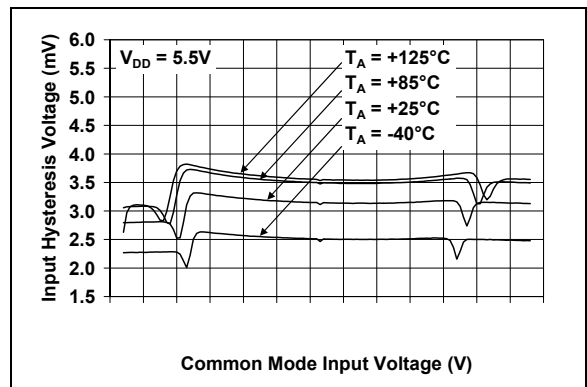


图 2-12: $V_{DD} = 5.5V$ 时输入迟滞电压—共模输入电压

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

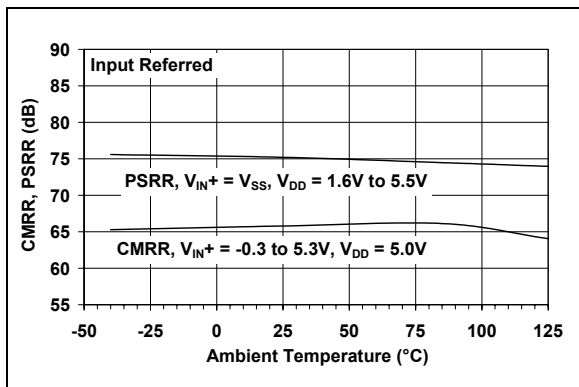


图 2-13: CMRR, PSRR—环境温度曲线

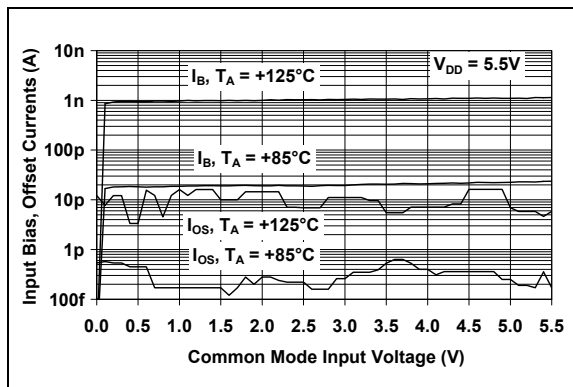


图 2-16: 输入偏置电流, 输入失调电流—共模输入电压曲线

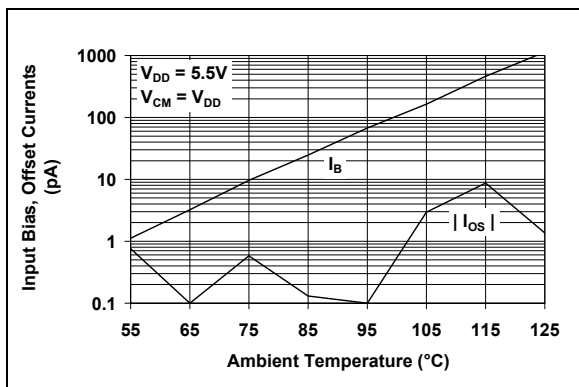


图 2-14: 输入偏置电流, 输入失调电流—环境温度曲线

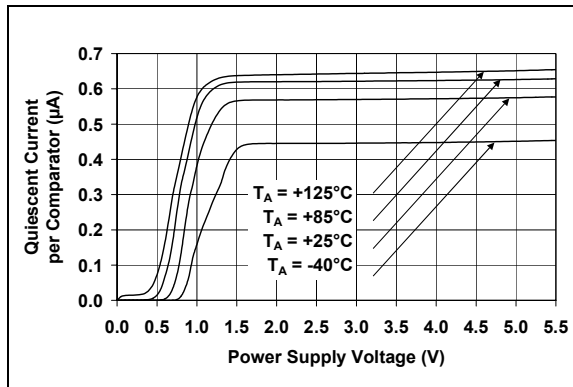


图 2-17: 静态电流—电源电压曲线

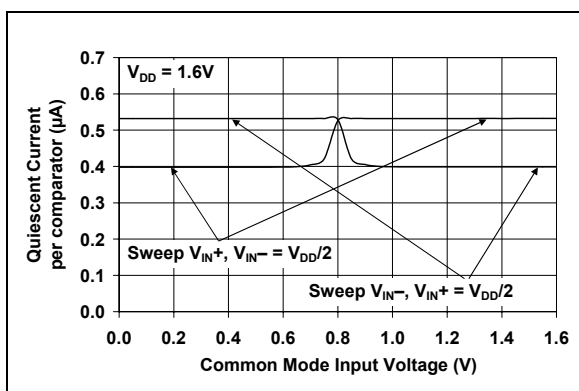


图 2-15: $V_{DD} = 1.6V$ 时静态电流—共模输入电压曲线

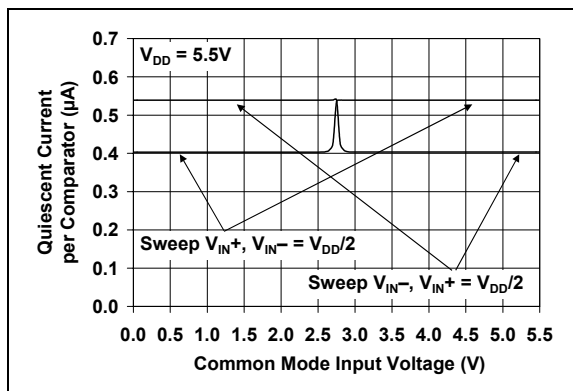


图 2-18: $V_{DD} = 5.5V$ 时静态电流—共模输入电压曲线

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

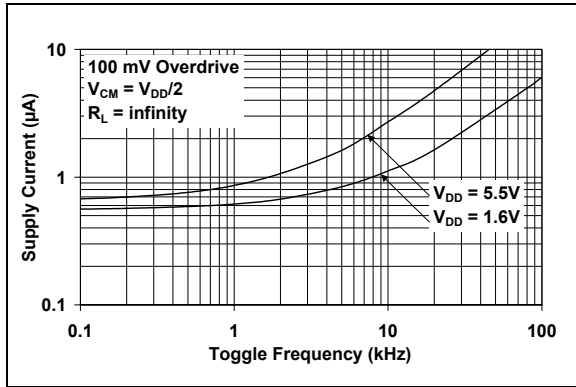


图 2-19: 电源电流—翻转频率曲线

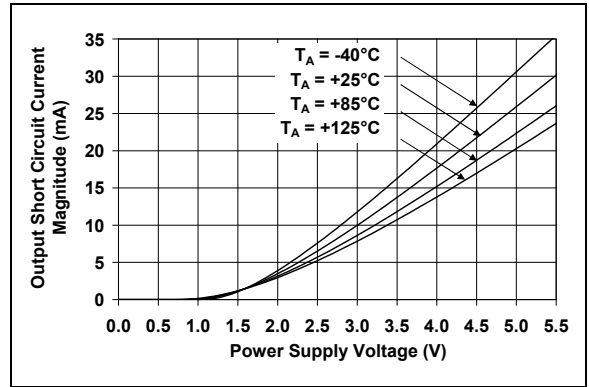


图 2-22: 输入短路电流幅值—电源电压曲线

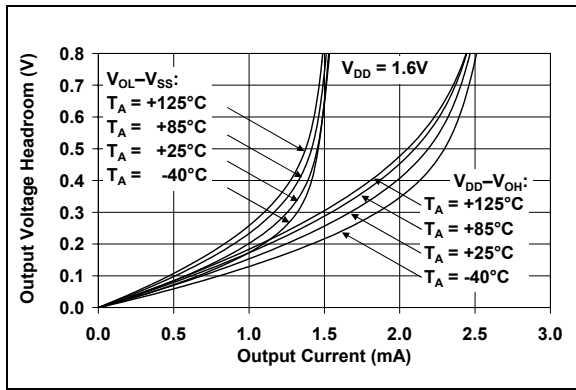


图 2-20: $V_{DD} = 1.6V$ 时输入电压余量—输出电流曲线

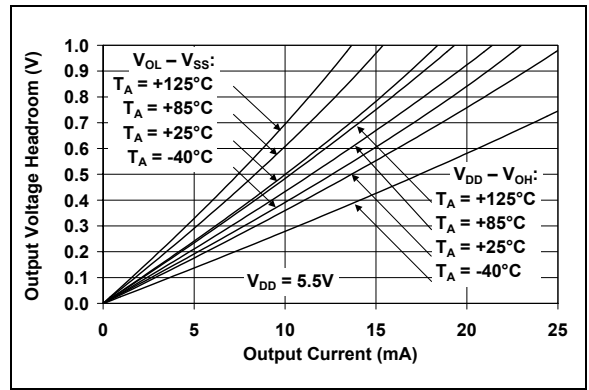


图 2-23: $V_{DD} = 5.5V$ 时输入电压余量—输入电流

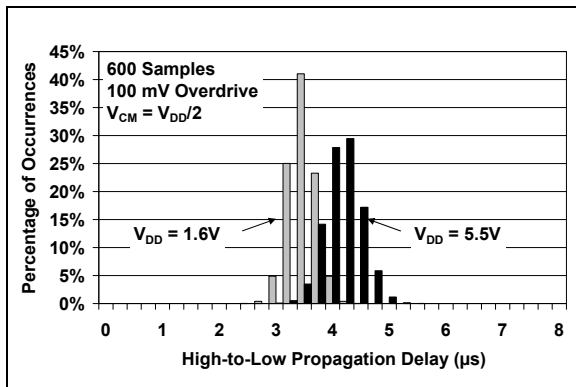


图 2-21: 高至低传输时延

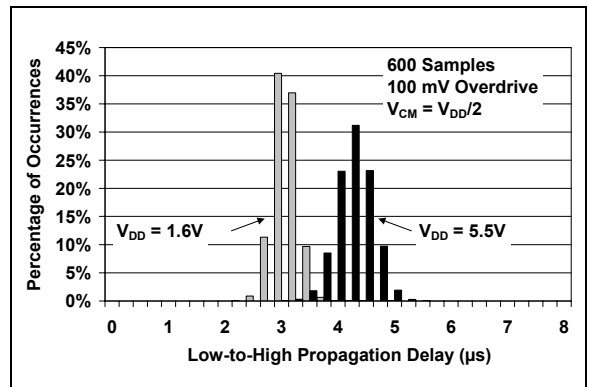


图 2-24: 低至高传输时延

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

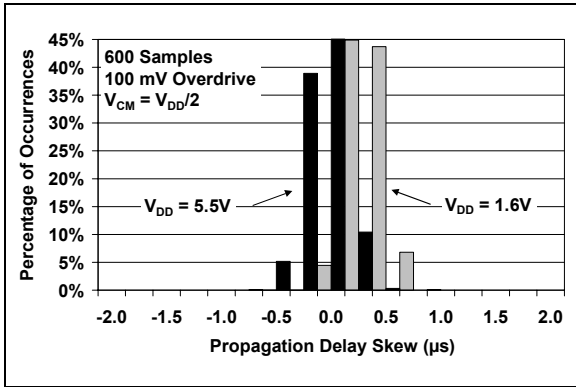


图 2-25: 传输时延差

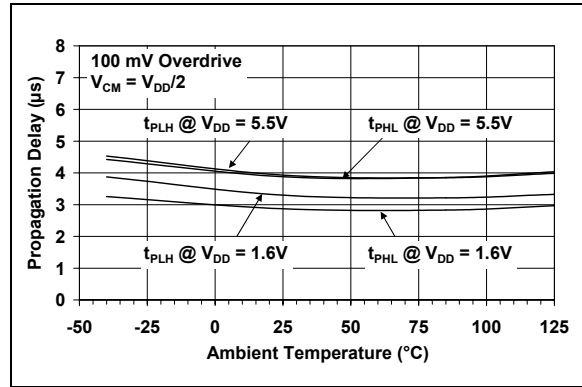


图 2-28: 传输时延—环境温度曲线

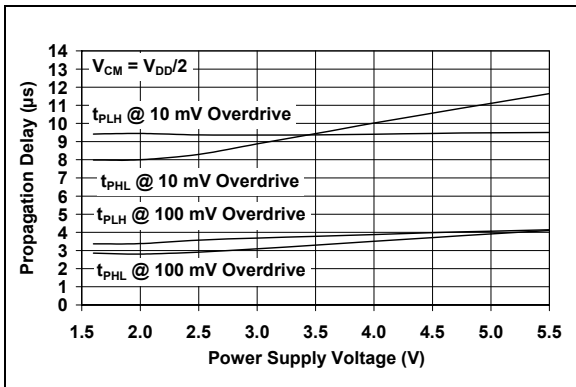


图 2-26: 传输时延—电源电压曲线

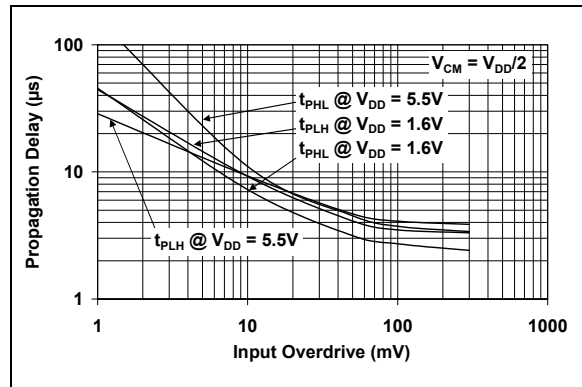


图 2-29: 传输时延—输入过驱动曲线

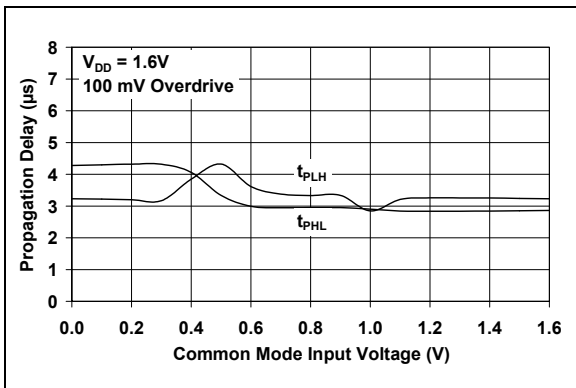


图 2-27: $V_{DD} = 1.6V$ 时传输时延—共模输入电压曲线

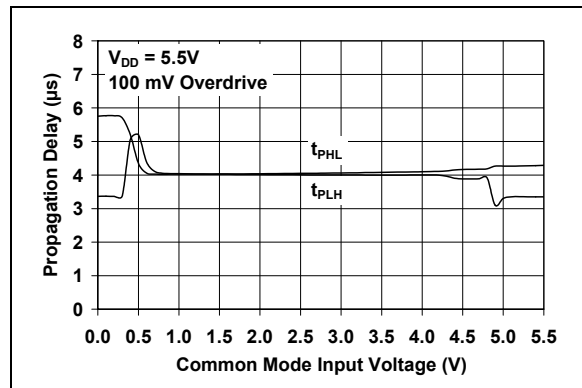


图 2-30: $V_{DD} = 5.5V$ 时传输时延—共模输入电压曲线

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

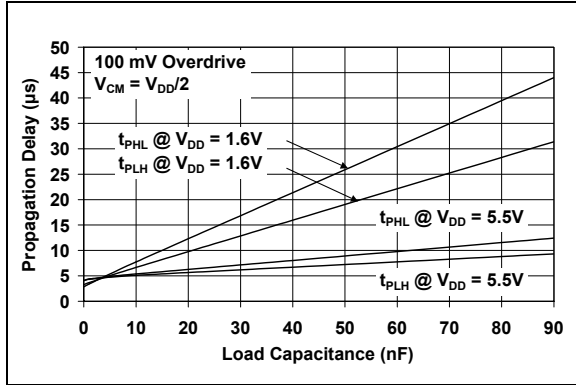


图 2-31: 传输时延—负载电容曲线

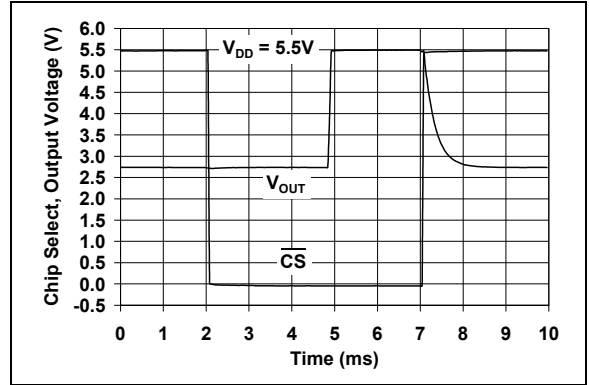


图 2-34: 片选 (\overline{CS}) 阶跃响应 (仅 MCP6543)

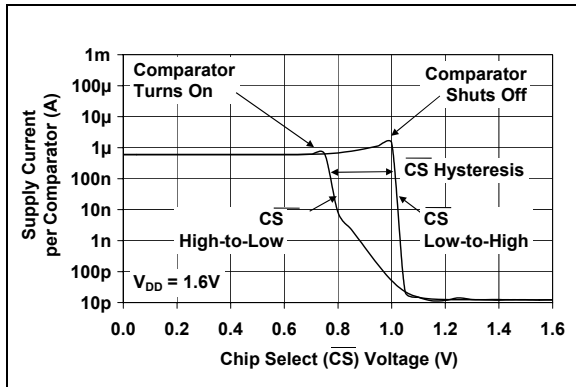


图 2-32: $V_{DD} = 1.6V$ 时电源电流 (冲击电流) — 片选 (\overline{CS}) 电压曲线 (仅 MCP6543)

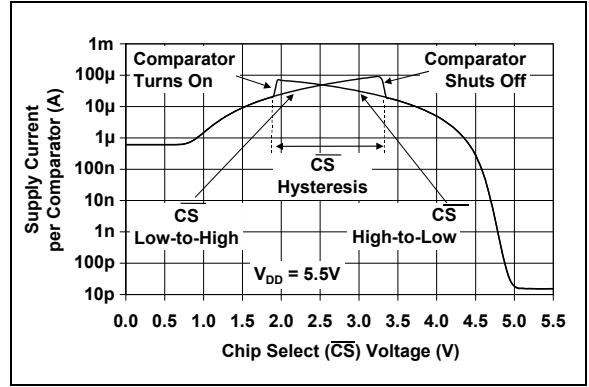


图 2-35: $V_{DD} = 5.5V$ 时电源电流 (冲击电流) — 片选 (\overline{CS}) 电压曲线 (仅 MCP6543)

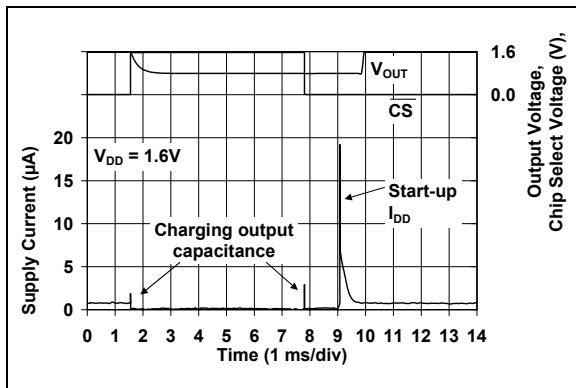


图 2-33: $V_{DD} = 1.6V$ 时电源电流 (充电电流) — 片选 (\overline{CS}) 脉冲曲线 (仅 MCP6543)

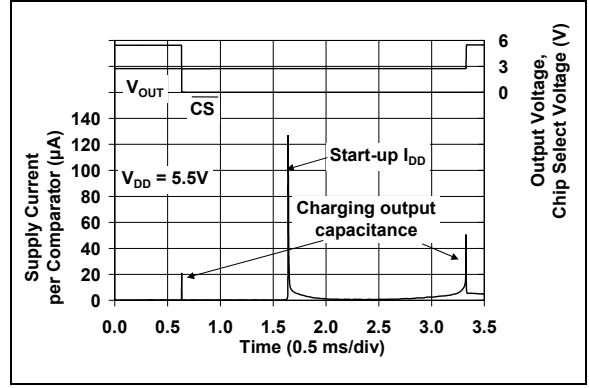


图 2-36: $V_{DD} = 5.5V$ 时电源电流 (充电电流) — 片选 (\overline{CS}) 脉冲曲线 (仅 MCP6543)

MCP6541/1R/1U/2/3/4

注：除非另有说明，否则 $V_{DD} = +1.6V$ 至 $+5.5V$ ， $V_{SS} = GND$ ， $T_A = +25^\circ C$ ， $V_{IN+} = V_{DD}/2$ ， $V_{IN-} = GND$ ， $R_L = 100\text{ k}\Omega$ 至 $V_{DD}/2$ 且 $C_L = 36\text{ pF}$ 。

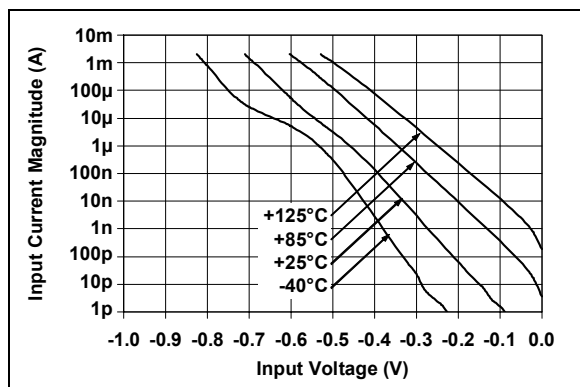


图 2-37: 输入偏置电流—输入电压

3.0 引脚说明

表 3-1 给出了引脚说明。

表 3-1: 引脚功能表

MCP6541 (PDIP、SOIC 和 MSOP)	MCP6541 (SOT-23-5 和 SC-70-5)	MCP6541R	MCP6541U	MCP6542	MCP6543	MCP6544	符号	说明
6	1	1	4	1	6	1	OUT, OUTA	数字输出 (比较器 A)
2	4	4	3	2	2	2	V_{INA}^+ , V_{INA}^-	反相输入 (比较器 A)
3	3	3	1	3	3	3	V_{IN}^+ , V_{INA}^+	同相输入 (比较器 A)
7	5	2	5	8	7	4	V_{DD}	正电源
—	—	—	—	5	—	5	V_{INB}^+	同相输入 (比较器 B)
—	—	—	—	6	—	6	V_{INB}^-	反相输入 (比较器 B)
—	—	—	—	7	—	7	OUTB	数字输出 (比较器 B)
—	—	—	—	—	—	8	OUTC	数字输出 (比较器 C)
—	—	—	—	—	—	9	V_{INC}^-	反相输入 (比较器 C)
—	—	—	—	—	—	10	V_{INC}^+	同相输入 (比较器 C)
4	2	5	2	4	4	11	V_{SS}	负电源
—	—	—	—	—	—	12	V_{IND}^+	同相输入 (比较器 D)
—	—	—	—	—	—	13	V_{IND}^-	反相输入 (比较器 D)
—	—	—	—	—	—	14	OUTD	数字输出 (比较器 D)
—	—	—	—	—	8	—	CS	片选
1, 5, 8	—	—	—	—	1, 5	—	NC	无内部连接

3.1 模拟输入引脚

比较器的同相和反相输入端均为低偏置电流的高阻抗 CMOS 输入。

3.2 \overline{CS} 数字输入引脚

这是 CMOS、施密特触发器输入，它将器件置于低功耗操作模式。

3.3 数字输出引脚

比较器的输出均为推挽式 CMOS 数字输出。它们设计为与 CMOS 和 TTL 逻辑兼容，能够驱动大负载或容性负载。

3.4 电源引脚 (V_{SS} 和 V_{DD})

正电源引脚 (V_{DD}) 比负电源引脚 (V_{SS}) 的电压高 1.6V 至 5.5V。正常工作时其他引脚电压在 V_{SS} 和 V_{DD} 之间。

这些器件通常用于单 (正) 电源配置。这时 V_{SS} 连接到地，而 V_{DD} 连接到电源。需要在离 V_{DD} 引脚 2 mm 范围内连接一个旁路电容 (通常为 0.01 μF 至 0.1 μF)。它们可与附近 (100 mm 以内) 的模拟器件共用一个大电容，但这不是必须的。

MCP6541/1R/1U/2/3/4

4.0 应用信息

MCP6541/1R/1U/2/3/4 系列推挽输出比较器采用 Microchip 先进的 CMOS 工艺制造，广泛适用于需要很低功耗的应用中。

4.1 比较器输入

4.1.1 相位翻转

MCP6541/1R/1U/2/3/4 系列比较器在输入级采用 CMOS 晶体管，其设计保证在输入引脚电压超过电源电压不会产生相位翻转。图 2-3 显示了当输入电压超过电源电压 (V_{DD} 或 V_{SS}) 时没有产生相位反转。

4.1.2 输入电压和电流限制

输入端的 ESD 保护电路如图 4-1 所示。采用此结构来保护输入晶体管，并使输入偏置电流 (I_B) 最小。当输入电压比 V_{SS} 低了超过一个二极管的电压时，输入 ESD 二极管将限制输入。此外，当输入电压远高于 V_{DD} 时，输入 ESD 二极管也起到限制作用；然后在规定范围内产生足以满足正常工作，并避免发生 ESD 事件的击穿电压。

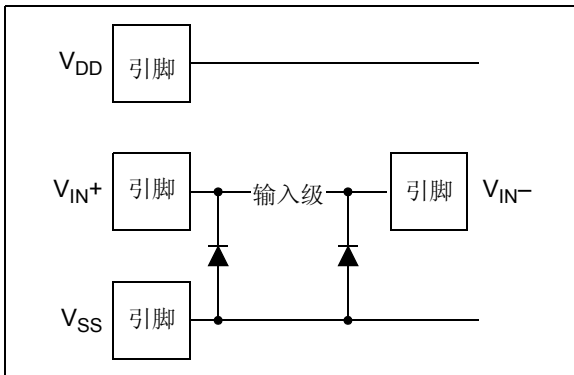


图 4-1: 简化的模拟输入 ESD 结构

为了防止对放大器的破坏和 / 或不当操作，必须限制所在电路的 V_{IN+} 和 V_{IN-} 引脚电流（及电压）（见第 1.0 节“电气特性”开始部分的绝对最大值 \dagger ）。图 4-2 给出了保护这些输入的推荐方法。内部 ESD 二极管防止输入引脚 (V_{IN+} 和 V_{IN-}) 的电压远低于地电平，电阻 R_1 和 R_2 限制了输入引脚中可能存在的电流。二极管 D_1 和 D_2 防止输入引脚电压 (V_{IN+} 和 V_{IN-}) 远大于 V_{DD} 。当如图搭建电路时，电阻 R_1 和 R_2 还限制了流经 D_1 和 D_2 的电流。

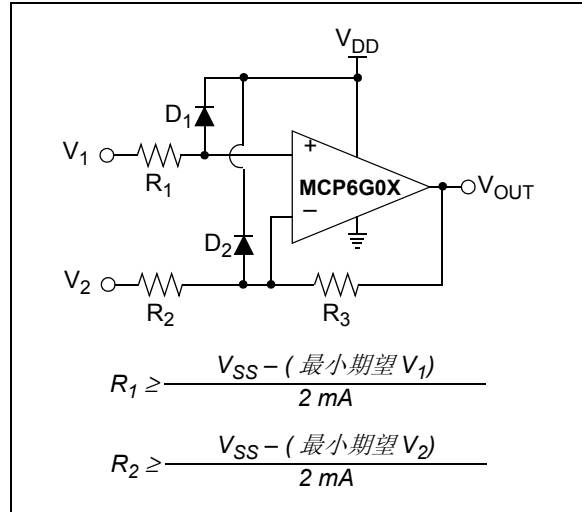


图 4-2: 模拟输入保护

此外，还可将二极管接在电阻 R_1 和 R_2 的左侧。此时，流经二极管 D_1 和 D_2 的电流需通过某些机制进行限制。电阻可作为浪涌电流限流器使用，流入输入引脚 (V_{IN+} 和 V_{IN-}) 的直流电流应非常小。

当共模电压 (V_{CM}) 低于地电平 (V_{SS}) 时将产生很大的输入电流，见图 2-37。高阻抗应用需要限制可用电压范围。

4.1.3 正常工作

比较器输入级采用的是两个并联的差分 CMOS 输入级。一个工作在低输入电压下，而另一个工作在高输入电压下。采用这种拓扑结构，器件输入电压在 $V_{DD} + 0.3V$ 至 $V_{SS} - 0.3V$ 范围内。因此通过在 $V_{SS} - 0.3V$ 和 $V_{DD} + 0.3V$ 时测试输入失调电压来确保器件正常工作。

MCP6541/1R/1U/2/3/4 系列比较器内部设置的迟滞足够小，能够维持输入失调精度 ($<7 \text{ mV}$)；同时足够大，能够消除比较器内部输入噪声电压 ($200 \mu\text{Vp-p}$) 产生的输出抖动。图 4-3 显示了这种特性。

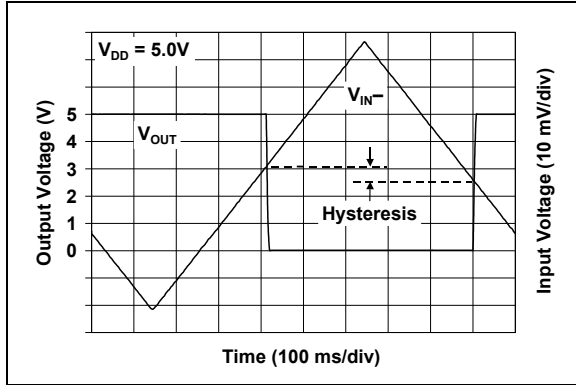


图 4-3: MCP6541/1R/1U/2/3/4 比较器的内部迟滞消除了输入噪声电压造成的输出抖动

4.2 推挽输出

推挽输出设计成可以兼容 CMOS 和 TTL 逻辑，同时输出级的晶体管配置成可以提供轨到轨输出性能。当比较器输出从高电平跳变成低电平，或从低电平跳变成高电平时，输出级的晶体管驱动电路可以减小任何开关电流（电压轨之间的冲击电流）（见图 2-15、2-18、2-32 至 2-36 以获取更多信息）。

4.3 MCP6543 片选 (\overline{CS}) 功能

MCP6543 为带片选 (\overline{CS}) 功能的比较器。当 \overline{CS} 为高电平时，总的供电电流跌落到 20 pA（典型值），其中 1 pA（典型值）流过 \overline{CS} 引脚，1 pA（典型值）流过输出引脚，18 pA（典型值）流过 V_{DD} 引脚，如图 1-1 所示。此时，比较器的输出为高阻态。将 \overline{CS} 拉低可使能比较器。如果 \overline{CS} 引脚悬空，比较器可能无法正常工作。图 1-1 显示了输出电压和供电电流对一个 \overline{CS} 脉冲的响应。

内部 \overline{CS} 电路设计成可以消除周期触发 \overline{CS} 引脚而产生的毛刺，这可以节省功率消耗，特别是有益于电池供电的应用。

4.4 外部迟滞设定

通过选用不同的外部电阻，可以选择不同的迟滞电压（或输入触发点），从而取得更大的灵活性。

输入失调电压 (V_{OS}) 为低电平至高电平以及高电平至低电平触发点电压（参考为输入）的中间值（平均值）。输入迟滞电压 (V_{HYST}) 为这两个触发点的电压差。当一个输入电压缓慢趋向并越过另一个输入电压时，迟滞会减小比较器输出产生的抖动，从而减小动态电流消耗。这也有益于那些不希望太频繁触发的系统（例如，空调的温度调节控制）。

4.4.1 同相比较电路

图 4-4 显示了在单电源供电下仅使用两个电阻构成的同相比较电路，相应的迟滞示意如图 4-5。

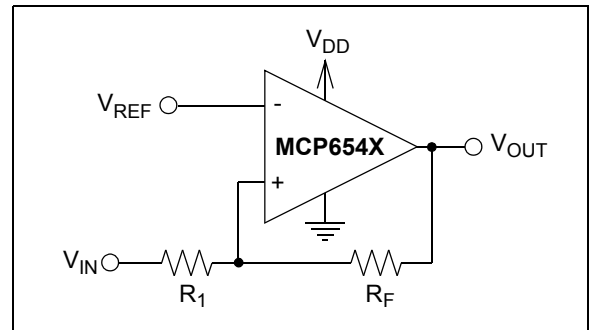


图 4-4: 单电源供电下具有迟滞功能的同相比较电路

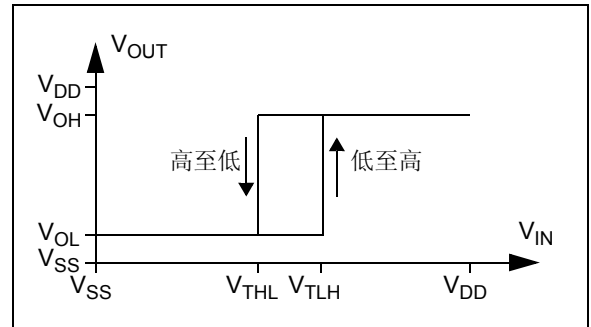


图 4-5: 同相比较电路的迟滞示意图

图 4-4 和图 4-5 中的触发点电压为：

公式 4-1:

$$V_{TLH} = V_{REF} \left(1 + \frac{R_1}{R_F} \right) - V_{OL} \left(\frac{R_1}{R_F} \right)$$

$$V_{THL} = V_{REF} \left(1 + \frac{R_1}{R_F} \right) - V_{OH} \left(\frac{R_1}{R_F} \right)$$

V_{TLH} = 低电平跳变至高电平的触发电压

V_{THL} = 高电平跳变至低电平的触发电压

MCP6541/1R/1U/2/3/4

4.4.2 反相比较电路

图 4-6 显示了在单电源供电下使用三个电阻构成的反相电路，相应的迟滞示意图如图 4-7。

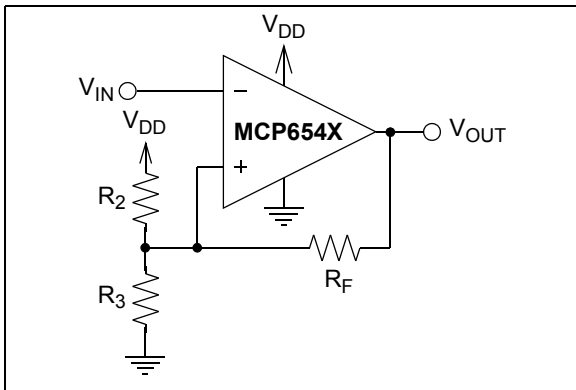


图 4-6: 具有迟滞功能的反相比较电路

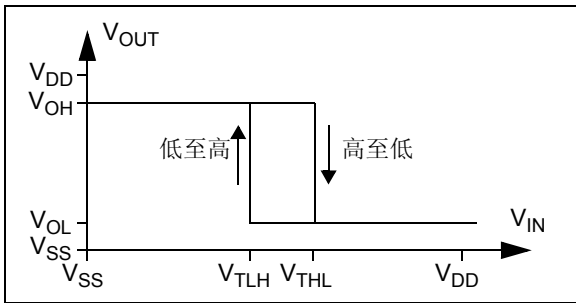


图 4-7: 反相比较电路的迟滞示意图

为确定图 4-6 中电路的触发点电压，可以将电路中的 R_2 和 R_3 简化成相对于 V_{DD} 的戴维宁 (Thevenin) 等效电路，如图 4-8 所示。

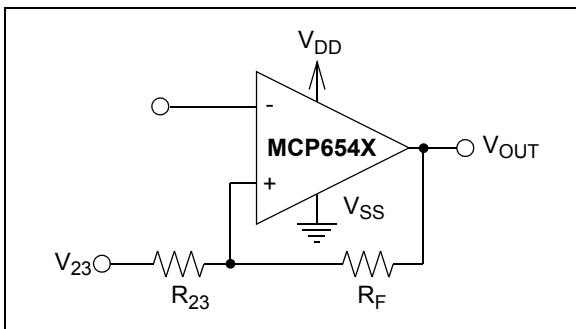


图 4-8: 戴维宁等效电路

其中:

$$R_{23} = \frac{R_2 R_3}{R_2 + R_3}$$

$$V_{23} = \frac{R_3}{R_2 + R_3} \times V_{DD}$$

采用这个简化电路，则通过下列公式就可以计算出触发点电压:

公式 4-2:

$$V_{THL} = V_{OH} \left(\frac{R_{23}}{R_{23} + R_F} \right) + V_{23} \left(\frac{R_F}{R_{23} + R_F} \right)$$

$$V_{TLH} = V_{OL} \left(\frac{R_{23}}{R_{23} + R_F} \right) + V_{23} \left(\frac{R_F}{R_{23} + R_F} \right)$$

V_{TLH} = 从低电平跳变至高电平的触发电压

V_{THL} = 从高电平跳变至低电平的触发电压

图 2-20 和图 2-23 可用于确定 V_{OH} 和 V_{OL} 典型值。

4.5 旁路电容

使用该系列的比较器时，应该在靠近电源引脚（单电源供电时为 V_{DD} 引脚）2 mm 范围内连接一个旁路电容（0.01 μF 至 0.1 μF ），以获得边沿速率性能。

4.6 容性负载

合理的容性负载（例如，逻辑门）对传输时延没有影响（见图 2-31）。在触发频率增加时，特别是驱动大的容性负载时电源电流会升高（见图 2-19）。

4.7 电池寿命

在便携式应用中，为延长电池寿命，通常选用高阻值的电阻和小的容性负载。应避免过度翻转输出。不要通过频繁使用芯片的片选 (CS) 功能来减小启动功耗。容性负载在启动时也会额外消耗电流。

4.8 PCB 表面泄漏电流

对于必须保证低输入偏置电流的应用来说，必须考虑印刷电路板（Printed Circuit Board, PCB）表面泄漏电流的影响。电路板表面泄漏电流是由于电路板潮湿、积尘或其他污渍产生的。在低湿条件下，相邻走线之间的典型阻抗为 $10^{12}\Omega$ 。5V 的压差会产生 5 pA 的电流，这一电流比 MCP6541/1R/1U/2/3/4 系列运放在 25°C 时的偏置电流（典型值 1 pA）还大。

减小表面泄漏电流最简单的方法是在敏感引脚（或走线）周围设置保护环。保护环的偏置电压与敏感引脚的电压相等。图 4-9 给出了这种布局的一个示例。

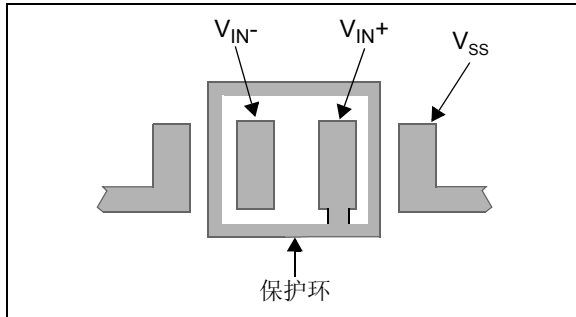


图 4-9: 反相电路的保护环布局

1. 反相配置（图 4-6 和图 4-9）：
 - a. 将保护环与同相输入引脚（ V_{IN+} ）相连。这将使保护环的偏置电压与比较器参考电压（如 $V_{DD}/2$ 或地）相同。
 - b. 用一根不与 PCB 表面接触的导线将反相引脚（ V_{IN-} ）与输入端焊盘相连。
2. 同相配置（图 4-4）：
 - a. 用一根不与 PCB 表面接触的导线将同相引脚（ V_{IN+} ）与输入端相连。
 - b. 将保护环与反相输入引脚（ V_{IN-} ）相连。

4.9 未使用的比较器

在四路封装（MCP6544）中，未使用的放大器应如图 4-10 来配置。此电路用来防止触发输出及串扰，使用最少的元件数并消耗最小的电流（见图 2-15 和图 2-18）。

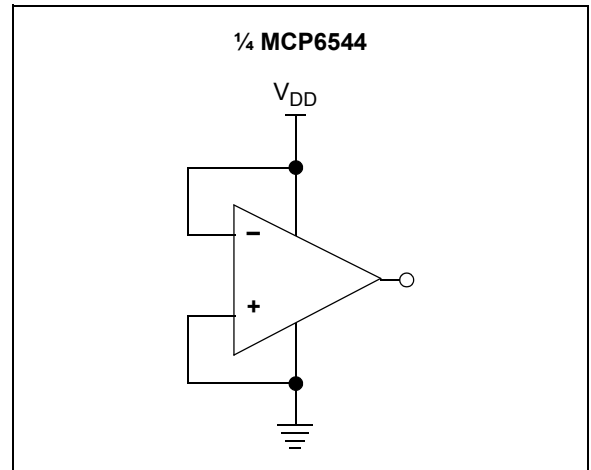


图 4-10: 未使用的比较器

MCP6541/1R/1U/2/3/4

4.10 典型应用

4.10.1 精密比较器

许多应用需要很高的直流精度。满足这种需要最简单的方法就是采用一个运放（如 MCP6041），将输入到比较器的信号进行增益放大。图 4-11 显示了这种方法的示例。

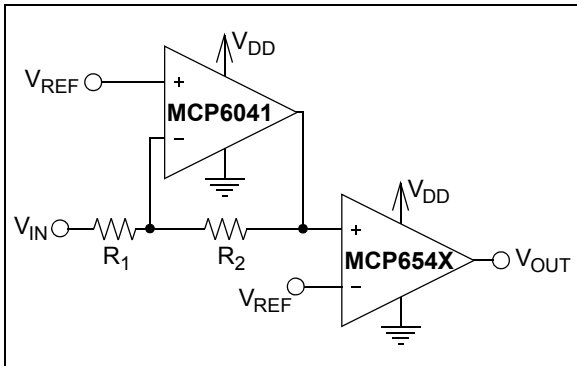


图 4-11: 精密反相比较器

4.10.2 窗口比较器

图 4-12 显示了一个窗口比较器的实现方法。当输入电压处于 V_{RB} 和 V_{RT} （其中 $V_{RT} > V_{RB}$ ）之间时，AND 门产生逻辑 1。

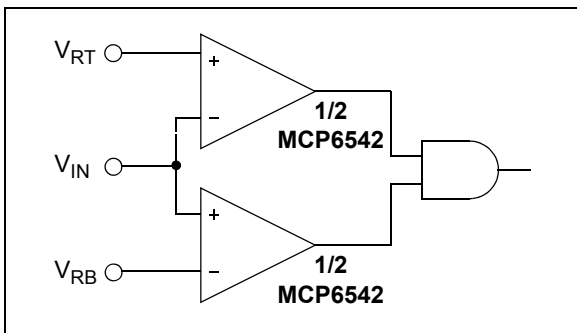


图 4-12: 窗口比较器

4.10.3 双稳态多谐振荡器

简单的双稳态多谐振荡器设计如图 4-13 所示，选用的 V_{REF} 应处于电源（ $V_{SS} = \text{GND}$ 和 V_{DD} ）之间以保证电路振荡。输出占空比随 V_{REF} 变化。

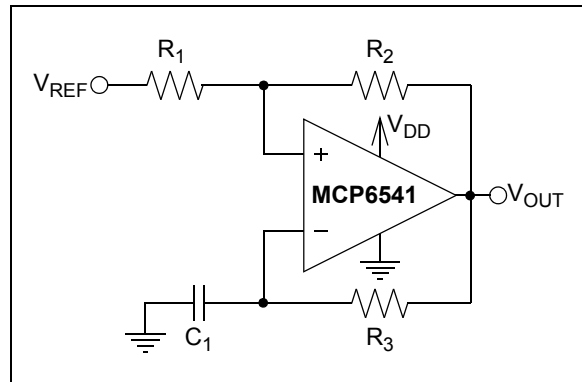
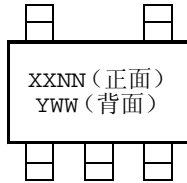


图 4-13: 双稳态多谐振荡器

5.0 封装信息

5.1 封装标识信息

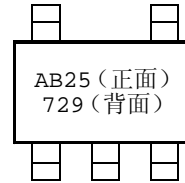
5 引脚 SC-70 (MCP6541)



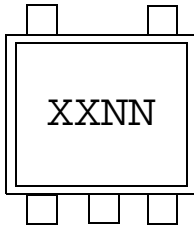
器件	工业温度级代码	扩展温度级代码
MCP6541U	ABNN	注 2

注 1: 2005 年 3 月以前的工业温度级器件标识为“ABN”
注 2: 本数据手册发布时尚未提供 SC-70-5 扩展温度级器件。

示例:



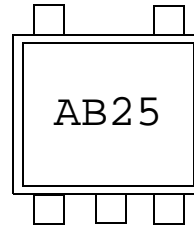
5 引脚 SOT-23 (MCP6541、MCP6541R 和 MCP6541U)



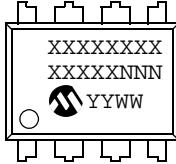
器件	工业温度级代码	扩展温度级代码
MCP6541	ABNN	GTNN
MCP6541R	AGNN	GUNN
MCP6541U	—	ATNN

注: 应用于 5 引脚 SOT-23 封装

示例:

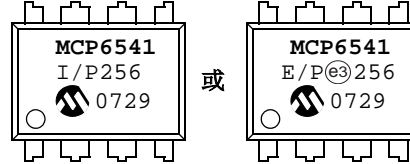


8 引脚 PDIP (300 mil)

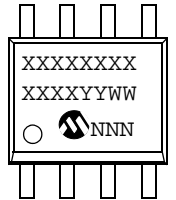


注: 应用于 5 引脚 SOT-23 封装

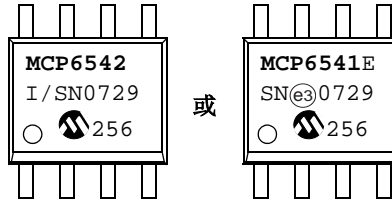
示例:



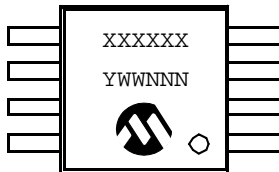
8 引脚 SOIC (150 mil)



示例:



8 引脚 MSOP



示例:



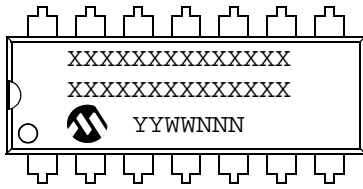
图注: XX...X 客户指定信息
Y 年份代码 (日历年的末位)
YY 年份代码 (日历年的后两位)
WW 星期代码 (1 月 1 日的星期代码为 01)
NNN 字母数字的追踪代码
(e3) 雾锡 (Matte Tin, Sn) 的无铅 JEDEC 无铅标记
* 表示无铅封装。JEDEC 无铅标记 ((e3)) 标示于此种封装的外包装上。

注: Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制客户指定信息的可用字符数。

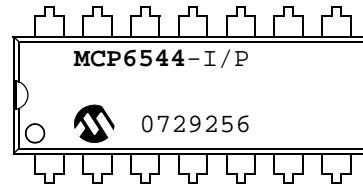
MCP6541/1R/1U/2/3/4

封装标识信息 (续)

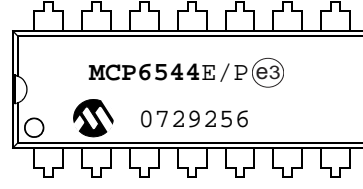
14 引脚 PDIP (300 mil) (MCP6544)



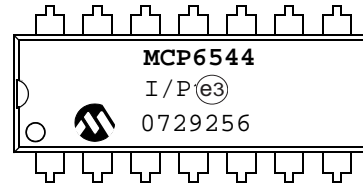
示例:



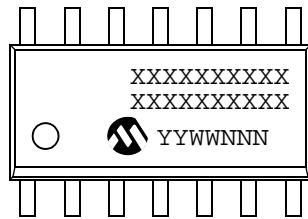
或



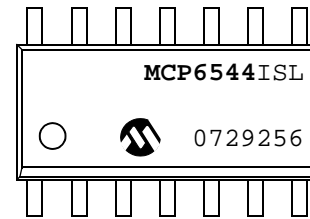
或



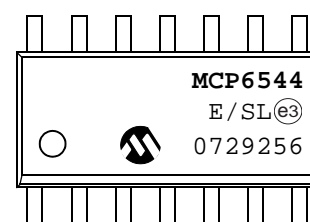
14 引脚 SOIC (150 mil) (MCP6544)



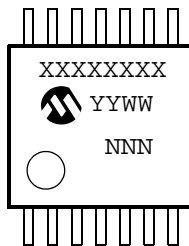
示例:



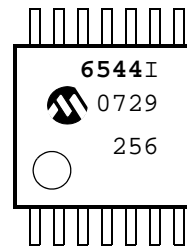
或



14 引脚 TSSOP (MCP6544)



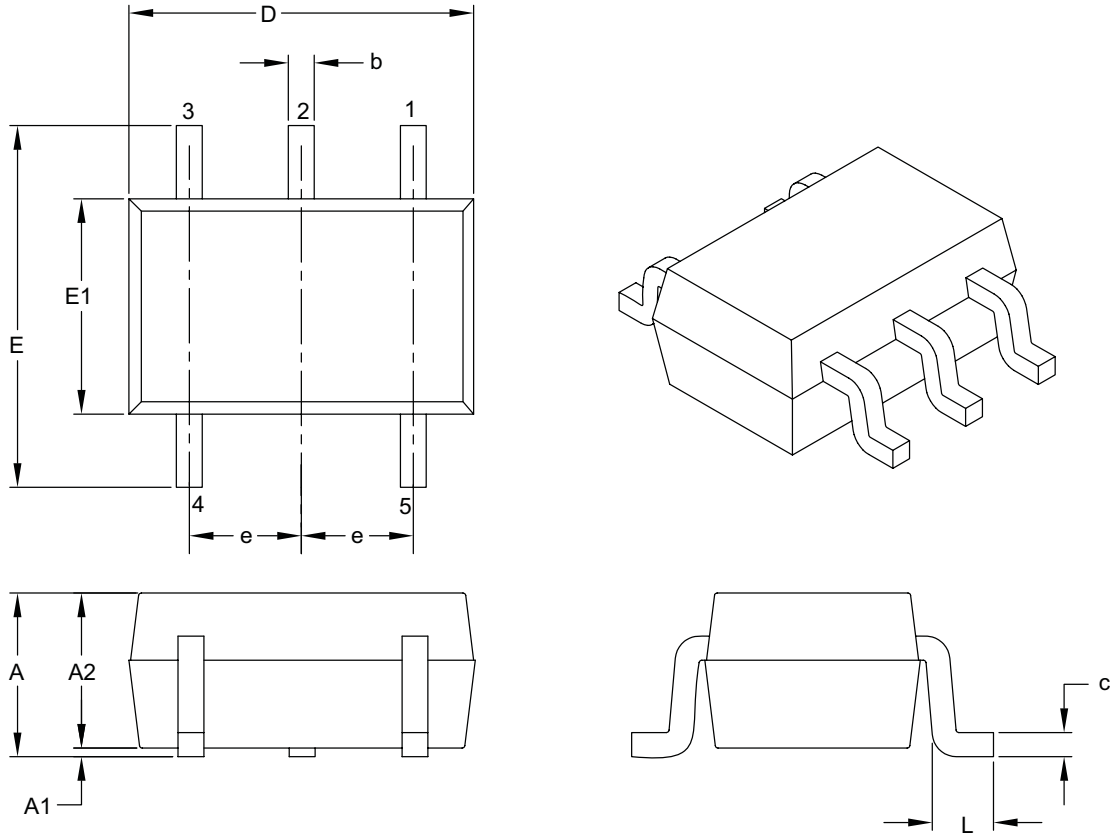
示例:



MCP6541/1R/1U/2/3/4

5 引脚塑封小外形晶体管封装 (LT) [SC-70]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	5		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	–	1.10
Molded Package Thickness	A2	0.80	–	1.00
Standoff	A1	0.00	–	0.10
Overall Width	E	1.80	2.10	2.40
Molded Package Width	E1	1.15	1.25	1.35
Overall Length	D	1.80	2.00	2.25
Foot Length	L	0.10	0.20	0.46
Lead Thickness	c	0.08	–	0.26
Lead Width	b	0.15	–	0.40

Notes:

- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

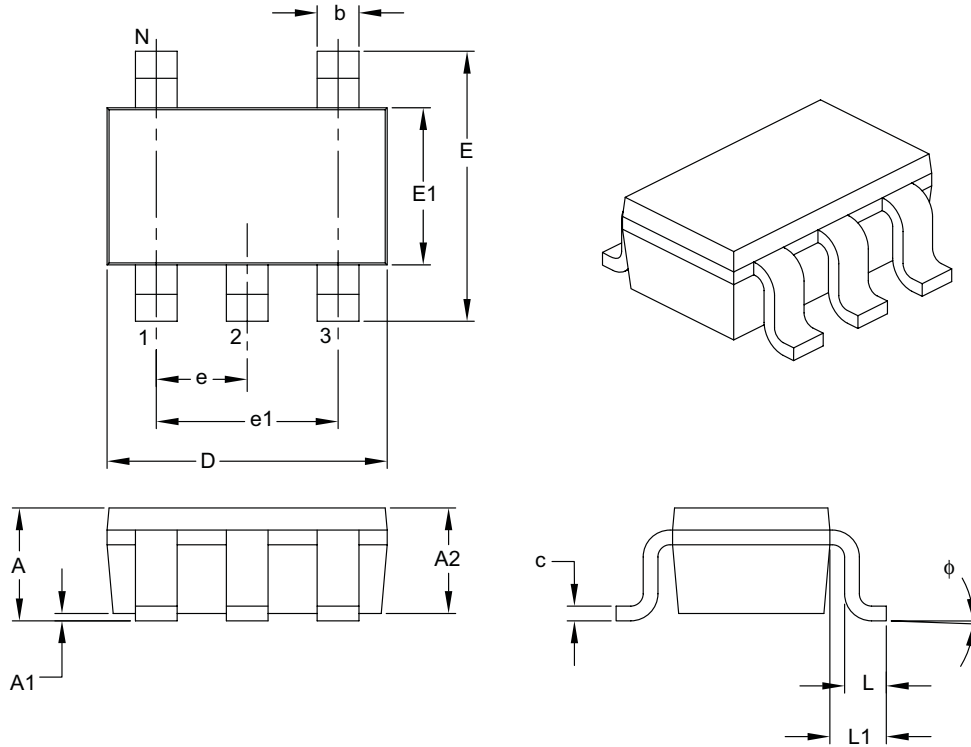
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-061B

MCP6541/1R/1U/2/3/4

5 引脚塑封小外形晶体管封装 (OT) [SOT-23]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	5		
Lead Pitch	e	0.95 BSC		
Outside Lead Pitch	e1	1.90 BSC		
Overall Height	A	0.90	—	1.45
Molded Package Thickness	A2	0.89	—	1.30
Standoff	A1	0.00	—	0.15
Overall Width	E	2.20	—	3.20
Molded Package Width	E1	1.30	—	1.80
Overall Length	D	2.70	—	3.10
Foot Length	L	0.10	—	0.60
Footprint	L1	0.35	—	0.80
Foot Angle	ϕ	0°	—	30°
Lead Thickness	c	0.08	—	0.26
Lead Width	b	0.20	—	0.51

Notes:

- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

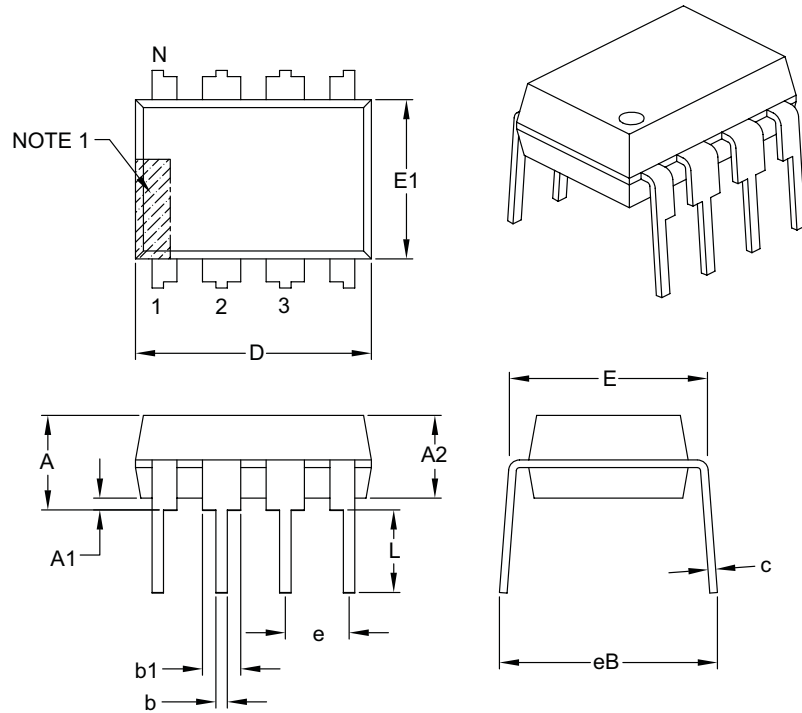
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-091B

MCP6541/1R/1U/2/3/4

8 引脚塑封双列直插封装 (P) —— 300mil 主体 [PDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.348	.365	.400
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

- Pin 1 visual index feature may vary, but must be located with the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.

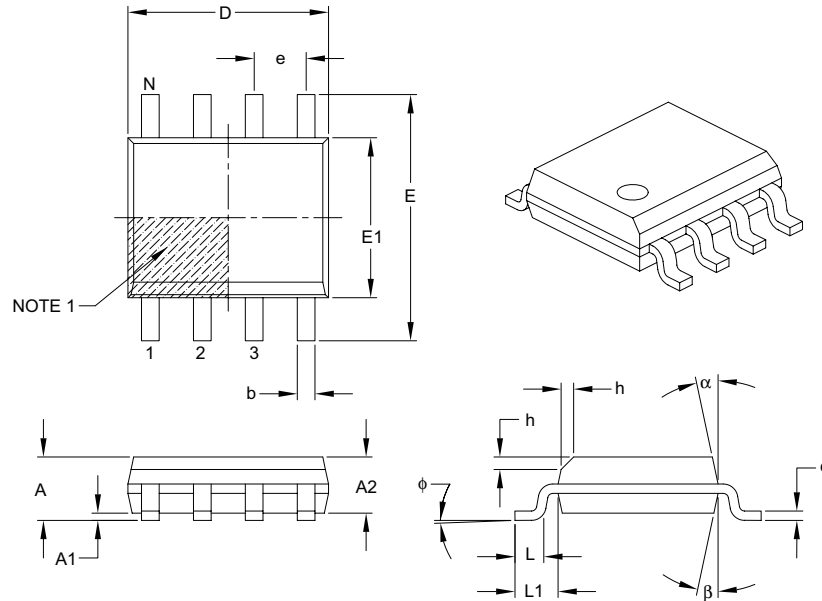
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-018B

MCP6541/1R/1U/2/3/4

8 引脚塑封小外形封装 (SN) ——窄条, 3.90 mm 主体 [SOIC]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	1.75
Molded Package Thickness	A2	1.25	–	–
Standoff §	A1	0.10	–	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (optional)	h	0.25	–	0.50
Foot Length	L	0.40	–	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.17	–	0.25
Lead Width	b	0.31	–	0.51
Mold Draft Angle Top	α	5°	–	15°
Mold Draft Angle Bottom	β	5°	–	15°

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

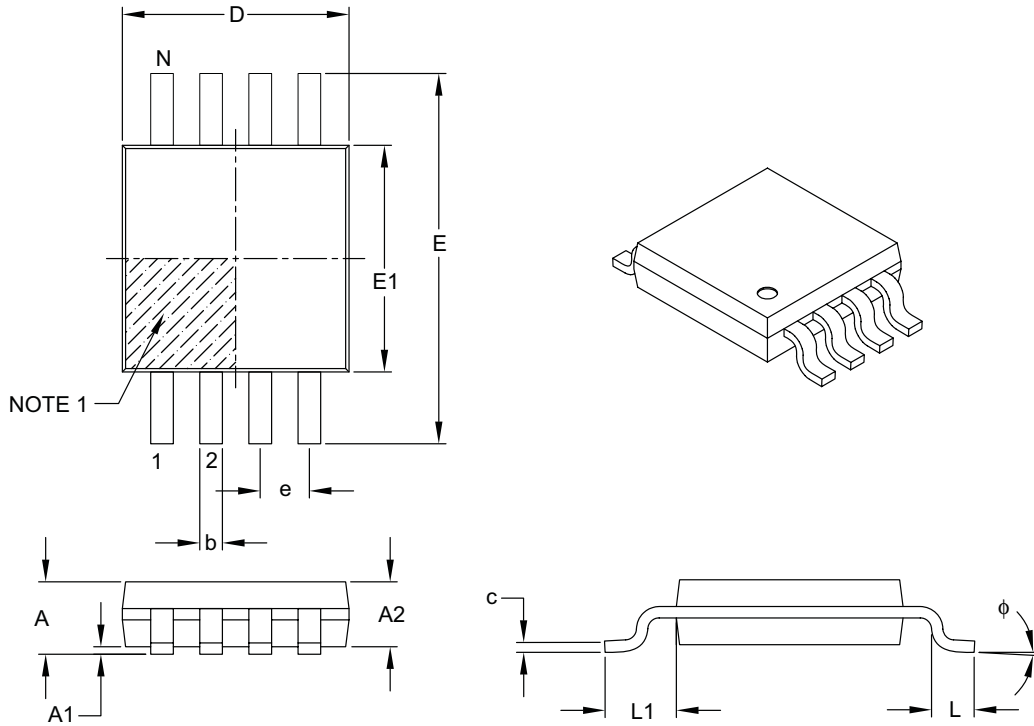
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-057B

MCP6541/1R/1U/2/3/4

8 引脚塑封微型小外形封装 (MS) [MSOP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0.00	–	0.15
Overall Width	E	4.90 BSC		
Molded Package Width	E1	3.00 BSC		
Overall Length	D	3.00 BSC		
Foot Length	L	0.40	0.60	0.80
Footprint	L1	0.95 REF		
Foot Angle	ϕ	0°	–	8°
Lead Thickness	c	0.08	–	0.23
Lead Width	b	0.22	–	0.40

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

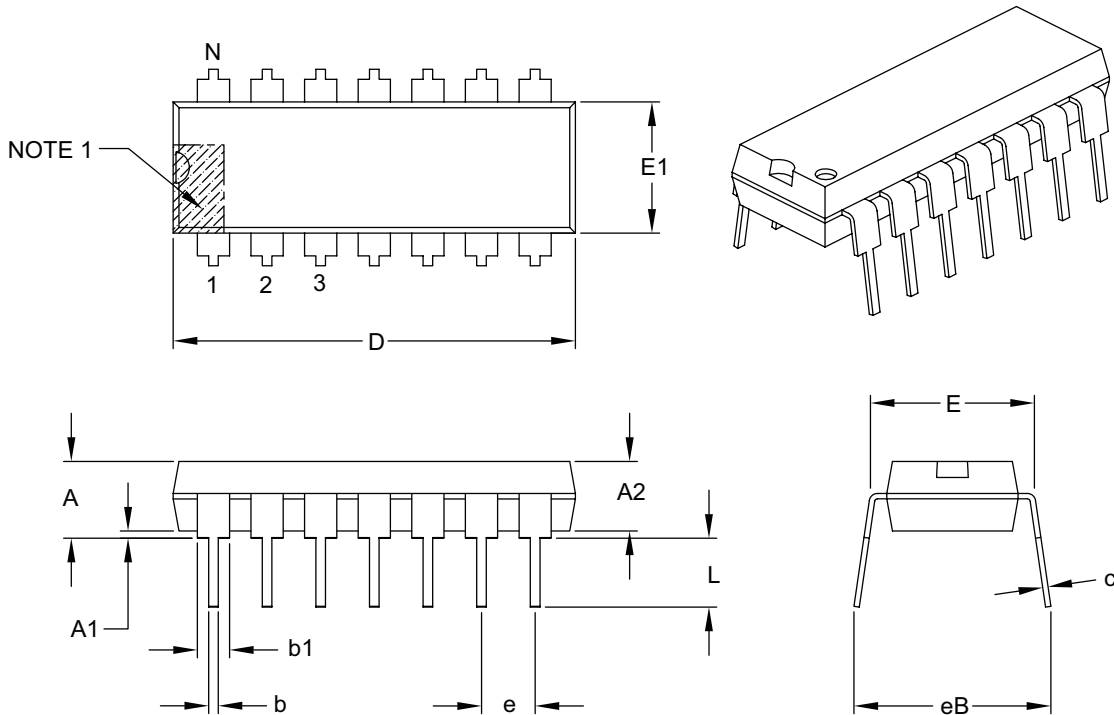
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111B

MCP6541/1R/1U/2/3/4

14 引脚塑封双列直插封装 (P) —— 300 mil 主体 [PDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.735	.750	.775
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.045	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

- Pin 1 visual index feature may vary, but must be located with the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
- Dimensioning and tolerancing per ASME Y14.5M.

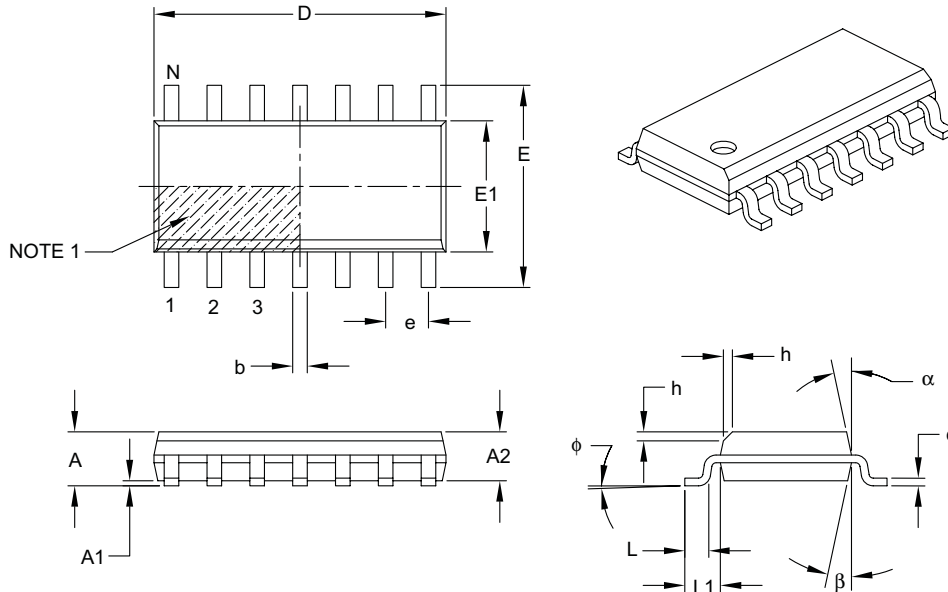
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-005B

MCP6541/1R/1U/2/3/4

14 引脚塑封小外形封装 (SL) ——窄条, 3.90 mm 主体 [SOIC]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Number of Pins	N		14		
Pitch	e		1.27 BSC		
Overall Height	A		–	–	1.75
Molded Package Thickness	A2		1.25	–	–
Standoff §	A1		0.10	–	0.25
Overall Width	E		6.00 BSC		
Molded Package Width	E1		3.90 BSC		
Overall Length	D		8.65 BSC		
Chamfer (optional)	h		0.25	–	0.50
Foot Length	L		0.40	–	1.27
Footprint	L1		1.04 REF		
Foot Angle	φ		0°	–	8°
Lead Thickness	c		0.17	–	0.25
Lead Width	b		0.31	–	0.51
Mold Draft Angle Top	α		5°	–	15°
Mold Draft Angle Bottom	β		5°	–	15°

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

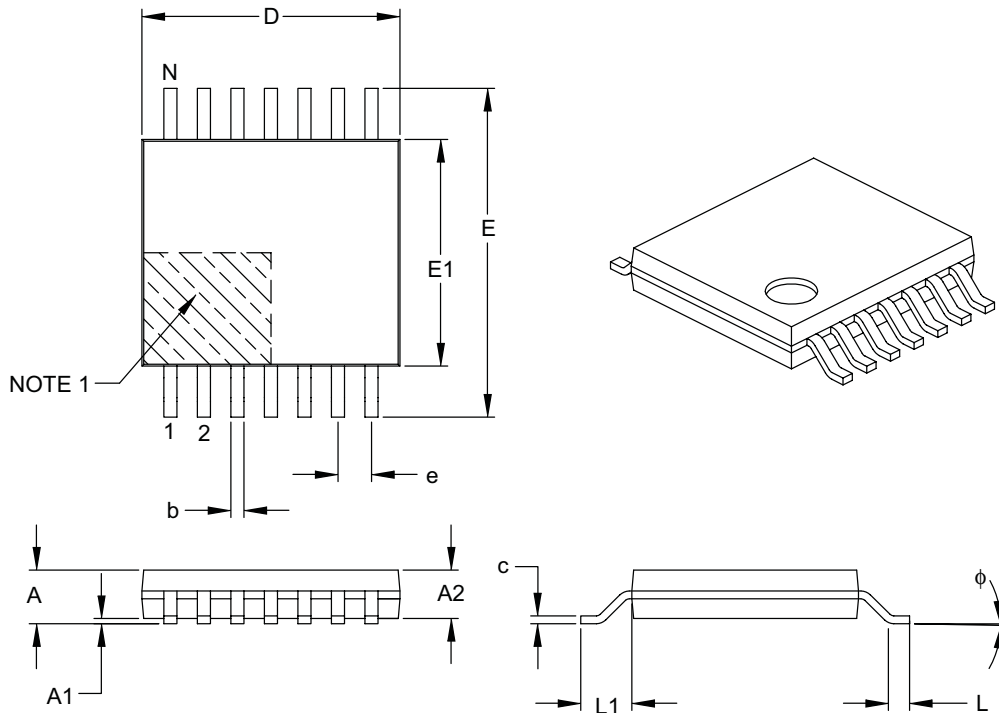
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-065B

MCP6541/1R/1U/2/3/4

14 引脚塑封薄型缩小外形封装 (ST) —— 4.4 mm 主体 [TSSOP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	14		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.20
Molded Package Thickness	A2	0.80	1.00	1.05
Standoff	A1	0.05	–	0.15
Overall Width	E	6.40 BSC		
Molded Package Width	E1	4.30	4.40	4.50
Molded Package Length	D	4.90	5.00	5.10
Foot Length	L	0.45	0.60	0.75
Footprint	L1	1.00 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.09	–	0.20
Lead Width	b	0.19	–	0.30

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-087B

附录 A: 版本历史

版本 F (2007 年 9 月)

以下是修改清单:

1. 修正了首页上 MCP6541U SOT-23-5 引脚图的极性。
2. 第 5.1 节“封装标识信息”: 更新了封装外形图。

版本 E (2006 年 9 月)

以下是修改清单:

1. 在 SOT-23-5 封装中增加 MCP6541U 引脚分布图。
2. 在绝对最大值中给出模拟输入电压和电流规范。
3. 增加关于未使用比较器的应用信息。
4. 在封装外形图中增加免责声明。

版本 D (2006 年 5 月)

以下是修改清单:

1. 增加了扩展温度级器件。
2. 将 V_{HYST} 温度规范修改为线性和二次方温度系数。
3. 更改了扩展温度级的规范和图。
4. 增加了第 3.0 节“引脚说明”。
5. 修改了封装标识(见第 5.1 节“封装标识信息”)
6. 增加了附录 A: “版本历史”。

版本 C (2003 年 9 月)

版本 B (2002 年 11 月)

版本 A (2002 年 3 月)

- 本文档的最初版本。

MCP6541/1R/1U/2/3/4

注:

产品标识体系

欲订货，或获取价格、交货等信息，请于我公司生产厂或各销售办事处联系。

器件编号 器件	X 温度范围	/XX 封装	示例：
<p>器件：</p> <p>MCP6541: 单比较器 MCP6541T: 单比较器 (卷带式) (SC-70、SOT-23、SOIC 和 MSOP) MCP6541RT: 单比较器 (旋转-卷带式) (仅 SOT-23) MCP6541UT: 单比较器 (卷带式) (SOT-23-5 仅具有扩展温度级) MCP6542: 双比较器 MCP6542T: 双比较器 (SOIC 和 MSOP 的卷带式封装) MCP6543: 带 CS 功能的单比较器 MCP6543T: 带 CS 功能的单比较器 (SOIC 和 MSOP 的卷带式封装) MCP6544: 四比较器 MCP6544T: 四比较器 (SOIC 和 TSSOP 的卷带式封装)</p> <p>温度范围：</p> <p>I = -40° C 至 +85° C E* = -40° C 至 +125° C</p> <p>* 本数据手册发布时尚未提供 SC-70-5 扩展温度级器件。</p> <p>封装：</p> <p>LT = 5 引脚塑封 (SC-70) OT = 5 引脚塑封小外形晶体管 (SOT-23) MS = 塑封 MSOP, 8 引脚 P = 8 引脚和 14 引脚塑封 DIP (300 mil 主体) SN = 8 引脚塑封 SOIC (150 mil 主体) SL = 14 引脚塑封 SOIC (150 mil 主体) (MCP6544) ST = 14 引脚塑封 TSSOP (4.4 mm 主体) (MCP6544)</p>			<p>a) MCP6541T-I/LT: 卷带式, 工业温度级, 5 引脚 SC-70。</p> <p>b) MCP6541T-I/OT: 卷带式, 工业温度级, 5 引脚 SOT-23。</p> <p>c) MCP6541-E/P: 扩展温度级, 8 引脚 PDIP。</p> <p>d) MCP6541RT-I/OT: 卷带式, 工业温度级, 5 引脚 SOT23。</p> <p>e) MCP6541-E/SN: 扩展温度级, 8 引脚 SOIC。</p> <p>f) MCP6541UT-E/OT: 卷带式, 扩展温度级, 5 引脚 SOT23。</p> <p>a) MCP6542-I/MS: 工业温度级, 8 引脚 MSOP。</p> <p>b) MCP6542T-I/MS: 卷带式, 工业温度级, 8 引脚 MSOP。</p> <p>c) MCP6542-I/P: 工业温度级, 8 引脚 PDIP。</p> <p>d) MCP6542-E/SN: 扩展温度级, 8 引脚 SOIC。</p> <p>a) MCP6543-I/SN: 工业温度级, 8 引脚 SOIC。</p> <p>b) MCP6543T-I/SN: 卷带式, 工业温度级, 8 引脚 SOIC。</p> <p>c) MCP6543-I/P: 工业温度级, 8 引脚 PDIP。</p> <p>d) MCP6543-E/SN: 扩展温度级, 8 引脚 SOIC。</p> <p>a) MCP6544T-I/SL: 卷带式, 工业温度级, 14 引脚 SOIC。</p> <p>b) MCP6544T-E/SL: 卷带式, 扩展温度级, 14 引脚 SOIC。</p> <p>c) MCP6544-I/P: 工业温度级, 14 引脚 PDIP。</p> <p>d) MCP6544T-E/ST: 卷带式, 扩展温度级, 14 引脚 SOIC。</p>

MCP6541/1R/1U/2/3/4

注:

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中更安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适用性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、MPLAB、PIC、PICmicro、PICSTART、rfPIC、SmartShun 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、Linear Active Thermistor、MXDEV、MXLAB、SEEVAl、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、In-Circuit Serial Programming、ICSP、ICEPIC、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、mTouch、nanoWatt XLP、PICkit、PICDEM、PICDEM.net、PICtail、PIC³² 徽标、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2009, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



MICROCHIP

全球销售及服务中心

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta
Duluth, GA

Tel: 678-957-9614
Fax: 678-957-1455

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 216-447-0464

Fax: 216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-6578-300
Fax: 886-3-6578-370

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4080

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

03/26/09