

单端轨到轨 I/O 低增益 PGA

特性

- 复用输入: 1、2、6或8通道
- 8 种增益选择:
 - +1、+2、+4、+5、+8、+10、+16 或 +32 V/V
- 串行外设接口 (Serial Peripheral Interface, SPI)
- 轨到轨输入和输出
- 增益误差低: ±1% (最大值)
- 失调电压低: ±275 µV (最大值)
- 带宽大: 2至12 MHz (典型值)
- 噪声低: 10 kHz 时为 10 nV/√Hz (典型值)
- 供电电流低: 1.0 mA (典型值)
- 单电源: 2.5V 至 5.5V

典型应用

- · A/D 转换器的驱动器
- 复用的模拟应用
- 数据采集
- 工业仪器
- 测试设备
- 医疗仪器

封装形式

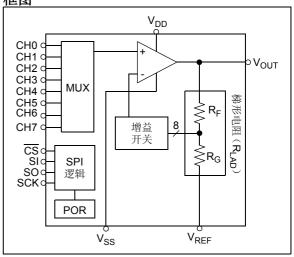
| MCP6S PDIP、SOIC 和 | | | P6S22 IC 和 MSOP | | | |
|----------------------|--------------------|------------------------|---------------------|--|--|--|
| V _{OUT} 1 | 8 V _{DD} | V _{OUT} 1 | 8 V _{DD} | | | |
| CH0 2 | 7 SCK | CH0 2 | 7 SCK | | | |
| V _{REF} 3 | 6 SI | CH1 3 | 6 SI | | | |
| V _{SS} 4 | 5 CS | V _{SS} 4 | 5 CS | | | |
| MCP6S PDIP、SOIC 和 | | MCP6S28 PDIP 和 SOIC | | | | |
| V _{OUT} 1 | 14 V _{DD} | V _{OUT} 1 | \sim 16 V_{DD} | | | |
| CH0 2 | 13 SCK | CH0 2 | 15 SCK | | | |
| CH1 3 | <u>12</u> SO | CH1 3 | 14 SO | | | |
| CH2 4 | 11 SI | CH2 4 | <u>13</u> SI | | | |
| CH3 5 | 10 CS | CH3 5 | <u>12</u> CS | | | |
| CH4 6 | 9 V _{SS} | CH4 6 | 11 V _{SS} | | | |
| CH5 7 | 8 V _{REF} | CH5 7 | 10 V _{REF} | | | |
| | | CH6 8 | 9 CH7 | | | |

说明

Microchip Technology Inc. 的 MCP6S21/2/6/8 是模拟可编程增益放大器(Programmable Gain Amplifiers,PGA)。它们可配置为输出 +1 V/V 到 +32 V/V 之间的增益,输入复用器可通过 SPI 端口选择最多 8 个通道中的一个。串行接口也可以将 PGA 置为关断模式,以降低功耗。这些 PGA 针对高速度、低失调电压和单电源操作进行了优化,具有轨到轨输入和输出能力。上述规格支持需要灵活性或多输入的单电源应用。

单通道MCP6S21和双通道MCP6S22提供8引脚PDIP、SOIC 和 MSOP 封装。六通道 MCP6S26 提供 14 引脚PDIP、SOIC 和 TSSOP 封装。八通道 MCP6S28 提供 16 引脚 PDIP 和 SOIC 封装。所有器件规范均适用于-40°C 到+85°C 的整个温度范围。

框图



电气特性 1.0

绝对极限参数值 +

| V _{DD} - V _{SS} | 7.0V |
|-----------------------------------|--|
| 所有输入和输出 | V _{SS} - 0.3V 至 V _{DD} +0.3V |
| 差分输入电压 | V _{DD} - V _{SS} |
| 输出短路电流 | 连续 |
| 输入引脚上的电流 | ±2 mA |
| 输出和电源引脚上的电流 | ±30 mA |
| 储存温度 | 65°C 至 +150°C |
| 结温 | +150°C |
| 所有引脚上的 ESD 保护 (HBM, | MM) $\geq 2 \text{ kV}$, 200V |

†注意:如果运行条件超过了上述"极限参数值",即可能对 器件造成永久性损坏。上述值仅为运行条件的极大值, 我们不 建议器件运行在该规范范围以外。器件长时间工作在绝对极限 参数条件下, 其稳定性可能受到影响。

引脚功能表

| 名称 | 功能 |
|------------------|------------|
| V _{OUT} | 模拟输出 |
| CH0-CH7 | 模拟输入 |
| V _{SS} | 负电源 |
| V_{DD} | 正电源 |
| SCK | SPI 时钟输入 |
| SI | SPI 串行数据输入 |
| SO | SPI 串行数据输出 |
| CS | SPI 片选 |
| V_{REF} | 外部参考电压引脚 |

直流特性

| 电气规范: 除非另外说明,否则 T _A = +25°C, V _{DD} = +2.5V 至 +5.5V, V _{SS} = GND, V _{REF} = V _{SS} , <u>G</u> = +1 V/V, 输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R _L = 10 kΩ 至 V _{DD} /2, SI 和 SCK 连接到低电平且 CS 连接到高电平。 | | | | | | | | | |
|---|-------------|-----------------------------------|----------------------|-----------------------|----------------------|---------|--|--|--|
| 参数 | | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 | | |
| 放大器输入 | | | | | | | | | |
| 输入失调电压 | | Vos | -275 | _ | +275 | μV | $G = +1, V_{DD} = 4.0V$ | | |
| 输入失调电压漂移 | | $\Delta V_{OS}/\Delta T_{A}$ | _ | ±4 | _ | μV/°C | T _A = -40 至 +85°C | | |
| 电源抑制比 | | PSRR | 70 | 85 | _ | dB | G = +1 (注 1) | | |
| 输入偏置电流 | | I_{B} | _ | ±1 | _ | pА | $CHx = V_{DD}/2$ | | |
| 指定温度范围内的输入 | 偏置电流 | I_{B} | _ | _ | 250 | pА | $T_A = -40 \cong +85^{\circ}C$, $CHx = V_{DD}/2$ | | |
| 输入阻抗 | | Z_{IN} | | 10 ¹³ 15 | _ | Ω pF | | | |
| 输入电压范围 | | V_{IVR} | V _{SS} -0.3 | _ | V _{DD} +0.3 | V | | | |
| 放大器增益 | | | | | | | | | |
| 标称增益 | | I | | 1至32 | _ | V/V | +1、+2、+4、+5、+8、+10、+16或+32 | | |
| 直流增益误差 | G = +1 | g _E | -0.1 | _ | +0.1 | % | V _{OUT} ≈ 0.3V 至 V _{DD} – 0.3V | | |
| | $G \geq +2$ | g _E | -1.0 | | +1.0 | % | V _{OUT} ≈ 0.3V 至 V _{DD} – 0.3V | | |
| 直流增益漂移 | G = +1 | $\Delta G/\Delta T_A$ | _ | ±0.0002 | _ | %/°C | T _A = -40 至 +85°C | | |
| | $G\geq +2$ | $\Delta G/\Delta T_A$ | _ | ±0.0004 | _ | %/°C | T _A = -40 至 +85°C | | |
| 内部电阻 | | R_{LAD} | 3.4 | 4.9 | 6.4 | kΩ | (注1) | | |
| 指定温度范围内的内部阻抗 | | $\Delta R_{LAD}/\Delta T_{A}$ | - | +0.028 | _ | %/°C | (注 1) T _A = -40 至 +85℃ | | |
| 放大器输出 | , | | | | - | | | | |
| 直流输出非线性误差 | G = +1 | V _{ONL} | _ | ±0.003 | _ | FSR 的 % | $V_{OUT} = 0.3V \times V_{DD} - 0.3V,$ $V_{DD} = 5.0V$ | | |
| | G ≥ +2 | V_{ONL} | _ | ±0.001 | _ | FSR 的 % | $V_{OUT} = 0.3V \times V_{DD} - 0.3V,$ $V_{DD} = 5.0V$ | | |
| 最大输出电压摆幅 | | V _{OH} , V _{OL} | V _{SS} +20 | _ | V _{DD} -100 | mV | G ≥ +2, 0.5V 输出过驱动 | | |
| | | 02 | V _{SS} +60 | _ | V _{DD} -60 | | G ≥ +2, 0.5V 输出过驱动, V _{REF} = V _{DD} /2 | | |
| 短路电流 | | I _{O(SC)} | _ | ±30 | _ | mA | | | |

^{1:} R_{LAD}(图 4-1 中的 R_F + R_G)连接到 V_{REF}、 V_{OUT} 和内部放大器的反相输入端。 MCP6S22 的 V_{REF} 在内部连接到 V_{SS},因此 V_{SS} 耦合到内部放大器,而 PSRR 规范只描述 PSRR+。建议将 MCP6S22 的 V_{SS} 引脚直接接地,以避免噪声问题。 注

- **2:** I_Q 包括 R_{LAD} 中的电流(V_{OUT} = 0.3V 时,通常为 60 μA)。 I_Q 和 I_{QSHDN} 都不包括数字开关电流。 3: 输出为高阻抗,寄存器复位为其默认值,请参见**第 5.4 节"上电复位"**。

直流特性 (续)

| 电气规范: 除非另外说明,否则 T _A = +25°C, V _{DD} = +2.5V 至 +5.5V, V _{SS} = GND, V _{REF} = V _{SS} , <u>G</u> = +1 V/V, 输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R _L = 10 kΩ 至 V _{DD} /2, SI 和 SCK 连接到低电平且 CS 连接到高电平。 | | | | | | | | | |
|---|---------------------------|-----|------|------|-------|---------------------------------|--|--|--|
| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 | | | |
| 电源 | | | | | | | | | |
| 供电电压 | V_{DD} | 2.5 | _ | 5.5 | V | | | | |
| 静态电流 | IQ | 0.5 | 1.0 | 1.35 | mA | I _O =0 (注 2) | | | |
| 静态电流, 关断模式 | I _{Q_SHDN} | _ | 0.5 | 1.0 | μA | I _O =0 (注 2) | | | |
| 上电复位 | | | | | | | | | |
| POR 跳变电压 | V_{POR} | 1.2 | 1.7 | 2.2 | V | (注 3) | | | |
| POR 跳变电压漂移 | $\Delta V_{POR}/\Delta T$ | _ | -3.0 | _ | mV/°C | T _A = -40°C 至 +85°C | | | |

- 注 **1:** R_{LAD}(图 4-1 中的 R_F + R_G)连接到 V_{REF}、 V_{OUT} 和内部放大器的反相输入端。 MCP6S22 的 V_{REF} 在内部连接到 V_{SS},因此 V_{SS} 耦合到内部放大器,而 PSRR 规范只描述 PSRR+。建议将 MCP6S22 的 V_{SS} 引脚直接接地,以避免噪 声问题。
 - **2:** I_Q 包括 R_{LAD} 中的电流(V_{OUT} = 0.3V 时,通常为 60 μA)。 I_Q 和 $I_{Q,SHDN}$ 都不包括数字开关电流。 3: 输出为高阻抗,寄存器复位为其默认值,请参见**第 5.4 节"上电复位"**。

交流特性

| 电气规范: 除非另外说明,否则 T _A = +25°C, V _{DD} = +2.5V 至 +5.5V, V _{SS} = GND, V _{REF} = V _{SS} , G = +1V/V <u>,</u> 输入 = CH0 =(0.3V)/G, CH1 至 CH7 = 0.3V, R _L = 10 kΩ 至 V _{DD} /2, C _L = 60 pF, SI 和 SCK 连接到低电平且 CS 连接到高电平。 | | | | | | | | |
|--|-----------------|-----|--------|-----|---------------|---|--|--|
| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 | | |
| 频率响应 | | | | | | | | |
| -3dB 带宽 | BW | 1 | 2至12 | _ | MHz | 所有增益; V _{OUT} < 100 mV _{P-P} (注 1) | | |
| 增益峰值 | GPK | _ | 0 | _ | dB | 所有增益; V _{OUT} < 100 mV _{P-P} | | |
| 总谐波畸变加噪声 | | | | | | | | |
| f = 1 kHz, G = +1 V/V | THD+N | ı | 0.0015 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 22 kHz | | |
| f = 1 kHz, G = +4 V/V | THD+N | ı | 0.0058 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 22 kHz | | |
| f = 1 kHz, G = +16 V/V | THD+N | 1 | 0.023 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 22 kHz | | |
| f = 20 kHz, G = +1 V/V | THD+N | 1 | 0.0035 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 80 kHz | | |
| f = 20 kHz, G = +4 V/V | THD+N | - | 0.0093 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 80 kHz | | |
| f = 20 kHz, G = +16 V/V | THD+N | 1 | 0.036 | _ | % | $V_{OUT} = 1.5V \pm 1.0V_{PK}, V_{DD} = 5.0V,$ BW = 80 kHz | | |
| 阶跃响应 | | | | | | | | |
| 压摆率 | SR | _ | 4.0 | _ | V/µs | G = 1 和 2 | | |
| | | _ | 11 | _ | V/µs | G=4、5、8和10 | | |
| | | _ | 22 | _ | V/µs | G = 16 和 32 | | |
| 噪声 | | | | | | | | |
| 输入噪声电压 | E_{ni} | _ | 3.2 | _ | μV_{P-P} | f = 0.1 Hz 至 10 kHz (注 2) | | |
| | | _ | 26 | _ | | f = 0.1 Hz 至 200 kHz (注 2) | | |
| 输入噪声电压密度 | e _{ni} | _ | 10 | _ | nV/√Hz | f = 10 kHz (注 2) | | |
| 输入噪声电流密度 | i _{ni} | _ | 4 | _ | fA/√Hz | f = 10 kHz | | |

注 1: 请参见表 4-1 获取典型值的列表。

^{2:} E_{ni} 和 e_{ni} 包含梯形电阻噪声。 e_{ni} 和 G 数据的关系请参见图 2-33。

数字特性

| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
|------------------------------------|-------------------|----------------------|-----|----------------------|-----|--|
| SPI 输入(CS、SI 和 SCK) | | | | | | |
| 逻辑门限电压,低电平 | V _{IL} | 0 | _ | 0.3V _{DD} | V | |
| 输入泄漏电流 | I _{IL} | -1.0 | _ | +1.0 | μA | |
| 逻辑门限电压,高电平 | V _{IH} | 0.7V _{DD} | _ | V_{DD} | V | |
| 放大器输出泄漏电流 | _ | -1.0 | _ | +1.0 | μΑ | 在关断模式下 |
| SPI 输出 (SO,适用于 MCP6S26 和 N | (CP6S28 | _ | | | | |
| 逻辑门限电压,低电平 | V_{OL} | V_{SS} | _ | V _{SS} +0.4 | V | $I_{OL} = 2.1 \text{ mA}, V_{DD} = 5V$ |
| 逻辑门限电压,高电平 | V _{OH} | V _{DD} -0.5 | _ | V_{DD} | V | I _{OH} = -400 μA |
| SPI 时序 | | | 1 | ı | | |
| 引脚电容 | C _{PIN} | _ | 10 | _ | pF | 所有数字 I/O 引脚 |
| 输入上升/下降时间(CS、SI和SCK) | t _{RFI} | _ | _ | 2 | μs | 注 1 |
| 输出上升 / 下降时间 (SO) | t_{RFO} | _ | 5 | | ns | MCP6S26 和 MCP6S28 |
| CS 高电平时间 | t _{CSH} | 40 | _ | _ | ns | |
| SCK 边沿到 CS 下降的建立时间 | t _{CS0} | 10 | _ | _ | ns | CS 为高电平时, SCK 边沿 |
| CS 下降到第一个 SCK 边沿建立时间 | t _{CSSC} | 40 | _ | _ | ns | |
| SCK 频率 | f _{SCK} | _ | _ | 10 | MHz | V _{DD} = 5V (注 2) |
| SCK 高电平时间 | t _{HI} | 40 | _ | _ | ns | |
| SCK 低电平时间 | t _{LO} | 40 | _ | _ | ns | |
| SCK 上个边沿到 CS 上升建立时间 | t _{SCCS} | 30 | _ | _ | ns | |
| CS 上升到 SCK 边沿建立时间 | t _{CS1} | 100 | _ | _ | ns | CS 为高电平时, SCK 边沿 |
| SI建立时间 | t _{SU} | 40 | _ | _ | ns | |
| SI 保持时间 | t _{HD} | 10 | _ | _ | ns | |
| SCK 到 SO 有效传输时延 | t _{DO} | _ | _ | 80 | ns | MCP6S26 和 MCP6S28 |
| CS 上升至 SO 强制置为 0 | t _{SOZ} | _ | _ | 80 | ns | MCP6S26 和 MCP6S28 |
| | | • | | | | |
| 通道选择时间 | t _{CH} | _ | 1.5 | _ | μs | CHx = 0.6V, CHy = 0.3V, G = 1, <u>CH</u> x 至 CHy 选择 CS = 0.7V _{DD} 至 V _{OUT} 90% 点 |
| 增益选择时间 | t _G | _ | 1 | _ | μs | <u>CH</u> x = 0.3V, G = 5 至 G = 1 选择, CS = 0.7V _{DD} 至 V _{OUT} 90% 点 |
| 关断模式时序 | | | | | | |
| 退出关断模式 (CS 变为高电平)至 放大器输出开通时间 | t _{ON} | _ | 3.5 | 10 | μs | CS = 0.7V _{DD} 至 V _{OUT} 90% 点 |
| 进入关断模式 (CS 变为高电平)至 放大器输出高阻抗关闭时间 | t _{OFF} | _ | 1.5 | _ | μs | CS = 0.7V _{DD} 至 V _{OUT} 90% 点 |
| POR 时序 | | | | | | |
| 上电复位的上电时间 | t _{RPU} | | 30 | _ | μs | V _{DD} = V _{POR} - 0.1V 至 V _{POR} + 0.1V, 50% V _{DD} 至 90% V _{OUT} 点 |
| | | | | | | |

注 1: 未经生产测试。根据设计和特性设置。

^{2:} 在菊花链配置中使用器件时,最高时钟频率由传输时延($t_{DO} \le 80 \text{ ns}$)、数据输入建立时间($t_{SU} \ge 40 \text{ ns}$)、SCK 高电平时间($t_{HI} \ge 40 \text{ ns}$)和 5 ns 的 SCK 上升和下降时间共同决定。因此最高 $f_{SCK} \approx 5.8 \text{ MHz}$ 。

温度特性

| 电气规范: 除非另外说明,否则 V _[| _{DD} = +2.5V | 至 +5.5V, | V _{SS} = 0 | GND。 | | |
|--|-----------------------|----------|---------------------|------|------|-------|
| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
| 温度范围 | | | | | | |
| 规定温度范围 | T _A | -40 | _ | +85 | Ŝ | |
| 工作温度范围 | T_A | -40 | _ | +125 | å | (注 1) |
| 储存温度范围 | T_A | -65 | | +150 | °C | |
| 封装热阻 | | | | | | |
| 8 引脚 PDIP 热阻 | θ_{JA} | | 85 | _ | °C/W | |
| 8 引脚 SOIC 热阻 | θ_{JA} | _ | 163 | _ | °C/W | |
| 8 引脚 MSOP 热阻 | θ_{JA} | _ | 206 | | °C/W | |
| 14 引脚 PDIP 热阻 | θ_{JA} | | 70 | _ | °C/W | |
| 14 引脚 SOIC 热阻 | θ_{JA} | | 120 | | °C/W | |
| 14 引脚 TSSOP 热阻 | θ_{JA} | _ | 100 | | °C/W | |
| 16 引脚 PDIP 热阻 | θ_{JA} | _ | 70 | | °C/W | |
| 16 引脚 SOIC 热阻 | θ_{JA} | _ | 90 | _ | °C/W | |

注 **1.** MCP6S21/2/6/8系列 PGA 可在扩展温度范围内工作,但性能会降低。在此范围内工作时,不得使 T_J 超过最高结温(150°C)。

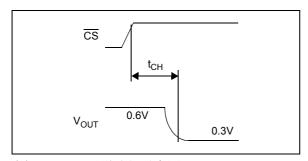


图 1-1: 通道选择时序图

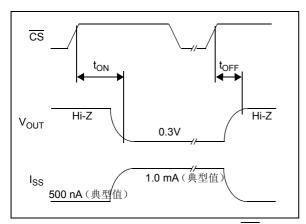


图 1-2: PGA 关断时序图 (必须在 \overline{CS} 变为高电平之前输入正确的命令)

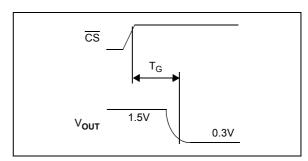


图 1-3: 增益选择时序图

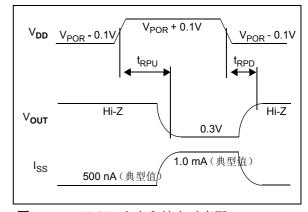


图 1-4: POR 上电和掉电时序图

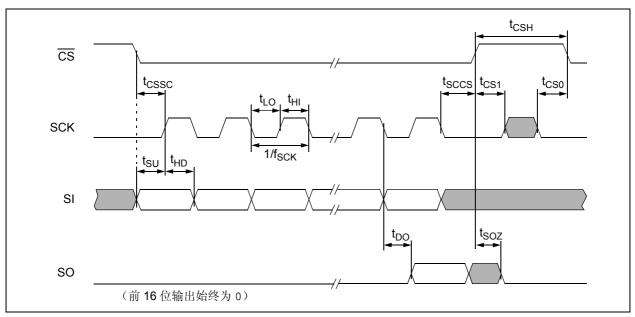


图 1-5: 详细的 SPI 串行接口时序, SPI 0,0 模式

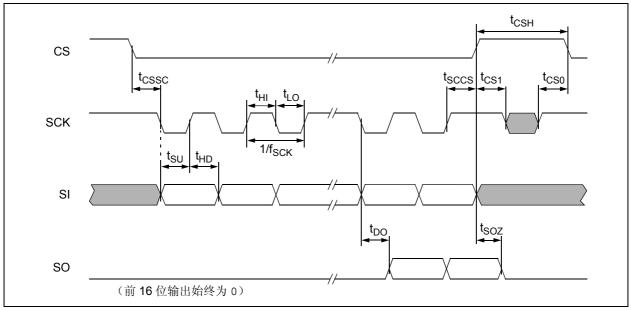


图 1-6: 详细的 SPI 串行接口时序, SPI 1,1 模式

1.1 直流输出电压规范/模型

1.1.1 理想模型

理想的 PGA 输出电压 (V_{OUT}) 为:

公式

$$V_{O ideal} = GV_{IN}$$

$$V_{REF} = V_{SS} = 0V$$

其中: G表示标称增益

(见图 1-7)。该公式在以下条件下成立:无增益或失调误差, V_{REF} 引脚接到地电位(V_{SS} = 0V)的低阻抗电源(<< 0.1 Ω)。

1.1.2 线性模型

PGA 的线性工作区域(包括失调和增益误差)模型 如图 1-7 中所示的 $V_{O\ linear}$ 直线。

公式

$$\begin{array}{l} V_{O_linear} = G(1+g_E)(V_{IN}-0.3\,V+V_{OS})+0.3\,V\\ \hline V_{REF} = V_{SS} = 0\,V \end{array}$$

该直线的端点是 $V_{O\ ideal}$ = 0.3V 和 V_{DD} -0.3V。电气规范中所指的增益和失调参数相对于图 1-7 的定义如下:

公式

$$\begin{split} g_E &= 100\% \frac{V_2 - V_I}{G(V_{DD} - 0.6V)} \\ V_{OS} &= \frac{V_I}{G(I + g_E)} \qquad G = +1 \\ \Delta G/\Delta T_A &= \frac{\Delta g_E}{\Delta T_A} \end{split}$$

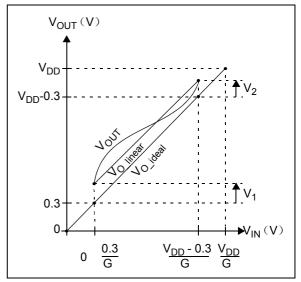


图 1-7: 输出电压模型(标准条件 V_{REF} = V_{SS} = 0V)

1.1.3 输出非线性误差

图 1-8 显示了输出电压的积分非线性(Integral Non-Linearity,INL)。

公式

$$INL = V_{OUT} - V_{O_linear}$$

电气规范中的输出非线性参数相对于图 1-8 的定义如下.

公式

$$V_{ONL} = \frac{max\{V_4, V_3\}}{V_{DD} - 0.6V}$$

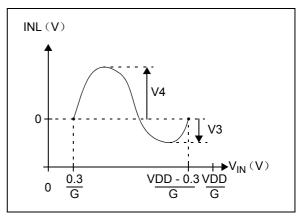


图 1-8: 输出电压 INL (标准条件 V_{RFF} = V_{SS} = 0V)

1.1.4 不同的 V_{REF} 条件

第 2.0 节 "典型性能曲线"中有些图的条件是 $V_{REF} = V_{DD}/2$ 而另一些则是 $V_{REF} = V_{DD}$ 。上面的公式和图形可以很容易地针对这些条件进行修改。理想 V_{OUT} 变为:

公式

$$\begin{split} V_{O_ideal} &= V_{REF} + G(V_{IN} - V_{REF}) \\ V_{DD} &\geq V_{REF} > V_{SS} = 0 V \end{split}$$

完整的线性模型为:

公式

$$V_{O_linear} = G(1 + g_E)(V_{IN} - V_{IN_L} + V_{OS}) + 0.3V$$

其中,新的 V_{IN} 端点为:

公式

$$\begin{split} V_{IN_L} &= \frac{0.3 V - V_{REF}}{G + V_{REF}} \\ V_{IN_R} &= \frac{V_{DD} - 0.3 V - V_{REF}}{G + V_{REF}} \end{split}$$

得到规范参数的公式保持不变。

2.0 典型性能曲线

注: 以下图表来自有限数量样本的统计结果,仅供参考。所列出的性能特性未经测试,不作任何保证。一些图表中列出的数据可能超出规定的工作范围(如,超出了规定的电源范围),因此不在担保范围内。

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} , G= +1 V/V,输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R_L =10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

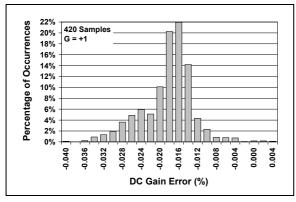


图 2-1: 直流增益误差, G = +1

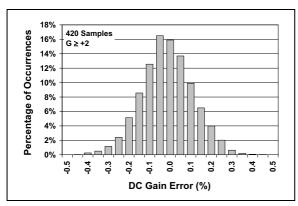


图 2-2: 直流增益误差, G≥+2

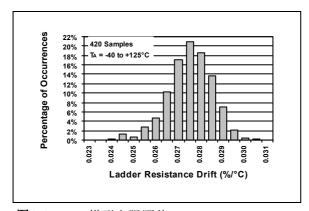


图 2-3: 梯形电阻漂移

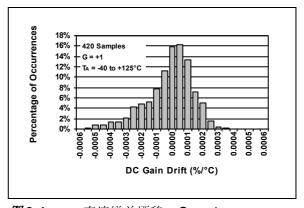


图 2-4: 直流增益漂移, G = +1

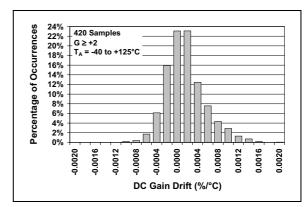


图 2-5: 直流增益漂移,G≥+2

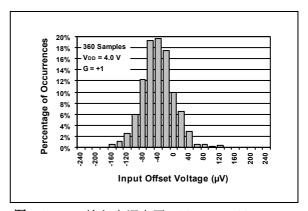


图 2-6: 输入失调电压, V_{DD} = 4.0V

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} , G= +1 V/V,输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R_L = 10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

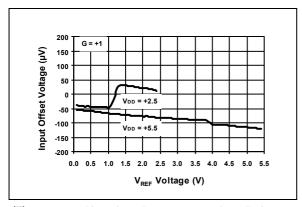


图 2-7: 输入失调电压 $-V_{REF}$ 电压曲线

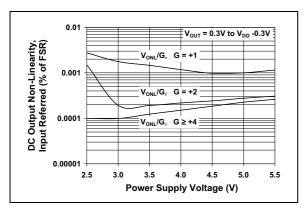


图 2-8: 直流输出非线性误差一供电电压曲线

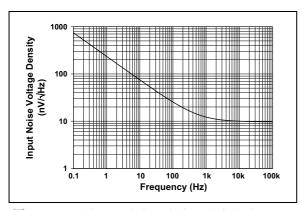


图 2-9: 输入噪声电压密度一频率曲线

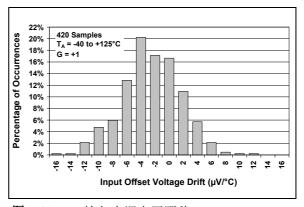


图 2-10: 输入失调电压漂移

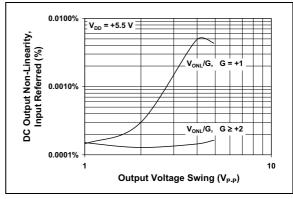


图 2-11: 直流输出非线性误差一输出摆幅曲线

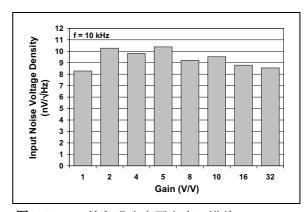


图 2-12: 输入噪声电压密度—增益

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} , G = +1 V/V,输入 = CH0 = (0.3V)/G,CH1 至 CH7 = 0.3V, R_L =10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

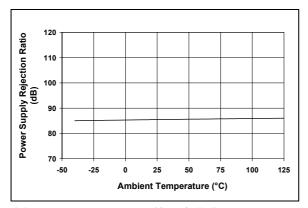


图 2-13: PSRR -环境温度曲线

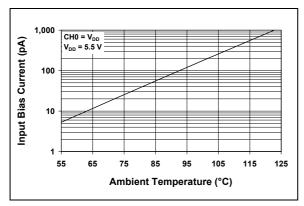


图 2-14: 输入偏置电流一环境温度曲线

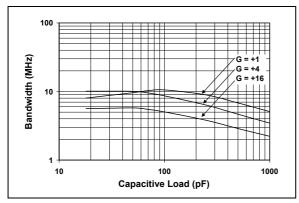


图 2-15: 带宽一容性负载曲线

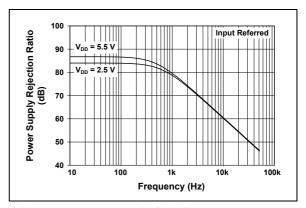


图 2-16: PSRR -频率曲线

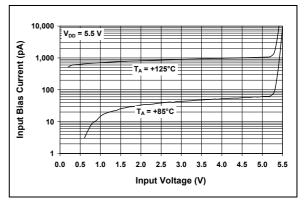


图 2-17: 输入偏置电流一输入电压曲线

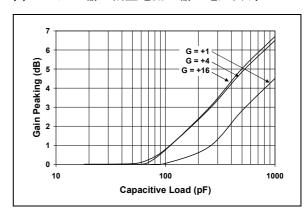


图 2-18: 增益峰值 - 容性负载曲线

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} , G = +1 V/V,输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R_L =10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

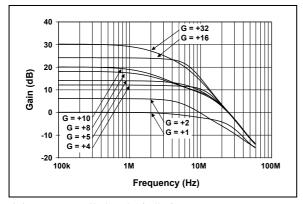


图 2-19: 增益一频率曲线

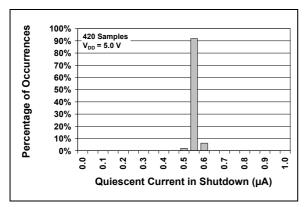


图 2-20: 关断模式下的静态电流

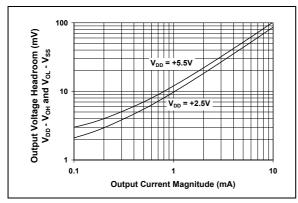


图 2-21: 输出电压余量一输出电流曲线

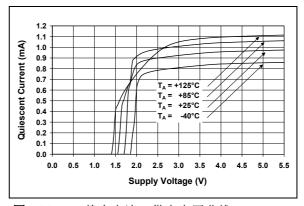


图 2-22: 静态电流一供电电压曲线

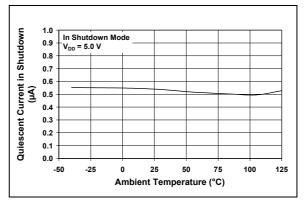


图 2-23: 关断模式下的静态电流一环境温度曲线

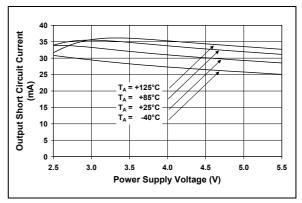


图 2-24: 输出短路电流一供电电压曲线

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} , G = +1 V/V,输入 = CH0 = (0.3V)/G, CH1 至 CH7 = 0.3V, R_L = 10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

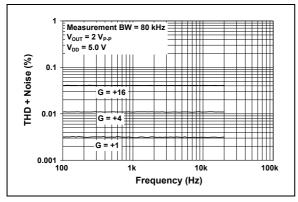


图 2-25: THD+ 噪声一频率曲线 (V_{OUT} = 2V_{P-P})

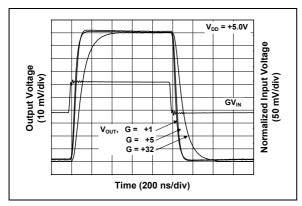


图 2-26: 小信号脉冲响应曲线

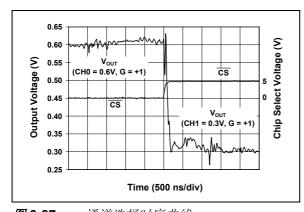


图 2-27: 通道选择时序曲线

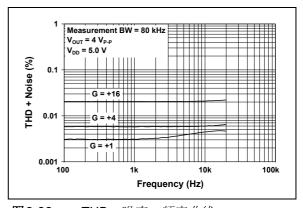


图 2-28: THD+ 噪声—频率曲线 (V_{OUT} = 4V_{P-P})

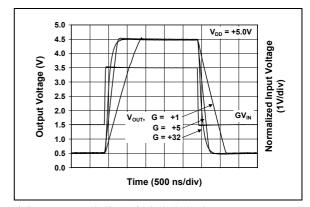


图 2-29: 大信号脉冲响应曲线

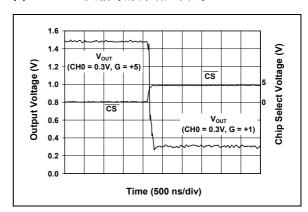


图 2-30: 增益选择时序曲线

注: 除非另外说明,否则 T_A = +25°C, V_{DD} = +5.0V, V_{SS} = GND, V_{REF} = V_{SS} ,G = +1 V/V,输入 = CH0 = (0.3V)/G,CH1 至 CH7 = 0.3V, R_L =10 k Ω 至 V_{DD} /2 且 C_L = 60 pF。

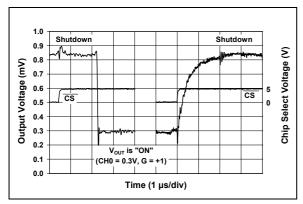


图 2-31: 输出电压一关断模式曲线

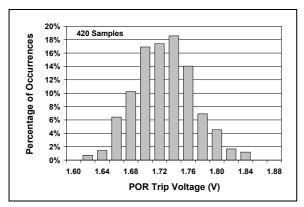


图 2-32: POR 跳变电压

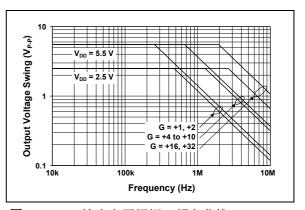


图 2-33: 输出电压摆幅一频率曲线

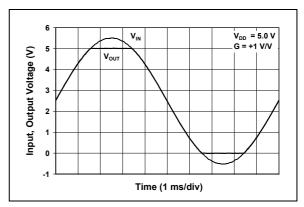


图 2-34: MCP6S21/2/6/8 系列在过驱动时显示没有相位翻转

3.0 引脚说明

表 3-1 列出了引脚说明。

表 3-1: 引脚功能表

| MCP6S21 | MCP6S22 | MCP6S26 | MCP6S28 | 符号 | 说明 |
|---------|---------|---------|---------|------------------|------------|
| 1 | 1 | 1 | 1 | V _{OUT} | 模拟输出 |
| 2 | 2 | 2 | 2 | CH0 | 模拟输入 |
| _ | 3 | 3 | 3 | CH1 | 模拟输入 |
| _ | _ | 4 | 4 | CH2 | 模拟输入 |
| _ | _ | 5 | 5 | CH3 | 模拟输入 |
| I | _ | 6 | 6 | CH4 | 模拟输入 |
| | _ | 7 | 7 | CH5 | 模拟输入 |
| | _ | | 8 | CH6 | 模拟输入 |
| | _ | | 9 | CH7 | 模拟输入 |
| 3 | _ | 8 | 10 | V_{REF} | 外部参考电压引脚 |
| 4 | 4 | 9 | 11 | V_{SS} | 负电源 |
| 5 | 5 | 10 | 12 | CS | SPI 片选 |
| 6 | 6 | 11 | 13 | SI | SPI 串行数据输入 |
| _ | _ | 12 | 14 | SO | SPI 串行数据输出 |
| 7 | 7 | 13 | 15 | SCK | SPI 时钟输入 |
| 8 | 8 | 14 | 16 | V_{DD} | 正电源 |

3.1 模拟输出

输出引脚(V_{OUT})是低阻抗电压源。选定的增益(G)、选定的输入(CH0-CH7)和 V_{REF} 的电压决定它的值。

3.2 模拟输入 (从 CH0 到 CH7)

输入 CH0 到 CH7 连接到信号源。它们是高阻抗、低偏置电流的 CMOS 输入。内部 MUX 选择将哪个输入信号放大至输出。

3.3 外部参考电压(V_{REF})

 V_{REF} 引脚的电压应介于 V_{SS} 和 V_{DD} 之间 (MCP6S22 的 V_{REF} 内部连接到 V_{SS})。该引脚上的电压将会平移输出电压。

3.4 电源(V_{SS}和 V_{DD})

正电源引脚(V_{DD})的电压比负电源引脚(V_{SS})高 2.5V 到 5.5V。其他引脚的电压应介于 V_{SS} 和 V_{DD} 之间以便正常工作。

通常,这些器件用在单(正)电源配置中。在这种情况下, V_{SS} 接地, V_{DD} 接到电源。 V_{DD} 需要在 V_{DD} 引脚上就近接有旁路电容($0.1~\mu F$)。它可以和 V_{DD} 引脚附近的模拟器件共用大容量电容(通常为 $2.2~\mu F$ 至 $10~\mu F$,4 英寸(100~mm)内)。

3.5 数字输入

SPI 接口的输入有: 片选(\overline{CS})、串行输入(\overline{SI})和串行时钟(\overline{SCK})。它们是施密特触发 CMOS 逻辑输入。

3.6 数字输出

MCP6S26 和 MCP6S28 器件具有 SPI 接口串行输出 (SO) 引脚。它是 CMOS 推挽式输出,从不变为高阻抗。一旦取消选择器件(CS 变为高电平),SO 将被强制置为低电平。该功能支持菊花链连接,请参见第 5.3 节 "菊花链配置"中的说明。

4.0 模拟功能

MCP6S21/2/6/8 系列可编程增益放大器 (PGA) 由一些简单的模拟模块构成 (见图 4-1)。后述章节将对其中的每一个功能块进行详细说明。

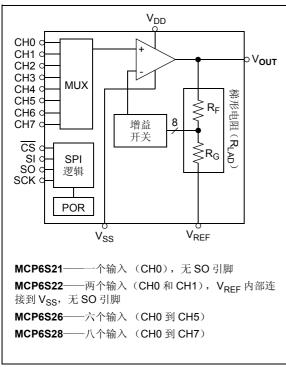


图 4-1: PGA 框图

4.1 输入 MUX

MCP6S21 有一个输入, MCP6S22 和 MCP6S25 有两个输入, MCP6S26 有六个输入,而 MCP6S28 有八个输入 (见图 4-1)。

为了使输入电流最小,可将不用的输入悬空。而将这些引脚连接到接近已用通道的电压也是不错的办法。为方便起见,可以将它们连接到 V_{SS} 或 V_{DD} ,但输入电流可能会升高。

单通道 MCP6S21 具有最低的输入偏置电流,而八通道 MCP6S28 具有最高的输入偏置电流。这两种器件之间的 I_B 之比约为 2:1。

4.2 内部运算放大器

内部运算放大器提供合适的带宽、精度和灵活性组合。

4.2.1 补偿电容

内部运算放大器有三个连接到交换网络的补偿电容。选择它们使得在高增益下可提供良好的小信号带宽,在低增益下可提供良好的压摆率(全功率带宽)。随增益变化而发生的带宽变化介于 2 MHz 和 12 MHz 之间。更多信息,请参见表 4-1。

表 4-1: 增益—内部补偿电容

| 增益 (V/V) 内部补偿电容 典型 GBWP (MHz) 典型 SR (V/μs) 典型 FPBW (MHz) 1 大 12 4.0 0.30 2 大 12 4.0 0.30 4 中 20 11 0.70 5 中 20 11 0.70 8 中 20 11 0.70 10 中 20 11 0.70 10 + 20 11 0.70 | |
|---|----------------|
| 2 大 12 4.0 0.30 4 中 20 11 0.70 5 中 20 11 0.70 8 中 20 11 0.70 10 中 20 11 0.70 | 典型 BW (MHz) |
| 4 中 20 11 0.70 5 中 20 11 0.70 8 中 20 11 0.70 10 中 20 11 0.70 | 12 |
| 5 中 20 11 0.70 8 中 20 11 0.70 10 中 20 11 0.70 | 6 |
| 8 中 20 11 0.70 10 中 20 11 0.70 | 10 |
| 10 中 20 11 0.70 | 7 |
| ' ' | 2.4 |
| 10 1 04 00 10 | 2.0 |
| 16 小 64 22 1.6 | 5 |
| 32 小 64 22 1.6 | 2.0 |

- 注 **1:** FPBW 是全功率带宽。这些数字均基于 V_{DD} = 5.0V。
 - 2: 补偿电容的变化不会伴有直流性能(如 VOS)的变化。
 - 3: BW 是闭环、小信号的 -3 dB 带宽。

4.2.2 轨到轨输入

内部运算放大器的输入级使用两个并联的差分输入级,一个工作于低 V_{IN} (输入电压),另一个工作于高 V_{IN} 。使用这种拓扑结构,内部输入可工作在超出供电轨 0.3V 的状态下。输入失调电压在 V_{IN} = V_{SS} -0.3V和 V_{DD} +0.3V均进行了测量,以确保正常工作。

 $V_{IN} \approx V_{DD} - 1.5V$ 时,两个输入级之间会发生跃迁。为获得最佳的畸变和增益线性度,应避免在这个区域工作。

4.2.3 轨到轨输出

最大输出电压摆幅是特定输出负载下的最大摆幅。根据规范表, R_L = 10 k Ω 且 V_{REF} = V_{DD} /2 时,输出可达到任一供电轨的 60 mV 内。关于其他条件下的典型性能,请参见图 2-21。

4.2.4 输入电压和相位翻转

放大器系列设计为使用 CMOS 输入器件。其设计保证了输入引脚超出供电电压时不会引起相位翻转。图 2-34显示了在输入电压超出两个供电电压时,并未引起相位翻转。

可加在输入引脚(CHX)上的最大电压是 V_{SS} - 0.3V 到 V_{DD} + 0.3V。超出该绝对极限参数值的输入电压可能导致流入或流出输入引脚的电流过大。超过 ±2 mA 的电流可能会导致可靠性问题。对于超过该参数的应用,必须使用输入电阻在外部限流,如图 4-2 中所示。

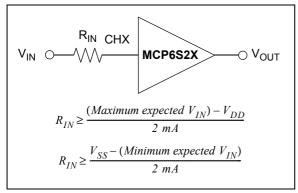


图 4-2: R_{IN} 限制流入输入引脚的电流

4.3 梯形电阻

图 4-1 中所示的梯形电阻 (R_{LAD} = R_F + R_G) 用于设定增益。将增益开关与反相输入串联可减小寄生电容、畸变和增益失配。

R_{LAD} 是 PGA 输出上的额外负载,致使电源输出更多电流。

在关断模式下, R_{LAD} 仍连到 OUT 和 V_{REF} 引脚。因此,OUT 和 V_{REF} 引脚以及内部放大器的反向输入都通过 R_{LAD} 连接在一起,并且输出不是高阻抗 (不同于外部 运算放大器)。

尽管 R_{LAD} 会增加输出噪声,但其影响很小。请参见 图 2-12。

4.4 关断模式

这些 PGA 使用软件关断命令。 SPI 接口发出关断命令时,内部运算放大器被关断,其输出置于高阻抗状态。

梯形电阻总是接在 V_{REF} 和 V_{OUT} 之间,即使在关断时 也是如此。这意味着输出电阻约为 $5~k\Omega$,并且存在一条 将输出信号送到输入的路径。

激活上电复位 (POR) 电路时,将把该器件暂时置于关断状态。详见**第 5.4 节 "上电复位"**。

5.0 数字功能

MCP6S21/2/6/8 PGA 使用标准的 SPI 兼容串行接口接收来自单片机的指令。该接口的配置允许和其他 SPI 器件形成菊花链。有一个内部 POR (上电复位)可将寄存器复位到低功耗状态。

5.1 SPI 时序

片选(CS)翻转为低电平,以启动与这些器件的通讯。每个 SI 字(双字节长)的第一个字节是指令字节,进入指令寄存器。指令寄存器将第二个字节指向其目标单元。在典型的应用中,CS 在一个字(16 位)后上升,

以实现所需变化。**第 5.2 <u>节</u>"寄存器"**讨论了使用多个 16 位字的应用。 SO 在 CS 变为高电平后变为低电平,它具有推挽式输出,不进入高阻抗状态。

MCP6S21/2/6/8器件工作于 SPI 模式 0,0 和 1,1。在 0,0 模式下,时钟在低电平状态空闲(图 5-1),在 1,1 模式中,时钟在高电平状态空闲(图 5-2)。在两种模式中,SI 数据都在 SCK 的上升沿装入 PGA,而 SO 数据在 SCK 的下降沿送出。在 0,0 模式中,CS的下降沿也用作 SCK 的第一个下降沿(见图 5-1)。 CS 为低电平时,时钟周期(SCK)数必须为 16 的倍数,否则命令将中止(见**第 5.2 节"寄存器"**)。

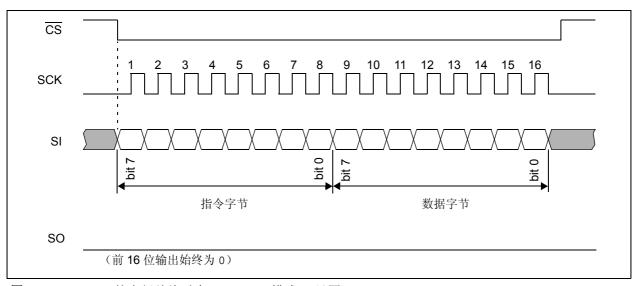


图 5-1: PGA 的串行总线时序; SPI 0,0 模式 (见图 1-5)

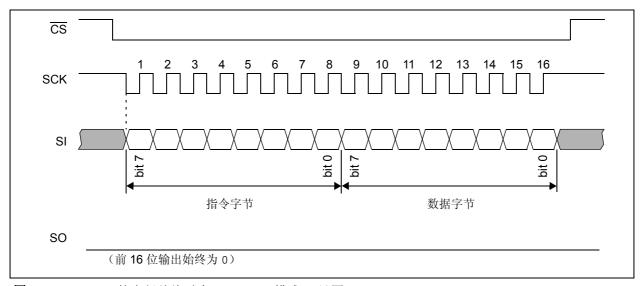


图 5-2: PGA 的串行总线时序; SPI 1,1 模式 (见图 1-6)

5.2 寄存器

模拟功能通过 SPI 接口使用 16 位字设定 (见图 5-1 和图 5-2)。该数据发送到三个 8 位寄存器 (指令寄存器 (寄存器 5-1)、增益寄存器 (寄存器 5-2)和通道寄存器 (寄存器 5-3))中的两个。这三个寄存器的上电默认值是:

指令寄存器: 000x xxx0 増益寄存器: xxxx x000 通道寄存器: xxxx x000

因此,这些器件初始设定为:指令寄存器设为 NOP (空操作),增益为+1 V/V,以 CH0 作为输入通道。

5.2.1 指令寄存器

指令寄存器具有 3 个命令位和一个间接寻址位;请参见寄存器 5-1。命令位包括一个 NOP(000),用以支持菊花链连接(见**第 5.2 节"寄存器"**);所显示的其他 NOP 命令不应使用(保留为将来使用)。向器件发送了除 NOP 或判断命令之外的有效命令,且将 CS 拉高时,器件将退出关断模式。

寄存器 5-1: 指令寄存器

| W-0 | W-0 | W-0 | U-x | U-x | U-x | U-x | W-0 |
|-------|-----|-----|-----|-----|-----|-----|-------|
| M2 | M1 | M0 | _ | _ | _ | _ | A0 |
| bit 7 | | | • | • | • | • | bit 0 |

bit 7-5 **M2-M0:** 命令位

000 = NOP (默认) (注1)

001 = 向器件发送了完整的 16 位字且 \overline{CS} 被拉高时,PGA 立即进入关断模式。(注 1 和 2)

010 = 写至寄存器。

011 = NOP (保留为将来使用) (注 1) 1XX = NOP (保留为将来使用) (注 1)

bit 4-1 未用: 读为 0 (保留为将来使用)

bit 0 **A0:** 间接寻址位

1 = 寻址通道寄存器

0 = 寻址增益寄存器 (默认值)

注 1:16 位字中的所有其他位 (包括 AO) 均为 "无关位"。

2. 向器件发送了除 NOP 或关断命令之外的有效命令,并且 CS 上升时,器件将退出关 断模式,并且将执行该有效命令。关断时不会翻转。

 图注:
 R = 可读位
 W = 可写位
 U = 未用位, 读为 0

 -n= POR 值
 1 = 置 1
 0 = 清零
 X = 未知

5.2.2 设置增益

放大器可设定为产生 +1 V/V 和 +32 V/V 之间的二进制和十进制增益。寄存器 5-2 显示了详细信息。同时,可选择不同的补偿电容来优化权衡带宽和压摆率(见表 4-1)。

寄存器 5-2: 增益寄存器

| U-x | U-x | U-x | U-x | U-x | W-0 | W-0 | W-0 |
|-------|-----|-----|-----|-----|-----|-----|-------|
| _ | _ | _ | _ | _ | G2 | G1 | G0 |
| bit 7 | | | | | | | bit 0 |

★用: 读为 0 (保留为将来使用)

bit 2-0 **G2-G0:** 增益选择位

000 = +1 的增益 (默认)

001 = +2 的增益 010 = +4 的增益

010 = +5 的增益

100 = +8 的增益

101 = +10 的增益

110 = +16 的增益

111 = +32 的增益

图注:

R = 可读位

W = 可写位

U = 未用位, 读为 0

-n = POR 值

1 = 置 1

0 = 清零

X = 未知

5.2.3 更改通道

如 果 指 令 寄 存 器 设 定 为 对 通 道 寄 存 器 寻 址, MCP6S22、MCP6S26 和 MCP6S28 的复用输入可根据 寄存器 5-3 进行更改。

寄存器 5-3: 通道寄存器

| | U-x | U-x | U-x | U-x | U-x | W-0 | W-0 | W-0 |
|---|-------|-----|-----|-----|-----|-----|-----|-------|
| | _ | _ | _ | _ | _ | C2 | C1 | C0 |
| _ | bit 7 | | | | | | | bit 0 |

★用: 读为 0 (保留为将来使用)

bit 2-0 **C2-C0:** 通道选择位

| MCP6S21 | MCP6S22 | MCP6S26 | MCP6S28 | | |
|------------------|----------|----------|----------|--|--|
| 000 = CH0 (默认) | CH0 (默认) | CH0 (默认) | CH0 (默认) | | |
| 001 = CH0 | CH1 | CH1 | CH1 | | |
| 001 = CH0 | CH0 | CH2 | CH2 | | |
| 011 = CH0 | CH1 | CH3 | CH3 | | |
| 100 = CH0 | CH0 | CH4 | CH4 | | |
| 101 = CH0 | CH1 | CH5 | CH5 | | |
| 110 = CH0 | CH0 | CH0 | CH6 | | |
| 111= CH0 | CH1 | CH0 | CH7 | | |

| 图注: | | | |
|------------|---------|----------------|--------|
| R = 可读位 | W = 可写位 | U = 未用位,读为 0 | |
| -n = POR 值 | 1 = 置 1 | 0 = 清零 | X = 未知 |

5.2.4 关断命令

软件关断命令可使用户将放大器置于低功耗模式(见寄存器 5-1)。在这种关断模式下,大多数引脚为高阻抗(第 4.4 节 "关断模式"和第 5.1 节 "SPI 时序"讨论了引脚 V_{REF} 、 V_{OUT} 和 SO 的例外情况)。

PGA 一旦进入关断模式,它将一直保持在该模式下,直到向器件发送了一个有效命令(除 NOP 或关断命令之外)为止,或直到关闭器件电源并重新打开为止。内部寄存器的值在关断时保持不变。

一旦退出关断模式,器件将返回到其先前的状态(关于该规则的例外情况,请参见第 5.4 节)。这样就能使用一个命令使器件退出关断模式;发送一个命令来选择当前通道(或增益),器件将退出关断模式,状态恢复为关断前存在的状态。

5.3 菊花链配置

通过将一个器件的 SO 引脚连接到下一个器件的 SI 引脚,并使用公共的 SCK 和 CS 线,可以将多个器件连接为一个菊花链配置(图 5-3)。该方式可简化 PCB 布局。

图 5-3 中的示例展示了两个器件的菊花链配置,在实际使用中可以使用这种方式配置任意数量的器件。MCP6S21 和 MCP6S22 只能用在菊花链的末端,因为它们没有串行数据输出(SO)引脚。如图 5-4 和图 5-5 所示,SI 和 SO 数据都将以 16 位(2 字节)字为发送单元。这些器件将中止任何字长不是 16 位的整数倍的命令。

使用菊花链配置时,由于SO引脚的传播时延,可达到的最大时钟频率降为≈5.8 MHz(见电气规范)。

每当 $\overline{\text{CS}}$ 变为高电平(执行了一个命令)时,内部 SPI 移位寄存器都会自动装入零。因此,一旦 $\overline{\text{CS}}$ 线变为低电平,从 SO 引脚输出的前 16 位总是 0。这意味着装入菊花链的下个器件中的第一个命令是 NOP。该功能使得在最远的器件无需变化时,可以发送较短的命令和数据字节串。例如,如果链上有三个器件,只有中间的器件需要变化,则只需要发送 32 个字节的数据(发给第一个和中间的器件),在 $\overline{\text{CS}}$ 引脚上升执行命令时,链上的最后一个器件将收到 NOP。

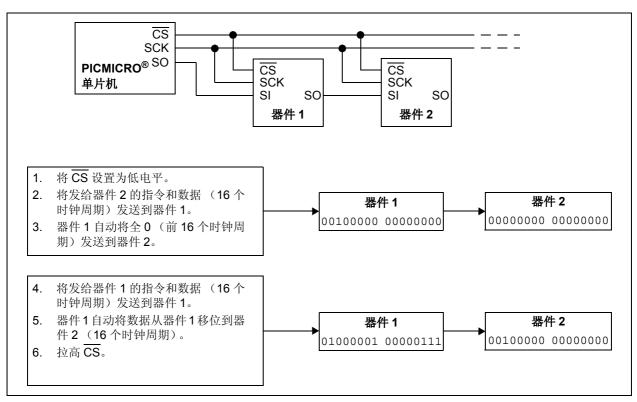


图 5-3: 菊花链配置

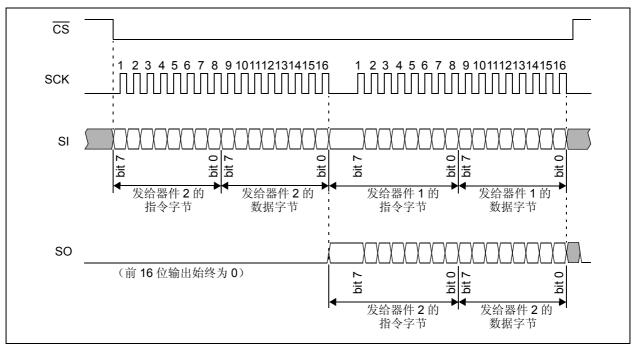


图 5-4: 菊花链配置的串行总线序列; SPI 0,0 模式

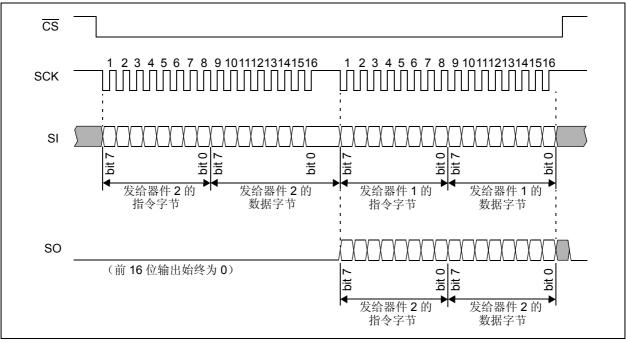


图 5-5: 菊花链配置的串行总线序列; SPI 1,1 模式

5.4 上电复位

如果供电电压低于 POR 跳变电压(V_{DD} < V_{POR} ≈ 1.7V),内部 POR 电路会将所有内部寄存器复位为它们的上电默认值(这是针对供电电压太低的防护措施)。 POR 电路在激活时还会将器件保持在关断模式中。 POR会暂时覆盖软件关断状态。一旦退出 POR(V_{DD} > V_{POR}),电路将从关断状态被释放。

将一个 $0.1~\mu F$ 的旁路电容装在尽可能靠近 V_{DD} 引脚的位置,以提供额外的抗瞬态干扰。

6.0 应用信息

6.1 更改外部参考电压

图 6-1 显示了 V_{REF} 引脚为 2.5V 且 V_{DD} = 5.0V 时的 MCP6S21。这使 PGA 可以放大以 2.5V 为中心的信号,而不是参照电压地的信号。参考电压 MCP1525 由 MCP6021 缓冲,后者提供从直流到高频的低输出阻抗参考电压。驱动 V_{REF} 引脚的电压源的输出阻抗应 $\leq 0.1\Omega$,以维持合理的增益精度。

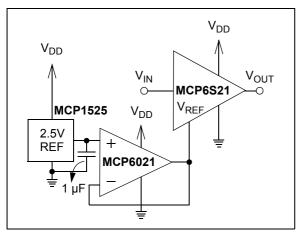


图 6-1: 具有不同外部参考电压的 PGA

6.2 容性负载与稳定性

容性负载很大时,可能会导致稳定性问题,并致使MCP6S21/2/6/8系列PGA(图 2-17 和图 2-18)的带宽变窄。这是由于负载电容很大会减小内部放大器的相位裕度和带宽。

如果 PGA 需要驱动很大的容性负载,可使用图 6-2 中的电路。 V_{OUT} 处的小串联电阻(R_{ISO})可在高频时将负载变为阻性,从而改善相位裕度。不过,它不会改善带宽。

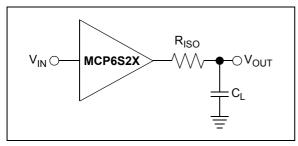


图 6-2: 容性负载很大时的 PGA 电路

C_L≥ 100 pF 时,R_{ISO} 的估计值为 50Ω。该值可在工作台上进行微调。调整 R_{ISO} 以使阶跃响应过冲和频率响应峰值在所有增益水平上处于可接受范围。

6.3 布局注意事项

良好的 PC 板布局技巧有助于实现电气特性和典型性能曲线中所示的性能。它也有助于尽可能减少电磁兼容性(Electro-Magnetic Compatibility,EMC)问题。

6.3.1 元件的放置

将功能不同的电路分开放置:模拟与数字分开,高速与低速分开,低功耗与高功耗分开,因为这将减少串扰。

保持敏感走线短而直,将它们和干扰性元件和走线分隔 开来。这对于高频 (上升时间短)信号尤其重要。

在距 V_{DD} 引脚 0.1 英寸 (2.5~mm) 范围内,使用一个 $0.1~\mu F$ 电源旁路电容器。它必须直接连接到接地层。最好使用多层陶瓷电容器或与之相当的高频电容。

6.3.2 信号耦合

MCP6S21/2/6/8 系列运算放大器的输入引脚为高阻抗。这使得它们特别易受电容耦合噪声的影响。使用接地层有助于缓解该问题。

噪声是电容耦合时,可使用接地层提供额外的接地电容。噪声是磁耦合时,接地层可减少走线之间的互感。增大走线间的距离会起到很大的效果。

更改其中一条走线的方向也可以减少磁耦合。在受影响 的走线旁加装保护走线也能起到一定的作用。保护走线 应置于受影响走线的两边,并与之尽可能靠近。将防护 走线的两端接地,如果走线很长,则将中间也接地。

6.3.3 高频问题

由于MCP6S21/2/6/8 PGA 在 G = 16 和 32 时的单位增益可接近 64 MHz, 所以使用良好的 PCB 布局技巧是很重要的。任何高频寄生耦合都可能造成不想要的峰值。滤除高频信号(即快速边沿变化率)可有所帮助。要尽可能减少高频问题,应:

- 使用完整的接地层和电源层
- 使用高频表面贴装元件
- 提供"清洁"的供电电压和旁路
- 保持走线短而直
- 尝试使用线性电源 (如 LDO)

6.4 典型应用

6.4.1 增益范围

图 6-3 给出了测量电流 I_X 的电路。通过改变 PGA 的增益可提高测量精度。正如手持万用表用不同的量程获得最佳结果一样,该电路可方便地为小信号设置高增益并为大信号设置低增益。因此 PGA 输出所需的动态范围小于其输入(最多小 30 dB)。

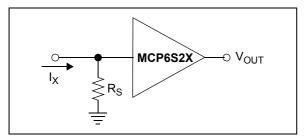


图 6-3: 宽动态范围电流测量电流

6.4.2 更改 PGA 的增益范围

图 6-4 显示的电路是在 MCP6S21 之前使用增益为 +10 的 MCP6021。这将使总体增益范围变为 +10V/V 到 +32V/V)。

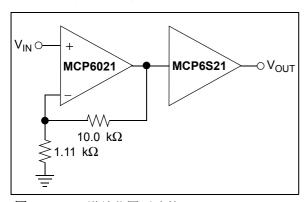


图 6-4: 增益范围更改的 PGA

把增益范围改为较低的增益也很容易 (见图 6-5)。 MCP6021 用作单位增益缓冲,电阻分压器会将增益范围下调到 +0.1V/V 到 +3.2V/V (从 +1V/V 到 +32V/V)。

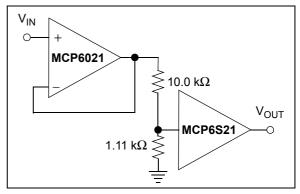


图 6-5: 缩小增益范围的 PGA

6.4.3 扩大 PGA 的增益范围

图 6-6 提供 +1 V/V 到 +1024 V/V 的增益范围,比单个 PGA 提供的范围(+1 V/V 到 +32 V/V)大得多。第一个 PGA 提供输入复用功能,而第二个 PGA 只需一个输入。这些器件可以组成菊花链(第 5.3 节 "菊花链配置")。

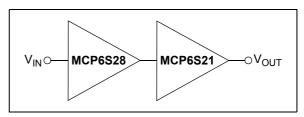


图 6-6: 增益范围扩大的 PGA

6.4.4 带多个传感器的放大器

多通道 PGA (除 MCP6S21 以外)允许用户选择哪个 传感器出现在输入上 (见图 6-7)。这些器件也可以更 改增益,以分别针对每个传感器进行性能优化。

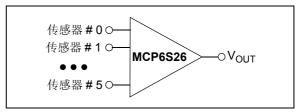


图 6-7: 带多个传感器输入的 PGA

6.4.5 扩展的输入 PGA

图 6-8 给出了级联的 MCP6S28,它们最多可提供 15 个输入通道。显然,传感器 #7-14 具有很高的总可用增益范围,如第 6.4.3 节 "扩大 PGA 的增益范围"所述。这些器件可以组成菊花链(见第 5.3 节 "菊花链配置")。

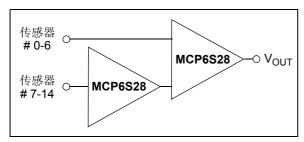


图 6-8: 带有扩展输入的 PGA

6.4.6 带有扩展输入功能的 PICmicro® 单片机

图 6-9 给出了 MCP6S28 驱动模拟输入至 PICmicro[®] 单片机。这极大地扩展了单片机的输入能力,同时提高了为每个输入源选择适当增益的能力。

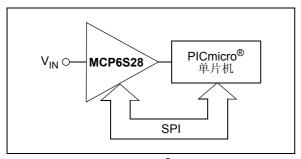


图 6-9: 扩展 PICmicro[®] 单片机的输入

6.4.7 ADC 驱动器

本系列 PGA 非常适用于驱动模数转换器 (ADC)。其二进制增益(1、2、4、8、16 和32)可有效地为输入范围增加 5 个位(见图 6-10)。这很适用于对相对精度的要求高于绝对精度的应用场合(例如电源监测)。

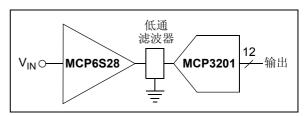


图 6-10: PGA 用作 ADC 驱动器

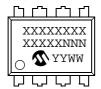
在低增益时,ADC的信噪比(SNR)占主导地位,因为 PGA的输入噪声电压密度很低(通常在 10 kHz 时为 10 nV/√Hz)。在高增益时,PGA的噪声比 SNR 重要,但其低噪声可支持多数应用。正如前面所提到过的,这些 PGA 提高了为应用选择最佳增益的灵活性。

框图中的低通滤波器可降低 MCP6S28 输出的累积噪声,并用作抗混叠滤波器。该滤波器可使用 Microchip 的 FilterLab[®] 软件 (可从 www.microchip.com 下载) 进行设计。

7.0 封装信息

7.1 封装标识信息

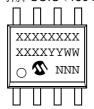
8 引脚 PDIP (300 mil) (MCP6S21 和 MCP6S22)

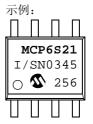


MCP6s21 I/P256 ○ \$\infty\$0345

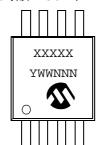
示例:

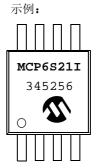
8 引脚 SOIC (150 mil) (MCP6S21 和 MCP6S22)





8 引脚 MSOP (MCP6S21 和 MCP6S22)





图注: XX...X 客户指定信息*

YY 年份代码 (公历年份的最后两位)

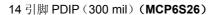
WW 星期代码 (1月1日的星期代码为"01")

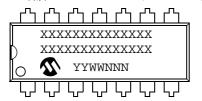
NNN 字母数字的追踪代码

注: 如果 Microchip 器件编号不能在一行中完全标出,它将换行继续标出。因此限制了用户指定信息的可用字符数。

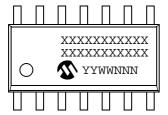
* 标准标识包括 Microchip 器件编号、年份代码、星期代码和追踪代码(设备代码、掩膜版本和装配代码)。 如需超过此范围的标识,需支付一定的附加费用。请向当地的 Microchip 销售办事处确认相关信息。

封装标识信息 (续)

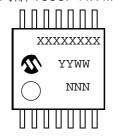




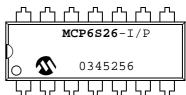


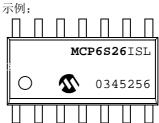


14 引脚 TSSOP (4.4 mm) (MCP6S26)

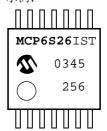


示例:

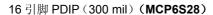


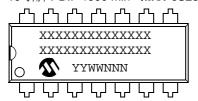


示例:

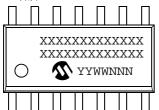


封装标识信息 (续)

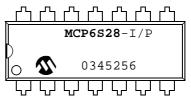


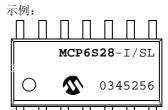


16 引脚 SOIC (150 mil) (**MCP6S28)**

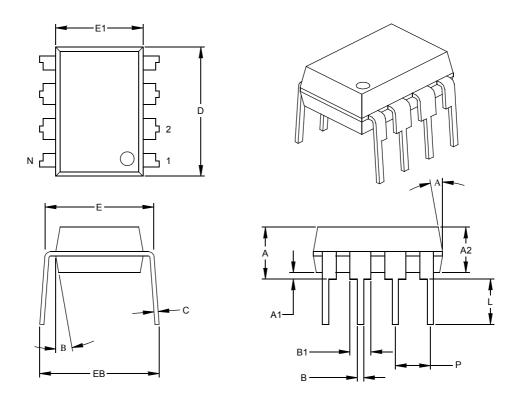


示例:





8 引脚塑封双列直插式封装 (P) ——300 mil (PDIP)



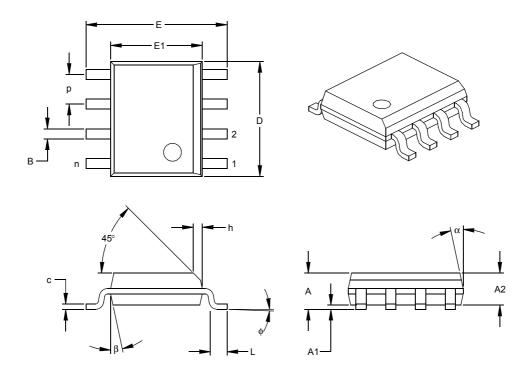
| | 单位 | | 英寸* | | | 毫米 | |
|------------|------|------|------|------|------|------|-------|
| | 尺寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | N | | 8 | | | 8 | |
| 引脚间距 | Р | | .100 | | | 2.54 | |
| 顶端到固定面高度 | Α | .140 | .155 | .170 | 3.56 | 3.94 | 4.32 |
| 塑模封装厚度 | A2 | .115 | .130 | .145 | 2.92 | 3.30 | 3.68 |
| 塑模底面到固定面高度 | A1 | .015 | | | 0.38 | | |
| 肩到肩宽度 | E | .300 | .313 | .325 | 7.62 | 7.94 | 8.26 |
| 塑模封装宽度 | E1 | .240 | .250 | .260 | 6.10 | 6.35 | 6.60 |
| 总长度 | D | .360 | .373 | .385 | 9.14 | 9.46 | 9.78 |
| 引脚尖到固定面高度 | L | .125 | .130 | .135 | 3.18 | 3.30 | 3.43 |
| 引脚厚度 | С | .008 | .012 | .015 | 0.20 | 0.29 | 0.38 |
| 引脚上部宽度 | B1 | .045 | .058 | .070 | 1.14 | 1.46 | 1.78 |
| 引脚下部宽度 | В | .014 | .018 | .022 | 0.36 | 0.46 | 0.56 |
| 总排列间距 § | EB | .310 | .370 | .430 | 7.87 | 9.40 | 10.92 |
| 塑模顶部锥度 | Α | 5 | 10 | 15 | 5 | 10 | 15 |
| 塑模底部锥度 | В | 5 | 10 | 15 | 5 | 10 | 15 |

^{*} 控制参数 § 重要特性

注 尺寸 D 和 E1 不包括塑模毛边或突起。 塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-001 图号 C04-018

8 引脚塑封小外形封装 (SN) ——窄条, 150 mil (SOIC)



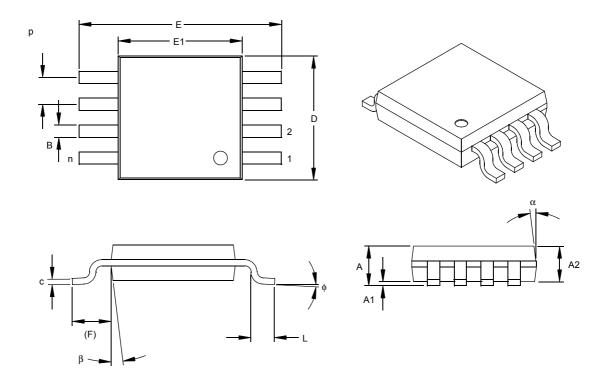
| | 单位 | | 英寸* | | | 毫米 | |
|--------|-----|------|------|------|------|------|------|
| 尺 | 寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 8 | | | 8 | |
| 引脚间距 | р | | .050 | | | 1.27 | |
| 总高度 | Α | .053 | .061 | .069 | 1.35 | 1.55 | 1.75 |
| 塑模封装厚度 | A2 | .052 | .056 | .061 | 1.32 | 1.42 | 1.55 |
| 悬空间隙 § | A1 | .004 | .007 | .010 | 0.10 | 0.18 | 0.25 |
| 总宽度 | Е | .228 | .237 | .244 | 5.79 | 6.02 | 6.20 |
| 塑模封装宽度 | E1 | .146 | .154 | .157 | 3.71 | 3.91 | 3.99 |
| 总长度 | D | .189 | .193 | .197 | 4.80 | 4.90 | 5.00 |
| 斜面距离 | h | .010 | .015 | .020 | 0.25 | 0.38 | 0.51 |
| 底足长度 | L | .019 | .025 | .030 | 0.48 | 0.62 | 0.76 |
| 底足倾斜角 | f | 0 | 4 | 8 | 0 | 4 | 8 |
| 引脚厚度 | С | .008 | .009 | .010 | 0.20 | 0.23 | 0.25 |
| 引脚宽度 | В | .013 | .017 | .020 | 0.33 | 0.42 | 0.51 |
| 塑模顶部锥度 | а | 0 | 12 | 15 | 0 | 12 | 15 |
| 塑模底部锥度 | b | 0 | 12 | 15 | 0 | 12 | 15 |

^{*} 控制参数

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号 MS-012 图号 C04-057

8 引脚塑封微型小外形封装 (MS) (MSOP)



| 单位 | | | 英寸 | | | 毫米 * | |
|------------|-----|------|------|------|------|------|-------|
| 尺 | 寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 8 | | | | 8 |
| 引脚间距 | р | | .026 | | | 0.65 | |
| 总高度 | Α | | | .044 | | | 1.18 |
| 塑模封装厚度 | A2 | .030 | .034 | .038 | 0.76 | 0.86 | 0.97 |
| 悬空间隙 § | A1 | .002 | | .006 | 0.05 | | 0.15 |
| 总宽度 | Е | .184 | .193 | .200 | 4.67 | 4.90 | .5.08 |
| 塑模封装宽度 | E1 | .114 | .118 | .122 | 2.90 | 3.00 | 3.10 |
| 总长度 | D | .114 | .118 | .122 | 2.90 | 3.00 | 3.10 |
| 底脚长度 | L | .016 | .022 | .028 | 0.40 | 0.55 | 0.70 |
| 引脚投影长度(参考) | F | .035 | .037 | .039 | 0.90 | 0.95 | 1.00 |
| 底足倾斜角 | f | 0 | | 6 | 0 | | 6 |
| 引足厚度 | С | .004 | .006 | .008 | 0.10 | 0.15 | 0.20 |
| 引脚宽度 | В | .010 | .012 | .016 | 0.25 | 0.30 | 0.40 |
| 塑模顶部锥度 | а | | 7 | | | 7 | |
| 塑模底部锥度 | b | | 7 | | | 7 | |

^{*} 控制参数

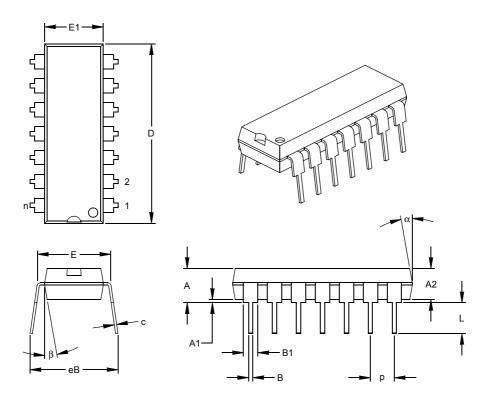
注

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

图号 C04-111

[§]重要特性

14 引脚塑封双列直插式封装 (P) ——300 mil (PDIP)

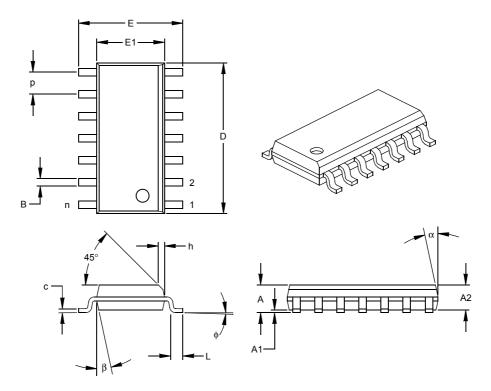


| | | 英寸* | | | 毫米 | | |
|------------|-----|------|------|------|-------|-------|-------|
| 尺 | 寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 14 | | | 14 | |
| 引脚间距 | р | | .100 | | | 2.54 | |
| 顶端到固定面高度 | Α | .140 | .155 | .170 | 3.56 | 3.94 | 4.32 |
| 塑模封装厚度 | A2 | .115 | .130 | .145 | 2.92 | 3.30 | 3.68 |
| 塑模底面到固定面高度 | A1 | .015 | | | 0.38 | | |
| 肩到肩宽度 | Е | .300 | .313 | .325 | 7.62 | 7.94 | 8.26 |
| 塑模封装宽度 | E1 | .240 | .250 | .260 | 6.10 | 6.35 | 6.60 |
| 总长度 | D | .740 | .750 | .760 | 18.80 | 19.05 | 19.30 |
| 引脚尖到固定面高度 | L | .125 | .130 | .135 | 3.18 | 3.30 | 3.43 |
| 引脚厚度 | С | .008 | .012 | .015 | 0.20 | 0.29 | 0.38 |
| 引脚上部宽度 | B1 | .045 | .058 | .070 | 1.14 | 1.46 | 1.78 |
| 引脚下部宽度 | В | .014 | .018 | .022 | 0.36 | 0.46 | 0.56 |
| 总排列间距 § | eB | .310 | .370 | .430 | 7.87 | 9.40 | 10.92 |
| 塑模顶部锥度 | а | 5 | 10 | 15 | 5 | 10 | 15 |
| 塑模底部锥度 | b | 5 | 10 | 15 | 5 | 10 | 15 |

^{*} 控制参数 § 重要特性

注 尺寸 D 和 E1 不包括塑模毛边或突起。 塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。 等同于 JEDEC 号 MS-001 图号 C04-005

14 引脚塑封小外形封装 (SL) ——窄条, 150 mil (SOIC)



| | 单位 | | 英寸* | | | 毫米 | | |
|--------|------|------|------|------|------|------|------|--|
| | 尺寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 | |
| 引脚数 | n | | 14 | | | 14 | | |
| 引脚间距 | р | | .050 | | | 1.27 | | |
| 总高度 | A | .053 | .061 | .069 | 1.35 | 1.55 | 1.75 | |
| 塑模封装厚度 | A2 | .052 | .056 | .061 | 1.32 | 1.42 | 1.55 | |
| 悬空间隙 § | A1 | .004 | .007 | .010 | 0.10 | 0.18 | 0.25 | |
| 总宽度 | E | .228 | .236 | .244 | 5.79 | 5.99 | 6.20 | |
| 塑模封装宽度 | E1 | .150 | .154 | .157 | 3.81 | 3.90 | 3.99 | |
| 总长度 | D | .337 | .342 | .347 | 8.56 | 8.69 | 8.81 | |
| 斜面距离 | h | .010 | .015 | .020 | 0.25 | 0.38 | 0.51 | |
| 底脚长度 | L | .016 | .033 | .050 | 0.41 | 0.84 | 1.27 | |
| 底脚倾斜角 | f | 0 | 4 | 8 | 0 | 4 | 8 | |
| 引脚厚度 | С | .008 | .009 | .010 | 0.20 | 0.23 | 0.25 | |
| 引脚宽度 | В | .014 | .017 | .020 | 0.36 | 0.42 | 0.51 | |
| 塑模顶部锥度 | а | 0 | 12 | 15 | 0 | 12 | 15 | |
| 塑模底部锥度 | b | 0 | 12 | 15 | 0 | 12 | 15 | |

^{*} 控制参数 § 重要特性

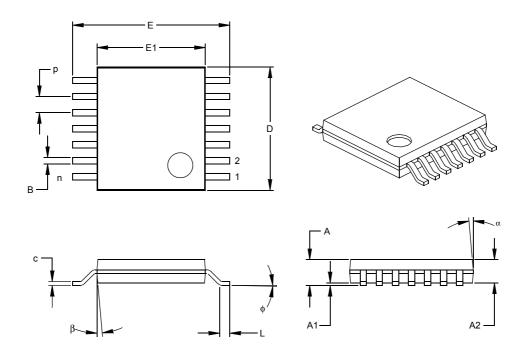
泣

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-012

图号 C04-065

14 引脚塑封薄型缩小外形封装 (ST) ——4.4 mm (TSSOP)



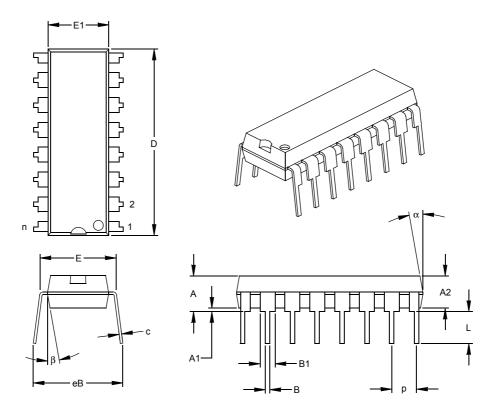
| | 单位 | | 英寸 | | | 毫米 * | |
|--------|------|------|------|------|------|------|------|
| | 尺寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 14 | | | 14 | |
| 引脚间距 | р | | .026 | | | 0.65 | |
| 总高度 | Α | | | .043 | | | 1.10 |
| 塑模封装厚度 | A2 | .033 | .035 | .037 | 0.85 | 0.90 | 0.95 |
| 悬空间隙 § | A1 | .002 | .004 | .006 | 0.05 | 0.10 | 0.15 |
| 总宽度 | Е | .246 | .251 | .256 | 6.25 | 6.38 | 6.50 |
| 塑模封装宽度 | E1 | .169 | .173 | .177 | 4.30 | 4.40 | 4.50 |
| 塑模封装长度 | D | .193 | .197 | .201 | 4.90 | 5.00 | 5.10 |
| 底脚长度 | L | .020 | .024 | .028 | 0.50 | 0.60 | 0.70 |
| 底脚倾斜角 | f | 0 | 4 | 8 | 0 | 4 | 8 |
| 引脚厚度 | С | .004 | .006 | .008 | 0.09 | 0.15 | 0.20 |
| 引脚宽度 | B1 | .007 | .010 | .012 | 0.19 | 0.25 | 0.30 |
| 塑模顶部锥度 | а | 0 | 5 | 10 | 0 | 5 | 10 |
| 塑模底部锥度 | b | 0 | 5 | 10 | 0 | 5 | 10 |

^{*} 控制参数 § 重要特性

尺寸 D和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.005 英寸 (0.127 毫米)。

等同于 JEDEC 号 MO-153 图号 C04-087

16 引脚塑封双列直插式封装 (P) ——300 mil (PDIP)



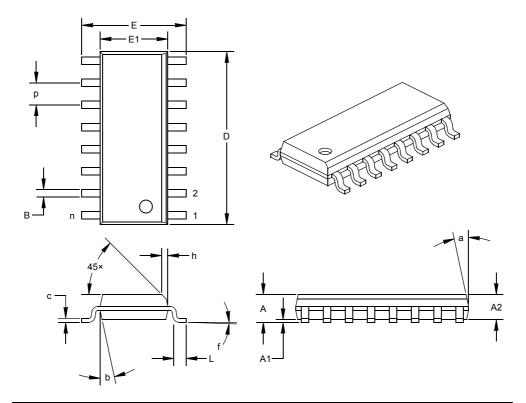
| | 单位 | 英寸* | | | 毫米 | | |
|------------|-----|------|------|------|-------|-------|-------|
| 尺- | 寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 16 | | | 16 | |
| 引脚间距 | р | | .100 | | | 2.54 | |
| 顶端到固定面高度 | Α | .140 | .155 | .170 | 3.56 | 3.94 | 4.32 |
| 塑模封装厚度 | A2 | .115 | .130 | .145 | 2.92 | 3.30 | 3.68 |
| 塑模底面到固定面高度 | A1 | .015 | | | 0.38 | | |
| 肩到肩宽度 | Е | .300 | .313 | .325 | 7.62 | 7.94 | 8.26 |
| 塑模封装宽度 | E1 | .240 | .250 | .260 | 6.10 | 6.35 | 6.60 |
| 总长度 | D | .740 | .750 | .760 | 18.80 | 19.05 | 19.30 |
| 引脚尖到固定面高度 | L | .125 | .130 | .135 | 3.18 | 3.30 | 3.43 |
| 引脚厚度 | С | .008 | .012 | .015 | 0.20 | 0.29 | 0.38 |
| 引脚上部宽度 | B1 | .045 | .058 | .070 | 1.14 | 1.46 | 1.78 |
| 引脚下部宽度 | В | .014 | .018 | .022 | .036 | 0.46 | 0.56 |
| 总排列间距 § | eВ | .310 | .370 | .430 | 7.87 | 9.40 | 10.92 |
| 塑模顶部锥度 | а | 5 | 10 | 15 | 5 | 10 | 15 |
| 塑模底部锥度 | b | 5 | 10 | 15 | 5 | 10 | 15 |

^{*} 控制参数 § 重要特性

尺寸 D和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-001 图号 C04-017

16 引脚塑封小外形封装 (SL) ——窄条, 150 mil (SOIC)



| | 单位 | 英寸* | | 毫米 | | | |
|--------|------|------|------|------|------|------|-------|
| | 尺寸范围 | 最小 | 正常 | 最大 | 最小 | 正常 | 最大 |
| 引脚数 | n | | 16 | | | 16 | |
| 引脚间距 | р | | .050 | | | 1.27 | |
| 总高度 | Α | .053 | .061 | .069 | 1.35 | 1.55 | 1.75 |
| 塑模封装厚度 | A2 | .052 | .057 | .061 | 1.32 | 1.44 | 1.55 |
| 悬空间隙 § | A1 | .004 | .007 | .010 | 0.10 | 0.18 | 0.25 |
| 总宽度 | E | .228 | .237 | .244 | 5.79 | 6.02 | 6.20 |
| 塑模封装宽度 | E1 | .150 | .154 | .157 | 3.81 | 3.90 | 3.99 |
| 总长度 | D | .386 | .390 | .394 | 9.80 | 9.91 | 10.01 |
| 斜面距离 | h | .010 | .015 | .020 | 0.25 | 0.38 | 0.51 |
| 底脚长度 | L | .016 | .033 | .050 | 0.41 | 0.84 | 1.27 |
| 底脚倾斜角 | f | 0 | 4 | 8 | 0 | 4 | 8 |
| 引脚厚度 | С | .008 | .009 | .010 | 0.20 | 0.23 | 0.25 |
| 引脚宽度 | В | .013 | .017 | .020 | 0.33 | 0.42 | 0.51 |
| 塑模顶部锥度 | а | 0 | 12 | 15 | 0 | 12 | 15 |
| 塑模底部锥度 | b | 0 | 12 | 15 | 0 | 12 | 15 |

^{*} 控制参数 § 重要特性

注 尺寸 D 和 E1 不包括塑模毛边或突起。 塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-012

图号 C04-108

产品标识体系

欲订货或获取价格、交货等信息,请与我公司生产厂或各销售办事处联系。

| 器件编号 | <u>-x</u> / <u>xx</u> | 示例 | Ŋ: |
|-------|--|----|--------------|
| 器件 | 温度范围 封装 | a) | MCP6 |
| | | b) | MCP6 |
| 器件: | MCP6S21: 单通道 PGA MCP6S21T: 单通道 PGA | c) | MCP6 MSOP |
| | (SOIC 和 MSOP 卷带式封装) MCP6S22: 双通道 PGA | d) | MCP6 MSOP |
| | MCP6S22T: 双通道 PGA (SOIC 和 MSOP 卷带式封装) MCP6S26: 六通道 PGA | e) | MCP6 MSOP |
| | MCP6S26T: 六通道 PGA | f) | MCP6 |
| | (SOIC 和 TSSOP 卷带式封装) MCP6S28: 八通道 PGA MCP6S28T: 八通道 PGA | g) | MCP6 SOIC |
| | (SOIC 卷带式封装) | h) | MCP6 TSSO |
| 温度范围: | I = -40°C至+85°C | i) | MCP6 SOIC |
| 封装: | MS = 塑封微型小外形 (MSOP), 8 引脚 P = 塑封 DIP (300 mil 主体), 8、14 和 16 引脚 SN = 塑封 SOIC (150 mil 主体), 8 引脚 SL = 塑封 SOIC (150 mil 主体), 14 和 16 引脚 ST = 塑封 TSSOP (4.4 mm 主体), 14 引脚 | | |

- a) MCP6S21-I/P: 单通道 PGA, PDIP 封装。
- b) MCP6S21-I/SN: 单通道 PGA, SOIC 封装。
- c) MCP6S21-I/MS: 单通道 PGA, MSOP 封装。
- d) MCP6S22-I/MS:双通道 PGA, MSOP 封装。
- e) MCP6S22T-I/MS: 卷带式,双通道 PGA, MSOP 封基
- f) MCP6S26-I/P: 六通道 PGA, PDIP 封装。
- g) MCP6S26-I/SN: 六通道 PGA, SOIC 封装。
- h) MCP6S26T-I/ST: 卷带式, 六通道 PGA, TSSOP 封装。
- i) MCP6S28T-I/SL: 卷带式,八通道 PGA, SOIC 封装。

销售与技术支持

数据手册

初始数据手册中所述的产品可能会有一份勘误表,其中描述实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。欲了解某一器件是否存在勘误表,可通过以下方式联系我们:

- 1. 当地 Microchip 销售办事处
- 2. Microchip 网站(www.microchip.com)

请说明您所使用的器件型号、硅片版本和数据手册版本 (包括文献编号)。

最新信息客户通知系统

欲及时获知 Microchip 产品的最新信息,请到我公司网站 (www.microchip.com)上注册。

注:

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信:在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前,仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知,所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- · Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 "牢不可破"的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下,能访问您的软件或其他受版权保护的成果,您有权依据该法案提起诉讼,从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分,因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利,它们可能由更新之信息所替代。确保应用符合技术规范,是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保,包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和/或生命安全应用,一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时,会维护和保障Microchip 免于承担法律责任,并加以赔偿。在 Microchip 知识产权保护下,不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC 和SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、Mindi、MiWi、MPASM、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和ZENA均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。 在此提及的所有其他商标均为各持有公司所有。

© 2006, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV

== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe、位于俄勒冈州 Gresham 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和 届圆生产厂均通过了 ISO/TS-16949:2002 认证。公司在 PICMicro® 8 位单片机、KEELO® 跳码器件、单行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



全球销售及服务网点

美洲

公司总部 Corporate Office 2355 West Chandler Blvd. Chandler, AZ 85224-6199 Tel: 1-480-792-7200 Fax: 1-480-792-7277

技术支持:

http://support.microchip.com
网址: www.microchip.com

亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor Tower 6, The Gateway Habour City, Kowloon Hong Kong

Tel: 852-2401-1200 Fax: 852-2401-3431

亚特兰大 Atlanta

Alpharetta, GA Tel: 1-770-640-0034 Fax: 1-770-640-0307

波士顿 Boston

Westborough, MA Tel: 1-774-760-0087 Fax: 1-774-760-0088

芝加哥 Chicago

Itasca, IL

Tel: 1-630-285-0071 Fax: 1-630-285-0075

达拉斯 Dallas

Addison, TX Tel: 1-972-818-7423 Fax: 1-972-818-2924

底特律 Detroit

Farmington Hills, MI Tel: 1-248-538-2250 Fax: 1-248-538-2260

科科莫 Kokomo

Kokomo, IN Tel: 1-765-864-8360 Fax: 1-765-864-8387

洛杉矶 Los Angeles Mission Viejo, CA

Tel: 1-949-462-9523 Fax: 1-949-462-9608

圣何塞 San Jose

Mountain View, CA Tel: 1-650-215-1444 Fax: 1-650-961-0286

加拿大多伦多 Toronto Mississauga, Ontario,

Canada

Tel: 1-905-673-0699 Fax: 1-905-673-6509

亚太地区

中国 - 北京 Tel: 86-10-8528-2100 Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8676-6200 Fax: 86-28-8676-6599

中国 - 福州

Tel: 86-591-8750-3506 Fax: 86-591-8750-3521

中国 - 香港特别行政区 Tel: 852-2401-1200 Fax: 852-2401-3431

中国-青岛

Tel: 86-532-8502-7355 Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533 Fax: 86-21-5407-5066

中国 - 沈阳

Tel: 86-24-2334-2829 Fax: 86-24-2334-2393

中国-深圳

Tel: 86-755-8203-2660 Fax: 86-755-8203-1760

中国 - 顺德

Tel: 86-757-2839-5507 Fax: 86-757-2839-5571

中国一武汉

Tel: 86-27-5980-5300 Fax: 86-27-5980-5118

中国 - 西安

Tel: 86-29-8833-7250 Fax: 86-29-8833-7256

台湾地区 - 高雄 Tel: 886-7-536-4818

Tel: 886-7-536-4818 Fax: 886-7-536-4803

台湾地区 - 台北 Tel: 886-2-2500-6610 Fax: 886-2-2508-0102

台湾地区 - 新竹 Tel: 886-3-572-9526 Fax: 886-3-572-6459 亚太地区

澳大利亚 Australia - Sydney Tel: 61-2-9868-6733

Fax: 61-2-9868-6755

印度 India - Bangalore Tel: 91-80-4182-8400 Fax: 91-80-4182-8422

印度 India - New Delhi Tel: 91-11-5160-8631

Fax: 91-11-5160-8632

印度 India - Pune Tel: 91-20-2566-1512

Fax: 91-20-2566-1513 日本 Japan - Yokohama

Tel: 81-45-471- 6166 Fax: 81-45-471-6122

韩国 Korea - Gumi Tel: 82-54-473-4301 Fax: 82-54-473-4302

韩国 Korea - Seoul

Tel: 82-2-554-7200 Fax: 82-2-558-5932 或 82-2-558-5934

马来西亚 Malaysia - Penang

Tel: 60-4-646-8870 Fax: 60-4-646-5086

菲律宾 Philippines - Manila

Tel: 63-2-634-9065 Fax: 63-2-634-9069 新加坡 Singapore

Tel: 65-6334-8870 Fax: 65-6334-8850

泰国 Thailand - Bangkok

Tel: 66-2-694-1351 Fax: 66-2-694-1350 欧洲

奥地利 Austria - Wels Tel: 43-7242-2244-3910 Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen

Tel: 45-4450-2828 Fax: 45-4485-2829

法国 France - Paris Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

德国 Germany - Munich Tel: 49-89-627-144-0 Fax: 49-89-627-144-44

意大利 Italy - Milan Tel: 39-0331-742611

Fax: 39-0331-466781 荷兰 Netherlands - Drunen

Tel: 31-416-690399 Fax: 31-416-690340

西班牙 Spain - Madrid

Tel: 34-91-708-08-90 Fax: 34-91-708-08-91 英国 UK - Wokingham

Tel: 44-118-921-5869 Fax: 44-118-921-5820

06/08/06