

具有 SPI 接口的双通道 SIM 卡电源管理和电平转换器

特性

- 用于两个 SIM 卡的电源管理与电平转换
- SPI 控制与通信接口
- 独立控制的 SIM 卡电源电压： 1.8V/3.0V
- LDO 可提供高达 50mA 的负载电流
- 支持双 SIM 卡同时在线工作
- 自动电平转换
- 动态上拉电路实现信号的快速上拉
- 每个 SIM 卡具有独立的时钟停止模式（高电平或低电平）
- 内置完善的故障保护电路，满足 EMV 故障容限要求
- 低静态电流和关机电流
- 所有引脚可承受 >8kV 的 ESD 电压
- 高达 450mA 的 Latch-up 电流
- 纤小的 20 引脚 3mmX3mm QFN 封装

应用

- GSM, TD-SCDMA 以及其他 3G 无线应用
- 双 SIM 卡接口

描述

AW6302 是一款双通道 SIM 卡电源管理和电平转换器，可为 2.5G 以及 3G 手机提供 1.8V 和 3.0V SIM 卡电源，并具有数字信号电平转换功能。

AW6302 包含两个 LDO 稳压器，用于从一个 2.7V 至 5.5V 的输入电源分别为两个 SIM 卡提供 1.8V 或 3.0V 电压。该 LDO 可以提供高达 50mA 的负载电流。

AW6302 通过串行（SPI）接口来分别控制两个 SIM 卡通道和基带芯片进行通信。内部的电平转换器具有宽输入范围，与基带芯片接口电平支持 1.8V 至 5.5V 电压范围，SIM 卡接口支持 1.8V 或 3.0V 两种标准。

AW6302 支持双 SIM 卡同时在线，可实现快速的 SIM 卡切换。

低至 65μA 的静态工作电流和小于 1μA 的关机电流最大化延长电池的使用时间。采用高度只有 0.85mm 的纤小 20 引脚的 3mmX3mm QFN 封装，非常适合空间受限的应用场合。

引脚分布俯视图

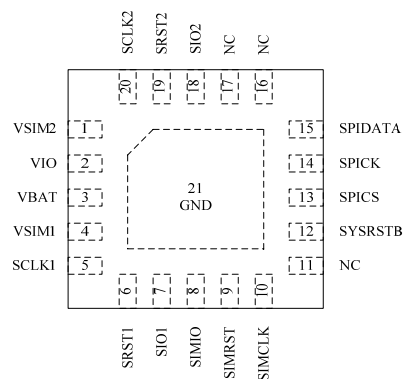


图 1 AW6302 引脚分布俯视图

典型应用图

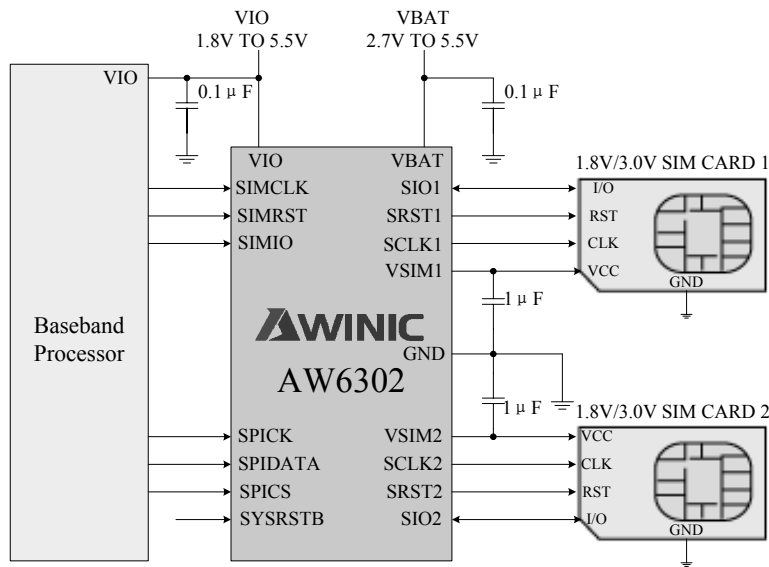


图 2 AW6302 典型应用图

订购信息

产品型号	工作温度范围	封装形式	RoHS	器件标记	发货形式
AW6302QNR	-40℃~85℃	QFN-20L 3mmX3mm	是	ASC02	卷带包装 3000 片/盘

AW6302 □ □ □

Shipping
R: Tape & Reel

Package Type
QN:QFN

绝对最大额定值 (注 1)

参数	单位
VBAT, VIO, VSIM1, VSIM2, SIMIO, SIMRST, SIMCLK, SYSRSTB, SPICS, SPICK, SPIDATA 引脚电压	-0.3V to 6 V
SCLK1, SRST1, SIO1 引脚电压	-0.3V to VSIM1+ 0.3 V
SCLK2, SRST2, SIO2 引脚电压	-0.3V to VSIM2+ 0.3 V
最大功耗 (P _D @ T _A =85℃)	0.82 W
封装热阻 θ _{JA}	49℃/W

最大结温	125°C
存储温度范围	-65°C to 150°C
引脚温度 (焊接 10 秒)	260°C
ESD 范围 (注 2)	
HBM 模式, 所有引脚	8000 V
Latch-up	
测试标准: JEDEC STANDARD NO.78A FEBURARY 2006	+IT: 450mA -IT: -450mA

电气特性

测试条件: $T_A=25^\circ\text{C}$, $V_{BAT}=4.2\text{V}$, $V_{IO}=2.8\text{V}$, $C_{VSIM1} = C_{VSIM2} = 1\mu\text{F}$ (除非特别说明)。

参数	条件	最小	典型	最大	单位
输入电源					
V_{BAT} 工作电压		2.7		5.5	V
I_{VBAT} 静态电流	$VSIM1=3.0\text{V}$, $VSIM2=0\text{V}$, $I_{VSIM1} = I_{VSIM2} = 0\mu\text{A}$		65	100	μA
	$VSIM1=1.8\text{V}$, $VSIM2=0\text{V}$, $I_{VSIM1} = I_{VSIM2} = 0\mu\text{A}$		65	100	μA
V_{IO} 工作电压		1.8		5.5	V
I_{VIO} 静态电流			6	15	μA
I_{VIO} 关机电流			0.1	1	μA
I_{VBAT} 关机电流	$V_{IO} = 0\text{V}$		0.1	1	μA
SIM 卡电源					
$VSIM1, 2$ 输出电压	3.0V 输出模式	2.85	3.00	3.15	V
	1.8V 输出模式	1.71	1.80	1.89	V
限流电流 (1.8V)	$VSIM1,2(\text{Actually}) > 420\text{mV}$		90		mA
限流电流 (3.0V)	$VSIM1,2(\text{Actually}) > 700\text{mV}$				
输出碰地电流 (1.8V)	$VSIM1,2(\text{Actually}) < 420\text{mV}$		27		mA
输出碰地电流 (3.0V)	$VSIM1,2(\text{Actually}) < 700\text{mV}$				
负载调整率 (1.8V)	$0.05\text{mA} < I_{LOAD} < 50\text{mA}$, $V_{BAT} = 4.2\text{V}$		1	10	mV
负载调整率 (3.0V)			1.7	10	mV
线性调整率 (1.8V)	$3.6\text{V} < V_{BAT} < 5.5\text{V}$		1.2	5	mV
线性调整率 (3.0V)				8	mV
$VSIM1, 2$ 启动时间	无负载, Enable to $V_{vsim1,2}$ 达到设定电压值的 90%		0.8	1.5	ms

参数	条件	最小	典型	最大	单位
SCLK1, 2					
输出低电平电压 (V _{OL})	引脚灌入 200μA 电流 (注 3)			0.2	V
输出高电平电压 (V _{OH})	引脚拉出 200μA 电流 (注 3)	VSIM1,2-0.2			V
上升/下降时间	50pF 负载 (10% to 90%) (注 3)			16	ns
SCLK1, 2 工作频率	(注 3)	10			MHz
短路过流保护电流				70	mA
SRST1, 2					
输出低电平电压 (V _{OL})	引脚灌入 200μA 电流 (注 3)			0.2	V
输出高电平电压 (V _{OH})	引脚拉出 200μA 电流 (注 3)	VSIM1,2-0.2			V
上升/下降时间	50pF 负载 (10% to 90%) (注 3)			100	ns
短路过流保护电流				20	mA
SIO1, 2					
输出低电平电压 (V _{OL})	引脚灌入 1mA 电流 (V _{SIMIO} = 0V) (注 3)			0.3	V
输出高电平电压 (V _{OH})	引脚拉出 20μA 电流 (V _{SIMIO} = V _{IO}) (注 3)	0.85*VSIM1,2			V
上升/下降时间	50pF 负载 (10% to 90%) (注 3)			500	ns
短路过流保护电流	V _{SIMIO} = 0V (注 3)		5	10	mA
SIMIO					
输出低电平电压 (V _{OL})	引脚灌入 500μA 电流 (V _{SIO1,2} = 0V) (注 3)			0.3	V
输出高电平电压 (V _{OH})	引脚拉出 20μA 电流 (V _{SIO1,2} = V _{SIM1,2}) (注 3)	0.80*VIO			V
上升/下降时间	50pF 负载 (10% to 90%) (注 3)		125	500	ns
SIMIO, SIMRST, SIMCLK, SYSRSTB, SPICS, SPICK, SPIDATA					
输入低电平电压 (V _{IL})				0.15*VIO	V
输入高电平电压 (V _{IH})		0.85*VIO			V
输入电流 (I _{IH} /I _{IL})		-1		1	μA

注1: 如果器件工作条件超过上述各项极限值, 可能对器件造成永久性损坏。上述参数仅仅是工作条件的极限值, 不建议器件工作在推荐条件以外的情况。器件长时间工作在极限工作条件下, 其可靠性及寿命可能受到影响。

注2: HBM 模式的测试方法是存储在一个的 100pF 电容上的电荷通过 1.5 KΩ 电阻对引脚放电。测试标准: MIL-STD-883G Method 3015.7

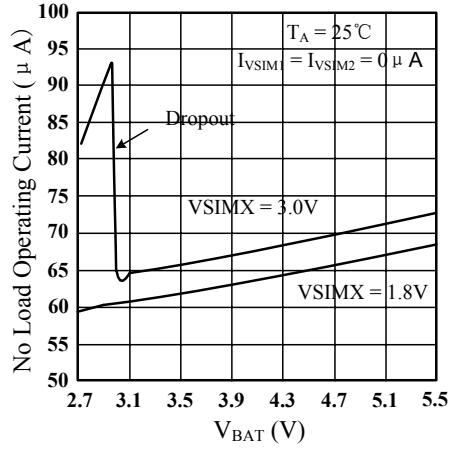
注3: 此范围适用于 SIM 卡和 Smart Card 规范。

引脚定义及功能

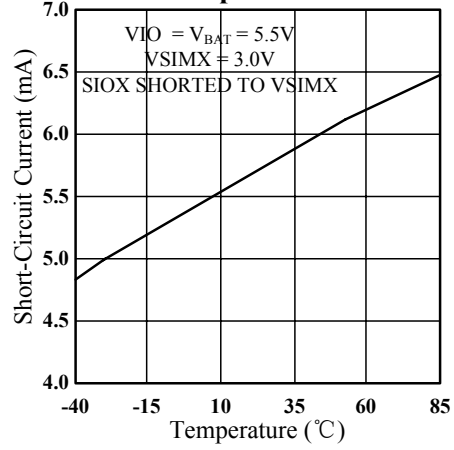
序号	符号	类型	描述
1	VSIM2	输出	SIM 卡 2 的电源电压引脚。可通过寄存器设定输出电压为 1.8V 或 3.0V。
2	VIO	电源	数字 IO 电源引脚。为输入控制逻辑以及电平转换输入信号提供电源。
3	VBAT	电源	电池电压引脚。为 AW6302 内部的控制逻辑以及模拟模块提供电源。
4	VSIM1	输出	SIM 卡 1 的电源电压引脚。可通过寄存器设定输出电压为 1.8V 或 3.0V。
5	SCLK1	输出	SIM 卡 1 的时钟输出引脚。若 SIM 卡 1 不被选择，可通过寄存器设置 SCLK1 为高电平或者低电平。
6	SRST1	输出	SIM 卡 1 的复位输出引脚。
7	SIO1	输入/输出	电平转换后 SIM 卡 1 的双向 I/O 输入/输出引脚。
8	SIMIO	输入/输出	无电平转换的双向 I/O 输入/输出引脚。这个引脚内部为一个到 VIO 的弱上拉电流源，允许基带芯片的输出采用开漏极结构。
9	SIMRST	输入	无电平转换的复位输入引脚。
10	SIMCLK	输入	无电平转换的时钟输入引脚。
11	NC		
12	SYSRSTB	输入	系统复位输入引脚。低电平有效。
13	SPICS	输入	串行 (SPI) 接口的片选信号输入引脚。
14	SPICK	输入	串行 (SPI) 接口的时钟信号输入引脚。
15	SPIDATA	输入	串行 (SPI) 接口的数据信号输入引脚。
16	NC		
17	NC		
18	SIO2	输入/输出	电平转换后的 SIM 卡 2 的双向 I/O 输入/输出引脚。
19	SRST2	输出	SIM 卡 2 的复位输出引脚。
20	SCLK2	输出	SIM 卡 2 的时钟输出引脚。若 SIM 卡 2 不被选择，可通过寄存器设置 SCLK2 为高电平或者低电平。
21	GND	地	接地引脚。这个引脚必须被直接连接至 PCB 板上的地层。

典型特性曲线

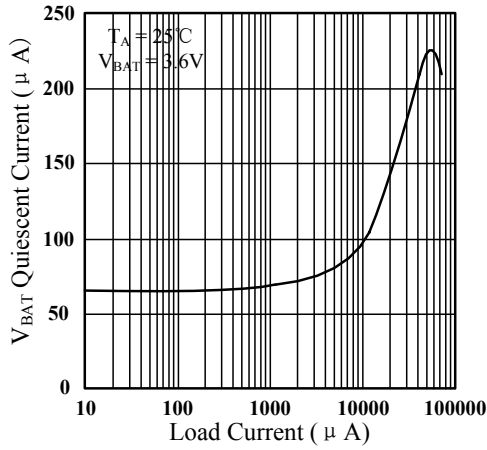
No Load Operating Current VS. V_{BAT}



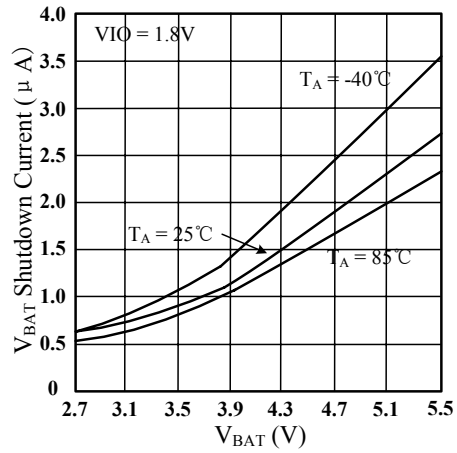
SIOX Short-Circuit Current VS. Temperature



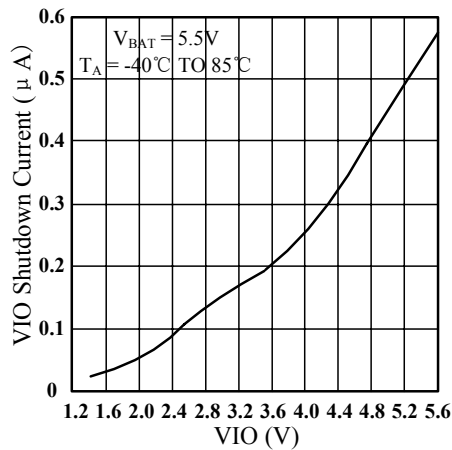
V_{BAT} Quiescent Current ($I_{VBAT} - I_{Load}$) VS. Load Current



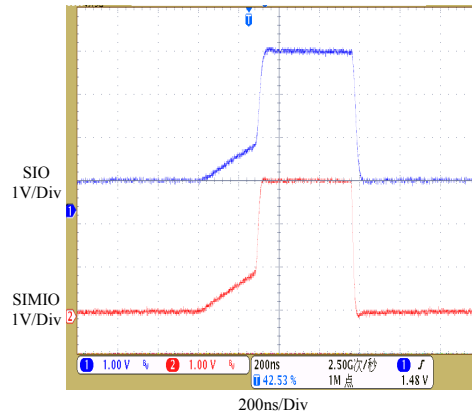
V_{BAT} Shutdown Current VS. V_{BAT}



VIO Shutdown Current VS. VIO



SIMIO - SIO Channle, $C_L = 50pF$



功能方框图

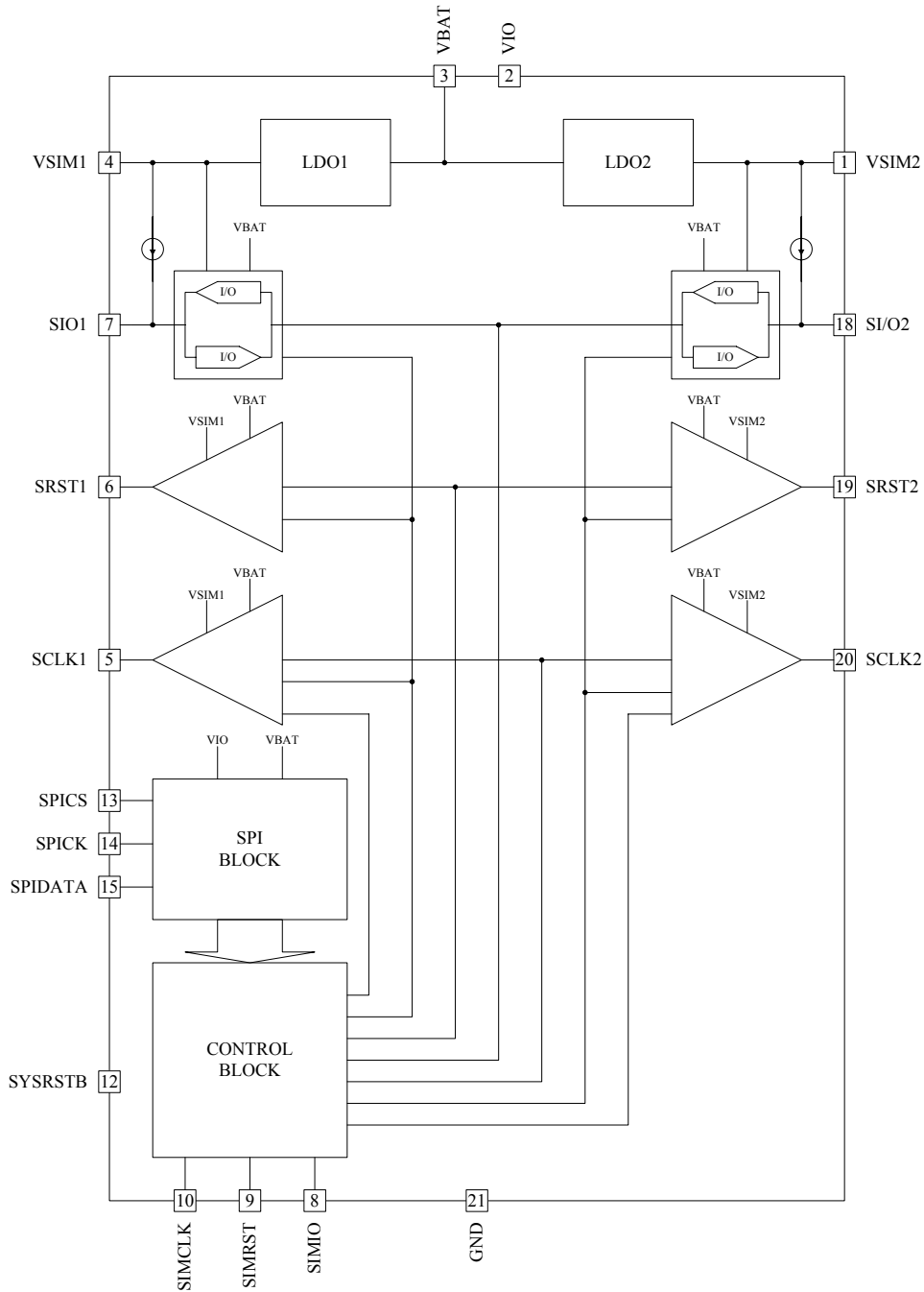


图 3 AW6302 功能方框图

工作原理

AW6302 是一款具有串行 (SPI) 接口的双通道 SIM 卡电源管理和电平转换器。主要包括以下几个基本模块:

- 串行 (SPI) 接口模块
- 控制模块
- LDO 稳压器
- 电平转换器

串行 (SPI) 接口模块

串行 (SPI) 接口模块用于接收基带芯片发送过来的命令, 然后对接收到的命令进行译码并发送相应的指令到控制模块。串行 (SPI) 接口为三线接口: SPICS、SPICK 和 SPIDATA。三线接口只能用来对寄存器进行写操作, 不能读, 数据宽度为 8 位。

三个 SPI 接口引脚的功能如下表:

引脚名称	特性	方向	功能描述
SPICK	上升沿触发	来自基带芯片	串行时钟信号
SPIDATA	电平信号	来自基带芯片	串行数据信号
SPICS	低电平有效	来自基带芯片	串行片选信号

串行接口的基本时序定义如图 4 所示, 当该模块处于空闲状态时, SPICK 为低电平, SPICS 为高电平; 当有数据需要传送到数据寄存器时, SPI 接口将被使能: 先将 SPICS 拉低, 然后开始传送数据, 在传送数据时 SPICS 一直保持为低电平。高 3 位 A[2:0] 为寄存器地址位, 低 5 位 D[4:0] 为数据位, 8 位指令发送完毕后, SPICS 被置为高电平。

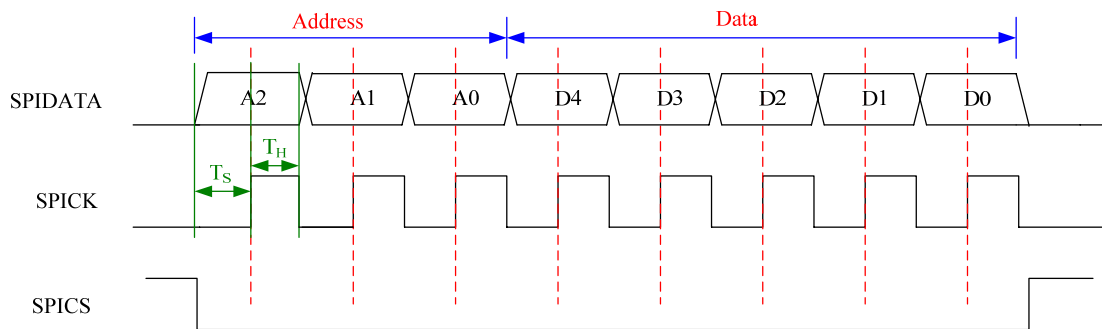


图 4 串行接口时序图

SPI 接口时序:

符号	参数定义	最小值	典型值	最大值	单位
T_s	SPIDATA 相对 SPICK 的建立时间	4			ns
T_H	SPIDATA 相对 SPICK 的保持时间	20			ns

寄存器选择及定义

A[2:0]: 寄存器地址定义:

A2	A1	A0	寄存器名称
0	0	0	复位控制寄存器
0	0	1	时钟控制寄存器
0	1	0	数据控制寄存器
0	1	1	VSIM 控制寄存器

D[4:0]: 寄存器数据定义:

1. 复位控制寄存器

Bit	A2	A1	A0	D4	D3	D2	D1	D0
Name	0	0	0		RSTVAL_2	RSTVAL_1	RSTSEL_2	RSTSEL_1
Default					0	0	0	0

RSTSEL_2 SRST2 引脚控制位, 仅当 VSIMEN_2=1 时有效:

0 SRST2 引脚的 RST 信号直接来自 SIMRST 引脚;

1 SRST2 引脚电平由 RSTVAL_2 控制;

RSTSEL_1 功能同 RSTSEL_2, 但控制 SRST1 引脚;

RSTVAL_2 RST2 引脚电平值, 只有当 VSIMEN_2 = RSTSEL_2 = 1 时有效:

0 强制 SRST2 引脚为低电平;

1 强制 SRST2 引脚为高电平;

RSTVAL_1 功能同 RSTVAL_1, 但控制 SRST1。

2. 时钟控制器寄存器

Bit	A2	A1	A0	D4	D3	D2	D1	D0
Name	0	0	1		CPOH_2	CPOH_1	CPOL_2	CPOL_1
Default					0	0	1	1

CPOH_2、CPOL_2 当 VSIMEN_2=1 时, 其组合逻辑值控制 SCLK2 引脚的 CLK 电平:

01 SCLK2 引脚的 CLK 信号来自 SIMCLK 引脚;

11 强制 SCLK2 引脚的 CLK 信号停止于高电平;

00 强制 SCLK2 引脚的 CLK 信号停止于低电平;

10 不允许;

CPOH_1、CPOL_1 功能同 CPOH_2、CPOL_1, 但控制 SCLK1 引脚。

3. 数据控制寄存器

Bit	A2	A1	A0	D4	D3	D2	D1	D0
Name	0	1	0		DATAL_2	DATAL_1	DATAEN_2	DATAEN_1
Default					0	0	0	0

DATAEN_2 SIO2 引脚控制位, 只有当 VSIMEN_2=1 时有效:

0 SIM 卡 2 的 I/O 通道断开, 若 SIMIO 引脚和 SIO2 引脚没有被下拉, 则相应引脚内部电流源被拉高;

1 SIM 卡 2 的 I/O 通道打开, 若 SIMIO 引脚和 SIO2 引脚没有被下拉, 则 SIO2 引脚和 SIMIO 引脚都被内部电流源拉高;

DATAEN_1 功能同 DATAEN_2, 但控制 SIO1 引脚;

DATAL_2 SIO2 引脚电平值, 只有当 VSIMEN_2=DATAEN_2=1 时有效:

0 正常功能;

1 强制 SIO2 引脚为低电平

DATAL_1 功能同 DATAL_2, 但控制 SIO1。

4. VSIM 控制寄存器

Bit	A2	A1	A0	D4	D3	D2	D1	D0
Name	0	1	1		VSIMEN_2	VSIMEN_1	VSEL_2	VSEL_1
Default					0	0	0	0

- VSIMEN_2 SIM 卡 2 的电源电压 VSIM2 控制位：
 0 关闭 LDO2 模块，VSIM2, SRST2, SCLK2, SIO2 为低电平；
 1 打开 LDO2 模块；
 VSIMEN_1 功能同 VSIMEN_2, 但控制 SIM 卡 1；
 VSEL_2 SIM 卡 2 的电源电压 VSIM2 的输出电压选择：
 0 VSIM2 的输出电压为 1.8V；
 1 VSIM2 的输出电压为 3.0V；
 VSEL_1 功能同 VSEL_2, 但控制 SIM 卡 1。

控制模块

控制模块接收来自 SPI 模块中的控制命令，做相应的处理后输出控制电平转换器以及 LDO 稳压器。对于电平转换器，经过控制模块处理后，产生的 SRST 和 SCLK 的两个真值表如下：

VSIM	CPOH	CPOL	SIMCLK	SCLK
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	不允许
1	1	0	1	不允许
1	1	1	0	1
1	1	1	1	1

表 1 SCLK 真值表

VSIM	RSTSEL	RSTVAL	SIMRST	SRST
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

表 2 SRST 真值表

LDO 稳压器

AW6302 包含两个 LDO 稳压器，用于从一个 2.7V 至 5.5V 的输入电源分别为两个 SIM 卡提供 1.8V 或 3.0V 电压。该 LDO 可以提供高达 50mA 的电流驱动能力，并具有过流保护和碰地限流保护，过流保护电流为 90mA（典型值），碰地限流电流为 27mA（典型值）。如果负载电流过大，首先启动过流保护功能，输出电流会限制在 90mA（典型值）。输出电压 VSIM1, 2 设定值为 1.8V 时，若实际输出电压 VSIM1, 2 低至 420mV（设定值为 3.0V 时低至 700mV）以下时，LDO 内部就判断为输出碰地，启动碰地限流功能以减小输出电流至 27mA（典型值）。

电平转换器

AW6302 的 SIM 卡接口满足全部 ETSI 和 IMT-2000 SIM 接口要求，提供电平移位功能，满足低电压基带处理器与 1.8V 或 3.3V 的 SIM 卡间通信的需要。

双向数据 I/O 通路

双向数据 I/O 通路经电平移位后接到高电平为 VSIM1, 2 的 SIO1,2 引脚。电平移位由 1 个 NMOS 传输管实现，NMOS 管的栅极由偏置电压保证当两侧都放弃通信时完全关闭。如果一侧拉低，则 NMOS 管将会把低电平传送到另外一侧。注意：电流的方向总是从发送侧流向接收侧。接收侧的低电平总是与发送侧的输出电平和传输管的 IR 压降有关。

如果一个 SIM 卡被选中，它将有权通过 SIMIO 引脚发送或接收数据，否则，其 I/O 引脚将拉高并无法通信。若两个 SIM 卡都没有被使能，但只要 VIO 有供电，SIMIO 引脚就会弱上拉至 VIO。

动态上拉电路

为了获得更短的信号上升时间和更小的静态电流，在双向 I/O 引脚(SIMIO, SIO1, SIO2) 内部集成了一个动态激活的上拉 PMOS 管。当一个双向 I/O 信号由低电平变为高电平时，首先一个很小的上拉电流开始对节点充电，同时比较器比较 SIO1,2 引脚电压和内部的翻转阈

值电压，一旦 SIO1,2 引脚电压超过内部的翻转阈值电压，上拉 PMOS 立即导通并迅速将 SIO1,2 引脚拉至高电平，当 SIO1,2 引脚被拉至高电平后上拉 PMOS 管立即关闭。这样就可以容忍一定的低电平噪声，又可以加快由低电平到高电平的沿的上升速度。

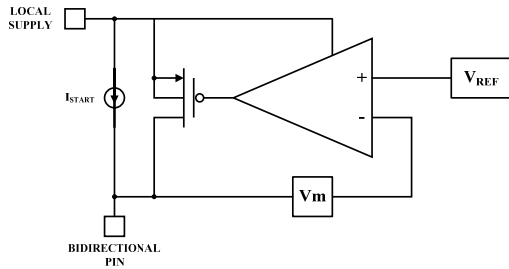


图 5 动态上拉电路原理图

SIMIO - SIO Channle, $C_L = 50pF$

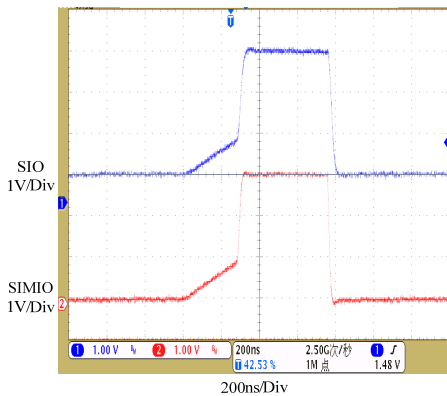


图 6 实测双向 I/O 典型上升/下降波形

SIM 卡的激活和关闭

SIM 卡激活时，用户需要执行如下步骤：

1. 通过寄存器 VSEL 将 VSIM1,2 置为期望电压；
2. 按顺序打开 VSIMEN 和 DATAEN，其它寄存器保持为缺省值。（RST 通道直通，SIO1，SIO2 直通/SCLK 来自 SIMCLK）；
3. 打开基带处理器的 SIM 卡接口，并执行 SIM 卡激活程序。

SIM 卡关闭时，用户需执行以下步骤：

1. 关闭基带处理器的 SIM 卡接口，执行 SIM 卡关闭程序；
2. 设置 DATAL(拉低 SIO1，SIO2)，然后关闭 VSIMEN，其它寄存器保持为缺省值。

故障检测

VSIM1,2, SIO1,2, SRST1,2, SCLK1,2 和 SIMIO 都有短路故障保护功能。虽然 AW6302 没有引脚或寄存器用来指示故障发生，但是所有和 SIM 卡接口的引脚都可以容忍故障发生，确保芯片不会损坏直到故障消除为止。

VSIM1,2, SIO1,2, SRST1,2 发生输出短路时，采取的保护措施为限流，VSIM1,2 引脚在输出电压发生下降之前，最大可以提供 90mA（典型值）的电流。若 VSIM1,2 电压小于 420mV（或 700mV）时，则最大可提供电流减小至 27mA（典型值）。

SCLK1,2 的短路故障保护采取减少输出电流的办法。当故障检测电路发现故障时，内部逻辑等待一个延迟时间（称为故障检测延迟）后降低输出电流。AW6302 在故障解除后可以自动恢复正常功能。

应用信息

8kV 抗静电保护（HBM 模式）

ISO7816 标准中对与 SIM 卡相连的引脚的 ESD 要求是 4kV，而 AW6302 的所有引脚均通过了严格的 8kV ESD 测试。这样可确保其满足 ISO7816 标准中的 ESD 要求。

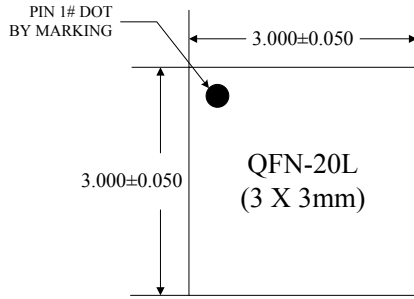
电容的选取

AW6302 工作需要四个电容。其中 VIO 和 VBAT 两个电源各需一个输入旁路电容，电容推荐使用容值为 0.1 μ F 的电容，两个输出给 SIM 卡的电源 VSIM1, 2 各需要一个输出旁路电容，电容推荐使用容值为 1 μ F 的电容。电容类型考虑性能并兼顾手机等空间受限应用，推荐使用 X5R、X7R 陶瓷电容。

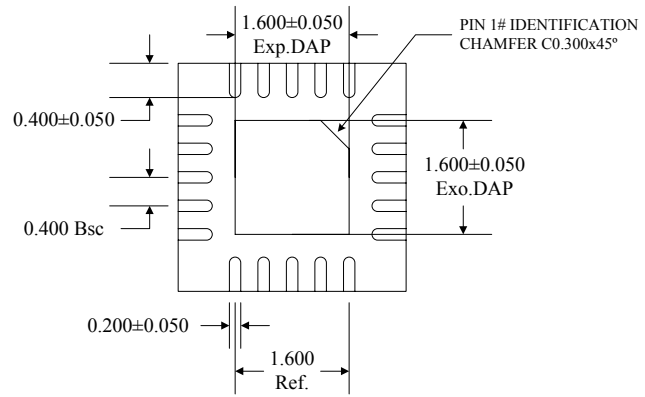
PCB 板的布图及器件布局考虑

为了充分发挥 AW6302 性能，PCB 布图以及器件的布局必须仔细考虑。PCB 的地线建议采用大面积的铺地形式，AW6302 采用 20 引脚的 QFN 3mmX3mm 封装，芯片下方 GND 引脚裸露的焊盘应该直接连接到 PCB 板的铺地形式的地层。连接四个电源（VIO, VBAT, VSIM1, VSIM2）到 GND 的四个电容要尽量靠近芯片对应引脚，接 GND 应该直接接到 PCB 板的底层，这样可以最大限度的减小纹波电压和噪声。

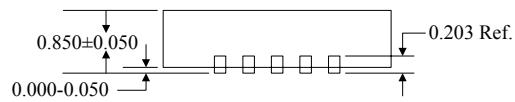
封装描述



TOP VIEW



BOTTOM VIEW



SIDE VIEW