

MG87FEL52

規格书

版本: A1.0

特性

- 80C51 中央处理单元
- 8K 程序存储空间用于存放用户程序、ISP 程序和 IAP 数据
- ISP 空间可以在 8K 的程序空间中进行自定义大小，可以为 0.5K/1K/1.5K~3.5K
- 片内有 256 字节的静态 RAM,芯片也可以外扩 RAM 到 64K
- 提供禁用 MOV_C 指令、数据加密以及程序存储空间加锁 3 种代码安全机制
- 3 个 16 位定时器/计数器，定时器 2 可以设置为向上/向下计数器，并可在 P1.0 口进行可编程的时钟输出
- 8 个中断源，4 级优先中断功能
- 增强的 UART，提供帧错误检测和硬件地址识别
- 双 DPTR 寄存器可用于快速的访问数据存储空间
- 15 位的看门狗定时器，有 8 位预分频和一次性启用功能
- 可关闭 ALE 输出来降低 EMI
- 有空闲模式和掉电模式两种电源控制方式，空闲模式可由任意一个中断源唤醒，掉电模式下可由 P3.2/P3.3/P4.2/P4.3 外部中断唤醒
- 最多 36 个双向 IO
 - PDIP-40 (MG87FE/L52AE) 有 32 个 IO
 - PLCC-44 (MG87FE/L52AP) 有 36 个 IO
 - LQFP-44 (MG87FE/L52AD44) 有 36 个 IO
- 片上闪存数据/程序存储空间
- 存储单元可反复擦写 20000 次
- 在 25°C 的室温环境下，资料可保存 100 年
- 工作电压
- MG87FE52 的工作电压为 4.5V~5.5V
- MG87FL52 的工作电压为 2.4V~3.6V（闪存的写操作电压不得低于 2.7V）
- 内建低电压复位电路
- 工作温度范围为-40°C至+85°C
- 工作频率：
- 12T 模式下最高为 48MHz
- 6T 模式下最高为 24MHz
- 3 种封装类型

	无铅封装	
PDIP-40	MG87FE/L52AE	
PLCC-44	MG87FE/L52AP	
LQFP-44	MG87FE/L52AD44	

1. 目录

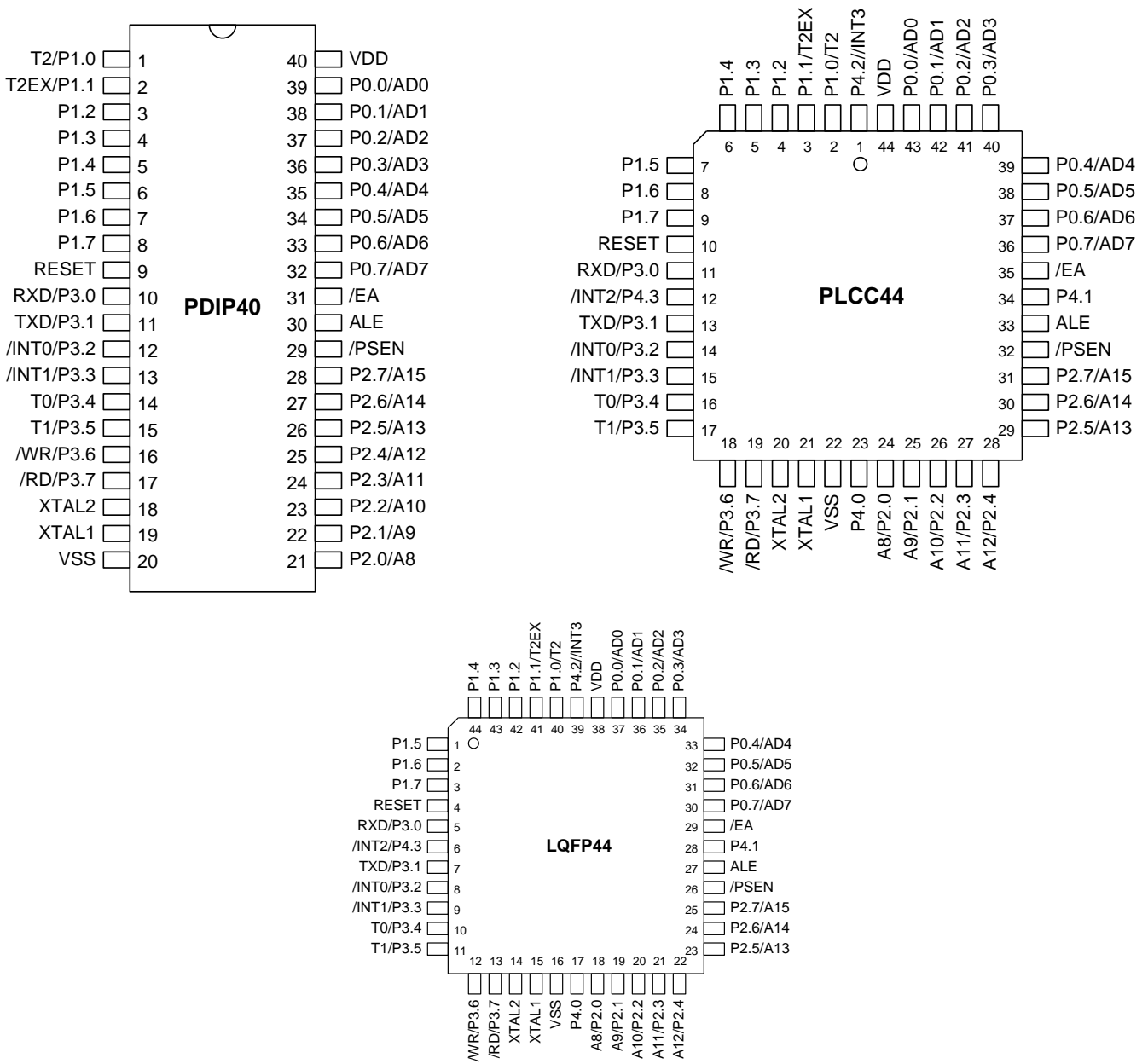
特性	3
1. 目录	5
2. 概述	7
3. 封装和引脚定义	8
3.1、芯片信息	9
4. 引脚描述	10
5. 方框图	12
5. 特殊功能寄存器 (SFR)	13
6. 内存的组织与寻址	15
6.1、数据存储器与程序内存的组织	15
6.2、硬件选项设置	16
6.3、数据存储器寻址	16
7. 定时器 0、定时器 1 和定时器 2	19
7.1、定时器/计数器	19
7.2、定时器 0 和定时器 1 的使用	20
7.2.1、模式 0	20
7.2.2、模式 1	21
7.2.3、模式 2	21
7.2.4、模式 3	22
7.3、定时器 2	22
7.3.1、捕获模式 (CP)	23
7.3.2、自动重载向上计数模式 (ARUO)	23
7.3.3、自动重载上下计数模式 (ARUD)	24
7.3.4、波特率发生器模式 (BRG)	24
7.4、UART (通用异步收发接口)	25
7.4.1、模式 0	25
7.4.2、模式 1	26
7.4.3、模式 2	26
7.4.4、模式 3	26
7.4.5、自动地址识别	27
7.4.6、帧错误检测	27
8. 复位和省电模式	29
8.1、复位	29
8.2、省电模式	29
8.2.1、空闲模式	29
8.2.2、掉电模式	29
8.2.3、上电标志 (POF)	29
9. 中断结构	30
10. 看门狗定时器	32
10.1、在线编程 (ISP)	33

10.2、在应用程序可编程 (IAP)	34
11.系统振荡器	35
11.1、外部晶振模式.....	35
11.2、内部 RC 振荡器	35
12.绝对最大额定参数.....	36
13.直流特性.....	37
13.1、MG87FE52 直流特性	37
13.2、MG87FL52 直流特性	38
14.封装尺寸.....	39
14.1、40 引脚 PDIP 封装 (MG87FE/L52AE)	39
14.2、44 引脚 PLCC 封装 (MG87FE/L52AP)	40
14.3、44 引脚 LQFP 封装 (MG87FE/L52AD44)	41
15.修订记录.....	42

2.概述

MG87FE/L52 是一颗 8 位的单片机，它的指令集完全兼容工业标准的 80C51 系列的单片机。有 8K 字节的闪存程序空间和 256 字节的数据存储空间，为芯片提供了广泛的应用领域。在线编程功能使用户更方便更新程序和数据。芯片的一个机器周期可以为 6 个或者 12 个机器周期。芯片有 36 个 IO 口（包括 4 组 8 位 IO 和 1 组 4 位 IO）、3 个 16 位的定时器/计数器、8 个 4 级优先级的中断源、一个增强型的 UART 以及一个内部 RC 振荡器。

3.封装和引脚定义



3.1、芯片信息

Part Number	Package Type	Operating Voltage Range (x=E/L)	Temperature Range	Packing
MG87Fx52yE	PDIP-40	E: 5.0V // L: 3.3V	-40 ~ 85 °C	Tube
MG87Fx52yP	PLCC-44			
MG87Fx52yD44	LQFP-44			

Example: MG87FE52AE is PDIP-40 Pb-free package type & 5.0V operating voltage.

Example: MG87FL52GP is PLCC-44 Green package type & 3.0V operating voltage.

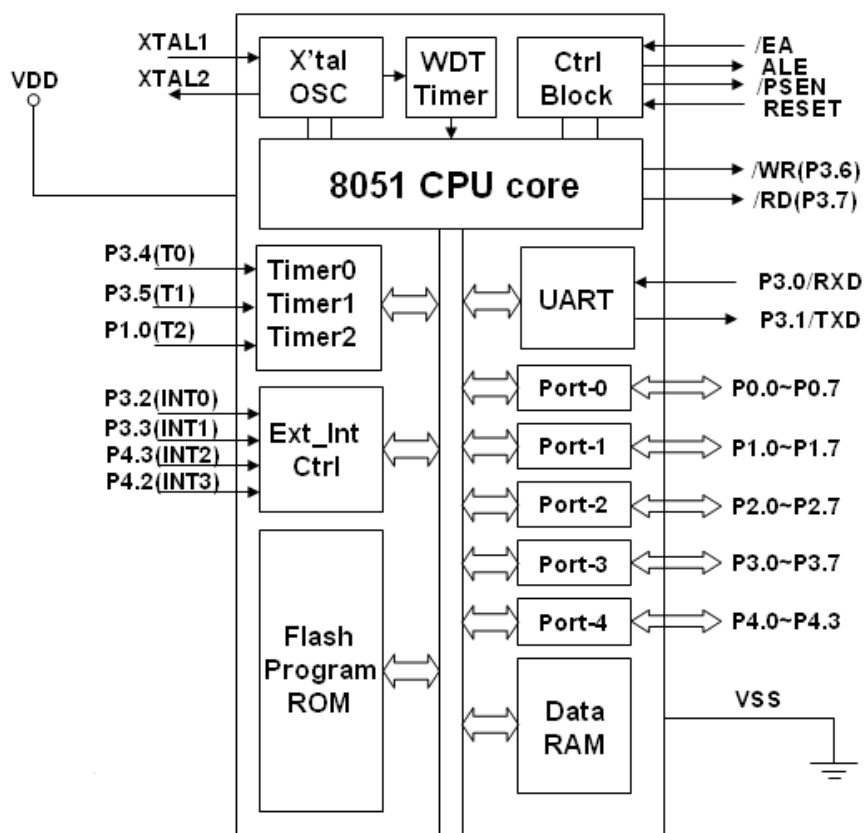
x = E/5V or L/3V application; y = A or G, A = Pb-free package, G = Green package.

4. 引脚描述

引脚名称	引脚编号			类型	描述
	DIP-40	PLCC-44	LQFP-44		
P0.0 (AD0)	39	43	37	I/O	P0 是一组 8 位开漏双向口，当输出“1”时，P0 为高阻抗输入。当 MCU 在访问外部数据时，P0 可复用为低地址信号和数据信号
P0.1 (AD1)	38	42	36		
P0.2 (AD2)	37	41	35		
P0.3 (AD3)	36	40	34		
P0.4 (AD4)	35	39	33		
P0.5 (AD5)	34	38	32		
P0.6 (AD6)	33	37	31		
P0.7 (AD7)	32	36	30		
P1.0 (T2)	1	2	40	I/O	P1 口是一组有内部上拉电阻的 8 位双向 IO 口，可用作输入口。当写“1”到 P1 口时，会使能 P1 口的内部上拉电阻，从而可读取外部信号。 P1.0 口也可用于定时器 2 的事件源或者定时器 2 的载波输出脚。 P1.1 也可用作定时器 2 的中断控制源
P1.1 (T2EX)	2	3	41		
P1.2	3	4	42		
P1.3	4	5	43		
P1.4	5	6	44		
P1.5	6	7	1		
P1.6	7	8	2		
P1.7	8	9	3		
P2.0 (A8)	21	24	18	I/O	P2 用作通用 IO 口时与 P1 类似 除了用作通用 IO 口外，在 MCU 访问外部数据时，P2 可复用为高地址信号
P2.1 (A9)	22	25	19		
P2.2 (A10)	23	26	20		
P2.3 (A11)	24	27	21		
P2.4 (A12)	25	28	22		
P2.5 (A13)	26	29	23		
P2.6 (A14)	27	30	24		
P2.7 (A15)	28	31	25		
P3.0 (RXD)	10	11	5	I/O	P3 用作通用 IO 口时与 P1 类似 P3 口同时还具有特殊功能 P3.0 和 P3.1 用于 UART 的数据接收和发送；P3.2 和 P3.3 为 INT0 和 INT1 的外部中断源；P3.4 和 P3.5 为定时器 0 和定时器 1 的事件源。P3.6 为访问外部数据的“写”信号， P3.7 为访问外部资料的“读”信号
P3.1 (TXD)	11	13	7		
P3.2 (INT0)	12	14	8		
P3.3 (INT1)	13	15	9		
P3.4 (T0)	14	16	10		
P3.5 (T1)	15	17	11		
P3.6 (/WR)	16	18	12		
P3.7 (/RD)	17	19	13		

P4.0					
P4.1		23	17		
P4.2		34	28		
(/INT3)		1	39	I/O	P4 用作通用 IO 口时与 P1 类似 P4.2 和 P4.3 为 INT3 和 INT2 的外部 中断源
P4.3		12	6		
(/INT2)					
RESET	9	10	4	I	至少两个机器周期的高电平将会使设备复位，内置下拉电阻
ALE	30	33	27	O	在访问外部数据时，输出波形来锁存低地址信号
/PSEN	29	32	26	O	用于选通外部程序存储设备，低有效
/EA	31	35	29	I	当需要从外部获取程序代码时，必须保持低电平。这一引脚内部有上拉电阻
XTAL1	19	21	15	I	外部晶振输入脚
XTAL2	18	20	14	O	外部晶振输出脚
VDD	40	44	38	P	电源脚
VSS	20	22	16	G	地线

5.方框图



5.特殊功能寄存器（SFR）

F8								
F0	B							
E8	P4							
E0	ACC	WDTCR	IFD	IFADRH	IFADRL	IFMT	SCMD	ISPCR
D8								
D0	PSW							
C8	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2		
C0	XICON							CKCON
B8	IPL	SADEN						CKCON2
B0	P3							IPH
A8	IE	SADDR						
A0	P2		AUXR1					
98	SCON	SBUF						
90	P1			Reserved				
88	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	
80	P0	SP	DPL	DPH				PCON

SYMBOL	ADDR	DESCRIPTION	BIT ADDRESS & SYMBOL										INITIAL VALUE		
P0	80H	Port 0											11111111B		
SP	81H	Stack Pointer											00001111B		
DPL	82H	Data Pointer Low											00000000B		
DPH	83H	Data Pointer High											00000000B		
PCON	87H	Power Control	SMOD	SMOD0	x	POF	GF1	GF0	PD	IDL					00x10000B
TCON	88H	Timer Control	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0					00000000B
TMOD	89H	Timer Mode	GATE	C/T	M1	M0	GATE	C/T	M1	M0					00000000B
TL0	8AH	Timer Low 0											00000000B		
TL1	8BH	Timer Low 1											00000000B		
TH0	8CH	Timer High 0											00000000B		
TH1	8DH	Timer High 1											00000000B		
AUXR	8EH	Auxiliary	POPUEN	x	x	x	x	x	x	A0					0xxxxx0B
P1	90H	Port 1											T2EX T2	11111111B	
SCON	98H	Serial Control	SM0 /FE	SM1	SM2	REN	TB8	RB8	TI	RI					00000000B
SBUF	99H	Serial Buffer											xxxxxxxxB		
P2	A0H	Port 2											11111111B		
AUXR1	A2H	Auxiliary 1	P10FD	x	x	x	GF2	x	x	DPS					0xxx0xx0B
IE	A8H	Interrupt Enable	EA	x	ET2	ES	ET1	EX1	ET0	EX0					0x000000B
SADDR	A9H	Slave Address											00000000B		
P3	B0H	Port 3	RD	WR	T1	T0	INT1	INT0	TXD	RXD					11111111B
IPH	B7H	Interrupt Priority High	PX3H	PX2H	PT2H	PSH	PT1H	PX1H	PT0H	PX0H					00000000B
IPL	B8H	Interrupt Priority Low	x	x	PT2	PS	PT1	PX1	PT0	PX0					xx000000B
SADEN	B9H	Slave Address Mask											00000000B		
CKCON2	BFH	Clock Control 2	OSCDR	EN6TR	XCKS5	XCKS4	XCKS3	XCKS2	XCKS1	XCKS0					xx001010B
XICON	C0H	Ext. Interrupt Control	PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2					00000000B
CKCON	C7H	Clock Control	x	x	x	x	x	SCKS2	SCKS1	SCKS0					xxxxx000B
T2CON	C8H	Timer 2 Control	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL					00000000B
T2MOD	C9H	Timer2 mode	x	x	x	x	x	x	T2OE	DCEN					xxxxxx00B
RCAP2L	CAH	Timer2 Capture Low											00000000B		
RCAP2H	CBH	Timer2 Capture High											00000000B		
TL2	CCH	Timer Low 2											00000000B		
TH2	CDH	Timer High 2											00000000B		
PSW	D0H	Program Status Word	CY	AC	F0	RS1	RS0	OV	x	P					000000x0B

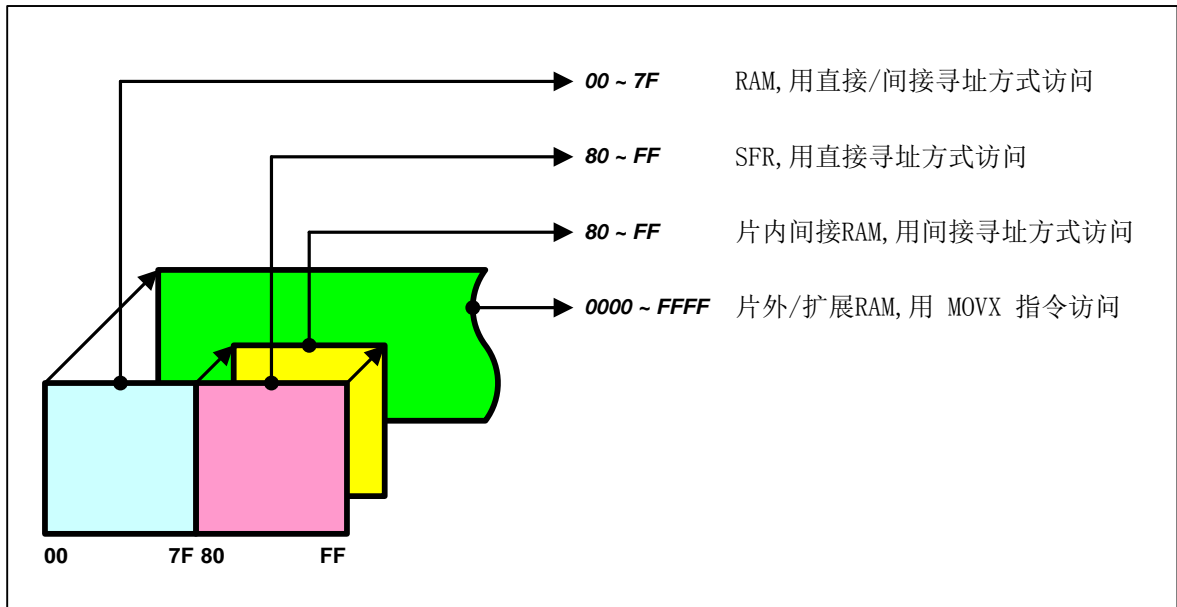
SYMBOL	ADDR	DESCRIPTION	BIT ADDRESS & SYMBOL								INITIAL VALUE
ACC	E0H	Accumulator									00000000B
WDTCR	E1H	Watch-dog-timer	WRF	—	ENW	CLW	WDL	PS2	PS1	PS0	xx000000B
IFD	E2H	ISP Flash data									11111111B
IFADRH	E3H	ISP Flash Hi-Address									00000000B
IFADRL	E4H	ISP Flash Lo-Address									00000000B
IFMT	E5H	ISP Mode Table	—	—	—	—	—	MS2	MS1	MS0	xxxxx000B
IAPLB	Note1	IAP Low Boundary									11111111B
SCMD	E6H	ISP Serial Command									xxxxxxxxxB
ISPCR	E7H	ISP Control Register	ISPEN	BS	SRST	CFAIL	—				0000xxxxB
P4	E8H	Port 4	x	x	x	x	—	—	—	—	xxxx1111B
B	F0H	B Register									00000000B

Note1: The register is addressed by IFMT and SCMD. Please refer to the IAPLB register description for more detail information.

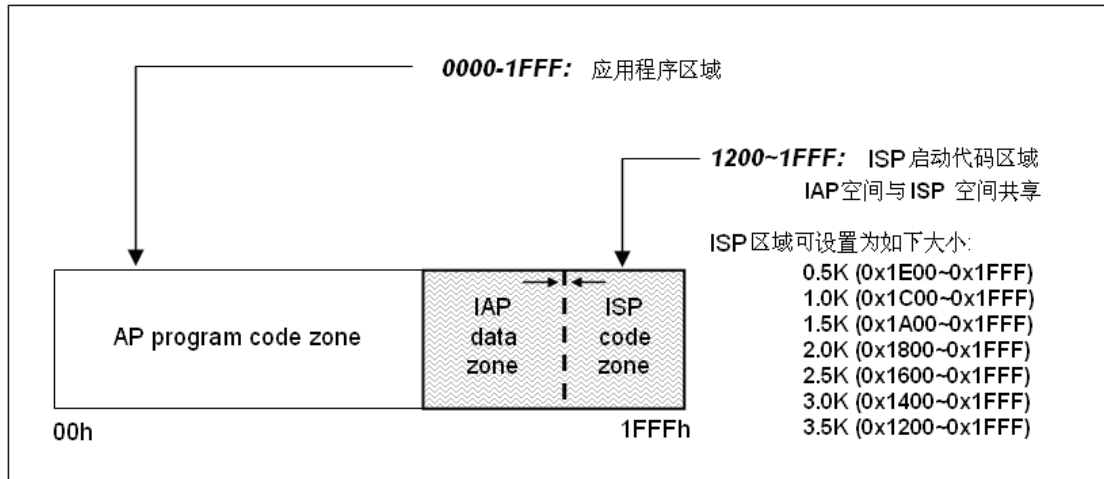
6.内存的组织与寻址

6.1、数据存储器与程序内存的组织

MG87FE/L52 的 RAM 地址空间



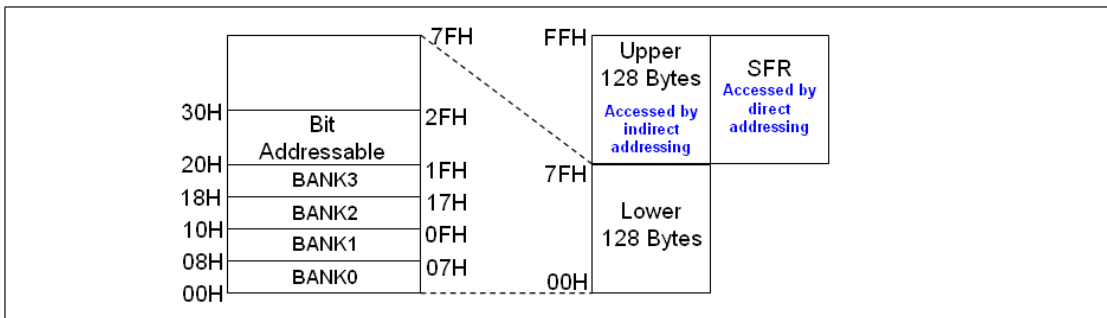
MG87FE/L52 的程序空间



6.2、硬件选项设置

LOCK	对 ROM 区域加锁，外部工具不能对它进行读、写和擦除动作
SB	多 ROM 区域的数据进行加密
MOVCL	当使能后，MOVC 指令在外部模式下将会被禁用
HWBS	上电时，如果 ISP 空间被配置，是否首先执行 ISP 代码
HWBS2	如果 ISP 空间被配置，则在上电和按复位键复位时强制从 ISP 代码开始执行
EN6T	MCU 工作 6T/12T 模式选择，使能为 6T 模式
OSCDN	用于设置晶振增益的驱动能力，当使能后可以减小 EMI，同时会减少耗电
FZWDTCR	但使能后，WDTCR 寄存器仅仅在上电时才被初始化

6.3、数据存储器寻址



MG87FE/L52 内部数据 RAM 被映像到三个独立的数据段。低地址的 128 个字节 RAM、高地址的 128 个字节 RAM 和 128 个字节特殊功能寄存器(SFR)。

低地址的 128 个字节 RAM (0x00~0x7F) 通过直接或间接寻址方式进行访问

高地址的 128 个字节 RAM (0x80~0xFF) 通过间接寻址方式 (使用 R0 或 R1) 进行访问

特殊功能寄存器 (0x80~0xFF) 只能通过直接寻址访问。

当程序计数器超出 1FFFh 的范围时，设备将会从外部内存获取程序代码，并忽略/EA 的状态，此时，MCU 将不会再从内部空间取代码数据

AUXR 寄存器 (0x8E)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
POPUEN	-	-	-	-	-	-	AO

AO	0	在 12T/6T 模式下，ALE 恒定以晶振的 1/6 或者 1/3 频率输出信号
	1	ALE 仅仅在使用 MOVC 和 MOVX 指令访问外部内存才有效
POPUEN	0	P0 在开漏模式下没有内部上拉电阻
	1	P0 在开漏模式下有内部上拉电阻

AUXR1 寄存器 (0xA2)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
------	------	------	------	------	------	------	------

P10FD	-	-	-	GF2	-	-	DPS
-------	---	---	---	-----	---	---	-----

DPS	0/1	用于切换两个 DPTR
GF2	0/1	通用标准位
P10PD	0	P10 为普通驱动能力
	1	P10 具有快速驱动能力

CKCON 寄存器 (0xC7)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	-	SCKS2	SCKS1	SCKS0

SCKS2	SCKS1	SCKS0	系统时钟(SYSCLK)
0	0	0	CLKin
0	0	1	CLKin/2
0	1	0	CLKin/4
0	1	1	CLKin/8
1	0	0	CLKin/16
1	0	1	CLKin/32
1	1	0	CLKin/64
1	1	1	CLKin/128

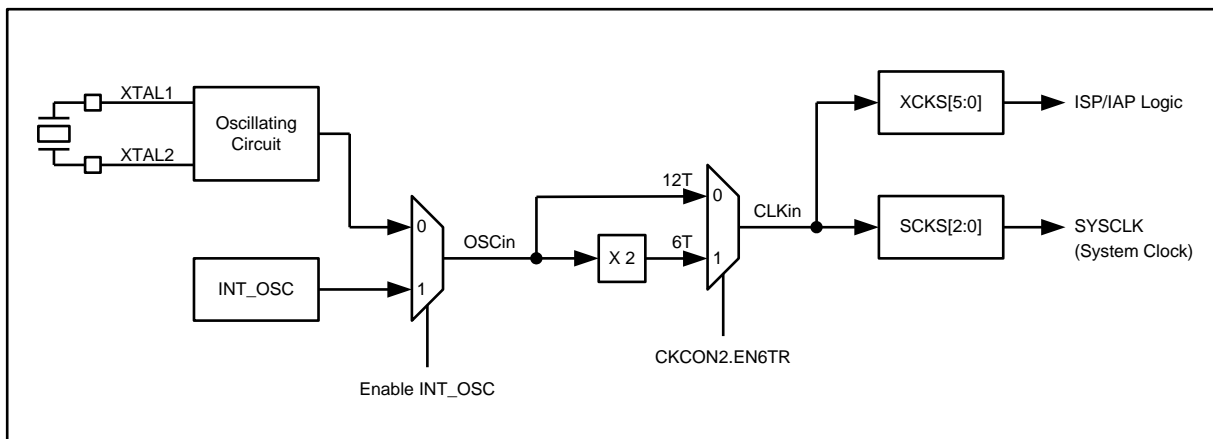
CKCON2 寄存器 (0xBF)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCDR	EN6TR	XCKS5	XCKS4	XCKS3	XCKS2	XCKS1	XCKS0

OSCDR	0	晶振增益可以足够大到 48MHz
	1	减小晶振增益以降低 EMI(建议当方案不需要高频时钟时需使能)
EN6TR	0	MCU 工作在 12T 模式小
	1	MCU 工作在 6T 模式小
XCKS5~0	0	为 ISP/IAP 的编程时基设置晶振频率值

OScin@12T	OScin@6T	XCKS5~0
1MHz	0.5MHz	000000B
2MHz	1MHz	000001B
3MHz	2MHz	000010B
4MHz	3MHz	000011B
...
45MHz	22.5MHz	101100B
46MHz	23MHz	101101B
47MHz	23.5MHz	101110B
48MHz	24MHz	101111B

XCKS 的默认值为 001010B(OSCin=11MHz@12T)



7. 定时器 0、定时器 1 和定时器 2

7.1、定时器/计数器

MG87FE/L52 有三个 16 位定时器， T0、T1 和 T2。 每一个都可以用作为下降沿信号的事件计数器

当 T0/T1/T2 用作“定时器”时，其时间单位是机器周期（即 12 或者 6 个时钟周期，取决于 6T 模式的设置）

当 T0/T1/T2 用作“计数器”时，它们所计的是 T0/T1/T2 事件口上下沿的个数，它们会在每个机器周期对事件口进行采样，只要信号有“1”到“0”的变化，计数器就会自动加 1。值得注意的是，T0/T1/T2 事件口上信号变化的周期不能小于一个机器周期

定时器 0 和定时器 1 使用 TMOD 和 TCON 两个 SFR 进行设置

TMOD 寄存器 (89H)

定时器 1				定时器 0			
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GATE	C//T	M1	M0	GATE	C//T	M1	M0

GATE	0	当 TR0/1 为 1 时，定时器 0/1 开始工作
	1	当 TR0/1 为 1 且 INT0/1 为高电平时，定时器 0/1 开始工作
C//T	0	定时器模式（默认值）
	1	计数器模式
M1-M0	00	13 位定时器/计数器
	01	16 位定时器/计数器
	10	8 位自动重载定时器/计数器
	11	对于定时器 0，TL0 是由定时器 0 控制的 8 位定时器/计数器，TH0 是由定时器 1 控制的 8 位定时器，定时器 1 在这种模式下被停止

TCON 寄存器 (88H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

TF1	定时器 1 的溢出标志。当定时器 1 发生上溢时，由硬件置“1”，当 MCU 向量处理完中断事件后，硬件会自动清“0”，也可由软件清“0”
TR1	定时器 1 开始工作控制位，由软件设置
TF0	定时器 0 的溢出标志。当定时器 1 发生上溢时，由硬件置“1”，当 MCU 向量处理完中断事件后，硬件会自动清“0”，也可由软件清“0”
TR0	定时器 0 开始工作控制位，由软件设置
IE1	外部中断 1 跳变标志，当外部中断脚的电平发生跳变时，由硬件置“1”，中断事件处理完成后，硬件会自动清“0”
IT1	外部中断 1 类型控制位，1:下降沿触发；0:低电平触发
IE0	外部中断 0 跳变标志，当外部中断脚的电平发生跳变时，由硬件置“1”，中断事件处理完成后，硬件会自动清“0”

IT0	外部中断 0 类型控制位，1:下降沿触发；0:低电平触发
------------	------------------------------

定时器 2 使用 T2MOD 和 T2CON 两个 SFR 进行设置

T2MOD 寄存器 (C9H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	-	-	-	T2OE	DCEN

T2OE	0	无输出
	1	定时器 2 在上溢时，自动翻转 P1.0 的电平
DCEN	0	定时器 2 向上递增
	1	定时器 2 向下递减

T2CON 寄存器 (C8H)

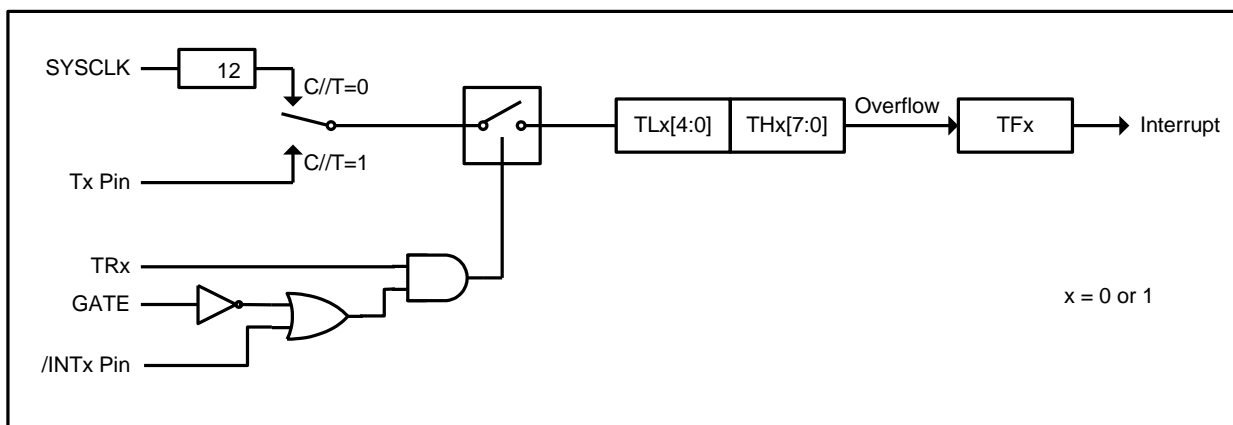
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C//T2	CP/RL2

TF2	定时器 2 的溢出标志。当定时器 2 发生上溢时，由硬件置“1”，必须由软件清“0”，当 TCLK 或者 RCLK 为“1”时，TF2 不会被置“1”
EXF2	定时器 2 的外部标志。当发生捕获或者由于 EXEN2 为 1 且 T2EX 引脚发生负跳变所导致的重载时，由硬件置“1”，必须由软件清“0”。在 ARUD 模式下 EXF2 不引发中断
RCLK	当设置为“1”时，定时器 2 的上溢脉冲被用作串口在模式 1 和模式 3 的接收时钟
TCLK	当设置为“1”时，定时器 2 的上溢脉冲被用作串口在模式 1 和模式 3 的发送时钟
EXEN2	定时器 2 的外部中断使能标志，当置“1”时，允许在 T2EX 引脚发生负跳变时引发捕获和重载动作。当定时器 2 没有用于串口时，“EXEN2=0”将会使定时器 2 忽略 T2EX 信号
TR2	开始/停止定时器 2
C//T2	0:定时器模式；1:外部事件计数器
CP/RL2	捕获/重载标志。当置“1”时，在 EXEN=1 且 T2EX 产生负跳变时，发生捕获动作；若清“0”则，在 EXEN=1 且 T2EX 产生负跳变时或者定时器 2 产生上溢时发生重载动作，当 RCLK 或者 TCLK 为“1”时，这位被忽略，此时定时器 2 强制在上溢时产生重载

7.2、定时器 0 和定时器 1 的使用

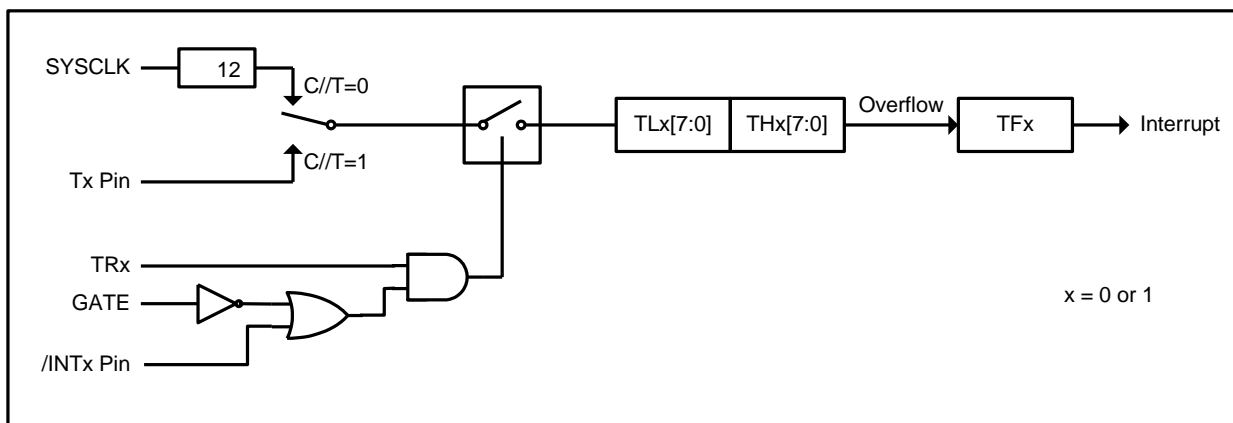
7.2.1、模式 0

定时器寄存器被设定为 13 位寄存器，当寄存器上溢时，会自动设置 TFx 自动标志位。定时器 0 和定时器 1 在模式 0 下的操作是相同的



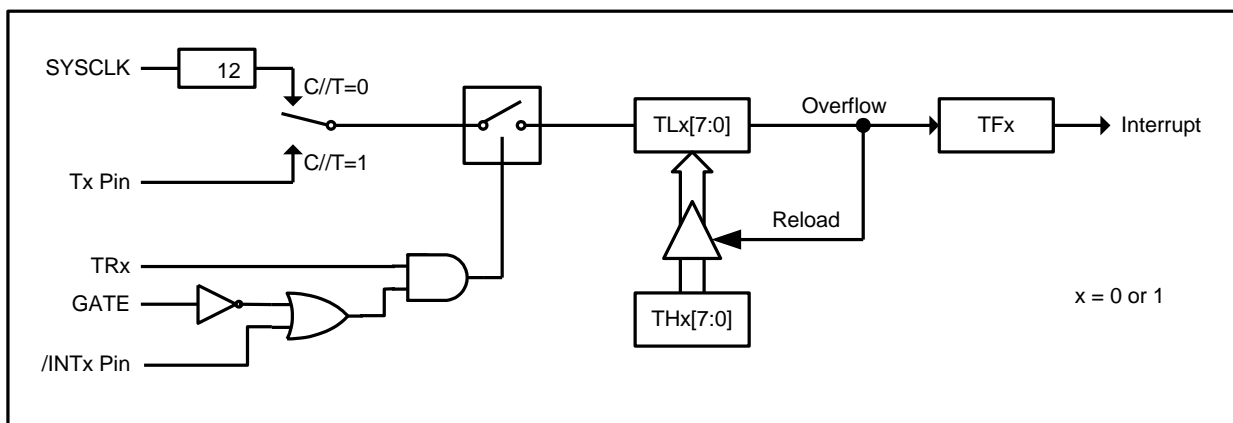
7.2.2、模式 1

与模式 0 相比，除了采用 16 位计数外，其它操作是相同的



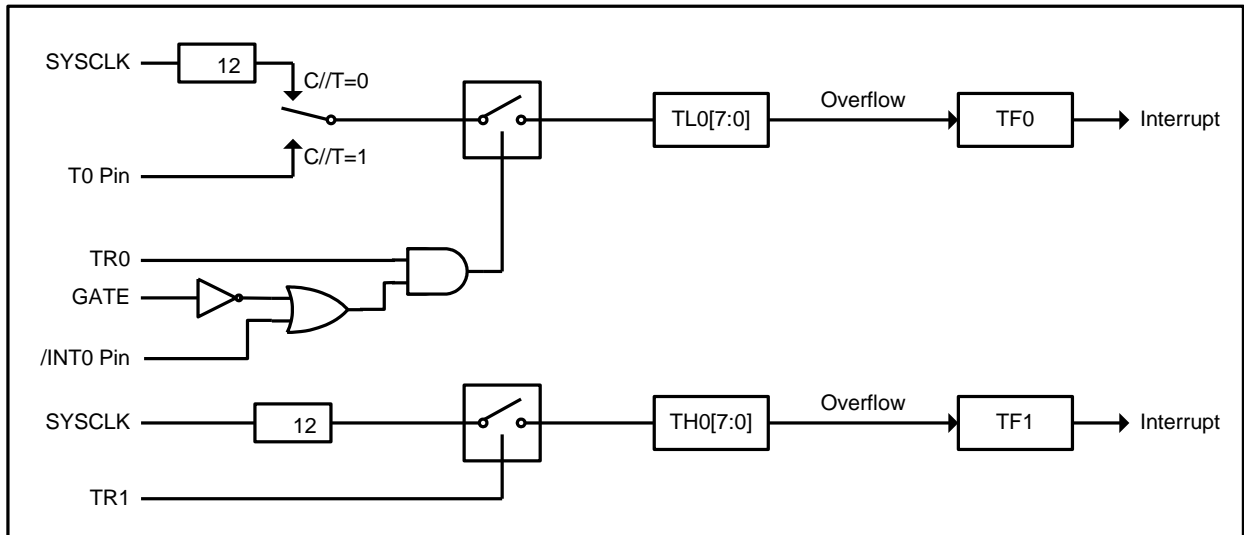
7.2.3、模式 2

定时器被设置为可自动重载的 8 位计数器，当 TLx 上溢时，在置“TFx”位的同时，自动将 THx 的值重载到 TLx 中，THx 的值不发生改变。定时器 0 和定时 1 在模式 2 的操作是相同的



7.2.4、模式 3

定时器 1 在模式 3 下停止工作。定时器 0 在模式 3 下被设置为 2 个独立的 8 位计数器，TL0 分配给定时器 0，可作定时器和计数器用；TH0 分配给定时器 1，只能用作定时器，不能对外部事件进行计数



7.3、定时器 2

定时器 2 是一个 16 位的定时/计数器，定时或者计数的功能由 T2CON 中的 C/T2 进行选择。定时器 2 有 4 种工作模式：捕获模式(CP)，自动重载上下计数模式(ARUD)，自动重载向上计数模式(ARUO)和波特率发生器模式(BRG)。

定时器 2 工作模式表

RCLK TCLK	CP/RL2	TR2	DCEN	模式
x	x	0	x	关闭
1	x	1	0	波特率发生器
0	1	1	0	捕获模式
0	0	1	0	自动重载向上计数模式
0	0	1	1	自动重载上下计数模式

定时器 2 也可以被设置为一个周期性的信号发生器。

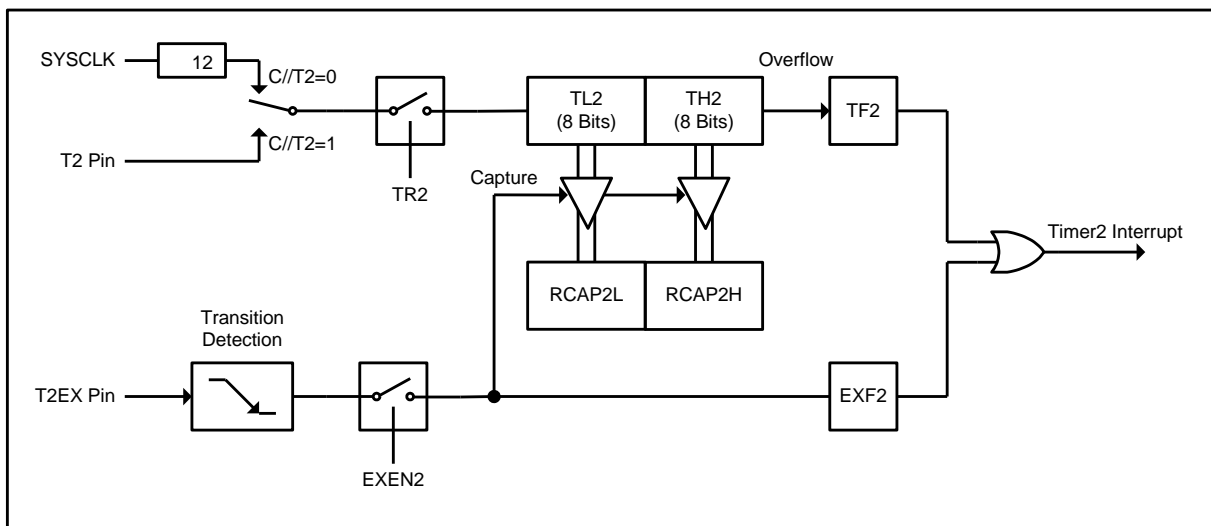
MG87FE/L52 能够从 P1.0 口输出一个可编程的时钟波形。当 T2OE 为“1”且 C//T2 为“0”时，定时器 2 的上溢脉冲将产生一个占空比为 50%的时钟波形由 P1.0 口输出，输出的时钟频率可由下面的公式进行计算：

$$\text{Clock-out Frequency} = \frac{\text{SYSCLK Frequency}}{4 \times (65536 - (\text{RCAP2H}, \text{RCAP2L}))}$$

在载波输出模式下，定时器 2 的上溢不会产生中断。

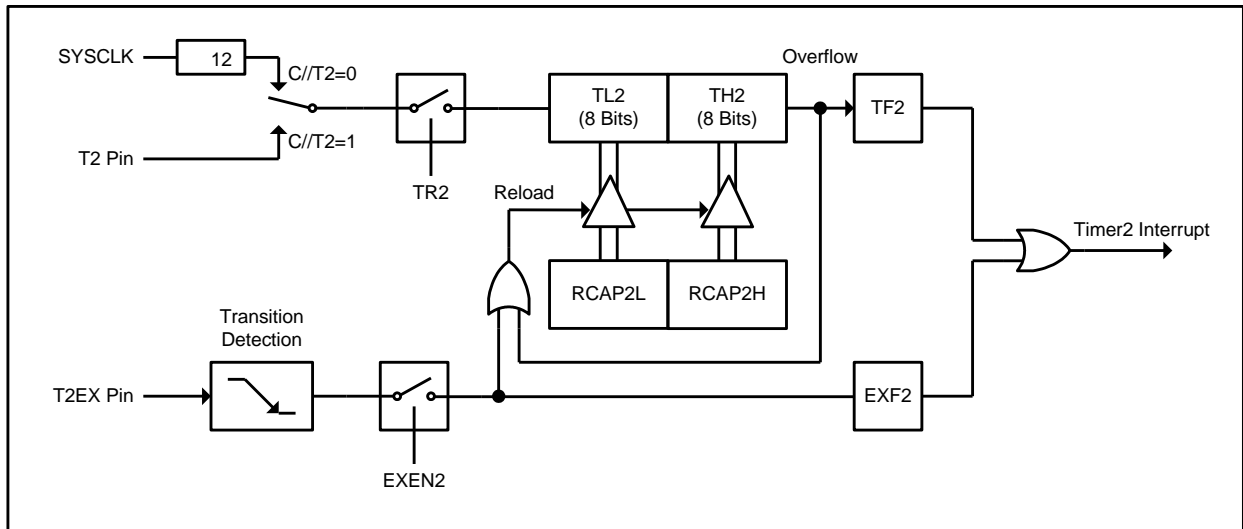
7.3.1、捕获模式（CP）

在捕获模式下，定时器 2 的计数值在系统时钟（CLKin）或者外部事件口（T2）发生负跳变时，自动递增。TR2 控制定时器 2 的开始与停止，当 EXEN2 为 1 时，T2EX 的负跳变会将当前定时器 2 的计数值存放到 RCAP2H 和 RCAP2L 中。定时器 2 的上溢会置 TF2，EXEN2 为 1 且 T2EX 口发生负跳变时会置 EXF2。



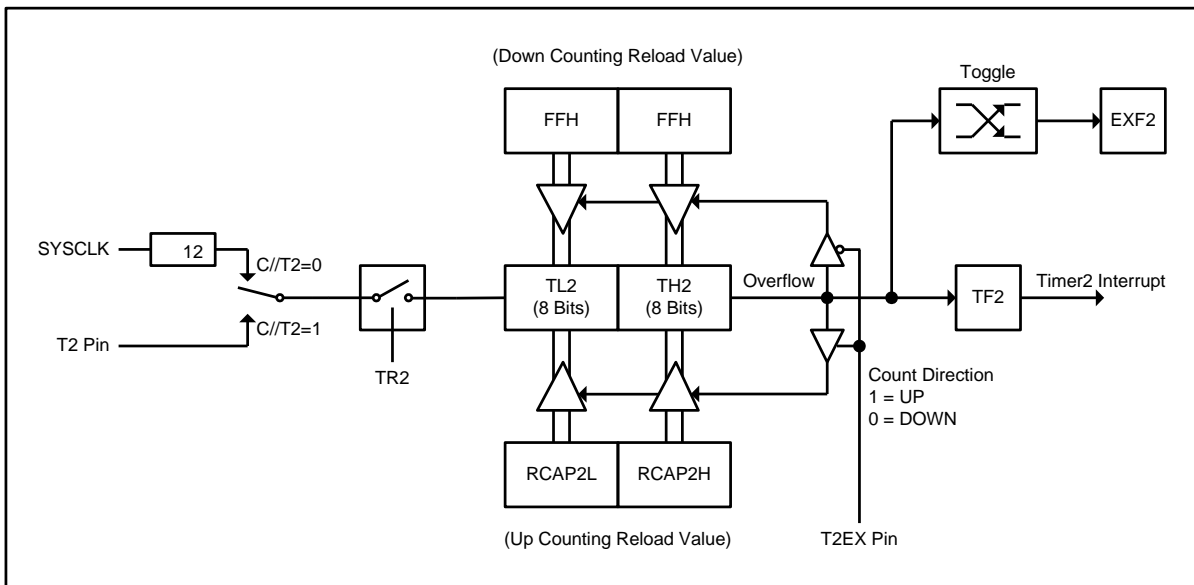
7.3.2、自动重载向上计数模式（ARUO）

在 ARUO 模式下，定时器 2 被配置为向上计数器，并可重载用户通过软件定义的重载值。当定时器 2 计数上溢或者 EXEN2 为 1 且 T2EX 发生负跳变时，RCAP2H 和 RCAP2L 的值将会被重载到 TH2 和 TL2 中，并分别置相应的中断标志位



7.3.3、自动重载上下计数模式（ARUD）

在 ARUD 模式下, 定时器 2 被配置为向上或者向下计数器, 计数的方向需要取检测 T2EX 引脚, 如果 T2EX=1, 定时器 2 向上计数, 否则向下计数。当定时器 2 产生上溢时, TF2 被置位, 同时会将 EXF2 取反, 在这种模式下, EXF2 不会产生中断请求。当定时器 2 向下计数时, 溢出后重载的置为 0xFFFF, 若为向上计数, 溢出后重载的值为 RCAP2H 和 RCAP2L 里面的值



7.3.4、波特率发生器模式（BRG）

定时器 2 可被配置为不同的波特率的发生器。当 TCLK 为 0 时, 定时器 1 为串口发送资料的波特率发生器, 若 TCLK 为 1, 则选择定时器 2 为串口发送数据的波特率发生器; 当 RCLK 为 0 时, 定时器 1 为串口接收数据的波特率发生器, 若 RCLK 为 1, 则选择定时器 2 为串口接收数据的波特率发生器

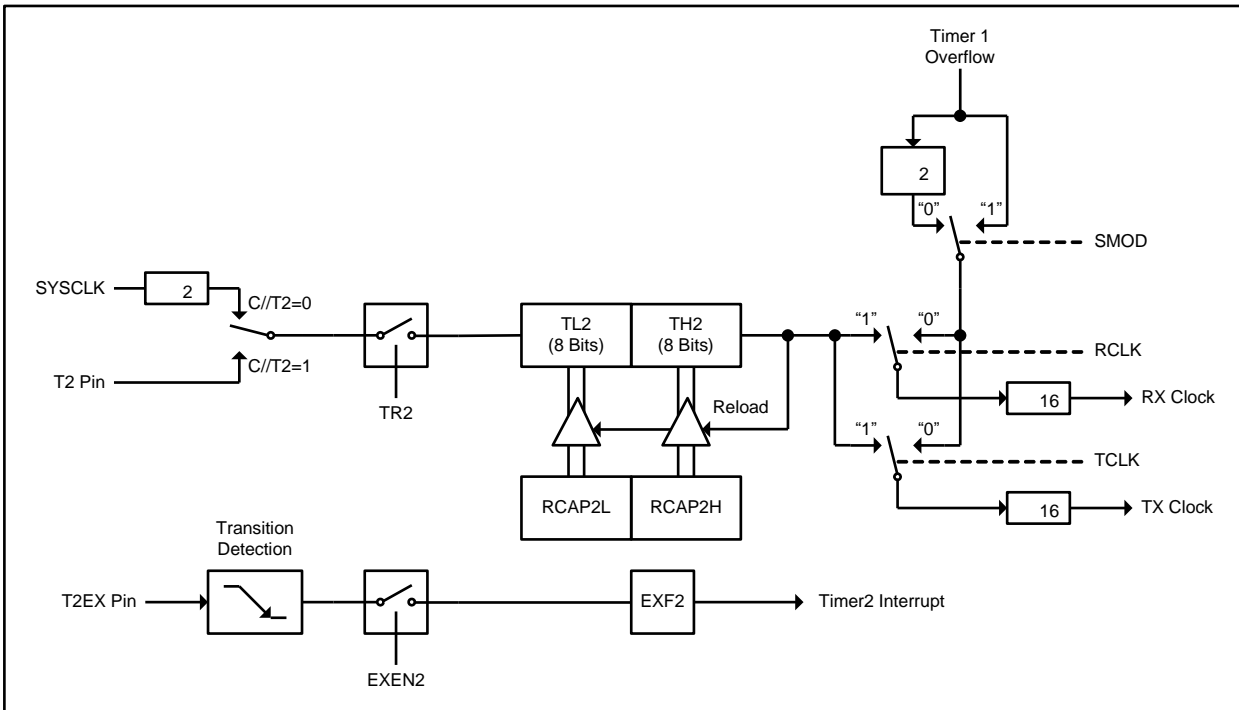
在 BRG 模式下, 定时器 2 的工作方式与 ARUD 很相似, 但是 T2EX 引脚的信号不会产生重载, 当定时器 2

溢出时，重载 RCAP2H 和 RCAP2L，但不会置 TF2 中断标志。如果 EXEN2 为“1”且 T2EX 有负跳变是，EXF2 会被置位。

UART 模式 1 和模式 3 的波特率计算方法如下：

$$\text{Mode 1, 3 Baud Rate} = \frac{\text{Timer2 overflow rate}}{16} ; \text{counting T2EX pin}$$

$$\text{Mode 1, 3 Baud Rate} = \frac{\text{SYSCLK Frequency}}{32 \times (65536 - (\text{RCAP2H}, \text{RCAP2L}))} ; \text{as the timer}$$



7.4、UART（通用异步收发接口）

MG87FE/L52 的串口支持全双工传输，它可以同时进行发射和接收。串口接收和发射共享相同的特殊功能寄存器 SBUF，但实际上在芯片内部是有两个不同的 SBUF，一个用于发射，另外一个用于接收。串行可以在 4 个不同的模式下工作。

7.4.1、模式 0

串行数据通过 RXD（P3.0）输入/TXD（P3.1）输出，8 位串行数据均从最低位开始接收/发射。波特率固定为系统时钟的 12 分频。

$$\text{Mode 0 Baud Rate} = \frac{\text{SYSCLK Frequency}}{12}$$

7.4.2、模式 1

10 位的串口数据通过 RXD (P3.0) 输入/TXD (P3.1) 输出，每帧数据包括一个起始位 (0)、8 个数据位和一个停止位 (1)。对于一次接收，停止位的数据会保存在 SCON 的 RB8 中。波特率是可变的。

$$\begin{aligned} \text{Mode 1 Baud Rate} &= \frac{2^{\text{SMOD}}}{32} \times (\text{Timer1 overflow rate}) \\ \text{or} &= \frac{\text{Timer2 overflow rate}}{16} \end{aligned}$$

7.4.3、模式 2

11 位的串口数据通过 RXD (P3.0) 输入/TXD (P3.1) 输出，每帧数据包包括一个起始位 (0)、8 个数据位、可编程的第 9 位和一个停止位 (1)，发射的第 9 个数据存放在 SCON 的 TB8 位中，接收的第 9 个数据存放在 SCON 的 RB8。波特率固定为系统时钟的 32 分频或者 64 分频。

$$\text{Mode 2 Baud Rate} = \frac{2^{\text{SMOD}}}{64} \times (\text{SYSCLK Frequency})$$

7.4.4、模式 3

其工作方式与模式 2 相同，但其波特率是可变的。

$$\begin{aligned} \text{Mode 3 Baud Rate} &= \frac{2^{\text{SMOD}}}{32} \times (\text{Timer1 overflow rate}) \\ \text{or} &= \frac{\text{Timer2 overflow rate}}{16} \end{aligned}$$

在上面的四种模式中，只要有指令将 SBUF 作为目标操作对象，发射动作就会启动，在模式 0 中，当 RI 为“0”且 REN 为“1”时，接收动作就会被启动，对于其它模式，接收动作只有在 REN 为“1”且检测到起始信号 (RXD 发

生负跳变) 时才会启动。

7.4.5、自动地址识别

自动地址识别功能是通过硬件比较电路让串口确认某些地址的串行比特流。这个功能使得软件不需要检查每一个传入的地址。要启用此功能只需要设置 **SCON** 中的 **SM2** 位。在模式 2 和模式 3 中，当收到字节包含“Given”地址或“广播”地址时，串口接收中断标志位 **RI** 将自动置“1”。这两种模式中，要求获得第九位是“1”，表明收到的字节是一个地址，而不是数据。在模式 1 中，如果 **SM2** 被使能且一个有效的停止位后跟随的 8 位数据是“Given”地址或“广播”地址时，串口接收中断标志位 **RI** 将自动置“1”。模式 0 中 **SM2** 无意义。

7.4.6、帧错误检测

对于一帧数据，如果丢失位停止位，**SCON** 中的 **FE** 位将被置位。**FE** 与 **SM0** 公用 **SCON** 的第 7 位，当 **SMOD0** (**PCON.6**) 为“1”时，**SCON.7** 为 **FE** 功能，否则为 **SM0** 功能。当用于 **FE** 功能时，标志必须由软件清除。

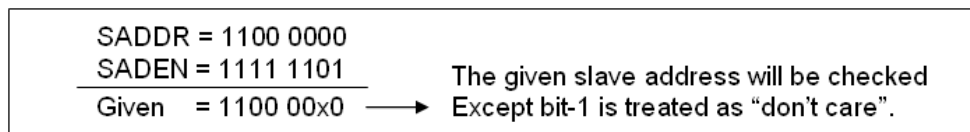
SCON 寄存器 (98H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SM0/FE	SM1	SM2	REN	TB8	RB8	TI	RI

FE	帧错误检测, SMOD0 (PCON.6) 必须为“1”, 才能启用此功能						
SM0SM1	SM0	SM1	模式				波特率
	0	0	模式 0, 8 为移位寄存器				CLKin/12
	0	1	模式 1, 8 位串口				Variable
	1	0	模式 2, 9 为串口				CLKin/64 或者 CLKin/32
	1	1	模式 3, 9 为串口				Variable
SM2	自动地址识别						
REN	使能串口的接收功能						
TB8	模式 2 和模式 3 需发射的第 9 位数据						
RB8	模式 2 和模式 3 接收的第 9 位数据						
TI	发射完成中断标志						
RI	接收完成中断标志						

SADDR 和 SADEN 寄存器

当地址自动识别功能启用后, 可用 SADDR 和 SADEN 来预置地址, 事实上, SADEN 是 SADDR 的“屏蔽”寄存器, 如下图所示



每个从对象的广播地址为 SADDR 和 SADEN 进行逻辑“或”的结果, 结果中为“0”的位将被忽略。在系统复位后, SADDR 和 SADEN 都被初始化为 0, 从而忽略“Given”地址的全部地址位和“广播”地址的全部地址位而导致自动地址识别功能无效。

8.复位和省电模式

8.1、复位

“Reset”脚是用来复位设备的。它连接该设备到施密特触发器缓冲，可得到良好的抗噪声性能。当复位脚上产生一个维持超过两个机器周期的正向脉冲时，均会是设备复位。

8.2、省电模式

MG87FL/E52 有两种省电模式

8.2.1、空闲模式

可以通过软件的方式置 PCON.0 位，使设备进入空闲模式。

在空闲模式下，系统不会给 CPU 提供时钟，但是中断、定时器和串口等硬件仍然处于工作状态。

有两种方式是设备从空闲模式唤醒，首先，将“复位”脚连接到高电平来产生一个内部硬件复位可以唤醒空闲模式中的设备，其次任何处于启动状态的中断源都将会清除 PCON.0 而使设备终止空闲模式，并同时进入中断服务程序，只有在中断返回后才会开始执行进入空闲模式指令之后的程序。

8.2.2、掉电模式

可以通过软件的方式置 PCON.1 位，使设备进入掉电模式。

在掉电模式下，片上振荡器被停止，整个系统处于停止状态，但片上 RAM 和同时功能寄存器的内容会保持不变。

掉电模式下的设备可以用硬件复位或者 /INT0、/INT1、/INT2 和 /INT3 外部中断唤醒，当由硬件复位唤醒时，程序将从地址 0x0000 开始执行程序，需注意“复位”脚上的电平须维持 10ms 以得到稳定的时钟信号，当由外部中断唤醒时，程序将会跳去执行相应的中断服务程序。如果需要使用外部中断唤醒，在设备进入掉电模式时，相应的中断必须使能。进入掉电模式指令之后，至少添加一个“NOP”指令。

省电模式中的引脚状态

模式	程序区	ALE	PSEN	P0	P1	P2	P3
空闲模式	内部	1	1	数据	数据	数据	数据
空闲模式	外部	1	1	高阻	数据	地址	数据
掉电模式	内部	0	0	数据	数据	数据	数据
掉电模式	外部	0	0	高阻	数据	数据	数据

8.2.3、上电标志 (POF)

POF (PCON.4) 仅仅在上电时为置“1”，其它复位动作都不会影响该位，这个数据位必须由软件清除。

9. 中断结构

中断使能 IE 寄存器 (A8H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EA	-	ET2	ES	ET1	EX1	ET0	EX0

EA	全局中断使能标志
ET2	定时器 2 使能位
ES	串口中断使能位
ET1	定时器 1 使能位
EX1	外部中断 1 使能位
ET0	定时器 0 使能位
EX0	外部中断 0 使能位

中断优先低位 IPL 寄存器 (B8H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	PT2	PS	PT1	PX1	PT0	PX0

PT2	定时器 2 优先级设置低位
PS	串口中断优先级设置低位
PT1	定时器 1 优先级设置低位
PX1	外部中断 1 优先级设置低位
PT0	定时器 0 优先级设置低位
PX0	外部中断 0 优先级设置低位

中断优先高位 IPH 寄存器 (B7H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PX3H	PX2H	PT2H	PSH	PT1H	PX1H	PT0H	PX0H

PX3H	外部中断 3 优先级设置高位
PX2H	外部中断 2 优先级设置高位
PT2H	定时器 2 优先级设置高位
PSH	串口中断优先级设置高位
PT1H	定时器 1 优先级设置高位
PX1H	外部中断 1 优先级设置高位
PT0H	定时器 0 优先级设置高位
PX0H	外部中断 0 优先级设置高位

四级中断优先级设置方法

IPH	IPL	优先级
1	1	1(最高)
1	0	2(较高)

0	1	3 (较低)
0	0	4 (最低)

外部中断控制 XICON 寄存器 (C0H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2
PX3	外部中断 3 优先级设置低位						
EX3	外部中断 3 使能位						
IE3	外部中断 3 跳变标志, 当外部中断脚的电平发生跳变时, 由硬件置“1”, 中断事件处理完成后, 硬件会自动清“0”						
IT3	外部中断 3 类型控制位, 1:下降沿触发; 0:低电平触发						
PX2	外部中断 2 优先级设置低位						
EX2	外部中断 2 使能位						
IE2	外部中断 2 跳变标志, 当外部中断脚的电平发生跳变时, 由硬件置“1”, 中断事件处理完成后, 硬件会自动清“0”						
IT2	外部中断 2 类型控制位, 1:下降沿触发; 0:低电平触发						

MG87FE/L52 有 8 个中断源, 每个中断源可以独立的使能或者禁用, 当 IE 寄存器中的 EA 位被清“0”时, 将会关闭所有中断。

每个中断源都有两个控制位设置其优先级, 分别位于 IPL 和 IPH 中。高优先级的中断不会低优先级的中断请求打断, 当两个中断同时发生时, 首先响应较高优先级的中断。若同时发生的两个中断具有相同的优先级, 系统会依据内部轮询检测顺序进行响应, 如下表

中断源	中断向量	轮询优先级
外部中断 0	03H	1 (最高)
定时器 0	0BH	2
外部中断 1	13H	3
定时器 1	1BH	4
串口	23H	5
定时器 2	2BH	6
外部中断 2	33H	7
外部中断 3	3BH	8

外部中断/INT0、/INT1、/INT2 和/INT3 均可以被设置为电平触发或者是边沿触发, 这要取决于 TCON 中的 IT0、IT1 和 XICON 中的 IT2、IT3, 这种中断产生的中断位为 TCON 中的 IE0、IE1 和 XICON 中的 IE2、IE3, 仅当中断方式为边沿触发时, 产生的中断标志位才会被硬件服务例程清除。

定时器 0 和定时器 1 中断由 TF0 和 TF1 产生, 当一个定时器中断产生时, 相应的中断标志位会在中断服务例程结束时由硬件清除。

串口中断由 RI 或者 TI 产生, 串口中断产生时, 需要用软件判断标志 RI 和标志 TI, 以确定是哪种类型的中断, 且中断标志位 RI 和 TI 必须由软件清除。

定时器 2 中断由 TF2 或者 EXF2 产生, 与串口中断一样, 这两个标志位也必须由软件清除。

所有的中断标志位与由硬件设置和清除一样, 也都可以用软件进行设置和清除

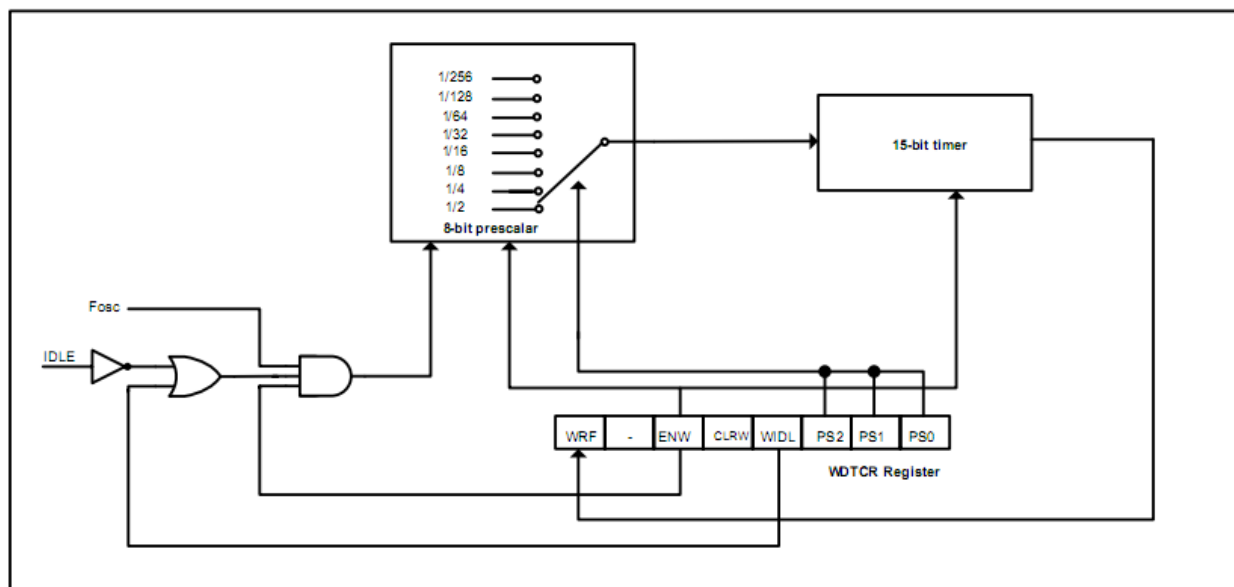
10.看门狗定时器

看门狗定时器控制寄存器 WDTCR (E1H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WRF	-	ENW	CLRW	WIDL	PS2	PS1	PS0

WRF	看门狗定时器溢出标志，当定时器溢出时，由硬件置位
ENW	启用看门狗定时器，启用后不能用软件关闭
CLRW	写“1”清看门狗定时器，硬件会自动清除这位
WIDL	这位写“0”时，当MCU在空闲模式时，定时器停止计时且关闭看门狗复位

PS2	PS1	PS0	分频系数
0	0	0	2
0	0	1	4
0	1	0	8
0	1	1	16
1	0	0	32
1	0	1	64
1	1	0	128
1	1	1	256



12.在线编程（ISP）和在应用程序可编程（IAP）

10.1、在线编程（ISP）

MG87FE/L52 中的 8K Flash 空间可被分为 3 个区，第一个区为 AP 空间，用于存放用户程序，第二个区为 LD 空间，用于存放 ISP 程序，第三个区为 OR 空间，用于存放硬件选项

芯片有 3 级代码保护机制，第一级为“LOCK”，当用编程器写“0”到“LOCK”位时，“LOCK”功能被启用，此时用通用烧录器读取出来的数据将全为“FF”；第二级为“SCRAMBLE”，它是对代码区的数据进行加密；第三级为“MOVCL”，当“MOVCL”启用后，从外部程序区将不能使用“MOVCL”指令读取内部数据。

ISP Flash 资料寄存器 IFD (E2H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
数据							

IFD 为 ISP/IAP 操作的数据寄存器，ISP/IAP 进行读写操作时，IFD 作为数据缓冲区。当用于访问 IAPLB 时，IFD 为 IAPLB 的值

ISP 地址高字节 IFADRH (E3H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
高位地址							

IFADRH 存放 ISP/IAP 操作的目标地址的高位

ISP 地址低字节 IFADRL (E4H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
低位地址							

IFADRL 存放 ISP/IAP 操作的目标地址的低位，在进行页擦除时，IFADRL 的值被忽略

ISP 模式表寄存器 IFMT (E5H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
保留				模式选择			

B2	B1	B0	模式
0	0	0	空闲状态
0	0	1	读 Flash 数据
0	1	0	写 Flash 数据
0	1	1	擦除 Flash 数据页
1	0	0	设置 IAPLB
1	0	1	读取 IAPLB

IAP 低边界寄存器 IAPLB (-)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
数据							

IAPLB 用于定义 IAP 空间的低边界，由于 Flash 的页面大小为 512 字节，所以 IAPLB 的值必须为偶数
读 IAPLB 的方法：

$$IFMT = 0x05;$$

```

ISPCR = 0x80;
SCMD = 0x46;
SCMD = 0xB9;
//此时 IFD 中保存的即为 IAPLB 的值

```

设置 IAPLB 的方法:

```

IFD = ??; //将 IAPLB 的默认值写入 IFD 中
IFMT = 0x04;
ISPCR = 0x80;
SCMD = 0x46;
SCMD = 0xB9;

```

IAP 区域由 IAPLB 和 ISP 起始地址共同决定

IAP 低边界 = IAPLB * 256

IAP 高边界 = IAP 起始地址 - 1

需要注意的是 IAPLB 的值不能大于 ISP 的起始地址

ISP 顺序命令寄存器 SCMD (E6H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
命令							

ISP/IAP/IAPLB 的操作都需要用 SCMD 寄存器来触发,当 ISPCR.7 为“1”且 SCMD 顺序写入命令“0x46 0xB9”时,ISP 操作被触发。

ISP 控制寄存器 ISPCR (E7H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ISPEN	SWBS	SWRST	CFAIL	保留			

ISPEN	0	禁用 ISP/IAP 操作
	1	ISP/IAP 操作使能
SWBS	0	复位后从 AP 区域启动
	1	复位后从 ISP 区域启动
SWRST	0	无操作
	1	软件复位, 启动后硬件自动清除
CFAIL	0	ISP/IAP 操作成功
	1	ISP/IAP 操作失败

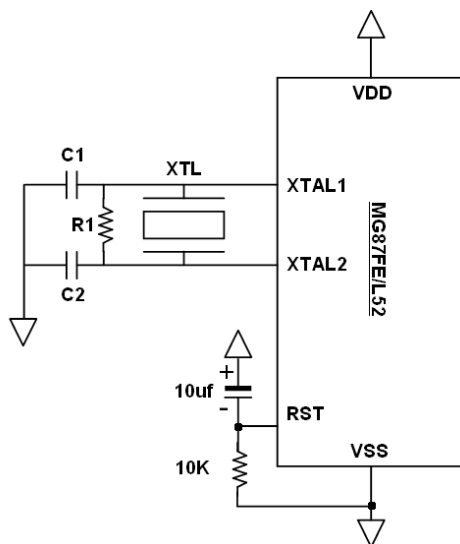
10.2、在应用程序可编程 (IAP)

AP 区域和 ISP 区域之间的空间为 IAP 区域, IAP 区域大小可通过设置 IAPLB 而改变。当 MG87FE/L52 从 ISP 区域启动时, AP 空间和 IAP 空间都会开放给 ISP

11.系统振荡器

11.1、外部晶振模式

MG87FE/L52 为 MCU 的系统时钟提供两种振荡器，第一种是外部的晶体振荡器，他可支持到 6MHz~48MHz@12T 或者 6MHz~24MHz@6T，参考下图



VDD=5/3V	XTL	C1	C2	R1
1	6MHz	30p/15p	30p/15p	NC
2	11.059MHz	20p/10p	20p/10p	NC
3	12MHz			NC
4	22.118MHz	12p/7p	12p/7p	NC
5	24MHz			NC
6	24.576MHz			NC
7	26~30MHz	8p/8p	8p/8p	6.8K
8	31~35MHz	8p/8p	8p/8p	5.1K

11.2、内部 RC 振荡器

MG87FE/L52 专门设计有内部 RC 振荡器，其频率漂移可被控制在 $\pm 4\%$ 以下。温度范围为 $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$ ，工作电压为 4.5V~5.5V (MG87FE52) 或者 2.7V~3.6V (MG87FL52)。当用户使用内部 RC 振荡器时，只须将 XTAL1 和 XTAL2 脚悬空，即可省掉一颗外部晶振。

内部振荡器的频率是可调的，支持 6MHz、11.059MHz、12MHz、22.118MHz、24MHz 和 24.576MHz，频率的调整需要用笙泉公司提供的名为“8051 Writer U1”的烧录工具进行设置。

12.绝对最大额定参数

MG87FE52 (5.0V 应用)

参数	额定值	单位
环境温度偏差	-55 ~ +125	°C
存储温度	-65 ~ +150	°C
IO 口和复位脚的对地电压	-0.5 ~ VDD+0.5	V
VDD 脚的对地电压	-0.5 ~ +6.0	V
芯片总电流	400	mA
IO 口的最大吸收电流	40	mA

MG87FL52 (3.3V 应用)

参数	额定值	单位
环境温度偏差	-55 ~ +125	°C
存储温度	-65 ~ +150	°C
IO 口和复位脚的对地电压	-0.3 ~ VDD+0.3	V
VDD 脚的对地电压	-0.3 ~ +4.2	V
芯片总电流	400	mA
IO 口的最大吸收电流	40	mA

注意：实际参数超过上述各项“绝对最大额定值”可能会对设备造成永久性损坏。这些参数是一个设备进行正常功能操作的应力额定值，任何超过上述各项的条件都不被建议，否则可能会影响设备运行的稳定性。

13.直流特性

13.1、MG87FE52 直流特性

VDD=5.0V, VSS=0V, TA=25°C, 12T 模式

符号	参数	条件	范围			单位
			最小	标称	最大	
V _{IH1}	输入高电压 (P0,P1,P2,P3,P4)		2.0			V
V _{IH2}	输入高电压 (复位脚)		3.5			V
V _{IL1}	输入低电压 (P0,P1,P2,P3,P4)				0.8	V
V _{IL2}	输入低电压 (复位脚)				1.6	V
I _{IH}	输入高的漏电流 (P0,P1,P2,P3,P4)	V _{PIN} =VDD		0	10	uA
I _{IL}	输入低的电流 (P0,P1,P2,P3,P4)	V _{PIN} =0.4V		20	50	uA
I _{H2L}	输入下降沿的跳变电流 (P0,P1,P2,P3,P4)	V _{PIN} =1.8V		250	500	uA
I _{OH1}	输出高的电流 (P0,P1,P2,P3,P4)	V _{PIN} =2.4V	150	220		uA
I _{OH2}	输出高的电流 (ALE,PSEN)	V _{PIN} =2.4V	12			mA
I _{OL1}	输出低的电流 (P0,P1,P2,P3,P4)	V _{PIN} =0.4V	12			mA
I _{OL2}	输出低的电流 (ALE,PSEN)	V _{PIN} =0.4V	12			mA
I _{OP}	工作电流	Fosc=12MHz		8	16	mA
		Fosc=24MHz		10	20	
I _{IDLE}	空闲模式电流	Fosc=12MHz		4	8	mA
		Fosc=24MHz		5	10	
I _{PD}	掉电模式电流			1	10	uA
R _{RST}	复位脚上的内部下拉电阻			100		Kohm

13.2、MG87FL52 直流特性

VDD=3.3V, VSS=0V, TA=25°C, 12T 模式

符号	参数	条件	范围			单位
			最小	标称	最大	
V _{IH1}	输入高电压 (P0,P1,P2,P3,P4)		2.0			V
V _{IH2}	输入高电压 (复位脚)		2.8			V
V _{IL1}	输入低电压 (P0,P1,P2,P3,P4)				0.8	V
V _{IL2}	输入低电压 (复位脚)				1.5	V
I _{IH}	输入高的漏电流 (P0,P1,P2,P3,P4)	V _{PIN} =VDD		0	10	uA
I _{IL}	输入低的电流 (P0,P1,P2,P3,P4)	V _{PIN} =0.4V		7	30	uA
I _{H2L}	输入下降沿的跳变电流 (P0,P1,P2,P3,P4)	V _{PIN} =1.8V		100	250	uA
I _{OH1}	输出高的电流 (P0,P1,P2,P3,P4)	V _{PIN} =2.4V	40	70		uA
I _{OH2}	输出高的电流 (ALE,PSEN)	V _{PIN} =2.4V	4			mA
I _{OL1}	输出低的电流 (P0,P1,P2,P3,P4)	V _{PIN} =0.4V	8			mA
I _{OL2}	输出低的电流 (ALE,PSEN)	V _{PIN} =0.4V	8			mA
I _{OP}	工作电流	F _{OSC} =12MHz		6	12	mA
		F _{OSC} =24MHz		8	16	
I _{IDLE}	空闲模式电流	F _{OSC} =12MHz		2	4	mA
		F _{OSC} =24MHz		2.5	5	
I _{PD}	掉电模式电流			1	5	uA
R _{RST}	复位脚上的内部下拉电阻			200		Kohm

14.封装尺寸

14.1、40 引脚 PDIP 封装 (MG87FE/L52AE)

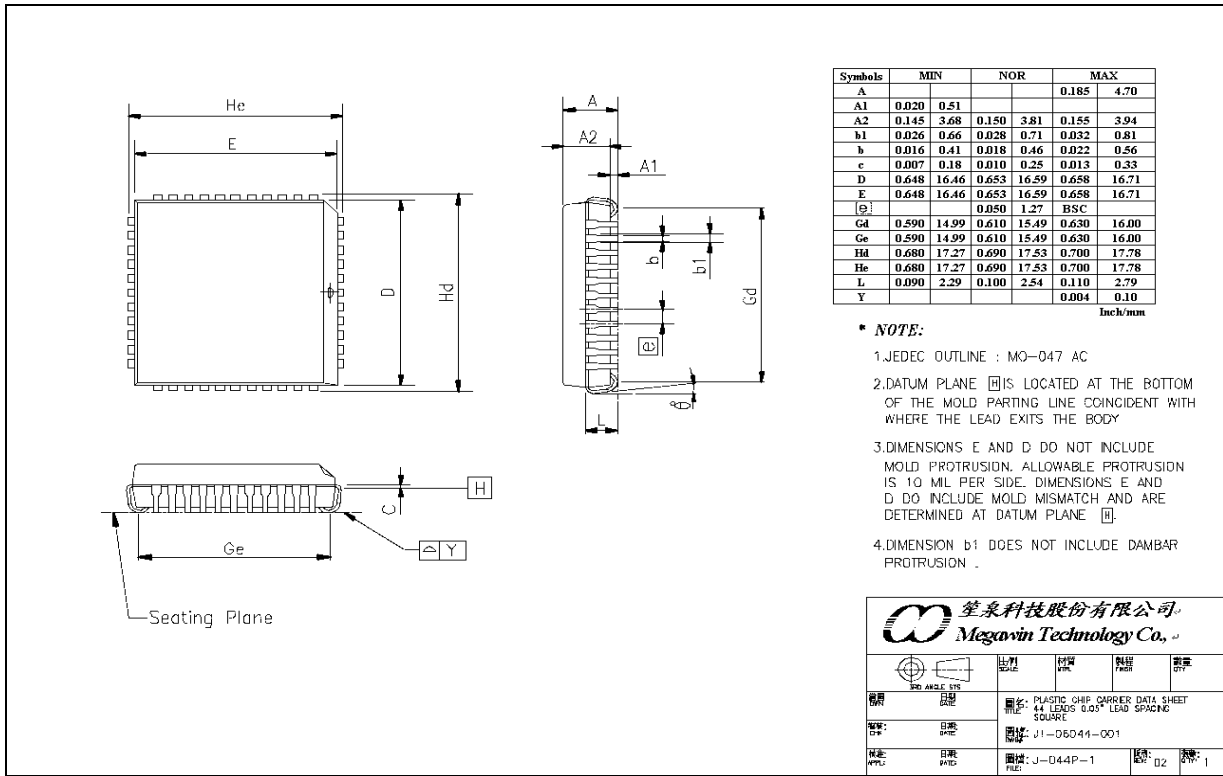
Symbols	MIN		NOR		MAX	
A					0.220	5.59
A1	0.015	0.38				
A2	0.150	3.81	0.155	3.94	0.160	4.06
D	2.055	52.20	2.060	52.32	2.070	52.58
E			0.600	15.24	SBC	
E1	0.540	13.72	0.545	13.84	0.550	13.97
L	0.115	2.92	0.130	3.30	0.150	3.81
E8	0.630	16.00	0.650	16.51	0.670	17.02
B*	0	0	?	?	15	15

Inch/mm

NOTE:
1. JEDEC OUTLINE : MS-011 AC

 矽泉科技股份有限公司 Megawin Technology Co., Ltd.				
 3RD ANGLE SYS.	比例 SCALE	材質 MTRL	製程 FINISH	數量 QTY
標題: TITL:	圖名: TITLE:			
日期: DATE:	圖號: DRAW:			
版本: APPL:	日期: DATE:	圖檔: FILE:	日期: DATE:	次數: DATE:
		J1-0140P-001-01	D1	1

14.2、44 引脚 PLCC 封装 (MG87FE/L52AP)



14.3、44 引脚 LQFP 封装 (MG87FE/L52AD44)

VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	NOM.	MAX.
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
c1	0.09	—	0.16
D	12.00 BSC		
D1	10.00 BSC		
E	12.00 BSC		
E1	10.00 BSC		
e	0.80 BSC		
Δ b (w/o plating)	0.25	0.30	0.35
L	0.45	0.60	0.75
L1	1.00 REF		
θ°	0^{\circ}	3.5^{\circ}	7^{\circ}

NOTES:
 1. JEDEC OUTLINE: MS-026 BCB
 2. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PER SIDE. D1 AND E1 ARE MAXIMUM PLASTIC BODY SIZE DIMENSIONS INCLUDING MOLD MISMATCH.
 3. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED THE MAXIMUM b DIMENSION BY MORE THAN 0.08mm.

笙泉科技股份有限公司 Megawin Technology Co., Ltd.				
30° ANGLE SIZE 日期: 2/20/08 陈晓玲	比例: 1:1 材料: PPL 制程: INMOP 数量: 03	图名: LOW PROFILE PLASTIC QUAD FLAT PACKAGE DATA SHEET 44 LEADS 图号: MW-AD44-001 日期: 2/20/08 Erik	图名: MW-AD44-001-03 日期: 11/19/11 Rex	图号: 03 日期: 11/19/11 Rex

15.修订记录

版本	描述	日期
Ver 1.00	创建文档	2008/10/17
Ver 1.10	修改 I _{IDLE} 和 I _{OP} 电流	2008/11/24
Ver 1.20	增加内部振荡器的描述	2008/12/20
Ver 1.30	增加外部晶振的电阻和电容的参考值	2008/12/25
Ver 1.31	增加 LQFP-44 封装, 移除 PQFP-44 封装	2012/06/14
A1.0	重新编排版本	2014/03/10

免责声明

在此，笙泉（Megawin）代表“*Megawin Technology Co., Ltd.*”

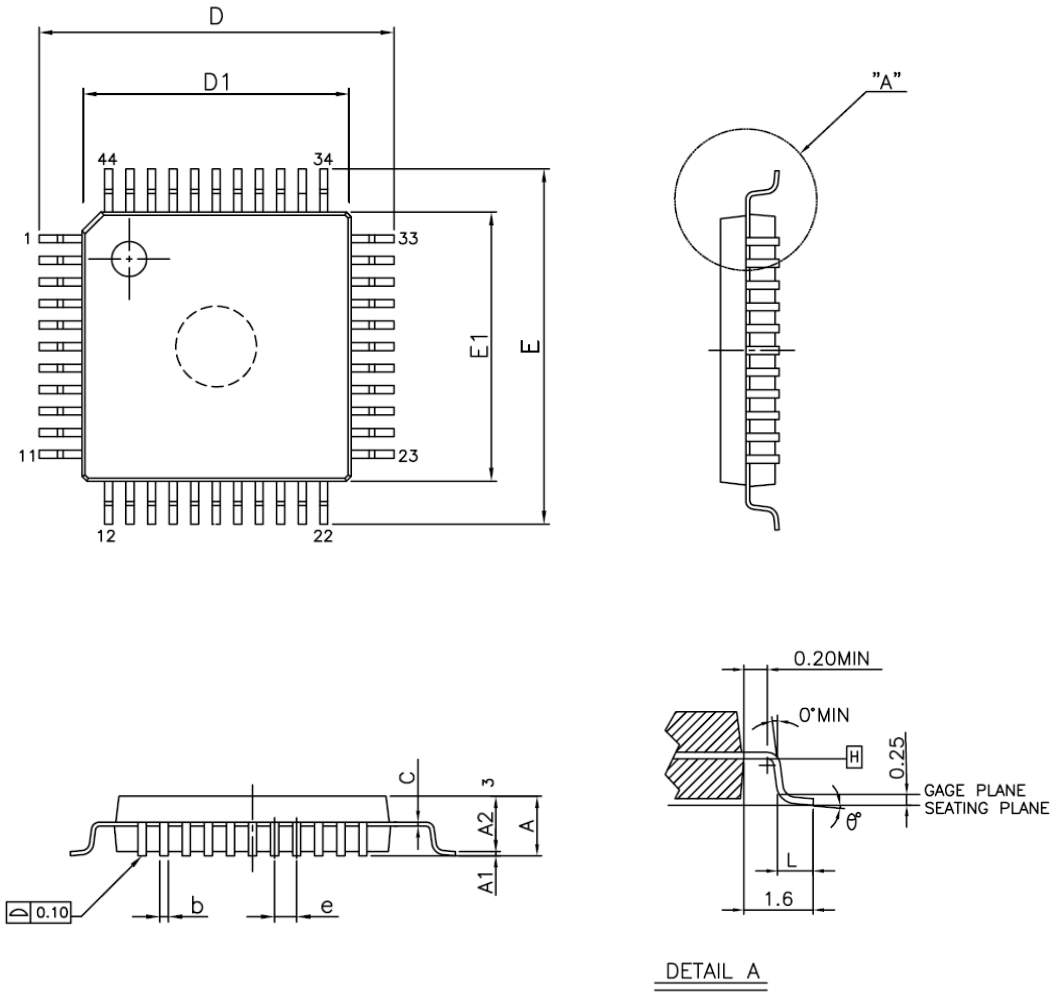
生命支援

此产品并不是为医疗、救生或维持生命而设计的，并且当设备系统出现故障时，并不能合理地预示是否会对人身造成伤害。因此，当客户使用或出售用于上述应用的产品时，需要客户自己承担这样做的风险，笙泉公司并不会对不当地使用或出售我公司的产品而造成的任何损害进行赔偿。

更改权

笙泉保留产品的如下更改权，其中包括电路、标准单元、与/或软件 - 在此为提高设计的与/或性能的描述或内容。当产品在大批量生产时，有关变动将通过工程变更通知（ECN）进行通知。

PQFP 44 package dimension



DETAIL A

Symbols	Dimensions in mm		
	Min.	Nom.	Max.
A	---	---	2.70
A1	0.25	---	0.50
A2	1.80	2.00	2.20
b	0.25	0.30	0.35
D	13.00	13.2	13.40
D1	9.9	10.00	10.10
E	13.00	13.20	13.40
E1	9.9	10.00	10.10
L	0.73	0.88	0.93
e	0.80 BSC		
θ°	0°	----	7°
C	0.1	0.15	0.2