

产品特性

通过汽车应用认证

额定轨到轨电压 V_{CC} : 2.5 V至5.5 V

输入共模电压: $V_{EE} - 0.2 V$ 至 $V_{CC} + 0.2 V$

低突波TTL-/CMOS-兼容输出级

传播延迟: 40 ns

低功耗: 1.4 mW(2.5 V)

关断引脚

可编程迟滞

电源抑制: > -50 dB

-40°C至+125°C工作电压

应用

高速仪器仪表

时钟与数据信号恢复

逻辑电平转换

高速线路接收机

阈值检测

峰值和零交越检波器

高速触发器电路

脉冲宽度调制器

电流/电压控制振荡器

概述

AD8469是一款快速比较器，采用ADI公司的专有XFCB2工艺制造。它具有极其丰富多样的功能特性，并且易于使用，具体包括：输入范围从 $V_{EE} - 0.2 V$ 至 $V_{CC} + 0.2 V$ 、低噪声、TTL/CMOS兼容输出驱动器、可延迟滞控制以及关断输入。在电源电流典型值为500 μA 时，该器件提供40 ns传播延迟、10 mV过驱性能，可驱动15 pF负载。

这款器件提供灵活的电源方案：可采用+2.5 V单正电源供电，输入信号范围为-0.2 V至+2.7 V；也可采用最高+5.5 V正电源供电，输入信号范围为-0.2 V至+5.7 V。

TTL-/CMOS-兼容输出级旨在以全部额定定时特性驱动最高15 pF电容；当增加额外电容时，输出级性能以线性方式适度降低。比较器输入级提供鲁棒的较大输入过驱保护；当输入超过有效输入信号范围时，输出不会反相。

AD8469采用8引脚MSOP封装，提供关断引脚和迟滞控制特性。额定温度范围为-40°C至+125°C。

功能框图

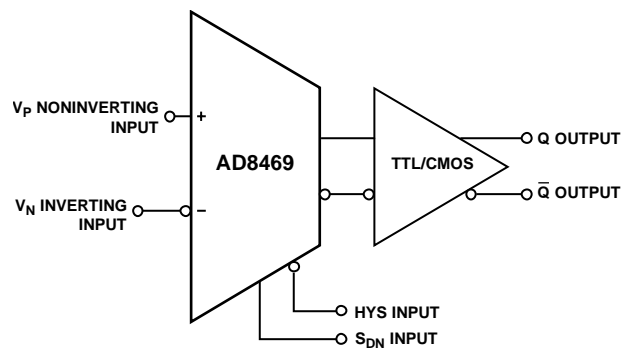


图1.

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2012 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

目录

产品特性	1	应用信息	8
应用	1	电源/接地布局和旁路	8
概述	1	TTL/CMOS兼容型输出级	8
功能框图	1	优化性能	8
修订历史	2	比较器传播延迟消散	8
技术规格	3	比较器迟滞	9
电气特性	3	交越偏置点	9
绝对最大额定值	4	最小输入压摆率要求	10
热阻	4	典型应用电路	11
ESD警告	4	外形尺寸	12
引脚配置和功能描述	5	订购指南	12
典型性能参数	6	汽车应用级产品	12

修订历史

2012年1月—修订版0：初始版

技术规格

电气特性

除非另有说明， $V_{CC} = 2.5\text{ V}$ ， $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ ，典型值为 $T_A = 25^\circ\text{C}$ 时的数值。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
直流输入特性						
电压范围	V_P, V_N	$V_{CC} = 2.5\text{ V}$ 至 5.5 V	-0.2		$V_{CC} + 0.2$	V
电压范围	V_{CM}	$V_{CC} = 2.5\text{ V}$ 至 5.5 V	-0.2		$V_{CC} + 0.2$	V
差分电压		$V_{CC} = 2.5\text{ V}$ 至 5.5 V			V_{CC}	V
失调电压	V_{OS}		-5.0	±3	+5.0	mV
偏置电流	I_P, I_N		-0.4		+0.4	μA
失调电流			-1.0		+1.0	μA
电容	C_P, C_N			1		pF
差模电阻		-0.5 V至 $V_{CC} + 0.5\text{ V}$	200		7000	kΩ
共模电阻		-0.5 V至 $V_{CC} + 0.5\text{ V}$	100		4000	kΩ
有效增益	A_V			80		dB
共模抑制比	CMRR	$V_{CM} = -0.2\text{ V}$ 至 $+2.7\text{ V}$, $V_{CC} = 2.5\text{ V}$ $V_{CM} = -0.2\text{ V}$ 至 $+2.7\text{ V}$, $V_{CC} = 5.5\text{ V}$	50			dB
迟滞		$R_{HYS} = \infty$		0.1		mV
迟滞模式与时序						
迟滞模式偏置电压		电流 = $1\text{ }\mu\text{A}$	1.145	1.25	1.35	V
最小电阻值		迟滞 = 120 mV	30		120	kΩ
关断引脚特性 ¹						
输入高电压	V_{IH}	比较器工作	2.0		V_{CC}	V
输入低电压	V_{IL}	保证关断	-0.2		+0.4	V
输入高电流	I_{IH}	$V_{IH} = V_{CC}$	-6		+6	μA
休眠时间	t_{SD}	$I_{CC} < 100\text{ }\mu\text{A}$		300		ns
休眠时间	t_H	$V_P = 10\text{ mV}$, 输出有效		150		ns
直流输出特性		$V_{CC} = 2.5\text{ V}$				
高输出电压	V_{OH}	$I_{OH} = 0.8\text{ mA}$	$V_{CC} - 0.4$			V
低输出电压	V_{OL}	$I_{OL} = 0.8\text{ mA}$			0.4	V
交流性能 ²						
上升时间/下降时间	t_R/t_F	10%至90%, $V_{CC} = 2.5\text{ V}$ 10%至90%, $V_{CC} = 5.5\text{ V}$		25至50 45至75		ns ns
传播延迟	t_{PD}	$V_{OD} = 10\text{ mV}$, $V_{CC} = 2.5\text{ V}$ $V_{OD} = 50\text{ mV}$, $V_{CC} = 5.5\text{ V}$		30至50 35至60		ns ns
传播延迟偏斜						
上升至下降跳变		$V_{CC} = 2.5\text{ V}$ $V_{CC} = 5.5\text{ V}$		4.5 8		ns ns
Q至 \bar{Q}		$V_{CC} = 2.5\text{ V}$ $V_{CC} = 5.5\text{ V}$		3 4		ns ns
过驱消散		$10\text{ mV} < V_{OD} < 125\text{ mV}$		12		ns
共模消散		$-0.2\text{ V} < V_{CM} < V_{CC} + 0.2\text{ V}$		1.5		ns
电源						
电源电压范围	V_{CC}		2.5		5.5	V
正电源电流	I_{VCC}	$V_{CC} = 2.5\text{ V}$ $V_{CC} = 5.5\text{ V}$		550 800	650 1100	μA μA
功耗	P_D	$V_{CC} = 2.5\text{ V}$ $V_{CC} = 5.5\text{ V}$		1.4 4.5	1.7 7	mW mW
电源抑制比	PSRR	$V_{CC} = 2.5\text{ V}$ 至 5.5 V	-50			dB
关断电流	I_{SD}	$V_{CC} = 2.5\text{ V}$ 至 5.5 V		150	260	μA

¹ 器件处于关断模式时，输出为高阻抗状态。请注意，应当谨慎使用该特性，因为使能/禁用时间远大于真正的三态输出时间。

² 除非另有说明， $V_{IN} = 100\text{ mV}$ 平方输入(1 MHz时)， $V_{CM} = 0\text{ V}$ ， $C_L = 15\text{ pF}$ ， $V_{CC} = 2.5\text{ V}$ 。

绝对最大额定值

表2.

参数	额定值
电源电压 V_{CC} 和 V_{EE}	
V_{CC} 至地	-0.5 V至+6.0 V
差分电源电压	-6.0 V至+6.0 V
模拟输入 V_p 和 V_n	
输入电压	-0.5 V至 $V_{CC} + 0.5 V$
差分输入电压	$\pm(V_{CC} + 0.5 V)$
最大输入/输出电流	$\pm 50 \text{ mA}$
关断引脚 S_{DN}	
施加的电压(S_{DN} 至地)	-0.5 V至 $V_{CC} + 0.5 V$
最大输入/输出电流	$\pm 50 \text{ mA}$
迟滞控制引脚HYS	
施加的电压(HYS至地)	-0.5 V至 $V_{CC} + 0.5 V$
最大输入/输出电流	$\pm 50 \text{ mA}$
输出电流Q和 \bar{Q}	$\pm 50 \text{ mA}$
工作温度	
工作温度	-40°C至+125°C
结温	150°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 针对最差条件，即焊接在电路板上的器件为表贴封装。

表3.

封装类型	θ_{JA} ¹	单位
8引脚MSOP (RM-8)	130	°C/W

¹ 在静止空气中测量。

ESD警告

**ESD(静电放电)敏感器件。**

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

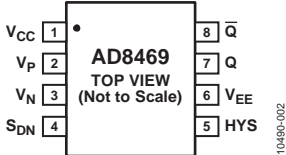


图2. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	说明
1	V _{CC}	正电源电压。
2	V _P	同相模拟输入。
3	V _N	反相模拟输入。
4	S _{DN}	关断。拉低此引脚将关断器件。
5	HYS	迟滞控制。使用电阻或电流源偏置此引脚，产生迟滞。
6	V _{EE}	负电源电压。
7	Q	同相输出。在比较模式下，如果同相输入(V _p)端的模拟电压大于反相输入(V _n)端的模拟电压，则Q处于逻辑高电平。
8	\bar{Q}	反相输出。在比较模式下，如果同相输入(V _p)端的模拟电压大于反相输入(V _n)端的模拟电压，则 \bar{Q} 处于逻辑低电平。

典型性能参数

除非另有说明, $V_{CC} = 2.5\text{ V}$, $T_A = 25^\circ\text{C}$ 。

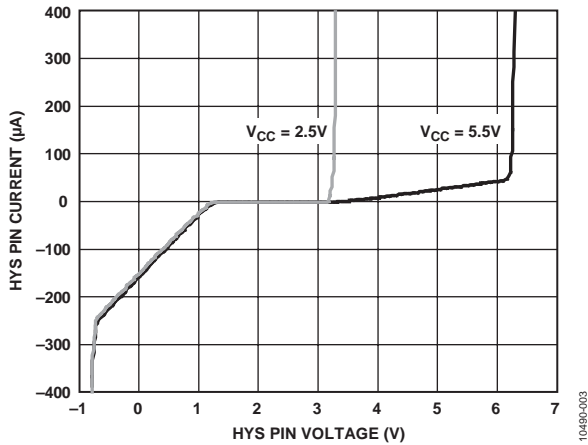


图3. HYS引脚电流与电压的关系($V_{CC} = 2.5\text{ V}$ 和 5.5 V)

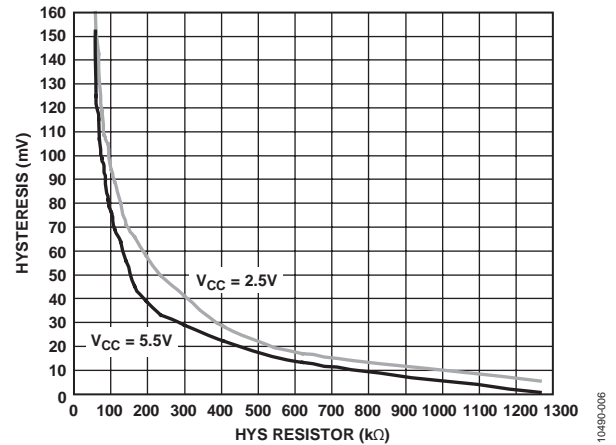


图6. 迟滞与HYS电阻的关系($V_{CC} = 2.5\text{ V}$ 和 5.5 V)

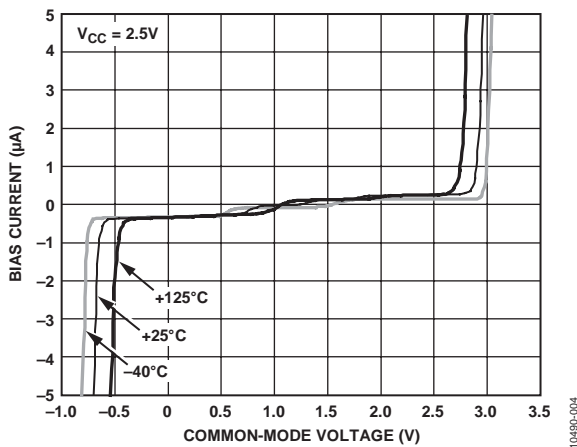


图4. 输入偏置电流与输入共模电压的关系($V_{CC} = 2.5\text{ V}$)

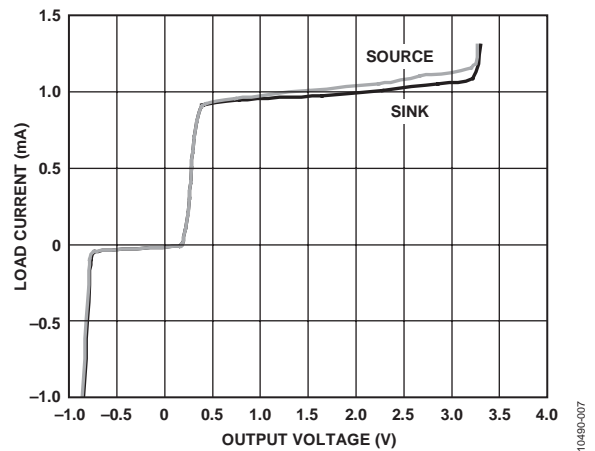


图7. 负载电流与输出电压的关系

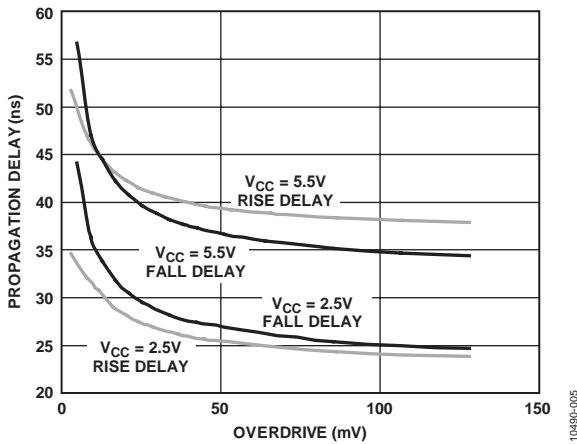


图5. 传播延迟与输入过驱的关系($V_{CC} = 2.5\text{ V}$ 和 5.5 V)

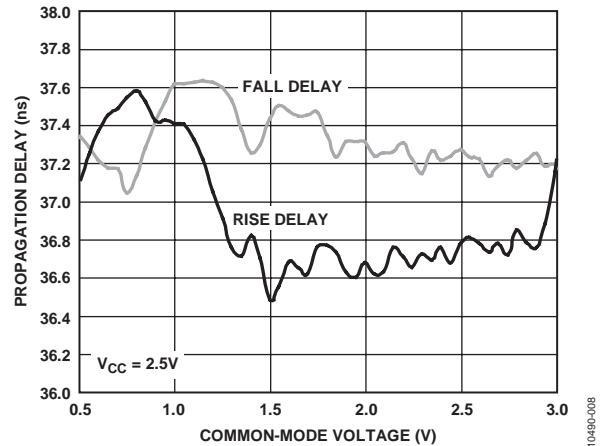


图8. 传播延迟与输入共模电压的关系($V_{CC} = 2.5\text{ V}$)

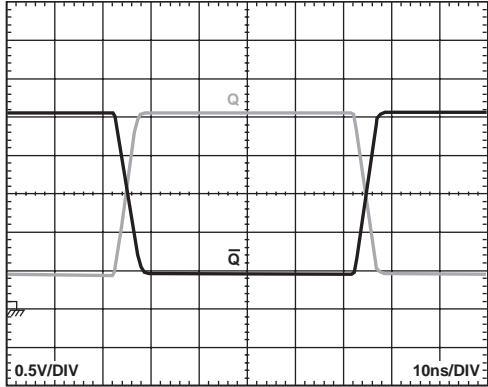


图9. 1 MHz输出电压波形($V_{CC} = 2.5\text{ V}$)

10490-009

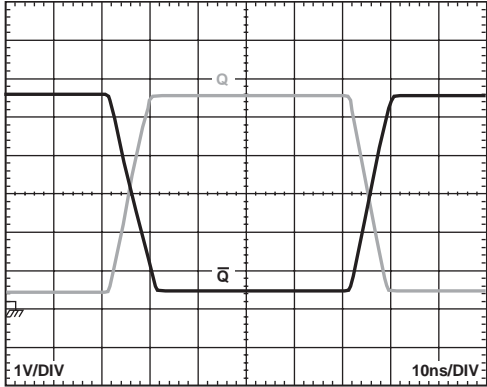


图10. 1 MHz输出电压波形($V_{CC} = 5.5\text{ V}$)

10490-010

应用信息

电源/接地布局和旁路

AD8469是一款高速器件。虽然该器件提供低噪声输出级，但采用正确的高速设计技巧以获得额定性能也是非常重要的。由于比较器是未补偿放大器，任何相位关系中的反馈都有可能造成振荡或产生不需要的迟滞。使用低阻抗电源层极为重要，特别是输出电源层(V_{CC})和接地层。建议在多层板中使用独立的电源层。为开关电流提供具有最小电感的返回路径可确保目标应用实现可能达到的最佳性能。

正确旁路输入和输出电源亦十分重要。在尽量靠近每个电源引脚的地方放置 $0.1\ \mu\text{F}$ 旁路电容。电容应当通过冗余过孔连接至接地层，为接地端回流至 V_{CC} 引脚的输出电流提供物理上较短的回流路径。使用高频旁路电容，以获得最小电感和最低有效串联电阻值(ESR)。寄生布局电感也应加以严格控制，最大程度提升高频时的旁路有效性。

TTL/CMOS兼容型输出级

若要获得额定传播延迟性能，则容性负载不应超出额定最大值。AD8469的输出设计为直接驱动一个肖特基TTL或三个低功耗肖特基TTL负载(或等效负载)。对于大风扇输出、总线或传输线路，使用适当的缓冲器，保持比较器出色的速度和稳定性。

施加额定 $15\ \text{pF}$ 负载电容后，输出级的压摆时间占到了总器件传播延迟时间的一半以上。因此，总传播延迟随 V_{CC} 下降而降低，电源可能会不稳定，并以多余的延迟消散形式出现。

在电源使用过程中于50%点处测量延迟，因此 V_{CC} 电源为 $2.5\ \text{V}$ 时可观察到最快时间，而在驱动开关至其他电平的负载时可观察到较大的延迟数值。

输出过驱和输入压摆率消散受输出负载和 V_{CC} 变化的影响不大。

TTL/CMOS兼容型输出级的简化原理示意图如图11所示。由于其固有的对称性和通常良好的性能表现，该输出级可即时用于驱动各种滤波器和其他非常见负载

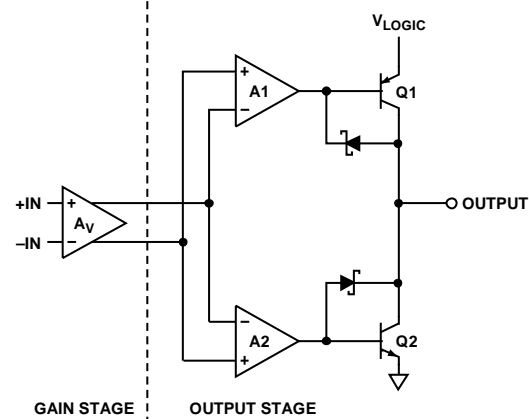


图11. TTL/CMOS兼容型输出级的简化原理示意图

性能优化

与任何高速比较器一样，应采用适当的设计和布局技巧来获得额定性能。杂散电容、电感、通用电源和接地阻抗或其他布局问题可能会严重影响性能，并经常造成振荡。源阻抗应尽可能低。高源阻抗与比较器的寄生输入电容相结合，造成输入端带宽的异常衰减，从而降低整体响应。较高的阻抗更容易产生异常耦合。

比较器传播延迟消散

AD8469比较器设计为可在 $10\ \text{mV}$ 至 $V_{CC} - 1\ \text{V}$ 的宽输入过驱范围内减少传播延迟消散。传播延迟消散是由过驱百分比或压摆率百分比变化而导致的传播延迟变化——即输入信号超出开关阈值的距离或速度(见图12和图13)。

传播延迟消散规格在高速、时间关键型应用中非常重要，如数据通信、自动测试与测量以及仪器仪表。它在事件驱动型应用中也非常重要，如脉冲波普、核子检测仪表和医疗成像。消散表示输入过驱条件发生变化时传播延迟的变化情况(见图12)。

过驱在 $10\ \text{mV}$ 至 $125\ \text{mV}$ 范围内变化时，AD8469的传播延迟消散通常小于 $12\ \text{ns}$ 。由于该器件的趋正和趋负输入具有匹配极为接近的延迟以及极低的输出压摆，该规格同时适用于正信号和负信号。请注意，对于可重复性的消散测量而言，会在过驱中加入实际器件失调。

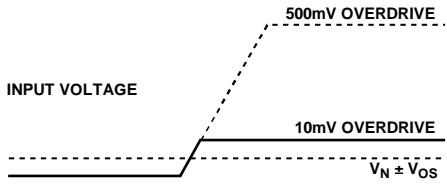


图12. 传播延迟——过驱消散

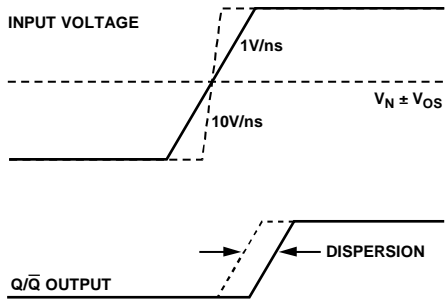


图13. 传播延迟——压摆率消散

比较器迟滞

在嘈杂的环境中，或者当差分输入幅度相对较小或变化较慢时，通常需要在比较器中加入迟滞。具有迟滞特性的比较器传递函数如图14所示。

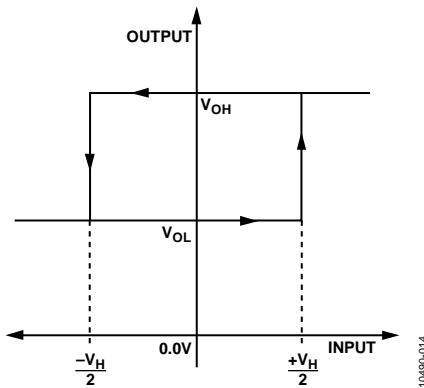


图14. 比较器迟滞传递函数

随着输入电压从阈值区域下方以正方向接近阈值(图14中的0.0 V)，比较器将在输入超过 $+V_H/2$ 时从低电平切换至高电平。新开关阈值变为 $-V_H/2$ 。比较器保持在高电平状态，直到从阈值区域下方以负方向超过阈值 $-V_H/2$ 。通过这种方式，在0.0 V输入处置中的噪声或反馈输出信号无法使比较器切换，除非它们超过以 $\pm V_H/2$ 为边界的区域。

习惯上使用输出端返回至输入端的正反馈产生迟滞。这种方法的局限性在于，迟滞量随输出逻辑电平的变化而改变，使得迟滞不能在阈值两侧对称分布。外部反馈网络也会引起极大的寄生现象，降低高速性能，某些情况下甚至还会感应出振荡。

AD8469比较器提供可编程迟滞特性，极大地改进了精度和稳定性。通过在HYS引脚与地之间连接外部下拉电阻或电流源，用户能以可预测且稳定的方式改变迟滞量。断开HYS引脚连接，或将其驱动至高电平可去除迟滞。使用HYS引脚，则可施加的最大迟滞约为160 mV。图15显示所施加的迟滞量与外部电阻值的函数关系。

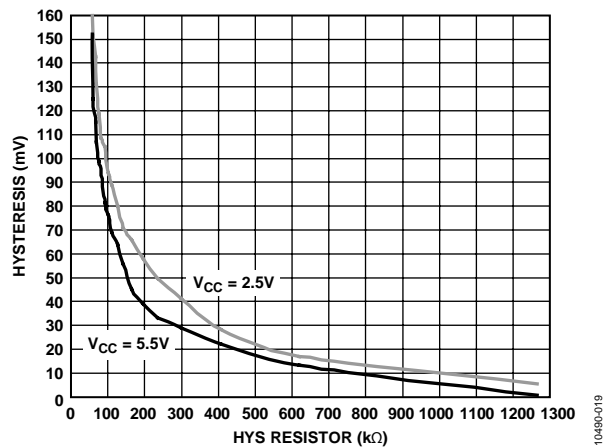


图15. 迟滞与HYS电阻的关系

在整个迟滞控制范围内，从 $7\text{ k}\Omega \pm 20\%$ 串联电阻处观察，HYS引脚表现为1.25 V偏置电压。以这种方式应用迟滞的好处是精度更高、稳定性更佳、元器件数更少，以及功能更加丰富。不建议在HYS引脚上使用外部旁路电容，因为这样做会影响锁存功能，通常还会降低器件的抖动性能。

当HYS引脚驱动至低电平，则迟滞可能变得较大，但在该器件中，此种效应要么不可靠，要么用作锁存功能。

交越偏置点

运算放大器与比较器的轨到轨输入具有双前端设计。某些器件可在VCC供电轨附近激活，而另一些器件则在VEE供电轨附近激活。在共模范围内的某些预先确定的点上，产生交越。在交越点处(通常为 $V_{CC}/2$)，偏置电流方向反转，测得的失调电压和电流发生改变。

AD8469可部分实现该方案。交越点在0.8 V和1.6 V附近。

AD8469

最低输入压摆率要求

采用额定负载电容以及整体较好的PCB设计(参见“电源/接地布局 and 旁路”部分), [AD8469](#)比较器应当能在任何输入压摆率下达到稳定, 而不会产生迟滞。可观察到输入级的宽带噪声, 而不是其他大多数高速比较器观察到的过度振铃现象。

若存在额外容性负载, 或者旁路不佳, 则可能会出现振荡。这些振荡是由比较器的高增益带宽与封装和PCB内的寄生效应产生的反馈相结合造成的。对于许多应用而言, 振铃并不会产生负面效果。

典型应用电路

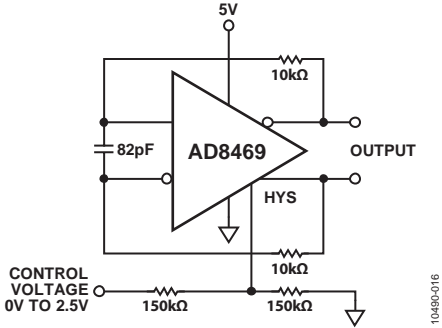


图16. 压控振荡器

10480-016

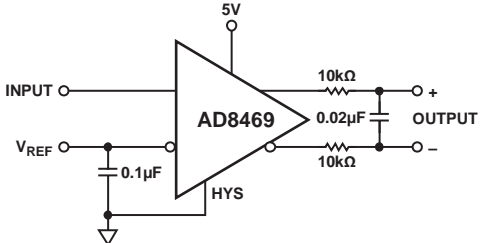


图17. 占空比至差分电压转换器

10480-017

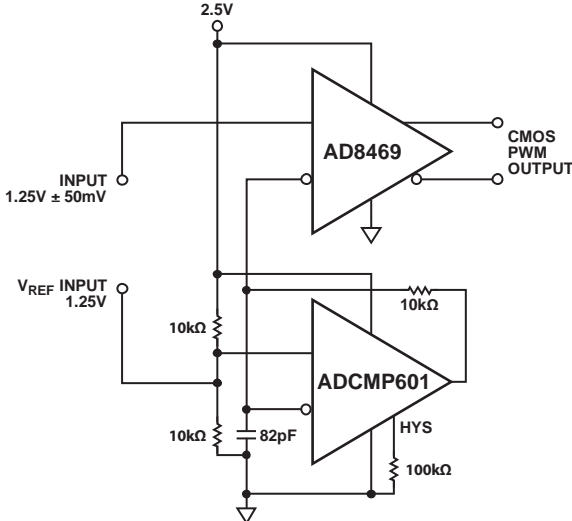


图18. 振荡器和脉宽调制器

10480-018

AD8469

外形尺寸

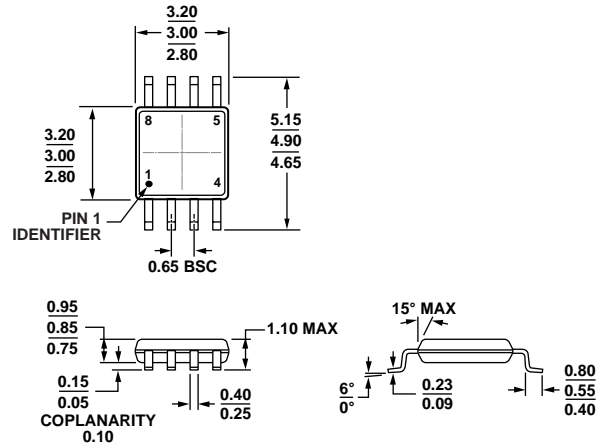


图19. 8引脚超小型封装[MSOP]
(RM-8)

图示尺寸单位: mm

订购指南

型号 ^{1,2}	温度范围	封装描述	封装选项	标识
AD8469WBRMZ	-40°C至+125°C	8引脚超小型封装[MSOP]	RM-8	Y4F
AD8469WBRMZ-RL	-40°C至+125°C	8引脚超小型封装[MSOP]	RM-8	Y4F

¹ Z = 符合RoHS标准的器件。

² W = 通过汽车应用认证。

汽车应用产品

AD8469W生产工艺受到严格控制,以满足汽车应用的质量和可靠性要求。请注意,车用型号的技术规格可能不同于商用型号;因此,设计人员应仔细阅读本数据手册的技术规格部分。只有显示为汽车应用级的产品才能用于汽车应用。欲了解特定产品的订购信息并获得这些型号的汽车可靠性报告,请联系当地ADI客户代表。