

**Fortior Tech**

**FU6831/11N**  
**MCU Embedded and**  
**Configurable 3-Phase**  
**BLDC/PMSM**  
**Motor Controller**

Datasheet

## 目 录

目 录.....	2
<b>1 系统介绍.....</b>	<b>3</b>
1.1 特性.....	3
1.2 应用场景.....	4
1.3 概述.....	4
1.4 系统框图.....	5
1.4.1 FU6831N 功能框图.....	5
1.4.2 FU6811N 功能框图.....	6
<b>2 引脚定义.....</b>	<b>7</b>
2.1 FU6831N 引脚列表.....	7
2.2 FU6831N 封装-QFN32 .....	10
2.3 FU6811N 引脚列表.....	11
2.4 FU6811N 封装-QFN32 .....	14
<b>3 封装信息.....</b>	<b>15</b>
3.1 QFN32_4X4 .....	15
<b>4 订购信息.....</b>	<b>16</b>

## 1 系统介绍

### 1.1 特性

- 电源电压: VCC: 5~24V
- 双核: 8051 内核和 ME
- 指令周期大多为 1T 或 2T
- 16Kx8bit Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能
- 256x8bit IRAM, 4Kx8bit XRAM
- ME: 集成低通滤波器(LPF)、比例积分器(PI)、SVPWM/SPWM、FOC 模块
- 单周期 16\*16 位乘法器, 32 / 32 位除法器 (16 个时钟周期)
- 4 级优先级中断、16 个中断源
- GPIO 个数:  
FU6831: 18 个 GPIO  
FU6811: 19 个 GPIO
- 定时器:  
4 个通用带抓捕功能可编程定时器  
1 个加强型高级定时器  
1 个带 BLDC 电机专用定时器
- I2C/SPI/UART 接口
- 模拟外设:  
12 位 ADC, 支持突发模式采样, 可选择内部 VREF、外部 VREF、VDD5 作参考电压  
ADC 通道数:  
FU6831 QFN32 为 6 通道  
FU6811 QFN32 为 7 通道  
内置 VREF 参考, 可配置 3V、4V、4.5V、5V 输出  
内置 1/2 VDD5 或 1/2 VREF 参考输出  
内建 1 个独立运算放大器  
内建 4 路模拟比较器, 可配置迟滞电压
- 驱动类型:  
Gate Driver 输出(仅适用于 FU6811)  
3P3N Predriver 输出(仅适用于 FU6831)
- 电机控制方式支持 BLDC 方波 (120°、150°)、SVPWM/SPWM、FOC
- 支持 HALL (HALL IC)、BEMF 位置检测
- FOC 驱动支持单电阻电流采样
- 时钟: 内置 24MHz±2%精准时钟用于系统时钟
- Watch-dog
- 两线制 FICE 协议提供在线仿真功能

## 1.2 应用场景

无感/有感 BLDC/PMSM、三相/单相感应电机。

油烟机、室内机、吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、压缩机、电动车、电动工具、航模等。

## 1.3 概述

FU6831/11 是一款集成 8051 内核和电机控制引擎(ME)的电机驱动专用芯片，8051 内核处理常规事务，ME 处理电机实时事务，双核协同工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T，芯片内部集成有高速运算放大器、比较器、Pre-driver(FU6811 除外)、高速 ADC、高速乘/除法器、CRC、SPI、I2C、UART、多种 TIMER、PWM 等功能，内置高压 LDO，适用于 BLDC/PMSM 电机的方波、SVPWM/SPWM、FOC 驱动控制。

预驱动类型为：FU6811 为 Gate Driver 输出；FU6831 为 3P3N Predriver 输出。

备注：

1. FU6831N 为 FU6831 的 QFN32 封装版本，除引脚及相应引脚的功能少外，其余功能与 FU6831 相同；
2. FU6811N 为 FU6811 的 QFN32 封装版本，除引脚及相应引脚的功能少外，其余功能与 FU6811 相同；
3. 本文档只介绍 FU6831/11N 的引脚和封装，其余特性请参考 《MCU-DS-007G FU68XX - Datasheet》

## 1.4 系统框图

### 1.4.1 FU6831N 功能框图

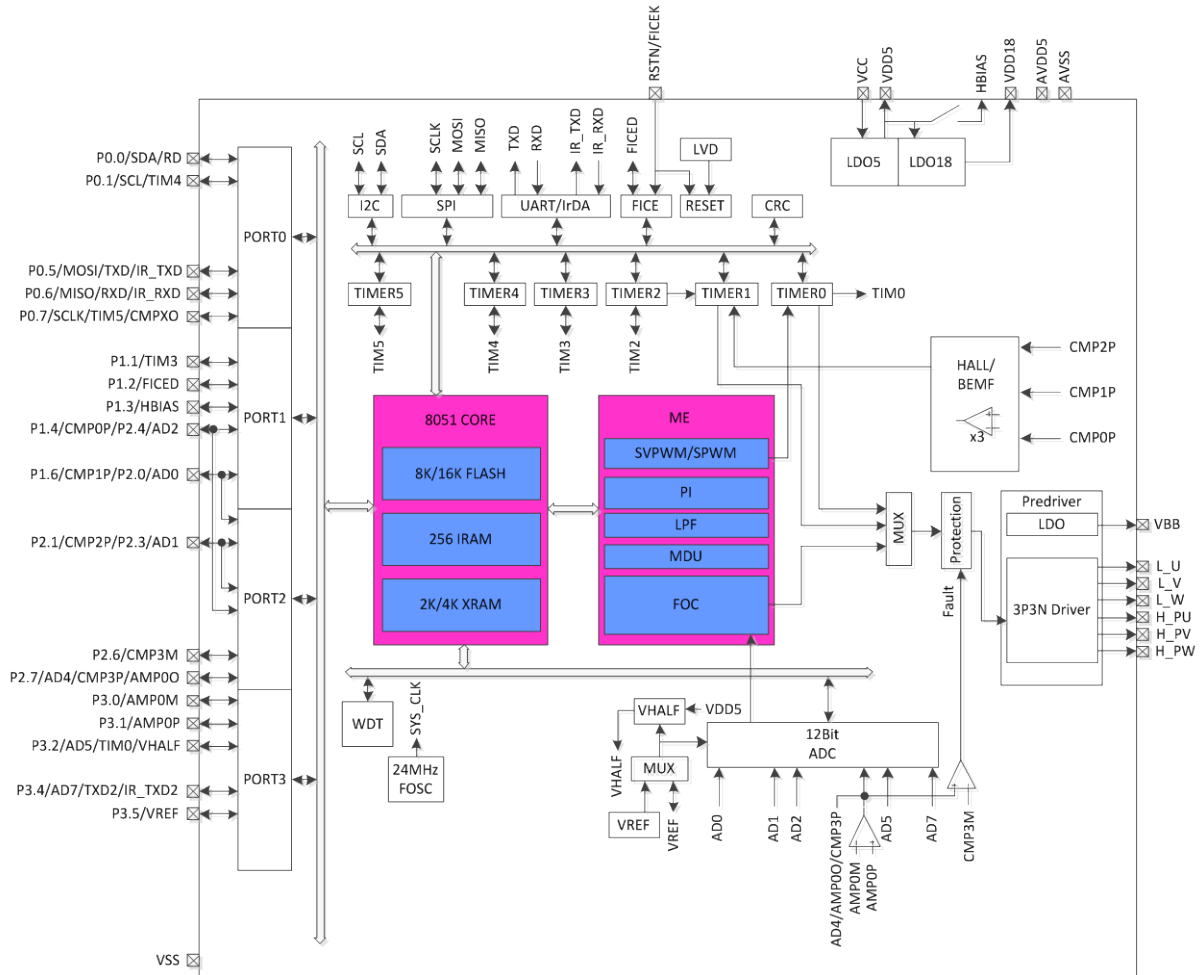


图 1-1 FU6831N 功能框图

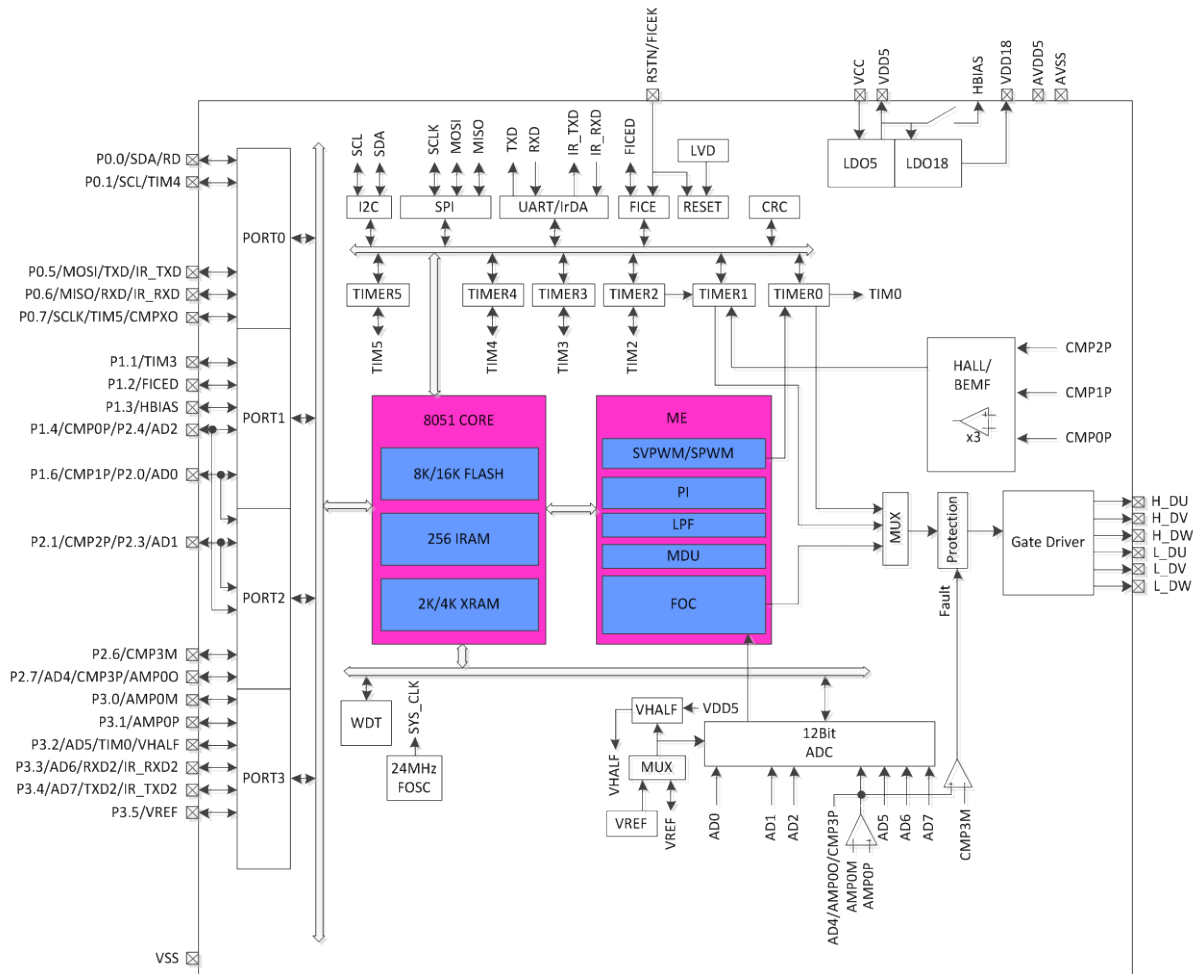
**1.4.2 FU6811N 功能框图**


图 1-2 FU6811N 功能框图

## 2 引脚定义

### 2.1 FU6831N 引脚列表

表 2-1FU6831N 引脚列表

PAD 名称	FU6831 QFN32	IO 类型	功能描述
P2.6/ CMP3M	1	DB/ AI	GPIO P2.6, 可配置外部中断 1 输入 过流参考信号输入, 比较器 3 的负输入端
P2.7/ AD4/ CMP3P/ AMP00	2	DB/ AI/ AI/ AO	GPIO P2.7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于采集放大后的母线电流信号 比较器 3 的正输入端, 接母线电流采样信号, 用于检测过流 运放 0 输出端, 将母线电流放大后的电压输出
P3.0/ AMP0M	3	DB/ AI	GPIO P3.0 运放 0 负输入, 用于放大母线电流信号
P3.1/ AMP0P	4	DB/ AI	GPIO P3.1 运放 0 正输入, 用于放大母线电流信号
P3.2/ AD5/ TIM0/ VHALF	5	DB/ AI/ DO/ AO	GPIO P3.2 过温信号输入, ADC 通道 5 输入 Advanced timer CH4 output 1/2 VDD5 参考输出, 外接 1uF 电容
P3.4/ AD7/ TXD2/ IR_TXD2	6	DB AI/ DO/ DO	GPIO P3.4 模拟速度控制输入, AD 通道 7 输入 功能转移后 UART2 数据发送端 功能转移后红外数据发送端
P3.5/ VREF	7	DB/ AI	GPIO P3.5 ADC 外部参考电压输入或者内部 VREF 输出, 外接 1uF 电容
AVSS	8	P	模拟地
AVDD5	9	P	模拟电源输入, 在芯片外部与 VDD5 相连, 并接 1uF 电容到模拟地
P0.0/ SDA/ RD	10	DB/ DB/ DO	GPIO P0.0, 可配置外部中断 0 输入 I2C SDA, 集电极开路输出, 可配置 4.7K 上拉电阻 电机堵转指示输出, 集电极开路输出
P0.1/ SCL/ FG/TIM4/	11	DB/ DB/ DB/	GPIO P0.1 I2C SCL 时钟, 集电极开路输出, 可配置 4.7K 上拉电阻 电机转速脉冲输出, 可选择每转 1 个或 3 个脉冲, 集电极开路输出 (Capture Timer4 输入或输出)
P1.4/ CMP0P/ P2.4/ AD2	12	DB/ AI/ DB/ AI	GPIO P1.4, 可配置外部中断 1 输入, 可配置 4.7K 上拉电阻, 可用于 Timer1 的开关型 hall0 输入 差分 hall0/BEMF0 正输入 GPIO P2.4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入

P0. 5/ MOSI/ TXD/ IR_TXD	13	DB/ DB/ DO/ DO	GPIO P0. 5 SPI_MOSI, 主机模式输出或从机模式输入 功能转移前 UART1 数据发送端 功能转移前红外数据发送端
P0. 6/ MISO/ RXD/ IR_RXD	14	DB/ DB/ DI/ DI	GPIO P0. 6 SPI_MISO, 主机模式输入或从机模式输出 功能转移前 UART1 数据接收端 功能转移前红外数据接收端
P0. 7/ SCLK/ TIM5/ CMPX0	15	DB/ DB/ DB/ DO	GPIO P0. 7 SPI 接口时钟 CLK Capture Timer5 输入或输出 比较器输出测试引脚
P1. 1/ TIM3	16	DB/ DB	GPIO P1. 1, 可配置外部中断 1 输入 Capture Timer3 输入或输出
H_PU	17	A0	3P3N 模式 Predriver 上半桥 U 相电压输出, 内置 47K 上拉电阻
H_PV	18	A0	3P3N 模式 Predriver 上半桥 V 相电压输出, 内置 47K 上拉电阻
H_PW	19	A0	3P3N 模式 Predriver 上半桥 W 相电压输出, 内置 47K 上拉电阻
L_U	20	DO	3P3N 模式 Predriver 下半桥 U 相电压输出, 内置 47K 下拉电阻
L_V	21	DO	3P3N 模式 Predriver 下半桥 V 相电压输出, 内置 47K 下拉电阻
L_W	22	DO	3P3N 模式 Predriver 下半桥 W 相电压输出, 内置 47K 下拉电阻
VBB	23	P	10V LDO 输出, 外接 1~4. 7uF 电容
VCC	24	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10uF 或更大滤波电容。 外部电源从 VCC 输入 5~24V, VDD5 由内部 LDO 产生
VSS	25	P	数字地
VDD5	26	P	内部 5V LDO 输出电源, 外接 1~4. 7uF 电容.
RSTN/ FICEK	27	DI/ DI	外部复位输入, 内置上拉电阻, 施密特输入 FICE 调试接口时钟端
VDD18	28	P	1. 8V LDO 输出电源, 外接 1~4. 7uF 电容
P1. 2/ FICED	29	DB/ DB	GPIO P1. 2, 可配置外部中断 1 输入 FICE 数据端口
P1. 3/ HBIAS	30	DB/ DO	GPIO P1. 3 HALL 偏置电源, 内部通过开关连接 VDD5
P1. 6/ CMP1P P2. 0/ ADO	31	DB/ AI/ DB/ AI	GPIO P1. 6, 可配置外部中断 1 输入, 可配置 4. 7K 上拉电阻, 可用于 Timer1 的开关型 hall 输入 差分 hall/BEMF1 正输入 GPIO P2. 0, 可配置外部中断 1 输入 ADC 通道 0 输入, 用于采集相电流 1 放大后的信号



P2. 1/		DB/	GPI0 P2. 1, 可配置外部中断 1 输入, 可配置 4. 7K 上拉电阻, 可用于 Timer1 的开关型 hall2 输入
CMP2P/	32	AI/	差分 hall2/BEMF2 正输入
P2. 3/		DB/	GPI0 P2. 3, 可配置外部中断 1 输入
AD1		AI	ADC 通道 1 输入, 用于采集相电流 2 放大后的信号

注:

IO 类型说明:

DI = 数字输入,

DO = 数字输出,

DB = 数字双向,

AI = 模拟输入,

AO = 模拟输出,

P = 电源

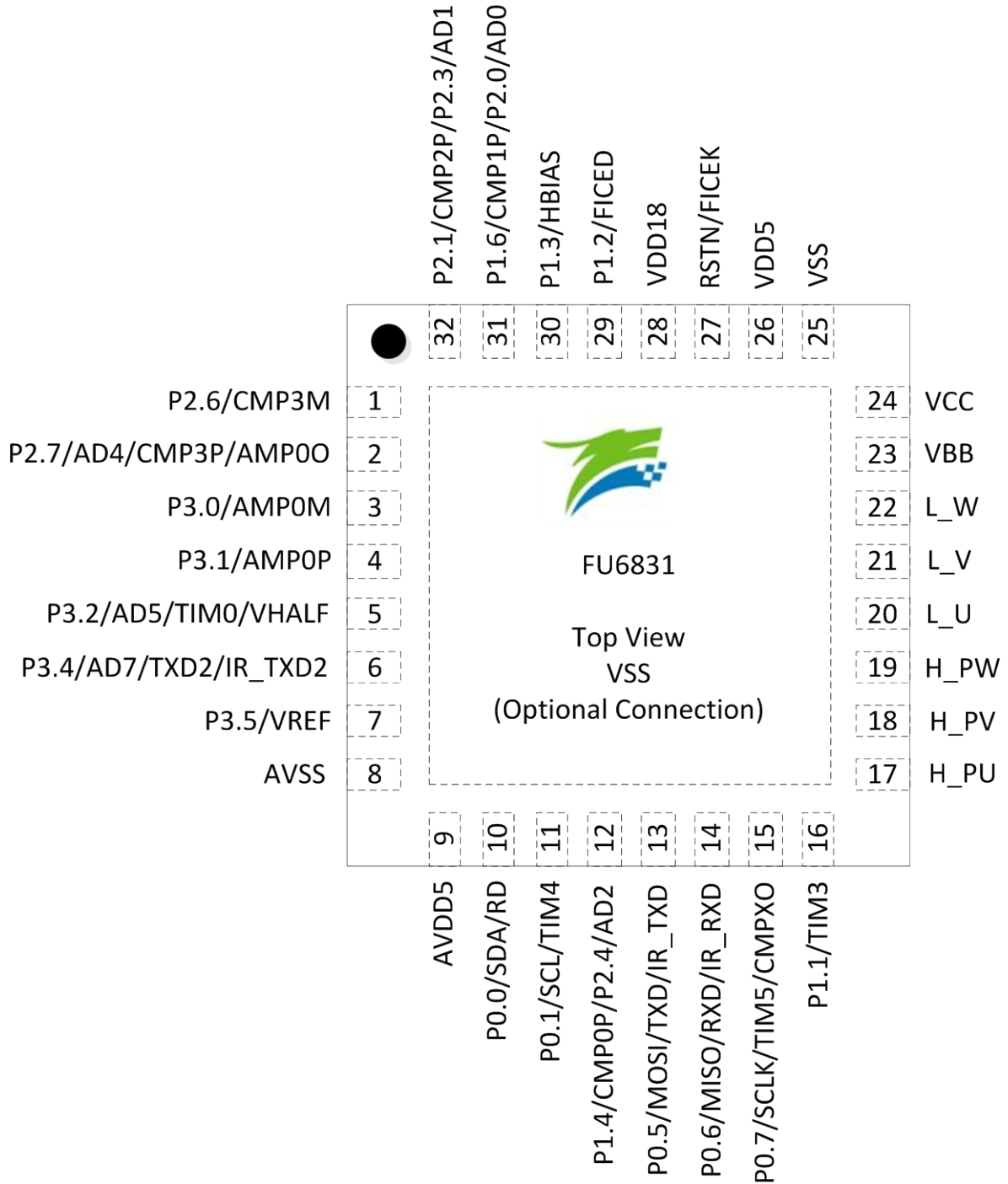
**2.2 FU6831N 封装-QFN32**


图 2-1 FU6831N 封装-QFN32

## 2.3 FU6811N 引脚列表

表 2-2 FU6811N 引脚列表

PAD 名称	FU6811 QFN32	I/O 类型	功能描述
P2.7/ AD4/ CMP3P/ AMP00	1	DB/ AI/ AI/ AO	GPIO P2.7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于采集放大后的母线电流信号 比较器 3 的正输入端, 接母线电流采样信号, 用于检测过流 运放 0 输出端, 将母线电流放大后的电压输出
P3.0/ AMP0M	2	DB/ AI	GPIO P3.0 运放 0 负输入, 用于放大母线电流信号
P3.1/ AMP0P	3	DB/ AI	GPIO P3.1 运放 0 正输入, 用于放大母线电流信号
P3.2/ AD5/ TIM0/ VHALF	4	DB/ AI/ DO/ AO	GPIO P3.2 过温信号输入, ADC 通道 5 输入 Advanced timer CH4 output 1/2 VDD5 参考输出, 外接 1uF 电容
P3.3/ AD6/ RXD2/ IR_RXD2	5	DB/ AI/ DI/ DI	GPIO P3.3 ADC 通道 6 输入 功能转移后 UART2 数据接收端 功能转移后红外数据接收端
P3.4/ AD7/ TXD2/ IR_TXD2	6	DB AI/ DO/ DO	GPIO P3.4 模拟速度控制输入, AD 通道 7 输入 功能转移后 UART2 数据发送端 功能转移后红外数据发送端
P3.5/ VREF	7	DB/ AI	GPIO P3.5 ADC 外部参考电压输入或者内部 VREF 输出, 外接 1uF 电容
AVSS	8	P	模拟地
AVDD5	9	P	模拟电源输入, 在芯片外部与 VDD5 相连, 并接 1uF 电容到模拟地
P0.0/ SDA/ RD	10	DB/ DB/ DO	GPIO P0.0, 可配置外部中断 0 输入 I2C SDA, 集电极开路输出, 可配置 4.7K 上拉电阻 电机堵转指示输出, 集电极开路输出
P0.1/ SCL/ FG/TIM4/	11	DB/ DB/ DB/	GPIO P0.1 I2C SCL 时钟, 集电极开路输出, 可配置 4.7K 上拉电阻 电机转速脉冲输出, 可选择每转 1 个或 3 个脉冲, 集电极开路输出 (Capture Timer4 输入或输出)
P1.4/ CMP0P/ P2.4/ AD2	12	DB/ AI/ DB/ AI	GPIO P1.4, 可配置外部中断 1 输入, 可配置 4.7K 上拉电阻, 可用于 Timer1 的开关型 hall 输入 差分 hall/BEMF0 正输入 GPIO P2.4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入

P0. 5/ MOSI/ TXD/ IR_TXD	13	DB/ DB/ DO/ DO	GPIO P0. 5 SPI_MOSI, 主机模式输出或从机模式输入 功能转移前 UART1 数据发送端 功能转移前红外数据发送端
P0. 6/ MISO/ RXD/ IR_RXD	14	DB/ DB/ DI/ DI	GPIO P0. 6 SPI_MISO, 主机模式输入或从机模式输出 功能转移前 UART1 数据接收端 功能转移前红外数据接收端
P0. 7/ SCLK/ TIM5/ CMPX0	15	DB/ DB/ DB/ DO	GPIO P0. 7 SPI 接口时钟 CLK Capture Timer5 输入或输出 比较器输出测试引脚
P1. 1/ TIM3	16	DB/ DB	GPIO P1. 1, 可配置外部中断 1 输入 Capture Timer3 输入或输出
L_DU	17	DO	Gate Driver 下半桥 U 相 PWM 输出
L_DV	18	DO	Gate Driver 下半桥 V 相 PWM 输出
L_DW	19	DO	Gate Driver 下半桥 W 相 PWM 输出
H_DU	20	DO	Gate Driver 上半桥 U 相 PWM 输出
H_DV	21	DO	Gate Driver 上半桥 V 相 PWM 输出
H_DW	22	DO	Gate Driver 上半桥 W 相 PWM 输出
VCC	23	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10uF 或更大滤波电容。 外部电源从 VCC 输入 5~24V, VDD5 由内部 LDO 产生
VSS	24	P	数字地
VDD5	25	P	内部 5V LDO 输出电源, 外接 1~4.7uF 电容.
RSTN/ FICEK	26	DI/ DI	外部复位输入, 内置上拉电阻, 施密特输入 FICE 调试接口时钟端
VDD18	27	P	1.8V LDO 输出电源, 外接 1~4.7uF 电容
P1. 2/ FICED	28	DB/ DB	GPIO P1. 2, 可配置外部中断 1 输入 FICE 数据端口
P1. 3/ HBIAS	29	DB/ DO	GPIO P1. 3 HALL 偏置电源, 内部通过开关连接 VDD5
P1. 6/ CMP1P/ P2. 0/ AD0	30	DB/ AI/ DB/ AI	GPIO P1. 6, 可配置外部中断 1 输入, 可配置 4.7K 上拉电阻, 可用于 Timer1 的开关型 hall1 输入 差分 hall1/BEMF1 正输入 GPIO P2. 0, 可配置外部中断 1 输入 ADC 通道 0 输入, 用于采集相电流 1 放大后的信号
P2. 1/ CMP2P/ P2. 3/ AD1	31	DB/ AI/ AI/ DB/ AI	GPIO P2. 1, 可配置外部中断 1 输入, 可配置 4.7K 上拉电阻, 可用于 Timer1 的开关型 hall2 输入 差分 hall2/BEMF2 正输入 运放 2 正输入端, 接相电流 2 电压信号输入 GPIO P2. 3, 可配置外部中断 1 输入 ADC 通道 1 输入, 用于采集相电流 2 放大后的信号

P2. 6/ CMP3M	32	DB/ AI	GPIO P2. 6, 可配置外部中断 1 输入 过流参考信号输入, 比较器 3 的负输入端
-----------------	----	-----------	---

注:

IO 类型说明:

DI = 数字输入,

DO = 数字输出,

DB = 数字双向,

AI = 模拟输入,

AO = 模拟输出,

P = 电源

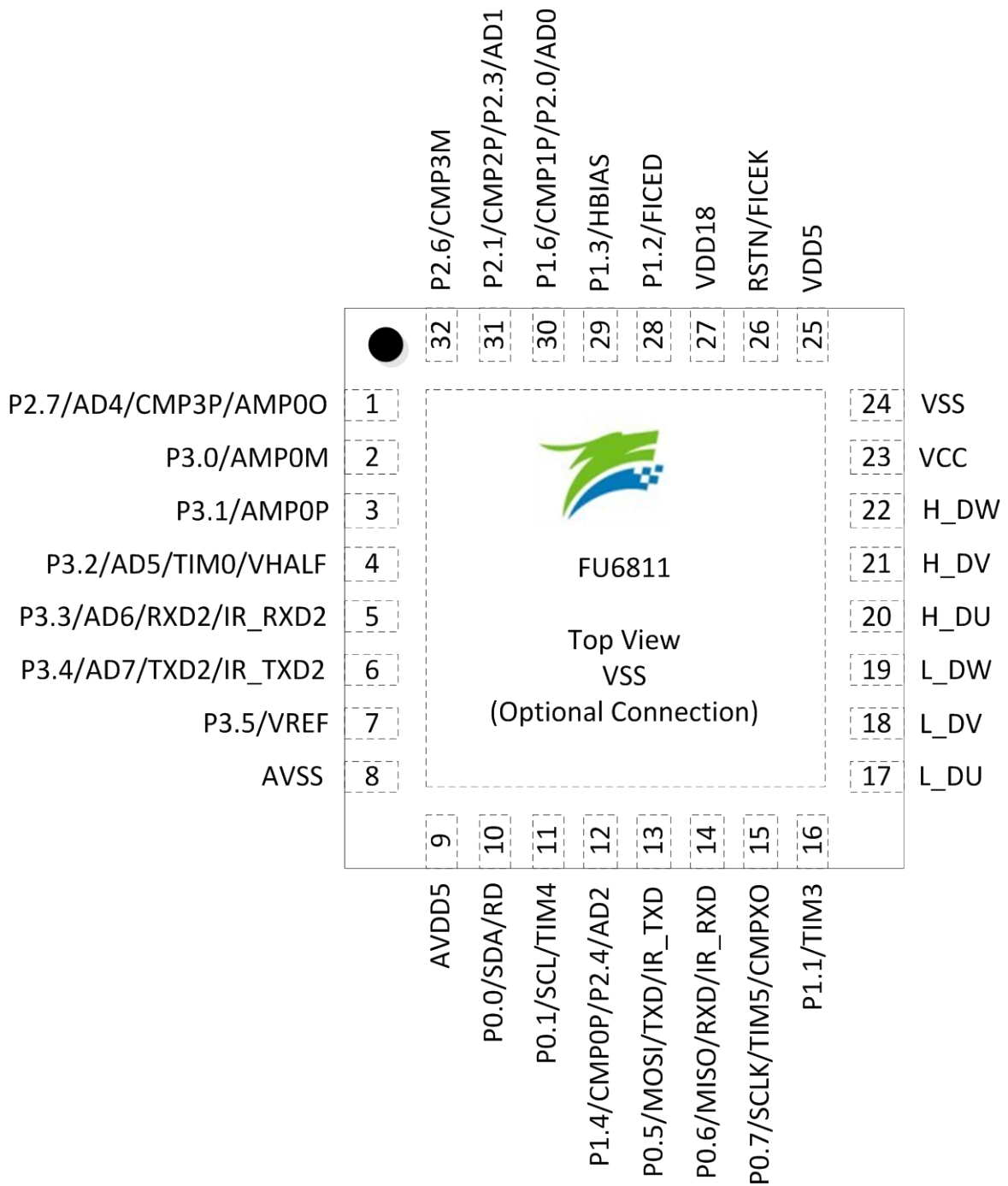
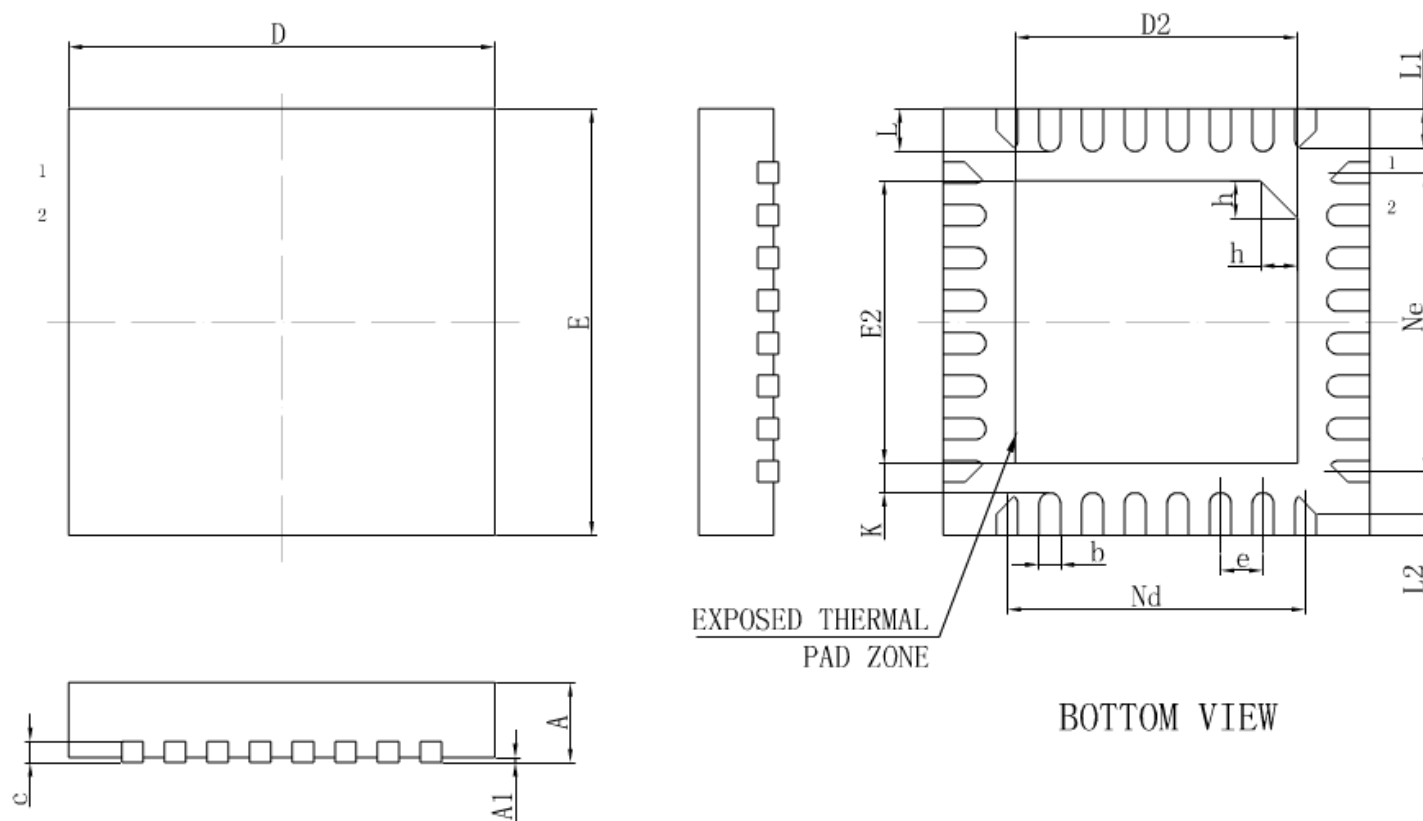
**2.4 FU6811N 封装-QFN32**


图 2-2 FU6811N 封装-QFN32

### 3 封装信息

#### 3.1 QFN32\_4X4



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.60	2.65	2.70
e	0.40BSC		
Nd	2.80BSC		
E	3.90	4.00	4.10
E2	2.60	2.65	2.70
Ne	2.80BSC		
K	0.20	-	-
L	0.35	0.40	0.45
L1	0.30	0.35	0.40
L2	0.15	0.20	0.25
h	0.30	0.35	0.40
1/4"载体尺寸 (mm)	112*112		

图 34-1 QFN32 4mmX4mmX0.75mm 封装尺寸图

#### 4 订购信息

表 4-1 产品型号选择

型号	MIPS (Peak)	FLASH (KB)	XRAM (KB)	时钟电路				驱动模式			驱动类型			接口通讯			GPIO	定时器	模拟外设						无铅	封装
				内部快时钟	外部快时钟	内部慢时钟	外部慢时钟	6N Predriver	3P3N Predriver	Gate Driver	方波	SVPWM	FOC	I2C	SPI	UART			ADC			VREF	运放	比较器		
																			个数	通道数	位数					
FU6831N	24	16	4	√	—	√	—	—	√	—	√	√	√	√	√	√	18	6	1	6	12	√	1	4	√	QFN32
FU6811N	24	16	4	√	—	√	—	—	—	√	√	√	√	√	√	√	19	6	1	7	12	√	1	4	√	QFN32



## Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd RSVs the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

## Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,  
SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057  
Tel: 0755-26867710  
Fax: 0755-26867715  
URL: <http://www.fortiortech.com>

## Contained herein

**Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights Reserved.**