

ADE7912/ADE7913

产品特性

双通道(ADE7912)或三通道(ADE7913) 24位隔离式 Σ - Δ 型模数转换器(同步采样ADC)

集成isoPower隔离式DC-DC转换器

片内温度传感器

四线式SPI串行接口

单个晶振或外部时钟最多可为4个ADE7912/ADE7913器件提供时钟

多个ADE7912/ADE7913器件同步

电流通道峰值输入范围为 ± 31.25 mV

电压通道峰值输入范围为 ± 500 mV

基准电压漂移: 10 ppm/ $^{\circ}$ C(典型值)

3.3 V单电源

20引脚宽体SOIC封装, 爬电距离为8.3 mm

工作温度: -40° C至 $+85^{\circ}$ C

安全和法规认证(申请中)

UL认证

依据UL 1577, 1分钟5000 V rms

CSA元件验收通知#5A

IEC 61010-1: 400 V rms

VDE合格证书

DIN VDE V 0884-10 (VDE V 0884-10):2006-12

$V_{IORM} = 846$ V峰值

应用

基于三相电流检测

电能质量监测

太阳能逆变器

过程监控

防护器件

隔离传感器接口

工业PLC

概述

ADE7912/ADE7913是隔离式3通道 Σ - Δ 型ADC, 利用分流传感器进行三相电能计量。数据和电源隔离采用ADI公司的iCoupler®技术。ADE7912集成两个24位ADC, 而ADE7913集成三个ADC。电流ADC可在3 kHz信号带宽内提供67 dB信噪比, 而电压ADC可在相同的带宽内提供72 dB信噪比。当分

典型应用电路

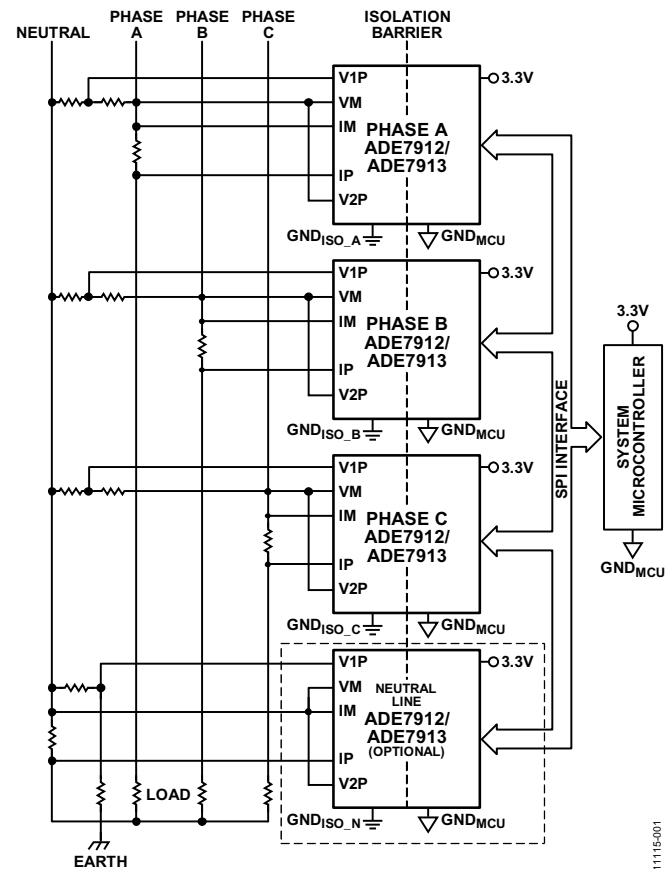


图1.

流器用于电流检测时, 其中一个通道专门用来测量该分流器上的电压。最多两个额外的通道专门用于测量电压, 通常采用电阻分压器来检测电压。一个电压通道可用于通过内部传感器测量芯片温度。ADE7913内置三个通道: 一个电流通道和两个电压通道。ADE7912只有一个电压通道, 其他方面与ADE7913相同。

¹ 受美国专利5,952,849号、6,873,065号、7,075,329号、6,262,600号、7,489,526号和7,558,080号保护, 其他专利正在申请中。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2013 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

目录

产品特性	1	温度传感器	20
应用	1	保护配置寄存器的完整性	21
典型应用电路	1	配置寄存器的CRC	21
概述	1	ADE7912/ADE7913状态	21
修订历史	2	隔离寿命	22
功能框图	4	应用信息	23
技术规格	5	ADE7912/ADE7913用于三相电表	23
法规认证(申请中)	7	ADE7912/ADE7913时钟	25
隔离和安全相关特性	7	SPI接口	26
DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性	7	同步多个ADE7912/ADE7913器件	27
时序特性	8	电源管理	31
绝对最大额定值	10	DC-DC转换器	31
热阻	10	磁场抗扰度	32
ESD警告	10	上电和初始化程序	33
引脚配置和功能描述	11	硬件复位	36
典型性能参数	13	软件复位	36
测试电路	15	掉电模式	36
术语	16	布局布线指南	37
工作原理	18	ADE7913评估板	39
模拟输入	18	ADE7912/ADE7913版本	39
模数转换	18	寄存器列表	41
基准电压电路	20	外形尺寸	44
ADC输出值的CRC	20	订购指南	44

修订历史

2013年11月—修订版0：初始版

ADE7912/ADE7913集成isoPower®隔离式DC-DC转换器。该DC-DC转换器基于ADI公司的*iCoupler*技术，在3.3 V输入电源下提供第一级ADC要求的调节电源。*isoPower*无需外部DC/DC隔离模块。*iCoupler*芯片级变压器技术还能够隔离ADC第一级和第二级之间的逻辑信号，因此可提供小尺寸、完全隔离的解决方案。

ADE7912/ADE7913的配置和状态寄存器通过双向SPI串行端口访问，很容易与微控制器接口。

ADE7912/ADE7913的时钟可来自晶振或外部时钟信号。为减少系统物料，ADE7912/ADE7913主器件最多可驱动三个附加ADE7912/ADE7913器件。

多个ADE7912/ADE7913器件可以同步，以便在同一时刻进行采样，提供相干输出。

ADE7912/ADE7913采用20引脚宽体SOIC无铅封装，爬电距离为8.3 mm。

AD5629R/AD5669R

功能框图

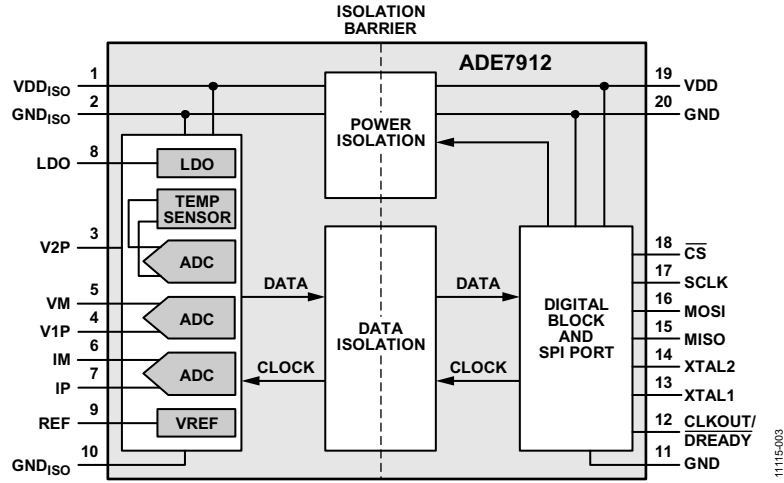


图2. ADE7912功能框图

11115-003

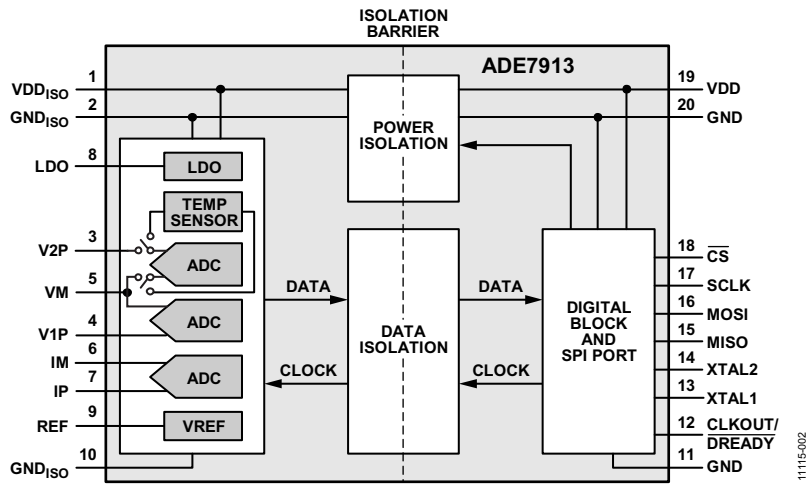


图3. ADE7913功能框图

11115-002

技术规格

VDD = 3.3 V ± 10%, GND = 0 V, 片内基准电压源, XTAL1 = 4.096 MHz, T_{MIN}至T_{MAX} = -40°C至+85°C, T_A = 25°C(典型值)。

表1.

参数	最小值	典型值	最大值	单位	测试条件/注释
模拟输入¹					
伪差分信号电压范围 IP和IM引脚之间	-31.25		+31.25	mV峰值	IM引脚连接到GND _{ISO}
伪差分信号电压范围 V1P和VM引脚之间以及 V2P和VM引脚之间	-500		+500	mV峰值	V1P和VM引脚之间以及V2P和VM引脚之间的 伪差分输入, VM引脚连接到GND _{ISO}
最大VM和IM电压 串扰	-25		+25	mV	
		-90		dB	当V1P和V2P输入为满量程时, IP和IM输入设 为0 V (GND _{ISO})
		-105		dB	当IP和V1P输入为满量程时, V2P和VM输 入设为0 V (GND _{ISO}); 当IP和V2P输入为满量 程时, V1P和VM输入设为0 V (GND _{ISO})
至GND _{ISO} 的输入阻抗(DC) IP、IM、V1P和V2P引脚	480			kΩ	
VM引脚	240			kΩ	
电流通道ADC失调误差		-2		mV	
电压通道ADC失调误差		-35		mV	V2通道仅适用于ADE7913
ADC失调温漂	-500		+500	ppm/°C	仅V1通道
增益误差	-4		+4	%	
增益温漂	-135		+135	ppm/°C	电流通道
	-65		+65	ppm/°C	V1和V2通道
交流电源抑制(PSR)		-90		dB	V _{DD} = 3.3 V + 120 mV rms (50 Hz/100 Hz), IP = V1P = V2P = GND _{ISO}
直流电源抑制(PSR)		-80		dB	VDD = 3.3 V ± 330 mV dc, IP = 6.25 mV rms, V1P = V2P = 100 mV rms
温度传感器					
精度		±5		°C	
波形采样—电流通道¹					
信噪比(SNR)		67		dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
		68		dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
		72		dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
		74		dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
信纳比(SINAD)		66		dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
		68		dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
		72		dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
		73		dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
总谐波失真(THD)		-79		dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
		-78		dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
		-82		dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
		-82		dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
无杂散动态范围(SFDR)		83		dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
		83		dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
		85		dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
		85		dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
电压通道¹					
信噪比(SNR)		72		dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
		74		dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
		77		dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
		79		dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz

ADE7912/ADE7913

参数	最小值	典型值	最大值	单位	测试条件/注释
信纳比(SINAD)	72			dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
	74			dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
	77			dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
	78			dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
总谐波失真(THD)	-83			dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
	-83			dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
	-85			dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
	-85			dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
无杂散动态范围(SFDR)	86			dBFS	ADC_FREQ = 8 kHz, BW = 3300 Hz
	86			dBFS	ADC_FREQ = 8 kHz, BW = 2000 Hz
	87			dBFS	ADC_FREQ = 2 kHz, BW = 825 Hz
	87			dBFS	ADC_FREQ = 2 kHz, BW = 500 Hz
CLKIN ²					所有规格CLKIN = 4.096 MHz
输入时钟频率CLKIN	3.6	4.096	4.21	MHz	
CLKIN占空比	45	50	55	%	
XTAL1逻辑输入					
输入高电压V _{INH}				V	
输入低电压V _{INL}			0.8	V	
XTAL1总电容 ³		40		pF	
XTAL2总电容 ³		40		pF	
XTAL1的CLKOUT延迟 ⁴			100	ns	
逻辑输入—MOSI、SCLK、CS					
输入高电压V _{INH}	2.4			V	
输入低电压V _{INL}			0.8	V	
输入电流I _{IN}			15	nA	
输入电容C _{IN}			10	pF	
逻辑输出—CLKOUT/DREADY和MISO					
输出高电压V _{OH}	2.5			V	I _{SOURCE} = 800 μA
输出低电压V _{OL}			0.4	V	I _{SINK} = 2 mA
电源					额定性能
VDD引脚	2.97		3.63	V	最小值 = 3.3 V - 10%；最大值 = 3.3 V + 10%
I _{DD}		12.5	19	mA	CONFIG寄存器中的位2 (PWRDWN_EN)清0
		2.7	3	mA	CONFIG寄存器中的位2 (PWRDWN_EN)置1
		50		μA	CONFIG寄存器中的位2 (PWRDWN_EN)置1且XTAL1引脚无CLKIN信号

¹ 有关参数定义，请参见术语部分。

² CLKIN是ADE7912/ADE7913的内部时钟，指XTAL1引脚提供的时钟频率。

³ XTAL1/XTAL2总电容指各引脚上的净电容。各电容等于引脚的寄生电容与连接在引脚和GND之间的陶瓷电容之和。详情参见ADE7912/ADE7913时钟部分。

⁴ XTAL1的CLKOUT延迟是指CLKOUT功能使能时，从XTAL1引脚的高到低跃迁至CLKOUT/DREADY引脚的同步高到低跃迁的延迟时间。

法规认证(申请中)

ADE7912/ADE7913正在申请表2所列机构的认可。关于特定交叉隔离波形和绝缘水平下的推荐最大工作电压的更多信息，请参阅表8和“绝缘寿命”部分。

表2. 法规认证

UL	CSA	VDE
UL 1577器件认可程序认可 ¹	CSA元件验收通知5A批准	DIN VDE V 0884-10 ² (VDE V 0884-10): 2006-12认证
单一保护, 5000 V rms隔离电压	基本绝缘符合IEC 61010-1标准, 400 V rms (564 V峰值)最大工作电压	加强绝缘, 846 V峰值

1 依据UL1577, 每个ADE7912/ADE7913器件都经过1秒钟绝缘测试电压≥ 6000 V rms的验证测试(漏电流检测限值为10 μA)。

2 依据DIN V VDE V 0884-10, 每个ADE7912/ADE7913器件都经过1秒钟绝缘测试电压≥1,590 V峰值的验证测试(局部放电检测限值为5 pC)。器件标识中的星号(*)表示通过DIN VDE V 0884-10 (VDE V 0884-10):2006-12认证。

隔离和安全相关特性

表3. 安全相关的关键尺寸和材料特性

参数	符号	数值	单位	测试条件/注释
额定电介质隔离电压		5000	V rms	持续1分钟
最小外部气隙(间隙)	L(I01)	8.3	mm	测量距离从输入端至输出端, 沿PCB安装层的空气最短距离, 作为PCB布局的辅助手段
最小外部爬电距离	L(I02)	8.3	mm	测量输入端至输出端, 沿壳体最短距离
最小内部间隙		0.017 min	mm	隔离距离
漏电阻抗(相对漏电指数)	CTI	>600	V	IEC 60112
隔离组		II		材料组(DIN VDE 0110, 1/89, 表1)

DIN V VDE V 0884-10 (VDE V 0884-10)隔离特性

ADE7912/ADE7913适合安全限制数据范围内的加强电气隔离。通过保护电路保持安全数据。

表4. VDE特性

说明	测试条件/注释	符号	特性	单位
DIN VDE 0110装置分类			I至IV	
额定电源电压≤ 150 V rms			I至IV	
额定电源电压≤ 300 V rms			I至III	
额定电源电压≤ 400 V rms			40/105/21	
环境分类			2	
污染度(DIN VDE 0110, 表1)				
最大工作绝缘电压		V_{IORM}	846	V峰值
输入至输出测试电压, 方法B1	$V_{IORM} \times 1.875 = V_{pd(m)}$, 100%生产测试, $t_{ini} = t_m = 1$ 秒, 局部放电 < 5 pC	$V_{pd(m)}$	1592	V峰值
输入至输出测试电压, 方法A		$V_{pd(m)}$		
跟随环境测试, 子类1	$V_{IORM} \times 1.5 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC		1273	V峰值
跟随输入和/或安全测试, 子类2和子类3	$V_{IORM} \times 1.2 = V_{pd(m)}$, $t_{ini} = 60$ 秒, $t_m = 10$ 秒, 局部放电 < 5 pC		1018	V峰值
最高允许过压		V_{IOTM}	6000	V峰值
浪涌隔离电压		V_{IOSM}	6000	V峰值
	$V_{PEAK} = 10$ kV, 1.2 μs上升时间, 50 μs, 50% 下降时间			
安全限值	出现故障时允许的最大值(见图4)			
最高结温		T_S	150	°C
25°C时的总功耗		P_S	2.78	W
T_S 上的绝缘电阻	$V_{IO} = 500$ V	R_S	>10 ⁹	Ω

ADE7912/ADE7913

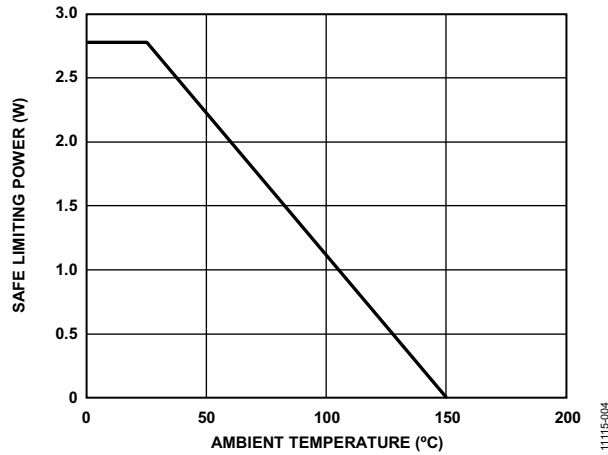


图4. 热减额曲线，依据DIN V VDE V 0884-10获得的安全限值与壳温的关系

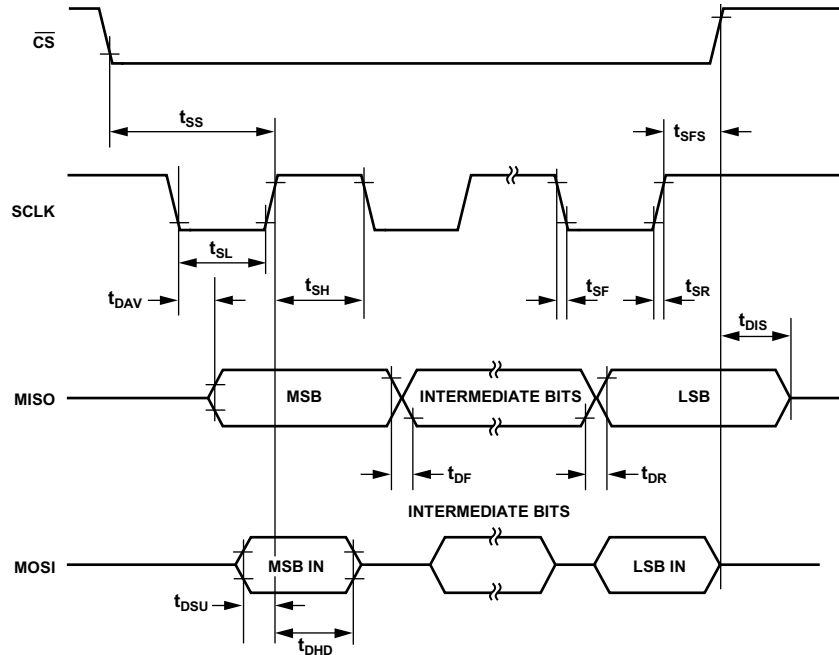
时序特性

VDD = 3.3 V ± 10%，GND = 0 V，片内基准电压源，CLKIN = 4.096 MHz， T_{MIN} 至 T_{MAX} = -40°C 至 +85°C。

表5. SPI接口时序参数

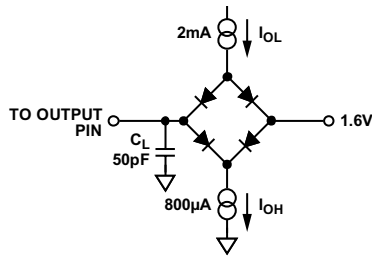
参数	符号	最小值	最大值	单位
\overline{CS} 至 SCLK 正边沿	t _{SS}	50		ns
SCLK 频率 ¹		250	5600	kHz
SCLK 低电平脉冲宽度	t _{SL}	80		ns
SCLK 高电平脉冲宽度	t _{SH}	80		ns
SCLK 边沿之后数据输出有效时间	t _{DAV}		80	ns
SCLK 边沿之前数据输入建立时间	t _{DSU}	70		ns
SCLK 边沿之后数据输入保持时间	t _{DHD}	20		ns
数据输出下降时间	t _{DF}		20	ns
数据输出上升时间	t _{DR}		20	ns
SCLK 上升时间	t _{SR}		20	ns
SCLK 下降时间	t _{SF}		20	ns
\overline{CS} 上升沿之后 MISO 禁用时间	t _{DIS}	5	40	ns
SCLK 边沿之后 \overline{CS} 高电平时间	t _{SFS}	0		ns

¹ 通过设计保证最小值和最大值规格。



11115-005

图5. SPI接口时序



11115-006

图6. 时序规格的负载电路

ADE7912/ADE7913

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表6.

参数	额定值
VDD至GND	-0.3 V至+3.7 V
模拟输入电压至GND _{ISO} 、IP、IM、V1P、V2P、VM	-2 V至+2 V
基准输入电压至GND _{ISO}	-0.3 V至 $V_{DD} + 0.3 \text{ V}$
数字输入电压至GND	-0.3 V至 $V_{DD} + 0.3 \text{ V}$
数字输出电压至GND	-0.3 V至 $V_{DD} + 0.3 \text{ V}$
共模瞬变 ¹	100 kV/ μs 至+100kV/ μs
工作温度	
工业范围	-40°C至+85°C
存储温度范围	-65°C至+150°C
引脚温度(焊接, 10秒) ²	260°C

¹ 指隔离栅上的共模瞬变。超过绝对最大额定值的共模瞬变可能导致闩锁或永久损坏。

² ADI公司建议RoHS兼容器件焊接使用的回流焊温度曲线应符合JEDEC J-STD-020D.1。有关该标准的最新版本，请参见JEDEC。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 和 θ_{JC} 针对最差条件，即器件焊接在电路板上以实现表贴封装。

表7. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
20引脚 SOIC_IC	48.0	6.2	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

表7. 热阻

封装类型	最大值	单位	适用认证
交流电压，双极性波形	564	V峰值	所有认证，50年使用寿命
直流电压，基本绝缘	600	V峰值	

¹ 指隔离栅上的连续电压幅度。详情见“隔离寿命”部分。

引脚配置和功能描述

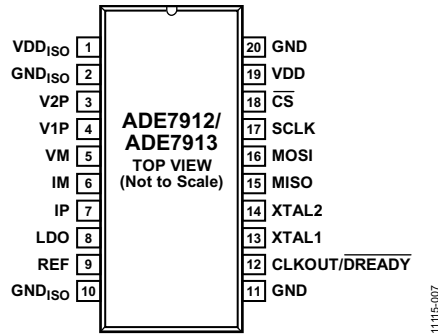


图7. 引脚配置

表9. 引脚功能描述

引脚编号	引脚名称	说明
1	VDD _{ISO}	隔离副边电源。通过该引脚可以使用3.3 V片内隔离电源。不要将外部负载电路连接至此引脚。用一个10 μF电容和一个100 nF陶瓷电容并联将此引脚去耦到GND _{ISO} (引脚2)。
2, 10	GND _{ISO}	隔离副边的接地基准。这些引脚为所有模拟电路提供接地基准。所有模拟电路都应使用这些无噪声接地基准。这两个引脚不在内部互连。
3, 4, 5	V2P, V1P, VM	电压通道的模拟输入。电压通道与电压传感器一起使用。V2P和V1P是伪差分电压输入，对于额定操作，最大信号电平为VM ± 500 mV。这些引脚配合相关的输入电路使用，如图20所示。若不使用V1P或V2P，应将其连接到VM引脚。ADE7912无V2P电压通道，因此应将V2P引脚连接到VM引脚。仅ADE7913提供第二电压通道。
6, 7	IM, IP	电流通道的模拟输入。电流通道与分流器一起使用。IM和IP是伪差分电压输入，最大差分电平为±31.25 mV。这些引脚配合相关的输入电路使用，如图20所示。
8	LDO	模拟低压差(LDO)稳压器的2.5 V输出。用一个4.7 μF电容和一个100 nF陶瓷电容并联将此引脚去耦到GND _{ISO} (引脚10)。不要将外部负载电路连接至此引脚。
9	REF	基准电压源。通过该引脚可以使用片内基准电压。片内基准电压源的标称值为1.2 V。用一个4.7 μF电容和一个100 nF陶瓷电容并联将此引脚去耦到GND _{ISO} (引脚10)。
11, 20	GND	主接地基准。
12	CLKOUT/DREADY	时钟输出(CLKOUT)。选择CLKOUT功能时(详情参见“同步多个ADE7912/ADE7913器件”部分)，ADE7912/ADE7913在XTAL1引脚产生一个与主时钟同步的数字信号。使用CLKOUT为板上的其他ADE7912/ADE7913器件提供时钟。 数据就绪、低电平有效(DREADY)。选择DREADY功能时(详情参见“同步多个ADE7912/ADE7913器件”部分)，ADE7912/ADE7913产生一个与ADC输出频率同步的低电平有效信号。使用此信号启动对ADE7912/ADE7913 ADC输出的读取。
13	XTAL1	主时钟输入。可以通过此逻辑输入提供外部时钟。此引脚可提供另一适当配置的ADE7912/ADE7913器件的CLKOUT/DREADY信号(详情参见“同步多个ADE7912/ADE7913器件”部分)。或者，XTAL1和XTAL2上可连接一个最大驱动功率为0.5 mW、等效串联电阻(ESR)为20 Ω的晶振，以便为ADE7912/ADE7913提供时钟源。额定工作性能要求的时钟频率为4.096 MHz，但可以使用最低为3.6 MHz的频率。详情参见ADE7912/ADE7913时钟部分。
14	XTAL2	晶振，第二输入。XTAL2和XTAL1上可连接一个最大驱动功率为0.5 mW、ESR为20 Ω的晶振，以便为ADE7912/ADE7913提供时钟源。
15	MISO	SPI端口的数据输出。用一个10 kΩ电阻上拉此引脚(详情参见ADE7912/ADE7913时钟部分)。
16	MOSI	SPI端口的数据输入。
17	SCLK	SPI端口的串行时钟输入。所有串行数据传输均与此时钟同步(参见ADE7912/ADE7913时钟部分)。

ADE7912/ADE7913

引脚编号	引脚名称	说明
18	$\overline{\text{CS}}$	SPI端口的片选信号。
19	VDD	主电源电压。此引脚为ADE7912/ADE7913提供电源电压。额定工作条件下，应将电源电压维持在 $3.3\text{V} \pm 10\%$ 。用一个 $10\ \mu\text{F}$ 电容和一个 $100\ \text{nF}$ 陶瓷电容并联将此引脚去耦到GND(引脚20)。

典型性能参数

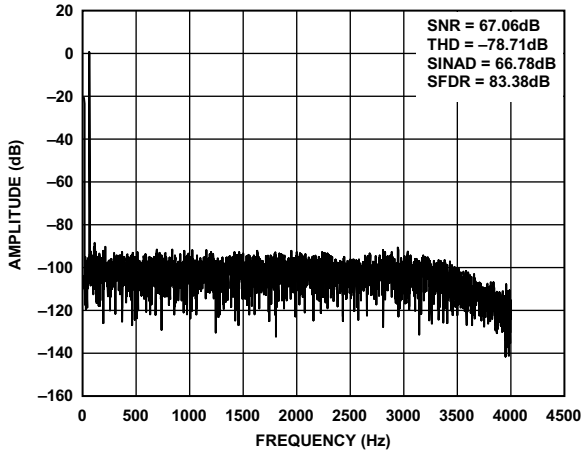


图8. 电流通道FFT(± 31.25 mV、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

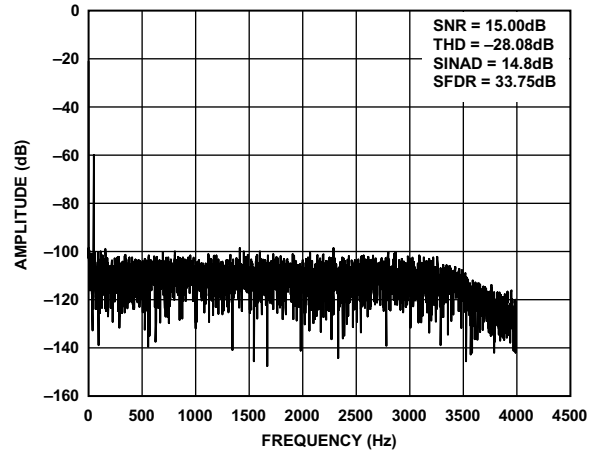


图11. 电压通道V1 FFT(± 500 μ V、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

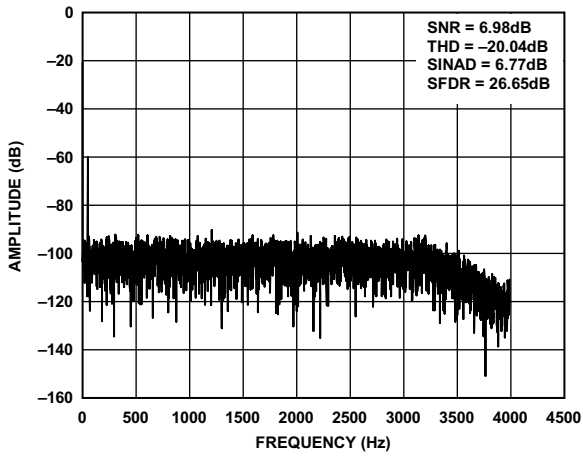


图9. 电流通道FFT(± 31.25 μ V、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

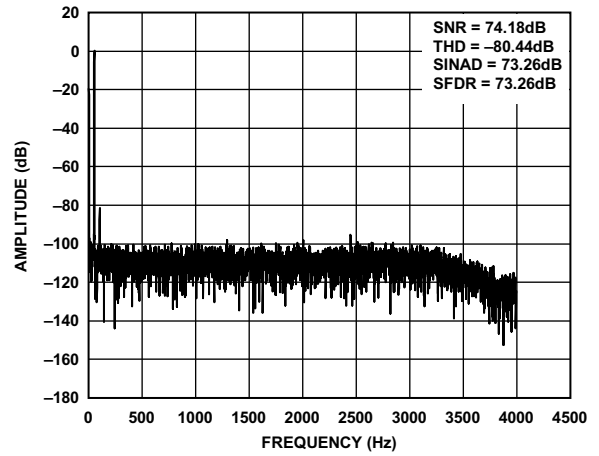


图12. 电压通道V2 FFT(± 500 mV、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

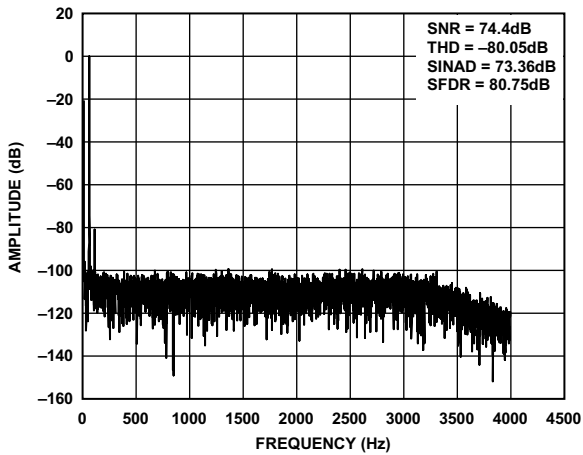


图10. 电压通道V1 FFT(± 500 mV、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

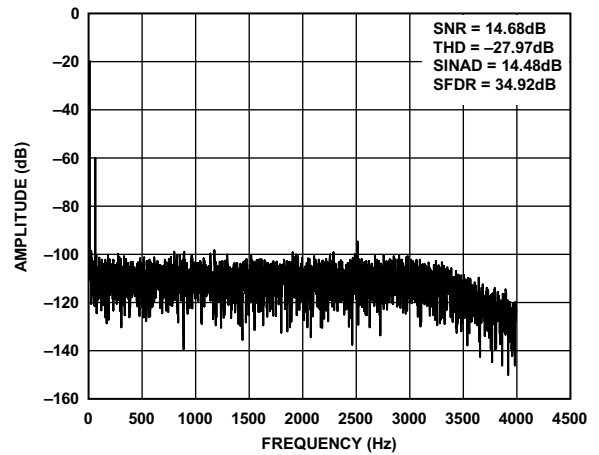


图13. 电压通道V2 FFT(± 500 μ V、50 Hz伪差分输入信号, ADC_FREQ = 8 kHz, BW = 3300 Hz)

ADE7912/ADE7913

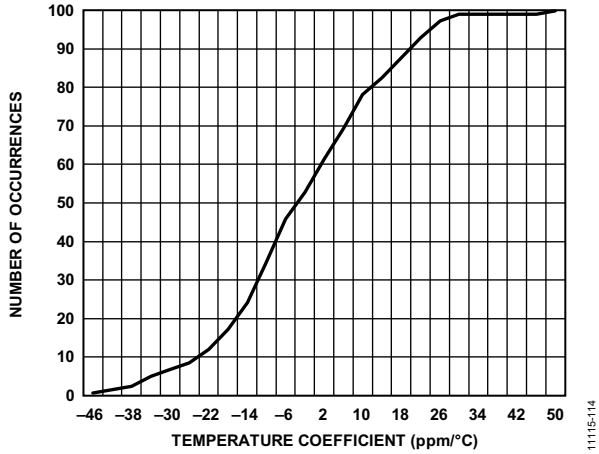


图14. 电流通道ADC增益温度系数的累计直方图
(温度范围为-40°C至+25°C)

11115-114

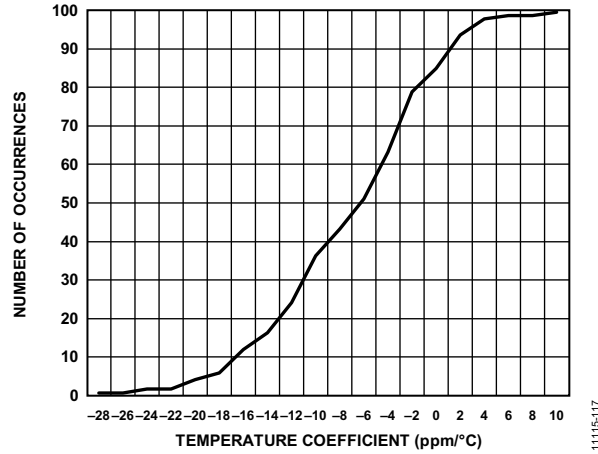


图17. 电压通道V1 ADC增益温度系数的累计直方图
(温度范围为+25°C至+85°C)

11115-117

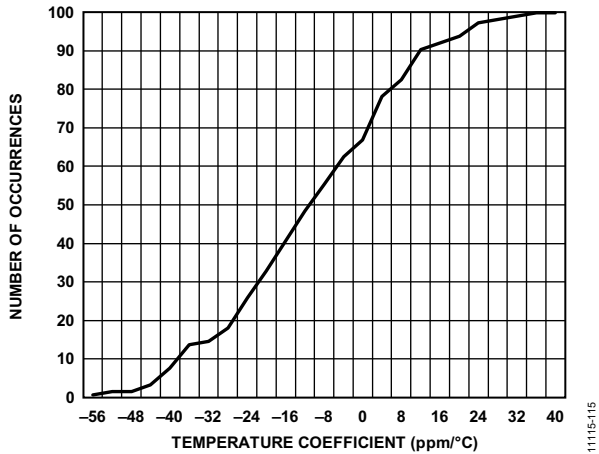


图15. 电流通道ADC增益温度系数的累计直方图
(温度范围为+25°C至+85°C)

11115-115

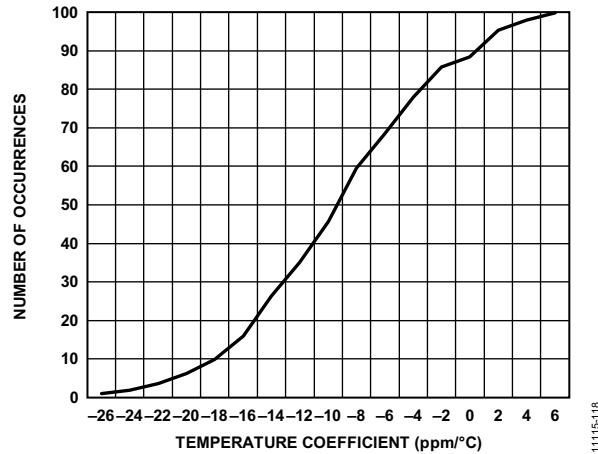


图18. 电压通道V2 ADC增益温度系数的累计直方图
(温度范围为-40°C至+25°C)

11115-118

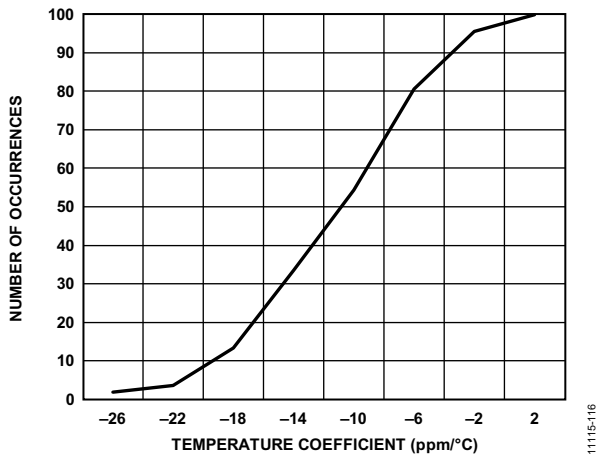


图16. 电压通道V1 ADC增益温度系数的累计直方图
(温度范围为-40°C至+25°C)

11115-116

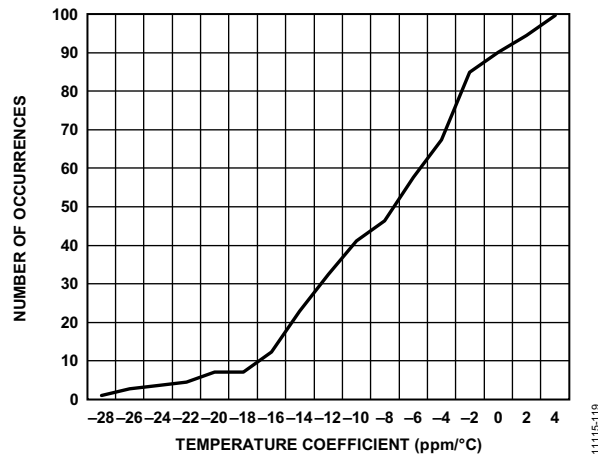
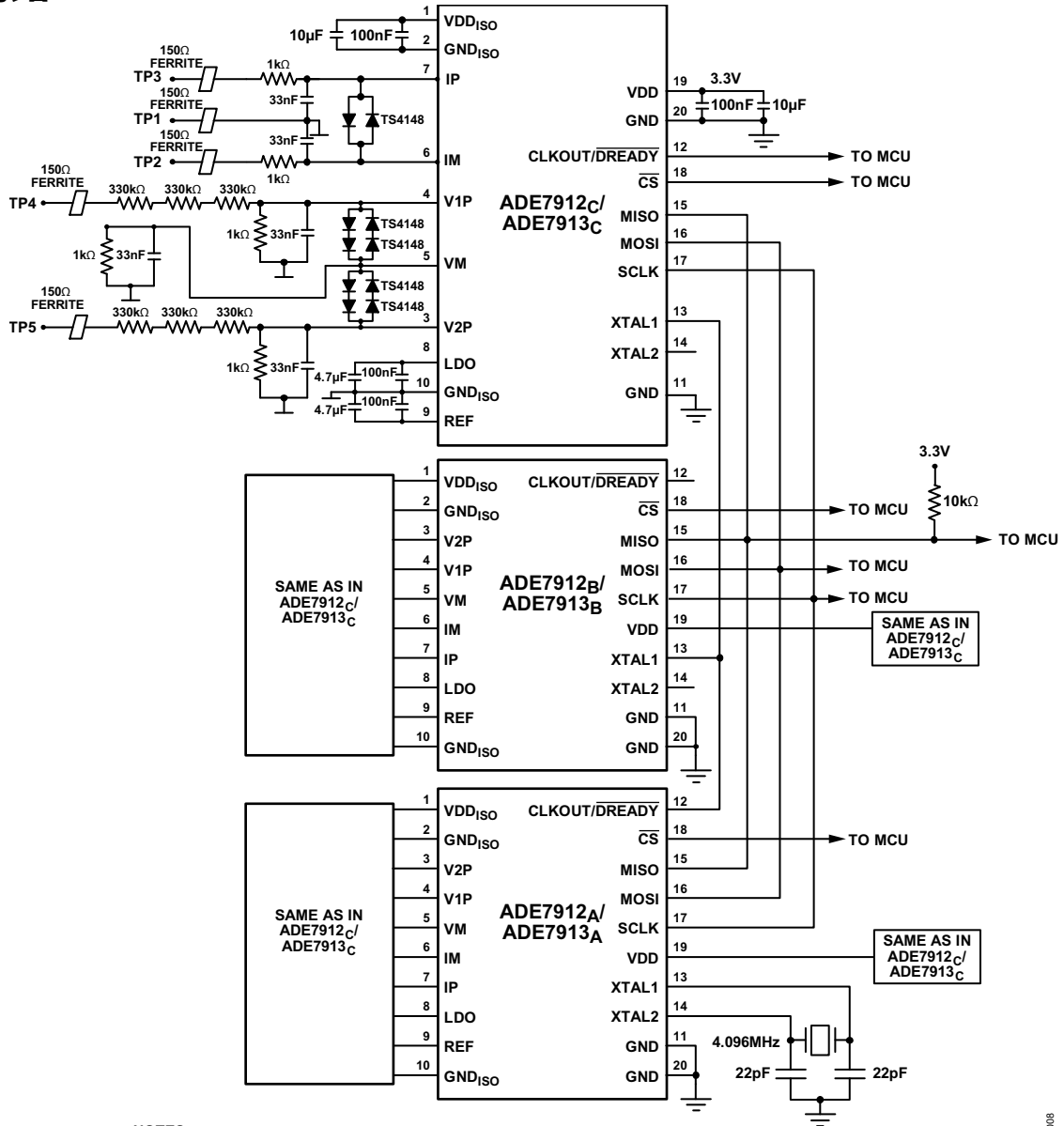


图19. 电压通道V2 ADC增益温度系数的累计直方图
(温度范围为+25°C至+85°C)

11115-119

测试电路



NOTES
 1. ADE7912_X/ADE7913_X = PHASE X ADE7912/ADE7913, WHERE X = A, B, OR C.

图20. 测试电路

11115-008

术语

引脚IP与IM之间、V1P与VM之间、V2P与VM之间的伪差分信号电压范围

该范围代表IM和VM引脚连接到GND_{ISO}(引脚2)时,为产生满量程响应,ADC上必须施加的峰峰值伪差分电压。IM和VM引脚通过抗混叠滤波器连接到GND_{ISO}(参见图20)。图21显示IP和IM之间的输入电压范围。图22显示V1P和VM之间以及V2P和VM之间的输入电压范围。

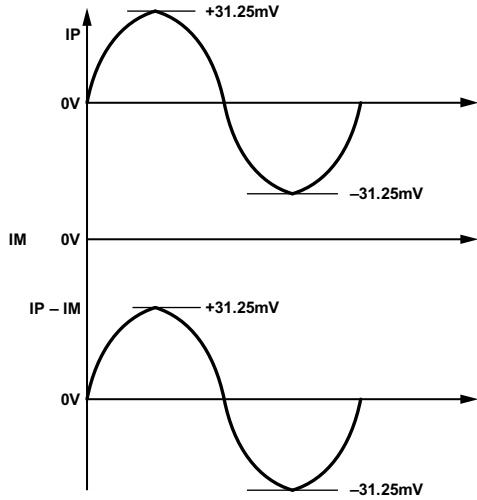


图21. IP和IM引脚之间的伪差分输入电压范围

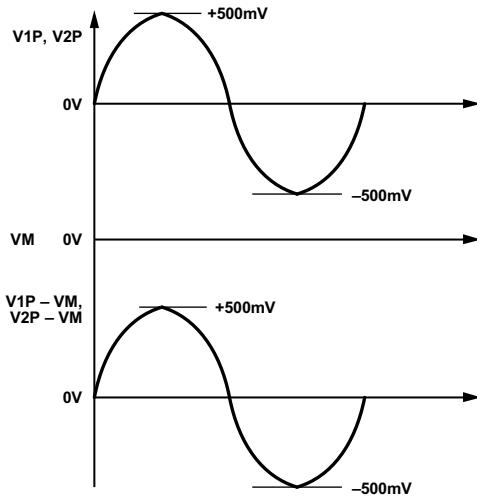


图22. V1P和VM引脚之间以及V2P和VM引脚之间的伪差分输入电压范围

最大VM和IM电压范围

该范围代表VM和IM引脚相对于GND_{ISO}(引脚10)的最大允许电压。

串扰

串扰代表信号的泄漏,泄漏一般是通过电路之间的电容发生。电流通道的串扰通过如下方式测量:IP和IM引脚连接到GND_{ISO}(引脚10),在电压通道的V1P和VM引脚之间以及V2P和VM引脚之间提供满量程交替差分电压,然后测量电流通道的输出。V1P电压通道的串扰通过如下方式测量:V1P和VM引脚连接到GND_{ISO}(引脚10),在IP和V2P引脚之间提供满量程交替差分电压,然后测量V1P通道的输出。V2P电压通道的串扰通过如下方式测量:V2P和VM引脚连接到GND_{ISO}(引脚10),在IP和V1P引脚之间提供满量程交替差分电压,然后测量V2P通道的输出。串扰等于接地ADC输出值与ADC满量程输出值之比。ADC输出采集时间为2秒。串扰用dB表示。

至地输入阻抗(DC)

至地输入阻抗代表ADC各输入引脚(IP、IM、V1P、V2P和VM)相对于GND_{ISO}(引脚10)测得的阻抗。

差分输入阻抗(DC)

差分输入阻抗代表ADC输入之间测得的阻抗:IP和IM之间、V1P和VM之间、V2P和VM之间(仅限ADE7913)。

ADC失调误差

ADC失调误差是两个输入端连接到GND_{ISO}时测得的平均ADC输出码与理想ADC输出码之间的差值。失调的幅度取决于各通道的输入范围。

ADC失调温漂

ADC失调温漂是指失调随温度的变化。在-40°C、+25°C和+85°C下进行测量。失调温漂通过下式计算:

$$Drift = \max \left[\left| \frac{Offset(-40) - Offset(25)}{Offset(25) \times (-40 - 25)} \right|, \left| \frac{Offset(85) - Offset(25)}{Offset(25) \times (85 - 25)} \right| \right]$$

失调温漂用nV/°C表示。

增益误差

ADC的增益误差代表使用内部基准电压源时,测得的ADC输出码(减去失调)和理想输出码之间的差值(参见“模数转换”部分)。该差值表示为理想代码的百分比,代表一个电流或电压通道的总温度误差。

增益温漂

此温度系数包括ADC增益的温度变化和内部基准电压源的温度变化，代表一个电流或电压通道的总温度系数。使用内部基准电压源时，在-40°C、+25°C和+85°C下测量ADC增益。然后用下式计算该温度系数：

$$Drift = \max \left[\left| \frac{Gain(-40) - Gain(25)}{Gain(25) \times (-40 - 25)} \right|, \left| \frac{Gain(85) - Gain(25)}{Gain(25) \times (85 - 25)} \right| \right]$$

增益温漂用ppm/°C表示。

电源抑制(PSR)

PSR衡量测量误差占读数的百分比与电源变化的关系。对于交流PSR测量，首先是在输入引脚的电压为0 V时，获取标称电源(3.3 V)时的读数。接着向电源引入交流信号(120 mV rms, 50 Hz或100 Hz)，在相同输入信号电平下获取第二个读数。此交流信号引入的误差表示为读数的百分比(电源抑制比PSRR)。PSR = 20 log₁₀(PSRR)。

对于直流PSR测量，首先是在IP和IM引脚之间的电压为6.25 mV rms，且V1P和VM引脚之间、V2P和VM引脚之间的电压为100 mV rms时，获取标称电源(3.3 V)时的读数。然后将电源改变±10%，并在相同输入信号电平下获得第二个读数。所引入的误差以读数百分比形式表示(PSRR)。然后，PSR = 20 log₁₀(PSRR)。

信噪比(SNR)

SNR指实际输入信号的均方根值与奈奎斯特频率以下除谐波和直流以外所有其它频谱成分的均方根和之比，频谱成分在2秒窗口内计算。用分贝(dB)表示。

信纳比(SINAD)

SINAD指实际输入信号的均方根值与奈奎斯特频率以下包括谐波但直流除外的所有其它频谱成分的均方根和之比，频谱成分在2秒窗口内计算。用分贝(dB)表示。

总谐波失真(THD)

THD指所有谐波(不包括噪声成分)均方根和与基波均方根值的比值。频谱成分在2秒窗口内计算。用分贝(dB)表示。

无杂散动态范围(SFDR)

SFDR指实际输入信号的均方根值与波形样本测量带宽内的峰值杂散成分的均方根值之比，频谱成分在2秒窗口内计算。用相对于满量程的分贝数(dBFS)表示。

工作原理

模拟输入

ADE7913具有三路模拟输入：一个电流通道和两个电压通道。ADE7912没有第二电压通道。电流通道具有两个全差分电压输入引脚IP和IM，它们支持的最大差分信号为 $\pm 31.25\text{ mV}$ 。

V_{IP} 最大信号电平也是 $\pm 31.25\text{ mV}$ 。IM输入容许的 V_{IM} 最大信号电平为 $\pm 25\text{ mV}$ 。图23显示了电流通道输入的原理图及其与最大IM引脚电压的关系。

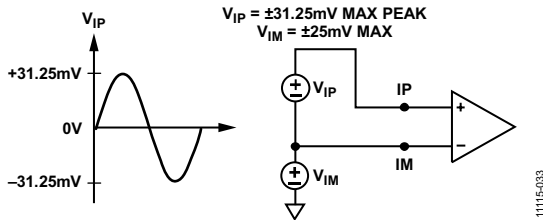


图23. 电流通道最大输入电平

注意，电流通道用于检测分流器上的电压。这种情况下，分流器的一个极点成为电表地(参见图33)，因此电流通道是在伪差分配置下使用，与电压通道配置相似(参见图24)。

电压通道具有两个伪差分单端电压输入引脚： V_{1P} 和 V_{2P} 。这些单端电压输入相对于 V_M 的最大输入电压为 $\pm 500\text{ mV}$ 。 V_M 输入容许的最大信号为 $\pm 25\text{ mV}$ 。图24显示了电压通道输入的原理图及其与最大 V_M 电压的关系。

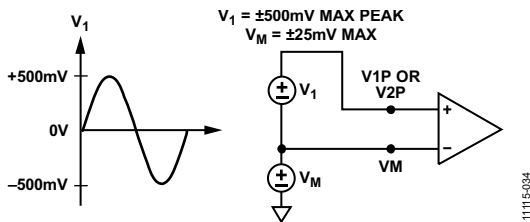


图24. 电压通道最大输入电平

模数转换

ADE7912/ADE7913具有三个二阶 Σ - Δ 型ADC。为简明起见，图25显示的是一阶 Σ - Δ 型ADC框图。转换器由 Σ - Δ 型调制器和数字低通滤波器组成，其间通过数字隔离模块隔离。

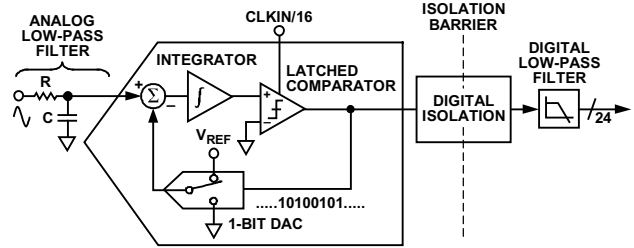


图25. 一阶 Σ - Δ 型ADC

Σ - Δ 型调制器以一定的速率将输入信号转换成由1和0构成的连续串行流，其中速率由采样时钟决定。在ADE7912/ADE7913中，采样时钟等于 $CLKIN/4$ (当 $CLKIN = 4.096\text{ MHz}$ 时，它是 1.024 MHz)。反馈环路中的1位DAC由串行流驱动。DAC输出从输入信号中减除。如果环路增益足够高，DAC输出的平均值(以及相应的位流)就会接近输入信号电平的平均值。对于任意给定输入值，一个采样间隔内的1位ADC的输出数据几乎毫无意义。只有对大量样本进行平均，才能获得有意义的结果。数据通过数字隔离器后，在ADC的第二部分——数字低通滤波器中完成该均值操作。通过求取调制器输出的大量位的平均值，低通滤波器产生与输入信号电平成比例的24位数据字。

Σ - Δ 转换器利用两种技术从1位转换技术实现高分辨率。第一种技术就是过采样。过采样意味着信号的采样速率(频率)比目标带宽高出许多倍。例如，当 $CLKIN = 4.096\text{ MHz}$ 时，ADE7912/ADE7913的采样速率为 1.024 MHz ，目标带宽为 40 Hz 至 3.3 kHz 。过采样具有将量化噪声(采样引起的噪声)散布于更宽带宽的效果。由于噪声因散布于更宽的带宽而变得更细，目标带宽中的量化噪声便得以降低，如图26所示。

然而，单凭过采样还不足以提高目标带宽的信噪比(SNR)。例如，仅仅为了让SNR增加 6 dB (1位)，过采样系数就需要达到4。为了将过采样率控制在合理范围内，就需要对量化噪声进行整形，从而使得大多数噪声位于较高频率中。噪声整形是实现高分辨率所用的第二种技术。在 Σ - Δ 型调制器中，噪声是通过积分器进行整形的，该积分器对量化噪声具有高通响应。通过这种方法，使得大多数噪声都位于较高频率中，进而可以通过数字低通滤波器移除。噪声整形如图26所示。

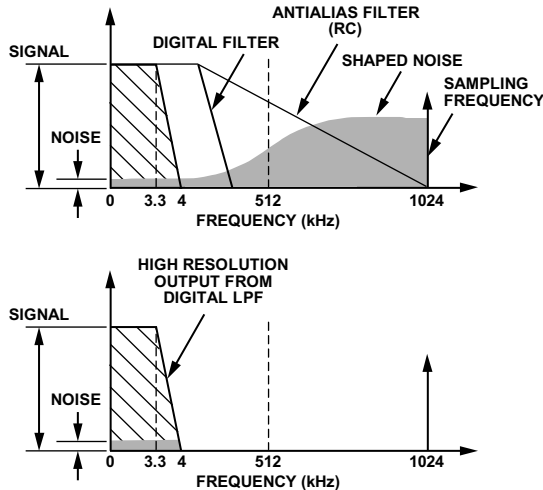


图26. 模拟调制器中通过过采样和噪声整形实现降噪

目标带宽取决于输入时钟频率、ADC输出频率(由CONFIG寄存器中的位[5:4] (ADC_FREQ)选择, 详情参见“ADC输出值”部分)和CONFIG寄存器的位7 (BW)。当CLKIN为4.096 MHz且ADC输出频率为8 kHz时, 如果BW清0(默认值), 则ADC带宽为3.3 kHz。如果BW置1, 则ADC带宽为2 kHz。表10显示了ADC输出频率和ADC带宽与输入时钟(CLKIN)频率的关系。具体包括三种情况: 一是CLKIN = 4.096 MHz, 即典型时钟输入频率; 二是CLKIN = 4.21 MHz, 即最大时钟输入频率; 三是CLKIN = 3.6 MHz, 即最小时钟输入频率。

抗混叠滤波器

图25还显示了ADC输入端上的模拟低通滤波器(RC)。该滤波器位于ADE7912/ADE7913的外部, 其作用是防止出现混叠。混叠是所有采样系统中都存在的一种缺陷, 如图27所示。混叠是指ADC输入信号中的频率成分(高于ADC采样速率的一半)出现在频率低于采样速率一半的采样信号中。高于采样频率(也称为奈奎斯特频率, 即512 kHz)一半的频率成分被镜像或折回到512 kHz以下。所有架构的ADC都会出现这种情况。图27中, 只有采样频率(即1.024 MHz)附近的频率移动到目标计量带宽(即40 Hz至3.3 kHz或40 Hz至2 kHz)中。为了衰减高频噪声(接近1.024 MHz)并防止目标带宽出现失真, 必须引入低通滤波器(LPF)。建议使用一个转折频率为5 kHz的RC滤波器, 从而在采样频率为1.024 MHz时获得足够高的衰减。该滤波器的衰减性能为20 dB/十倍频程, 通常足以消除混叠效应。

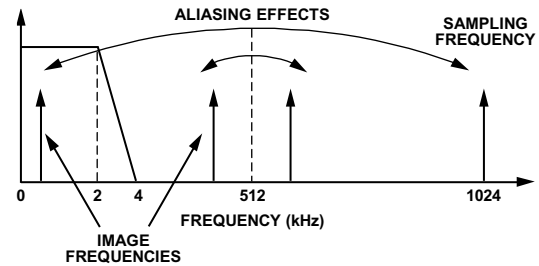


图27. 混叠效应

表10. ADC输出频率和ADC带宽与CLKIN频率的关系

CLKIN (MHz)	CONFIG寄存器中的ADC_FREQ位	ADC输出频率(Hz)	CONFIG寄存器中的BW位清0时的ADC带宽(Hz)	CONFIG寄存器中的BW位置1时的ADC带宽(Hz)
4.096	00	8000	3300	2000
	01	4000	1650	1000
	10	2000	825	500
	11	1000	412	250
4.21	00	8222	3391	2055
	01	4111	1695	1027
	10	2055	847	513
	11	1027	423	256
3.6	00	7031	2900	1757
	01	3515	1450	878
	10	1757	725	439
	11	878	362	219

ADE7912/ADE7913

ADC传递函数

ADE7912/ADE7913中的所有ADC产生24位带符号输出码。当电流通道的输入为满量程输入信号31.25 mV、电压通道的输入为满量程输入信号0.5 V且内部基准电压为1.2 V时，ADC输出码的标称值为5,320,000，各ADE7912/ADE7913的值通常在该值上下变化。ADC的输出码范围为0x800000 (-8,388,608)至0x7FFFFF (+8,388,607)；这相当于电流通道上的±49.27 mV输入信号电平和电压通道上的±0.788 V输入信号电平。不过，为了获得额定性能，请勿超过±31.25 mV(电流通道)和±500 mV(电压通道)的标称范围；只有当输入信号在限值以内时，才能够保证ADC性能。

ADC输出值

ADC输出值存储在三个24位带符号寄存器中——IWV、V1WV和V2WV，速率由CONFIG寄存器的位[5:4] (ADC_FREQ)定义。当CLKIN为4.096 MHz时，依据ADC_FREQ的设置(00、01、10或11)，输出频率分别为8 kHz (CLKIN/512)、4 kHz (CLKIN/1024)、2 kHz (CLKIN/2048)或1 kHz (CLKIN/4096)。

微控制器一次读取一个ADC输出寄存器，或以突发模式读取ADC输出寄存器。更多信息参见“SPI读操作”和“突发模式下的SPI读操作”部分。

基准电压电路

ADE7912/ADE7913 REF引脚处的基准电压标称值为1.2 V，这是ADC使用的基准电压。由于片内DC-DC转换器无法为外部负载供电，因此REF引脚不能用外部独立基准电压源过载。

ADE7912/ADE7913基准源的电压会随温度而略有漂移。表1给出了各ADC通道的增益温漂规格。该值包括ADC增益的温度变化和内部基准电压源的温度变化。

ADC输出值的CRC

在每个输出周期，ADE7912/ADE7913都会计算IWV、V1WV和V2WV寄存器中存储的ADC输出值的循环冗余校验(CRC)。CONFIG寄存器的位[5:4] (ADC_FREQ)决定ADC输出频率，从而也决定了CRC的更新速率。CRC算法基于CRC-16-CCITT算法。器件从最低有效字节开始将这些寄存器逐字节地引入基于线性反馈移位寄存器(LFSR)的发生器，如图28所示。然后从最高有效字节开始使用每个字节。16位结果写入ADC_CRC寄存器中。

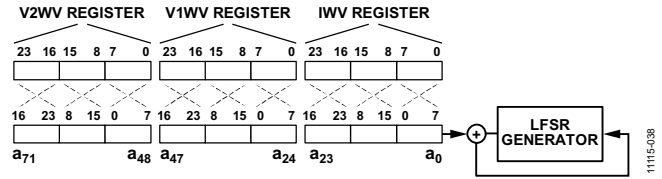


图28. ADC输出值的CRC计算

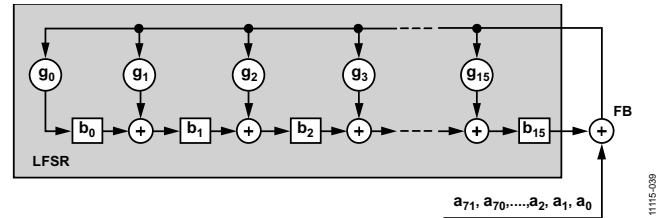


图29. ADC_CRC计算所用的LFSR发生器

图29显示了LFSR的工作原理。IWV、V1WV和V2WV寄存器构成LFSR所用的 $[a_{71}, a_{70}, \dots, a_0]$ 位。位 a_0 是最先进入LFSR的寄存器的位7；位 a_{71} 是最后进入LFSR的寄存器(V2WV)的位16。决定LFSR的公式如下：

$b_i(0) = 1 (i = 0, 1, 2, \dots, 15)$ ，即CRC构成位的初始状态。位 b_0 为最低有效位，位 b_{15} 为最高有效位。

$g_i (i = 0, 1, 2, \dots, 15)$ 为CRC-16-CCITT算法所定义的生成多项式的系数，如下所示：

$$G(x) = x^{16} + x^{12} + x^5 + 1 \quad (1)$$

$$g_0 = g_5 = g_{12} = 1 \quad (2)$$

所有其它 g_i 系数等于0。

$$FB(j) = a_{j-1} \text{ XOR } b_{15}(j-1) \quad (3)$$

$$b_0(j) = FB(j) \text{ AND } g_0 \quad (4)$$

$$b_i(j) = FB(j) \text{ AND } g_i \text{ XOR } b_{i-1}(j-1), i = 1, 2, 3, \dots, 15 \quad (5)$$

公式3、公式4和公式5必须针对 $j = 1, 2, \dots, 72$ 重复。写入ADC_CRC寄存器的值包含位 $b_i(72)$ ， $i = 0, 1, \dots, 15$ 。

ADC_CRC寄存器可通过执行SPI寄存器读访问或作为SPI突发模式读操作的一部分来读取。更多信息参见“SPI读操作”和“突发模式下的SPI读操作”部分。

温度传感器

ADE7912/ADE7913的温度传感器与电压通道的V2P输入复用。CONFIG寄存器的位3 (TEMP_EN)选择ADE7913的第三个ADC测量什么。如果TEMP_EN位为0(默认值)，则ADC测量V2P与VM引脚之间的电压。如果TEMP_EN位为1，则ADC测量温度传感器。对于ADE7912，该ADC始终测量温度传感器，TEMP_EN位的状态无意义。在ADE7912和ADE7913中，该转换结果均存储在V2WV寄存器中。TEMP_EN位设为1后，温度传感器测量结果稳定下来所需的时间为5 ms。

微控制器中用于计算温度的表达式为：

$$temp = 8.72101 \times 10^{-5} \times (V2WV + TEMPOS \times 2^{11}) - 306.47$$

其中：

$temp$ 是测得的温度值(°C)。用于将ADE7912/ADE7913提供的位信息转换为摄氏度的增益默认值为 8.72101×10^{-5} °C/LSB。温度测量结果精度为 $\pm 5^\circ\text{C}$ 。

TEMPOS是存储温度传感器失调的8位带符号只读寄存器。失调信息是在生产过程中计算，并以相反符号存储。例如，如果失调为5，则将-5写入ADE7912/ADE7913。TEMPOS寄存器的1 LSB相当于V2WV寄存器的 2^{11} LSB。

除了使用默认增益值外，还可以在仪表整体校准过程中校准该增益。测量每个ADE7912/ADE7913器件的温度TEMP，读取每个ADE7912/ADE7913器件的包含温度传感器读数的V2WV寄存器，然后用下式计算该增益：

$$Temperature\ gain = \frac{TEMP}{V2WV + TEMPOS \times 2^{11}} \quad (6)$$

保护配置寄存器的完整性

ADE7912/ADE7913的配置寄存器是用户可访问寄存器(CONFIG、EMI_CTRL、SYNC_SNAP、COUNTER0和COUNTER1)或内部寄存器。内部寄存器是用户无法访问的，必须保持默认值。为了保护所有配置寄存器的完整性，提供了写保护机制。

默认情况下，保护功能是禁用的，用户可访问寄存器的写入无任何限制。使能保护功能后，不允许写入任何配置寄存器。无论写保护状态如何，寄存器的读取无任何限制。

要使能写保护，应向8位锁定寄存器(地址0xA)写入0xCA。要禁用写保护，应向8位锁定寄存器写入0x9C。建议在CONFIG和EMI_CTRL寄存器完成初始化之后使能写保护。如果需要更改用户可访问寄存器，例如在多个ADE7912/ADE7913器件的同步过程中，则应禁用写保护，更改相关寄存器的值，然后重新使能写保护。

配置寄存器的CRC

在每个输出周期，ADE7912/ADE7913都会计算CONFIG、EMI_CTRL、TEMPOS寄存器以及STATUS0寄存器的位2(IC_PROT)、STATUS1寄存器的位7的CRC。CRC算法称为CRC-16-CCITT。16位结果写入CTRL_CRC寄存器中。

CRC电路的输入寄存器构成64位阵列，器件将其逐位引入基于LFSR的发生器，与图28和图29类似，一次一个字节，最低有效字节优先。然后从最高有效字节开始处理每个字节。

决定LFSR的公式如下：

$b_i(0) = 1 (i = 0, 1, 2, \dots, 15)$ ，即CRC构成位的初始状态。位 b_0 为最低有效位，位 b_{15} 为最高有效位。

$g_i (i = 0, 1, 2, \dots, 15)$ 为CRC-16-CCITT算法(公式1和公式2)所定义的生成多项式的系数。

$$FB(j) = a_{j-1} \text{ XOR } b_{15}(j-1) \quad (7)$$

$$b_0(j) = FB(j) \text{ AND } g_0 \quad (8)$$

$$b_i(j) = FB(j) \text{ AND } g_i \text{ XOR } b_{i-1}(j-1), i = 1, 2, 3, \dots, 15 \quad (9)$$

公式7、公式8和公式9必须针对 $j = 1, 2, \dots, 64$ 重复。写入CTRL_CRC寄存器的值包含位 $b_i(64)$ ， $i = 0, 1, \dots, 15$ 。由于各ADE7912/ADE7913器件具有特定的TEMPOS寄存器值，因此各ADE7912/ADE7913器件具有不同的CTRL_CRC寄存器默认值。

ADE7912/ADE7913状态

ADE7912/ADE7913的STATUS0和STATUS1寄存器中的各位表示器件的状态。

如果CTRL_CRC寄存器的值发生改变，STATUS0寄存器的位1(CRC_STAT)就会置1。读取STATUS0寄存器时，该位清0。

向锁定寄存器写入0xCA以保护配置寄存器之后，STATUS0寄存器中的位2(IC_PROT)即置1。读取STATUS0寄存器时，该位清0，但在下一ADC输出周期，它又变为1。

上电时或在硬件/软件复位后，ADE7912/ADE7913将STATUS0寄存器的位0(RESET_ON)清0以指示复位周期结束。

在一个输出周期中，如果IWV、V1WV和V2WV的ADC输出值未被读取，则STATUS1寄存器的位3(ADC_NA)置1。读取STATUS1寄存器时，该位清0。

STATUS0和STATUS1寄存器可通过执行SPI寄存器读操作来读取。STATUS0也可作为SPI突发模式读操作的一部分来读取。更多信息参见“SPI读操作”和“突发模式下的SPI读操作”部分。

ADE7912/ADE7913

隔离寿命

所有的隔离结构在长时间的电压作用下，最终会被破坏。隔离衰减率由施加在隔离层上的电压波形特性决定。除了由监管机构进行测试，ADI公司也进行一系列广泛的评估来确定ADE7912/ADE7913内部隔离架构的寿命。ADI公司使用超过额定连续工作电压的电压执行加速寿命测试。确定多种工作条件下的加速系数，利用这些系数可以计算实际工作电压下的失效时间。

表8中显示的值总结了双极性交流工作条件下50年工作寿命的CSA/VDE认可最大工作电压。许多情况下，认可工作电压高于50年工作寿命电压。某些情况下，在这些高工作电压下工作会导致隔离寿命缩短。

ADE7912/ADE7913的隔离寿命由施加在隔离栅上的电压波形决定。iCoupler结构的隔离度以不同速率衰减，这由波形是否为双极性交流、单极性交流或直流决定。图30、图31和图32显示这些不同隔离电压的波形。

双极性交流电压是最苛刻的环境。双极性交流条件下50年工作寿命的目标决定ADI公司推荐的最大工作电压。在单极性交流或者直流电压的情况下，隔离应力显然低得多。因此，即便在更高的工作电压条件下，器件的工作寿命仍可达到50年。

表8中列出的工作电压在维持50年最低工作寿命的前提下，提供了符合单极性交流或者直流电压情况的工作电压。任何与图31或图32不一致的横跨隔离的电压波形都应被认为是双极性交流波形，其峰值电压应限制在表8中列出的50年工作寿命电压以下。

图31所示的正弦电压波形仅作为示例提供，它代表任何在0 V与某一限值之间变化的电压波形。该限值可以为正值或负值，但电压不能穿过0 V。

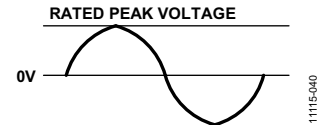


图30. 双极性交流波形

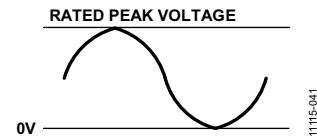


图31. 单极性交流波形

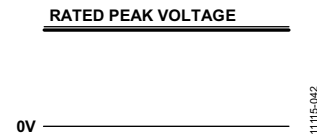


图32. 直流波形

应用信息

ADE7912/ADE7913用于三相电表

ADE7912/ADE7913设计用于三相电能计量系统，其中一个带SPI接口的主器件(通常是微控制器)管理两个、三个或四个ADE7912/ADE7913器件。

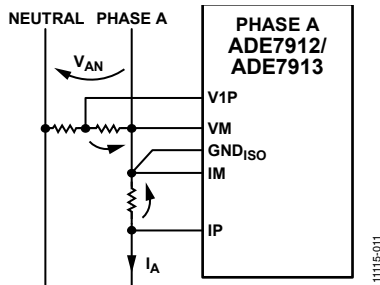


图33. A相ADE7912/ADE7913电流和电压检测

图33显示了一个三相电表的A相。A相电流 I_A 利用一个分流电阻进行检测。分流电阻的一端连接到ADE7912/ADE7913的IM引脚，成为ADE7912/ADE7913隔离端的地 GND_{ISO} (引脚10)。A相至零线电压 V_{AN} 利用一个电阻分压器来检测，VM引脚也连接到IM和 GND_{ISO} 引脚。注意，ADE7912/ADE7913 ADC所检测的电压与 V_{AN} 和 I_A 相反，这是单相计量的经典方法。其他ADE7912/ADE7913器件监控B相和C相，连接方式相似。

V2P电压通道主要用于测量辅助电压，仅ADE7913提供该通道。如果不使用V2P(ADE7912就是这样)，应将V2P连接到VM。

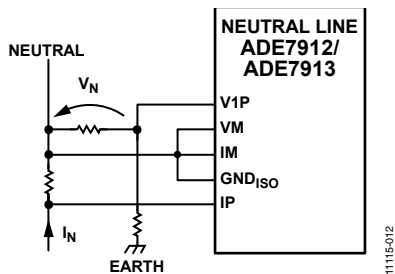


图34. 利用ADE7912/ADE7913监控零线和零线至地电压

图34显示，当监控三相系统的零线时，如何连接ADE7912/ADE7913输入端。零线电流利用分流电阻检测，分流电阻上的电压在全差分输入端IP和IM上测量。地至零线电压利用单端输入V1P和VM处的分压器检测。

图35显示一个采用三个ADE7912/ADE7913器件和一个微控制器的三相电表的功能框图。本例中不监控零线电流。一个4.096 MHz晶振为ADE7912/ADE7913提供时钟，以便检测

A相电流和电压。检测B相和C相电流电压的ADE7912/ADE7913器件由检测A相电流电压的ADE7912/ADE7913的CLKOUT/DREADY引脚产生的信号提供时钟。也可以采用另一种配置，即让微控制器产生一个4.096 MHz时钟，并提供给所有ADE7912/ADE7913器件的XTAL1引脚(参见图36)。注意，XTAL1引脚支持3.6 MHz至4.21 MHz的时钟频率，如表1所示。

微控制器利用SPI端口与ADE7912/ADE7913器件通信。三个I/O引脚(CS_A、CS_B和CS_C)用于产生SPI \overline{CS} 信号。微控制器的SCLK、MOSI和MISO引脚直接连到各ADE7912/ADE7913器件的对应SCLK、MOSI和MISO引脚(参见图39)。为了简化图35至图38，这些连接未显示。

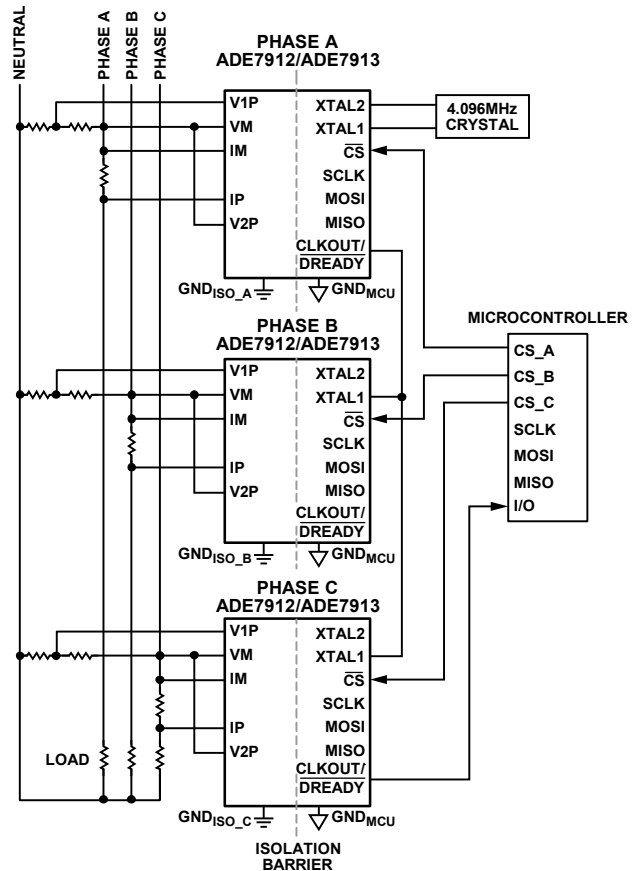


图35. 使用三个ADE7912/ADE7913器件的三相电表

ADE7912/ADE7913

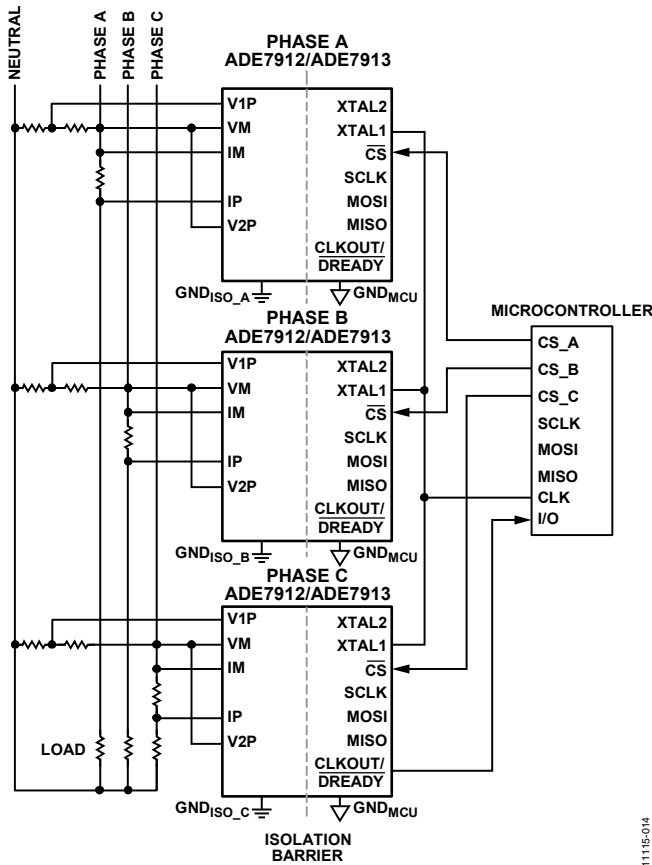


图36. 微控制器为三个ADE7912/ADE7913器件产生时钟

图36中，用于检测C相电流和电压的ADE7912/ADE7913的CLKOUT/DREADY引脚连接到微控制器的I/O引脚。当ADC转换数据可用时，CLKOUT/DREADY提供一个64 CLKIN周期($CLKIN = 4.096 \text{ MHz}$ 时为 $15.625 \mu\text{s}$)的低电平有效脉冲。它指示所有ADE7912/ADE7913器件的ADC输出可用，并且微控制器开始读取结果。有关同步多个ADE7912/ADE7913器件的更多信息，参见“同步多个ADE7913器件”部分。

上电时或在硬件/软件复位之后，请遵从“使用单个晶振的多器件系统的上电程序”或“使用微控制器所产生时钟的多器件系统的上电程序”部分所述的程序，确保ADE7912/ADE7913器件正常工作。

使用四个ADE7912/ADE7913器件的电表配置与上例相似，如图37所示。微控制器利用额外的I/O引脚(CS_N)产生SPI CS信号，以便管理监控零线电流的ADE7912/ADE7913器件。

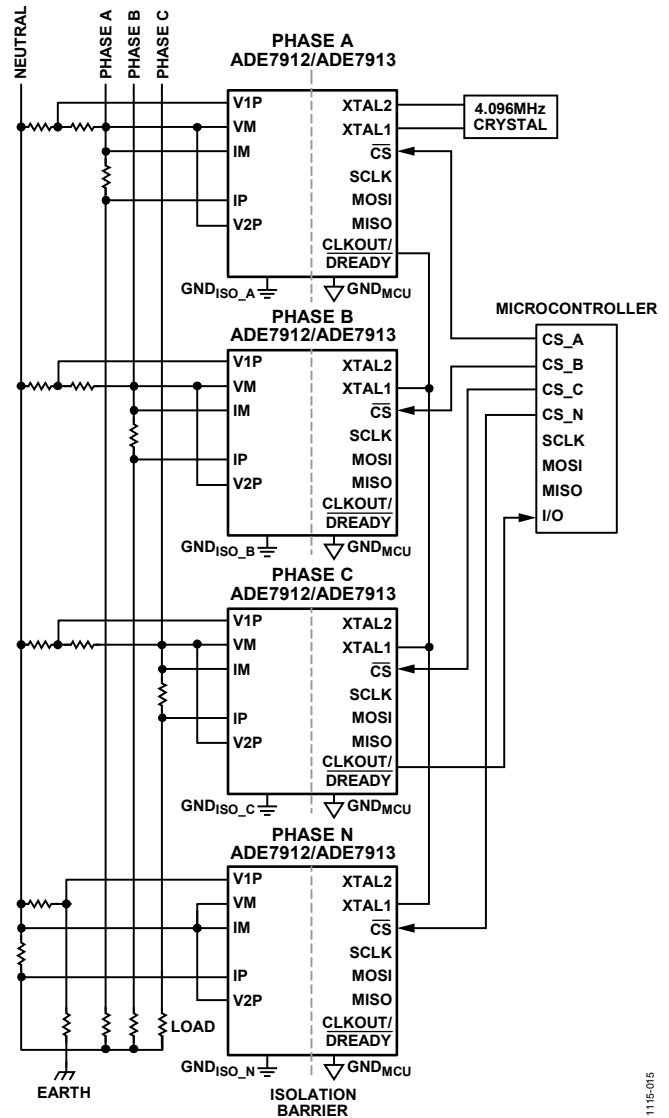


图37. 使用四个ADE7912/ADE7913器件的三相电表

图38显示采用两个ADE7912/ADE7913器件的三角形配置电表。电表地位于B相线上。一个ADE7912/ADE7913器件测量A相电流和A相至B相电压。另一个ADE7912/ADE7913器件测量C相电流和C相至B相电压。B相电流和A相至C相电压由系统微控制器计算。

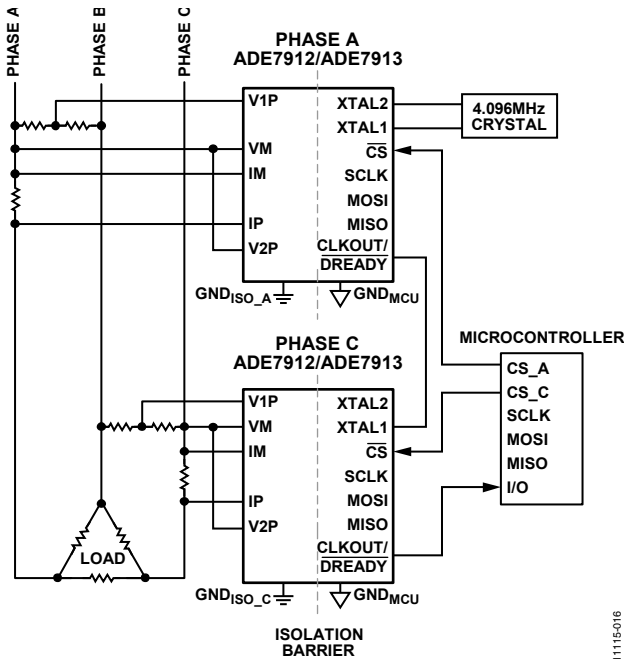


图38. 使用两个ADE7912/ADE7913器件的三角形配置三相电表

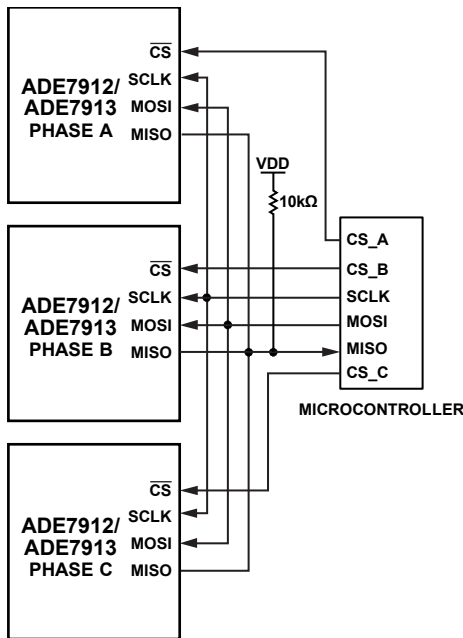


图39. 三个ADE7912/ADE7913器件与微控制器之间的SPI连接

ADE7912/ADE7913时钟

在XTAL1引脚提供一个数字时钟信号以便为ADE7912/ADE7913提供时钟。XTAL1引脚提供的ADE7912/ADE7913时钟频率称为CLKIN。ADE7912/ADE7913要求CLKIN = 4.096 MHz，但3.6 MHz至4.21 MHz的频率也是可接受的。

或者，可以在XTAL1和XTAL2引脚上连接一个典型驱动功率为0.5 mW、等效串联电阻(ESR)为20 Ω的4.096 MHz晶振，用来为ADE7912/ADE7913提供时钟源(参见图40)。

XTAL1和XTAL2引脚的总电容(TC)为：

$$TC = C1 + CP1 = C2 + CP2$$

其中：

C1和C2分别是XTAL1和GND引脚之间以及XTAL2和GND引脚之间的陶瓷电容。

CP1和CP2是将晶振连接到ADE7912/ADE7913的导线的寄生电容。

晶振的负载电容(LC)等于总电容TC的一半，因为它是由C1 + CP1和C2 + CP2组成的串联电路的电容。

$$LC = \frac{C1 + CP1}{2} = \frac{C2 + CP2}{2} = \frac{TC}{2}$$

因此，电容C1和C2的值与晶振的负载电容相关：

$$C1 = C2 = 2 \times LC - CP1 = 2 \times LC - CP2$$

对于ADE7912/ADE7913，XTAL1和XTAL2引脚的总电容TC典型值为40 pF(参见表1)。选择一个具有如下负载电容的晶振：

$$LC = \frac{TC}{2} = 20 \text{ pF}$$

假设寄生电容CP1和CP2等于20 pF，则应选择20 pF的电容C1和C2。

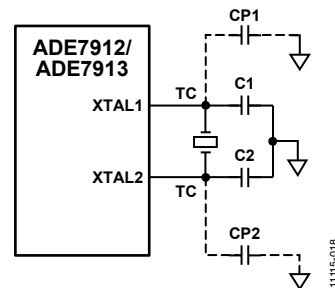


图40. 晶振电路

ADE7912/ADE7913

SPI接口

ADE7912/ADE7913是SPI通信从机，包含以下四个引脚：SCLK、MOSI、MISO和 \overline{CS} 。数据传输的串行时钟施加于SCLK逻辑输入端。所有数据传输操作均与串行时钟同步。数据在SCLK的下降沿从MOSI逻辑输入端移入ADE7912/ADE7913，而ADE7912/ADE7913在SCLK的上升沿对数据进行采样。数据在SCLK的下降沿从MISO逻辑输出端移出ADE7912/ADE7913，而主机在SCLK的上升沿对数据进行采样。数据字的最高有效位优先移入和移出。此接口支持的最大和最小串行时钟频率分别为5.6 MHz和250 kHz。当ADE7912/ADE7913没有数据传出时，MISO保持高阻抗状态。

态。上电时或在硬件/软件复位后，微控制器读取STATUS0寄存器以检测位0 (RESET_ON)是否清0。有关三个ADE7912/ADE7913器件的SPI端口与包含SPI接口的微控制器之间连接的详细信息，请参见图39。

\overline{CS} 逻辑输入为片选输入。在数据传输操作中， \overline{CS} 输入必须全程保持低电平。在数据传输期间拉高 \overline{CS} 不会影响作为数据传输对象的ADE7912/ADE7913寄存器，但会中止传输并将串行总线置于高阻抗状态。然后，通过使 \overline{CS} 逻辑输入回到低电平，即可开始新的传输。

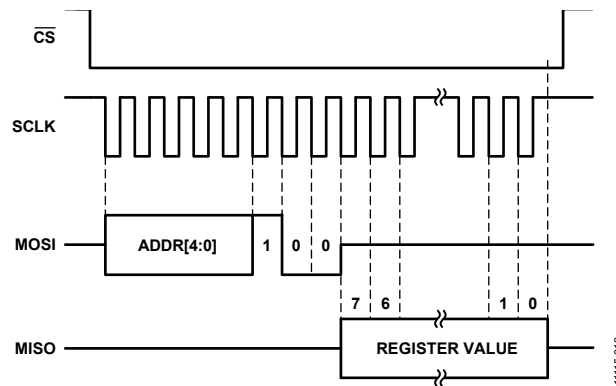


图41. 8位寄存器的SPI读操作

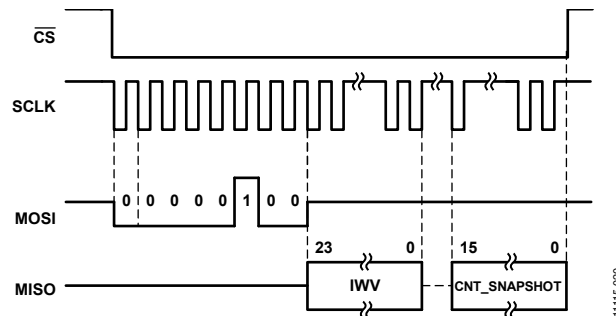


图42. 突发模式下的SPI读操作

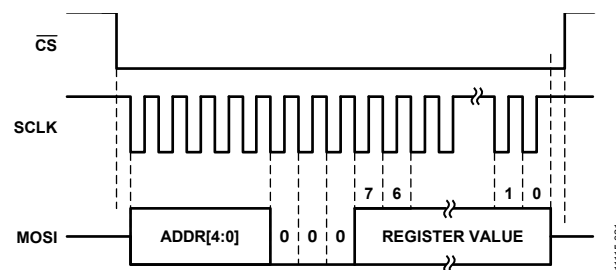


图43. SPI写操作

SPI读操作

当主机将 $\overline{\text{CS}}$ 引脚设为低电平并开始 MOSI 线路上发送一个命令字节时，[ADE7912/ADE7913](#)的SPI接口读操作即会开始。主机以 SCLK 的第一个高电平至低电平转换开始，将数据置于 MOSI 线路上。

命令字节的位组成如表11所示。位[1:0]是无关位，可以是任意值，本部分给出的例子将其设为00。位2 (READ_EN)决定操作类型。对于读操作， READ_EN 必须置1。对于写操作， READ_EN 必须清0。位[7:3] (ADDR)代表要读取或写入的寄存器地址。

[ADE7912/ADE7913](#)的SPI接口在 SCLK 的低电平至高电平转换期间对数据进行采样。在 SCLK 的低电平至高电平转换期间收到命令字节的最后一位之后，[ADE7912/ADE7913](#)即会在 SCLK 的下一个高电平至低电平转换出现时开始在 MISO 线路上发送其内容；因此，主机可以在 SCLK 的低电平至高电平转换期间对数据进行采样。收到最后一位之后，主机会将 $\overline{\text{CS}}$ 和 SCLK 线路设为高电平，通信到此结束。数据线路 MOSI 和 MISO 进入高阻抗状态。图41显示了8位寄存器读操作，16位和32位寄存器的读操作与此相同。

表11. SPI读/写操作的命令字节

位位置	位名称	说明
1:0	保留	这些位可以是任意值。
2	READ_EN	执行读操作时，该位置1。 执行写操作时，该位清0。
7:3	ADDR	要读取或写入的寄存器地址。

突发模式下的SPI读操作

[ADE7912/ADE7913](#)的所有输出寄存器 (IWV 、 V1WV 、 V2WV 、 ADC_CRC 、 STATUS0 和 CNT_SNAPSHOT)都有两种读取方式：每次读取一个寄存器(参见“SPI读操作”部分)，或者以突发模式同时读取多个连续寄存器。当主机将 $\overline{\text{CS}}$ 引脚设为低电平并开始 MOSI 线路上发送一个位[7:3] (ADDR)设为 IWV 寄存器地址00000的命令字节(参见表11)时，突发模式启动。这意味着命令字节设为0x04。主机以 SCLK 的第一个高电平至低电平转换开始，将数据置于 MOSI 线路上。[ADE7912/ADE7913](#)的SPI接口在 SCLK 的低电平至高电平转换期间对数据进行采样。在 SCLK 的低电平至高电平转换期间收到命令字节的最后一位之后，[ADE7912/ADE7913](#)即会在 SCLK 的下一个高电平至低电平转换出现时开始在 MISO 线路上发送24位 IWV 寄存器内容；因此，主机可以在 SCLK 的低电平至高电平转换期间对

数据进行采样。主机接收 IWV 寄存器的最后一位后，[ADE7912/ADE7913](#)器件发送位于下一位置的 V1WV ，以此类推，直至主机将 $\overline{\text{CS}}$ 和 SCLK 线路设为高电平，通信结束。数据线路 MOSI 和 MISO 进入高阻抗状态。有关突发模式下SPI读操作的更多信息，请参见图42。

如果一个寄存器不需要读取，例如16位 CNT_SNAPSHOT 寄存器，则主机可在收到 STATUS0 寄存器后将 $\overline{\text{CS}}$ 和 SCLK 线路设为高电平。

如果不需要 IWV 寄存器，但需要 V1WV 寄存器，可将命令字节中的 ADDR 位设为 V1WV 地址00001，然后执行突发模式操作。

SPI写操作

当主机将 $\overline{\text{CS}}$ 引脚设为低电平并开始发送一个命令字节(参见表11)时，SPI读操作即会开始。位2 (READ_EN)必须清0。主机以 SCLK 的第一个高电平至低电平转换开始，将数据置于 MOSI 线路上。[ADE7912/ADE7913](#)的SPI接口在 SCLK 的低电平至高电平转换期间对数据进行采样。接着，主机发送寄存器的8位值，不损失任何 SCLK 周期。发送完最后一位之后，主机会在该 SCLK 周期结束时将 $\overline{\text{CS}}$ 和 SCLK 线路设为高电平，通信到此结束。数据线路 MOSI 和 MISO 进入高阻抗状态。有关SPI写操作的更多信息，请参见图43。

注意，SPI写操作只能执行8位写入。16位同步计数器寄存器(由 COUNTER0 和 COUNTER1 组成)通过执行两次写操作来写入：先写入低有效字节，再写入高有效字节。有关同步计数器寄存器控制的功能的详细信息，参见“同步多个[ADE7912/ADE7913](#)器件”部分。

[ADE7912/ADE7913](#)不需要以任何方式应答写入命令，因此当需要用相同值初始化相同寄存器时，可以将该操作广播至多个[ADE7912/ADE7913](#)器件。

执行写操作后，建议回读寄存器以确保初始化正确。

同步多个ADE7912/ADE7913器件

[ADE7912/ADE7913](#)允许用户同时对所有电流和电压进行采样，并提供相干的ADC输出样本，这在三相计量系统中是一个非常有用的特性。 EMI_CTRL 寄存器管理的EMI降低方案(详情参见“DC-DC转换器”部分)要求[ADE7912/ADE7913](#)提供相干的样本。

ADE7912/ADE7913

ADE7912/ADE7913用于三相电表”部分描述了包含多个ADE7912/ADE7913器件的三相电表如何利用一个晶振来为所有ADE7912/ADE7913器件提供时钟。上电时，只有一个ADE7912/ADE7913器件从晶振获得时钟，其他器件设置为接收第一个ADE7912/ADE7913器件的CLKOUT/DREADY引脚提供的时钟。该引脚默认使能DREADY功能。在图35、图37和图38中，A相上的ADE7912/ADE7913器件从晶振获得时钟，CLKOUT/DREADY引脚产生DREADY信号。其他ADE7912/ADE7913器件由DREADY信号提供时钟，因为其XTAL1引脚尚未接收到CLKOUT信号。当CONFIG寄存器中的位0 (CLKOUT_EN)置1时，微控制器使能CLKOUT功能。该操作确保系统中的其他ADE7912/ADE7913器件接收到与A相上的ADE7912/ADE7913相同的时钟，并且系统中所有ADE7912/ADE7913器件的全部ADC在同一时刻对数据进行采样。

作为晶振的替代方案，微控制器可以产生一个时钟信号并提供给所有ADE7912/ADE7913器件的XTAL1引脚，确保ADC采样精确同步。(参见图36)

为使电表中的所有ADE7912/ADE7913器件提供相干的ADC输出样本，也就是在同一输出周期中获得的样本，所有ADE7912/ADE7913器件必须具有相同的ADC输出频率，并且输出必须同步。CONFIG寄存器的位[5:4] (ADC_FREQ)选择ADC输出频率，因此，它们必须初始化为相同的值(更多信息参见“ADC输出值”部分)。

为使ADC输出同步，也就是设置所有ADE7912/ADE7913器件在同一时刻产生ADC输出，上电后，微控制器必须广播一个写操作，向8位SYNC_SNAP寄存器写入值0x01。这样，当写入SYNC_SNAP寄存器的位0 (sync)时，所有ADE7912/ADE7913器件都会同时开始新的ADC输出周期。经过一个CLKIN周期后，sync位自动清0。

如图35、图37和图38所示，一个ADE7912/ADE7913器件的CLKOUT/DREADY引脚连接到微控制器的I/O输入。该ADE7912/ADE7913器件的CONFIG寄存器的位0 (CLKOUT_EN)设为默认值0，从而使能DREADY功能。当ADC输出周期开始时，CLKOUT/DREADY引脚变为低电平并持续64个CLKIN周期(CLKIN = 4.096 MHz时为15.625 μs)，表示所有ADE7912/ADE7913器件的所有ADC输出均可用，微控制器必须开始读取它们。建议使用突发模式的SPI读操作，确保在最短时间内读取所有数据。

ADE7912/ADE7913内置一个12位计数器，它以CLKIN频率工作。该计数器与ADC输出周期和CLKOUT/DREADY引脚同步。当新的输出周期开始时，该计数器便从CONFIG寄存器的位[5:4] (ADC_FREQ)所确定的值递减。表12给出了这些值。

表12. 计数器初始值与ADC_FREQ位的关系

CONFIG寄存器中的位[5:4] (ADC_FREQ)	ADC输出频率(kHz)	计数器C ₀ 初始值 (CLKIN = 4.096 MHz)	计数器C ₀ 初始值与CLKIN的关系
00	8	511	$\frac{CLKIN}{8000} - 1$
01	4	1023	$\frac{CLKIN}{4000} - 1$
10	2	2047	$\frac{CLKIN}{2000} - 1$
11	1	4095	$\frac{CLKIN}{1000} - 1$

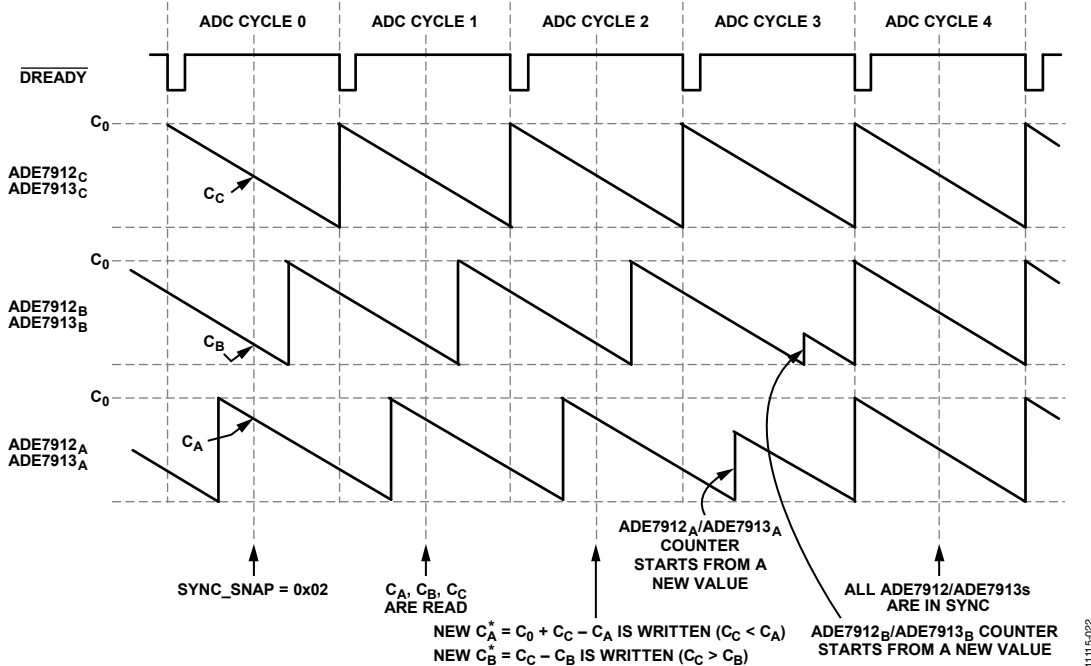


图44. A相和B相的ADE7912/ADE7913器件与C相的ADE7912/ADE7913器件同步

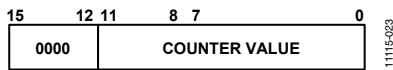


图45. CNT_SNAPSHOT寄存器

向8位SYNC_SNAP寄存器写入0x02，即位1 (snap)置1时，它就会锁存计数器的值。向所有ADE7912/ADE7913器件广播写操作，可确保每一ADE7912/ADE7913器件的所有计数器同时被锁存。经过一个CLKIN周期后，snap位自动清0。计数器的值可用来衡量所有ADE7912/ADE7913器件的ADC输出同步情况。理想情况下，这些值应完全相同，表示所有ADE7912/ADE7913器件完全同步。实际上，由于微控制器和ADE7912/ADE7913 CLKIN所产生的SPI时钟的不确定性，计数器之间存在±1的差异是可以接受的。12位计数器通过16位CNT_SNAPSHOT寄存器访问(参见图45)。

如果一个ADE7912/ADE7913器件的内部计数器值与其他ADE7912/ADE7913器件的计数器值不相关，则说明一个相位的ADC输出不再与其他相位的ADC输出同步。ADE7912/ADE7913提供两种选项来重新同步所有ADE7912/ADE7913器件。一是将值0x01广播写入8位SYNC_SNAP寄存器。此操作会立即迫使所有ADE7912/ADE7913器件同时开始新的ADC输出周期。然而，所有相位都会存在不同程度的ADC输出失真，失真与SYNC_SNAP = 0x01这一写操作在当前输出周期中执行的时间有关。因此，建议在上电时或硬件/软件复位后执行此命令。

另一选项是为失去同步的ADE7912/ADE7913器件的内部计数器计算新的起始值。此值迫使该内部计数器开始新的ADC输出周期，从该值递减，与其他ADE7912/ADE7913器件的其他计数器同步结束。该12位值存储在两个8位寄存器中：COUNTER1和COUNTER0(参见图46)。COUNTER0包含8个最低有效位，必须首先写入。COUNTER1包含4个最高有效位，必须在COUNTER0之后写入。与写入SYNC_SNAP = 0x01相比，该选项的优势是仅失去同步的相位的ADC输出受影响。其他已经同步的相位则不受影响。一般情况下，建议每隔几秒即验证ADE7912/ADE7913器件是否同步。

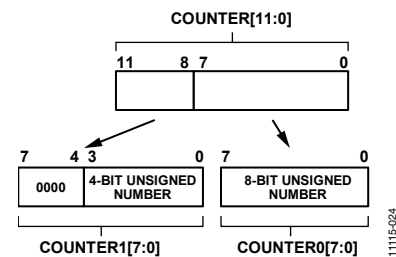


图46. 使用两个8位寄存器表示的计数器起始值

考虑图44所示的例子：对于图35所示的电表配置，显示了三个ADE7912/ADE7913器件的A相、B相和C相计数器。所有三个相位都不同步。需要将A相和B相ADE7912/ADE7913器件与C相ADE7912/ADE7913器件同步，后者被认为是基准，因为它产生DREADY信号。

ADE7912/ADE7913

当产生DREADY低电平有效脉冲时，读取输出寄存器(IWV、V1WV、V2WV、ADC_CRC、STATUS0和CNT_SNAPSHOT)，然后立即执行以下步骤：

1. ADC周期0。将锁定寄存器设置为0x9C，禁用配置寄存器的保护(参见“保护配置寄存器的完整性”部分)。利用写入广播命令将8位寄存器SYNC_SNAP设置为0x02。三个计数器的CA、CB和CC值被锁存，并存储在各器件的CNT_SNAPSHOT寄存器中。
2. ADC周期1。周期0锁存的ADE7912/ADE7913计数器(CA、CB和CC)以突发模式从CNT_SNAPSHOT寄存器读取，同时读取IWV、V1WV、V2WV、ADC_CRC和STATUS0寄存器。
3. ADC周期2。由于 $C_A > C_C$ ，因此可写出下式：

$$C_C + C_0 = C_A + C_A^*$$

其中， C_A^* 是必须确定的新值。

将新的初始计数器值 $C_A^* = C_C + C_0 - C_A$ 写入A相ADE7912/ADE7913(图44中标记为ADE7912_A/ADE7913_A)，也就是对COUNTER0和COUNTER1两个寄存器连续执行8位写操作。从ADC周期4开始，A相ADE7912/ADE7913器件与C相ADE7912/ADE7913同步。

由于 $C_B < C_C$ ，因此可写出下式：

$$C_C = C_B + C_B^*$$

其中， C_B^* 是必须确定的新值。

将新的初始计数器值 $C_B^* = C_C - C_B$ 写入B相ADE7912/ADE7913，也就是对COUNTER0和COUNTER1两个寄存器连续执行8位写操作。从ADC周期4开始，B相ADE7912/ADE7913器件与C相ADE7912/ADE7913同步。

如上所述，如果基准相位X的计数器锁存值为 C_X ，且计

数器的初始值为 C_0 (参见表1)，则令Y相与X相同步所需的Y相计数器新值为：

$$\text{If } C_Y > C_X, \text{ then } C_Y = C_X + C_0 - C_Y \quad (10)$$

$$\text{If } C_Y \leq C_X, \text{ then } C_Y^* = C_X - C_Y \quad (11)$$

4. ADC周期3。基于ADC周期2写入的COUNTER1和COUNTER0值，A相和B相ADE7912/ADE7913计数器开始递减。
5. ADC周期4。所有ADE7912/ADE7913器件同时产生ADC输出。为了验证是否如此，应再次读取计数器，因此SYNC_SNAP = 0x02命令需要再执行一次，这是良好的编程惯例。
6. ADC周期5。执行SYNC_SNAP = 0x02命令后锁存的ADE7912/ADE7913计数器(C_A 、 C_B 和 C_C)存储在CNT_SNAPSHOT寄存器中，以突发模式读取。它们应显示相同的值±1 LSB(表示±1 CLKIN周期，CLKIN = 4.096 MHz时为±244 ns)。

$$C_C = C_A \pm 1 = C_B \pm 1$$

7. 将锁定寄存器设置为0xCA，重新使能配置寄存器的保护(参见“保护配置寄存器的完整性”部分)。

±1 LSB的误差之所以可能出现，是因为CLKIN(ADE7912/ADE7913的内部时钟)与微控制器产生的串行端口时钟不同步，并且被用来在ADC周期2中写入COUNTER1和COUNTER0值。

EMI_CTRL寄存器管理的EMI降低方案(详情参见“DC-DC转换器”部分)要求计量系统的ADE7912/ADE7913提供相干的样本。该EMI降低方案确保两个ADE7912/ADE7913器件不会同时产生管理DC-DC转换器所需的PWM信号。计数器同步中的±1 LSB误差意味着至少有两个ADE7912/ADE7913器件同时在一个CLKIN周期中产生PWM信号，EMI降低方案可能会受影响。虽然并不保证有效，但本部分所述的两种同步程序均可以重复执行，直到 $C_C = C_A = C_B$ 。

电源管理 DC-DC转换器

ADE7912/ADE7913的DC-DC转换器部分工作原理对大多数现代电源来说都是通用的。VDD为振荡电路提供电源，该电路驱动芯片级空芯变压器的原边。电源被传输到副边，在这里经整流后成为3.3 V直流电压。此电压随后通过2.5 V LDO稳压器提供给ADC部分。

ADE7912/ADE7913内部DC-DC转换器的状态由VDD输入控制。正常工作模式下，VDD应保持2.97 V至3.63 V的电压。

该隔离式DC-DC转换器的功能框图如图47所示。ADE7912/ADE7913主电源电压VDD输入提供一个交流源。该交流信号通过一个芯片级空芯变压器传输到副边。然后，一个整流器产生隔离电源VDD_{ISO}。采用另一个芯片级空芯变压器，一个反馈电路测量VDD_{ISO}并将该信息送回VDD域，以便PWM控制模块控制交流源，将VDD_{ISO}保持在3.3 V。

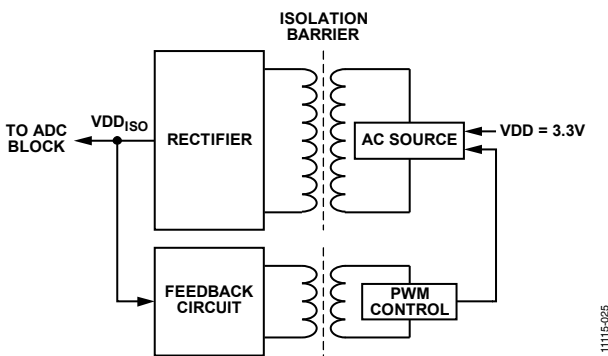


图47. 隔离式DC/DC转换器框图

PWM控制模块以CLKIN/4 (1.024 MHz)的时钟频率工作，每半个周期产生一个PWM脉冲并提供给交流源(参见图48)。

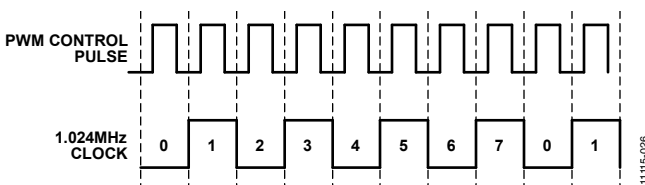


图48. PWM控制模块根据1.024 MHz时钟产生脉冲

每次产生PWM脉冲时，交流源就会将甚高频信号传输到隔离栅另一端，使功率通过小型芯片级变压器高效率传输。由此产生的高频电流会在电路板的地层和电源层传播，引起边沿和偶极子辐射。“布局布线指南”部分说明了管理电磁干扰(EMI)问题的PCB布局布线最佳做法。除了布局布线方法以外，8位EMI_CTRL寄存器也有助于降低ADE7912/ADE7913 DC-DC转换器产生的辐射。

管理PWM控制模块的时钟分为八个时隙：0至7(参见图48)。EMI_CTRL寄存器的每位控制一个时隙：位0控制时隙0，位1控制时隙1.....位7控制时隙7。当该位为1(默认值)时，PWM控制模块产生一个脉冲。当该位为0时，PWM控制模块不产生脉冲。对于系统中使用的每个ADE7912/ADE7913器件，建议仅将其中四位设置为1，其他位保持0，从而进一步降低ADE7912/ADE7913 DC-DC转换器产生的辐射。

如果三相电表包含四个ADE7912/ADE7913器件，则这些ADE7912/ADE7913器件首先必须同步(参见“同步多个ADE7912/ADE7913器件”部分)，然后初始化每个ADE7912/ADE7913的EMI_CTRL寄存器。同一时刻仅有两个ADE7912/ADE7913器件的DC-DC转换器产生EMI，电表的总EMI水平得以降低。A相ADE7912/ADE7913的EMI_CTRL寄存器(EMI_CTRLA)初始化为0x55，EMI_CTRLB初始化为0xAA，EMI_CTRLC初始化为0x55，EMI_CTRLN初始化为0xAA(参见图49)。

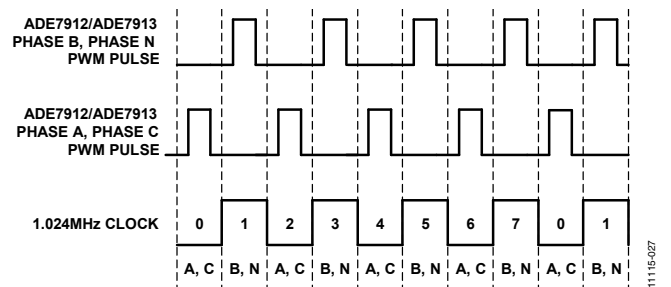


图49. 使用四个ADE7912/ADE7913器件的三相电表的EMI管理

如果系统包含一个、两个或三个ADE7912/ADE7913器件，应根据图49所示的方法将EMI_CTRL寄存器中的四位设置为1，其余时隙不使用。

ADE7912/ADE7913

磁场抗扰度

ADE7912/ADE7913采用空芯变压器，因此不受直流磁场的影响。ADE7912/ADE7913磁场抗扰度的限制是由变压器接收线圈中的感应电压的状态决定的，电压足够大就会错误地置位或复位解码器。下面的分析说明此情况发生的条件。ADE7912/ADE7913的标称电源电压是3.3 V，因此考察3.3 V工作状态。

变压器输出端的脉冲幅度大于1.0 V。解码器的检测阈值大约是0.5 V，因此有一个0.5 V的噪声容限。接收线圈上的感应电压由以下公式计算：

$$V = \left(-\frac{dB}{dt} \right) \sum_{n=1}^N \pi r_n^2 \quad (12)$$

其中

B 为交流磁场： $B(t) = B \times \sin(\omega t)$ 。

N 是接收线圈匝数。

r_n 是接收线圈第 n 圈的半径。

给定ADE7912/ADE7913接收线圈的几何形状及外加感应电压(V_{THR})，解码器最多能够有0.5 V余量的50%，允许的最大外部磁场(B)参见公式13和图50所示计算。

$$B = \frac{V_{THR}}{2\pi f \times \sum_{n=1}^N \pi r_n^2} \quad (13)$$

其中：

f 为磁场的频率。

B 为交流磁场的幅度。

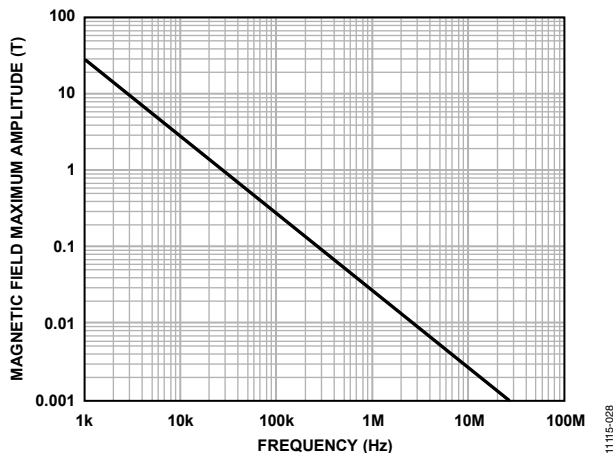


图50. 最大允许外部磁场

例如，在10 kHz的磁场频率下，最大允许2.8 T的磁场可以在接收线圈感应出0.25 V的电压。此电压大约是检测阈值的50%，不会引起输出转换错误。同样，如果这样的情况在发送脉冲时发生(最差极性)，这会使接收到的脉冲从大于1.0 V下降到0.75 V，这仍然高于解码器检测阈值0.5 V。

先前的磁场值对应于与ADE7912/ADE7913变压器相隔给定距离的额定电流幅度。

$$I = \frac{B}{\mu_0} \times 2\pi d = \frac{V \times d}{\mu_0 \times f \times \sum_{n=1}^N \pi r_n^2} \quad (14)$$

其中， $\mu_0 = 4\pi \times 10^{-7}$ H/m，即空气的导磁率。

图51表明这些允许的电流幅度是频率与所选距离的函数。见图51所示，ADE7912/ADE7913只有在离器件很近的高频大电流下才被影响。以上述10 kHz为例，必须将69 kA电流放置在距离ADE7912/ADE7913 5 mm时才会影响器件的工作。

请注意，在强磁场和高频率的叠加作用下，PCB走线形成的任何回路都可能感应出误差电压，进而触发后续电路的阈值。在布局的时候需要格外小心，以避免发生这种情况(参见“布局布线指南”部分)。

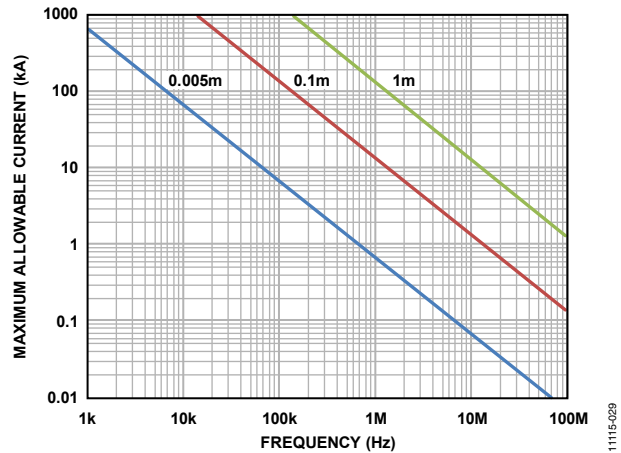


图51. 不同电流至ADE7912/ADE7913距离下的最大允许电流

上电和初始化程序

对于管理由一个或多个ADE7912/ADE7913器件构成的系统的微控制器，上电时或硬件/软件复位后，必须执行以下步骤：

由单个ADE7912/ADE7913器件构成的系统的上电程序

对于由微控制器管理的一个独立ADE7912/ADE7913器件，上电程序如下(参见图52)：

1. 将一个晶振连接在XTAL1和XTAL2引脚之间。
2. 向ADE7912/ADE7913器件提供 V_{DD} 。为确保ADE7912/ADE7913器件开始正常工作，电源必须在不到23 ms的时间内从大约2.6 V电平达到 $3.3V - 10\%$ 。ADE7912/ADE7913器件开始工作。
3. DC-DC转换器上电并为ADE7912/ADE7913的隔离端供电。 Σ - Δ 型调制器开始工作。 $V_{DD_{ISO}}$ 、LDO和REF引脚上使用表9所示的推荐电容时，执行上述过程大约需要100 ms。经过该时间后，ADE7912/ADE7913的隔离端便能发挥全部功能。
4. 为确定ADE7912/ADE7913器件何时可以接受命令，读取STATUS0寄存器，直到位0 (RESET_ON)清0为止。这大约

发生在ADE7912/ADE7913开始工作20 ms后，表示ADE7912/ADE7913的非隔离端在默认设置下已能发挥全部功能。

5. 初始化CONFIG寄存器和EMI_CTRL辐射控制寄存器。
6. 将锁定寄存器设置为0xCA，以保护用户可访问寄存器和内部配置寄存器。参见“保护配置寄存器的完整性”部分。
7. 当ADC转换数据可用时，ADE7912/ADE7913器件便开始在CLKOUT/DREADY引脚产生一个64 CLKIN周期($CLKIN = 4.096\text{ MHz}$ 时为 $15.625\text{ }\mu\text{s}$)的低电平有效信号。CLKOUT/DREADY引脚默认使能DREADY功能。
8. 微控制器以SPI突发模式读取IWV、V1WV、V2WV、ADC_CRC和STATUS0寄存器(更多信息参见“突发模式下的SPI读操作”部分)。

注意，对于具有多个ADE7912/ADE7913器件且每个器件由其自己的晶振提供时钟的系统，该上电程序同样适用。每个ADE7912/ADE7913器件独立上电并启动。

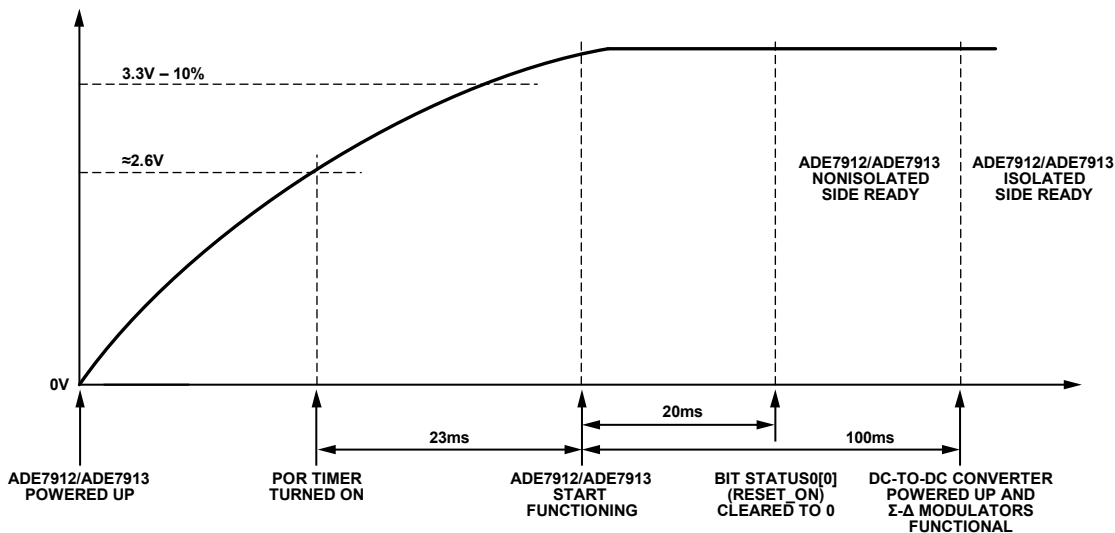


图52. 具有一个或多个ADE7912/ADE7913器件且每个器件由其自己的晶振提供时钟的系统的上电程序

ADE7912/ADE7913

具有多个器件且使用单一晶振的系统的上电程序

对于图35、图37和图38所示使用单一晶振的三相电表，上电程序如下(参见图53)：

1. 向 ADE7912/ADE7913 器件提供 V_{DD} 。为确保 A 相 ADE7912/ADE7913 器件(图 53 中标记为 ADE7912_A/ADE7913_A)开始正常工作，电源必须在不到 23 ms 的时间内从大约 2.6 V 电平达到 3.3 V - 10%。ADE7912_A/ADE7913_A 器件由 4.096 MHz 晶振提供时钟并开始工作。其他 ADE7912/ADE7913 器件还没有时钟。
2. DC-DC 转换器上电并为 ADE7912_A/ADE7913_A 的隔离端供电。Σ-Δ 型调制器开始工作。VDD_{ISO}、LDO 和 REF 引脚上使用表 9 所示的推荐电容时，执行上述过程大约需要 100 ms。经过该时间后，ADE7912_A/ADE7913_A 的隔离端便能发挥全部功能。
3. 为确定 ADE7912_A/ADE7913_A 器件何时可以接受命令，读取 STATUS0 寄存器，直到位 0 (RESET_ON) 清 0 为止。这大约发生在 ADE7912_A/ADE7913_A 开始工作 20 ms 后，表示 ADE7912_A/ADE7913_A 的非隔离端在默认设置下已能发挥全部功能。
4. 初始化 ADE7912_A/ADE7913_A 的 CONFIG 寄存器，位 0 (CLKOUT_EN) 置 1。在 CLKOUT/DREADY 引脚提供 CLKOUT 信号，其他相位上的 ADE7912/ADE7913 器件现在获得了时钟。
5. 初始化 ADE7912_A/ADE7913_A 的辐射控制寄存器 EMI_CTRL。
6. 其他 ADE7912/ADE7913 器件的 DC-DC 转换器上电并为其隔离端供电。Σ-Δ 型调制器开始工作。VDD_{ISO}、LDO 和 REF 引脚上使用表 9 所示的推荐电容时，执行上述过

程大约需要 100 ms。ADE7912/ADE7913 器件的隔离端现在能够发挥全部功能。

7. 读取其他 ADE7912/ADE7913 器件的 STATUS0 寄存器，直到位 0 (RESET_ON) 清 0，表示其非隔离端在默认设置下已能发挥全部功能。这大约发生在提供时钟信号 20 ms 后。
8. 初始化其余 ADE7912/ADE7913 器件的 CONFIG 寄存器。选择一个 ADE7912/ADE7913 器件(图 35、图 37 和图 38 中以 C 相 ADE7912/ADE7913 为例；图 53 中标记为 ADE7912_C/ADE7913_C)，将其 CLKOUT/DREADY 引脚连接到微控制器的外部中断 I/O 引脚。ADE7912_C/ADE7913_C 的 CONFIG 寄存器的位 0 (CLKOUT_EN) 必须保持默认值 0，以便使用 CLKOUT/DREADY 引脚的 DREADY 功能。
9. 初始化其余 ADE7912/ADE7913 器件的辐射控制寄存器 EMI_CTRL。
10. 执行 SYNC_SNAP = 0x01 写广播操作，同步电表的所有 ADE7912/ADE7913 器件(参见“同步多个 ADE7912/ADE7913 器件”部分)。
11. 执行 lock = 0xCA 写广播操作，保护所有 ADE7912/ADE7913 器件的配置寄存器。参见“保护配置寄存器的完整性”部分。
12. 每隔几秒便禁用配置寄存器的保护，执行 SYNC_SNAP = 0x02 写广播操作以读取每个 ADE7912/ADE7913 的 CNT_SNAPSHOT 寄存器，检查是否需要重新同步。重新同步不同步的 ADE7912/ADE7913 器件(参见“同步多个 ADE7912/ADE7913 器件”部分)，然后重新使能配置寄存器的保护。

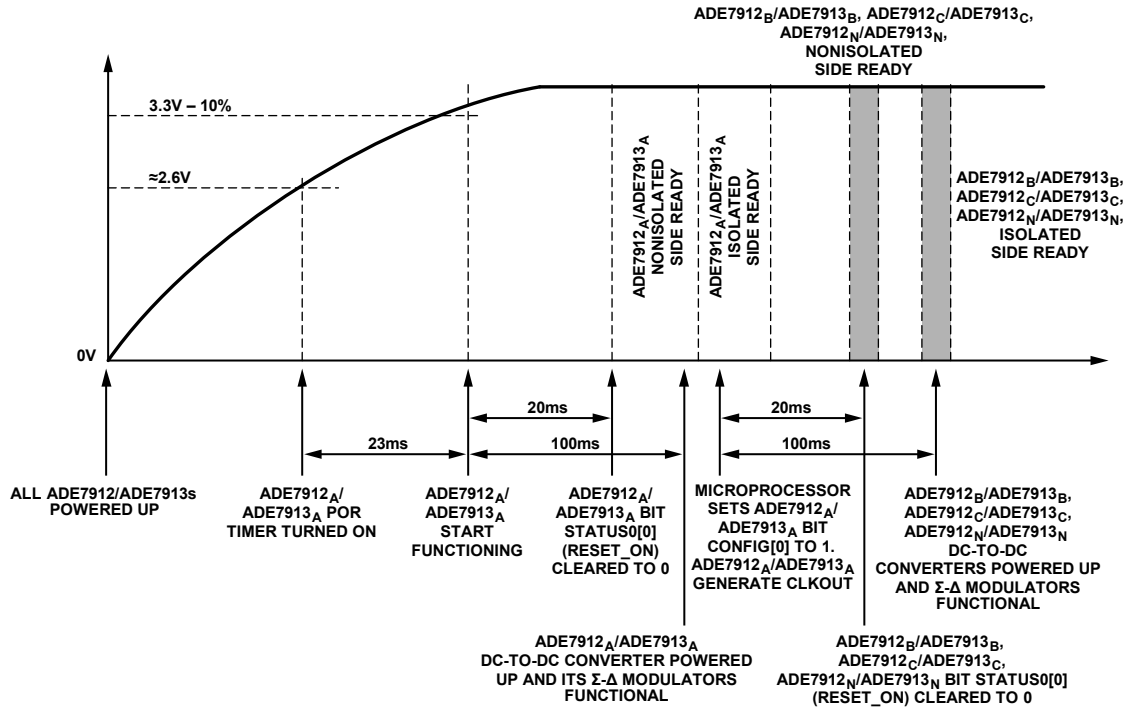


图53. 具有多个ADE7912/ADE7913器件且仅A相ADE7912/ADE7913从一个晶振获得时钟的系统的上电程序

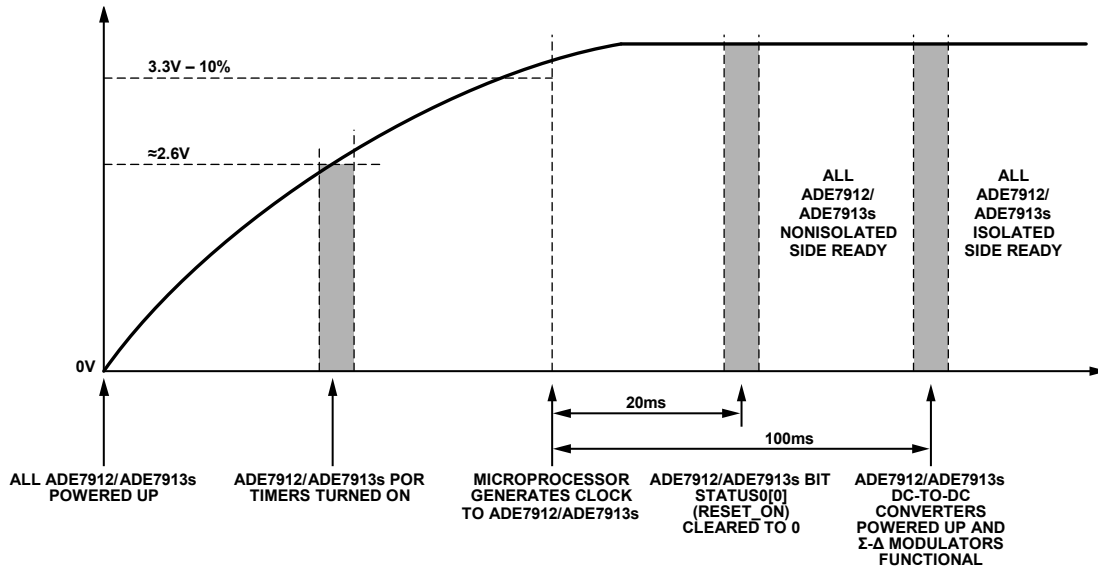


图54. 具有多个ADE7912/ADE7913器件且由微控制器提供时钟的系统的上电程序

ADE7912/ADE7913

具有多个器件且时钟由微控制器产生的系统的上电程序对于由微控制器产生时钟信号供所有ADE7912/ADE7913器件使用的三相电表(参见图36), 上电程序如下:

1. 向ADE7912/ADE7913器件提供 V_{DD} 。为确保ADE7912/ADE7913器件开始正常工作, 电源必须在不到23 ms的时间内从大约2.6 V电平达到 $3.3\text{ V} - 10\%$ 。
2. 由微控制器产生时钟信号并提供给所有ADE7912/ADE7913器件。
3. DC-DC转换器上电并为ADE7912/ADE7913器件的隔离端供电。 Σ - Δ 调制器开始工作。 VDD_{ISO} 、LDO和REF引脚上使用表9所示的推荐电容时, 执行上述过程大约需要100 ms。经过该时间后, ADE7912/ADE7913器件的隔离端便能发挥全部功能。
4. 读取ADE7912/ADE7913器件的STATUS0寄存器, 直到位0 (RESET_ON)清0, 表示ADE7912/ADE7913器件的非隔离端在默认设置下已能发挥全部功能。这大约发生在提供时钟信号20 ms后。
5. 初始化ADE7912/ADE7913器件的CONFIG寄存器, 位0 (CLKOUT_EN)清0, 避免在CLKOUT/ $\overline{\text{DREADY}}$ 引脚产生不必要的时钟信号。选择一个ADE7912/ADE7913器件(图36中以C相ADE7912/ADE7913为例), 将其CLKOUT/ $\overline{\text{DREADY}}$ 引脚连接到微控制器的外部中断I/O引脚。
6. 初始化所有ADE7912/ADE7913器件的辐射控制寄存器EMI_CTRL。
7. 执行SYNC_SNAP = 0x01写广播操作, 同步电表的所有ADE7912/ADE7913器件(详情参见“同步多个ADE7912/ADE7913器件”部分)。
8. 执行lock = 0xCA写广播操作, 保护所有ADE7912/ADE7913器件的配置寄存器。参见“保护配置寄存器的完整性”部分。
9. 每隔几秒便禁用寄存器保护, 执行SYNC_SNAP = 0x02写广播操作以读取每个ADE7912/ADE7913的COUNTER1和COUNTER0寄存器, 检查是否需要重新同步。重新同步不同步的ADE7912/ADE7913器件(参见“同步多个ADE7912/ADE7913器件”部分), 然后重新使能配置寄存器的保护。

硬件复位

ADE7912/ADE7913没有专用复位引脚。当SCLK引脚接收串行时钟时, 可以执行SPI广播写操作, 使 $\overline{\text{CS}}$ 和MOSI引脚在64个SCLK周期中保持低电平, 这相当于将8个字节的0x00发送到ADE7912/ADE7913, 从而完成硬件复位。

硬件复位期间, 所有寄存器设置为默认值, DC-DC转换器关断。三相电表中的所有ADE7912/ADE7913程序可以同时执行该程序。复位周期结束时, ADE7912/ADE7913将STATUS0寄存器的位0 (RESET_ON)清0。此时必须执行“上电和初始化程序”部分所述的一种程序, 正确初始化ADE7912/ADE7913器件。

软件复位

CONFIG寄存器的位6 (SWRST)可管理软件复位功能。该位的默认值为0。如果将该位置1, ADE7912/ADE7913便会进入软件复位状态。在此状态下, 所有内部寄存器都复位至默认值。DC-DC转换器继续工作。当软件复位结束时, CONFIG寄存器的位6 (SWRST)自动清0, 并且STATUS0寄存器的位0 (RESET_ON)清0。如果配置寄存器已被lock = 0xCA寄存器写操作保护起来, 首先应写入lock = 0x9C以解除锁定, 然后写入CONFIG寄存器, 将位6 (SWRST)置1以启动软件复位。此时必须执行“上电和初始化程序”部分所述的一种程序, 正确初始化ADE7912/ADE7913器件。

掉电模式

某些情况下, ADE7912/ADE7913的ADC不需要工作, 用户希望降低器件的功耗。当CONFIG寄存器的位2 (PWRDWN_EN)置1时, DC-DC转换器和 Σ - Δ 调制器就会关断。ADE7912/ADE7913的配置寄存器保持原有值, 但IWV、V1WV和V2WV ADC输出寄存器处于未定义状态。如果PWRDWN_EN位清0(默认值), 则DC-DC转换器正常工作, Σ - Δ 调制器有效。

如果由微控制器产生所有ADE7912/ADE7913器件的时钟(参见图36所示配置), 则可以关断时钟以进一步降低功耗。ADE7912/ADE7913停止工作。当时钟重新启动时, 执行硬件复位以重新启动ADE7912/ADE7913, 这是良好的编程惯例。

在一个ADE7912/ADE7913器件的CLKOUT/ $\overline{\text{DREADY}}$ 引脚用来为其他ADE7912/ADE7913器件提供时钟的系统中(参见图35、图37和图38所示配置), 将CONFIG寄存器的位0 (CLKOUT_EN)清0可以降低ADE7912/ADE7913器件的功耗。

布局布线指南

图20所示为ADE7912/ADE7913的测试电路。测试电路包含三个ADE7912/ADE7913器件，与其它必要电路一起检测三相系统的相电流和电压。ADE7912/ADE7913器件由一个微控制器通过SPI接口管理。原理图中未显示微控制器。图20复制了ADE7913评估板的原理图(参见“ADE7913评估板”部分)。

图55和图56显示了一个印刷电路板(PCB)的建议布局方案，它包括两层，元件仅贴放在电路板顶层。遵守这些布局布线指南有助于实现低噪声设计，并提高对EMC干扰的抑制能力。注意，该布局是从一个电路板截取的一部分，电路板还包括除三个ADE7913器件之外的电路。

采用ADE7912的电表布局与采用ADE7913的设计非常类似。唯一的区别是没有V2P电压通道及其相关的电路：电阻分压器和保护二极管。

主电源电压在VDD(引脚19)处提供。VDD引脚和GND(引脚20)之间放置一个10 μ F去耦电容和一个100 nF陶瓷去耦电容。10 μ F电容必须靠近器件放置，但陶瓷电容必须更靠近ADE7912/ADE7913放置，因为它要去耦高频噪声。

使用一个10 μ F电容和一个100 nF陶瓷电容将VDD_{ISO}(引脚1)去耦到GND_{ISO}(引脚2)。电容放置规则与VDD引脚相同。

使用一个4.7 μ F电容和一个100 nF陶瓷电容将LDO(引脚8)和REF(引脚9)去耦到GND_{ISO}(引脚10)。电容放置规则与VDD引脚相同。

注意，ADE7912/ADE7913隔离接地点是分流电阻端点之一。此点直接连到GND_{ISO}(引脚10)。无需将分流电阻接地端连接到GND_{ISO}(引脚2)。引脚2内部连接到引脚10。

晶振负载电容必须尽可能靠近ADE7912/ADE7913放置，而晶振本身可以放在附近。

注意，底层将原边地扩展到ADE7912/ADE7913和相关电路下方。电路板输入引脚与原边接地层之间的底层上至少应保持8 mm的距离。

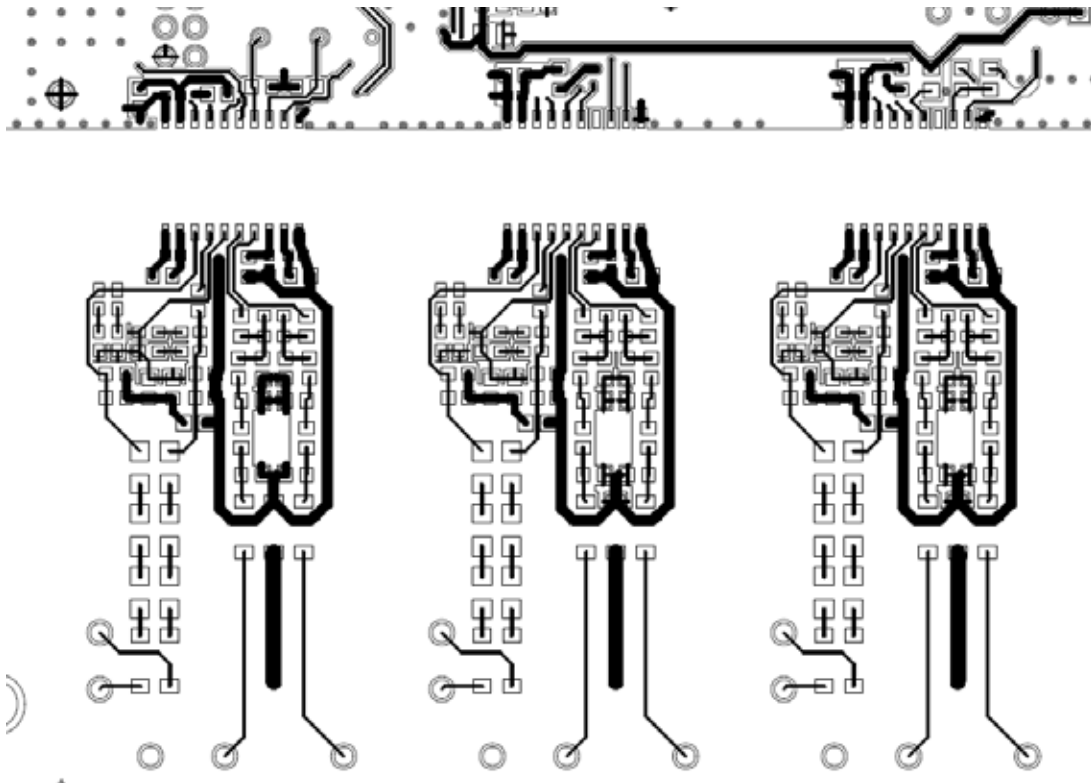


图55. 2层电路板：顶层

11115-043

ADE7912/ADE7913

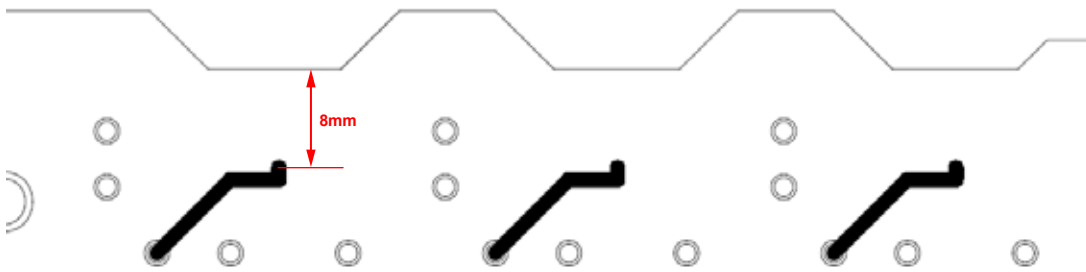


图56. 2层电路板：底层

11115-004

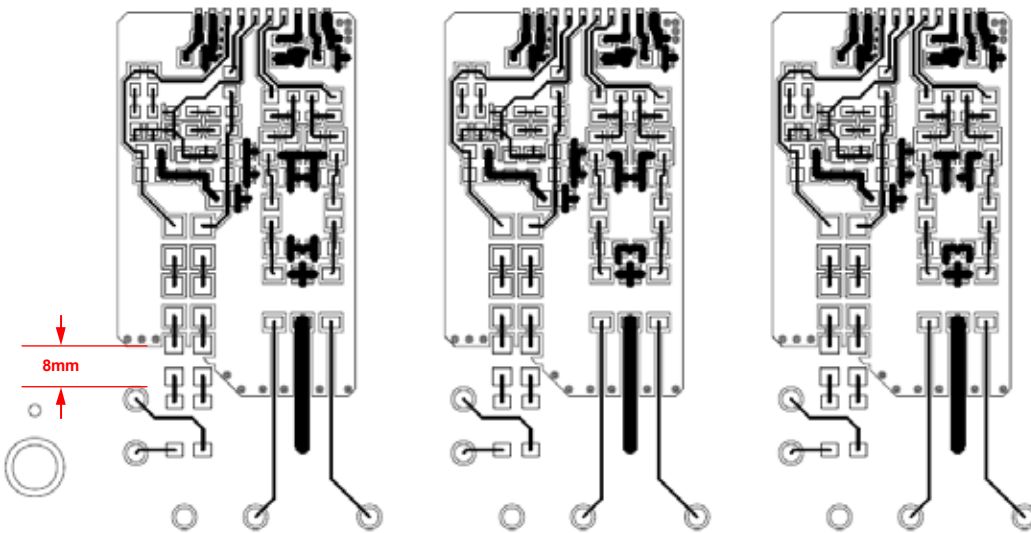


图57. 4层电路板：顶层

11115-005

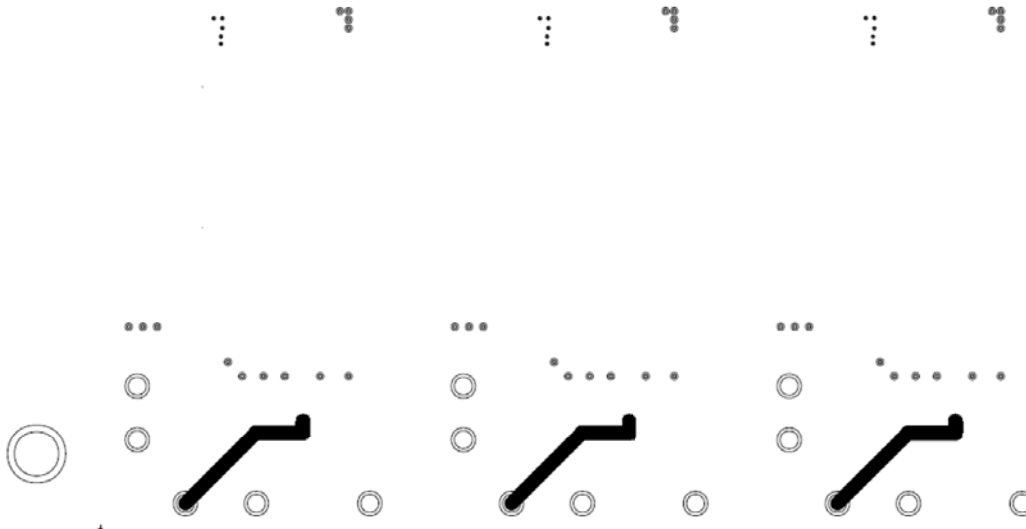
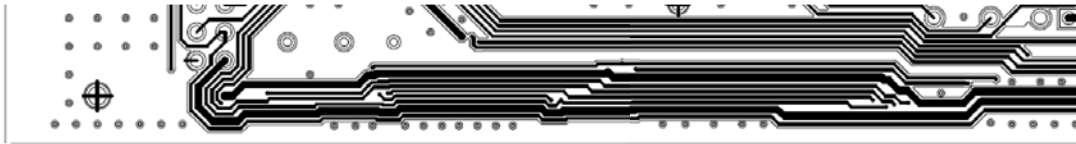


图58. 4层电路板：底层

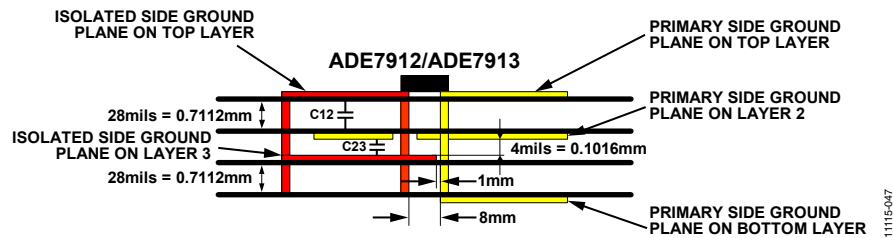


图59. 4层PCB产生的拼接电容

若使用4层PCB，则还会形成其它拼接电容。顶层上，所有放在隔离副边上的元件都被一个连接到 GND_{ISO} (引脚10)的接地层包围(参见图57)。第2层(参见图60)复制2层电路板的底层，将原边地扩展到ADE7912/ADE7913和相关电路下方。第3层(参见图61)复制顶层的接地层。底层在ADE7912/ADE7913和相关电路的下方没有像2层电路板那样的原边地，因为第3层形成的对应拼接电容对降低辐射没有任何作用。

4层PCB所形成的拼接电容结构如图59所示。顶层的隔离接地层产生10 pF电容(C12)，原边接地层放在第2层上。类似地，第2层和第3层之间产生400 pF电容(C23)。

这些电容非常重要，作用是降低ADE7912/ADE7913 DC-DC转换器产生的辐射。

ADE7913评估板

利用基于ADE7913构建的评估板，用户可以快速评估该IC。它与系统演示平台(EVAL-SDP-CB1Z)一起使用。欲评估ADE7913，须同时订购ADE7913评估板和系统演示平台。欲了解详情，请访问www.analog.com/ADE7913。

ADE7912/ADE7913版本

STATUS1寄存器的位[2:0] (version)用于识别ADE7912/ADE7913的版本。

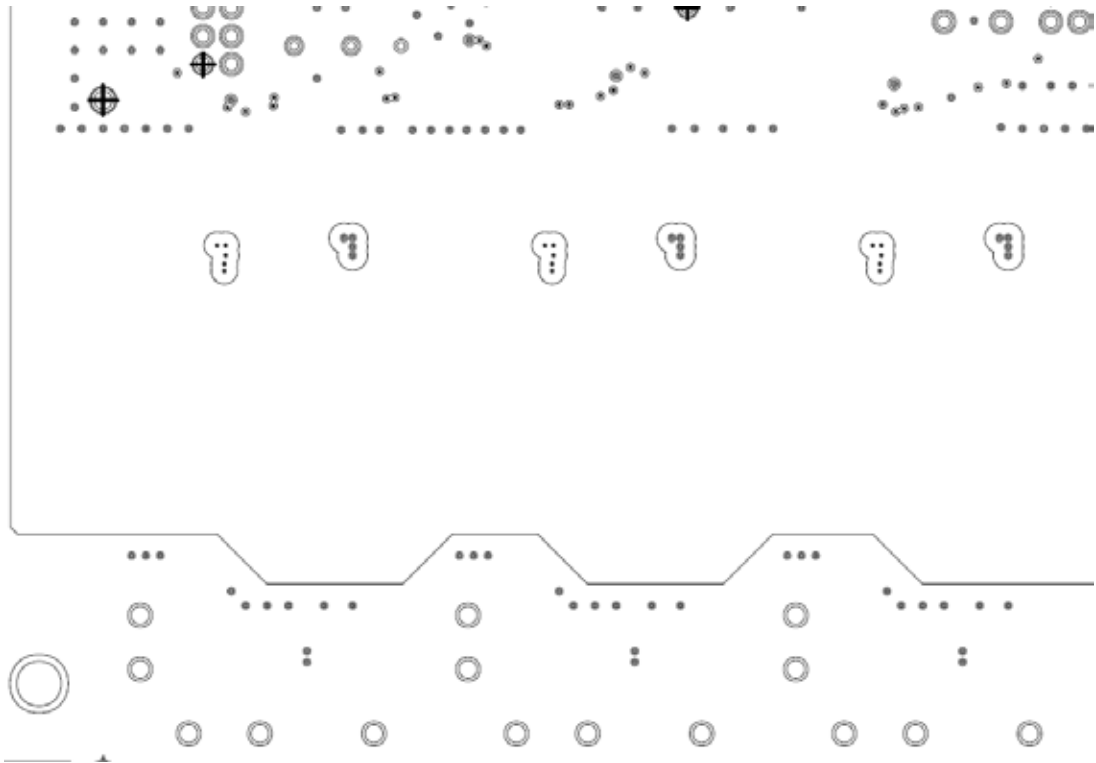


图60. 4层电路板：第2层

1115-048

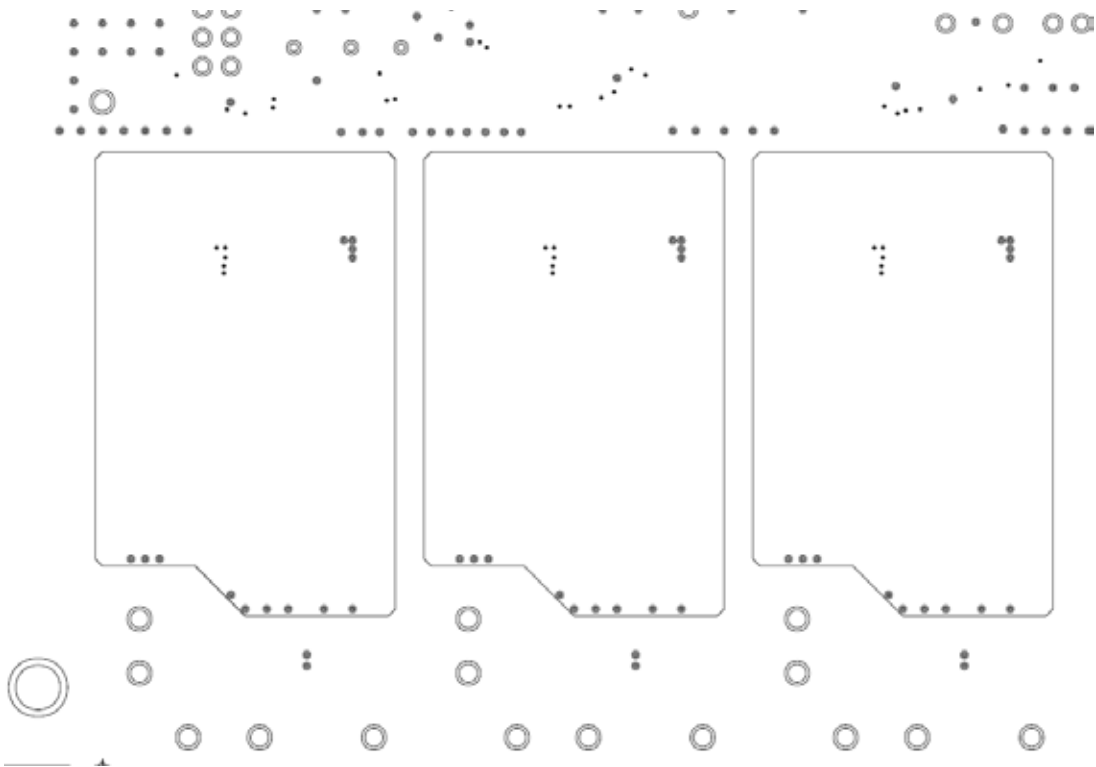


图61. 4层电路板：第3层

1115-049

寄存器列表

在表13至表20中，R表示寄存器可读取，W表示寄存器可写入，U表示无符号寄存器，S表示二进制补码格式的带符号寄存器。

表13. 寄存器列表

地址	寄存器名称	R/W	位长	类型	默认值	说明
0x0	IWV	R	24	S	0x000000	电流I的瞬时值。
0x1	V1WV	R	24	S	0x000000	电压V1的瞬时值。
0x2	V2WV	R	24	S	0x000000	电压V2的瞬时值。
0x3	保留	R	24	S	0x000000	保留。该位置始终读出0x000000。
0x4	ADC_CRC	R	16	U	N/A	IWV、V1WV和V2WV寄存器的CRC值。详情参见“ADC输出值的CRC”部分。
0x5	CTRL_CRC	R	16	U	N/A	配置寄存器的CRC值。详情参见“配置寄存器的CRC”部分。
0x6	保留	R	16	S	0x0000	保留。该位置始终读出0x0000。
0x7	CNT_SNAPSHOT	R	16	U	0x00	同步操作中使用的计数器的快照值。详情参见表14和“同步多个ADE7912/ADE7913器件”部分。
0x8	CONFIG	R/W	8	U	0	配置寄存器。详情参见表15。
0x9	STATUS0	R	8	U	0x01	状态寄存器。详情参见表16。
0xA	Lock	W	8	U	0x00	存储器保护寄存器。详情参见“保护配置寄存器的完整性”部分和表17。
0xB	SYNC_SNAP	W	8	U	0x00	同步寄存器。详情参见表18。
0xC	COUNTER0	R/W	8	U	无	包含内部同步计数器的8个最低有效位。
0xD	COUNTER1	R/W	8	U	无	COUNTER1[3:0]位包含内部同步计数器的4个最高有效位。详情请参见“同步多个ADE7912/ADE7913器件”部分。
0xE	EMI_CTRL	R/W	8	U	0xFF	EMI控制寄存器。管理隔离式DC-DC转换器的PWM控制模块以降低EMI辐射(详情参见表19和“DC-DC转换器”部分)。
0xF	STATUS1	R	8	U	0x00	状态寄存器。详情参见表20。
0x10, 0x11	保留	R/W	8	U	0x00	为确保正常工作，请勿写入这些寄存器。
0x12, 0x13	保留	R	8	U	0x00	保留寄存器。
0x14	保留					未赋予该地址任何功能。
0x15, 0x16, 0x17	保留	R	8	U	0x00	保留寄存器。
0x18	TEMPOS	R	8	S	N/A	温度传感器失调。详情参见“温度传感器”部分。

表14. CNT_SNAPSHOT寄存器(地址0x7)

位位置	位名称	默认值	说明
11:0	Counter	0x000	同步操作中使用的计数器的快照值。
15:12	保留	0000	保留。这些位无任何功能。

ADE7912/ADE7913

表15. CONFIG寄存器(地址0x8)

位位置	位名称	默认值	说明
0	CLKOUT_EN	0	使能CLKOUT/DREADY引脚的CLKOUT功能。当CLKOUT_EN = 0(默认值)时, DREADY功能使能。当CLKOUT_EN = 1时, CLKOUT功能使能。
1	保留	0	保留。该位不管理任何功能。
2	PWRDWN_EN	0	关断DC-DC转换器。当PWRDWN_EN = 0(默认值)时, DC-DC转换器正常工作, Σ - Δ 型调制器有效。当PWRDWN_EN = 1时, DC-DC转换器关闭, Σ - Δ 型调制器关断。
3	TEMP_EN	0	该位选择第二电压通道测量。当TEMP_EN位设为0(默认值)时, 测量V2P与VM引脚之间的电压。当此位为1时, 测量内部温度传感器(更多信息参见“温度传感器”部分)。对于ADE7912, 始终测量内部温度传感器, 该位无意义。
5:4	ADC_FREQ	00	这些位选择ADC输出频率。 00 = 8 kHz, 周期125 μ s。 01 = 4 kHz, 周期250 μ s。 10 = 2 kHz, 周期500 μ s。 11 = 1 kHz, 周期1 ms。
6	SWRST	0	该位置1时, 启动软件复位。经过一个CLKIN周期后, 该位自动清0。
7	BW	0	选择ADC数字低通滤波器的带宽。当BW = 0(默认值)时, 带宽为3.3 kHz。当BW = 1时, 带宽为2 kHz。带宽数据是针对CLKIN = 4.096 MHz且ADC输出频率为8 kHz而言的。有关CLKIN和ADC输出频率如何影响带宽选择的详细信息, 参见“模数转换”部分。

表16. STATUS0寄存器(地址0x9)

位位置	位名称	默认值	说明
0	RESET_ON	1	复位期间, RESET_ON位设置为1。当复位结束且ADE7912/ADE7913可以进行配置时, RESET_ON位清0。
1	CRC_STAT	0	如果配置寄存器的CRC值发生改变, CRC_STAT位就会置1。
2	IC_PROT	0	配置寄存器不受保护时, 此位为0。配置寄存器受到保护时(lock寄存器 = 0xCA), 此位置1。
7:3	保留	0	保留。这些位无任何功能。

表17. Lock寄存器(地址0xA)

位位置	位名称	默认值	说明
7:0	LOCK_KEY	00000000	当LOCK_KEY位等于0xCA时, 配置寄存器的保护使能。当LOCK_KEY位等于0x9C时, 保护禁用, 可以写入配置寄存器。这是一个只写寄存器。读取该地址位置时, 值为0x00。

表18. SYNC_SNAP寄存器(地址0xB)

位位置	位名称	默认值	说明
0	Sync	0	通过广播SPI写操作将sync位设置为1时, 系统中的ADE7912/ADE7913器件在同一时刻产生ADC输出。经过一个CLKIN周期后, 该位自动清0。详情请参见“同步多个ADE7912/ADE7913器件”部分。
1	Snap	0	通过广播SPI写操作将snap位设置为1时, 系统中的ADE7912/ADE7913器件的内部计数器被锁存。经过一个CLKIN周期后, 该位自动清0。详情请参见“同步多个ADE7912/ADE7913器件”部分。
7:2	保留	0	保留。这些位无任何功能。

表19. EMI_CTRL寄存器(地址0xE)

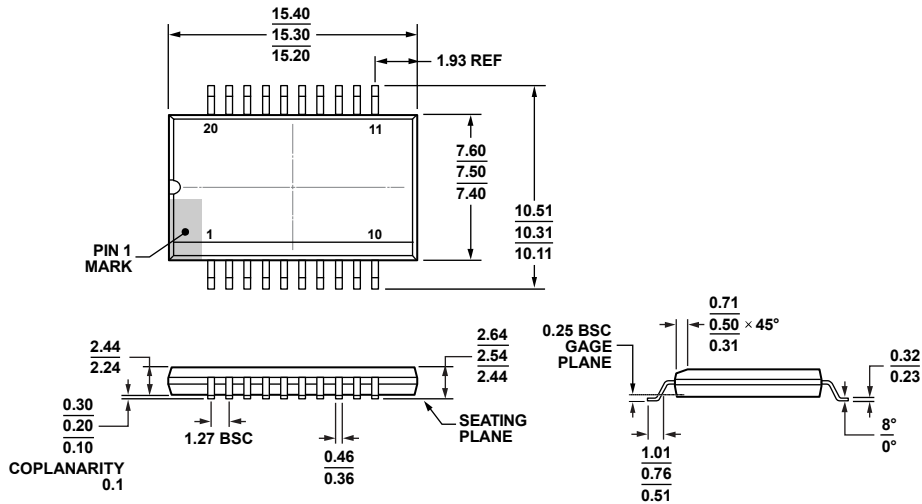
位位置	位名称	默认值	说明
0	SLOT0	1	在CLKIN/4时钟的时隙0中控制PWM控制模块脉冲(详情参见“DC-DC转换器”部分)。
1	SLOT1	1	在CLKIN/4时钟的时隙1中控制PWM控制模块脉冲。
2	SLOT2	1	在CLKIN/4时钟的时隙2中控制PWM控制模块脉冲。
3	SLOT3	1	在CLKIN/4时钟的时隙3中控制PWM控制模块脉冲。
4	SLOT4	1	在CLKIN/4时钟的时隙4中控制PWM控制模块脉冲。
5	SLOT5	1	在CLKIN/4时钟的时隙5中控制PWM控制模块脉冲。
6	SLOT6	1	在CLKIN/4时钟的时隙6中控制PWM控制模块脉冲。
7	SLOT7	1	在CLKIN/4时钟的时隙7中控制PWM控制模块脉冲。

表20. STATUS1寄存器(地址0xF)

位位置	位名称	默认值	说明
2:0	Version	0	ADE7912/ADE7913版本号。
3	ADC_NA	0	如果在一个ADC输出周期中未访问ADC输出，则ADC_NA位设置为1。读取STATUS1寄存器时，该位清0。
6:4	保留	0	保留。这些位无任何功能。
7	保留	0	保留。内部功能与该位相关。

ADE7912/ADE7913

外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-013

图62. 20引脚标准小型封装，具有增强的爬电性能[SOIC_IC]

宽体

(RI-20-1)

图示尺寸单位：mm

订购指南

型号 ^{1,2}	温度范围	封装描述	封装选项
ADE7912ARIZ	-40°C至+85°C	20引脚 SOIC_IC	RI-20-1
ADE7912ARIZ-RL	-40°C至+85°C	20引脚 SOIC_IC, 13"卷带和卷盘	RI-20-1
ADE7913ARIZ	-40°C至+85°C	20引脚 SOIC_IC	RI-20-1
ADE7913ARIZ-RL	-40°C至+85°C	20引脚 SOIC_IC, 13"卷带和卷盘	RI-20-1
EVAL-ADE7913EBZ		评估板	
EVAL-SDP-CB1Z		评估系统控制板	

¹ Z = 符合RoHS标准的器件。

² EVAL-SDP-CB1Z是用于管理EVAL-ADE7913EBZ评估板的控制板。两种板必须一起订购。