

### 特性

#### 模拟输入/输出

16 位、400 kSPS ADC

电压、电流和阻抗测量能力

内部和外部电流和电压通道

超低泄漏开关矩阵和输入多路复用器

输入缓冲器, PGA

#### 电压 DAC

2 个双输出电压 DAC

输出范围: 对于 12 位输出, 0.2 V 至 2.4 V  
( $\pm 2.2\text{ V}$  传感器电位差)

2 个偏置恒电势器和 TIA 放大器

超低功耗, 每个放大器  $1\mu\text{A}$

1 个高速 12 位电压 DAC

传感器输出范围至:  $-607\text{ mV}$  至  $+607\text{ mV}$

用于阻抗测量的高速 TIA

输出上的可编程增益放大器

#### 放大器、加速度计和基准电压源

2 个低功耗、低噪声放大器

适合电化学检测中的恒电势器偏置

2 个低功耗、低噪声 TIA

适合测量  $\pm 0.00005\mu\text{A}$  至  $\pm 3000\mu\text{A}$  范围内的传感器  
电流输出

可编程负载和增益电阻

#### 模拟硬件加速器

数字波形发生器 (参阅 ADuCM355 硬件参考手册)

DFT 和数字滤波器

2.5 V 和 1.82 V 片内精密基准电压源

#### 内部温度传感器, $\pm 2^\circ\text{C}$ 精度

阻抗测量范围:  $<1\Omega$  至  $10\text{ M}\Omega$ , 0.016 Hz 至 200,000 Hz

#### 伏安法扫描速率可达每秒 2000 步进

#### 微控制器

26 MHz Arm Cortex-M3 处理器

串行线端口支持代码下载和调试

128 kB 闪存/64 kB SRAM

### 安全保护功能

内置可编程多项式发生器的硬件循环冗余校验(CRC)

(参阅 ADuCM355 硬件参考手册)

用户闪存的读写保护

#### 片内外设

UART、I<sup>2</sup>C 和 SPI 串行输入/输出

最多 17 个 GPIO 引脚

外部中断选项

通用、唤醒和看门狗定时器

#### 电源

2.8 V 至 3.6 V 电源和主动测量范围

电源监控器

工作功耗: 数字部分为  $30\mu\text{A}/\text{MHz}$

外部传感器休眠偏置:  $8.5\mu\text{A}$

不留 SRAM 的关断模式:  $2\mu\text{A}$

#### 封装和温度范围

6 mm × 5 mm、72 引脚 LGA 封装

额定工作温度范围:  $-40^\circ\text{C}$  至  $+85^\circ\text{C}$

### 应用

气体探测

食品质量

环境检测 (空气、水和土壤)

血糖仪

生命科学和生物感测分析

生物阻抗测量

通用安培检测法、伏安法和阻抗频谱分析功能

### 简化功能框图

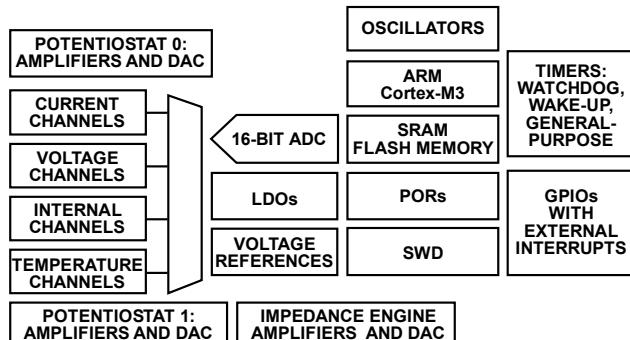


图1.

16874-001

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI 中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI 不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考 ADI 提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106 U.S.A.

Tel: 781.329.4700

©2019 Analog Devices, Inc. All rights reserved.

Technical Support

[www.analog.com/cn](http://www.analog.com/cn)

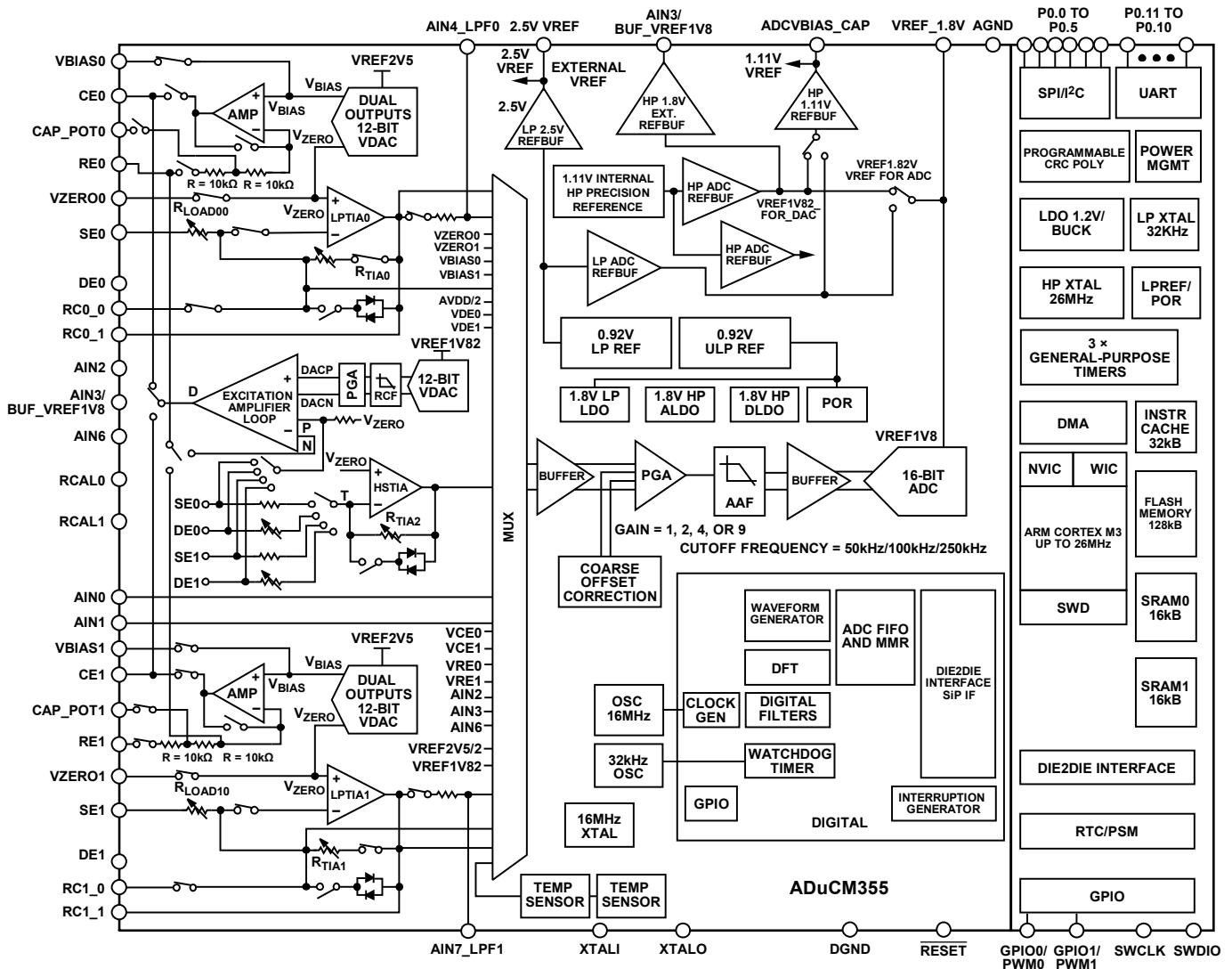
## 目录

特性.....	1	绝对最大额定值 .....	19
应用.....	1	热阻 .....	19
简化功能框图.....	1	ESD警告 .....	19
修订历史.....	2	引脚配置和功能描述.....	20
功能框图.....	3	典型性能参数.....	24
概述.....	4	应用信息.....	26
技术规格.....	5	建议电路和元件值.....	26
微控制器电气规格.....	5	外形尺寸.....	28
ADC的RMS噪声分辨率.....	15	订购指南 .....	28
时序规格 .....	16		

### 修订历史

2019年3月—修订版0：初始版

## 功能框图


**NOTES**

1. THROUGHOUT THIS DATA SHEET, MULTIFUNCTION PINS, SUCH AS P0.0/SPI0\_CLK, ARE REFERRED TO EITHER BY THE ENTIRE PIN NAME OR BY A SINGLE FUNCTION OF THE PIN, FOR EXAMPLE, P0.0, WHEN ONLY THAT FUNCTION IS RELEVANT.

16674-101

## 概述

ADuCM355是一种片内系统，用于控制和测量电化学传感器和生物传感器。ADuCM355是一款基于Arm® Cortex™-M3处理器的超低功耗混合信号微控制器。该器件具有电流、电压和阻抗测量功能。

ADuCM355内置16位400 kSPS多通道逐次逼近寄存器(SAR)模数转换器(ADC)，带有输入缓冲器、抗混叠滤波器(AAF)和可编程增益放大器(PGA)。电流输入包括三个具有可编程增益的互阻放大器(TIA)和用于测量不同传感器类型的负载电阻。模拟前端(AFE)还包含两个专门针对恒电势器能力而设计的低功耗放大器，使外部电化学传感器保持恒定的偏置电压。这两个放大器的同相输入由片内双通道输出数模转换器(DAC)进行控制。模拟输出包括一个高速DAC和用于产生交流信号的输出放大器。

ADC的转换速率最高可达400 kSPS，输入范围为-0.9 V至+0.9 V。ADC前面的输入多路复用器允许用户选择输入通道进行测量。这些输入通道包括三个外部电流输入、多个外部电压输入和内部通道。利用内部通道，可对内部电源电压、芯片温度和基准电压源进行诊断测量。

三个电压DAC中有两个是双通道输出、12位电阻串DAC。每个DAC的一个输出可控制恒电势器放大器的同相输入，另一个控制TIA的同相输入。

第三个DAC（有时被称为高速DAC）针对用于阻抗测量的高功率TIA而设计。该DAC的输出频率范围高达200 kHz。

提供精密1.82 V和2.5 V片内基准电压源。内部ADC和电压DAC电路采用此片内基准电压源，以确保所有外设均具有低漂移性能。

ADuCM355集成一个26 MHz Arm Cortex-M3处理器，后者是一种32位精简指令集计算机(RISC)。ARM Cortex-M3处理器

还具有灵活的多通道直接存储器存取控制器(DMA)，支持两个独立的串行外设接口(SPI)端口、通用异步接收器/发射器(UART)和I<sup>2</sup>C通信外设。ADuCM355片内还集成128 kB非易失性闪存/EE存储器和64 kB静态随机存取存储器(SRAM)。

数字处理器子系统从26 MHz片内振荡器接收时钟信号。该振荡器是主数字芯片系统时钟源。或者，一个26 MHz锁相环(PLL)可以用作数字系统时钟。此时钟在内部进行细分，以便处理器在较低频率下工作并省电。该器件还内置一个低功耗32 kHz振荡器，可给定时器提供时钟。ADuCM355包括3个通用定时器、1个唤醒定时器（可用作通用定时器）和1个系统看门狗定时器。

模拟子系统内置单独的16 MHz振荡器，用于为模拟芯片上的ADC、DAC和其他数字逻辑元件提供时钟源。该模拟芯片还包含单独的32 kHz、低功耗振荡器，用于为模拟芯片上的看门狗定时器提供时钟源。32 kHz振荡器和此看门狗均独立于数字芯片振荡器和系统看门狗定时器。

可根据具体应用要求配置多个通信外设。这些外设包括UART、I<sup>2</sup>C、两个SPI端口和通用输入/输出(GPIO)端口。GPIO与通用定时器相结合，可组合生成脉冲宽度调制(PWM)类输出。

该器件支持通过串行线调试端口(SW-DP)接口进行非介入仿真和编程下载。

ADuCM355采用2.8 V至3.6 V电源供电，额定温度范围为-40°C至+85°C。该芯片提供72引脚6 mm × 5 mm栅格阵列(LGA)封装。

请注意，在整篇数据手册中，多功能引脚（如P0.0/SPI0\_CLK）由整个引脚名称或引脚的单个功能表示；例如P0.0即表示仅与此功能相关。

# 技术规格

## 微控制器电气规格

除非另有说明, AVDD = DVDD = 2.8 V至3.6 V, 电源之间的最大差值 = 0.3 V, ADC基准电压源及激励DAC和放大器 = 1.82 V 内部基准电压源, 低功耗VBIASx和VZEROx DAC基准电压源 = 2.5 V内部基准电压源, 中央处理器(CPU)速度( $f_{CORE}$ ) = 26 MHz,  $T_A = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ , 数字芯片上的降压转换器禁用。

**表1.**

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
ADC规格						除非另有说明, 所测伪差分模式相对于ADCVBIAS_CAP引脚电压(1.82 V)而言, 技术规格基于高速模式, ADC电压通道在生产中校准, PGA增益 = 1.5, AFE芯片模拟时钟(ACLK) = 32 MHz或16 MHz
数据速率 <sup>1</sup>	$f_{\text{SAMPLE}}$		400	kSPS		高速模式, 抽取系数为4
	$f_{\text{SAMPLE}}$		200	kSPS		正常模式, 抽取系数为4
分辨率 <sup>1</sup>		16			Bits	数据位数
积分非线性 <sup>1</sup>	INL	-4	$\pm 2.0$	+4.0	LSB	PGA增益 = 1.5, 1.82 V内部基准电压源, $1 \text{ LSB}^2 = (1.82 \text{ V}/2^{15})/\text{PGA增益}$
		-5.6	$\pm 2.0$	+4.7	LSB	PGA增益 = 9, 1.82 V内部基准电压源
			$\pm 2.0$		LSB	$1.82 \text{ V外部基准电压源}, 1 \text{ LSB}^2 = (1.82 \text{ V}/2^{15})/\text{PGA增益}$
差分非线性 (无失码) <sup>1</sup>	DNL	-0.99	$\pm 0.9$	+2.5	LSB	1.82 V内部基准电压源, $1 \text{ LSB}^2 = (1.82 \text{ V}/2^{15})/\text{PGA增益}$
DC 码分布 <sup>3</sup>			$\pm 6$		LSB	最小和最大范围来自1000个ADC样本的平均ADC码, PGA增益 = 1.5, 低功耗模式, ADC输入0.9 V, ADC输出数据速率 = 200 kSPS, $1 \text{ LSB}^2 = (1.82 \text{ V}/2^{15})/\text{PGA增益}$
			$\pm 6$		LSB	输入通道为低功耗TIA 0 = 1 $\mu\text{A}$ , TIA电阻( $R_{\text{TIA}}$ ) = 512 k $\Omega$ , 负载电阻( $R_{\text{LOAD}}$ ) = 10 $\Omega$ , ADC输出数据速率 = 200 kSPS
			$\pm 6$		LSB	输入通道为高功率TIA (HPTIA) = 1 $\mu\text{A}$ , $R_{\text{TIA}} = 10 \text{ k}\Omega$ , $R_{\text{LOAD}} = 100 \Omega$ , ADC输出数据速率 = 200 kSPS
ADC端点误差						AIN0至AIN7_LPF1输入, 200 kSPS ADC更新速率, sinc3滤波器使能
失调误差		-600	$\pm 200$	+600	$\mu\text{V}$	PGA增益 = 1.5, 低功耗模式, 除AIN3外的所有通道
高功率模式 <sup>4</sup>		-620	$\pm 200$	+880	$\mu\text{V}$	PGA增益 = 1.5, 低功耗模式, 仅限AIN3
漂移 <sup>1</sup>		-1.1	$\pm 0.5$	+1.4	mV	PGA增益 = 1.5, 高功率模式
失调匹配			$\pm 3$		$\mu\text{V}/^{\circ}\text{C}$	使用1.82 V内部基准电压源
满量程误差			$\pm 2$		LSB	与AIN3比较的匹配
满量程误差		-750	$\pm 400$	+940	$\mu\text{V}$	排除内部通道, 负和正满量程, 两个端点的误差, PGA增益 = 1.5, 低功耗模式
高功率模式 <sup>4</sup>		-1.6	$\pm 0.8$	+1.82	mV	PGA增益 = 1.5, 高功率模式
内部通道 <sup>1</sup>		0.2		0.75	满量程百分比	AVDD/2、DVDD/2、ADCVBIAS_CAP、VREF_2.5V、VREF_1.8V、AVDD_REG
增益漂移 <sup>1</sup>		-3	$\pm 1$	+3	$\mu\text{V}/^{\circ}\text{C}$	满量程误差漂移减去失调误差漂移
增益误差匹配			$\pm 3$		LSB	通道间不匹配

# ADuCM355

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
PGA失配误差 <sup>1</sup>			1.5		$\mu\text{V}/^\circ\text{C}$	
PGA增益失配漂移			4		%	校准后漂移
未校准的PGA增益失配						生产器件仅针对PGA增益 = 1.5进行校准
未校准的PGA增益失配漂移			10		$\mu\text{V}/^\circ\text{C}$	未校准的漂移
ADC动态性能						
信噪比	SNR	80			dB	输入信号频率( $f_m$ ) = 20 kHz正弦波, $f_{\text{SAMPLE}} = 200 \text{ kSPS}$ , 使用AINx电压输入通道, PGA增益 = 1.5 包括失真和噪声成分
		76			dB	PGA增益 = 1、1.5和2
		70			dB	PGA增益 = 4
		-84			dB	PGA增益 = 9
总谐波失真 <sup>1</sup>	THD	-86			dB	
峰值谐波或杂散噪声 <sup>1</sup>		-86			dB	
通道间串扰 <sup>1</sup>		-86			dB	相邻通道测量
噪声(RMS) <sup>1,5</sup>	见表2	800			nV/ $\sqrt{\text{Hz}}$	0.1 Hz至10 Hz
		400			nV/ $\sqrt{\text{Hz}}$	斩波关闭
						斩波开启
ADC INPUT						
输入电压范围 <sup>1</sup>		0.2	2.1		V	输入到ADC多路复用器 施加于任何输入引脚上的电压
伪差分电压						ADCVBIAS_CAP引脚电压(1.82 V)和来自多路复用器的模拟输入之间
		-0.9	+0.9		V	增益 = 1
		-0.9	+0.9		V	增益 = 1.5
		-0.6	+0.6		V	增益 = 2
		-0.3	+0.3		V	增益 = 4
		-0.133	+0.133		V	增益 = 9
输入范围 <sup>1</sup>		$\pm 0.00005$	$\pm 3000$		$\mu\text{A}$	低功耗TIA 0、低功耗TIA 1和HPTIA电流输入通道范围
共模范围 <sup>1</sup>		0.2	1.1	2.1	V	
漏电流		-1.5	$\pm 0.5$	+1.5	nA	AIN0至AIN7_LPF1, SE0和SE1引脚 (不包括DE0和DE1引脚)
					nA	仅DE0和DE1引脚, 见图14
输入电流 <sup>1</sup>		-8	$\pm 2$	+8	nA	AIN0至AIN7_LPF1, SE0、SE1和DE0引脚
输入电容			40		pF	在ADC采样期间
AAF, 3 dB频率范围						3种可编程设置
模式0			50		kHz	
模式1			100		kHz	
模式2			250		kHz	
ADC通道开关建立时间						切换ADC输入通道后需要的延迟时间, 不包括sinc3建立时间
AAF, 3 dB截止频率 <sup>1</sup>						
250 kHz		25			$\mu\text{s}$	
100 kHz		40			$\mu\text{s}$	
50 kHz		60			$\mu\text{s}$	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
基于离散傅里叶变换(DFT)的阻抗测量						阻抗(Z)为1 kΩ (0.02%容差电阻), 激励频率 = 0.1 Hz至200 kHz, 正弦幅度 = 10 mV rms, $R_{TIA} = 5 \text{ k}\Omega$ , $RCALx = 200 \Omega$ , 1%精度温度系数5 ppm/°C, 单DFT测量, DFT使用8192个ADC样本, Hanning开启, HSDACCON位[8:1] = 0x1B用于低功耗模式和阻抗测量≤80 kHz, HSDACCON位[8:1] = 0x7用于高功率模式和阻抗测量>80 Hz
精度						
幅度		-1.25	±0.2	+1.25	%	20 kHz至200 kHz
			±0.2		%	10 Hz至20 kHz
			±1		%	1 Hz至<10 Hz
相位		-0.3	±0.1	+0.3	度	
三电阻星形单元						连接Z = 2.2 Ω, 见图16
精度						0.1 Hz至200 kHz
幅度			±0.5		%	
相位			±0.5		度	
精度			±0.2		%	连接Z = 100 Ω, 0.1 Hz至200 kHz, 见图16
幅度			±0.2		%	
相位			±0.2		度	
高速环路						见图16
允许的外部负载电容 <sup>1</sup>			100		pF	$R2 + R3 \leq 200 \Omega$ , $R1 \leq 100 \Omega$ , 激励频率≥1 kHz
			50		pF	$R2 + R3 \leq 1 \text{ k}\Omega$ , $R1 \leq 500 \Omega$ , 激励频率≥1 kHz
			40		pF	$R2 + R3 \leq 1.6 \text{ k}\Omega$ , $R1 \leq 800 \Omega$ , 激励频率≥1 kHz
激励放大器带宽			3		MHz	
阻抗频率范围 <sup>1</sup>		0.016		200,000	Hz	
阻抗测量范围 <sup>1</sup>		0.4		10,000	Ω	
低功耗TIA和恒电势器放大器						
输入偏置电流		80	300		pA	TIA, SEx引脚
		20	150		pA	恒电势器放大器, REx引脚
失调电压		50	150		μV	
失调电压漂移与温度的关系		1			μV/°C	
噪声						单位增益模式, 0.1 Hz至10 Hz范围内的RMS电压
		1.6			μV rms	正常模式 (LPTIACONx位2 = 0)
		2			μV rms	半功率模式 (LPTIACONx位2 = 1)
恒电势器拉电流和灌电流 <sup>1</sup>		-750	+750		μA	正常模式 (LPTIACONx位[4:3] = 00), 来自CEx引脚
		-3	+3		mA	高电流模式 (LPTIACONx位[4:3] = 01或11), 来自CEx引脚
直流电源抑制比	直流电源抑制比(DC PSRR)		70		dB	REx引脚, $R_{TIA} = 256 \text{ k}\Omega$ , $R_{LOAD} = 10 \Omega$
输入共模电压范围 <sup>1</sup>		300	AVDD - 600		mV	
输出电压范围 <sup>1</sup>		300	AVDD - 400		mV	正常模式 (LPTIACONx位[4:3] = 00), 750 μA灌电流和拉电流
		300	AVDD - 400		mV	高电流模式 (LPTIACONx位[4:3] = 01/11), 3 mA 灌电流和拉电流

# ADuCM355

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
过流限值保护		20			mA	放大器试图通过内部箝位将拉电流和灌电流限制在此值
过流限值允许的持续时间 <sup>1</sup>			5		s	用户必须将过流情况的持续时间限制此值以下，否则会有损坏放大器的风险
过流情况允许的频率			1		每小时	
短路电流		12			mA	放大器输出短接至地时
可编程电阻						
SE0、SE1输入上的低功耗TIA $R_{LOAD}^1$						
温度范围内的漂移			±200		ppm/°C	10 Ω、30 Ω、100 Ω、1500 Ω、3000 Ω、3500 Ω
			±400		ppm/°C	50 Ω
0 Ω $R_{LOAD}$ 精度	0.01	0.08	0.15		Ω	
10 Ω $R_{LOAD}$ 精度	9.8	11.7	13.5		Ω	
30 Ω $R_{LOAD}$ 精度	28	33.8	39		Ω	
50 Ω $R_{LOAD}$ 精度	48	55	63		Ω	
100 Ω $R_{LOAD}$ 精度	88	110	130		Ω	
SE0、SE1输入上的低功耗TIA $R_{TIA}$ 增益 <sup>1</sup>						
精度		-5		+15	%	用户可编程，包括1 kΩ、2 kΩ、3 kΩ、4 kΩ、6 kΩ、8 kΩ、10 kΩ、16 kΩ、20 kΩ、22 kΩ、30 kΩ、40 kΩ、64 kΩ、100 kΩ、128 kΩ、160 kΩ、192 kΩ、256 kΩ、512 kΩ
温度范围内的漂移	115	120	130		Ω	200 Ω设置， $R_{LOAD} = 100 \Omega$
低功耗TIA $R_{TIA}$ 失配误差 <sup>1</sup>		±100			ppm/°C	
	-0.6	+0.2	+0.6		%	上移或下移一个 $R_{TIA}$ 值时的误差
	-3.5	+0.5	+3.5		%	512 kΩ至2 kΩ范围，不包括40 kΩ
		±20			%	40 kΩ（最高48 kΩ，最低32 kΩ）
						200 Ω
SE0、SE1输入上的HPTIA $R_{LOAD}^1$						
精度	102	110	116		Ω	固定100 Ω目标设置
漂移		±160			ppm/°C	
SEO、SE1输入上的HPTIA $R_{TIA}$ 增益 <sup>1</sup>						$R_{TIA02}$ 和 $R_{TIA04}$
精度		±20			%	用户可编程，包括0.2 kΩ、1 kΩ、5 kΩ、10 kΩ、20 kΩ、40 kΩ、80 kΩ、160 kΩ
漂移		±200			ppm/°C	
DE0、DE1输入上的HPTIA $R_{LOAD}^1$						$R_{LOAD03}$ 和 $R_{LOAD05}$
精度	0.001		0.15		Ω	0 Ω设置
	5		10.7		Ω	10 Ω设置
	26.5	32.6	37.6		Ω	30 Ω设置
温度范围内的漂移		±20			%	30 Ω、50 Ω和100 Ω设置
	±0.2				%/°C	10 Ω设置
	±200				ppm/°C	不包括 $R_{LOAD} = 0 \Omega$ 和10 Ω
DE0、DE1输入上的HPTIA $R_{TIA}$ 增益 <sup>1</sup>						用户可编程，包括0.1 kΩ、0.2 kΩ、1 kΩ、5 kΩ、10 kΩ、20 kΩ、40 kΩ、80 kΩ、160 kΩ
精度	120	135	150		Ω	100 Ω设置
	230	250	290		Ω	200 Ω设置
温度范围内的漂移		±20			%	1 kΩ、5 kΩ、10 kΩ、20 kΩ、40 kΩ、80 kΩ、160 kΩ
	±350				ppm/°C	100 Ω、200 Ω设置
	±200				ppm/°C	1 kΩ、5 kΩ、10 kΩ、20 kΩ、40 kΩ、80 kΩ、160 kΩ

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
HPTIA $R_{TIA}$ 失配误差SE0、SE1、DE0和DE1 <sup>1</sup>		-3.5 -2.5	+1 $\pm 2$	+3.5 +5	% %	上移或下移一个 $R_{TIA}$ 值时引入的误差 160 k $\Omega$ 至5 k $\Omega$ 范围 1 k $\Omega$ 、200 $\Omega$ 和100 $\Omega$
HPTIA放大器 偏置电流 最大灌电流和拉电流 <sup>1</sup>			1 -3	+3	nA mA	
输入共模电压范围 <sup>1</sup>		300		AVDD - 700	mV	确保 $R_{TIA}$ 选择产生的输出电压小于±900 mV, PGA增益 = 1
输出电压范围 <sup>1</sup>		200		AVDD - 400	mV	
过流限值保护 <sup>1</sup>			17		mA	放大器试图通过内部箝位将拉电流和灌电流限制在此值以下，使用 $R_{LOAD} = 0 \Omega$ 、 $R_{TIA} = 100 \Omega$ 进行测试
过流限值允许的持续时间 <sup>1</sup>				5	sec	
过流情况允许的频率 <sup>1</sup>				1	每小时	
短路电流		30			mA	放大器输出短接至地时
低功耗片内基准电压源 精度 噪声 <sup>1</sup> 基准电压源温度系数 <sup>1,6</sup> 直流电源抑制比		2.5			V	VREF_2.5V和AGND之间有0.47 $\mu$ F电容，在所有低功耗电压DAC和输出放大器使能的情况下测量基准电压 $T_A = 25^\circ C$ 0.1 Hz至10 Hz范围内的峰峰值电压
交流电源抑制比 <sup>7</sup>	直流电源抑制比(DC PSRR) 交流电源抑制比(AC PSRR)	-25	60 $\pm 10$ 70	$\pm 5$ +25	mV $\mu$ V p-p ppm/ $^\circ C$ dB	AVDD电源变化引起的直流偏差
高功率基准电压源 高功率片内基准电压源 精度 基准电压源温度系数 <sup>1,2</sup> 直流电源抑制比		1.82			V	VREF_1.82V和AGND之间有4.7 $\mu$ F电容，在使能ADC的情况下测量基准电压 $T_A = 25^\circ C$
交流电源抑制比 <sup>8</sup>	直流电源抑制比(DC PSRR) 交流电源抑制比(AC PSRR)	-20	$\pm 5$ 85	$\pm 5$ +20	mV ppm/ $^\circ C$ dB	AVDD电源变化引起的直流偏差
ADC共模基准源 精度 基准电压源温度系数 <sup>1</sup> 直流电源抑制比		1.11			V	ADCVBIAS_CAP和AGND之间有470 nF电容，在使能ADC的情况下测量基准电压 $T_A = 25^\circ C$
交流电源抑制比	直流电源抑制比(DC PSRR) 交流电源抑制比(AC PSRR)	-20	$\pm 5$ 80	$\pm 5$ +20	mV ppm/ $^\circ C$ dB	AVDD电源变化引起的直流偏差
缓冲基准电压输出 精度 基准电压源温度系数 <sup>1,5</sup> 输出阻抗 负载电流 <sup>1</sup>		1.82			V mV ppm/ $^\circ C$	$T_A = 25^\circ C$ , 容性负载接地100 pF
		-20	0.5	1 200	$\Omega$ $\mu$ A	

# ADuCM355

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
低功耗DAC规格(VBIASx/VZEROx)						VBIASx规格源自恒电势器放大器在单位增益模式下于CEO和CE1引脚测量的结果, VZEROx规格源自VZERO0和VZERO1引脚测量的结果, 双输出低功耗DAC
分辨率 <sup>1</sup>		12			位	12位模式
		6			位	6位模式
相对精度 <sup>1,9,10</sup>	INL	-6.5 -2.5	±1 ±0.1	+3 +2	LSB	12位模式, 1 LSB = $2.2\text{ V}/(2^{12} - 1)$ 6位模式, 1 LSB = $2.2\text{ V}/2^6$
微分非线性 <sup>8</sup>	DNL	-0.99 -0.5		+2.5 +0.5	LSB	12位模式, 保证单调性, 1 LSB = $2.2\text{ V}/(2^{12} - 1)$ 6位模式, 保证单调性, 1 LSB = $2.2\text{ V}/2^6$
失调误差 <sup>1</sup>			±1	±7	mV	12位模式下的VBIASx/VZEROx, 2.5 V内部基准电压源, DAC输出码0x000, 目标0x000码为200 mV
		-1	±0.2	+1	mV	VBIASx的差分失调电压以VZEROx为基准, LPDACDATx = 0x00000
漂移			±5		μV/°C	VBIASx或VZEROx以AGND为基准, 使用内部低功耗基准电压源
差分失调VBIASx至VZEROx ≈ 0V <sup>1</sup>				4	μV/°C	VBIASx的差分失调电压以VZEROx为基准, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ , LPDACDATx = 0x1A680
差分失调VBIASx至VZEROx ≈ ±600 mV <sup>1</sup>				10	μV/°C	VBIAS的差分失调电压以VZEROx为基准, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ , LPDACDATx = 0x1AAE0
增益误差 <sup>1</sup>			±0.2	±0.5	%	12位模式, DAC码 = 0xFFFF, 目标电压为2.4 V, 内部2.5 V基准电压漂移无校正
漂移			10		ppm/°C	使用内部低功耗基准电压源
失配			±0.1		%	满量程百分比, VBIAS0至VBIAS1, 12位模式
模拟输出						
输出电压范围 <sup>1</sup>						LSB大小为 $2.2/(2^{12} - 1)$ , 低功耗恒电势器和低功耗TIA的输入共模电压为AVDD - 600 mV
12位输出		0.2 0.2		2.4 2.3	V	AVDD ≥ 2.8 V AVDD < 2.8 V, LPDACDATx位[11:0] = 0xF40
6位输出		0.2 0.2		2.366 2.3	V	LSB大小为 $2.2/2^6$ , 低功耗恒电势器和低功耗TIA的输入共模电压为AVDD - 600 mV
AVDD至VBIASx和VZEROx 裕量电压 <sup>1</sup>		400			mV	AVDD ≥ 2.8 V AVDD < 2.8 V, LPDACDATx位[17:12] = 0x3D AVDD、VBIASx 和 VZEROx 输出电压之间的最小裕量, 如果连接到低功耗 TIA 或低功耗恒电势器放大器, 则增加到 600 mV
输出阻抗 <sup>1</sup>				1.65	MΩ	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DAC交流特性						
输出建立时间		1.5			s	建立至±2 LSB (12位)，满量程的1/4至满量程的3/4，放大器输出负载为1 kΩ, 0.1 μF电容连接至VBIASx和VZEROx引脚, LPTIASWx位[13:12] = 11
		500			μs	建立至±2 LSB (12位)，满量程的1/4至满量程的3/4，放大器输出负载为1 kΩ, VBIASx和VZEROx上的电容断开连接, LPTIASWx位[13:12] = 00
毛刺能量		±5			nV/sec	当LPDACDATx中最大位数同时发生变化时，1LSB发生变化, VBIASx 和 VZEROx 上的外部电容开关断开, CEx/RCx_1引脚上没有电容
激励DAC、PGA和重构滤波器(RCF)规格						使用0x200至0xE00的HSDACDAT范围，额定增益 = 2 (HSDACCON位12和HSDACCON位0 = 0) 和 增益 = 0.05 ( HSDACCON 位 12 和 HSDACCON位0 = 1)
DAC						
共模电压范围 <sup>1</sup>	DNL	0.2	AVDD - 0.6		V	由激励放大器N节点设置 (参阅ADuCM355硬件参考手册)
分辨率 <sup>1</sup>		12	+1/-0.99		Bits	
微分非线性 <sup>8</sup>		±7	±14	LSB	LSB	保证单调性, 增益 = 2 增益 = 0.05
相对精度 <sup>1,8</sup>	INL	±2	±3	LSB	LSB	增益 = 2
		±8	±18	LSB	LSB	增益 = 0.05
满量程 <sup>11</sup>						
正		607		mV	mV	增益 = 2, DAC码 = 0xE00
		15.1		mV	mV	增益 = 0.05, DAC码 = 0xE00
负		-607		mV	mV	增益 = 2, DAC码 = 0x200
		-15.1		mV	mV	增益 = 0.05, DAC码 = 0x200
增益误差漂移 <sup>1</sup>						
增益 = 2		11.5		μV/°C	μV/°C	
增益 = 0.05		0.33				
失调误差 (中间电平)						在RCALx上的激励环路输出端测量, DAC码 = 0x800, 未在生产中校准, 失调校准可以消除此误差
		±25		mV	mV	增益 = 2
		±1		mV	mV	增益 = 0.05
失调误差漂移 <sup>1</sup>						
增益 = 2		40		μV/°C	μV/°C	
增益 = 0.05		5		μV/°C	μV/°C	
直流电源抑制比	直流电源抑制比(DC PSRR)	70		dB		AVDD电源变化引起的直流偏差
PGA可编程增益						
RCF		0.05	2			
3 dB截止频率精度						
允许的外部负载电容 <sup>1</sup>			±5		%	可编程为50 kHz、100 kHz和250 kHz
<80 kHz (低功耗模式)				100	pF	SEx、DEx、AINx 和 RCALx 引脚
>80 kHz (高功率模式)				80	pF	

# ADuCM355

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
过流限值保护 <sup>1</sup>		15			mA	放大器试图通过内部箝位将拉电流和灌电流限制在此值
过流限值允许的持续时间 <sup>1</sup>			5		s	
过流情况允许的频率 <sup>1</sup>			1		每小时	
短路电流		13			mA	放大器输出短接至地时
开关矩阵规格						
导通电阻( $R_{ON}$ ) <sup>1</sup>						开启ADC多路复用器之前的AFE 通过0 V至共模电压( $V_{CM}$ )的电压扫描进行特性测试，生产测试电压为1.8 V
载流开关		40	80		$\Omega$	Tx开关，T5和T7除外
		30	52		$\Omega$	Tx开关，仅限T5和T7
		35	70		$\Omega$	D开关
非载流开关		1	5		k $\Omega$	P和IN开关
DC关断泄漏		370			pA	模拟输入引脚用于测试驱动至0.2 V
DC导通泄漏 <sup>1</sup>		530	2000		pA	模拟输入引脚用于测试驱动至0.2 V
温度传感器						通道0和通道1
分辨率		0.3			°C	
精度		$\pm 2$			°C	退出休眠模式后立即进行测量，需要用户单点校准
		$\pm 3$			°C	温度传感器0
						温度传感器1
上电复位(POR)	POR					指DVDD引脚上的电压
POR触发电平 <sup>12</sup>		1.59	1.62	1.67	V	上电电平
		1.799	1.8	1.801	V	关断电平
POR迟滞 <sup>1</sup>			10		mV	
上电时序 <sup>1</sup>		110			ms	DVDD达到POR上电触发电平之后，DVDD在此期间必须保持在关断电平或更高电平
POR上电和关断触发电平之间的延迟				20	ms	在此期间，所有电源必须高于最大POR触发、上电触发电平
所有电源的总上电时间						
外部复位						
外部复位最小脉冲宽度 <sup>1</sup>		1			$\mu$ s	为了触发复位序列，外部复位引脚上需要的最小脉冲宽度
看门狗定时器	WDT					模拟和数字芯片上的定时器
超时周期 <sup>1</sup>		32			sec	上电时的默认值，模拟芯片看门狗
FLASH/EE存储器						
耐久性		10,000			周期	
数据保存期限		10			年	
尺寸			128		KB	结温( $T_J$ ) = 85°C
数字输入						
输入漏电流 <sup>1</sup>						
逻辑1 GPIO		1	$\pm 5$		nA	电压输入高电平( $V_{IH}$ ) = DVDD，上拉电阻禁用
逻辑0 GPIO		1	$\pm 10$		nA	电压输入低电平( $V_{IL}$ ) = 0 V，上拉电阻禁用
输入电容		10			pF	
引脚电容						
XTAL1		12			pF	
XTAL0		12			pF	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
逻辑输入 GPIO输入电压 低	$V_{INL}$			0.25 × DVDD	V	
高	$V_{INH}$	0.57 × DVDD			V	
上拉电流 <sup>1</sup>		30	130	$\mu A$		$V_{IN} = 0 V$ ; DVDD = 3.6 V
逻辑输出 GPIO输出电压 <sup>13</sup> 高	$V_{OH}$	DVDD – 0.4			V	所有数字输出, 不包括XTALO 正常驱动强度模式下拉电流( $I_{SOURCE}$ ) = 2 mA, GPxDS位[15:0] = 0x0000; 最大驱动强度模式下 $I_{SOURCE}$ = 4 mA, GPxDS位[15:0] = 0xFFFF
低	$V_{OL}$		0.3		V	正常驱动强度模式下灌电流( $I_{SINK}$ ) = 2 mA, GPx位[15:0] = 0x0000; 最大驱动强度模式下 $I_{SINK}$ = 4 mA, GPx位[15:0] = 0xFFFF
GPIO短路电流			11.5		mA	
振荡器 数字芯片内部系统振荡器 精度 系统PLL		26 $\pm 1$ 26 16/32 $\pm 0.5$ $\pm 0.5$	$\pm 3.2$ MHz MHz MHz $\pm 2$ $\pm 2$		MHz % MHz MHz % %	26 MHz输出模式 主系统时钟
模拟芯片内部系统振荡器 16 MHz模式的精度 32 MHz模式的精度 开关时间 <sup>1</sup>		4			$\mu s$	系统时钟源从16 MHz切换到32 MHz振荡器后需要的延迟时间, 经过此时间后才能访问AFE芯片
外部晶振 泄漏 逻辑输入, 仅限XTALI 输入低电压( $V_{INL}$ ) 输入高电压( $V_{INH}$ )		16 500 1.1 1.7	32 540 V V		MHz nA V V	可以选用来代替内部振荡器 XTALI和XTAO引脚
32 kHz内部振荡器 精度			32.768 $\pm 3$ $\pm 5$		kHz % %	用于看门狗定时器和唤醒定时器 数字芯片低频振荡器 模拟芯片低频振荡器
启动时间 上电时		85	120		ms	处理器时钟 = 16 MHz POR到第一个用户代码执行, DVDD和AVDD在此期间后必须 $\geq 2.8 V$ 。
其他复位之后		50			ms	复位到第一个用户代码执行, 包括看门狗、外部和软件复位
数字芯片唤醒 模拟芯片唤醒 <sup>1</sup> ADC唤醒 <sup>1</sup>		10 50 90	30 190 135		$\mu s$ $\mu s$ $\mu s$	允许与AFE芯片通信的唤醒时间 退出休眠或关断模式所需的延迟时间, 经过此时间后才能启动ADC转换 (如果保持1.8 V ADC基准电容电压)
外部中断 脉冲宽度 电平触发 <sup>1</sup> 边沿触发 <sup>1</sup>		7 1			ns ns	

# ADuCM355

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
电源要求 <sup>14</sup>						
电源电压范围						
AVDD至AGND, DVDD至DGND, DVDD_AD至DGND_AD		2.8	3.3	3.6	V	
活动模式			4.75	5.2	mA	复位后的默认电流, AFE和数字芯片处于活动模式
Flexi™模式			3.8	4.2	mA	Cortex-M3禁用, DMA和其他外设有效
休眠模式			3		μA	32 kHz振荡器有效, 数字芯片支持64 kB SRAM保留状态
关断模式 <sup>1</sup>			2		μA	最低功耗模式, 仅唤醒控制器有效
附加电源电流						
ADC电路			1.5		mA	ADC更新频率( $f_{ADC}$ )= 200 kSPS
			3.45		mA	$f_{ADC} = 400$ kSPS
HPTIA			0.3		mA	低功耗模式
			0.9		mA	高功率模式
高速DAC			2.2		mA	包括激励缓冲器和仪表放大器
			4.5		mA	低功耗模式
DFT硬件加速器		550			μA	高功率模式
低功耗基准电压源		1.65			μA	
VZEROx和VBIASx的低功耗DAC		2.3			μA	每个上电的DAC, 不包括负载电流
低功耗恒电势器和TIA放大器		2			μA	每个放大器, 正常模式
		1			μA	每个放大器, 半功率模式
待机模式						恒电势器放大器和低功耗DAC使能, 均采用32 kHz振荡器, 保留64 kB SRAM状态, 所有其他外设处于休眠模式 ( $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ )
			8.5	17.5	μA	单传感器和恒电势器通道, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$
			40		μA	单传感器和恒电势器通道, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$
		7	14		μA	恒电势器放大器和低功耗TIA 0处于半功率模式, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$
			25		μA	恒电势器放大器和低功耗TIA 0处于半功率模式, $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$
		16			μA	两个恒电势器通道均开启
Arm Cortex-M3、闪存和SRAM		30			μA/MHz	活动模式下的动态电流
直流测量模式		6.4			mA	系统时钟 6.5 MHz, ADC, 低功耗模式 ( $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ )

参数	符号	最小值	典型值	最大值	单位	单位
阻抗谱模式 <sup>1</sup>		11.5	21	mA	在低功耗模式下,当交流阻抗引擎(80 kHz)和ADC有效时, Arm处理器也有效并使用26 MHz时钟 ( $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ )	在高功率模式下,当交流阻抗引擎(200 kHz)和ADC有效时, Arm处理器也有效并使用26 MHz时钟 ( $T_A = -40^\circ\text{C}$ 至 $+60^\circ\text{C}$ )

- <sup>1</sup> 通过设计保证,但未经生产测试。
- <sup>2</sup> 如果ADC校准到建议的1.835 V目标值,则LSB大小的计算变为(1.835 V/215)/PGA增益。
- <sup>3</sup> 如果使用sinc2滤波器选项来降低ADC输出速率,那么可以缩小码分布。
- <sup>4</sup> 生产过程中未针对高功率模式校准ADC失调和增益。用户校准可以消除此误差。
- <sup>5</sup> 如果使用sinc2滤波器选项来降低ADC输出速率,那么可以降低噪声。
- <sup>6</sup> 利用盒子方法测定。
- <sup>7</sup> 详见图10。
- <sup>8</sup> 详见图8。
- <sup>9</sup> DAC线性度是使用一个缩小的数字码范围——0x10 (下限) 至0xF40 (上限) ——计算出来的。
- <sup>10</sup> 来自所有GPIO引脚的平均电流不得超过每引脚20 mA。
- <sup>11</sup> 高速DAC失调校准可以消除此误差。详情参见ADuCM355硬件参考手册。
- <sup>12</sup> 建议用户使能电源监控功能以确保正常运行,仅当DVDD和AVDD高于2.8 V时。
- <sup>13</sup> DAC增益误差是使用一个缩小的数字码范围 (100到内部2.5 V基准电压) 计算出来的。
- <sup>14</sup> 功耗数值不包括外部电路的负载电流。

## ADC的RMS噪声分辨率

表2列出了ADC的RMS噪声规格及不同的ADC数字滤波器设置。所有测量都使用内部1.82 V基准电压源。基于表2中不同PGA增益设置下的噪声结果,表3显示了RMS和峰峰值有效位数(ENOB)。峰峰值ENOB结果显示在括号中。RMS位数计算如下:

$$\log_2 \left( \frac{2 \times \text{输入范围}}{\text{均方根噪声}} \right)$$

峰峰值位数计算如下:

$$\log_2 \left( \frac{2 \times \text{输入范围}}{6.6 \times \text{均方根噪声}} \right)$$

表2. ADC RMS噪声

更新速率(Hz)	Sinc3过采样率(OSR)	Sinc2 OSR	均方根噪声(μV)				
			增益 = 1	增益 = 1.5	增益 = 2	增益 = 4	增益 = 9
200000	4	不适用	72.43	49.732	37.83	18.93	8.62
9090	4	22	29.29	19.59	10.4	6.687	4.42
900	5	178	24.0	17.11	12.832	6.416	1.018

表3. ADC ENOB, 基于RMS噪声

更新速率(Hz)	Sinc3 OSR	Sinc2 OSR	增益 = 1	增益 = 1.5	增益 = 2	增益 = 4	增益 = 9
200000	4	不适用	14.6 (11.9 p-p)	15 (12.4 p-p)	14.95 (12.23 p-p)	14.95 (12.23 p-p)	14.9 (12.15 p-p)
9090	4	22	15 (13.18 p-p)	15 (13.8 p-p)	15 (14.09 p-p)	15 (13.73 p-p)	15 (13.15 p-p)
900	5	178	15 (13.47 p-p)	15 (13.96 p-p)	15 (13.8 p-p)	15 (13.79 p-p)	15 (15 p-p)

## 时序规格

在时序规格和时序图中， $\overline{CS}$ 指SPI0\_CS引脚和SPI1\_CS引脚，SCLK指SPI0\_CLK引脚和SPI1\_CLK引脚，MOSI指SPI0\_MOSI引脚和SPI1\_MOSI引脚，MISO指SPI0\_MISO引脚和SPI1\_MISO引脚。

**表4. SPI主机模式时序（见图3和图4）**

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
时序要求						相对于双驱动强度进行特性测试
片选(CS)至串行时钟(SCLK) 边沿	$t_{CS}$	0.5 × 外设时钟 (PCLK) – 3			ns	
SCLK低电平脉冲宽度	$t_{SL}$	PCLK – 3.5			ns	
SCLK高电平脉冲宽度	$t_{SH}$	PCLK – 3.5			ns	
SCLK边沿之前数据输入建立时间	$t_{DSU}$	5			ns	
SCLK 边沿之后数据输入保持时间	$t_{DHD}$	20			ns	
开关特性		25				
SCLK边沿之后数据输出有效时间	$t_{DAV}$				ns	
SCLK边沿之前数据输出建立时间	$t_{DOSU}$	PCLK – 2.2			ns	
SCLK边沿之后 $\overline{CS}$ 高电平时间	$t_{SFS}$	0.5 × PCLK – 3			ns	

**表5. SPI从机模式时序（见图5和图6）**

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
时序要求						相对于双驱动强度进行特性测试
$\overline{CS}$ 至SCLK边沿	$t_{CS}$	38.5			ns	
SCLK低电平脉冲宽度	$t_{SL}$	38.5			ns	
SCLK高电平脉冲宽度	$t_{SH}$	38.5			ns	
SCLK边沿之前数据输入建立时间	$t_{DSU}$	6			ns	
SCLK 边沿之后数据输入保持时间	$t_{DHD}$	8			ns	
开关特性		25				
SCLK边沿之后数据输出有效时间	$t_{DAV}$				ns	
$\overline{CS}$ 边沿之后数据输出有效时间	$t_{DOCS}$	38.5			ns	
SCLK边沿之后 $\overline{CS}$ 高电平时间	$t_{SFS}$	38.5			ns	

## 时序图

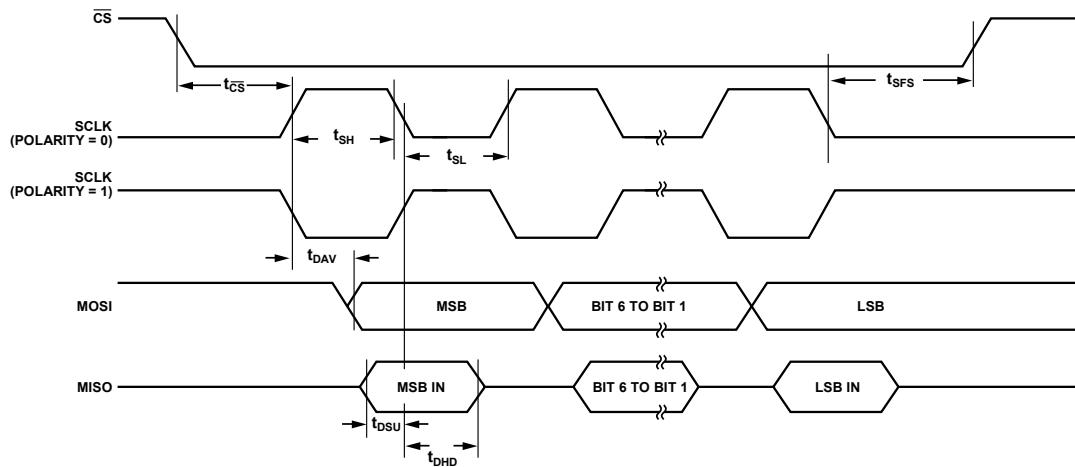


图3. SPI主机时序图 (相位模式 = 1)

16874-003

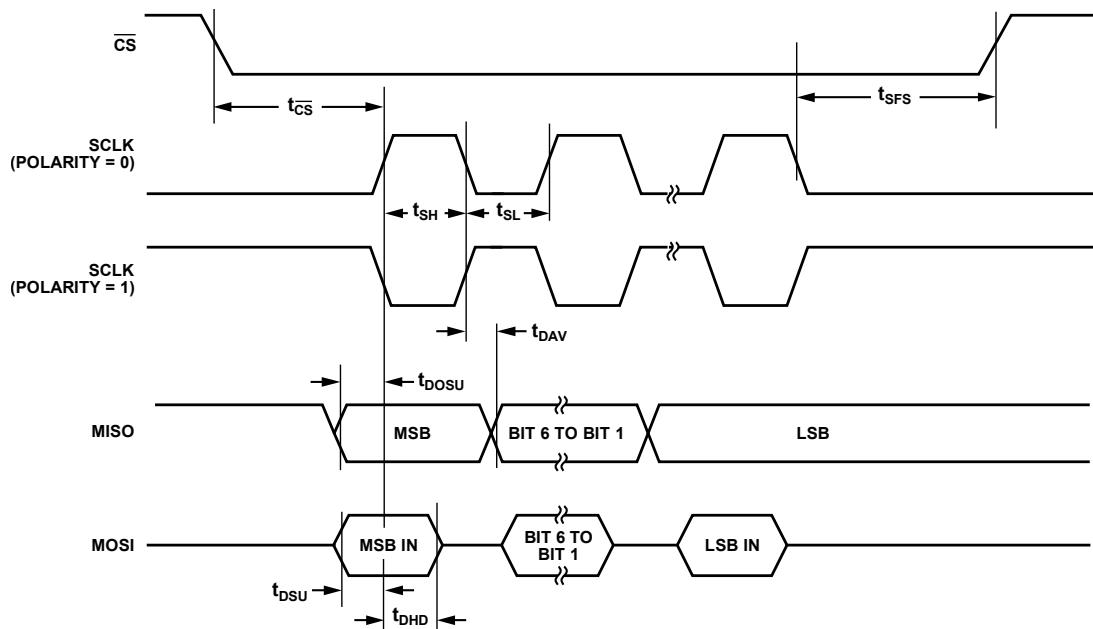


图4. SPI主机时序图 (相位模式 = 0)

16874-004

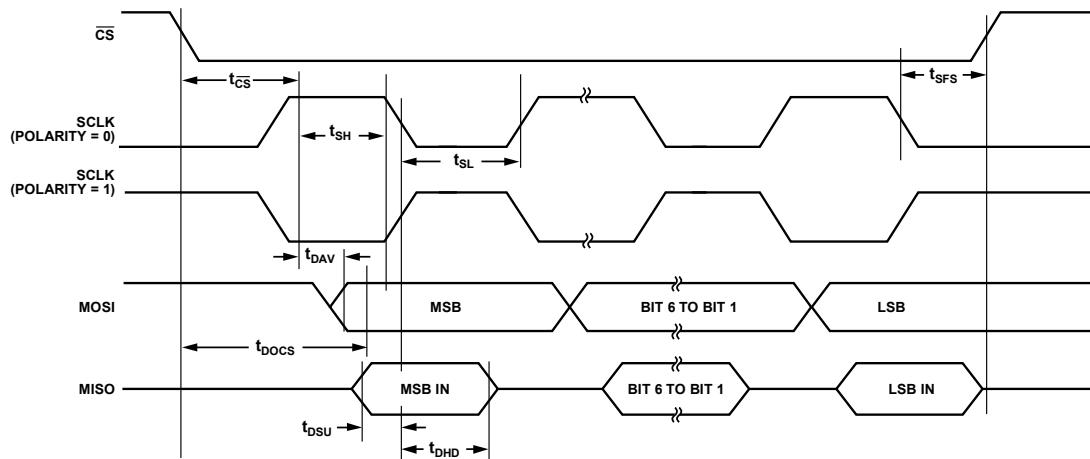


图5. SPI从机时序图 (相位模式 = 1)

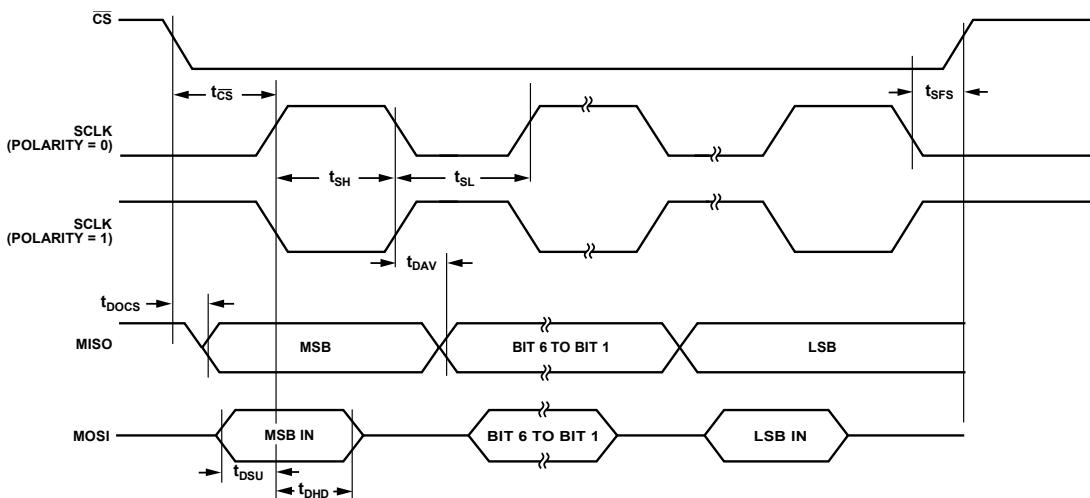


图6. SPI从机时序图 (相位模式 = 0)

16674-005

16674-006

## 绝对最大额定值

表6.

参数	额定值
AVDD 至 AGND	-0.3 V 至 +3.6 V
DVDD 至 DGND	-0.3 V 至 +3.6 V
AVDD 至 DVDD	DVDD $\pm$ 0.3 V
DVDD_AD 至 DGND_AD	-0.3 V 至 +3.6 V
模拟输入电压至 AGND (AVDD 范围为 2.8 V 至 3.6 V)	-0.3 V 至 AVDD + 0.3 V, 必须 $\leq$ 3.6 V
数字输入电压至 DGND (DVDD 范围为 2.8 V 至 3.6 V)	-0.3 V 至 DVDD + 0.3 V, 必须 $\leq$ 3.6 V
数字输出电压至 DGND (DVDD 范围为 2.8 V 至 3.6 V)	-0.3 V 至 DVDD + 0.3 V, 必须 $\leq$ 3.6 V
AGND 至 DGND	-0.3 V 至 +0.3 V
DGND_AD 至 AGND	-0.3 V 至 +0.3 V
XTAL1 和 XTAL0	-0.3 V 至 DVDD_REG_AD + 0.3 V
正 GPIO 引脚总电流	0 mA 至 30 mA
负 GPIO 引脚总电流	-30 mA 至 0 mA
温度范围	
存储	-65°C 至 +150°C
工作	-40°C 至 +85°C
回流温度曲线	
锡铅体系 (10 s 至 30 s)	240°C
无铅组装 (20 秒至 40 秒)	260°C
结温	150°C
静电放电(ESD)	
人体模型(HBM)	4 kV
场感应元件充电模式(FICDM)	1 kV

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

### 热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

$\theta_{JA}$ 是自然对流下结至环境热阻，在1立方英尺的密封外罩中测量。 $\theta_{JC}$ 是结至外壳热阻。

### 表7. 热阻

封装类型 <sup>1</sup>	$\theta_{JA}$	$\theta_{JC}$	单位
CC-72-2	45	11	°C/W

<sup>1</sup> 测试条件：热阻仿真值基于JEDEC 2S2P热测试板，无热通孔。参见JESD-51。

### ESD警告



**ESD (静电放电) 敏感器件。**带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

	1	2	3	4	5	6	7	8	9	10	11
A	RE0	DE0	SE0	AIN4_LPF0	VREF_1.8V	RCAL1	RCAL0	AIN7_LPF1	SE1	DE1	RE1
B	CE0	VZERO0	AIN6	AIN5	AGND_REF	AIN2	AIN3/ BUF_VREF1V8	AIN1	AIN0	VZERO1	CE1
C	CAP_POT0	VBIAS0								VBIAS1	CAP_POT1
D	RC0_0	RC0_1			BM/P1.1	P1.5/SPI1_CS	P1.3/SPI1_MOSI			RC1_1	RC1_0
E	AVDD_REG	VREF_2.5V			DNC		P1.2/SPI1_CLK			DNC	ADCVBIAS_CAP
F	DVDD_AD	DGND_AD			P1.0/SYS_WAKE	P1.4/SPI1_MISO	DGND			AGND	AVDD
G	DVDD_REG_AD	AVDD_DD								GPIO0/PWM0	VDCDC_CAP2P
H	XTAL1	AGND_DD	SWCLK	SWDIO	P0.5/I2C_SDA	P0.3/SPI0_CS	P0.2/SPI0_MISO	P0.1/SPI0_MOSI	P0.0/SPI0_CLK	GPIO1/PWM1	VDCDC_CAP2N
J	XTAL0	P0.11/ UART_SIN	P0.10/ UART_SOUT	P2.4	P0.4/I2C_SCL	DVDD	DVDD_REG	VDCDC_CAP1N	VDCDC_CAP1P	RESET	VDCDC_CAPOUT

DNC = DO NOT CONNECT.

图7. 引脚配置

表8. 引脚功能描述

引脚编号	引脚名称	类型 <sup>1</sup>	描述
J10	RESET	I	复位输入（低电平有效）。此引脚含有一个默认使能的内部上拉电阻。
数字 I/O 引脚			
H3	SWCLK	I	串行线路调试时钟输入引脚。此引脚的内部上拉电阻默认使能。
H4	SWDIO	I/O	串行线路调试数据输入/输出引脚。此引脚的内部上拉电阻默认使能。
H9	P0.0/SPI0_CLK	I/O	通用输入/输出端口 0.0 (P0.0)/SPI0 时钟(SPI0_CLK)。此引脚默认为三态。
H8	P0.1/SPI0_MOSI	I/O	通用输入/输出端口 0.1 (P0.1)/SPI0 数据主机输出、从机输入(SPI0_MOSI)。此引脚默认为三态。
H7	P0.2/SPI0_MISO	I/O	通用输入/输出端口 0.2 (P0.2)/SPI0 数据主机输入、从机输出(SPI0_MISO)。此引脚默认为三态。
H6	P0.3/SPI0_CS	I/O	通用输入/输出端口 0.3 (P0.3)/SPI0 片选(SPI0_CS)。此引脚在从机模式下为输入，在主机模式下为输出。此引脚默认为三态。
J5	P0.4/I2C_SCL	I/O	通用输入/输出端口 0.4 (P0.4)/用于 I <sup>2</sup> C 的 I <sup>2</sup> C 接口时钟(I2C_SCL)。此引脚默认为三态。
H5	P0.5/I2C_SDA	I/O	通用输入/输出端口 0.5 (P0.5)/用于 I <sup>2</sup> C 的 I <sup>2</sup> C 接口数据(I2C_SDA)。此引脚默认为三态。

引脚编号	引脚名称	类型 <sup>1</sup>	描述
J3	P0.10/UART_SOUT	I/O	通用输入/输出端口 0.10 (P0.10)/UART 输出(UART_SOUT)。此引脚默认为三态。
J2	P0.11/UART_SIN	I/O	通用输入/输出端口 0.11 (P0.11)/UART 输入(UART_SIN)。此引脚默认为三态。
F5	P1.0/SYS_WAKE	I/O	通用输入/输出端口 1.0 (P1.0)/外部中断信号(SYS_WAKE)。此引脚能够将器件从休眠或关断模式唤醒。此引脚默认为三态。
D5	BM/P1.1	I/O	引导模式(BM)/通用输入/输出端口 1.1 (P1.1)。当该引脚在任何复位期间以及复位后的短时间内处于低电平时，器件在执行用户代码之前会进入无限循环。这样，如有错误的用户代码被写入闪存，用户可以通过串行线调试接口擦除用户闪存。
E7	P1.2/SPI1_CLK	I/O	通用输入/输出端口 1.2 (P1.2)/SPI1 时钟(SPI1_CLK)。此引脚默认为三态。
D7	P1.3/SPI1_MOSI	I/O	通用输入/输出端口 1.3 (P1.3)/SPI1 数据主机输出、从机输入(SPI1_MOSI)。此引脚默认为三态。
F6	P1.4/SPI1_MISO	I/O	通用输入/输出端口 1.4 (P1.4)/SPI1 主机输入、从机输出(SPI1_MISO)。此引脚默认为三态。
D6	P1.5/SPI1_CS	I/O	通用输入/输出端口 1.5 (P1.5)/SPI1 片选(SPI1_CS)。此引脚默认为三态。
J4	P2.4	I/O	通用输入/输出端口 2.4。此引脚默认为三态。
G10	GPIO0/PWM0	I/O	通用输入/输出端口(GPIO0)/PWM 输出(PWM0)。此引脚提供 POR 输出和模拟芯片功耗模式状态。在 POR 序列完成之后，该引脚会被拉低 32 ms。在此期间之后以及所有其他复位类型之后，此引脚默认处于三态。在 POR 之后，此引脚默认为 POR 状态位。
H10	GPIO1/PWM1	I/O	通用输入/输出端口(GPIO1)/PWM 输出(PWM1)。此引脚具有可选的外部 16 MHz 时钟输入。此引脚默认为三态。
<b>传感器通道</b>			
<b>0 引脚</b>			
B1	CEO	AI/O	电势器 0 放大器的输出。测量电化学传感器时，此引脚连接到反电极。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A1	RE0	AI	模拟输入开关矩阵的输入。对于电化学传感器测量，应将此引脚连接到恒电势器 0 放大器的反相输入。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A3	SE0	AI	模拟开关矩阵的输入。对于电化学传感器测量，应将此引脚连接到 TIA 的反相输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A2	DE0	AI	诊断电极输入 0。此引脚内部连接到模拟输入开关矩阵。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
C2	VBIAS0	AI/O	VBIAS0 至 DAC0 输出。此引脚用于内部设置恒电势器 0 放大器的共模电压。通过 100 nF 电容将此引脚连接到 AGND。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。请勿将此引脚用作外部电路的电压源。
B2	VZERO0	AI/O	VZERO0 至 DAC0 输出。此引脚用于内部设置 TIA0 的共模电压。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。请勿将此引脚用作外部电路的电压源。
D1	RC0_0	AI	低功耗 TIA 输入的外部电容连接。将电容的另一端连接到 RC0_1。此引脚使用一个 100 nF 电容。或者，RC0_0 和 RC0_1 之间可以连接一个 TIA 增益电阻。
D2	RC0_1	AI	低功耗 TIA 输入的外部电容连接。将电容的另一端连接到 RC0_0。此引脚使用一个 100 nF 电容。或者，RC0_0 和 RC0_1 之间可以连接一个 TIA 增益电阻。
C1	CAP_POT0	AI	高频滤波器电容。通过 100 nF 的外部电容将此引脚连接到 CEO 引脚。用于 RE0 输入端的电阻/电容(RC)滤波器。

# ADuCM355

引脚编号	引脚名称	类型 <sup>1</sup>	描述
传感器通道 1 引脚			
B11	CE1		电势器 1 放大器的输出。测量电化学传感器时，此引脚连接到反电极。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A11	RE1		模拟输入开关矩阵的输入。对于电化学传感器测量，应将此引脚连接到恒电势器 1 放大器的反相输入。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A9	SE1		模拟开关矩阵的输入。对于电化学传感器测量，应将此引脚连接到 TIA 的反相输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
A10	DE1		诊断电极输入 1。此引脚内部连接到模拟输入开关矩阵。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。
C10	VBIAS1		VBIAS1 至 DAC1 输出。此引脚用于内部设置恒电势器 1 放大器的共模电压。通过 100 nF 电容将此引脚连接到 AGND。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。请勿将此引脚用作外部电路的电压源。
B10	VZERO1		VZERO1 至 DAC1 输出。此引脚用于内部设置 TIA1 的共模电压。或者，此引脚可用作 ADC 输入。如果未使用，建议将此引脚连接到 AVDD_REG 或 AGND。请勿将此引脚用作外部电路的电压源。
D11	RC1_0		低功耗 TIA 输入的外部电容连接。将此引脚连接到 RC1_1 电容的另一端。此引脚使用一个 100 nF 电容。或者，RC1_0 和 RC1_1 之间可以连接一个 TIA 增益电阻。
D10	RC1_1		低功耗 TIA 输入的外部电容连接。将此引脚连接到 RC1_0 电容的另一端。此引脚使用一个 100 nF 电容。或者，RC1_0 和 RC1_1 之间可以连接一个 TIA 增益电阻。
C11	CAP_POT1		高频滤波器电容。通过 100 nF 的外部电容将此引脚连接到 CE1 引脚。此引脚用于 RE1 输入端的 RC 滤波器。
其他模拟 引脚			
A7	RCAL0	AI	校准电阻连接。此引脚连接到激励放大器输出。此引脚用于校准阻抗测量电路。
A6	RCAL1	AI	校准电阻连接。此引脚连接到高功率 TIA 的反相输入。此引脚用于校准阻抗测量电路。
B9	AIN0	AI	ADC 输入。
B8	AIN1	AI	ADC 输入。
B6	AIN2	AI	ADC 输入。
B7	AIN3/BUF_VREF1V8	AI/O	ADC 输入(AIN3)/缓冲 1.8 V 偏置(BUF_VREF1V8)。最大负载 = 200µA。通过 100 pF 电容将 BUF_VREF1V8 连接到 AGND。
A4	AIN4_LPF0	AI/O	外部低通滤波器。测量电化学传感器时，TIA0 需要此引脚。当此引脚用作低通滤波器电容连接时，建议使用 4.7µF 电容。或者，此引脚可用作 ADC 输入。
B4	AIN5	AI	ADC 输入。
B3	AIN6	AI	ADC 输入。
A8	AIN7_LPF1	AI/O	外部低通滤波器。测量电化学传感器时，TIA1 需要此引脚。当此引脚用作低通滤波器电容连接时，建议使用 4.7µF 电容。或者，此引脚可用作 ADC 输入。
A5	VREF_1.8V	AI/O	1.8 V 内部基准电压源的解耦电容连接。在此引脚和 AGND 之间连接一个 4.7 µF 电容。请勿将此引脚用作外部电路的电压源。
E2	VREF_2.5V	AI/O	2.5 V 内部基准电压源的解耦电容连接。在此引脚和 AGND 之间连接一个 470 nF 电容。请勿将此引脚用作外部电路的电压源。
E11	ADCVBIAS_CAP	AI/O	用于 PGA 共模基准电压源的解耦电容。在此引脚和 AGND 之间连接一个 470 nF 电容。请勿将此引脚用作外部电路的电压源。
B5	AGND_REF	S	基准电压接地引脚。此引脚应连接到 AGND。

引脚编号	引脚名称	类型 <sup>1</sup>	描述
电源引脚			
G2	AVDD_DD	S	数字芯片的电源引脚。请勿将此引脚直接连接到 AVDD。将此引脚连接到引脚 J6 和引脚 F1。详情参见“建议电路和元件值”部分。此引脚为数字芯片 26 MHz 和 32 kHz 振荡器及数字芯片 POR 供电。
H2	AGND_DD	S	数字芯片的接地引脚。
F1	DVDD_AD	S	模拟芯片的数字电源。将此引脚连接到引脚 J6 和引脚 G2。详情参见“建议电路和元件值”部分。此引脚为 AFE 芯片 POR、32 kHz 振荡器和看门狗定时器供电。此引脚是产生 DVDD_REG_AD 的低压差(LDO)稳压器的电源。
F2	DGND_AD	S	模拟芯片的数字地。
J6	DVDD	S	数字电源引脚。请勿将此引脚直接连接到 AVDD。将此引脚连接到引脚 F1 和引脚 G2。详情参见“建议电路和元件值”部分。此引脚是主数字电源引脚，包括闪存和 SRAM。此引脚是产生 DVDD_REG (1.2 V) 的 LDO 稳压器的电源。
F7	DGND	S	整个芯片的数字接地引脚。
F11	AVDD	S	模拟电源引脚。此引脚是 AFE 芯片的主模拟电源。此引脚为 ADC 输入电路、DAC 和放大器电路供电。此引脚是产生 AVDD_REG (1.8 V) 的 LDO 稳压器的电源。
F10	AGND	S	模拟地引脚。
J7	DVDD_REG	S	1.2 V 片内 LDO 稳压器的输出。在此引脚和 DGND 之间连接一个 470 nF 电容。此引脚为数字芯片的 Arm Cortex-M3 内核、闪存、SRAM 和核心数字电路供电。
E1	AVDD_REG	S	1.8 V 片内 LDO 稳压器的输出。在此引脚和 AGND 之间连接一个 470 nF 电容。此引脚为 AFE 芯片 ADC 和 DAC 核心电路、16 MHz 振荡器及温度传感器供电。
G1	DVDD_REG_AD	S	1.8 V 片内 LDO 稳压器的输出。在此引脚和 DGND 之间连接一个 470 nF 电容。此引脚为 AFE 芯片提供 1.8V 稳压电压（数字）。此引脚为 ADC 后处理电路和波形发生器供电。
J8	VDCDC_CAP1N	S	降压器飞电容连接到 VDCDC_CAP1P (100 nF)。如果禁用降压转换器，此引脚应保持不连接状态。
J9	VDCDC_CAP1P	S	降压器飞电容连接到 VDCDC_CAP1N (100 nF)。如果禁用降压转换器，此引脚应保持不连接状态。
H11	VDCDC_CAP2N	S	降压器飞电容连接到 VDCDC_CAP2P (100 nF)。如果禁用降压转换器，此引脚应保持不连接状态。
G11	VDCDC_CAP2P	S	降压器飞电容连接到 VDCDC_CAP2N (100 nF)。如果禁用降压转换器，此引脚应保持不连接状态。
J11	VDCDC_CAPOUT	S	用于 DC-DC 输出的解耦电容。该引脚的推荐值为 470 nF。如果禁用降压转换器，此引脚应保持不连接状态。
XTAL 和 “不连接” (DNC)引脚			
H1	XTALI	AI	用于模拟芯片的外部 16 MHz 晶振输入。如果不使用外部晶振，可将此引脚连接到 DGND_AD。确保此引脚勿连接到 1.8V 以上的电压。
J1	XTALO	AO	用于模拟芯片的外部 16 MHz 晶振输出。如果不使用外部晶振，可将此引脚保持不连接状态。
E5	DNC		不连接。
E10	DNC		不连接。

<sup>1</sup> I 为输入，I/O 为输入/输出，AI/O 为模拟输入/输出，AI 为模拟输入，S 为电源，AO 为模拟输出。

## 典型性能参数

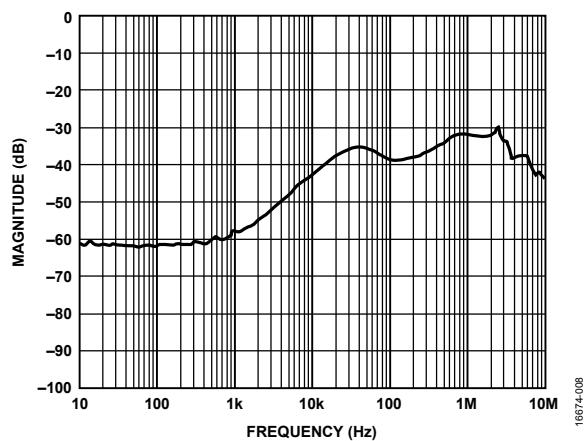


图8. ADC 1.82 V基准电压源, AC PSRR

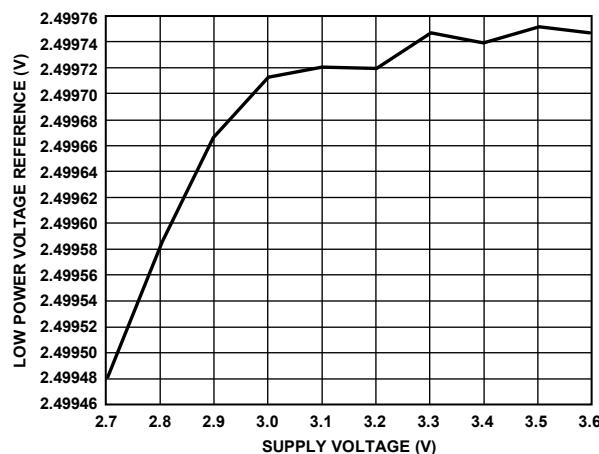


图10. 低功耗2.5 V基准电压源, DC PSRR

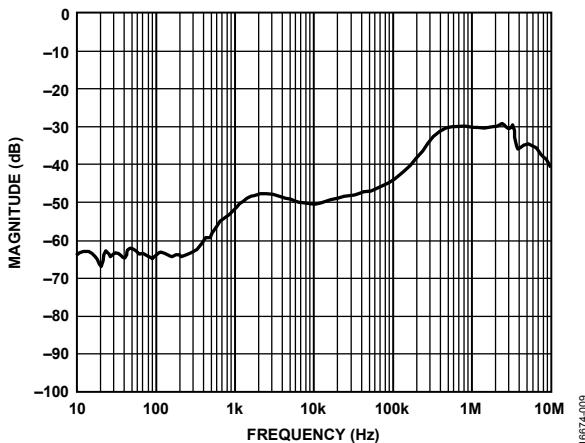


图9. 低功耗2.5 V基准电压源, AC PSRR

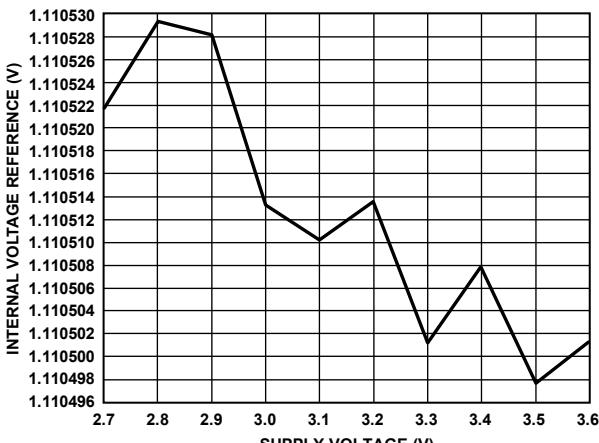


图11. 内部1.11 V基准电压源, DC PSRR

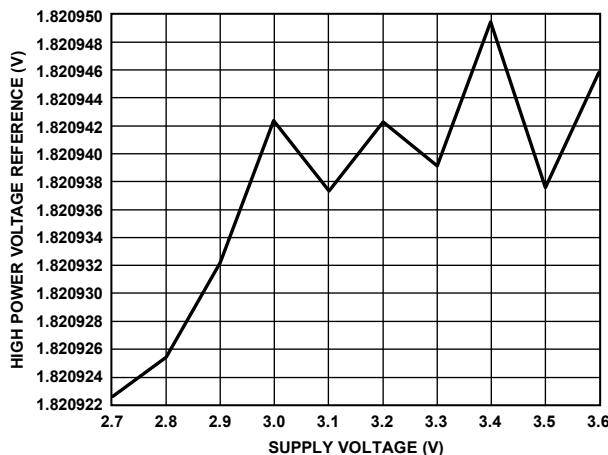


图12. ADC 1.82 V基准电压源, DC PSRR

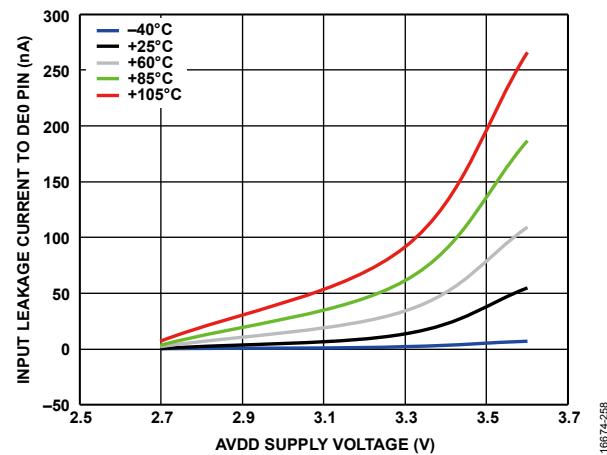


图14. 不同温度下DE0引脚的输入漏电流与AVDD电源电压的关系

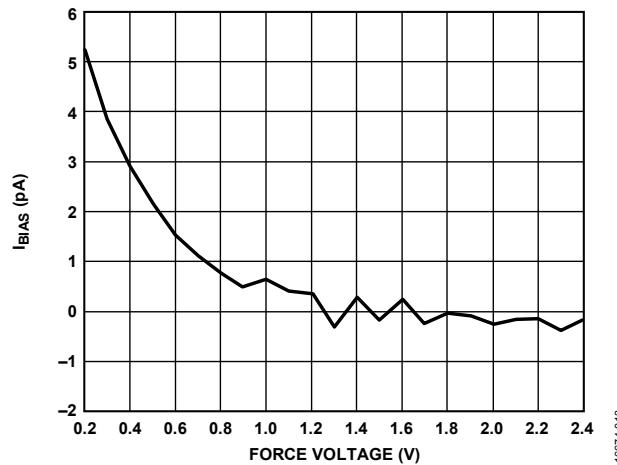
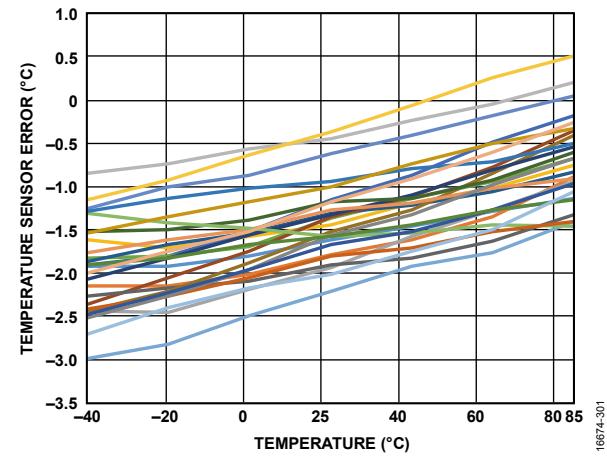
图13. 通过低功耗TIA的参考电极引脚输入偏置电流(IBIAS)  
以改变参考电极引脚上的电压,  $T_A = 25^\circ\text{C}$ 

图15. 26器件的典型内部温度传感器0通道性能

## 应用信息

### 建议电路和元件值

ADuCM355 所需的建议外部元件如图 17 所示。

它有两个数字电源引脚：DVDD\_AD 和 DVDD。使用  $0.1\mu\text{F}$  电容（应尽可能靠近各引脚）和电源处的  $4.7\mu\text{F}$  电容将这些引脚解耦。同样，模拟电源引脚 AVDD 和 AVDD\_DD 各自也需要一个  $0.1\mu\text{F}$  电容（应尽可能靠近各引脚）和电源处的  $4.7\mu\text{F}$  电容来解耦。

ADuCM355 含有三个内部稳压器。这些稳压器均需要外部解耦电容。数字稳压器的引脚名称为 DVDD\_REG 和 DVDD\_REG\_AD。每个引脚需要一个接 DGND 的  $0.47\mu\text{F}$  电容。如果使用单独的接地层，AVDD\_REG 模拟稳压器需要一个接 AGND 的  $0.47\mu\text{F}$  解耦电容。

ADuCM355 的数字芯片上有一个可选的 DC-DC 转换器（降压转换器），如将其使能可以节省功耗。不使用时，VDCDC\_CAP1N、VDCDC\_CAP1P、VDCDC\_CAP2N、VDCDC\_CAP2P 和 VDCDC\_CAPOUT 引脚可以保持断开状态。如果使用 DC-DC 转换器，则必须在 VDCDC\_CAP1N 和 VDCDC\_CAP1P 之间以及 VDCDC\_CAP2N 和 VDCDC\_CAP2P 之间连接一个  $100\text{nF}$  电容。当使能 DC-DC 转换器时，VDCDC\_CAPOUT 引脚需要一个接数字地的  $0.47\mu\text{F}$  电容。

三个内部基准电压源需要外部电容来确保稳定性。通过  $0.47\mu\text{F}$  电容将 ADCVBIAS\_CAP 和 VREF\_2.5V 引脚连接至

AGND。在 VREF\_1.8V 引脚和 AGND 之间连接一个  $4.7\mu\text{F}$  电容。

出于校准目的，建议在 RCAL0 和 RCAL1 引脚之间使用一个外部精密电阻。通常，它是一个  $200\Omega$  电阻，但也可以为其他值。低 ppm 温度系数( $\leq 10\text{ppm}/^\circ\text{C}$ )和 0.1% (或更高) 精度可实现极精确的系统校准。

图 17 显示了 ADuCM355 与外部 3 引线电化学气体传感器之间的连接。出于电磁兼容性(EMC)目的 (辐射抗扰度)，建议为每个传感器引脚使用一个接 AGND 的电容。通常，建议的容值为  $22\text{ pF}$  到  $30\text{ pF}$ 。在传感器的 CEx 引脚和 ADuCM355 CAP\_POT0 引脚之间使用一个  $100\text{ nF}$  电容。同样，如果使用 ADuCM355 通道 1 恒电势器，建议在传感器的 CEx 引脚和 ADuCM355 CAP\_POT1 引脚之间使用一个  $100\text{ nF}$  电容。每个低功耗 TIA 的输出都有一个可编程低通滤波器。每个低通滤波器的电阻是内置且可编程的，电容是外置的。TIA0 的电容连接在 AIN4\_LPF0 引脚和 AGND 引脚之间，TIA1 的电容连接在 AIN7\_LPF1 引脚和 AGND 引脚之间。低功耗 TIA 的反相输入和输出端之间需要一个  $100\text{ nF}$  电容以确保稳定性。对于低功耗 TIA 0，电容连接在 RC0\_0 引脚和 RC0\_1 引脚之间。如果使用低功耗 TIA 1 通道，则电容连接在 RC1\_0 引脚和 RC1\_1 引脚之间。

如果使用低功耗 DAC，则每个输出 (VBIAS0、VZERO0、VBIAS1 和 VZERO1) 都需要一个接 AGND 的  $100\text{ nF}$  电容。

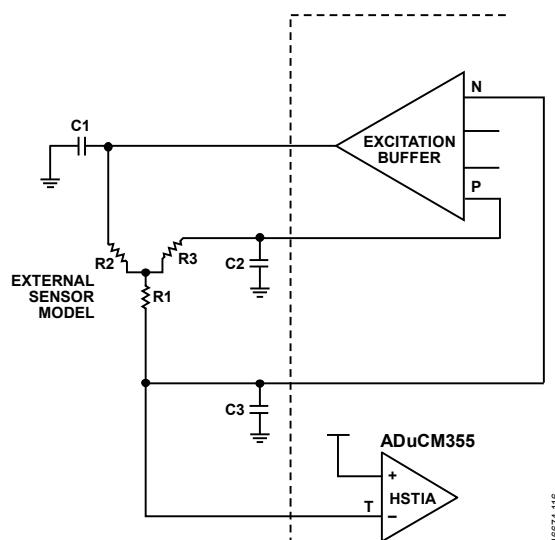


图16. 高速环路连接到外部传感器 (R1 至 R3), C1 至 C3 表示总外部电容

16874-16

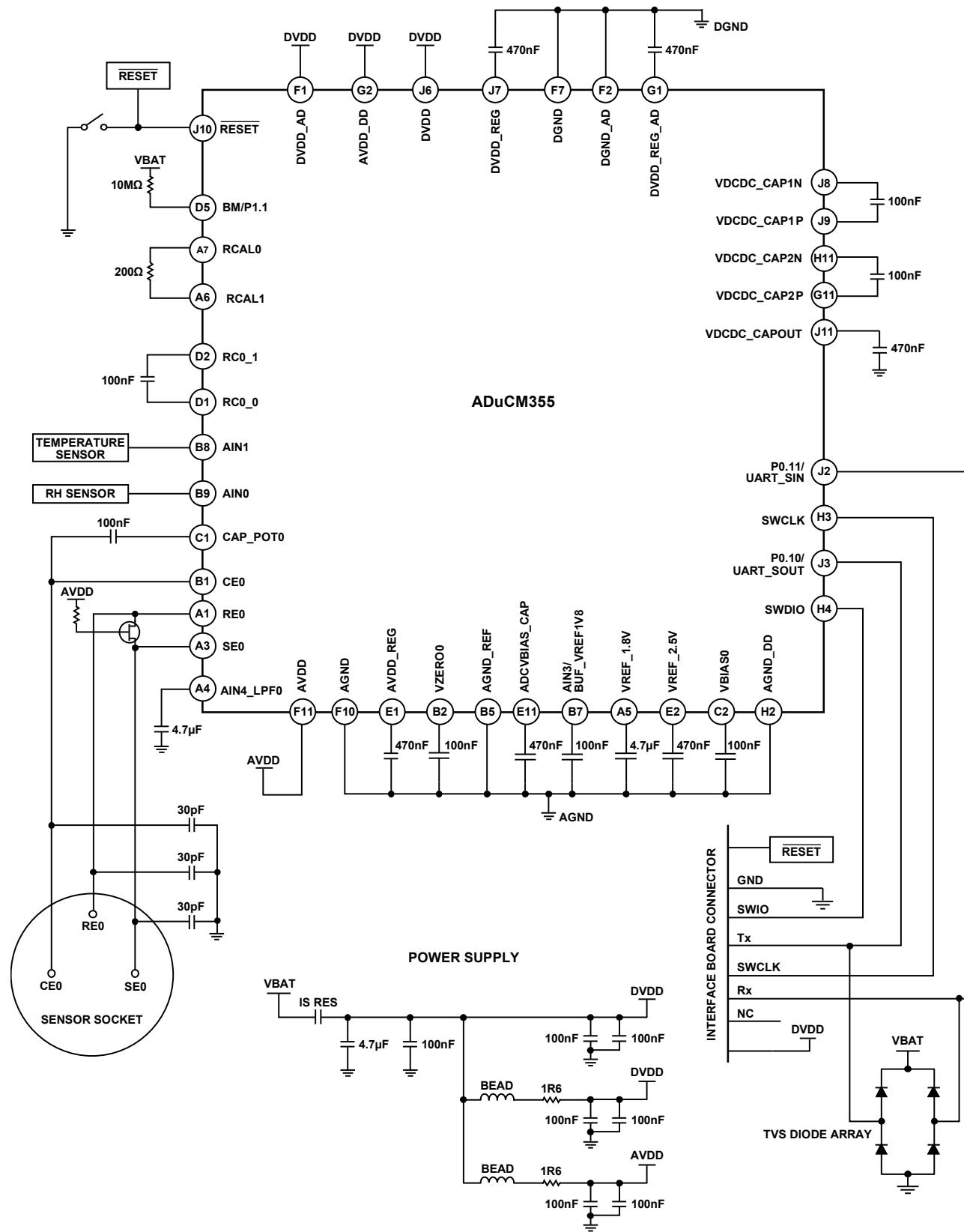


图17. 推荐外部器件

## 外形尺寸

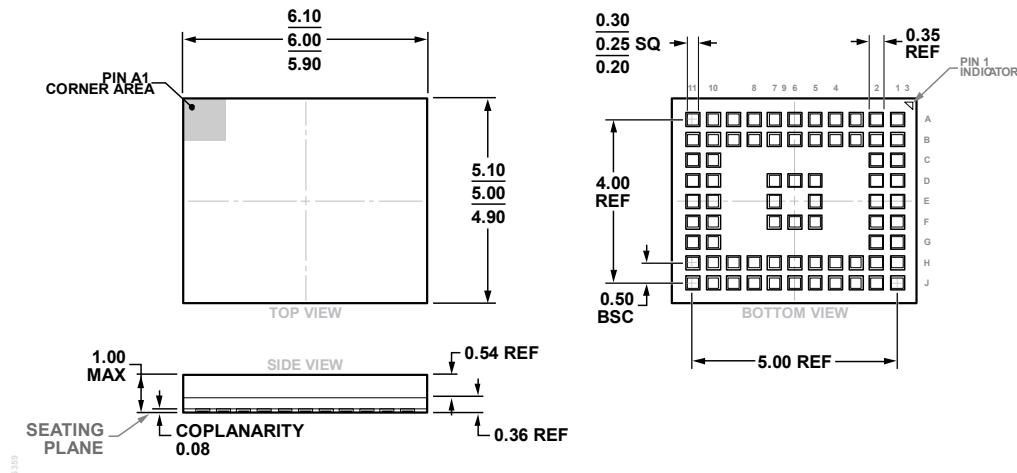


图18.72引脚栅格阵列封装[LGA]

(CC-72-2)

尺寸单位: mm

订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项
ADuCM355BCCZ	-40°C 至 +85°C	72 引脚栅格阵列封装[LGA]	CC-72-2
ADuCM355BCCZ-RL7	-40°C 至 +85°C	72 引脚栅格阵列封装[LGA]	CC-72-2
EVAL-ADuCM355QSPZ		评估板和快速入门开发系统	

<sup>1</sup> Z = 符合RoHS标准的器件。

I<sup>2</sup>C指最初由Philips Semiconductors（现为NXP Semiconductors）开发的一种通信协议。

©2019 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.  
D06197sc-0-6/18(F)



[www.analog.com.cn](http://www.analog.com.cn)