

## CLM567

### 通用音频解码器

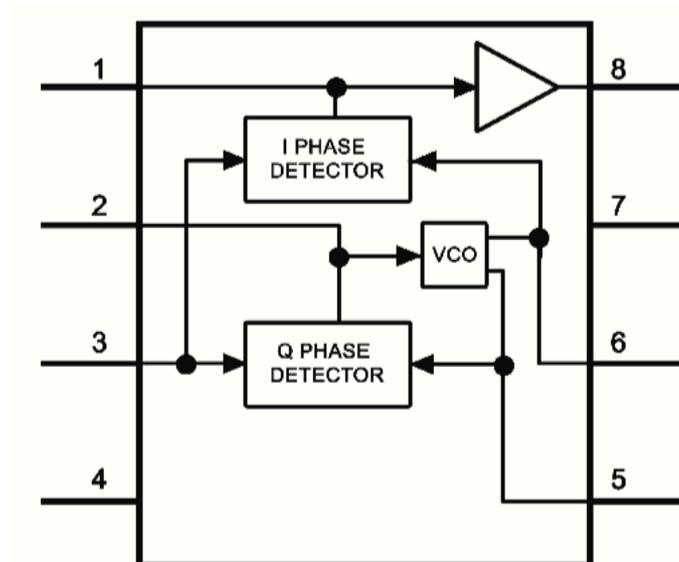
#### 特点

- 通过外部电阻的改变，可将频率范围设置为20至1
- 逻辑兼容输出，具有100mA的电流下沉能力；
- 带宽可调，从0%到14%；
- 高抑制的频带外信号和噪声；
- 抗干扰能力；
- 高稳定中心频率；
- 中心频率为0.01Hz到500kHz，可调整；

#### 应用

- 按键音解码器；
- 精密振荡器；
- 频率的监测和控制；
- 宽带的FSK解调；
- 超声波控制；
- 载波电流远程控制；
- 通信寻呼解码器；

#### 简化图



#### 说明

CLM567和CLM567C是通用音频解码器，设计用于当信号处于通频带时提供饱和晶体管。该电路包括由压控振荡器驱动的I和Q探测器，压控振荡器决定译码器的中心频率。外部器件被用于独立设置中心频率、带宽和输出延迟。

器件信息<sup>(1)</sup>

芯片名称	封装	尺寸
CLM567	SOIC(8)	4.90 mm × 3.91 mm
C	PDIP(8)	9.81 mm × 6.35 mm

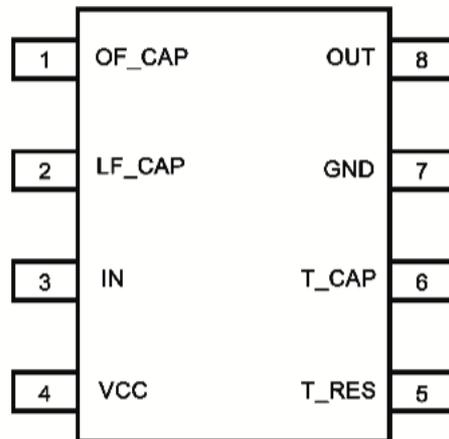
(1)对于所有可用的封装，请参阅数据表末尾的可订购附录。

## 器件比较表

器件名称	描述
CLM567, CLM567C	通用音频解码器。
CLMC567	与CLM567C类似，但电源电流消耗较低，且振荡器频率为CLM567C的两倍。

## 引脚配置与功能

8引脚  
PDIP(P) 和 SOIC(D) 封装  
俯视图



引脚		类型	描述
名称	序号		
GND	7	P	电路的地。
IN	3	I	器件输入引脚。
LF_CAP	2	I	环路滤波电容（锁相环的低通滤波）。
OUT	8	O	器件输出引脚。
OF_CAP	1	I	输出滤波电容。
T_CAP	5	I	定时电容连接引脚。
T_RES	6	I	定时电阻连接引脚。
VCC	4	P	供电电压引脚。

## 技术指标

### 1. 绝对最大额定值<sup>(1)(2)(3)</sup>

参数		最小值	最大值	单位	
供电电压引脚			9	V	
功耗 <sup>(4)</sup>			1100	mW	
V <sub>8</sub>			15	V	
V <sub>3</sub>			-10	V	
V <sub>3</sub>			V <sub>4</sub> + 0.5	V	
操作温度范围	CLM567, CLM567C	0	70	°C	
	PDIP封装	焊接 ( 10s )		260	°C
	SOIC封装	汽相 ( 60s )		215	°C
		红外 ( 15s )		220	°C
储存温度范围		-65	150	°C	

( 1 ) 超过绝对最大额定值可能会损坏器件。推荐的操作条件下器件可以正常运行，但不能确保具体的极限性能。在特定测试条件下，电气特性DC和AC的电气指标可确保达到特定的性能极限。这假设器件在推荐的工作条件下运行。对于没有给出极限的参数，不能保证其指标，但是，典型值是器件性能一个良好的指示。

( 2 ) 如果需要军事/航空航天专用器件，请联系启珑微电子销售办事处/分销商，了解器件的性能和规格。

( 3 ) 有关焊接表面贴装元件的其他方法，请参见www.chiplon.com。

( 4 ) CLM567和CLM567C的最高结温为150°C。对于在高温下运行，DIP封装的器件必须根据结温与周围环境（热阻110°C/W）进行温度控制；对于SOIC封装的器件，必须根据结温与周围环境（热阻160°C/W）进行温度控制。

### 2. 推荐工作条件

在空气温度范围内操作（除非另有说明，否则以上说明全部成立）。

		最小值	最大值	单位
VCC	电源电压	3.5	8.5	V
VIN	输入电压电平	-8.5	8.5	V
TA	工作温度范围	-20	120	°C

### 3. 热信息

热度量 <sup>(1)</sup>		CLM567C		单位
		D	P	
		8个引脚		
R <sub>θJA</sub>	结到环境的热阻	107.5	53.0	°C / W
R <sub>θJC (top)</sub>	结到壳表面（顶部）的热阻	54.6	42.3	
R <sub>θJB</sub>	结到壳底的热阻	47.5	30.2	
ψ <sub>JT</sub>	结到壳顶部的特征参数	10.0	19.6	
J <sub>JB</sub>	结到壳底部的特性参数	47.0	30.1	

( 1 ) 有关旧的和新热指标的更多信息，请参见《IC封装热指标》应用报告SPRA953。

## 4. 电气特性

交流测试电路， $T_A=25^{\circ}\text{C}$ ， $V_+ = 5\text{V}$ 。

参数	测试条件	CLM567			CLM567/CLM567CM			单位
		最小值	典型值	最大值	最小值	典型值	最大值	
电源电压范围		4.75	5.0	9.0	4.75	5.0	9.0	V
静态电源电流	$R_L=20\text{K}$		6	8		7	10	mA
动态电源电流	$R_L=20\text{K}$		11	13		12	15	mA
输入电阻		18	20		15	20		k $\Omega$
最小可检测输入电压	$I_L = 100\text{ mA}$ , $f_i = f_o$		20	25		20	25	mVrms
最大无输出输入电压	$I_L = 100\text{ mA}$ , $f_i = f_o$	10	15		10	15		mVrms
带外信号与带内信号最大比值			6			6		dB
输入信号与宽带噪声最小比值	$B_n = 140\text{ kHz}$		-6			-6		dB
最大检测带宽		12	14	16	10	14	18	% of $f_o$
最大检测带宽斜率			1	2		2	3	% of $f_o$
最大检测带宽随温度变化			$\pm 0.1$			$\pm 0.1$		%/ $^{\circ}\text{C}$
最大检测带宽随电源电压变化	4.75 – 6.75 V		$\pm 1$	$\pm 2$		$\pm 1$	$\pm 5$	%V
最高中心频率		100	500		100	500		kHz
中心频率稳定性	$0 < T_A < 70$ $-55 < T_A < +125$		$35\pm 60$ $35\pm 140$			$35\pm 60$ $35\pm 140$		ppm/ $^{\circ}\text{C}$ ppm/ $^{\circ}\text{C}$
电源电压条件下的中心频率偏移	4.75 V – 6.75 V 4.75 V – 9 V		0.5	1.0 2.0		0.4	2.0 2.0	%/V %/V
最快开关循环速率			$f_o / 20$			$f_o / 20$		
输出漏电流	$V_8 = 15\text{ V}$		0.01	25		0.01	25	$\mu\text{A}$
输出饱和电压	$e_i = 25\text{ mV}$ , $I_8 = 30\text{ mA}$ $e_i = 25\text{ mV}$ , $I_8 = 30\text{ mA}$		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
输出下降时间			30			30		ns
输出上升时间			150			150		ns

## 5. 典型特性

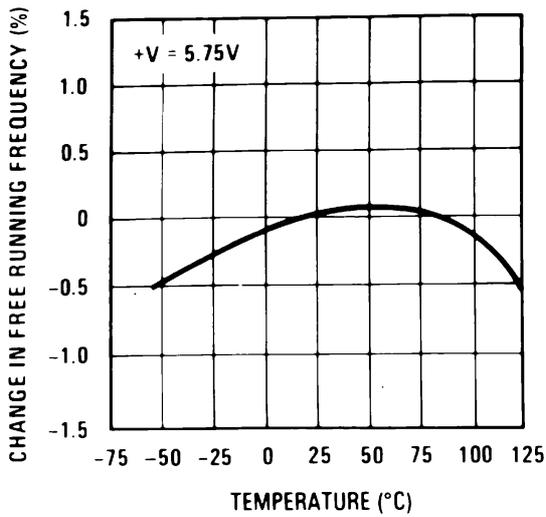


图1 典型的频率漂移

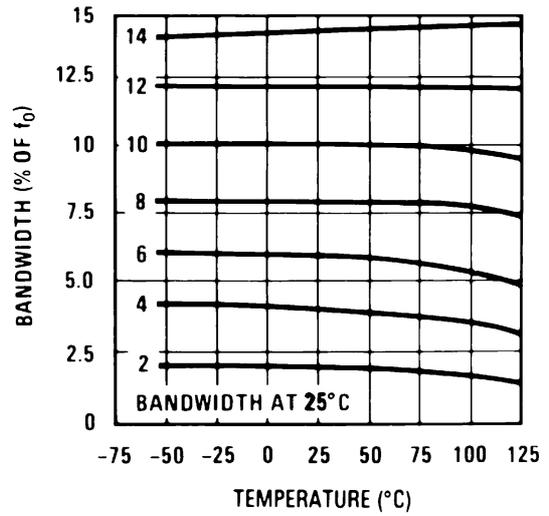


图2 典型的带宽变化

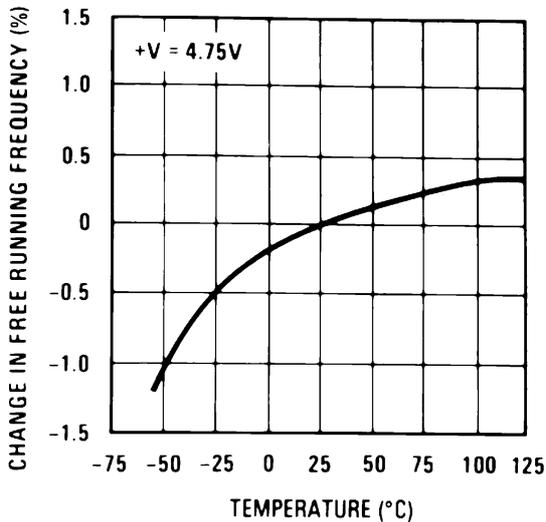


图3 典型的频率漂移

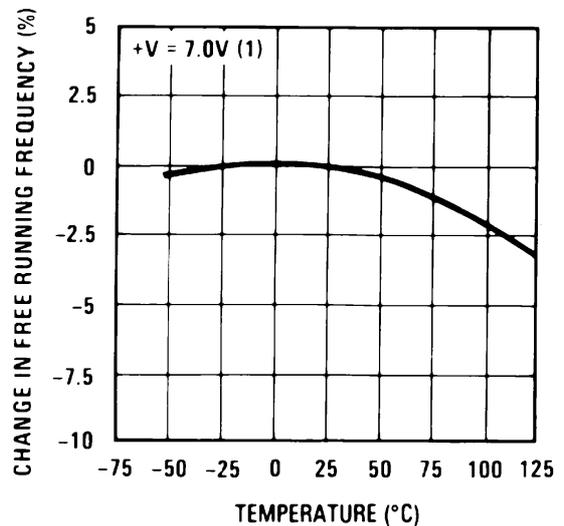


图4 典型的频率漂移

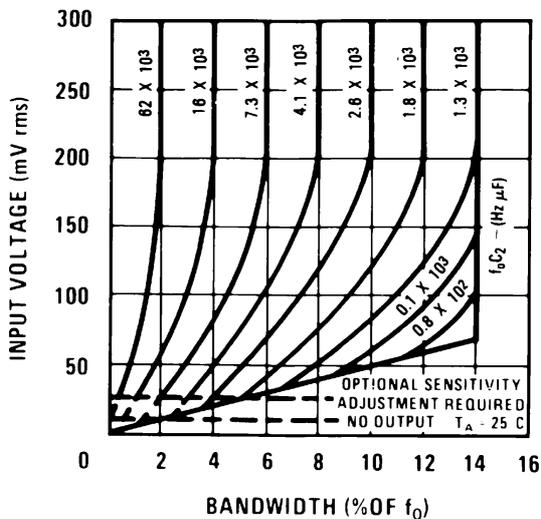


图5 带宽与输入信号幅度的函数关系

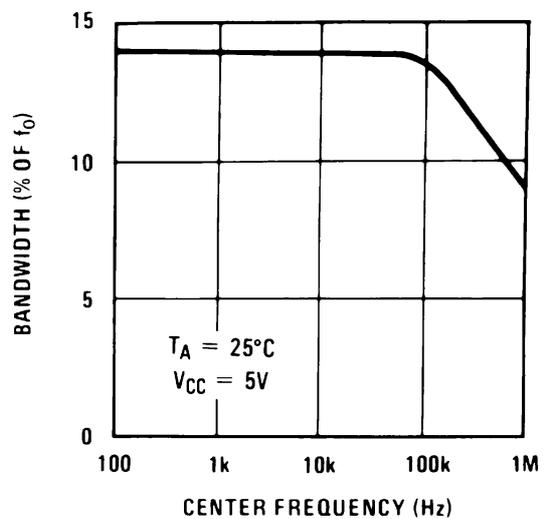


图6 最大检测带宽

典型特性 (续)

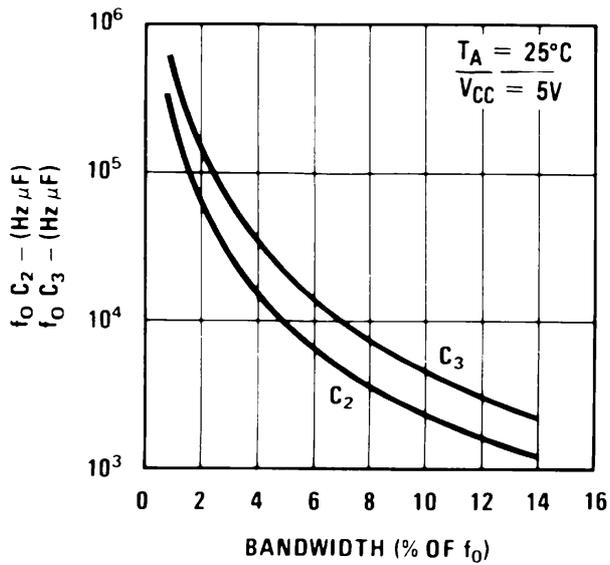


图7 检测带宽与C2 和C3 的函数关系

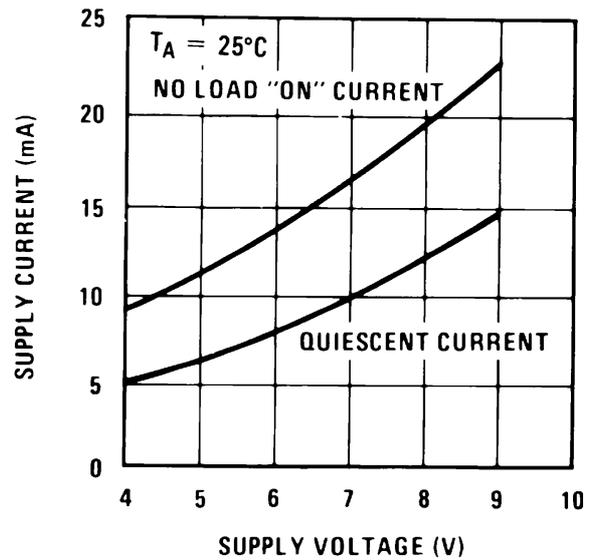


图8 典型电源电流与电源电压的函数关系

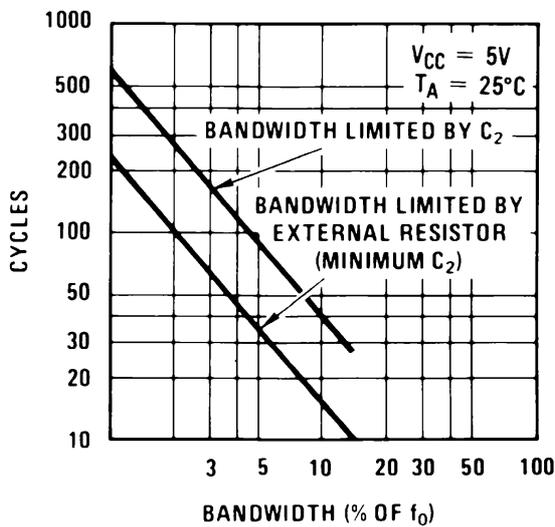


图9 输出之前的最大循环数

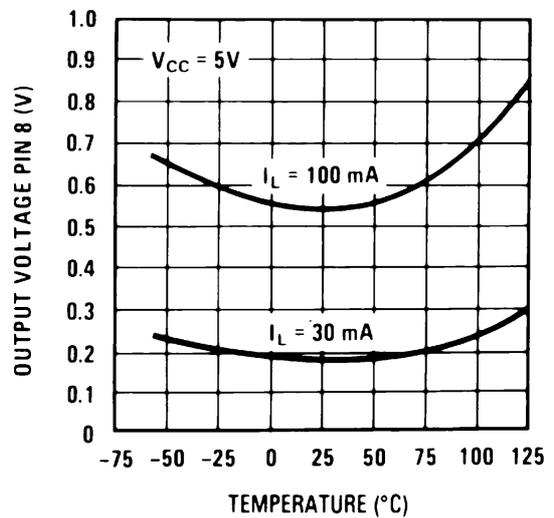


图10 典型输出电压与温度的函数关系

## 参数测量信息

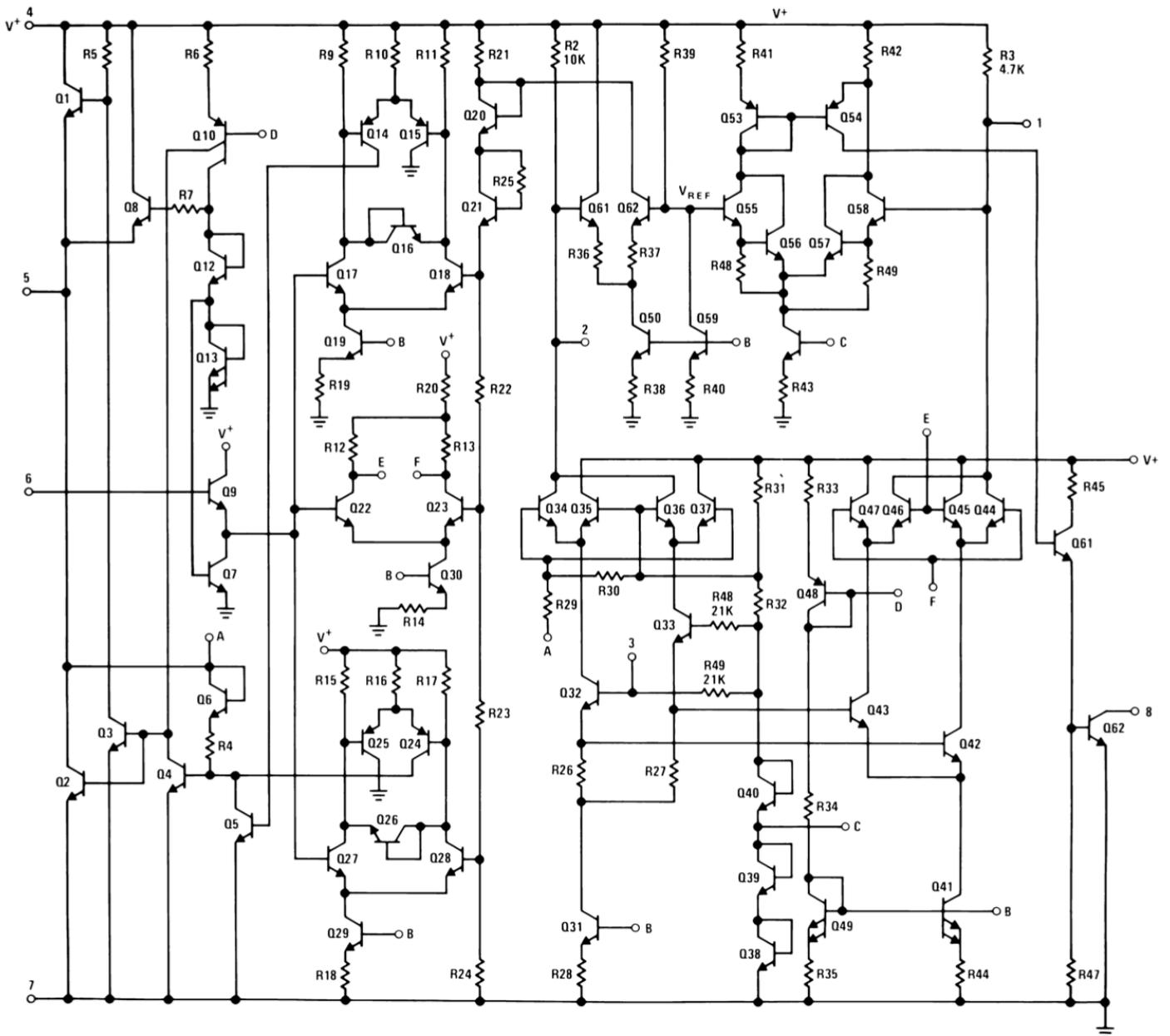
所有参数均根据“技术指标”中描述的工作条件进行测量

## 详细说明

### 1. 概述

CLM567C是一个通用音频解码器。该电路包括由压控振荡器驱动的和Q检测器，它确定了解码器的中心频率。此器件在当输入信号频率与中心频率通带匹配时，提供一个到地输出的晶体管开关。中心频率由一个由电容和电阻组成的外部计时电路设置。而带宽和输出延迟则由外部电容来设置。

### 2. 功能框图



### 3. 特征描述

#### 3.1 中心频率

CLM567 音频解码器的中心频率等于压控振荡器在自激运行条件下的频率。为了设置该频率，应在外部放置一些外部元件。元件值由下式给出：

$$f_o \approx \frac{1.1}{R_1 C_1}$$

此处： $C_1$  = 振荡电容  
 $R_1$  = 振荡电阻

#### 3.2 输出滤波

CLM567C 使用一个后端检测滤波器来消除可能触发的输出级干扰信号。该滤波器由一个内部电阻（4.7K-Ω）和一个外部电容组成。虽然通常对外部的电容值并不严格，但是建议该电容值至少为环路滤波电容值的两倍。如果输出滤波电容值太大，输出开始和结束时间会出现延迟，直到该电容两端的电压达到阈值。

#### 3.3 环路滤波

器件 CLM567 的锁相环（PLL）电路拥有一个引脚去连接低通环路滤波电容的。滤波电容的选择取决于所需的带宽。器件带宽选择根据输入电压的不同而不同。请参阅“ $V_i < 200m - V_{RMS}$  的工作条件”部分和“在  $V_i > 200m - V_{RMS}$  的工作条件”部分，该部分提供了有关环路滤波电容选择的更多信息。

#### 3.4 逻辑输出

当输入信号频率与通带的中心频率匹配时，CLM567 提供一个到地输出的晶体管开关。逻辑输出是集电极开路功率晶体管，它需要一个用于调节输出电流的外部负载电阻。

#### 3.5 裸片特征

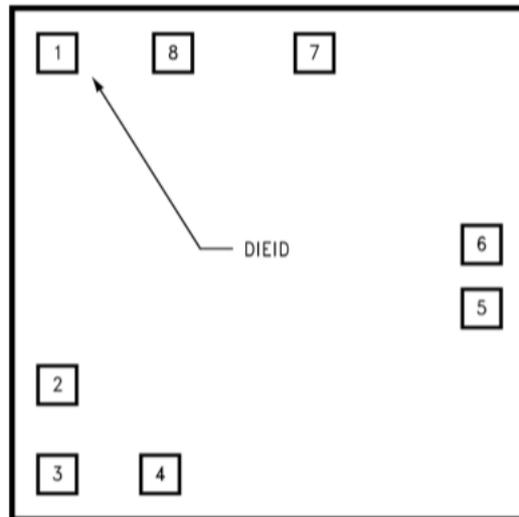


图11 Die (裸片) 布局 (C-step)

## 特征描述 (续)

表1. Die和晶圆的特性

制造属性		Die通用信息	
Die物理身份	CLM567C	焊盘开口尺寸 ( min )	91μm × 91μm
Die step	C	焊盘金属	含5%铜球铝
物理属性		钝化	氮化物
晶圆直径	150mm	背面金属	裸露
裸片尺寸 ( 绘制 )	1600μm × 1626μm 63.0mils × 64.0mils	背面连接	悬空
厚度	406μm ( 正常 )		
间距	198μm ( 正常 )		
特殊封装要求 :			
注意 : 实际 Die 尺寸四舍五入到精确到微米。			

Die焊盘坐标位置 ( C-step )						
( 相对于Die中心, 坐标单位为μm ) NC = 未连接, NU = 未使用						
信号名称	焊盘编号	X / Y坐标		焊盘尺寸		
		X	Y	X		Y
输出滤波	1	-673	686	91	X	91
循环滤波	2	-673	-419	91	X	91
输入	3	-673	-686	91	X	91
V +	4	-356	-686	91	X	91
定时电阻	5	673	-122	91	X	91
定时电容	6	673	76	91	X	91
地	7	178	686	117	X	91
输出	8	-318	679	117	X	104

## 4器件功能模式

### 4.1 $V_i < 200m - V_{RMS}$ 时操作

当输入信号低于阈值电压 ( 通常为200m- $V_{RMS}$  ) 时, 检测频段的带宽的计算为 :

$$B_w = 1070 \sqrt{\frac{V_i}{f_0 C_2}} \text{ in } \% \text{ of } f_0$$

此处 :  $V_i$  = 输入电压 (volts rms),  $V_i \leq 200mV$

$C_2$  = 引脚2处电容( $\mu F$ )

## 器件功能模式 (续)

### 4.2 $V_i > 200m$ – VRMS时操作

对于大于 $200m-V_{RMS}$ 的输入电压，带宽直接取决于环路滤波电容和自激运行频率的乘积。带宽为自激运行频率所占百分比；根据 $f_0 \times C_2$ 的乘积，带宽可以在2%到14%之间变化。表2显示的近似值取决于乘积结果函数中的带宽。

表2.功能为 $f_0 \times C_2$ 的检测带宽

$f_0 \times C_2$ (kHz $\mu$ F)	带宽 (% of $f_0$ )
62	2
16	4
7.3	6
4.1	8
2.6	10
1.8	12
1.3	14
< 1.3	14

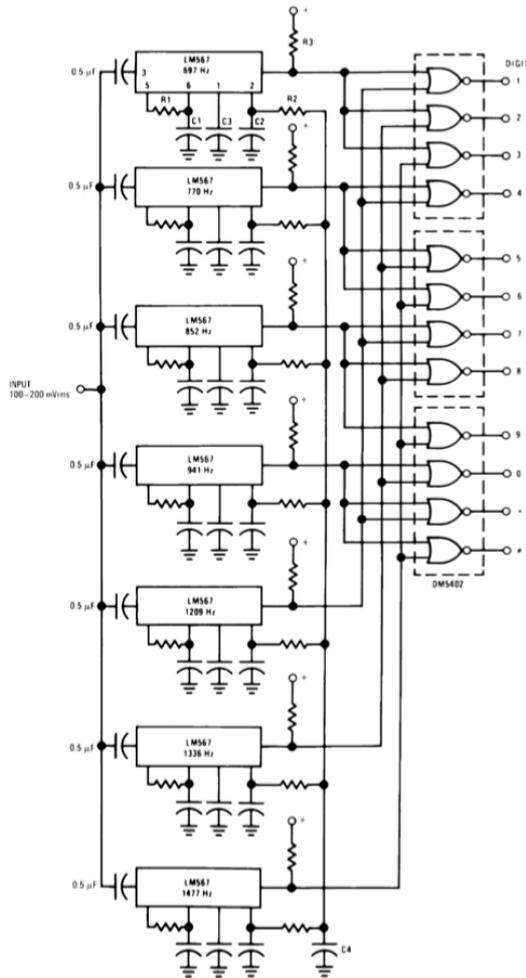
## 应用与实现

### 1. 应用信息

CLM567音频解码器是一种能够探测输入信号是否在可选范围内的器件。该器件拥有一个集电极开路晶体管输出，因此需要一个外部电阻来调节合适的逻辑级。当输入信号在探测范围内时，器件输出将变为低电平状态。内部VCO自激运行频率确定检测频带的中心频率，需要外部RC滤波器设置此频率，器件将探测所需频率的带宽取决于环路滤波端的电容。通常，一个1 $\mu$ F的电容连接到该引脚。器件检测带宽对于低和高输入电压电平，具有不同的运行行为。请参考“ $V_i < 200\text{m} - V_{\text{RMS}}$ 的工作条件”和“ $V_i > 200\text{m} - V_{\text{RMS}}$ 的工作条件”部分的更多信息。

## 2. 典型应用

### 2.1 按键音解码器



元件值 ( 典型值 )

R1 6.8 ~ 15k

R2 4.7k

R3 20k

C1 0.10 mfd

C2 1.0 mfd 6V

C3 2.2 mfd 6V

C4 250 mfd 6V

图12 按键音解码器

#### 2.1.1 设计要求

参数	值
供电电压范围	3.5 V ~ 8.5 V
输入电压范围	20 m V <sub>RMS</sub> ~ VCC + 0.5
输入频率	1 Hz ~ 500 kHz
输出电流	最大值为 15mA

## 2.1.2详细设计过程

### 2.1.2.1定时元器件

对于定时元器件的一个近似期望值的中心检测频率 ( $f_0$ )，定时电容值 ( $C_1$ ) 应予以说明从而计算出定时电阻值 ( $R_1$ )。通常，对于大多数应用而言，一般使用0.1  $\mu\text{F}$ 的电容。

$$f_0 \approx \frac{1.1}{R_1 C_1}$$

#### 11.2.1.2.2带宽

检测带宽用 $f_0$ 的百分比表示。可以根据输入电压电平进行选择 ( $V_i$ )。对于 $V_i < 200 \text{ mV}_{\text{RMS}}$ 的情况，

$$B_W = 1070 \sqrt{\frac{V_i}{f_0 C_2}} \text{ in } \% \text{ of } f_0$$

对于 $V_i > 200 \text{ mV}_{\text{RMS}}$ 的情况，请参考表2或图5。

#### 11.2.1.2.3输出滤波器

选择输出滤波器时，应考虑电容值至少是环路滤波器电容的两倍。

$$C_3 \geq 2C_2$$

## 2.1.3应用曲线

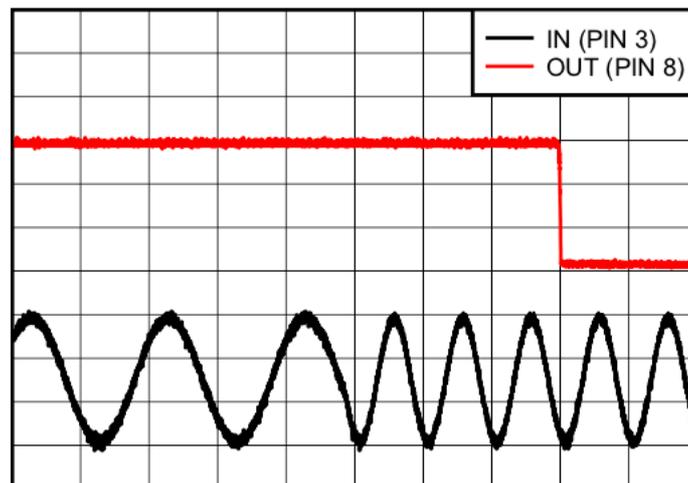
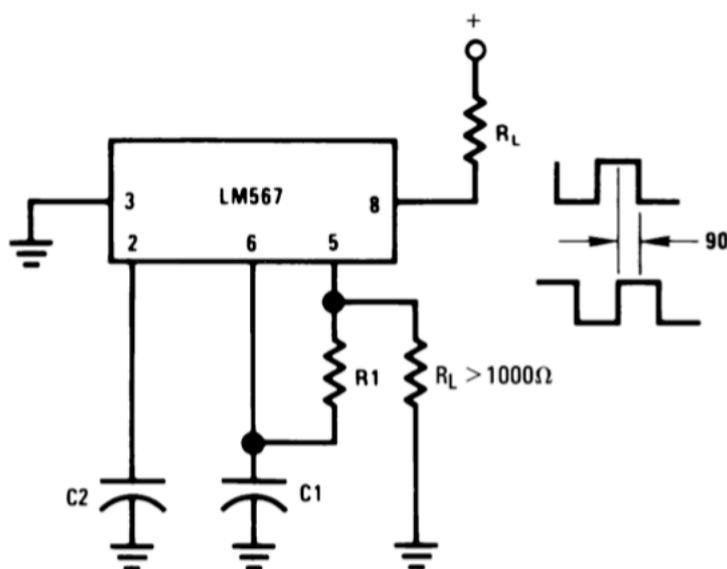


图13 频率检测

## 2.2 具有正交输出的振荡器



将引脚3连接到2.8V以反相输出。

图14.正交输出的振荡器

### 2.2.1 设计要求

请参阅前面的“设计要求”部分。

### 2.2.2 详细设计过程

请参阅前面的“详细设计过程”部分。

### 2.2.3 应用曲线

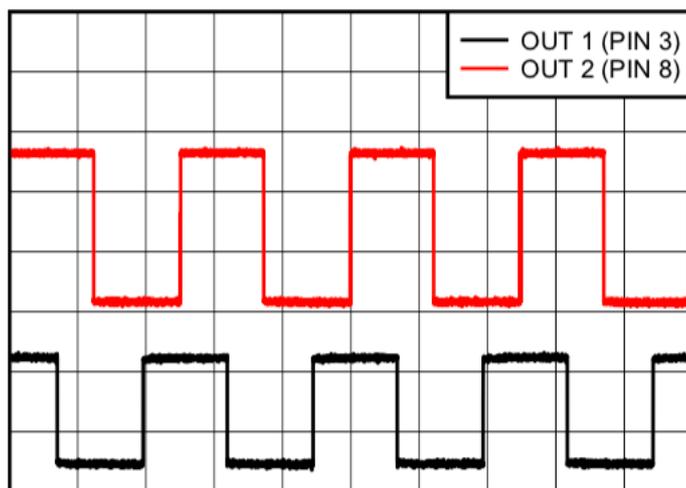


图15 正交输出

## 2.3双频振荡器.

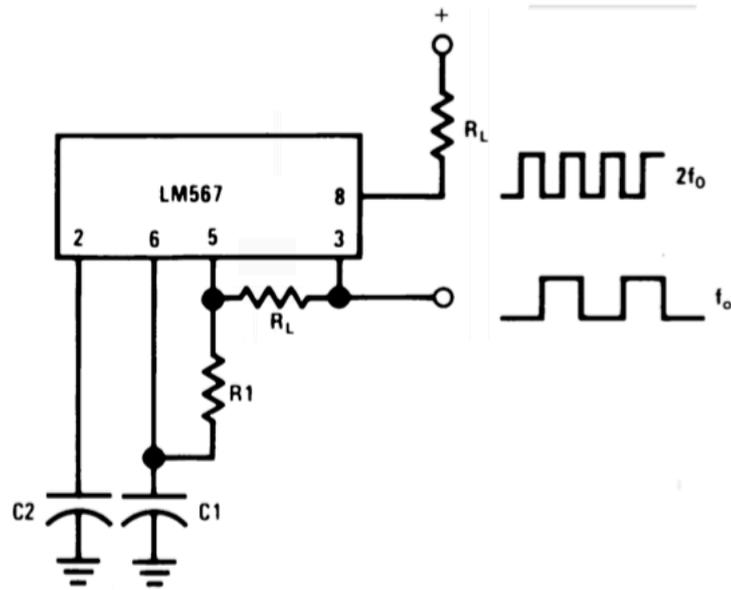


图16 具有双频输出的振荡器

### 2.3.1设计要求

请参阅前面的“设计要求”部分。

### 2.3.2详细设计过程

请参阅前面的“详细设计过程”部分。

### 2.3.3应用曲线

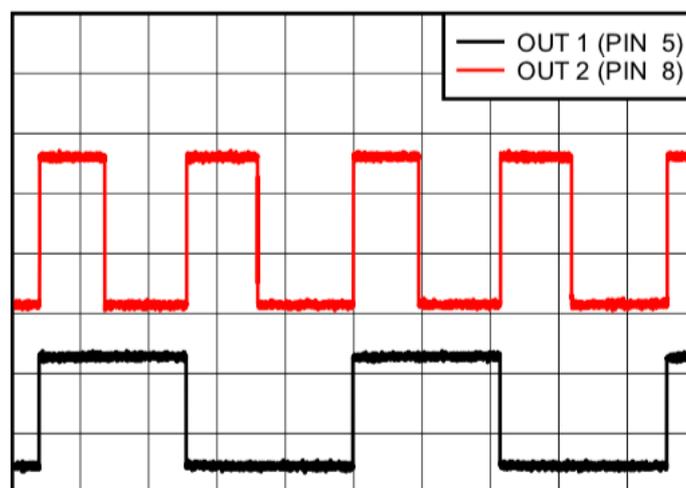


图17.双频输出

## 2.4 100mA负载的精密振荡器

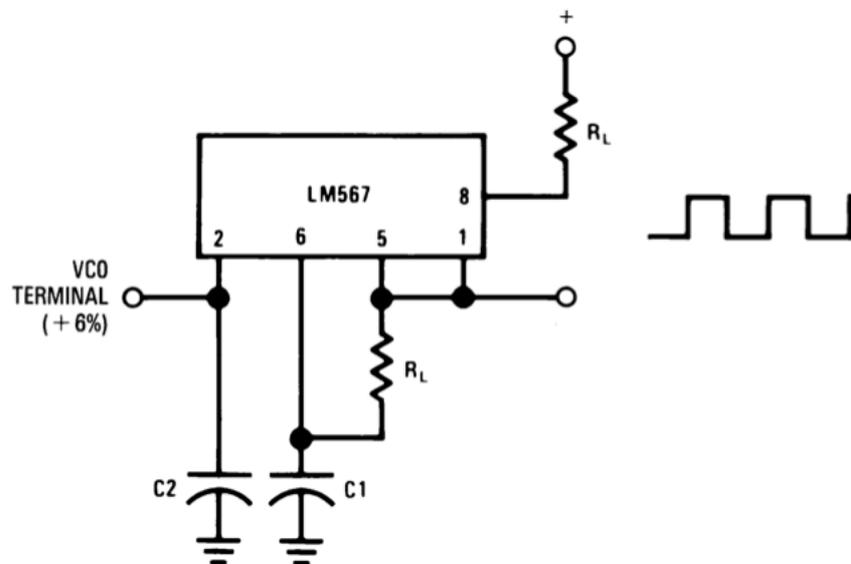


图18 100mA负载的精密振荡器

### 2.4.1设计要求

请参阅前面的“设计要求”部分。

### 2.4.2详细设计过程

请参阅前面的“详细设计过程”部分。

### 2.4.3应用曲线

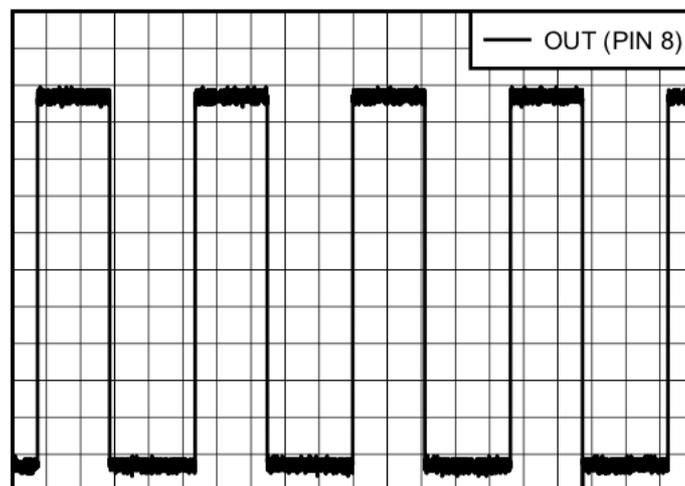
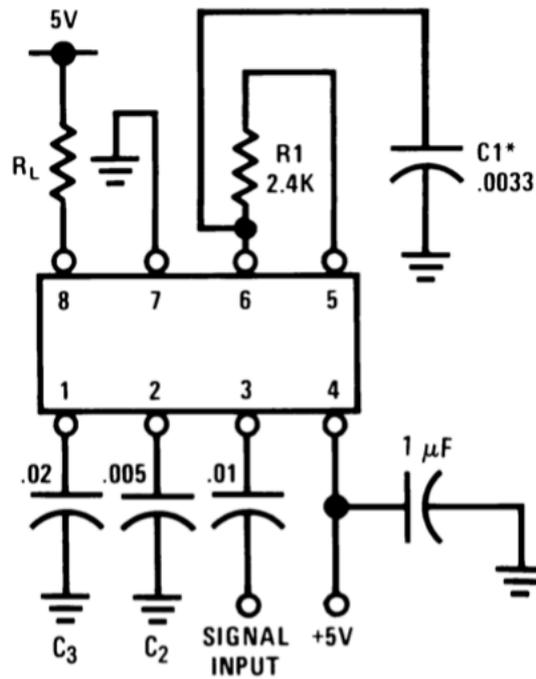


图19 100mA负载的输出

## 2.5 交流测试电路



$f_i = 100 \text{ kHz} + 5 \text{ V}$   
注：调整为  $f_0 = 100 \text{ kHz}$ 。

### 2.5.1 设计要求

请参阅前面的“设计要求”部分。

### 2.5.2 详细设计过程

请参阅前面的“详细设计过程”部分。

### 2.5.3 应用曲线

请参阅前面的“应用曲线”部分。

## 电源建议

CLM567C能够在最高9V的电源下工作。建议使用稳压良好的电源。由于在某些应用中器件的工作频率可能很高，因此电源的去耦变得至关重要，此时需要将一个合适的去耦电容尽可能靠近VCC引脚来放置。

## 布局

### 1. 布局准则

CLM567的VCC引脚应去耦至接地层，此时器件可以以高的开关速度工作。去耦电容应尽可能靠近器件放置。定时和外部滤波器件的走线长度应保持最小，以免受到其他封闭走线的干扰。

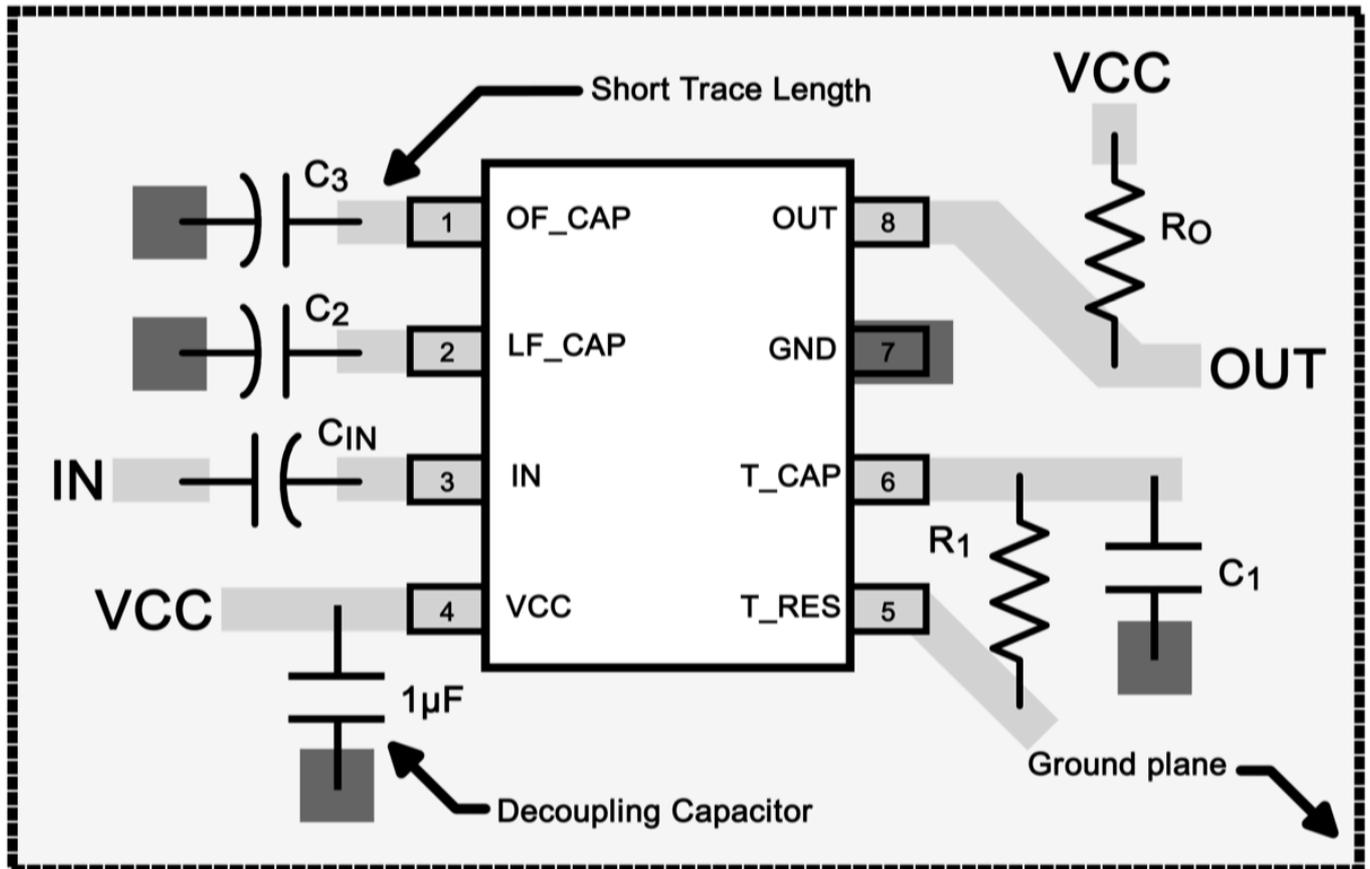


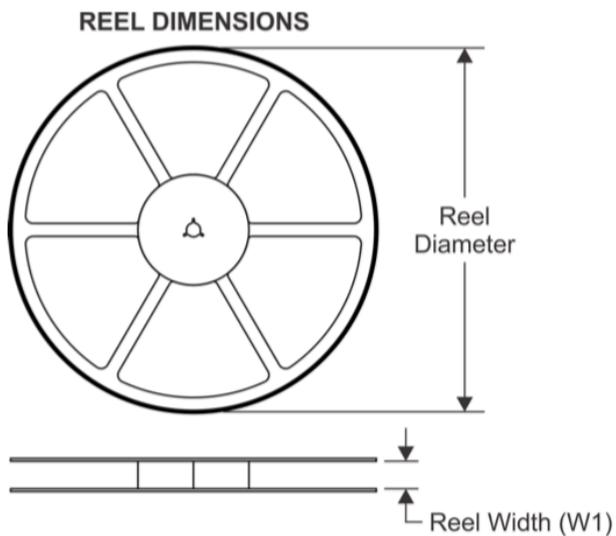
图20 CLM567布局示例

## 封装信息

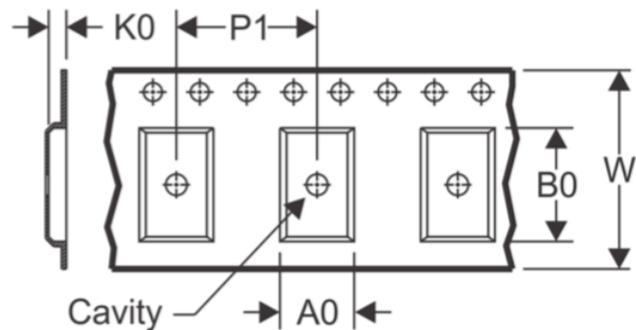
可订购器件	状态 (1)	封装 类型	封装 图	引脚	封装 数量	环保标准 (2)	铅/球表 面处理 (6)	MSL峰值温 度 (3)	工作温度 (°C)	器件标记	样品
CLM567CM / NOPB	可用	SOI C	D	8	95	绿色 ( RoHS 无铅 )	CU SN	Level-1-260 C-UNLIM	0 ~ 70	CLM567 CM	<a href="#">样品</a>
CLM567CM X / NOPB	可用	SOI C	D	8	250 0	绿色 ( RoHS 无铅 )	CU SN	Level-1-260 C-UNLIM	0 ~ 70	CLM567 CM	<a href="#">样品</a>
CLM567CN / NOPB	可用	PDIP	P	8	40	绿色 ( RoHS 无铅 )	CU SN	Level-1-260 C-UNLIM	0 ~ 70	CLM567 CM	<a href="#">样品</a>

## 封装材料信息

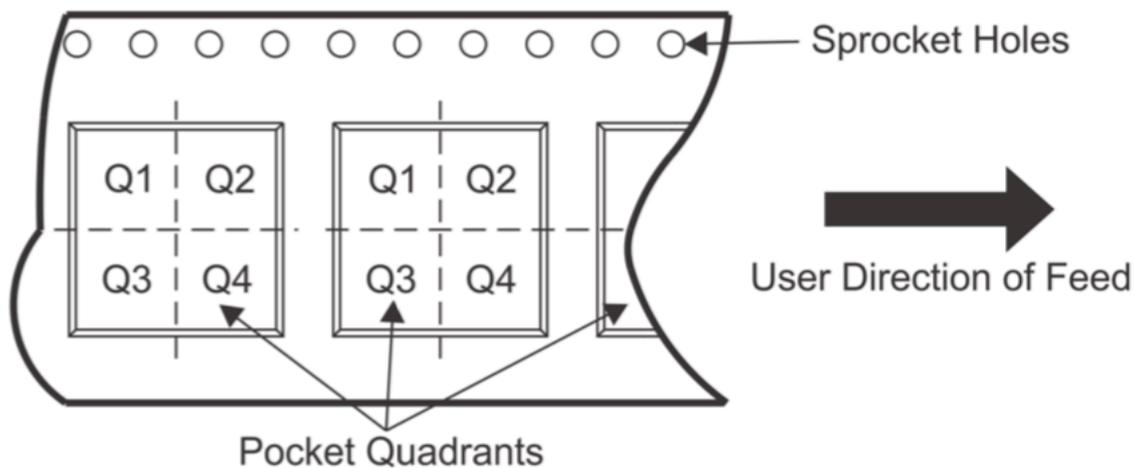
卷轴尺寸



载带尺寸



载带中引脚1方向的象限分配

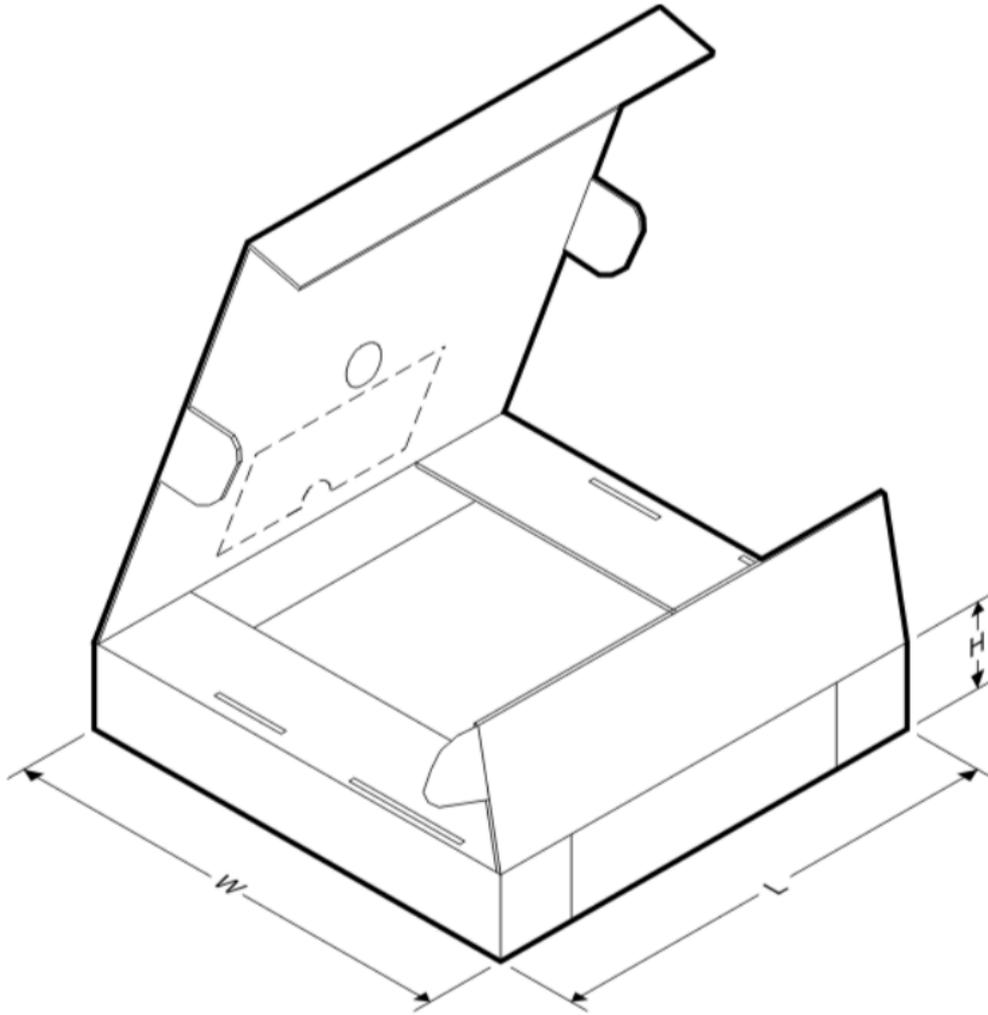


所有尺寸均为正常值

器件	封装类型	封装图	引脚	SPQ	卷轴尺寸	卷轴宽度W1	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	引脚1象限
CLM567CMX / NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1

## 封装材料信息 (续)

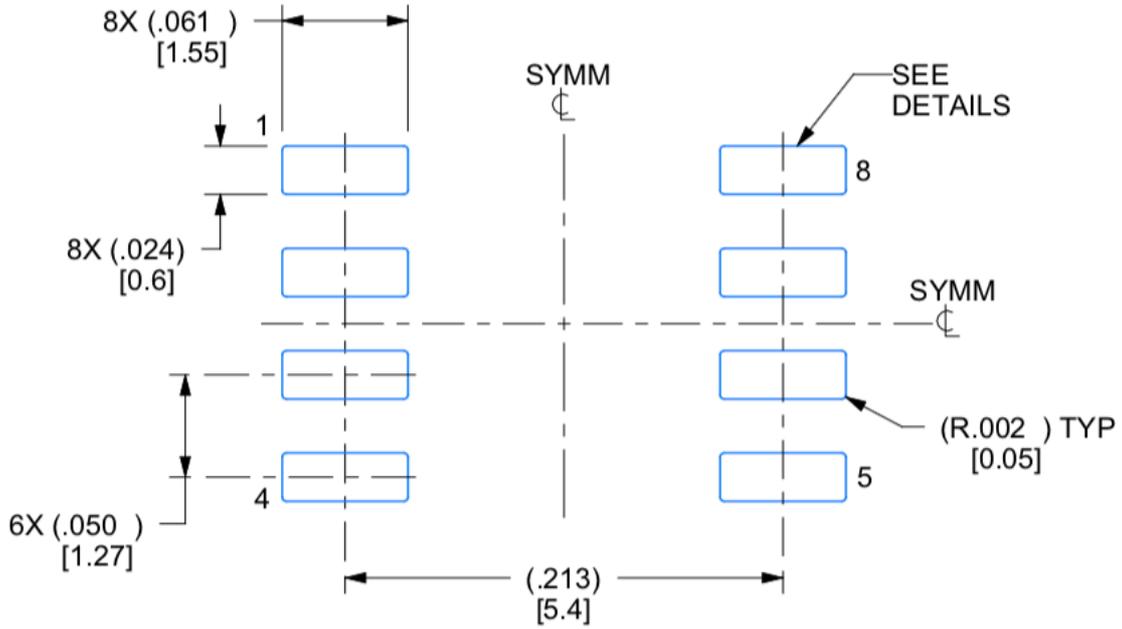
载带和卷轴盒尺寸



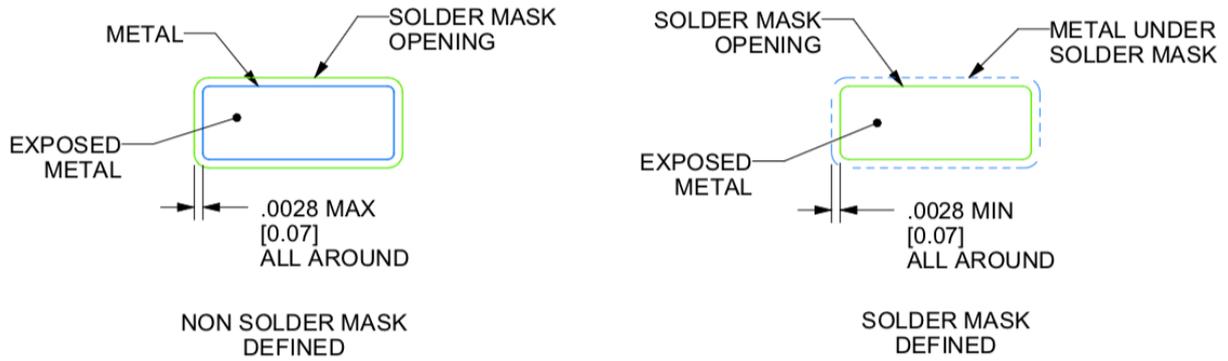
所有尺寸均为正常值

器件	封装类型	封装图	引脚	SPQ	长度(mm)	宽度(mm)	高度(mm)
CLM567CMX / NOPB	SOIC	D	8	2500	330.0	12.4	6.5



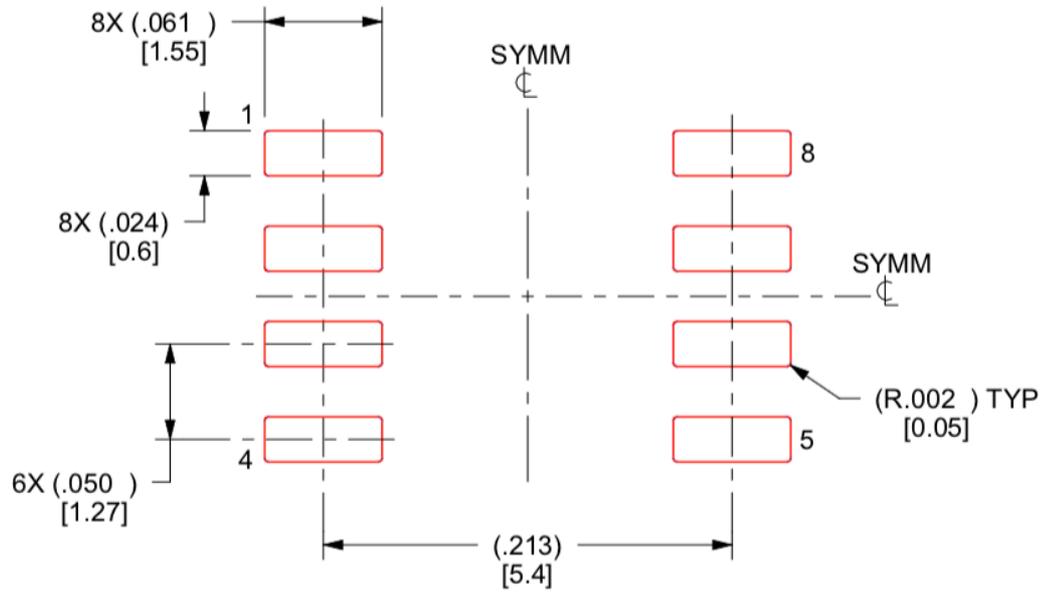


焊盘图形示例  
 上图显示为裸露金属  
 比例：8X

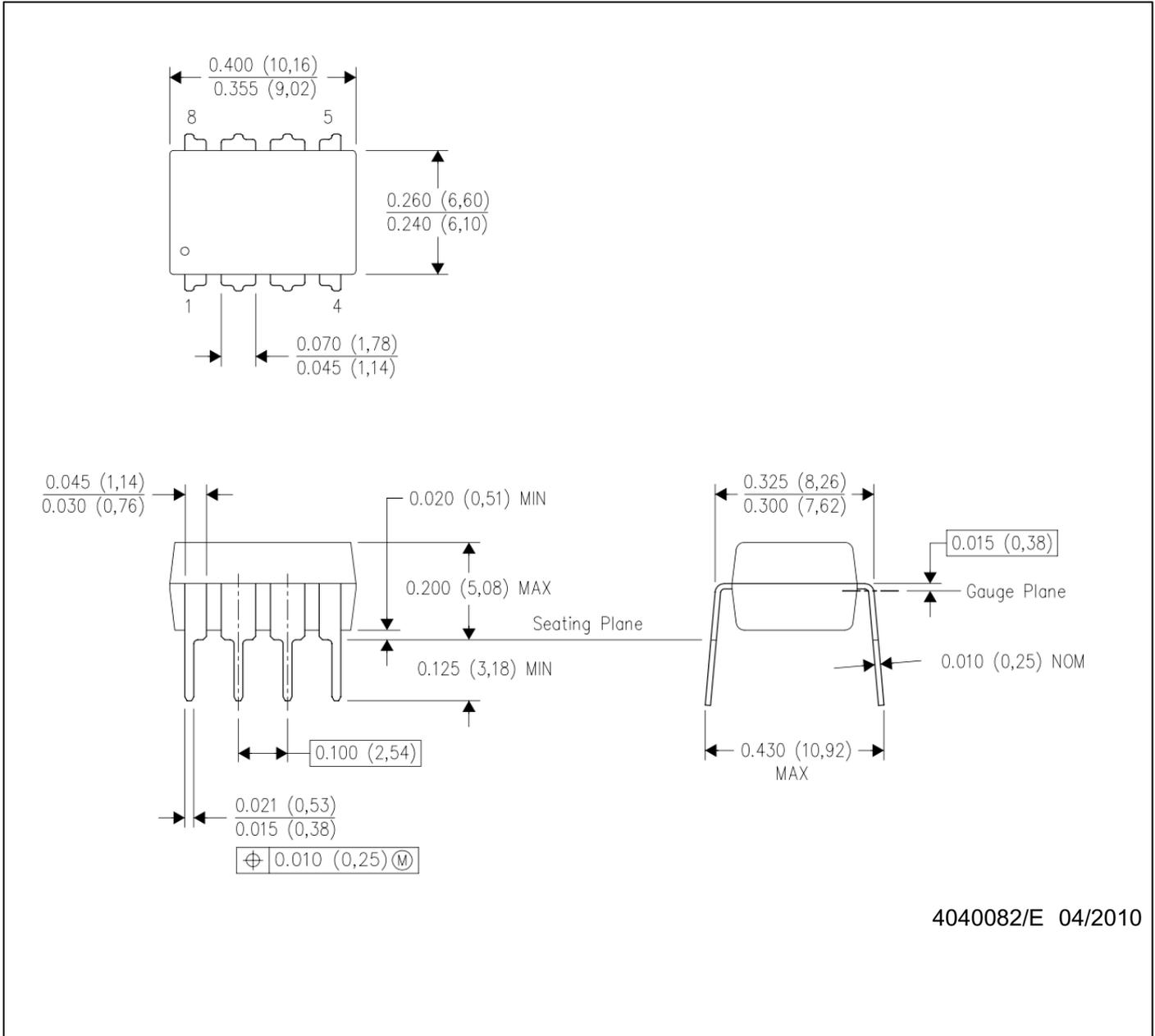


焊层详细信息

4214825/C 02/2019



焊盘图形示例  
上图显示为裸露金属  
比例：8X



4040082/E 04/2010

注意：

- A. All线的尺寸以英寸 (毫米) 为单位。
- B. 本图纸如有更改，不另行通知。
- C. 符合JEDEC MS-Q01更改版 (BA)。