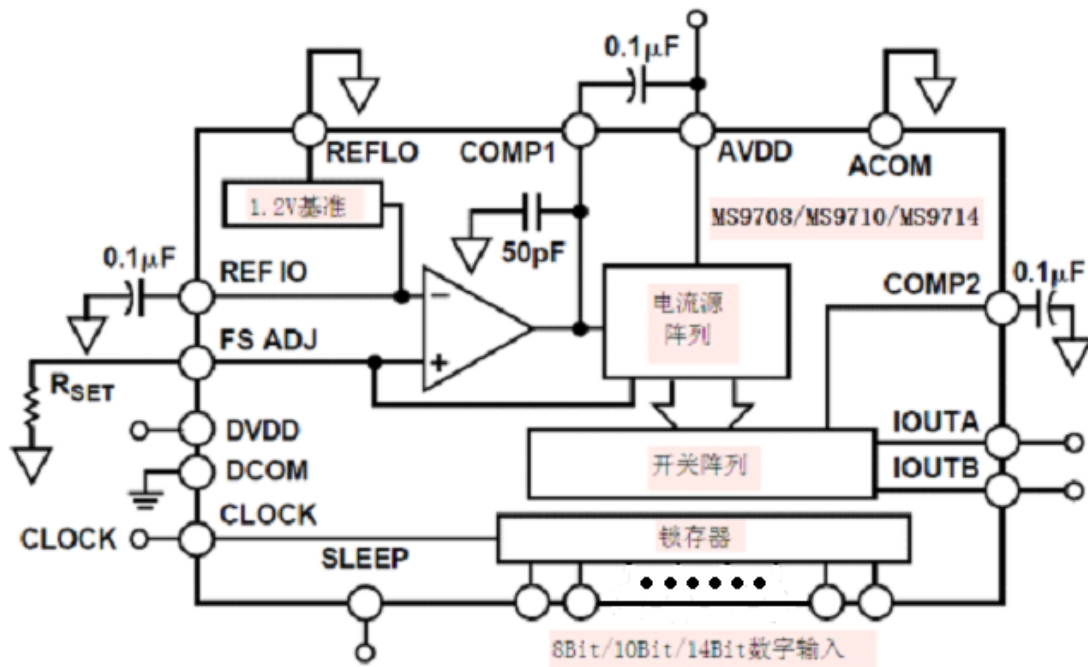


产品描述:

MS9708/MS9710/MS9714 是一个 8-Bit/10-Bit/14-Bit 高速、低功耗 D/A 转换器。当采样速率达到 125MSPS 时，MS9708/MS9710/MS9714 也能提供优越的 AC 和 DC 性能。

MS9708/MS9710/MS9714 正常工作电压范围为+2.7V ~ +5.5V，功耗低能很好地适用于便携式及低功耗产品。在不影响性能的前提下，通过降低满刻度电流输出，其功耗能进一步减小至 45mW。另外，在睡眠模式下能降低功耗至约 20mW。

MS9708/MS9710/MS9714 采用先进的制造工艺。一个分段电流源结构与专用的开关技术相结合以减少寄生合成和提高动态转换性能。该芯片将边缘触发输入锁存器和温度补偿能隙带集成在一起以得到一个完整的单片集成电路 DAC 解决方案。支持+3V 和+5V。电流满刻度输出为 20mA，输出阻抗大于 100k Ω 。



功能模块图

互补电流输出提供了单端或差动两种应用。电流输出端也可以直接分别与两个输出电阻相接来实现两个互补单端电压输出。输出电压默认范围为 1.25V。

MS9708/MS9710/MS9714 包含一个 1.2V 内部基准，和通过调节外接电阻来设置满刻度电流的基准控制放大器。且能接外部基准。在不影响驱动能力的情况下，MS9708/MS9710/MS9714 输出电流能在 2mA 至 20mA 范围内调整。

MS9708/MS9710/MS9714 采用 28 引脚的 TSSOP 封装，在工业标准下正常工作。

DC 特性 (T_{MIN} to T_{MAX}, AVDD=+5V, DVDD=+5V。I_{OUTFS}=20mA, 另见注释)

参数	最小值	标称值	最大值	单位
分辨率	8/10/14			Bit
直流精度 ¹				
INL	-1/2	± 1/4	+1/2	LSB
DNL	-1/2	± 1/4	+1/2	LSB
模拟输出				
偏移误差	-0.025		+0.025	% of FSR
增益误差 (不使用内部基准)	-10	± 2	+10	% of FSR
增益误差 (使用内部基准)	-10	± 1	+10	% of FSR
满刻度输出电流 ²	2.0		20.0	mA
输出电压默认范围	-1.0		1.25	V
输出电阻		100		kΩ
输出电容		5		pF
基准输出				
基准电压	1.08	1.20	1.32	V
基准输出电流 ³		100		nA
基准输入				
输入电压范围	0.1		1.25	V
基准输入电阻		1		MΩ
小信号带宽 (W/O C _{COMP1}) ⁴		1.4		MHz
温度系数				
偏移量		0		ppm of FSR/°C
增益偏移 (不使用内部基准)		± 50		ppm of FSR/°C
增益偏移 (使用内部基准)		± 100		ppm of FSR/°C
基准电压偏移		± 50		ppm/°C
电源				
电源电压				
AVDD ⁵	2.7	5.0	5.5	V
DVDD	2.7	5.0	5.5	V
模拟端输入电流 (I _{AVDD})		25	30	mA
数字端输入电流 (I _{DVDD}) ⁶		3	6	mA
休眠模式下电流 (I _{AVDD})			8.5	mA
功耗 ⁶ (5V, I _{OUTFS} =20mA)		140	175	mW
功耗 ⁷ (5V, I _{OUTFS} =20mA)		190		mW
功耗 ⁷ (3V, I _{OUTFS} =2mA)		45		mW
电源抑制比—AVDD	-0.4		+0.4	% of FSR/V
电源抑制比—DVDD	-0.025		+0.025	% of FSR/V

工作温度	-40		+85	°C
------	-----	--	-----	----

注:

¹ 在 IOUTA 测得

² 通常满刻度电流 $I_{OUTFS}=32 \times I_{REF}$

³ 通用一个外部传输放大器来驱动所有外部负载

⁴ 基准带宽是 COMP1 引脚外接电容的函数

⁵ 实际输入低于 3V 时, 推荐输出电流减小至 12mA 或较差于最佳性能

⁶ 在 $f_{CLOCK}=50$ MSPS 和 $f_{OUT}=1.0$ MHz 时测得

⁷ 在无缓冲电压输出至 IOUTA 和 IOUTB 引脚的 $50 \Omega R_{LOAD}$, 及 $f_{CLOCK}=100$ MSPS 和 $f_{OUT}=40$ MHz 时测得

动态性能说明 (T_{MIN} to T_{MAX}, AVDD=+5V, DVDD=+5V, I_{OUTFS}=20mA, 单端输出, IOUTA, 50 Ω 双端截止, 另见注释)

参数	最小值	标称值	最大值	单位
动态性能				
最大输出刷新频率 (f _{CLOCK})	100	125		MSPS
输出建立时间 (t _{ST}) (to 0.1%) ¹		35		ns
输出传输延时 (t _{PD})		1		ns
毛刺脉冲		5		pV-s
输出上升时间 (10% ~ 90%) ¹		2.5		ns
输出下降时间 (10% ~ 90%) ¹		2.5		ns
输出噪声 (I _{OUTFS} =20mA)		50		pA/ \sqrt{Hz}
输出噪声 (I _{OUTFS} =2mA)		30		pA/ \sqrt{Hz}
交流特性				
信噪比和失真率				
f _{CLOCK} =10 MSPS; f _{OUT} =1.00 MHz		50		dB
f _{CLOCK} =50 MSPS; f _{OUT} =1.00 MHz		50		dB
f _{CLOCK} =50 MSPS; f _{OUT} =12.51 MHz		48		dB
f _{CLOCK} =100 MSPS; f _{OUT} =5.01 MHz		50		dB
f _{CLOCK} =100MSPS; f _{OUT} =25.01 MHz		45		dB
总谐波失真				
f _{CLOCK} =10 MSPS; f _{OUT} =1.00 MHz		-67		dBc
f _{CLOCK} =50 MSPS; f _{OUT} =1.00 MHz		-67	-62	dBc
f _{CLOCK} =50 MSPS; f _{OUT} =12.51 MHz		-59		dBc
f _{CLOCK} =100 MSPS; f _{OUT} =5.01 MHz		-64		dBc
f _{CLOCK} =100MSPS; f _{OUT} =25.01 MHz		-48		dBc
无杂波动态范围				

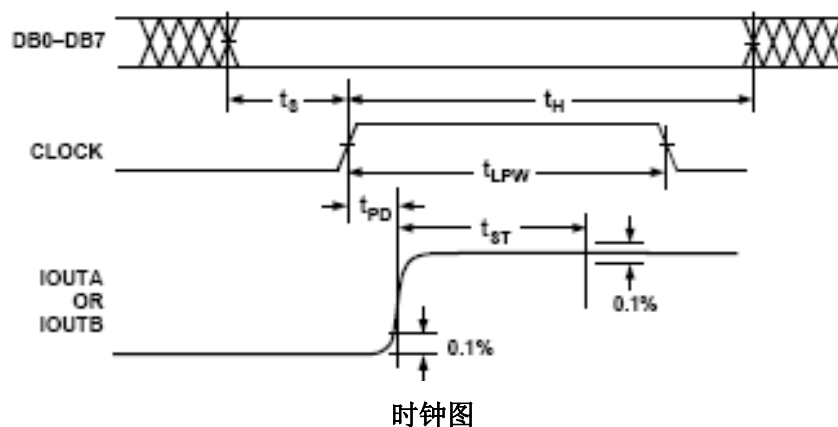
$f_{\text{CLOCK}}=10 \text{ MSPS}; f_{\text{OUT}}=1.00 \text{ MHz}$		68		dBc
$f_{\text{CLOCK}}=50 \text{ MSPS}; f_{\text{OUT}}=1.00 \text{ MHz}$	62	68		dBc
$f_{\text{CLOCK}}=50 \text{ MSPS}; f_{\text{OUT}}=12.51 \text{ MHz}$		63		dBc
$f_{\text{CLOCK}}=100 \text{ MSPS}; f_{\text{OUT}}=5.01 \text{ MHz}$		67		dBc
$f_{\text{CLOCK}}=100 \text{ MSPS}; f_{\text{OUT}}=25.01 \text{ MHz}$		50		dBc

注:

¹ 仅在负载为 50 Ω 时测得

数字性能说明 (T_{MIN} to T_{MAX}, AVDD=+5V, DVDD=+5V, I_{OUTFS}=20mA, 另见注释)

参数	最小值	标称值	最大值	单位
数字输入				
DVDD=+5V 时, 逻辑“1”电平	3.5	5		V
DVDD=+3V 时, 逻辑“1”电平	2.1	3		V
DVDD=+5V 时, 逻辑“0”电平		0	1.3	V
DVDD=+5V 时, 逻辑“0”电平		0	0.9	V
逻辑“1”电流	-10		+10	μA
逻辑“0”电流	-10		+10	μA
输入电容		5		pF
输入跳变时间 (t _S)	2.0			ns
输入保持时间 (t _H)	1.5			ns
锁存脉冲宽度 (t _{LPW})	3.5			ns



极限电气参数*

参数	参考点	最小值	最大值	单位
AVDD	ACOM	-0.3	+6.5	V
DVDD	DCOM	-0.3	+6.5	V
ACOM	DCOM	-0.3	+0.3	V
AVDD	DVDD	-6.5	+6.5	V
CLOCK, SLEEP	DCOM	-0.3	DVDD+0.3	V
Digital Input	DCOM	-0.3	DVDD+0.3	V
IOUTA, IOUTB	ACOM	-1.0	AVDD+0.3	V
COMP1, COMP2	ACOM	-0.3	AVDD+0.3	V
REFIO, FSADJ	ACOM	-0.3	AVDD+0.3	V
REFLO	ACOM	-0.3	+0.3	V
焊接温度			+150	°C
存储温度		-65	+150	°C
导线温度 (10 s)			+300	°C

*当超过以上极限电器参数时将对芯片造成永久性损坏。

热特性

热敏电阻

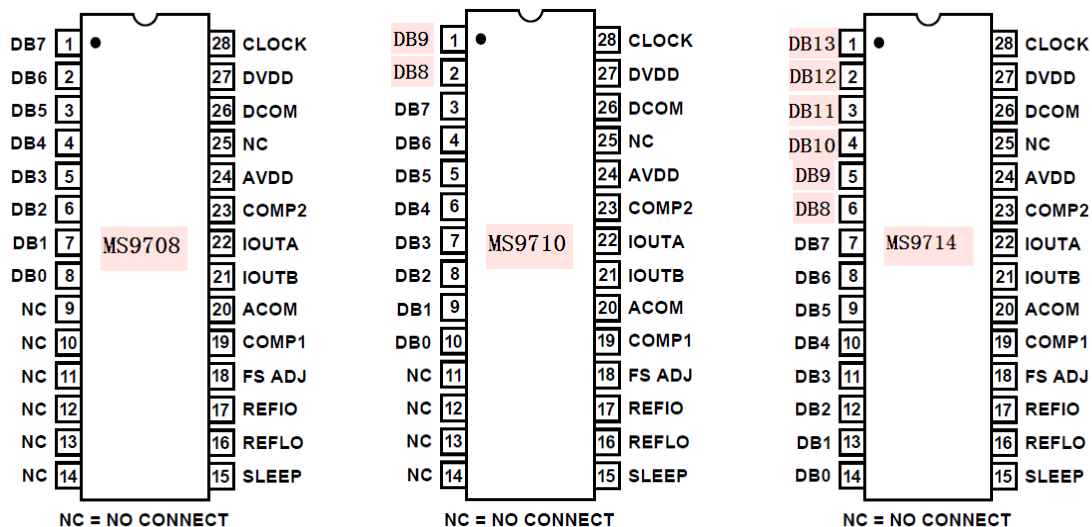
28 引脚 300 mil SOIC

$\theta_{JA}=71.4\text{ }^{\circ}\text{C/W}$; $\theta_{JC}=23\text{ }^{\circ}\text{C/W}$

28 引脚 TSSOP

$\theta_{JA}=97.9\text{ }^{\circ}\text{C/W}$; $\theta_{JC}=14.0\text{ }^{\circ}\text{C/W}$

引脚结构图



分类指南

名称	温度范围	描述	封装种类
MS9708	-40℃ 至 +85℃	8BIT DAC	TSSOP28
MS9710	-40℃ 至 +85℃	10BIT DAC	TSSOP28
MS9714	-40℃ 至 +85℃	14BIT DAC	TSSOP28

引脚功能描述

引脚号	引脚名	功能描述
1-7	DB7-DB0	数字数据输入 (MS9708)
1-10	DB9-DB0	数字数据输入 (MS9710)
1-14	DB13-DB0	数字数据输入 (MS9714)
	NC	保留引脚; 注: NC 管脚需接地

16	SLEEP	低功耗控制输入。高电平有效。内部包含有效下拉电路，因此，不使用时可悬空。
17	REFLO	当使用内部 1.2V 基准时，接基准地。接 AVDD 时，禁用内部基准。
	REFIO	基准输入输出，内部基准无效时，作基准输入（例：REFLO 接 AVDD 时）。内部基准有效时，作 1.2V 基准输出（例：REFLO 接 ACOM 时），此时需外接 0.2 μ F 电容接 ACOM。
18		
19	FS ADJ	满刻度电流输出调节。
20	COMP1	带宽/噪声减小引脚。通过 0.1 μ F 接 AVDD 以达到最优效果。
21	ACOM	模拟地
22	IOUTB	互补 DAC 电流输出。当 DB7~DB0 输入都为 0 时，有最大输出。
23	IOUTA	DAC 电流输出。当 DB7~DB0 输入都为 1 时，有最大输出。
24	COMP2	开关驱动电路内部的偏置点。通过 0.1 μ F 去藕电容接 ACOM。
26	AVDD	模拟电源输入端（+2.7V 至+5.5V 有效）
27	DCOM	数字地
28	DVDD	数字电源输入端（+2.7V 至+5.5V 有效）
	CLOCK	时钟输入。数字锁存器对时钟上升沿有效。

特性描述

整体非线性误差 (INL)

整体非线性误差定义为实际的模拟输出与理想输出间的最大误差，理想的输出直线为零点到满刻度间的直线。

差分非线性(DNL)

用于测量小信号非线性误差。计算方法：本输入代码和其前一输入代码之间模拟量的变化减去 1 个最小有效位(LSB)大小。

单调性

模拟输出必须随着数字输入的增加而增加。

偏移误差

偏移误差是输入码为零时的模拟输出。

增益误差

增益误差定义为偏移误差已经减小到零后，满刻度理想曲线与实际曲线的差异。

输出动态范围

输出超出满刻度后会出现引起非线性误差。

温度波动

温度波动定义为 25° C 时的值与 TMIN 或者 TMAX 时的值的差别。单位是满刻度值的百万分之一/每度。

毛刺

由于开关时间的不一致输出会有毛刺。测量毛刺面积的单位是 pV-s 。

建立时间

建立时间(settling)是指输出值达到并稳定在预定值的 $\pm 1/2\text{LSB}$ 范围或某些别的规定范围之内所需的时间。

信噪比(SNR)

信噪比(SNR)是通过给 DAC 施加一个满刻度正弦波数字代码再分析其输出波形频率特性而得到的。DAC 的输出经过滤波滤除基波分量以及所有谐波分量后剩下部分就是噪声。SNR 就是基波分量与所有噪声分量之和的比值。

信号与噪声谐波比(SINAD)

信号与噪声谐波比(SNDR 或 SINAD)跟 SNR 的计算方法一样，只是谐波分量也计算在噪声内。

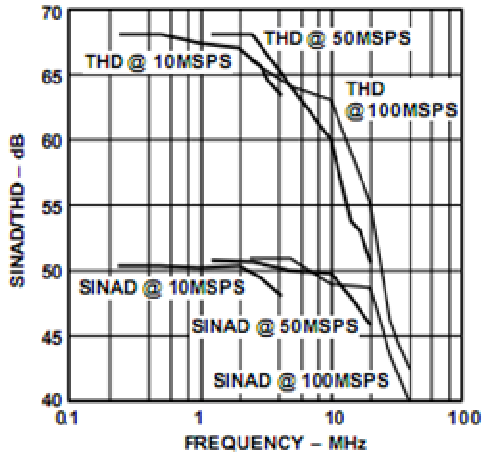
全谐波失真(THD)

全谐波失真(THD)和 SINAD 相似，但它只包含谐波分量不包括噪声。在这个比值计算中，基波分量是分母而不是分子。

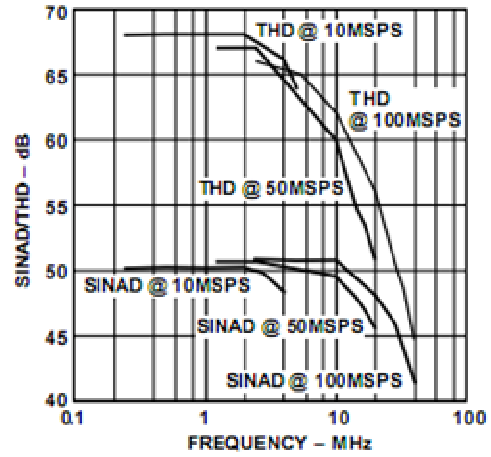
无杂波动态范围(SFDR)

无杂波动态范围(SFDR)是指基波或载波分量与其它非基波和载波的最大杂波的频率分量(可以是谐波或失真波)的比值，单位是 dB。

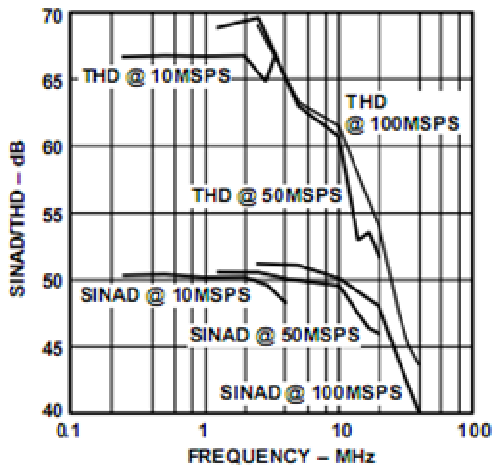
AC 特性曲线



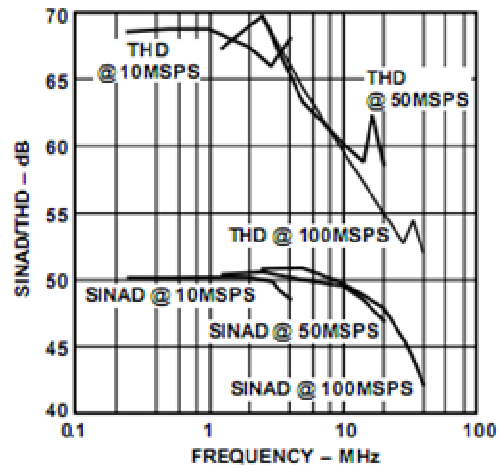
SINAD/THD vs. f_{OUT} (AVDD and DVDD=5.0V)



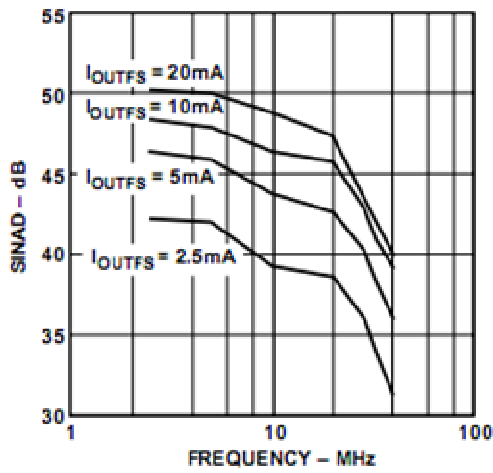
SINAD/THD vs. f_{OUT} (Differential Output, AVDD and DVDD = 5.0 V)



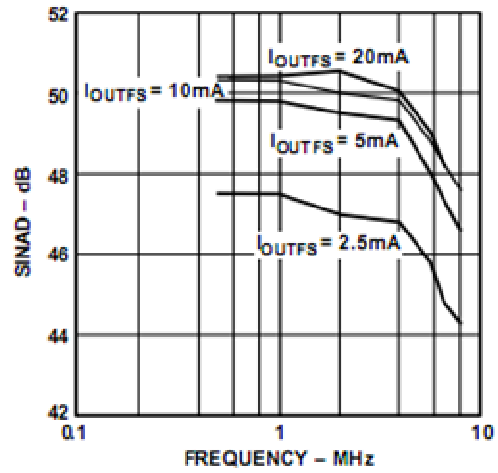
SINAD/THD vs. f_{OUT} (AVDD and DVDD = 3.0 V)



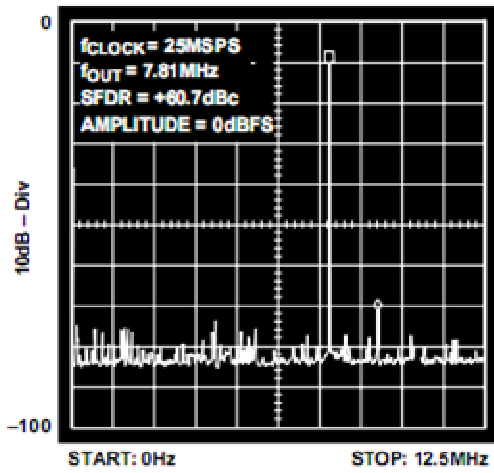
SINAD/THD vs. f_{OUT} (Differential Output, AVDD and DVDD = 3.0 V)



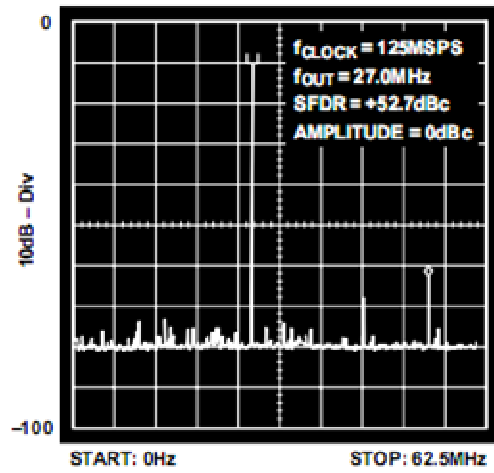
SINAD vs. IOUTFS @ 100 MSPS



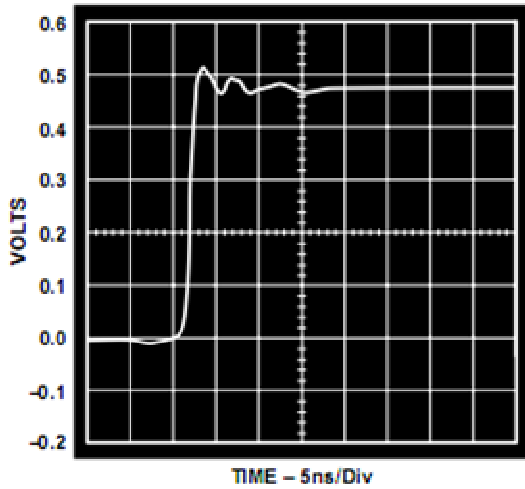
SINAD vs. IOUTFS @ 20 MSPS



Single-Tone Spectral Plot @ 25 MSPS



Single-Tone Spectral Plot @ 125 MSPS



Step Response

功能描述

MS9708/MS9710/MS9714 包含了一个 PMOS 电流源阵列，最大可产生 20mA 的电流。电流源阵列分为相等的 31 块，由高五位控制。剩下的低三位总共控制的是一位高五位控制电流的 7/8th。将高位和低位控制的电流源分开可以保持 DAC 的高输出电阻。

MS9708/MS9710/MS9714 的模拟电路和数字电路使用不同的电源供电 (AVDD 和 DVDD)，都可以在 2.7v 到 5.5v 之间的电压范围内工作。数字部分，工作在 125MSPS, 包含有触发器和译码单元。模拟部分包含有 PMOS 电流源阵列，与之相连的差分开关，1.2v 带隙基准，和基准控制的放大器。

通过调节 R_{set} , 满刻度电流 I_{OUTFS} 可从 2mA 调到 20mA。外部电阻 R_{set} 与基准控制放大器和电压基准 V_{REFIO} 相连，产生基准电流 I_{REF} ，是 I_{OUTFS} 的 32 倍。

DAC 传输特性

MS9708/MS9710/MS9714 有两路互补输出 I_{OUTA} 和 I_{OUTB} , 计算公式为

$$I_{OUTA} = (\text{DAC CODE}/256) \times I_{OUTFS} \quad (1)$$

$$I_{OUTB} = (255 - \text{DAC CODE})/256 \times I_{OUTFS} \quad (2)$$

$$I_{OUTFS} = 32 \times I_{REF} \quad (3)$$

$$I_{REF} = V_{REFIO}/R_{SET} \quad (4)$$

两电流输出可直接连接电阻负载， I_{OUTA} 和 I_{OUTB} 上接的电阻必须匹配，电阻的另一端接地。电阻值为 50 Ω 或者 75 Ω 。

$$V_{OUTA} = I_{OUTA} \times R_{LOAD} \quad (5)$$

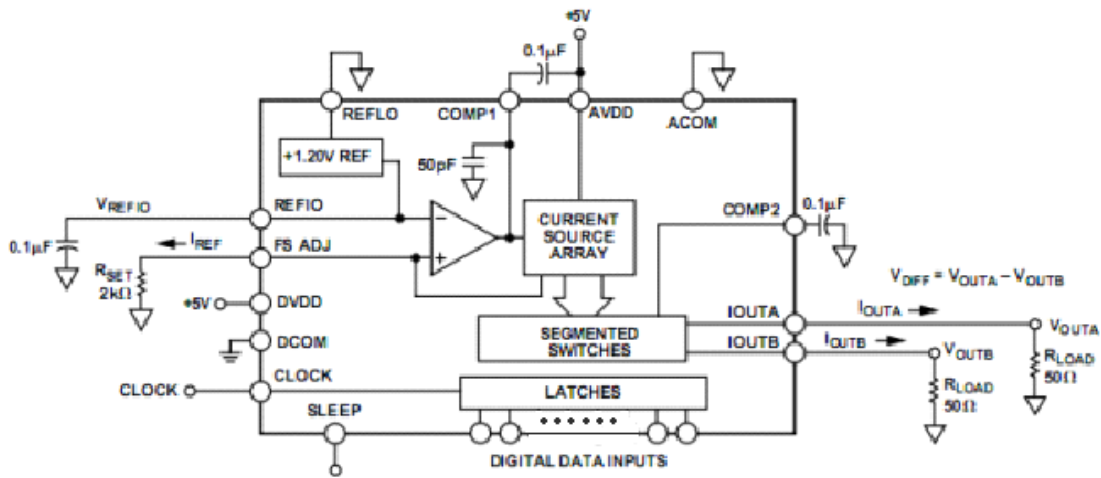
$$V_{OUTB} = I_{OUTB} \times R_{LOAD} \quad (6)$$

V_{OUTA} 和 V_{OUTB} 的电压值不能超过允许的最大值，否则会引起非线性误差。

V_{OUTA} 和 V_{OUTB} 的差值为

$$V_{DIFF} = (I_{OUTA} - I_{OUTB}) \times R_{LOAD} \quad (7)$$

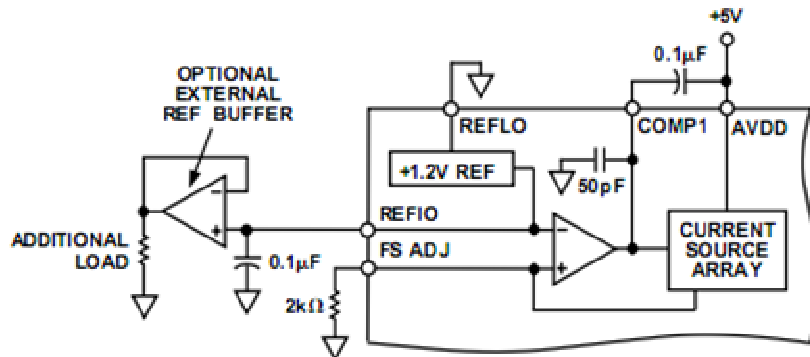
$$V_{DIFF} = \{(2 \text{ DAC CODE} - 255)/256\} / \times (32 R_{LOAD}/R_{SET}) \times V_{REFIO} \quad (8)$$



功能图

电压基准和控制放大器

MS9708/MS9710/MS9714 包含一个内部 1.2V 带隙基准源，并且可外接基准源。REFLO 接地时，内部基准有效，REFIO 作为输出 pin，REFLO 接电源时，外部基准有效，REFIO 作为输入 pin，接入外部基准源。使用内部基准时，REFIO 上需接 0.1µF 电容。REFIO 无法驱动外部负载，如需接外部负载必须由外部运放缓冲，运放的输入电流不能超过 100nA。



内部基准

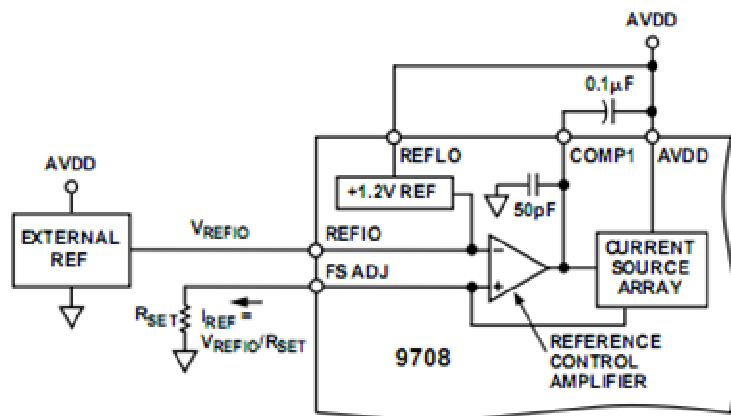
将 REFLO 接 AVDD 可让内部基准无效。外部基准可通过 REFIO 加入。外部基准可增加精度。接外部基准时，0.1 μF 的电容可不接。REFIO 的输入电阻为 1 MΩ，可最小化外部基准的负载。

MS9708/MS9710/MS9714 包含内部控制放大器，可以控制 DAC 的满刻度电流， I_{OUTFS} 。放大器被设置为 V-I 转换器，如下图所示。放大器的电流输出， I_{REF} ，由 V_{REFIO} 和外接电阻 R_{SET} 的比值决定。

I_{OUTFS} 的范围是 2mA 到 20mA，相应的 I_{REF} 的范围是 62.5 μA 到 625 μA。这样做首先一个好处就是可以控制芯片功耗。另一个好处就是通过 20dB 的调整，可以控制系统增益。

基准控制放大器的小信号输入带宽大约是 1.8MHz，这与 COMP1 上面接的电容有关，在 COMP1 上面接电容可以滤除基准放大器引起的噪音。推荐接 0.1 μF 的电容。

通过改变外围基准的值也可以改变 I_{REF} ，外围基准值的范围是 1.25 V 到 0.10 V。

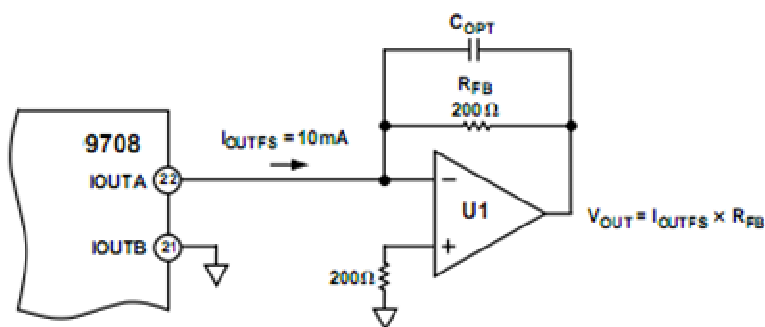


外部基准

模拟输出和输出设置

MS9708/MS9710/MS9714 有两个互补的电流输出， I_{OUTA} 和 I_{OUTB} ，通过外接电阻，可以将其转为电压值， V_{OUTA} and V_{OUTB} ，两个端口可以只用一端，不用的端口接地或者接与另一端匹配的电阻。

通过外接运算放大器可以将输出电压转为负值。如下图

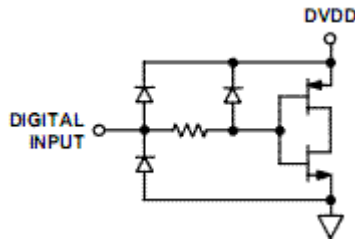


数字输入

MS9708/MS9710/MS9714 的数字部分包含 8 位数据输入和一位时钟输入。DB7 是最高位，DB0 是最低位，接入边沿触发锁存器中，时钟上升沿锁存。时钟的最高频率为 125M。数字部分的阈值为

$$V_{\text{THRESHOLD}} = DVDD/2 (\pm 20\%)$$

下图是数字部分的输入电路，包含了下拉电路，保证了芯片在输入悬空时也能工作。



数字部分的输入电平是 2.7 V 到 5.5 V，当 DVDD 电平与数字部分的最高电平相同时可与 TTL 电平相匹配。DVDD 在 3v 到 3.3v 是可与大部分 TTL 电路相匹配。

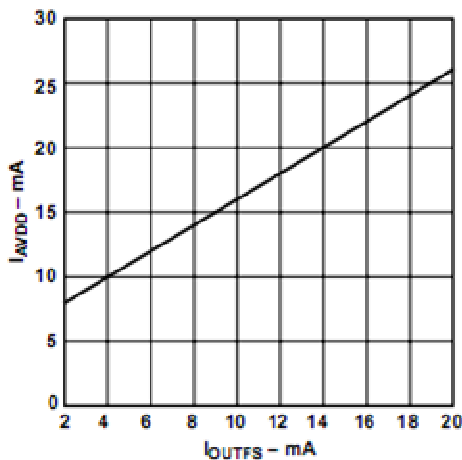
因为芯片的工作频率较高，最高采样率为 125MSPS，必须保证输入数字信号的质量，触发器的建立时间和保持时间必须满足，输入电平也要满足要求。

睡眠模式

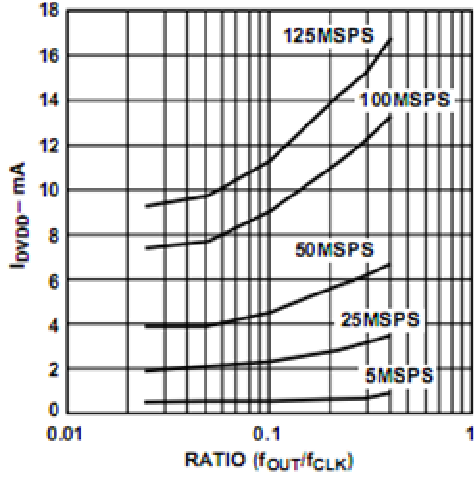
MS9708/MS9710/MS9714 的睡眠模式可大幅度降低功耗。Sleep 接高电平时，进入睡眠模式，电流可下降到小于 8.5mA。SLEEP pin 内置下拉电路，保证输入悬空时芯片也能正常工作。电源开启和电源关闭的特性取决于 COMP2 上接的电容。该电容的典型值为 0.1 μF，此时电源关闭的时间为 5 μs，重新开始的时间为 3.25 ms。

功耗

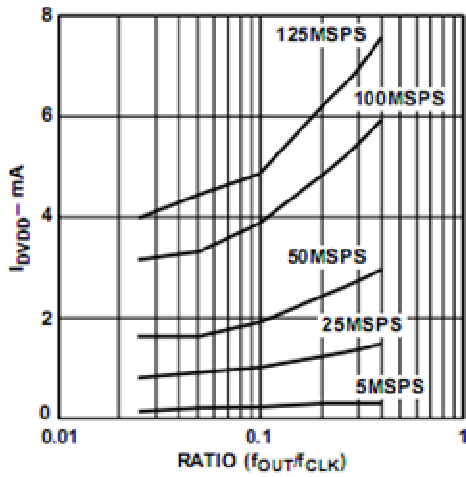
与功耗有关的因素为：(1) AVDD and DVDD 的电压。(2) I_{OUTFS}，满刻度电流。(3) f_{CLOCK}，时钟频率。(4) 数字部分输入波形。功耗与 I_{DVDD}，I_{AVDD}，I_{OUTFS} 成正比。并且时钟频率越高，功耗越高。



I_{AVDD} vs. I_{OUTFS}



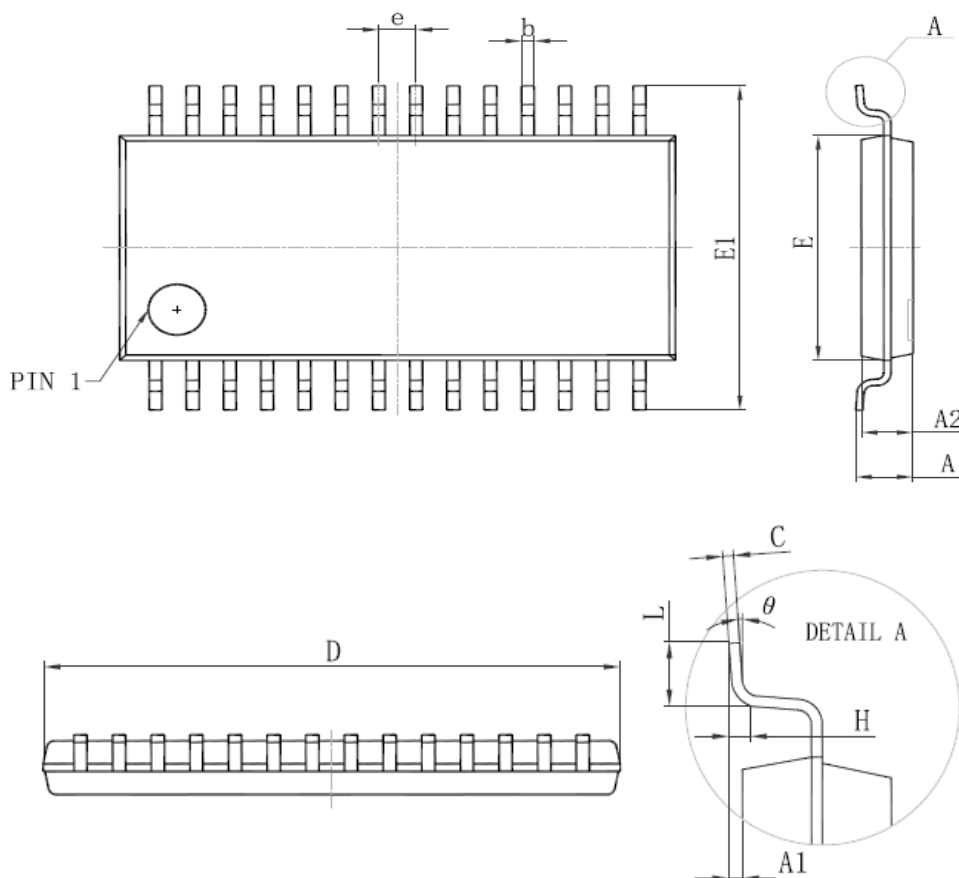
I_{DVDD} vs. Ratio @ $DVDD = 5V$



I_{DVDD} vs. Ratio @ $DVDD = 3V$

封装

TSSOP28:



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
D	9.600	9.800	0.378	0.386
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°