

4 通道数字隔离器 SSP584X

1、概述

SSP584X 系列 4 通道数字隔离器,采用芯片级高压隔离工艺,隔离电压满足 5KVrms。该系列产品辐射低,抗电磁干扰性能优异,同时兼备高传输速率、低功耗特性;配有使能引脚,可将输出置于高阻抗状态。

具有失效安全模式,在输入电源失电的情况下,可将输出恢复到默认状态。该系列产品有 4 进 0 出、3 进 1 出、2 进 2 出等规格,具体产品信息,见产品选型表。

2、特点

- 信号传输速率: 150Mbps
- 宽电源电压范围: 2.5V~5.5V
- 宽温度范围: -40° C~ +125° C
- 低功耗: 1.5mA/通道 (1Mbps 时)
- 低传输延迟: 典型值 11ns
- 高 CMIT:50KV/us
- ESD:HBM ±8KV MM ±400V
- 隔离层寿命: 40 年以上
- 宽体 SOIC-16 封装
- 符合 Pb-Free 和 ROHS 标准

3、应用

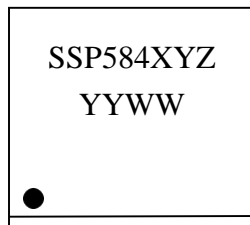
- 工业自动化系统
- 医疗设备
- 汽车电子
- 新能源
- 电机控制

4、产品选型

4.1 选型表

型号	隔离耐压 (KVrms)	总通道数	反向通道	最大传输速率 (Mbps)	默认输出电平	工作温度	封装
SSP5840ED	6	4	0	150	高	-40℃~125℃	SOIC-16
SSP5841ED	6	4	1	150	高	-40℃~125℃	SOIC-16
SSP5842ED	6	4	2	150	高	-40℃~125℃	SOIC-16
SSP5845ED	6	4	0	150	高	-40℃~125℃	SOIC-16
SSP5840BD	6	4	0	150	低	-40℃~125℃	SOIC-16
SSP5841BD	6	4	1	150	低	-40℃~125℃	SOIC-16
SSP5842BD	6	4	2	150	低	-40℃~125℃	SOIC-16
SSP5845BD	6	4	0	150	低	-40℃~125℃	SOIC-16

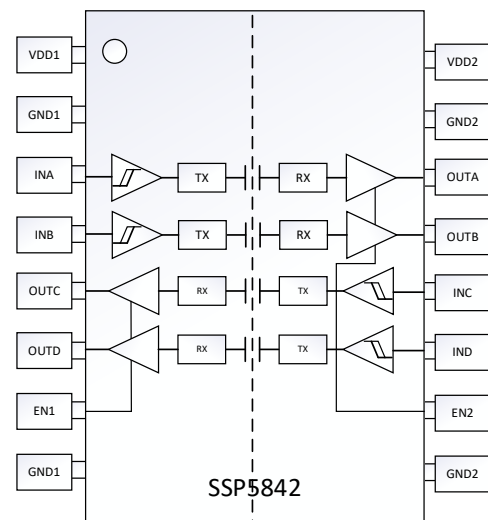
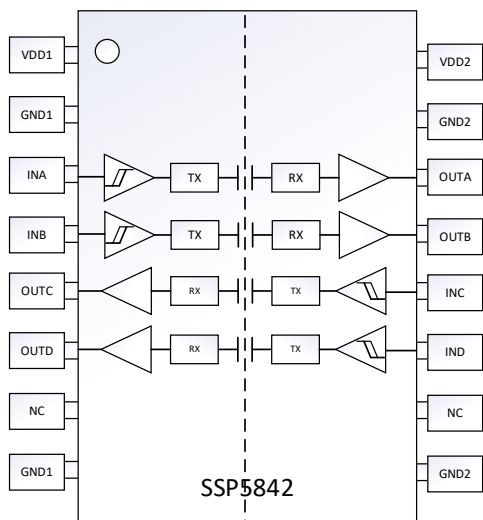
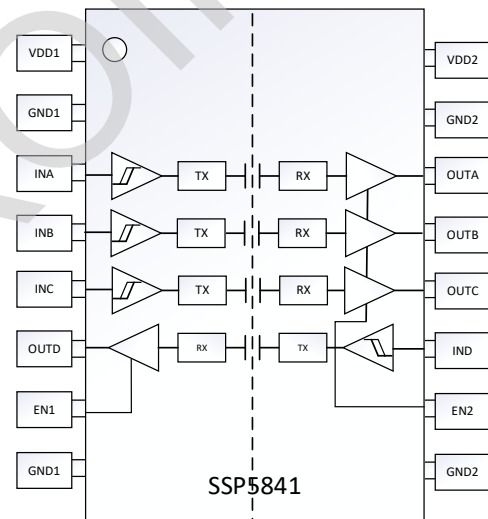
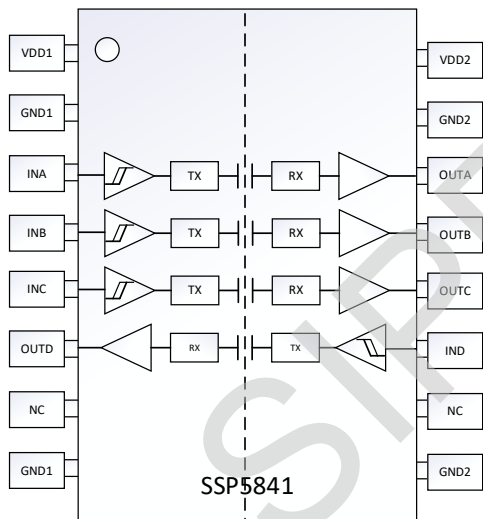
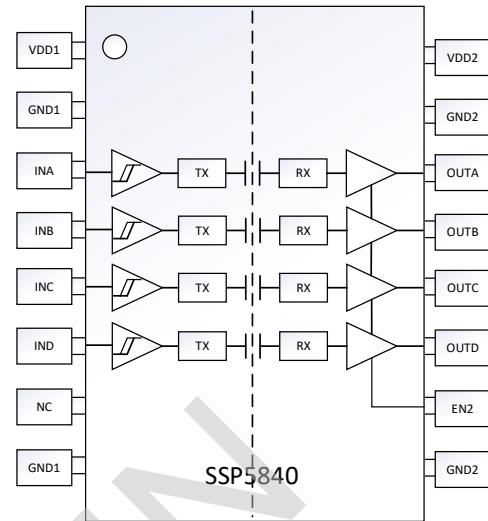
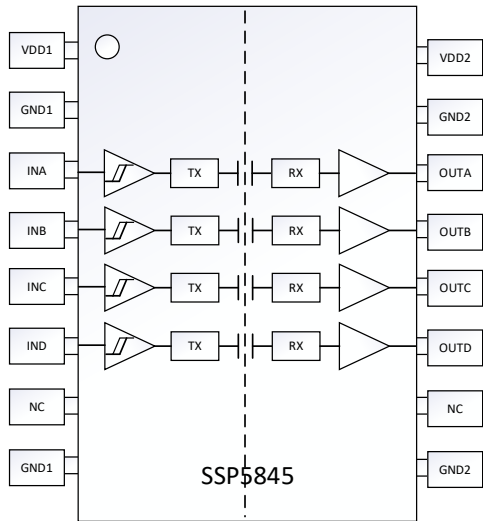
4.2 顶视图



4.3 标记定义

第一行标记	产品序号	SSP584XYZ: 4 通道数字隔离器 X 表示反向通道数 5, 0: 无反向通道; 2: 2 个反向通道; 1: 1 个反向通道 Y 表示输出默认状态 B: 默认输出低; E: 默认输出高 Z 表示隔离电压 A=1KV; B=2.5KV; C=3.75KV; D=5KV
第二行标记	生产批号	YY = 年 WW = 周

5、管脚及框图



6、引脚描述

表 6.1 SSP5840/5 引脚描述

引脚		描述
序号	定义	
1	VDD1	电源 1
2	GND1	地 1
3	INA	数字信号输入通道 A
4	INB	数字信号输入通道 B
5	INC	数字信号输入通道 C
6	IND	数字信号输入通道 D
7	NC	-
8	GND1	地 1
9	GND2	地 2
10	EN2/NC	SSP5840 为输出使能管脚 2，高有效，默认高电平。 SSP5845 为 NC，默认使能。
11	OUTD	数字信号输出通道 D
12	OUTC	数字信号输出通道 C
13	OUTB	数字信号输出通道 B
14	OUTA	数字信号输出通道 A
15	GND2	地 2
16	VDD2	电源 2

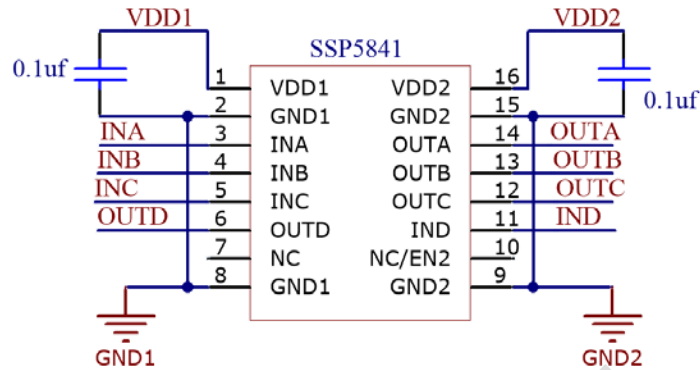
表 6.2 SSP5841 引脚描述

引脚		描述
序号	定义	
1	VDD1	电源 1
2	GND1	地 1
3	INA	数字信号输入通道 A
4	INB	数字信号输入通道 B
5	INC	数字信号输入通道 C
6	OUTD	数字信号输出通道 D
7	EN1/NC	输出使能管脚 1，高有效，默认高电平。NC 则默认使能。
8	GND1	地 1
9	GND2	地 2
10	EN2/NC	输出使能管脚 2，高有效，默认高电平。NC 则默认使能。
11	IND	数字信号输入通道 D
12	OUTC	数字信号输出通道 C
13	OUTB	数字信号输出通道 B
14	OUTA	数字信号输出通道 A
15	GND2	地 2
16	VDD2	电源 2

表 6.3 SSP5842 引脚描述

引脚		描述
序号	定义	
1	VDD1	电源 1
2	GND1	地 1
3	INA	数字信号输入通道 A
4	INB	数字信号输入通道 B
5	OUTC	数字信号输出 通道 C
6	OUTD	数字信号输出通道 D
7	EN1/NC	输出使能管脚 1, 高有效, 默认高电平。NC 则默认使能。
8	GND1	地 1
9	GND2	地 2
10	EN2/NC	输出使能管脚 2, 高有效, 默认高电平。NC 则默认使能。
11	IND	数字信号输入通道 D
12	INC	数字信号输入通道 C
13	OUTB	数字信号输出通道 B
14	OUTA	数字信号输出通道 A
15	GND2	地 2
16	VDD2	电源 2

7、产品应用图



8、产品参数

8.1 极限参数

项目	范围
电源电压 (Vdd1 、Vdd2)	-0.5V to 6V
输入电压 (Vin)	-0.5V to Vdd1/Vdd2+0.5V
结点温度	150° C
引脚温度	260° C
存储温度	-65°C to 150° C

注：

1. 如果运行条件超过了上述“绝对极限参数值”，即可能对器件造成永久性损坏。上述值仅为运行条件的极大值，我们不建议器件运行在该规范范围以外。器件长时间工作在绝对极限参数条件下，其稳定性可能受到影响。
2. 输入电压最大值不能超过 6V。

8.2 推荐工作条件

参数	标志	最小值	典型值	最大值	单位
工作温度	TA	-40	25	125	°C
供电电压	VDD1	2.5	-	5.5	V
	VDD2	2.5	-	5.5	V

注：最大环境温度取决于数据频率、输出负载、工作通道数和电源电压。

8.3 电参数

VDD=2.5 V ±5% or 3.3 V ±10% or 5 V ±10%, TA=-40~125°C, 特殊条件除外。

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
VDD Undervoltage Threshold	VDD _{UV+}	V _{DD1} , V _{DD2} rising	1.9	2.2	2.37	V
VDD Undervoltage Threshold	VDD _{UV-}	V _{DD1} , V _{DD2} falling	1.85	2.12	2.32	V
VDD Undervoltage Hysteresis	VDD _{HYS}		50	70	95	mV
Positive-Going Input Threshold	V _{T+}	All inputs rising	1.4	1.6	1.9	V
Negative-Going Input Threshold	V _{T-}	All inputs falling	1.0	1.3	1.4	V
Input Hysteresis	V _{HYS}		0.38	0.44	0.50	V
High Level Input Voltage	V _{IH}		2.0	—	—	V
Low Level Input Voltage	V _{IL}		—	—	0.8	V
High Level Output Voltage	V _{OH}	I _{oh} = -4 mA	V _{DD} -0.4	V _{DD} -0.2	—	V
Low Level Output Voltage	V _{OL}	I _{ol} = 4 mA	—	0.2	0.4	V
Input Leakage Current	I _L		—	—	±10	μA
Output Impedance ¹	Z _O		—	50	—	Ω
Enable Input Current	I _{ENH} , I _{ENL}	V _{EN} = V _{IH} or V _{IL}	—	2.0	—	μA
Maximum Data Rate			0	—	150	Mbps
Minimum Pulse Width			—	—	5.0	ns
Propagation Delay	t _{PHL} , t _{PLH}	示意图见 9.3	5.0	9.0	15	ns
Pulse Width Distortion (t _{PLH} - t _{PHL})	PWD	示意图见 9.3	—	0.2	4.5	ns
Propagation Delay Skew ²	t _{PSK(P-P)}		—	2.0	4.5	ns
Channel-Channel Skew	t _{PSK}		—	0.4	2.5	ns
Output Rise Time	t _r	C _L = 15 pF 示意图见 9.3	—	2.2	4.0	ns
Output Fall Time	t _f	C _L = 15 pF 示意图见 9.3	—	2.2	4.0	ns
Peak Eye Diagram Jitter	t _{JIT(PK)}		—	350	—	ps
Common Mode Transient Immunity	CMTI	V _I =V _{DD} or 0 V _{CM} =1500 V	35	50	—	kV/μs
Enable to Data Valid	t _{en1}	示意图 9.2	—	5.0	12	ns
Enable to Data Tri-State	t _{en2}	示意图 9.2	—	65	98	us
Input power loss to valid default output	t _{SD}		—	28	45	ns
Start-up Time ³	t _{SU}		—	15	45	μs

注意:

1. 隔离器通道的标称输出阻抗约为 50 Ω ±40%，它是片上串联电阻和输出 FET 通道电阻的组合。当驱动负载时，传输线效应将是影响信号一个因素，输出引脚应连接阻抗受控的 PCB 走线。
2. t_{PSK}(P-P) 是在相同电源电压，负载和环境温度下工作的不同单元之间测量的传播延迟时间差异的大小。
3. 启动时间是从电源上电到输出有效数据之间的时间。

8.4 DC Supply Current

VDD=2.5 V \pm 5% or 3.3 V \pm 10% or 5 V \pm 10%, TA = - 40~125°C

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
SSP5840/5Bx, Ex						
V _{DD1}		V _I = 0(Bx), 1(Ex)	—	1.1	1.7	mA
V _{DD2}		V _I = 0(Bx), 1(Ex)	—	2.5	3.8	
V _{DD1}		V _I = 1(Bx), 0(Ex)	—	6.2	9.4	
V _{DD2}		V _I = 1(Bx), 0(Ex)	—	2.6	4.2	
SSP5841Bx, Ex						
V _{DD1}		V _I = 0(Bx), 1(Ex)	—	1.5	2.3	mA
V _{DD2}		V _I = 0(Bx), 1(Ex)	—	2.5	3.8	
V _{DD1}		V _I = 1(Bx), 0(Ex)	—	5.2	7.8	
V _{DD2}		V _I = 1(Bx), 0(Ex)	—	3.7	5.5	
SSP5842Bx, Ex						
V _{DD1}		V _I = 0(Bx), 1(Ex)	—	1.5	3.0	mA
V _{DD2}		V _I = 0(Bx), 1(Ex)	—	1.5	3.0	
V _{DD1}		V _I = 1(Bx), 0(Ex)	—	5.0	6.8	
V _{DD2}		V _I = 1(Bx), 0(Ex)	—	5.0	6.8	

8.5 AC Supply Current

VDD=5 V ±10%, TA = - 40~125°C

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
1Mbps Supply Current(All Inputs = 500 kHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	2.5	4.1	mA
SSP5841Bx, Ex						
V _{DD1}			—	3.5	4.9	
V _{DD2}			—	3.1	4.7	mA
SSP5842Bx, Ex						
V _{DD1}			—	3.5	4.8	
V _{DD2}			—	3.5	4.8	mA
10Mbps Supply Current(All Inputs = 5 MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.2	
V _{DD2}			—	6.5	7.5	mA
SSP5841Bx, Ex						
V _{DD1}			—	4.6	5.5	
V _{DD2}			—	5.8	6.7	mA
SSP5842Bx, Ex						
V _{DD1}			—	5.0	5.8	
V _{DD2}			—	5.0	5.8	mA
100Mbps Supply Current(All Inputs = 50MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	5.2	6	
V _{DD2}			—	40	45	mA
SSP5841Bx, Ex						
V _{DD1}			—	15	19.8	
V _{DD2}			—	32	34.7	mA
SSP5842Bx, Ex						
V _{DD1}			—	19	22.8	
V _{DD2}			—	19	22.8	mA

VDD= 3.3 V ±10%, TA = - 40~125°C

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
1Mbps Supply Current(All Inputs = 500 kHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	2.2	4.1	mA
SSP5841Bx, Ex						
V _{DD1}			—	3.5	4.9	
V _{DD2}			—	3.0	4.4	mA
SSP5842Bx, Ex						
V _{DD1}			—	3.5	4.8	
V _{DD2}			—	3.5	4.8	mA
10Mbps Supply Current(All Inputs = 5 MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	4.4	5.7	mA
SSP5841Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	4.7	6.0	mA
SSP5842Bx, Ex						
V _{DD1}			—	4.5	5.5	
V _{DD2}			—	4.5	5.5	mA
100Mbps Supply Current(All Inputs = 50MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	5.2	6.0	
V _{DD2}			—	25.6	28.9	mA
SSP5841Bx, Ex						
V _{DD1}			—	11	13.5	
V _{DD2}			—	21.7	24.8	mA
SSP5842Bx, Ex						
V _{DD1}			—	14	16.8	
V _{DD2}			—	14	16.8	mA

VDD= 2.5 V ±5%, TA = - 40~125°C

Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
1Mbps Supply Current(All Inputs = 500 kHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	2.2	4.1	mA
SSP5841Bx, Ex						
V _{DD1}			—	3.5	4.9	
V _{DD2}			—	2.9	4.2	mA
SSP5842Bx, Ex						
V _{DD1}			—	3.3	4.8	
V _{DD2}			—	3.3	4.8	mA
10Mbps Supply Current(All Inputs = 5 MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	4.2	5.5	
V _{DD2}			—	3.8	5.1	mA
SSP5841Bx, Ex						
V _{DD1}			—	4.0	5.2	
V _{DD2}			—	4.2	5.4	mA
SSP5842Bx, Ex						
V _{DD1}			—	4.2	5.3	
V _{DD2}			—	4.2	5.3	mA
100Mbps Supply Current(All Inputs = 50MHz Square Wave, CL= 15 pF on All Outputs)						
SSP5840/5Bx, Ex						
V _{DD1}			—	5.3	6.2	
V _{DD2}			—	20	25	mA
SSP5841Bx, Ex						
V _{DD1}			—	9.2	11.0	
V _{DD2}			—	17	18.1	mA
SSP5842Bx, Ex						
V _{DD1}			—	11.3	13.2	
V _{DD2}			—	11.3	13.2	mA

9、工作原理

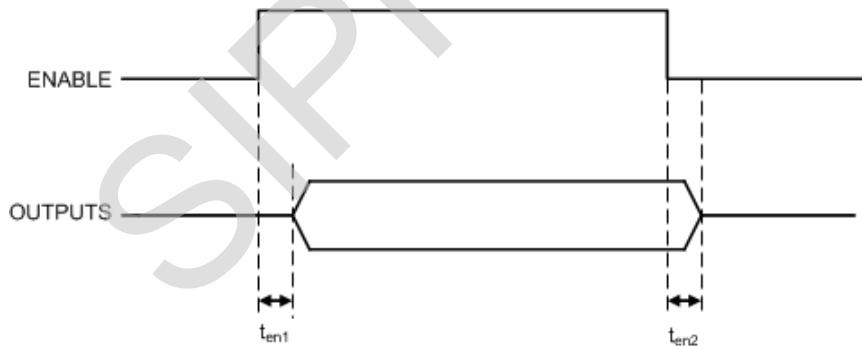
9.1 输出状态表

VI	EN	VDDI	VDDO	VO	备注
H	H or NC	P	P	H	正常工作模式
L	H or NC	P	P	L	
X	L	P	P	Hi-Z	Disabled
X	H or NC	UP	P	L H	失效安全模式，输出为默认值。 当 VDDI 重新上电，在 1us 时间内，VO 恢复与 VI 同步响应。
X	L	UP	P	Hi-Z	Disabled
X	X	P	UP	-	当 VDDO 重新上电，EN=H or NC，在 1us 时间内，VO 恢复与 VI 同步响应。EN=L，在 1us 时间内，VO 恢复高阻态

注：

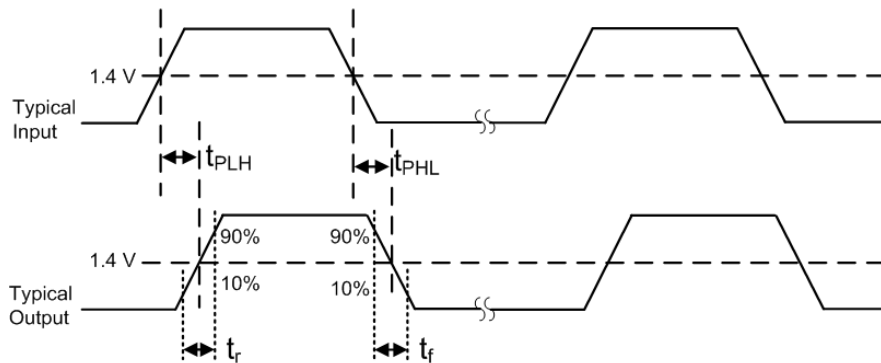
- 1) VDDI 输入端口电源，VDDO 输出端口电源；VI 信号输入端，VO 信号输出端。
- 2) X=不定态；H=逻辑高；L=逻辑低；Hi-Z=高阻态；
- 3) P 代表上电状态（ $2.5 < VDD < 5.5$ ）；UP 代表掉电状态（ $VDD=0$ ）

9.2 使能过程时序



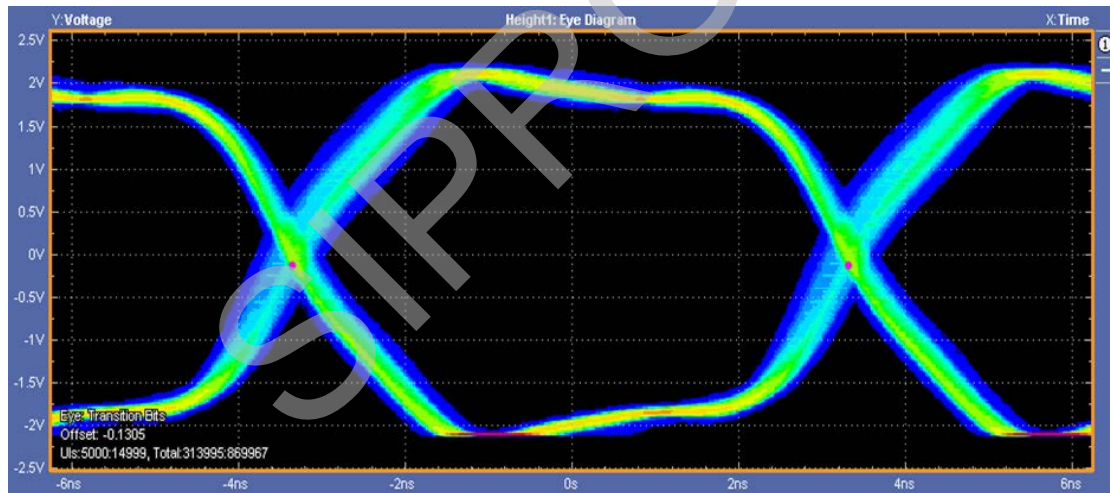
Parameter	Symbol	Min	Typ	Max	Unit
Enable to Data Valid	t_{en1}	-	5.0	12	ns
Enable to Data Tri-State	t_{en2}	-	65	98	us

9.3 传输延时



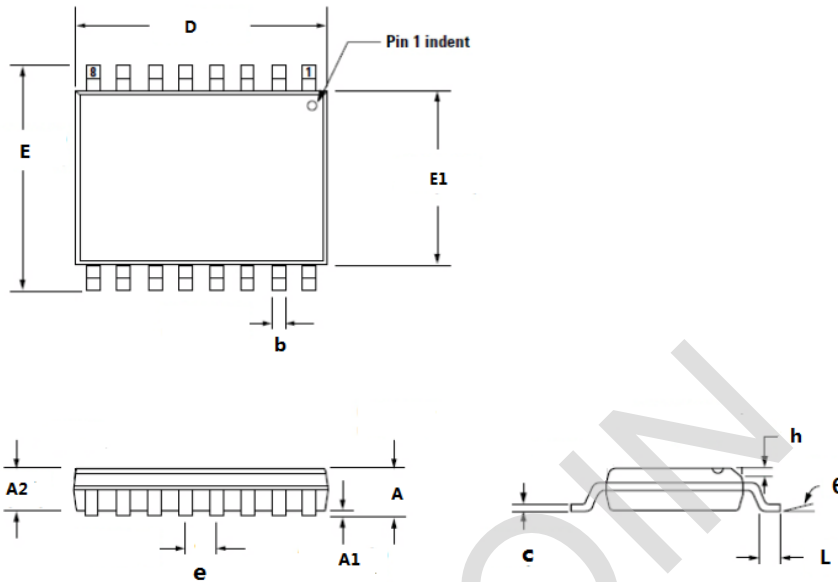
Parameter	Symbol	Test Condition	Min	Typ	Max	Unit
Propagation Delay	t_{PHL}, t_{PLH}		5.0	9.0	15	ns
Pulse Width Distortion $ t_{PLH} - t_{PHL} $	PWD		-	0.2	4.5	ns
Output Rise Time	t_r	$C_L = 15 \text{ pF}$	-	2.2	4.0	ns
Output Fall Time	t_f	$C_L = 15 \text{ pF}$	-	2.2	4.0	ns

9.4 眼图



10、封装尺寸图

10.1 16脚宽体SOIC



10.2 封装尺寸

标识	最小	最大
A	-	2.65
A1	0.10	0.3
A2	2.05	-
b	0.31	0.51
c	0.20	0.33
D	10.30 BSC	
E	10.30 BSC	
E1	7.50 BSC	
e	1.27 BSC	
L	0.40	1.27
h	0.25	0.75
θ	0°	8°
注： 1. 除特别注明外，所有尺寸均以毫米为单位。 2. 尺寸和公差按 ANSI Y14.5M-1994。		