

ARM Cortex[®]-M0

32-位微控制器

NuMicro[®] 家族

NM1120 系列

规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

www.nuvoton.com

目录

1 概述	7
2 特性	8
3 缩写表	12
4 器件信息和管脚定义	13
4.1 NuMicro® NM1120 命名规则	13
4.2 NuMicro® NM1120 系列产品选型指南	14
4.3 管脚配置	15
4.3.1 TSSOP 28-Pin	15
4.3.2 TSSOP 20-Pin	16
4.3.3 QFN 33-Pin	17
4.4 管脚描述	18
4.4.1 NM1120 系列管脚描述	18
4.4.2 GPIO 多功能管脚列表	30
5 方框图	33
5.1 NuMicro® NM1120 方框图	33
6 功能描述	34
6.1 ARM® Cortex®-M0 内核	34
6.1.1 概述	34
6.1.2 特性	35
6.2 系统管理	36
6.2.1 概述	36
6.2.2 系统复位	36
6.2.3 电源模式和唤醒源	42
6.2.4 系统电源结构	45
6.2.5 系统内存映射	46
6.2.6 寄存器保护	47
6.2.7 内存组织	49
6.2.8 系统定时器 (SysTick)	52
6.2.9 嵌套向量中断控制器 (NVIC)	57
6.2.10 系统控制寄存器	77
6.3 时钟控制器	86
6.3.1 概述	86
6.3.2 自动校准	88
6.3.3 系统时钟和 SysTick 时钟	88
6.3.4 外设时钟源选择	89
6.3.5 掉电模式时钟	91
6.3.6 分频器输出	91
6.4 存储控制器 (FMC)	93

6.4.1	概述	93
6.4.2	特性	93
6.5	通用I/O (GPIO)	94
6.5.1	概述	94
6.5.2	特性	94
6.5.3	GPIO 中断和唤醒功能	95
6.6	定时器控制器(TIMER)	96
6.6.1	概述	96
6.6.2	特性	96
6.7	增强型输入捕捉定时器 (ECAP)	97
6.7.1	概述	97
6.7.2	特性	97
6.8	增强型PWM 发生器(EPWM)	98
6.8.1	概述	98
6.8.2	特性	98
6.9	基本PWM 发生器 (BPWM)	100
6.9.1	概述	100
6.9.2	特性	100
6.10	看门狗定时器 (WDT)	101
6.10.1	概述	101
6.10.2	特征	101
6.11	USCI – 通用串行控制接口控制器	102
6.11.1	概述	102
6.11.2	特征	102
6.12	USCI – UART 模式	103
6.12.1	概述	103
6.12.2	特性	103
6.13	USCI – SPI 模式	104
6.13.1	概述	104
6.13.2	特性	104
6.14	USCI – I ² C 模式	106
6.14.1	概述	106
6.14.2	特征	106
6.15	硬件除法器 (HDIV)	107
6.15.1	概述	107
6.15.2	特征	107
6.16	模数转换器(ADC)	108
6.16.1	概述	108
6.16.2	特性	108

6.17	模拟比较器 (ACMP).....	109
6.17.1	概述	109
6.17.2	特性	109
6.18	可编程增益放大器 (PGA).....	110
6.18.1	概述	110
6.18.2	特性	110
7	应用电路	111
8	电气特性	112
8.1	绝对最大额定值	112
8.2	DC 电气特性	113
8.3	AC 电气特性	118
8.3.1	外部高速晶振	118
8.3.2	外部 4~24 MHz 高速晶振 (HXT)	118
8.3.3	外部 32.768 kHz XTAL 晶振 (LXT)	118
8.3.4	外部晶振的典型应用电路	118
8.3.5	48 MHz 内部高速 RC 振荡器 (HIRC).....	119
8.3.6	内部低速10 kHz RC振荡器(LIRC).....	119
8.4	模拟量特性	120
8.4.1	12-bit SAR ADC.....	120
8.4.2	LDO & 电源管理	121
8.4.3	低电压复位	121
8.4.4	欠压检测	122
8.4.5	上电复位	122
8.4.6	比较器规格	123
8.4.7	PGA.....	123
8.5	ESD 特性	125
8.6	EFT 特性.....	125
8.7	Flash DC 电气特性	126
9	封装尺寸	127
9.1	28-Pin TSSOP (4.4x9.7x1.0 mm).....	127
9.2	20-Pin TSSOP (4.4x6.5x0.9 mm).....	128
9.3	20-pin *QFN20 (4 mm x 4 mm).....	129
9.4	33-pin *QFN33 (4x4x0.8 mm)	130
10	历史版本	131

图目录

图 4.1-1 NuMicro® NM1120 系列产品命名规则.....	13
图 4.3-1 NuMicro® NM1120 系列 TSSOP 28-pin 管脚图	15
图 4.3-2 NuMicro® NM1120 系列 TSSOP 28-pin 多功能管脚图	15
图 4.3-3 NuMicro® NM1120 系列 TSSOP 20-pin 管脚图	16
图 4.3-4 NuMicro® NM1120 系列 TSSOP 20-pin 多功能管脚图	16
图 4.3-6 NuMicro® NM1120 系列 QFN 33-pin 多功能管脚图	17
图 5.1-1 NuMicro® NM1120 方框图	33
图 6.1-1 功能框图	34
图 6.2-1 系统复位源.....	37
图 6.2-2 nRESET 复位波形	39
图 6.2-3 上电复位 (POR) 波形.....	39
图 6.2-4 低电复位 (LVR) 波形	40
图 6.2-5 欠压检测 (BOD) 复位波形	41
图 6.2-6 电源模式状态机	42
图 6.2-7 NuMicro® NM1120 系列电源架构图	45
图 6.2-8 NuMicro® NM1120 Flash, Security and Configuration 映射图	49
图 6.2-9 SRAM 方框图	51
图 6.3-1 时钟发生器框图	86
图 6.3-2 时钟发生器全局框图	87
图 6.3-3 系统时钟框图	88
图 6.3-4 SysTick 时钟控制框图	89
图 6.3-5 PCLK 外设总线时钟源选择.....	90
图 6.3-6 分频器的时钟源框图	92
图 6.3-7 分频器框图.....	92
图 6.5-1 I/O 引脚方框图.....	94
图 6.13-1 SPI 主机模式应用框图 (x=0, 1)	104
图 6.13-2 SPI 从机模式应用框图 (x=0, 1)	104
图 6.14-1 I ² C 总线时序	106
图 8.3-1 NM1120 典型晶振应用电路	119

表目录

表 3-1 缩写词列表..... 12

表 4.2-1 NuMicro® NM1120 系列产品选型指南..... 14

表 4.4-1 TSSOP28 管脚描述..... 21

表 4.4-2 TSSOP20 管脚描述..... 25

表 4.4-3 QFN33 管脚描述 29

表 4.4-4 TSSOP20 多功能管脚列表 32

表 6.2-1 寄存器复位值..... 38

表 6.2-2 电源模式差异表 42

表 6.2-3 不同电源模式下的时钟情况 43

表 6.2-4 各外设再次进入掉电模式的条件 44

表 6.2-5 内存映射表..... 46

表 6.2-6 保护寄存器..... 48

表 6.2-7 片上模块地址空间分配 50

表 6.2-8 异常模式 58

表 6.2-9 系统中断映射向量表 59

表 6.2-10 向量表格式 59

表 6.3-1 外设时钟源选择表..... 91

1 概述

NuMicro® NM1120 系列32位微控制器内嵌ARM® Cortex®-M0内核，适用于追求高性能、高集成度、低成本的工业应用。Cortex®-M0是最新的ARM®32位嵌入式处理器，它拥有32位处理器的性能，与传统8位机相匹敌的价格。

NM1120系列最高运行的频率可达48MHz，工作电压为2.1V ~ 5.5V，工作温度-40℃ ~ 105℃，适用于各种需要高CPU性能的工业控制产品。NM1120内嵌29.5KB的程序存储器，大小可配置的数据存储器（共享程序存储器空间），同时拥有2KB的ISP存储器和1.5KB用于安全加密的SPROM以及4KB的SRAM。

集成丰富的系统级外设，如I/O口、定时器、串口、SPI、I2C、PWM、ADC、看门狗定时器、模拟比较器、欠压检测器，这些都被集成到NM1120内部以减少外部元件数量、节省电路板空间从而降低产品成本。这些丰富的外设使NM1120适用于各种不同的应用。

此外，NM1120 系列还支持ISP（在系统编程）和ICP（在线电路编程）功能，允许用户不用将芯片从实际产品上取下来就可以更新程序。

2 特性

- 内核
 - ARM® Cortex®-M0 内核，主频最高可运行到48MHz
 - 一个 24位系统定时器
 - 支持低功耗空闲模式
 - 单指令周期32位硬件乘法器
 - 32个可嵌套NVIC中断源，每个中断有4个优先级
 - 支持串行调试接口（SWD），支持2个观察点/4个断点
- 集成LDO，支持宽工作电压：2.1V to 5.5V
- 存储器
 - 29.5 KB 程序代码存储器(APROM)
 - 可将程序存储器配置成数据存储器使用(Data Flash)
 - 2 KB启动代码存储器(LDROM)
 - 3个 0.5 KB安全加密存储器(SPROM)
 - 4 KB 高速静态随机存储器 (SRAM)
- 时钟控制
 - 可编程系统时钟源
 - ◆ 可通过软件实时切换系统时钟源
 - 支持外部4 ~ 24 MHz高速晶振输入(HXT)
 - 支持外部32.768 kHz低速晶振(LXT)可用做空闲模式唤醒和系统运行时钟源
 - 内置48 MHz 高速RC振荡器(HIRC) (在25⁰C、5V环境下，精度为±1%)
 - ◆ 可通过外部32.768K晶体振荡器(LXT)动态校准HIRC，使其在-40℃到105℃环境范围内精度可达到48MHz ±1%
 - 内置10 kHz 低速RC振荡器(LIRC)用于看门狗定时器和空闲唤醒操作
- I/O 口
 - QFN-33封装的型号有多达22个通用I/O口(GPIO)和1个复位引脚
 - 四种 I/O 模式:
 - ◆ 准双向输入/输出
 - ◆ 推挽输出
 - ◆ 漏极开路输出
 - ◆ 高阻态输入
 - 可配置成施密特触发输入
 - I/O口可配置成边沿/电平触发的中断源

- I/O口支持高驱动输出和高灌电流输入模式
- 支持软件可选的转换速率控制
- I/O口内置上拉和下拉电阻
- 定时器
 - 提供两通道的32位定时器，包含一个8位预分频器和一个24位向上计数器
 - 每个定时器有独立的时钟源
 - 支持单次、周期、触发、连续的工作模式
 - 24位的向上计数值可通过CNT（定时计数寄存器）来读取
 - 支持通过外部捕捉脚或内部比较器来触发定时计数器复位的功能
 - 支持事件计数功能
 - 支持触发输出模式
 - 支持从空闲或休眠模式下唤醒功能
 - 定时器0和1以及系统滴答定时器支持在一个信号上最多连续捕捉4个边沿
- 连续捕捉
 - 定时器0和1以及系统滴答定时器支持在一个信号上最多连续捕捉4个边沿
- 增强型输入捕捉
 - 一个24位输入捕捉计数器
 - 捕捉源:
 - ◆ I/O 口输入: ECAP0, ECAP1 和 ECAP2
 - ◆ PWM 触发
 - ◆ ADC 触发
- WDT (看门狗定时器)
 - 可编程选择时钟源和设定超时周期
 - 支持从掉电或空闲模式下唤醒的功能
 - 可选择看门狗超时后产生中断或是系统复位
- PWM
 - 内置一个16位的PWM时钟发生器，提供6路单相PWM输出或3组互补PWM输出
 - 共用一个时钟源、分频器、周期寄存器和死区发生器
 - 支持分组/同步/独立/互补模式
 - 支持单次或自动加载模式
 - 支持边沿对其和中心对其模式
 - 支持非对称模式
 - 支持互补通道之间的可编程死区嵌入功能

- 可单独设置每个输出通道的极性
- 支持硬件和软件出错停止保护功能
- 支持上升、下降、中心、周期和出错停止时触发中断
- 支持 duty/period 触发 A/D 转换功能
- 支持定时器比较匹配事件触发PWM改变相位功能
- 支持比较器事件触发PWM在当前的周期输出低电平
- 支持中断累加计数功能
- USCI (通用串行接口控制器)
 - 2个 USCI 模块
 - 可单独配置成串口、SPI、I2C
 - 支持可编程的波特率发生器
- ADC (模数转换器)
 - 12位ADC，转换速度可达700 kSPS
 - 支持2个采样/保持
 - 多达8通道单端输入和1通道内部band-gap输入
 - 可通过软件触发，PWM触发，模拟比较器触发或外部中断脚触发等方式开启转换
 - 支持测量芯片温度功能
 - 最大支持4个通道同时连续的采样
- 可编程增益运算放大器 (PGA)
 - 支持8个增益等级1, 2, 3, 5, 7, 9, 11 和 13
 - 增益频宽高达 8 MHz
- 模拟比较器
 - 2个16级内部可编程参考电压的模拟比较器
 - 集成 CRV (比较器参考电压)
 - 支持迟滞功能
 - 支持比较结果改变时产生中断
- 硬件除法器
 - 有符号数（2的补码）整形计算
 - 16位除数32位被除数计算能力
 - 32位商和32位余数输出（有符号扩展的16位余数）
 - 除零警告标记
 - 一个计算周期需要6个CPU时钟
 - 读取商和余数时自动等待计算结束

- 支持ISP (在系统编程) 和 ICP (在电路编程)
- BOD (欠压检测)
 - 8 个可编程门限电压: 4.3V/4.0V/3.7V/3.0V/2.7V/2.4V/2.2V/2.0V
 - 可设定欠压时产生中断或系统复位
- 96位唯一识别码
- LVR (低压复位)
- 工作温度: -40°C~105°C
- 可靠性: EFT > ± 4KV, ESD HBM 可达 4KV
- 封装:
 - 无铅 (RoHS)
 - 20脚 TSSOP, 28脚 TSSOP, 20脚QFN,33脚 QFN

3 缩写表

缩写	描述
ACMP	Analog Comparator Controller
ADC	Analog-to-Digital Converter
AHB	Advanced High-Performance Bus
APB	Advanced Peripheral Bus
BOD	Brown-out Detection
BPWM	Basic Pulse Width Modulation
DAP	Debug Access Port
EPWM	Enhanced Pulse Width Modulation
FIFO	First In, First Out
FMC	Flash Memory Controller
GPIO	General-Purpose Input/Output
HCLK	The Clock of Advanced High-Performance Bus
HIRC	48 MHz Internal High Speed RC Oscillator
HXT	4~24 MHz External High Speed Crystal Oscillator
ICP	In Circuit Programming
ISP	In System Programming
ISR	Interrupt Service Routine
LDO	Low Dropout Regulator
LIRC	10 kHz internal low speed RC oscillator (LIRC)
LXT	32.768 kHz External Low Speed Crystal Oscillator
NVIC	Nested Vectored Interrupt Controller
PCLK	The Clock of Advanced Peripheral Bus
PWM	Pulse Width Modulation
SPI	Serial Peripheral Interface
SPS	Samples per Second
TMR	Timer Controller
UART	Universal Asynchronous Receiver/Transmitter
UCID	Unique Customer ID
WDT	Watchdog Timer

表 3-1 缩写词列表

4 器件信息和管脚定义

4.1 NuMicro® NM1120 命名规则

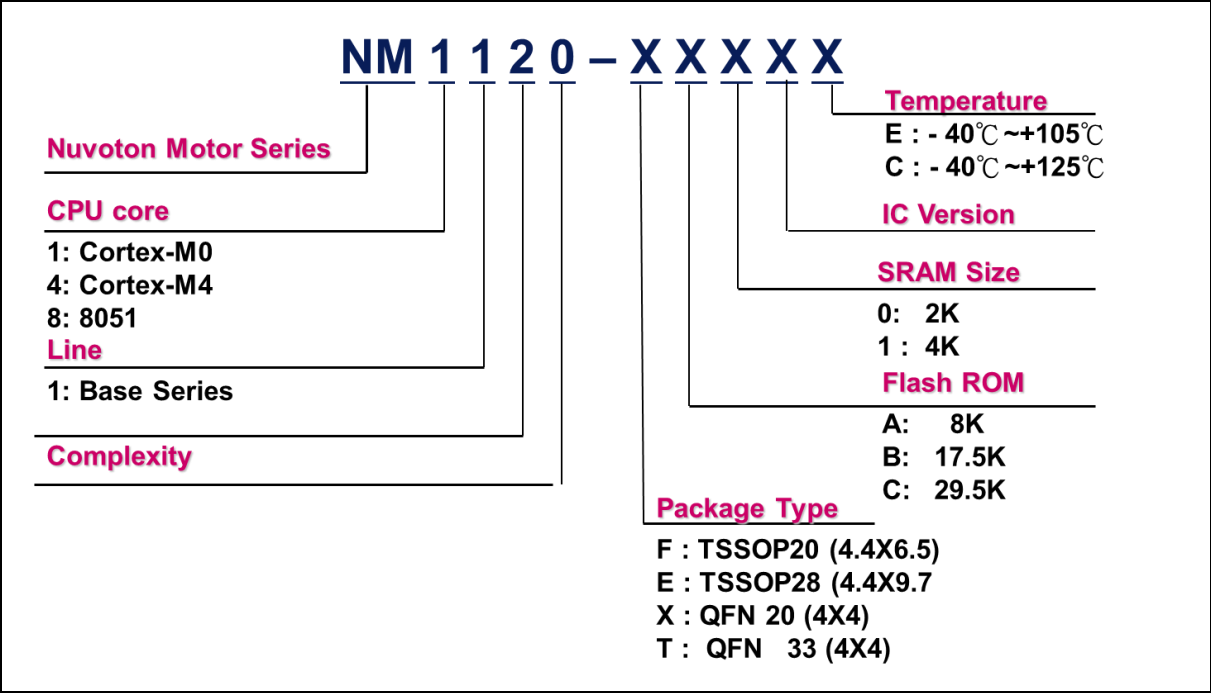


图 4.1-1 NuMicro® NM1120 系列产品命名规则

4.2 NuMicro® NM1120 系列产品选型指南

* USCI可配置成UART，SPI或I2C

Part Number	Flash (KB)	SRAM (KB)	ISP Loader ROM (KB)	Data Flash	I/O	Timer	Connectivity			IRC 48 MHz*	BOD	PWM	Analog Comp.	PGA	ADC (12-bit)	Temperature Sensor	ICP/ISPI/AP	Package
							USCI											
							UART*	I²C	SPI									
NM1120FC1AE	29.5	4	2	√	18	2	2	2	2	1	1	6	2	1	8x12bit	1	√	TSSOP20
NM1120EC1AE	29.5	4	2	√	22	2	2	2	2	1	1	6	2	1	8x12bit	1	√	TSSOP28
NM1120XC1AE	29.5	4	2	√	18	2	2	2	2	1	1	6	2	1	8x12bit	1	√	QFN20
NM1120ZC1AE	29.5	4	2	√	22	2	2	2	2	1	1	6	2	1	8x12bit	1	√	QFN33

表 4.2-1 NuMicro® NM1120 系列产品选型指南

4.3 管脚配置

4.3.1 TSSOP 28-Pin

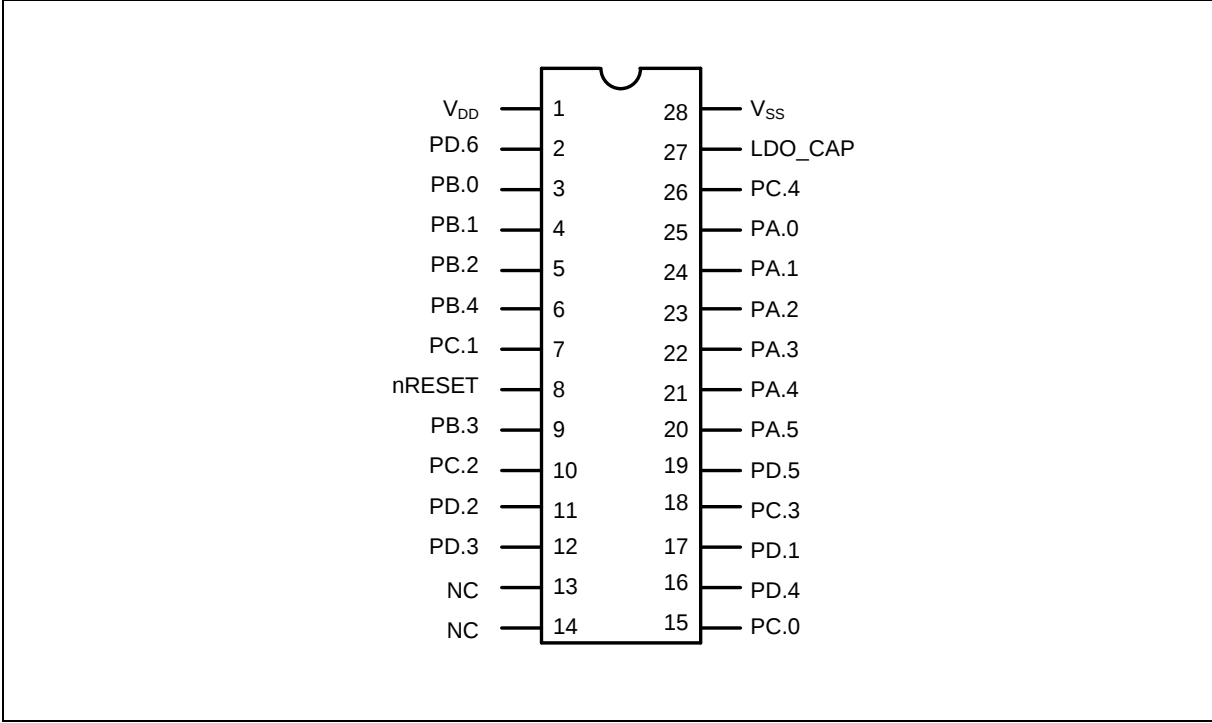


图 4.3-1 NuMicro[®] NM1120 系列 TSSOP 28-pin 管脚图

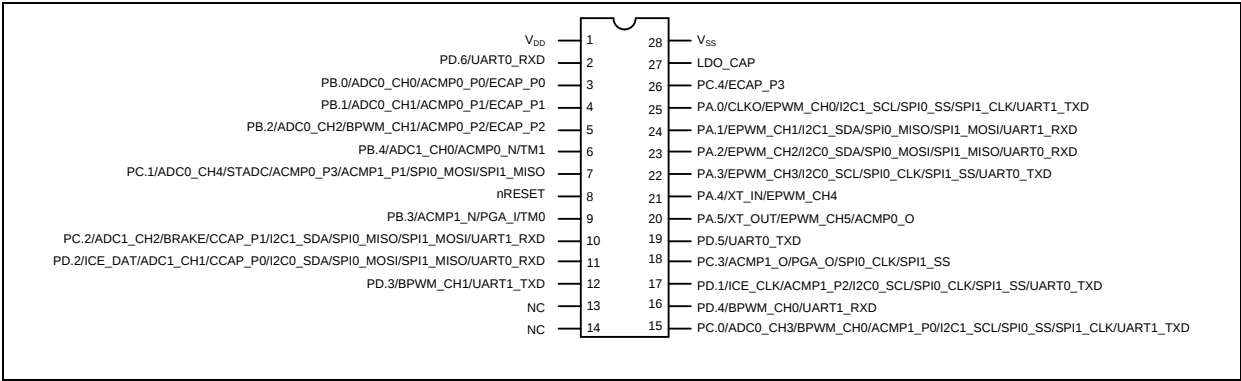


图 4.3-2 NuMicro[®] NM1120 系列 TSSOP 28-pin 多功能管脚图

4.3.2 TSSOP 20-Pin

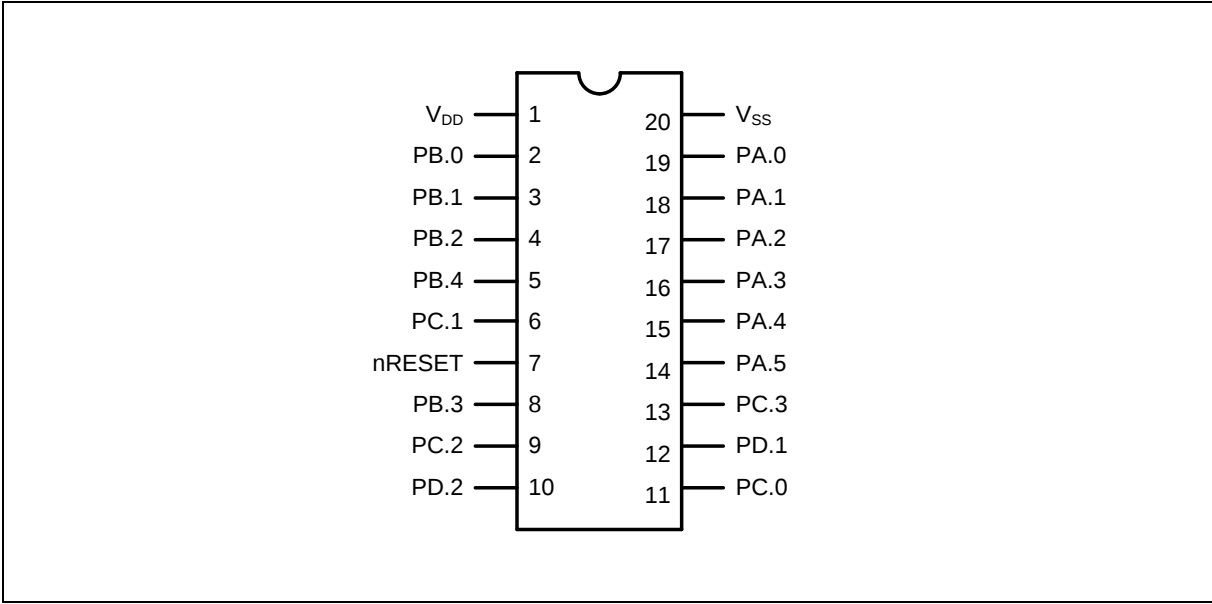


图 4.3-3 NuMicro® NM1120 系列 TSSOP 20-pin 管脚图

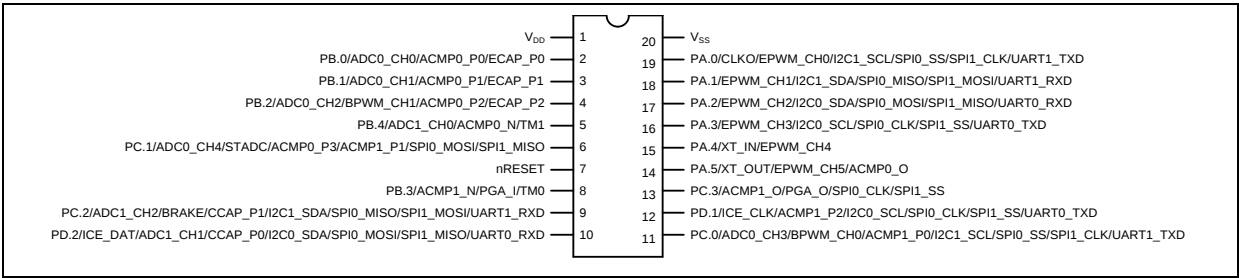


图 4.3-4 NuMicro® NM1120 系列 TSSOP 20-pin 多功能管脚图

4.3.3 QFN 33-Pin

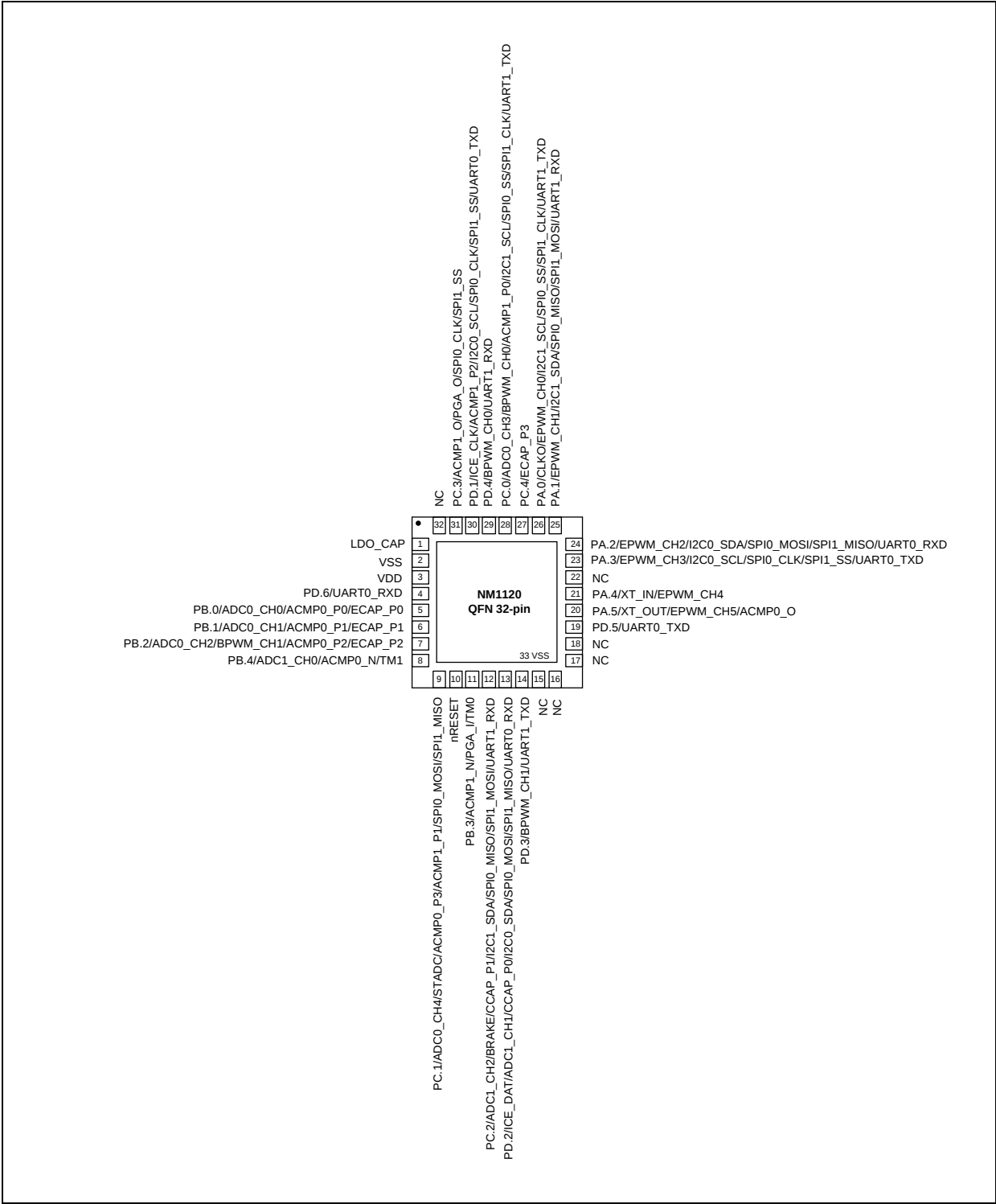


图 4.3-5 NuMicro® NM1120 系列 QFN 33-pin 多功能管脚图

4.4 管脚描述

4.4.1 NM1120 系列管脚描述

MFP* = 多功能管脚. (参考 SYS_GP_x_MFP)

PA.0 MFP0 等同于 SYS_GPA_MFP[3:0]=0x0.

PA.4 MFP5 等同于 SYS_GPA_MFP[19:16]=0x5.

MFP 仅配置PAD的输出数据或输入数据; PAD的方向在PMD配置.

同一个多功能MFP的优先级为: GPA > GPB > GPC > GPD.

多功能的类型A需要配置成输入口.

4.4.1.1 NM1120 系列 TSSOP28 管脚描述

管脚号	管脚名	类型	MFP*	描述
1	V _{DD}	A	MFP0	I/O口供电电压及内部PLL和数字模块供电的LDO输入电压.
2	PD.6	I/O	MFP0	通用的数字I/O口.
	UART0_RXD	I	MFPB	串口0的数据接收输入脚.
3	PB.0	I/O	MFP0	通用的数字I/O口.
	ADC0_CH0	A	MFP2	ADC0 通道0 模拟输入.
	ACMP0_P0	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P0	I	MFP7	增强型输入捕捉的输入脚
4	PB.1	I/O	MFP0	通用的数字I/O口.
	ADC0_CH1	A	MFP2	ADC0 通道1 模拟输入.
	ACMP0_P1	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P1	I	MFP7	增强型输入捕捉的输入脚
5	PB.2	I/O	MFP0	通用的数字I/O口.
	ADC0_CH2	A	MFP2	ADC0 通道2 模拟输入.
	BPWM_CH1	I/O	MFP3	PWM 通道1 输出脚 或 捕捉输入脚.
	ACMP0_P2	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P2	I	MFP7	增强型输入捕捉的输入脚
6	PB.4	I/O	MFP0	通用的数字I/O口.
	ADC1_CH0	A	MFP2	ADC1 通道0 模拟输入.
	ACMP0_N	A	MFP4	模拟比较器0 负极输入脚.
	TM1	I/O	MFP7	定时器1 事件计数输入脚 或 触发输出脚
7	PC.1	I/O	MFP0	通用的数字I/O口.
	ADC0_CH4	A	MFP2	ADC0 通道4 模拟输入.

管脚号	管脚名	类型	MFP*	描述
	STADC	I	MFP3	ADC 外部触发输入脚.
	ACMP0_P3	A	MFP4	模拟比较器0 正极输入脚.
	ACMP1_P1	A	MFP5	模拟比较器1 正极输入脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFP4	SPI1 MISO(主机输入, 从机输出)脚.
8	nRESET	I	MFP0	外部复位脚: 低电平有效, 内部有上拉电阻, 拉低这个脚将使MCU复位.
9	PB.3	I/O	MFP0	通用的数字I/O口.
	ACMP1_N	A	MFP5	模拟比较器1 负极输入脚.
	PGA_I	A	MFP6	可编程增益放大器 输入脚
	TM0	I/O	MFP7	定时器0 事件计数器输入脚 或 触发输出脚
10	PC.2	I/O	MFP0	通用的数字I/O口.
	ADC1_CH2	A	MFP2	ADC1 通道2 模拟输入脚.
	BRAKE	I	MFP3	EPWM 故障停止输入脚.
	CCAP_P1	I	MFP7	定时器连续捕捉输入脚
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO (主机输入, 从机输出)脚.
	SPI1_MOSI	I/O	MFP4	SPI1 MOSI (主机输出, 从机输入)脚.
	UART1_RXD	I	MFPB	串口1数据接收输入脚.
11	PD.2	I/O	MFP0	通用的数字I/O口.
	ICE_DAT	I/O	MFP1	串行调试器 数据脚
	ADC1_CH1	A	MFP2	ADC1 通道1 模拟输入.
	CCAP_P0	I	MFP7	定时器连续捕捉输入脚
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFP4	SPI1 MISO(主机输入, 从机输出)脚.
	UART0_RXD	I	MFPB	串口0的数据接收输入脚.
12	PD.3	I/O	MFP0	通用的数字I/O口.
	BPWM_CH1	I/O	MFP3	PWM 通道1 输出脚 或 捕捉输入脚.
	UART1_TXD	O	MFPB	串口1数据发送输出脚.
13	NC			空脚
14	NC			空脚

管脚号	管脚名	类型	MFP*	描述
15	PC.0	I/O	MFP0	通用的数字I/O口.
	ADC0_CH3	A	MFP2	ADC0 通道3 模拟输入.
	BPWM_CH0	I/O	MFP3	PWM 通道0 输出脚 或 捕捉输入脚
	ACMP1_P0	A	MFP5	模拟比较器1 正极输入脚.
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚.
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚.
	SPI1_CLK	I/O	MFPA	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口1数据发送输出脚.
16	PD.4	I/O	MFP0	通用的数字I/O口.
	BPWM_CH0	I/O	MFP3	PWM 通道0 输出脚 或 捕捉输入脚
	UART1_RXD	I	MFPB	串口1数据接收输入脚.
17	PD.1	I/O	MFP0	通用的数字I/O口.
	ICE_CLK	I	MFP1	串行调试器时钟脚
	ACMP1_P2	A	MFP5	模拟比较器1 正极输入脚.
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚.
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口0 数据发送输出脚.
18	PC.3	I/O	MFP0	通用的数字I/O口.
	ACMP1_O	O	MFP5	模拟比较器1输出脚.
	PGA_O	A	MFP6	可编程增益放大器输出脚
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
19	PD.5	I/O	MFP0	通用的数字I/O口.
	UART0_TXD	O	MFPB	串口0 数据发送输出脚.
20	PA.5	I/O	MFP0	通用的数字I/O口.
	XT_OUT	O	MFP1	4~24 MHz (高速) 外部晶振输出脚.
	EPWM_CH5	I/O	MFP3	PWM 通道5 输出脚 或 捕捉输入脚.
	ACMP0_O	O	MFP4	模拟比较器0输出脚.
21	PA.4	I/O	MFP0	通用的数字I/O口.
	XT_IN	I	MFP1	4~24 MHz (高速) 外部晶振输入脚.

管脚号	管脚名	类型	MFP*	描述
	EPWM_CH4	I/O	MFP3	PWM 通道4 输出脚 或 捕捉输入脚.
22	PA.3	I/O	MFP0	通用的数字I/O口.
	EPWM_CH3	I/O	MFP3	PWM 通道3 输出脚 或 捕捉输入脚.
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚.
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口0 数据发送输出脚.
23	PA.2	I/O	MFP0	通用的数字I/O口.
	EPWM_CH2	I/O	MFP3	PWM 通道2 输出脚 或 捕捉输入脚.
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFPA	SPI1 MISO(主机输入, 从机输出)脚.
	UART0_RXD	I	MFPB	串口0的数据接收输入脚.
24	PA.1	I/O	MFP0	通用的数字I/O口.
	EPWM_CH1	I/O	MFP3	PWM 通道1 输出脚 或 捕捉输入脚.
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO (主机输入, 从机输出) 脚.
	SPI1_MOSI	I/O	MFPA	SPI1 MOSI (主机输出, 从机输入) 脚.
	UART1_RXD	I	MFPB	串口1数据接收输入脚.
25	PA.0	I/O	MFP0	通用的数字I/O口.
	CLKO	O	MFP1	时钟输出脚
	EPWM_CH0	I/O	MFP3	PWM 通道0 输出脚 或 捕捉输入脚
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚.
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚.
	SPI1_CLK	I/O	MFPA	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口1数据发送输出脚.
26	PC.4	I/O	MFP0	通用的数字I/O口.
	ECAP_P0	I	MFP7	增强型输入捕捉的输入脚
27	LDO_CAP	A	MFP0	LDO 输出脚.
28	V _{SS}	A	MFP0	数字地.

表 4.4-1 TSSOP28 管脚描述

4.4.1.2 NM1120 系列 TSSOP20 管脚描述

管脚号	管脚名	类型	MFP*	描述
1	V _{DD}	A	MFP0	I/O口供电电压及内部PLL和数字模块供电的LDO输入电压.
2	PB.0	I/O	MFP0	通用的数字I/O口.
	ADC0_CH0	A	MFP2	ADC0 通道0 模拟输入.
	ACMP0_P0	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P0	I	MFP7	增强型输入捕捉的输入脚
3	PB.1	I/O	MFP0	通用的数字I/O口.
	ADC0_CH1	A	MFP2	ADC0 通道1 模拟输入.
	ACMP0_P1	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P1	I	MFP7	增强型输入捕捉的输入脚
4	PB.2	I/O	MFP0	通用的数字I/O口.
	ADC0_CH2	A	MFP2	ADC0 通道2 模拟输入.
	BPWM_CH1	I/O	MFP3	PWM 通道1 输出脚 或 捕捉输入脚.
	ACMP0_P2	A	MFP4	模拟比较器0 正极输入脚.
	ECAP_P2	I	MFP7	增强型输入捕捉的输入脚
5	PB.4	I/O	MFP0	通用的数字I/O口.
	ADC1_CH0	A	MFP2	ADC1 通道0 模拟输入.
	ACMP0_N	A	MFP4	模拟比较器0 负极输入脚.
	TM1	I/O	MFP7	定时器1 事件计数输入脚 或 触发输出脚
6	PC.1	I/O	MFP0	通用的数字I/O口.
	ADC0_CH4	A	MFP2	ADC0 通道4 模拟输入.
	STADC	I	MFP3	ADC 外部触发输入脚.
	ACMP0_P3	A	MFP4	模拟比较器0 正极输入脚.
	ACMP1_P1	A	MFP5	模拟比较器1 正极输入脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFP4	SPI1 MISO(主机输入, 从机输出)脚.
7	nRESET	I	MFP0	外部复位脚: 低电平有效, 内部有上拉电阻, 拉低这个脚将使MCU复位.
8	PB.3	I/O	MFP0	通用的数字I/O口.
	ACMP1_N	A	MFP5	模拟比较器1 负极输入脚.
	PGA_I	A	MFP6	可编程增益放大器 输入脚
	TM0	I/O	MFP7	定时器0 事件计数器输入脚 或 触发输出脚

管脚号	管脚名	类型	MFP*	描述
9	PC.2	I/O	MFP0	通用的数字I/O口.
	ADC1_CH2	A	MFP2	ADC1 通道2 模拟输入脚.
	BRAKE	I	MFP3	EPWM 故障停止输入脚.
	CCAP_P1	I	MFP7	定时器连续捕捉输入脚
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO (主机输入, 从机输出) 脚.
	SPI1_MOSI	I/O	MFP9	SPI1 MOSI (主机输出, 从机输入) 脚.
	UART1_RXD	I	MFPB	串口1数据接收输入脚.
10	PD.2	I/O	MFP0	通用的数字I/O口.
	ICE_DAT	I/O	MFP1	串行调试器 数据脚
	ADC1_CH1	A	MFP2	ADC1 通道1 模拟输入.
	CCAP_P0	I	MFP7	定时器连续捕捉输入脚
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFP9	SPI1 MISO(主机输入, 从机输出)脚.
	UART0_RXD	I	MFPB	串口0的数据接收输入脚.
11	PC.0	I/O	MFP0	通用的数字I/O口.
	ADC0_CH3	A	MFP2	ADC0 通道3 模拟输入.
	BPWM_CH0	I/O	MFP3	PWM 通道0 输出脚 或 捕捉输入脚
	ACMP1_P0	A	MFP5	模拟比较器1 正极输入脚.
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚.
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚.
	SPI1_CLK	I/O	MFP9	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口1数据发送输出脚.
12	PD.1	I/O	MFP0	通用的数字I/O口.
	ICE_CLK	I	MFP1	串行调试器时钟脚
	ACMP1_P2	A	MFP5	模拟比较器1 正极输入脚.
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚.
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFP9	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口0 数据发送输出脚.

管脚号	管脚名	类型	MFP*	描述
13	PC.3	I/O	MFP0	通用的数字I/O口.
	ACMP1_O	O	MFP5	模拟比较器1输出脚.
	PGA_O	A	MFP6	可编程增益放大器输出脚
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
14	PA.5	I/O	MFP0	通用的数字I/O口.
	XT_OUT	O	MFP1	4~24 MHz (高速) 外部晶振输出脚.
	EPWM_CH5	I/O	MFP3	PWM 通道5 输出脚 或 捕捉输入脚.
	ACMP0_O	O	MFP4	模拟比较器0输出脚.
15	PA.4	I/O	MFP0	通用的数字I/O口.
	XT_IN	I	MFP1	4~24 MHz (高速) 外部晶振输入脚.
	EPWM_CH4	I/O	MFP3	PWM 通道4 输出脚 或 捕捉输入脚.
16	PA.3	I/O	MFP0	通用的数字I/O口.
	EPWM_CH3	I/O	MFP3	PWM 通道3 输出脚 或 捕捉输入脚.
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚.
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口0 数据发送输出脚.
17	PA.2	I/O	MFP0	通用的数字I/O口.
	EPWM_CH2	I/O	MFP3	PWM 通道2 输出脚 或 捕捉输入脚.
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFPA	SPI1 MISO(主机输入, 从机输出)脚.
	UART0_RXD	I	MFPB	串口0的数据接收输入脚.
18	PA.1	I/O	MFP0	通用的数字I/O口.
	EPWM_CH1	I/O	MFP3	PWM 通道1 输出脚 或 捕捉输入脚.
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO (主机输入, 从机输出) 脚.
	SPI1_MOSI	I/O	MFPA	SPI1 MOSI (主机输出, 从机输入) 脚.
	UART1_RXD	I	MFPB	串口1数据接收输入脚.
19	PA.0	I/O	MFP0	通用的数字I/O口.

管脚号	管脚名	类型	MFP*	描述
	CLKO	O	MFP1	时钟输出脚
	EPWM_CH0	I/O	MFP3	PWM 通道0 输出脚 或 捕捉输入脚
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚.
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚.
	SPI1_CLK	I/O	MFPA	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口1数据发送输出脚.
20	V _{SS}	A	MFP0	数字地.

表 4.4-2 TSSOP20 管脚描述

4.4.1.3 NM1120 系列 QFN33 管脚描述

QFN33 管脚号	管脚名	类型	MFP*	描述
1	LDO_CAP	A	MFP0	LDO 输出脚.
2	V _{SS}	A	MFP0	数字地.
33				
3	V _{DD}	A	MFP0	I/O 口供电电压及内部 PLL 和数字模块供电的 LDO 输入电压.
4	PD.6	I/O	MFP0	通用的数字 I/O 口.
	UART0_RXD	I	MFPB	串口 0 的数据接收输入脚.
5	PB.0	I/O	MFP0	通用的数字 I/O 口.
	ADC0_CH0	A	MFP2	ADC0 通道 0 模拟输入.
	ACMP0_P0	A	MFP4	模拟比较器 0 正极输入脚.
	ECAP_P0	I	MFP7	增强型输入捕捉的输入脚
6	PB.1	I/O	MFP0	通用的数字 I/O 口.
	ADC0_CH1	A	MFP2	ADC0 通道 1 模拟输入.
	ACMP0_P1	A	MFP4	模拟比较器 0 正极输入脚.
	ECAP_P1	I	MFP7	增强型输入捕捉的输入脚
7	PB.2	I/O	MFP0	通用的数字 I/O 口.
	ADC0_CH2	A	MFP2	ADC0 通道 2 模拟输入.
	BPWM_CH1	I/O	MFP3	PWM 通道 1 输出脚 或 捕捉输入脚.
	ACMP0_P2	A	MFP4	模拟比较器 0 正极输入脚.
	ECAP_P2	I	MFP7	增强型输入捕捉的输入脚
8	PB.4	I/O	MFP0	通用的数字 I/O 口.
	ADC1_CH0	A	MFP2	ADC1 通道 0 模拟输入.
	ACMP0_N	A	MFP4	模拟比较器 0 负极输入脚.
	TM1	I/O	MFP7	定时器 1 事件计数输入脚 或 触发输出脚
9	PC.1	I/O	MFP0	通用的数字 I/O 口.
	ADC0_CH4	A	MFP2	ADC0 通道 4 模拟输入.
	STADC	I	MFP3	ADC 外部触发输入脚.
	ACMP0_P3	A	MFP4	模拟比较器 0 正极输入脚.
	ACMP1_P1	A	MFP5	模拟比较器 1 正极输入脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.

	SPI1_MISO	I/O	MFP0	SPI1 MISO(主机输入，从机输出)脚.
10	nRESET	I	MFP0	外部复位脚：低电平有效，内部有上拉电阻，拉低这个脚将使 MCU 复位.
11	PB.3	I/O	MFP0	通用的数字 I/O 口.
	ACMP1_N	A	MFP5	模拟比较器 1 负极输入脚.
	PGA_I	A	MFP6	可编程增益放大器 输入脚
	TM0	I/O	MFP7	定时器 0 事件计数器输入脚 或 触发输出脚
12	PC.2	I/O	MFP0	通用的数字 I/O 口.
	ADC1_CH2	A	MFP2	ADC1 通道 2 模拟输入脚.
	BRAKE	I	MFP3	EPWM 故障停止输入脚.
	CCAP_P1	I	MFP7	定时器连续捕捉输入脚
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO（主机输入，从机输出）脚.
	SPI1_MOSI	I/O	MFP0	SPI1 MOSI（主机输出，从机输入）脚.
	UART1_RXD	I	MFPB	串口 1 数据接收输入脚.
13	PD.2	I/O	MFP0	通用的数字 I/O 口.
	ICE_DAT	I/O	MFP1	串行调试器 数据脚
	ADC1_CH1	A	MFP2	ADC1 通道 1 模拟输入.
	CCAP_P0	I	MFP7	定时器连续捕捉输入脚
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出，从机输入)脚.
	SPI1_MISO	I/O	MFP0	SPI1 MISO(主机输入，从机输出)脚.
	UART0_RXD	I	MFPB	串口 0 的数据接收输入脚.
14	PD.3	I/O	MFP0	通用的数字 I/O 口.
	BPWM_CH1	I/O	MFP3	PWM 通道 1 输出脚 或 捕捉输入脚.
	UART1_TXD	O	MFPB	串口 1 数据发送输出脚.
15	NC			空脚
16	NC			空脚
17	NC			空脚
18	NC			空脚
19	PD.5	I/O	MFP0	通用的数字 I/O 口.
	UART0_TXD	O	MFPB	串口 0 数据发送输出脚.
20	PA.5	I/O	MFP0	通用的数字 I/O 口.

	XT_OUT	O	MFP1	4~24 MHz (高速) 外部晶振输出脚.
	EPWM_CH5	I/O	MFP3	PWM 通道 5 输出脚 或 捕捉输入脚.
	ACMP0_O	O	MFP4	模拟比较器 0 输出脚.
21	PA.4	I/O	MFP0	通用的数字 I/O 口.
	XT_IN	I	MFP1	4~24 MHz (高速) 外部晶振输入脚.
	EPWM_CH4	I/O	MFP3	PWM 通道 4 输出脚 或 捕捉输入脚.
22	NC			空脚
23	PA.3	I/O	MFP0	通用的数字 I/O 口.
	EPWM_CH3	I/O	MFP3	PWM 通道 3 输出脚 或 捕捉输入脚.
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚.
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚.
	SPI1_SS	I/O	MFP4	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口 0 数据发送输出脚.
24	PA.2	I/O	MFP0	通用的数字 I/O 口.
	EPWM_CH2	I/O	MFP3	PWM 通道 2 输出脚 或 捕捉输入脚.
	I2C0_SDA	I/O	MFP8	I2C0 数据脚.
	SPI0_MOSI	I/O	MFP9	SPI0 1st MOSI(主机输出, 从机输入)脚.
	SPI1_MISO	I/O	MFP4	SPI1 MISO(主机输入, 从机输出)脚.
	UART0_RXD	I	MFPB	串口 0 的数据接收输入脚.
25	PA.1	I/O	MFP0	通用的数字 I/O 口.
	EPWM_CH1	I/O	MFP3	PWM 通道 1 输出脚 或 捕捉输入脚.
	I2C1_SDA	I/O	MFP8	I2C1 数据脚.
	SPI0_MISO	I/O	MFP9	SPI0 1st MISO (主机输入, 从机输出) 脚.
	SPI1_MOSI	I/O	MFP4	SPI1 MOSI (主机输出, 从机输入) 脚.
	UART1_RXD	I	MFPB	串口 1 数据接收输入脚.
26	PA.0	I/O	MFP0	通用的数字 I/O 口.
	CLKO	O	MFP1	时钟输出脚
	EPWM_CH0	I/O	MFP3	PWM 通道 0 输出脚 或 捕捉输入脚
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚.
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚.
	SPI1_CLK	I/O	MFP4	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口 1 数据发送输出脚.

27	PC.4	I/O	MFP0	通用的数字 I/O 口。
	ECAP_P0	I	MFP7	增强型输入捕捉的输入脚
28	PC.0	I/O	MFP0	通用的数字 I/O 口。
	ADC0_CH3	A	MFP2	ADC0 通道 3 模拟输入。
	BPWM_CH0	I/O	MFP3	PWM 通道 0 输出脚 或 捕捉输入脚
	ACMP1_P0	A	MFP5	模拟比较器 1 正极输入脚。
	I2C1_SCL	I/O	MFP8	I2C1 时钟脚。
	SPI0_SS	I/O	MFP9	SPI0 从机选择脚。
	SPI1_CLK	I/O	MFPA	SPI1 串行时钟脚
	UART1_TXD	O	MFPB	串口 1 数据发送输出脚。
29	PD.4	I/O	MFP0	通用的数字 I/O 口。
	BPWM_CH0	I/O	MFP3	PWM 通道 0 输出脚 或 捕捉输入脚
	UART1_RXD	I	MFPB	串口 1 数据接收输入脚。
30	PD.1	I/O	MFP0	通用的数字 I/O 口。
	ICE_CLK	I	MFP1	串行调试器时钟脚
	ACMP1_P2	A	MFP5	模拟比较器 1 正极输入脚。
	I2C0_SCL	I/O	MFP8	I2C0 时钟脚。
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚。
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
	UART0_TXD	O	MFPB	串口 0 数据发送输出脚。
31	PC.3	I/O	MFP0	通用的数字 I/O 口。
	ACMP1_O	O	MFP5	模拟比较器 1 输出脚。
	PGA_O	A	MFP6	可编程增益放大器输出脚
	SPI0_CLK	I/O	MFP9	SPI0 串行时钟脚。
	SPI1_SS	I/O	MFPA	SPI1 从机选择脚
32	NC			空脚

表 4.4-3 QFN33 管脚描述

4.4.2 GPIO 多功能管脚列表

MFP* = 多功能管脚. (参考SYS_GP_x_MFP)

PA.0 MFP0 等同于 SYS_GPA_MFP[3:0]=0x0.

PA.4 MFP5 等同于 SYS_GPA_MFP[19:16]=0x5.

组	管脚名称	GPIO	MFP*	类型	描述
ACMP0	ACMP0_P0	PB.0	MFP4	A	比较器 0 正极输入脚.
	ACMP0_P1	PB.1	MFP4	A	比较器 0 正极输入脚.
	ACMP0_P2	PB.2	MFP4	A	比较器 0 正极输入脚.
	ACMP0_N	PB.4	MFP4	A	比较器 0 负极输入脚.
	ACMP0_P3	PC.1	MFP4	A	比较器 0 正极输入脚.
	ACMP0_O	PA.5	MFP4	O	比较器 0 输出脚.
ACMP1	ACMP1_P1	PC.1	MFP5	A	比较器 1 正极输入脚.
	ACMP1_N	PB.3	MFP5	A	比较器 1 负极输入脚.
	ACMP1_O	PC.3	MFP5	O	比较器 1 输出脚.
	ACMP1_P2	PD.1	MFP5	A	比较器 1 正极输入脚.
	ACMP1_P0	PC.0	MFP5	A	比较器 1 正极输入脚.
ADC0	ADC0_CH0	PB.0	MFP2	A	ADC0 通道 0 模拟输入.
	ADC0_CH1	PB.1	MFP2	A	ADC0 通道 1 模拟输入.
	ADC0_CH2	PB.2	MFP2	A	ADC0 通道 2 模拟输入
	ADC0_CH4	PC.1	MFP2	A	ADC0 通道 4 模拟输入
	ADC0_CH3	PC.0	MFP2	A	ADC0 通道 3 模拟输入
ADC1	ADC1_CH0	PB.4	MFP2	A	ADC1 通道 0 模拟输入
	ADC1_CH2	PC.2	MFP2	A	ADC1 通道 2 模拟输入
	ADC1_CH1	PD.2	MFP2	A	ADC1 通道 1 模拟输入.
BPWM	BPWM_CH1	PB.2	MFP3	O	基础型 PWM 通道 1 输出
	BPWM_CH0	PC.0	MFP3	O	基础型 PWM 通道 0 输出
	BPWM_CH1	PD.3	MFP3	O	基础型 PWM 通道 1 输出
	BPWM_CH0	PD.4	MFP3	O	基础型 PWM 通道 0 输出
CCAP	CCAP_P1	PC.2	MFP7	I	连续捕捉输入
	CCAP_P0	PD.2	MFP7	I	连续捕捉输入
CLKO	CLKO	PA.0	MFP1	O	时钟输出脚.
ECAP	ECAP_P0	PB.0	MFP7	I	输入捕捉通道 0

	ECAP_P1	PB.1	MFP7	I	输入捕捉通道 1
	ECAP_P2	PB.2	MFP7	I	输入捕捉通道 2
EPWM	BRAKE	PC.2	MFP3	I	EPWM 停止输入脚.
	EPWM_CH5	PA.5	MFP3	O	增强型 PWM 输出脚.
	EPWM_CH4	PA.4	MFP3	O	增强型 PWM 输出脚.
	EPWM_CH3	PA.3	MFP3	O	增强型 PWM 输出脚.
	EPWM_CH2	PA.2	MFP3	O	增强型 PWM 输出脚
	EPWM_CH1	PA.1	MFP3	O	增强型 PWM 输出脚
	EPWM_CH0	PA.0	MFP3	O	增强型 PWM 输出脚.
I ² C	I2C1_SDA	PC.2	MFP8	I/O	I ² C1 数据脚.
	I2C0_SDA	PD.2	MFP8	I/O	I ² C0 数据脚.
	I2C0_SCL	PD.1	MFP8	I/O	I2C0 时钟脚.
	I2C1_SCL	PC.0	MFP8	I/O	I2C1 时钟脚.
	I2C0_SCL	PA.3	MFP8	I/O	I2C0 时钟脚.
	I2C0_SDA	PA.2	MFP8	I/O	I ² C0 数据脚.
	I2C1_SDA	PA.1	MFP8	I/O	I ² C1 数据脚.
	I2C1_SCL	PA.0	MFP8	I/O	I2C1 时钟脚.
ICE	ICE_DAT	PD.2	MFP1	I/O	串行调试器 数据脚
	ICE_CLK	PD.1	MFP1	I	串行调试器 时钟脚
nRESET	nRESET			I	外部复位脚，内部上拉
PGA	PGA_I	PB.3	MFP6	A	可编程增益放大器输入脚
	PGA_O	PC.3	MFP6	A	可编程增益放大器输入脚
SPI0	SPI0_MOSI	PC.1	MFP9	I/O	SPI0 MOSI (主机输出，从机输入) 管脚
	SPI0_MISO	PC.2	MFP9	I/O	SPI0 MISO (主机输入，从机输出) 管脚.
	SPI0_MOSI	PD.2	MFP9	I/O	SPI0 MOSI (主机输出，从机输入) 管脚
	SPI0_CLK	PC.3	MFP9	I/O	SPI0 时钟脚.
	SPI0_CLK	PD.1	MFP9	I/O	SPI0 时钟脚.
	SPI0_SS	PC.0	MFP9	I	SPI0 从机选择脚.
	SPI0_CLK	PA.3	MFP9	I/O	SPI0 时钟脚.
	SPI0_MOSI	PA.2	MFP9	I/O	SPI0 MOSI (主机输出，从机输入) 管脚
	SPI0_MISO	PA.1	MFP9	I/O	SPI0 MISO (主机输入，从机输出) 管脚.
	SPI0_SS	PA.0	MFP9	I	SPI0 从机选择脚.

SPI1	SPI1_MISO	PC.1	MFPA	I/O	SPI1 MISO(主机输入，从机输出)脚
	SPI1_MOSI	PC.2	MFPA	I/O	SPI1 MOSI（主机输出，从机输入）脚.
	SPI1_MISO	PD.2	MFPA	I/O	SPI1 MISO(主机输入，从机输出)脚
	SPI1_SS	PC.3	MFPA	I/O	SPI1 从机选择脚
	SPI1_SS	PD.1	MFPA	I/O	SPI1 从机选择脚
	SPI1_CLK	PC.0	MFPA	I/O	SPI1 时钟脚.
	SPI1_SS	PA.3	MFPA	I	SPI1 从机选择脚.
	SPI1_MISO	PA.2	MFPA	I/O	SPI1 MISO(主机输入，从机输出)脚.
	SPI1_MOSI	PA.1	MFPA	I/O	SPI1 MOSI（主机输出，从机输入）脚.
	SPI1_CLK	PA.0	MFPA	I/O	SPI1 时钟脚.
STADC	STADC	PC.1	MFP3	I	ADC 外部触发输入脚.
TM0	TM0	PB.3	MFP7	I	定时器 0 事件计数器输入脚 或 触发输出脚
TM1	TM1	PB.4	MFP7	I	定时器 1 事件计数输入脚 或 触发输出脚
UART0	UART0_RXD	PD.2	MFPB	I	串口 0 数据接收输入脚
	UART0_TXD	PD.1	MFPB	O	串口 0 数据接收输出脚
	UART0_TXD	PA.3	MFPB	O	串口 0 数据接收输出脚
	UART0_RXD	PA.2	MFPB	I	串口 0 数据接收输入脚
	UART0_TXD	PD.5	MFPB	O	串口 0 数据接收输出脚
	UART0_RXD	PD.6	MFPB	I	串口 0 数据接收输入脚
UART1	UART1_RXD	PC.2	MFPB	I	串口 1 数据接收输入脚
	UART1_TXD	PC.0	MFPB	O	串口 1 数据接收输出脚
	UART1_RXD	PA.1	MFPB	I	串口 1 数据接收输入脚
	UART1_TXD	PA.0	MFPB	O	串口 1 数据接收输出脚
	UART1_TXD	PD.3	MFPB	O	串口 1 数据接收输出脚
	UART1_RXD	PD.4	MFPB	I	串口 1 数据接收输入脚
XT	XT_OUT	PA.5	MPF1	A	外部晶振输出脚
	XT_IN	PA.4	MFP1	A	外部晶振输入脚

表 4.4-4 TSSOP20 多功能管脚列表

5 方框图

5.1 NuMicro[®] NM1120 方框图

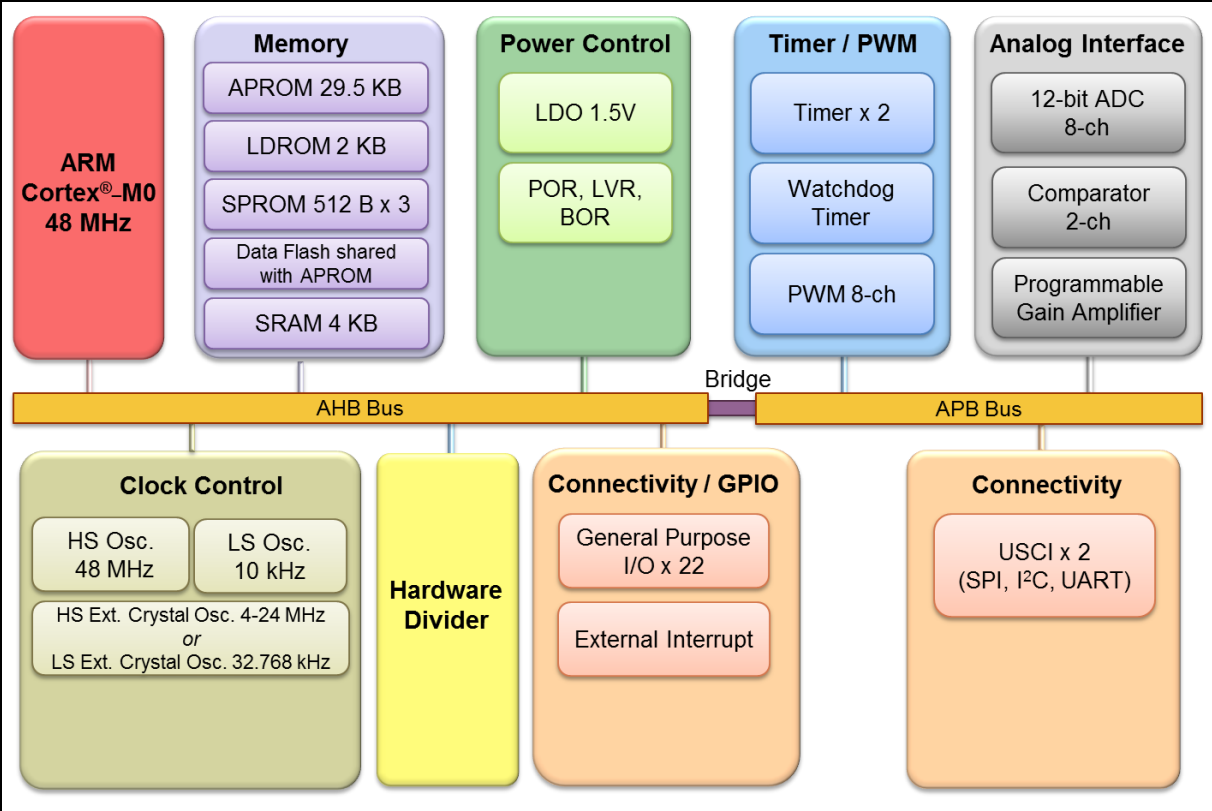


图 5.1-1 NuMicro[®] NM1120 方框图

6 功能描述

6.1 ARM® Cortex®-M0 内核

6.1.1 概述

Cortex®-M0是一个可配置的，具有多级流水处理能力的32位精简指令处理器。它内部有一个AMBA AHB-Lite接口和一个嵌套向量中断控制器(NVIC)。同时有一个可选配的硬件调试器。它可以执行Thumb指令并且兼容其他的Cortex®-M处理器。该处理器支持2种模式- Thread模式和Handler模式。CPU异常时进入Handler模式。异常只能在Handler模式下退出。系统复位和异常退出后可进入Thread模式。图6.1-1是处理器的功能框图。

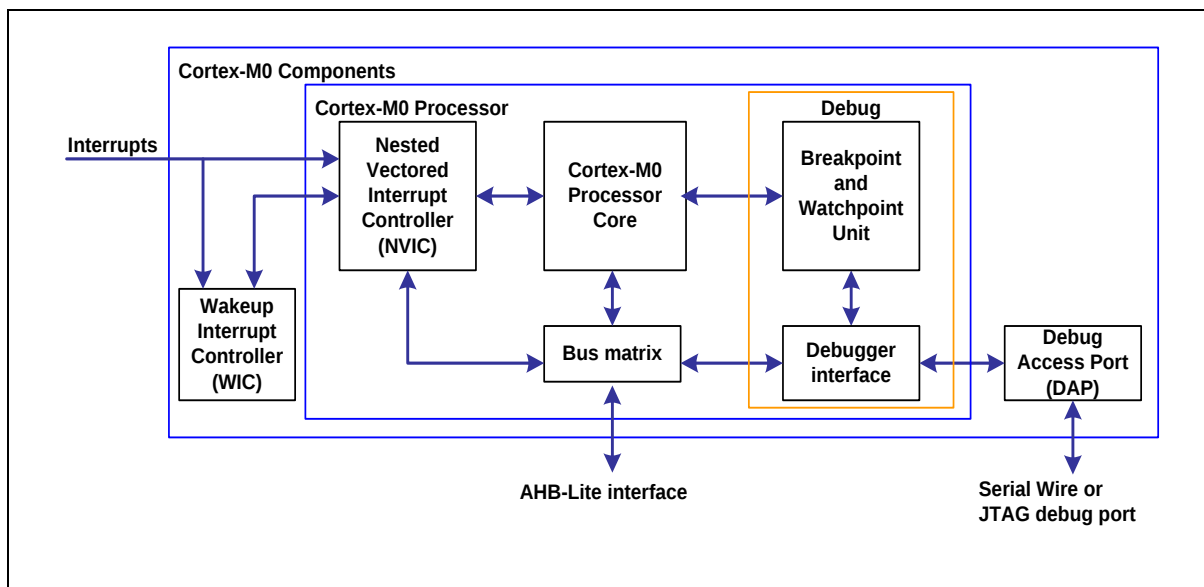


图 6.1-1 功能框图

6.1.2 特性

该处理器包含:

- 低门数处理器:
 - ARMv6-M Thumb® 指令集
 - Thumb-2 技术
 - 兼容ARMv6-M的24位系统定时器
 - 一个32位的硬件乘法器
 - 系统接口支持小端数据访问
 - 精准而及时的中断处理能力
 - 加载/存储多个数据和多周期乘法指令可被终止, 然后重新开始, 从而实现快速中断处理
 - C 应用程序二进制接口异常兼容模式. ARMv6-M的C应用程序二进制接口(C-ABI)异常兼容模式允许用户在中断处理中使用纯C函数。
 - 运行WFI指令, WFE指令或者退出即睡眠特性可以进入低功耗睡眠模式
- NVIC:
 - 32个外部中断, 每个中断有4个优先级
 - 专用的不可屏蔽中断 (NMI)
 - 同时支持电平和脉冲触发中断
 - 支持中断唤醒控制器(WIC), 提供极低功耗空闲模式
- 调试支持:
 - 四个硬件断点
 - 两个观察点
 - 用于非侵入代码分析的程序计数采样寄存器(PCSR)
 - 单步和向量捕捉能力
- 总线接口:
 - 为所有的系统接口及存储器提供简单集成的单一的32位AMBA-3 AHB-Lite 系统接口
 - 支持DAP (调试使用端口) 单一的32位从机端口

6.2 系统管理

6.2.1 概述

系统管理包含以下几个部分:

- 系统复位
- 系统电源分配
- 系统内存映射
- 用于产品ID、芯片复位、片上控制器复位和多功能管脚控制的系统管理寄存器
- 系统定时器(SysTick)
- 嵌套中断向量控制器(NVIC)
- 系统控制寄存器

6.2.2 系统复位

系统复位可以由下面列出的任一事件触发。这些复位事件标志可以通过读取SYS_RSTSTS 寄存器来判断复位源。硬件复位可以通过外部的复位信号来复位芯片。软件复位则是通过控制寄存器来触发复位。

- 硬件复位源
 - 上电复位 (POR)
 - nRESET 引脚低电平复位
 - 看门狗定时器溢出复位 (WDT)
 - 低电压复位 (LVR)
 - 欠压检测复位 (BOD Reset)
- 软件复位源
 - 写1到CHIPRST位(SYS_IPRST0[0])会复位整个芯片
 - 写1到SYSRESETREQ(SCS_AIRCR[2])会触发MCU复位重启，但不影响APROM和LDROM的启动选项
 - 仅当写1到CPURST(SYS_IPRST0[1])才会触发Cortex®-M0 CPU复位

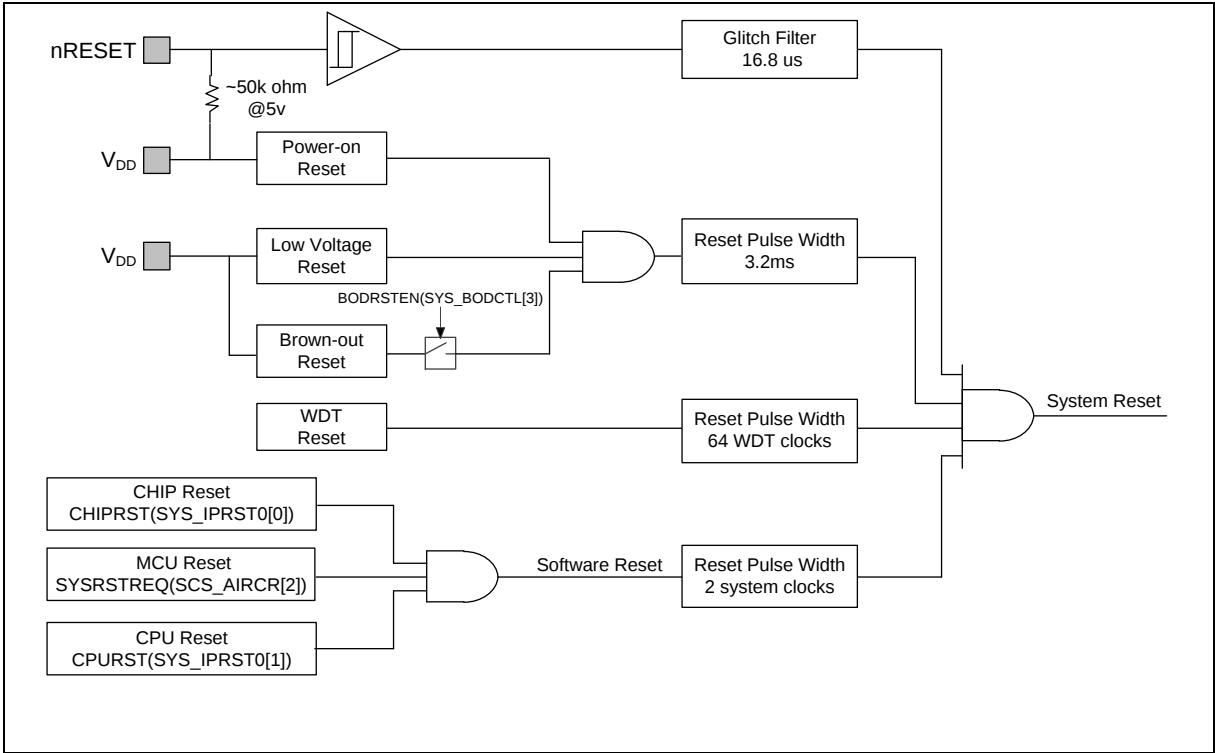


图 6.2-1 系统复位源

NuMicro®系列单片机总共有9个复位源。通常，CPU复位仅用于复位Cortex®-M0内核；其他复位源则会复位Cortex®-M0内核及所有外设。其中，每种复位之间仍有细微的差别，具体可以参见表6.2-5。

复位源 寄存器	POR	nRESET	WDT	LVR	BOD	CHIP	MCU	CPU
SYS_RSTSTS	0x001	Bit 1 = 1	Bit 2 = 1	0x001	Bit 4 = 1	Bit 0 = 1	Bit 5 = 1	Bit 7 = 1
CHIPRST (SYS_IPRST0[0])	0x0	-	-	-	-	-	-	-
BODEN (SYS_BODCTL[0])	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	-	Reload from CONFIG0	Reload from CONFIG0	-
BODVL (SYS_BODCTL[2:1])								
BODRSTEN (SYS_BODCTL[3])								
XTLEN (CLK_PWRCTL[1:0])	0x0	0x0	0x0	0x0	0x0	0x0	0x0	
WDTCKEN	0x1	-	0x1	-	-	0x1	-	-

(CLK_APBCLK0[0])								
HCLKSEL (CLK_CLKSEL0[1:0])	0x8	0x8	0x8	0x8	0x8	0x8	0x8	-
WDTSEL (CLK_CLKSEL1[1:0])	0x3	0x3	-	-	-	-	-	-
XLTSTB (CLK_STATUS[0])	0x0	-	-	-	-	-	-	-
LIRCSTB (CLK_STATUS[3])	0x0							
HIRCSTB (CLK_STATUS[4])	0x0	-	-	-	-	-	-	-
CLKSFAIL (CLK_STATUS[7])	0x0	0x0	-	-	-	-	-	-
WDT_CTL	0x0700	0x0700	0x0700	0x0700	0x0700	0x0700	-	-
WDT_ALTCTL	0x0000	0x0000	0x0000	0x0000	0x0000	0x0000	-	-
WWDT_RLDCNT	0x0000	0x0000	0x0000	0x0000	0x0000	0x0000	-	-
WWDT_CTL	0x3F0800	0x3F0800	0x3F0800	0x3F0800	0x3F0800	0x3F0800	-	-
WWDT_STATUS	0x0000	0x0000	0x0000	0x0000	0x0000	0x0000	-	-
WWDT_CNT	0x3F	0x3F	0x3F	0x3F	0x3F	0x3F	-	-
BS (FMC_ISPCTL[1])	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	-	-
ISPEN (FMC_ISPCTL[16])								
FMC_DFBA	Reload from CONFIG1	Reload from CONFIG1	Reload from CONFIG1	Reload from CONFIG1	Reload from CONFIG1	Reload from CONFIG1	-	-
CBS (FMC_ISPSTS[2:1])	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	Reload from CONFIG0	-	-
VECMAP (FMC_ISPSTS[20:9])	Reload base on CONFIG0	Reload base on CONFIG0	Reload base on CONFIG0	Reload base on CONFIG0	Reload base on CONFIG0	Reload base on CONFIG0	-	-
Other Peripheral Registers	Reset Value							
FMC Registers	Reset Value							
Note: '-' means that the value of register keeps original setting.								

表 6.2-1 寄存器复位值

6.2.2.1 nRESET 复位

nRESET复位是指拉低nRESET引脚产生的复位。nRESET复位是一个异步的复位，可以在任何时间用于系统复位。当nRESET引脚电压低于0.2VDD超过16.8us(消抖时间)，芯片将会复位。

nRESET复位将会保持芯片的复位状态直到nRESET引脚电压上升超过 $0.7V_{DD}$ 且时长超过 $36\mu s$ (消抖时间)。当上一个复位源是nRESET复位时，寄存器PINRF(SYS_RSTSTS[1])会被置1。如图 6.2-2 是nRESET复位的波形。

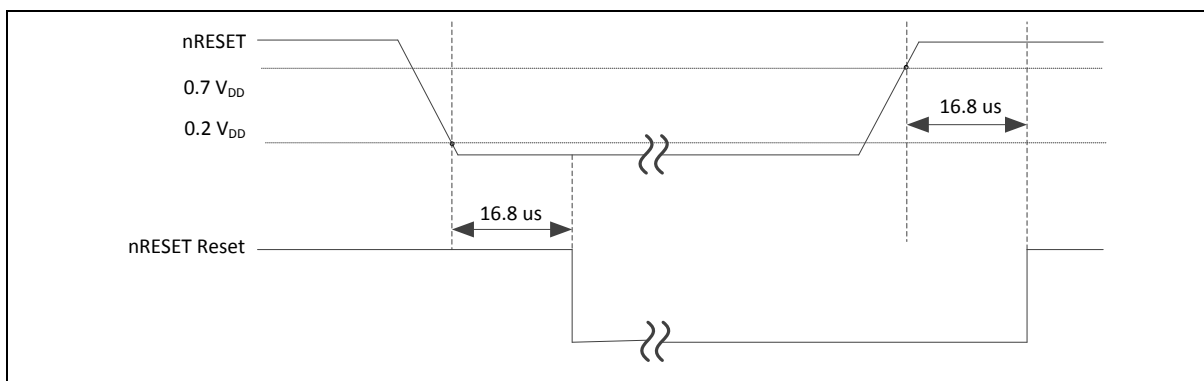


图 6.2-2 nRESET 复位波形

6.2.2.2 上电复位 (POR)

上电复位可以产生可靠的系统复位信号从而强制系统复位，以避免单片机出现异常行为。单片机上电时，POR模块会检测上升电压，当电压达到单片机工作电压时，上电复位模块会产生一个复位信号来复位系统。上电复位时，寄存器PORF(SYS_RSTSTS[0])会被置1以显示有一个上电复位事件。向寄存器PORF(SYS_RSTSTS[0])写1可以清除该位。如图 6.2-3 是上电复位时的波形。

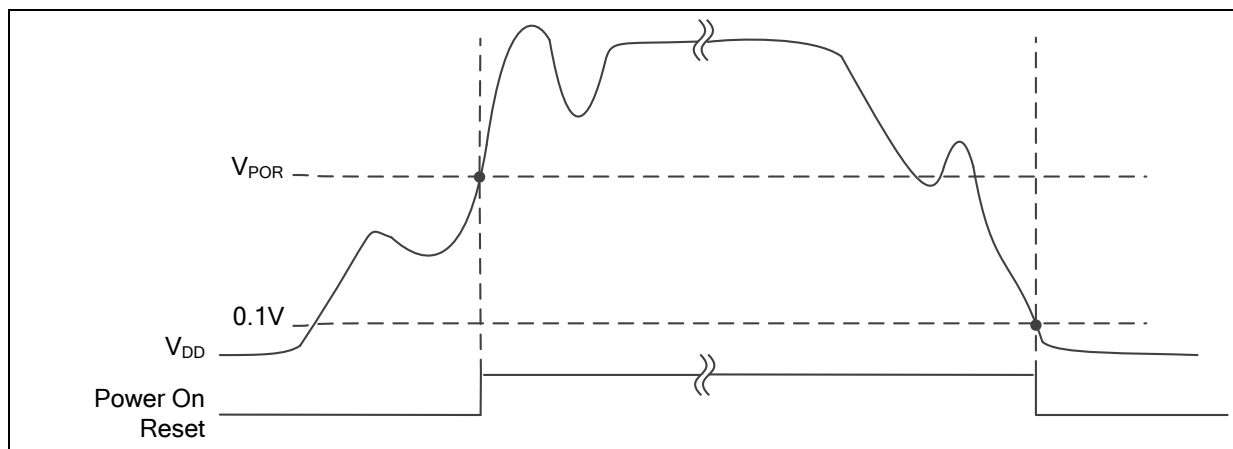


图 6.2-3 上电复位 (POR) 波形

6.2.2.3 低电复位 (LVR)

系统工作时低电复位模块监测AVDD的电压，当AVDD的电压低于VLVR且该状态持续超过消抖时长(16个系统时钟周期(HCLK))，芯片将会复位。低电复位将会保持芯片的复位状态直到AVDD的电压上升超过VLVR且该状态持续超过消抖时长。当上一个复位源是低电复位时，寄存器PINRF

(SYS_RSTSTS[1])将会被置1。如图 6.2-4 是低电复位的波形图。

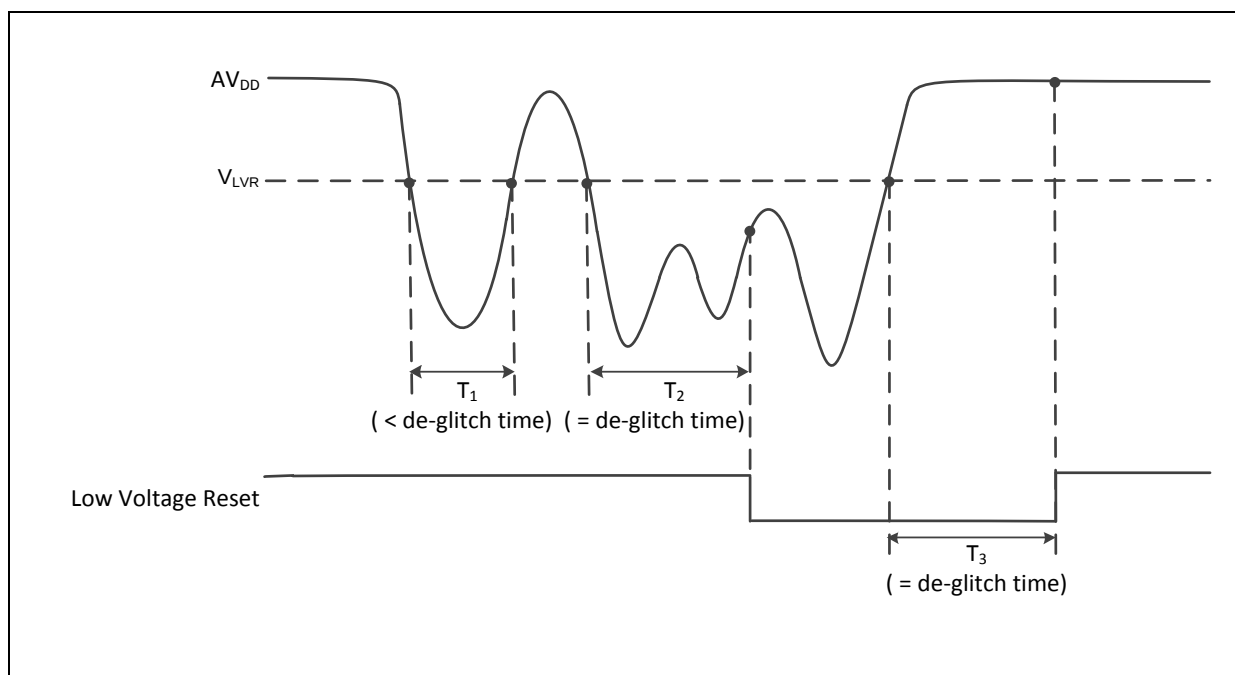


图 6.2-4 低电复位 (LVR) 波形

6.2.2.4 欠压检测复位 (BOD Reset)

设置欠电压检测使能位BODEN(SYS_BODCTL[0])打开欠电压检测功能后，系统运行过程中BOD模块会一直检测AVDD电压。当AVDD电压低于预设的VBOD[由寄存器SYS_BODCTL[0]]及BODVL(SYS_BODCTL[2:1])决定]且持续超过消抖时间(20个系统时钟(HCLK)周期时长、1个内部低速晶振(LIRC)周期时长间的最大值)，芯片会被复位。BOD复位将会保持芯片复位状态直到AVDD的电压上升超过VBOD并且该状态持续超过消抖时间。BODEN、BODVL和BODRSTEN三个寄存器的默认值分别由存储控制器里的用户配置寄存器CBOVEXT (CONFIG0[23]), CBOV (CONFIG0[22:21]) 和 CBORST (CONFIG0[20])决定。如图 6.2-5 是BOD复位的波形图。

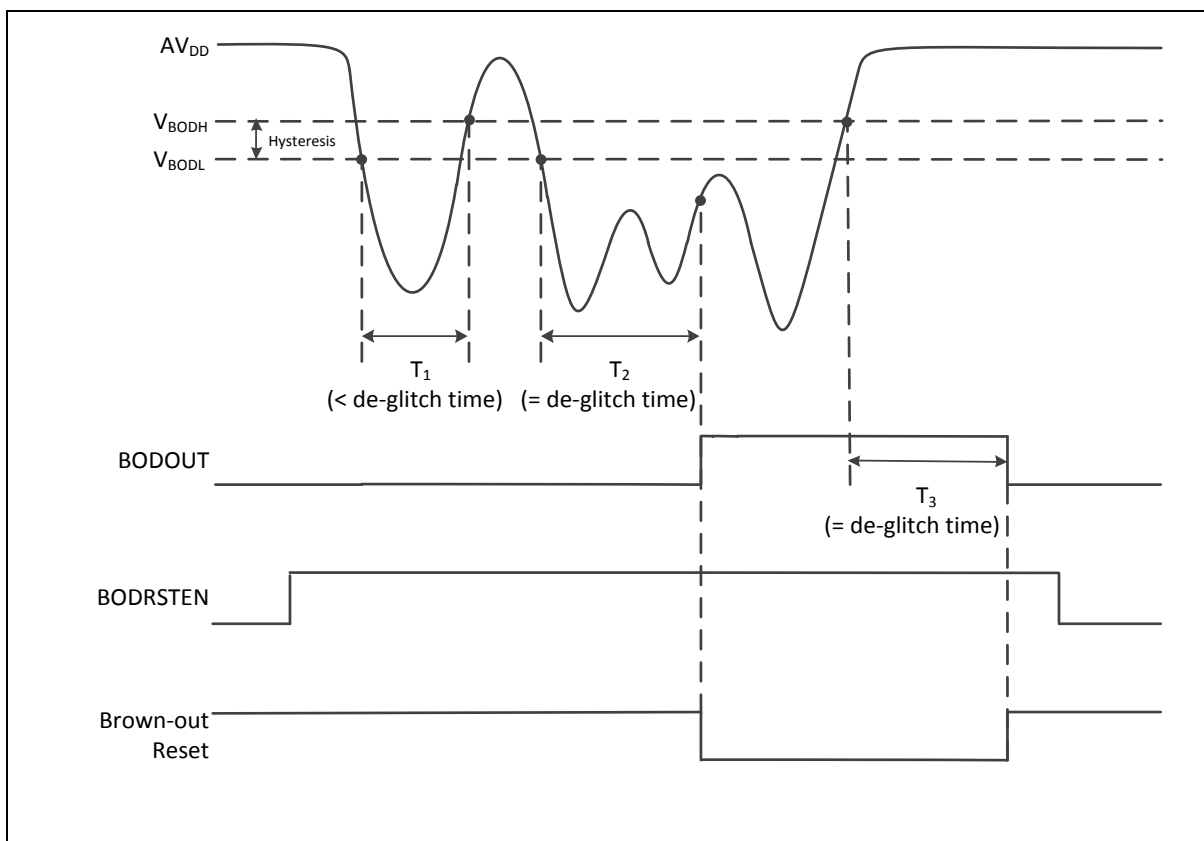


图 6.2-5 欠压检测 (BOD) 复位波形

6.2.2.5 看门狗定时器复位

在大部分工业应用中，系统可靠性是非常重要的。让单片机能从故障状态自动恢复是一个常见的提高系统可靠性的方法。看门狗定时器(WDT)被广泛用来检测系统是否正常工作。当单片机崩溃或者失控时将会引起看门狗定时器溢出。看门狗定时器溢出后，用户可以使能系统复位以使系统恢复正常，并在复位后针对之前的崩溃/失控状态做相应处理。

软件可以通过寄存器WDTRF (SYS_RSTSTS[2])来判断复位是否由看门狗定时器溢出触发，并在复位后针对单片机的错误做相应操作。

6.2.2.6 CPU 复位, 芯片复位 and 系统复位

CPU复位是指仅Cortex®-M0内核复位，单片机其他外设的状态在CPU复位之后保持不变。用户可以通过设置寄存器CPURST (SYS_IPRST0[1])位为1来触发CPU复位信号。

芯片(CHIP)复位与上电复位一致。CPU内核和所有外设都会复位，寄存器BS(FMC_ISPCTL[1])会自动装载用户配置里的值。用户可以通过设置寄存器CHIPRST (SYS_IPRST0[0])位为1来触发CHIP复位信号。

单片机(MCU)复位与芯片(CHIP)复位类似。两者的不同点是单片机(MCU)复位中寄存器BS(FMC_ISPCTL[1])不会自动装载用户配置里的值，而会保持之前软件里设定的从APROM或是从LDROM启动。用户可以通过设置寄存器SYSRESETREQ (SCS_AIRCR[2])位为1来触发单片机(MCU)复位信号。

6.2.3 电源模式和唤醒源

当单片机处于空闲模式或者掉电模式下可以由多种唤醒源来唤醒单片机。表 6.2-2 列出了不同电源模式下可用的时钟。

电源模式	正常模式	空闲模式	掉电模式
定义	CPU 处于激活的状态	CPU 处于休眠的状态	CPU处于休眠的状态。除 LXT 、 LIRC和SRAM 保留，所有时钟停止.
进入条件	系统复位完成之后芯片将会处于正常模式	CPU 执行WFI命令.	CPU使能睡眠模式和掉电模式后执行WFI指令
唤醒源	N/A	所有中断	WDT, I ² C, 定时器(Timer), UART, SPI, ACMP, BOD 和 GPIO
可用的时钟	所有时钟	除了CPU时钟外的所有时钟	外部低速晶振(LXT)和 内部低速振荡器(LIRC)
唤醒后	N/A	CPU 恢复到正常模式	CPU恢复到正常模式

表 6.2-2 电源模式差异表

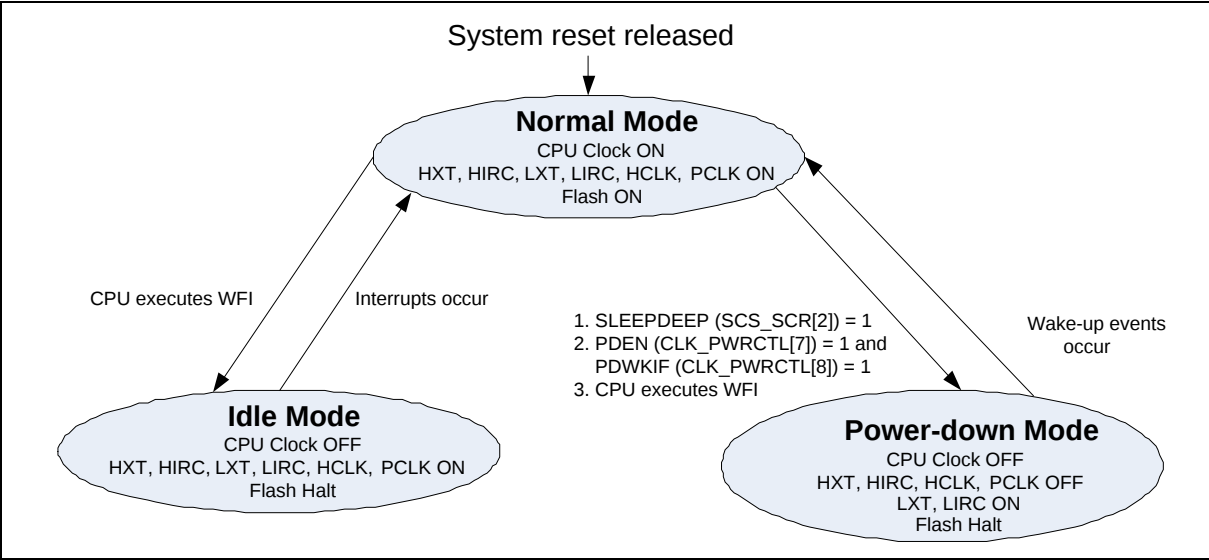


图 6.2-6 电源模式状态机

- 1. LXT (32768 Hz XTL) ON 或 OFF 取决于软件设置的运行模式.
- 2. LIRC (10 kHz OSC) ON or OFF 取决于软件设置的运行模式.
- 3.如果TIMER的时钟源是LIRC/LXT那么LIRC/LXT ON.
- 4.如果WDT的时钟源是LIRC那么LIRC ON.

	正常模式	空闲模式	掉电模式
--	------	------	------

HXT (4~20 MHz XTL)	ON	ON	Halt
HIRC (12/16 MHz OSC)	ON	ON	Halt
LXT (32768 Hz XTL)	ON	ON	ON/OFF ¹
LIRC (10 kHz OSC)	ON	ON	ON/OFF ²
LDO	ON	ON	ON
CPU	ON	Halt	Halt
HCLK/PCLK	ON	ON	Halt
SRAM retention	ON	ON	ON
FLASH	ON	ON	Halt
GPIO	ON	ON	Halt
TIMER	ON	ON	ON/OFF ³
BPWM	ON	ON	Halt
EPWM	ON	ON	Halt
WDT	ON	ON	ON/OFF ⁴
USCI	ON	ON	Halt
ADC	ON	ON	Halt
ACMP	ON	ON	Halt
ECAP	ON	ON	Halt
HDIV	ON	ON	Halt
PGA	ON	ON	Halt

表 6.2-3 不同电源模式下的时钟情况

掉电模式下的唤醒源:

WDT, I²C, Timer, UART, SPI, BOD, ACMP 及 GPIO

芯片进入掉电模式后以下的唤醒源可以唤醒芯片到正常模式。表 6.2-4列出了各外设再次进入掉电模式的条件。

*在设置 PDEN (CLK_PWRCTL[7])位和执行 WFI 以进入掉电模式前，用户需要等待这些条件完成。

唤醒源	唤醒条件	系统再次进入掉电模式的条件*
BOD	Brown-Out Detector 中断	软件写 1 清除 SYS_BODCTL[BODIF]位后
GPIO	GPIO 中断	软件写 1 清除Px_INTSRC[n] 位后
TIMER	Timer 中断	软件写 1 清除 TWKF (TIMERx_INTSTS[1]) 和 TIF (TIMERx_INTSTS[0])位后
WDT	WDT 中断	软件写 1 清除WKF (WDT_CTL[5])位后(写保护位)
USCI UART	接收数据唤醒	软件写 1 清除 WKF (UUART_WKSTS[0])位后.

USCI SPI	从机选择信号唤醒	软件写 1 清除 WKF (USPI_WKSTS[0])位后.
USCI I ² C	数据翻转	软件写 1 清除 WKF (UI2C_WKSTS[0])位后.
	地址匹配	软件写 1 清除 WKAKDONE (UI2C_PROTSTS[16]位后, 接着写 1 清除WKF (UI2C_WKSTS[0]).
ACMP	比较器掉电唤醒中断	软件写 1 清除 ACMPF0 (ACMP_STATUS[0]) 和 写1清除 ACMPF1 (ACMP_STATUS[1])位后.

表 6.2-4 各外设再次进入掉电模式的条件

6.2.4 系统电源结构

本芯片的电源分为三个部分。

- 由AVDD和AVSS提供的模拟电源，为芯片模拟部分提供工作电压。AVDD 与VDD 电压值必须相等，以防止电流漏电现象。
- 由VDD和VSS提供的数字电源，为I/O管脚及用于数字运算的1.5V内部线性电源提供工作电压
- 内置一个电容用于内部稳压器

内部稳压器的输出，LDO不需要外接电容也没有外部引脚。模拟电压(AVDD)必须和数字电压(VDD)有相同的电压。

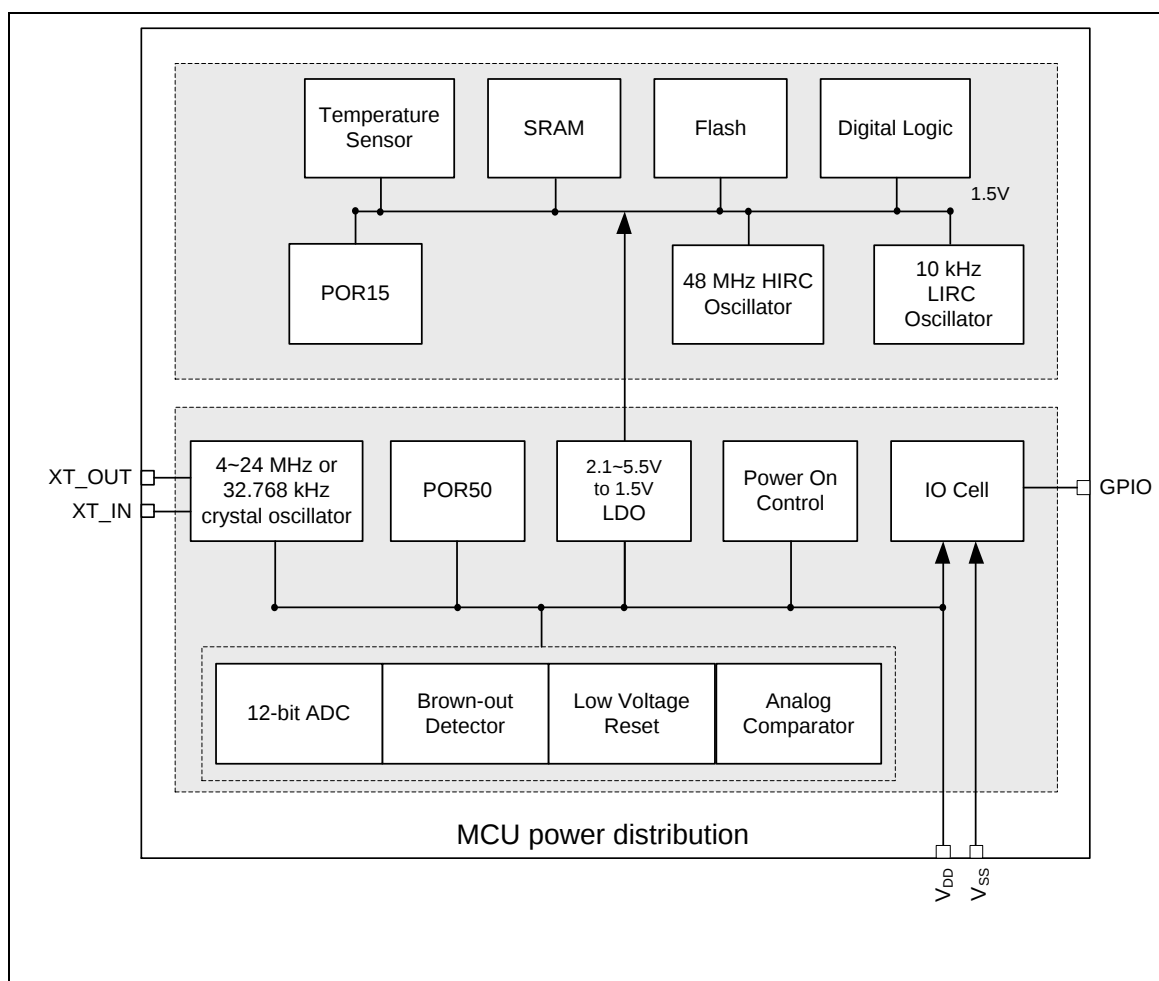


图 6.2-7 NuMicro® NM1120 系列电源架构图

6.2.5 系统内存映射

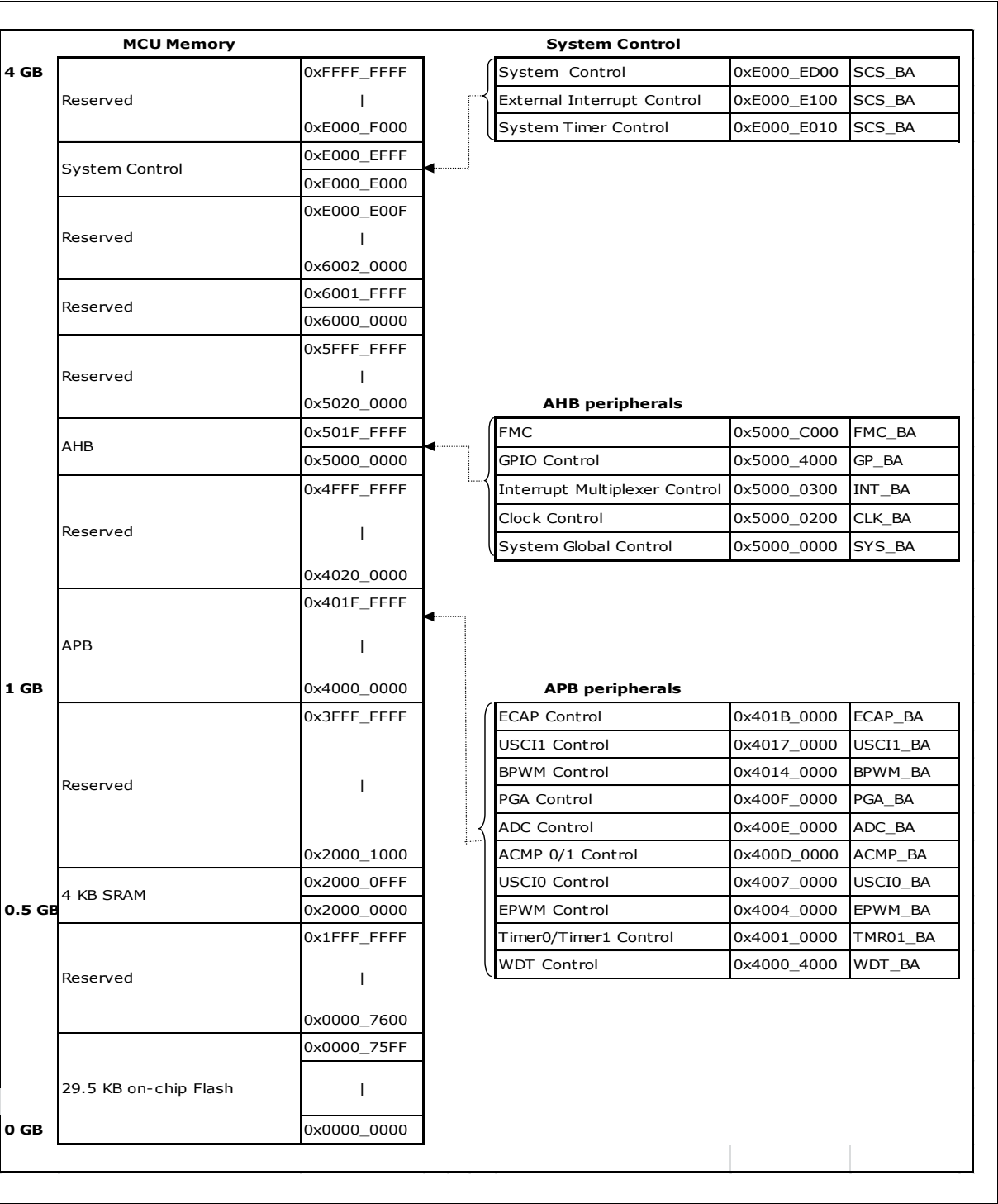


表 6.2-5 内存映射表

6.2.6 寄存器保护

部分系统控制寄存器必须被保护起来用于避免因为非人为改写造成芯片工作异常。在芯片复位后这些系统控制寄存器默认是开启保护的直到使用者关闭保护功能。用户在对这些保护寄存器编程之前需通过特殊的指令来解锁。这些特殊的解锁指令是连续写“59h”，“16h”“88h”到寄存器SYS_REGLCTL。写入其他的任何数据或者按照不同的顺序来写入以及写到其它的地址都会终止解锁。

在解锁之后，用户可以通过读取寄存器REGLCTL (SYS_REGLCTL [0])来检查是否解锁。“1”代表已解锁，“0”代表未解锁。这个时候用户可以更新对应保护寄存器的值，最后写任意数据到寄存器REGLCTL (SYS_REGLCTL [0])以开启保护功能。

表 6.2-6是保护寄存列表

寄存器	位	描述
SYS_IPRST0	[1] CPURST	CPU复位 (写保护)
	[0] CHIPRST	芯片复位 (写保护)
SYS_BODCTL	[15] LVREN	低电压复位使能 (写保护)
	[6] BODLPM	欠压检测低功耗模式 (写保护)
	[4] BODRSTEN	欠压复位使能 (写保护)
	[3:1] BODVL	欠压检测门限值选择 (写保护)
	[0] BODEN	欠压检测使能 (写保护)
SYS_PORCTL	[15:0] POROFF	上电复位使能控制 (写保护)
INT_NMICTL	[8] NMISELEN	不可屏蔽中断使能控制 (写保护)
CLK_PWRCTL	[11:10] HXTGAIN	外部高速晶振增益控制 (写保护)
	[7] PDEN	系统掉电休眠使能 (写保护)
	[5] PDWKIEN	掉电模式唤醒中断使能 (写保护)
	[4] PDWKDLY	唤醒延时计数器使能控制 (写保护)
	[3] LIRCEN	内部低速RC振荡器使能控制 (写保护)
	[2] HIRCEN	内部高速RC振荡器使能控制 (写保护)
	[1:0] XTLEN	外部晶振使能控制 (写保护)
CLK_APBCLK	[0] WDTCKEN	看门狗定时器时钟使能控制 (写保护)
CLK_CLKSEL0	[4:3] STCLKSEL	Cortex®-M0 系统钟摆时钟源选择 (写保护)
	[1:0] HCLKSEL	高速时钟源选择 (写保护)
CLK_CLKSEL1	[1:0] WDTSEL	看门狗定时器时钟源选择 (写保护)
FMC_ISPCTL	[6] ISPPFF	ISP 失败标志位 (写保护)
	[5] LDUEN	LDROM 更新使能控制 (写保护)

	[4] CFGUEN	配置为更新使能控制 (写保护)
	[3] APUEN	APROM 更新使能控制 (写保护)
	[2] SPUEN	SPROM 更新使能控制 (写保护)
	[1] BS	启动选择 (写保护)
	[0] ISPEN	ISP 使能控制 (写保护)
FMC_ISPTRG	[0] ISPGO	ISP 开始触发 (写保护)
FMC_ISPSTS	[6] ISPFF	ISP 失败标记位 (写保护)
TIMER0_CTL	[31] ICEDEBUG	ICE 调试模式握手禁止控制 (写保护)
TIMER1_CTL	[31] ICEDEBUG	ICE调试模式握手禁止控制(写保护)
WDT_CTL	[31] ICEDEBUG	ICE调试模式握手禁止控制(写保护)
	[7] WDTEN	看门狗使能控制 (写保护)
	[6] INTEN	看门狗超时中断使能控制 (写保护)
	[4] WKEN	看门狗超时唤醒功能控制 (写保护)
	[1] RSTEN	看门狗超时复位使能控制 (写保护)
	[0] RSTCNT	复位看门狗定时计数器 (写保护)

表 6.2-6 保护寄存器

6.2.7 内存组织

6.2.7.1 概述

NuMicro® NM1120 系列提供4GB地址空间，分配给片上控制器的地址空间如图6.2-8所示。每个片上外设详细的寄存器定义、地址空间和编程细节将在接下来的章节中描述。NM1120系列只支持小端数据格式。

	Reserved
0x0030_0004 0x0030_0000	User Configuration (8B)
	Reserved
0x0028_01FF 0x0028_0000	Security Protection ROM2 (SPROM1 512B)
	Reserved
0x0024_01FF 0x0024_0000	Security Protection ROM1 (SPROM1 512B)
	Reserved
0x0020_01FF 0x0020_0000	Security Protection ROM0 (SPROM0 512B)
	Reserved
0x0010_07FF 0x0010_0000	Loader ROM (LDROM 2KB)
	Reserved
0x0000_75FF 0x0000_0000	ApplicationROM (APROM 29.5KB)

图 6.2-8 NuMicro® NM1120 Flash, Security and Configuration 映射图

6.2.7.2 系统内存映射

NuMicro® NM1120 系列提供4GB地址空间，分配给片上控制器的地址空间如图6.2-7所示。每个片上外设详细的寄存器定义、地址空间和编程细节将在接下来的章节中描述。NM1120系列只支持小端数据格式。

分配给片上控制器的地址空间如图6.2-7所示

地址空间	Token	控制器
Flash and SRAM Memory Space		
0x0000_0000 – 0x0000_75FF	FLASH_BA	FLASH 存储空间 (29.5KB)
0x0010_0000 – 0x0010_07FF	LD_BA	引导存储器空间 (2 KB)
0x0020_0000 – 0x0020_01FF	SP0_BA	安全保护存储器空间0 (0.5 KB)
0x0024_0000 – 0x0024_01FF	SP1_BA	安全保护存储器空间1 (0.5 KB)
0x0028_0000 – 0x0028_01FF	SP2_BA	安全保护存储器空间2 (0.5 KB)
0x2000_0000 – 0x2000_0FFF	SRAM_BA	SRAM 存储器空间 (4 KB)
AHB Modules Space (0x5000_0000 – 0x501F_FFFF)		
0x5000_0000 – 0x5000_01FF	SYS_BA	系统控制寄存器
0x5000_0200 – 0x5000_02FF	CLK_BA	时钟控制寄存器
0x5000_0300 – 0x5000_03FF	INT_BA	中断多路选择控制寄存器
0x5000_4000 – 0x5000_7FFF	GPIO_BA	GPIO 控制寄存器
0x5000_C000 – 0x5000_FFFF	FMC_BA	Flash 内存控制寄存器
0x5001_4000 – 0x5001_7FFF	HDIV_BA	硬件除法器控制寄存器
APB Controllers Space (0x4000_0000 ~ 0x401F_FFFF)		
0x4000_4000 – 0x4000_7FFF	WDT_BA	看门狗定时器控制寄存器
0x4001_0000 – 0x4001_3FFF	TMR01_BA	Timer0/Timer1 控制寄存器
0x4004_0000 – 0x4004_3FFF	EPWM_BA	增强型PWM 控制寄存器
0x4007_0000 – 0x4007_3FFF	USCI0_BA	USCI0 控制寄存器
0x400D_0000 – 0x400D_3FFF	ACMP_BA	模拟比较器 0/1 控制寄存器
0x400E_0000 – 0x400E_3FFF	ADC_BA	ADC 控制寄存器
0x400F_0000 – 0x400F_3FFF	PGA_BA	可编程增益放大器控制寄存器
0x4014_0000 – 0x4014_3FFF	BPWM_BA	基础型 PWM 控制寄存器
0x4017_0000 – 0x4017_3FFF	USCI1_BA	USCI1 控制寄存器
0x401B_0000 – 0x401B_3FFF	ECAP_BA	增强型输入捕捉定时计数器
System Controllers Space (0xE000_E000 ~ 0xE000_EFFF)		
0xE000_E010 – 0xE000_E0FF	SCS_BA	系统钟摆定时器控制寄存器
0xE000_E100 – 0xE000_ECFF	SCS_BA	外部中断控制寄存器
0xE000_ED00 – 0xE000_ED8F	SCS_BA	系统控制寄存器

表 6.2-7 片上模块地址空间分配

6.2.7.3 SRAM 存储器组织

NM1120支持4KB的嵌入式SRAM。

- 支持 4KB 的嵌入式 SRAM
- 支持 字节/双字节/四字节 写操作
- 支持超长度错误回馈

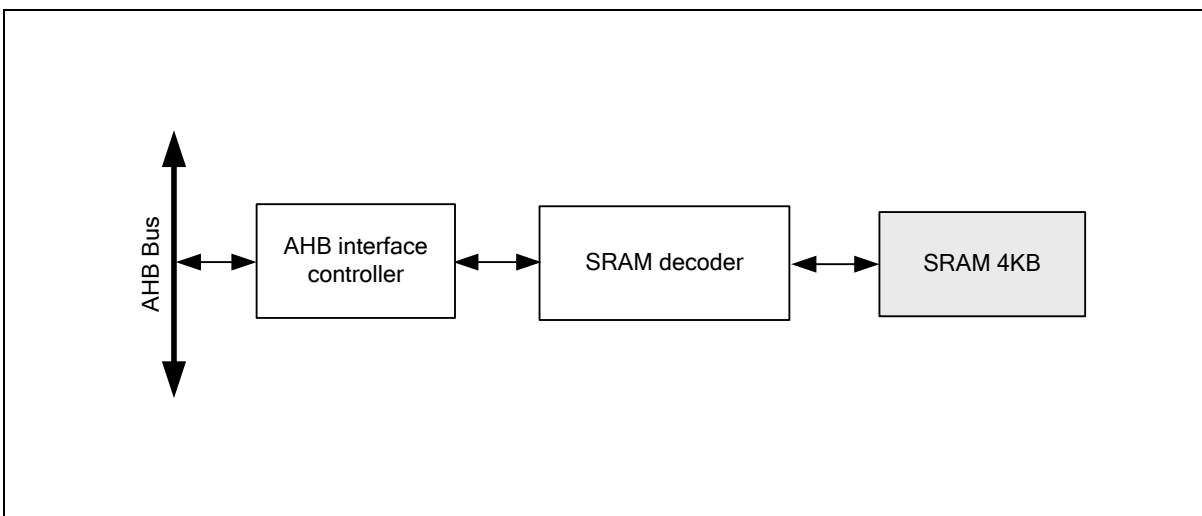


图 6.2-9 SRAM 方框图

6.2.8 系统定时器 (SysTick)

Cortex®-M0内置一个系统定时器SysTick，SysTick提供一个简单的24位写清零、递减、自动装载，同时拥有灵活控制机制的寄存器。这个定时器有几种不同的用途，例如：

用于RTOS（实时操作系统）作为频率可编程（例如100Hz）滴答定时器并且有一个SysTick程序。

用于内核时钟的高速闹钟定时器

时间可调的闹钟或者单一定时器- 持续时间范围取决于使用的参考时钟和计数器的动态范围。

用做一个简单的计数器，软件用它来测量任务完成的时间。

用做基于时间间隔控制的内部时钟源，控制寄存器的COUNTFLAG位和状态寄存器可以用来判断一个任务是否在规定的时间内完成，把它作为动态时钟管理控制循环的一部分。

当系统定时器使能后，将从SysTick当前值寄存器(SYST_CVR)的值向下计数到0，并在下一个时钟边缘，重新加载SysTick重新加载值寄存器(SYST_RVR)的值，然后再随时钟递减。当计数器递减到0，COUNTFLAG 状态位就会被设置，读COUNTFLAG 位使其清零。

SYST_CVR的值在复位后是未知的，使能前，软件应该向寄存器写入值来清零。这样确保定时器使能时以 SYST_RVR的值开始计数，而非任意值。

如果SYST_RVR的值为0，定时器在重新加载后将保持值为0。这种机制可以在计数器使能后，独立地禁用计数功能。

详情请参考“ARM® Cortex®-M0 技术参考手册”和“ARM® v6-M 架构参考手册”。

6.2.8.1 系统定时器控制寄存器映射

R: 只读, **W:** 只写, **R/W:** 读/写, **W&C:** 写1清零

寄存器	偏移地址	R/W	描述	复位值
SCS 基地址: SCS_BA = 0xE000_E000				
SYST_CTL	SCS_BA+0x10	R/W	SysTick 控制和状态寄存器	0x0000_0004
SYST_RVR	SCS_BA+0x14	R/W	SysTick 重新加载值寄存器	0xFFFF_FFFF
SYST_CVR	SCS_BA+0x18	R/W	SysTick 当前值寄存器	0xFFFF_FFFF

6.2.8.2 系统定时器控制寄存器描述

SysTick 控制和状态寄存器（SYST_CTL）

寄存器	偏移地址	R/W	描述	复位值
SYST_CTL	SCS_BA+0x10	R/W	SysTick 控制和状态寄存器	0x0000_0004

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							COUNTFLAG
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					CLKSRC	TICKINT	ENABLE

位	描述	
[31:17]	Reserved	Reserved.
[16]	COUNTFLAG	系统滴答计数器标志位 从上次读取该寄存器后，如果定时器计数到0，则返回1 0 = 读取的时候对COUNTFLAG清零或者写当前值寄存器对COUNTFLAG清零 1 = 计数从1到0转变时，COUNTFLAG置1
[15:3]	Reserved	保留.
[2]	CLKSRC	系统滴答时钟源选择位 0 = 时钟源是可选的，参考STCLKSEL 1 = 内核时钟用于SysTick 定时器
[1]	TICKINT	系统滴答中断使能位 0 = 向下计数到0不会引起SysTick异常挂起。用户可以根据COUNTFLAG标志位来确定是否已经发生计数到0的情况。 1 = 向下计数到0将引起SysTick异常挂起。软件清除SysTick当前值寄存器值将不会导致SysTick挂起。
[0]	ENABLE	系统滴答计数器使能位 0 = 计数器失能 1 = 计数器使能并运行于multi-shot方式

SysTick 重加载值寄存器 (SYST_RVR)

寄存器	偏移地址	R/W	描述	复位值
SYST_RVR	SCS_BA+0x14	R/W	SysTick 重加载值寄存器	0xFFFF_FFFF

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
RELOAD							
15	14	13	12	11	10	9	8
RELOAD							
7	6	5	4	3	2	1	0
RELOAD							

位	描述	
[31:24]	Reserved	保留.
[23:0]	RELOAD	系统滴答重加载值 当计数器计数到0时，该值将加载到当前值寄存器

SysTick 当前值寄存器 (SYST_CVR)

寄存器	偏移地址	R/W	描述	复位值
SYST_CVR	SCS_BA+0x18	R/W	SysTick 当前值寄存器	0xFFFF_FFFF

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
CURRENT							
15	14	13	12	11	10	9	8
CURRENT							
7	6	5	4	3	2	1	0
CURRENT							

位	描述	
[31:24]	Reserved	保留.
[23:0]	CURRENT	系统滴答当前值 当前计数值。该值为采样时刻的计数器的值。计数器不提供读修改写保护功能。该寄存器有写清除功能，软件写入任何值到该寄存器将清除该寄存器值为0。

6.2.9 嵌套向量中断控制器 (NVIC)

6.2.9.1 概述

Cortex®-M0 CPU提供一个中断控制器用于异常模式，称之为“嵌套向量中断控制器(NVIC)”。NVIC与处理器内核紧密相连，它提供以下特征：

6.2.9.2 特性

- 支持嵌套向量中断
- 自动保存和恢复处理器状态
- 动态改变优先级
- 简化和确定的中断时间

NVIC按照优先级处理所有支持的异常。所有的异常在“Handler模式”处理。NVIC架构支持32个(Irq[31:0])离散中断，每个中断支持4级中断优先级。所有的中断和大部分系统异常可以配置成不同的优先级等级。当一个中断发生时，NVIC将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

当一个中断接受后，中断服务程序(ISR)的开始地址可从内存中的向量表取得。软件不需要决定哪个中断被响应，也不用分配相关ISR的开始地址。当开始地址取得后，NVIC将自动保存包含寄存器“PC、PSR、LR、R0~R3、R12”值的处理器状态到栈中。在ISR结束后，NVIC将从栈中恢复相关寄存器的值，并运行在正常状态。因此花费少量且确定的时间处理中断请求。

NVIC支持“末尾连锁”，可以有效的处理背对背中断，即无需保存和恢复当前状态，从而减少结束当前ISR切换到挂起ISR的延迟时间。NVIC还支持“Late Arrival”，因此可以提高并发中断的效率。当较高优先级中断请求发生在当前ISR开始执行之前（保存处理器状态和获取起始地址阶段），NVIC将立即处理更高优先级的中断，从而提高实时性。

更多详细信息，请参考“ARM® Cortex®-M0 技术参考手册”和“ARM® v6-M 架构参考手册”。

在进入异常中断时处理器将会自动把状态寄存器的数据保存到堆栈里，退出异常时自动释放堆栈并恢复状态，不需要消耗任何指令。这提供低延时的异常处理机制。

6.2.9.3 异常模式和系统中断映射

表6.2-8列出了NuMicro® NM1120系列支持的异常模式。与所有中断一样，软件可以为其中一些异常设置4级优先级。最高用户可配置优先级为0，最低优先级为3。所有用户可配置中断的默认优先级为0。注：优先级0在系统为第4优先级，排在“Reset”、“NMI”和“Hard Fault”三个系统异常之后。

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4 ~ 10	保留
SVCall	11	可配置
Reserved	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 6.2-8 异常模式

异常号	中断号 (中断寄存器对应位)	中断名称	中断描述
0 ~ 15	-	-	系统异常
16	0	BOD_OUT	欠压检测中断
17	1	WDTPINT	看门狗定时器中断
18	2	USCI0	通用串行控制接口0中断
19	3	USCI1	通用串行控制接口1中断
20	4	GP_INT	GPA ~ GPD 管脚外部中断
21	5	EPWM_INT	EPWM 中断
22	6	BRAKE0_INT	来自PWM0 或 PWM_BRAKE 管脚的EPWM打断暂停中断
23	7	BRAKE1_INT	来自 PWM1的EPWM打断暂停中断
24	8	BPWM0_INT	BPWM0 中断
25	9	BPWM1_INT	BPWM1 中断
26	10	Reserved	保留
27	11	Reserved	保留
28	12	Reserved	保留
29	13	Reserved	保留
30	14	Reserved	保留
31	15	ECAP_INT	增强型输入捕捉中断

32	16	CCAP_INT	连续输入捕捉中断
33	17	Reserved	保留
34	18	Reserved	保留
35	19	Reserved	保留
36	20	Reserved	保留
37	21	HIRCTRIM_INT	HIRC校准中断
38	22	TMR0_INT	定时器0中断
39	23	TMR1_INT	定时器1中断
40	24	Reserved	保留
41	25	Reserved	保留
42	26	ACMP_INT	模拟比较器 0 或 比较器 1 中断
43	27	Reserved	保留
44	28	PWRWU_INT	芯片从掉电模式唤醒中断
45	29	ADC0_INT	ADC0 中断
46	30	ADC1_INT	ADC1 中断
47	31	ADCWCMP_INT	ADC 窗口比较中断

表 6.2-9 系统中断映射向量表

6.2.9.4 向量表

当一个中断被接受时，处理器会自动从内存中的向量表取出中断服务例程(ISR)的起始地址。对于 ARMv6-M，向量表基地址固定为0x00000000。向量表包含复位后的栈指针初始值和所有异常处理程序的入口地址。前一页的向量号表示前部分处理异常的先后顺序。

向量表字偏移地址 (字节)	描述
0x00	初始化堆栈指针值
异常号 * 0x04	异常入口指针所对应的异常号

表 6.2-10 向量表格式

6.2.9.5 向量描述

NVIC中断可以通过写使能中断或清使能中断寄存器相关位来使能或失能。这些寄存器使用写1使能和写1清零机制，通过读取这些寄存器可以读取当前相应中断的使能状态。当中断禁用后，中断声明将使中断挂起，因此中断不被激活。如果在禁用中断时中断被激活，它将保持激活状态直到被复位或异常返回清除。清使能位可以阻止相应中断的新中断被激活。

NVIC中断可以使用互补寄存器对来挂起/取消挂起来使能/禁用中断，这些寄存器分别为Set-Pending寄存器 和Clear-Pending寄存器。这些寄存器使用写1使能和写1清零机制，通过读取这些寄存器可以读取当前相应中断的挂起状态。Clear-Pending寄存器不影响激活中断的执行状态。

NVIC中断的优先级可以通过更新32位寄存器的8个位段来设置（每个寄存器支持4个中断）。

与NVIC相关的通用寄存器在系统控制空间的一块内存中设置，下一节将做出描述。

6.2.9.6 NVIC 控制寄存器映射

R: 只读, W: 只写, R/W: 读/写

寄存器	偏移地址	R/W	描述	复位值
SCS 基地址: SCS_BA = 0xE000_E000				
NVIC_ISER	SCS_BA+0x100	R/W	IRQ0 ~ IRQ31 设置使能控制寄存器	0x0000_0000
NVIC_ICER	SCS_BA+0x180	R/W	IRQ0 ~ IRQ31 清除使能控制寄存器	0x0000_0000
NVIC_ISPR	SCS_BA+0x200	R/W	IRQ0 ~ IRQ31 设置挂起控制寄存器	0x0000_0000
NVIC_ICPR	SCS_BA+0x280	R/W	IRQ0 ~ IRQ31 清除挂起控制寄存器	0x0000_0000
NVIC_IPR0	SCS_BA+0x400	R/W	IRQ0 ~ IRQ3 中断优先级控制寄存器	0x0000_0000
NVIC_IPR1	SCS_BA+0x404	R/W	IRQ4 ~ IRQ7 中断优先级控制寄存器	0x0000_0000
NVIC_IPR2	SCS_BA+0x408	R/W	IRQ8 ~ IRQ11 中断优先级控制寄存器	0x0000_0000
NVIC_IPR3	SCS_BA+0x40C	R/W	IRQ12 ~ IRQ15 中断优先级控制寄存器	0x0000_0000
NVIC_IPR4	SCS_BA+0x410	R/W	IRQ16 ~ IRQ19 中断优先级控制寄存器	0x0000_0000
NVIC_IPR5	SCS_BA+0x414	R/W	IRQ20 ~ IRQ23 中断优先级控制寄存器	0x0000_0000
NVIC_IPR6	SCS_BA+0x418	R/W	IRQ24 ~ IRQ27 中断优先级控制寄存器	0x0000_0000
NVIC_IPR7	SCS_BA+0x41C	R/W	IRQ28 ~ IRQ31 中断优先级控制寄存器	0x0000_0000

IRQ0 ~ IRQ31 设置使能控制寄存器 (NVIC_ISER)

寄存器	偏移地址	R/W	描述	复位值
NVIC_ISER	SCS_BA+0x100	R/W	IRQ0 ~ IRQ31 设置使能控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
SETENA							
23	22	21	20	19	18	17	16
SETENA							
15	14	13	12	11	10	9	8
SETENA							
7	6	5	4	3	2	1	0
SETENA							

位	描述	
[31:0]	SETENA	中断使能位 使能一个或多个中断。每一位代表一个从IRQ0~IRQ31的中断（向量号从16~47）。 写操作: 0 = 无效 1 = 写1使能相关中断 读操作: 0 = 相关中断状态禁止 1 = 相关中断状态使能 注: 读该寄存器值表明当前使能状态

IRQ0 ~ IRQ31 清除使能控制寄存器 (NVIC_ICER)

寄存器	偏移地址	R/W	描述	复位值
NVIC_ICER	SCS_BA+0x180	R/W	IRQ0 ~ IRQ31 清除使能控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
CLRENA							
23	22	21	20	19	18	17	16
CLRENA							
15	14	13	12	11	10	9	8
CLRENA							
7	6	5	4	3	2	1	0
CLRENA							

位	描述	
[31:0]	CLRENA	中断禁用位 禁用一个或多个中断。每一位表示一个从IRQ0~IRQ31的中断（向量号从16~47）。 写操作: 0 = 无效 1 = 写1禁止相关中断 读操作: 0 = 相关中断状态禁止 1 = 相关中断状态使能 注: 读该寄存器值表明当前使能状态

IRQ0 ~ IRQ31 设置挂起控制寄存器 (NVIC_ISPR)

寄存器	偏移地址	R/W	描述	复位值
NVIC_ISPR	SCS_BA+0x200	R/W	IRQ0 ~ IRQ31 设置挂起控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
SETPEND							
23	22	21	20	19	18	17	16
SETPEND							
15	14	13	12	11	10	9	8
SETPEND							
7	6	5	4	3	2	1	0
SETPEND							

位	描述
[31:0]	SETPEND 设置中断挂起位 写操作: 0 = 无效 1 = 写1置挂起状态。每一位表示一个从IRQ0 ~ IRQ31的中断（向量号从16~47）。 读操作: 0 = 相关中断不在挂起状态 1 = 相关中断在挂起状态 注: 读该寄存器值表明当前挂起状态

IRQ0 ~ IRQ31 清除挂起控制寄存器 (NVIC_ICPR)

寄存器	偏移地址	R/W	描述	复位值
NVIC_ICPR	SCS_BA+0x280	R/W	IRQ0 ~ IRQ31 清除挂起控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
CLRPEND							
23	22	21	20	19	18	17	16
CLRPEND							
15	14	13	12	11	10	9	8
CLRPEND							
7	6	5	4	3	2	1	0
CLRPEND							

位	描述	
[31:0]	CLRPEND	清中断挂起位 写操作: 0 = 无效 1 = 写1清挂起状态。每一位表示一个从IRQ0 ~ IRQ31的中断（向量号从16~47）。 读操作: 0 = 相关中断不在挂起状态 1 = 相关中断在挂起状态 注: 读该寄存器值表明当前挂起状态

IRQ0 ~ IRQ3 中断优先级寄存器 (NVIC_IPR0)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR0	SCS_BA+0x400	R/W	IRQ0 ~ IRQ3 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_3		Reserved					
23	22	21	20	19	18	17	16
PRI_2		Reserved					
15	14	13	12	11	10	9	8
PRI_1		Reserved					
7	6	5	4	3	2	1	0
PRI_0		Reserved					

位	描述	
[31:30]	PRI_3	IRQ3优先级 0表示最高优先级, 3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_2	IRQ2优先级 0表示最高优先级, 3表示最低优先级
[21:16]	Reserved	保留.
[15:14]	PRI_1	IRQ1优先级 0表示最高优先级, 3表示最低优先级
[13:8]	Reserved	保留.
[7:6]	PRI_0	IRQ0优先级 0表示最高优先级, 3表示最低优先级
[5:0]	Reserved	保留.

IRQ4 ~ IRQ7 中断优先级寄存器 (NVIC_IPR1)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR1	SCS_BA+0x404	R/W	IRQ4 ~ IRQ7 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_7		Reserved					
23	22	21	20	19	18	17	16
PRI_6		Reserved					
15	14	13	12	11	10	9	8
PRI_5		Reserved					
7	6	5	4	3	2	1	0
PRI_4		Reserved					

位	描述	
[31:30]	PRI_7	IRQ7优先级 0表示最高优先级，3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_6	IRQ6优先级 0表示最高优先级，3表示最低优先级
[21:16]	Reserved	保留.
[15:14]	PRI_5	IRQ5优先级 0表示最高优先级，3表示最低优先级
[13:8]	Reserved	保留.
[7:6]	PRI_4	IRQ4优先级 0表示最高优先级，3表示最低优先级
[5:0]	Reserved	保留.

IRQ8 ~ IRQ11 中断优先级寄存器 (NVIC_IPR2)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR2	SCS_BA+0x408	R/W	IRQ8 ~ IRQ11 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_11		Reserved					
23	22	21	20	19	18	17	16
PRI_10		Reserved					
15	14	13	12	11	10	9	8
PRI_9		Reserved					
7	6	5	4	3	2	1	0
PRI_8		Reserved					

位	描述	
[31:30]	PRI_11	IRQ11优先级 0表示最高优先级, 3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_10	IRQ10优先级 0表示最高优先级, 3表示最低优先级
[21:16]	Reserved	保留.
[15:14]	PRI_9	IRQ9优先级 0表示最高优先级, 3表示最低优先级
[13:8]	Reserved	保留.
[7:6]	PRI_8	IRQ8优先级 0表示最高优先级, 3表示最低优先级
[5:0]	Reserved	保留.

IRQ12 ~ IRQ15 中断优先级寄存器 (NVIC_IPR3)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR3	SCS_BA+0x40C	R/W	IRQ12 ~ IRQ15 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_15		Reserved					
23	22	21	20	19	18	17	16
PRI_14		Reserved					
15	14	13	12	11	10	9	8
PRI_13		Reserved					
7	6	5	4	3	2	1	0
PRI_12		Reserved					

位	描述	
[31:30]	PRI_15	IRQ15优先级 0表示最高优先级，3表示最低优先级
[29:24]	Reserved	保留。
[23:22]	PRI_14	IRQ14优先级 0表示最高优先级，3表示最低优先级
[21:16]	Reserved	保留。
[15:14]	PRI_13	IRQ13优先级 0表示最高优先级，3表示最低优先级
[13:8]	Reserved	保留。
[7:6]	PRI_12	IRQ12优先级 0表示最高优先级，3表示最低优先级
[5:0]	Reserved	保留。

IRQ16 ~ IRQ19 中断优先级寄存器 (NVIC_IPR4)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR4	SCS_BA+0x410	R/W	IRQ16 ~ IRQ19 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_19		Reserved					
23	22	21	20	19	18	17	16
PRI_18		Reserved					
15	14	13	12	11	10	9	8
PRI_17		Reserved					
7	6	5	4	3	2	1	0
PRI_16		Reserved					

位	描述	
[31:30]	PRI_19	IRQ19优先级 0表示最高优先级, 3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_18	IRQ18优先级 0表示最高优先级, 3表示最低优先级
[21:16]	Reserved	保留.
[15:14]	PRI_17	IRQ17优先级 0表示最高优先级, 3表示最低优先级
[13:8]	Reserved	保留.
[7:6]	PRI_16	IRQ16优先级 0表示最高优先级, 3表示最低优先级
[5:0]	Reserved	保留.

IRQ20 ~ IRQ23 中断优先级寄存器 (NVIC_IPR5)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR5	SCS_BA+0x414	R/W	IRQ20 ~ IRQ23 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_23		Reserved					
23	22	21	20	19	18	17	16
PRI_22		Reserved					
15	14	13	12	11	10	9	8
PRI_21		Reserved					
7	6	5	4	3	2	1	0
PRI_20		Reserved					

位	描述	
[31:30]	PRI_23	IRQ23优先级 0表示最高优先级，3表示最低优先级
[29:24]	Reserved	保留。
[23:22]	PRI_22	IRQ22优先级 0表示最高优先级，3表示最低优先级
[21:16]	Reserved	保留。
[15:14]	PRI_21	IRQ21优先级 0表示最高优先级，3表示最低优先级
[13:8]	Reserved	保留。
[7:6]	PRI_20	IRQ20优先级 0表示最高优先级，3表示最低优先级
[5:0]	Reserved	保留。

IRQ24 ~ IRQ27 中断优先级寄存器 (NVIC_IPR6)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR6	SCS_BA+0x418	R/W	IRQ24 ~ IRQ27 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_27		Reserved					
23	22	21	20	19	18	17	16
PRI_26		Reserved					
15	14	13	12	11	10	9	8
PRI_25		Reserved					
7	6	5	4	3	2	1	0
PRI_24		Reserved					

位	描述	
[31:30]	PRI_27	IRQ27优先级 0表示最高优先级, 3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_26	IRQ26优先级 0表示最高优先级, 3表示最低优先级
[21:16]	Reserved	保留.
[15:14]	PRI_25	IRQ25优先级 0表示最高优先级, 3表示最低优先级
[13:8]	Reserved	保留.
[7:6]	PRI_24	IRQ24优先级 0表示最高优先级, 3表示最低优先级
[5:0]	Reserved	保留.

IRQ28 ~ IRQ31 中断优先级寄存器 (NVIC_IPR7)

寄存器	偏移地址	R/W	描述	复位值
NVIC_IPR7	SCS_BA+0x41C	R/W	IRQ28 ~ IRQ31 中断优先级控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
PRI_31		Reserved					
23	22	21	20	19	18	17	16
PRI_30		Reserved					
15	14	13	12	11	10	9	8
PRI_29		Reserved					
7	6	5	4	3	2	1	0
PRI_28		Reserved					

位	描述	
[31:30]	PRI_31	IRQ31优先级 0表示最高优先级，3表示最低优先级
[29:24]	Reserved	保留。
[23:22]	PRI_30	IRQ30优先级 0表示最高优先级，3表示最低优先级
[21:16]	Reserved	保留。
[15:14]	PRI_29	IRQ29优先级 0表示最高优先级，3表示最低优先级
[13:8]	Reserved	保留。
[7:6]	PRI_28	IRQ28优先级 0表示最高优先级，3表示最低优先级
[5:0]	Reserved	保留。

6.2.9.7 中断源控制寄存器

除了与NVIC相关的中断控制寄存器外，NuMicro® NM1120 系列也提供了一些特殊的控制寄存器来增强中断功能，包含“NMI源选择”和“IRQ（中断请求）号身份识别”，描述如下。

R: 只读, W: 只写, R/W: 读/写

寄存器	偏移地址	R/W	描述	复位值
INT 基地址: INT_BA = 0x5000_0300				
INT_NMCTL	INT_BA+0x80	R/W	不可屏蔽中断源中断选择控制寄存器	0x0000_0000
INT_IRQSTS	INT_BA+0x84	R/W	MCU中断请求号身份识别寄存器	0x0000_0000

NMI 中断源选择控制寄存器 (INT_NMICTL)

寄存器	偏移地址	R/W	描述	复位值
INT_NMICTL	INT_BA+0x80	R/W	NMI 中断源选择控制寄存器	0x0000_0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							NMISELEN
7	6	5	4	3	2	1	0
Reserved			NMISEL				

位	描述	
[31:9]	Reserved	保留.
[8]	NMISELEN	NMI中断使能位（写保护） 0 = 关闭NMI中断 1 = 打开NMI中断 注： 这是一个保护位，对它编程之前需对地址0x5000_0100写0x59, 0x16, 和 0x88先把它解锁，请参考地址为SYS_BA+0x100的SYS_REGLCTL寄存器
[7:5]	Reserved	保留.
[4:0]	NMISEL	NMI中断源选择 Cortex®-M0的NMI中断可以通过设定NMTSEL寄存器从外部中断当中选择。

MCU中断请求源寄存器 (INT_IRQSTS)

寄存器	偏移地址	R/W	描述	复位值
INT_IRQSTS	INT_BA+0x84	R/W	MCU IRQ 号识别寄存器	0x0000_0000

31	30	29	28	27	26	25	24
IRQ							
23	22	21	20	19	18	17	16
IRQ							
15	14	13	12	11	10	9	8
IRQ							
7	6	5	4	3	2	1	0
IRQ							

Bits	Description
[31:0]	MCU IRQ源寄存器 IRQ 收集来自外设的所有中断，然后形成到Cortex®-M0内核的同步中断。有一种使Cortex®-M0产生中断的模式叫做正常模式。 IRQ收集来自每个外设的所有中断、并使他们同步，然后中断Cortex®-M0。 当IRQ[n]为0时，设置IRQ[n]为1将生成一个到Cortex®-M0 NVIC[n]的中断。 当IRQ[n]为1（例如一个中断被声明）时，设置MCU_bit[n]为1将清除中断，设置IRQ[n] 为0无影响。

6.2.10 系统控制寄存器

Cortex®-M0关键的控制和状态等特性由系统控制模块在系统控制寄存器里集中的管理。

更多的详细信息请参考“ARM® Cortex®-M0技术参考手册”和“ARM® v6-M架构参考手册”

6.2.10.1 系统控制寄存器内存映射

R: 只读, W: 只写, R/W: 读/写

寄存器	偏移地址	R/W	描述	复位值
SCS 基地址: SCS_BA = 0xE000_E000				
SCS_CPUID	SCS_BA+0xD00	R	CPUID 寄存器	0x410C_C200
SCS_ICSR	SCS_BA+0xD04	R/W	中断控制状态寄存器	0x0000_0000
SCS_AIRCR	SCS_BA+0xD0C	R/W	应用中断和复位控制寄存器	0xFA05_0000
SCS_SCR	SCS_BA+0xD10	R/W	系统控制寄存器	0x0000_0000
SCS_SHPR2	SCS_BA+0xD1C	R/W	系统处理器优先级寄存器2	0x0000_0000
SCS_SHPR3	SCS_BA+0xD20	R/W	系统处理器优先级寄存器3	0x0000_0000

6.2.10.2 系统控制寄存器描述

CPUID 寄存器 (CPUID)

寄存器	偏移地址	R/W	描述	复位值
SCS_CPUID	SCS_BA+0xD00	R	CPUID 寄存器	0x410C_C200

31	30	29	28	27	26	25	24
IMPLEMENTER							
23	22	21	20	19	18	17	16
Reserved				PART			
15	14	13	12	11	10	9	8
PARTNO							
7	6	5	4	3	2	1	0
PARTNO				REVISION			

位	描述	
[31:24]	IMPLEMENTER	实施代码 实施代码由 ARM® 分配(ARM® = 0x41)
[23:20]	Reserved	保留.
[19:16]	PART	处理器的架构 ARMv6-M读出来的值为0xC
[15:4]	PARTNO	处理器产品编号 读出来的值为0xC20
[3:0]	REVISION	修订号 读出来的值为0x0

中断控制状态寄存器 (ICSR)

寄存器	偏移地址	R/W	描述	复位值
SCS_ICSR	SCS_BA+0xD04	R/W	中断控制状态寄存器	0x0000_0000

31	30	29	28	27	26	25	24
NMIPENDSET	Reserved		PENDSVSET	PENDSVCLR	PENDSTSET	PENDSTCLR	Reserved
23	22	21	20	19	18	17	16
ISRPREEMPT	ISRPENDING	Reserved	VECTPENDING				
15	14	13	12	11	10	9	8
VECTPENDING				Reserved			VECTACTIVE
7	6	5	4	3	2	1	0
VECTACTIVE							

位	描述	
[31]	NMIPENDSET	NMI 设置挂起位 写操作: 0 = 无效 1 = 将NMI异常挂起 读操作: 0 = NMI异常没有挂起 1 = NMI异常挂起 注: 由于NMI是最高优先级异常, 所以通常处理器一检测到该位写1就会进入NMI异常处理。进入异常处理后, 处理器会将该位清零。这意味着只有当处理器正在执行NMI异常处理程序时再次产生NMI信号, NMI异常处理程序读取这一位才返回1。
[30:29]	Reserved	保留。
[28]	PENDSVSET	PendSV设置挂起位 写操作: 0 = 无效 1 = 将PendSV异常挂起 读操作: 0 = PendSV异常没有挂起 1 = PendSV异常挂起 注: 设置该位为1是设置PendSV 异常挂起的唯一方法。
[27]	PENDSVCLR	PendSV 清除挂起位 写操作: 0 = 无效 1 = 清除PendSV异常挂起状态 该位为只写位.为了清除PENDSV位,你必须同时往PENDSVSET写0,往PENDSVCLR写1。

[26]	PENDSTSET	SysTick异常设置挂起位 写操作: 0 = 无效 1 = 将SysTick异常挂起 读操作: 0 = SysTick异常没有挂起 1 = SysTick异常挂起
[25]	PENDSTCLR	SysTick异常清除挂起位 写操作: 0 = 无效 1 = 清除SysTick异常挂起状态 注: 该位为只读位。当你要清除PENDST位时, 必须同时往PENDSTSET写0, 往PENDSTCLR写1。
[24]	Reserved	保留.
[23]	ISRPREEMPT	中断抢先占有位 (只读) 如果该位设置, 一个挂起的异常将会从调试停止状态退出并进入服务。
[22]	ISRPENDING	中断挂起标志, 不包括 NMI和Faults (只读) 0 = 中断没有挂起 1 = 中断挂起
[21]	Reserved	保留.
[20:12]	VECTPENDING	允许挂起的最高优先级异常的异常编号 0 = 没有挂起的异常 非0 = 允许挂起的最高优先级异常的异常编号。
[11:9]	Reserved	保留.
[8:0]	VECTACTIVE	包含当前执行异常号 0 = Thread模式 非0 = 当前执行异常的异常号

应用中断和复位控制寄存器 (AIRCRCR)

寄存器	偏移地址	R/W	描述	复位值
SCS_AIRCRCR	SCS_BA+0xD0C	R/W	应用中断和复位控制寄存器	0xFA05_0000

31	30	29	28	27	26	25	24
VECTORKEY							
23	22	21	20	19	18	17	16
VECTORKEY							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					SYSRESETREQ	VECTCLRACTIVE	Reserved

Bits	Description
[31:16]	寄存器访问密钥 写操作: 当要写这个寄存器时, VECTORKEY 域必须设置为0x05FA, 否则写操作将被忽略。 VECTORKEY 域用于防止系统复位或者清除异常状态时误写该寄存器。 读操作: 读出来的值为0xFA05.
[15:3]	Reserved 保留.
[2]	系统复位请求 往该位写1将引起一个复位信号给芯片, 表明有复位请求。 该位为只写位, 复位后自动清零.
[1]	异常有效状态清除位 保留给调试使用。当写这个寄存器时, 用户必须往该位写0, 否则将出现不可预知的情况。
[0]	Reserved 保留.

系统控制寄存器 (SCR)

寄存器	偏移地址	R/W	描述	复位值
SCS_SCR	SCS_BA+0xD10	R/W	System Control Register	0x0000_0000

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			SEVONPEND	Reserved	SLEEPDEEP	SLEEPONEXIT	Reserved

Bits	Description
[31:5]	Reserved 保留.
[4]	SEVONPEND 挂起时发送事件 0 = 只有使能中断或事件可以唤醒处理器，不包括禁用中断在内。 1 = 使能事件和所有中断（包括禁用的中断），可以唤醒处理器。 当一个事件或中断进入挂起状态时，事件信号从WFE唤醒处理器。如果处理器没在等待事件，事件将会被注册并影响下一个WFE。 执行SEV指令或外部事件同样会唤醒处理器。
[3]	Reserved 保留.
[2]	SLEEPDEEP 处理器深度睡眠和睡眠模式选择 控制处理器在低电模式时使用休眠还是深度休眠模式。 0 = 休眠模式 1 = 深度休眠模式
[1]	SLEEPONEXIT Sleep-On-Exit使能位 该位表明当从Handler 模式返回到Thread模式时，是否退出休眠 0 = 当从Thread 模式返回时，不休眠 1 = 从ISR返回到Thread模式时，进入休眠或深度休眠 置该位为1使能一个中断驱动应用，从而避免返回到一个空的主函数应用。
[0]	Reserved 保留.

系统处理器优先级寄存器 2 (SHPR2)

寄存器	偏移地址	R/W	描述	复位值
SCS_SHPR2	SCS_BA+0xD1C	R/W	系统处理器优先级寄存器 2	0x0000_0000

31	30	29	28	27	26	25	24
PRI_11		Reserved					
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							

位	描述	
[31:30]	PRI_11	系统处理器11优先级 – SVCall 0表示最高优先级，3表示最低优先级
[29:0]	Reserved	保留.

系统处理器优先级寄存器 3 (SHPR3)

寄存器	偏移地址	R/W	描述	复位值
SCS_SHPR3	SCS_BA+0xD20	R/W	System Handler Priority Register 3	0x0000_0000

31	30	29	28	27	26	25	24
PRI_15		Reserved					
23	22	21	20	19	18	17	16
PRI_14		Reserved					
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							

位	描述	
[31:30]	PRI_15	系统处理器15优先级– SysTick 0表示最高优先级，3表示最低优先级
[29:24]	Reserved	保留.
[23:22]	PRI_14	系统处理器14优先级– PendSV 0表示最高优先级，3表示最低优先级
[21:0]	Reserved	保留.

6.3 时钟控制器

6.3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟。该控制器还通过单独时钟的开或关，时钟源选择和分频器来进行功耗控制。在CPU使能低功耗PDEN(CLK_PWRCTL[7])位和Cortex®-M0内核执行WFI指令后，芯片才能进入低功耗模式。直到唤醒中断发生，芯片才会退出低功耗模式。在低功耗模式下，时钟控制器会关闭外部4~24MHz高速晶振和内部48MHz高速RC振荡器，以降低整个系统功耗。图6.3-2所示各模块时钟发生器和时钟源的简图。

时钟发生器由如下4个时钟源组成：

- 32.768 kHz 外部低速晶振(LXT)
- 4~24 MHz 外部高速晶振(HXT)
- 48 MHz 内部高速 RC 振荡器(HIRC)
- 10 kHz 内部低速 RC 振荡器 (LIRC)

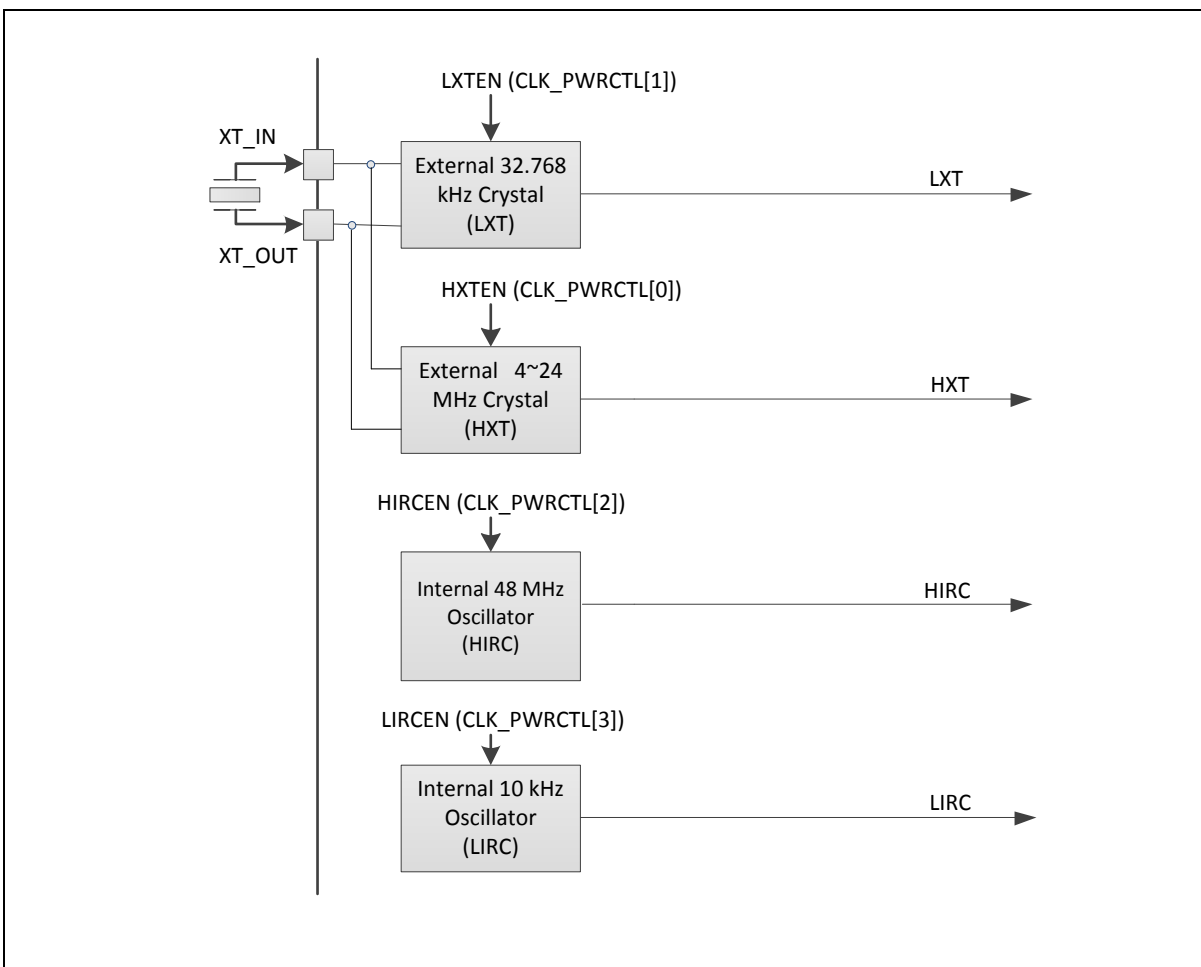


图 6.3-1 时钟发生器框图

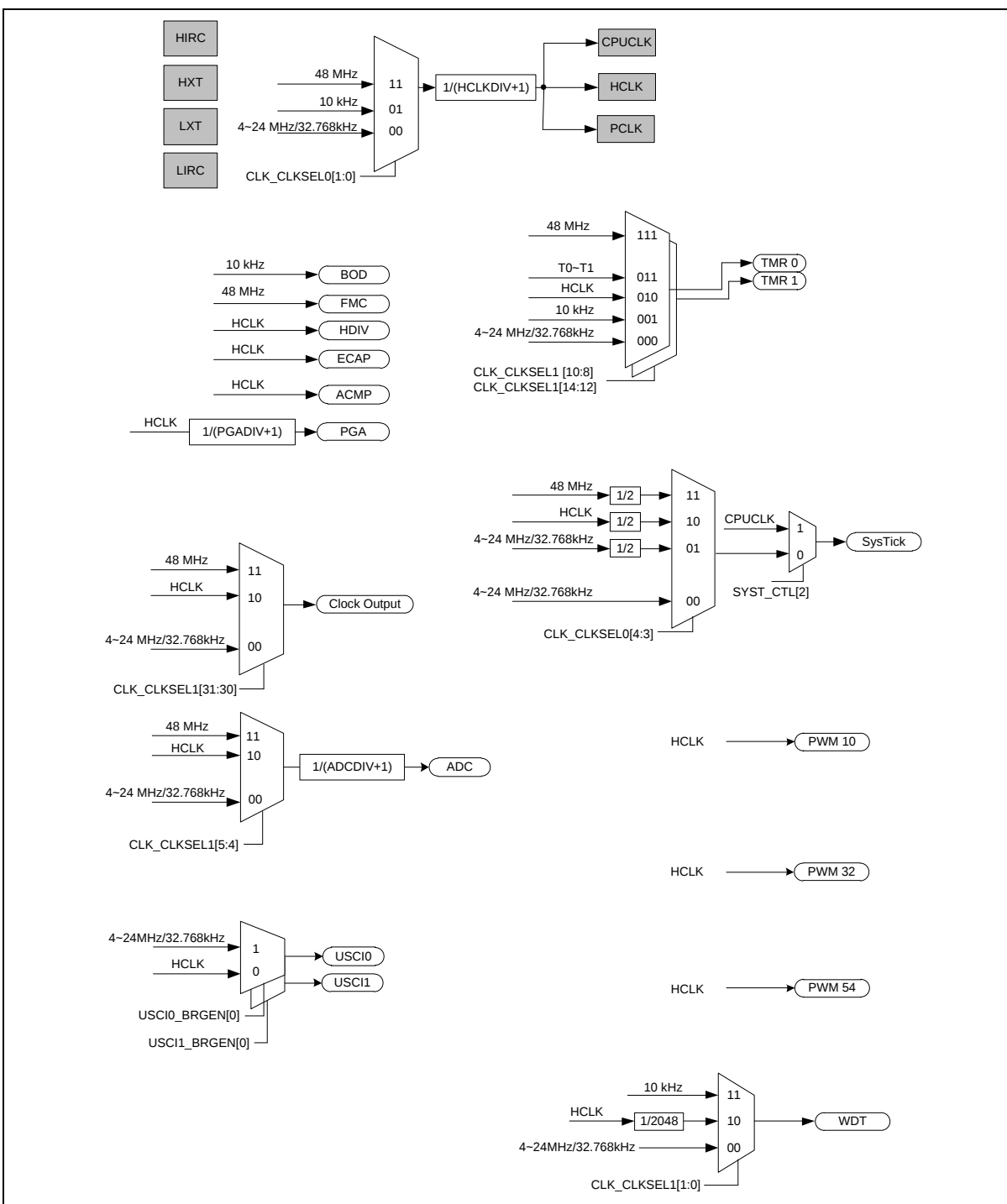


图 6.3-2 时钟发生器全局框图

6.3.2 自动校准

该芯片支持自动频率校准功能：HIRC（内部 48MHz RC 振荡器）可以通过精确的LXT（外部32.768 kHz晶体振荡器）自动调整输出精确的HIRC频率，在全温度范围里，误差在0.25%内。

例如：系统需要一个精确的48MHz时钟，但用户不想使用PLL作为系统时钟源，他们可以在系统上焊接一个32.768 kHz晶振，然后设置FREQSEL (SYS_IRCTCTL[0] 频率校准选择) 为“1”，这样自动频率校准功能就会被使能。中断状态标志位FREQLOCK (SYS_IRCTISTS[0] HIRC频率锁定状态)为“1”表明HIRC输出频率误差在0.25%内。为了取得更好的效果，推荐同时设置LOOPSEL (SYS_IRCTCTL[5:4] 频率校准计算循环) 和RETRYCNT (SYS_IRCTCTL[7:6]校准值更新限制计数) 为“11”。

6.3.3 系统时钟和 SysTick 时钟

系统时钟有 3 个可选时钟源，由时钟发生器产生。时钟源切换取决于寄存器 HCLKSEL(CLK_CLKSEL0[1:0])。其框图如图 6.3-3所示。

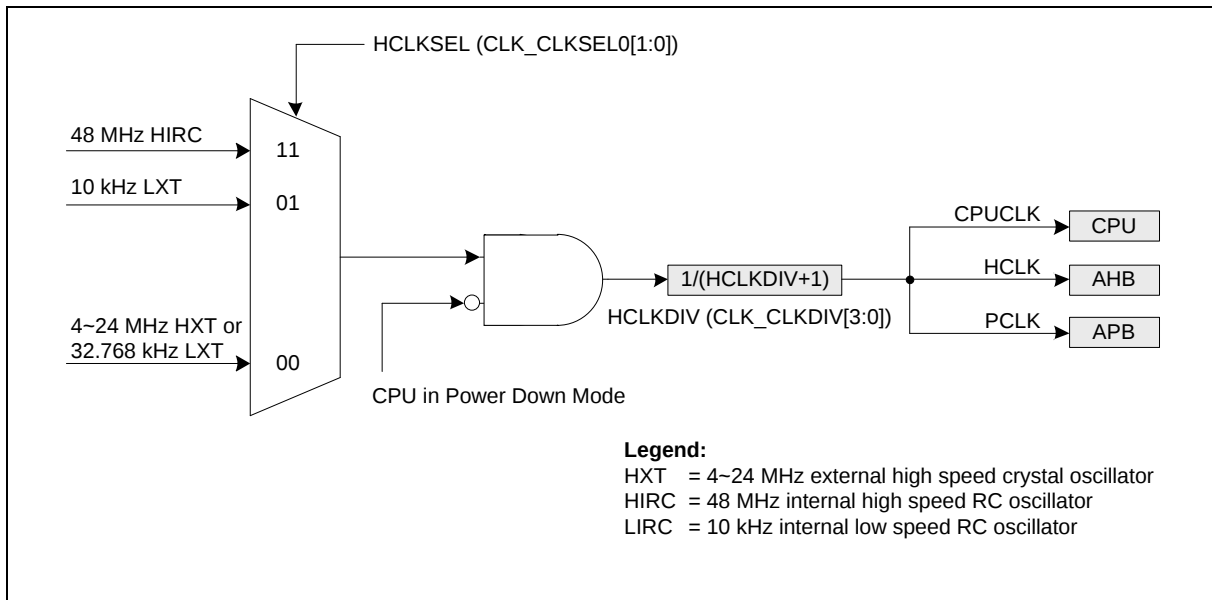


图 6.3-3 系统时钟框图

Cortex®-M0内核的SysTick 时钟源可以选择CPU时钟或外部时钟CLKSRC(SYST_CTL[2])。如果使用外部时钟，SysTick 时钟 (STCLK) 有 4 个可选时钟源。时钟源切换取决于寄存器STCLKSEL (CLK_CLKSEL0[4:3])。其框图如图 6.3-4所示：

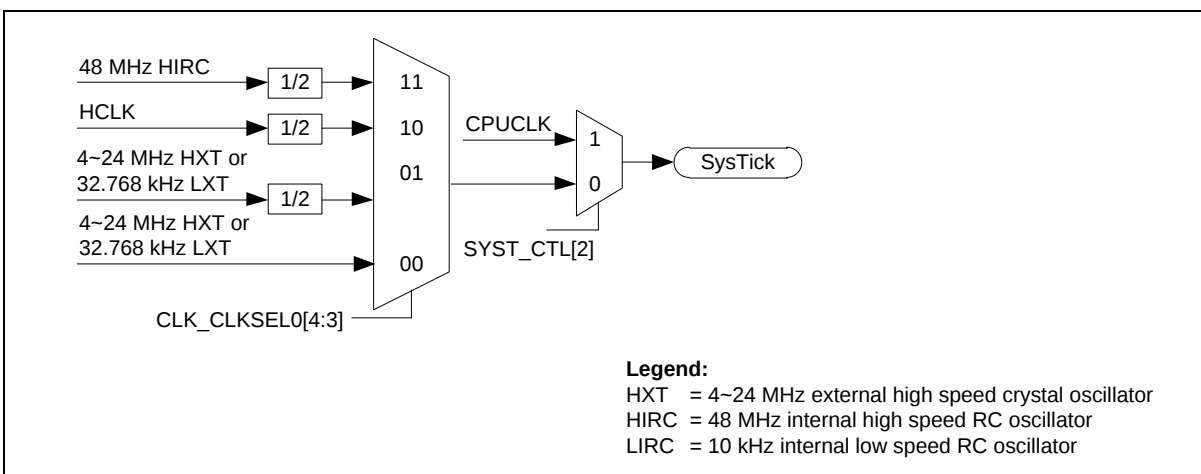


图 6.3-4 SysTick 时钟控制框图

6.3.4 外设时钟源选择

外设时钟可以有不同的时钟源做切换设置。主要取决于不同的外设。请参看寄存器CLK_CLKSEL1和CLK_APBCLK。在**Error! Reference source not found.**章节有详细描述。

请注意, 用户必须等到两个时钟源都处于稳定状态之后, 才可从一个时钟源切换到另一个时钟源。

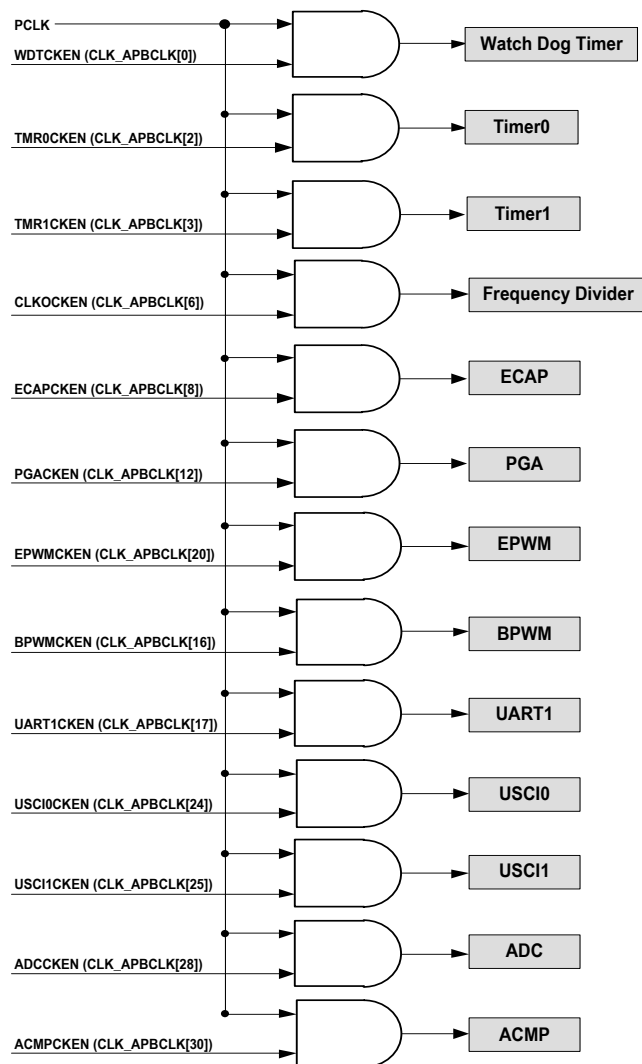


图 6.3-5 PCLK 外设总线时钟源选择

	外设时钟源选择表	Ext. CLK (HXT Or LXT)	HIRC	LIRC	HCLK
WDT	Yes	Yes	No	Yes	Yes
Timer0	Yes	Yes	Yes	Yes	Yes
Timer1	Yes	Yes	Yes	Yes	Yes
USCI0	Yes	Yes	Yes	Yes	Yes
USCI1	Yes	Yes	Yes	Yes	Yes
ADC	Yes	Yes	Yes	No	Yes
ACMP	No	No	No	No	Yes
ECAP	No	No	No	No	Yes
EBWM	No	No	No	No	Yes
BPWM	No	No	No	No	Yes
HDIV	No	No	No	No	Yes

表 6.3-1 外设时钟源选择表

注意:对于那些时钟源不可选择的外设，它们的时钟源固定为PCLK。

6.3.5 掉电模式时钟

当芯片进入掉电模式时，系统时钟和一些时钟源以及一些外设时钟将被关闭。也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作：

- 时钟发生器
- 10 kHz 内部低速振荡器时钟 (LIRC)
- 32.768 kHz 外部低速晶振时钟 (LXT) (当 PDLXT = 1 且 XTLEN[1:0] = 10)
- 外设时钟 (当模块的时钟源来自10kHz内部低速振荡器)
 - ◆ 看门狗时钟
 - ◆ 定时器 0/1 时钟

6.3.6 分频器输出

该设备带有一个2的若干次幂的频率分频器，该分频器由16个链式的二分频器组成。其中哪一级的值被输出，由一个16选1的多路转换器决定，该多路转换器的输出连接到CKO管脚上。因此共有16种时钟分频选择，分别从 $F_{in}/2^1$ 到 $F_{in}/2^{16}$ ，此处 F_{in} 是时钟输入频率。

输出公式： $F_{out} = F_{in}/2^{(N+1)}$ ，其中 F_{in} 为输入时钟频率， F_{out} 为通过时钟分频器的输出频率，N为

FREQSEL(CLK_CLKOCTL[3:0])的值。

将CLKOEN (CLK_CLKOCTL[4])置1，计数器开始计数。将CLKOEN (CLK_CLKOCTL[4])置0，计数器保持计数状态，直到分频时钟达到低电平并保持在低电平状态。

若将DIV1EN (CLK_CLKOCTL[5])置1，分频时钟（FRQDIV_CLK）将绕过分频器，使得分频器的时钟在CLKO管脚上直接输出。

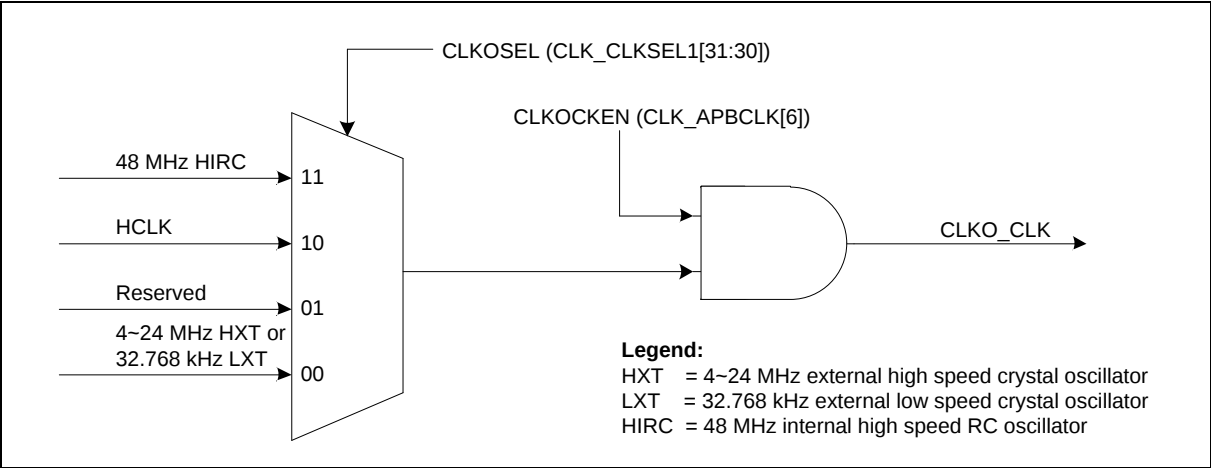


图 6.3-6 分频器的时钟源框图

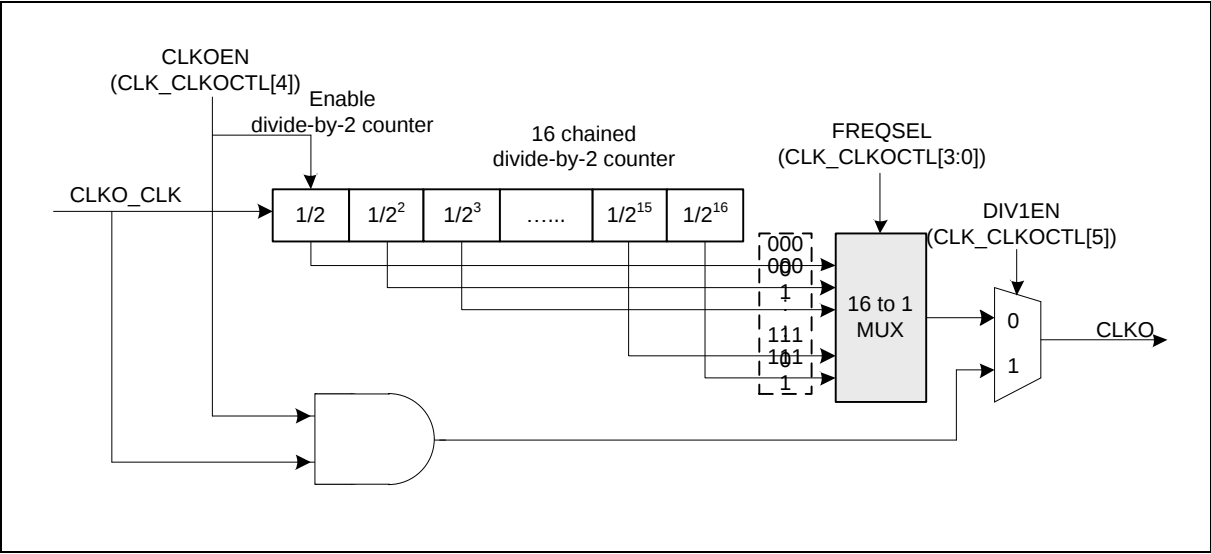


图 6.3-7 分频器框图

6.4 存储控制器 (FMC)

6.4.1 概述

NM1120系列具有29.5K字节片上Flash，应用程序存储器（APROM），可以通过ISP更新程序。当芯片已经贴完片后，用户可以通过在系统编辑功能（ISP）来更新程序存储器。芯片上电后，Cortex[®]-M0 CPU通过config0（CBS）确定启动项后决定从APROM或LDROM获取代码。NM1120系列提供Data Flash区域，支持与APROM共享空间，Data Flash大小可根据应用需求通过config1配置。安全保护存储器（SPROM）是保护用户编程代码在SPROM里。

6.4.2 特性

- 对于不连续的地址访问，48MHz需要等待状态，24MHz无需等待状态
- 支持29.5K字节应用程序存储空间（APROM）
- 支持2K引导存储器（LDROM）
- 大小可配置的数据Flash，支持512字节页擦除
- 支持3个512字节可编程加密存储器（SPROM）
- 支持在系统编程（ISP）/在应用编程（IAP）来更新片上Flash

6.5 通用 I/O (GPIO)

6.5.1 概述

NM1120系列有多达22个通用I/O管脚，这些管脚可以通过配置芯片和其它功能管脚共享。这22个管脚分配在PA, PB, PC和PD四个端口上。每个管脚都是独立的，都有相应的寄存器位来控制管脚的功能模式与数据。

每个I/O管脚的状态可由软件配置为输入，推挽输出，开漏输出或准双向模式。芯片复位之后，所有管脚状态根据CIOIN (CONFIG0[10])设置。每一个I/O管脚都有一个阻值为110K~300K的弱上拉电阻接到VDD上，VDD范围为从5.0 V到2.5 V。

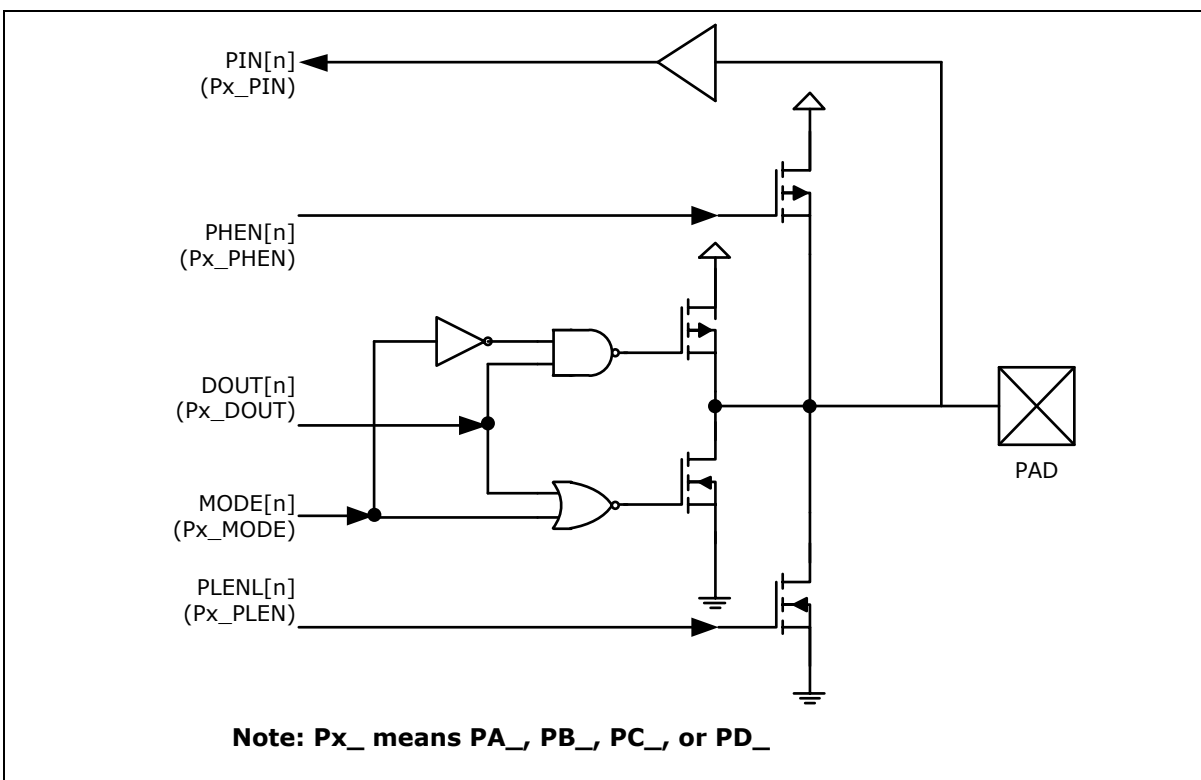


图 6.5-1 I/O 引脚方框图

6.5.2 特性

- 四种 I/O 模式:
 - ◆ 准双向模式
 - ◆ 推挽输出
 - ◆ 开漏输出
 - ◆ 高阻态输入
- 可选择 TTL/Schmitt 触发输入模式
- I/O可以配置成边沿/电平触发的中断源

- 支持高驱动及高灌电流的I/O模式
- 支持软件可选择的斜率控制
- 通过CIOINI (CONFIG0[10])复位，可配置所有I/O的默认模式
 - ◆ 如果CIOIN = 0，复位后所有的GPIO管脚是准双向模式
 - ◆ 如果CIOIN = 1，复位后所有的GPIO管脚是三态输入模式
- GPIOA 在四种I/O模式中支持使能上拉和下拉电阻
- GPIOB、GPIOC和GPIOD仅在准双向模式下，I/O管脚内部上拉电阻才使能
- 使能管脚中断功能将同时使能GPIO唤醒功能

6.5.3 GPIO 中断和唤醒功能

每个GPIO管脚都可以通过RHIE (Px_INTEN[n+16])/FLIE (Px_INTEN[n])位和TYPE (Px_INTTYPE[n])设置成芯片的中断源。有五种中断触发条件可以设置：低电平触发、高电平触发、下降沿触发和上升沿触发以及上升与下降沿同时触发。在边沿触发中用户可以通过使能输入信号去抖功能来阻止由噪声引起的意外中断。去抖时钟源和采样周期可以通过DBCLKSRC (GPIO_DBCTL[4])和DBCLKSEL (GPIO_DBCTL[3:0])寄存器来设置。

当芯片进入Idle/Power-down模式时，GPIO也可以唤醒系统。设置GPIO为唤醒触发的条件与GPIO中断触发的条件相同。

1. 进入Idle/Power-down模式之前确认I/O口的状态

当使用切换GPIO唤醒系统，根据相应的唤醒设置，用户进入空闲/掉电模式前必须确保I/O状态。

例如，如果配置唤醒事件发生由I/O上升沿/高电平触发，用户必须确保指定的引脚I/O状态在进入空闲/掉电模式前是低电平；如果配置I/O触发唤醒事件是下降沿/低电平触发，用户必须确保进入掉电模式前指定引脚I/O状态是高电平。

2. 在进入空闲/关机模式之前禁用I/O去抖动功能

如果通过I/O引脚唤醒并使能该引脚输入信号的去抖功能，系统唤醒是通过该GPIO引脚，系统会产生两个GPIO中断事件。一个中断事件是由唤醒功能引起的，另一个是由I/O输入去抖动功能引起的。用户应在进入空闲/关机模式之前禁用去抖功能，以避免系统唤醒后发生第二次中断事件。

6.6 定时器控制器(TIMER)

6.6.1 概述

定时器控制器包含 2 组 32-位定时器，TIMER0 和 TIMER1，提供用户便捷的计数定时功能。定时器可执行很多功能，如频率测量，时间延迟，时钟发生，外部输入管脚事件计数和外部捕捉管脚脉宽测量等。

6.6.2 特性

- 支持2组 32-位定时器，包含一个24位向上计数器和一个8位的预分频计数器
- 每个定时器(TMR0_CLK, TMR1_CLK)都有独立的时钟源
- 提供 one-shot, periodic, toggle 和 continuous 四种计数操作模式
- $\text{Time-out 周期} = (\text{输入定时器时钟周期}) * (8\text{位预分频计数器} + 1) * (24\text{位 CMPDAT})$
- $\text{支持最大计数周期时间} = (1 / T \text{ MHz}) * (2^8) * (2^{24})$; T表示定时器输入时钟周期
- 通过TIMERx_CNT (定时器数据寄存器)可读取内部 24 位向上计数器的值
- 支持引脚 (TM0, TM1) 事件计数功能
- 支持内部捕捉触发当内部ACMP输出信号变化
- 当定时器中断信号产生，支持芯片从Idle/Power-down唤醒

6.7 增强型输入捕捉定时器 (ECAP)

6.7.1 概述

这个外设提供输入捕捉定时器/计数器，能够检测通道输入信号的数字边沿变化。这个模块有3个输入捕捉通道。定时器/计数器配备有向上计数，重载和比较匹配功能。

6.7.2 特性

- 24 位输入捕捉向上计数定时器/计数器
- 3 个输入通道都有独立的捕捉计数保持寄存器。
- 噪音滤波器在输入端口前端
- 三选项边沿检测：
 - ◆ 上升沿检测
 - ◆ 下降沿检测
 - ◆ 上升/下降沿检测
- 作为输入源支持 ADC 比较输出和 ACMP 输出
- 捕捉到事件后复位或者重载捕捉计数器
- 支持比较匹配功能
- 支持中断功能

6.8 增强型 PWM 发生器(EPWM)

6.8.1 概述

NM1120系列微控制器内置了针对马达驱动应用的一个PWM单元。PWM单元支持6路PWM发生器，可以配置为相互独立的6路PWM输出，PWM0~PWM5，或配置成3对分别带有可编程死区发生器的互补PWM(PWM0, PWM1), (PWM2, PWM3) 和 (PWM4, PWM5)。

每一对互补PWM共用一个预分频器，分别提供9种分频系数(1, 1/2, 1/4, 1/8, 1/16, 1/32, 1/64, 1/128, 1/256)。每一路PWM输出有独立的16位计数器用以PWM周期控制，和16位的比较器用以调节占空比。6组发生器提供14个独立PWM中断标志，当相关PWM通道的周期和占空比如果与计数器相符，PWM中断将会被硬件置1。每一路PWM中断各有中断使能位。每个PWM发生器可以配置成单次模式来产生一个PWM信号周期或者自动重载模式来连续输出PWM波形。

为了防止PWM输出引脚输出不稳定波形，16位周期向上计数器和比较器带有双缓冲区。当用户向计数器和比较器寄存器写数据时，所写数据会在这个周期结束时加载。这种双缓存的特质保证了PWM稳定平滑的输出。

除了PWM，电机控制还需要Timer、ACMP和ADC共同工作。为了更精确的控制电机，我们提供一些寄存器，不仅可以配置PWM同时也可以配置Timer、ADC和ACMP。这样做，可以节省更多的CPU时间且便于控制电机，尤其是在直流无刷电机中。

6.8.2 特性

- 支持HCLK时钟输入和9级分频(1, 1/2, 1/4, 1/8, 1/16, 1/32, 1/64, 1/128, 1/256)
- 支持6个独立的16位PWM占空比控制单元控制最多6个PWM输出管脚：
 - ◆ 6路独立PWM输出 - PWM0, PWM1, PWM2, PWM3, PWM4, 和 PWM5
 - ◆ 三组互补PWM输出，每组的一根引脚与另外一个引脚互补，且可以插入可编程的死区时间 - (PWM0, PWM1), (PWM2, PWM3) 和 (PWM4, PWM5)
 - ◆ 三组同步PWM输出，每组PWM的引脚相位同步 - (PWM0, PWM1), (PWM2, PWM3) 和 (PWM4, PWM5)
- 支持群组控制
- 支持单次模式（只支持边沿对齐类型）或者自动装载模式
- 支持16位精度
- 支持边沿对齐和中心对齐模式
- 支持互补PWM中可编程死区发生器
- 支持硬件故障刹车保护
 - ◆ 两个中断源类型：
 - ◆ 一种类型直接刹车，一种是能成刹车状态恢复。
 - ◆ 故障刹车源：
 - BRK0: ACMP0, ACMP1, EADC 和 外部引脚 (BRAKE).
 - BRK1: ACMP0, ACMP1, EADC 和外部引脚(BRAKE).

- PWM信号在极性控制阶段之前定义为正逻辑，PWM口的有效状态由极性控制寄存器来控制
- 支持独立的下降值CMPDAT比较，中心值CMPDAT比较（中心对齐模式），上升值CMPDAT比较（中心对齐模式），周期值比较，用来触发EADC转换。
- 支持ACMP输出事件触发PWM强制输出一个周期的低电平，该特性可用于步进电机驱动
- 支持中断累加功能

6.9 基本 PWM 发生器 (BPWM)

6.9.1 概述

NM1120 系列有 1 组 BPWM，每组 BPWM 发生器可配置成 2 个独立的 PWM 输出，BPWM CH0~BPWM CH1，或者可配置成 1 对互补的 PWM，(BPWM CH0,BPWM CH1) 带可编程的死区发生器。

PWM 发生器由一个 8 位的预分频器，一个时钟除频器可进行 5 种分频 (1,1/2,1/4,1/8,1/16)，两个 PWM 计时器包含两种时钟源，两个 16 位 PWM 向下计数器用于 PWM 周期控制，两路 16 位比较器用于 PWM 占空比控制和一个死区发生器。PWM 发生器提供两个独立的 PWM 中断标志，当相应的 PWM 周期向下计数器计数到 0 时，它们会通过硬件置位。每个 PWM 中断有其相对应的使能位，可以让 CPU 去请求相应的 PWM 中断。PWM 发生器也可以配置成单次模式，用于处理只有一次 PWM 周期的信号或者自动加载模式，用于连续的输出 PWM 波形。

当 DTCNT01(BPWM_CTL[4]) 被置位，BPWM CH0 和 BPWM CH1 执行互补模式；这对 PWM 的时序，周期，占空比和死区时间都由 PWM0 的计数器和死区发生器决定。参考 **Error! Reference source not found.**

为了避免 PWM 驱动输出管脚导致故障，16 位的周期向下计数器和 16 位的比较器带有双缓存。当用户写数据到计数器或者比较器的寄存器时，16 位向下计数器/比较器更新的数据只有在向下计数到 0 时才被装载。这个双缓存的特性可以避免在 PWM 输出的时候出现故障。

当 16 位的周期向下计数器计数到 0 时，中断请求将会产生。如果 PWM 定时器设置为自动加载模式，当向下计数到 0 时，它将自动重载 PWM 计数寄存器 (BPWM_PERIODx,x=0,1) 中的值，然后开始递减，如此重复。如果 PWM 定时器设置为单次模式，那么向下计数器在计数到 0 后将会停止并产生一个中断请求。

PWM 计数比较器的值被用于高脉冲宽度的调制。当向下计数器的值与比较寄存器的值相同时，这个计数器的控制逻辑就变输出为高电位。

6.9.2 特性

- 一个 PWM 发生器有一个 8 位的预分频器，一个时钟除频器，两个 PWM 计数器（向下计数），一个死区发生器和两个 PWM 输出。
- 支持 16 位的解析度
- 支持 PWM 中断请求与 PWM 周期同步。
- 支持单周期和自动加载模式
- 支持边沿对齐和中心对齐的操作模式

6.10 看门狗定时器 (WDT)

6.10.1 概述

当系统运行到未知状态时，看门狗定时器用于执行系统复位。可以预防系统无限制的挂机。另外看门狗定时器也可以用于将系统从空闲/掉电模式下唤醒。

6.10.2 特征

- 18位自由运行的计数器用于看门狗超时间隔
- 超时间隔可选 (24 ~ 218) WDT_CLK 周期，超时时间范围在104ms~26.3168ms，如果 WDT_CLK = 10kHz 。
- 系统维持在复位状态时间为 $(1 / \text{WDT_CLK}) * 63$

如果看门狗时钟源选择位10kHz时，支持看门狗唤醒功能

6.11 USCI – 通用串行控制接口控制器

6.11.1 概述

通用串行控制接口（USCI）是一个包含了几种通讯协议的灵活的接口模块。用户可以配置这个控制器用作UART,SPI,I2C功能的协议。

注: USCI中UART,I2C和SPI信息的具体细节, 请参看6.12,6.13,6.14章节

6.11.2 特征

根据应用需要该控制器可以独立的配置成如下几种协议:

- UART
- SPI
- I²C

为了增加可读性, USCI寄存器根据不同的功能有不同的别名。例如, USCI_CTL寄存器用于UART协议时别名为UUART_CTL,用于SPI协议时别名为USPI_CTL,用于I2C协议时别名为UI2C_CTL.

6.12 USCI – UART 模式

6.12.1 概述

UART功能包括接收/发送异步数据帧，接收数据时UART是串并转换，发送数据时是并串转换功能，接收器和发送器是独立的，接收和发送数据帧可以在不同时间开始。

UART控制器也提供LIN功能，数据输入可以唤醒系统。

6.12.2 特性

- 支持两个数据接收缓冲和一个数据发送缓冲
- 支持可编程波特率发生器
- 支持9位数据发送
- 支持LIN 功能
- 通过波特率产生器内置的捕获功能可以实现波特率检测
- 支持唤醒功能

6.13 USCI – SPI 模式

6.13.1 概述

USCI控制器的SPI模式就是同步串行数据通信，支持全双工数据传输，支持主从机模式，支持4线双向接口。USCI的SPI功能是从外设接收数据时实现串并转换，发送数据到外设时实现并串数据转换，通过FUNMODE (USPI_CTL[2:0]) = 0x1选择SPI模式

设置SLAVE (USPI_PROTCTL[0])决定SPI协议处在主机/从机模式，图 6.13-1 和 图 6.13-2展示了在主机和从机模式的应用框图。

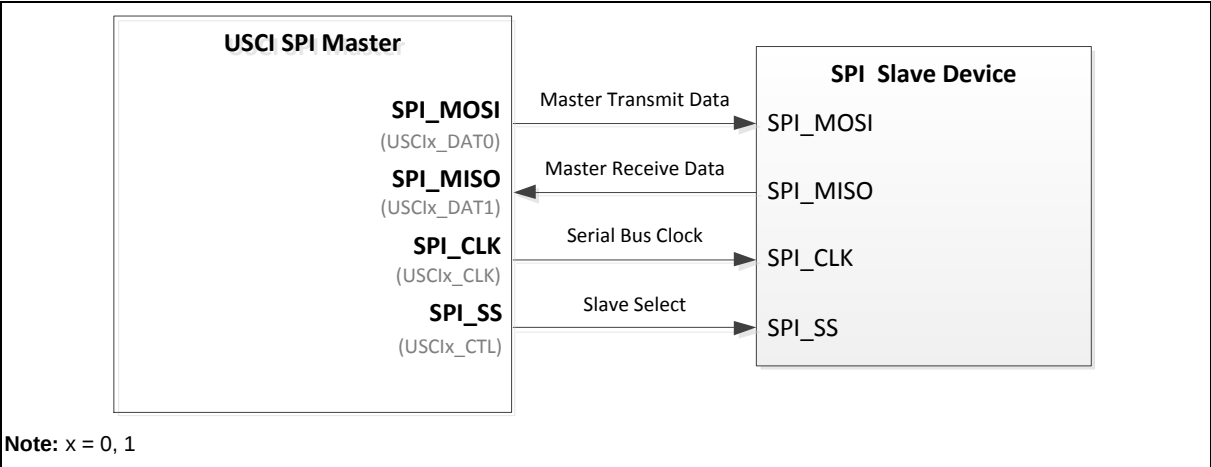


图 6.13-1 SPI 主机模式应用框图 (x=0, 1)

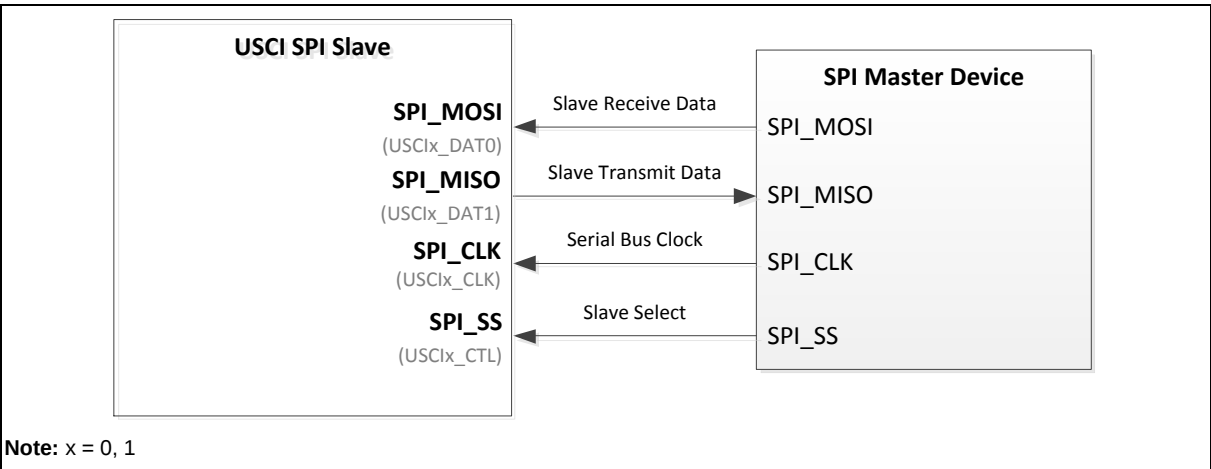


图 6.13-2 SPI 从机模式应用框图 (x=0, 1)

6.13.2 特性

- 支持主机或从机模式操作 (最高频率—主机 = $f_{PCLK} / 2$, 从机 < $f_{PCLK} / 5$)
- 可配置传输数据的字长4 到 16位

- 支持一个发送缓存和两个接收缓存
- 可设定MSB或LSB优先
- 支持传输暂停功能
- 支持3线双向数据接口，无从机选择信号
- 从机模式支持从机选择信号唤醒

6.14 USCI – I²C 模式

6.14.1 概述

I²C总线主从通信时，数据与时钟信号在SCL, SDA线上同步变化，数据字节长度为8位，MSB优先发送，每个数据位对应一个SCL时钟信号，数据字节发送完后跟一个响应信号位。SCL为高电平时数据位采样，所以SCL为低电平时才能改变数据线（SDA）的信号，SCL为高电平时数据信号必须保持稳定；SCL为高电平时SDA信号的变化被认为是命令（开始或停止），I²C总线的详细时序请参考图 6.14-1.

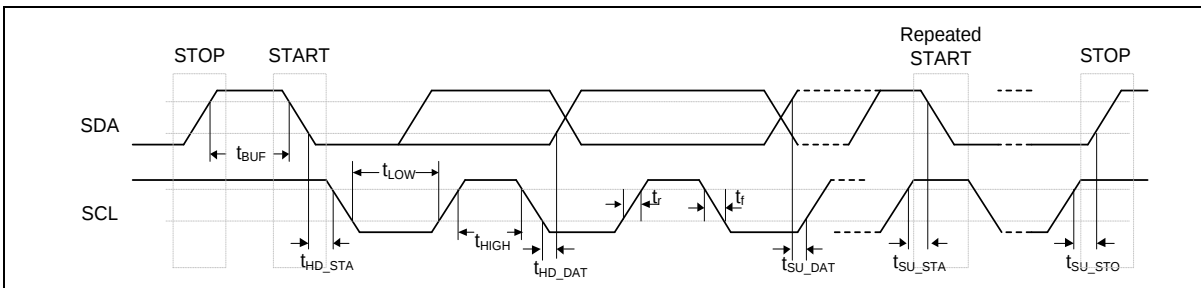


图 6.14-1 I²C 总线时序

片上I²C模块提供满足标准I²C协议的接口，自动处理数据的传输；选择I²C模式需要设置FUNMODE (UI2C_CTL [2:0]) = 100B，当此I2C端口使能，USCI接口用于I2C总线管脚：SDA和SCL。I/O管脚用于I2C端口前用户必须先设置管脚功能为I2C。

注意：当USCI配置为I²C 模式后SDA,SCL信号处于开漏输出状态，必须外接上拉电阻。

6.14.2 特征

- 支持主从机功能
- 支持7位地址及10位地址
- 支持标准模式（100 kBit/s）或快速模式(最高到400 kBit/s)通讯
- 支持多主机模式
- 支持一个发送缓存和两个接收缓存
- 支持10位超时功能
- 支持地址匹配或数据信号变化唤醒功能
- 支持设置/保持时间可编程配置

6.15 硬件除法器 (HDIV)

6.15.1 概述

硬件除法器(HDIV) 在高性能应用中很有用，该硬件除法器是一个有符号的整数除法器，其输出商和余数。

6.15.2 特征

- 有符号（二进制补码）整数计算
- 32位被除数、16位除数的计算能力
- 输出32位商和32位余数(16位余数随着符号扩展到32位)
- 除以0警告标志
- 一个计算周期消耗6HCLK 时钟
- 写除数触发计算
- 当读商和余数时，将自动准备好等待下次计算

6.16 模数转换器(ADC)

6.16.1 概述

NM1120系列包含一个12位8通道逐次逼近型模数转换器(SAR A/D 转换器). A/D转换可通过软件、外部引脚(STADC/PC.1)或PWM触发.

6.16.2 特性

- 模拟输入电压范围: $0 \sim V_{DD}$.
- 12位分辨率, 保证10位精度.
- 多达8个模拟输入通道.
- ADC 时钟频率高达16MHz.
- 可配置ADC内部采样时间.

6.17 模拟比较器 (ACMP)

6.17.1 概述

NM1120系列包含两个比较器，通过不同配置可用于多种场合。当正输入大于负输入，比较器输出1，否则输出0。每个比较器可以配置为当比较器输出值变化时产生中断。

6.17.2 特性

- 模拟输入电压范围: $0 \sim V_{DD}$
- 支持迟滞功能
- 每个比较器负输入支持可选的内部参考电压源

6.18 可编程增益放大器 (PGA)

6.18.1 概述

NM1120系列包含一个可编程增益放大器, 可通过PGAEN位使能. 用户可以通过内部的A/D转换通道测量可编程增益放大器输出电压. 此外, 用户可以调整增益为1, 2, 3, 5, 7, 9, 11, 或 13.

注: 模拟输入端口引脚必须在PGA功能使能之前配置为输入类型.

6.18.2 特性

- 支持模拟输入电压范围: $0 \sim V_{DD}$.
- 支持可编程增益: 1, 2, 3, 5, 7, 9, 11, 13
- 支持PGA输出作为ADC或ACMP的输入

7 应用电路

8 电气特性

8.1 绝对最大额定值

符号	参数	最小值	最大值	单位
$V_{DD}-V_{SS}$	直流电源电压	-0.3	+7.0	V
V_{IN}	输入电压	$V_{SS}-0.3$	$V_{DD}+0.3$	V
$1/t_{CLCL}$	晶振频率	4	24	MHz
T_A	工作温度	-40	+105	°C
T_{ST}	贮存温度	-55	+150	°C
I_{DD}	V_{DD} 最大流入电流	-	120	mA
I_{SS}	V_{SS} 最大流出电流	-	120	mA
I_{IO}	单一管脚最大灌电流	-	35	mA
	单一管脚最大流出电流	-	35	mA
	所有管脚最大灌电流总和	-	100	mA
	所有管脚最大输出电流总和	-	100	mA

注：上表所列的条件中，其极限值可能对设备的稳定有反作用

8.2 DC 电气特性

($V_{DD} - V_{SS} = 2.1 \sim 5.5 \text{ V}$, $T_A = 25^\circ\text{C}$)

符号	参数	最小值	典型值	最大值	单位	测试条件			
V_{DD}	工作电压	2.1	-	5.5	V	$V_{DD} = 2.1\text{V} \sim 5.5\text{V}$ up to 48 MHz			
V_{SS} / AV_{SS}	电源地	-0.3	-	-	V				
V_{LDO}	LDO 输出电压		1.5		V				
V_{BG}	带隙电压	1.14	1.2	1.24	V	$V_{DD} = 3.0\text{V} \sim 5.5\text{V}$, $T_A = -40^\circ\text{C} \sim 105^\circ\text{C}$			
I_{DD5}	正常运行模式下的工作电流 HCLK = 48 MHz while(1){ 运行在 Flash 中	-	9.7	-	mA	V_{DD}	HXT	HIRC	All Digital Modules
						5.5V	X	48 MHz	V
I_{DD6}		-	7.4	-	mA	5.5V	X	48 MHz	X
I_{DD7}		-	9.7	-	mA	3V	X	48 MHz	V
I_{DD8}		-	7.4	-	mA	3V	X	48 MHz	X
I_{DD1}	正常运行模式下的工作电流 HCLK = 24 MHz while(1){ 运行在 Flash 中	-	5.4	-	mA	V_{DD}	HXT	HIRC	All Digital Modules
						5.5V	24 MHz	X	V
I_{DD2}		-	4.4	-	mA	5.5V	24 MHz	X	X
I_{DD3}		-	5.4	-	mA	3V	24 MHz	X	V
I_{DD4}		-	4.4	-	mA	3V	24 MHz	X	X
I_{DD9}	正常运行模式下的工作电流 HCLK = 16 MHz while(1){ 运行在 Flash 中	-	3.7	-	mA	V_{DD}	HXT	HIRC	All Digital Modules
						5.5V	16 MHz	X	V
I_{DD10}		-	3.0	-	mA	5.5V	16 MHz	X	X
I_{DD11}		-	3.7	-	mA	3V	16 MHz	X	V
I_{DD12}		-	3.1	-	mA	3V	16 MHz	X	X
I_{DD9}	正常运行模式下的工作电流 HCLK = 12 MHz	-	2.8	-	mA	V_{DD}	HXT	HIRC	All Digital Modules
						5.5V	12 MHz	X	V

I _{DD10}	while(1){ 运行在 Flash 中	-	2.3	-	mA	5.5V	12 MHz	X	X
I _{DD11}		-	2.8	-	mA	3V	12 MHz	X	V
I _{DD12}		-	2.3	-	mA	3V	12 MHz	X	X
I _{DD13}	正常运行模式下的工作电流	-	1.2	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	4 MHz	X	V
I _{DD14}	HCLK = 4 MHz while(1){	-	1.0	-	mA	5.5V	4 MHz	X	X
I _{DD15}	运行在 Flash 中	-	1.2	-	mA	3V	4 MHz	X	V
I _{DD16}		-	1.0	-	mA	3V	4 MHz	X	X
I _{DD17}	正常运行模式下的工作电流	-	291.7	-	μA	V _{DD}	LXT	LIRC	All Digital Modules
						5.5V	32 kHz	V	V ^[1]
I _{DD18}	HCLK = 32 kHz while(1){	-	290.7	-	μA	5.5V	32 kHz	V	X
I _{DD19}	运行在 Flash 中	-	280.8	-	μA	3V	32 kHz	V	V ^[1]
I _{DD20}		-	281.4	-	μA	3V	32 kHz	V	X
I _{DD17}	正常运行模式下的工作电流	-	248.0	-	μA	V _{DD}	HXT	LIRC	All Digital Modules
						5.5V	X	10 kHz	V ^[2]
I _{DD18}	HCLK = 10 kHz while(1){	-	247.7	-	μA	5.5V	X	10 kHz	X
I _{DD19}	运行在 Flash 中	-	237.9	-	μA	3V	X	10 kHz	V ^[2]
I _{DD20}		-	237.5	-	μA	3V	X	10 kHz	X
I _{IDLE5}	空闲模式下的工作电流	-	4.9	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	X	V	V
I _{IDLE6}	HCLK = 48 MHz	-	2.6	-	mA	5.5V	X	V	X
I _{IDLE7}		-	4.9	-	mA	3V	X	V	V
I _{IDLE8}		-	2.6	-	mA	3V	X	V	X
I _{IDLE1}	空闲模式下的工作电流 HCLK = 24 MHz	-	2.8	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	24 MHz	X	V

I _{IDLE2}		-	1.9	-	mA	5.5V	24 MHz	X	X
I _{IDLE3}		-	2.8	-	mA	3V	24 MHz	X	V
I _{IDLE4}		-	1.9	-	mA	3V	24 MHz	X	X
I _{IDLE9}	空闲模式下的工作电流 HCLK = 16 MHz	-	2.0	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	V	X	V
I _{IDLE10}		-	1.3	-	mA	5.5V	V	X	X
I _{IDLE11}		-	2.0	-	mA	3V	V	X	V
I _{IDLE12}		-	1.4	-	mA	3V	V	X	X
I _{IDLE9}	空闲模式下的工作电流 HCLK = 12 MHz	-	1.5	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	V	X	V
I _{IDLE10}		-	1.0	-	mA	5.5V	V	X	X
I _{IDLE11}		-	1.5	-	mA	3V	V	X	V
I _{IDLE12}		-	1.0	-	mA	3V	V	X	X
I _{IDLE13}	空闲模式下的工作电流 HCLK = 4 MHz	-	0.8	-	mA	V _{DD}	HXT	HIRC	All Digital Modules
						5.5V	V	X	V
I _{IDLE14}		-	0.6	-	mA	5.5V	V	X	X
I _{IDLE15}		-	0.7	-	mA	3V	V	X	V
I _{IDLE16}		-	0.6	-	mA	3V	V	X	X
I _{DD17}	空闲模式下的工作电流 HCLK = 32 kHz	-	274.3	-	μA	V _{DD}	HXT	LIRC	All Digital Modules
						5.5V	X	V	V ^[1]
I _{DD18}		-	273.0	-	μA	5.5V	X	V	X
I _{DD19}		-	265.0	-	μA	3V	X	V	V ^[1]
I _{DD20}		-	263.9	-	μA	3V	X	V	X
I _{DD17}	空闲模式下的工作电流 HCLK = 10 kHz	-	232.6	-	μA	V _{DD}	HXT	LIRC	All Digital Modules
						5.5V	X	V	V ^[2]

I _{DD18}		-	232.2	-	μA	5.5V	X	V	X
I _{DD19}		-	222.5	-	μA	3V	X	V	V ^[2]
I _{DD20}		-	222.1	-	μA	3V	X	V	X
I _{PWD1}	掉电模式下的待机电流 (深度睡眠模式)	-	1.9	-	μA	V _{DD} = 5.5 V, 所有振荡器和模拟模块关闭			
I _{PWD2}		-	1.7	-	μA	V _{DD} = 3 V, 所有振荡器和模拟模块关闭			
I _{LK}	PA/PB/PC/PD 输入漏电流	-1	-	+1	μA	V _{DD} = 5.5 V, 0 < V _{IN} < V _{DD} 开漏或输入模式			
V _{IL1}	PA/PB/PC/PD 输入低电压 (TTL 输入)	-0.3	1.33		V	V _{DD} = 5.5 V			
		-0.3	1			V _{DD} = 3.3 V			
V _{IH1}	PA/PB/PC/PD 输入高电压 (TTL 输入)		1.47	V _{DD} + 0.3	V	V _{DD} = 5.5 V			
			1.08	V _{DD} + 0.3		V _{DD} = 3.3 V			
V _{ILS}	nRESET 负向阈值电压 (Schmitt 输入)	-	-	0.3V _{DD}	V	-			
V _{IHS}	nRESET 正向阈值电压 (Schmitt 输入)	0.7V _{DD}	-	-	V	-			
R _{RST}	nRESET 脚内部上拉电阻	48		148	kΩ	V _{DD} = 2.1 V ~ 5.5V			
V _{ILS}	PA/PB/PC/PD 负向阈值电压 (Schmitt 输入)	-	-	0.3V _{DD}	V	-			
V _{IHS}	PA/PB/PC/PD 正向阈值电压 (Schmitt 输入)	0.7V _{DD}	-	-	V	-			
I _{IL}	PA/PB/PC/PD 逻辑 0 输入 电流 (准双向模式)	-	-63.65		μA	V _{DD} = 5.5 V, V _{IN} = 0V			
I _{TL}	PA/PB/PC/PD 逻辑 1 到 0 的转换电流	-	-566.7	-	μA	V _{DD} = 5.5 V			
I _{SR11}	PA/PB/PC/PD 源电流 (准 双向模式)	-	-372	-	μA	V _{DD} = 4.5 V, V _{IN} = 2.4 V			
I _{SR12}		-	-76.8	-	μA	V _{DD} = 2.7 V, V _{IN} = 2.2 V			
I _{SR13}		-	-37.3	-	μA	V _{DD} = 2.1 V, V _{IN} = 1.8 V			
I _{SR21}	PA/PB/PC/PD 源电流 (推 挽模式)	-	-19.2	-	mA	V _{DD} = 4.5 V, V _{IN} = 2.4 V			
I _{SR22}		-	-4	-	mA	V _{DD} = 2.7 V, V _{IN} = 2.2 V			
I _{SR23}		-	-2	-	mA	V _{DD} = 2.1 V, V _{IN} = 1.8 V			
I _{SK11}	PA/PB/PC/PD 灌电流 (准 双向、开漏和推挽模式)	-	12.8	-	mA	V _{DD} = 4.5 V, V _{IN} = 0.4 V			
I _{SK12}		-	8.1	-	mA	V _{DD} = 2.7 V, V _{IN} = 0.4 V			

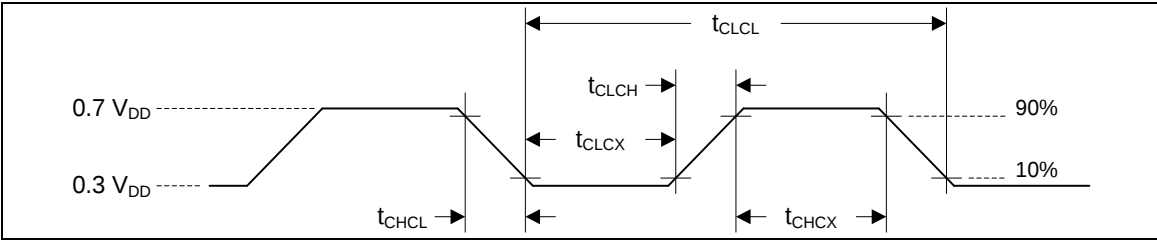
I_{SK13}		-	6	-	mA	$V_{DD} = 2.1\text{ V}, V_{IN} = 0.4\text{ V}$
------------	--	---	---	---	----	--

注:

- 1. 只使能支持32 kHz LIRC时钟源的IP
- 2. 只使能支持10 kHz LIRC时钟源的IP

8.3 AC 电气特性

8.3.1 外部高速晶振



注意: 占空比为 50%.

符号	参数	最小值	典型值	最大值	单位	测试条件
t _{CHCX}	时钟高电平时间	10	-	-	ns	-
t _{CLCX}	时钟低电平时间	10	-	-	ns	-
t _{CLCH}	时钟上升沿时间	2	-	15	ns	-
t _{CHCL}	时钟下降沿时间	2	-	15	ns	-

8.3.2 外部 4~24 MHz 高速晶振 (HXT)

符号	参数	最小值	典型值	最大值	单位	测试条件
V _{HXT}	工作电压	2.1	-	5.5	V	-
T _A	温度	-40	-	105	°C	-
I _{HXT}	工作电流	-	414	-	uA	12 MHz, V _{DD} = 5.5V
		-	407	-	uA	12 MHz, V _{DD} = 3.3V
f _{HXT}	输入时钟频率	4	-	24	MHz	-

8.3.3 外部 32.768 kHz XTAL 晶振 (LXT)

符号	参数	规格				测试条件
		最小值	典型值	最大值	单位	
f _{LXTAL}	晶振频率		32.768		kHz	
T _{LXTAL}	温度	-40		105	°C	
I _{LXTAL}	工作电流		17		μA	VDD=2.1V

8.3.4 外部晶振的典型应用电路

晶振	C1	C2
----	----	----

4 MHz ~ 24 MHz	20 pF	20 pF
32.768 kHz	20 pF	20 pF

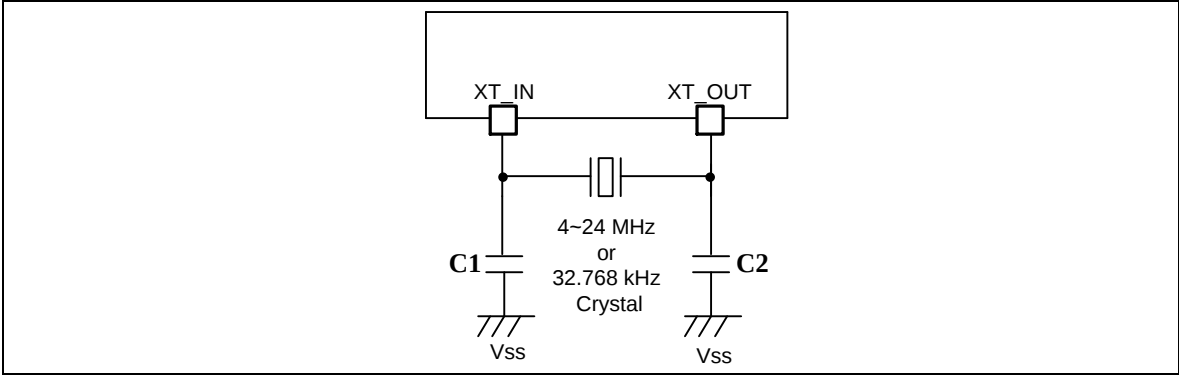


图 8.3-1 NM1120 典型晶振应用电路

8.3.5 48 MHz 内部高速 RC 振荡器 (HIRC)

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{HIRC}	工作电压	-	1.5	-	V	-
f_{HIRC}	中心频率	-	48	-	MHz	-
	内部振荡器频率校准	-1	-	+1	%	$T_A = 25^{\circ}\text{C}$ $V_{DD} = 5.5\text{ V}$
		-2		2	%	$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$ $V_{DD} = 2.1\text{ V} \sim 5.5\text{ V}$
I_{HIRC}	工作电流	-	1.1	-	mA	$T_A = 25^{\circ}\text{C}, V_{DD} = 5\text{ V}$

8.3.6 内部低速10 kHz RC振荡器(LIRC)

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{LRC}	支持电压	-	1.5V	-	V	-
f_{LRC}	中心频率	-	10	-	kHz	-
	振荡器频率	-50 ^[1]	-	+50 ^[1]	%	$V_{DD} = 2.1\text{ V} \sim 5.5\text{ V}$ $T_A = -40^{\circ}\text{C} \sim +105^{\circ}\text{C}$
I_{LRC}	工作电流	-	0.3	0.5	μA	$T_A = 25^{\circ}\text{C}, V_{DD} = 5\text{ V}$

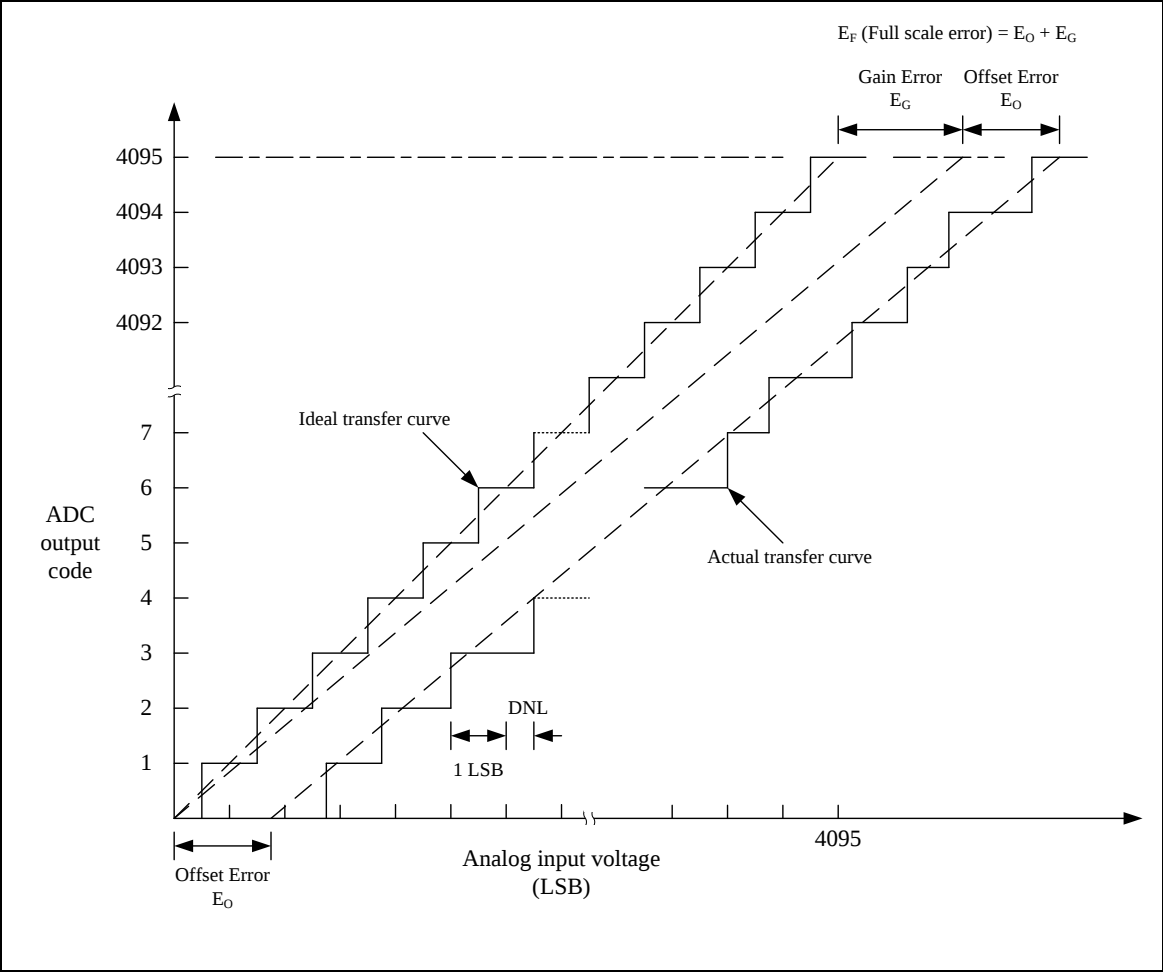
注： Guaranteed by design, not test in production.

8.4 模拟量特性

8.4.1 12-bit SAR ADC

符号	参数	最小值	典型值	最大值	单位	测试条件
-	分辨率	-	-	12	Bit	-
DNL	非线性差分误差	-	2	-	LSB	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
INL	非线性整形误差	-	± 2	-	LSB	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
E_O	偏移误差	-	± 1	-	LSB	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
E_G	增益误差 (传输增益)	-	-1	-	LSB	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
E_A	绝对误差	-	± 3	-	LSB	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
-	一致性	保证			-	-
F_{ADC}	ADC 时钟频率		12	16	MHz	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
F_S	采样率 (F_{ADC}/T_{CONV})			700	kSPS	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
T_{ACQ}	采样时间 (阶段采样)	N+1			$1/F_{ADC}$	$V_{DD} = 3.0 \sim 5.5 \text{ V}$ N is 采样计数, $N=1 \sim 1024$
		200			ns	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
T_{CONV}	转换时间		1000	1050	ns	$V_{DD} = 3.0 \sim 5.5 \text{ V}$
V_{DD}	支持电压	3.0	-	5.5	V	-
I_{DDA}	支持电流 (平均.)	-	1	-	mA	$V_{DD} = 5.5 \text{ V}$
V_{IN}	输入电压范围	0	-	AV_{DD}	V	-
C_{IN}	输入电容	-	1.6	-	pF	-
R_{IN}	输入负载	-	2.5	-	k Ω	-

注: ADC 参考电压与 V_{DD} 一样



8.4.2 LDO & 电源管理

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	输入电压	2.1	-	5.5	V	-
V_{LDO}	输出电压		1.5		V	-
T_A	温度	-40	25	105	°C	

注：建议接一颗 0.1μF 旁路电容在 VDD 引脚与最近的 VSS 引脚之间

8.4.3 低电压复位

符号	参数	最小值	典型值	最大值	单位	测试条件
AV_{DD}	操作电压	2.1	-	5.5	V	-
T_A	温度	-40	25	105	°C	-

I_{LVR}	静态电流			1	μA	$T_A = 25^{\circ}C$
V_{LVR}	阈值电压	1.8	1.9	2.0	V	$T_A = -40^{\circ}C \sim +105^{\circ}C$

8.4.4 欠压检测

符号	参数	最小值	典型值	最大值	单位	测试条件
AV_{DD}	操作电压	0	-	5.5	V	-
T_A	温度	-40	25	105	$^{\circ}C$	-
I_{BOD}	静态电流	-	100	-	μA	$AV_{DD} = 5.5V$
V_{BOD}	欠压迟滞电压	4.33	4.3	4.39	V	BOV_VL [2:0] = 3
		4.03	4.0	4.10	V	BOV_VL [2:0] = 2
		3.73	3.7	3.79	V	BOV_VL [2:0] = 7
		3.02	3.0	3.09	V	BOV_VL [2:0] = 1
		2.72	2.7	2.79	V	BOV_VL [2:0] = 6
		2.42	2.4	2.49	V	BOV_VL [2:0] = 0
		2.22	2.2	2.30	V	BOV_VL [2:0] = 5
		2.02	2.0	2.09	V	BOV_VL [2:0] = 4
V_{BOD}	欠压检测		4.3		V	BOV_VL [2:0] = 3
			4.0		V	BOV_VL [2:0] = 2
			3.7		V	BOV_VL [2:0] = 7
			3.0		V	BOV_VL [2:0] = 1
			2.7		V	BOV_VL [2:0] = 6
			2.4		V	BOV_VL [2:0] = 0
			2.2		V	BOV_VL [2:0] = 5
			2.0		V	BOV_VL [2:0] = 4

8.4.5 上电复位

符号	参数	最小值	典型值	最大值	单位	测试条件
T_A	温度	-40	25	105	$^{\circ}C$	-
V_{POR}	阈值电压		1.75		V	$V_{DD} = 5.0 V$
V_{POR}	确保上电复位的启动电压 V_{DD}		TBD		mV	
RR_{VDD}	确保上电复位电压 V_{DD} 上升率		TBD		V/ms	
t_{POR}	确保上电复位需要电压 V_{DD} 保持的最短时间 V_{POR}		TBD		ms	

8.4.6 比较器规格

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{CMP}	工作电压	2.1	-	5.5	V	
T_A	温度	-40	25	105	°C	-
I_{CMP}	工作电流	-	46		μA	$V_{DD}=3.3V$
V_{OFF}	输入偏移电压		±10		mV	-
V_{SW}	输出摆幅	0	-	V_{DD}	V	-
V_{COM}	输入范围	0.1	-	$AV_{DD} - 0.1$	V	-
-	DC 增益 ^[1]	-	60	-	dB	-
T_{PGD}	传输延迟	-	225	-	ns	
V_{HYS}	迟滞	-	10	-	mV	ACMPPHYSEN = 01
V_{HYS}	迟滞	-	90	-	mV	ACMPPHYSEN = 10
T_{STB}	稳定时间	-	1.06	-	μs	

注: Guaranteed by design, not test in production.

8.4.7 PGA

符号	参数	最小值	典型值	最大值	单位	测试条件
	工作电压范围	2.5	3.3	5.5	V	
	工作电流			5	mA	$V_{DD}=5V, T=125^{\circ}C$
	工作温度	-40	25	125	°C	
	校准后的输入偏移 temp=25, VCM=AVDD/2			+2	mV	
	输入平均偏移			3.5	μV/°C	
	输出摆幅	0.1		$V_{DD} - 0.1$	V	
	PGA 增益精度	-1		+1	%	
	普通输入模式范围	0		$V_{DD} - 1.5$	V	
	DC 增益	50	80		dB	
	总增益频率	7		8.2	MHz	$V_{DD} = 5V$
	相位容限	50°			°	
	PSRR+	49	90		dB	$V_{DD} = 5V$
	CMRR	69	90		dB	$V_{DD} = 5V$
	Slew Rate+		6.0	7.5	V/μs	$V_{DD}=5V, R_{Load}=1.3K, C_{Load}=100p$

	唤醒时间			20	us	
--	------	--	--	----	----	--

注： Guaranteed by design, not test in production.

8.5 ESD 特性

符号	等级	条件	封装	最大值	单位
V _{ESD}	静电放电 (人体模式)	TA = + 25 °C	TSSOP 20 TSSOP 28 QFN33	7000	V
	静电放电 (机器模式)			300	V
	静电放电 (带电设备模式)			750	V

8.6 EFT 特性

符号	条件	封装	可通过等级	单位
	Fsys			
	HIRC	TSSOP 20 TSSOP 28 QFN33	± 4400	V

8.7 Flash DC 电气特性

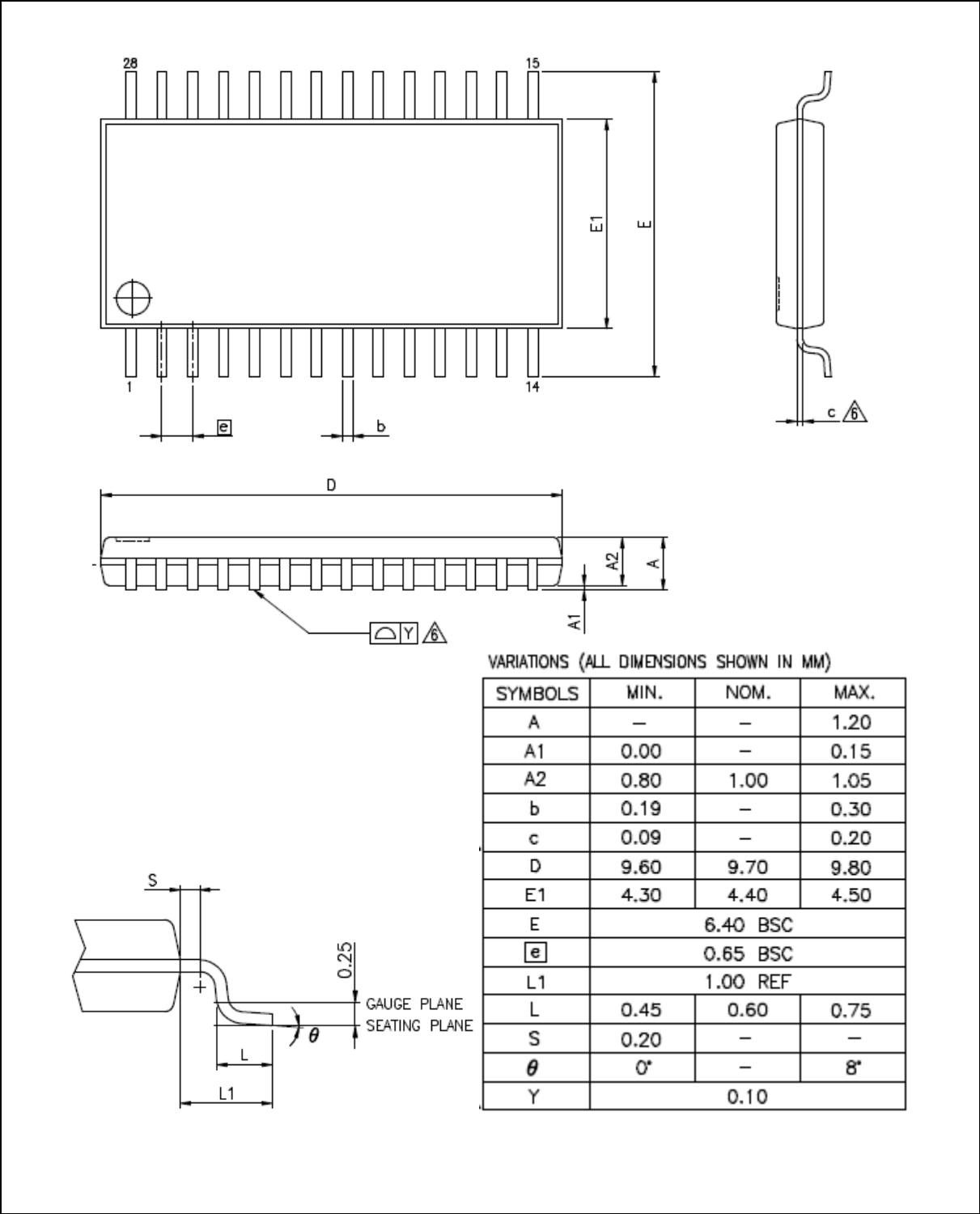
符号	参数	最小值	典型值	最大值	单位	测试条件
$V_{FLA}^{[2]}$	工作电压	1.35	1.5	1.65	V	
N_{ENDUR}	持久度	100,000	-	-	cycles ^[1]	
T_{RET}	数据保留	20	-	-	year	$T_A = 125^{\circ}C$
T_{ERASE}	页擦除时间	-		5	ms	
T_{PROG}	编程时间	-	-	7.5	us	
I_{DD1}	读电流	-	3	4.5	mA	@33 MHz
I_{DD2}	编程电流	-	-	4	mA	
I_{DD3}	擦除电流	-	-	2	mA	

注:

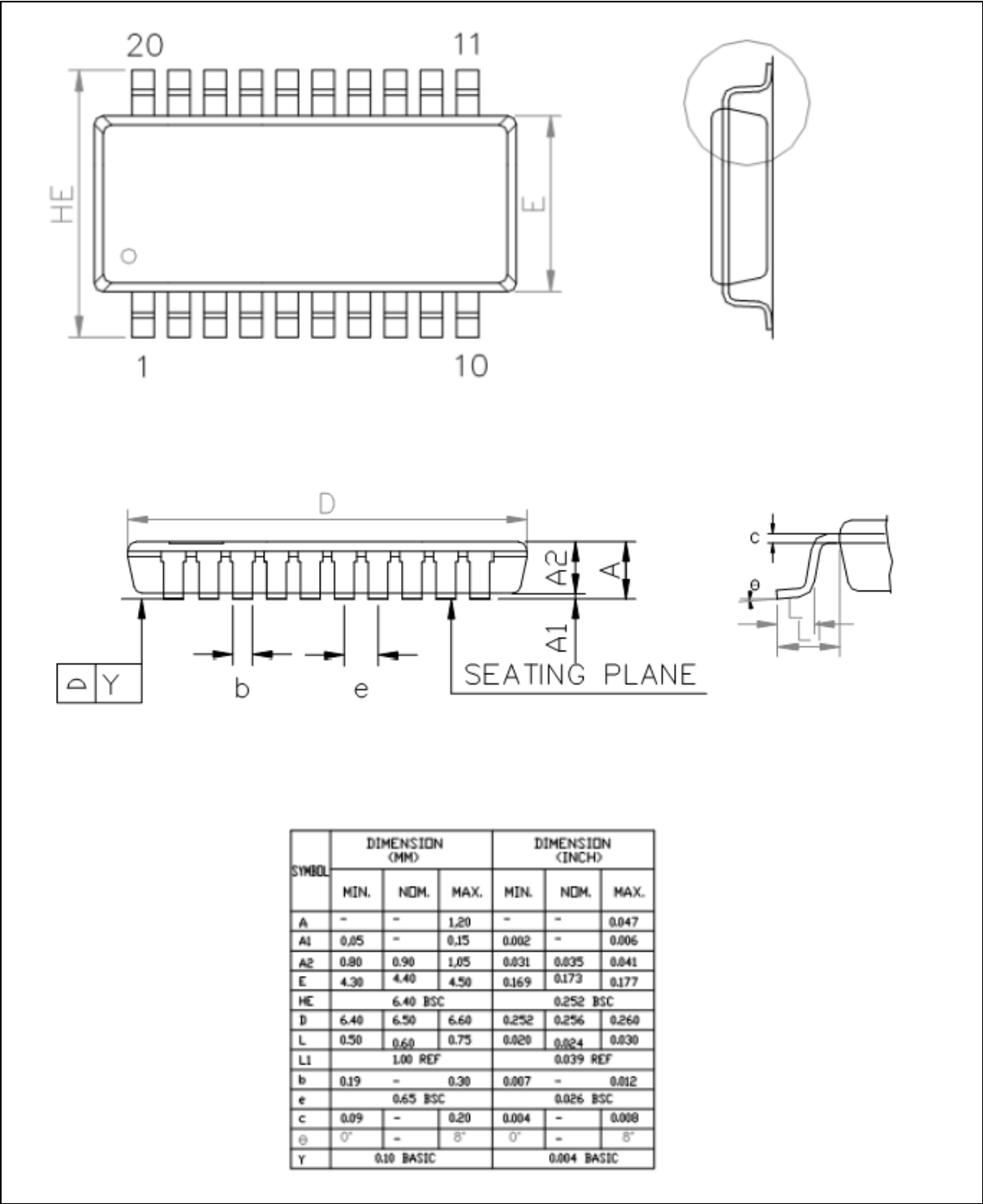
1. 编程/擦除的次数
2. V_{FLA} 是芯片 LDO 的输出电压源
Guaranteed by design, not test in production.

9 封装尺寸

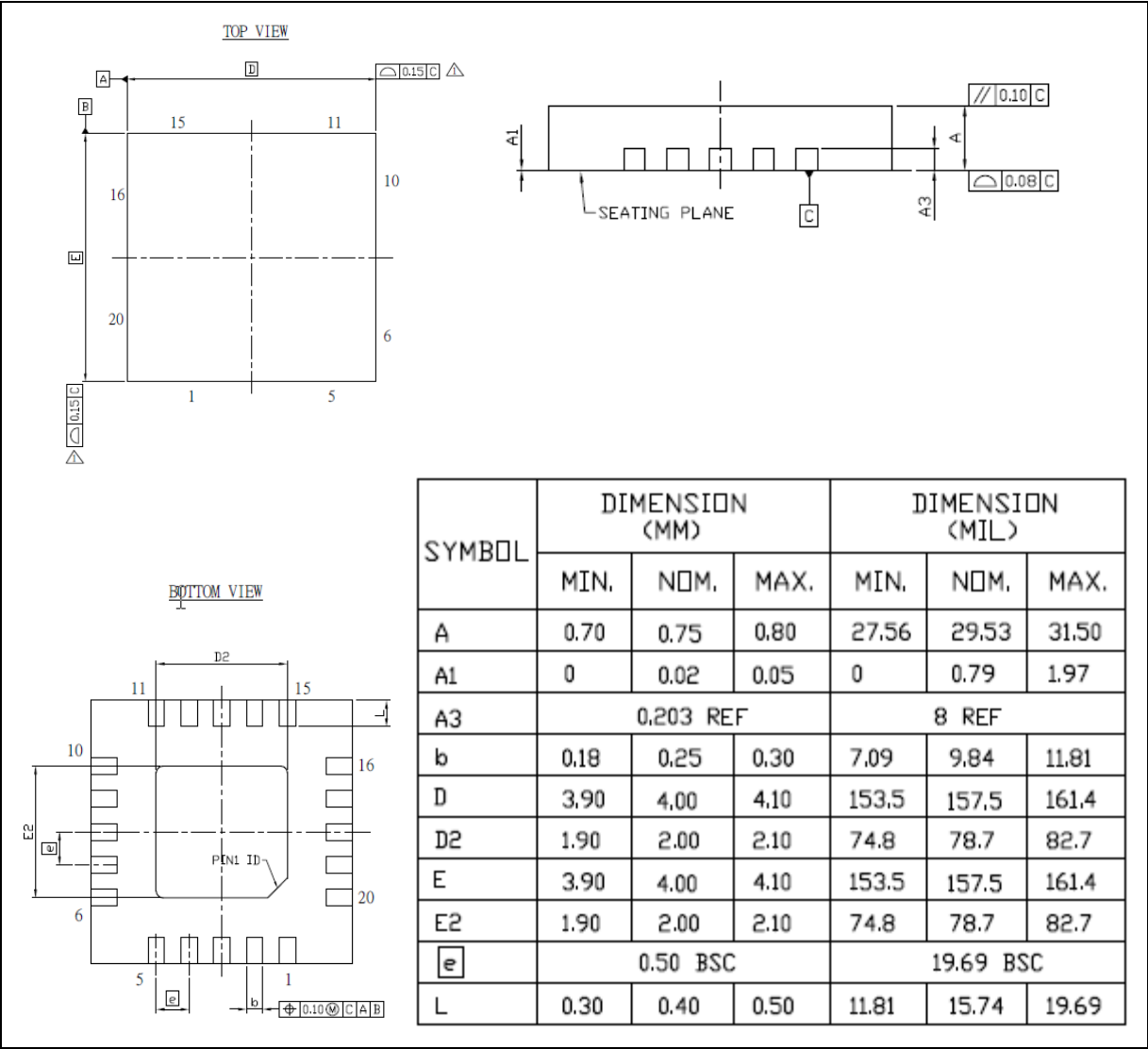
9.1 28-Pin TSSOP (4.4x9.7x1.0 mm)



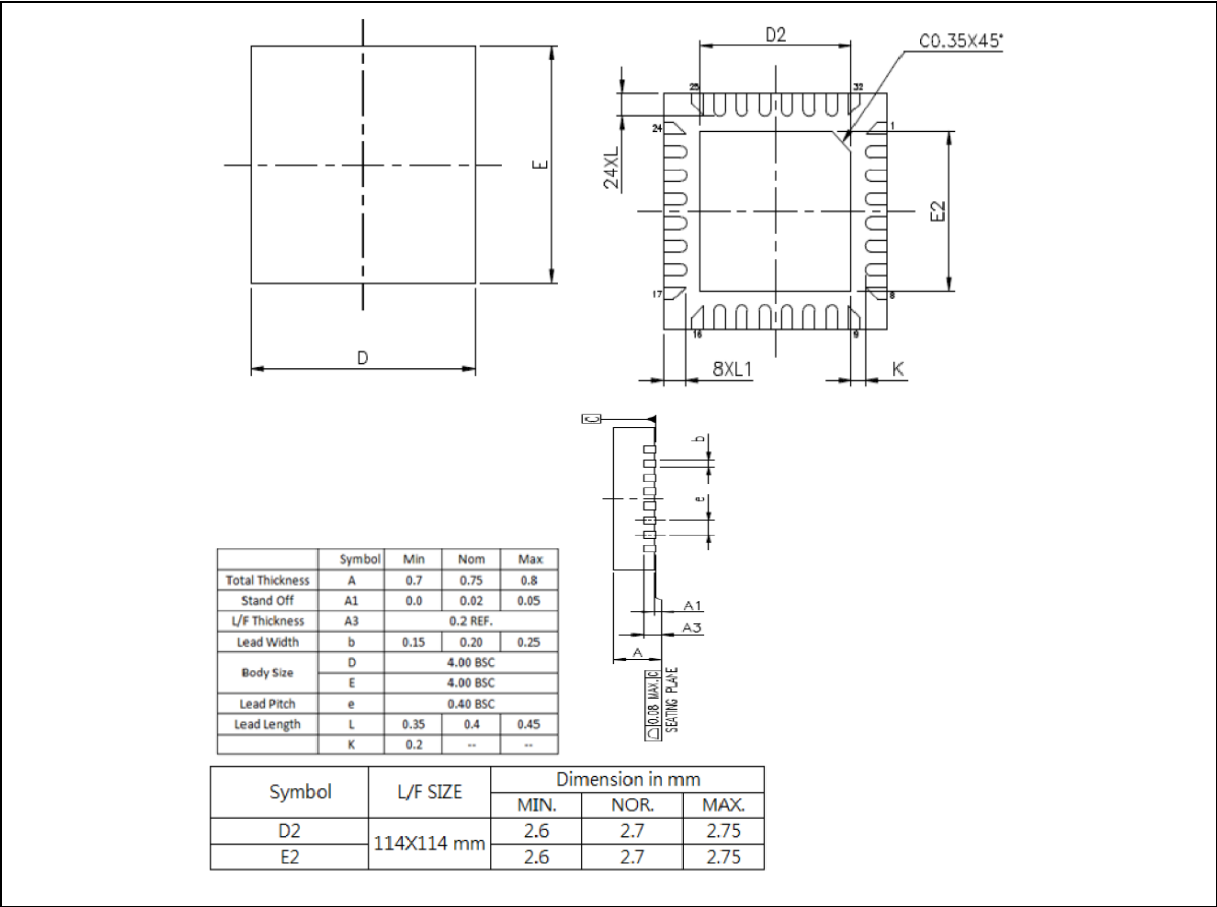
9.2 20-Pin TSSOP (4.4x6.5x0.9 mm)



9.3 20-pin *QFN20 (4 mm x 4 mm)



9.4 33-pin *QFN33 (4x4x0.8 mm)



10 历史版本

日期	版本	描述
2017.12.28	1.00	初次发行版本

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*