



AEROSEMI

8~18节串联电池组保护芯片

MT9818

MT9818 DATASHEET

Version 1.6



目录

MT9818.....	1
特点.....	1
应用.....	1
概述.....	1
系统框图.....	2
端口配置.....	3
端口描述.....	4
工作条件.....	6
电参数.....	7
时序规格.....	11
I ² C 总线协议.....	11
串行端口.....	12
数据传输.....	12
测量模式.....	13
14Bit BAT ADC.....	13
16Bit CC ADC.....	14
温度监测.....	15
16 位电池包总电压测量.....	16
电池保护.....	16
放电过流 (Overcurrent in Discharge) 、放电短路 Short Circuit in Discharge)	16
过压保护(Over-Voltage OV)、欠压保护(Under-Voltage UV).....	16
驱动控制.....	16
MOSFET 驱动.....	16
负载检测.....	17
报警模式.....	17
功率模式.....	18
硬件关断模式.....	18
全功耗模式.....	18
待机模式.....	18
功率模式切换.....	18
均衡.....	18
寄存器映射.....	20
寄存器描述.....	22
只读寄存器描述.....	25
应用.....	29
少于 18 节电池应用.....	29
典型应用.....	30
封装形式.....	31



MT9818

特点

- 模拟前端 (AFE) 监控特性
 - ◆ 支持 8~18 节串联电池电压监测
 - ◆ 纯数字接口
 - ◆ 内部模数转换器 (ADC) 测量电池电压、 芯片温度和外部热敏电阻
 - ◆ 一个单独的、 内部 ADC 测量电池组电流 (库伦电荷计数器)
 - ◆ 直接支持多达 4 个热敏电阻
- 硬件保护特性
 - ◆ 放电过流 (OCD)
 - ◆ 放电短路 (SCD)
 - ◆ 过压 (OV)
 - ◆ 欠压 (UV)
 - ◆ 次级保护器故障检测
 - ◆ 集成电池均衡场效应晶体管 (FET)
 - ◆ 充电、 放电低侧 NCH FET 驱动器
 - ◆ 到主机微控制器的警报中断
 - ◆ 3.3V 和 5.0V 输出电压稳压器
 - ◆ 高电源电压最大绝对值 (高达 100V)
 - ◆ 简单 I2C 兼容接口 (循环冗余校验 (CRC) 选项)
 - ◆ 采用塑封 LQFP48 封装形式

应用

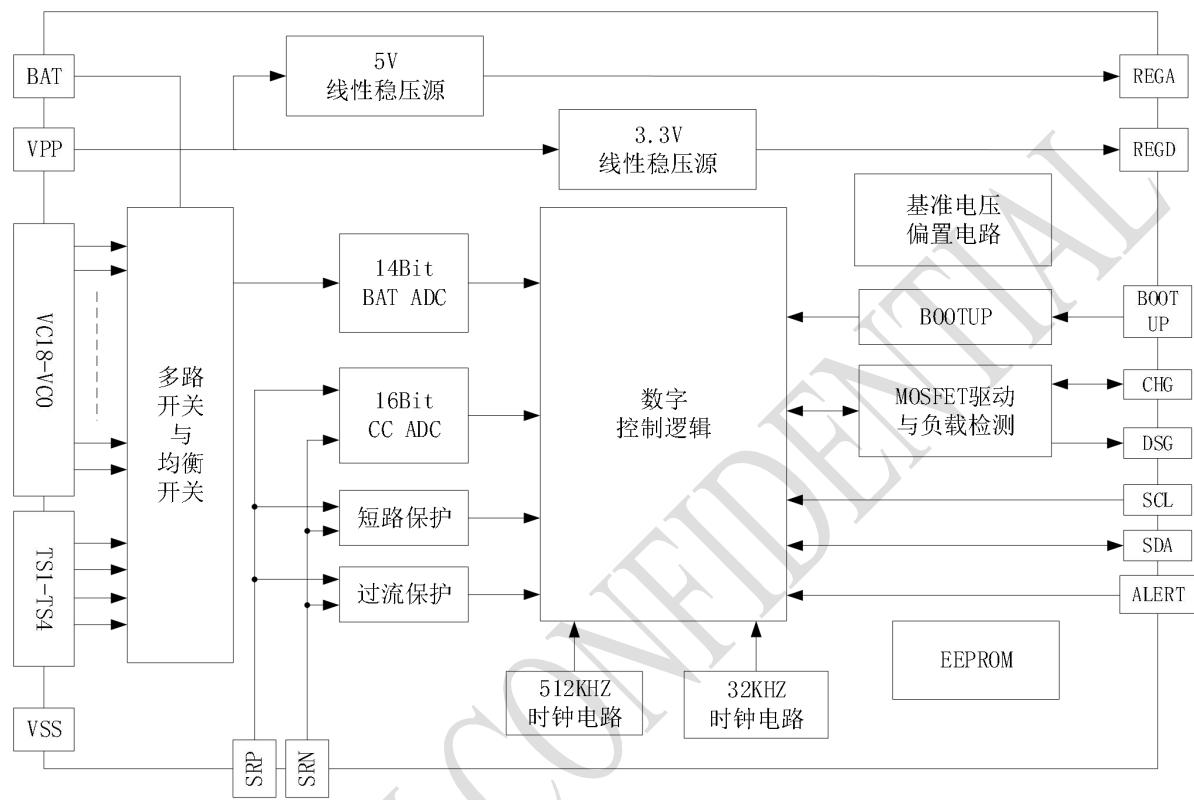
- ◆ 电动自行车、 电动摩托车
- ◆ 动力工具
- ◆ UPS 备用电源
- ◆ 电动汽车
- ◆ 燃料电池应用

概述

MT9818 是一款低功耗芯片，工作时电流小于 500uA，待机模式下小于 20uA。可以支持 8~18 节串联电池的信息测量，总的电压测量范围为 10~90V。内部包括 18 路的 14 位电压采集 ADC，分辨率 400uV。同时还包含 4 个外部温度采集通道。MT9818 可提供包括过压保护、欠压保护、充放电过流保护。此外，MT9818 支持内部均衡与外部均衡两种均衡方式。均衡技术的应用，使电池组特性在充电时保持良好的一致性，有助于延长电池组的使用寿命。MT9818 内部含有一个 128 位 EEPROM，存储 BAT ADC 和 CC ADC 的增益误差和失调误差。MT9818 兼容 I2C 总线接口。

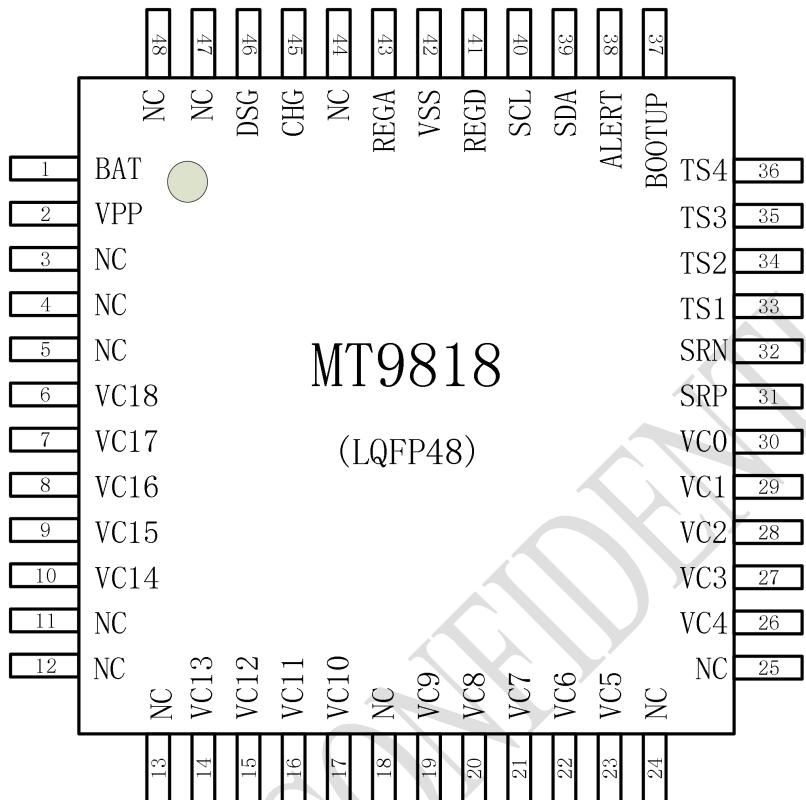


系统框图





端口配置





端口描述

名称	编号	I/O	描述
BAT	1	P	电池组的最正端
VPP	2	P	电源正端
NC	3	—	不连接
NC	4	—	不连接
NC	5	—	不连接
VC18	6	I	第 18 节电池的正端
VC17	7	I	第 17 节电池的正端
VC16	8	I	第 16 节电池的正端
VC15	9	I	第 15 节电池的正端
VC14	10	I	第 14 节电池的正端
NC	11	—	不连接
NC	12	—	不连接
NC	13	—	不连接
VC13	14	I	第 13 节电池的正端
VC12	15	I	第 12 节电池的正端
VC11	16	I	第 11 节电池的正端
VC10	17	I	第 10 节电池的正端
NC	18	—	不连接
VC9	19	I	第 9 节电池的正端
VC8	20	I	第 8 节电池的正端
VC7	21	I	第 7 节电池的正端
VC6	22	I	第 6 节电池的正端
VC5	23	I	第 5 节电池的正端
NC	24	—	不连接
NC	25	—	不连接



VC4	26	I	第 4 节电池的正端
VC3	27	I	第 3 节电池的正端
VC2	28	I	第 2 节电池的正端
VC1	29	I	第 1 节电池的正端
VC0	30	I	第 1 节电池的负端
SRP	31	I	电流检测电阻的负输入端 (靠近 VSS)
SRN	32	I	电流检测电阻的正输入端
TS1	33	I	第一个外部温度检测输入端
TS2	34	I	第二个外部温度检测输入端
TS3	35	I	第三个外部温度检测输入端
TS4	36	I	第四个外部温度检测输入端
BOOTUP	37	I	唤醒输入端
ALERT	38	I/O	报警输出端和超控输入端
SDA	39	I/O	与主控制器之间进行 I ² C 通信
SCL	40	I	与主控制器之间进行 I ² C 通信
REGD	41	O	VREGD LDO 输出
VSS	42	Ground	芯片模拟电源地
REGA	43	O	VREGA LDO 输出
NC	44	-	不连接
DSG	45	O	放电 FET 驱动器
CHG	46	O	充电 FET 驱动器
NC	47	-	不连接
NC	48	-	不连接



工作条件

参数		最小值	典型值	最大值	单位
V _{IN} 输入电压范围	电池输入	0		5	V
	SRP	-10		10	mV
	SRN	-200		200	mV
	SCL,SDA	0		5.5	V
	(TS1~TS4)-VSS	0		5.5	V
	VPP	10		100	V
	BAT	10		100	V
V _{OUT} 输出电压范围	CHG,DSG	0		16	V
	REGD ALERT	0		5.5	V
	REGA	4.5		5.5	V
I _{CB}	均衡电流	0		5	mA
R _C	电池输入阻抗		500		Ω
C _C	电池输入电容		100		nF
R _F	电源滤波电阻		100		Ω
C _F	电源滤波电容		1		uF
R _{FILT}	传感器滤波电阻		100		Ω
R _{ALTER}	ALTER 和 VSS 之间的电阻		100		KΩ
C _{L1}	REGD 负载电容		2.2		uF
C _{L2}	REGD 负载电容		2.2		uF
R _{TS}	外部热敏电阻(25°C)		100		KΩ
T _{OPR}	工作温度	-40		85	°C



电参数

电源						
参数	测试条件		最小值		最大值	单位
IBAT	全功耗模式	BAT=100V		70	100	uA
	待机模式			0.1	1	uA
	硬件关断	BAT=0V			1	uA
IVPP	全功耗模式	VPP=100V		300	380	uA
	待机模式			10	15	uA
	硬件关断	VPP=0V			1	uA

测量时间					
参数	条件	最小值	典型值	最大值	单位
电池电压测量间隔 tVCELL			250		ms
单个电池测量时间 tINDCELL	有均衡		8.5		ms
	无均衡				
单个温度测量时间 tTEM_DEC			8.5		ms
电池包电压计算间隔 tBAT			250		ms
温度测量间隔 tTEM			2		s
测量电池和温度的 14 位 ADC					
参数	条件	最小值	典型值	最大值	单位
ADC 测量范围	电池测量	0.6		5	V
	温度测量	0.7		5.3	V
LSB			400		uV
ADC 电池电压精度	3.6~4.2V	-15	±5	15	mV
	3.2~4.5V	-20	±5	20	mV
	2~5V	-25	±5	25	mV



电池电压测量精度	T=25~85 °C	-15		15	mV
ADC 热敏电阻测量精度	输入 1~4.5V, BAT>11V	-30		30	mV

用于测量电池电流的 16 位积分 ADC

参数	条件	最小值	典型值	最大值	单位
ADC 测量范围		-200		200	mV
满量程输入范围		-270		270	mV
LSB	连续工作		9.16		uV
转换时间	单次转换		250		ms
INL	16 位, $\pm 200\text{mV}$ 输入		± 2	± 40	LSB
失调误差			± 1	± 3	LSB
增益误差	满量程输入		$\pm 0.5\%$	$\pm 1.5\%$	FSR
增益漂移	满量程输入		150		ppm/ °C
有效输入阻抗			2.5		MΩ

集成硬件保护

参数	条件	最小值	典型值	最大值	单位
过压保护阈值电压		0X2008		0X2FF8	ADC
欠压保护阈值电压		0X1000		0X1FF0	ADC
过压、欠压阈值电压步长			16		LSB
欠压最小值	小于该值之后， 认为电池短路 (不使用)		0X0518		ADC
过压延时定时选项	OV delay=1s	0.7	1	1.75	s
	OV delay=2s	1.6	2	2.75	
	OV delay=4s	3.5	4	5	
	OV delay=8s	7	8	10	
欠压延时定时选项	UV delay=1s	0.7	1	1.75	s



	UV delay=4s	3.5	4	5	
	UV delay=8s	7	8	10	
	UV delay=16s	14	16	20	
放电过流阈值	SRN-SRP	10		95	mV
放电过流阈值步长	RSNS=0		2.5		mV
	RSNS=1		5		mV
放电过流延时选项		8		1280	ms
放电短路保护阈值		25		190	mV
放电短路阈值步长	RSNS=0		10		mV
	RSNS=1		20		mV
放电短路延时选项		35	70	105	us
		50	100	150	us
		140	200	260	us
		280	400	520	us
放电过流延时精度		-20%		20%	
放电短路和放电过流失调电压		-2.5		2.5	mV
放电短路和放电过流满量程误差		-10%		10%	

充放电驱动器					
参数	条件	最小值	典型值	最大值	单位
CHG 和 DSG 导通电压	VBAT \geq 12V, 负载阻抗 $10M\Omega$	10	12	14	V
	VBAT<12V, 负载阻抗 $10M\Omega$	VBAT-2	VBAT-1	VBAT	V
CHG 和 DSG 导通上升时间	CHG/DSG 驱动 $10nF$ 的等效负载阻抗, 从导通电压的 90%~10%		200	250	us
DSG 下拉关断	DSG 驱动 $10nF$ 的等效负载阻		60	90	us



下降时间	抗, 从导通电压的 90%~10%				
CHG 下拉关断对地导通电阻	CHG 关断, CHG 保持在 12V	750	1000	1250	kΩ
DSG 下拉关断对地导通电阻	DSG 关断, DSG 保持在 12V	1.75	2.5	4.25	kΩ
负载检测阈值		0.4	0.7	1.0	V
CHG 钳位电压		18	20	22	V

报警端口					
参数	条件	最小值	典型值	最大值	单位
端口输出高电压	负载电流 1mA	REGD × 0.75			V
端口输出低电压	无负载			REGD × 0.25	V
端口输入为高	外部强制接高, 内部接低	1		1.5	V
端口输出为低时的若下拉电阻					MΩ

电池均衡驱动器					
参数	条件	最小值	典型值	最大值	单位
内部电池均衡驱动电阻	电池电压为 3.6V	1	5	10	Ω
使能状态下电池均衡器时钟占空比	每 250ms		35%		

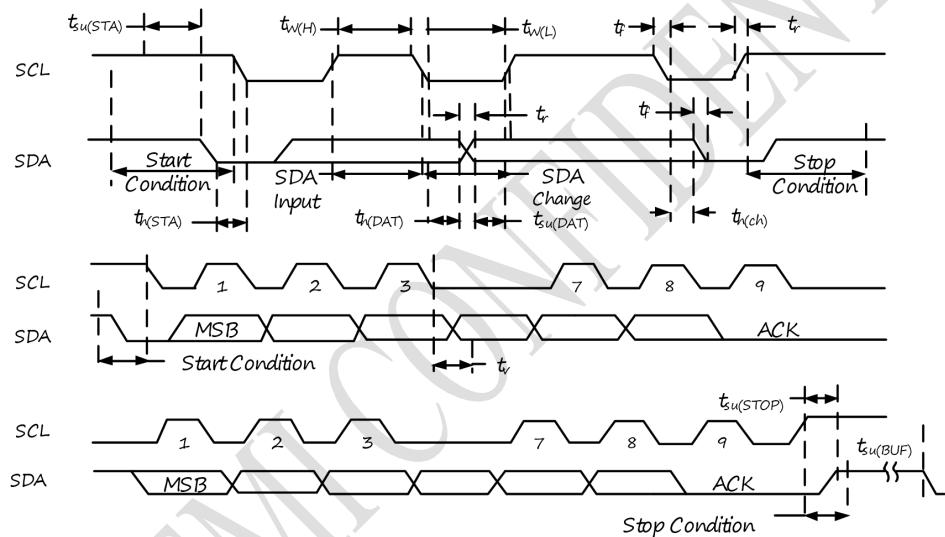
外部稳压器					
参数	条件	最小值	典型值	最大值	单位
外部 LDO 电压	出厂编程, 无负载, 扫描温度	3.2	3.3	3.4	V
线性调整率	负载电流 10mA,			100	mV



	时间为 100us				
负载调整率	0mA~10mA	-4%		4%	
支流负载下外部 LDO 的最小电压值	无负载	3.15			V
	REGD=20mA 3.3V	3.05			

时序规格

I²C 总线协议



I²C 时序规格

参数	条件	最小值	典型值	最大值	单位
V_{IL} 输入低逻辑阈值				$REGD \times 0.25$	V
V_{IH} 输入高逻辑阈值		$REGD \times 0.75$			V
V_{OL} 输出低逻辑阈值				0.2	V
t_f SCL, SDA 下降时间					us
V_{OH} 输出高逻辑阈值		N/A		N/A	V
t_{HIGH} SCL 保持为高的时间		4.0			us



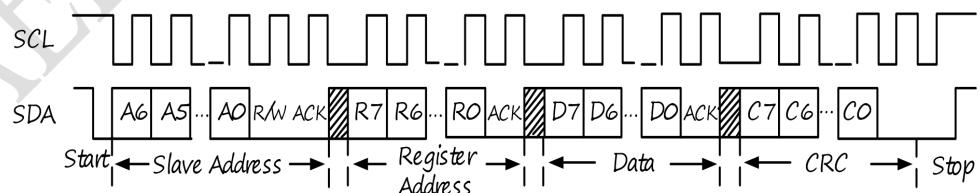
t_{LOW} SCL 保持为低的时间	4.7			us
$t_{SU;STA}$ 启动的建立时间	4.7			us
$t_{HD;STA}$ 启动条件下在第一个时钟脉冲之后的保持时间	4.0			us
$t_{SU;DAT}$ 数据建立时间	250			ns
$t_{HD;DAT}$ 数据保持时间	0			us
$t_{SU;STO}$ 停止状态的建立时间	4.0			us
t_{BUF} 在下次传输之前总线需要保持空闲的时间	4.7			us
$t_{VD;DAT}$ 时钟变低到输出数据有效之间的时间			900	ns
$t_{HD;DAT}$ 时钟变低后数据的保持时间	0			ns
时钟频率	0		100	KHz

串行端口

数据传输

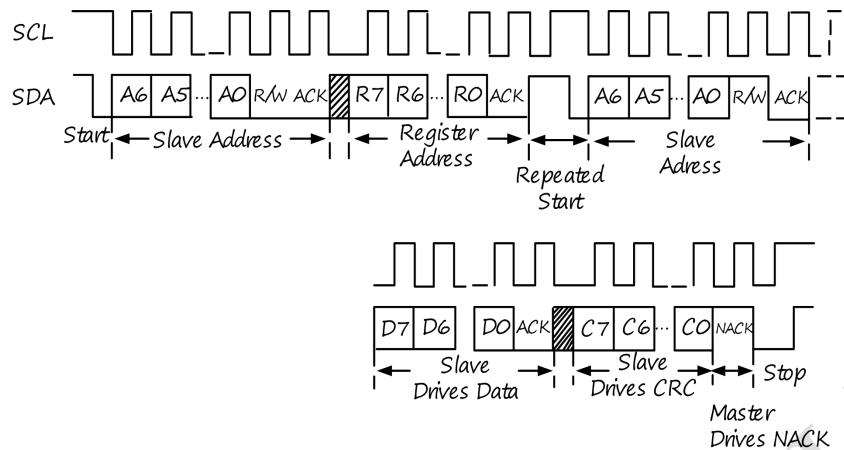
MT9818 的模拟前端兼容 I²C 总线协议，I²C 共有 7 位地址线，在出厂前完成编程。

I²C 写操作如下图所示，在 Stop 命令之前发送附加数据字节来进行 I²C 写操作。I²C 模块将在每个数据字节后自动递增寄存器地址。在使能条件下，CRC 计算如下：在单字节写操作中，CRC 通过从地址，寄存器地址和数据计算得出。在块写入操作中，第一个数据字节的 CRC 是通过从地址，寄存器地址和数据计算的。后续数据字节的 CRC 仅在数据字节上计算。CRC 多项式为 $x^8 + x^2 + x + 1$ ，初始值为 0。当从器件检测到错误的 CRC 时，I²C 从器件将否定 CRC 判定，这将导致 I²C 从器件进入空闲状态。

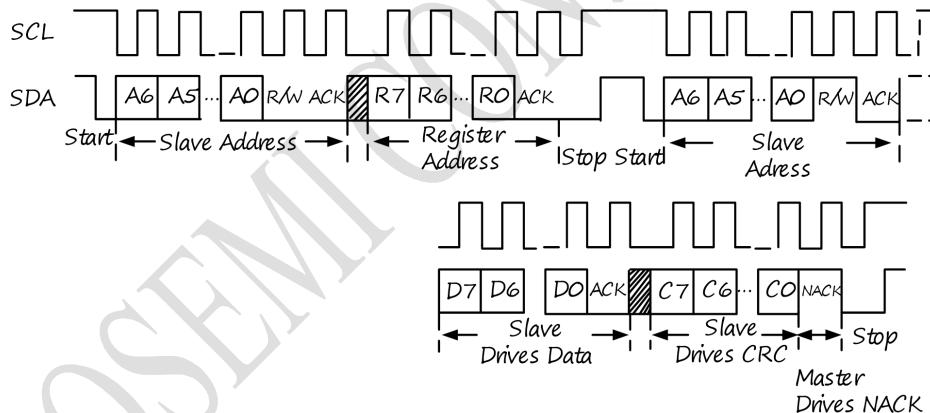


I²C 进行写操作

下图为在重复启动条件下的 I²C 读操作时序。

I²C 在反复启动模式下进行读操作模式

下图为未使用重复启动的读取操作时序。对于块读取，主 ACK 除了最后一个之外数据字节继续为接口提供时钟。I²C 模块将在每个数据字节后自动递增寄存器地址。在使能状态下，读取操作的 CRC 计算如下：在单字节读取操作中，CRC 在第二次启动后计算并使用从地址和数据字节。在块读取操作中，第二个数据字节的 CRC 在第二次启动后计算，并使用从地址和数据字节。后续数据字节的 CRC 仅在数据字节上计算。CRC 多项式为 $x^8 + x^2 + x + 1$ ，初始值为 0。当主机检测到 CRC 错误时，I²C 主机将否定 CRC 判定，这会导致 I²C 从机进入空闲状态。

I²C 在无反复启动模式下进行读操作模式

测量模式

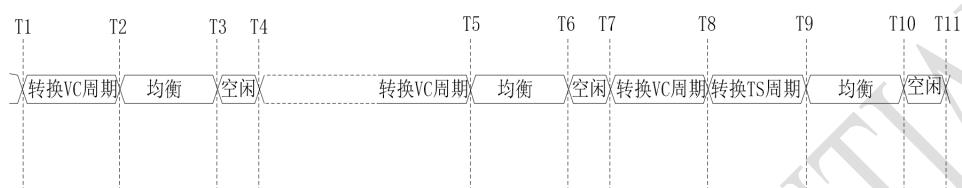
14Bit BAT ADC

MT9818 内部集成了一个 14 位 Sigma Delta ADC 用于电池电压和温度信息采集，可测量范围为 0V~6V。BAT ADC 可以通过将寄存器 SYS_CTRL1 的 ADC_EN 置为“1”进行使能。当芯片进入正常工作模式时，ADC_EN 会自动置为“1”，并且电池过压 OV 和欠压 UV 保护机制使能。其中每节电池电压或温度转换周期为 8.5ms，每 250ms 进行一次电池电压轮询（18 节），每 8 次电池电压轮询进行一次温度轮询（4 个外部温度）。如果电池电压均衡开关打开，则每个电池轮询周期之后进行 90ms 电池电压均衡，如下图所示。

T1~T2 为 18 节电池电压转换周期，T2-T1=8.5×18ms=153ms；



T2~T3 为电池均衡周期, T3-T2=90ms;
 T3~T4 为下一次电池电压转换开始之前的空闲周期, T4-T3=7ms;
 T1~T7 为 7 次电池电压轮询, 每次电池电压轮询周期为 250ms, T7-T1=7×250ms;
 T7~T9 为 18 节电池、4 个外部温度转换周期,
 $T9-T7=8.5\times18+8.5\times5\text{ms}=195.5\text{ms}$;
 T9~T10 为电池电压均衡周期, T10-T9=50ms;
 T10~T11 为下一次电池电压转换开始之前的空闲周期, T11-T10=4.5ms。



BAT ADC 轮询

14Bit BAT ADC 的输出结果为 14 位无符号数, 分辨率 $LSB=400\mu\text{V}$, 每个 MT9818 在出厂前都会进行增益误差 $BAT1_2_Gain\ Error$, $BAT3_4_Gain\ Error$, $BAT5_6_Gain\ Error$, $BAT7_18_Gain\ Error$ 的校准, 校准信息会存储在 EEPROM 中, 单位为 $\mu\text{V}/LSB$ 。将 BAT ADC 输出结果 DOUT 转换成模拟电压 VOUT 的计算公式如下:

第 1 通道和第 2 通道电池电压计算公式如下

$$VOUT=BAT1_2_Gain\ Error\times DOUT$$

第 3 通道和第 4 通道电池电压计算公式如下

$$VOUT=BAT3_4_Gain\ Error\times DOUT$$

第 5 通道和第 6 通道电池电压计算公式如下

$$VOUT=BAT5_6_Gain\ Error\times DOUT$$

第 7 通道至第 18 通道电池电压计算公式如下

$$VOUT=BAT7_18_Gain\ Error\times DOUT$$

16Bit CC ADC

MT9818 内置 16 位库仑计 CC ADC, 用于检测系统工作电流。CC ADC 的转换周期为 265ms, 具有两种工作模式, 分别为单次触发和连续转换。

通过将寄存器 SYS_CTRL2 的 CC_EN 置为“1”, 使 CC ADC 进入连续转换模式, 连续转换模式时, 每 265ms CC ADC 更新一次 CC ADC 寄存器转换结果, 每次转换完成后会将

SYS_STAT 的 CC_READY 置为“1”。

通过将寄存器 SYS_CTRL2 的 CC_EN 置为“0”, 且 CC_ONESHOT 置为“1”, 使 CC ADC 进入单次触发模式, 单次触发模式时, CC ADC 只进行一次转换。

CC ADC 的输入范围为 $\pm 300\text{mV}$, 最大推荐输入电压范围为 $\pm 200\text{mV}$, 分辨率为 $9.16\mu\text{V}$, MT9818 在出厂前对 CC ADC 的增益误差 CC_Gain_Error 进行校准, 校准信息存储在 EEPROM 中, CC_Gain_Error 的单位为 $\mu\text{V}/LSB$ 。将 CC ADC 输出结果 DOUT 转换成模拟电压 VOUT 的计算公式如下:

$$VOUT=CC_Gain\ Error\times DOUT;$$



DOUT	DOUT(十进制)	CC_Gain Error(uV)	VOUT(uV)
0x0001	1	9.16	9.16
0x2710	10000	9.20	92000
0x7D00	32000	9.16	293120
0x8300	-32000	9.16	-293120
0xC350	-15536	9.20	142931.2
0xFFFF	-1	9.16	-9.16

当 CC_ADC 的转换结果为正时, 表示 SRN-SRP 为正, 处于放电状态; 当 CC_ADC 的转换结果为负时, 表示 SRN-SRP 为负, 处于充电状态。

温度监测

外部温度测量

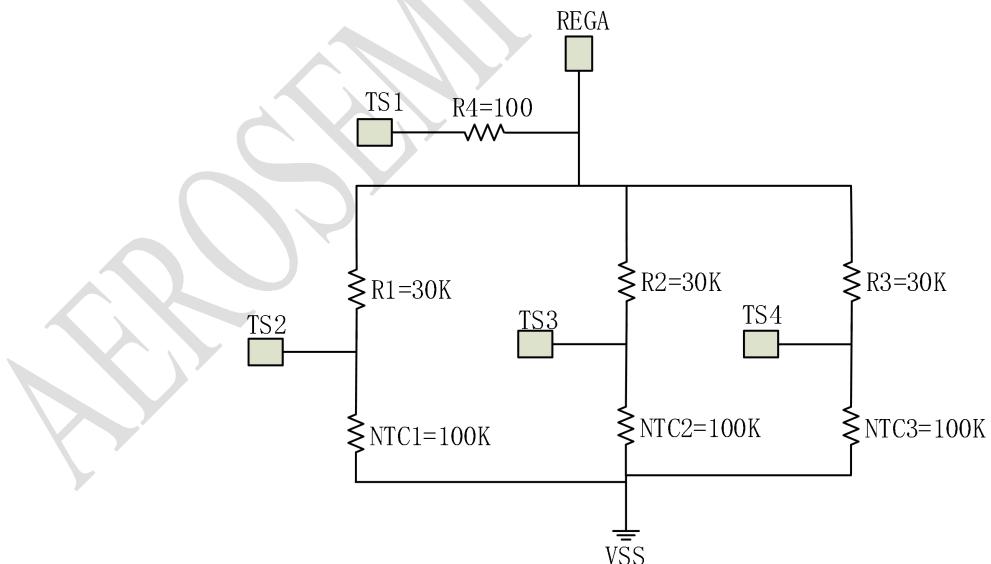
MT9818 提供四个外部温度测量端口, 测量范围为 0.7V~5.3V, 可通过 REGA 进行电阻分压后, 将分压后的电压输入至 REGA 中, 如下图所示, 可实现-40°C~100°C, 实现温度和电压的转换, 再通过 BAT1_2_GainError 和 TS_ADC_OFFSET 转换成 14 位数字码。将该数字码转换成电压计算公式如下:

若 $TS_ADC_OFFSET < 0x80$, 则

$$VOUT = BAT1_2_Gain\ Error \times (DOUT + TS_ADC_OFFSET)$$

若 $TS_ADC_OFFSET \geq 0x80$, 则

$$VOUT = BAT1_2_Gain\ Error \times [DOUT - (TS_ADC_O - 0x80)]$$



按照上图所示, 热敏电阻的计算公式如下:

$$NTC1 = VTS2 \times 30 \div (VTS1 - VTS2) \quad (K\ \Omega)$$

$$NTC2 = VTS3 \times 30 \div (VTS1 - VTS3) \quad (K\ \Omega)$$

$$NTC3 = VTS4 \times 30 \div (VTS1 - VTS4) \quad (K\ \Omega)$$

其中 VTS1~VTS4 均为温度通道转换的电压值。



16 位电池包总电压测量

MT9818 将 18 节电池电压进行累加得到电池包总电压，并存储在 BAT 寄存器中，电池包总电压的分辨率采用 BAT7_18_ADC_GAIN_Error，例 BAT7_18_ADC_GAIN=400uV，
则电池包总电压 $V_{OUT}=DOUT \times BAT7_18_Gain_Error \times 8$ 。

电池保护

放电过流 (Overcurrent in Discharge) 、放电短路 Short Circuit in Discharge)

放电过流 (OCD) 和放电短路 (SCD) 使用采样比较器，工作频率为 32 kHz，在设备处于 NORMAL 模式时，持续对 (SRP-SRN) 间的电压进行监控。在检测到超过编程的 OCD SCD 电压阈值时，计数器开始以设置好的时钟进行计数。如果计数器到达它目标值，SYS_STAT 寄存器将会更新以指示故障状态。

过压保护(Over-Voltage OV)、欠压保护(Under-Voltage UV)

过压 (OV) 和欠压 (UV) 保护是数字化处理的，通过对电池端的电压量化结果和存储在 OV 和 UV 寄存器中的 8 位编程的阈值电压进行比较，从而得到过压或欠压的信息。电池两端的电压通过 14 位 ADC 进行量化，OV 寄存器配置如下：10-XXXX-XXXX-1000，高两位为 10，低四位为 1000，中间八位可编程，因此可编程的高压保护范围为 3.15~4.7V；UV 寄存器配置如下：01-XXXX-XXXX-0000，高两位为 01，低四位为 0000，中间八位可编程，因此可编程的欠压保护范围为 1.58~3.1V。

由于电池电压转换有增益误差和失调误差，所以需要对设置的过压和欠压的保护阈值进行校准。具体校准流程如下：

1. 确定需要设定的过压和欠压阈值分别为 VOV 和 VUV。
2. 读取 BAT_Gain_Error。
3. 计算过压和欠压阈值对应的数字码分别为 VOV_REG 和 VUV_REG，具体计算如下：

$$VOV_REG = (VOV) \div BAT7_18_Gain_Error$$

$$VUV_REG = (VUV) \div BAT7_18_Gain_Error$$

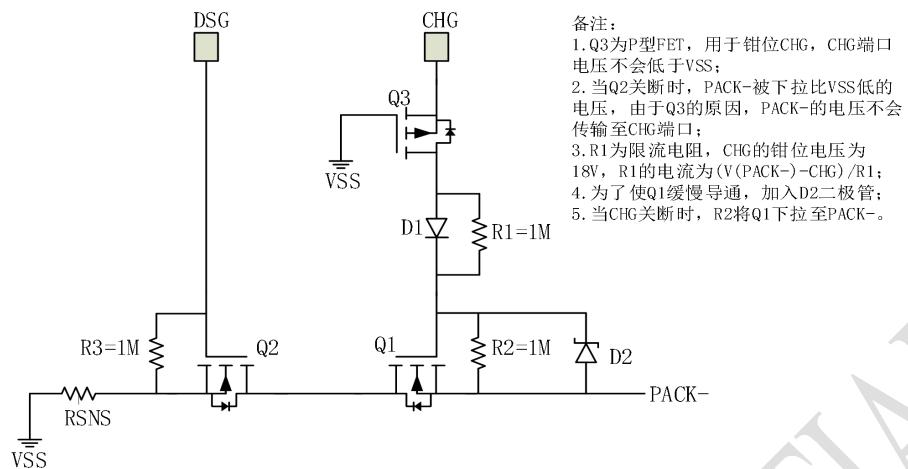
4. 将 VOV_REG 和 VUV_REG 的高两位和低四位去掉，保留中间八位。则需要写入过压 OV 寄存器的值为 10-VOV_REG[11:4]-1000，需要写入欠压 UV 寄存器的值为 01-VUV_REG[11:4]-0000。

驱动控制

MOSFET 驱动

MT9818 内部集成了两个 Low-side MOSFET 驱动，驱动端口分别为 CHG 和 DSG，CHG 和 DSG 均可以用于控制 N 型 MOSFET，并且提供快速输出 12V 电压，DSG 可以快速关断至 VSS，而 CHG 通过外部较高电阻（例 $1M\Omega$ ）下拉至 VSS。

MT9818 内部具有钳位电路，可以保证 CHG 端口电压不超过 20V。



通过将寄存器 SYS_CTRL2 的 CHG_ON 和 DSG_ON 置为“1”，使 CHG 和 DSG 输出端口使能，MT9818 内部保护机制、模式切换以及 ALERT 端口复用均可以覆盖 CHG 和 DSG 的控制状态。如下表所示：

系统动作	CHG_ON	DSG_ON
过压 OV 保护	置为“0”	不变
欠压 UV 保护	不变	置为“0”
过流 OCD 保护	不变	置为“0”
短路过流 SCD 保护	不变	置为“0”
ALERT_OVRD	置为“0”	置为“0”
从正常模式进入待机模式	置为“0”	置为“0”

负载检测

MT9818 的 CHG 端口具有负载检测的功能，负载检测电路在 CHG 关断时使能，当 CHG 关断后，CHG 应由外部下拉电阻下拉至 VSS，若负载未移除，则 CHG 将被上拉。当 CHG 电压超过负载检测阈值时，MT9818 将 LOAD_PRESENT 置为“1”。当负载移除后，CHG 被下拉低于负载检测阈值时，MT9818 将 LOAD_PRESENT 置为“0”，主机可通过读取 LOAD_PRESENT 位获取负载信息。

报警模式

ALERT 端口可以输出高有效的中断信号，这个信号时 SYS_STAT 寄存器所有位的或结果，必须将 SYS_STAT 寄存器的所有位都清零，才可以清除 ALERT 中断信号。ALERT 端口提供了二级保护机制，当 ALERT 输出高阻状态或被外部电阻下拉时，外部主机可以将 ALERT 置为高电平，此时 OVRD_ALERT 位置为“1”，将 CHG 和 DSG 关断。

ALERT 端口在使用过程中，需要连接下拉电阻（大于 $1K\Omega$ ），需要注意噪声屏蔽和消除寄生干扰，防止内部电路误触发。



功率模式

为了降低功耗, MT9818 含有三种功率模式, 分别为硬件关断模式、待机模式、全功耗模式。

硬件关断模式

通过关闭 BAT 和 VPP 的电源电压, MT9818 进入硬件关断模式, BAT 和 VPP 端口电流小于 1uA。

全功耗模式

全功耗模式表示完全运行模式, 其中所有模块都被使能, 并且器件看到其最高电流消耗。在此模式下, 可以禁用某些块/功能以节省功耗, 包括 ADC 和 CC。只要 ADC 启用, OV 和 UV 就会持续运行。在此模式下, 无法禁用 OCD 和 SCD 比较器。

待机模式

当设备处于全功耗模式时, 主机控制器可以通过特定的 I²C 命令序列进入待机模式。在待机模式下, 仅打开最少的块, 包括 VSTUP 电源和原始启动探测器。从待机模式唤醒到全功耗模式需要将 BOOTUP 引脚拉至大于 VBOOT, 这将触发器件启动序列, 进入待机模式后, MT9818 会关断充电和放电 MOSFET 驱动。但不会将 0x05 寄存器(DSG_ON 和 CHG_ON 置为“0”)。

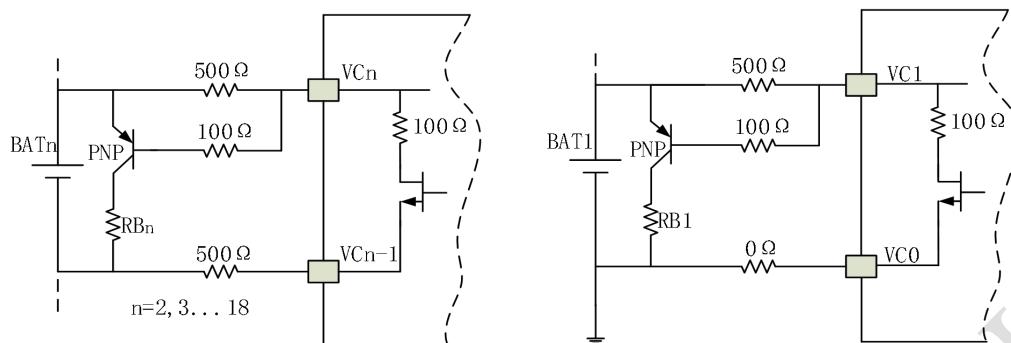
功率模式切换

初始状态	条件	最终状态
全功耗模式	BOOTUP 为低电平, 写入寄存器 SLEEP_EN 为 1	待机状态
待机模式	BOOTUP 为高电平	全功耗模式

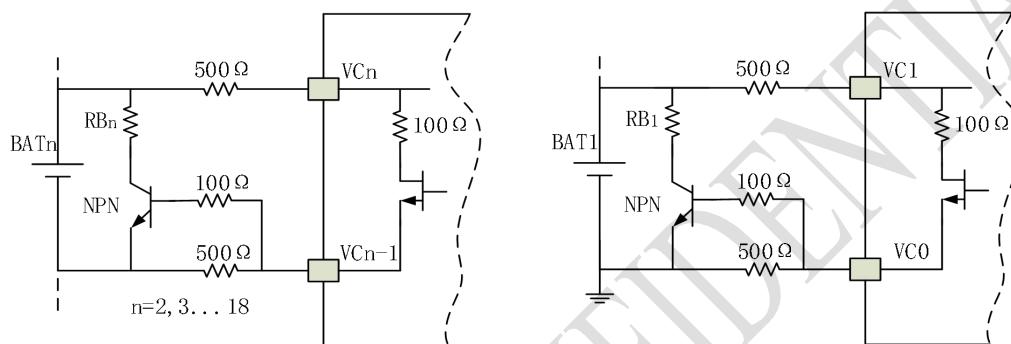
BOOTUP 端口在使用过程中, 需要注意噪声屏蔽和消除寄生干扰。

均衡

MT9818 可支持内部均衡机制, 通过写入寄存器 CB[17:0]控制 18 节串联电池均衡开关, 当 CB[17:0]中某个或多个均衡开关打开时, MT9818 会周期性开启内部均衡 MOSFET。均衡推荐方案如下图所示, 若主机开启相邻均衡开关, 则只有位于较高位置的电池通道会进行均衡。



采用 PNP 三极管作为均衡管示意图



采用 NPN 三极管作为均衡管示意图

支持外部均衡，采用 PNP 或 NPN 三极管作为均衡管，利用内部均衡小电流在输入滤波电阻上产生的电压差，开启外部 PNP 或 NPN 三极管，实现外部均衡。



寄存器映射

NAME	ADDR	D7	D6	D5	D4	D3	D2	D1	D0
SYS_STAT	0x00	CC_READY (RW)	RSVD (R)		OVRD_ALERT (RW)	UV (RW)	OV (RW)	SCD (RW)	OCD (RW)
CELLBAL1	0x01	RSVD (R)			CB[5:0] (RW)				
CELLBAL2	0x02	RSVD (R)			CB[11:6] (RW)				
CELLBAL3	0x03	RSVD (R)			CB[17:12] (RW)				
SYS_CTRL1	0x04	LOAD_PRESE NT (R)	RSVD (R)		ADC_EN (RW)	RSVD		SLEEP_ STATUS	SLEEP_EN
SYS_CTRL2	0x05	DELAY_DIS (RW)	CC_EN (RW)	CC_ONESHOT (RW)	RSVD (R)		DSG_ON (RW)	CHG_ON (RW)	
PROTECT1	0x06	RSNS	RSVD (R)		SCD_DELAY (RW)	SCD_THRESH (RW)			
PROTECT2	0x07	RSVD (R)	RSVD (R)	OCD_DELAY (RW)	RSVD (R)	OCD_THRESH (RW)			
PROTECT3	0x08	UV_DELAY (RW)		OV_DELAY (RW)	RSVD (R)				
OV_TRIP	0x09			OV_THRESH (RW)					
UV_TRIP	0x0A			UV_THRESH (RW)					
CHIP_ID	0x0B			0x08 (R)					
VC1_HI	0x0C	RSVD (R)		VC1[13:8] (R)					
VC1_LO	0x0D			VC1[7:0] (R)					
VC2_HI	0x0E	RSVD (R)		VC2[13:8] (R)					
VC2_LO	0x0F			VC2[7:0] (R)					
VC3_HI	0x10	RSVD (R)		VC3[13:8] (R)					
VC3_LO	0x11			VC3[7:0] (R)					
VC4_HI	0x12	RSVD (R)		VC4[13:8] (R)					
VC4_LO	0x13			VC4[7:0] (R)					
VC5_HI	0x14	RSVD (R)		VC5[13:8] (R)					
VC5_LO	0x15			VC5[7:0] (R)					
VC6_HI	0x16	RSVD (R)		VC6[13:8] (R)					
VC6_LO	0x17			VC6[7:0] (R)					
VC7_HI	0x18	RSVD (R)		VC7[13:8] (R)					
VC7_LO	0x19			VC7[7:0] (R)					
VC8_HI	0x1A	RSVD (R)		VC8[13:8] (R)					
VC8_LO	0x1B			VC8[7:0] (R)					
VC9_HI	0x1C	RSVD (R)		VC9[13:8] (R)					
VC9_LO	0x1D			VC9[7:0] (R)					
VC10_HI	0x1E	RSVD (R)		VC10[13:8] (R)					
VC10_LO	0x1F			VC10[7:0] (R)					
VC11_HI	0x20	RSVD (R)		VC11[13:8] (R)					
VC11_LO	0x21			VC11[7:0] (R)					



NAME	ADDR	D7	D6	D5	D4	D3	D2	D1	D0
VC12_HI	0x22	RSVD (R)		VC12[13:8] (R)					
VC12_LO	0x23		VC12[7:0] (R)						
VC13_HI	0x24	RSVD (R)		VC13[13:8] (R)					
VC13_LO	0x25		VC13[7:0] (R)						
VC14_HI	0x26	RSVD (R)		VC14[13:8] (R)					
VC14_LO	0x27		VC14[7:0] (R)						
VC15_HI	0x28	RSVD (R)		VC15[13:8] (R)					
VC15_LO	0x29		VC15[7:0] (R)						
VC16_HI	0x2A	RSVD (R)		VC16[13:8] (R)					
VC16_LO	0x2B		VC16[7:0] (R)						
VC17_HI	0x2C	RSVD (R)		VC17[13:8] (R)					
VC17_LO	0x2D		VC17[7:0] (R)						
VC18_HI	0x2E	RSVD (R)		VC18[13:8] (R)					
VC18_LO	0x2F		VC18[7:0] (R)						
BAT_HI	0x30		BAT[15:8] (R)						
BAT_LO	0x31		BAT[7:0] (R)						
TS1_HI	0x32	RSVD (R)		TS1[13:8] (R)					
TS1_LO	0x33		TS1[7:0] (R)						
TS2_HI	0x34	RSVD (R)		TS2[13:8] (R)					
TS2_LO	0x35		TS2[7:0] (R)						
TS3_HI	0x36	RSVD (R)		TS3[13:8] (R)					
TS3_LO	0x37		TS3[7:0] (R)						
TS4_HI	0x38	RSVD (R)		TS4[13:8] (R)					
TS4_LO	0x39		TS4[7:0] (R)						
CC_HI	0x3C		CC[15:8] (R)						
CC_LO	0x3D		CC[7:0] (R)						
CC_ADC_GAIN	0x3E	RSVD (R)		CC_ADC_GAIN[4:0] (R)					
BAT1_2_ADC_GA IN	0x3F		BAT1_2_ADC_GAIN[7:0] (R)						
BAT3_4_ADC_GA IN	0x40		BAT3_4_ADC_GAIN[7:0] (R)						
BAT5_6_ADC_GA IN	0x41		BAT5_6_ADC_GAIN[7:0] (R)						
BAT7_18_ADC_G AIN	0x42		BAT7_18_ADC_GAIN[7:0] (R)						
TS_ADC_OFFSET	0x43		TS_ADC_OFFSET[7:0] (R)						



寄存器描述

SYS_STAT(0x00)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	CC_READY (RW)	-	-	OVRD_ALERT (RW)	UV (RW)	OV (RW)	SCD (RW)	OCD (RW)
复位	0	0	0	0	0	0	0	0

SYS_STAT 寄存器可以在对应位写入“1”将此位清零。

CC_READY(RW): CC ADC 转换完成标志位, 逻辑“1”有效。

OVRD_ALERT(RW): 外部 ALERT 上拉标志位, 逻辑“1”有效。

UV(RW): 欠压保护标志位, 逻辑“1”有效。

OV(RW): 过压保护标志位, 逻辑“1”有效。

SCD(RW): 短路过流保护标志位, 逻辑“1”有效。

OCD(RW): 过流保护标志位, 逻辑“1”有效。

CELLBAL1(0x01)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	CB[5] (RW)	CB[4] (RW)	CB[3] (RW)	CB[2] (RW)	CB[1] (RW)	CB[0] (RW)
复位	0	0	0	0	0	0	0	0

CELLBAL2(0x02)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	CB[11] (RW)	CB[10] (RW)	CB[9] (RW)	CB[8] (RW)	CB[7] (RW)	CB[6] (RW)
复位	0	0	0	0	0	0	0	0

CELLBAL3(0x03)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	CB[17] (RW)	CB[16] (RW)	CB[15] (RW)	CB[14] (RW)	CB[13] (RW)	CB[12] (RW)
复位	0	0	0	0	0	0	0	0

CB[17:0]: 均衡开关控制寄存器, 逻辑“1”有效。

SYS_CTRL1(0x04)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	LOAD_PRESENT (R)	-	-	ADC_EN (RW)	-	-	SLEEP_STATUS (R)	SLEEP_EN (RW)
复位	0	0	0	0	0	0	0	0

LOAD_PRESENT: 负载检测标志位, 逻辑“1”有效。

ADC_EN(RW): BAT ADC 使能位, 逻辑“1”有效。

SLEEP_STATUS(R): 待机模式标志位, 逻辑“1”有效。

SLEEP_EN(RW): 待机模式使能位, 逻辑“1”有效。

**SYS_CTRL2(0x05)**

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	CC_EN (RW)	CC_ONESHOT (RW)	-	-	-	DSG_ON (RW)	CHG_ON (RW)
复位	0	0	0	0	0	0	0	0

CC_EN(RW): CC ADC 连续转换使能位, 逻辑“1”有效。

CC_ONESHOT(RW): CC ADC 单次触发使能位, 逻辑“1”有效。

DSG_ON(RW): 放电 MOSFET 驱动使能位, 逻辑“1”有效。

CHG_ON(RW): 充电 MOSFET 驱动使能位, 逻辑“1”有效。

PROTECT1(0x06)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	RSNS	-	-	SCD_DELAY [1] (RW)	SCD_DELAY [0] (RW)	SCD_THRESH [2] (RW)	SCD_THRESH [1] (RW)	SCD_THRESH [0] (RW)
复位	0	0	0	0	0	0	0	0

RSNS: 短路过流保护和放电过流保护阈值选择位, 逻辑“1”有效。

SCD_DELAY[1:0]: 短路过流保护延迟时间选择位。

SCD_DELAY[1:0]	短路过流保护延迟时间/us
0x0	70
0x1	100
0x2	200
0x3	400

SCD_THRESH[2:0]: 短路过流保护阈值选择位。

SCD_THRESH[2:0]	短路过流保护阈值/mV	
	RSNS=0	RSNS=1
0x0	25	50
0x1	35	70
0x2	45	90
0x3	55	110
0x4	65	130
0x5	75	150
0x6	85	170
0x7	95	190

PROTECT2(0x07)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	OCD_DELAY [2] (RW)	OCD_DELAY [1] (RW)	OCD_DELAY [0] (RW)	OCD_THRESH [3] (RW)	OCD_THRESH [2] (RW)	OCD_THRESH [1] (RW)	OCD_THRESH [0] (RW)
复位	0	0	0	0	0	0	0	0

OCD_DELAY[2:0]: 放电过流保护延迟时间选择位。



OCD_DELAY[2:0]	短路过流保护延迟时间/ms
0x0	8
0x1	20
0x2	40
0x3	80
0x4	160
0x5	320
0x6	640
0x7	1280

OCD_THREH[3:0]: 放电过流保护阈值选择位。

OCD_THRESH[3:0]	短路过流保护阈值/mV	
	RSNS=0	RSNS=1
0x0	10	20
0x1	12.5	25
0x2	15	30
0x3	17.5	35
0x4	20	40
0x5	22.5	45
0x6	25	50
0x7	27.5	55
0x8	30	60
0x9	32.5	65
0xA	35	70
0xB	37.5	75
0xC	40	80
0xD	42.5	85
0xE	45	90
0xF	47.5	95

PROTECT3(0x08)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	UV_DELAY [1] (RW)	UV_DELAY [0] (RW)	OV_DELAY [1] (RW)	OV_DELAY [0] (RW)	-	-	-	-
复位	0	0	0	0	0	0	0	0

UV_DELAY[1:0]: 欠压保护延迟时间选择位。

UV_DELAY[2:0]	欠压保护延迟时间/s
0x0	1
0x1	4
0x2	8
0x3	16

OV_DELAY[1:0]: 过压保护延迟时间选择位。



OV_DELAY[2:0]	过压保护延迟时间/s
0x0	1
0x1	2
0x2	4
0x3	8

OV_TRIP(0x09)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	OV_THRESH [7] (RW)	OV_THRESH [6] (RW)	OV_THRESH [5] (RW)	OV_THRESH [4] (RW)	OV_THRESH [3] (RW)	OV_THRESH [2] (RW)	OV_THRESH [1] (RW)	OV_THRESH [0] (RW)
复位	0	0	0	0	0	0	0	0

OV_THRESH[7:0]: 过压保护阈值设置位, 默认复位为 0x00。

UV_TRIP(0x0A)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	UV_THRESH [7] (RW)	UV_THRESH [6] (RW)	UV_THRESH [5] (RW)	UV_THRESH [4] (RW)	UV_THRESH [3] (RW)	UV_THRESH [2] (RW)	UV_THRESH [1] (RW)	UV_THRESH [0] (RW)
复位	0	0	0	0	0	0	0	0

UV_THRESH[7:0]: 欠压保护阈值设置位, 默认复位为 0x00。

只读寄存器描述**CHIP_ID(0x0B)**

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	CHIP_ID [7] (R)	CHIP_ID [6] (R)	CHIP_ID [5] (R)	CHIP_ID [4] (R)	CHIP_ID [3] (R)	CHIP_ID [2] (R)	CHIP_ID [1] (R)	CHIP_ID [0] (R)
复位	0	0	0	0	1	0	0	0

CHIP_ID[7:0]: 器件 ID 寄存器, 默认为 0x08。

VCX_HI, VCX_LO(0x0C~0x2F), X=1,2,3....18

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	VCX_HI [13] (R)	VCX_HI [12] (R)	VCX_HI [11] (R)	VCX_HI [10] (R)	VCX_HI [9] (R)	VCX_HI [8] (R)
复位	0	0	0	0	0	0	0	0
名称	VCX_LO [7] (R)	VCX_LO [6] (R)	VCX_LO [5] (R)	VCX_LO [4] (R)	VCX_LO [3] (R)	VCX_LO [2] (R)	VCX_LO [1] (R)	VCX_LO [0] (R)
复位	0	0	0	0	0	0	0	0

VCX_HI[13:8]: X=1,2,3....18, 第 1 节至第 18 节电池电池电压寄存器高 6 位。

VCX_LO[7:0]: X=1,2,3....18, 第 1 节至第 18 节电池电池电压寄存器低 8 位。

**BAT_HI, BAT_LO(0x30~0x31)**

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	BAT_HI [15] (R)	BAT_HI [14] (R)	BAT_HI [13] (R)	BAT_HI [12] (R)	BAT_HI [11] (R)	BAT_HI [10] (R)	BAT_HI [9] (R)	BAT_HI [8] (R)
复位	0	0	0	0	0	0	0	0
名称	BAT_LO [7] (R)	BAT_LO [6] (R)	BAT_LO [5] (R)	BAT_LO [4] (R)	BAT_LO [3] (R)	BAT_LO [2] (R)	BAT_LO [1] (R)	BAT_LO [0] (R)
复位	0	0	0	0	0	0	0	0

BAT_HI[15:8]: 电池包总电压寄存器高 8 位。

BAT_LO[7:0]: 电池包总电压寄存器低 8 位。

TSX_HI, TSX_LO(0x32~0x39), X=1,2,3,4

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	TSX_HI [13] (R)	TSX_HI [12] (R)	TSX_HI [11] (R)	TSX_HI [10] (R)	TSX_HI [9] (R)	TSX_HI [8] (R)
复位	0	0	0	0	0	0	0	0
名称	TSX_LO [7] (R)	TSX_LO [6] (R)	TSX_LO [5] (R)	TSX_LO [4] (R)	TSX_LO [3] (R)	TSX_LO [2] (R)	TSX_LO [1] (R)	TSX_LO [0] (R)
复位	0	0	0	0	0	0	0	0

TSX_HI[13:8]: X=1,2,3,4, 第 1 个至第 4 个外部温度寄存器高 6 位。

TSX_LO[7:0]: X=1,2,3,4, 第 1 个至第 4 个外部温度寄存器低 8 位。

CC_HI, CC_LO(0x3C~0x3D)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	CC_HI [15] (R)	CC_HI [14] (R)	CC_HI [13] (R)	CC_HI [12] (R)	CC_HI [11] (R)	CC_HI [10] (R)	CC_HI [9] (R)	CC_HI [8] (R)
复位	0	0	0	0	0	0	0	0
名称	CC_LO [7] (R)	CC_LO [6] (R)	CC_LO [5] (R)	CC_LO [4] (R)	CC_LO [3] (R)	CC_LO [2] (R)	CC_LO [1] (R)	CC_LO [0] (R)
复位	0	0	0	0	0	0	0	0

CC_HI[15:8]: 电流寄存器高 8 位。

CC_LO[7:0]: 电流寄存器低 8 位。

CC_ADC_GAIN(0x3E)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	-	-	-	CC_ADC_GAIN [4] (R)	CC_ADC_GAIN [3] (R)	CC_ADC_GAIN [2] (R)	CC_ADC_GAIN [1] (R)	CC_ADC_GAIN [0] (R)
复位	0	0	0	0	0	0	0	0

CC_ADC_GAIN[4:0]: CC ADC 增益误差位。



CC_ADC_GAIN[4:0]	CC_ADC_GAIN (uV/LSB)	CC_ADC_GAIN[4:0]	CC_ADC_GAIN (uV/LSB)
0x00	8.52	0x10	9.16
0x01	8.56	0x11	9.20
0x02	8.60	0x12	9.24
0x03	8.64	0x13	9.28
0x04	8.68	0x14	9.32
0x05	8.72	0x15	9.36
0x06	8.76	0x16	9.40
0x07	8.80	0x17	9.44
0x08	8.84	0x18	9.48
0x09	8.88	0x19	9.52
0x0A	8.92	0x1A	9.56
0x0B	8.96	0x1B	9.60
0x0C	9.00	0x1C	9.64
0x0D	9.04	0x1D	9.68
0x0E	9.08	0x1E	9.72
0x0F	9.12	0x1F	9.76

BAT1_2_ADC_GAIN(0x3F)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	BAT1_2_ADC_GAIN [7] (R)	BAT1_2_ADC_GAIN [6] (R)	BAT1_2_ADC_GAIN [5] (R)	BAT1_2_ADC_GAIN [4] (R)	BAT1_2_ADC_GAIN [3] (R)	BAT1_2_ADC_GAIN [2] (R)	BAT1_2_ADC_GAIN [1] (R)	BAT1_2_ADC_GAIN [0] (R)
复位	0	0	0	0	0	0	0	0

BAT1_2_ADC_GAIN[7:0]: 第 1 通道和第 2 通道 BATADC 增益误差位。

BAT3_4_ADC_GAIN(0x40)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	BAT3_4_ADC_GAIN [7] (R)	BAT3_4_ADC_GAIN [6] (R)	BAT3_4_ADC_GAIN [5] (R)	BAT3_4_ADC_GAIN [4] (R)	BAT3_4_ADC_GAIN [3] (R)	BAT3_4_ADC_GAIN [2] (R)	BAT3_4_ADC_GAIN [1] (R)	BAT3_4_ADC_GAIN [0] (R)
复位	0	0	0	0	0	0	0	0

BAT3_4_ADC_GAIN[7:0]: 第 3 通道和第 4 通道 BATADC 增益误差位。

BAT5_6_ADC_GAIN(0x41)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	BAT5_6_ADC_GAIN [7] (R)	BAT5_6_ADC_GAIN [6] (R)	BAT5_6_ADC_GAIN [5] (R)	BAT5_6_ADC_GAIN [4] (R)	BAT5_6_ADC_GAIN [3] (R)	BAT5_6_ADC_GAIN [2] (R)	BAT5_6_ADC_GAIN [1] (R)	BAT5_6_ADC_GAIN [0] (R)
复位	0	0	0	0	0	0	0	0

BAT5_6_ADC_GAIN[7:0]: 第 5 通道和第 6 通道 BATADC 增益误差位。

**BAT7_18_ADC_GAIN(0x42)**

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	BAT7_18_ADC							
	-	-	-	-	-	-	-	-
	GAIN							
	[7] (R)	[6] (R)	[5] (R)	[4] (R)	[3] (R)	[2] (R)	[1] (R)	[0] (R)
复位	0	0	0	0	0	0	0	0

BAT7_18_ADC_GAIN[7:0]: 第 7 通道至第 18 通道 BATADC 增益误差位。

BAT1_2_ADC_GAIN[7:0] , BAT3_4_ADC_GAIN[7:0] , BAT5_6_ADC_GAIN[7:0] , BAT7_18_ADC_GAIN[7:0] 均按照下表进行查表对应的 LSB 值。每个步长为 0.25uV , BAT_ADC_GAIN 计算公式如下:

$$\text{BAT1_2_ADC_GAIN} = 368 + \text{BAT1_2_ADC_GAIN}[7:0] * 0.25;$$

$$\text{BAT3_4_ADC_GAIN} = 368 + \text{BAT3_4_ADC_GAIN}[7:0] * 0.25;$$

$$\text{BAT5_6_ADC_GAIN} = 368 + \text{BAT5_6_ADC_GAIN}[7:0] * 0.25;$$

$$\text{BAT7_18_ADC_GAIN} = 368 + \text{BAT7_18_ADC_GAIN}[7:0] * 0.25.$$

BAT_ADC_GAIN [7:0]	BAT_ADC_GAIN (uV/LSB)	BAT_ADC_GAIN [7:0]	BAT_ADC_GAIN (uV/LSB)
0x00	368	0x01	368.25
0x7F	399.75	0x80	400
0xFE	431.5	0xFF	431.75

TS_ADC_OFFSET(0x43)

BIT	D7	D6	D5	D4	D3	D2	D1	D0
名称	TS_ADC_OFFSET							
	ET							
	[7] (R)	[6] (R)	[5] (R)	[4] (R)	[3] (R)	[2] (R)	[1] (R)	[0] (R)
复位	0	0	0	0	0	0	0	0

TS_ADC_OFFSET[7:0]是温度通道失调误差。



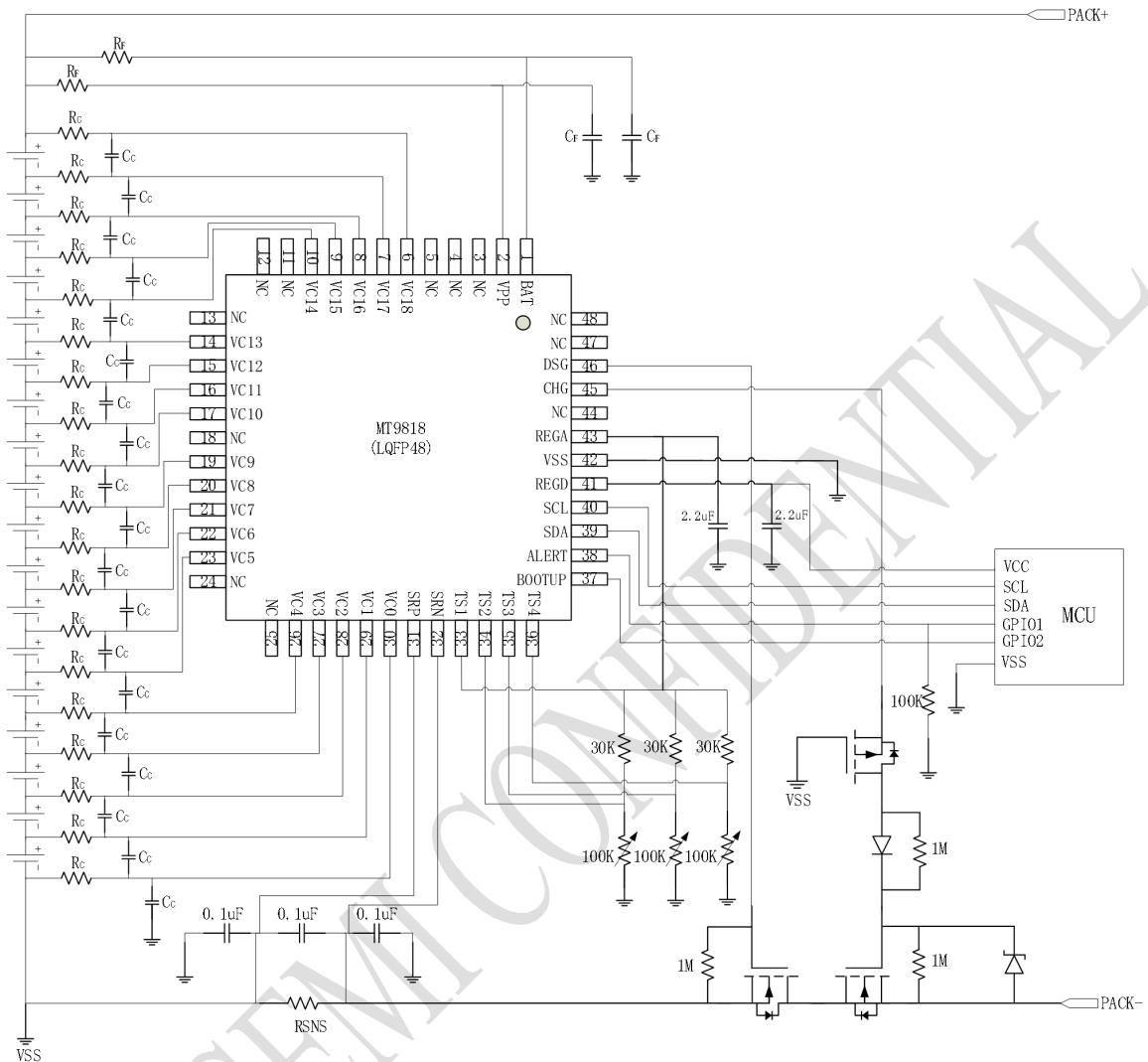
应用

少于 18 节电池应用

电池 节数	连接方式
8	VC7~VC8,VC8~VC9,VC9~VC10,VC10~VC11,VC11~VC12,VC12~VC13,VC13~VC14 ,VC14~VC15,VC15~VC16,VC16~VC17 短接
9	VC8~VC9,VC9~VC10,VC10~VC11,VC11~VC12,VC12~VC13,VC13~VC14,VC14~VC 15,VC15~VC16,VC16~VC17 短接
10	VC9~VC10,VC10~VC11,VC11~VC12,VC12~VC13,VC13~VC14,VC14~VC15,VC15~ VC16,VC16~VC17 短接
11	VC10~VC11,VC11~VC12,VC12~VC13,VC13~VC14,VC14~VC15,VC15~VC16,VC16~ VC17 短接
12	VC11~VC12,VC12~VC13,VC13~VC14,VC14~VC15,VC15~VC16,VC16~VC17 短接
13	VC12~VC13,VC13~VC14,VC14~VC15,VC15~VC16,VC16~VC17 短接
14	VC13~VC14,VC14~VC15,VC15~VC16,VC16~VC17 短接
15	VC14~VC15,VC15~VC16,VC16~VC17 短接
16	VC15~VC16,VC16~VC17 短接
17	VC16~VC17 短接



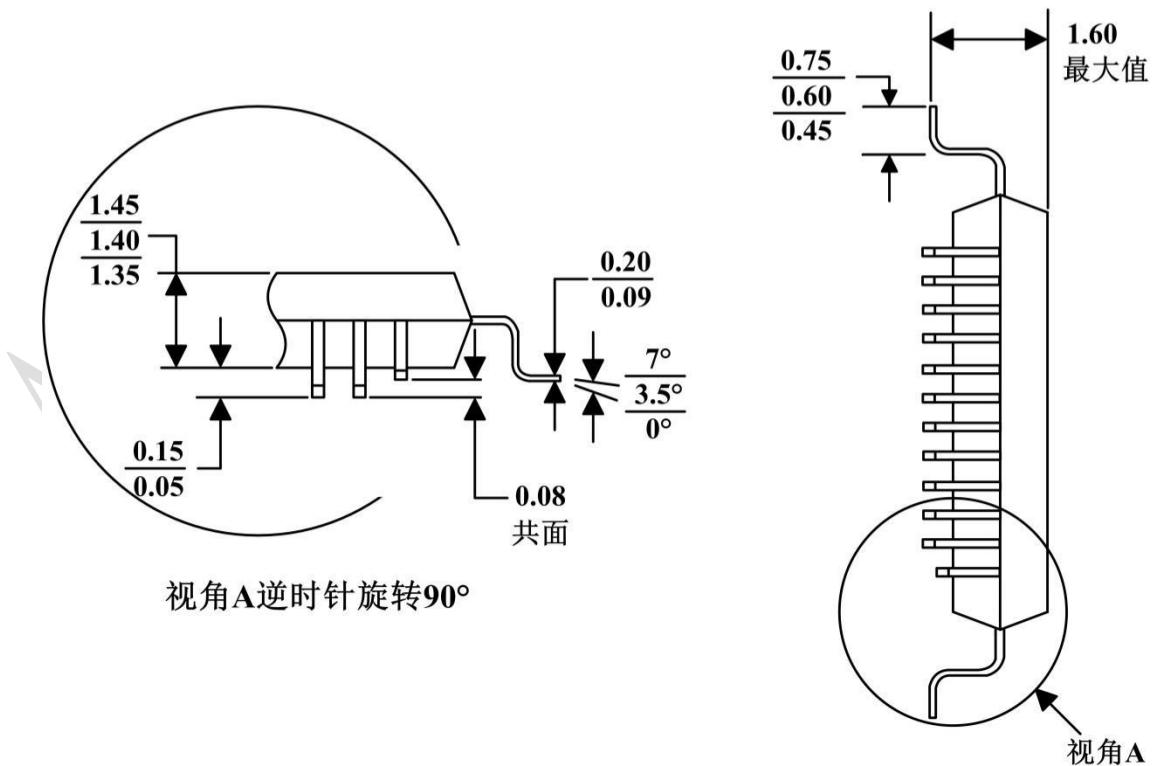
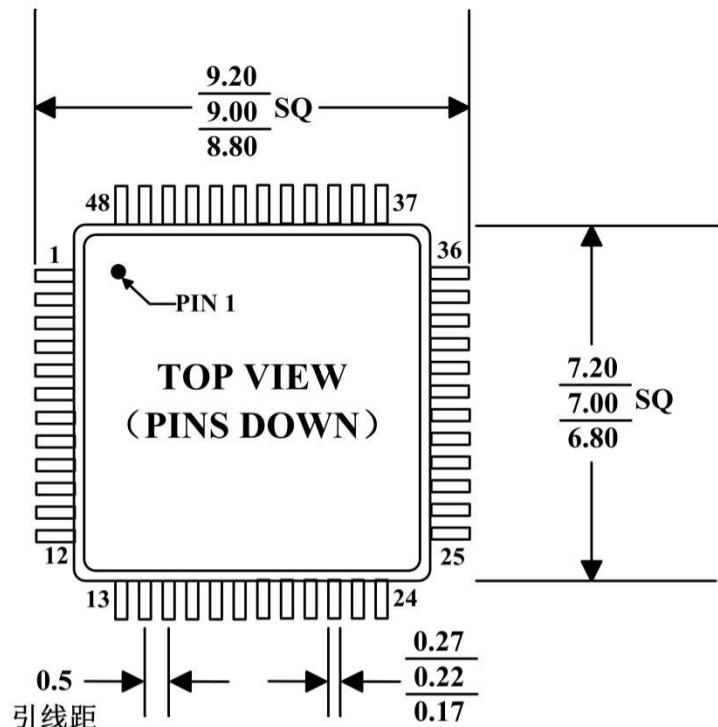
典型应用



封装形式

48引脚薄型四方扁平封装

图中尺寸以厘米为单位



符合JEDEC-ms-026-bbc标准