

产品特性

低噪声、低输入偏置电流FET输入放大器

极低输入偏置电流: ± 0.25 pA(典型值, 25°C)

低输入电压噪声

92 nV/ $\sqrt{\text{Hz}}$ (典型值, 10 Hz、5 V时)

5 nV/ $\sqrt{\text{Hz}}$ (典型值, 100 kHz、 ± 5 V时)

增益带宽积: 175 MHz

输入电容

3 pF(典型值, 差分模式)

2 pF(典型值, 共模)

集成增益开关

采样和反馈开关断开漏电流: ± 0.5 pA(典型值)

最差情况下的 $t_{\text{ON}}/t_{\text{OFF}}$ 时间: 105 ns(典型值)/65 ns(典型值)

集成模数转换器(ADC)驱动器

差分模式和单端模式

可调输出共模电压

-5 V至+3.8 V(典型值, 针对 ± 5 V电源)

宽输出电压摆幅: ± 4.8 V(最小值, 针对 ± 5 V电源)

线性输出电流: 18 mA rms(典型值, 针对 ± 5 V电源)

通过SPI或并行开关控制所有功能

宽工作范围: 3.3 V至12 V

静态电流: 8.5 mA(典型值, ± 5 V全系统)

应用

电流电压(I-V)转换

光电二极管前置放大器

化学分析仪

质谱测定

分子光谱

激光/LED接收器

数据采集系统

概述

ADA4350是用于光电检测器或其它传感器的模拟前端, 其输出电流与检测的参数或电压输入成比例, 系统要求用户在极精密增益水平之间做出选择, 从而使其动态范围达到最大。

ADA4350集成了FET输入放大器、切换网络和ADC驱动器, 所有功能均可通过串行外设接口(SPI)或单个IC中的并行控制逻辑控制。FET输入放大器具有极低的电压噪声和电流噪声, 极其适合各种光电检测器、传感器或精密数据采集系统。

切换网络允许用户独立选择多达六个不同的、外部可配置的反馈网络。针对反馈网络使用外部器件, 用户可以更轻松匹配系统所需的光电检测器或传感器电容。如果需要, 这一特性还支持使用低热漂移电阻。

开关设计可最大限度地减少误差源, 这样信号路径中几乎不会增加任何误差。输出驱动器可用于单端或差分模式, 非常适合驱动ADC输入。

ADA4350可采用+3.3 V单电源或 ± 5 V双电源供电, 因而用户可灵活选择检测器的极性。它采用无铅、28引脚TSSOP封装, 额定温度范围为-40°C至+85°C。

多功能引脚名称可能仅通过相关功能来引用。

功能框图

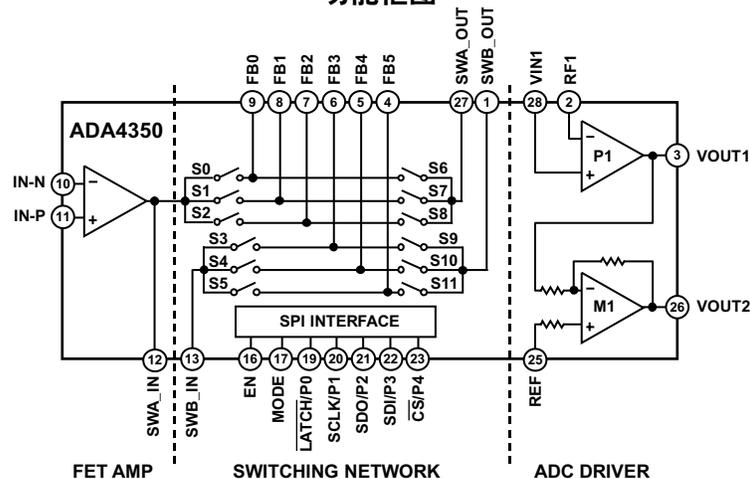


图1.

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2015 Analog Devices, Inc. All rights reserved.
Technical Support www.analog.com

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

目录

产品特性	1	典型性能参数	17
应用	1	全系统	17
概述	1	FET输入放大器	19
功能框图	1	ADC驱动器	22
修订历史	2	测试电路	26
技术规格	3	工作原理	27
± 5 V全系统	3	开尔文开关技术	27
± 5 V FET输入放大器	4	应用信息	28
± 5 V内部切换网络和数字引脚	5	配置ADA4350	28
± 5 V ADC驱动器	6	手动选择或通过并行接口选择跨阻增益路径	28
5 V全系统	8	通过SPI接口(串行模式)选择跨阻增益路径	28
5 V FET输入放大器	9	SPICE模型	30
5 V内部切换网络和数字引脚	10	跨阻放大器设计理论	32
5 V ADC驱动器	11	跨阻增益放大器性能	34
时序规格	13	低反馈电阻 R_{F_x} 的影响	35
绝对最大额定值	15	利用T网络实现大反馈电阻值	36
热阻	15	外形尺寸	37
最大功耗	15	订购指南	37
ESD警告	15		
引脚配置和功能描述	16		

修订历史

2015年4月—修订版0：初始版

技术规格

±5 V全系统

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = +5\text{ V}$, $-V_S = -5\text{ V}$, $R_L = 1\text{ k}\Omega$ 差分。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$G = -5$, $V_{\text{OUT}} = 200\text{ mV p-p}$		20		MHz
压摆率	$G = -5$, $V_{\text{OUT}} = 2\text{ V p-p}$ $V_{\text{OUT}} = 2\text{ V}$ 阶跃, 10%至90%		12		MHz
谐波性能					
谐波失真(HD2/HD3)	$G = -5$, $f_C = 100\text{ kHz}$		-95/-104		dBc
	$G = -5$, $f_C = 1\text{ MHz}$		-77/-78		dBc
直流性能					
输入偏置电流	25°C时		±0.25	±1	pA
	85°C时		±8	±25	pA
输入特性					
输入电阻	共模		100		GΩ
输入电容	共模		2		pF
	差模		3		pF
输入共模电压范围	共模抑制比(CMRR) > 80 dB		-4.5至+3.8		V
	CMRR > 68 dB		-5至+3.9		V
共模抑制	$V_{\text{CM}} = \pm 3.0\text{ V}$	92	104		dB
输出特性					
线性输出电流	$V_{\text{OUT}} = 4\text{ V p-p}$, 60 dB无杂散动态范围(SFDR)		18		mA rms
短路电流	吸电流/源电流		43/76		mA
0.1%建立时间	$G = -5$, $V_{\text{OUT}} = 2\text{ V}$ 阶跃		100		ns
电源					
工作范围		3.3		12	V
静态电流	使能		8.5	10	mA
	M1禁用(参见图1)		7		mA
	全部禁用		2		μA
正电源抑制比			90		dB
负电源抑制比			85		dB

ADA4350

±5 V FET输入放大器

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = +5\text{ V}$, $-V_S = -5\text{ V}$, $R_L = 1\text{ k}\Omega$ 。

表2.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$G = -5$, $V_{\text{OUT}} = 100\text{ mV p-p}$ $G = -5$, $V_{\text{OUT}} = 2\text{ V p-p}$		26 24		MHz MHz
增益带宽积			175		MHz
压摆率	$V_{\text{OUT}} = 2\text{ V}$ 阶跃, 10%至90%		100		V/ μs
0.1%建立时间	$G = -5$, $V_{\text{OUT}} = 2\text{ V}$ 阶跃		28		ns
噪声/谐波性能					
谐波失真(HD2/HD3)	$f = 100\text{ kHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$, $G = -5$ $f = 1\text{ MHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$, $G = -5$		-106/-114 -83/-93		dBc dBc
输入电压噪声	$f = 10\text{ Hz}$ $f = 100\text{ kHz}$		85 5		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压			15	80	μV
输入失调电压漂移	从 -40°C 到 $+85^\circ\text{C}$ 从 25°C 到 85°C		0.1 0.1	1.6 1.0	$\mu\text{V}/^\circ\text{C}$ $\mu\text{V}/^\circ\text{C}$
输入偏置电流	25 $^\circ\text{C}$ 时 85 $^\circ\text{C}$ 时		± 0.25 ± 8	± 1 ± 25	pA pA
输入失调电流	25 $^\circ\text{C}$ 时 85 $^\circ\text{C}$ 时		± 0.1 ± 0.5	± 0.8	pA pA
开环增益	$V_{\text{OUT}} = \pm 2\text{ V}$	106	115		dB
输入特性					
输入电阻	共模		100		G Ω
输入电容	共模 差模		2 3		pF pF
输入共模电压范围	CMRR > 80 dB CMRR > 68 dB		-4.5至+3.8 -5至+3.9		V V
共模抑制比	$V_{\text{CM}} = \pm 3\text{ V}$	92	115		V
输出特性					
输出过驱恢复时间	$V_{\text{OUT}} = V_S \pm 10\%$		60		ns
输出电压摆幅	$G = +21$, $R_F = 1\text{ k}\Omega$, R_L 开路, 在FBx上测量 $G = +21$, $R_F = 100\text{ k}\Omega$, R_L 开路, 在FBx上测量	-3.6至+3.9 -4.7至+4.8	-4.05至+4.07 -4.9至+4.86		V V
线性输出电流	$V_{\text{OUT}} = 2\text{ V p-p}$, 60 dB SFDR		18		mA rms
短路电流	吸电流/源电流		41/45		mA
电源					
工作范围		3.3		12	V
正电源抑制比		90	109		dB
负电源抑制比		90	109		dB

±5 V内部切换网络和数字引脚

除非另有说明， $T_A = 25^\circ\text{C}$ ， $+V_S = +5\text{ V}$ ， $-V_S = -5\text{ V}$ 。反馈和采样开关符号参见图1。

表3.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
反馈/采样模拟开关			-5		+5	V
模拟信号范围						
开关导通电阻						
反馈	$R_{ON, FB}$	对于S0至S2, $V_{CM} = 0\text{ V}$ $T_A = 85^\circ\text{C}$		149	196	Ω
				195		Ω
		对于S3至S5, $V_{CM} = 0\text{ V}$ $T_A = 85^\circ\text{C}$		149	196	Ω
				195		Ω
采样	$R_{ON, S}$	对于S6至S8, $V_{CM} = 0\text{ V}$ $T_A = 85^\circ\text{C}$		297	356	Ω
				390		Ω
		对于S9至S11, $V_{CM} = 0\text{ V}$ $T_A = 85^\circ\text{C}$		297	356	Ω
				388		Ω
通道间导通电阻匹配						
反馈电阻	$\Delta R_{ON, FB}$	$V_{CM} = 0\text{ V}$		2	15	Ω
采样电阻	$\Delta R_{ON, S}$	$V_{CM} = 0\text{ V}$		2	14	Ω
开关漏电流						
采样和反馈开关断开漏电流	$I_{S(OFF)}$	$T_A = 85^\circ\text{C}$		± 0.5	± 1.7	pA
				± 40	± 120	pA
动态特性						
上电时间	t_{ON}	DVDD = 5 V DVDD = 3.3 V		76		ns
关断时间	t_{OFF}	DVDD = 5 V DVDD = 3.3 V		86		ns
关断隔离		$R_L = 50\ \Omega$, $f = 1\text{ MHz}$				
反馈开关				-92		dB
采样开关				-118		dB
通道间串扰		$R_L = 50\ \Omega$, $f = 1\text{ MHz}$		-86		dB
最差情况下的开关反馈电容(断开)	$C_{FB(OFF)}$			0.1		pF
数字输入引脚的阈值电压		EN, MODE, DGND, LATCH/P0, SCLK/P1, SDO/P2, SDI/P3, $\overline{CS}/P4^1$				
输入高电压	V_{IH}	DVDD = 5 V DVDD = 3.3 V	2.0			V
输入低电压	V_{IL}	DVDD = 5 V DVDD = 3.3 V	1.5		1.4	V
					1.0	V
数字电源		DVDD, DGND				
数字电源范围				3.3至5.5		V
静态电流		使能		50		μA
		禁用		0.6		μA
$+V_S$ 至DGND裕量				≥ 3.3		V

¹ 提及多功能引脚的单个功能时，只会列出引脚名称中与规格相关的部分。要了解多功能引脚的全部引脚名称，请参见“引脚配置和功能描述”部分。

ADA4350

±5 V ADC驱动器

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = +5\text{ V}$, $-V_S = -5\text{ V}$ 。P1和M1放大器参见图1。差分时 $R_L = 1\text{ k}\Omega$, 单端时 $R_L = 500\ \Omega$ 。

表4.

参数	测试条件/备注 ¹	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	在差分模式下使用时, $V_{\text{OUT}} = 0.1\text{ V p-p}$	38			MHz
	在差分模式下使用时, $V_{\text{OUT}} = 2.0\text{ V p-p}$	16			MHz
	使用P1时, $V_{\text{OUT}} = 50\text{ mV p-p}$	55			MHz
	使用P1时, $V_{\text{OUT}} = 1.0\text{ V p-p}$	17			MHz
	使用M1时, $V_{\text{OUT}} = 50\text{ mV p-p}$	45			MHz
	使用M1时, $V_{\text{OUT}} = 1.0\text{ V p-p}$	21			MHz
过驱恢复时间	P1的正(+)恢复/负(-)恢复	200/180			ns
	M1的正(+)恢复/负(-)恢复	100/100			ns
压摆率	在差分模式下使用时, $V_{\text{OUT}} = 2\text{ V}$ 阶跃	57			V/ μs
	P1或M1为单端时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃	30			V/ μs
0.1%建立时间	在差分模式下使用时, $V_{\text{OUT}} = 2\text{ V}$ 阶跃	95			ns
	使用P1时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃	80			ns
	使用M1时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃	80			ns
噪声/失真性能					
谐波失真(HD2/HD3)	在差分模式下使用时, $f_C = 100\text{ kHz}$, $V_{\text{OUT}} = 4\text{ V p-p}$	-105/-109			dBc
	在差分模式下使用时, $f_C = 1\text{ MHz}$, $V_{\text{OUT}} = 4\text{ V p-p}$	-75/-73			dBc
	使用P1时, $f_C = 100\text{ kHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$	-112/-108			dBc
	使用P1时, $f_C = 1\text{ MHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$	-75/-73			dBc
	使用M1时, $f_C = 100\text{ kHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$	-98/-103			dBc
	使用M1时, $f_C = 1\text{ MHz}$, $V_{\text{OUT}} = 2\text{ V p-p}$	-70/-69			dBc
折合到输入端(RTI)电压噪声	对于P1, $f = 10\text{ Hz}$	55			nV/ $\sqrt{\text{Hz}}$
	对于P1, $f = 100\text{ kHz}$	5			nV/ $\sqrt{\text{Hz}}$
折合到输出端(RTO)电压噪声	对于P1和M1, $f = 10\text{ Hz}$; 在VOUT2上测量	95			nV/ $\sqrt{\text{Hz}}$
	对于P1和M1, $f = 100\text{ kHz}$; 在VOUT2上测量	16			nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 100\text{ kHz}$, 折合到P1	1.1			pA/ $\sqrt{\text{Hz}}$
直流性能					
输出失调电压	差分	0.125	0.5		mV
输出失调电压漂移	差分	0.7	13		$\mu\text{V}/^\circ\text{C}$
输入失调电压	单端, 仅P1	50	180		μV
	单端, 仅M1	40	180		μV
输入失调电压漂移	单端, 仅P1	0.2	4.75		$\mu\text{V}/^\circ\text{C}$
	单端, 仅M1	0.4	3.6		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	仅P1, VIN1引脚	60	220		nA
	仅P1, RF1引脚	60	325		nA
	M1, REF引脚	60	200		nA
输入失调电流	仅P1	60	260		nA
开环增益	仅P1, $V_{\text{OUT}} = \pm 2\text{ V}$	102	112		dB
增益	仅M1	1.99	1.9996	2.01	V/V
增益误差		-0.5		+0.5	%
增益误差漂移			0.6	1.9	ppm/ $^\circ\text{C}$
输入特性					
输入电阻	VIN1和REF	200			M Ω
输入电容	VIN1和REF	1.4			pF
输入共模电压范围			-5至+3.8		V
共模抑制比	对于P1, $V_{\text{CM}} = \pm 3.0\text{ V}$	82	100		dB

参数	测试条件/备注 ¹	最小值	典型值	最大值	单位
输出特性					
输出电压摆幅	$R_L = \text{空载, 单端}$	± 4.8	± 4.83		V
	$R_L = 500 \Omega, \text{单端}$	± 4.55	± 4.6		V
输出共模电压范围			-5至+3.8		V
线性输出电流	P1或M1, $V_{OUT} = 2 \text{ V p-p}$, 60 dB SFDR		18		mA rms
	差分输出, $V_{OUT} = 4 \text{ V p-p}$, 60 dB SFDR		18		mA rms
短路电流	P1或M1, 吸电流/源电流		43/76		mA
容性负载驱动	在差分模式下使用时, 各VOUTx处, 30%过冲, $V_{OUT} = 200 \text{ mV p-p}$ 使用P1/M1时, 30%过冲, $V_{OUT} = 100 \text{ mV p-p}$		33		pF
			47		pF
电源					
工作范围		3.3		12	V
正电源抑制比	对于P1	90	106		dB
	对于M1	86	100		dB
负电源抑制比	对于P1	80	100		dB
	对于M1	78	90		dB

¹ 本表中的P1和M1指图1所示的放大器。

ADA4350

5V全系统

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = 5\text{V}$, $-V_S = 0\text{V}$, $R_F = 1\text{k}\Omega$ 差分。

表5.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$G = -5, V_{\text{OUT}} = 200\text{ mV p-p}$		15		MHz
	$G = -5, V_{\text{OUT}} = 1\text{ V p-p}$		14		MHz
压摆率	$V_{\text{OUT}} = 2\text{ V}$ 阶跃, 10%至90%		30		V/ μs
谐波性能					
谐波失真(HD2/HD3)	$G = -5, f_c = 100\text{ kHz}$		-85/-94		dBc
	$G = -5, f_c = 1\text{ MHz}$		-66/-75		dBc
输入电压噪声	$f = 10\text{ Hz}$		92		nV/ $\sqrt{\text{Hz}}$
	$f = 100\text{ kHz}$		4.4		nV/ $\sqrt{\text{Hz}}$
直流性能					
输入偏置电流	25°C时		± 0.35	± 1.6	pA
	85°C时		± 8.5	± 30	pA
输入特性					
输入电阻	共模		100		G Ω
输入电容	共模		2		pF
	差模		3		pF
输入共模电压范围	CMRR > 80 dB		0.5至3.8		V
	CMRR > 68 dB		0至3.9		V
共模抑制	$V_{\text{CM}} = \pm 0.5\text{ V}$	88	94		dB
输出特性					
线性输出电流	$V_{\text{OUT}} = 1\text{ V p-p}$, 60 dB SFDR		9		mA rms
短路电流	吸电流/源电流, $R_L < 1\ \Omega$		41/63		mA
0.1%建立时间	$G = -5, V_{\text{OUT}} = 2\text{ V}$ 阶跃		130		ns
电源					
工作范围		3.3		12	V
静态电流	使能		8	9	mA
	M1禁用(参见图1)		6.5		mA
	全部禁用		2		μA
正电源抑制比			86		dB
负电源抑制比			80		dB

5 V FET输入放大器

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = 5\text{ V}$, $-V_S = 0\text{ V}$, $R_L = 1\text{ k}\Omega$ 。

表6.

参数	测试条件/注释	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$G = -5, V_{\text{OUT}} = 100\text{ mV p-p}$		25		MHz
	$G = -5, V_{\text{OUT}} = 1\text{ V p-p}$		24		MHz
增益带宽积			175		MHz
压摆率	$V_{\text{OUT}} = 2\text{ V}$ 阶跃, 10%至90%		56		V/ μs
0.1%建立时间	$G = -5, V_{\text{OUT}} = 2\text{ V}$ 阶跃		60		ns
噪声/谐波性能					
谐波失真(HD2/HD3)	$f = 100\text{ kHz}, V_{\text{OUT}} = 1\text{ V p-p}, G = -5$		-113/-117		dBc
	$f = 1\text{ MHz}, V_{\text{OUT}} = 1\text{ V p-p}, G = -5$		-82/-83		dBc
输入电压噪声	$f = 10\text{ Hz}$		92		nV/ $\sqrt{\text{Hz}}$
	$f = 100\text{ kHz}$		4.4		nV/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压			25	80	μV
输入失调电压漂移	从 -40°C 到 $+85^\circ\text{C}$		0.1	1.5	$\mu\text{V}/^\circ\text{C}$
	从 25°C 到 85°C		0.05	1	$\mu\text{V}/^\circ\text{C}$
输入偏置电流	25°C 时		± 0.35	± 1.6	pA
	85°C 时		± 8.5	± 30	pA
输入失调电流	25°C 时		± 0.25	± 1.25	pA
	85°C 时		± 0.4		pA
开环增益	$V_{\text{OUT}} = 1.5\text{ V}$ 至 3.5 V	98	102		dB
输入特性					
输入电阻	共模		100		G Ω
输入电容	共模		2		pF
	差模		3		pF
输入共模电压范围	CMRR > 80 dB		0.5至3.8		V
	CMRR > 68 dB		0至3.9		V
共模抑制比	$V_{\text{CM}} = \pm 0.5\text{ V}$	88	94		dB
输出特性					
输出过驱恢复时间	$V_{\text{OUT}} = V_S \pm 10\%$, 正/负		60/50		ns
输出电压摆幅	$G = +21, R_F = 1\text{ k}\Omega, R_L$ 开路, 在FBx上测量	1.15至3.46	0.86至3.66		V
	$G = +21, R_F = 100\text{ k}\Omega, R_L$ 开路, 在FBx上测量	0.27至4.80	0.08至4.87		V
线性输出电流	$V_{\text{OUT}} = 1\text{ V p-p}, 60\text{ dB SFDR}$		10		mA rms
短路电流	吸电流/源电流		32/38		mA
电源					
工作范围		3.3		12	V
正电源抑制比		90	100		dB
负电源抑制比		86	100		dB

ADA4350

5 V内部切换网络和数字引脚

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = 5\text{ V}$, $-V_S = 0\text{ V}$ 。采样和反馈开关位置参见图1。

表7.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
反馈/采样模拟开关						
模拟信号范围			0		5	V
开关导通电阻						
反馈	$R_{ON, FB}$	S0至S2, $V_{CM} = 2.5\text{ V}$ $T_A = 85^\circ\text{C}$		308	390	Ω
		$T_A = 85^\circ\text{C}$		382		Ω
		S3至S5, $V_{CM} = 2.5\text{ V}$ $T_A = 85^\circ\text{C}$		308	390	Ω
		$T_A = 85^\circ\text{C}$		384		Ω
采样	$R_{ON, S}$	S6至S8, $V_{CM} = 2.5\text{ V}$ $T_A = 85^\circ\text{C}$		610	770	Ω
		$T_A = 85^\circ\text{C}$		762		Ω
		S9至S11, $V_{CM} = 2.5\text{ V}$ $T_A = 85^\circ\text{C}$		612	770	Ω
		$T_A = 85^\circ\text{C}$		764		Ω
通道间导通电阻匹配						
反馈电阻	$\Delta R_{ON, FB}$	$V_{CM} = 2.5\text{ V}$		3	21	Ω
采样电阻	$\Delta R_{ON, S}$	$V_{CM} = 2.5\text{ V}$		3	23	Ω
开关漏电流						
采样和反馈开关断开漏电流	$I_{S(OFF)}$	$T_A = 85^\circ\text{C}$		± 0.4	± 1.2	pA
				± 30	± 80	pA
动态特性						
上电时间	t_{ON}	DVDD = 3.3 V		105		ns
关断时间	t_{OFF}	DVDD = 3.3 V		65		ns
关断隔离		$R_L = 50\ \Omega$, $f = 1\text{ MHz}$				
反馈开关				-93		dB
采样开关				-116		dB
通道间串扰		$R_L = 50\ \Omega$, $f = 1\text{ MHz}$		-83		dB
最差情况下的开关反馈电容(断开)	$C_{FB(OFF)}$			0.1		pF
数字输入引脚的阈值电压		EN, MODE, DGND, LATCH/P0, SCLK/P1, SDO/P2, SDI/P3, $\overline{CS}/P4^1$				
输入高电压	V_{IH}	DVDD = 5 V	2.0			V
		DVDD = 3.3 V	1.5			V
输入低电压	V_{IL}	DVDD = 5 V			1.4	V
		DVDD = 3.3 V			1.0	V
数字电源		DVDD, DGND				
数字电源范围				3.3至5.5		V
静态电流		使能		50		μA
		禁用		0.6		μA
$+V_S$ 至DGND裕量				≥ 3.3		V

¹提及多功能引脚的单个功能时, 只会列出引脚名称中与规格相关的部分。要了解多功能引脚的全部引脚名称, 请参见“引脚配置和功能描述”部分。

5 V ADC驱动器

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = 5\text{ V}$, $-V_S = 0\text{ V}$ 。P1和M1放大器参见图1; 差分时 $R_L = 1\text{ k}\Omega$, 单端时 $R_L = 500\ \Omega$ 。

表8.

参数	测试条件/备注 ¹	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	在差分模式下使用时, $V_{\text{OUT}} = 0.1\text{ V p-p}$		33		MHz
	在差分模式下使用时, $V_{\text{OUT}} = 2.0\text{ V p-p}$		16		MHz
	使用P1时, $V_{\text{OUT}} = 50\text{ mV p-p}$		47		MHz
	使用P1时, $V_{\text{OUT}} = 1.0\text{ V p-p}$		16		MHz
	使用M1时, $V_{\text{OUT}} = 50\text{ mV p-p}$		37		MHz
	使用M1时, $V_{\text{OUT}} = 1.0\text{ V p-p}$		18		MHz
过驱恢复时间	对于P1, 正(+)/恢复/负(-)恢复		200/200		ns
	对于M1, 正(+)/恢复/负(-)恢复		140/120		ns
压摆率	在差分模式下使用时, $V_{\text{OUT}} = 2\text{ V}$ 阶跃		37		V/ μs
	P1或M1为单端时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃		20		V/ μs
0.1%建立时间	在差分模式下使用时, $V_{\text{OUT}} = 2\text{ V}$ 阶跃		75		ns
	使用P1时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃		60		ns
	使用M1时, $V_{\text{OUT}} = 1\text{ V}$ 阶跃		60		ns
噪声/失真性能					
谐波失真(HD2/HD3)	在差分模式下使用时, $f_c = 100\text{ kHz}$, $V_{\text{OUT}} = 1\text{ V p-p}$		-117/-116		dBc
	在差分模式下使用时, $f_c = 1\text{ MHz}$, $V_{\text{OUT}} = 1\text{ V p-p}$		-80/-85		dBc
	使用P1时, $f_c = 100\text{ kHz}$, $V_{\text{OUT}} = 500\text{ mV p-p}$		-108/-115		dBc
	使用P1时, $f_c = 1\text{ MHz}$, $V_{\text{OUT}} = 500\text{ mV p-p}$		-80/-83		dBc
	使用M1时, $f_c = 100\text{ kHz}$, $V_{\text{OUT}} = 500\text{ mV p-p}$		-103/-107		dBc
	使用M1时, $f_c = 1\text{ MHz}$, $V_{\text{OUT}} = 500\text{ mV p-p}$		-75/-78		dBc
折合到输入端(RTI)电压噪声	对于P1, $f = 10\text{ Hz}$		60		nV/ $\sqrt{\text{Hz}}$
	对于P1, $f = 100\text{ kHz}$		5.2		nV/ $\sqrt{\text{Hz}}$
折合到输出端(RTO)电压噪声	对于P1和M1, $f = 10\text{ Hz}$; 在VOUT2上测量		140		nV/ $\sqrt{\text{Hz}}$
	对于P1和M1, $f = 100\text{ kHz}$; 在VOUT2上测量		18		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 100\text{ kHz}$, 折合到P1		1.1		pA/ $\sqrt{\text{Hz}}$
直流性能					
输出失调电压	差分		0.15	0.75	mV
输入失调电压漂移	差分		0.6	16	$\mu\text{V}/^\circ\text{C}$
输出失调电压	单端, 仅P1		60	275	μV
	单端, 仅M1		70	250	μV
输入失调电压漂移	单端, 仅P1		0.1	5.9	$\mu\text{V}/^\circ\text{C}$
	单端, 仅M1		0.3	4.5	$\mu\text{V}/^\circ\text{C}$
输入偏置电流	仅P1, VIN1引脚		60	230	nA
	仅P1, RF1引脚		60	350	nA
	仅M1, REF引脚		60	200	nA
输入失调电流	仅P1		60	270	nA
开环增益	仅P1, $V_{\text{OUT}} = 1.5\text{ V}$ 至 3.5 V	94	100		dB
增益	仅M1	1.99	1.9995	2.01	V/V
增益误差		-0.5		+0.5	%
增益误差漂移			0.6	3.4	ppm/ $^\circ\text{C}$

ADA4350

参数	测试条件/备注 ¹	最小值	典型值	最大值	单位
输入特性					
输入电阻	VIN1和REF		200		MΩ
输入电容	VIN1和REF		1.4		pF
输入共模电压范围			0至3.9		V
共模抑制比	对于P1, $V_{CM} = \pm 0.5 V$	84	94		dB
输出特性					
输出电压摆幅	$R_L =$ 空载, 单端	0.15至4.85	0.125至4.875		V
	$R_L = 500 \Omega$, 单端	0.28至4.72	0.24至4.76		V
输出共模电压范围			0至3.9		V
线性输出电流	对于P1或M1, $V_{OUT} = 1 V$ p-p, 60 dB SFDR		4		mA rms
	差分输出, $V_{OUT} = 1 V$ p-p, 60 dB SFDR		10		mA rms
短路电流	对于P1或M1, 吸电流/源电流		41/63		mA
容性负载驱动	在差分模式下使用时, 各VOUTx处, 30%过冲, $V_{OUT} = 100 mV$ p-p		33		pF
	使用P1/M1时, 30%过冲, $V_{OUT} = 50 mV$ p-p		47		pF
电源					
工作范围		3.3		12	V
正电源抑制比	对于P1	86	104		dB
	对于M1	80	94		dB
负电源抑制比	对于P1	80	92		dB
	对于M1	76	88		dB

¹ 本表中的P1和M1指图1所示的放大器。

时序规格

所有输入信号均指定 $t_r = t_f = 2 \text{ ns}$ (DVDD的10%到90%), 并从电压阈值 $V_{TH} = 1.3 \text{ V}$ (DVDD = 3.3 V时)或 $V_{TH} = 1.7 \text{ V}$ (DVDD = 5 V时)起开始计时。通过表征保证, 未经生产测试。参见图2、图3和图4。

表9.

参数	描述 ¹	DVDD = 3.3 V		DVDD = 5 V		单位
		最小值	最大值	最小值	最大值	
t ₁	SCLK周期。	20		20		ns
t ₂	SCLK正脉冲宽度。	10		10		ns
t ₃	SCLK负脉冲宽度。	10		10		ns
t ₄	\overline{CS} 建立时间。 \overline{CS} 变为低电平后开始采样数据所需的时间。	1		1		ns
t ₅	\overline{CS} 保持时间。采样最后一个数据位后, 拉高 \overline{CS} 之前 \overline{CS} 需要保持低电平的时间。数据在 \overline{CS} 上升沿锁存。如果LATCH保持低电平, 则在 \overline{CS} 上升沿也会施加数据。	7		5		ns
t ₆	\overline{CS} 正脉冲宽度。连续字之间需要的时间。	2		1		ns
t ₇	数据建立时间。在SCLK下降沿采样之前, 数据位(SDI)必须建立的时间。	1		1		ns
t ₈	数据保持时间。在SCLK下降沿之后, 为使采样数据有效, SDI必须保持的时间。	2		2		ns
t ₉	数据锁存到内部开关更新。从施加锁存数据到更新内部开关的时间。 LATCH禁用, 以 \overline{CS} 上升沿为基准。 LATCH使能, 以LATCH下降沿为基准。		145		140	ns
t ₁₀	LATCH负脉冲宽度。	3		3		ns
t ₁₁ ²	SCLK上升沿到SDO有效。SCLK上升沿到有效SDO转换的时间($CL_{SDO} = 20 \text{ pF}$)。		15		10	ns
t ₁₂	CS上升沿到SCLK下降沿。防止第25个SCLK沿被识别所需的时间(有效字仅有24位)。	1		1		ns

¹ 提及多功能引脚的单个功能时, 只会列出引脚名称中与规格相关的部分。要了解多功能引脚的全部引脚名称, 请参见“引脚配置和功能描述”部分。

² 这是在菊花链模式下和回读模式下。

³ CL_{SDO} 为SDO输出端的容性负载。

串行模式时序图

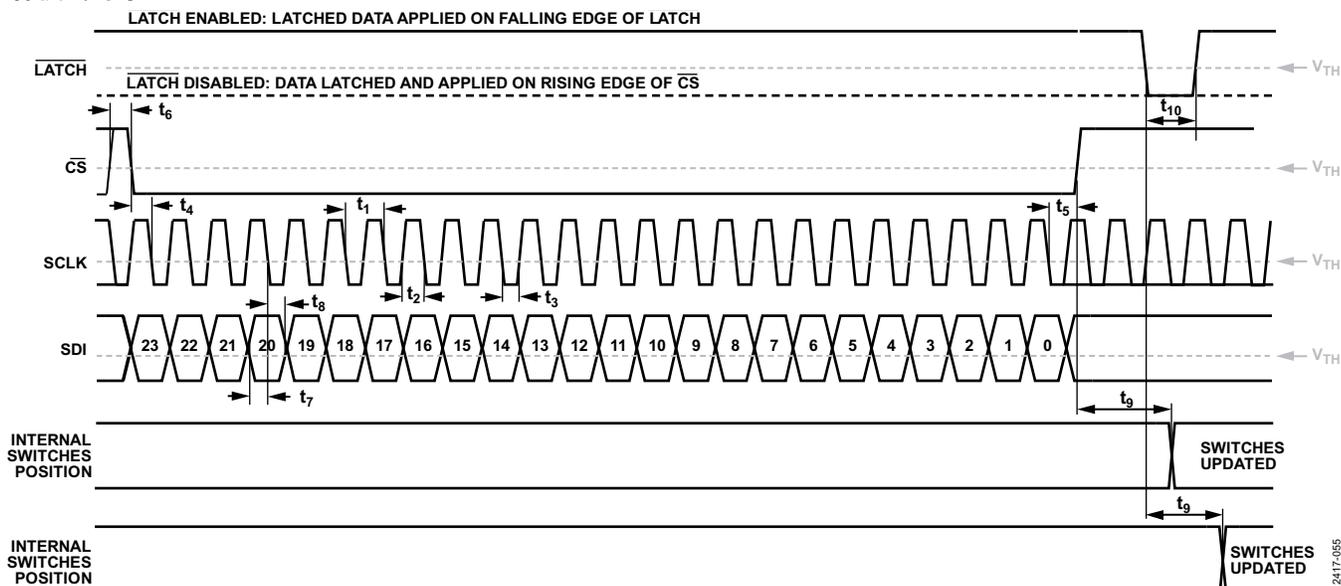


图2. 写操作

ADA4350

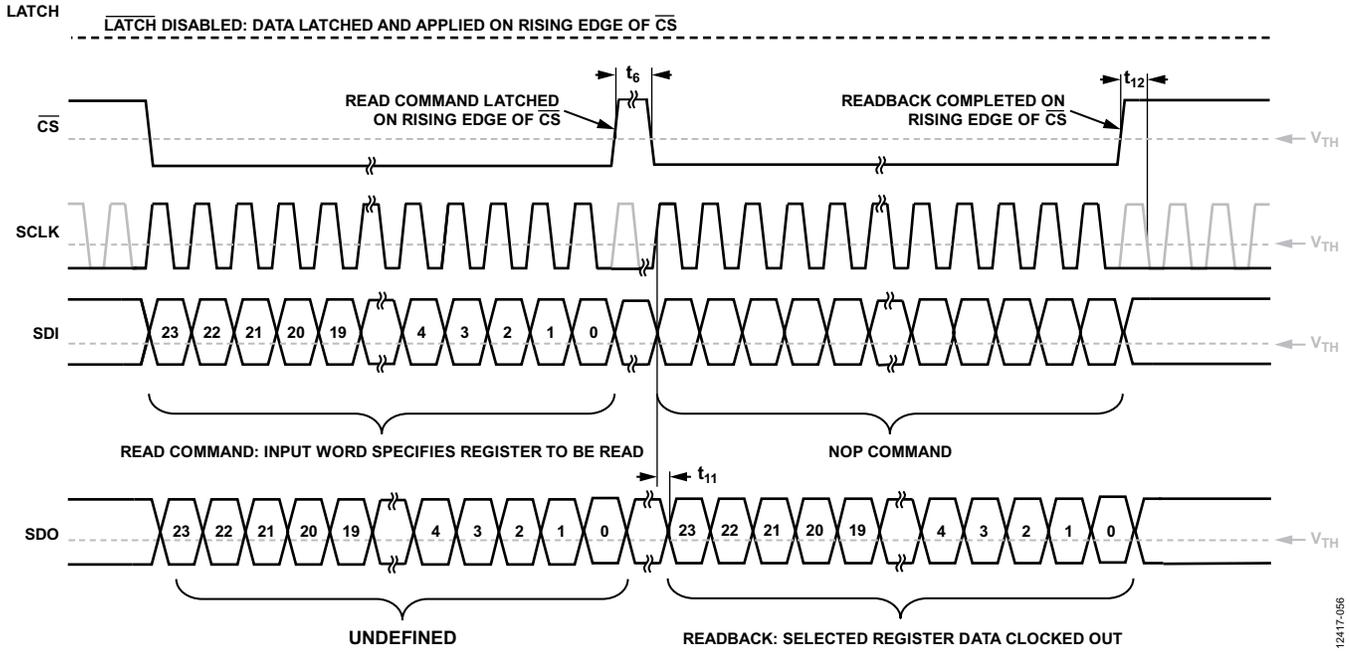


图3. 读操作

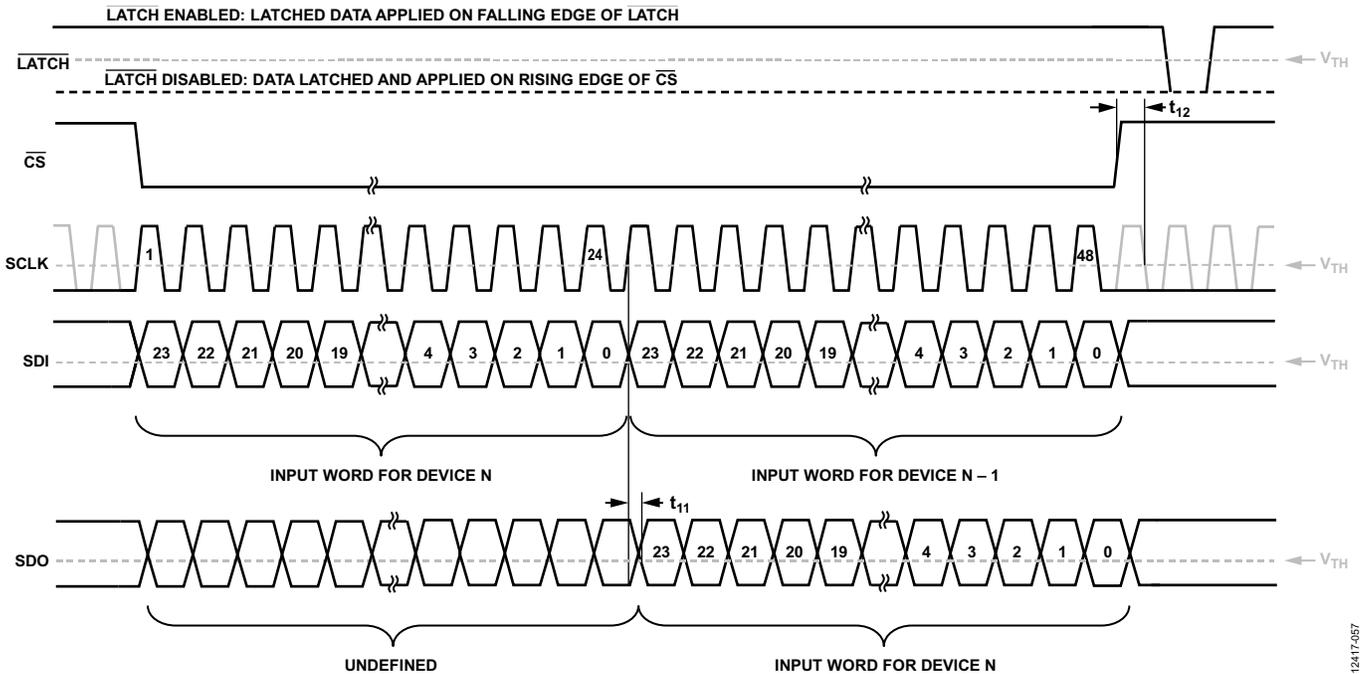


图4. 菊花链时序图

绝对最大额定值

表10.

参数	额定值
电源电压	14 V
功耗	参见图5
共模输入电压	$\pm V_s \pm 0.3V$
差分输入电压	$\pm 0.7V$
输入电流(IN-N、IN-P、VIN1、RF1和REF)	20 mA
存储温度范围	-65°C至+125°C
工作温度范围	-40°C至+85°C
引脚温度(焊接, 10秒)	300°C
结温	150°C

注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

θ_{JA} 针对最差条件, 即器件以表贴封装焊接在电路板上。表11列出了ADA4350的 θ_{JA} 。

表11. 热阻

封装类型	θ_{JA}	单位
28引脚 TSSOP	72.4	°C/W

最大功耗

ADA4350的最大安全功耗受限于芯片结温(T_J)的相应升高情况。达到玻璃化转变温度150°C左右时, 塑料的特性发生改变。即使只是暂时超过这一温度限值也有可能改变封装对芯片作用的应力, 从而永久性地转变ADA4350的参数性能。长时间超过175°C的结温会导致芯片器件出现变化, 因而可能造成性能下降或功能丧失。

封装的功耗(P_D)为静态功耗与芯片中ADA4350输出负载驱动所导致的功耗之和。

静态功耗为电源引脚之间的电压($\pm V_s$)乘以静态电流(I_s)。

$$P_D = \text{静态功耗} + (\text{总驱动功耗} - \text{负载功耗})$$

$$P_D = (\pm V_s \times I_s) + \left(\frac{\pm V_s}{2} \times \frac{V_{OUT}}{R_L} \right) - \frac{V_{OUT}^2}{R_L}$$

应考虑RMS输出电压。如果 R_L 以 $-V_s$ 为基准, 如同在单电源供电情况下, 则总驱动功耗为 $+V_s \times I_{OUT}$ 。如果均方根信号电平未定, 应考虑最差情况, 即双电源时 R_L 接中间电源电压, $V_{OUT} = +V_s/4$; 单电源时 $V_{OUT} = +V_s/2$ 。

$$P_D = (+V_s \times I_s) + \frac{(V_{OUT})^2}{R_L}$$

气流可增强散热, 从而有效降低 θ_{JA} 。此外, 更多金属直接与封装引脚/裸露焊盘接触, 包括金属走线、通孔、地和电源层, 这同样可降低 θ_{JA} 。

图5显示4层JEDEC标准板上封装最大安全功耗与环境温度之间的关系。 θ_{JA} 值均为近似值。

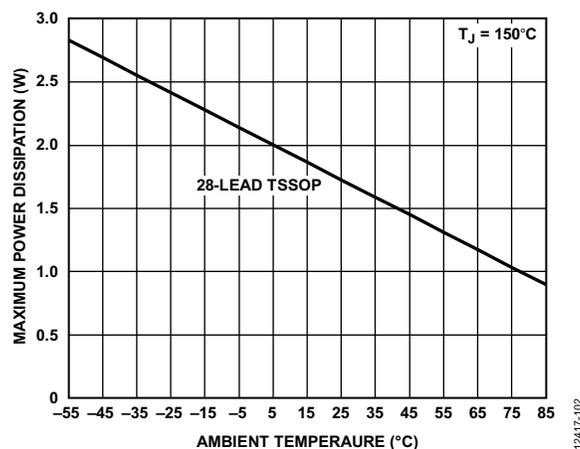


图5. 4层板最大功耗与环境温度的关系

ESD警告



ESD(静电放电)敏感器件。

带器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述

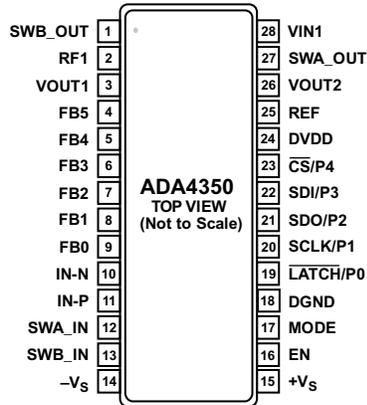


图6. 引脚配置

表12. 引脚功能描述

引脚编号	引脚名称	描述
1	SWB_OUT	开关组B(S3至S5和S9至S11)输出。
2	RF1	输出差分放大器的反馈电阻。
3	VOUT1	差分放大器输出1。
4	FB5	FET输入放大器的反馈引脚5。
5	FB4	FET输入放大器的反馈引脚4。
6	FB3	FET输入放大器的反馈引脚3。
7	FB2	FET输入放大器的反馈引脚2。
8	FB1	FET输入放大器的反馈引脚1。
9	FB0	FET输入放大器的反馈引脚0。
10	IN-N	FET输入缓冲器反相输入。
11	IN-P	FET输入缓冲器同相输入。
12	SWA_IN	开关组A(S0至S2和S6至S8)输入。
13	SWB_IN	开关组B(S3至S5和S9至S11)输入。
14	-Vs	模拟负电源。
15	+Vs	模拟正电源。
16	EN	使能引脚。
17	MODE	模式引脚。利用此引脚在SPI接口和并行接口之间切换。
18	DGND	数字地。
19	LATCH/P0	串行模式下为锁存位(LATCH)。并行模式下为并行数据位0 (P0)。
20	SCLK/P1	串行模式下为数字时钟(SCLK)。并行模式下为并行数据位1 (P1)。
21	SDO/P2	串行模式下为串行数据输出(SDO)。并行模式下为并行数据位2 (P2)。
22	SDI/P3	串行模式下为串行数据输入(SDI)。并行模式下为并行数据位3 (P3)。
23	CS/P4	串行模式下为选择位(CS)。并行模式下为并行数据位4 (P4)。
24	DVDD	数字正电源。
25	REF	M1处ADC驱动器的基准电压源。
26	VOUT2	差分放大器输出2。
27	SWA_OUT	开关组A(S0至S2和S6至S8)输出。
28	VIN1	差分放大器同相输入。

典型性能参数

全系统

这些图是针对整个系统，包括FET输入放大器、开关网络和ADC驱动器。除非另有说明， $R_L = 1\text{ k}\Omega$ 差分。对于 $V_S = \pm 5\text{ V}$ ， $DVDD = +5\text{ V}$ ；对于 $V_S = +5\text{ V}$ (或 $\pm 2.5\text{ V}$)， $DVDD = +3.3\text{ V}$ 。

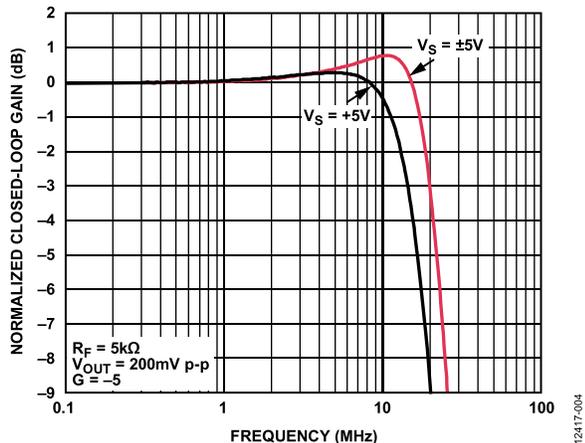


图7. 不同电源下的小信号频率响应(见图50中的测试电路)

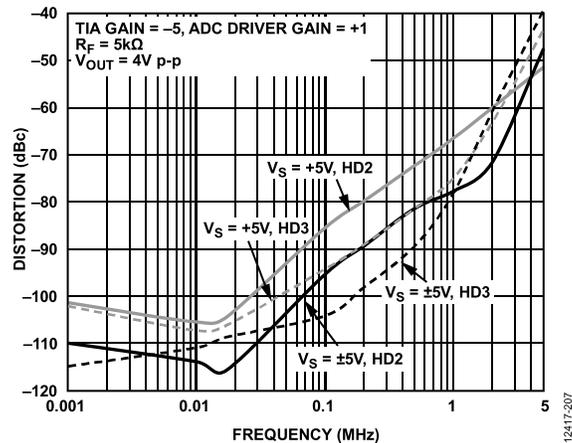


图10. 不同电源电压下谐波失真与频率的关系(见图49中的测试电路)

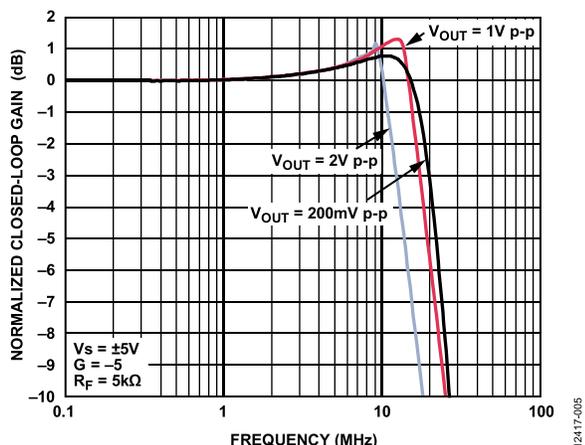


图8. 不同电压输出下的频率响应(见图50中的测试电路)

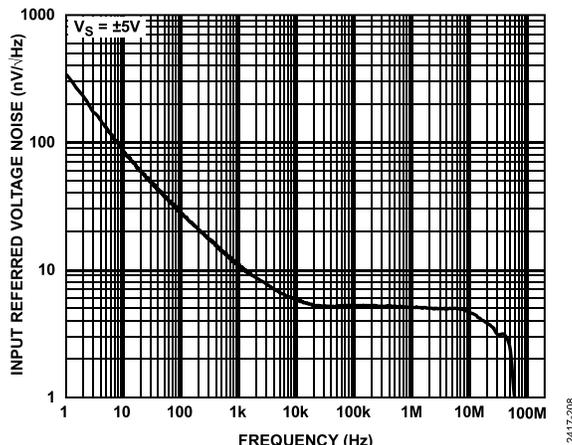


图11. 折合到输入端电压噪声与频率的关系

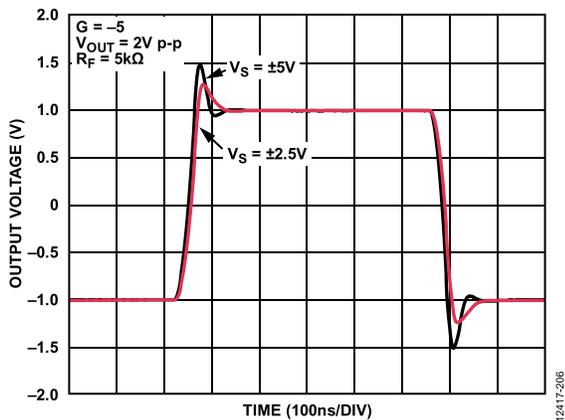


图9. 不同电源下的大信号阶跃响应， $G = -5$

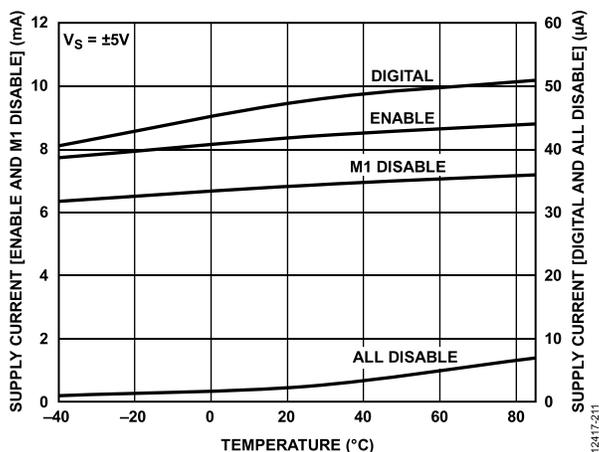


图12. 不同模式下电源电流与温度的关系

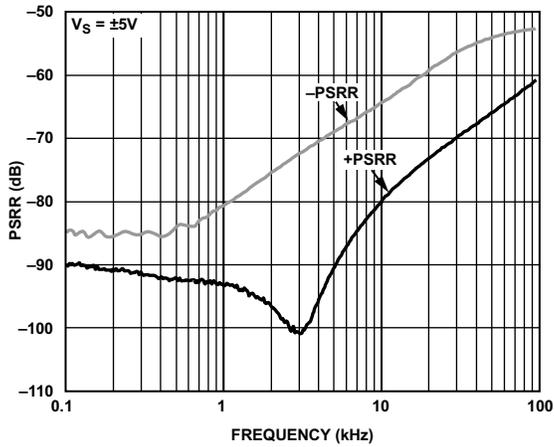


图13. PSRR与频率的关系

12417-012

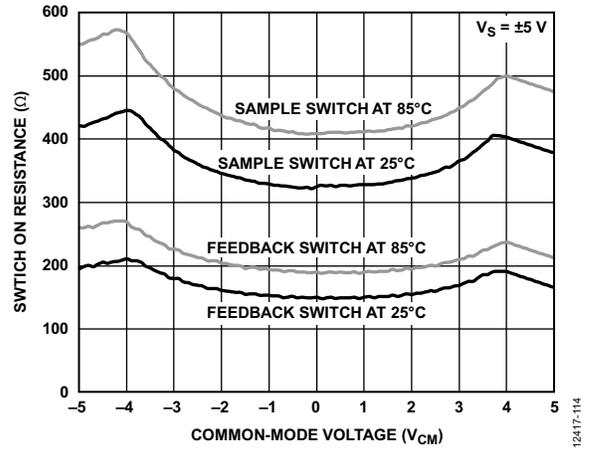


图15. 不同温度下开关导通电阻与开关共模电压的关系

12417-114

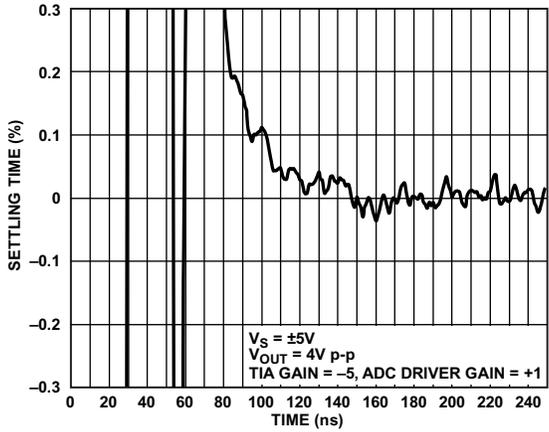


图14. 0.1%建立时间(见图50中的测试电路)

12417-318

FET输入放大器

除非另有说明, $R_L = 1\text{ k}\Omega$ 。对于 $V_S = \pm 5\text{ V}$, $DVDD = +5\text{ V}$; 对于 $V_S = \pm 2.5\text{ V}$, $DVDD = +3.3\text{ V}$ 。

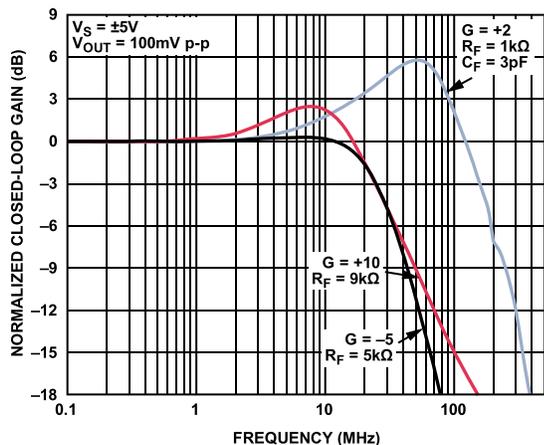


图16. 不同增益下的小信号频率响应 ($V_S = \pm 5\text{ V}$, 见图51和图52中的测试电路)

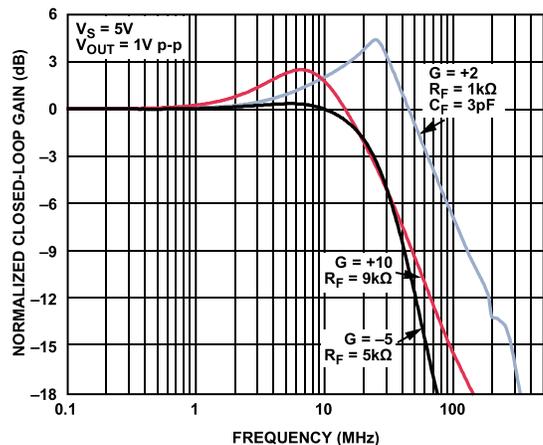


图19. 不同增益下的大信号频率响应 ($V_S = 5\text{ V}$, 见图51和图52中的测试电路)

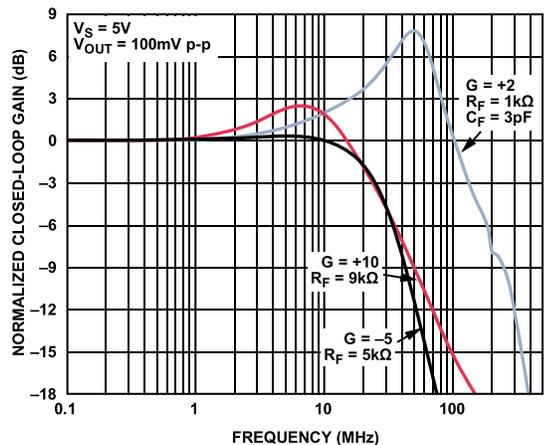


图17. 不同增益下的小信号频率响应 ($V_S = 5\text{ V}$, 见图51和图52中的测试电路)

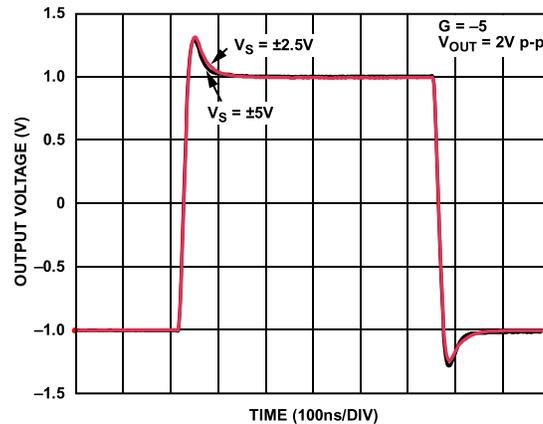


图20. 不同电源下的大信号阶跃响应, $G = -5$

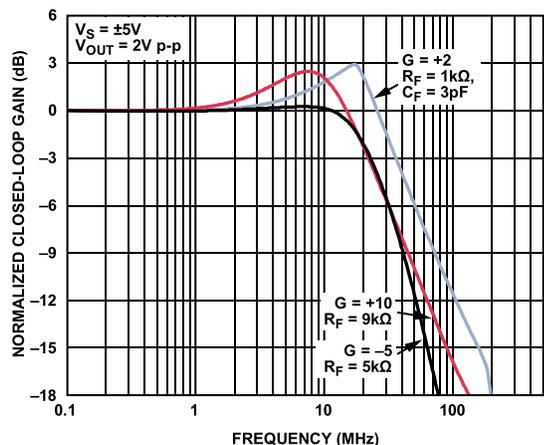


图18. 不同增益下的大信号频率响应 ($V_S = \pm 5\text{ V}$, 见图51和图52中的测试电路)

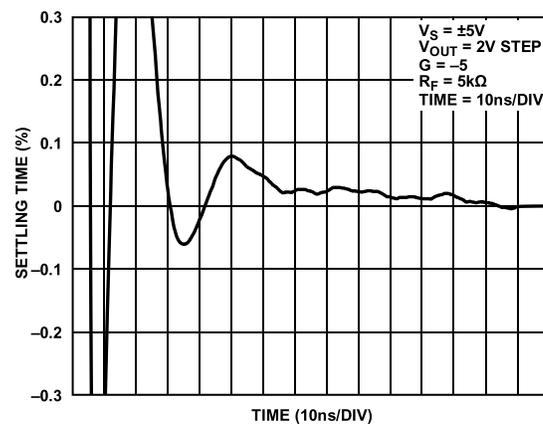


图21. 0.1%建立时间

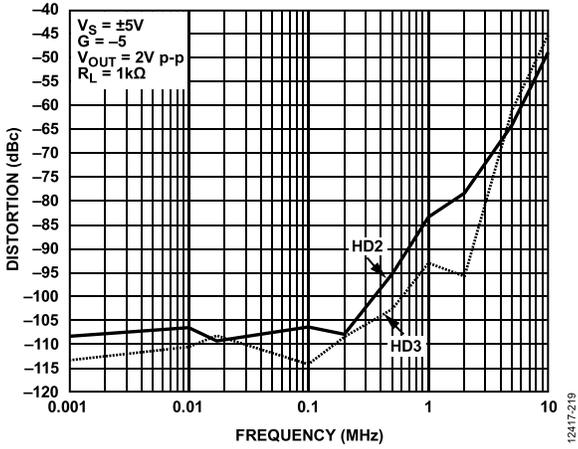


图22. 失真(HD2/HD3)与频率的关系, $G = -5$

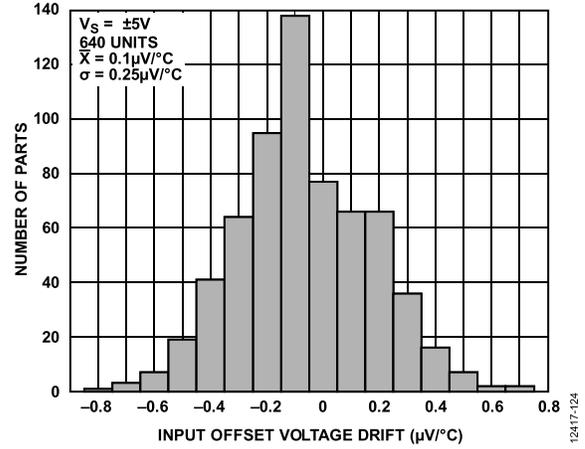


图25. 输入失调电压漂移

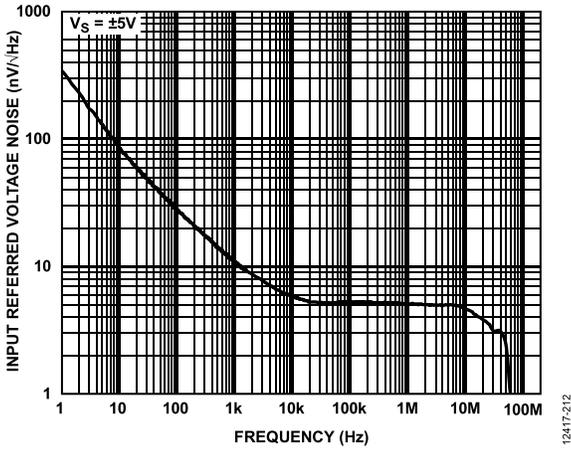


图23. 输入电压噪声

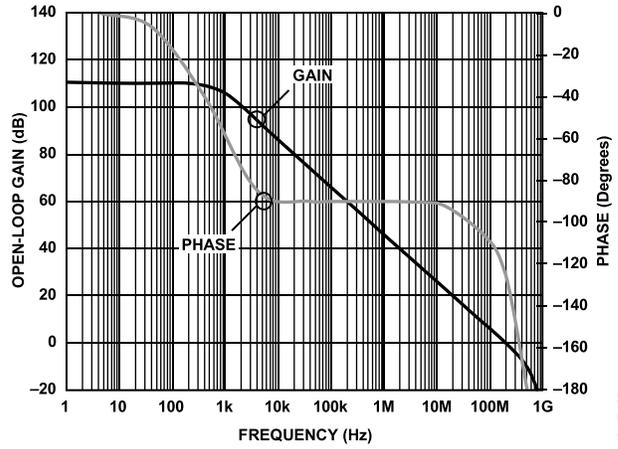


图26. 开环增益和相位与频率的关系

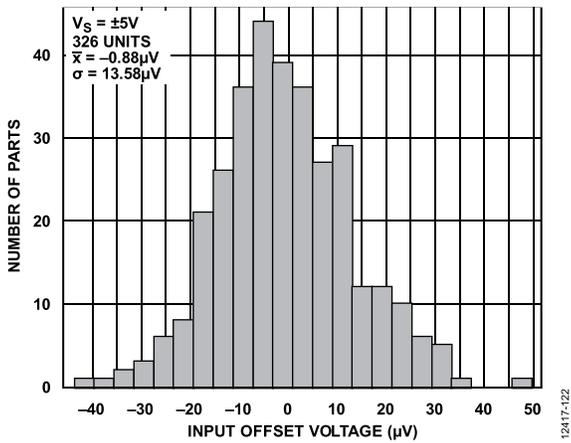


图24. 输入失调电压

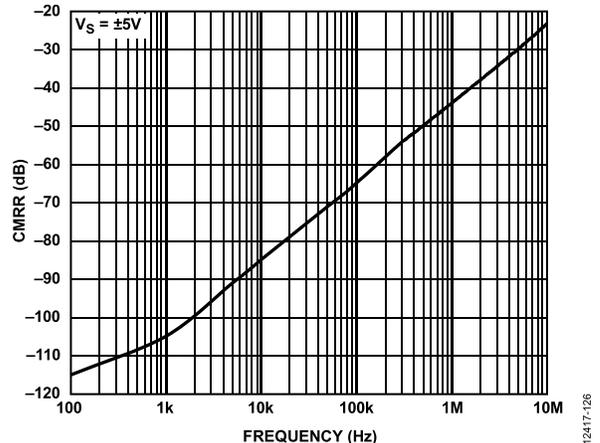


图27. CMRR与频率的关系

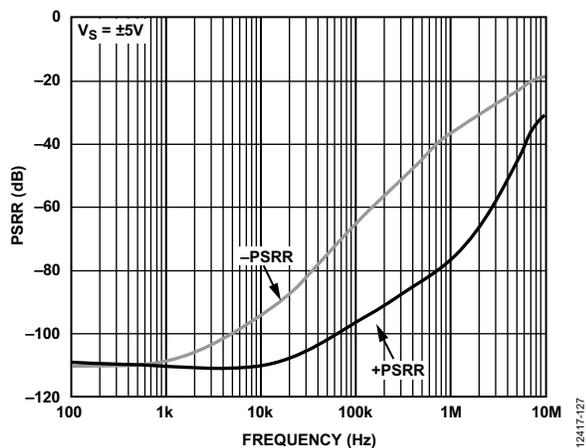


图28. PSRR与频率的关系

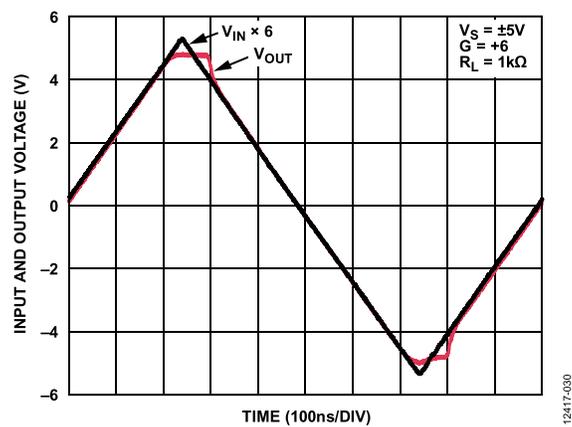


图29. 用作放大器时的输出过驱恢复

ADC驱动器

除非另有说明, 差分时 $R_L = 1\text{ k}\Omega$, 单端时 $R_L = 500\ \Omega$ 。对于 $V_S = \pm 5\text{ V}$, $DVDD = +5\text{ V}$; 对于 $V_S = +5\text{ V}$ (或 $\pm 2.5\text{ V}$), $DVDD = +3.3\text{ V}$ 。

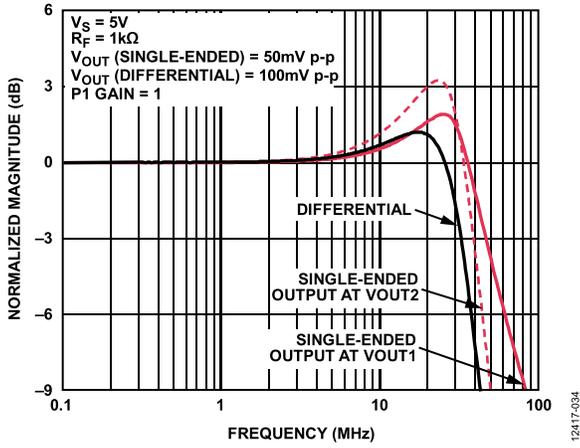


图30. 小信号频率响应, $V_S = 5\text{ V}$

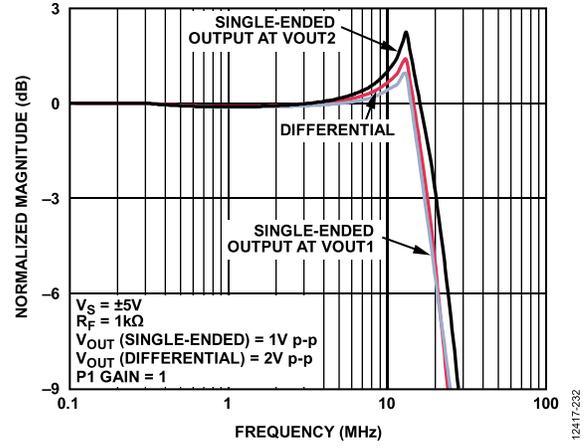


图33. 大信号频率响应, $V_S = \pm 5\text{ V}$

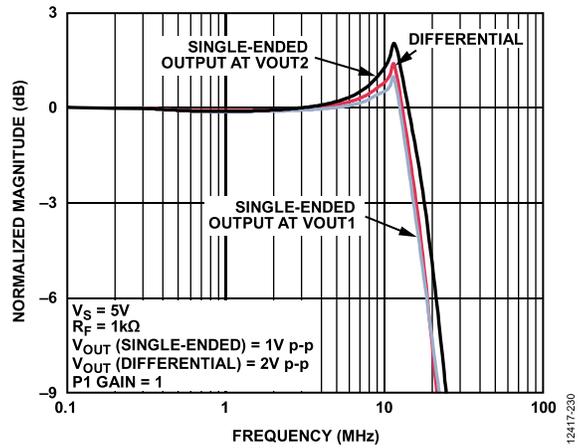


图31. 大信号频率响应, $V_S = 5\text{ V}$

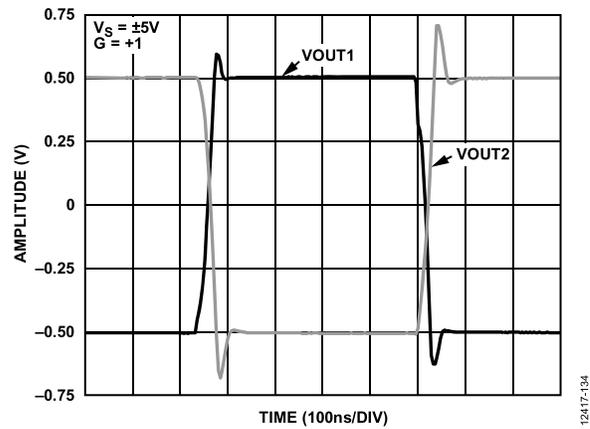


图34. 大信号阶跃响应(单端输出), $V_S = \pm 5\text{ V}$

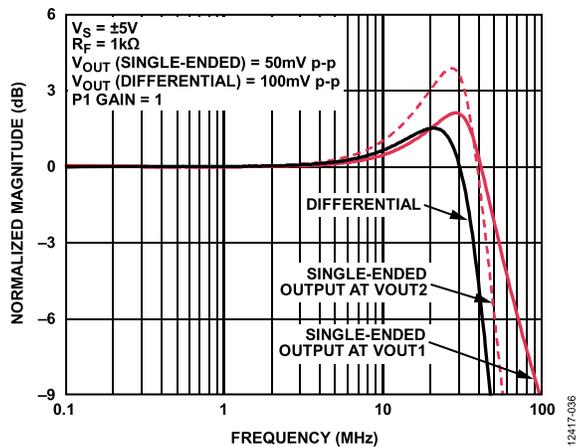


图32. 小信号频率响应, $V_S = \pm 5\text{ V}$

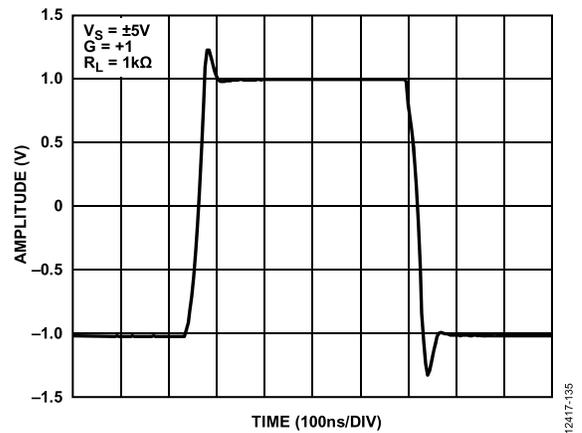


图35. 大信号阶跃响应(差分输出), $V_S = \pm 5\text{ V}$

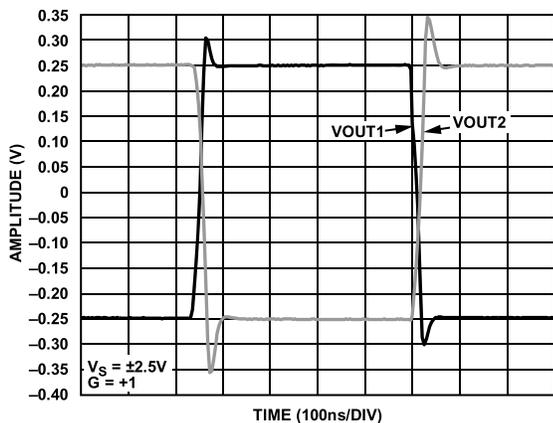


图36. 大信号阶跃响应(单端输出), $V_s = \pm 2.5 V$

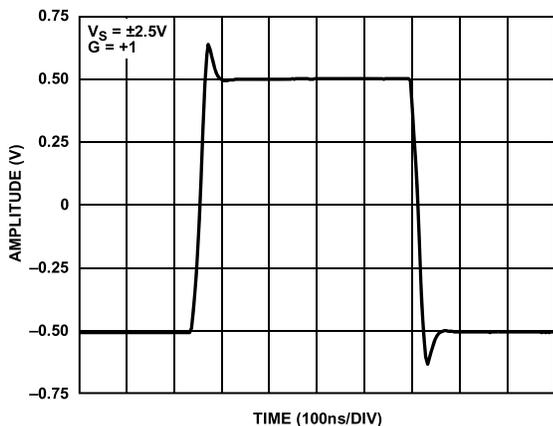


图37. 大信号阶跃响应(差分输出), $V_s = \pm 2.5 V$

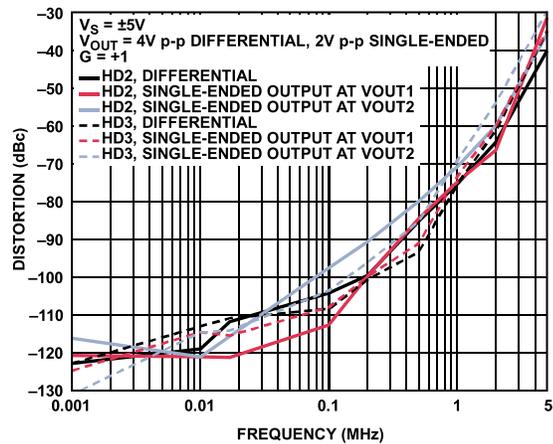


图38. 谐波失真与频率的关系

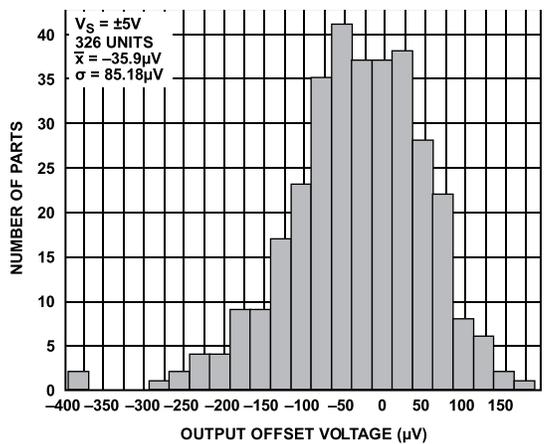


图39. 差分输出失调电压

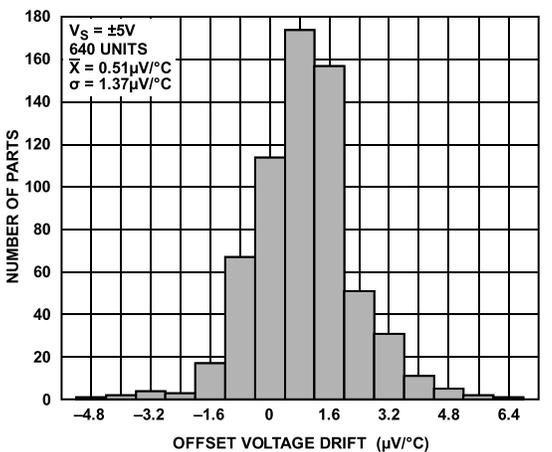


图40. 差分输出失调电压漂移

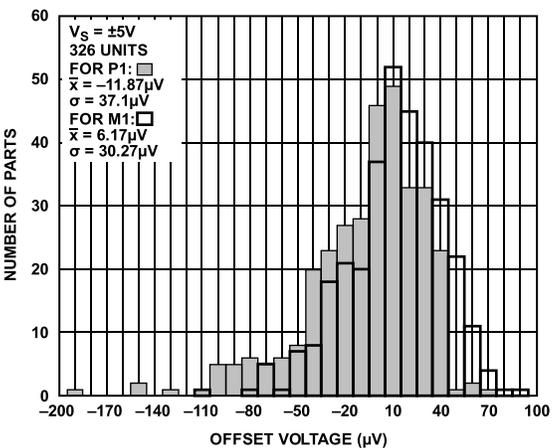


图41. 单端输出失调电压

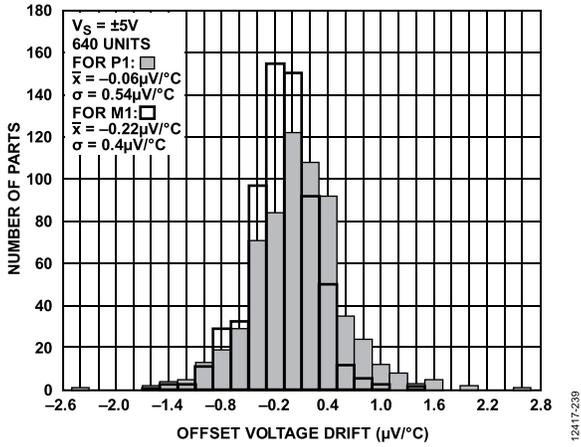


图42. 单端失调电压漂移

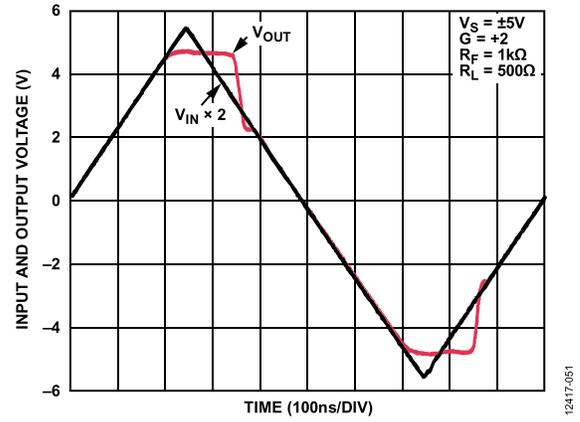


图45. 输出过驱恢复(仅M1)

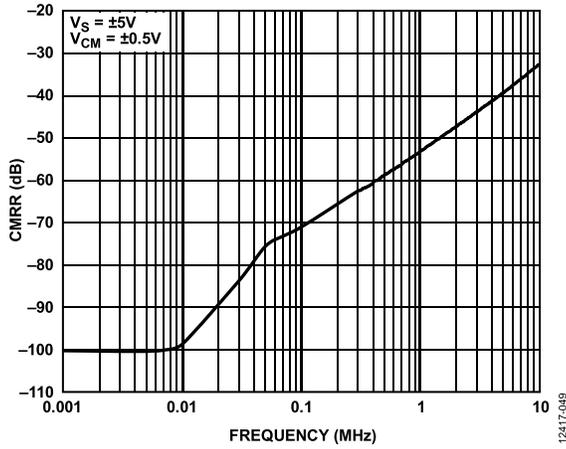


图43. CMRR与频率的关系

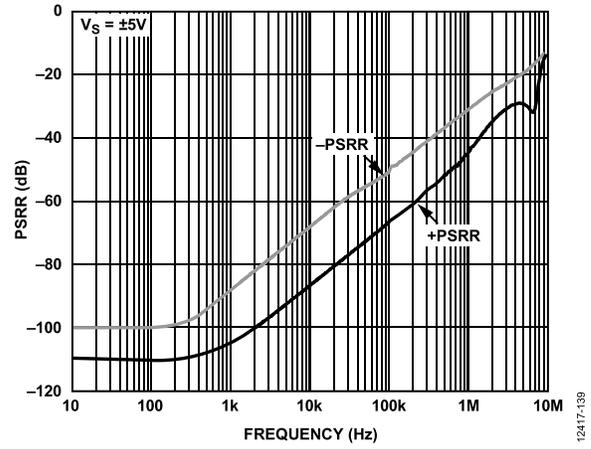


图46. PSRR与频率的关系(仅P1)

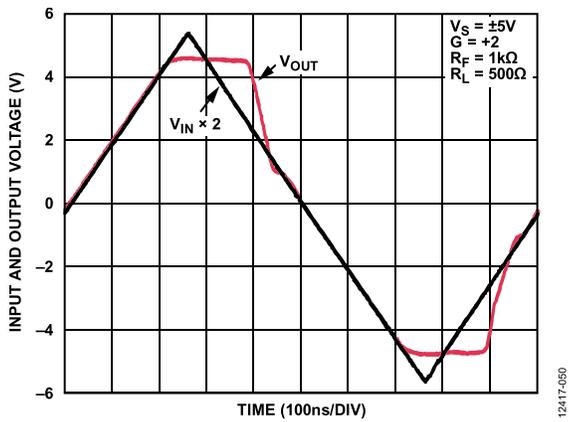


图44. 输出过驱恢复(仅P1)

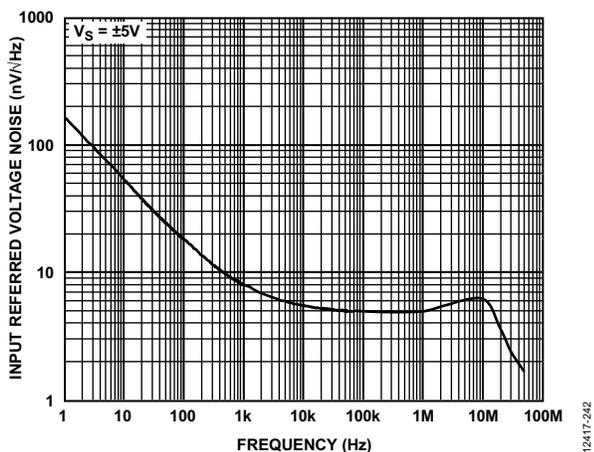


图47. 折合到输入端电压噪声与频率的关系
(仅P1, 见图53中的测试电路)

12417-242

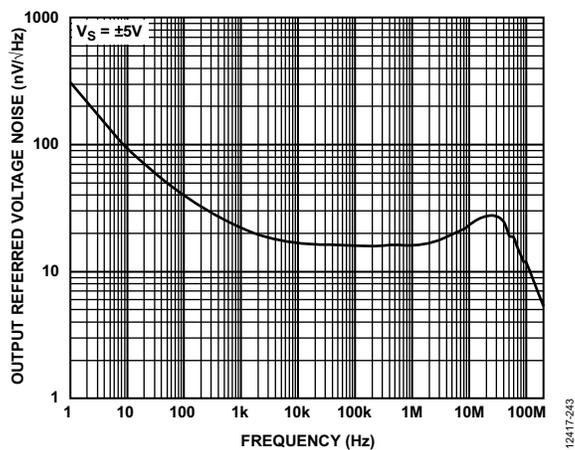


图48. 折合到输出端电压噪声与频率的关系
(P1和M1, 见图54中的测试电路)

12417-243

测试电路

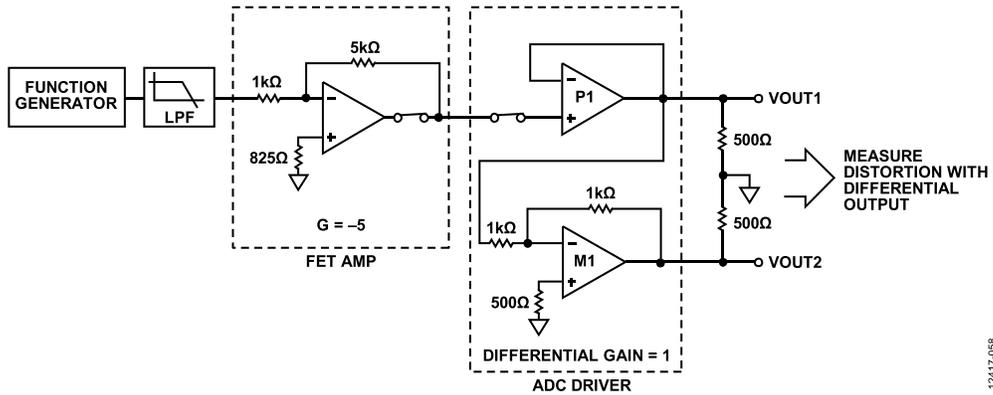


图49. 全系统的谐波失真

12417-058

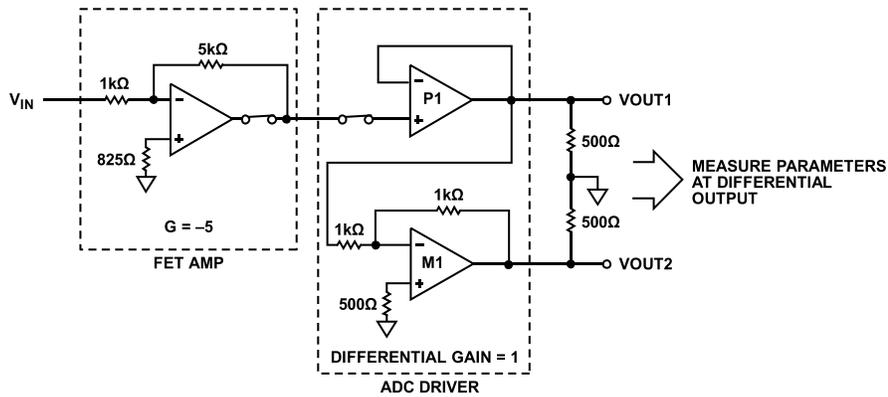


图50. 其它参数的全系统测量

12417-059

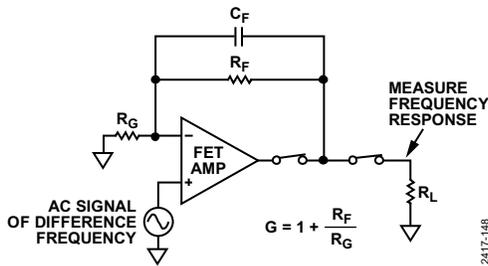


图51. FET输入放大器的频率响应，同相增益配置

12417-148

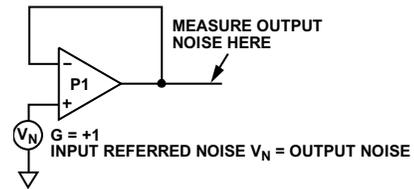


图53. P1的折合到输入端电压噪声

12417-150

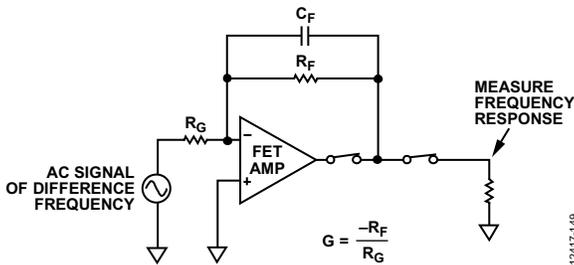


图52. FET输入放大器的频率响应，反相增益配置

12417-149

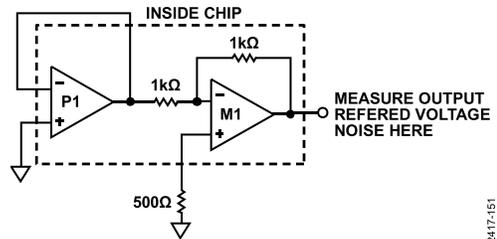


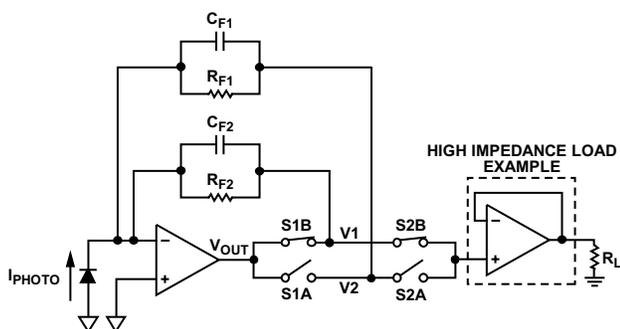
图54. P1和M1的折合到输出端电压噪声

12417-151

工作原理

开尔文开关技术

传统增益可选放大器利用反馈环路中的模拟开关选择适当的反馈路径，以将外部分立电阻和电容连接到反相输入端。由于环路中模拟开关的非理想特性，这种方法会引入多种误差。例如，模拟开关的导通电阻会引起电压和温度相关的增益误差，漏电流会引起失调误差，特别是在高温时。开尔文开关技术解决了这个问题，方法是在各增益选择环路中引入两个开关，一个用于将跨阻/运放输出连接到反馈网络，另一个用于将反馈网络输出连接到下游元件。图55显示了带开尔文开关的可编程增益跨阻放大器。



NOTES

1. S1A, S1B, S2A, AND S2B ARE THE ANALOG SWITCHES. R_{F2} ARE THE FEEDBACK RESISTORS SPECIFIC TO EACH TRANSIMPEDANCE PATH. C_{F2} ARE THE FEEDBACK CAPACITORS SPECIFIC TO EACH TRANSIMPEDANCE PATH.

12417-103

图55. 带开尔文开关的可编程增益跨阻放大器

虽然这种技术需要使用的开关数量加倍，但中心节点的电压(V_x)不再与开关相关，而是仅取决于通过所选电阻的电流(参见方程1至方程3)。

$$V_{OUT} = -I_{PHOTO} \times (R_{F2} + R_{S1B}) \tag{1}$$

$$V1 = V_{OUT} \times (R_{F2} / (R_{F2} + R_{S1B})) \tag{2}$$

将方程1代入方程2可得，

$$V1 = -I_{PHOTO} \times R_{F2} \tag{3}$$

其中：

V_{OUT} 为第一放大器的输出。

I_{PHOTO} 为光电二极管输出的电流。

R_{F2} 为跨阻路径2的反馈电阻。

R_{S1B} 为开关S1B的开关电阻。

图55右边所示的开关(S2A和S2B)仅有很小的输出阻抗，如果放大器驱动高阻抗负载，则其误差贡献可忽略不计。对于ADA4350，高阻抗负载为集成的ADC驱动器。

应用信息

配置ADA4350

关于ADA4350的基本配置以及如何使用评估板的详细说明，请参阅用户指南UG-655。有关在不同增益设置下配置ADC驱动器的更多信息，请参阅数据手册ADA4941-1。

ADA4350的增益设置可通过SPI接口选择，或通过5引脚DIP开关手动选择。

手动选择或通过并行接口选择跨阻增益路径

在手动模式(或并行模式)下，只能使用6条跨阻路径中的5条(FB0至FB4)。图56显示了ADA4350的原理示意图及FB0至FB4的位置。本例中，前两条反馈路径(FB0和FB1)配置为两条不同的跨阻增益路径。

要在手动模式或并行模式下工作，应将EN引脚(引脚16)和MODE引脚(引脚17)设置为逻辑1。这种模式下，引脚19至引脚23分别代表P0至P4。要选择增益，需将对应的Px引脚设置为逻辑1，并将所有其它Px引脚设置为逻辑0。表13显示了增益选择开关(P0至P4)与所选增益路径之间的关系。

若将一个以上的Px引脚设置为逻辑1，则所选的增益路径会并联起来。

表13. 手动或并行工作模式

位设为1	开关闭合	增益路径选择
P0	S0和S6	FB0
P1	S1和S7	FB1
P2	S2和S8	FB2
P3	S3和S9	FB3
P4	S4和S10	FB4

通过SPI接口(串行模式)选择跨阻增益路径

对于串行工作模式，应将EN引脚(引脚16)设置为逻辑1，将MODE引脚(引脚17)设置为逻辑0。在串行模式下，引脚19为LATCH，引脚20为SCLK，引脚21为SDO，引脚22为SDI，引脚23为CS。表14显示了串行工作模式使用的24位映射。表15显示了用于选择不同跨阻增益路径的编码示例。串行工作模式利用24位命令配置各开关(S0至S11)以及其它选项。

多功能引脚名称可能仅通过相关功能来引用。

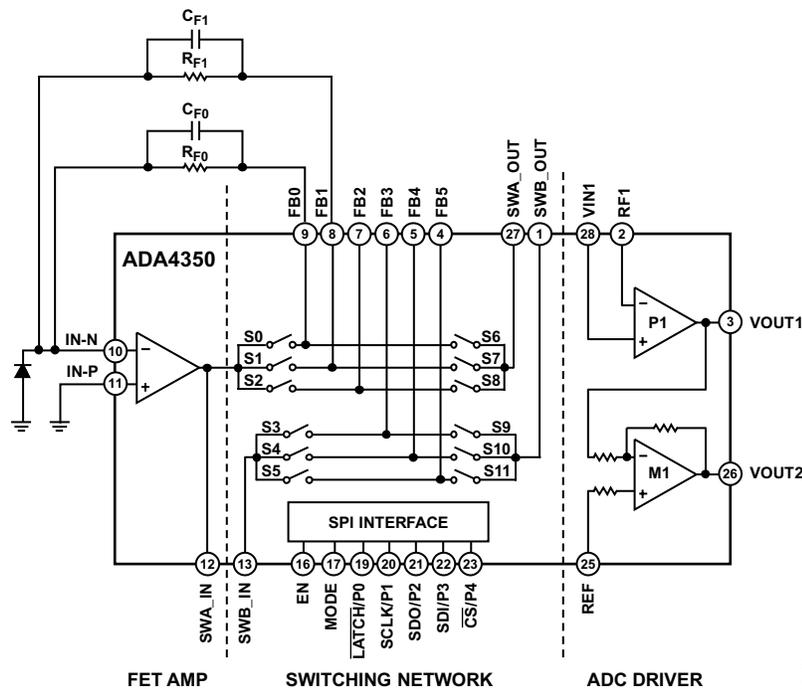


图56. 原理示意图

12417-101

表14. 串行工作模式使用的24位映射

位号	功能	默认设置
1	S0开/关控制。向此位写入1时，开关S0闭合。	0
2	S1开/关控制。向此位写入1时，开关S1闭合。	0
3	S2开/关控制。向此位写入1时，开关S2闭合。	0
4	S3开/关控制。向此位写入1时，开关S3闭合。	0
5	S4开/关控制。向此位写入1时，开关S4闭合。	0
6	S5开/关控制。向此位写入1时，开关S5闭合。	0
7	S6开/关控制。向此位写入1时，开关S6闭合。	0
8	S7开/关控制。向此位写入1时，开关S7闭合。	0
9	S8开/关控制。向此位写入1时，开关S8闭合。	0
10	S9开/关控制。向此位写入1时，开关S9闭合。	0
11	S10开/关控制。向此位写入1时，开关S10闭合。	0
12	S11开/关控制。向此位写入1时，开关S11闭合。	0
13	保留。设为逻辑低电平。	0
14	放大器反相输入端与输出端之间的可选内部1 pF反馈电容。向此位写入1时，该电容开启。	0
15	禁用SDO引脚。向此位写入1时，禁用SDO引脚。	0
16	禁用M1放大器。向此位写入1时，禁用M1放大器。	0
17	保留。设为逻辑低电平。	0
18	保留。设为逻辑低电平。	0
19	保留。设为逻辑低电平。	0
20	保留。设为逻辑低电平。	0
21	保留。设为逻辑低电平。	0
22	保留。设为逻辑低电平。	0
23	保留。设为逻辑低电平。	0
24	读/写位。设为1表示读操作，设为0表示写操作。	0

表15. 串行工作模式

命令(十六进制编码格式, B23...B0)	开关闭合	增益路径选择
00 00 41(MSB侧)	S0和S6	FB0
00 20 41	S0和S6	FB0, 可选内部反馈电容开启
00 00 82	S1和S7	FB1
00 01 04	S2和S8	FB2
00 02 08	S3和S9	FB3
00 04 10	S4和S10	FB4
00 08 40	S5和S11	FB5

ADA4350

SPICE模型

SPICE模型仅支持并行工作模式。引脚P5用于使能并行模式，支持完整的切换网络功能。EN和MODE输入在内部分别设置为高电平和低电平，此模式下不可访问。

图57显示了在SPICE仿真器中创建ADA4350符号时的推荐符号引脚。

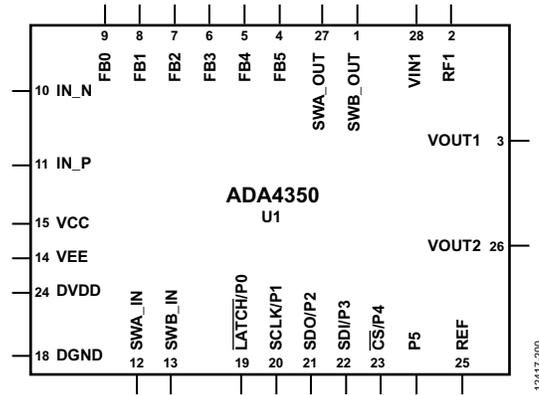


图57. 推荐符号布局

表16. 模型引脚描述

符号引脚	模型节点	引脚编号	引脚名称
1	N10	10	IN_N
2	N11	11	IN_P
3	VCC	15	VCC
4	VEE	14	VEE
5	VDD	24	DVDD
6	DGND	18	DGND
7	N12	12	SWA_IN
8	N13	13	SWB_IN
9	PO	19	LATCH/P0
10	P1	20	SCLK/P1
11	P2	21	SDO/P2
12	P3	22	SDI/P3
13	P4	23	CS/P4
14	P5	不适用	P5
15	N25	25	REF
16	N26	26	VOUT2
17	N3	3	VOUT1
18	N2	2	RF1
19	N28	28	VIN1
20	27	27	SWA_OUT
21	1	1	SWB_OUT
22	4	4	FB5
23	5	5	FB4
24	6	6	FB3
25	7	7	FB2
26	8	8	FB1
27	9	9	FB0

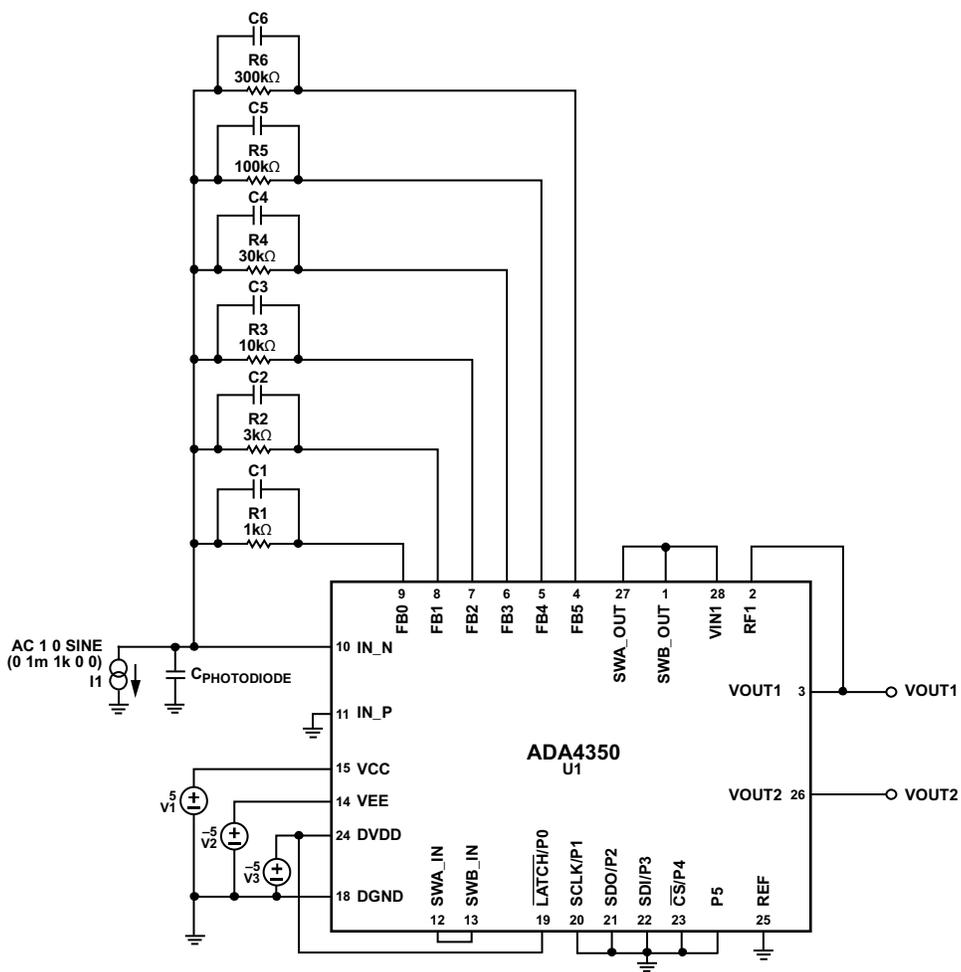


图58. 测试基本功能的SPICE原理图示例

12417-201

跨阻放大器设计理论

ADA4350的低输入偏置电流可极大地降低前置放大器输出的直流误差，因此它非常适合光电二极管前置放大器应用。此外，它的高增益带宽积和低输入电容可最大化光电二极管前置放大器的信号带宽。图59显示了ADA4350的跨阻放大器模型。

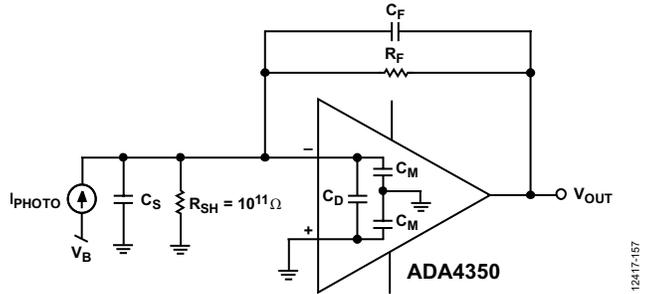


图59. ADA4350的跨阻放大器模型

方程4所示的基本传递函数描述了光电二极管前置放大器的跨阻增益。

$$V_{OUT} = \frac{I_{PHOTO} \times R_F}{1 + sC_F R_F} \quad (4)$$

其中：

I_{PHOTO} 为光电二极管的输出电流。

R_F 为反馈电阻。

C_F 为反馈电容。

根据方程4可确定信号带宽为 $1/(R_F \times C_F)$ 。一般而言， R_F 的设置应使最大可能输出电压与最大二极管电流 I_{PHOTO} 相对应，以便使用全部输出摆幅。

此前置放大器所能实现的信号带宽是以下参数的函数： R_F 、放大器的增益带宽积 (f_{GBW})，以及放大器求和点的总电容，包括 C_S 和放大器输入电容 C_D 、 C_M 。 R_F 与总电容产生环路频率的一个极点 (f_p)。

$$f_p = 1/2\pi R_F C_S \quad (5)$$

此外还有放大器开环响应产生的额外极点，由于相位裕量不足，这种双极点系统会产生峰化和不稳定(参见图60中灰线所示的噪声增益和相位)。

向反馈环路增加 C_F 可在环路传输中产生一个零点，以补偿输入极点的影响，而相位裕量的提高将使光电二极管前置放大器设计变得稳定(参见图61中灰线所示的噪声增益和相位)。它还会设置信号带宽 f_z (参见图61中信号增益的I-V增益线)。信号带宽和零点频率 f_z 由下式决定：

$$f_z = \frac{1}{2\pi R_F C_F} \quad (6)$$

零点频率 f_z 与 f_x 频率相等时，信号带宽最大，相位裕量为 45° 。 f_x 是 f_p 和 f_{GBW} 的几何平均值，计算如下：

$$f_x = \sqrt{f_p \times f_{GBW}} \quad (7)$$

合并公式5、公式6和公式7，产生 f_x 的 C_F 值为：

$$C_F = \sqrt{\frac{C_S}{2\pi \times R_F \times f_{GBW}}} \quad (8)$$

此时的频率响应显示大约2 dB的峰化和15%的过冲。将 C_F 加倍并将带宽减半会使频率响应平坦化，瞬态过冲约为5%。

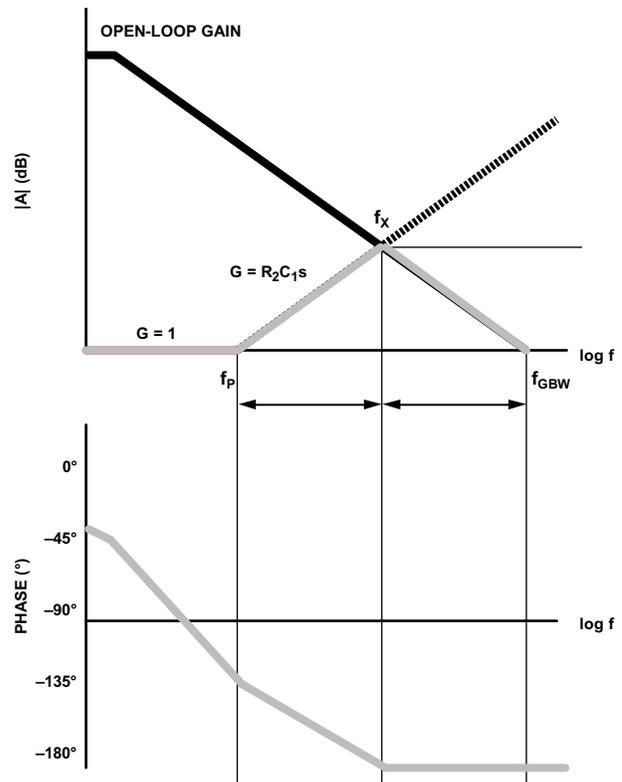


图60. 跨阻放大器设计的噪声增益和相位波特图(无补偿)

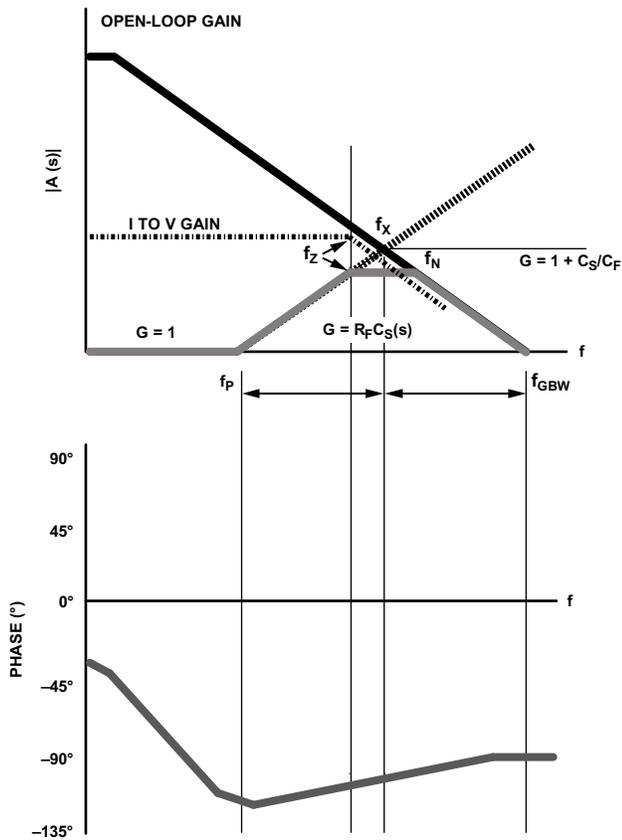


图61. 跨阻放大器设计的信号和噪声增益与相位(有补偿)

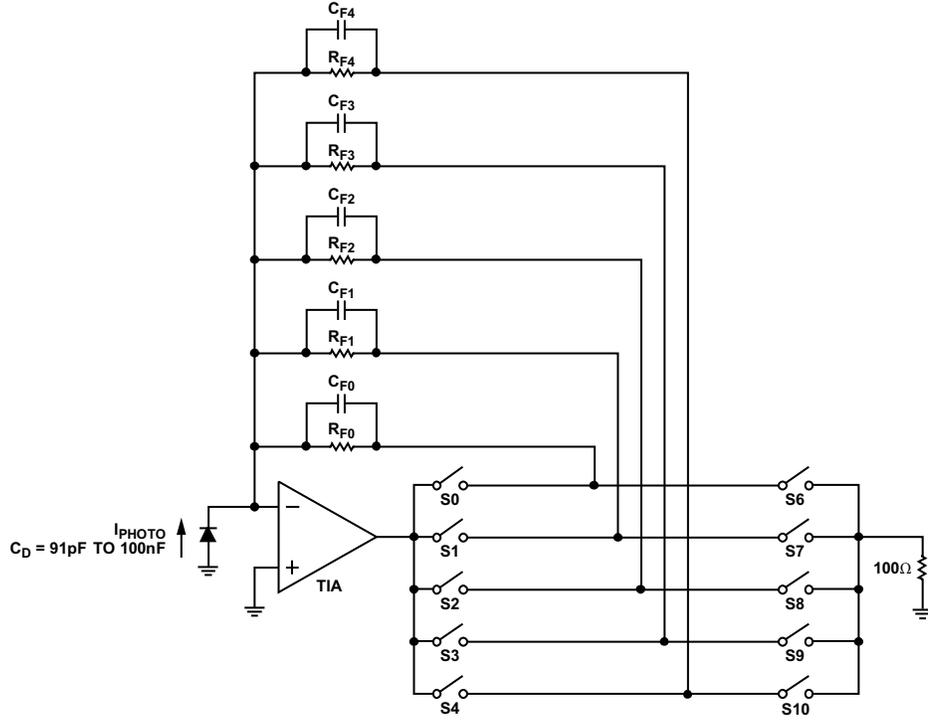
跨阻放大器设计中的主要输出噪声来源于放大器的输入电压噪声 V_{NOISE} 和 R_F 产生的电阻噪声。相比之下，电流噪声的影响可忽略不计。图61中的灰线表示跨阻放大器的噪声增益和相位与频率的关系。噪声带宽为频率 f_N ，可由下式计算：

$$f_N = \frac{f_{GBW}}{(C_S + C_F)/C_F} \tag{9}$$

表17给出了跨阻放大器具有45°相位裕量和最大带宽时的主要噪声源(R_F 和 V_{NOISE})；这种情况下， $f_Z = f_X = f_N$ 。

表17. 跨阻放大器的RMS噪声贡献

贡献因素	表达式
R_F	$\sqrt{4kT \times R_F \times f_N \times \frac{\pi}{2}}$
V_{NOISE}	$V_{NOISE} \times \frac{(C_S + C_M + C_F + 2C_D)}{C_F} \times \sqrt{\frac{\pi}{2} \times f_N}$



NOTES
 1. R_{Fx} ARE THE FEEDBACK RESISTORS SPECIFIC TO EACH TRANSIMPEDANCE PATH. C_{Fx} ARE THE FEEDBACK CAPACITORS SPECIFIC TO EACH TRANSIMPEDANCE PATH.

12417-065

图62. ADA4350配置为具有5个不同增益的跨阻放大器

跨阻增益放大器性能

图62显示ADA4350配置为具有5个不同增益的跨阻放大器。光电二极管传感器电容 C_D 为91 pF至100 nF，用以展示其在不同频率下的跨阻增益性能。图63至图66显示了不同 C_D 设置下跨阻与频率的关系。注意，补偿电容 C_{F0} 至 C_{F4} 用于校正跨阻配置固有的不稳定性。所选的电容使得跨阻增益响应能够补偿最大带宽，并且具有接近45°的相位裕量。

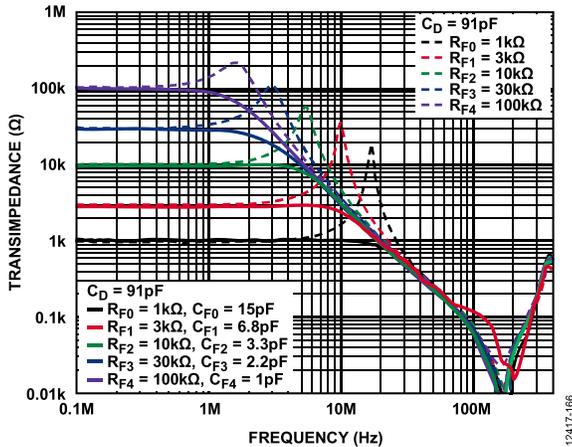


图63. 跨阻与频率的关系, $C_D = 91$ pF

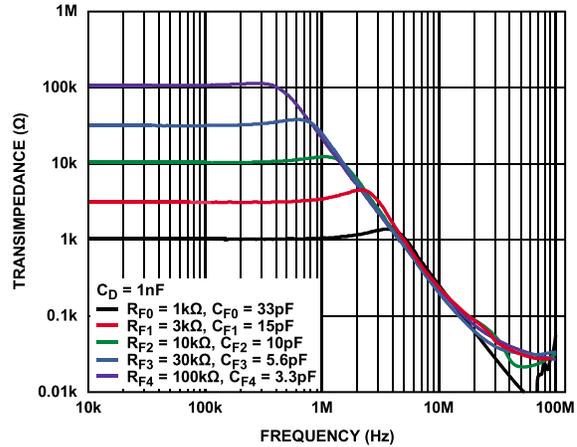


图64. 跨阻与频率的关系, $C_D = 1$ nF

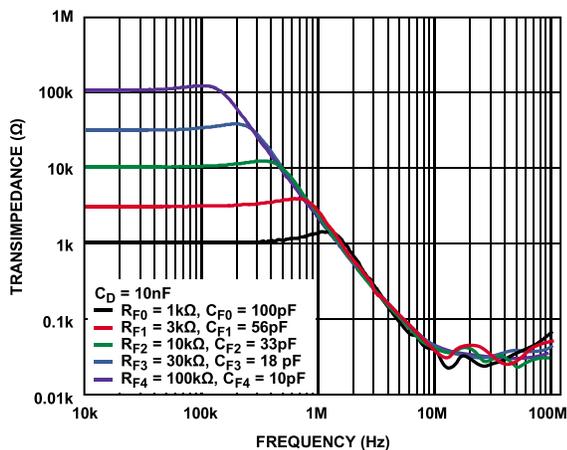


图65. 跨阻与频率的关系, $C_D = 10\text{ nF}$

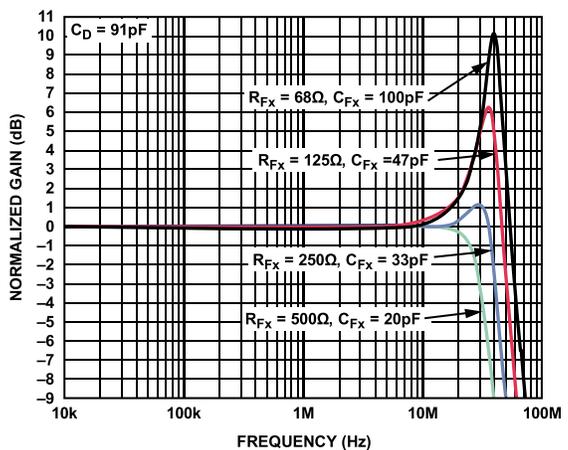


图68. 降低 R_{Fx} 时的归一化频率响应(见图67)

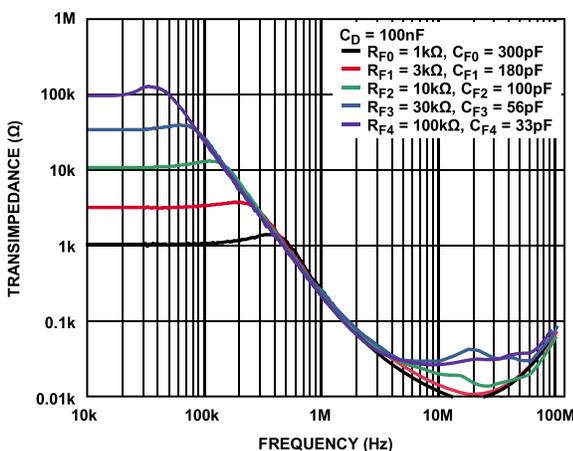


图66. 跨阻与频率的关系, $C_D = 100\text{ nF}$

低反馈电阻 R_{Fx} 的影响

随着跨阻放大器的负载提高, 当 R_{Fx} 值太小时, 频率响应中可观测到过度峰化现象。即使利用过大的 C_{Fx} 来予以过度补偿, 这种峰化仍可能继续存在。图67显示ADA4350配置有91 pF的光电二极管电容和1 kΩ的跨阻负载。图68所示为这种配置的归一化频率响应。 R_{Fx} 从500 Ω降至68 Ω时, 频率响应中的峰化逐渐提高。大峰化会转变为脉冲响应中的巨大过冲, 结果会很糟糕。

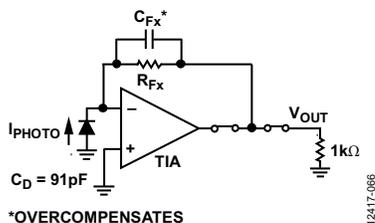


图67. 跨阻放大器电路

为了减轻这种影响, 应在FET输入放大器的输出端增加一个缓冲器电路, 如图69所示。在该配置中, 反馈电阻(R_{Fx})为68 Ω, 光电二极管的电容为40 pF。

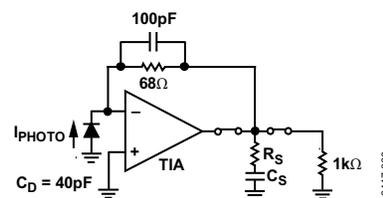


图69. 增加缓冲器电路以减轻峰化

图70显示了不同缓冲器电路降低峰化的效果。在没有缓冲器电路的情况下, 使用过度补偿的100 pF C_{Fx} 时, 存在6 dB的峰化。使用缓冲器电路时, 带宽限制为大约10 MHz。为了在峰化与带宽之间寻找平衡点, 应调整缓冲器电路的值。

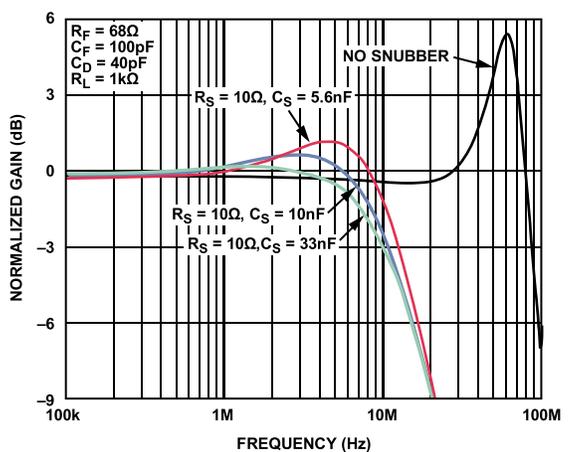


图70. 缓冲器电路对跨阻频率响应的影响(见图69)

利用T网络实现大反馈电阻值

在跨阻放大器设计中，大反馈电阻(>1 MΩ)可能引起以下两个问题：

- 如果反馈电阻的寄生电容超过最优补偿值，TIA信号带宽可能会显著降低。
- 如果要求的补偿电容值过低(<1 pF)，则几乎无法选择反馈电容。

T网络(R_{Fx} 、 $R2$ 和 $R1$ 电阻)利用较低的反馈电阻和阻性增益网络来维持跨阻增益和信号带宽，如图71所示。

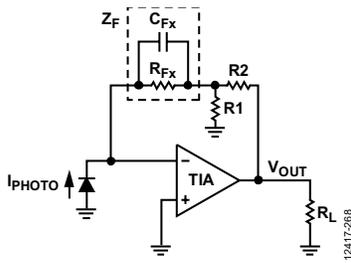


图71. T网络

跨阻 V_{OUT}/I_{PHOTO} 与T网络电阻(R_{Fx} 、 $R1$ 和 $R2$)之间的关系可以表示为：

$$\frac{V_{OUT}}{I_{PHOTO}} = -Z_F \times \left(1 + \frac{R2}{R1} + \frac{R2}{Z_F} \right) \quad (10)$$

其中：

V_{OUT} 为TIA的输出电压。

I_{PHOTO} 为输入光电二极管电流。

$Z_F = R_{Fx} / ((R_{Fx} \times C_{Fx})s + 1)$ ，其中 R_{Fx} 和 C_{Fx} 分别为选定跨阻增益路径中的反馈电阻和电容。

$R1$ 和 $R2$ 为T网络增益电阻。

如果 $Z_F \gg R2$ ，则跨阻方程简化为：

$$\frac{V_{OUT}}{I_{PHOTO}} = -\frac{R_{Fx}}{(R_{Fx} \times C_{Fx})s + 1} \times \left(1 + \frac{R2}{R1} \right)$$

因此，与标准TIA设计相比，T网络使用小 $1/(1 + R1/R2)$ 的反馈电阻值便能获得相同的跨阻。这样就消除了与大反馈电阻相关的高寄生电容问题。为了保持相同的信号带宽(或相同的极点)， C_F 应增加 $(1 + R2/R1)$ 倍，从而消除补偿电容过小的问题。

与标准TIA设计相比，T网络的噪声较大，因为主要电压噪声密度会被放大 $(1 + R2/R1)$ 倍。

图72显示了ADA4350配置为1 MΩ跨阻路径及其T等效网络。图73比较了有和无补偿电容两种情况下1 MΩ路径与等效T网络的性能。

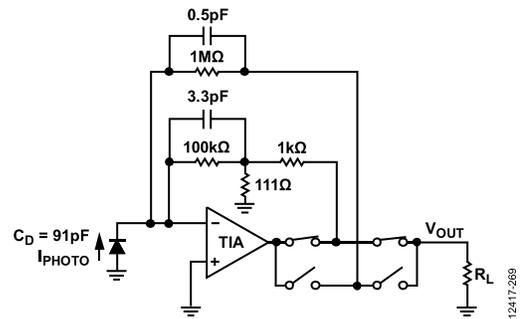


图72. 1 MΩ跨阻路径及其等效T网络

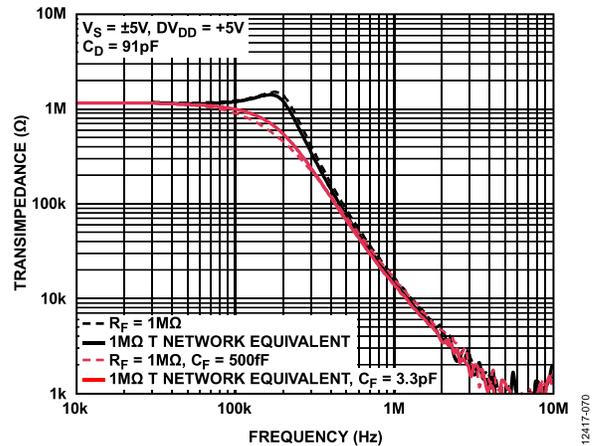
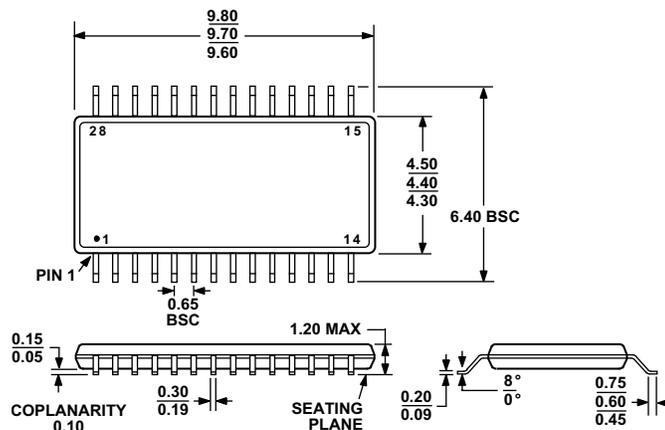


图73. 比较1 MΩ跨阻路径和T网络性能

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-153-AE

图74. 28引脚超薄紧缩小型封装[TSSOP]

(RU-28)

图示尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADA4350ARUZ	-40°C至+85°C	28引脚超薄紧缩小型封装[TSSOP]	RU-28
ADA4350ARUZ-R7	-40°C至+85°C	28引脚超薄紧缩小型封装[TSSOP]	RU-28
EVAL-ADA4350RUZ-P		28引脚TSSOP的评估板, 带保护环的精密版本	

¹ Z = 符合RoHS标准的器件。