

产品概述

主要特点

XS2180 是一个四通道、供电设备（PSE）电源控制器，设计用于 IEEE® 802.3at/af 兼容 PSE。器件提供用电设备（PD）检测、分级、限流以及负载断开检测。器件支持自动工作和软件编程。器件还支持最新二事件分级和大功率 PD 的 5 级检测和分级。采用单电源供电，能够为单个端口提供高达 70W 的功率（使能 5 级），并为传统的 PD 设计提供大电容检测。

器件通过 I²C 兼容 3 线串口进行软件配置和编程，通过 I²C 接口随时提供端口的电流和电压读数。全面的可编程能力提高了系统设计灵活性，并提供现场诊断功能，满足各种非标准系统应用。

采用节省空间的 32 引脚 QFNWB（5mm*5mm）功率封装，工作在扩展级（-40℃至+105℃）温度范围。

- ◆ 兼容 IEEE 802.3at/af
- ◆ 0.25Ω 电流检测电阻
- ◆ 每个端口高达 70W
- ◆ 9 位端口电流和电压实时监测
- ◆ 兼容 I²C，3 线串口
- ◆ 支持独立供电操作
- ◆ 为遗留设备提供高容值检测
- ◆ 支持直流负载断开检测
- ◆ 节省空间，32-PIN QFNWB (5mm x 5mm)功率封装

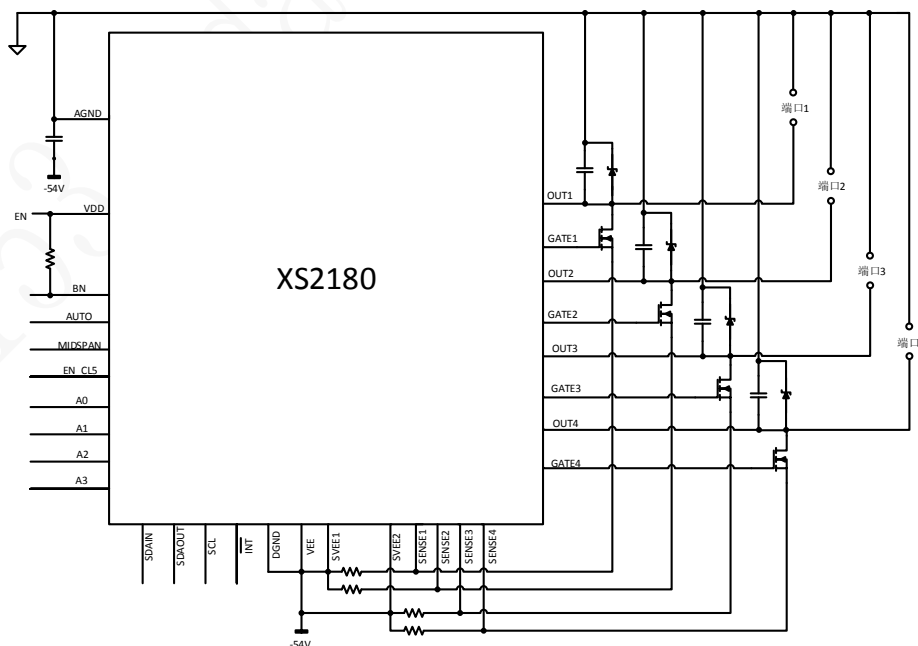
典型应用

- ◆ PSE-ICM
- ◆ 供电设备（PSE）
- ◆ 交换机/路由器
- ◆ 中跨电源注入

订购信息

PART	TEMP RANGE	PIN-PACKAGE
XS2180	-40℃~+105℃	QFNWB5×5-32L-Q

简化应用框图



最大额定值

(除非额外说明, 所有电压均参考 V_{EE})

AGND.....	-0.3V ~ +85V	连续功耗 ($T_A = +70^\circ\text{C}$)
DGND, SVEE_.....	-0.3V ~ +0.3V	32-PIN QFNWB (derate 34.5mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$) 2758mW
V_{DD}	-0.3V ~ 低于($V_{AGND} + 0.3\text{V}$) 和 +4V	封装热阻 (注 1) :
OUT_.....	-0.3V ~ ($V_{AGND} + 0.3\text{V}$)	θ_{JA}+29 $^\circ\text{C}/\text{W}$
GATE_, SENSE_.....	-0.3V ~ +22V	θ_{JC}+1.7 $^\circ\text{C}/\text{W}$
A3, A2, A1, A0, MIDSPAN, EN_CL5, AUTO,		工作温度范围.....-40 $^\circ\text{C}$ ~ +105 $^\circ\text{C}$
$\overline{\text{INT}}$, SCL, SDAIN, SDAOUT, EN 对 DGND..	-0.3V ~ +6V	存储温度范围.....-65 $^\circ\text{C}$ ~ +150 $^\circ\text{C}$
$\overline{\text{INT}}$ 和 SDAOUT 流入最大电流.....	20mA	节温.....+150 $^\circ\text{C}$
OUT_流入最大电流.....	内部调制	合金温度(焊接, 10 秒).....+300 $^\circ\text{C}$
		焊接温度(回流).....+260 $^\circ\text{C}$

注 1: 封装热阻依据 JEDEC 规范 JESD51-7 获得。

电参数

$V_{AGND} = 32\text{V} \sim 60\text{V}$, $V_{EE} = V_{DGND} = 0\text{V}$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$ 。除非特别标注, 所有电压均参考 V_{EE} 。典型值均在 $V_{AGND} = 54\text{V}$, $T_A = +25^\circ\text{C}$, 且所有寄存器默认设置时测得。PIN 脚流入的电流记为正, 反之则为负。(注 2)

参数	符号	条件	Datasheet			单位	
			MIN	TYP	MAX		
供电							
工作电压范围	V_{AGND}	V_{AGND} 对地电压	32		60	V	
供电电流	I_{EE}	$V_{OUT_} = V_{SENSE_} = 0\text{V}$; $\overline{\text{INT}}$, SDAOUT 和其他逻辑输入均悬空; $V_{SCL} = V_{SDAIN} = V_{DD}$; 当 GATE_ 上拉后测量 AGND 流入电流。		5	7	mA	
栅极驱动和箝位							
栅极上拉电流	I_{PU}	供电模式, 栅端驱动开启, $V_{GATE_} = 0\text{V}$	-40	-50	-60	μA	
栅极下拉电流	I_{PDW}	端口关断模式, $V_{GATE_} = 10\text{V}$		40		μA	
强下拉电流	I_{PDS}	$V_{SENSE_} = V_{SU_LIM} + 500\text{mV}$, $V_{GATE_} = 2\text{V}$		25		mA	
外部栅极驱动	V_{GS}	$V_{GATE_}$ 对地电平, 供电模式, 栅端驱动开启	8.5	9.5	10.5	V	
电流限制和过流							
电流限制箝位电压	V_{SU_LIM}	$V_{OUT_} = 0\text{V}$, 电流限制模式下 $V_{SENSE_}$ 允许的最大电压 (通过 I ² C 接口配置) (注 3)	ILIM_ 寄存器设置为 80h, Class0-3	101	106.25	111.5	mV
			ILIM_ 寄存器设置为 C0h, Class4	200	212.5	225	
			ILIM_ 寄存器设置为 C0h, Class5	405	430	455	
启动后过流阈值	V_{CUT}	$V_{OUT_} = 0\text{V}$ 时, 启动后 $t_{\leq t_{\text{FAULT}}}$ 时间内过流 $V_{SENSE_}$ 允许的阈值	ICUT_ 寄存器设置为 14h, Class0-3	89	93.75	98.5	mV
			ICUT_ 寄存器设置为 91h, Class4	151	159.4	167.5	
			ICUT_ 寄存器设置为 94h, Class5	356	375	394	

折返初始电压	V_{FLBK_ST}	当电流限制触发电压开始折返时, $V_{OUT_}$ 与 V_{EE} 的压差。	ILIM_寄存器设置为 80h		32		V
			ILIM_寄存器设置为 C0h		18		
折返终止电压	V_{FLBK_END}	当电流限制达到 V_{TH_FB} 时, $V_{OUT_}$ 与 V_{EE} 的压差			46		V
最小折返电流限制阈值	V_{TH_FB}	$V_{OUT_} = V_{AGND} = 60V$			35		mV
SENSE_输入偏置电流		$V_{SENSE_} = V_{EE}$				-2	μA
供电监测							
V_{EE} 欠压锁定	V_{EE_UVLO}	随着 V_{AGND} 对地电压逐渐增加, V_{AGND} 电压			29		V
V_{EE} 欠压锁定迟滞	V_{EE_UVLOH}	$V_{AGND} < V_{EE_UVLO} - V_{EE_UVLOH}$ 时, 端口关断			3		V
V_{EE} 过压锁定	V_{EE_OV}	V_{AGND} 对地电压逐渐增加, 当 V_{AGND} 电压 $> V_{EE_OV}$ 时, 端口关断			62		V
V_{EE} 过压锁定迟滞	V_{EE_OVH}				1		V
V_{EE} 欠压	V_{EE_UV}	V_{AGND} 对地电压逐渐增加, 当 V_{AGND} 电压 $< V_{EE_UV}$ 时, V_{EE_UV} 事件位被设置 1			40		V
VDD 输出电压	V_{DD}	$I_{DD} = 0 \sim 10mA$	3	3.3	3.6		V
VDD 欠压锁定	V_{DD_UVLO}				2		V
热关断阈值	T_{SHD}	如果结温超过该值端口关断、芯片复位(测试模式)(注 4)			140		$^{\circ}C$
热关断迟滞	T_{SHDN}	温度减小(测试模式)(注 4)			20		$^{\circ}C$
输出监测							
OUT_输入电流	I_{BOUT}	空闲时, $V_{OUT_} = V_{AGND}$			2		μA
		上电模式下, $V_{AGND} = 48V$, $V_{OUT_} = 0V$			-70		μA
空闲时 OUT_ 上拉电阻	R_{DIS}	检测和分级关闭, 端口下电	0.7	1	1.25		$M\Omega$
PGOOD 高阈值	PG_{TH}	V_{OUT} 对地电压, OUT_减小时	1.5	2	2.5		V
PGOOD 迟滞	PG_{HYS}				220		mV
PGOOD 低到高消抖滤波	t_{PGOOD}	$V_{OUT_}$ 达到 PG_{TH} 设置 10h 寄存器中 PGOOD_bit 时的时间	2		4		ms
负载断开							
直流负载断开阈值	V_{DCTH}	$V_{OUT_} = 0V$ 时, 在断开前所允许的 $V_{SENSE_}$ 最小值	1.25	1.875	2.5		mV
负载断开时间	t_{DISC}	从 $V_{SENSE_} < V_{DCTH}$ 到栅端关断的时间	300		400		ms
检测							
检测电压(第一阶段)	V_{DPH1}	在第一检测阶段, $V_{AGND} - V_{DET}$	3.8	4	4.2		V
检测电压(第二阶段)	V_{DPH2}	在第二检测阶段, $V_{AGND} - V_{DET}$	8.8	9.1	9.4		V
电流限制保护	I_{DLIM}	$V_{OUT_} = V_{AGND}$, 检测阶段通过 OUT_测量电流	1.5		2		mA

短路阈值	V_{DCP}	在第一检测阶段之后, 如果 $V_{AGND}-V_{OUT_} < V_{DCP}$, 对 AGND 短路将被检测到		1.5		V	
开路阈值	I_{D_OPEN}	开路情况下第一点测量电流阈值		12.5		μA	
电阻检测窗口	R_{DOK}	根据两点斜率测量法计算两次检测电压差和电流差的商作为 R_{DOK} (注 5)	19		26.5	$k\Omega$	
电阻拒绝窗口	R_{DBAD}	低于该值检测拒绝			15.2	$k\Omega$	
		高于该值检测拒绝	32				
分级							
分级电压	V_{CL}	分级阶段 $V_{AGND}-V_{OUT_}$ 压差	15.5		20	V	
电流限制保护	I_{CL_LIM}	$V_{OUT_}=V_{AGND}$, 通过 $OUT_$ 测量电流	65	75	86	mA	
分级事件计时	t_{CL_E}		14	18	22	ms	
标记事件电压	V_{MARK}	标记事件时, $V_{AGND}-V_{DET}$ 压差	8		9.6	V	
标记事件电流	I_{MARK_LIM}	$V_{DET}=V_{AGND}$, 在标记事件时通过 DET 测量电流	34	40	46	mA	
标记事件计时	t_{MARK_E}		7	9	11	ms	
分级电流阈值	I_{CL}	不同级别之间的分级电流阈值	Class 0, Class 1	5.5	6.5	7.5	mA
			Class 1, Class 2	13	14.5	16	
			Class 2, Class 3	21	23	25	
			Class 3, Class 4	31	33	35	
			Class 4 上限 (注 6)	45	48	51	
数字输入/输出 (电压参考 V_{EE})							
数字输入低	V_{IL}				0.8	V	
数字输入高	V_{IH}		2			V	
内部输入上拉/下拉电阻	R_{DIN}	到 VDD 或 $DGND$ 的上拉 (下拉) 电阻	25	50	75	$k\Omega$	
开漏极输出低电压	V_{OL}	$I_{SINK}=10mA$			0.4	V	
开漏极漏电流	I_{OL}	$V_{OUT_}=3.3V$, 开漏端高电平			1	μA	
SCL, SDA _{IN} 输入漏电流	I_{DL}	输入连接到拉电压			1	μA	
硬件复位脉宽		使硬件复位的 EN 低电平最短持续时间	120			μs	
计时							
启动时间	t_{START}	当 $GATE_$ 开启时, 由 V_{SU_LIM} 设置的电流限制所允许的持续时间	50	60	70	ms	
错误时间	t_{FAULT}	启动后, 由 V_{FLT_LIM} 设置的过流错误所允许的持续时间	50	60	70	ms	
电流限制	t_{LIM}	启动后时间 (注 7)	50	60	70	ms	
端口关断时间	t_{OFF}	在任意端口关断和复位状态下无响应之间的最小延时		0.1		ms	
检测复位时间		检测开始前端口电压复位所允许的时间		80		ms	
检测时间	t_{DET}	检测完成前所允许的最大时间			330	ms	
中跨模式检测延时	t_{DMID}		2			s	
分级时间	t_{CLASS}	允许的分级时间		19	25	ms	

VEE_UVLO 开启延时	t_{DLY}	芯片工作前, V_{AGND} 必须高于 V_{EE_UVLO} 阈值的持续时间	2		4	ms
重启时间	$t_{RESTART}$	中跨模式关闭时, 芯片从过流错误中恢复所等待的时间。	0.8	0.96	1.1	s
启动顺序延时	t_{SEQ}	自动模式下, 任意管脚上电之间的时间		0.5		s
ADC 性能						
分辨率				9		Bits
失调误差	电压读取	$T_A = -5^{\circ}\text{C} \sim 85^{\circ}\text{C}$			2.5	LSB
		$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$			3	
	电流读取	$T_A = -5^{\circ}\text{C} \sim 85^{\circ}\text{C}$			2.5	
		$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$			3	
增益误差	增益误差电压	$T_A = -5^{\circ}\text{C} \sim 85^{\circ}\text{C}$	-0.5		4	%
		$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	-1		4.5	
	增益误差电流	$T_A = -5^{\circ}\text{C} \sim 85^{\circ}\text{C}$	-2		2	
		$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	-2.5		2.5	
VEE 电压精度	$V_{AGND} - V_{EE} = 48\text{V}$	$T_A = -5^{\circ}\text{C} \sim 85^{\circ}\text{C}$	-0.5		4.5	%
		$T_A = -40^{\circ}\text{C} \sim 105^{\circ}\text{C}$	-0.5		5	
积分非线性	INL				1	LSB
差分非线性	DNL				1	LSB
电流读取范围		Classes 0-4		1		A
		Class 5		2		
电流 LSB 步进		Classes 0-4		1.956		mA
		Class 5		3.912		
电压读取范围		All Classes		95.6		V
电压 LSB 步进		All Classes		187		mV
时钟特性 (三线快速模式)						
串行时钟频率	f_{SCL}		10		400	kHz
总线空闲时间	t_{BUF}		1.3			μs
START 状态保持时间	$t_{HD,STA}$		0.6			μs
SCL 时钟低电平周期	t_{LOW}		1.3			μs
SCL 时钟高电平周期	t_{HIGH}		0.6			μs
建立时间	$t_{SU,STA}$	START 和 STOP 条件	0.6			μs
数据保持时间	$t_{HD,DAT}$	接收	0			ns
		发送	100		300	
数据建立时间	$t_{SU,DAT}$		100			ns
累积时钟低电平超时	t_{LOW_EXT}				25	ms
SDAOUT 传输下降时间	t_F	设计保证 (注 8)			250	ns
STOP 状态建立时间	$t_{SU,STO}$		0.6			μs
尖峰抑制脉宽	t_{SP}	设计保证 (注 8)		30		ns

注 2: 产品的测试温度为 $+25^{\circ}\text{C}$ 。过温限制由设计保证, 并非由产品测试保证。

注 3: 电流限制阈值通过 I²C 接口编程 (见寄存器图和描述章节及表 41)。

注 4: 进入测试模式后以过温关断为标识测得。

注 5: 根据两点斜率测量法计算两次检测电压差和电流差的商作为 R_{DOK} 。

注 6: 如果 Class5 使能有效, 该值为 Class4 至 Class5 分级电流的阈值, 分级电流在 51mA 和电流限制保护阈值之间时会被分级为 Class5。

注 7: 默认值。该错误计时器可通过 I²C 接口配置 (TLIM_[3:0])

注 8: 由设计保证。

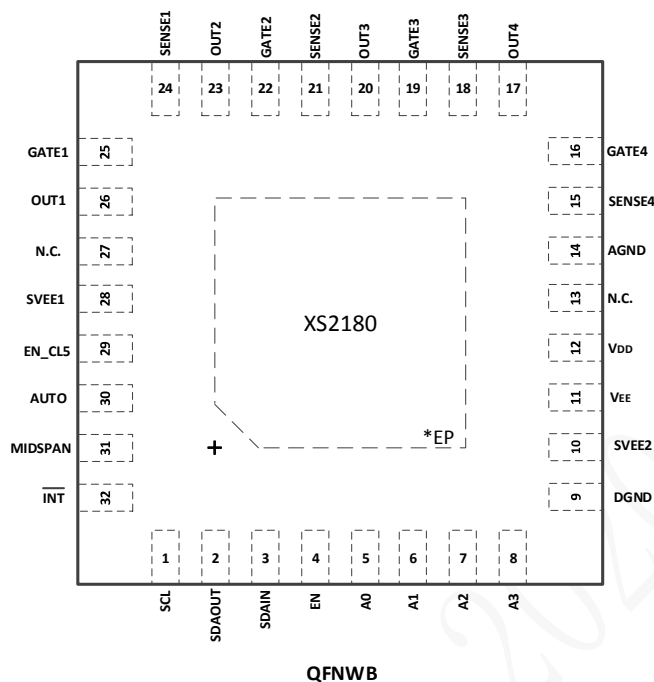
说明:

1、强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效工作, 延长在极限参数条件下的工作时间会影响器件的可靠性。

2、推荐工作范围是指在该范围内, 器件功能正常, 但并不完全保证满足个别性能指标。

3、电器参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流电参数规范。

TOP VIEW

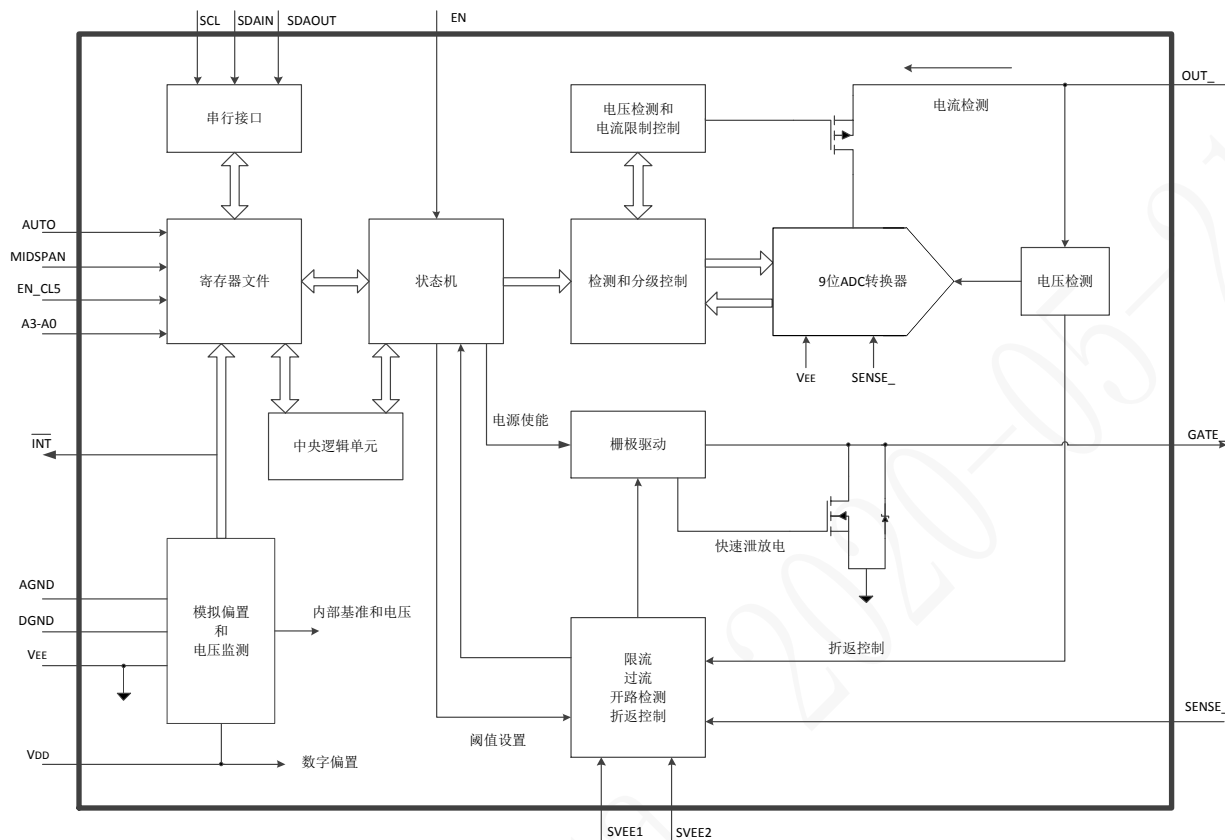


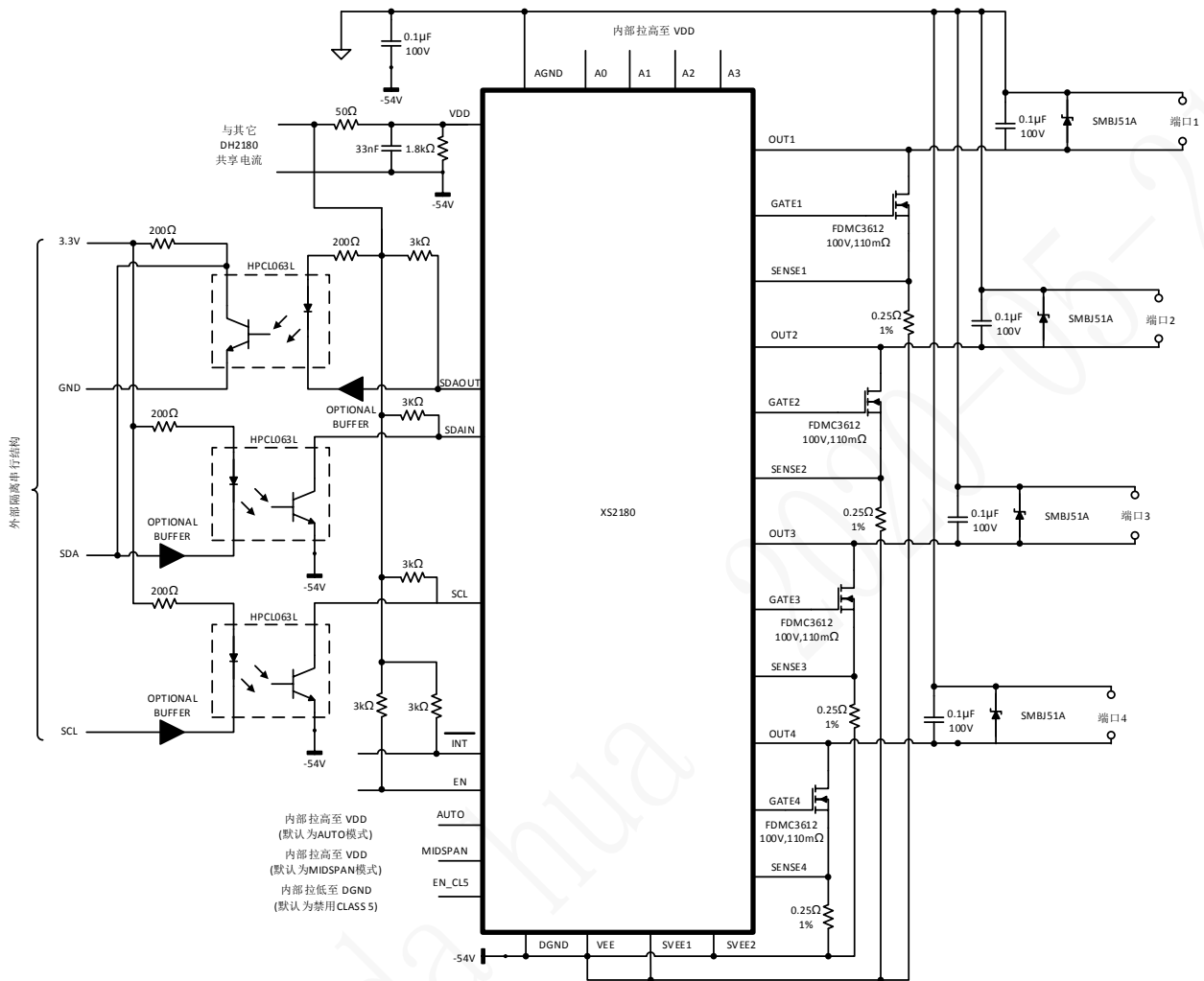
* 外部连接至 VEE

引脚说明

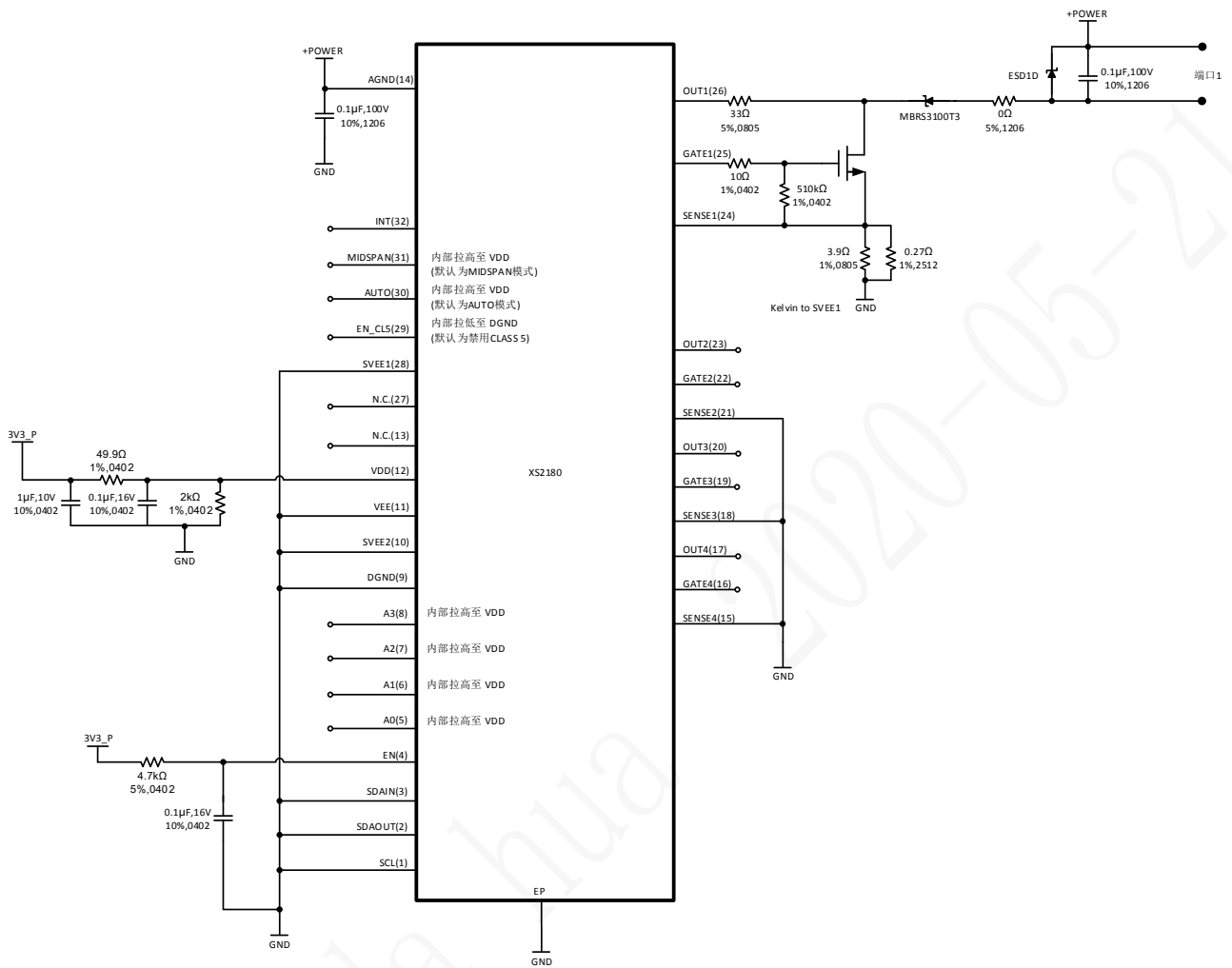
引脚	名称	功能
1	SCL	三线串口输入时钟线。参考 DGND。如果不使用 I ² C 接口，则接 DNGD。
2	SDAOUT	串行接口数据输出线。参考 DGND。如果不使用 I ² C 接口，则接 DNGD。
3	SDAIN	串行接口数据输入线。参考 DGND。如果不使用 I ² C 接口，则接 DNGD。
4	EN	使能输入。参考 DGND。正常工作时通过外部上拉电阻接到 VDD。详见硬件下电章节。
5/6/7/8	A0, A1, A2, A3	分别对应 0、1、2、3 从地址位。参考 DGND。该从地址格式为 3、2、1、0 位分别对应器件地址（0:1:0:A3:A2:A1:A0；详见表 3）。从地址位内部上拉置 VDD。悬空情况下使用默认地址（0101111）。连接至 DGND 以改变器件地址。从地址在上电或复位后被锁定。
9	DGND	数字地。外部与 V _{EE} 连接。
10	SVEE2	端口 3/4 电流检测负相输入端。PCB 版图使用开尔文检测技术以提供最佳的电流检测精度。
11	V _{EE}	模拟地。通过 100V, 0.1μF 陶瓷电容接到 AGND 端。
12	V _{DD}	数字电源输出端。外接 RC 网络；详见 V _{DD} 供电章节。
13/27	N.C.	悬空端。内部无连接。使用时悬空即可。
14	AGND	模拟电源输入端。
15/18/21/24	SENSE4,3,2,1	电流检测正相输入端。连接到外部功率 MOS 管的源端。SENSE_ 和 SVEE_ 之间接 0.25Ω 电流检

		测电阻。PCB 版图使用开尔文检测技术以提供高精度的电流检测。
16/19/22/25	GATE4,3,2,1	对应各端口外部功率 MOS 的栅极驱动端（详见典型工作电路）。
17/20/23/26	OUT4,3,2,1	各端口的输出电压检测端。
28	SVEE1	端口 1/2 电流检测负相输入端。PCB 版图使用开尔文检测技术以提供最佳的电流检测精度。
29	EN_CL5	Class 5 使能输入端。参考 DGND。EN_CL5 通过内部下拉至 DGND。浮空该管脚则禁用 Class 5 设备的分级（IEEE 802.3at 兼容模式）。EN_CL5 连接至 VDD，可对 Class 5 器件进行分级。EN_CL5 在上电或复位后被锁定。
30	AUTO	自动模式/关断模式输入端。参考 DGND。AUTO 内部上拉至 VDD。浮空该管脚，系统默认进入自动模式。将 AUTO 连接至 DGND，系统默认进入关断模式。软件可以改变器件的工作模式。AUTO 在上电或复位后被锁定。
31	MIDSPAN	中跨模式逻辑输入端。参考 DGND。MIDSPAN 内部上拉至 VDD。浮空该管脚令中跨模式有效，连接至 DGND，禁用中跨功能。MIDSPAN 在上电或复位后被锁定。
32	$\overline{\text{INT}}$	开漏中断输出端。参考 DGND。任何中断都会使 $\overline{\text{INT}}$ 被下拉。详见中断章节。如果禁用 I ² C 接口，将 $\overline{\text{INT}}$ 连接至 DGND。
--	EP	外部连接至 V _{EE} 即可。





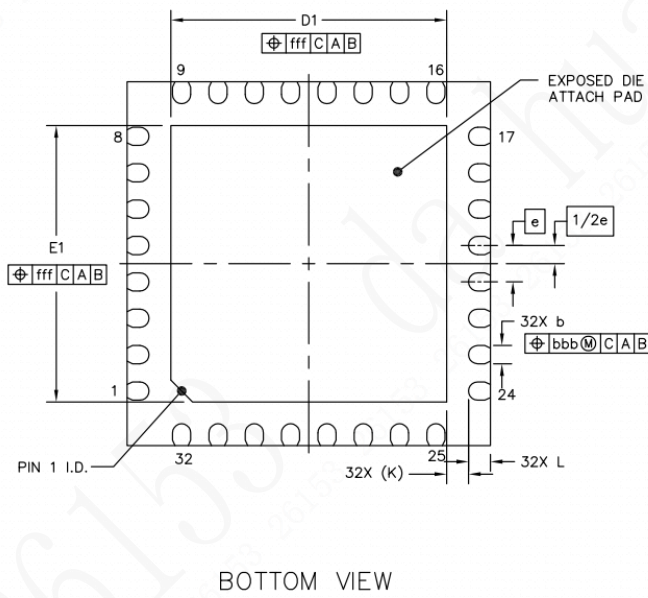
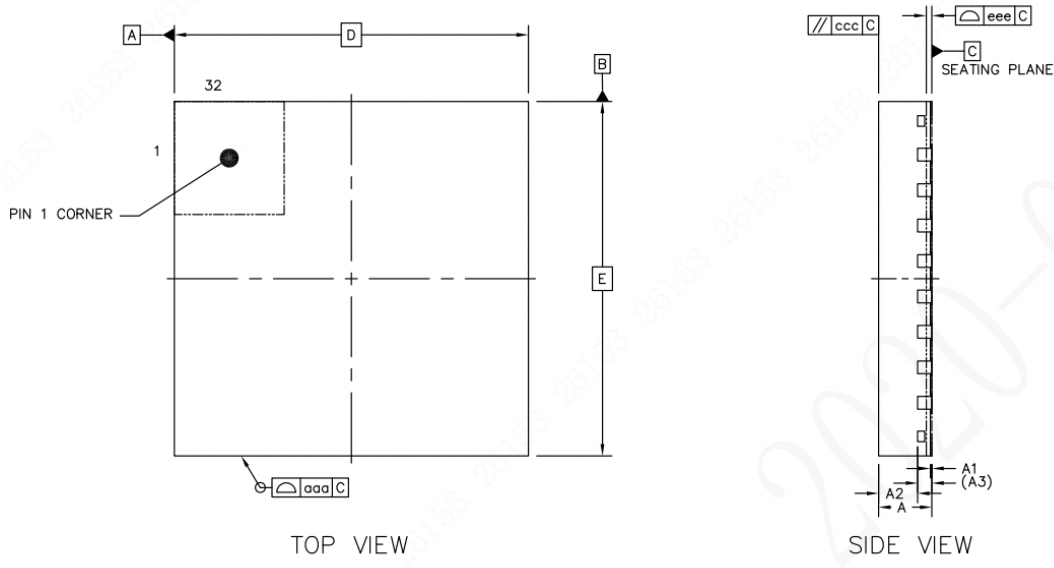
四端口隔离 I2C 通信应用方案



单端口非 I²C 通信应用方案

封装信息

封装形式: QFNWB5×5-32L-Q



	SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS	A	0.7	0.75	0.8
STAND OFF	A1	0	0.02	0.05
MOLD THICKNESS	A2	---	0.55	---
L/F THICKNESS	A3	0.203 REF		
LEAD WIDTH	b	0.2	0.25	0.3
BODY SIZE	X	D		
	Y	E		
LEAD PITCH	e	0.5 BSC		
EP SIZE	X	D1	3.7	3.8
	Y	E1	3.7	3.8
LEAD LENGTH	L	0.2	0.3	0.4
LEAD TIP TO EXPOSED PAD EDGE	K	0.3 REF		
PACKAGE EDGE TOLERANCE	aaa	0.1		
MOLD FLATNESS	ccc	0.1		
COPLANARITY	eee	0.08		
LEAD OFFSET	bbb	0.1		
EXPOSED PAD OFFSET	fff	0.1		

NOTES

- REFER TO JEDEC MO-220;
- COPLANARITY APPLIES TO LEADS, CORNER LEADS AND DIE ATTACH PAD;
- BAN TO USE THE LEVEL 1 ENVIRONMENT-RELATED SUBSTANCES OF JCET PRESCRIBING;
- FINISH: Cu/EP • Sn8~20s

浙江芯昇电子技术有限公司

地址：浙江省杭州市滨江区滨安路 1181 号

网址：www.chipup.com

邮编：310053

感谢您使用本公司的产品，建议您在使用前请仔细阅读本资料。
本公司产品在不断更新和改进，希望您与本公司保持联系，索取最新资料。
本资料中的信息如有变化，恕不另行通知。
本资料仅供参考，本公司不承担任何由此而引起的损失。
本公司不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。