



芯海科技
CHIPSEA

CS32F031x6/x8

数据手册

32-bit ARM[®] M0-based MCU

REV 0.1

芯海科技（深圳）股份有限公司

地 址：深圳市南山区蛇口南海大道1079号花园城数码大厦A座9楼

电 话：+(86 755)86169257 传 真：+(86 755)86169057

网 站：www.chipsea.com 邮 编：518067

微信号：芯海科技



输出手册版本历史

版本号	说明	日期
0.1	初版	2019-6-17

For Chipsea Internal Use

目录

输出手册版本历史	2
目录	3
1 介绍	5
2 功能	6
3 器件一览	8
4 引脚描述	10
4.1 LQFP48	10
4.2 QFN32L	10
4.3 QFN28L	11
4.4 引脚描述	11
5 I/O 复用	15
5.1 PA 口复用功能	15
5.2 PB 口复用功能	16
6 存储器	17
7 功能描述	21
7.1 ARM®CORTEx®-M0 内核	21
7.2 存储器	21
7.3 时钟	21
7.4 工作环境	23
7.4.1 工作电压	23
7.4.2 温度范围	错误!未定义书签。
7.5 启动模式	23
7.6 电源管理	23
7.6.1 低功耗模式	23
7.6.2 RTC 和备用寄存器的电源电压 VBAT	23
7.6.3 上电复位/掉电复位(POR/PDR)	23
7.6.4 低电压复位模块(LVD)	24
7.7 通用输入输出端口(I/O)	24
7.8 模数转换器(ADC)	24
7.9 定时器	25
7.9.1 高级定时器 (TIM1)	25
7.9.2 通用定时器 (TIM2, 3, 14, 15, 16, 17)	25
7.9.3 基本定时器(TIM6)	26
7.9.4 独立看门狗定时器(FWDT)	26
7.9.5 窗看门狗定时器(WWDT)	26
7.9.6 滴答定时器(SysTick)	26
7.10 直接内存存取(DMA)	26
7.11 中断和事件	26
7.12 实时时钟(RTC)和备用寄存器	27
7.13 串行外设总线 (SPI) /集成电路内置音频总线 (I2S)	27

7.14	通用同步异步收发器 (USART)	27
7.15	内置集成电路接口 (I2C)	29
7.16	循环冗余校验	29
7.17	串行调试端口(SWD-DP)	29
8	电气特性	30
8.1	说明	30
8.2	绝对最大额定值	31
8.3	工作条件	31
8.4	I/O 端口特性	32
8.5	低功耗模式唤醒时间	33
8.6	RC 振荡特性	33
8.7	晶振特性	34
8.8	外部时钟特性	36
8.9	PLL 特性	36
8.10	功耗	37
8.11	ADC 特性	38
8.12	温度传感器特性	39
8.13	VBAT 监测器特性	39
8.14	FLASH 特性	39
8.15	定时器特性	39
8.16	SPI/I2S 特性	40
8.17	I2C 特性	43
8.18	ESD 特性	44
9	封装信息	45
9.1	LQFP48	45
9.2	QFN32L	47
9.3	QFN28L	48
10	订货信息	49
11	勘误表	50
12	缩略语	51
13	销售和服务	53

1 介绍

CS32F031 系列微控制器采用高性能的 32 位 ARM® Cortex®-M0 内核，嵌入高达 64Kbytes flash 和 8Kbytes SRAM，最高工作频率 48MHz。031 系列包含 3 种不同封装类型，涵盖 28 脚到 48 脚等多款产品。芯片提供标准的通信接口（I2C、SPI/I2S 和 USART），1 路 12bit ADC，7 个 16bit 定时器，1 个 32bit 定时器，1 个增强控制型 PWM 定时器。

CS32F031 系列微控制器的工作温度范围为-40 度~85 度/-40 度~105 度，工作电压范围 2V~5.5V。芯片提供一系列电源工作模式，以满足不同的低功耗应用。

CS32F031 系列微控制器适用于多种应用场景，例如控制器、手持设备、A/V 接收器、数字 TV、PC 外设、游戏和 GPS 平台，工业应用等等。

2 功能

- 内核
 - 32 位 ARM® Cortex® -M0 CPU
 - 最高 48MHz 工作频率
- 存储器
 - 32K/64 Kbytes 的 flash 存储器
 - 192B Flash 数据存储
 - 4K/8Kbytes 的 SRAM，带硬件奇偶校验
- 时钟模块
 - 内部 8MHz RC 振荡器(HRC), 典型情况下精度±1%
 - 内部 14MHz RC 振荡器(HRC14), 典型情况下精度±1%
 - 内部 40KHz RC 振荡器(LRC), 典型情况下精度±10%
 - 4~32MHz 晶体振荡器(HXT)
 - 32.768KHz 低速晶体振荡器(LXT)
 - x2,x3,...,x16 锁相环(PLL), 最高支持 48MHz
- 工作环境
 - VDD 电压: 2.0 to 5.5V
 - VDDA 电压: 2.0 to 5.5V
 - VBAT 电压: 1.65 to 5.5V
 - 温度范围: -40 to 85℃, or -40 to 105℃
- 启动方式
 - 支持从闪存存储器启动
 - 支持从系统存储器启动
 - 支持从内部 SRAM 启动
- 电源管理
 - 低功耗模式: 睡眠, 深度睡眠 1, 深度睡眠 2 和待机模式
 - 电池 VBAT 为 RTC 和备用寄存器供电
 - 支持上电/掉电复位 (POR/PDR)
 - 支持低电压检测 (LVD)
- 通用输入输出(I/O)
 - 39 个 I/O 支持最高 48MHz 工作频率
 - 所有 I/O 映射外部中断向量
- 模数转换器(ADC)
 - 1 路 12 位 ADC
 - 最高 1us 转换时间
 - 支持 10 个外部输入通道
 - 工作电压范围: 2.4 to 5.5V
 - 输入电压转换范围: 0~5.5V

- 定时器
 - 1 路 16bit 高级控制定时器 (TIM1)，每路有 6 个带死区控制的 PWM 输出通道
 - 5 路通用的 16 位定时器
 - 1 路通用的 32 位定时器
 - 1 路基本的 16 位定时器
 - 1 路独立看门狗定时器 (FWDT): 8 位预置数 和 12 位自减型计数器
 - 1 路窗看门狗定时器 (WWDT): 7 位自减型计数器
 - 1 个系统时间定时器: 24 位自减型计数器
- DMA
 - 5 通道 DMA 控制器
 - 支持的外设: SPIx, I2Sx, I2Cx, USARTx, TIMx, ADC
- 中断和事件
 - 多达 32 个可单独屏蔽的中断通道
 - 4 种优先级可选
 - 16 个外部中断线
- RTC 和备用寄存器
 - 日历功能
 - 报警和周期性地从深度睡眠 1/深度睡眠 2/待机模式下唤醒的功能
 - RTC 时钟源: 32.768KHz 晶振时钟, 内部 40KHz 低速时钟, 32 分频的外部晶振时钟
 - VDD 关闭时保存 20 bytes 的用户数据
- 串行外设接口(SPI)
 - 两个 SPI 接口
 - One I2S multiplexing with SPI1
 - 支持 I2S 和 SPI1 端口复用
 - 3 位预分频器可以产生 8 种主模式频率
 - 4 到 16 位可配置的帧格式
- 通用同步/异步收发器(USART)
 - 5 个 USART
 - 支持: ISO7816 接口, LIN 主从功能, IrDA 传输编解码
 - 自动波特率检测
 - 支持从深度睡眠 1/深度睡眠 2 模式唤醒
- I2C
 - 2 路 I2C 支持主/从模式
 - 支持: 标准模式 (100k bit/s), 快速模式 (高达 400k bit/s), 超快模式 (高达 1M bit/s)
 - 支持 7 位或 10 位寻址模式
- CRC 发生/校验器
- 串行单线调试 (SWD)
- 封装
 - QFN28L
 - QFN32L
 - LQFP48

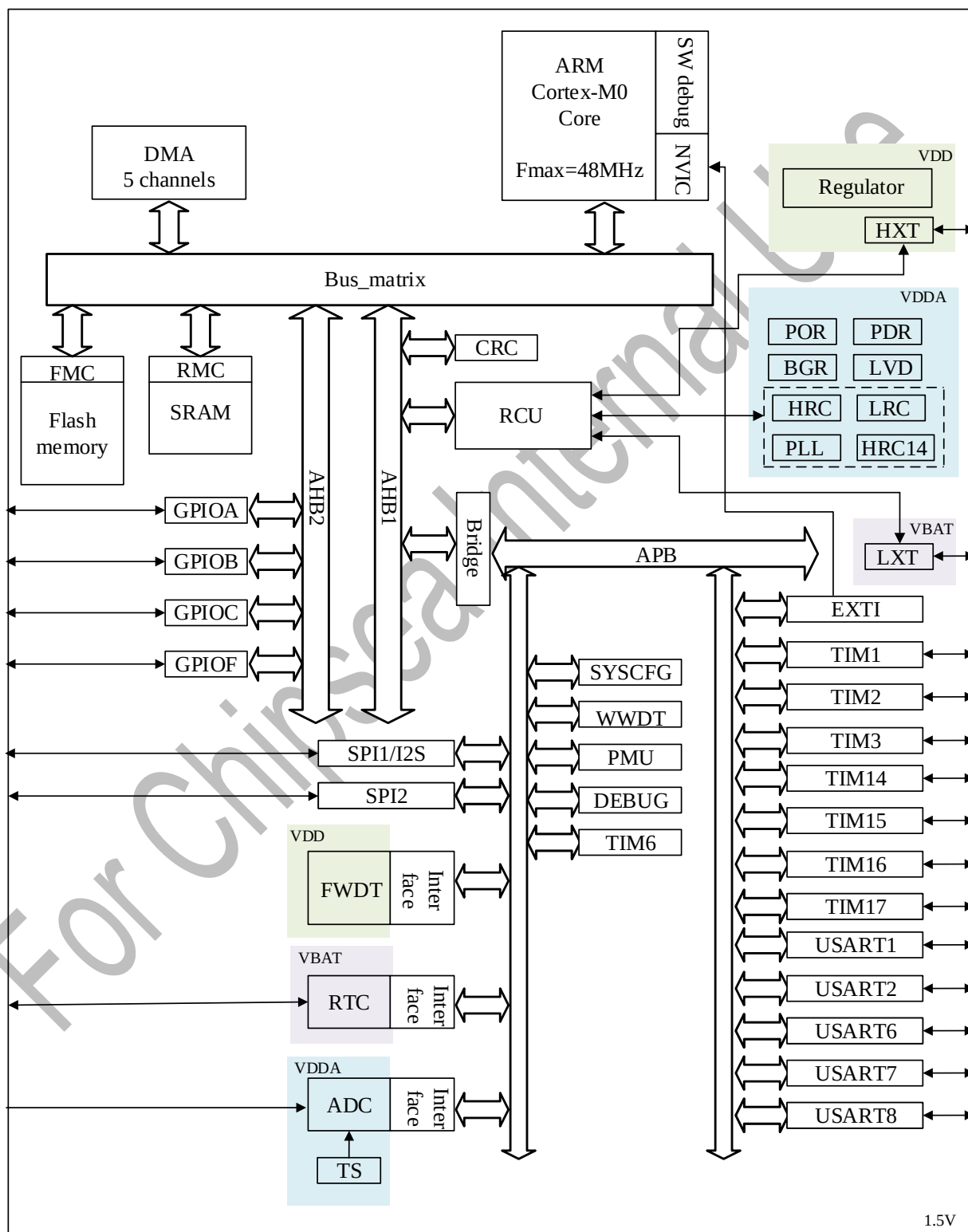
3 器件一览

CS32F031 系列包含 3 种不同的封装：QFN28L, QFN32L 和 LQFP48.

表 1 CS32F031 family

器件		CS32F031XXXX				
		G6U6	K6U6	K8U6	C6T6	C8T6
闪存（Kbytes）		32	32	64	32	64
SRAM（Kbytes）		4	4	8	4	8
定时器	16 位高级控制	1				
	32 位通用	1				
	16 位通用	5				
	基本型	1				
	独立看门狗	1				
	窗看门狗	1				
	滴答定时器	1				
Communication interfaces	SPI/I2S	1	1	2	1	2
	I2C	1	1	2	1	2
	USART	4	4	5	4	5
ADC	个数	1				
	外部通道数	10				
	内部通道数	3				
I/O		23	27		39	
工作电压		2~5.5V				
工作温度		环境温度：-40~85 ⁰ C/-40~105 ⁰ C 结温：-40~105 ⁰ C/-40~125 ⁰ C				
封装类型		QFN28L	QFN32LL		LQFP48	

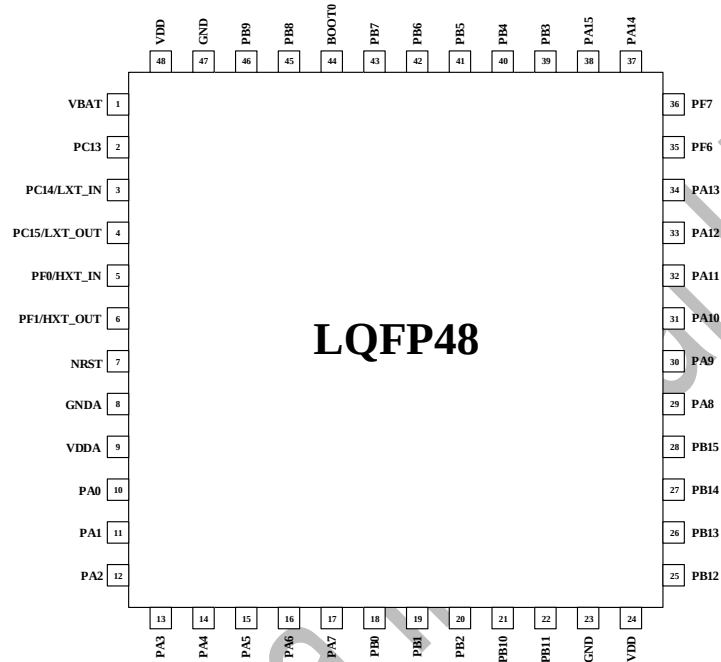
图 1 模块框图



4 引脚描述

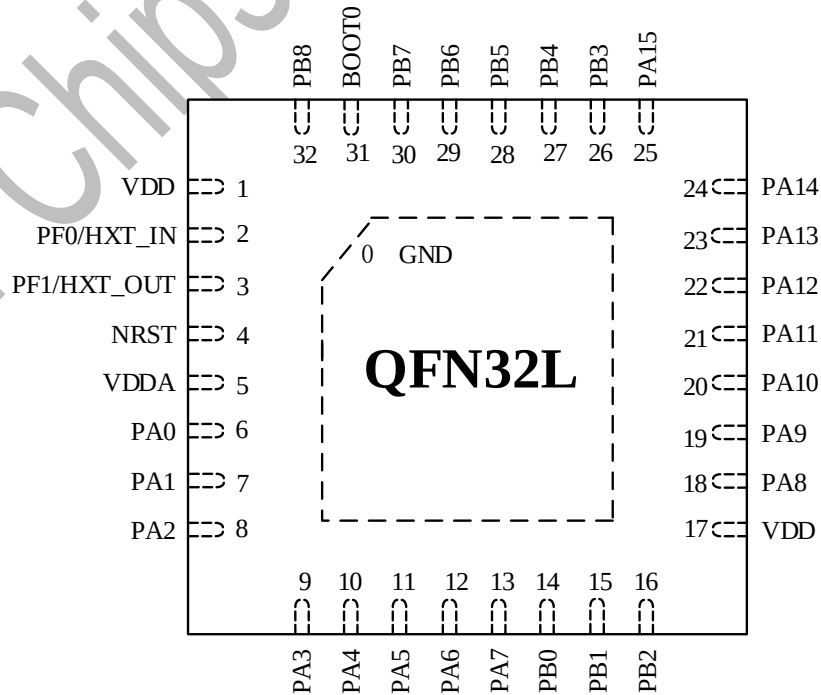
4.1 LQFP48

图 2 LQFP48 封装引脚图



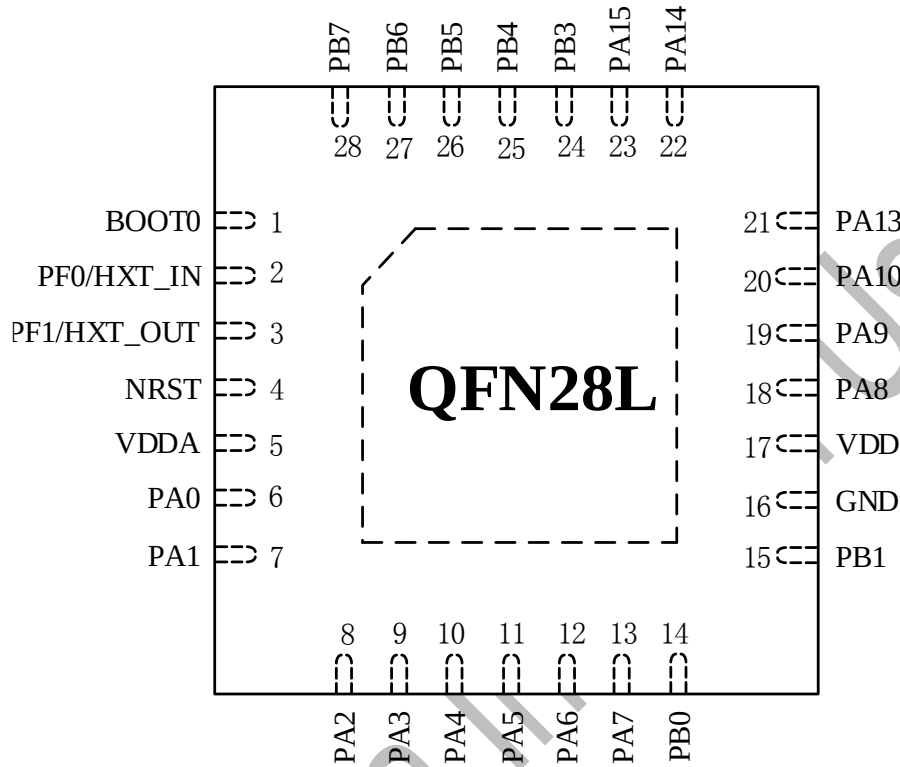
4.2 QFN32L

图 3 QFN32L 封装引脚图



4.3 QFN28L

图 4 QFN28L 封装引脚图



4.4 引脚描述

表 2 引脚描述

引脚名称	类型	Description	
		复用功能	特殊功能
VBAT	S	备用电源	
PC13	I/O	-	RTC_TAMP1, RTC_TS, RTC_OUT, WKUP2
PC14/LXT_IN (PC14)	I/O	-	LXT_IN
PC15/LXT_OUT (PC15)	I/O	-	LXT_OUT
PF0/HXT_IN (PF0)	I/O	-	HXT_IN
PF1/HXT_OUT (PF1)	I/O	-	HXT_OUT
NRST	I/O	复位输入/ 内部复位输出 (低电平有效)	
GNDA	S	模拟地	
VDDA	S	模拟电源	
PA0	I/O	TIM2_CH1_ETR, USART1_CTS, USART2_CTS ⁽¹⁾	ADC_IN0, RTC_TAMP2,

			WKUP1
PA1	I/O	TIM2_CH2, EVENTOUT, USART1_RTS, USART2_RTS ⁽¹⁾	ADC_IN1
PA2	I/O	TIM2_CH3, TIM15_CH1, ⁽¹⁾ USART1_TX, USART2_TX ⁽¹⁾	ADC_IN2
PA3	I/O	TIM2_CH4, TIM15_CH2, ⁽¹⁾ USART1_RX, USART2_RX ⁽¹⁾	ADC_IN3
PA4	I/O	SPI1_NSS, I2S1_WS, TIM14_CH1, USART1_CK, USART2_CK, ⁽¹⁾ USART6_TX	ADC_IN4
PA5	I/O	SPI1_SCK, I2S1_CK, TIM2_CH1_ETR, USART6_RX, USART7_TX, ⁽¹⁾ USART8_TX ⁽¹⁾	ADC_IN5
PA6	I/O	SPI1_MISO, I2S1_MCK, TIM3_CH1, TIM1_BKIN, TIM16_CH1, EVENTOUT, USART7_RX, ⁽¹⁾ USART8_RX ⁽¹⁾	ADC_IN6
PA7	I/O	SPI1_MOSI, I2S1_SD, TIM3_CH2, TIM14_CH1, TIM1_CH1N, TIM17_CH1, EVENTOUT USART7_CK_RTS, ⁽¹⁾ USART8_CK_RTS ⁽¹⁾	ADC_IN7
PB0	I/O	TIM3_CH3, TIM1_CH2N, EVENTOUT	ADC_IN8
PB1	I/O	TIM3_CH4, TIM14_CH1, TIM1_CH3N	ADC_IN9
PB2	I/O	-	-
PB10	I/O	TIM2_CH3, I2C1_SCL, I2C2_SCL	I2C 端口, 支持超快模式
PB11	I/O	TIM2_CH4, EVENTOUT, I2C1_SDA, I2C2_SDA	I2C 端口, 支持超快模式

GND	S	芯片地	
VDD	S	数字电源	
PB12	I/O	TIM1_BKIN, EVENTOUT, SPI1_NSS, SPI2_NSS	-
PB13	I/O	TIM1_CH1N, SPI1_SCK, SPI2_SCK	-
PB14	I/O	TIM1_CH2N, TIM15_CH1, SPI1_MISO, SPI2_MISO	-
PB15	I/O	TIM1_CH3N, TIM15_CH1N, TIM15_CH2, SPI1_MOSI, SPI2_MOSI	RTC_REFIN
PA8	I/O	USART1_CK, TIM1_CH1, EVENTOUT, CKO	-
PA9	I/O	USART1_TX, TIM1_CH2, TIM15_BKIN, ⁽¹⁾ I2C1_SCL	I2C 端口, 支持超快模式
PA10	I/O	USART1_RX, TIM1_CH3, TIM17_BKIN, I2C1_SDA	I2C 端口, 支持超快模式
PA11	I/O	USART1_CTS, TIM1_CH4, EVENTOUT	-
PA12	I/O	USART1_RTS, TIM1_ETR, EVENTOUT	-
PA13 (SWDIO) ⁽²⁾	I/O	IR_OUT, SWDIO, USART6_RX, USART7_RX, ⁽¹⁾ USART8_RX ⁽¹⁾	-
PF6	I/O	I2C1_SCL, I2C2_SCL	I2C 端口, 支持超快模式
PF7	I/O	I2C1_SDA, I2C2_SDA	I2C 端口, 支持超快模式
PA14 (SWCLK) ⁽²⁾	I/O	USART1_TX, USART2_TX, ⁽¹⁾ SWCLK, USART6_TX, USART7_TX, ⁽¹⁾ USART8_TX ⁽¹⁾	-
PA15	I/O	SPI1_NSS, I2S1_WS, TIM2_CH_ETR, EVENTOUT, USART1_RX, USART2_RX,	-

		USART6_CK_RTS, USART7_CK_RTS, USART8_CK_RTS	
PB3	I/O	SPI1_SCK, I2S1_CK, TIM2_CH2, EVENTOUT	-
PB4	I/O	SPI1_MISO, I2S1_MCK, TIM3_CH1, EVENTOUT	-
PB5	I/O	SPI1_MOSI, I2S1_SD, I2C1_SMBA, TIM16_BKIN, TIM3_CH2	-
PB6	I/O	I2C1_SCL, USART1_TX, TIM16_CH1N, USART6_TX, USART7_TX, USART8_TX	I2C 端口, 支持超快模式
PB7	I/O	I2C1_SDA, USART1_RX, TIM17_CH1N, USART6_RX, USART7_RX, USART8_RX	I2C 端口, 支持超快模式
BOOT0	I	Boot 存储器选择	
PB8	I/O	I2C1_SCL, TIM16_CH1	I2C 端口, 支持超快模式
PB9	I/O	I2C1_SDA, IR_OUT, TIM17_CH1, EVENTOUT	I2C 端口, 支持超快模式
Note: (1) 适用于 CS32F031GXXX/KXXX/CXXX 系列产品。 (2) 复位后，这些引脚被配置为 SWDIO 和 SWCLK 复用功能时，SWDIO 引脚上的内部上拉电阻和 SWCLK 引脚上的内部下拉电阻有效。			

5 I/O 复用

5.1 PA 口复用功能

表 3 PA 口复用功能描述

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3	复用功能 4	复用功能 5	复用功能 6	复用功能 7
PA0		USART1_CTS ⁽²⁾ USART2_CTS ⁽³⁾	TIM2_CH1_ETR					
PA1	EVENTOUT	USART1_RTS ⁽²⁾ USART2_RTS ⁽³⁾	TIM2_CH2					
PA2	TIM15_CH1 ⁽¹⁾	USART1_TX ⁽²⁾ USART2_TX ⁽³⁾	TIM2_CH3					
PA3	TIM15_CH2 ⁽¹⁾	USART1_RX ⁽²⁾ USART2_RX ⁽³⁾	TIM2_CH4					
PA4	SPI1_NSS, I2S1_WS	USART1_CK ⁽²⁾ USART2_CK ⁽³⁾			TIM14_CH1	USART6_TX ⁽¹⁾		
PA5	SPI1_SCK, I2S1_CK		TIM2_CH1_ETR	USART7_TX		USART6_RX ⁽¹⁾		USART8_TX ⁽¹⁾
PA6	SPI1_MISO, I2S1_MCK	TIM3_CH1	TIM1_BKIN	USART7_RX		TIM16_CH1	EVENTOUT	USART8_RX ⁽¹⁾
PA7	SPI1_MOSI, I2S1_SD	TIM3_CH2	TIM1_CH1N	USART7_CK_RTS	TIM14_CH1	TIM17_CH1	EVENTOUT	USART8_CK_RTS ⁽¹⁾
PA8	CKO	USART1_CK	TIM1_CH1	EVENTOUT				
PA9	TIM15_BKIN ⁽¹⁾	USART1_TX	TIM1_CH2		I2C1_SCL			
PA10	TIM17_BKIN	USART1_RX	TIM1_CH3		I2C1_SDA			
PA11	EVENTOUT	USART1_CTS	TIM1_CH4					
PA12	EVENTOUT	USART1_RTS	TIM1_ETR					
PA13	SWDIO	IR_OUT			USART6_RX ⁽¹⁾	USART7_RX	USART8_RX ⁽¹⁾	
PA14	SWCLK	USART1_TX ⁽²⁾ USART2_TX ⁽³⁾			USART6_TX ⁽¹⁾	USART7_TX	USART8_TX ⁽¹⁾	
PA15	SPI1_NSS, I2S1_WS	USART1_RX ⁽²⁾ USART2_RX ⁽³⁾	TIM2_CH1_ETR	EVENTOUT	USART6_CK_RTS ⁽¹⁾	USART7_CK_RTS ⁽¹⁾	USART8_CK_RTS ⁽¹⁾	

(1) 适用于 CS32F031Gxxx/Kxxx/Cxxx系列

(2) 适用于 CS32F031x6系列

(3) 适用于 CS32F031x8系列

5.2 PB 口复用功能

表 4 PB 口复用功能描述

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3	复用功能 4	复用功能 5
PB0	EVENTOUT	TIM3_CH3	TIM1_CH2N			
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N			
PB2						
PB3	SPI1_SCK, I2S1_CK	EVENTOUT	TIM2_CH2			
PB4	SPI1_MISO, I2S1_MCK	TIM3_CH1	EVENTOUT			
PB5	SPI1_MOSI, I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA		
PB6	USART1_TX	I2C1_SCL	TIM16_CH1N	USART6_TX ⁽¹⁾	USART7_TX ⁽¹⁾	USART8_TX ⁽¹⁾
PB7	USART1_RX	I2C1_SDA	TIM17_CH1N	USART6_RX ⁽¹⁾	USART7_RX ⁽¹⁾	USART8_RX ⁽¹⁾
PB8		I2C1_SCL	TIM16_CH1			
PB9	IR_OUT	I2C1_SDA	TIM17_CH1	EVENTOUT		
PB10		I2C1_SCL ⁽²⁾	TIM2_CH3			
		I2C2_SCL ⁽³⁾				
PB11	EVENTOUT	I2C1_SDA ⁽²⁾	TIM2_CH4			
		I2C2_SDA ⁽³⁾				
PB12	SPI1_NSS ⁽²⁾	EVENTOUT	TIM1_BKIN			
	SPI2_NSS ⁽³⁾					
PB13	SPI1_SCK ⁽²⁾		TIM1_CH1N			
	SPI2_SCK ⁽³⁾					
PB14	SPI1_MISO ⁽²⁾	TIM15_CH1 ⁽¹⁾	TIM1_CH2N			
	SPI2_MISO ⁽³⁾					
PB15	SPI1_MOSI ⁽²⁾	TIM15_CH2 ⁽¹⁾	TIM1_CH3N	TIM15_CH1N ⁽¹⁾		
	SPI2_MOSI ⁽³⁾					

(1) 适用于 CS32F031Gxxx/Kxxx/Cxxx系列

(2) 适用于 CS32F031x6系列

(3) 适用于 CS32F031x8系列

6 存储器

图 5 存储器映射（F031G6/K6/C6）

0x0000 0000	Flash,system memory or SRAM, configured by BOOT
0x0000 7FFF	Reserved
0x0800 0000	Flash Code Memory
0x0800 7FFF	Reserved
0x1FFF EC00	System Memory
0x1FFF F800	Option Bytes
0x1FFF F840	Flash Data Memory
0x1FFF F900	Reserved
0x2000 0000	SRAM
0x2000 2000	Reserved
0x4000 0000	APB
0x4000 8000	Reserved
0x4001 0000	APB
0x4001 8000	Reserved
0x4002 0000	AHB1
0x4002 43FF	Reserved
0x4800 0000	AHB2
0x4800 17FF	Reserved
0xE000 0000	Cortex-M0 Internal Peripherals
0xE010 0000	Reserved
0xFFFF FFFF	

图 6 存储器映射（F031K8/C8）

0x0000 0000	Flash,system memory or SRAM, configured by BOOT
0x0001 0000	Reserved
0x0800 0000	Flash Code Memory
0x0801 0000	Reserved
0x1FFF EC00	System Memory
0x1FFF F800	Option Bytes
0x1FFF F840	Flash Data Memory
0x1FFF F900	Reserved
0x2000 0000	SRAM
0x2000 2000	Reserved
0x4000 0000	APB
0x4000 8000	Reserved
0x4001 0000	APB
0x4001 8000	Reserved
0x4002 0000	AHB1
0x4002 43FF	Reserved
0x4800 0000	AHB2
0x4800 17FF	Reserved
0xE000 0000	Cortex-M0 Internal Peripherals
0xE010 0000	Reserved
0xFFFF FFFF	

表 5 存储器映射表

存储器		起始地址	大小	
			F031G6/K6/C6	F031K8/C8
Flash, 系统存储区或 SRAM, 由启动选项配置		0x0000 0000	32Kbytes	64Kbytes
Flash 程序存储区		0x0800 0000	32Kbytes	64Kbytes
系统存储区		0x1FFF EC00	3Kbytes	3Kbytes
选项字节		0x1FFF F800	64bytes	64bytes
FLASH 数据存储区		0x1FFF F840	192bytes	192bytes
SRAM		0x2000 0000	8Kbytes	8Kbytes
APB	TIM2	0x4000 0000	1Kbytes	1Kbytes
	TIM3	0x4000 0400	1Kbytes	1Kbytes
	Reserved	0x4000 0800	2Kbytes	2Kbytes

	TIM6	0x4000 1000	1Kbytes	1Kbytes
	TIM7	0x4000 1400	-	-
	Reserved	0x4000 1800	2Kbytes	2Kbytes
	TIM14	0x4000 2000	1Kbytes	1Kbytes
	Reserved	0x4000 2400	1Kbytes	1Kbytes
	RTC	0x4000 2800	1Kbytes	1Kbytes
	WWDT	0x4000 2C00	1Kbytes	1Kbytes
	FWDT	0x4000 3000	1Kbytes	1Kbytes
	Reserved	0x4000 3400	1Kbytes	1Kbytes
	SPI2	0x4000 3800	-	1Kbytes
	Reserved	0x4000 3C00	2Kbytes	2Kbytes
	USART2	0x4000 4400	-	1Kbytes
	USART3	0x4000 4800	-	-
	USART4	0x4000 4C00	-	-
	USART5	0x4000 5000	-	-
	I2C1	0x4000 5400	1Kbytes	1Kbytes
	I2C2	0x4000 5800	-	1Kbytes
	Reserved	0x4000 5C00	5Kbytes	5Kbytes
	PMU	0x4000 7000	1Kbytes	1Kbytes
	Reserved	0x4000 7400	3Kbytes	3Kbytes
	SYSCFG	0x4001 0000	1Kbytes	1Kbytes
	EXTI	0x4001 0400	1Kbytes	1Kbytes
	Reserved	0x4001 0800	3Kbytes	3Kbytes
	USART6	0x4001 1400	1Kbytes	1Kbytes
	USART7	0x4001 1800	1Kbytes	1Kbytes
	USART8	0x4001 1C00	1Kbytes	1Kbytes
	Reserved	0x4001 2000	1Kbytes	1Kbytes
	ADC	0x4001 2400	1Kbytes	1Kbytes
	Reserved	0x4001 2800	1Kbytes	1Kbytes
	TIM1	0x4001 2C00	1Kbytes	1Kbytes
	SPI1/I2S1	0x4001 3000	1Kbytes	1Kbytes
	Reserved	0x4001 3400	1Kbytes	1Kbytes
	USART1	0x4001 3800	1Kbytes	1Kbytes
	Reserved	0x4001 3C00	1Kbytes	1Kbytes
	TIM15	0x4001 4000	1Kbytes	1Kbytes
	TIM16	0x4001 4400	1Kbytes	1Kbytes
	TIM17	0x4001 4800	1Kbytes	1Kbytes
	Reserved	0x4001 4C00	3Kbytes	3Kbytes
	DBGMCU	0x4001 5800	1Kbytes	1Kbytes
	Reserved	0x4001 5C00	9Kbytes	9Kbytes
AHB1	DMA	0x4002 0000	1Kbytes	1Kbytes
	Reserved	0x4002 0400	3Kbytes	3Kbytes
	RCU	0x4002 1000	1Kbytes	1Kbytes
	Reserved	0x4002 1400	3Kbytes	3Kbytes
	Flash interface	0x4002 2000	1Kbytes	1Kbytes
	Reserved	0x4002 2400	3Kbytes	3Kbytes
	CRC	0x4002 3000	1Kbytes	1Kbytes
	Reserved	0x4002 3400	3Kbytes	3Kbytes
AHB2	GPIOA	0x4800 0000	1Kbytes	1Kbytes
	GPIOB	0x4800 0400	1Kbytes	1Kbytes
	GPIOC	0x4800 0800	1Kbytes	1Kbytes
	GIOD	0x4800 0C00	-	-
	Reserved	0x4800 1000	1Kbytes	1Kbytes
	GPIOF	0x4800 1400	1Kbytes	1Kbytes
Cortex-M0 internal peripherals		0xE000 0000	1Mbytes	1Mbytes

For Chipsea Internal Use

7 功能描述

7.1 ARM® Cortex®-M0 内核

ARM® Cortex®-M0 是一种 ARM 32 位 RISC 处理器。

ARM® Cortex®-M0 支持低功耗和高效的操作，以及高性能的中断响应。相比于其他 8 位和 16 位的微控制器，它具有更高的代码密度，可以应用在更广泛的嵌入式系统中。它具有优异的性能，并且和其他 Cortex-M 处理器兼容。

7.2 存储器

CS32F031 支持以下特性

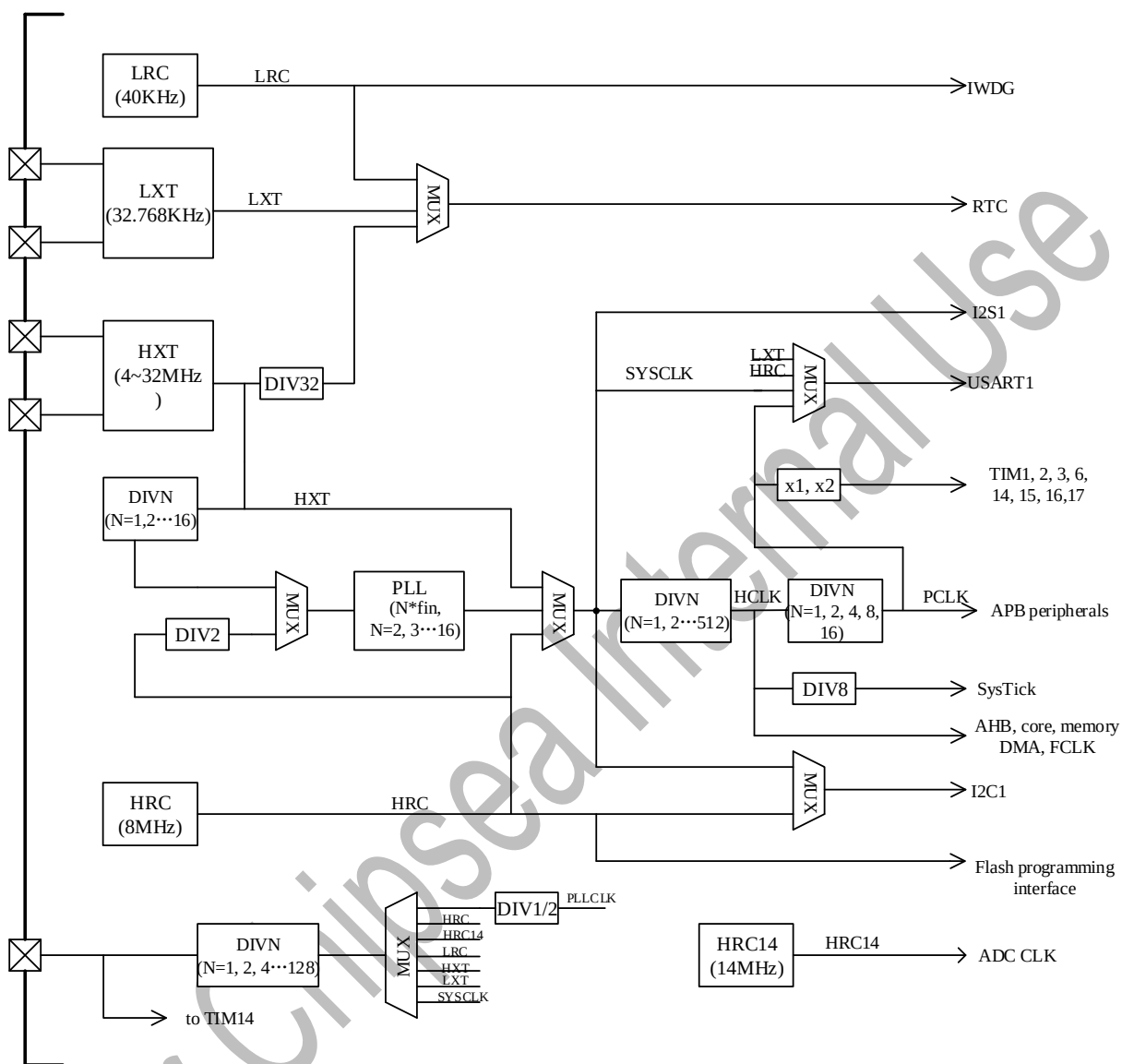
- Flash 有三块：
 - 32/64Kbytes Flash 程序存储区
 - 192bytes 的 Flash 数据存储区
 - NVR 区，包括选项字节和系统存储区
 - 4/8Kbyte 嵌入式 SRAM，可产生奇偶校验异常
- Flash 程序存储区支持以扇区为单位的写保护功能。根据选项字节，Flash 程序存储区支持不同级别的保护。
- 级别 0：无保护
 - 级别 1：在调试模式或者从 SRAM/bootloader 启动时，无法读写
 - 级别 2：用户模式只可读不可写。Debug 和从 SRAM 启动功能不可用

7.3 时钟

时钟系统包含下列时钟：

- 8MHz 内部高速 RC 振荡器(HRC)
- 14MHz 内部高速 RC 振荡器(HRC14)
- 40KHz 内部低速 RC 振荡器(LRC)
- 4~32MHz 晶体振荡器(HXT)
- 32.768KHz 晶体振荡器(LXT)
- 倍乘系数为 2, 3, ...16 的锁相环(PLL)

图 7 芯片时钟树



7.4 工作环境

7.4.1 工作电压

芯片有 3 个不同的电源管脚:

VDD: 为 I/O, Regulator, HXT 模块供电, 电压范围 2.0V 到 5.5V.

VDDA: 为 ADC, HRC, HRC14, PLL, POR/PDR 和 LVD 等模块供电. 电压范围从 VDD 到 5.5V. 当 ADC 工作时, VDDA 应大于 2.4V。

VBAT: 为 RTC, LXT, 和备用寄存器供电. 电压范围从 1.65V 到 5.5V.

7.5 启动模式

CS32F031XXXX 支持多种启动方式:

表 6 不同启动方式

BOOT0 管脚	nBOOT1 位	启动位置
0	X	闪存存储器
1	1	系统存储器
1	0	SRAM

7.6 电源管理

7.6.1 低功耗模式

芯片有 4 种低功耗模式:

- 睡眠模式

在睡眠模式下, 只有 CPU 停止工作, 所有外设继续运行并在发生中断/事件时唤醒 CPU。

- 深度睡眠 1 模式

在深度睡眠模式 1 下, PLL, HRC 和 HXT 被禁止。调压器正常工作, 同时保持 SRAM 和寄存器的内容。任意 EXTI 中断信号将器件从深度睡眠 1 模式唤醒。

- 深度睡眠 2 模式

在深度睡眠模式 1 下, PLL, HRC 和 HXT 被禁止。调压器打开, 1.5V 域寄存器的状态可以保持, 但处于低功耗模式, 因此深度睡眠 2 的唤醒时间比深度睡眠 1 要长。任意 EXTI 中断信号将器件从深度睡眠 2 模式唤醒。

- 待机模式

待机模式下, 内部 Regulator 调压器关闭, 因此整个 1.5 V 域将断电。进入待机模式后, 除 RTC 域和待机电路中的寄存器外, SRAM 和寄存器的内容都将消失。PLL、HSI 和 HSE 晶振也会关闭。当发生外部复位 (NRST 引脚)、IWDG 复位、WKUP 引脚上出现上升沿或者触发 RTC 事件时, 器件退出待机模式。

7.6.2 RTC 和备用寄存器的电源电压 VBAT

芯片支持电池供电, 当 VDD/VDDA 关断时, RTC 和备用寄存器可以在 VBAT 域保持其状态。

7.6.3 上电复位/掉电复位(POR/PDR)

芯片包含上电复位和掉电复位电路。上电复位模块 POR 监测 VDD 的电压，掉电复位模块监测 VDD 和 VDDA 的电压。

此电路始终处于工作状态，可确保器件在电压不低于 2 V 时能够正常工作。当监控的供电电压低于规定阈值 VPOR/PDR 时，器件处于复位模式。

7.6.4 低电压复位模块(LVD)

LVD 用于监视 VDD 电源并将其与阈值 V_{LVD} 进行比较。当 VDD 低于 V_{LVD} 或高于 V_{LVD} 阈值时，将产生中断。PVD 的阈值是可编程控制的。

7.7 通用输入输出端口(I/O)

每个 GPIO 引脚都可以由软件配置成输入(带或不带上拉或下拉)、输出(推挽或开漏)或复用的外设功能端口。多数 GPIO 引脚都与数字或模拟的复用外设共用。

在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

7.8 模数转换器(ADC)

CS32F031 包含一个 12 位的逐次逼近型模数转换器。支持最多 13 个通道，包括 10 个外部通道和 3 个内部通道。3 个内部通道分别用来监测 VBAT 的电压，测量内部参考电压和测量芯片的温度。不同通道的转换模式包括单次、扫描模式。在扫描模式下，将自动对选定的模拟输入通道组进行转换。它支持不同的转换设置，包含采样时间、转换器分辨率、数据格式对齐和通道扫描方向选择。

ADC 转换可以由不同定时器产生的软硬件事件触发。ADC 时钟可以是内部 14MHz RC 振荡器产生的，也可以是 PCLK 分频后的时钟产生的，硬件触发 AD 转换与时钟同步。

ADC 内置模拟看门狗功能，它允许监控一路、多路或所有选中的通道，当被监视的信号超过预设的阈值时，将产生中断。

输出数据可以被 DMA 搬运。DMA 单次模式支持搬运一定量数据后将中止 AD 转换；DMA 循环模式允许 AD 转换数据被连续搬运直至 ADC 停止工作。

7.8.1 温度传感器(TS)

温度传感器模块产生一个与温度成线性关系的输出电压 TS_OUT。TS_OUT 被送入 ADC 的 ADIN_16 通道，然后被转换为数字码值。为了获得较好的线性，温度传感器需要首先被校准。校准值被存在系统存储器区域，它是只读的。

表 7 TS 校准值

校准值名称	描述	地址
TEMP30_CAL_ADDR	TS 在 30°C(+/-5°C), VDDA=3.3V(+/-10mV)时 ADC 转换数据	0x1FFF F7B8 - 0x1FFF F7B9
TEMP110_CAL_ADDR	TS 在 110°C(+/-5°C), VDDA=3.3V(+/-10mV)时 ADC 转换数据	0x1FFF F7C2 - 0x1FFF F7C3

7.8.2 内部参考电压

内部参考电压 Vrefint 为 ADC 提供一个基准电压输出。Vrefint 接到 ADIN_17 输入通道。每颗芯片的 Vrefint 电压在量产测试时被测量并存储在系统存储区，它是只读的。

表 8 Vrefint 校准值

校准值名称	描述	存储地址
-------	----	------

VREFINT_CAL_ADDR	数值在 30℃ (±5℃) , V _{DDA} =3.3V (±10mV) 获得	0x1FFF F7BA - 0x1FFF F7BB
------------------	--	---------------------------

7.8.3 VBAT 监测

电池电压 VBAT 被送入 ADC 通道 ADIN_18 来监控其是否位于正常工作范围内。由于 VBAT 电压可能高于 VDDA，超出 ADC 输入范围。因此 VBAT 电压被内部连接到一个 1/2 分压电路，于是转换数值是 VBAT 电压的一半。

7.9 定时器

芯片包括 1 个高级定时器、6 个通用定时器和 1 个基本定时器

表 9 各类定时器 特点对比

类型	定时器	计数器位宽	方向	预分频数	产生 DMA 需求	通道数	互补通道数
高级控制	TIM1	16 位	向上, 向下, 向上/下	1 ~65536 中的任意整数	可以	4	3
通用	TIM2	32 位	向上, 向下, 向上/下	1 ~65536 中的任意整数	可以	4	0
	TIM3	16 位	向上, 向下, 向上/下	1 ~65536 中的任意整数	可以	4	0
	TIM14	16 位	向上	1 ~65536 中的任意整数	不可以	1	0
	TIM15	16 位	向上	1 ~65536 中的任意整数	可以	2	1
	TIM16	16 位	向上	1 ~65536 中的任意整数	可以	1	1
	TIM17	16 位	向上	1 ~65536 中的任意整数	可以	1	1
基本	TIM6	16 位	向上	1 ~65536 中的任意整数	可以	0	0

7.9.1 高级定时器 (TIM1)

TIM1 是一个带有 16 位预分频的 16 位计数器，可以向上、向下和向上向下计数。它有四个通道，都支持输入捕获和输出比较。输出的 PWM 信号可以用来控制电机或者应用在功耗管理上。各个通道的互补输出共用同一个嵌入式死区时间配置。

TIM1 可以通过同步或事件触发内部连接到其他定时器。当打开 DMA 使能时，DMA 可以读写 TIM 的寄存器。

在 debug 模式下，可以让计数器停止计数。

7.9.2 通用定时器 (TIM2, 3, 14, 15, 16, 17)

6 个通用定时器可以用来作为简单的时间基准或输出 PWM。

● TIM2/TIM3

TIM2 是一个带有 16 位预分频的 32 位计数器，可以向上、向下和向上向下计数。TIM3 是一个带有 16 位预分频的 16 位计数器，可以向上、向下和向上向下计数。它们有四个通道，都支持独立的输入捕获和输出比较和 PWM

TIM2 和 TIM3 可以通过同步或事件触发内部连接到其他定时器。当打开 DMA 使能时，DMA 可以读写 TIM2 和 TIM3 的寄存器。

在 debug 模式下，可以让计数器停止计数。

● TIM14

TIM14 是一个带有 16 位预分频的 16 位计数器，只有 1 个通道用于输入捕获、输出比较和 PWM。

在 debug 模式下，可以让计数器停止计数。

● TIM15/TIM16/TIM17

TIM15（双通道）、TIM16（单通道）和 TIM17（单通道）都具有 16 位预分频和 16 位计数器。通道可以输入捕获、输出比较和产生 PWM。一个可配置的死区时间发生器可用于互补通道输出。

当 DMA 使能打开时，它们的寄存器可以被 DMA 读写。

在 debug 模式下，可以让计数器停止计数。

7.9.3 基本定时器(TIM6)

一个可以作为定时基准的 16 位计数定时器。

7.9.4 独立看门狗定时器(FWDT)

独立看门狗定时器已内部 40KHz LRC 作为时钟源，独立于主时钟。FWDT 由一个 8bit 的预分频器和 1 个带窗选项的 12bit 向下计数器组成，可以在 deepsleep 和 powerdown 模式下独立运行。当计数器计到 0 时，FWDT 产生一个复位。

在 debug 模式下，可以让计数器停止计数。

7.9.5 窗看门狗定时器(WWDT)

窗看门狗定时器以 PCLK 作为主时钟，由 1 个预分频器和 7 位自由运行的向下计数器组成。当计数器寄到 0x40 时，产生提醒中断标志。当计数器计到 0x3F 时，产生一个复位。

在 debug 模式下，可以让计数器停止计数。

7.9.6 滴答定时器(SysTick)

滴答定时器可以用于实时操作系统，同时也是一个标准的向下计数器。

它是以 HCLK 或 HCLK/8 作为时钟源，具有自动重加载功能 24 位向下计数器。当计数器寄到 0 时，滴答定时器会产生一个可屏蔽的系统中断。

7.10 直接内存存取(DMA)

DMA 控制器实现了外设和存储器之间的数据硬件传输方式。DMA 有 5 个通道。每个通道连接到特定的外设单元，包括 SPIx、I2Sx、I2Cx、USARTx 和 TIMx，来管理读写存储器的请求。内部的仲裁器用来处理 DMA 请求的优先级。

DMA 控制器包括循环数据传输模式，当当前数据传输完成时，不需要用户软件参与。

7.11 中断和事件

Cortex-M0 集成的嵌入向量中断控制器高效的处理异常和中断。更多细节请参考 Cortex-M0 技术参考手册。

EXTI 包含 24 个独立的边沿检测器，产生中断请求和事件给到 CPU 或中断控制器。EXTI 有三种触发方式，包括上升沿触发、下降沿触发和双边沿触发。每个边沿检测器可以独立的配置和使能。

7.12 实时时钟(RTC)和备用寄存器

RTC 有以下特性：

- BCD 格式的日历支持亚秒、秒、分钟、小时、星期、日期、月份、年份
- 每月 28/29/30/31 天自动溢出
- 闹钟支持配置亚秒、秒、分钟、小时、日期和星期，可以唤醒深度睡眠模式 1、深度睡眠模式 2 和待机模式
- 支持时间戳功能，保存日历内容，唤醒深度睡眠模式 1、深度睡眠模式 2 和待机模式
- 侵入事件检测，复位 5 个备份寄存器并唤醒深度睡眠模式 1、深度睡眠模式 2 和待机模式
- 支持数字校准，补偿 RTC 时钟源的误差
- 支持外部精准时钟检测（50Hz 或 60Hz）自动校准日历
- 支持亚秒级快慢调整

RTC 和备份寄存器有 VDD 或 VBAT 脚供电。5 个 32 位的备份寄存器不会被系统复位和电源复位清除。

7.13 串行外设总线（SPI）/集成电路内置音频总线（I2S）

SPI/I2S 模块可以通过 SPI 协议或者 I2S 音频协议和外部器件通信。

SPI 支持主从机的发送和接收。它支持全双工模式和简单模式，最大通信速率可以达到 18Mbit/s。模块还实现了硬件 CRC 功能。

I2S 仅可以工作在主机半双工和从机半双工模式，支持 4 种音频标准：飞利浦标准、MSB 对齐标准、LSB 对齐标准、PCM 标准。

SPI 和 I2S 都可以用 DMA 实现数据的连续传输。

表 10 SPIx 功能表

SPI 特性/模式	SPI1	SPI2
Rx/Tx FIFO	√	√
NSS 脉冲模式	√	√
TI 模式	√	√
硬件 CRC	√	√
I2S 功能	√	X

7.14 通用同步异步收发器（USART）

通用同步异步收发器为 MCU 和外部器件连续通信提供了一个通用接口。USART 支持同步、异步全双工通信和单线半双工通信。一个可编程的波特率发生器提供不同的通信波特率，最高可达 6Mbit/s。

除此之外，USART 还支持 DMA 连续传输、自动波特率检测、多处理器通信、Modbus 通信、智能卡模式、LIN 模式、IrDA 模式、RS232 硬件流控和 RS485 驱动使能。USART1 可以讲 MCU 从深度睡眠模式 1 和深度睡眠模式 2 唤醒。

表 11 USARTx 功能表

USART 特性/模式	USART1	USART2	USART6	USART7	USART8
异步全双工通信	√	√	√	√	√
同步模式	√	√	√	√	√
单线半双工规模是	√	√	√	√	√
DMA 功能	√	√	X	X	X
自动波特率检测	√	X	X	X	X
多处理器通信	√	√	√	√	√
Modbus 通信	√	X	X	X	X
智能卡模式	√	X	X	X	X
LIN 模式	√	X	X	X	X
IrDA 模式	√	X	X	X	X
RS232 硬件流控	√	√	X	X	X
RS485 驱动使能	√	√	√	√	√
唤醒深度睡眠模式 1、2	√	X	X	X	X

7.15 内置集成电路接口（I2C）

I2C 模块提供了一个工业级标准的 I2C 接口，可以工作在主模式和从模式。接口实现了标准模式、快速模式和超快速模式，CRC 计算和检查，系统管理总线和电源管理总线。I2C 接口支持 DMA 模式用于存储器 and 外设之间的高速通信，无需 CPU 参与。

主要包括以下特性：

- 支持主机模式和从机模式
- 多主机功能
- 可配置的数字滤波器和模拟滤波器
- 支持 7 位和 10 位地址模式
- 支持标准模式（高达 100KHz）、快速模式（高达 400KHz）和超快速模式（高达 1MHz）
- 系统管理总线和电源管理总线
- PEC 生成和检查
- 唤醒深度睡眠模式 1 和深度睡眠模式 2
- 支持 DMA 模式

表 12 I2Cx 功能表

I2C 特性/模式	I2C1	I2C2
7 位地址模式	√	√
10 位地址模式	√	√
标准模式	√	√
快速模式	√	√
超快速模式	√	√
独立工作时钟	√	X
系统管理总线	√	X
唤醒深度睡眠模式 1、2	√	X

7.16 循环冗余校验

在数据存储和通信领域，为了确保数据的正确性，循环冗余校验被广泛使用。CRC 计算单元可以根据固定的 CRC 多项式计算出 32 位的 CRC 码。

7.17 串行调试端口(SWD-DP)

ARM Cortex-M0 内部集成调试组件，SW 调试口用来连接这些调试组件。

8 电气特性

8.1 说明

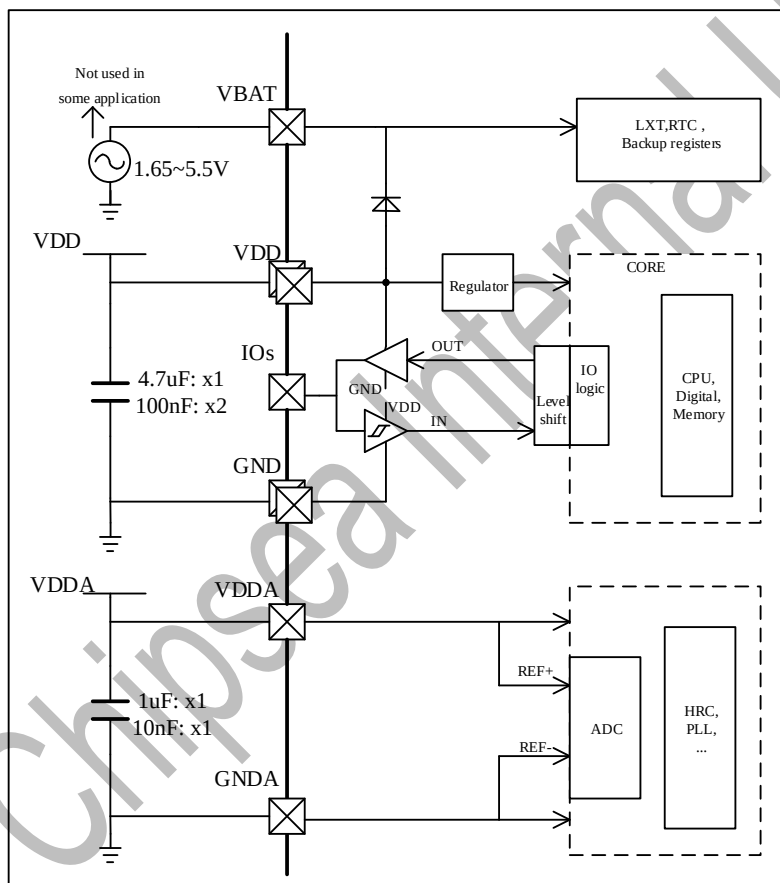
图 8 给出了 CS32F031 的电源方案。

除非特别说明，所有典型值是基于温度 $T_{\text{range}}=25^{\circ}\text{C}$ 和电压 $V_{\text{DD}}=3.3\text{V}$ 的条件下给出的。

除非特别说明，所有电压都是以 GND 为参考的。

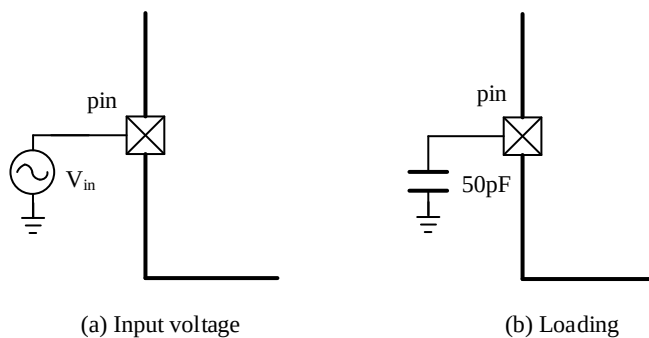
除非特别说明，所有值仅用于设计指导。

图 8 电源方案



引脚的输入电压和负载等测试条件如图 9 所示。

图 9 引脚的输入电压和负载条件



8.2 绝对最大额定值

表 13 绝对最大额定值

符号	描述	最小值	典型值	最大值	单位
VDD	VDD 和 GND 之间的电压	-0.3	-	6	V
VDDA	VDDA 和 GND 之间的电压	-0.3	-	6	V
VBAT	VBAT 和 GND 之间的电压	-0.3	-	6	V
VDD-VDDA	VDD 和 VDDA 之间的电压	-	-	0.4	V
V _{i/o}	I/O 管脚电压	GND-0.3	-	6	V
T _{storage}	存储温度	-65	-	150	°C
T _{junction}	结温	-	-	150	°C
I _{total-pwr}	流入 VDD 电源线的总电流	-	-	120	mA
I _{total-GND}	流出 GND 接地线的总电流	-120	-	-	mA
I _{pwr-pin}	流入每个电源管脚的电流	-	-	100	mA
I _{GND-pin}	流入每个地管脚的电流	-100	-	-	mA
I _{total-sunk}	流入所有 I/O 管脚的总电流	-	-	80	mA
I _{total-source}	流出所有 I/O 管脚的总电流	-80	-	-	mA
I _{sunk-pin}	流入任意一个 I/O 管脚的电流	-	-	25	mA
I _{source-pin}	流出任意一个 I/O 管脚的总电流	-25	-	-	mA

8.3 工作条件

表 14 工作条件

符号	描述	最小值	典型值	最大值	单位
V _{VDD-range}	VDD 的工作电压范围	2	-	5.5	V
V _{VDDA-range}	VDDA 的工作电压范围	2	-	5.5	V
V _{VBAT-range}	VBAT 的工作电压范围	1.65	-	5.5	V
T _{range}	芯片环境温度（第一类）	-40	-	85	°C
	芯片环境温度（第二类）	-40	-	105	°C
T _{junction-range}	芯片结温范围（第一类）	-40	-	105	°C
	芯片结温范围（第二类）	-40	-	125	°C
f _{AHB-clock}	内部 AHB 时钟频率	0	-	48	MHz
f _{APB-clock}	内部 APB 时钟频率	0	-	48	MHz
V _{IO-range}	I/O 输入电压范围	-0.3	-	5.5	V
P _{dissipation}	LQFP48 在 T _{range} =85°C 或者 T _{range} =105°C 下的功率耗散	-	-	377	mW
	QFN32L 在 T _{range} =85°C 或者 T _{range} =105°C 下的功率耗散	-	-	484	mW
	QFN28L 在 T _{range} =85°C 或者 T _{range} =105°C 下的功率耗散	-	-	-	mW
T _{supply-rise}	VDD/VDDA 上升时间速率	0	-	-	uS/V
T _{supply-fall}	VDD/VDDA 下降时间速率	20	-	-	uS/V
T _{VDD-POR}	VDD 上电复位阈值	1.84	1.92	2	V
T _{VDD-fall}	VDD 掉电复位阈值	1.80	1.88	1.96	V
T _{VDDA-fall}	VDDA 掉电复位阈值	1.80	1.88	1.96	V
T _{reset-tempo}	V _{VDD-range} ≤5.5V 的复位持续时间	-	4.2	10	mS
	V _{VDD-range} ≤3.6V 的复位持续时间	-	4.2	7.5	mS
V _{LVD}	LVD 上升阈值电压 0	2.11	2.18	2.25	V

	LVD 下降阈值电压 0	2.01	2.08	2.15	V
	LVD 上升阈值电压 1	2.20	2.28	2.36	V
	LVD 下降阈值电压 1	2.10	2.18	2.26	V
	LVD 上升阈值电压 2	2.29	2.38	2.47	V
	LVD 下降阈值电压 2	2.19	2.28	2.37	V
	LVD 上升阈值电压 3	2.39	2.48	2.57	V
	LVD 下降阈值电压 3	2.29	2.38	2.47	V
	LVD 上升阈值电压 4	2.48	2.58	2.68	V
	LVD 下降阈值电压 4	2.38	2.48	2.58	V
	LVD 上升阈值电压 5	2.58	2.68	2.78	V
	LVD 下降阈值电压 5	2.48	2.58	2.68	V
	LVD 上升阈值电压 6	2.67	2.78	2.89	V
	LVD 下降阈值电压 6	2.57	2.68	2.79	V
	LVD 上升阈值电压 7	2.77	2.88	2.99	V
	LVD 下降阈值电压 7	2.67	2.78	2.89	V

8.4 I/O 端口特性

表 15 I/O 端口特性

符号	描述	最小值	典型值	最大值	单位
V_{IH}	输入高电平	$0.7 \times VDD$	-	-	V
V_{IL}	输入低电平	-	-	$0.3 \times VDD$	V
$V_{IL-BOOT0}$	BOOT0 的低电平输入电压	-	-	$0.3 \times VDD - 0.3$	V
V_{OH}	输出高电平, $ I_{source-pin} =20mA$, $VDD \geq 2.7V$	$VDD-1.5$	-	-	V
	输出高电平, $ I_{source-pin} =6mA$	$VDD-0.4$, $VDD-0.45^{(3)}$, $VDD-0.55^{(4)}$	-	-	V
V_{OL}	输出低电平, $ I_{sunk-pin} =20mA$, $VDD \geq 2.7V$	-	-	1.1	V
	输出低电平 $ I_{sunk-pin} =6mA$	-	-	0.36	V
V_{OL-FMP}	I2C 超快模式, 输出低电平, $ I_{sunk-pin} =20mA$, $VDD \geq 2.7V$	-	-	0.4	V
	I2C 超快模式, 输出低电平, $ I_{sunk-pin} =10mA$	-	-	0.3	V
$R_{pull-up}$	I/O 上拉电阻	30	40	55	Ω
$R_{pull-down}$	I/O 下拉电阻	30	40	58	Ω
$I_{leakage}^{(1)}$	配置为数字端口时的漏电流, $GND < V_{IO-range} < VDD$	-	-	± 0.5	μA
	配置为数字端口时的漏电流, $VDD < V_{IO-range} < VDDA$	-	-	± 0.5	μA
	配置为模拟端口时的漏电流, $GND < V_{IO-range} < VDDA$	-	-	± 0.5	μA
	配置为模拟端口时的漏电流, $VDD < V_{IO-range} < 5V$	-	-	5	μA
$I_{leakage}^{(2)}$	配置为数字端口时的漏电流, $GND < V_{IO-range} < VDD$	-	-	± 0.8	μA
	配置为数字端口时的漏电流, $VDD < V_{IO-range} < VDDA$	-	-	± 0.8	μA
	配置为模拟端口时的漏电流, $GND < V_{IO-range} < VDDA$	-	-	± 0.8	μA
f_{IO}	GPIOx_OSj[1:0]=x0 时的 IO 输出频率, $CL=50pf$	-	-	2	MHz
	GPIOx_OSj[1:0]=01 时的 IO 输出频率, $CL=50pf$	-	-	10	MHz
	GPIOx_OSj[1:0]=11 时的 IO 输出频率, $CL=30pf$, $VDD \geq 2.7V$	-	-	50	MHz
	GPIOx_OSj[1:0]=11 时的 IO 输出频率, $CL=50pf$, VDD	-	-	30	MHz

	$\geq 2.7V$				
	GPIOx_OSj[1:0]=11 时的 IO 输出频率, CL=50pf, VDD<2.7V	-	-	20	MHz
	I2C 超快模式下的输出频率, CL=50pf	-	-	2	MHz
$T_{io-fall}$	GPIOx_OSj[1:0]=x0 时 IO 输出下降时间, CL=50pf	-	-	12	nS
	GPIOx_OSj[1:0]=01 时 IO 输出下降时间, CL=50pf	-	-	11	nS
	GPIOx_OSj[1:0]=11 时 IO 输出下降时间, CL=30pf, VDD $\geq 2.7V$	-	-	6	nS
	GPIOx_OSj[1:0]=11 时 IO 输出下降时间, CL=50pf, VDD $\geq 2.7V$	-	-	8	nS
	GPIOx_OSj[1:0]=11 时 IO 输出下降时间, CL=50pf, VDD<2.7V	-	-	11	nS
	I2C 超快模式下的输出下降时间, CL=50pf	-	-	11	nS
$T_{io-rise}$	GPIOx_OSj[1:0]=x0 时 IO 输出上升时间, CL=50pf	-	-	15	nS
	GPIOx_OSj[1:0]=01 时 IO 输出上升时间, CL=50pf	-	-	14	nS
	GPIOx_OSj[1:0]=11 时 IO 输出上升时间, CL=30pf, VDD $\geq 2.7V$	-	-	7	nS
	GPIOx_OSj[1:0]=11 时 IO 输出上升时间, CL=50pf, VDD $\geq 2.7V$	-	-	10	nS
	GPIOx_OSj[1:0]=11 时 IO 输出上升时间, CL=50pf, VDD<2.7V	-	-	14	nS
T_{ext-pw}	EXTI 可被检测脉宽	10	-	-	nS
$T_{nrst-fp}$	NRST 输入滤波脉冲宽度	-	-	60	nS
$T_{nrst-nfp}$	NRST 输入非滤波脉宽, $2.7V \leq V_{VDD-range} \leq 3.6V$	300	-	-	nS
	NRST 输入非滤波脉宽, $2V \leq V_{VDD-range} \leq 3.6V$	500	-	-	nS
	NRST 输入非滤波脉宽, $2V \leq V_{VDD-range} \leq 5.5V$	390	-	-	nS

(1) $2V \leq V_{VDD-range} \leq 3.6V$, $2V \leq V_{VDDA-range} \leq 3.6V$ (2) $2V \leq V_{VDD-range} \leq 5.5V$, $2V \leq V_{VDDA-range} \leq 5.5V$

(3) 适用于 PF0

(4) 适用于 PC14

8.5 低功耗模式唤醒时间

表 16 低功耗模式唤醒时间

符号	描述	最小值	典型值.	最大值	单位
$T_{wk-sleep}$	睡眠模式的唤醒时间	-	5 system clk	-	uS
$T_{wk-deepsleep1}$	深度睡眠 1 模式下的唤醒时间	-	3	5.3	uS
$T_{wk-deepsleep2}$	深度睡眠 2 模式下的唤醒时间	-	4	7.2	uS
$T_{wk-powerdown}$	待机模式下的唤醒时间	-	57	157	uS

8.6 RC 振荡特性

表 17 HRC 特性

符号	描述	最小值	典型值.	最大值	单位
f_{HRC}	HRC 的频率	-	8	-	MHz
$TRIM_{HRC}$	HRC 修调步长	-	-	1	%

Duty _{HRC}	HRC 占空比	48	-	52	%
f _{voltage-HRC}	HRC 频率的电压变化特性	-0.5	-	0.5	%
f _{temp-HRC}	HRC 频率的温度变化特性	-2	-	2	%
f _{accuracy-HRC}	HRC 的频率精度	-1	-	1	%
T _{setup_HRC}	HRC 的建立时间	0.14	-	1.2	uS
I _{pd-HRC}	HRC 模块功耗	44	66	102	uA

表 18 HRC14 特性

符号	描述	最小值	典型值.	最大值	单位
f _{HRC14}	HRC14 的频率	-	14	-	MHz
TRIM _{HRC14}	HRC14 修调步长	-	-	1	%
Duty _{HRC14}	HRC14 占空比	47	-	53	%
f _{voltage-HRC14}	HRC14 频率的电压变化特性	-0.5	-	0.5	%
f _{temp-HRC14}	HRC14 频率的温度变化特性	-2	-	2	%
f _{accuracy-HRC14}	HRC14 的频率精度	-1	-	1	%
T _{setup_HRC14}	HRC14 的建立时间	0.09	-	0.5	uS
I _{pd-HRC14}	HRC14 模块功耗	64	96	152	uA

表 19 LRC 特性

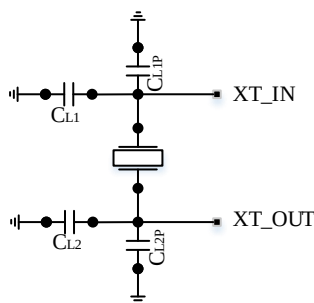
符号	描述	最小值	典型值.	最大值	单位
f _{LRC}	LRC 的频率	30	40	50	KHz
T _{setup_LRC}	LRC 的建立时间	-	-	84	uS
I _{pd-LRC}	LRC 模块功耗	-	0.71	1.27 ⁽¹⁾ , 2.47 ⁽²⁾	uA

(1) VDDA=3.3V, -40℃ ≤ T_{range} ≤ 105℃(2) VDDA=5.5V, -40℃ ≤ T_{range} ≤ 105℃

8.7 晶振特性

图 10 给出了晶振的晶体和负载及寄生电容等外部条件。

图 10 晶振的晶体和负载及寄生电容



CL₁ 和 CL₂ PCB 版上的电容器件，CL_{1P} 和 CL_{2P} 是 PCB 板和封装的寄生电容。

CL(CL_{LXT} 或者 CL_{HXT}) 是晶振的负载电容. 特定的晶体需要接特定范围的负载电容。

$$C'_{L1} = C_{L1} + C_{L1P}$$

$$C'_{L2} = C_{L2} + C_{L2P}$$

$$CL = C'_{L1} * C'_{L2} / (C'_{L1} + C'_{L2})$$

表 20 LXT 特性

符号	描述	最小值	典型值	最大值	单位
I_{pd-LXT}	LXT 模块功耗, LXTDRV[1:0]=00, 低驱动电流	-	0.5	0.9	uA
	LXT 模块功耗, LXTDRV[1:0]=01, 中等驱动电流	-	-	1.2	uA
	LXT 模块功耗, LXTDRV[1:0]=10, 中等驱动电流	-	-	1.5	uA
	LXT 模块功耗, LXTDRV[1:0]=11, 高驱动电流	-	-	2.0	uA
gm_{LXT}	LXT 的跨导, LXTDRV[1:0]=00, 低驱动电流	1.5	-	-	uA/V
	LXT 的跨导, LXTDRV[1:0]=01, 中等驱动电流	3.5	-	-	uA/V
	LXT 的跨导, LXTDRV[1:0]=10, 中等驱动电流	10.6	-	-	uA/V
	LXT 的跨导, LXTDRV[1:0]=11, 高驱动电流	16.7	-	-	uA/V
CL_{LXT}	LXT 的负载电容, LXTDRV[1:0]=00, 低驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 105^{\circ}\text{C}$	4	-	6	pF
	LXT 的负载电容, LXTDRV[1:0]=00, 低驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 85^{\circ}\text{C}$	3	-	7	pF
	LXT 的负载电容, LXTDRV[1:0]=01, 中等驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 105^{\circ}\text{C}$	5	-	9	pF
	LXT 的负载电容, LXTDRV[1:0]=01, 中等驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 85^{\circ}\text{C}$	4	-	11	pF
	LXT 的负载电容, LXTDRV[1:0]=10, 中等驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 105^{\circ}\text{C}$	6	-	15	pF
	LXT 的负载电容,, LXTDRV[1:0]=10, 中等驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 85^{\circ}\text{C}$	5	-	18	pF
	LXT 的负载电容,, LXTDRV[1:0]=11, 高驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 105^{\circ}\text{C}$	7	-	22	pF
	LXT 的负载电容,, LXTDRV[1:0]=11, 高驱动电流, $-40^{\circ}\text{C} \leq \text{Trange} \leq 85^{\circ}\text{C}$	5	-	23	pF
T_{setup}	LXT 建立时间	-	1	-	S

表 21 HXT 特性

符号	描述	最小值	典型值	最大值	单位
$f_{\text{HXT-IN}}$	HXT 频率	4	8	32	MHz
I_{pd-HXT}	启动时功耗	-	1.8	6.5	mA
	VDD=3.3V, Rm=30Ω, CL=10pF@8MHz	0.12	0.22	0.45	mA
	VDD=3.3V, Rm=45Ω, CL=10pF@8MHz	0.13	0.24	0.46	mA

	VDD=3.3V, Rm=30Ω, CL=5pF@32MHz	0.21	0.34	0.6	mA
	VDD=3.3V, Rm=30Ω, CL=10pF@32MHz	0.33	0.46	0.7	mA
	VDD=3.3V, Rm=30Ω, CL=20pF@32MHz	0.58	0.72	0.87	mA
gm _{HXT}	HXT 跨导, HXTDRV[1:0]=00, 低驱动电流	0.7	-	16.4	mA/V
	HXT 跨导, HXTDRV[1:0]=01, 中等低驱动电流	5.0	-	27.3	mA/V
	HXT 跨导, HXTDRV[1:0]=10, 中等高驱动电流	6.2	-	32.6	mA/V
	HXT 跨导, HXTDRV[1:0]=11, 高驱动电流	13.1	-	43.4	mA/V
CL _{HXT}	HXT 的负载电容	5	10	20	pF
T _{setup}	HXT 建立时间	-	1	-	mS

8.8 外部时钟特性

表 22 LXT 外部时钟特性

符号	描述	最小值	典型值.	最大值	单位
f _{LXT-IN}	外部输入时钟源频率	-	32.768	1000	KHz
V _{LXT-L}	LXT 外部输入时钟源低电平	GND	-	0.3*VDD	V
V _{LXT-H}	LXT 外部输入时钟源高电平	0.7*VDD	-	VDD	V
T _{width-LXT}	LXT 外部输入时钟源低/高电平持续时间	450	-	-	nS
T _{rise-LXT}	LXT 外部输入时钟源上升时间	-	-	50	nS
T _{fall-LXT}	LXT 外部输入时钟源下降时间	-	-	50	nS

表 23 HXT 外部时钟特性

符号	描述	最小值	典型值.	最大值	单位
F _{HXT-IN}	External clock source frequency	-	8	32	MHz
V _{HXT-L}	Input pin low level voltage of HXT external source clock	GND	-	0.3*VDD	V
V _{HXT-H}	Input pin high level voltage of HXT external source clock	0.7*VDD	-	VDD	V
T _{width-HXT}	Input pin high or low time of HXT external source clock	15	-	-	nS
T _{rise-HXT}	Input pin rise time of HXT external source clock	-	-	20	nS
T _{fall-HXT}	Input pin fall time of HXT external source clock	-	-	20	nS

8.9 PLL 特性

表 24 PLL 特性

符号	描述	最小值	典型值.	最大值	单位
f _{PLL-IN}	PLL 输入时钟频率	1	8	24	MHz
Duty _{PLL-IN}	PLL 输入时钟占空比	40	-	60	%
f _{PLL-OUT}	PLL 时钟输出频率	16	-	48	MHz
T _{lock}	PLL 锁定时间	-	-	200	uS
jitter _{PLL}	周期到周期期间抖动	-	-	300	pS

8.10 功耗

表 25 运行和睡眠模式的功耗特性

运行模式	代码执行位置	条件	f _{HCLK} (MHz)	IVDD (外设打开) (mA)			IVDD (外设关闭) (mA)			IVDDA (uA)		
				Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾	Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾	Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾
正常模式	flash	HXT 旁路,	48	15.6	20.5		9.13	11.2		316	430	
正常模式	flash	PLL 打开	32	10.41	12.6		6.82	8.4		240		
正常模式	flash	HXT 旁路,	24	8.47	10		5.69	6.9		207	301	
正常模式	flash	PLL 打开	8	4	7.6		3.1	4		2.86		
正常模式	flash	HXT 旁路,	1	2.1	3		2	2.9		2.86		
正常模式	flash	PLL 打开	48	14.6			9.11			376		
正常模式	flash	HXT 旁路,	32	10.44			6.86			302		
正常模式	flash	PLL 关闭	24	8.5			5.67			269		
正常模式	flash	HXT 旁路,	8	4.06			3.08			61.5	104	
正常模式	SRAM	HXT 旁路,	48									
正常模式	SRAM	PLL 打开	32									
正常模式	SRAM	HXT 旁路,	24									
正常模式	SRAM	PLL 打开	8									
正常模式	SRAM	HXT 旁路,	1									
正常模式	SRAM	PLL 打开	48									
正常模式	SRAM	HXT 旁路,	32									
正常模式	SRAM	PLL 关闭	24									
正常模式	SRAM	HXT 旁路,	8									
睡眠模式	-	HXT 旁路,	48	9.43			3.45			316		
睡眠模式	-	PLL 打开	32	7			2.92			240		
睡眠模式	-	HXT 旁路,	24	5.74			2.67			207		
睡眠模式	-	PLL 打开	8	3.07			2.11			2.86		
睡眠模式	-	HXT 旁路,	1	2.02			1.91			2.86		
睡眠模式	-	PLL 打开	48	9.48			3.42			376		
睡眠模式	-	HXT 旁路,	32	7.05			2.89			302		
睡眠模式	-	PLL 关闭	24	5.78			2.64			269		
睡眠模式	-	HXT 旁路,	8	3.12			2.09			61.5		

表 26 深睡和待机模式的功耗特性

运行模式	代码执行位置	条件	f _{HCLK} (MHz)	IVDD (外设打开) (uA)			IVDD (外设关闭) (uA)			IVDDA (uA)		
				Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾	Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾	Typ ⁽¹⁾	Max ⁽²⁾	Max ⁽³⁾
深睡模式 1	-	VDDA monitor 打开	-	21.3	42	-				2.73	15.8	
深睡模式 1	-	VDDA monitor 关闭	-	21.3	42	-				1.24		
深睡模式 2	-	VDDA monitor 打开	-	5.6	21	-				2.71	15.8	
深睡模式 2	-	VDDA monitor 关闭	-	5.6	21	-				1.21		
待机模式	-	LRC 打开, FWDT 打开	-	1.2	-	-				3.6		
待机模式	-	VDDA monitor 打开	-	1.0	-	-				2.3		
待机模式	-	LRC 关闭, FWDT 关闭	-	1.2	-	-				2.5		

待机模式	-	VDDA monitor 打开	-	1.0	-	-				1.2		
------	---	-----------------	---	-----	---	---	--	--	--	-----	--	--

- (1) VDD=VDDA=VBAT=3.3V, $T_{range}=25^{\circ}\text{C}$
 (2) VDD=VDDA=VBAT=3.6V, $T_{range}=105^{\circ}\text{C}$
 (3) VDD=VDDA=VBAT=5.5V, $T_{range}=105^{\circ}\text{C}$

8.11 内部参考电压特性

表 27 内部参考电压特性

Symbol	Description	Min	Typ.	Max.	Units
V_{refint}	Internal reference voltage	1.19	1.22	1.25	V
$\text{delt}V_{refint}$	Internal reference voltage variation over the temperature range	-	-	11	mV
Tc	Temperature coefficient	-60	-	60	ppm/ $^{\circ}\text{C}$

8.12 ADC 特性

表 28 ADC 特性

符号	描述	最小值	典型值	最大值	单位
VDDA	ADC 正常工作时 VDDA 电压范围	2.4	-	5.5	V
$I_{VDDA-ADC}$	ADC 功耗(VDDA), Autoff=0, VDDA=3.3V	-	0.9	-	mA
f_{ADC}	ADC 时钟频率	0.6	-	14	MHz
T_{sample}	ADC 采样时间	1.5	-	236.5	1/ f_{ADC}
$T_{convert-time}$	ADC 转换时间	14	-	252	1/ f_{ADC}
$T_{switch-on}$	ADC 开关导通时间	-	-	1	μs
$T_{calibration}$	ADC 校准时间	-	83	-	1/ f_{ADC}
$V_{range-input}$	ADC 输入电压范围	0	-	VDDA	V
$C_{input-ADC}$	ADC 输入电容	-	-	8	pF
$R_{ext-input}$	外部输入阻抗	-	-	50	k Ω
B-3dB	输入信号的 -3dB 带宽		-	500	kHz
ISOinput	输入信号隔离	-	-	-100	dB
Resolution	ADC 分辨率 (可设置)	6	-	12	Bit
ERRabsolute	ADC 绝对误差	-	± 3.3	± 4	LSB
INL	ADC INL, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA\geq 2.7\text{V}$	-	± 1.2	± 2.3	LSB
	ADC INL, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA=2.4\text{V}$	-	± 1.5	± 3.5	LSB
DNL	ADC DNL, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA\geq 2.7\text{V}$	-	± 0.7	± 1.3	LSB
	ADC DNL, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA=2.4\text{V}$	-	± 2.8	± 3	LSB
Offset	ADC offset, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA\geq 2.7\text{V}$	-	± 1.9	± 2.8	LSB
	ADC offset, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA=2.4\text{V}$	-	± 0.7	± 1.3	LSB
ERRGain	ADC 增益误差, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA\geq 2.7\text{V}$	-	± 2.8	± 3	LSB
	ADC 增益误差, $f_{ADC}=14\text{MHz}$, $R_{ext-input}<10\text{k}\Omega$, $VDDA=2.4\text{V}$	-	± 1.2	± 1.7	LSB

表 29 $f_{ADC}=14\text{MHz}$ 时 $R_{ext-input}$ 的最大值

$T_{sample}(1/ f_{ADC})$	$T_{sample}(\mu\text{s})$	Max. $R_{ext-input}(\text{k}\Omega)$
1.5	0.11	0.15
2.5	0.18	0.4
8.5	0.61	5.9

14.5	1.04	11.4
29.5	2.11	25.2
42.5	3.04	37.2
56.5	4.04	50
71.5	5.11	-
239.5	17.1	-

8.13 温度传感器特性

表 30 温度传感器特性

符号	描述	最小值	典型值.	最大值	单位
L_{temp}	温度传感器的线性度	-	± 1	± 2	$^{\circ}\text{C}$
S_{temp}	温度传感器电压的平均斜率	4.35	4.47	4.60	mV/ $^{\circ}\text{C}$
V_{temp30}	在 $30 \pm 5^{\circ}\text{C}$ 时温度传感器电压	1.37	1.43	1.50	V
$T_{start-temp}$	温度传感器的建立时间	-	-	6	μS
$T_{sample-temp}$	读取温度时, ADC 采样时间	4	-	-	μS

8.14 VBAT 监测器特性

表 31 VBAT 监测器特性

符号	描述	最小值	典型值.	最大值	单位
R_{VBAT}	VBAT 电阻桥	-	2×50	-	k Ω
$Ratio_{VBAT}$	VBAT 测量比值	-	2	-	-
Err	VBAT 的比例误差	-1	-	+1	%
$T_{sample-VBAT}$	VBAT 测量时, ADC 的采样时间	4	-	-	μS

8.15 Flash 特性

表 32 Flash 特性

符号	描述	最小值	典型值.	最大值	单位
T_{prog}	16 位编程时间	33.6	35	36.4	μS
	32 位编程时间	67.2	70	72.8	μS
T_{erase}	页(1 kbytes) 擦除时间	17.6	18.3	19.1	mS
$T_{mass-erase}$	整体擦除时间	29.1	30.3	31.6	mS
$CyCendurance$	可擦写次数	20,000	-	-	Cycles
$T_{retention}$	数据保存期限, $T_{range} = 25^{\circ}\text{C}$	100	-	-	Year
	数据保存期限, $T_{range} = 85^{\circ}\text{C}$	20	-	-	Year
	数据保存期限, $T_{range} = 105^{\circ}\text{C}$	10	-	-	Year

8.16 定时器特性

表 33 TIMx 特性

符号	描述	最小值	典型值.	最大值	单位
----	----	-----	------	-----	----

$T_{\text{resolution}}$	时间分辨率	-	$T_{\text{TIMx CLK}}$	-	nS
$f_{\text{ext-clk}}$	CHx 外部时钟频率	-	$T_{\text{TIMx CLK}}/2$	-	MHz
$T_{\text{max-count}}$	16 位定时器最大定时时间	-	$2^{16} * T_{\text{TIMx CLK}}$	-	nS
	32 位定时器最大定时时间	-	$2^{32} * T_{\text{TIMx CLK}}$	-	nS

表 34 FWDt 特性

预分频	PDIV[2:0]	最小溢出值 UVAL[11:0]=0x000	最大溢出值 UVAL[11:0]=0x000	单位
/4	0	$4 * T_{40K}$	$16384 * T_{40K}$	mS
/8	1	$8 * T_{40K}$	$32768 * T_{40K}$	mS
/16	2	$16 * T_{40K}$	$65536 * T_{40K}$	mS
/32	3	$32 * T_{40K}$	$131072 * T_{40K}$	mS
/64	4	$64 * T_{40K}$	$262144 * T_{40K}$	mS
/128	5	$128 * T_{40K}$	$524288 * T_{40K}$	mS
/256	6 or 7	$256 * T_{40K}$	$1048576 * T_{40K}$	mS

表 35 WWDt 特性

预分频	PDIV[1:0]	最小溢出值	最大溢出值	单位
/1	0	$4096 * T_{\text{PLCK}}$	$262144 * T_{\text{PLCK}}$	mS
/2	1	$8192 * T_{\text{PLCK}}$	$524288 * T_{\text{PLCK}}$	mS
/4	2	$16384 * T_{\text{PLCK}}$	$1048576 * T_{\text{PLCK}}$	mS
/8	3	$32768 * T_{\text{PLCK}}$	$2097152 * T_{\text{PLCK}}$	mS

8.17 SPI /I2S 特性

表 36 SPI 特性

符号	描述	最小值	典型值	最大值	单位
f_{SCK}	SPI 主模式时钟频率 ($V_{\text{DD}} \geq 3\text{V}, T_{\text{range}} \leq 85^\circ\text{C}$)	-	-	18	MHz
	SPI 从模式时钟频率 ($V_{\text{DD}} \geq 3\text{V}, T_{\text{range}} \leq 85^\circ\text{C}$)	-	-	18	MHz
	SPI 主模式时钟频率 ($V_{\text{DD}} \geq 3\text{V}, 85^\circ\text{C} < T_{\text{range}} \leq 85^\circ\text{C}$)	-	-	15	MHz
	SPI 从模式时钟频率 ($V_{\text{DD}} \geq 3\text{V}, 85^\circ\text{C} < T_{\text{range}} \leq 85^\circ\text{C}$)	-	-	15	MHz
	SPI 主模式时钟频率 ($V_{\text{DD}} \geq 2\text{V}, T_{\text{range}} \leq 105^\circ\text{C}$)	-	-	13	MHz
	SPI 从模式时钟频率 ($V_{\text{DD}} \geq 2\text{V}, T_{\text{range}} \leq 105^\circ\text{C}$)	-	-	13	MHz
$T_{\text{rise-SCK}}$	15pf 容性负载下 SPI 时钟上升时间	-	-	6	nS
$T_{\text{fall-SCK}}$	15pf 容性负载下 SPI 时钟下降时间	-	-	6	nS
$T_{\text{setup-NSS}}$	从模式 NSS 建立时间	50	-	-	nS
$T_{\text{hold-NSS}}$	从模式 NSS 保持时间	$2 * T_{\text{pclk}} + 10$	-	-	nS
$T_{\text{width-SCK}}$	SCK 高电平和低电平时间 ($f_{\text{PCLK}} = 36\text{MHz}$, $\text{PCLKPDIV} = 4$)	$2 * T_{\text{pclk}} - 3$	-	$2 * T_{\text{pclk}} + 1$	nS
$T_{\text{setup-din}}$	主模式数据输入建立时间	4	-	-	nS
	从模式数据输入建立时间	5	-	-	nS

$T_{\text{hold-din}}$	主模式数据输入保持时间	4	-	-	nS
	从模式数据输入保持时间	5	-	-	nS
$T_{\text{access-dout}}$	从模式数据输出访问时间 ($f_{\text{PCLK}}=20\text{MHz}$)	0	-	32	nS
$T_{\text{disable-dout}}$	从模式数据输出禁止时间	0	-	32	nS
$T_{\text{valid-dout}}$	从模式使能边沿之后数据输出有效时间	-	-	35	nS
	主模式使能边沿之后数据输出有效时间	-	-	6	nS
$T_{\text{hold-dout}}$	从模式使能边沿之后数据输出保持时间	11.5	-	-	nS
	主模式使能边沿之后数据输出保持时间	2	-	-	nS
Duty_{SCK}	从模式输入时钟占空比	25	-	75	nS

图 11 SPI 时序图-从机模式 (1)

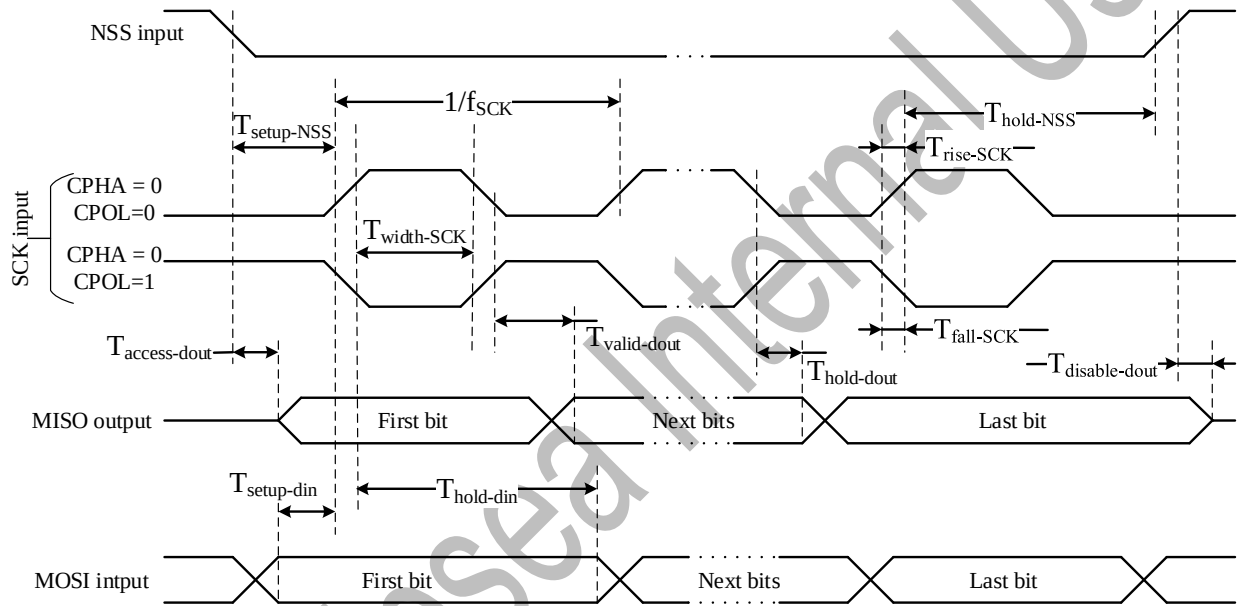


图 12 SPI 时序图-从机模式 (2)

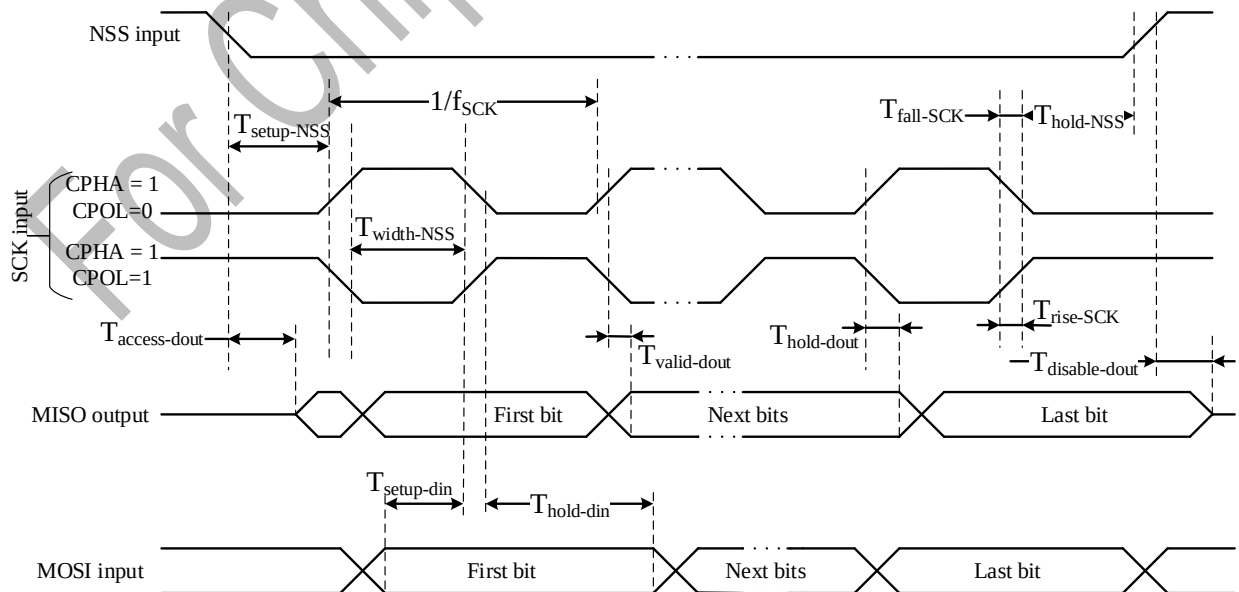


图 13 SPI 时序图-主机模式

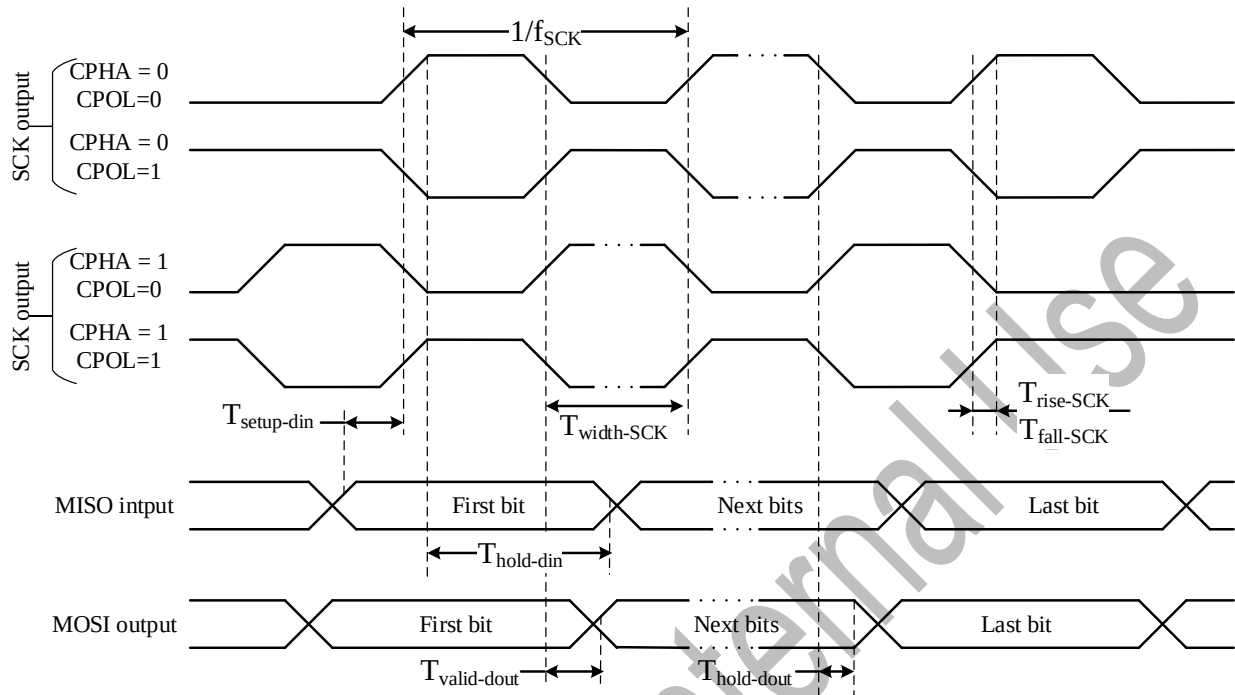


表 37 I2S 特性

符号	描述	最小值	典型值	最大值	单位
f_{CK}	I2S 主模式时钟频率 (数据长度=16, 音频频率=48KHz)	1.597	-	1.601	MHz
	I2S 从模式时钟频率	0	-	6.5	MHz
$T_{rise-CK}$	15pf 容性负载下 I2S 时钟上升时间	-	-	10	nS
$T_{fall-CK}$	15pf 容性负载下 I2S 时钟上升时间	-	-	12	nS
$T_{width-CKH}$	I2S 主模式时钟高电平时间 ($f_{PCLK}=16MHz$, 音频频率=48KHz)	306	-	-	nS
$T_{width-CKL}$	I2S 主模式时钟高电平时间 ($f_{PCLK}=16MHz$, 音频频率=48KHz)	312	-	-	nS
$T_{valid-WS}$	主模式 WS 有效时间	1	-	-	nS
$T_{hold-WS}$	主模式 WS 保持时间	0	-	-	nS
$T_{setup-WS}$	从模式 WS 建立时间	6	-	-	nS
$T_{hold-WS}$	从模式 WS 保持时间	0	-	-	nS
$Duty_{CK}$	I2S 从输入时钟占空比	25	-	75	%
$T_{setup-din}$	主接收器数据输入建立时间	20	-	-	nS
	从接收器数据输入建立时间	2	-	-	nS
$T_{hold-din}$	主接收器数据输入保持时间	4	-	-	nS
	从接收器数据输入保持时间	0.5	-	-	nS
$T_{valid-dout}$	主发送器时钟输出有效时间	-	-	4	nS
	从发送器数据输出有效时间	-	-	35	nS
$T_{hold-dout}$	主发送器时钟输出保持时间	0	-	-	nS
	从发送器数据输出保持时间	13	-	-	nS

图 14 I2S 从机时序图-Philips

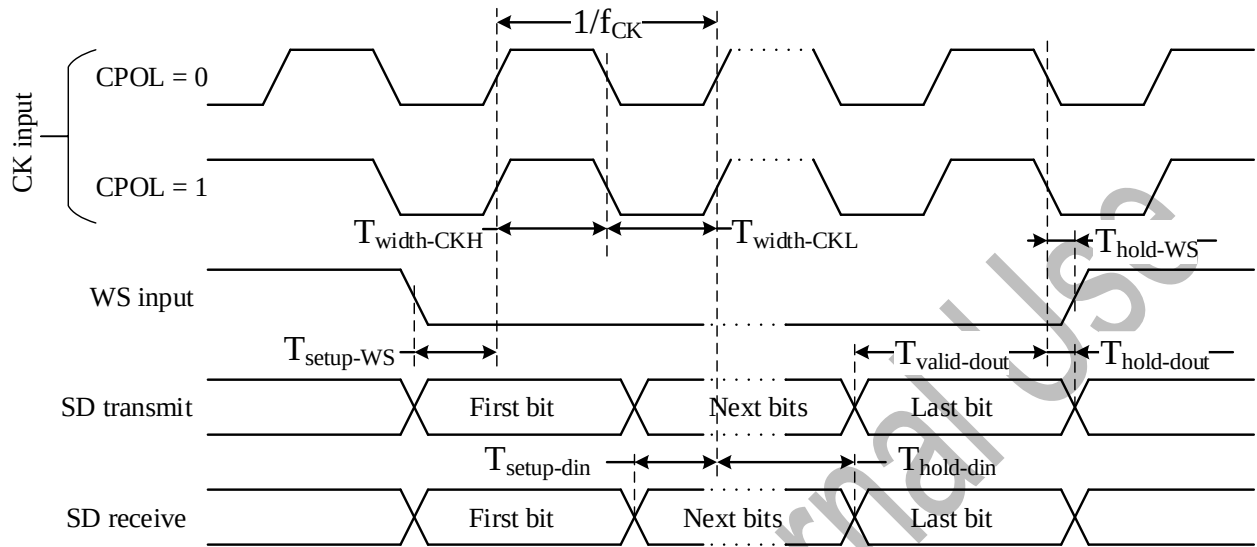
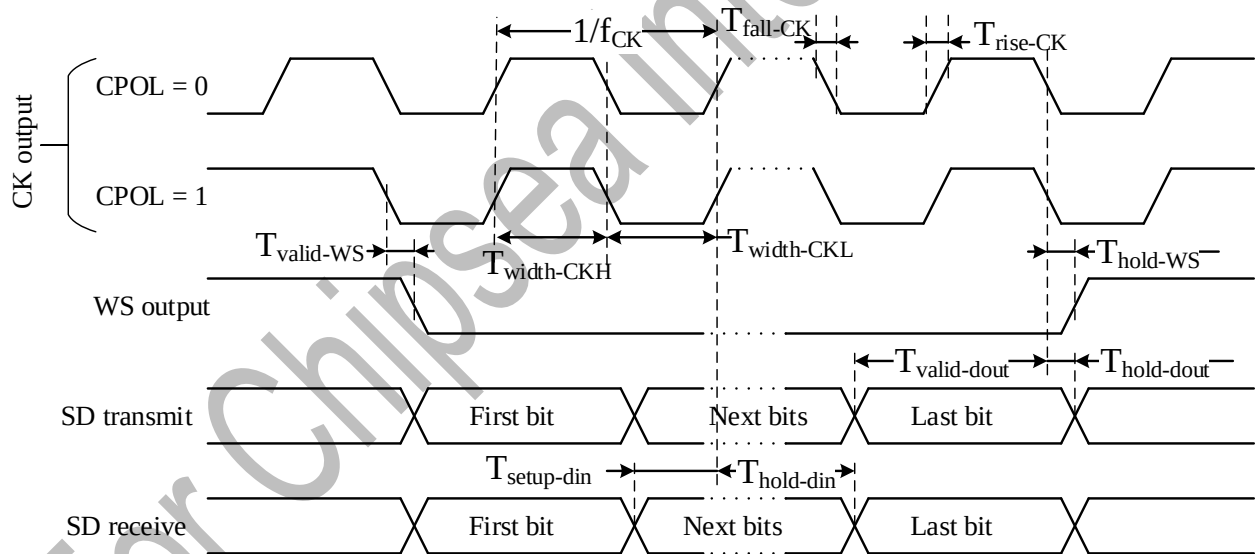


图 15 I2S 主机时序图-Philips



8.18 I2C 特性

表 38 I2C 特性

I2C 模式	最大速率	单位
标准模式	100	Kbit/S
快速模式	400	Kbit/S
超快速模式	1000	Kbit/S

表 39 I2C 模拟滤波特性

符号	描述	最小	典型	最大	单位
----	----	----	----	----	----

		值	值	值	
T_{I2C-fp}	I2C 模拟滤波器滤除外部脉冲宽度	-	-	50	nS
$T_{I2C-nfp}$	I2C 模拟滤波器不滤除外部脉冲宽度	160	-	-	nS

8.19 ESD 特性

表 40 ESD 特性

符号	描述	等级	值	单位
$V_{ESD-HBM}$	ESD 放电人体模型, 基于 MIL-STD-883E, 温度=23±5℃ 相对湿度: 55%±10%(RH)	3A	≥4000	V
V_{ESD-MM}	ESD 放电机器模型, 基于 JEDEC EIA/JESD22-A115, 温度 =23±5℃ 相对湿度: 55%±10%(RH)	C	≥400	V
$V_{ESD-CDM}$	ESD 器件放电模型, 基于 JEDEC EIA/JESD22-C101F, 温度 =23±5℃ 相对湿度: 55%±10%(RH)	C2	≥500	V
$I_{latchup}$	ESD 放电机器模型, 基于 JEDEC STANDARD NO.78C SEPTEMBER 2010, 温度 =105±5℃ 相对湿度: 55%±10%(RH)	II	≥200	mA

9 封装信息

9.1 LQFP48

图 16 LQFP48 封装框图

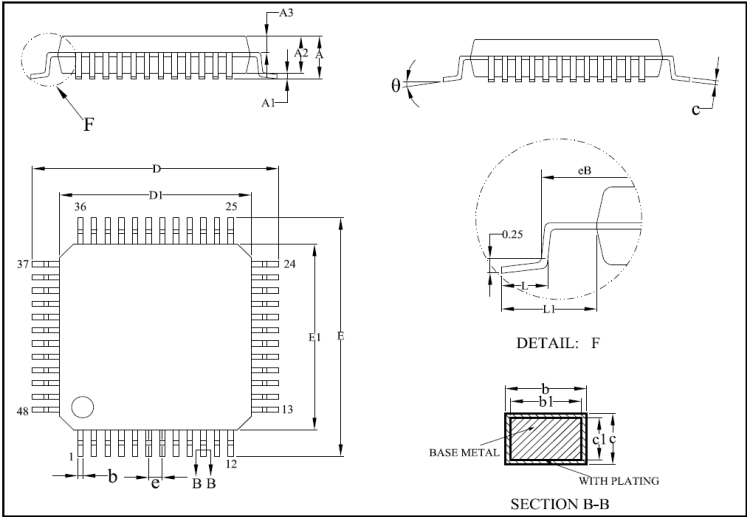


表 41 LQFP48 封装尺寸

符号	毫米		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.26
b1	0.17	0.20	0.23
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.50BSC		
L	0.45	-	0.75
L1	1.00REF		
θ	0	-	7°

表 42 LQFP48 封装热特性

名称	大小	单位
ΘJA, by 2S2P	53	°C/W
ΘJC	16.9	°C/W

表 43 LQFP48 湿度特性

名称	等级
湿度等级	MSL3

For Chipsea Internal Use

9.2 QFN32L

图 17 QFN32L 封装框图

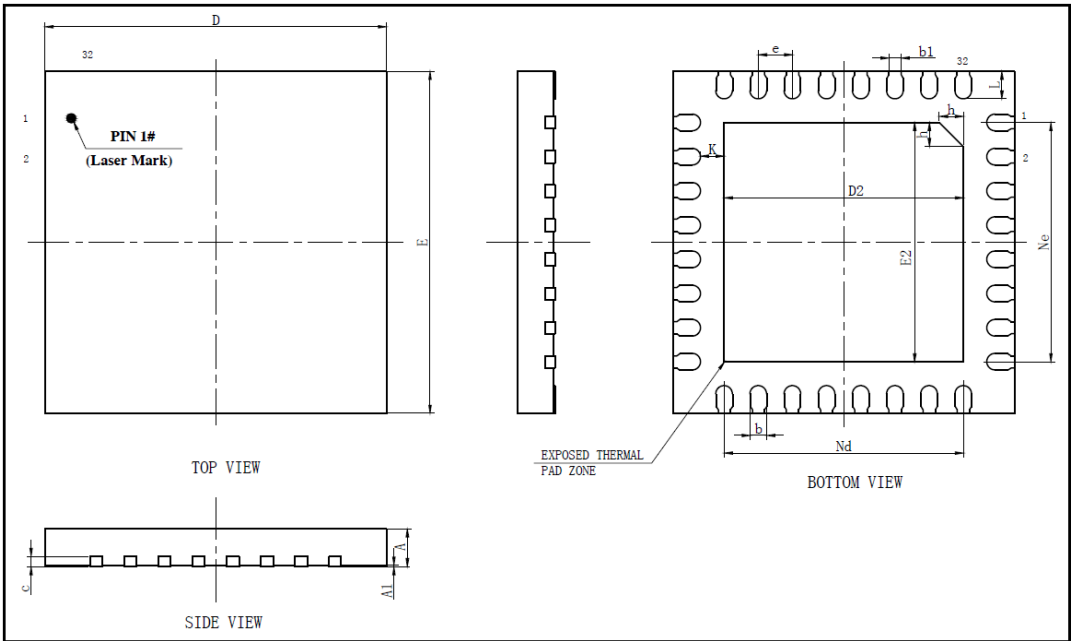


表 44 QFN32L 封装尺寸

符号	毫米		
	最小值	典型值	最大值
A	0.50	0.55	0.60
A1	0	0.02	0.05
b	0.19	0.24	0.29
b1	0.18REF		
c	0.152REF		
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.50BSC		
Nd	3.50BSC		
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
Ne	3.50BSC		
L	0.35	0.40	0.45
K	0.30	0.35	0.40
h	0.30	0.35	0.40

表 45 QFN32L 封装热特性

名称	大小	单位
Θ_{JA} , by 2S2P	41.3	$^{\circ}\text{C}/\text{W}$
Θ_{JC}	14.5	$^{\circ}\text{C}/\text{W}$

表 46 QFN32L 湿度特性

名称	等级
湿度等级	MSL3

9.3 QFN28L

图 18 QFN28L 封装框图

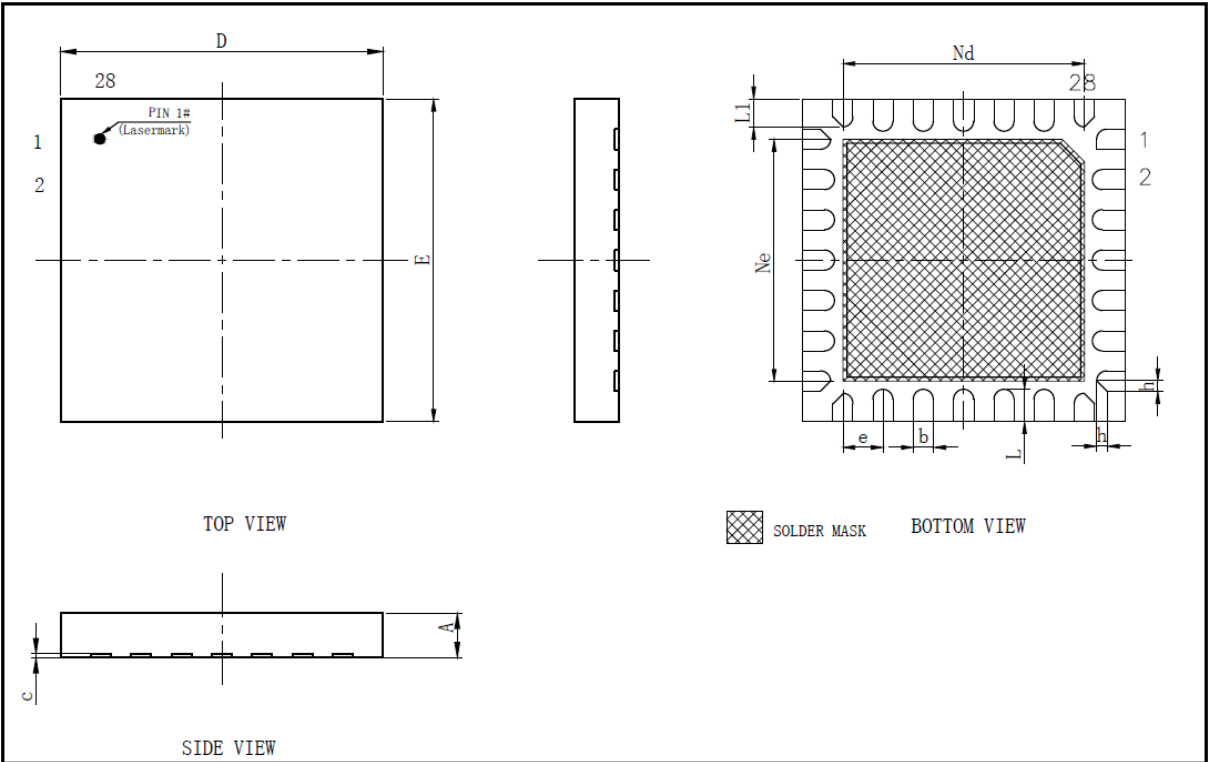


表 47 QFN28L 封装尺寸

符号	毫米		
	最小值	典型值	最大值
A	0.50	0.55	0.60
b	0.20	0.25	0.30
c	0.05REF		
D	3.90	4.00	4.10
E	3.90	4.00	4.10
e	0.50BSC		
Ne	3.00BSC		
Nd	3.00BSC		
L	0.35	0.40	0.45
L1	0.30	0.35	0.40
h	0.08	0.13	0.18

表 48 QFN28L 封装热特性

名称	大小	单位
Θ_{JA} , by 2S2P		$^{\circ}\text{C}/\text{W}$
Θ_{JC}		$^{\circ}\text{C}/\text{W}$

表 49 QFN28L 湿度特性

名称	等级
湿度等级	MSL3

10 订货信息

表 50 订货信息

产品型号	引脚数	存储空间	封装类型	环境工作温度
CS32F031G6U6	28	32 Kbytes	QFNL28	-40℃ ~105℃
CS32F031K6U6	32	32 Kbytes	QFNL32	-40℃ ~105℃
CS32F031K8U6	32	64 Kbytes	QFNL32	-40℃ ~105℃
CS32F031C6T6	48	32 Kbytes	LQFP48	-40℃ ~105℃
CS32F031C8T6	48	64 Kbytes	LQFP48	-40℃ ~105℃

11 勘误表

参考《CS32F03X 勘误表》

For Chipsea Internal Use

12 缩略语

缩略语	描述
ADC	模数转换器
AHB	先进高性能总线。
APB	先进外围总线
ARM	英国领先的半导体知识产权提供商的名称
Cortex	ARM 公司一个系列处理器名称
CPU	中央处理器
CRC	循环冗余校验
DMA	直接存储器访问
ESD	静电放电
ETR	外部触发输入
EXTI	扩展中断/事件控制器
FLASH	闪存存储器
FWDT	独立看门狗
GPIO	通用输入输出
HXT	外部高速时钟
HRC	内部高速 RC 时钟
I2C	由 philips 公司开发的一种简单、双向二线制同步串行总线
I2S	集成电路内置音频总线
IR	红外线
IrDA	红外数据组织提出的红外通信标准
ISO7816	国际智能卡标准
LIN	LIN 总线针对汽车分布式电子系统而定义的串行通信网络
LRC	内部低速 RC 时钟
LSB	最低有效位
LVD	低电压复位
LXT	低速晶振
MCU	微控制器
MISO	主模式进/从模式出
MOSI	主模式出/从模式进
NRST	低电平复位
NSS	选择从模式
NVIC	嵌套向量中断控制器
PCB	印刷电路板
PDR	掉电复位
PLL	锁相环，倍频时钟产生器
PMBus	电源管理总线
POR	上电复位
RAM	随机存取存储器
RTC	实时时钟
SCK	串行时钟

SD	串行数据
SMBus	系统管理总线
SPI	串行外设接口
SRAM	静态随机存取存储器
SWD	串行线调试
TIM	定时器
TS	温度传感器
USART	通用同步/异步串行接收/发送器
WS	字选择
WWDT	窗口看门狗

For Chipsea Internal Use

13 销售和服务

中国办公室:

深圳市南山区南海大道 1079 号花园城数码大厦 A 座 9 层

9F,Block A,Garden City Digital Building,No.1079 Nanhai Road,Nanshan District,Shenzhen

技术支持:

电话: +(86 755)86155432

传真: +(86 755)86169057

在线支持:

网站地址: www.chipsea.com

微信: chipsea

