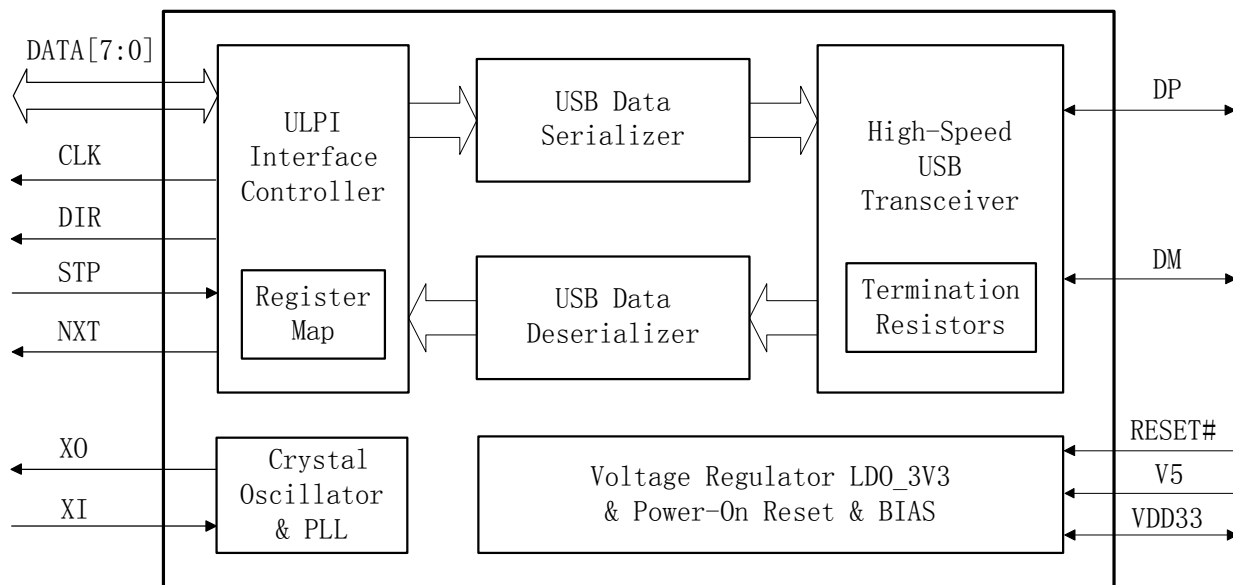


概述

CH132 是 ULPI 接口的高速 USB 收发器芯片 (USB PHY、High Speed Transceiver)，兼容 USB 2.0 协议规范和 UTMI+ Low Pin Interface (ULPI) 1.1 协议规范。支持 USB2.0 高速 480Mbps、全速 12Mbps 和低速 1.5Mbps 数据发送和接收，可用于为具有 ULPI 接口的 MCU 或 FPGA 扩展 USB 主机口或者设备口。



特点

- 兼容 USB 2.0 协议规范
- 兼容 UTMI+ Low Pin Interface (ULPI) 1.1 协议规范
- 12 Pin 的 ULPI 接口，3.3V I/O 电平，输出 60MHz 时钟
- 支持 USB host 主机和 USB device 设备
- 支持 USB 高速 High Speed、全速 Full Speed 和低速 Low Speed
- 支持 3 线或 6 线的全速或低速串行模式
- 内置 3.3V 低压差线性稳压器，支持 3.3V 到 5V 供电输入
- 内置上电复位电路、内置时钟振荡器和 PLL
- 内置阻抗匹配电阻，内置振荡电容，外围电路精简
- 6KV 高 ESD 性能
- 工业级温度范围：-40~85℃
- 提供 QFN24 和 QFN32 等多种小体积的封装形式

第 1 章 引脚信息

1.1 引脚排列

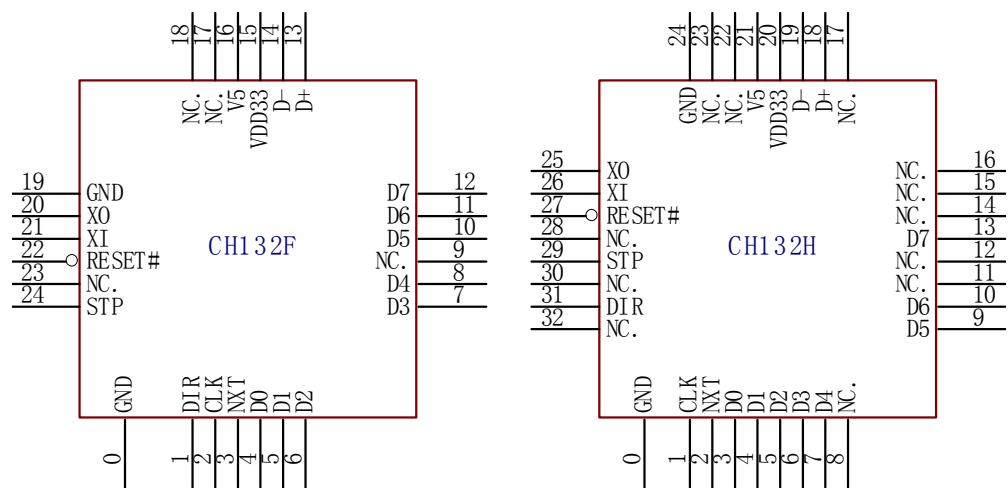


图 1-1 CH132F、CH132H 引脚分布

注：0#引脚是 QFN 封装的底板。

另有更小体积的 QFN20_3*3 等封装形式可供批量预订。

1.2 封装

表 1-1 CH132 封装说明

封装形式	塑体宽度		引脚间距		封装说明	订货型号
QFN24_4*4	4.0mm		0.5mm	19.7mil	方形无引线 24 脚	CH132F
QFN32_5*5	5.0mm		0.5mm	19.7mil	方形无引线 32 脚	CH132H

1.3 引脚描述

表 1-2 CH132 引脚定义

引脚号		引脚名称	类型	功能描述
CH132F	CH132H			
13	18	D+	USB	USB2.0 高速差分信号线 DP
14	19	D-	USB	USB2.0 高速差分信号线 DM
2	1	CLK	0	ULPI 60MHz 时钟信号输出
3	2	NXT	0	ULPI Next 信号输出
1	31	DIR	0	ULPI Direction 信号输出
24	29	STP	I	ULPI Stop 信号输入，内置可控上拉电阻
4	3	D0	I/O	ULPI 双向数据线 DATA0，内置弱下拉电阻
5	4	D1	I/O	ULPI 双向数据线 DATA1，内置弱下拉电阻
6	5	D2	I/O	ULPI 双向数据线 DATA2，内置弱下拉电阻
7	6	D3	I/O	ULPI 双向数据线 DATA3，内置弱下拉电阻
8	7	D4	I/O	ULPI 双向数据线 DATA4，内置弱下拉电阻
10	9	D5	I/O	ULPI 双向数据线 DATA5，内置弱下拉电阻
11	10	D6	I/O	ULPI 双向数据线 DATA6，内置弱下拉电阻
12	13	D7	I/O	ULPI 双向数据线 DATA7，内置弱下拉电阻
21	26	XI	I	晶振输入端，需外接 12MHz 晶体一端，或外部时钟输入
20	25	XO	0	晶振反相输出端，需外接 12MHz 晶体另一端
22	27	RESET#	I	复位信号输入，低电平有效，内置上拉电阻
16	21	V5	P	5V 或 3.3V 电源输入，外接 1uF 退耦电容
15	20	VDD33	P	LD0 输出及 3.3V 电源输入，外接 1uF 退耦电容
19	24	GND	P	公共接地端，可选但建议连接 GND
0	0	GND	P	公共接地端（QFN 底板），必要连接
9, 17, 18, 23	8, 11, 12, 14, 15, 16, 17, 22, 23, 28, 30, 32	NC.	-	空脚或保留引脚，禁止连接

引脚类型：

- (1) I：3.3V 信号输入。
- (2) O：3.3V 信号输出。
- (3) P：电源或地。
- (4) USB：USB 信号。

第 2 章 基本功能

2.1 时钟和复位

2.1.1 时钟源

CH132 需要 12MHz 时钟源，可以从 X1 引脚输入时钟并保持 X0 悬空，或者将外部 12MHz 晶体连接在 X1 和 X0 引脚上通过内部振荡器产生时钟源。CH132 再通过 PLL 产生芯片所需的多个时钟：

- USB 低速数据传输使用的 1.5MHz 时钟
- USB 全速数据传输使用的 12MHz 时钟
- USB 高速数据传输使用的 480MHz 时钟
- ULPI 接口控制器使用的 60MHz 时钟
- 其它内部数据处理时需要的时钟

2.1.2 上电复位

CH132 内置了上电复位模块，一般无需外部提供复位信号，当电源上电时，芯片内部 POR 上电复位模块会产生上电复位时序，并延时 T_{rpor} 约 15~25ms 以等待电源稳定。在运行过程中，当电源电压低于 V_{lvr} 时，芯片内部 LVR 低压复位模块会产生低压复位直到电压回升，并延时以等待电源稳定。

图 3-1 为上电复位过程以及低压复位过程。

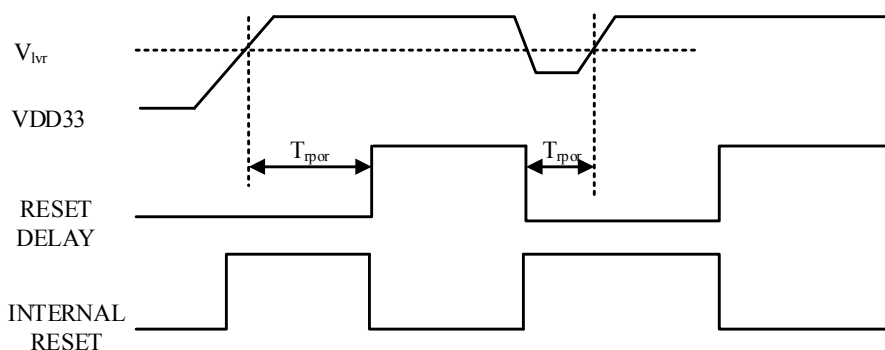


图 2-1 上电复位

2.1.3 外部复位

外部复位输入引脚 RESET# 内置约 24K Ω 上拉电阻，如果外部需要对芯片进行复位，那么可以将该引脚驱动为低电平，复位的低电平脉宽建议至少 5 μ s。建议不要再外接上拉电阻。

2.2 电源

CH132 内置了低压差线性稳压器 LD0。默认为 3.3V 电源，也支持 5V 电源。对于 3.3V 供电系统，3.3V 电源同时输入 VDD33 引脚和 V5 引脚，用于内部模拟和 I/O 电路。对于 3.8V~5V 供电系统，3.8V~5V 电源输入 V5 引脚，内部 LD0 在 VDD33 引脚产生 3.3V 电源用于内部模拟和 I/O 电路。两种方式下，

VDD33 引脚和 V5 引脚都需要外接退耦电容。

避免将 VBUS 的 5V 电源直接输入 V5 引脚，建议在 VBUS 与 V5 引脚之间加入过压保护电路。

2.3 USB 收发器

CH132 的 USB 收发器承担了 USB 高速、全速和低速数据收发任务。收发器 Transceiver 包括进行 USB 高速、全速和低速数据发送必需的差分驱动电路，承担 USB 高速、全速和低速数据接收的差分 and 单端接受器，探测高速总线活动性的电路，探测高速总线断开的电路。USB 端口内置了多种匹配电阻，包括阻抗匹配电阻、设备上拉电阻、主机下拉电阻等。

关于寄存器和 USB 端口模式的详细关系可以见下表 2-1。

表 2-1 寄存器设置和端口模式关系

USB 端口模式	寄存器设置				
	XCVR SELECT[1:0]	TERM SELECT	OP MODE[1:0]	DP_ PULLDOWN	DM_ PULLDOWN
三态驱动	xxb	xb	01b	xb	xb
主机 Chirp	00b	0b	10b	1b	1b
主机高速	00b	0b	00b	1b	1b
主机全速	x1b	1b	00b	1b	1b
主机高速或全速挂起	01b	1b	00b	1b	1b
主机高速或全速恢复	01b	1b	10b	1b	1b
主机低速	10b	1b	00b	1b	1b
主机低速挂起	10b	1b	00b	1b	1b
主机低速恢复	10b	1b	10b	1b	1b
主机发送 J 信号/K 信号	00b	0b	10b	1b	1b
从机 Chirp	00b	1b	10b	0b	0b
从机高速	00b	0b	00b	0b	0b
从机全速	01b	1b	00b	0b	0b
从机高速或全速挂起	01b	1b	00b	0b	0b
从机高速或全速恢复	01b	1b	10b	0b	0b
从机发送 J 信号或 K 信号	00b	0b	10b	0b	0b

2.4 ULPI 接口控制器

CH132 提供了兼容 ULPI (UTMI+ Low Pin Interface) 1.1 协议的 12 Pin 接口，这个接口应该连接到 ULPI 链接器的 ULPI 接口上，链接器另一端是 USB 控制器。此 ULPI 接口控制器具有以下功能：

- ULPI 协议兼容的接口和寄存器设置
- 允许通过 USB 主机或从机设备进行功能性控制
- 解析 USB 发送或接收的数据
- 确定 USB 数据发送、数据接收、中断和寄存器操作优先级

- 3 线串行模式
- 6 线串行模式
- 可屏蔽中断

2.5 3 线和 6 线串行模式

CH132 提供了 3 线或 6 线串行模式，根据需要选择 3 线或 6 线接口的串行模式以传输全速或低速 USB 包。3 线串行模式接口映射如表 2-2 所示，6 线串行模式接口映射如表 2-3 所示。进入或退出 3 线或 6 线串行模式可以参考 R8_INTF_CTRL 寄存器中关于 3PIN_FSLS_SERIAL 或 6PIN_FSLS_SERIAL 位的描述。

表 2-2 3 线串行接口 ULPI 映射表

信号	对应 ULPI 接口	方向	描述
TX_ENABLE	DATA0	I	模式选择，发送使能，高电平有效 0：接收数据； 1：发送数据
DAT	DATA1	I/O	TX_ENABLE = 1 时，发送 DP 和 DM 的差分数据； TX_ENABLE = 0 时，接收 DP 和 DM 的差分数据
SE0	DATA2	I/O	TX_ENABLE = 1 时，发送 DP 和 DM 的 SE0 数据； TX_ENABLE = 0 时，接收 DP 和 DM 的 SE0 数据
INT	DATA3	O	中断请求标志，高电平有效。 当任何未被屏蔽的中断发生时，将被记录并输出
Reserved[7:4]	DATA[7:4]	O, PD	保留，CH132 通过下拉电阻将引脚置为低电平

表 2-3 6 线串行接口 ULPI 映射表

信号	对应 ULPI 接口	方向	描述
TX_ENABLE	DATA0	I	发送使能，高电平有效
TX_DAT	DATA1	I	发送 DP 和 DM 的差分数据。
TX_SE0	DATA2	I	发送 DP 和 DM 的 SE0 数据。
INT	DATA3	O	中断请求标志，高电平有效。 当任何未被屏蔽的中断发生时，将被记录并输出
RX_DP	DATA4	O	接收 DP 的单端数据
RX_DM	DATA5	O	接收 DM 的单端数据
RX_RCV	DATA6	O	接收 DP 和 DM 的差分数据
Reserved	DATA7	O, PD	保留，CH132 通过下拉电阻将引脚置为低电平

第 3 章 ULPI 寄存器

3.1 寄存器描述

本手册中在对寄存器进行描述时可能使用了下列缩写：

寄存器位属性	属性描述
RO	只读属性，数据由硬件生成和改变。
WO	只写属性（不可读，读值不确定）
RW	可读，可写。

CH132 系列芯片 ULPI 接口操作相关寄存器描述。

表 3-1 CH132 ULPI 寄存器表

名称	地址（6 bit）				描述	复位值
	Read	Write	Set	Clear		
ID	0x00 - 0x03				ID 寄存器，保留	0x00000000
R8_FUNC_CTRL	0x04 - 0x06	0x04	0x05	0x06	功能控制寄存器	0x4D
R8_INTF_CTRL	0x07 - 0x09	0x07	0x08	0x09	接口控制寄存器	0x00
R8_OTG_CTRL	0x0A - 0x0C	0x0A	0x0B	0x0C	OTG 控制寄存器	0x00
R8_USB_INTR_EN_R	0x0D - 0x0F	0x0D	0x0E	0x0F	USB 上升中断使能寄存器	0x00
R8_USB_INTR_EN_F	0x10 - 0x12	0x10	0x11	0x12	USB 下降中断使能寄存器	0x00
R8_USB_INTR_STAT	0x13	-	-	-	USB 中断状态寄存器	0x00
R8_USB_INTR_L	0x14	-	-	-	USB 中断锁存寄存器	0x00
R8_SCRATCH	0x16 - 0x18	0x16	0x17	0x18	测试寄存器	0x00
	其它				保留	0x00

- (1) R: Read, 可读寄存器, 如果没有对应的 W/S/C 则说明是只读寄存器。
 (2) W: Write, 寄存器写入, 操作时新的数据将直接覆盖此寄存器原有的数据。
 (3) S: Set, 寄存器按位置 1, 操作时新的数据将与此寄存器原数据按位或运算后写入。
 (4) C: Clear, 寄存器按位清 0, 操作时新的数据将与此寄存器原数据按位与运算后写入。

功能控制寄存器（R8_FUNC_CTRL, Address R = 04h/05h/06h, W = 04h, S = 05h, C = 06h）

位	名称	访问	描述	复位值
7	Reserved	RW	保留	0b
6	Reserved	RW	保留	1b
5	RESET	RW	收发器复位： 高有效。此复位不复位 ULPI 接口和寄存器。 当复位结束后，芯片将解除 DIR 并自动清零此位。 0: 正常； 1: 使能复位	0b

[4:3]	OP_MODE	RW	操作模式：选择传输过程中的位编码方式。 00：正常； 01：不驱动； 10：关闭位插入和 NRZI 编码； 11：不在传输时自动插入 SYNC 和 EOP（仅高速包时）	01b
2	TERM_SELECT	RW	端口电阻选项： 控制端口上拉下拉电阻和高速传输匹配电阻，取决于 XCVR_SELECT、OP_MODE、DP_PULLDOWN 和 DM_PULLDOWN，详见表：2-1	1b
[1:0]	XCVR_SELECT	RW	收发器速度选择： 00：使能高速收发器； 01：使能全速收发器； 10：使能低速收发器； 11：使能全速收发器，收发低速包（自动加全速包前缀）	01b

接口控制寄存器（R8_INTF_CTRL, Address R = 07h/08h/09h, W = 07h, S = 08h, C = 09h）

位	名称	访问	描述	复位值
7	INTF_PROT_DIS	RW	关闭接口保护： 当 ULPI 链接器不向 STP 和 DATA[7:0] 输出时，控制芯片内置的 ULPI 接口保护电路。 0：使能 ULPI 接口保护电路，STP 提供弱上拉。 1：关闭 ULPI 保护电路，关闭 STP 的弱上拉	0b
[6:2]	Reserved	RW	保留	00000b
1	3PIN_FSL_SERIAL	RW	3 线全速低速串行模式： 将 ULPI 接口变为 3 位串行接口，在退出 3 线串行模式时芯片自动清零此位。 0：关闭 3 线串行模式，全速低速包通过 ULPI 并口传输； 1：使能 3 线串行模式，全速低速包通过 3 线接口传输	0b
0	6PIN_FSL_SERIAL	RW	6 线全速低速串行模式： 将 ULPI 接口变为 6 位串行接口，在退出 6 线串行模式时芯片自动清零此位。 0：关闭 6 线串行模式，全速低速包通过 ULPI 并口传输； 1：使能 6 线串行模式，全速低速包通过 6 线接口传输	0b

OTG 控制寄存器（R8_OTG_CTRL, Address R = 0Ah/0Bh/0Ch, W = 0Ah, S = 0Bh, C = 0Ch）

位	名称	访问	描述	复位值
[7:3]	Reserved	RW	保留	00000b

2	DM_PULLDOWN	RW	使能 DM 的主机下拉电阻： 0：关闭 DM 的下拉电阻； 1：使能 DM 的下拉电阻	0b
1	DP_PULLDOWN	RW	使能 DP 的主机下拉电阻： 0：关闭 DP 的下拉电阻； 1：使能 DP 的下拉电阻	0b
0	Reserved	RW	保留	0b

USB 上升中断使能寄存器 (R8_USB_INTR_EN_R, Address R = 0Dh/0Eh/0Fh, W = 0Dh, S = 0Eh, C = 0Fh)

位	名称	访问	描述	复位值
[7:1]	Reserved	RW	保留	0000000b
0	HOST_DISCON_R	RW	主机端口断开中断使能： 使能当 HOST_DISCON 从 0 到 1，即断开时产生中断	0b

USB 下降中断使能寄存器 (R8_USB_INTR_EN_F, Address R = 10h/11h/12h, W = 10h, S = 11h, C = 12h)

位	名称	访问	描述	复位值
[7:1]	Reserved	RW	保留	0000000b
0	HOST_DISCON_F	RW	主机端口断开中断使能： 使能当 HOST_DISCON 从 1 到 0，即连接时产生中断	0b

USB 中断状态寄存器 (R8_USB_INTR_STAT, Address R = 13h)

位	名称	访问	描述	复位值
[7:1]	Reserved	RO	保留	0000000b
0	HOST_DISCON	RO	主机端口断开状态： 提供 UTMI+主机端口断开状态值。 0：已连接，主机端口检测到 USB 设备； 1：已断开，没有检测到 USB 设备连接	0b

USB 中断锁存寄存器 (R8_USB_INTR_L, Address R = 14h)

位	名称	访问	描述	复位值
[7:1]	Reserved	RO	保留	0000000b
0	HOST_DISCON	RO	锁存主机端口断开状态： 当一个未屏蔽的 HOST_DISCON 事件发生时，此位置 1，读取时自动清零	0b

测试寄存器 (R8_SCARTCH, Address R = 16h)

位	名称	访问	描述	复位值
[7:0]	SCARTCH	RW	测试使用的寄存器，可读可写，不影响芯片功能	00000000b

第 4 章 参数

4.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度	-40	85	℃
TS	储存时的环境温度	-55	150	℃
V5	LD0 输入电源电压（V5 引脚接电源，GND 引脚接地）	-0.4	5.5	V
VDD33	3.3V 电源电压（VDD33 引脚接电源，GND 引脚接地）	-0.4	4.0	V
VUSB	USB 信号引脚上的电压	-0.4	VDD33+0.4	V
VIO	其它输入或者输出引脚上的电压（不含 XI 和 XO）	-0.4	VDD33+0.4	V
VESD	I/O 引脚上的 HBM 人体模型 ESD 耐压	5K	10K	V

4.2 电气参数（测试条件：TA=25℃，V5=5V 或 V5=VDD33=3.3V）

名称	参数说明		最小值	典型值	最大值	单位
V5	LD0 输入电源电压@V5	启用内部 LD0	3.8	3.3	5.25	V
	外供电源电压@V5	无需内部 LD0	3.2	3.3	5.25	
VDD33	LD0 输出电压@VDD33	启用内部 LD0	3.15	3.3	3.5	V
	外供 3.3V 电压@VDD33	无需内部 LD0	3.2	3.3	3.5	
ILDO	内部电源调节器 LD0 对外负载能力				40	mA
ICC	高速 USB 传输时的工作电流			27		mA
ICCO	空闲状态下的工作电流			19		mA
VIL	低电平输入电压		0		0.8	V
VIH	高电平输入电压		1.9		VDD33	V
VOL	低电平输出电压 @吸入 8mA 电流			0.4	0.6	V
VOH	高电平输出电压 @输出 8mA 电流		VDD33-0.6	VDD33-0.4		V
IPU	STP 引脚的上拉电流		20	40	80	uA
RPD	D7~D0 引脚的下拉电阻		50	70	90	KΩ
Vlvr	电源低压复位的电压门限		2.4	2.8	3.1	V

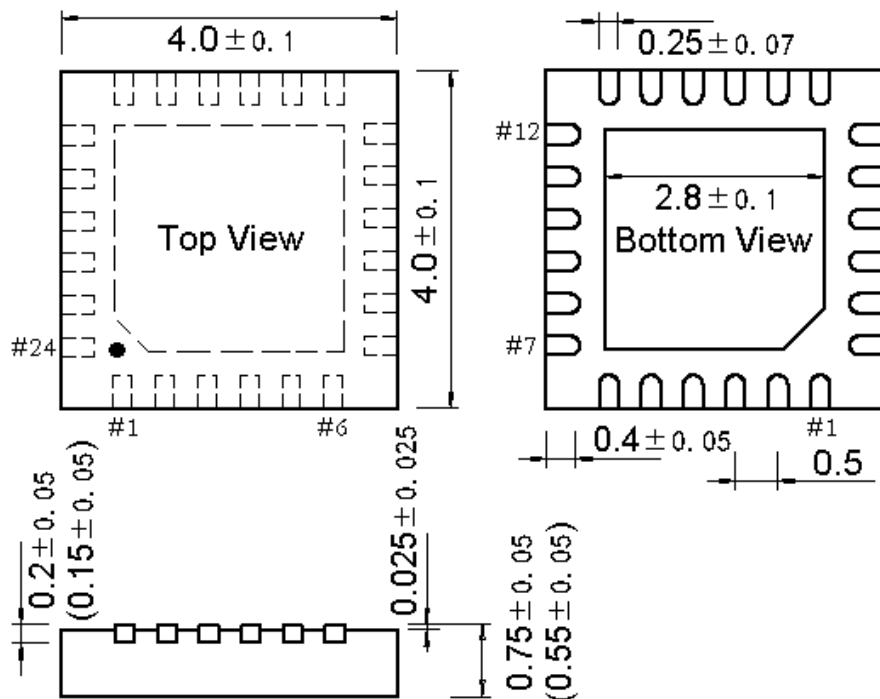
第 5 章 封装

说明:

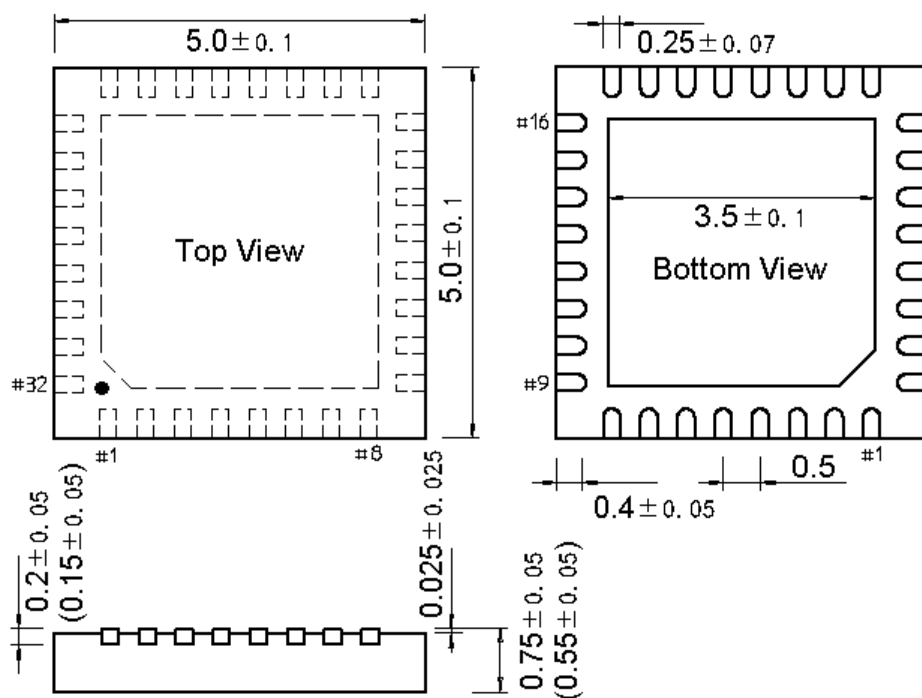
尺寸标注的单位是 mm (毫米)

引脚中心间距是标称值, 没有误差, 除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

5.1 QFN24_4x4



5.2 QFN32_5x5



第 6 章 应用

6.1 连接 MCU 或 FPGA

CH132 作为单片机的 USB PHY，需连接 12 根信号线。图中晶体可以用单片机或 FPGA 提供的 12MHz 时钟代替。RESET# 引脚是可选连接，默认为悬空。电容 C1 和 C2 可选范围 0.47 μ F~4.7 μ F。

建议 CH132 与 MCU 或 FPGA 使用同一个 3.3V 电源，该 3.3V 同时从 V5 引脚和 VDD33 引脚输入。

对于 USB host 应用，还需要向 VBUS 提供 5V 电源，建议考虑 VBUS 过流保护。

对于 USB device 应用，可以从 VBUS 得到 5V 电源，三种情况如下：①、不用 VBUS 电源，如果需要也可以将 VBUS 通过 10K Ω 电阻接入 MCU 引脚进行检测；②、通过外置 LDO 将 VBUS 降为 3.3V 供 MCU 和 CH132 使用；③、如果 MCU 功耗较小，那么也可以由 CH132 内部 LDO 降压，但建议为 VBUS 加入过压保护器件，并在 VBUS 与 V5 引脚之间串联一个二极管降压。

