



ZT1606 超低功耗射频 SoC 发射器

2022 年 5 月 27 日

目录

1	概述.....	3
2	芯片框图.....	4
3	框图.....	5
3.1	系统框图.....	5
3.2	匹配网络.....	6
4	引脚说明.....	7
5	特征.....	11
5.1	绝对最大额定值.....	错误！未定义书签。
5.2	直流特性.....	11
5.2.1	电源电压和温度.....	11
5.2.2	振荡特性.....	11
5.2.3	消耗电流.....	12
5.2.4	电压特性.....	13
5.3	发射机特性.....	15
5.4	载波侦听特性.....	15
5.5	接口特性.....	17
6	接口.....	18
7	功能说明.....	19
7.1	芯片操作模式.....	19
7.1.1	活动模式.....	19
7.1.2	备用模式.....	19
7.1.3	休眠模式.....	19
7.1.4	脱离模式.....	19
7.2	唤醒序列.....	21
7.3	休眠序列.....	21
7.4	OTP 写入.....	23
8	软件包概述.....	26
9	匹配网络的板布局 (参考).....	27

图 2 1 LSI 框图.....	4
图 3 1 使用外部 TCXO 的系统图.....	5
图 3 2 使用外部分形的系统图.....	5
图 3 3 匹配网络图 (所有频段通用).....	6
图 4 1 引脚的位置 (TopView).....	7
图 5 1 Tx 输出特性.....	15
图 5 2 不需要的信号的容许性.....	16
表 6 1 GPIOMUX.....	18
图 7 1 工作状态图.....	19
图 7 2 休眠/唤醒序列.....	22
图 7 3 OTP 写入流程概述.....	23
图 8 1 软件包概述.....	26

1 概述

这是一款高性能低功耗射频芯片，可以在 433MHz-930MHz 的多个 Sub-GHz 频段上运行，通过 FSK 调制方式最大可传输 10dBm 的射频信号。其中集成的 32 位 RISC 处理器可以运行如协议栈和用户应用程序等多种软件。为了适应不同地区的区域法规，还在芯片中加入了载波侦听功能。

特性

支持的频率: 418 至 510 MHz
815 至 930 MHz
调制: 2/4/8- (G) FSK
最大输出功率: +10 dBm
TX 符号率: 75sps - 250 Ksps
TX 数据缓冲区: 64 字节
载波侦听带宽: 2 KHz、40 KHz、200 KHz

集成 CPU 32 位 RISC V 处理器 13 MHz
ROM 32 KB (OTP)
RAM 4K 字节

功耗: 发射: 22 mA (+10 dBm)
载波侦听: 15 mA
休眠: 2.5 uA (CPU 休眠)

接口 GPIO、I2C、SPI、UART、外部中断

工作电压: +1.8 到 +3.6 V
工作温度: -40 到 +85° C
引脚数: 24 针 (引脚间距: 0.5 mm)
封装: QFN 4mm x 4mm

2 芯片框图

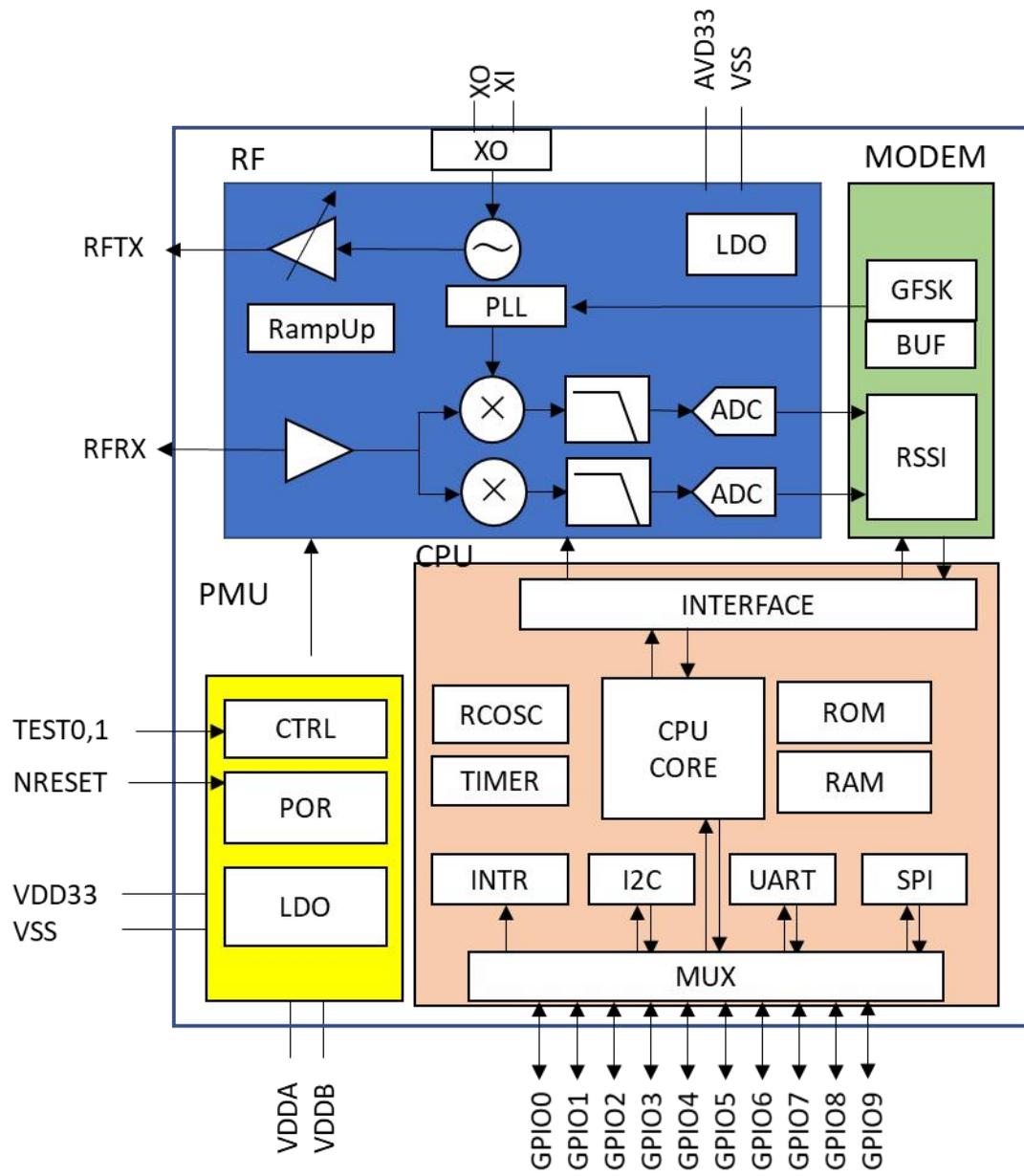


图 2-1 芯片框图

3 方框图

系统框图

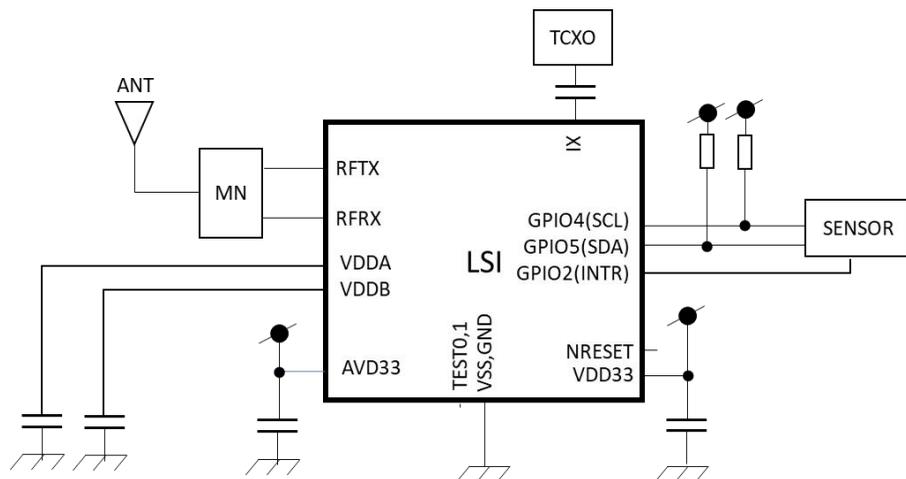


图 3 1 使用外部 TCXO 的系统图

- MN—根据要应用的频段的匹配网络。

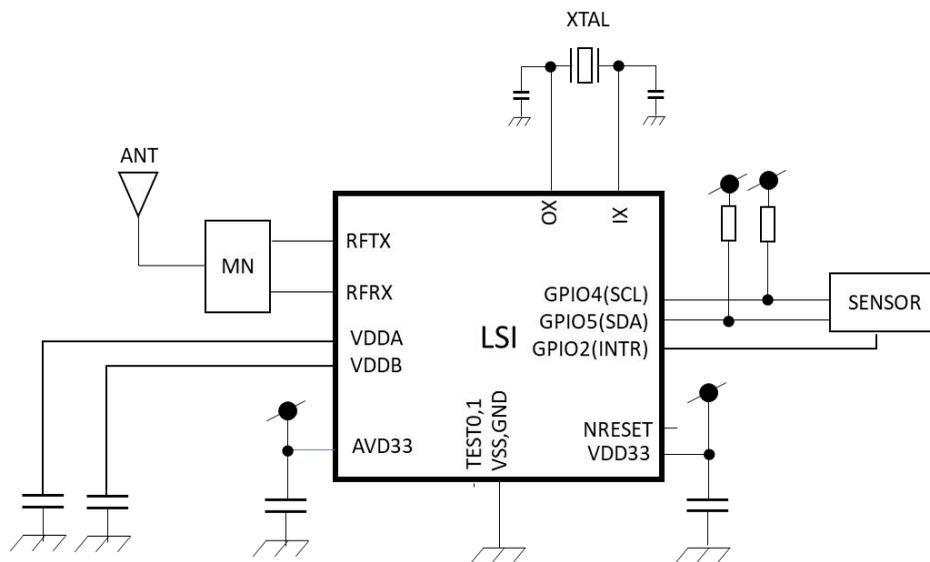


图 3 2 使用外部分形的系统图

- MN—根据要应用的频段的匹配网络。

匹配网络

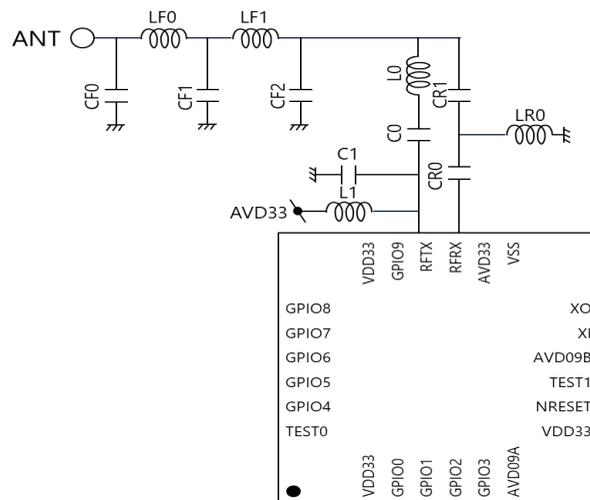


图 3 3 匹配网络图 (全频段通用)

第 9 章提供了电路设计以供参考。

每个频段中的组件介绍如下表：

零件	频段					
	418 M~ 448 MHz	455 M~ 510 MHz	815 M~ 830 MHz	853 M~ 883 MHz	910 M~ 930 MHz (TX+载波 侦听)	910 M~ 930 MHz (仅 TX)
L0	39 nH	39 nH	22 nH	22 nH	18 nH	18 nH
L1	220 nH	180 nH	120 nH	120 nH	100 nH	100 nH
C0	15 pF	9.1 pF	7.5 pF	5.1 pF	10 pF 或更 高	5.6 pF 或更高
C1	无	无	无	无	无	无
LR0	22 nH	15 nH	无	无	无	无
CR0	100 pF 或 更高	无				
CR1	5.6 pF 或更 高	7.5 pF	0Ω	0Ω	0Ω	无
LF0、LF1	18 nH	18 nH	10 nH	10 nH	10 nH	10 nH
CF0	7.5 pF	6.8 pF	3.9 pF	3.6 pF 或更 高	3.6 pF 或更 高	3.6 pF 或更高
CF1	13 pF	10 pF 或更 高	6.8 pF	6.2 pF	6.2 pF	6.2 pF
CF2	7.5 pF	6.8 pF	2 pF	1.8 pF	1.2 pF 或更 高	6.8 pF

在 910~930 MHz 频段，“仅 Tx”比“TX+载波侦听”有更好的 TX 输出性能。

4 引脚说明

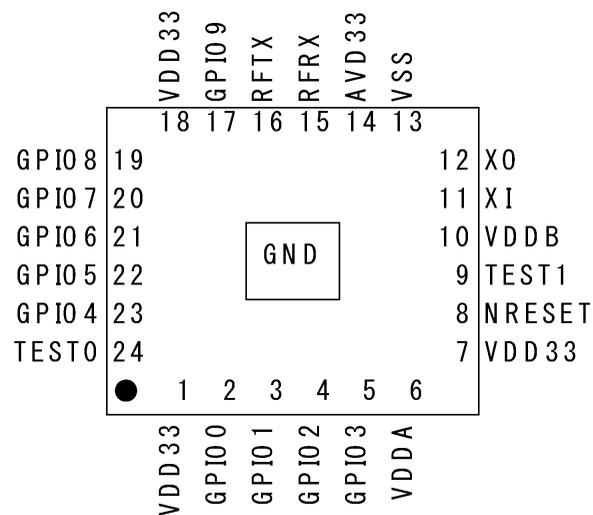


图 4 1 引脚的位置 (TopView)

序号	引脚名称	Cat	IN/OUT	功能
11	XI	Analog	IN	晶体振荡器的输入。 连接到外部晶体或 TCXO。 如果连接到 TCXO,则必须在 TCXO 输出和 XI 之间放置 DC 阻塞电容器。
12	XO	Analog	OUT	晶体振荡器的输出。连接外部晶振。 如果引脚 XIN 由外部 TCXO 驱动, 请保持悬空。
8	NRESET	Digital (PU*2)	IN	当低电平时, LSI 复位。 如果不需要外部复位, 则将其悬空。
16	RFTX	RF	OUT	RF 输出信号 请参阅关于匹配网络 3.2
15	RFRX	RF	IN	RF 输入信号 请参阅关于匹配网络 3.2
2	GPIO0	Digital	IN/OUT	与 GPIO/SPI/I2C/UART/DEBUG 共用 GPIO:通用输入/输出 SPI:CK0 输出 (主模式) I2C:SCL0 输出 UART:TD0 输出 此 pin 用于调试器(TCK 输入)。 在 GPIO (IN) 模式下, 此引脚可用作中断输入。

删除[delai]: ※

序号	引脚名称	Cat	IN/OUT	功能
3	GPIO1	Digital	IN/OUT	与 GPIO/SPI/I2C/UART/DEBUG 共用 GPIO:通用输入/输出 SPI:MOSI0 输出 (主模式) I2C:SDA0 输入/输出 UART:RD0 输入 此 pin 用于调试器 (TMS 输入/输出)。 在 GPIO (IN) 模式下, 此引脚可用作中断输入。
4	GPIO2	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI:MISO 0 输入 (主模式) I2C:SCL1 输出 UART:TD1 输出 在 GPIO (IN) 模式下, 此引脚可用作中断输入。
5	GPIO3	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI:CS0 输出 (主模式) I2C:SDA1 输入/输出 UART:RD1 输入 在 GPIO (IN) 模式下, 此引脚可用作中断输入。
23	GPIO4	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI:CK1 输出 (主模式) I2C:SCL2 输出 UART:TD2 输出
22	GPIO5	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI:MOSI1 输出 (主模式) I2C:SDA2 输入/输出 UART:RD2 输入
21	GPIO6	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI:MISO1 输入 (主模式) I2C:SCL3 输出 UART:TD3 输出
20	GPIO7	Digital	IN/OUT	GPIO/SPI/I2C/UART 多路复用 GPIO:通用输入/输出 SPI—CS1 输出 (主模式)

序号	引脚名称	Cat	IN/OUT	功能
				I2C:SDA3 输入/输出 UART:RD3 输入
19	GPIO8	Digital	IN/OUT	软件定义 IN 或 OUT。
17	GPIO9	Digital	IN/OUT	软件定义 IN 或 OUT。
9, 24	TEST0,TEST1	Digital (PD※2)	IN	测试模式 (不使用) 与 GND 联动。
1, 7	VDD 33*1	电源	-	数字 VDD 需要 1 uF+0.1 uF 解耦电容器
14	AVD 33※1	电源	-	模拟 VDD 需要 0.1 uF 解耦电容器
6, 10	VDDA, Vddb*1	电源	-	用于数字块输出的内部 LDO 需要 1 uF+0.1 uF 解耦电容器
13	VSS	电源	-	GND
EP	GND	电源		裸焊盘按 GND 处理。

*1 解耦电容器应位于引脚和 VSS 之间。

*2 PU:上拉, PD:下拉

删除[delai]: ,

删除[delai]:

说明在 LSI 模式复位（复位后）、休眠或激活时如何使用 GPIO 引脚。

引脚名称	复位后	休眠	活动
GPIO0	调试 (IN)	ON (设置为输入模式，以获得唤醒触发)	ON (功能由寄存器定义)
GPIO1	DEBUG (IN/OUT)		
GPIO2	GPIO2 (IN)		
GPIO3	GPIO3 (IN)	OFF (Hi-Z)	
GPIO4	GPIO4 (IN)		
GPIO5	GPIO5 (IN)		
GPIO6	GPIO6 (IN)		
GPIO7	GPIO7 (IN)		
GPIO8	GPIO8 (OUT)		
GPIO9	GPIO9 (OUT)		GPIO8
			GPIO9

所有用作输入模式的 GPIO 必须在芯片外部下拉。

当 LSI 处于休眠状态时，对 GPIO0、1、2 和 3 的高电平输入会被识别为休眠启动的外部中断输入。

5 特征

绝对最大额定功率

如果输入电压电平超过列出的值，则可能对设备造成永久性损坏。

参数	条件	Min	Max	单位
VDD to VSS	VDD 33、AVD 33	-0.5	4.6	V
内部 VDD to VSS	VDDA、VDDDB	-0.4	1.3	V
数字引脚电压	GPIO 0 -9、NRESET、TEST 0、1	-0.4	VDD 33+0.5*	V
模拟引脚电压	XI、XO、RFTX、RFX	-0.4	AVD 33+0.5*	V
储存温度		-55	+125	°C

*最大电压必须低于 4.6 V

直流特性

电源电压和温度

参数	符号	条件	Min	Typ	Max	单位
供电电压	VDD	VDD33 AVD33	1.8	3.3	3.6	V
温度	Ta		-40	25	85	°C

振荡特性

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
OSC 频率	OSC	XTAL 或 TXCO		26	26	MHz
OSC 输入电平		TCXO 削顶正弦信号连接到 XI 引脚	0.7			Vpp
CPU 工作频率				OSC/2		MHz
RC 振荡器频率				32		kHz
RC 振荡器精度				5		%

消耗电流

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
Tx 电流		输出=+10 dBm 频率=470.0 MHz 内部 CPU:等待中断		22	28	mA
		输出=+10 dBm 频率=920.6 MHz 内部 CPU:等待中断		22	28	mA
载波侦听电流		频率=470.0 MHz 内部 CPU:等待中断		15	20	mA
		频率=920.6 MHz 内部 CPU:等待中断		15	20	mA
OTP 写入电流		GPIO0 (SCK) =10 MHz OSC=26 MHz		9	15	mA
待机电流		RF 截止 OSC=26 MHz 集成 CPU:正常工作		3		mA
休眠电流		RF 关 OSC 关 CPU 时钟停机 可接受中断输入 (1s 定时器, GPIO0-3) RCOSC 开启 1s 计时器 开启		2.5		uA

电压特性

输入引脚(测试, NRESET)

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
输入低电平电压	VIL				x 0.3	VDD 33
输入高电平电压	VIH		x0.7			VDD 33
上拉寄存器/上拉稳压器	PU	NRESET 引脚	15	30	60	kΩ
下拉寄存器/下拉稳压器	PD	TEST 引脚	15	30	60	kΩ

输入/输出引脚(GPIO0、1、2、3、4、5、6、7)

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
输入低电平电压	VIL				x0.3	VDD33
输入高电平电压	VIH		x0.7			VDD33
I/O 引脚的输出低电平电压	VOL1	VDD 33=3.0~3.6 V IDD=+1 mA			0.4	V
I/O 引脚的输出高电平电压	VOH1	VDD 33=3.0~3.6 V IDD=-1 mA	VDD33-0.4			V
I/O 引脚的输出低电平电压	VOL2	VDD 33=1.8~3.0 V IDD=+1 mA			0.5	V
I/O 引脚的输出高电平电压	VOH2	VDD 33=1.8~3.0 V IDD=-1 mA	VDD33-0.5			V

输入输出引脚(GPIO8、9)

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
输入低电平电压	VIL				x0.3	VDD33
输入高电平电压	VIH		x0.7			VDD33
I/O 引脚的输出低电平电压	VOL3	VDD33=3.0~3.6 V IDD=+12 mA			0.4	V
I/O 引脚的输出高电平电压	VOH3	VDD33=3.0~3.6 V IDD=-12 mA	VDD33-0.4			V
I/O 引脚的输出低电平电压	VOL4	VDD33=1.8~3.0 V IDD=+12 mA			0.5	V
I/O 引脚的输出高电平电压	VOH4	VDD33=1.8~3.0 V IDD=-12 mA	VDD33-0.5			V

发射机特性

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
Tx 频率		433 MHz 频带	418		448	MHz
		470 MHz 频带	455		510	MHz
		823 MHz 频带	815		830	MHz
		868 MHz 频带	853		883	MHz
		920 MHz 频带	910		930	MHz
频偏范围		433/470 MHz 频带	0.012		200	KHz
		823/868/920 MHz 频带	0.024		400	KHz
频偏处理		433/470 MHz 频带		6.2		Hz
		823/868/920 MHz 频带		12.4		Hz
符号速率			0.075		250	Ksp
输出功率		所有频率范围	-10	+10		dBm
输出功率设置步长		输出功率 -10~+10 dBm		1		dB
谐波*1		第二个订单		-42		dBm
		第三订单		-42		dBm

*1: 当使用参考设计的 TX 匹配网络和最大输出功率的滤波器时。

发射频率范围

$$26\text{MHz} \times N - 200\text{KHz} \leq \text{Tx frequency} \leq 26\text{MHz} \times N + 200\text{KHz}$$

产生的是分数噪声。N 是一个正整数。

所以建议使用不在这个范围内的频率。

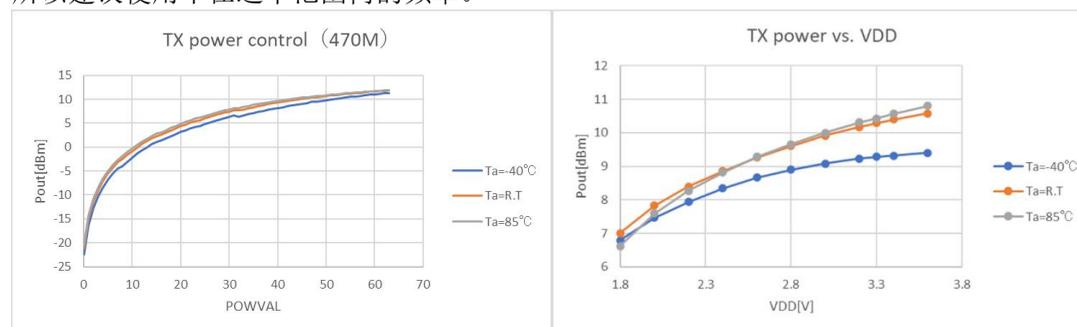


图 5 1 发射功率特性

载波侦听特性

删除[delai]:

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
载波侦听频率		433 MHz 频段	418		448	MHz
		470 MHz 频段	455		510	MHz
		823 MHz 频段	815		830	MHz
		868 MHz 频段	853		883	MHz
		920 MHz 频段	910		930	MHz
感知带宽		窄带模式		6		KHz

		正常模式		40		KHz
		宽带模式		200		KHz
感知电平		窄带模式	-90	-83	-60	dBm
		宽带模式	-80	-83	-50	dBm
感知精度		窄带模式		±3		dB
干扰容限		窄带模式 期望信号=-80 dBm 当非期望信号位于中心位置时 频率±10 KHz		+20		dB

删除[delai]: -100
删除[delai]: 70
删除[delai]: 9
删除[delai]: 6

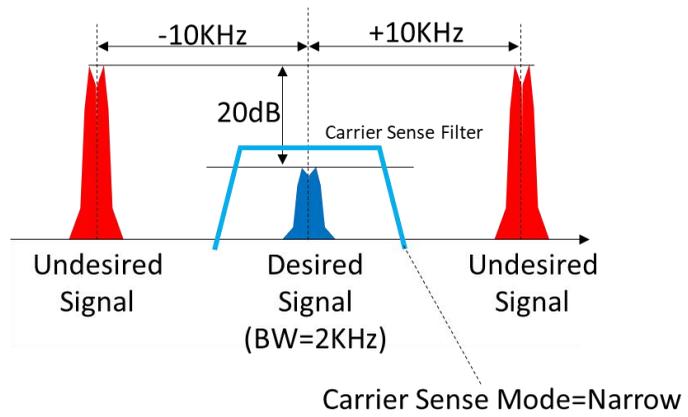


图 5 2 干扰容限

接口特性

Ta=25°C, VDD 33=AVD 33=3.3 V

参数	符号	条件	Min	Typ	Max	单位
I2C			100	400	400	KHz
SPI CK					3.25	MHz
UART					115.2	Kbps

6 接口

LSI 有 5 种类型的接口，可以连接外部传感器。所有的接口始终充当主（控制器）设备运行。

设置格式[delai]: 字体: (默认) 宋体, (中文) 宋体, 五号

可以在内部寄存器设置中选择引脚功能。可用功能包括:

设置格式[delai]: 正文, 左, 独行控制

表 6 1 GPIO MUX

GPIO	IIC	UART	SPI	DEBUG
GPIO0(IO)	SCL0	TD0	SCK0	TCK
GPIO1(IO)	SDA0	RD0	MOSI0	TMS
GPIO2(IO)	SCL1	TD1	MISO0	-
GPIO3(IO)	SDA1	RD1	CS0	-
GPIO4(IO)	SCL2	TD2	SCK1	-
GPIO5(IO)	SDA2	RD2	MOSI1	-
GPIO6(IO)	SCL3	TD3	MISO1	-
GPIO7(IO)	SDA3	RD3	CS1	-
GPIO8(IO)	-	-	-	-
GPIO9(IO)	-	-	-	-

当引脚模式设置为 GPIO 且信号方向为 IN 时，该引脚可作为外部组件的中断源使用（仅限 GPIO0-3）。

GPIO8,9 只可作为的 GPIO 使用，**驱动电流最大为 12mA。其他 GPIO 驱动电流最大为 1mA。**

每个 GPIO 引脚的功能都可以按照表 6-1 的描述进行选择。

例如，可以进行下列分配：

GPIO 0 -3: 分配为 SPI

GPIO 4 -5: 分配为 UART

GPIO6-9: GPIO

7 功能说明

芯片工作模式

芯片具有以下几种模式：

- 1) 活动模式
- 2) 待机模式
- 3) 睡眠模式
- 4) 离线模式

活动模式

包括 RF、MODEM、CPU 和所有外围设备的功能模块都处于活动状态。芯片可以传输帧或执行载波侦听。

待机模式

CPU 和它的外设处于活动状态。RF 和 MODEM 是时钟停止模式。在启动 RF 和 MODEM 之前，所有的寄存器都可以被写入。CPU 可以访问外部组件，如使用配置 GPIO 的传感器。

休眠模式

在将电源管理寄存器设置为睡眠模式后，LSI 进入睡眠模式。在睡眠模式下，只有 RC 振荡器、用于唤醒的定时器和用于唤醒的中断在工作。SRAM 可以保存数据，因此在设置睡眠模式之前，应将唤醒后需要的数据保存在 SRAM 中。

外部中断可以被设置到 GPIO0, 1, 2 和 3。通过 GPIO0、1、2、3 的外部中断或内部定时器的超时中断可以唤醒 LSI。在 LSI 唤醒后，除了 PMU 寄存器外，所有的寄存器都被重置为初始状态并且唤醒后都必须重新配置。

离线模式

LSI 的 VDD33 未通电，所有功能都不可用。在 VDD33 上电后，内部自复位被断言，LSI 进入待机模式。

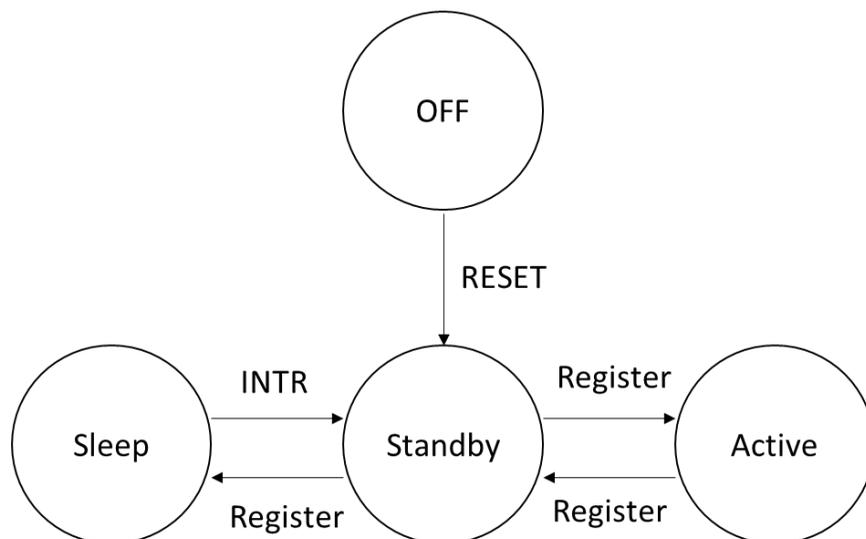


图 7 1 运行状态图

各功能块在活动、CPU 和睡眠模式下的状态描述如下：

	Active	Standby	Sleep
RF	ON	Power Off	Power Off
MODEM	ON	STOP	Power Off
CPU core	ON	ON	Power Off
ROM	ON	ON	Power Off
RAM	ON	ON	STOP
RF registers	ON	STOP	Power Off
MODEM registers	ON	STOP	Power Off
CPU registers	ON	ON	STOP
Serial Interface	ON	ON	Power Off
RCOSC timer	ON	ON	ON
GPIO	ON	ON	GPIO0、1、2、3 输入
Interrupt	ON	ON	ON

*ON:

指定的功能块已通电，并完全正常工作。

*PowerOff:

关闭指定功能块的电源，使其脱离内部状态。唤醒后，块通过软件重置初始化。

*STOP:

指定功能块已通电且禁用（时钟停止）。保留内部状态。

*GPIO0、1、2、3 输入:

GPIO0, 1, 2, 3 设置为输入，用于外部中断。GPIO0、1、2 和 3 必须在芯片外部下拉。GPIO4, 5, 6, 7, 8, 9 进入 PowerOff 状态。

唤醒序列

在通过对 NRESET 引脚施加低电平进行硬件复位或使用 VDD33 的电源或软件复位后，LSI 进入初始状态。在初始状态下，LSI 中的所有寄存器都设为默认值，CPU 从指定的寄存器开始运行程序。

当 LSI 处于睡眠模式时，GPIO0、1、2 和 3 为输入模式。通过 GPIO0、1、2 和 3 的外部中断源和定时器中断可以唤醒 LSI。当 GPIO0, 1, 2 和 3 的信号电平为高电平时，外部中断源被识别。在接收到唤醒中断后，LSI 中的 PMU 块将集成的 LDO 变为正常模式，以提供足够 CPU 工作的电流。在 LDO 变为正常模式后，PMU 启用内部时钟（TCXO 或 XTAL），将 GPIO 设为正常模式，启用集成的 ROM 和 RAM 并使 CPU 开始工作。

在睡眠模式下，MODEM、CPU 核心、外设和 RF 功能块的被断电。因此当从睡眠模式唤醒后，外设、MODEM 和 RF 模块的所有电路和寄存器都会自动复位。中断控制器已被重置，中断已被禁用，所以必要时必须启用中断。在进入睡眠模式之前，可以用 SRAM 来存储寄存器的值。

休眠序列

如果要进入休眠模式，请编写休眠请求命令。当接受休眠请求命令时，一个中断被输出到 CPU，软件必须接收此中断并且执行 WFI 命令。将 CPU 更改为 WFI 状态将关闭 CPU 电源。

当软件执行 WFI 命令而不处理睡眠请求命令时，CPU 的电源不会关闭。

如果连接了调试器，则 CPU 不会进入睡眠模式。

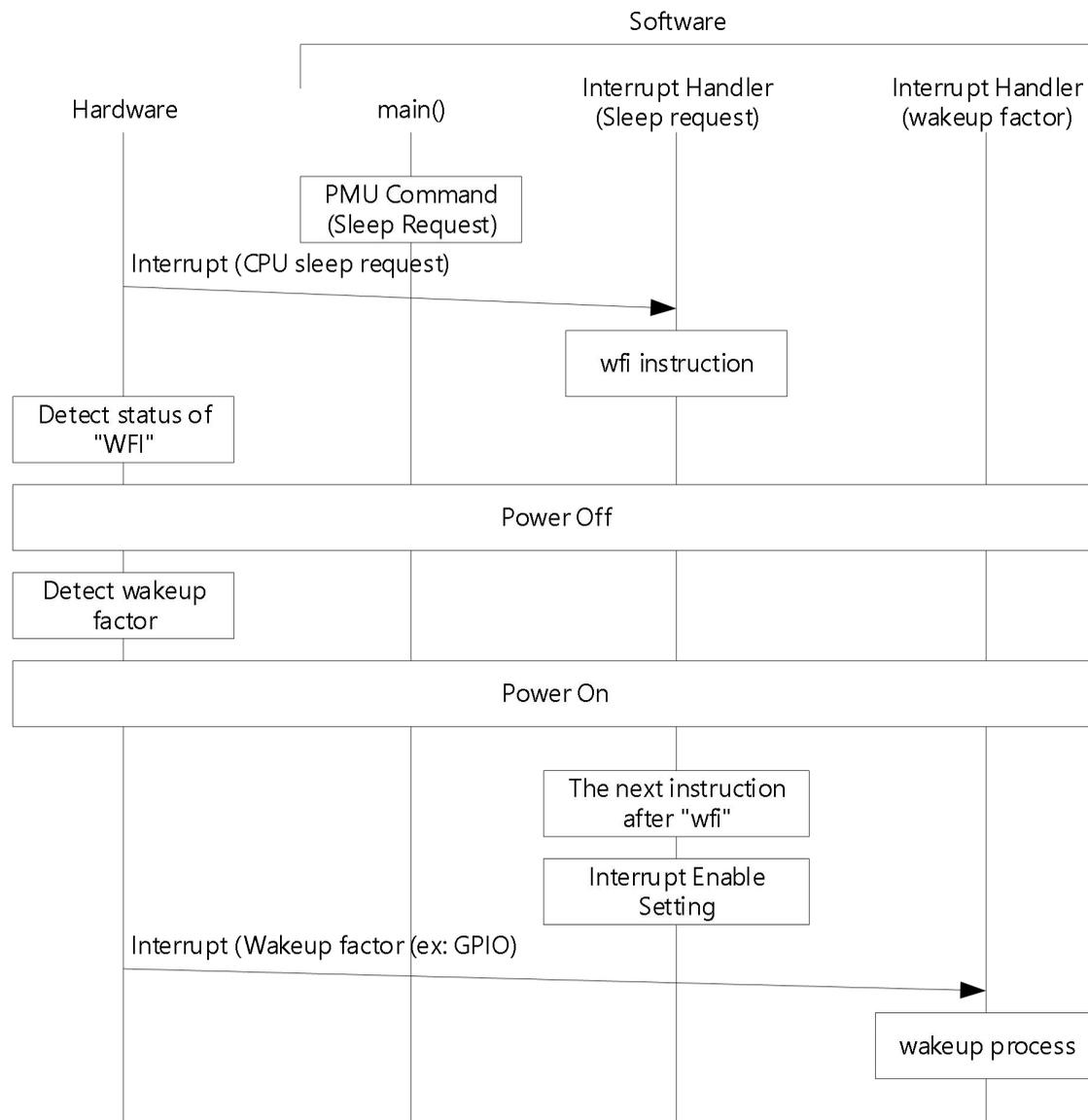


图 7 2 休眠/唤醒序列

OTP 写入

LSI 内置有 32 KB 的一次性可编程 ROM。

可以使用 DEBUG (正在使用 GPIO0、1) 模式写入 OTP ROM。OTP 位的初始值为 1。**位应该是 0 需要程序。**

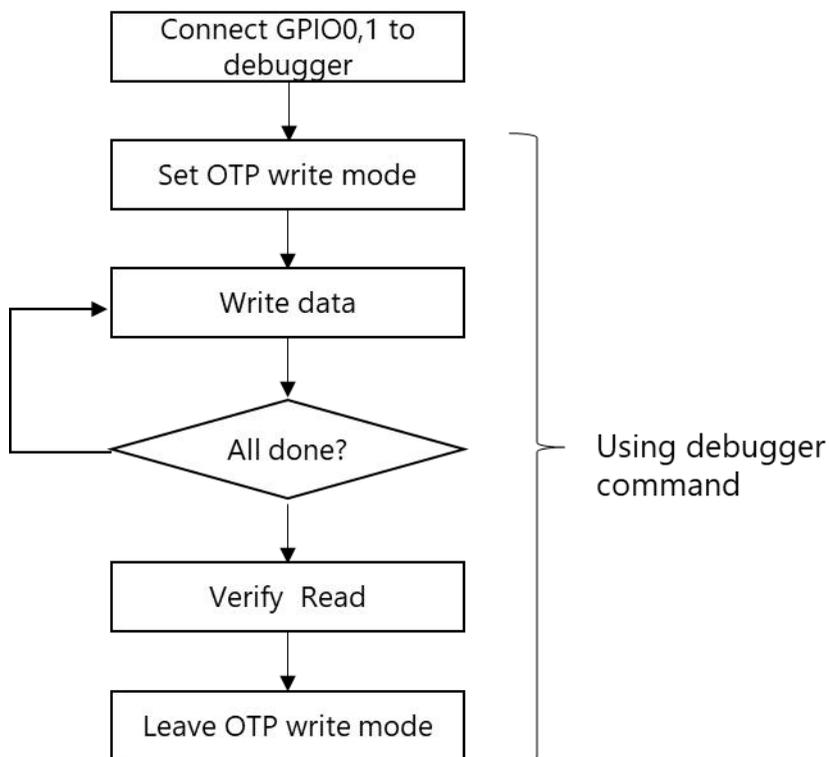


图 7 3 OTP 写入流程概要

注:不要多次写入同一位。

Advanced M-FSK 配合纵行 AP 接收灵敏度和应用场景示意

ZT1606 支持 Advanced M-FSK 调制，需要 AP 侧配合才能发挥通信独有性能，下面表格是纵行 AP 侧在 Advanced M-FSK 不同发送速率时相应的接收灵敏度。

表 6-8. 典型配置 1 下纵行 AP 接收灵敏度

M-FSK	符号速率 (ksps)	DEV (kHz)	Code	灵敏度 (dBm)	速率 (kbps)
4	16	12.5	1	-117.1	32
4	16	12.5	0.75	-122.5	24
4	16	12.5	0.66	-121.5	21.12
4	16	12.5	0.5	-124	16

表 6-9. 典型配置 2 下纵行 AP 接收灵敏度

M-FSK	符号速率 (sps)	DEV (Hz)	Code	灵敏度	速率 (bps)
-------	------------	----------	------	-----	----------

				(dBm)	
<u>2</u>	<u>600</u>	<u>937.5</u>	<u>1</u>	<u>-133</u>	<u>600</u>
<u>4</u>	<u>600</u>	<u>937.5</u>	<u>0.5</u>	<u>-139</u>	<u>600</u>
<u>8</u>	<u>600</u>	<u>937.5</u>	<u>0.5</u>	<u>-138.1</u>	<u>900</u>

不同典型配置会有不同的应用场景，下图是示意的应用场景：一种是主动式传感器和资产管理；另一种是对覆盖要求很高的资产管理。



|

9 匹配网络的板布局 (参考)

