



北京智芯微电子科技有限公司
BEIJING SMARTCHIP MICROELECTRONICS TECHNOLOGY COMPANY LIMITED

SCM630 数据手册

版本号: V1.36

铸造工业最强芯
MAKE THE GREATEST INDUSTRIAL CHIP

SCM630 中端通用 MCU

1 器件概述

1.1 特性

内核与性能

- 高性能 ARM Cortex-M4 内核，运行频率可配置，最达 200MHz
- 支持 Flash 地址 Remap
- 支持 JTAG 和 SW 调试接口

存储器

- 内置 512KB SRAM
- 内置 2MB Flash
- 内置 32K Cache RAM
- 支持从 ROM, SRAM, Flash 启动

系统外设

- 支持 16 通道的 DMA 控制器
- 支持看门狗

安全和完整性

- 硬件 CRC 模块
- 支持 AES 和 SM4 安全算法
- 内置 TRNG 发生器
- 128bit 的唯一序列号

通信接口

- 2 路 Ethernet MAC, MII/RMII, 支持全双工、半双工模式, 支持 4 组 MAC 地址
- USB2.0, 支持 Host/Device/OTG 三种模式
- SPI x 6 @ max 45MHz, 其中, QSPI x 2;
- 3 路 I2C 支持最高 1 Mbit/s 传输
- 8 路 UART, 支持最高 9.2Mbps 传输, 其中 4 路支持 CTS/RTS 流控, 缓存 64 字节

- 6 路 PWM, 其中 1 路支持红外
- 1 路 7816 接口
- 3 路 CAN, 支持 CAN2.0 A/B 协议
- GPIO x 104, 其中包含 10 个 5V 耐压 IO
- 外置 NAND FLASH 存储控制器, 支持 3 路片选
- 外置 SRAM 控制器, 支持 4 路独立片选
- 支持 LCD parallel interface, 16bit, 8080/6800 modes

模拟模块

- 3 路 22 通道 14bit ADC@1.7Msps

定时器

- 支持 4 个 32bit 的独立计数器/定时器
- 支持匹配输出, 输出脉冲的宽度和极性可设置
- 能产生周期性中断的定时器
- 支持 RTC, 在系统掉电时, RTC 自动切换为电池供电支持 RTC

时钟

- 32.768KHz RTC 晶体时钟;
- 12MHz 晶体时钟; (提供给 PLL 和 USB PHY, USBPHY 支持 12M/30MHz 时钟)
- PLL 输入 12MHz/25MHz/50MHz, 输出 300MHz;
- 100KHz 内部 RC 振荡器; (低功耗休眠)
- 60MHz 内部 RC 振荡器 (快速启动);
- 支持输出 Ethernet PHY 所需 25MHz/50MHz

功耗

- 在运行模式下芯片功耗低至 120uA /MHz(主频 200MHz)
- 停电待机模式下，VBAT 电流为 1uA（内部 112Bytes 寄存器保持）

工作特性

- 电压范围：2.5-3.6V
- 温度范围：-40°C -125°C
- FLASH 数据保持长达 10 年

1.2 应用范围

- 继电保护
- 能源替代
- 工业物联网
- 智能楼宇

1.3 功能框图

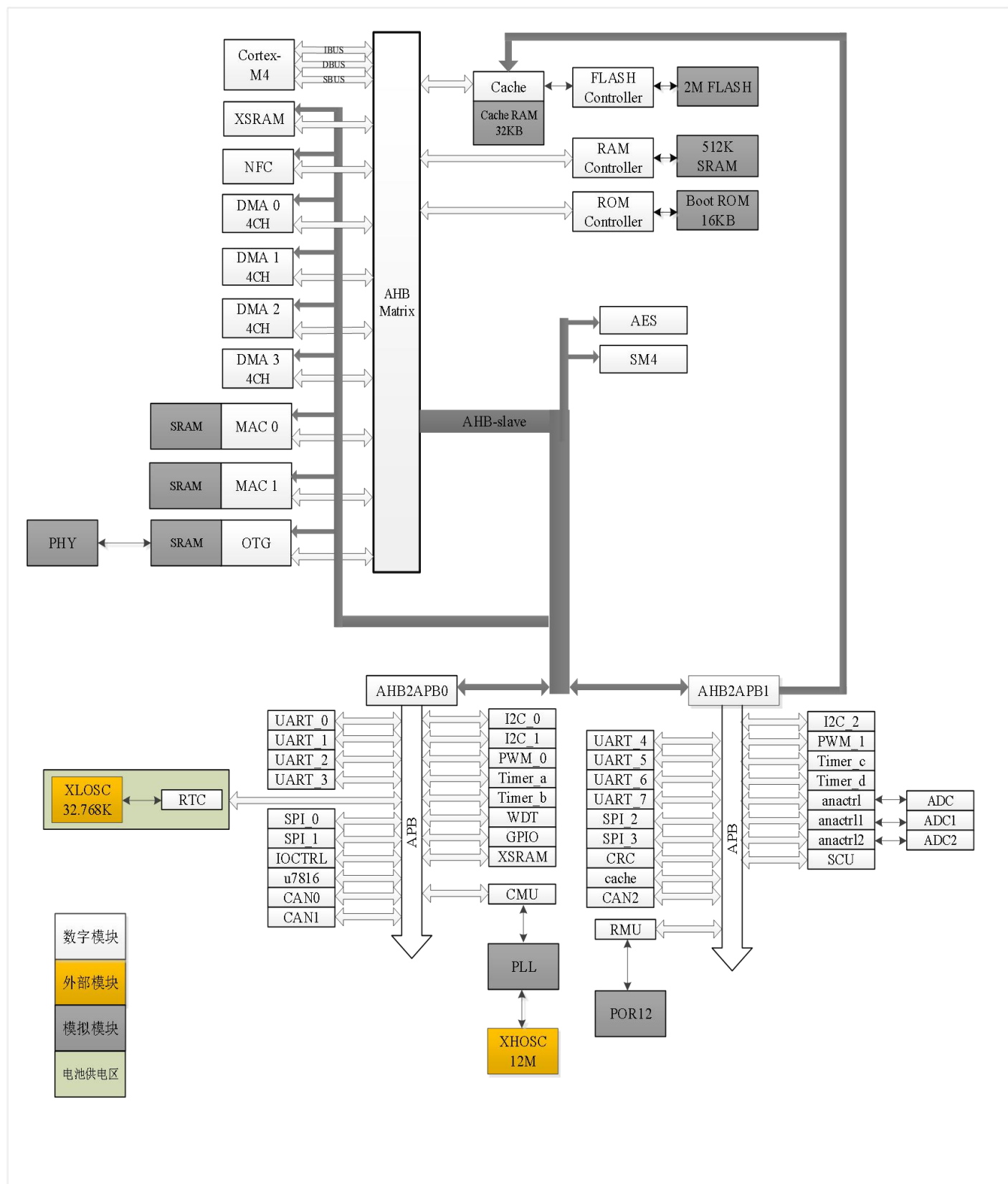


图 1-1 芯片功能图

目 录

1 器件概述	1
1.1 特性	1
1.2 应用范围	2
1.3 功能框图	1
2 修订历史记录	4
3 管脚和封装	5
3.1 信号复用和管脚定义	5
3.2 封装规格	27
3.3 选型表	28
4 极限值	29
4.1 温度极限值	29
4.2 湿度极限值	29
4.3DC 电气特性	29
5 通用特性	32
5.1 交流电气特性	32
5.2 静态特性	32
5.2.1 电压电流操作要求	32
5.2.2 LVD、POR 和 PDR 操作要求	33
5.2.3 电压和电流操作行为	33
5.2.4 恢复特性	33
5.3 动态特性	34
5.3.1 设备时钟指南	34
5.4 温度特性	34
5.4.1 温度运行要求	34
5.5AC 电气特性	34
6 外设操作要求和行为	35
6.1 时钟单元	35
6.1.1 振荡器电气指南	35
6.1.2 PLL 电气特性	36
6.3 存储器和存储接口	36

6.3.1 Flash 电气指南.....	36
6.3.2 Flash 性能.....	37
6.3.3 可靠性.....	37
6.4 安全和完整性模块.....	37
6.4.1 CRC.....	37
6.4.2 AES 模块.....	37
6.5 模拟部分.....	38
6.5.1 ADC 运行条件和电气特性.....	38
6.6 定时器.....	38
6.7 通信接口.....	39
6.7.1 SPI 特性.....	39
6.7.2 QSPI 特性.....	40
6.7.3 I2C 特性.....	40
6.7.4 PWM 特性.....	41
6.7.5 UART 特性.....	42
6.7.6 UART_CTS 特性.....	42
6.7.7 7816 特性.....	43
6.7.8 CAN 特性.....	43
6.7.9 USB 特性.....	43
6.7.10 MAC 特性.....	44
6.7.11 NAND FLASH 控制器特性.....	44
6.7.12 XSRAM_CTRL 特性.....	44
声明.....	45

2 修订历史记录

历史版本

版本号	作者	审核人	修改日期	修改内容及原因
V1.0	牛彬	白志华	2020/04/16	初始发布。
V1.1	牛彬	白志华	2020/06/09	修改页眉页脚及封皮
V1.2	牛彬	白志华	2020/07/12	修改页眉页脚及封皮
V1.3	牛彬	白志华	2020/07/28	增加 PLL 电气特性,修改参数指标,更改 IIC 特性表
V1.31	牛彬	白志华	2020/08/13	标注 5V 耐压管脚
V1.32	牛彬	白志华	2020/12/3	更新 I _{DD1}
V1.33	牛彬	白志华	2021/02/8	更新版权年限信息
V1.34	牛彬	白志华	2021/04/27	增加 100pin 芯片相关描述
V1.35	牛彬	白志华	2021/05/17	修复 pin34,35,36 option12 选项
V1.36	牛彬	白志华	2021/06/25	删除 ADC_IN15(模) ADC_VIN1[0]和 ADC_IN13(模) ADC_VIN1[1]引脚

3 管脚和封装

3.1 信号复用和管脚定义

表 3-1 LQFP144/LQFP100 信号复用和管脚定义

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
1	1	GPIO10										FSMC_A 23		RMII0_R XER/MII 0_RXER	QSPI0_R XDS
	2	GPIO11										FSMC_A 19		MII0_R XD3	QSPI0_D 0
	3	GPIO12										FSMC_A 20		MII0_R XD2	QSPI0_D 1
2	4	GPIO13										FSMC_A 21		MII0_ RXCLK	QSPI0_D 2
3	5	GPIO14										FSMC_A 22		RMII0_ RXD1/ MII0_R XD1	QSPI0_D 3
4	6	VBAT													

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
	7	GPIO1	RTC_A LM_IN T	RTC_P RD_IN T	RTC_T M										
5	8		GPIO1 5	CLK32 K_IN_ EXT											
		OSC32_ IN(模)													
6	9	OSC32_ OUT(模)	GPIO1 6												
7	10	GPIO17										FSMC_A 0		RMII0_ RXD0/ MII0_R XD0	
8	11	GPIO18	ADC_I N1(模) ADC_ VIN0[3]									FSMC_A 1		RMII0_ CRS_DV / MII0_R XDV	

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
9	12	GPIO19	ADC_I N2(模) ADC_ VIP0[3]									FSMC_A 2		RMII0_ TXEN/ MII0_TX EN	
10	13	GPIO20	ADC_I N3(模) ADC_ VIN0[2]									FSMC_A 3		RMII0_ TXD0/ MII0_TX D0	
11	14	GPIO21	ADC_I N4(模) ADC_ VIP0[2]									FSMC_A 4		RMII0_ TXD1/ MII0_TX D1	
	15	GPIO22	ADC_I N5(模) ADC_ VIN0[1]									FSMC_A 5			
	16	VSS_5													

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
12	17	VDD_5													
13	18	GPIO23	ADC_I N6(模) ADC_ VIP0[1]										FSMC_ NIORD(out, FMC_W P_NFC)		
	19	GPIO24	ADC_I N7(模) ADC_ VIN0[0]							SPI3_S SN					
	20	GPIO25	ADC_I N8(模) ADC_ VIP0[0]							SPI3_S CK					
	21	GPIO26	ADC_I N9(模) ADC_ VIN1[3]							SPI3_ MISO					

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
	22	GPIO27	ADC_I N10(模) ADC_ VIP1[3]							SPI3_ MOSI					
14	23	OSC_I N(模)	GPIO2 8	CLK_I N_EX T											
15	24	OSC_O UT(模)	GPIO2 9												
16	25	NRST													
17	26	GPIO30	ADC_I N11(模) ADC_ VIN1[2]	CLKF						CAN0 _TXD 1					
18	27	GPIO31	ADC_I N12(模)	CLKS						CAN0 _CLK OUT					

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
			ADC_ VIP1[2]												
19	28	GPIO32		RNG_ OUT						CAN0 _RXD		FSMC_D 0	FSMC_ D0_NFC		
20	29	GPIO33	ADC_I N14(模) ADC_ VIP1[1]	VD_O UT(o)						CAN0 _TXD 0		FSMC_D 1	FSMC_ D1_NFC		
21	30	VSSA													
	31	VREFN													
22	32	VREFP													
23	33	VDDA													
24	34	GPIO0 (WK_U P)		XHOS C_RD			TIMER A_EXI N2	PWM1 _OUT2	TIME RA_E XOUT 2		UART3 _CTS/i n			RMII1_ CRS_DV / MII1_R XDV	

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
25	35	GPIO34	ADC_I N16(模) ADC_ VIP1[0]	PLL_L LOCKE D_O			TIMER B_EXI N2	PWM1 _OUT0	TIME RB_E XOUT 2		UART3 _RTS/o ut			RMII1_ TXEN/ MII1_TX EN	
26	36	GPIO35	ADC_I N17(模) ADC_ VIN2[3]	FDET_ XLOS C			TIMER C_EXI N2	PWM1 _OUT1	TIME RC_E XOUT 2		UART3 _TX				
27	37	GPIO36	ADC_I N18(模) ADC_ VIP2[3]	FDET_ XHOS C			TIMER D_EXI N2	PWM1 _OUT2	TIME RD_E XOUT 2		UART3 _RX				
28	38	Vss_4													
29	39	Vdd_4													
30	40	GPIO37	ADC_I				TIMER	PWM0		SPI0_S					

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
			N19(模) ADC_ VIN2[2]				C_EXI N3	_OUT2		SN					
31	41	GPIO38	ADC_I N20(模) ADC_ VIP2[2]							SPI0_S CK					
32	42	GPIO39	ADC_I N21(模) ADC_ VIN2[1]				TIMER A_EXI N3	PWM0 _OUT0	TIME RA_E XOUT 1	SPI0_ MISO					
33	43	GPIO40	ADC_I N22(模) ADC_ VIP2[1]				TIMER B_EXI N3	PWM0 _OUT1	TIME RB_E XOUT 1	SPI0_ MOSI					

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
]												
	44	GPIO41	ADC_I N23(模) ADC_ VIN2[0]								UART0 _TX (UART 0_TX_I R)				
	45	GPIO42	ADC_I N24(模) ADC_ VIP2[0]								UART0 _RX				
	46	GPIO43					TIMER C_EXI N3	PWM0 _OUT2	TIME RC_E XOUT 1		UART4 _TX				QSPI0_SS _1_N
	47	GPIO44					TIMER D_EXI N3	PWM1 _OUT1	TIME RD_E XOUT 1		UART4 _RX				QSPI0_SS _0_N

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
34	48	BOOT1													
	49	GPIO45													QSPI0_S CK_OUT
35	50	GPIO46										FSMC_A 6			QSPI0_D 4
	51	Vss_6													
	52	Vdd_6													
	53	GPIO47										FSMC_A 7		MII0_TX D2	QSPI0_D 5
36	54	GPIO48										FSMC_A 8		MII0_ TXCLK	QSPI0_D 6
	55	GPIO49										FSMC_A 9		MII0_TX D3	QSPI0_D 7
	56	GPIO50										FSMC_A 10		MII0_CR S	
	57	GPIO51										FSMC_A 11		MII0_TX ER	
37	58	GPIO52										FSMC_D 4	FSMC_ D4_NFC	MII0_C OL	

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
38	59	GPIO53										FSMC_D 5	FSMC_ D5_NFC	RMII0_ MDIO/ MII0_M DIO	
39	60	GPIO54										FSMC_D 6	FSMC_ D6_NFC	RMII0_ MDC/ MII0_M DC	
40	61	Vss_7													
41	62	Vdd_7													
42	63	GPIO55										FSMC_D 7	FSMC_ D7_NFC		
43	64	GPIO56										FSMC_D 8			
44	65	GPIO57										FSMC_D 9			
45	66	GPIO58										FSMC_D 10			
46	67	GPIO59										FSMC_D 11			

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
47	68	GPIO60										FSMC_D 12			
48	69*	GPIO2	ADC01 2_HOU T0			I2C1_ SCL					UART2 _TX			RMII1_R XER/MII 1_RXER	
	70*	GPIO3	ADC01 2_HOU T1			I2C1_ SDA					UART2 _RX			MII1_R XD3	
49	71	VCAP1													
50	72	Vdd_1													
51	73	GPIO61	ADC01 2_HOU T2		OTG_ VDT_T EST0					SPI1_S SN				MII1_R XD2	
52	74	GPIO62	ADC01 2_HOU T3		OTG_ VDT_T EST1					SPI1_S CK	UART2 _CTS			MII1_ RXCLK	
53	75	GPIO63	ADC01 2_HOU T4		OTG_ VDT_T EST2					SPI1_ MISO	UART2 _RTS			RMII1_ RXD1/ MII1_R XD1	

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
54	76	GPIO64	ADC01 2_HOU T5		OTG_ VDT_T EST3					SPI1_ MOSI				RMII1_ RXD0/ MII1_R XD0	
55	77	GPIO65			OTG_ VDT_T EST4							FSMC_D 13			
56	78	GPIO66			OTG_ VDT_T EST5							FSMC_D 14			
57	79	GPIO67			OTG_ VDT_T EST6							FSMC_D 15			
58	80	GPIO68			OTG_ VDT_T EST7							FSMC_A 16	FSMC_ CLE_NF C		
59	81	GPIO69			OTG_ VDT_T EST8							FSMC_A 17	FSMC_ ALE_N FC		
	82	GPIO70			OTG_ 							FSMC_A			

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
					VDT_T EST9							18			
	83	Vss_8													
	84	Vdd_8													
	85	VDD33 _VDT													
	86	VBUS													
	87	ID													
60	88	RREF													
61	89	GND33 A													
62	90	DP0													
63	91	DM0													
64	92	VCC33 A													
65	93	TEST_ EN (FAKE GND)													

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
	94	Vss_9													
	95	Vdd_9													
	96*	GPIO4			OTG_ VDT_T EST10		TIMER A_EXI N3	PWM0 _OUT0	TIME RA_E XOUT 1	CAN1 _RXD	UART0 _TX (UART 0_TX_I R)	FSMC_A 12			
	97*	GPIO5			OTG_ VDT_T EST11		TIMER B_EXI N3	PWM0 _OUT1	TIME RB_E XOUT 1	CAN1 _TXD 0	UART0 _RX	FSMC_A 13			
	98	GPIO6	ADC01 2_HOU T8				TIMER C_EXI N3	PWM0 _OUT2	TIME RC_E XOUT 1	CAN1 _TXD 1		FSMC_A 14			
66	99	GPIO7	ADC01 2_HOU T9			SCI0_ RST	TIMER D_EXI N3	PWM1 _OUT1	TIME RD_E XOUT 1	CAN1 _CLK OUT		FSMC_A 15			
67	100	GPIO71	ADC01			SCI0_	TIMER	PWM0	TIME					MCO	QSPI1_D

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
			2_HOUT10			CLK(O)	A_EXIN1	_OUT0	RA_EXOUT1					(DS need)	2
68	101	GPIO72	ADC012_HOUT11	CLK_OUT			TIMERA_EXIN1	PWM0_OUT1	TIMERA_EXOUT1		UART7_TX				QSPI1_D3
69	102*	GPIO73	ADC012_HOUT_RD				TIMERC_EXIN1	PWM0_OUT2	TIMERC_EXOUT1		UART7_RX			MII1_TXCLK	
70	103	GPIO74		ATEST			TIMERA_EXIN1	PWM1_OUT0	TIMERA_EXOUT1	CAN0_RXD	UART7_CTS		FSMC_NWAIT3(RB3)in)-NFC	MII1_TXD3	
71	104*	GPIO75					TIMERA_EXIN2	PWM1_OUT1	TIMERA_EXOUT2	CAN0_TXD0	UART7_RTS		FSMC_NWAIT4(RB4)in)-NFC	MII1_CRSS	
72	105	JTMS/SWDIO	GPIO76												

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
73	106	VCAP2													
74	107	Vss_2													
75	108	Vdd_2													
76	109	JTCK/S WCLK	GPIO7 7			I2C0_ SDA					UART1 _TX				QSPI1_D 4
77	110	JTDI	GPIO7 8			I2C0_ SCL	TIMER A_EXI N2	PWM1 _OUT2		SPI2_S SN	UART1 _RX				QSPI1_D 5
78	111*	GPIO79	DRVV BUS	COMP _OUT(o)			TIMER A_EXI N4	PWM1 _OUT0		SPI2_S CK	UART5 _TX			RMII1_ TXD0/ MII1_TX D0	
79	112*	GPIO8		COMP _RD(o)		I2C2_ SCL	TIMER B_EXI N4	PWM1 _OUT1		SPI2_ MISO	UART5 _RX			RMII1_ TXD1/ MII1_TX D1	
80	113*	GPIO9				I2C2_ SDA	TIMER C_EXI N4	PWM1 _OUT2		SPI2_ MOSI	UART1 _TX			MII1_TX D2	
81	114	GPIO80										FSMC_D	FSMC_		

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
												2	D2_NFC		
82	115	GPIO81										FSMC_D 3	FSMC_ D3_NFC		
	116	GPIO82				SCI0_ DAT					UART1 _RX			MII1_C OL	
83	117	GPIO83												RMII1_ MDIO/ MII1_M DIO	
84	118	GPIO84										FSMC_N OE(out)	FSMC_ NRE_N FC(out)		
85	119	GPIO85										FSMC_N WE(out)	FSMC_ NWE_N FC(out)		
86	120	Vss_10													
87	121	Vdd_10													
	122	GPIO86											FSMC_ NWAIT 2(RB2)(i		

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
													n)-NFC		
	123	GPIO87										FSMC_N E1(out)	FSMC_ NCE2_ NFC(out)		
88	124	GPIO88										FSMC_N E2(out)	FSMC_ NCE3_ NFC(out)		QSPI1_D 6
	125	GPIO89										FSMC_N E3(out)	FSMC_ NCE4_ NFC(out)		QSPI1_D 7
89	126	GPIO90												RMII1_ MDC/ MII1_M DC	
	127	GPIO91										FSMC_N E4(out)			QSPI1_SS _0_N
	128	GPIO92										FSMC_A 24			

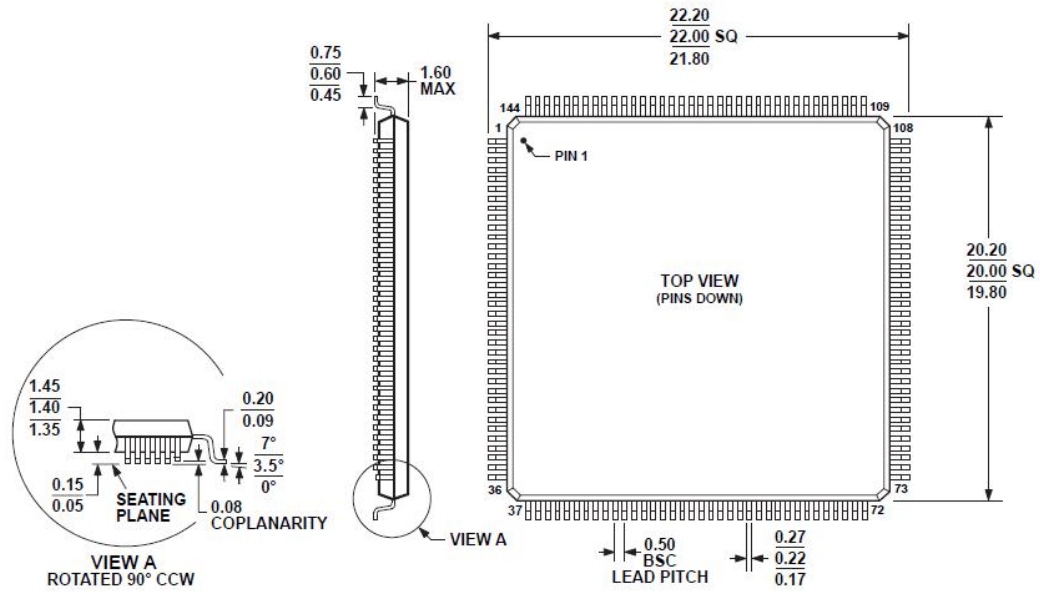
LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
	129	GPIO93										FSMC_A 25			
	130	Vss_11													
90	131	Vdd_11													
	132	GPIO94		ADC0 12_HO UT6										MII1_TX ER	
91	133	JTDO	GPIO9 5	ADC0 12_HO UT7		SCI1_ RST				SPI2_S CK					QSPI1_SS _1_N
92	134	NJTRS T	GPIO9 6	ADC0 12_HO UT12		SCI1_ CLK				SPI2_ MISO					QSPI1_R XDS
93	135	GPIO97		ADC0 12_HO UT13		SCI1_ DAT				SPI2_ MOSI				MAC0_P TP_PPS_ O	
94	136*	GPIO98		ADC0 12_HO UT14		I2C0_ SCL	TIMER A_EXI N4	PWM1 _OUT0	TIME RA_E XOUT 2	CAN2 _TXD 1	UART6 _TX			MAC1_P TP_PPS_ O	

LQFP 100	LQFP 144	Option0 (default)	Option1	Option2	Option3	Option4	Option5	Option6	Option7	Option8	Option9	Option10	Option11	Option12	Option13
95	137	GPIO99		ADC0 12_HO UT15		I2C0_ SDA	TIMER B_EXI N4	PWM1 _OUT1	TIME RB_E XOUT 2	CAN2 _CLK OUT	UART6 _RX				QSPI1_S CK_OUT
96	138	BOOT0													
97	139	GPIO10 0				I2C0_ SCL	TIMER C_EXI N4	PWM1 _OUT2	TIME RC_E XOUT 2	CAN2 _RXD	UART6 _CTS				QSPI1_D 0
98	140	GPIO10 1				I2C0_ SDA	TIMER D_EXI N4	PWM0 _OUT1	TIME RD_E XOUT 2	CAN2 _TXD 0	UART6 _RTS				QSPI1_D 1
	141	GPIO10 2					TIMER B_EXI N2					FSMC_N BL0(out)			
	142	GPIO10 3										FSMC_N BL1(out)			
99	143	Vss_3													
100	144	Vdd_3													

*注：此管脚为 5V 耐压管脚

3.2 封装规格

LQFP144 封装规格如下图所示:



COMPLIANT TO JEDEC STANDARDS MS-026-BFB

091708-A

图 3-1 LQFP144 封装规格

LQFP100 封装规格如下图所示:

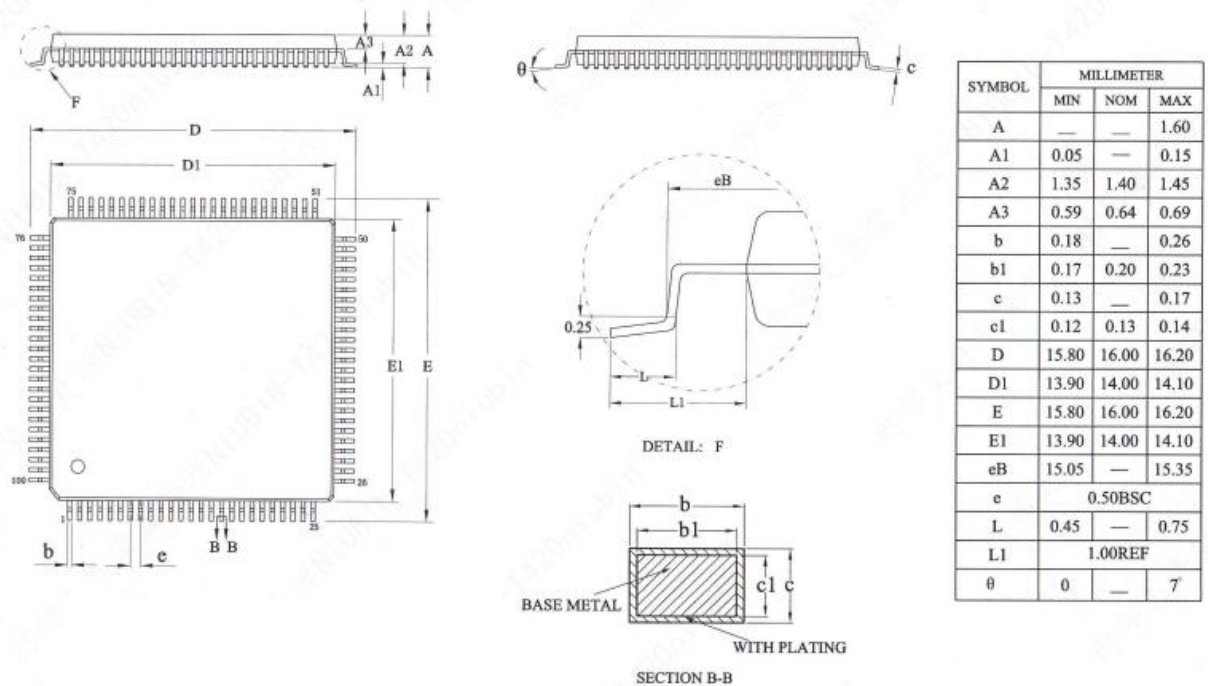


图 3-2 LQFP100 封装规格

3.3 选型表

选型表																					
产品型号	存储器			性能		外设								定时器		安全				封装 (mm)	
	片上FLASH(K)	RAM(K)	ROM	时钟频率 (MHz)	工作电压(V)	MAC	USB	I2C	SPI	QSPI	UART	7816	CAN	GPIO	16BIT	32BIT	CRC	AES\SM4	内置TRNG		唯一ID
SCM630L144QLA0	2048	512	16	200	2.5~3.6	2	1	3	4	2	8	1	3	104	8	4	支持	支持	支持	支持	LQFP144 (20X20)
SCM630L100QLA0	2048	512	16	200	2.5~3.6	1	1	2	3	-	5	1	2	63	8	4	支持	支持	支持	支持	LQFP100 (14X14)

4 极限值

4.1 温度极限值

表 4-1 温度极限值

名称	描述	最小值	最大值	单位
T _{STG}	存储温度	-55	150	° C
T _{SDR}	焊接温度, 无铅	-	260	° C

4.2 湿度极限值

表 4-2 湿度极限值

名称	描述	最小值	最大值	单位
MSL	湿度敏感等级	-	3	-

4.3DC 电气特性

表 4-3 DC 电气特性

参数	符号	Min.	Typ	Max.	单位	备注/测试条件
工作电压	V _{DD}	2.5	3.3	3.6	V	-
电池电压	V _{BAT}	1.8	3.3	3.6	V	
IO 工作电压	V _{DDIO}	2.5	3.3	3.6	V	-
输入低电平	V _{IL}	0	-	0.3V _{DDIO}	V	-
输入高电平	V _{IH}	0.7V _{DDIO}	-	V _{DDIO}	V	-
输出低电平	V _{OL}	-	-	0.6	V	V _{DDIO} = 3V, I _{OL} = 4.5mA DS=00 I _{OL} = 9mA DS=01 I _{OL} = 13.5mA DS=10 I _{OL} = 18mA DS=11
输出高电平	V _{OH}	V _{DD} -0.6	-	-	V	V _{DDIO} = 3V, I _{OH} = 4.5mA DS=00

参数	符号	Min.	Typ	Max.	单位	备注/测试条件
						IOH=9mA DS=01 IOH=13.5mA DS=10 IOH=18mA DS=11
IO 输出电流	IOH1/IOL1		4.5		mA	DS=00
	IOH2/IOL2		9		mA	DS=01
	IOH3/IOL3		13.5		mA	DS=10
	IOH4/IOL4		18		mA	DS=11
IO 总输出电流	IOHT/IOLT			100	mA	
输入施密特窗口	V _{SCH}		0.5		V	V _{DDIO} =3V
Run 工作电流	I _{DD0}		35		mA	V _{DD} =3.3V, temp=25° CPU @ 200MHz 系统以及各模块时钟开启;
Wait 工作电流	I _{DD1}		27		mA	V _{DD} =3.3V, temp=25° CPU@200MHz 所有外设时钟关闭
	I _{DD2}		17		mA	V _{DD} =3.3V, temp=25° CPU@60MHz 所有外设时钟关闭
	I _{DD3}		12		mA	V _{DD} =3.3V, temp=25° CPU@100KHz 所有外设时钟关闭
Sleep 工作电流	I _{DD4}		12.3		mA	V _{DD} =3.3V, temp=25°

参数	符号	Min.	Typ	Max.	单位	备注/测试条件
BAT 电流	I_{DD_BAT}		0.6		uA	$V_{DD}=0V$, $V_{BAT}=3.3V$,temp=25° RTC 运行
上电复位放 开电压	V_{POR}	2.3		2.5	V	
下电复位电 压	V_{BOR}	2.2		2.4	V	
ADC 基准电 压	V_{REF}	2.7		V_{DD}	V	
ADC 微分线 性误差	DNL		± 2		LSB	
ADC 积分线 性误差	INL		± 4		LSB	
ADC 有效位 数	ENOB		13		Bit	
ESD	VESD	--	4000	-	V	

5 通用特性

5.1 交流电气特性

若无其他说明，传输延时是从 50%点到 50%点测量的，上升沿和下降沿是在 10%和 90%的点测量的，如下图所示：

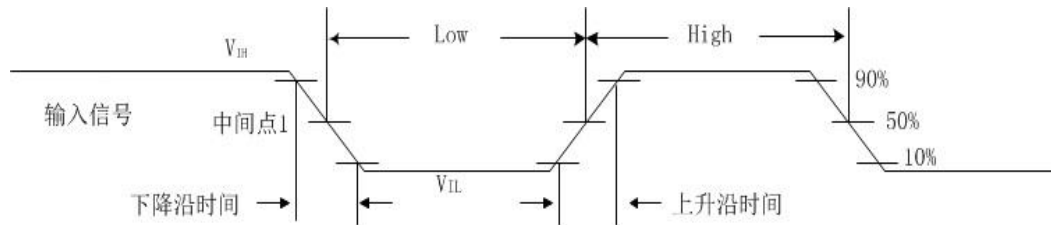


图 5-1 输入信号测量参考

5.2 静态特性

5.2.1 电压电流操作要求

表 5-1 电压和电流操作要求

特征	描述	最小值	最大值	单位
V_{DD}	供电电压	2.5	3.6	V
V_{DDA}	模拟供电电压	2.5	3.6	V
$V_{DD} - V_{DDA}$	V_{DD} 与 V_{DDA} 压差	-0.2	0.1	V
$V_{SS} - V_{SSA}$	V_{SS} 与 V_{SSA} 压差	-0.1	0.1	V
V_{IH}	输入高电平	$0.7 \times V_{DD}$	3.6	V
V_{IL}	输入低电平	0	$0.3 \times V_{DD}$	V
V_{HYS}	输入迟滞电压	$0.08 \times V_{DD}$	-	V

5.2.2 LVD、POR 和 PDR 操作要求

表 5-2 LVD、POR 和 PDR 操作要求

名称	描述	最小值	典型值	最大值	单位
VPOR/PDR	检测 VDD POR/PDR 上升沿电压	2.155	2.185	2.208	V
	检测 VDD POR/PDR 下降沿电压	2.001	2.030	2.052	V
VLVD (VD33)	检测下降沿低电压极限值— (举例说明)				V
	Level1 (LVDV=0000)	2.243	2.275	2.297	
	Level2 (LVDV=0001)	2.287	2.319	2.342	
	Level5 (LVDV=0100)	2.430	2.465	2.488	
	Level6 (LVDV=0101)	2.482	2.517	2.542	
	Level8 (LVDV=0111)	2.608	2.629	2.655	
	Level9 (LVDV=1000)	2.652	2.95	2.715	
	Level10 (LVDV=1001)	2.713	2.751	2.778	
	Level11 (LVDV=1010)	2.778	2.817	2.845	
	Level16 (LVDV=1111)	3.154	3.199	3.230	

5.2.3 电压和电流操作行为

表 5-3 电压和电流操作行为

名称	描述	最小值	最大值	单位
V _{OH}	输出高压	VDD-0.5	—	V
V _{OL}	输出低压	—	0.6	V
I _{IN}	全部温度范围的每个引脚的输入漏电流	—	1	μA
I _{IN25}	25 °C 下每个引脚的输入漏电流	—	0.1	μA
I _{OZ}	Hi-Z(off 状态)漏电流 (每个引脚)	—	0.1	μA
R _{PU}	内部上拉电阻	20	60	kΩ
R _{PD}	内部下拉电阻	20	60	kΩ

5.2.4 恢复特性

表 5-4 恢复特性

名称	描述	最小值	典型值	最大值	单位
Twake	从 sleep 到 CPU 执行第一条指令。	—	100	—	μs

5.3 动态特性

5.3.1 设备时钟指南

表 5-6 设备时钟指南

名称	最小值	最大值	单位
fSYS	100K	200M	Hz

5.4 温度特性

5.4.1 温度运行要求

表 5-7 温度运行要求

名称	描述	最小值	最大值	单位
TJ	芯片结温	-40	125	°C
TA	工作温度	-40	105	°C
		-40	125 (sleep 模式)	°C

5.5AC 电气特性

表 5-8 AC 特性

参数	符号	数据			单位	备注/测试条件
		Min.	Typ.	Max.		
MCU 工作时钟	f _{MCU}			200	MHz	
ADC 采样率	f _{AD}			1.72	Msps	

6 外设操作要求和行为

6.1 时钟单元

6.1.1 振荡器电气指南

表 6-1 片内低频 RC 振荡器 LOSC 电学指标特性

名称	描述	条件	最小	典型	最大	单位
I _{OP(LOSC)}	工作电流	-	2.16	4.14	4.61	uA
T _{C(LOSC)}	输出频率温度特性 F _{max} -F _{min} /V _{typ}	T _A =-40~85 V _{DD} =1.2V	±1.46		±2.46	%
S _{vop(LOSC)}	输出频率电压特性 F _{max} -F _{min} /V _{typ}	V _{DD} =1.02~1.32V T _A =25	0		0.13	%

表 6-2 片内高频 RC 振荡器 HOSC 电学指标特性

名称	描述	条件	最小	典型	最大	单位
T _{C(HOSC)}	输出频率温度特性 F _{max} -F _{min} /F _{typ}	T _A =-40~125 V _{DD} =1.08V		±2		%
S _{vop(HOSC)}	输出频率电压特性 F _{max} -F _{min} /F _{typ}	V _{DD} =1.08~1.32V T _A =-40~125		±4		%

表 6-3 32.768KHz 晶体振荡器 XLOSC 电气特性及频率指南

名称	描述	条件	最小	典型	最大	单位
I _{OP(XLOSC)}	工作电流	最弱驱动能力		0.5		uA
T _{S(XLOSC)}	起振时间			1		s
f _{32k}	输出时钟频率		--	32.768	--	KHz

表 6-4 8~32MHz 晶体振荡器XHOSC 电气特性及频率指南

名称	描述	条件	最小	典型	最大	单位
----	----	----	----	----	----	----

名称	描述	条件	最小	典型	最大	单位
f _{XHOSC}	输出时钟频率	XHFQ_SEL=00	--	8	--	MHz
		XHFQ_SEL=01		12		MHz
		XHFQ_SEL=10		24		MHz
		XHFQ_SEL=11		32		MHz

6.1.2 PLL 电气特性

表 6- 5 PLL 电气特性及频率指南

名称	描述	最小值	典型值	最大值	单位
f _{IN}	PLL 输入频率	10	26	50	MHz
f _{VOC}	VOC 频率	500	780	1500	MHz
f _{pre-div}	Per-divider 频率	4	-	50	MHz
J _{crms}	Cycle-to-cycle jitter (rms) 输出	-	8	-	ps
J _{cp2p}	Cycle-to-cycle jitter (p2p) 输出	-	80	-	ps
M	参考分频范围	1	-	4	
N	反馈分频范围	4	30	127	
O	输出分频阀内	1	-	4	
C _L	输出电容	-	10	-	fF
T _d	Duty cycle	40	-	60	%
T _{LOCK}	Lock-in 时间			100	us
I _{CC}	V _{DD12A} +V _{DD12D} 电流消耗		3.5		mA
I _{PDN}	Powerdown 下模式电流			50	uA

6.2 存储器和存储接口

6.2.1 Flash 电气指南

本节描述 Flash 存储模块的电气特性。

6.2.2 Flash 性能

表 6-6 Flash 性能指标

名称	描述	最小值	典型值	最大值	单位
编程速率 (32bit)	—	16	—	24	us
擦速率 (扇区擦)	—	3.2	—	4.8	ms
擦速率 (片擦)	—	8	—	12	ms

6.2.3 可靠性

数据在室温下保持超过 10 年。

6.3 安全和完整性模块

6.3.1 CRC

CRC (Cyclic Redundancy Check)，循环冗余校验 (码) 是一类重要的线性分组码，编码和解码方法简单，检错和纠错能力强。

由 CPU/DMA 发起 CRC 码的生成或校验操作，实现快速、低功耗通信数据差错控制。

本模块具有如下特点：

- 1)支持多种生成多项式 (目前为 4 种：CRC-CCITT，CRC-16，CRC-32，CRC-8)
- 2)支持并行 CRC 计算，可以配置为生成或校验模式
- 3)支持三种数据输入宽度：字节、半字、字。对于字节数据，可在一个周期内完成运算；对于半字数据，可在二个周期内完成运算；对于字数据，可在四个周期内完成运算
- 4)每种生成多项式可以将 CRC 初始值配置成全 0 或全 1；可配置字节在运算前、字在运算后进行“颠倒”；可配置输出结果取反

CRC 支持的公式及特性如下：

CRC-16-CCITT: $G(x)=x^{16}+x^{12}+x^5+1$

CRC-16 : $G(x)=x^{16}+x^{15}+x^2+1$

CRC-32 : $G(x)=x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^7+x^5+x^4+x^2+x+1$

CRC-8 : $G(x)=x^8+x^2+x+1$

6.3.2 AES 模块

本模块 (AES accelerator)可支持 AES 的加解密操作。本模块功能如下：

- 执行 AES 算法标准的加密流程和解密流程，
- 提供一个安全的硬件实现架构，能够有效抵御 Side Channel Attack 中的差异功耗分

析（DPA）的攻击。

在应用中，本模块需要在第一次运算时输入 64 位的随机数来辅助进行安全运算，而在后续的运算中模块内部会自行更新随机数用于安全运算而无需每次输入新的随机数。也可以每次均输入不同的随机数来提供更好的安全特性，随机数是否输入并不影响正常的功能，仅仅影响安全抗攻击的效果。随机数建议采用真随机数并且不能在其他场合泄漏。

6.4.3 SM4

本模块为国产加密分组密码算法 SM4 运算模块，SM4 算法分组长度为 128Bit，密钥长度及 CBC 模式下初始向量长度均为 128Bit。支持 ECB、CBC 工作模式。

本模块符合发布的国产加密算法 SM4 算法原理标准。

功能特性：

- 支持 ECB、CBC 工作模式下数据加（解）密；
- CBC 工作模式初始向量 IV 值可配，也可以单独复位为 0，支持不读出中间结果；

6.4 模拟部分

6.4.1 ADC 运行条件和电气特性

表 6-7 ADC 运行条件

符号	参数说明	最小	典型	最大	单位
V _{OP3V}	3V 电源工作电压	3	3.3	3.6	
V _{OP12V}	1.2V 电源电压	1.08	1.2	1.32	V
f _{ADC}	ADC 工作时钟			50M	Hz
F _s	采样速率			1.72M	sps
V _{AIN}	输入信号范围	0		VREF	V
C _{ADC}	采样保持电容		30		pF
I _{OPADC}	工作电流		4		mA
I _{st}	关断电流			1000	nA

6.5 定时器

芯片有 4 个相同的 Timer 模块，每个模块的主要特征指标有：

- 支持数量丰富的捕捉源和计数源

- 计数范围大
- 支持匹配输出，输出脉冲的宽度和极性可设置
- 支持 2 个 16bit 的独立计数器/定时器（TC0、TC1）
- 可配置为 1 个 32bit 的独立计数器/定时器

本设计分为下面的四个主要功能：

- 1) **Timer 功能：**能够对 `pclk` 时钟进行计数，同时，为了扩大计数的范围，可以配合使用预分频功能，从结果上来看，相当于将 `pclk` 进行分频之后再行计数；
- 2) **Counter 功能：**能够对指定信号的上升沿/下降沿/双沿的个数进行计数，这个指定的信号可以来自于芯片内部，也可以来自于芯片外部，具体使用哪个信号可以进行配置。由于使用芯片内部的 `pclk` 采样这个指定的信号，所以这个信号的频率要小于 `fpclk/2`；
 - **匹配功能：**这个功能是 `timer/counter` 功能的一个附属品，不管是在 `timer` 还是 `counter` 模式下，只要计数器 `TC` 的值和指定的值相等，就会发生匹配事件，这个时间可以通过脉冲的形式输出到芯片外面，同时也可以产生对应的中断；
 - **捕捉功能：**这个功能也是 `timer/counter` 功能的一个附属品，不管是在 `timer` 还是 `counter` 模式，只要发生了规定的事件，就会将当前计数器 `TC` 的值保存下来，这就是捕捉功能，所谓规定的事件，是指当一个信号发生指定的动作，例如出现上升沿/下降沿、两次相邻的上升沿（探测周期长度）、两次相邻的上升沿/下降沿（探测信号宽度），发生捕捉事件之后，可以产生对应的中断。

该模块包括了两个 16bits 的 `timer/counter`（后文简称为 `T/C`）：`T/C0` 和 `T/C1`，每个 `T/C` 都是一个单独的功能模块，两个模块中 16bits 的计数器可以串联成一个 32 位的计数器，在 32 位 `T/C` 模式下，`counter` 的源头信号来自于 `T/C0`，同时捕捉的源头信号来自于 `T/C1`，匹配功能也在 `T/C1` 实现，通过将两个 `T/C` 连接在一起，形成了一个 32 位的 `T/C`。

6.6 通信接口

6.6.1 SPI 特性

系统提供标准串行外设接口 `SPI`（`Serial Peripheral Interface`），是外部设备通过 3 线交换 8 位数据的串行同步通讯手段。

特点：

- 支持高速率的 `SCK` 速率，主模式取决于系统时钟及分频系数，也可从外部给任意时钟，从模式取决于外接时钟。
- 可配置主、从设备
- 支持模式 0/1/2/3
- 主模式支持连续发送和接收，数据量可配
- 支持主从模式下的全双工工作

6.6.2 QSPI 特性

QSPI 模块支持以下特性：

- 支持 Dual SPI、Quad SPI 和 Octal SPI 配置
- 仅支持 SPI 主设备模式
- 支持模式 0/1/2/3
- 两个 32*32bit FIFO 分别用于发送数据和接收数据缓存
- 接收数据采样时刻可编程配置
- 工作时钟速率可编程配置
- 数据传输长度可编程配置

6.6.3 I2C 特性

芯片支持 I2C（Inter-Integrated-Circuit，简称为 I2C）总线，是一种双线制、双向串行通信协议总线，适合多个芯片或板上设备之间短距离、传输速率不高、数据量较少的通信场景。

主要实现 CPU 与外部 I2C 接口器件之间的同步通信，硬件实现串并转换。电路模块支持 I2C 的主机控制与从机受控模式。本 IP 能够支持多主机、冲突检测，并在多主机同时抢占总线时实现时钟同步、仲裁机制。

支持多种传输速率：100Kbps、400Kbps、1Mbps。

具有如下特点：

- 1) 兼容 I2C 标准协议 3.0，最高支持速率 1Mbps。
- 2) 既可作为主设备、也可作从设备，支持多主机操作、仲裁丢失检测

主设备功能

- 1) 支持主机可编程生成起始位、停止位、重复起始位、响应位、等待状态
- 2) 支持主机速率软件编程
- 3) 支持主发、主收模式

从设备功能

- 1) 支持从机起始位、停止位、重复起始位监测，总线忙状态监测
- 2) 支持从发、从收模式
- 3) 支持从机模式，支持从机地址可配置及可编程部分掩码匹配
- 4) 支持主机和从机模式下 7 位、10 位地址、广播呼叫地址
- 5) 在主机和从机模式下，支持软复位，支持时钟扩展
- 6) 在主机和从机模式下，在数据传输阶段支持 DMA 传输

7) 在主机和从机模式下，支持中断与状态查询

8) 支持对 SCL/SDA 信号进行去毛刺处理

支持超时检测。

1) 支持 SCL 线为低保持 35ms 超时检测机制

2) 支持 SCL 线为高时 SDA 为低状态保持 35ms 超时检测机

I2C 性能：

表 6-8 I2C 性能

特性	名称	标准模式		快速模式		fast+模式		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
SCL 时钟频率	f _{SCL}	0	100k	-	400K	-	1M	Hz
START 情况下的 hold	t _{HD}	4.0	-	0.6	-	0.26	-	us
SCL 的低电平时间	t _{LOW}	4.7	-	1.3	-	0.5	-	us
SCL 的高电平时间	t _{HIGH}	4.0	-	0.6	-	0.26	-	us
再发送的 START 条件建	t _{SU (STA)}	4.7	-	0.6	-	0.26	-	us
数据建立时间	t _{SU (DAT)}	250	-	100	-	50	-	ns
SDA 和 SCL 的上升时间	t _r	-	1000	20+0.	300	-	120	ns
SDA 和 SCL 的下降时间	t _f	-	300	20+0.	300	-	120	ns
STOP 条件下的建立时间	t _{SU (STO)}	4.0	-	0.6	-	0.26	-	us
STOP 和 START 之间的总线空闲时间	t _{BUF}	4.7	-	1.3	-	0.5	-	us

6.6.4 PWM 特性

功能概述：

本模块内部有 2 个 PWM 模块，每个模块有 3 路输出。共 6 路 PMW 电路输出，其主要用来产生规定周期和分频比的脉冲信号。

PWM 模块的输出会和 UART 模块的输出 TX 进行或操作，当 UART 输出的 TX 为高时，PWM 的输出不会起作用，当 UART 输出 TX 为低时，会将这个低电平变为上图所示的 PWM 波形。

本模块的示意图如下：

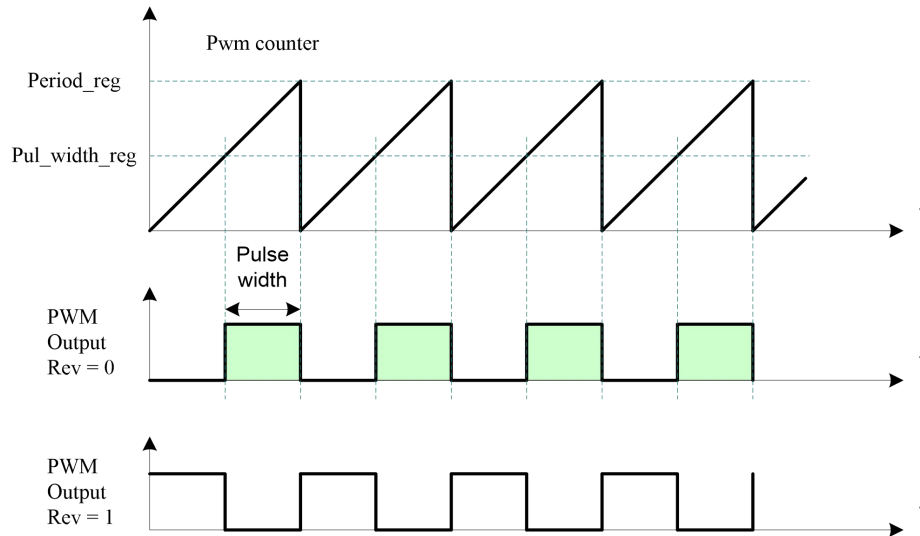


图 6-5 PWM 波形

6.6.5 UART 特性

UART 特性：

- 具有独立的接收和发送 FIFO
- 接收和发送 FIFO 的深度为 2B
- 具有可配置的奇偶校验功能
- 具有可配置的 1 或 2 个 STOP bit
- 波特率可调
- 具备接收/发送完成中断
- 具备 FIFO 状态输出，方便与 DMA 配合工作

UART 模块具主要功能两块：RX 和 TX。

发送功能：能够根据配置，将总线写入 FIFO 的数据按照固定的格式发送出去。

接收功能：能够根据配置，按照格式接收外部数。

6.6.6 UART_CTS 特性

UART_CT 特性：

- 具有独立的接收和发送 FIFO
- 接收和发送 FIFO 的深度为 64B
- 具有可配置的奇偶校验功能
- 具有可配置的 1 或 2 个 STOP bit
- 波特率可调

- 具备接收/发送完成中断
- 具备 FIFO 状态输出，方便与 DMA 配合工作
- 具备 CTS/RTS 流控功能，对传输进行控制

UART 模块具有三大块，APB_IF，RX 和 TX 单元。主要功能两块：RX 和 TX。

发送功能：能够根据配置，将总线写入 FIFO 的数据按照固定的格式发送出去。

接收功能：能够根据配置，按照格式接收外部数据。

流控功能：控制数据流传输,且可进行寄存器人工配置。

注：Uart0 唤醒时，将 PAD 输入选择到 UART 功能之前，需要先配置 IO 控制寄存器，将 UART 对应 PAD 的 PU/PD 切换成默认上拉模式

6.67 7816 特性

本设计提供了一个符合 7816-3 T=0 和 T=1 标准的异步半双工串行通信接口。

通信之前 CPU 需要配置相应的通信参数，然后将需要发送的数据写入数据寄存器，7816 模块将待发送数据存入发送数据 FIFO 并形成协议帧通过数据输出 IO 口发送出去；同时，模块会检测数据输入 IO 上的电平变化，当检测到有效数据帧时会自动进行接收并根据帧格式配置信息形成相应的数据帧，最终将数据存储在接收数据 FIFO，CPU 可以通过查询方式和中断方式通过总线读出缓冲区数据。

6.6.8 CAN 特性

系统共有 3 路 CAN 总线接口。支持 CAN2.0A 和 CAN2.0B，即同时支持 11bit 和 29bit ID 标识符。

- 支持速率 125Kbps 到 1Mbps(达到 1Mbps 要求工作时钟最低 16MHz)
- 接收报文过滤
- 支持监听模式
- 支持自测模式
- 支持 CAN 总线位速率检测（支持热插拔）
- 报文不重发机制可配
- 报文自发送自接收检测

6.6.9 USB 特性

本模块为 USB OTG controller 有如下特性：

- 符合 USB2.0 协议规范
- 支持 OTG 功能
- HOST 下支持 HS/FS/LS 三种速率模式

- 除控制传输外，可配置最多 3 个双向 USB 端点
- 支持控制传输、批量传输和中断传输

6.6.10 MAC 特性

此模块主要支持以下功能：

- 通过外接的 PHY 接口，支持 10/100M bit/s 的数据传输速率
- 支持全双工和半双工操作
- 支持多种灵活的地址过滤模式
- 支持由 IEEE 1588-2002 标准定义的以太网帧时间戳

6.6.11 NAND FLASH 控制器特性

NFC 控制器的主要功能：

- 支持 1~3 个 flash 存储器。
- 产生异步 NAND FLASH 的操作时序，支持异步访问模式。
- 支持 SLC/MLC/TLC Nand Flash
- 支持 512Byte 及以上 page Nand Flash
- 具有扰码功能
- 配合支持 BCH 512B/1KB 纠错(软件可以配置)
- 支持 CE interleaving 模式和 Plane interleaving

6.6.12 XSRAM_CTRL 特性

该模块具有：

(1) 静态随机存储器（SRAM）接口

该模块主要特征指标有：

- 独立的 4 个片选输出，每片寻址 64MB
- 支持 SRAM 读写时序可配
- 支持控制信号电平极性可配

(2) 接口支持 LCD 控制器 MCU 接口 I8080 和 M6800 模式。

声明

本公司提供技术性 & 可靠性数据，不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

以上最终解释权归北京智芯微电子科技有限公司所有。

联系方式：

电话：010-51971677

传真：+86-010-51971688

地址：北京市昌平区双营西路 79 号院中科云谷园 11 号楼