

Hi6000A 系列高精度调光升压 LED 恒流驱动器

1. 特性

- 支持 100:1 调光比
- 工作电压范围 5-40V
- 启动电压 2.7V
- 转换效率>95%
- 超低待机功耗<2uA
- 真正无频闪调光
- 支持调光频率超过 32K
- 支持内部 PWM 转模拟调光
- 内置 40VLDO 供电
- 恒流精度 $\leq\pm 3\%$
- 支持过温降电流
- 支持输出过压保护
- 封装: ESOP8

2. 应用范围

- 户外照明
- 智能照明
- 带锂电应用方案
- 太阳能路灯
- 补光灯

3. 产品说明

Hi6000A 是一系列外围电路简洁的宽调光比升压调光恒流驱动器, 适用于 3-40V 输入电压范围的 LED 照明领域。

Hi6000A 采用我司专利算法, 可以实现高精度的恒流效果, 输出电流恒流精度 $\leq\pm 3\%$, 电压工作范围为 5-40V, 可以轻松满足锂电池及中低压的应用需求, 输出耐压仅由 MOS 耐压决定。

芯片内部有本司专利的高精度恒流算法, 确保 VIN 的上电时间<500ms。

PWM 调光信号内部转模拟, 调光全程无频闪, 支持 1K 以上的调光频率, 调光比 100:1。当 EN/DIM 拉低到 GND 超过 40ms, 芯片自动进入休眠模式以降低功耗, 此时待机电流<2uA, 当 EN/DIM 端口拉高以后芯片重新启动。EN/DIM 管脚不能悬空, 不使用时应与 VIN 管脚短接在一起。

芯片的输出电流通过 IFB 端口电阻来设定。

支持过温降电流和输出过压保护。

4. 芯片选型:

| 型号 | 输出电流范围 | 驱动方式 | 封装形式 | 编带数量 (颗/盘) |
|---------|--------|-------|-------|------------|
| Hi6000A | —— | 外置MOS | ESOP8 | 4000 |

5. 管脚配置

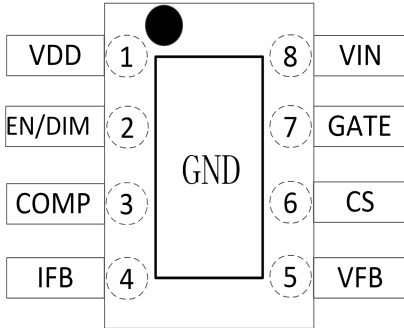


图 5.1 Hi6000A 管脚图

| 编号 | 管脚名称 | 功能描述 |
|----|--------|----------------|
| 1 | VDD | 内部电源，旁路电容脚 |
| 2 | EN/DIM | PWM 调光以及低待机使能 |
| 3 | COMP | 环路补偿电容 |
| 4 | IFB | 输出电流检测 |
| 5 | VFB | 输出过压保护 |
| 6 | CS | 峰值电流检测 |
| 7 | GATE | NMOS GATE 驱动管脚 |
| 8 | VIN | 外部供电输入 |
| EP | GND | 芯片地 |

6. 极限参数

| 符号 | 说明 | 范围 | 单位 |
|-----------------|------------------------------|---------|-----------------------------|
| VIN | 外部供电输入 | -0.3~46 | V |
| EN/DIM | PWM 调光以及低待机使能 | -0.3~46 | V |
| VFB/CS/GATE | 输出过压保护、峰值电流检测、NMOS GATE 驱动管脚 | -0.3~46 | V |
| 其余管脚 | VDD、COMP、IFB、GND | -0.3~6 | V |
| $R_{\theta JA}$ | PN 结到环境的热阻（注 1） | 65 | $^{\circ}\text{C}/\text{W}$ |
| PD | 最大承受功耗（注 2） | 1.0 | W |
| TSTG | 存储温度 | -40~150 | $^{\circ}\text{C}$ |
| TA | 工作温度 | -40~125 | $^{\circ}\text{C}$ |
| ESD | HBM 人体放电模式 | >2 | KV |

注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2：温度升高最大功耗一定会减小，这也是由 T_{JMAX} ， $R_{\theta JA}$ 和环境温度 T_A 所决定的。最大允许功耗为 $P_D = (T_{JMAX} - T_A) / R_{\theta JA}$ 或是极限范围给出的数值中较低值。

7. 结构框图

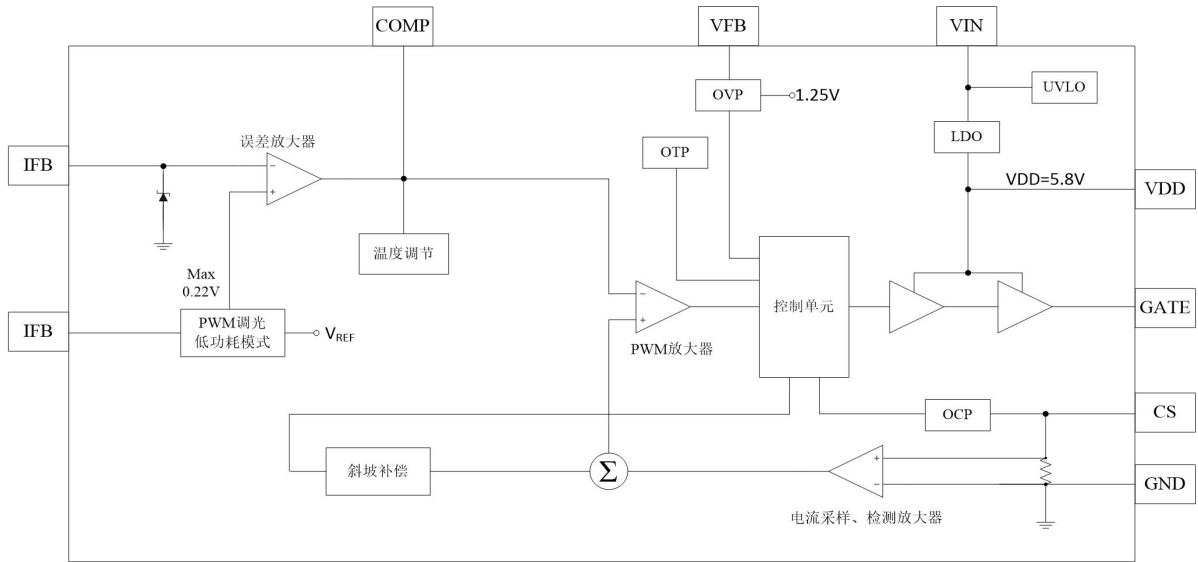


图 7.1 Hi6000A 芯片内部结构框图

8. 应用电路

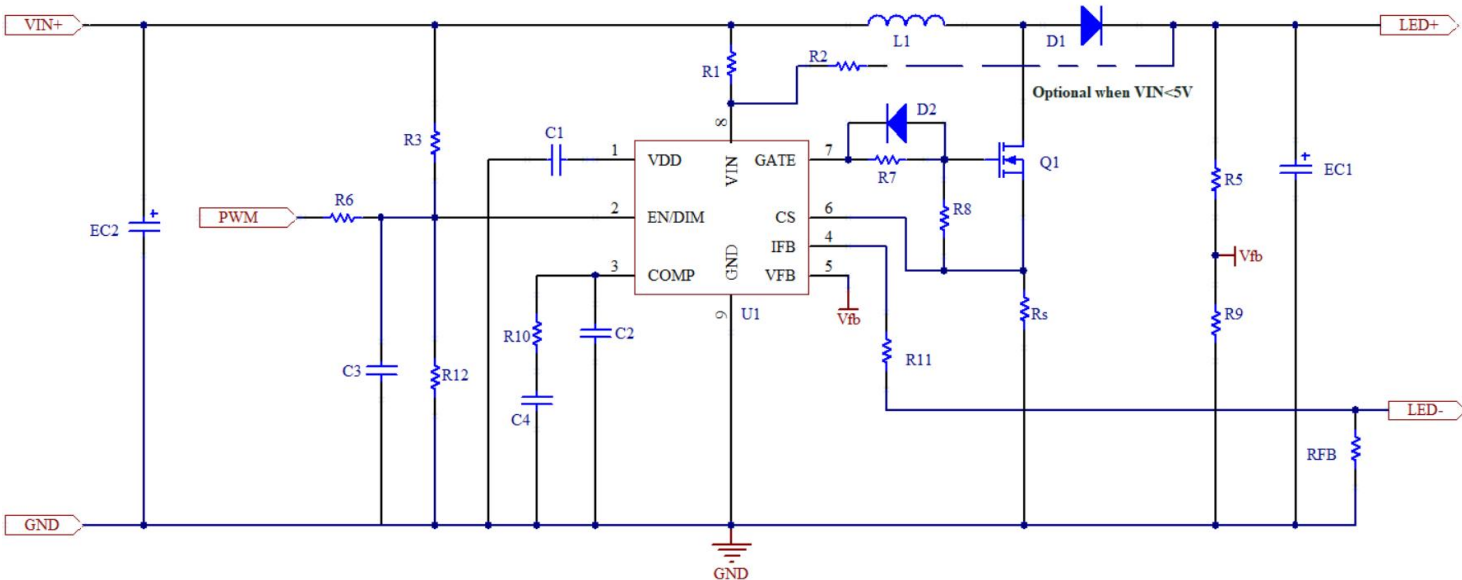


图 8.1 Hi6000A 典型应用电路

9. 电气特性

(除非特殊说明, 下列条件均为 $T_A=25^{\circ}\text{C}$)

| 符号 | 说明 | 测试条件 | 范围 | | | 单位 |
|-----------------|---------------|-------------|-----|------|------|--------------------|
| | | | 最小 | 典型 | 最大 | |
| VIN 工作部分 | | | | | | |
| I_{DD} | 工作电流 | $V_{IN}=5V$ | - | 1 | - | mA |
| $I_{STANDBY}$ | 休眠待机电流 | | - | - | 2 | uA |
| V_{IN} | V_{IN} 电压范围 | | 2.7 | - | 40 | V |
| V_{DD} | V_{DD} 电压 | | - | 5.8V | - | V |
| U_{VLO} | 欠压保护范围 | | 2.3 | - | 2.5 | V |
| 恒流工作部分 | | | | | | |
| V_{CS} | 恒流调节电压 | $V_{IN}=5V$ | - | - | 235 | mV |
| I_{FB} | 电流检测基准电压 | | - | 200 | - | mV |
| 震荡器 | | | | | | |
| D_{MAX} | 最大占空比 | | - | 90 | - | % |
| F_{OSC} | 默认开关频率 | | - | 130 | - | KHz |
| | | | | | | |
| 调光端口 | | | | | | |
| V_{DIM_H} | PWM 调光检测阈值上限 | PWM rising | - | 2.3 | - | V |
| V_{DIM_L} | PWM 调光检测阈值下限 | PWM falling | - | 0.8 | - | V |
| GATE 驱动 | | | | | | |
| I_{source} | 驱动拉电流 | | - | 400 | - | mA |
| I_{sink} | 驱动灌电流 | | - | 600 | - | mA |
| 可靠性 | | | | | | |
| T_{OVT} | 过温保护 | 过温降电流的方式 | - | 135 | - | $^{\circ}\text{C}$ |
| V_{FB} | 过压保护阈值 | | 1.1 | - | 1.25 | V |

备注:

1. 对于未给定上下限值的参数, 本规范不保证其精度, 但其典型值合理反映了器件性能。
2. 规格书的最小、最大参数范围由测试保证, 典型值由设计、测试或统计分析保证。
3. 芯片内部结温达到设定温度 (典型值 135°C) 时, 开启降电流功能。

10. 应用说明

本芯片是外围电路简洁的宽调光比升压恒流驱动器，适用于 2.7-40V 输入电压范围的升压恒流 LED 驱动领域。芯片采用本司专利的恒流控制算法，输出电流精度在±3%以内，可以做到 100:1 的无频闪调光。

10.1. 输出电流

输出电流由芯片通过外部 I_{FB} 连接的电阻 R_{FB} 进行设置，输出电流公式如下：

$$I_{OUT} = \frac{0.2}{R_{FB}} (A)$$

10.2. 芯片启动

系统上电后通过 VIN 管脚对芯片供电，其中 R1 为保护电阻，防止上电时浪涌电流损坏芯片，当 VIN 管脚 <12V 时 R1 可以不加，12V 以上请选择 10 欧姆的电阻。

芯片内部 40V LDO 供电，输入端应用范围宽，最低可以在 2.7V 的时候工作，轻松满足单节锂电池的应用，当输入电压低于 5V 时，建议 VIN 管脚接到输出的 LED+ 上面来供电。

10.3. 调光设置

EN/DIM 端口为 PWM 调光口内部自动将 PWM 信号转为模拟信号实现全程无频闪调光。当芯片检测到 EN/DIM 端口低电平时间超过 40ms，芯片进入低功耗待机模式，此时芯片工作电流 <2uA，当 EN/DIM 端口再次为高电平后芯片被唤醒，退出待机模式，恢复正常。

10.4. 输出过压保护设置

通过电阻 R3 和 R4 可以设置输出的过压保护电压，输出保护电压要比正常工作电压高 30%。VFB 端口为过压保护检测端口，当 VFB 电压高于 1.25V 时芯片的 GATE 开关输出关闭，当 VFB 的电压低于 1.1V 时芯片的开关输出重新开始，以确保输出电压不会超过设定电压，VFB 脚位需外接一个下拉电阻 R4，应用中 VFB 端口和 LED+ 直接接入一个电阻 R3 即可实现过压保护：

$$V_P = \frac{1.25 \times R3}{R4} + 1.25 (V)$$

10.5. 过电流保护设置

峰值电流检测电阻 R_{CS} 工作在 NMOS 管与 GND 之间，当 NMOS 管打开，电感电流流经电阻 R_{CS} 产生电压 V_{CS} ，CS 管脚检测 V_{CS} 电压。

当触发过电流保护，芯片 GATE 驱动管脚的占空比会缩小，限制电感电流，避免 NMOS 管 Q1 损伤。

通过下面公式可计算不同条件下 R_{CS} 阻值:

$$R_{CS} \leq \frac{V_{IN} \times 0.06V}{V_{OUT} \times I_{OUT}} (\Omega)$$

V_{IN} : 输入电压, V_{OUT} : 输出电压, I_{OUT} : 输出电流, 0.06V: CS 检测电压值

10.6. 电感选择

电感的选择可通过计算公式算出:

$$L = \frac{V_{IN} \times R_{CS} \times (V_{OUT} - V_{IN})}{V_{OUT} \times 0.02V \times F_{SW}} (uH) \quad , \quad R_{CS} \leq \frac{V_{IN} \times 0.06V}{V_{OUT} \times I_{OUT}} (\Omega)$$

V_{IN} : 输入电压, V_{OUT} : 输出电压, I_{OUT} : 输出电流, R_{CS} : 峰值电流检测电阻, F_{SW} : 工作频率

举例: $V_{IN}=12V$ 、 $V_{OUT}=36V$ 、 $I_{OUT}=1A$ 、 $R_{CS}=20m\Omega$ 、 $F_{SW}=130kHz$, 代入公式计算得电感 $L \approx 61.5uH$, 选用 68uH。

电感的选择影响功率、效率、稳态运行、瞬态响应和回路的稳定性。电感值决定了电感的纹波电流。选用电感需要注意其额定饱和电流及是否适合高频调光。

电感平均电流 (输入电流) 计算公式:

$$I_{AVG} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} (A)$$

电感峰峰值电流计算公式:

$$\Delta I_L = \frac{1}{L \times F_{SW} \times \left(\frac{V_{OUT}}{V_{IN} \times (V_{OUT} - V_{IN})} \right)} (A)$$

电感峰值电流计算公式:

$$I_P = I_{AVG} + \frac{\Delta I_L}{2} (A)$$

V_{IN} : 输入电压, V_{OUT} : 输出电压, I_{OUT} : 输出电流, F_{SW} : 工作频率, η : 转换效率, L : 电感值。

10.7. 电容与续流二极管选择

贴片电容建议选用 X5R、X7R 材质。

二极管应具有承受反向峰值电压的能力，建议选择反向额定电压大于 V_{IN} 的二极管。为了提高效率，选择肖特基二极管（平均电流大于输入与电感峰值电流，耐压大于输出电压的 1.5 倍）。

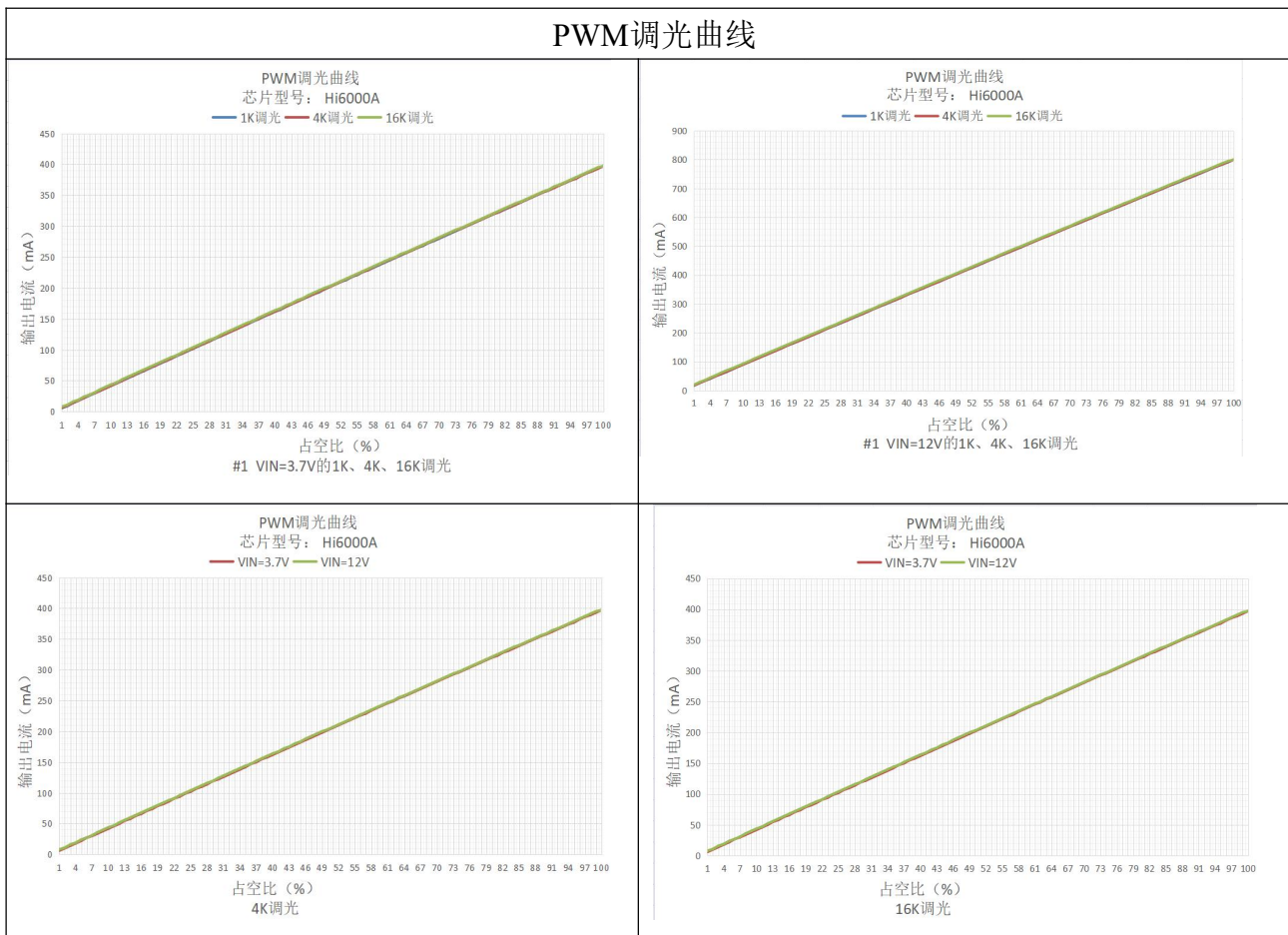
10.8. VDD 旁路电容

VDD 管脚需要并联一个 1.0uF 以上的旁路电容，电容的大小选择和驱动 MOS 的大小有关系，MOS 越大，需要的旁路电容也越大。PCB 布板时，VDD 电容需要紧挨着端口布局。

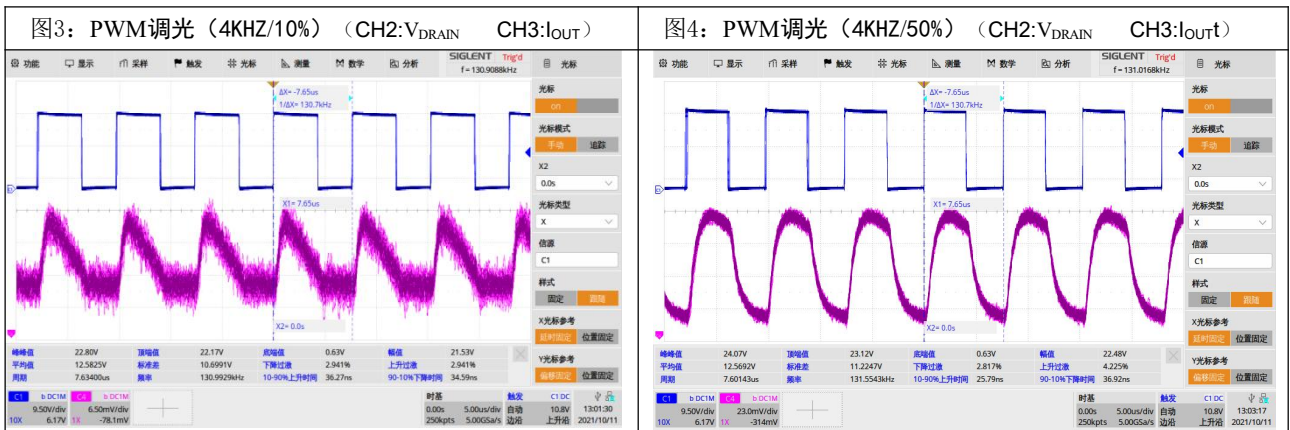
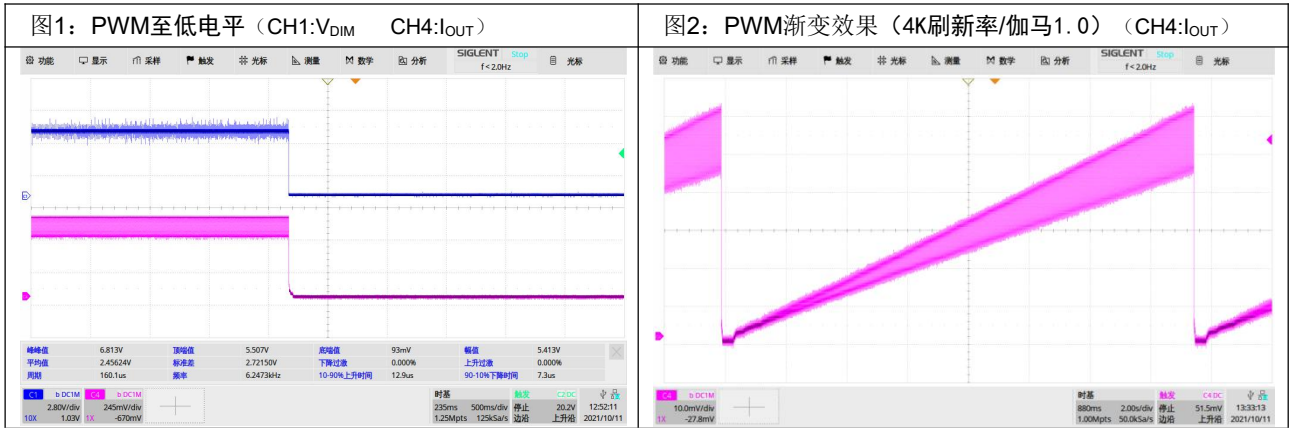
11. 典型特性曲线

11.1. 调光特性

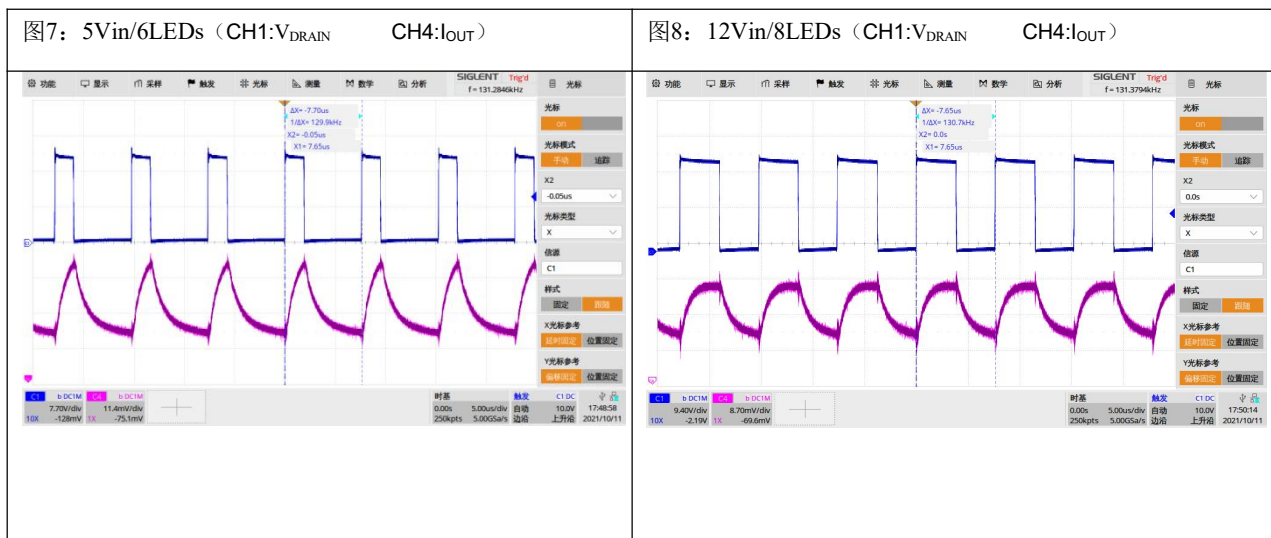
测试条件：TA=25℃， $V_{IN}=3.7/12V$ ； $I_{OUT}=430mA$ ， $R_{IFB}=2\times 1R$ ； $R_{CS}=2\times 0.05R$ ； R_{OSC} 悬空， $f=130KHZ$ ；
电感=100uH；输入电解=47uF/100V；输出电解=100uF/50V； $V_{OUT}=6$ 串 4 并白灯



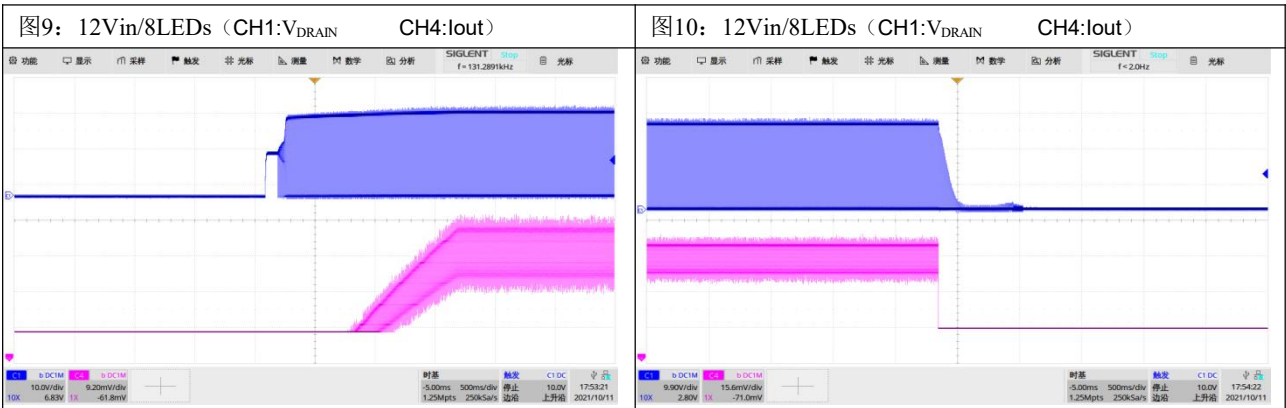
11.2. PWM调光波形



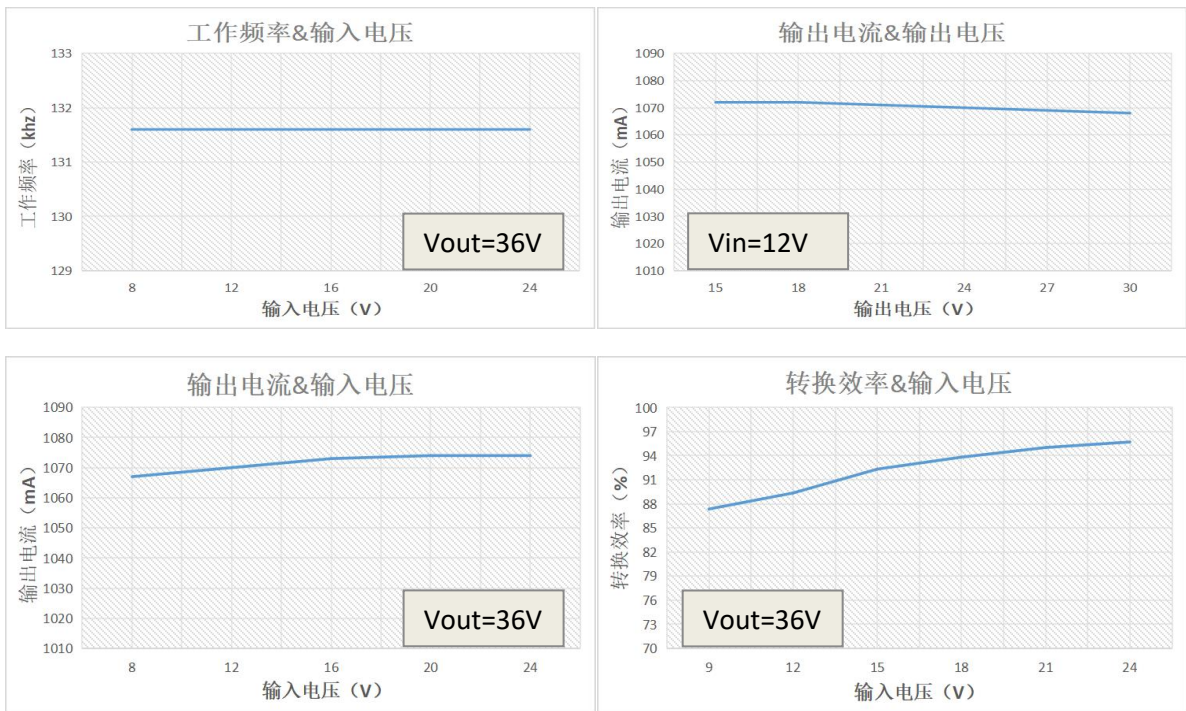
11.3. 稳态波形



11.4. 开关机波形



11.5. 典型曲线

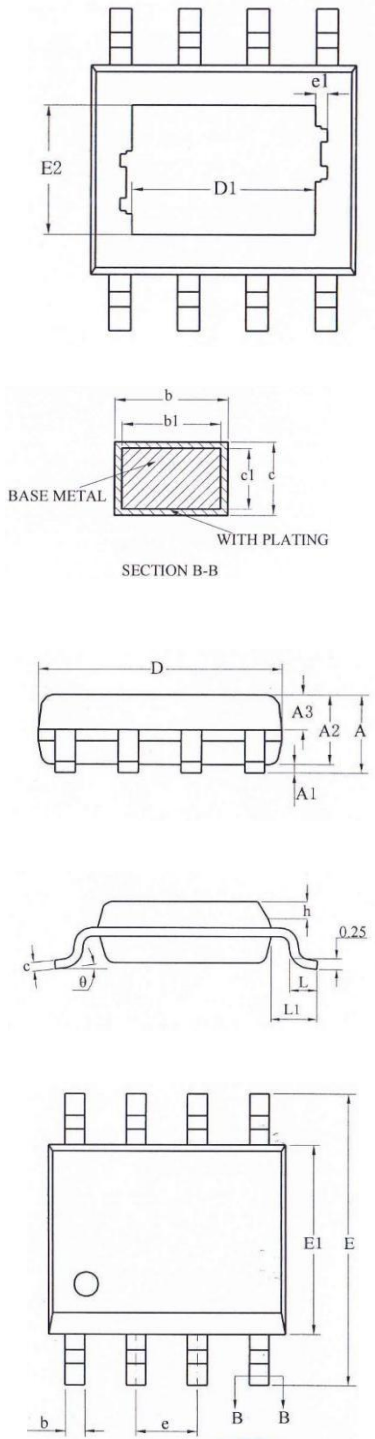


12. PCB设计注意事项

一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高 Hi6000A 系列 PCB 的设计水准，请尽可能遵循以下布局布线规则：

1. 芯片 D 端或 MOSFET Drain 端与续流二极管、功率电感的布线覆铜尽可能长度短、线宽大；
 2. MOSFET Source 端与 CS 检流电阻的布线覆铜，CS 检流电阻靠近 CS 与 GND 管脚；
 3. 芯片 IFB 管脚要远离功率电感、NMOS 管、续流二极管，避免受到干扰；
 4. 输入电容、输出电容与 CS 检流电阻、IFB 采样电阻的地布线覆铜，都应尽可能长度短、线宽大，上下层地多打过孔连接；
 5. 系统的输入电容尽可能靠近芯片布局，保证输入电容达到最好的滤波效果；
 6. 芯片的 VDD 电容靠近 VDD 与 GND 管脚布局，且 VDD 电容的 GND 端、芯片 GND 管脚与 CS 检流电阻、IFB 采样电阻 GND 端保持单点连接；
 7. 输出电容的地一定要靠近 CS 检流电阻、IFB 采样电阻的地，可以降低开关切换尖冲和输出高频噪声。
 8. 输出过压保护电阻靠近 OVP 与 GND 管脚布局；
-

13. 封装信息



| SYMBOL | MILLIMETER | | |
|----------|------------|------|------|
| | MIN | NOM | MAX |
| A | — | — | 1.65 |
| A1 | 0.05 | — | 0.15 |
| A2 | 1.30 | 1.40 | 1.50 |
| A3 | 0.60 | 0.65 | 0.70 |
| b | 0.39 | — | 0.47 |
| b1 | 0.38 | 0.41 | 0.44 |
| c | 0.20 | — | 0.24 |
| c1 | 0.19 | 0.20 | 0.21 |
| D | 4.80 | 4.90 | 5.00 |
| E | 5.80 | 6.00 | 6.20 |
| E1 | 3.80 | 3.90 | 4.00 |
| e | 1.27BSC | | |
| h | 0.25 | — | 0.50 |
| L | 0.50 | 0.60 | 0.80 |
| L1 | 1.05REF | | |
| θ | 0 | — | 8° |

| Size (mm) L/F Size (mil) | D1 | E2 | e1 |
|-----------------------------|---------|---------|---------|
| 95*130 | 3.10REF | 2.21REF | 0.10REF |

14. 修订记录

| 版本 | 修订日期 | 修订内容 | 修订人 |
|------|----------|------|-----|
| V1.0 | 2022-6-6 | 初稿 | 石迁 |