

1 特点

- 全桥拓扑结构
- 高集成度，外围简单
- 内置 30V /0.25ΩNMOS
- 内置 30V /0.60ΩPMOS
- 0.45A 电流钳位限制
- 6-30V 输入电压范围
- 输入冲击电压高达 38V
- 频率同步功能和内置频率可选
- 使能关断功能
- 内置软启动
- 可持续短路保护、过温保护，自恢复
- 芯片工作温度 -40°C~+125°C

2 应用领域

- CAN\RS-485\RS-232\SPI\I2C 等低功耗隔离电源
- 过程控制
- 精密仪器\医疗仪器
- 分布式电源\无线电电源\电信电源
- 低噪声隔离式 USB 电源
- 低噪声灯丝电源
- IGBT 栅极驱动电源

3 说明

VPS8701B 是一款专门为小体积、低待机功耗的微功率隔离电源而设计的变压器驱动器，其外围只需匹配简单的输入输出滤波电容、隔离变压器和整流电路，即可实现 6~30V 输入电压、多种输出电压、输出功率 1~2W 的隔离电源。

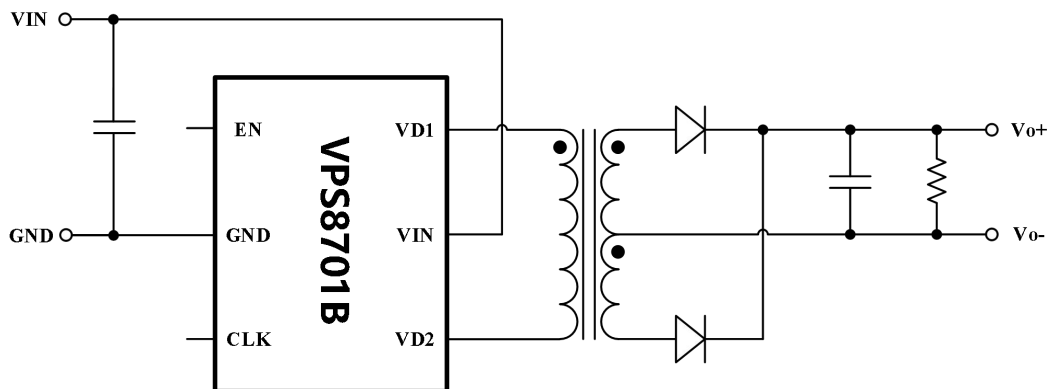
VPS8701B 内部集成两个 N 沟道功率 MOSFET 和两个 P 沟道功率 MOSFET，并组成桥式连接方式。芯片内部集成振荡器提供一对高精度互补信号，能有效确保两路功率 MOSFET 驱动的高度对称性，避免电路在工作过程发生偏磁。

VPS8701B 内部集成频率同步功能以及多种保护方式。在 CLK 输入外部时钟信号，VPS8701B 输出两路外部时钟二分之一频率的互补驱动，同时内部设计有高精度的死区控制电路确保在各种工作条件下不出现共通现象；集成了过流检测保护和过温保护，避免在开关电源输出短路等异常情况下损坏器件。

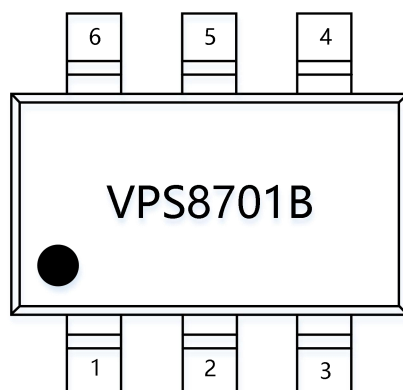
器件信息

型号	封装	尺寸	SPQ
VPS8701B	SOT23-6	3.0mm*2.8mm	3000

4 简化应用



5 引脚及功能



名称	编号	类型	描述
EN	1	I	使能引脚。引脚电压拉成低电位时芯片停止工作，悬空或高电位时芯片正常运行。
GND	2	P	逻辑电路地和模拟电路地。
CLK	3	I	内部时钟频率选择和外部时钟输入引脚。内部时钟频率选择，若引脚悬空时工作频率的典型值为 250K，接 GND 时频率为 350kHz。若已经输入外部时钟，经过分频器后产生对称的互补驱动。
VD2	4	O	变压器驱动输出 2。
VIN	5	P	电源输入，利用 1uF 电容将 VIN 旁路到 GND，电容尽量靠近器件放置。
VD1	6	O	变压器驱动输出 1。

6 技术规格

6.1 绝对最大额定值

		最小值	最大值	单位
VIN 输入电压	V _{IN}	-0.3	38	V
LDMOS 管漏极电压	VD1, VD2	-0.3	V _{IN} +0.3	V
LDMOS 管峰值电流	I _{(VD1) PK} , I _{(VD2) PK}		1.2	A
EN,CLK 引脚电压	EN, CLK	-0.3	6.6	V
最大工作结温	T _{JMAX}		150	°C
存储温度范围	T _{STG}	-55	150	°C

超过绝对最大额定值的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件在这些或任何其他条件下的功能操作超出了推荐工作条件下的指示。长期暴露在绝对最大额定条件下可能会影响器件的可靠性。所有电压都与接地有关。电流为正输入，负输出。

6.2 ESD 能力

		数值	单位
V _(ESD)	抗静电能力	人体模式 HBM, per ESDA/JEDEC JS-001-2017;(Zap 1 pulse, Interval: >=0.1S)	±2000
		机器模式 CDM, per ESDA/JEDEC JS-002-2014	±1000

6.3 推荐工作条件

		最小值	典型值	最大值	单位
VIN 输入电压	V _{IN}	6		30	V
LDMOS 管漏极电流	I _{VD1} , I _{VD2}			0.3	A
工作结温	T _J	-40		125	°C

6.4 电气性能参数

在没有特别说明的情况下，以下参数在 VIN=12V，温度 T=25°C、CLK 悬空的条件下测得。

符号	参数	测试条件	最小	典型	最大	单位
输入引脚 VIN						
V _{IN}	输入电压范围		6		30	V
V _{IN (ON)}	启动电压	EN 悬空, V _{IN} 上升	4.3	4.8	6	V
V _{IN (HYS)}	回差电压	EN 悬空, V _{IN} 下降		0.3		V
I _Q	VIN 静态电流	VD1、VD2、CLK、EN 悬空	1.5	2.1	2.8	mA
I _{VIN (EN)}	使能关断后 VIN 的电流	EN=0		19	30	uA
使能引脚 EN						
V _{EN (ON)}	EN 使能开启电压	V _{EN} 电压上升		2.1	2.5	V
V _{EN (HYS)}	EN 使能关断回差	V _{EN} 电压下降	0.7	1	1.3	V
I _{EN(SRC)}	EN 流出的电流大小	V _{EN} 电压上升至 V _{EN (ON)} +0.1V		13	40	uA
输出端口 VD1\VD2						
DMM	VD1\VD2 脉宽失配比例			0%		
R _{DSN(ON)}	NMOS 管导通电阻	T=25°C, I _{DS} =0.2A		0.25		Ω
		T=100°C, I _{DS} =0.2A		0.34		
R _{DSP(ON)}	PMOS 管导通电阻	T=25°C, I _{DS} =0.2A		0.60		
		T=100°C, I _{DS} =0.2A		0.80		
V _{SLEW}	电压摆率	VD1 和 VD2 之间接 240Ω电阻		350		V/us
t _{BBM}	VD1\VD2 间隔时间	VD1 和 VD2 之间接 240Ω电阻		180		ns
I _{LIM0}	电流钳位限制初始值	VD1 和 VD2 短接, VIN=6V 测试 I _{VIN} 的电流大小	180	250	350	mA
I _{LIM1}	电流钳位限制稳态值		350	450	600	mA
t _{SS}	I _{LIM0} 上升至 I _{LIM1} 的时间			1		mS
频率引脚 CLK						
f _{SW0}	内置低频	CLK 悬空	225	250	275	kHz
f _{SW1}	内置高频	CLK 接 GND	315	350	385	kHz
V _{CLK (H)}	CLK 高电平逻辑电压			2.2	2.5	V
V _{CLK (L)}	CLK 低电平逻辑电压		0.7	1.2		V
F _(EXT)	外置同步时钟		50		1600	kHz
过温保护						
T _{SHDN}	过温保护阈值		145	162	178	°C
T _{SHDN (HYS)}	过温保护回差			27		°C
T _{OFFMIN(OTP)}	过温保护最小关断时间			2 ¹⁸		Tsw

6.5 典型特征曲线

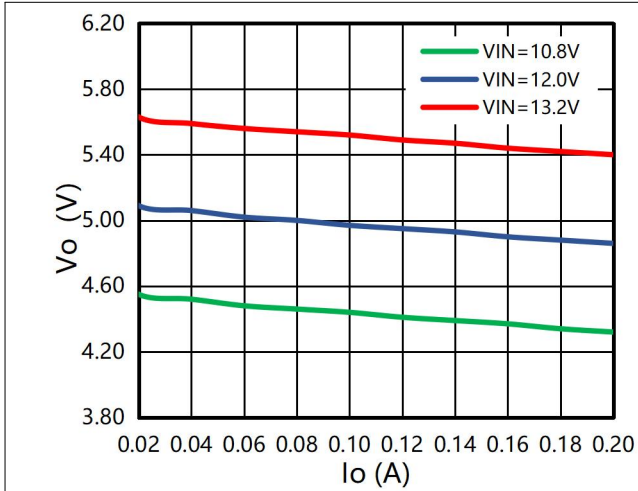


图1 输出电压 vs 输出电流
(VPS8701B+VPT87DFB01B,12V to 5V/1W)

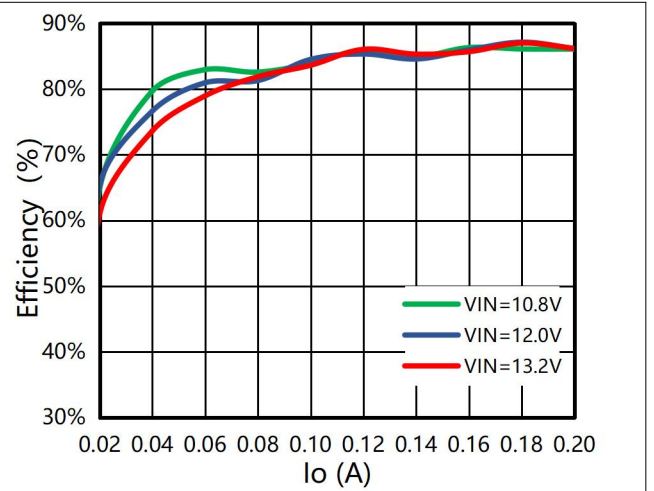


图2 转换效率 vs 输出电流
(VPS8701B+VPT87DFB01B,12V to 5V/1W)

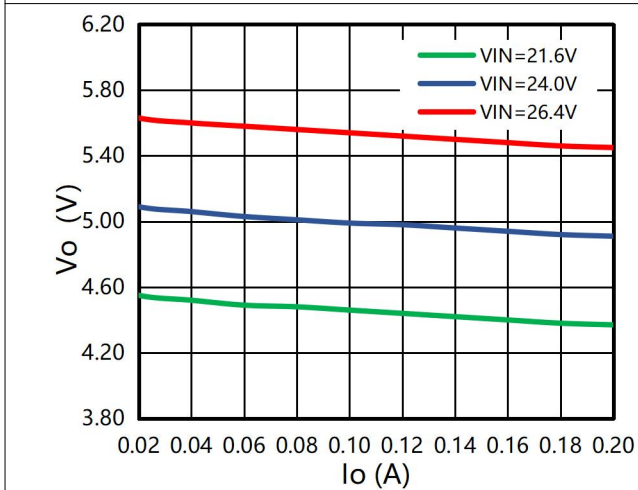


图3 输出电压 vs 输出电流
(VPS8701B+VPT87DFB01B,24V to 5V/1W)

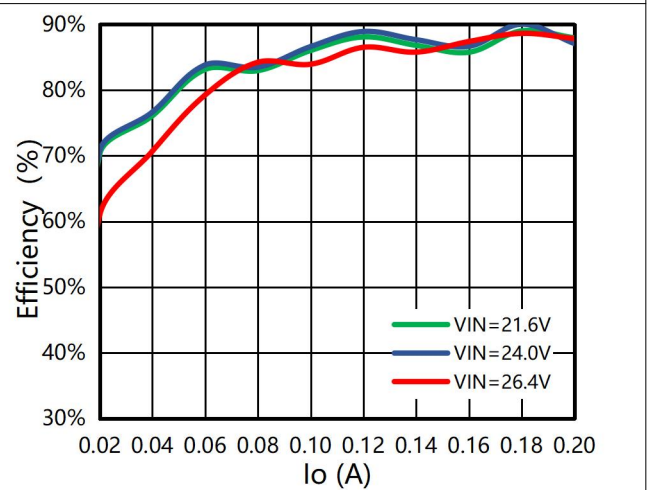


图4 转换效率 vs 输出电流
(VPS8701B+VPT87DFB01B,24V to 5V/1W)

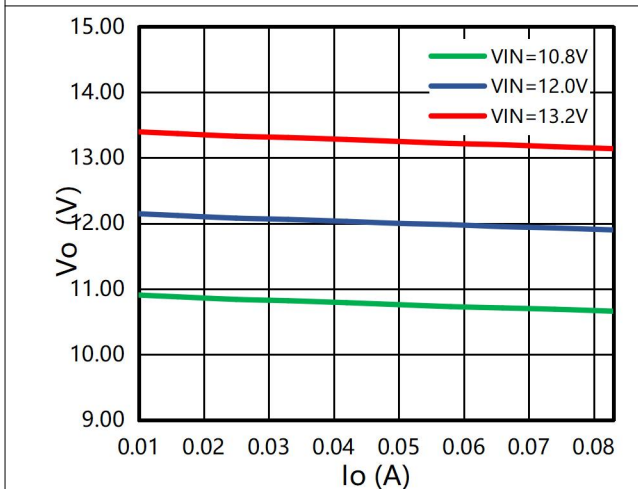


图5 输出电压 vs 输出电流
(VPS8701B+VPT87DDF01B,12V to 12V/1W)

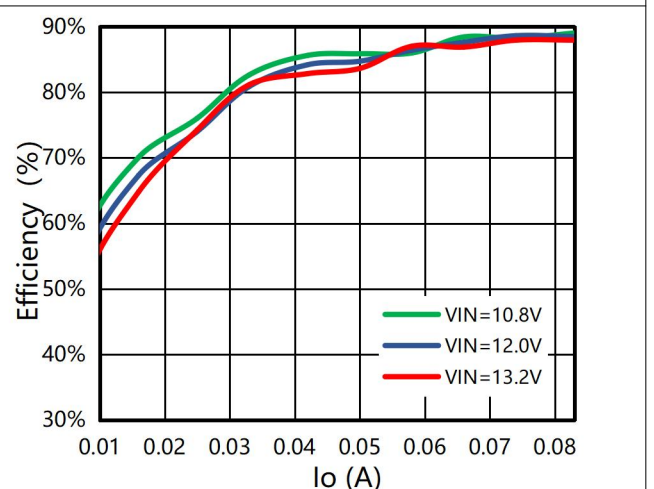


图6 转换效率 vs 输出电流
(VPS8701B+VPT87DDF01B,12V to 12V/1W)

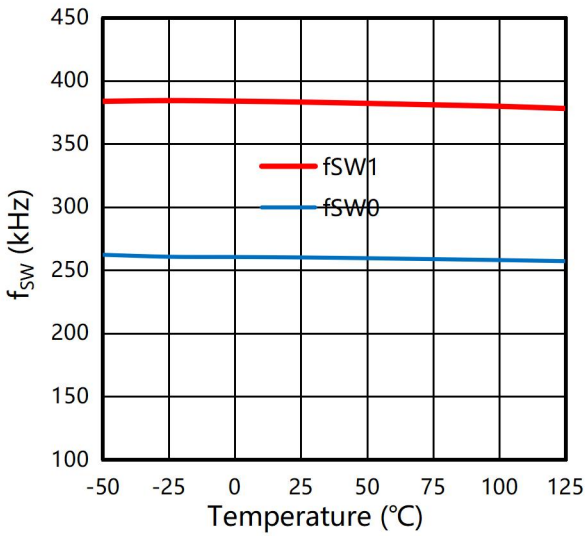


图7 频率 vs 环境温度

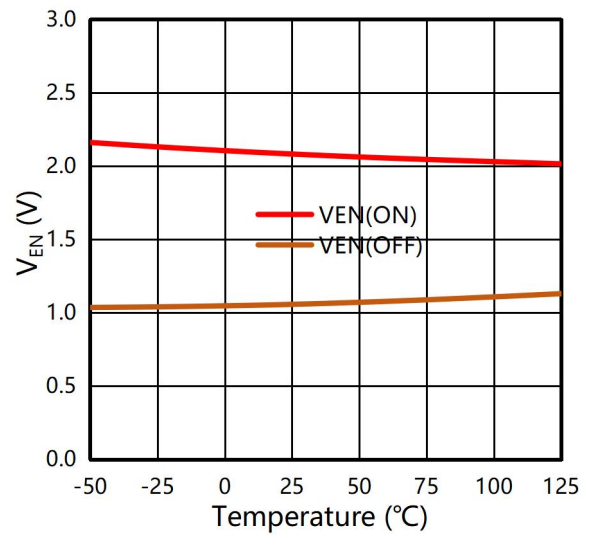


图8 EN 开启和锁定电压 vs 环境温度

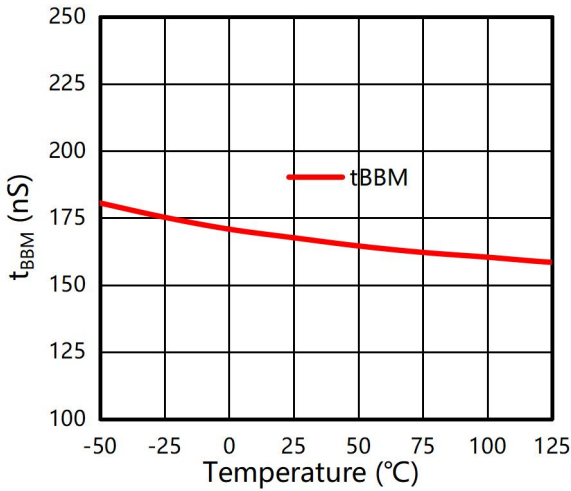


图9 死区时间 vs 环境温度

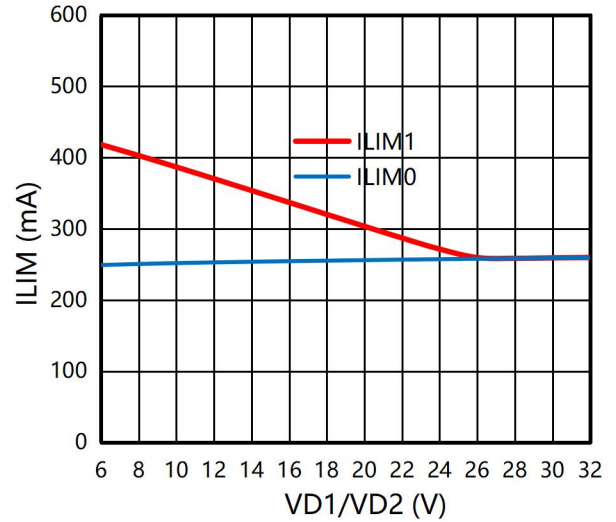


图10 钳位电流 vs 漏极导通压降

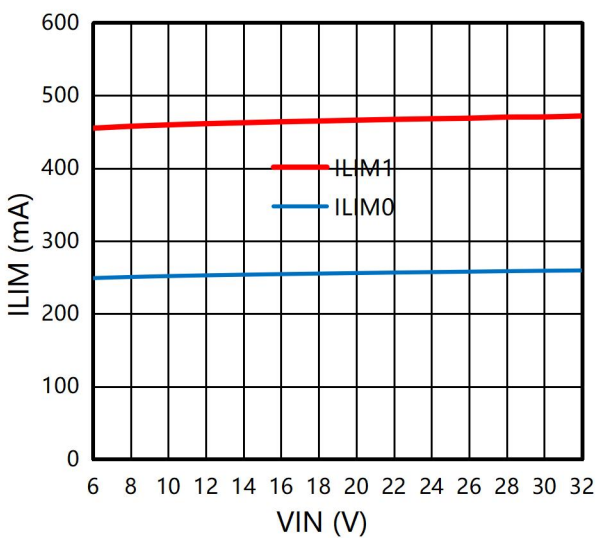


图11 钳位电流 vs 输入电压

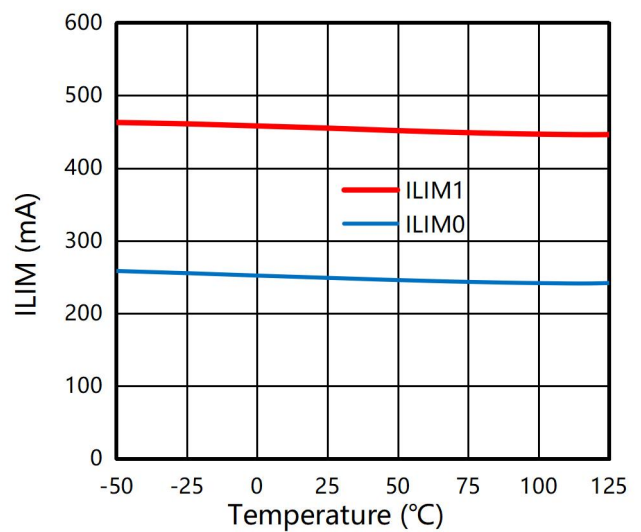


图12 钳位电流 vs 环境温度

7 参数测试电路

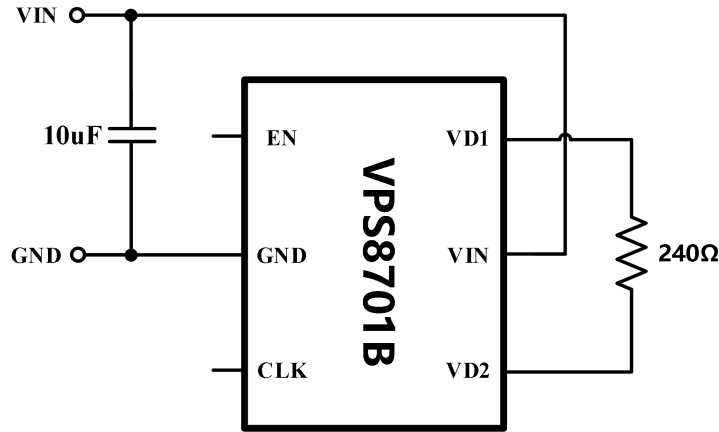


图 7.1 f_{sw0} \ V_{SLEW} \ t_{BBM} 的测试电路

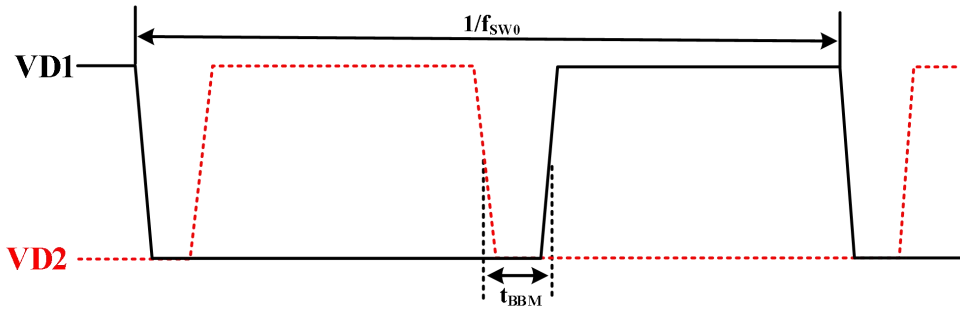


图 7.2.VD1 和 VD2 引脚电压时序图

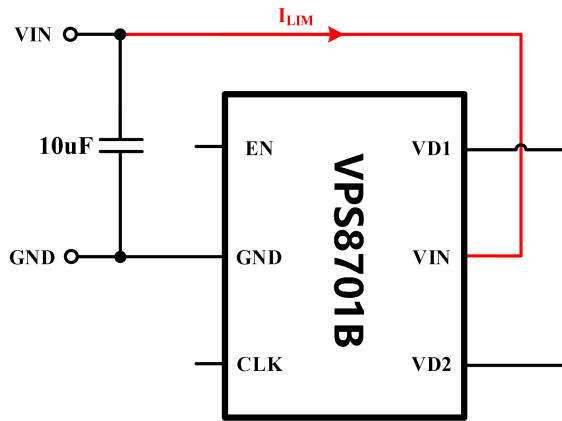


图 7.3 I_{LIM} 测试电路

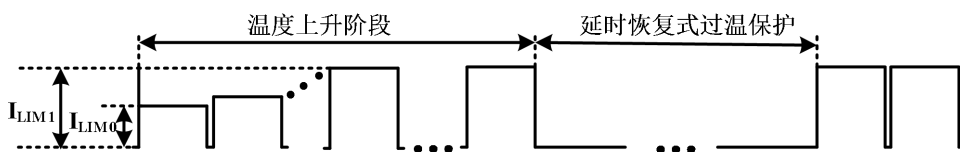


图 7.4 I_{LIM} 测试时序图

8 功能及原理

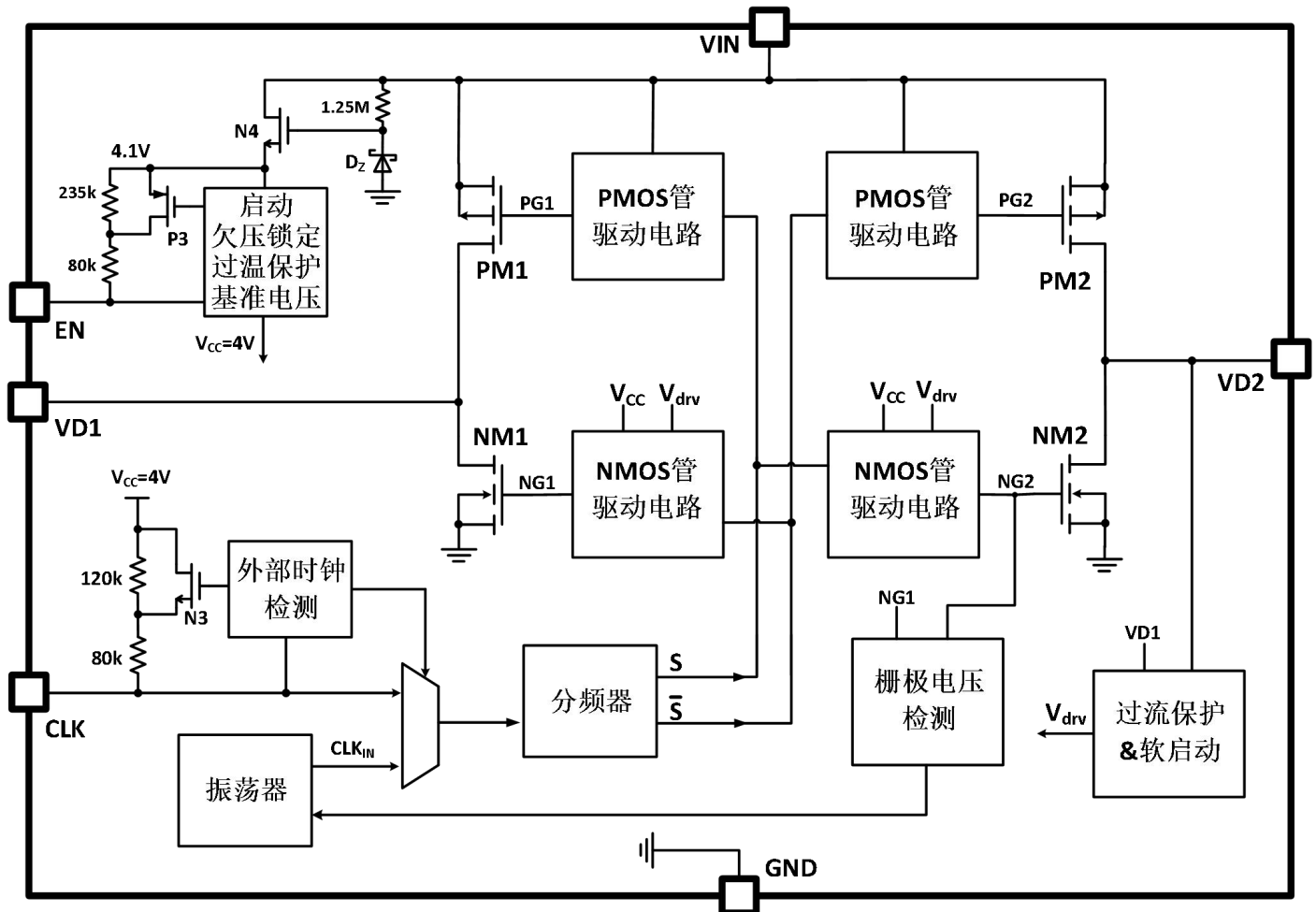
8.1 概述

VPS8701B 是一款适用于全桥拓扑结构的 DCDC 隔离型开关电源集成控制器，桥式驱动方式的变压器绕组少，成本低。满足 6V~30V 的应用，兼容性强。电流过大时钳位限制功率管电流，既保证了芯片自身工作在安全区，又使得外围器件免受大电流冲击。

它的工作频率可以通过 CLK 引脚来选择，悬空时为低频电压 f_{SW0} ，接 GND 时为高频电压 f_{SW1} ；CLK 还可以接收外部同步时钟信号，此时输出频率是时钟频率的一半。在两路驱动之间设计了死区时间 t_{BBM} ，既避免了共通的现象，又可降低功率管开通时的漏源电压，减小了开关损耗。

可通过 EN 引脚来控制芯片的开通或关断。EN 被拉成高电位时（悬空时被自行拉成高电位），芯片正常运行；EN 被拉成低电位时，芯片停止工作，实现超低待机功耗。

8.2 功能框图



8.3 工作模式

8.3.1 全桥驱动时序

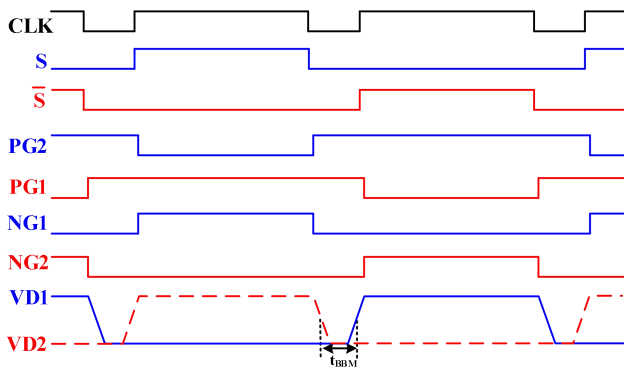


图 8.3.1 驱动时序图

图 8.3.1 中，NG1 和 NG2 分别对应功率管 NM1 和 NM2 栅极电压的逻辑电平，它们的高电平脉宽相同，高电平之间存在一段时间同时为低电平，该时间为死区时间 t_{BBM} ，用以避免两路功率管的共通现象，以及实现功率管在较低漏源电压下开通，减小开关损耗。 t_{BBM} 主要由振荡器时钟 CLK 的低电平时间形成，从而它的大小与芯片的工作频率相关联，频率越小死区时间越大，反之越小。在关断功率管 NM1 和 NM2 时检测其栅极电压大小，待功率管关断后才产生 t_{BBM} ，避免驱动延时及其温度系数而影响死区时间的大小，确保全输入电压范围应用中的一致性。

8.3.2 电流钳位驱动模式

在变换器启动阶段、输出短路时或者变压器磁饱和时，会检测到通过功率管的电流过大，则减小功率管 NM1 和 NM2 的栅极驱动电压，限制它的电流大小等于电流钳位限制值(Current clamp limit) I_{LIM} ，这样可以保证功率管处于安全工作区，同时又使得变压器和输出整流二极管免受大电流的冲击，提高变换器的可靠性。另外，为了减小变换器启动的输入冲击电流， I_{LIM} 从初始值 I_{LIM0} 逐渐增加至 I_{LIM1} ；为了兼顾高输入电压的容性负载能力和低输入电压的过载能力， I_{LIM} 随着功率管 VD1 和 VD2 的导通压降增加而减小。

8.3.3 延时恢复式过温保护模式

芯片内部温度超过设定值时进入保护状态，禁止开启所有功率管。再次恢复到驱动功率管的模式，必须满足两个条件：1、温度往下回撤至恢复阈值以下；2、强制休息时间已结束。这种保护模式，在过温保护后再次重启时芯片内部温度更接近环境温度，上升到过温保护触发点具有最大的温差范围，驱动功率管的

最大时间更长，从而具有更大的容性负载能力，避免在较大输出电容下出现过温保护后启动异常的现象。

8.3.4 输出短路保护原理

全桥变换器输出短路保护由电流钳位驱动模式和延时恢复式过温保护模式共同作用来实现。在输出短路时，变压器原边绕组 N_p 被钳位，承受的压降较小，输入电源 V_{IN} 大部分压降由 N 沟道 MOS 管承接，那么检测到功率管通过较大的电流，芯片进入电流钳位驱动模式，由于功率管发热致使芯片的温度逐渐上升至触发延时恢复式过温保护模式。环境温度越低，或者输入电压越小时温度上升的速率越小，都会使得温度上升至过温保护的时间越长，从而获得自适应的超强容性负载能力。即使在温度较高的环境下，延时恢复的模式也使容性负载达到最优。

8.3.5 一般工作模式

在启动阶段，由于变换器输出电容的电压较低，功率管的电流较大，那么此阶段以电流钳位驱动模式启动；当变换器输出电压达到额定输出电压附近时，功率管电流较小，驱动电压增加使其导通内阻最小。

8.3.6 使能关断模式

齐纳管 D_z 、NMOS 管 N4 以及 $1.25M\Omega$ 的偏置电阻产生 4.1V 的电压源，为使能端口 EN 提供偏置电压源。器件内部 EN 处的上拉电阻由 $235k\Omega$ 和 $80k\Omega$ 欧姆两个电阻串联而成，当 EN 电压超过开启电压 $V_{EN(ON)}$ 时 VPS8701B 正常工作，PMOS 管 P3 导通，此时 EN 处的等效上拉电阻为 $80k\Omega$ ，提高抗干扰能力；当 EN 电压再次低于关断电压 $V_{EN(OFF)}$ 时芯片禁止输出，PMOS 管 P3 截止，EN 处的等效上拉电阻为 $315k\Omega$ ，降低待机功耗。开启电压 $V_{EN(ON)}$ 和关断电压 $V_{EN(OFF)}$ 的温度曲线如图 8 所示。

8.3.7 工作频率选择

CLK 具有时钟同步功能，若 CLK 输入时钟信号，它经过分频器后产生互补的驱动信号，所以此时 VPS8701B 按照外部时钟二分之一频率进行工作。VPS8701B 内部也有内置时钟信号，若 6 个内部时钟周期 CLK_{IN} 持续为高电平或为低电平，则 VPS8701B 自动选择内部时钟作为工作频率。注意，由于 CLK 高电平时内部时钟为低频 f_{SW0} ，CLK 连续 $6 * T_{SW0}$ 为高电平时，自动选择 f_{SW0} 作为工作频率；CLK 接 GND 时内部时钟为高频 f_{SW1} ，CLK 连续 $6 * T_{SW1}$ 为低电平时，自动选择 f_{SW1} 作为工作频率。

8.4 全桥变换器

8.4.1 全桥变换器工作原理

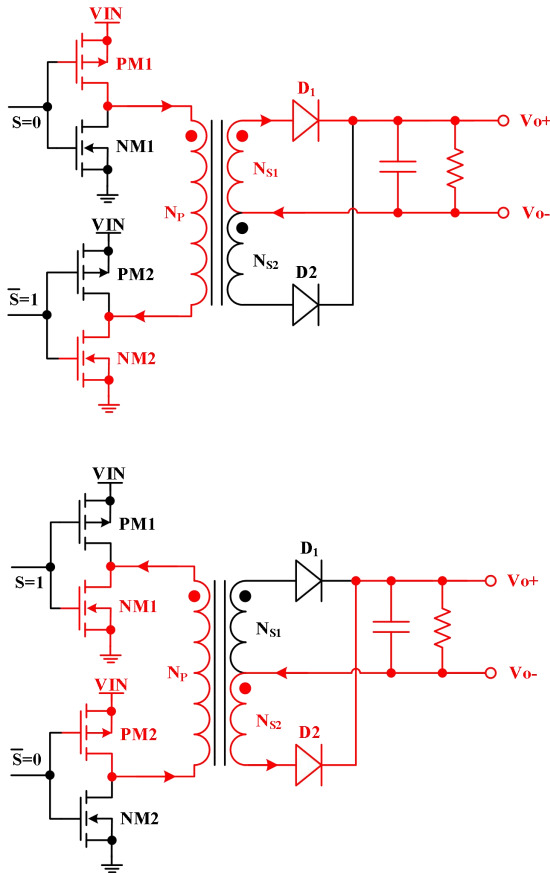


图 8.4.1 全桥变换器的工作过程示意图

当 $S=0$ 时，P 型沟道 MOS 管 PM1 和 N 型沟道 MOS 管 NM2 导通，P 型沟道 MOS 管 PM2 和 N 型沟道 MOS 管 NM1 截止，形成第一方向的隔离传输：在变压器原边，电流从输入电源正端 V_{IN} 经过 PM1 后从变压器原边绕组 N_p 的同名端流入，异名端流出，并经过 NM2 后流到输入电源 GND；在变压器副边，电流从绕组 N_{S1} 的异名端流入，同名端流出，再经过正向导通整流二极管 D_1 后到达变换器的输出端，绕组 N_{S2} 无电流通过，整流二极管 D_2 处于截止状态。

当 $S=1$ 时，P 型沟道 MOS 管 PM2 和 N 型沟道 MOS 管 NM1 导通，P 型沟道 MOS 管 PM1 和 N 型沟道 MOS 管 NM2 截止，形成第二方向的隔离传输：在变压器原边，电流从输入电源正端 V_{IN} 经过 PM2 后从变压器原边绕组 N_p 的异名端流入，同名端流出，并经过 NM1 后流到输入电源 GND；在变压器副边，电流从绕组 N_{S2} 的同名端流入，异名端流出，再经过正向导通整流二极管 D_2 后到达变换器的输出端，绕组 N_{S1} 无电流通过，整流二极管 D_1 处于截止状态。

全桥变换器的工作过程接近 100% 占空比向副边传输能量，因此具备很高的转换效率，同时也具有良好的动态特性。经整流后，理论上只需要很小的输出滤波电容，即可达到幅值较小的输出电压纹波。但是，为了保证全桥变换器原边两路开关管切换过程不出现共通的现象和尽量小的开关损耗，控制器会设定一定的死区时间来保证工作过程的可靠，在死区时间内，全桥变压器不能向负载传输能量，而是由输出电容提供，因此会产生一定幅值的输出电压纹波。

8.4.2 磁芯磁化

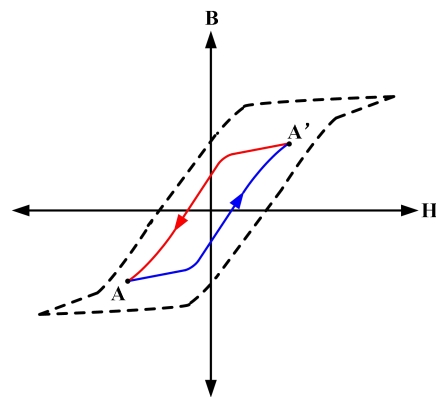


图 8.4.2 全桥变压器磁芯磁化曲线

全桥变压器的正常工作需要满足“伏秒平衡”的要求，即变压器励磁过程产生的伏-秒积应等于去磁过程产生的伏-秒积。如不相等，则可能会出现磁芯饱和的现象。它的磁芯磁化曲线如图 8.4.2 所示，其中 B 表示为磁芯的磁通密度， H 表示为磁芯内部的磁场强度。当开关管 PM1 和 NM2 开通时，全桥变压器处于“励磁”阶段，磁通密度将沿着 A 至 A' 的箭头方向持续增加，PM1 和 NM2 关断时刻，磁通密度将达到正向最大值 A' ，当开关管 PM2 和 NM1 开通时，全桥变压器处于“去磁”阶段，磁通密度将沿着 A' 至 A 的箭头方向持续减小，PM2 和 NM1 关断时刻，磁通密度将达到负向最大值 A 。磁通密度 B 的大小主要由开关管开通过程变压器原边绕组的电压幅值 V_p 和开关管开通时间 T_{on} 的乘积决定，即 $V_p \cdot T_{on}$ ，通常称之为“伏-秒积”。变压器的正常工作要求满足“伏秒平衡”的原则，即变压器励磁过程产生的伏-秒积应等于去磁过程产生的伏-秒积。如不相等，则会出现偏磁现象，随着变换器的持续工作，偏磁能量的累积最终会导致磁芯的磁通密度向偏磁的方向逐渐增加而超出磁性元件的饱和磁密范围，最终导致磁芯饱和和无法正常工作。

9 典型应用

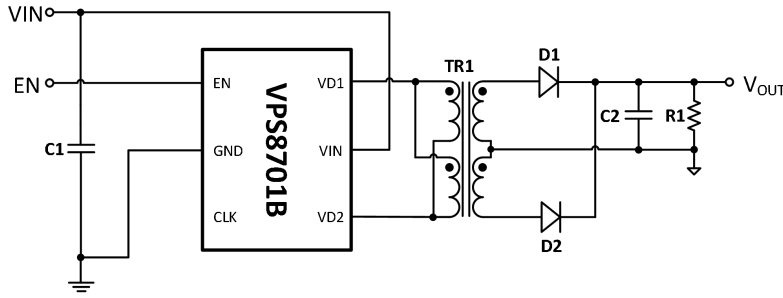


图 9 典型应用原理图

9.1 设计要求

以下典型应用案例，是基于输入电压 12V±10%，隔离非稳压 5V 输出，最大输出功率为 1W 的典型应用，电源的相关技术指标如下表所示：

输入输出规格参数表

技术规格	最小值	典型值	最大值	单位
输入电压	10.8	12.0	13.2	V
输出电压	---	5.0	---	V
输出电流	---	0.2	---	A
输出纹波+噪声	---	50	100	mV
电压调整率	---	---	1.5	%
负载调整率	---	---	10	%
转换效率	---	85	---	%
可靠性要求				
输出短路保护	可持续，自恢复			
工作温度	-40	---	85	°C
隔离耐压	3000	---	---	VDC

9.2 输入电容选型

如图 9 所示，输入电容 C1 兼顾储能、滤波和去耦的作用。如有需要，可在芯片的 VIN 和 GND 之间额外并联一个 0.1uF 的陶瓷去耦电容，去耦电容应尽量靠近芯片放置。全桥变换器的工作过程，电容 C1 为变换器提供一定大小的瞬态电流，因此容量建议在 1uF-10uF 的范围内选取，以减小输入电压纹波。电容的耐压必须能够满足最高输入电压的要求，同时保证降额使用，推荐采用 ESR 较小且温度特性相对稳定的贴片陶瓷电容。为了达到更好的滤波效果，电容 C1 应尽可能靠近芯片放置，功率回路走线尽量加粗且短，避免在工作过程中交变电流流经 PCB 引线电感产生不必要的电压尖峰。

9.3 输出整流二极管选型

输出整流电路建议采用低导通压降和反向恢复时间较短的肖特基二极管，这样能为全桥变换器带来更优的负载调整率和更高的转换效率。本应用方案采用的是输出全波整流电路结构，整流二极管的反向电压应力为输出电压幅值的 2 倍，因此输出整流二极管的反向耐压幅值应按照输出电压的最大幅值（在最高输入电压，最小负载条件下）的 2 倍以上选取，且要保证降额使用。输出整流二极管应选择能够满足实际工作温度范围要求的型号，尤其要注意的是，在最高工作温度条件下，肖特基二极管的反向漏电流会大幅增加，因此需要根据二极管的高温工作特性合理的降额使用，具体可查看二极管规格书的温度降额曲线。

为确保全桥变换器在任何工况下可靠稳定工作，输出整流二

极管的选型还需考虑在输出端出现短路异常时的最大工作电流。VPS8701B 在进入输出短路保护模式后，芯片会自动切换成电流钳位驱动模式，将 MOS 管的工作电流限制在电流钳位限制值 I_{LIM} （典型值为 450mA，最大值为 600mA），此时可根据变压器匝数比关系得出输出整流二极管的最大工作电流，可通过以下公式计算：

$$I_{D-MAX} = \frac{N_P}{N_S} \times I_{LIM-MAX}$$

其中 N_P 为全桥变压器原边绕组的匝数， N_S 为全桥变压器副边绕组的匝数， $I_{LIM-MAX}$ 为芯片的电流钳位限制最大值。

在输出短路保护模式工作过程，全桥变换器处于延时恢复式过温保护工作模式，芯片从进入自恢复工作过程，到触发过温保护停止工作的这段时间内，整流二极管处于最大工作电流状态，因此输出整流二极管选型时还应保证其正向浪涌电流峰值（ I_{FSM} -Forward current surge peak）能满足要求。

本应用方案可选用型号为 RB160M-30 的肖特基二极管，此二极管在 75°C 工作温度条件下，正向导通压降约为 280mV@0.2A，反向漏电流约为 90uA@15V，正向浪涌电流峰值为 $I_{FSM}=30A$ 。如果有更高的工作温度设计要求，应选择高温条件下反向漏电流更小的肖特基二极管。

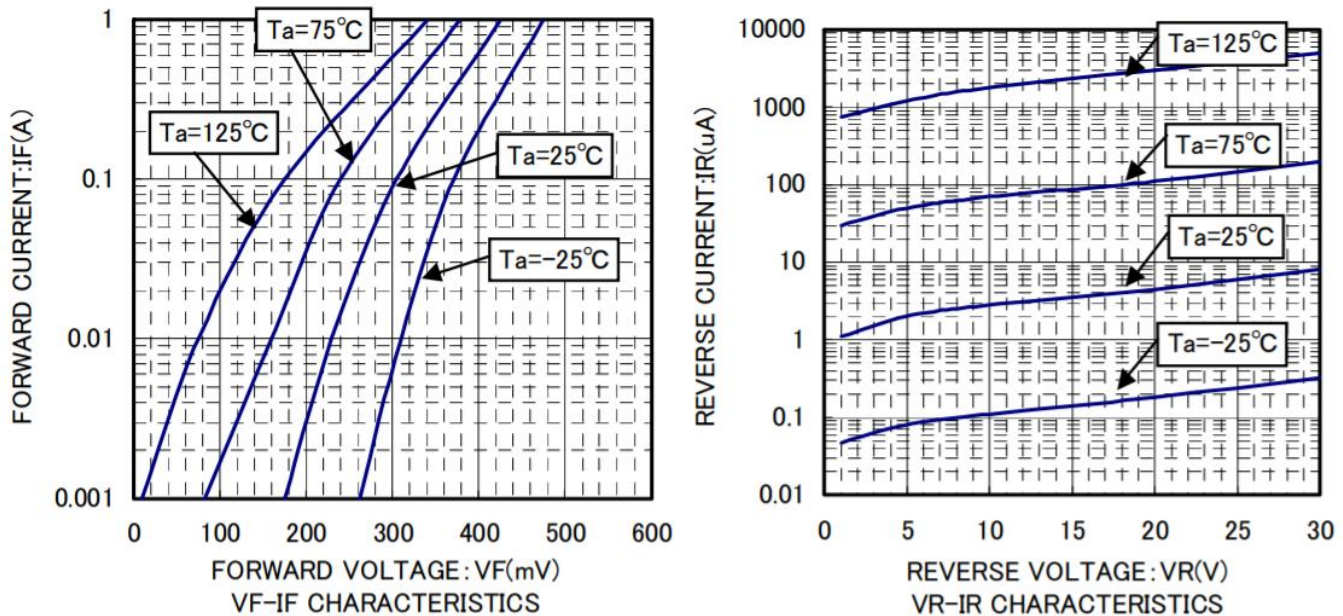


图 9.3 肖特基二极管 RB160M-30 工作特性曲线

9.4 输出电容选型

全桥变换器理论上可实现 100% 占空比向副边传输能量，但为了保证变换器的可靠工作，两桥臂开关切换过程需要预留一定的死区时间，以防止出现共通。死区时间内，输出能量主要依靠输出滤波电容 C3 提供，因此在此阶段会产生一定幅值的输出纹波。实际使用时，电容 C3 推荐使用 4.7uF-10uF 的陶瓷电容，可为变换器带来更好的滤波效果。

9.5 全桥变压器选型

原副边绕组匝数比估算

假设已根据设计要求选定了全桥变换器的输出整流二极管，

得出整流二极管在最大输出负载条件下的正向导通压降 V_F 。即可根据原边绕组的输入电压与副边绕组的输出最小电压估算全桥变压器的原副边绕组匝数比。

在标称输入，输出满载条件下，全桥变压器原边绕组两端的输入电压为：

$$V_P = V_{IN} - \frac{P_{O-MAX}}{\eta \times V_{IN}} (R_{DSP(ON)} + R_{DSN(ON)})$$

其中， P_{O-MAX} 为全桥变换器的最大输出功率， η 为标称输入，满载条件下全桥变换器估算的转换效率， $R_{DSP(ON)}$ 和 $R_{DSN(ON)}$ 分别为芯片内置 P-MOS 管和 N-MOS 管的导通电阻。

输出满载条件下，副边绕组的输出最小电压为：

$$V_S = V_{O-MIN} + V_F$$

其中，V_{O-MIN}为满载条件下，全桥变换器允许输出的最小电压，为保证全负载条件下输出电压特性曲线满足规格要求，V_{O-MIN}可按标称输出电压的97%估算(标称输出电压的-3%精度)，V_F为满载条件下所选输出整流二极管的正向导通压降。

由上述公式可得出原副边绕组匝数比的计算公式：

$$N_{PS} = \frac{V_{IN} - \frac{P_{O-MAX}}{\eta \times V_{IN}} \times (R_{DSP(ON)} + R_{DSN(ON)})}{V_{O-MIN} + V_F}$$

以本应用案例的输入输出要求，可估算得出全桥变压器原副边绕组的匝数比为：

$$N_{PS} = \frac{12V - \frac{1W}{0.85 \times 12V} \times (0.60\Omega + 0.25\Omega)}{5V \times 0.97 + 0.34V} \approx 2.3$$

全桥变压器伏秒积估算

为防止变压器饱和，所选用全桥变压器的伏秒积必须大于VPS8701B在所有正常工况下产生的最大伏秒积。在窄范围输入

隔离电源应用，通常规定标称输入电压的±10%作为电源的输入范围，因此全桥变压器的伏秒积应按照电源输入电压的上限作为计算依据。同时还应考虑芯片本身设定的频率和容差，满足最小工作频率条件下不会出现饱和现象。通过VPS8701B施加在变压器原边绕组的最大伏秒积是在已设定好的最小工作频率对应开关周期的一半、最高输入电压条件下产生。因此，全桥变压器最小伏秒积估算可参考如下计算方法：

$$Vt_{MIN} \geq V_{IN-MAX} \times \frac{T_{MAX}}{2} = \frac{V_{IN-MAX}}{2 \times f_{MIN}}$$

以本应用案例的设计要求，假设已设定好的工作频率典型值为250KHz，最小工作频率为228KHz，在最高输入条件下，所选全桥变压器的伏秒积应满足：

$$Vt_{MIN} \geq \frac{12V \times 110\%}{2 \times 228KHz} \approx 28.95V\mu s$$

全桥变压器的选型应根据实际应用要求寻找合适大小的伏秒积和原副边绕组匝数比，同时最大输出功率、隔离电压等级、隔离分布电容等也应作为全桥变压器选型的重要参考依据。

10 典型应用电路

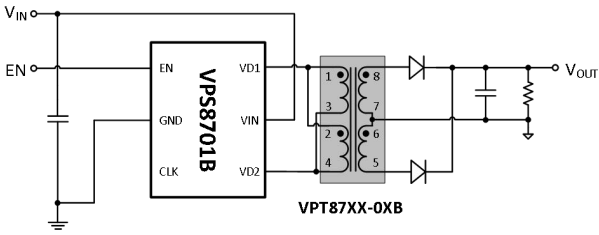


图 10.1

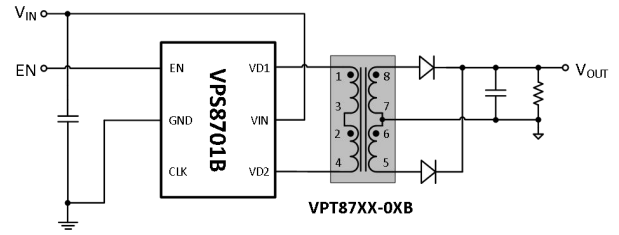


图 10.2

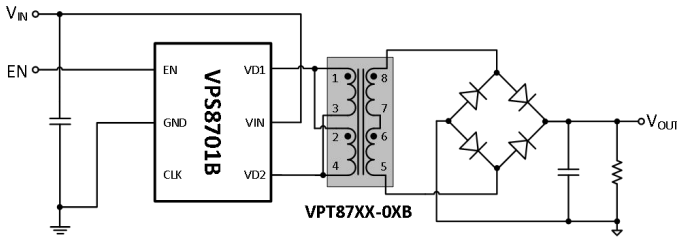


图 10.3

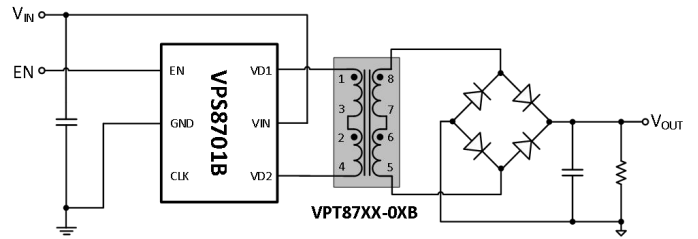
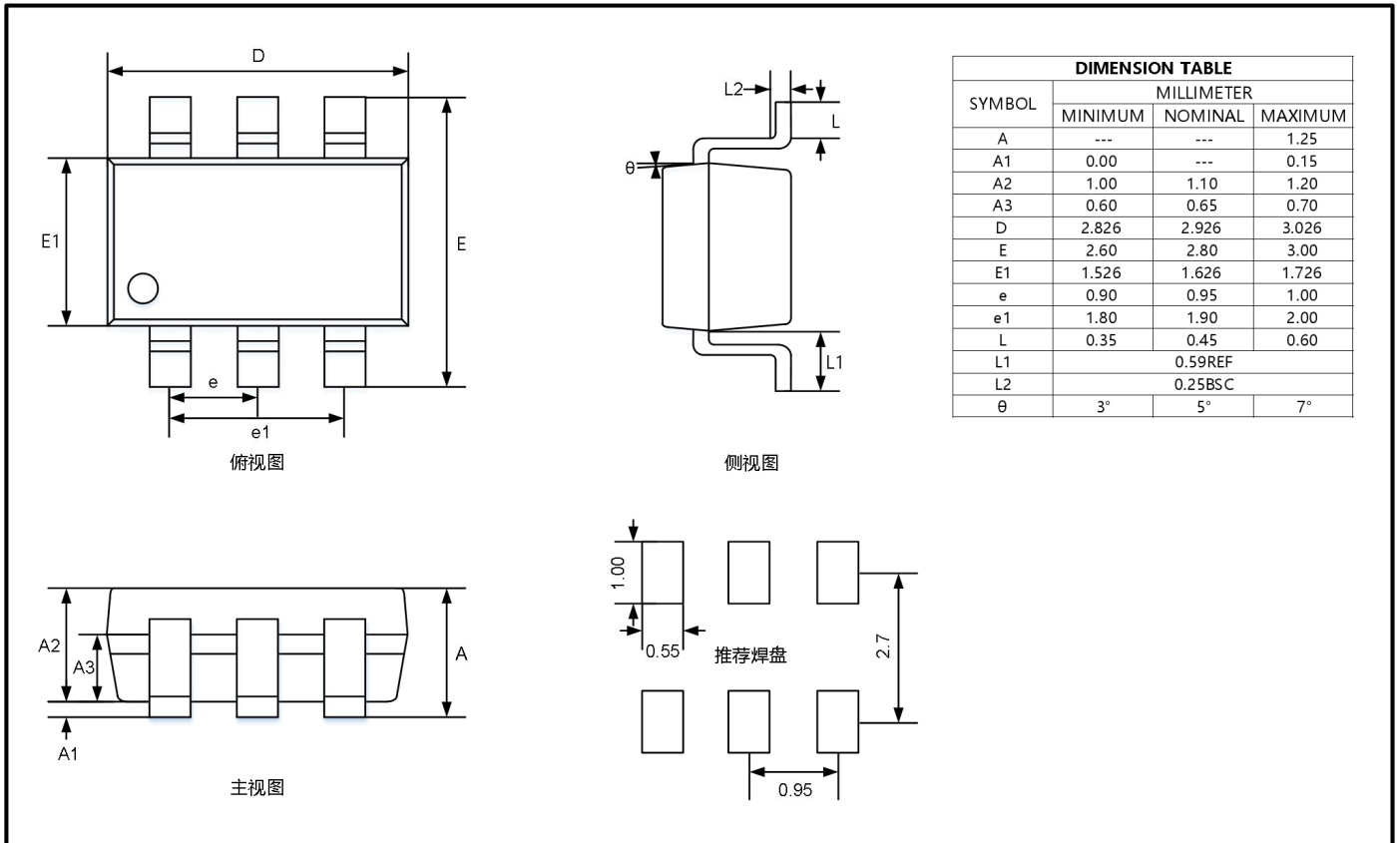


图 10.4

V _{IN} (V)	V _{OUT} (V)	TR	隔离电压	参考原理图
12	5	VPT87DFB01B	3000VDC	图 10.1
24	5			图 10.2
12	12	VPT87DDF01B		图 10.1
12	24			图 10.3
24	24			图 10.4
24	12			图 10.2
12	15	VPT87DFE01B		图 10.1
12	9	VPT87DFC01B		图 10.1
24	9			图 10.2

11 封装信息

SOT23-6



12 订购信息

器件	封装形式	管脚数	包装方式	数量	丝印*	MSL 等级
VPS8701B	SOT23-6	6	卷带	3000	VPS8701B XXXX	MSL-3

*丝印说明:

VPS——公司代号

8701B——产品型号

XXXX——产品追溯识别码