



QN908x

超低功耗蓝牙 5 片上系统解决方案

第 1.2 版—2018 年 4 月 19 日

产品数据手册

1. 简介

QN908x 是一款超低功耗蓝牙低功耗无线 MCU，集成了片上存储器、USB 2.0 全速兼容设备接口和 16 位 ADC，适合蓝牙智能应用。

QN9080 集成了一个 32 位 ARM Cortex-M4F 内核，支持兼容蓝牙低功耗 (v5.0) 的无线电、链路控制器、Host 协议栈和多种 GATT profile。32 位 ARM Cortex-M4F MCU 和片上存储器提供了额外的信号处理和范围，可运行应用以实现真正的单芯片蓝牙低功耗 (v5.0) 解决方案。

QN908x 使用多层 AHB 矩阵将 ARM Cortex-M4 总线和其他总线主机灵活地连接到外设上。这样，总线上每个外设的 slave 端口可以同时被不同的总线 master 端口所访问，从而优化了整体性能。

2. 总述

QN908x 是一款具有 10 mW 峰值功率的高性能蓝牙低功耗 SoC 单芯片平台。它使可穿戴设备、健康产品以及运动和健身追踪器等最终产品的开发变得更便利。此类最终产品还包括零售信标、互联智能家电、智能遥控器、HID 设备、资产跟踪器和家居自动化。

QN9080 集成了兼容蓝牙低功耗 (v5.0) 的无线电、链路控制器、Host 协议栈和多种 GATT profile，从而为蓝牙智能应用提供了单芯片解决方案。集成的 32 位 ARM Cortex-M4F MCU 带有片上闪存以及多种模拟和数字外设，可提供更高效的数据融合引擎。该特性使其成为适合需要大量传感器融合计算应用的出色解决方案。

其他系统特性包括完全集成式 DC-DC 转换器、LDO、低功耗睡眠定时器、电池监控器、高分辨率 ADC 和 GPIO。这些特性可降低整体系统成本并减小尺寸。

QN908x 的电源电压范围为 1.62 V 至 3.6V。它有很低的工作电流，为同类产品中最好，及超低功耗睡眠模式，可以延长电池寿命，使用一个纽扣电池即可工作很久。



3. 特性和优势

- 真正的单芯片蓝牙低功耗(v5.0) SoC 解决方案
 - ◆ 集成式蓝牙LE无线电、协议栈和应用配置文件
 - ◆ 支持中央和外设角色
 - ◆ 支持同时做主机/从机
 - ◆ 同时支持16个链接
 - ◆ 支持安全连接
 - ◆ 支持数据包长度扩展
 - ◆ Wifi/蓝牙LE共存接口
 - ◆ 48位唯一蓝牙设备地址
- 射频
 - ◆ -1Mbps模式下的RX灵敏度为95dBm, 2Mbps模式下的RX灵敏度为-92dBm (LDO模式)
 - ◆ -1Mbps模式下的RX灵敏度为94dBm, 2Mbps模式下的RX灵敏度为-91.5dBm (DC-DC转换器模式)
 - ◆ 快速可靠的RSSI, 步长为1dB
 - ◆ TX输出功率从-20 dBm到2 dBm
 - ◆ 集成巴伦的单端射频端口
 - ◆ 通用FSK调制, 编程数据传输速率从250Kbps到2Mbps
 - ◆ 符合全球无线电频率法规
- 极低功耗
 - ◆ 单电源电压范围为1.62 V至3.6 V
 - ◆ 集成式DC-DC降压转换器和LDO
 - ◆ 1.0 μ A掉电1模式, 通过GPIO唤醒
 - ◆ 2.5 μ A掉电0模式, 通过32 kHz睡眠定时器、RTC和GPIO唤醒
 - ◆ 3.5 mA RX电流, DC-DC转换器启用 (3 V电源、1Mbps模式下)
 - ◆ 5.0 mA RX电流, DC-DC转换器启用 (3 V电源、2Mbps模式下)
 - ◆ 3.5 mA TX电流 (TX功率为0 dBm), DC-DC转换器启用 (3 V电源、1Mbps模式和2Mbps模式下)
- ARM Cortex-M4 内核 (版本: r0p1)
 - ◆ ARM Cortex-M4处理器, 工作频率高达32 MHz
 - ◆ 浮点单元(FPU)和内存保护单元(MPU)
 - ◆ ARM Cortex-M4内置可嵌套中断向量控制器(NVIC)
 - ◆ 串行线调试(SWD), 带有6个指令断点、2个文字比较器和4个观察点, 包括增强调试功能的串行线输出(SWO)
 - ◆ 系统节拍定时器
- 片上存储器
 - ◆ 512 kB片上可编程闪存和2 kB页擦除与写入
 - ◆ 128 kB SRAM
 - ◆ 256 kB ROM
- ROM API 支持
 - ◆ 闪存在系统编程(ISP)
- 串行接口
 - ◆ 4个Flexcomm串行外设

- ◆ Flexcomm0支持USART协议，Flexcomm1支持USART和I2C，Flexcomm2支持SPI和I2C，Flexcomm3支持SPI
- ◆ 每个Flexcomm均带有一个FIFO
- ◆ I²C总线接口支持快速模式，并具有多地址识别和监控模式
- ◆ USB 2.0（全速）设备接口
- ◆ 两个正交解码器
- ◆ SPI闪存接口(SPIFI)使用4条数据线的SPI总线超集来访问片外四通道SPI闪存，其速率远高于标准SPI或SSP接口
- ◆ 支持带有1或4条数据线的SPI存储器
- 数字外设
 - ◆ DMA控制器，带20条通道，可访问存储器和支持DMA的外设
 - ◆ 多达35个通用输入输出(GPIO)引脚，具备可配置上拉/下拉电阻
 - ◆ GPIO寄存器通过AHB快速访问
 - ◆ 32个GPIO可选为引脚中断(PINT)，由上升输入沿、下降输入沿触发
 - ◆ AES-128安全协处理器
 - ◆ 随机数生成器(RNG)
 - ◆ CRC引擎
 - ◆ 融合信号处理器(FSP)用于数据融合和机器学习算法，与软件处理相比，功耗更低
- 模拟外设
 - ◆ 16位ADC，提供8个外部输入通道，采样速率高达32采样/秒，并带有多个内部和外部触发输入
 - ◆ 集成式温度传感器连接至一个内部专用ADC通道
 - ◆ 集成电池监视器连接至一个内部专用ADC通道
 - ◆ 8位1 M采样/秒通用DAC
 - ◆ 多达8个通道的集成式电容感应，能够将MCU从低功耗状态唤醒。
 - ◆ 两个超低功耗模拟比较器，能够将MCU从低功耗状态唤醒。
- 定时器
 - ◆ 4个32位通用定时器或计数器，支持捕获输入和比较输出、PWM模式和外部计数输入
 - ◆ 睡眠定时器，可在掉电模式下工作和唤醒MCU
 - ◆ 32位实时时钟(RTC)，分辨率为1 s，在始终上电电源域下运行；可用于唤醒所有低功耗模式（包括掉电模式）
 - ◆ 看门狗定时器。
 - ◆ SC定时器/PWM。
- 时钟生成
 - ◆ 32 MHz内部RC振荡器，可用作系统时钟

- ◆ 16 MHz或32 MHz晶体振荡器，可用作系统和射频基准
- ◆ 32 kHz片上RC振荡器
- ◆ 32.768 kHz晶体振荡器
- 电源控制
 - ◆ 可编程电源管理单元(PMU)，可以最大限度地降低功耗
 - ◆ 节能模式：睡眠和掉电
 - ◆ 上电复位(POR)
 - ◆ 掉电检测(BOD)，为中断和强制复位设有独立的阈值
- 单电源 1.62 V 至 3.6 V
- 工作温度范围为-40°C 至+85°C
- 提供 6 × 6 HVQFN48 和 3.28 × 3.20 mm WLCSP 封装

4. 订购信息

表1. 订购信息

型号	封装	说明	版本
	名称		
QN9080	HVQFN48	塑料散热增强型超薄四侧扁平封装；无引脚；48个端子； 主体尺寸6 × 6 × 0.85 mm	SOT778-7
QN9083	WLCSP47	晶圆级芯片封装；47个凸块；3.28 × 3.20 × 0.365 mm，0.40 mm间距	SOT1882-1

4.1 订购选项

表2. 订购选项

型号	器件订购编号	芯片修订版 ^[1]	闪存 (kB)	总SRAM (kB)	带FPU的 Cortex-M4	FSP	USB FS	GPIO
QN9080	QN9080CHN	C	512	128	1	1	1	35
	QN9080DHN	D	512	128	1	1	1	35
QN9083	QN9083CUK	C	512	128	1	1	1	28
	QN9083DUK	D	512	128	1	1	1	28

[1] 有关芯片修订版的详细信息，请参见勘误表。

5. 标示

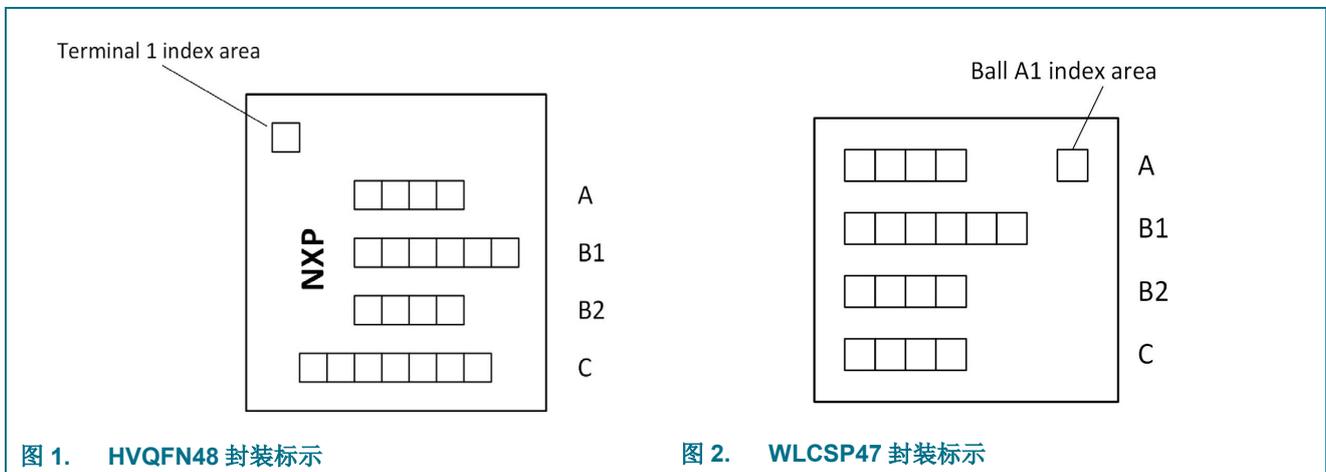


图1. HVQFN48 封装标示

图2. WLCSP47 封装标示

HVQFN封装顶部标示如下：

- 第A行：“9080”代表QN9080
- 第B1行：xxxxxx
- 第B2行：xxxx
- 第C行：xxYYWW[R]
 - YY：年代码，17代表2017
 - WW：周代码
 - R = 芯片修订版

WLCSP封装顶部标示如下:

- 第A行: “9083”
- 第B1行: xxxxxx
- 第B2行: xxWW
 - WW: 周代码
- 第C行: YY[R]x
 - YY: 年代码, 17 代表 2017
 - R = 芯片修订版

表3. 器件修订版列表

修订版标识符(R)	修订版描述
‘D’	当前修订版
‘C’	第二个金属层修订版

6. 功能框图

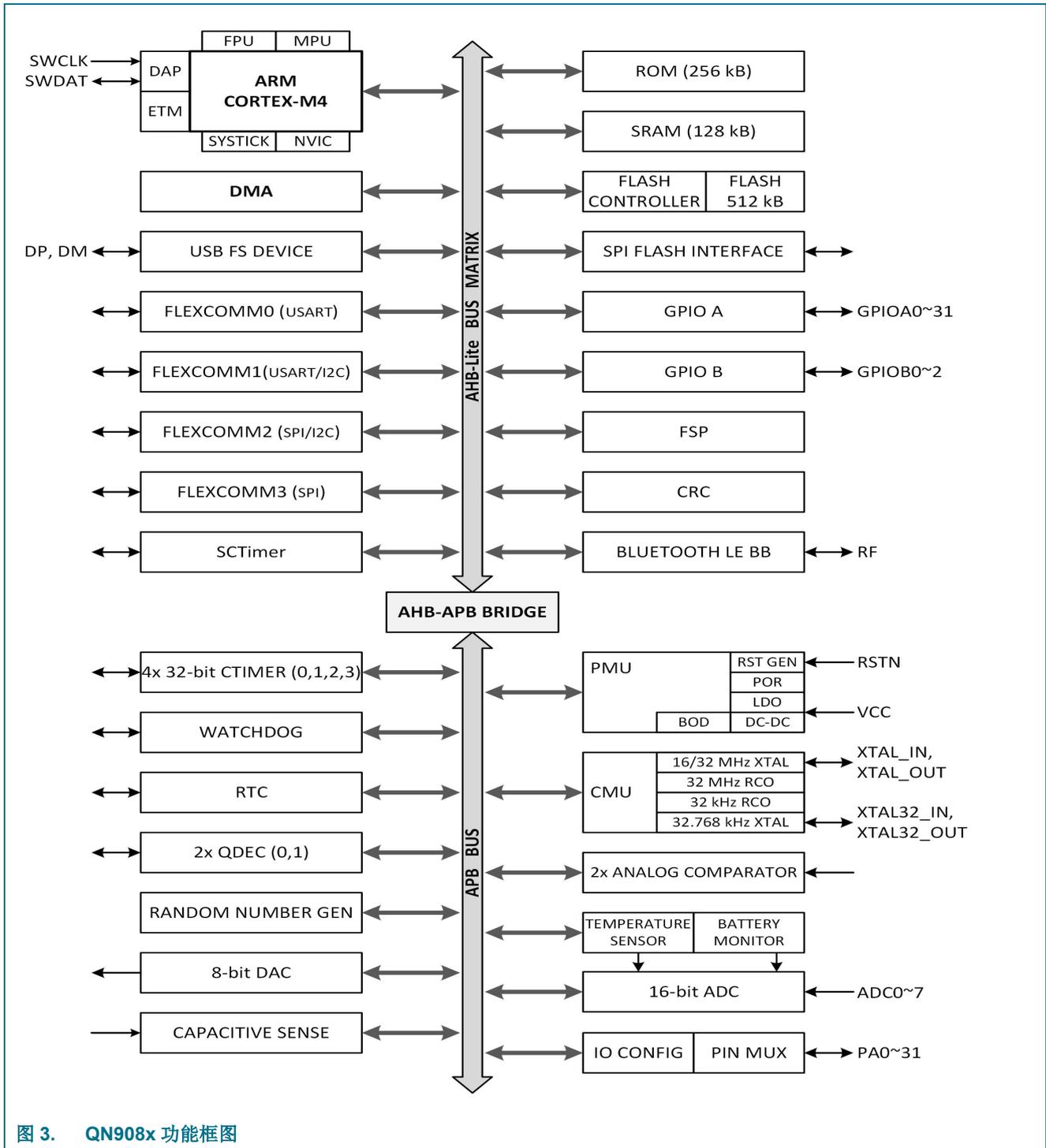
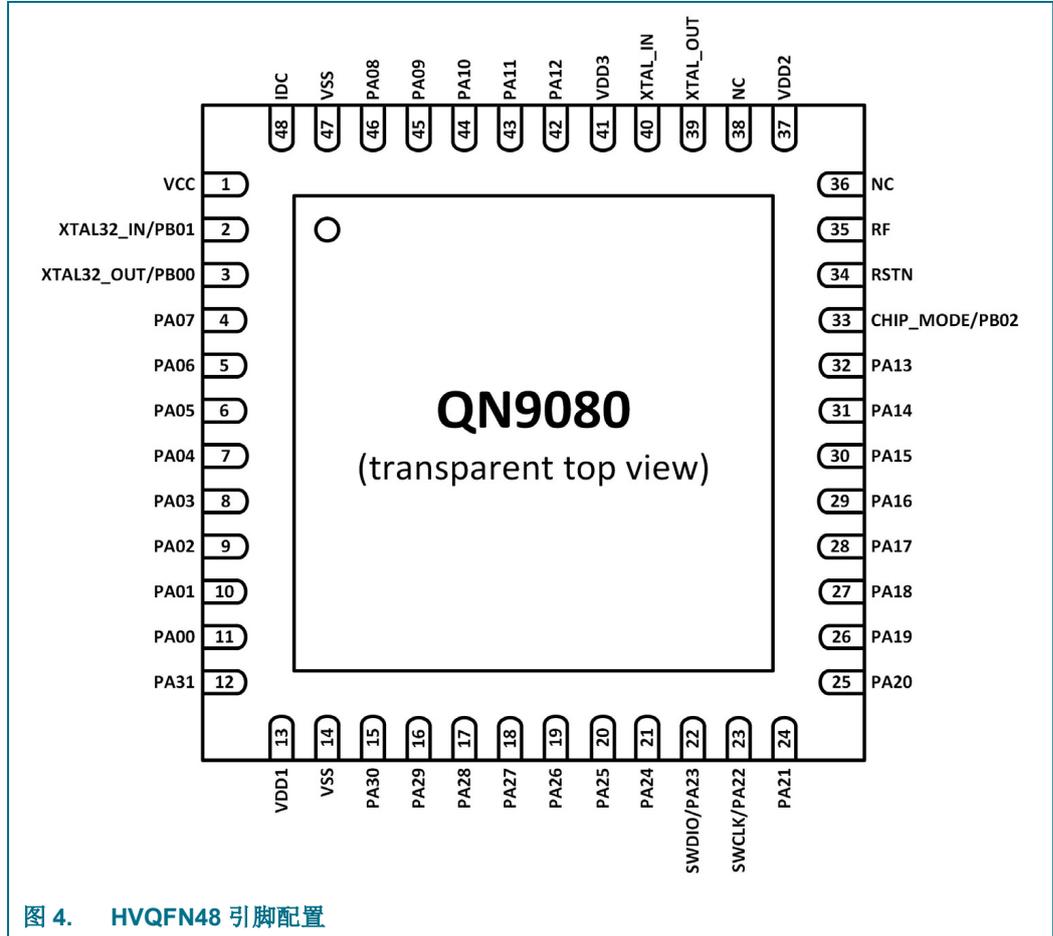
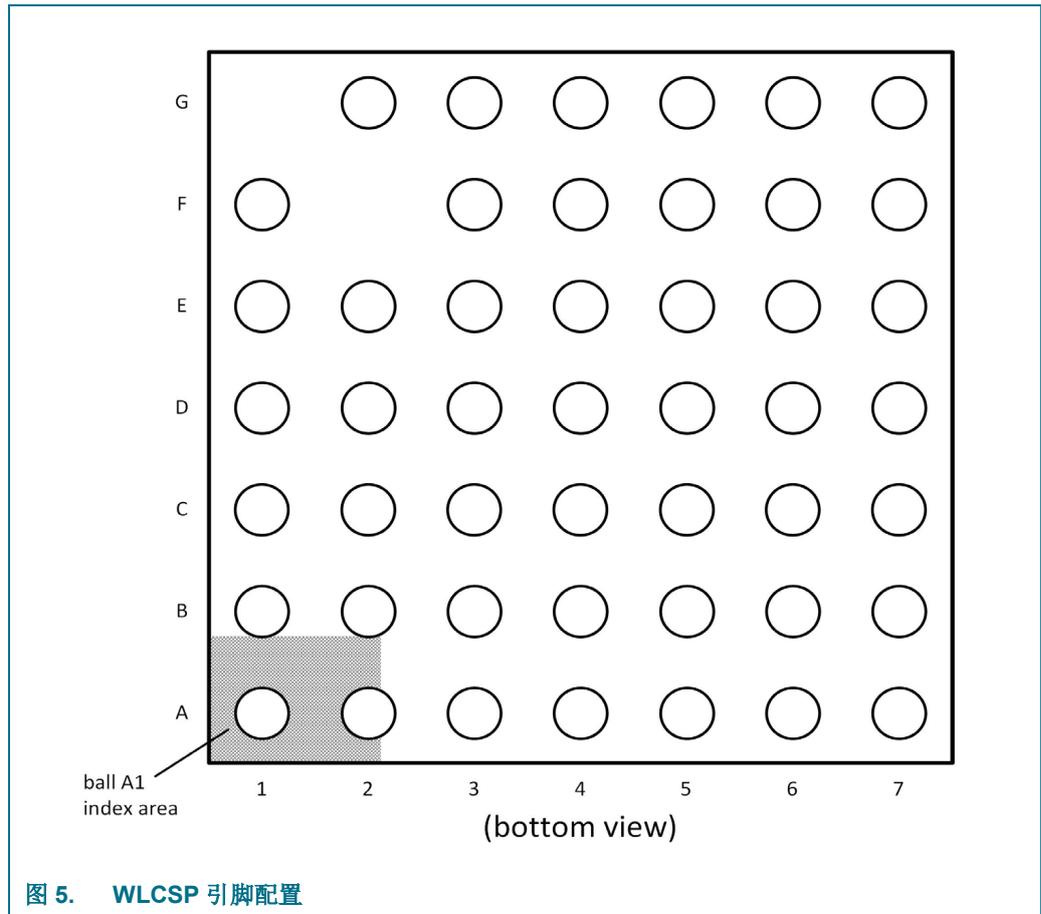


图 3. QN908x 功能框图

7. 引脚配置信息

7.1 引脚配置





7.2 引脚说明

在QN908x中，每个引脚可以支持多达8个不同的数字或模拟功能，包括通用输入输出(GPIO)。

表4. 引脚说明

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
PA00	11	6B	PU	GPIOA0	I/O	通用数字输入输出引脚
				ADC0	AI	ADC外部输入0
				SCT0_OUT0	O	SCTimer输出0
				CTIMER0_CAP0	I	32位CTimer 0捕获输入0
				FC0_RTS	I/O	flexcomm 0: USART RTS
				FC2_SSEL3	I/O	flexcomm 2: SPI SSEL3
				WLAN_TX	I	共存接口的WLAN高电平有效、TX有效指示
PA01	10	6A	PU	GPIOA1	I/O	通用数字输入输出引脚
				ADC1	AI	ADC外部输入1
				SCT0_OUT1	O	SCTimer输出1
				CTIMER0_CAP1	I	32位CTimer 0捕获输入1
				FC0_CTS	I/O	flexcomm 0: USART CTS
				FC2_SSEL2	I/O	flexcomm 2: SPI SSEL2
				WLAN_RX	I	共存接口的WLAN高电平有效、RX有效指示
PA02	9	-	PU	GPIOA2	I/O	通用数字输入输出引脚
				QDEC0_A	I	正交解码器0输入通道A
				SCT0_OUT2	O	SCTimer输出2
				CTIMER0_MAT0	O	32位CTimer 0匹配输出0
				R	I/O	保留
				FC2_SCL_SSEL1	I/O	flexcomm 2: I2C SCL、SPI SSEL1
				RFE_RX_EN	O	外部射频前端的RX启用
PA03	8	-	PU	GPIOA3	I/O	通用数字输入输出引脚
				QDEC0_B	I	正交解码器0输入通道B
				SCT0_OUT3	O	SCTimer输出3
				CTIMER0_MAT1	O	32位CTimer 0匹配输出1
				R	O	保留
				FC2_SDA_SSEL0	I/O	flexcomm 2: I2C SDA、SPI SSEL0
				RFE_TX_EN	O	外部射频前端的TX启用
PA04	7	5B	PU	GPIOA4	I/O	通用数字输入输出引脚
				ADC2	AI	ADC外部输入2
				SCT0_OUT4	O	SCTimer输出4
				CTIMER0_MAT0	O	32位CTimer 0匹配输出0
				FC0_TXD	I/O	flexcomm 0: USART TXD
				FC2_SDA_MOSI	I/O	flexcomm 2: I2C SDA、SPI MOSI
				SPIF_IO0	I/O	SPI闪存接口数据位0

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ⁽¹⁾	备用功能	类型	说明
PA05	6	5A	PU	GPIOA5	I/O	通用数字输入输出引脚
				ADC3	AI	ADC外部输入3
				SCT0_OUT5	O	SCTimer输出5
				CTIMER0_MAT1	O	32位CTimer 0匹配输出1
				FC0_RXD	I/O	flexcomm 0: USART RXD
				FC2_SCL_MISO	I/O	flexcomm 2: SCL、SPI MISO
				SPIF_IO1	I/O	SPI闪存接口数据位1
PA06	5	4B	PU	GPIOA6	I/O	通用数字输入输出引脚
				ADC_EX_CAP	A	使用ADC外部电容连接
				SCT0_OUT3	O	SCTimer输出3
				CTIMER0_MAT2	O	32位CTimer 0匹配输出2
				FC1_RTS_SCL	I/O	flexcomm 1: USART RTS、I2C SCL
				BLE_PTIO	O	BLE数据包流量信息位0
				SPIFI_CLK	O	SPI闪存接口时钟输出
PA07	4	3B	PU	GPIOA7	I/O	通用数字输入输出引脚
				ADC_VREF1	AI	ADC外部基准电压输入
				SCT0_OUT2	O	SCTimer输出2
				CTIMER1_CAP0	I	定时器1输入捕获0
				FC1_CTS_SDA	I/O	flexcomm 1: USART CTS、I2C SDA
				BLE_PTIO1	O	BLE数据包流量信息1
				SPIFI_CSN	O	SPI闪存接口低电平有效片选输出
PA08	46	2B	PU	GPIOA8	I/O	通用数字输入输出引脚
				ADC4	AI	ADC外部输入4
				SCT0_IN0	I	SCTimer输入0
				CTIMER1_CAP1	I	定时器1输入捕获1
				FC1_TXD_SCL	I/O	flexcomm 1: USART TXD、I2C SCL
				BLE_PTIO2	O	BLE数据包流量信息2
				SPIFI_IO2	I/O	SPI闪存接口数据位2
PA09	45	1B	PU	GPIOA9	I/O	通用数字输入输出引脚
				ADC5	AI	ADC外部输入5
				SCT0_IN1	I	SCTimer输入1
				CTIMER1_MAT0	O	32位CTimer 1匹配输出0
				FC1_RXD_SDA	I/O	flexcomm 1: USART RXD、I2C SDA
				BLE_PTIO3	O	BLE数据包流量信息位3
				SPIFI_IO3	I/O	SPI闪存接口数据位3

表 4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
PA10	44	2C	PU	GPIOA10	I/O	通用数字输入输出引脚
				ADC6	AI	ADC外部输入6
				SCT0_IN2	I	SCTimer输入2
				CTIMER1_MAT1	O	32位CTimer 1匹配输出1
				FC1_SCK	I/O	flexcomm 1: USART时钟
				ACMP0_OUT	O	模拟比较器0输出
				BLE_TX	O	共存接口的BLE发射指示
PA11	43	2D	PU	GPIOA11	I/O	通用数字输入输出引脚
				ADC7	AI	ADC外部输入7
				SCT0_IN3	I	SCTimer输入3
				CTIMER1_MAT2	O	32位CTimer 1匹配输出2
				FC2_SSEL2	I/O	flexcomm 2: SPI SSEL2
				ACMP1_OUT	O	模拟比较器1输出
				BLE_RX	O	共存接口的BLE接收指示
PA12	42	-	PU	GPIOA12	I/O	通用数字输入输出引脚
				R	O	保留
				SCT0_OUT5	O	SCTimer输出5
				ACMP0_OUT	O	模拟比较器0输出
				FC1_TXD_SCL	I/O	flexcomm 1: USART TXD、I2C SCL
				SD_DAC	O	Σ - Δ 调制器DAC输出
				ANT_SW	O	外部天线分集开关
PA13	32	-	PU	GPIOA13	I/O	通用数字输入输出引脚
				R	I/O	保留
				SCT0_OUT4	O	SCTimer输出4
				ACMP1_OUT	O	模拟比较器1输出
				FC1_RXD_SDA	I/O	flexcomm 1: USART RXD、I2C SDA
				FC3_SSEL1	I/O	flexcomm 3: SPI SSEL1
				RFE_EN	O	外部射频前端的启用
PA14	31	5G	PU	GPIOA14	I/O	通用数字输入输出引脚
				CS0	AI	电容式触摸感应按钮输入0
				ANT_SW	O	外部天线分集开关
				CTIMER2_CAP0	I	定时器2输入捕获0
				FC0_RTS	I/O	flexcomm 0: USART RTS
				FC3_SSEL0	I/O	flexcomm 3: SPI SSEL0
				QDEC1_A	I	正交解码器1输入通道A

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
PA15	30	4G	PU	GPIOA15	I/O	通用数字输入输出引脚
				CS1	AI	电容式触摸感应按钮输入1
				SCT0_OUT0	O	SCTimer输出0, PWM输出0
				CTIMER2_CAP1	I	定时器2输入捕获1
				FC0_CTS	I/O	flexcomm 0: USART CTS
				FC3_SCK	I/O	flexcomm 3: SPI时钟
				QDEC1_B	I	正交解码器1输入通道B
PA16	29	4F	PU	GPIOA16	I/O	通用数字输入输出引脚
				CS2	AI	电容式触摸感应按钮输入2
				SCT0_OUT1	O	SCTimer输出1, PWM输出1
				CTIMER2_MAT0	O	32位CTimer 2匹配输出0
				FC0_TXD	I/O	flexcomm 0: USART TXD
				FC3_MOSI	I/O	flexcomm 3: SPI MOSI
				QDEC0_A	I	正交解码器0输入通道A
PA17	28	6G	PU	GPIOA17	I/O	通用数字输入输出引脚
				CS3	AI	电容式触摸感应按钮输入3
				SD_DAC	O	Σ - Δ 调制器DAC输出
				CTIMER2_MAT1	O	32位CTimer 2匹配输出1
				FC0_RXD	I/O	flexcomm 0: USART RXD
				FC3_MISO	I/O	flexcomm 3: SPI MISO
				QDEC0_B	I	正交解码器0输入通道B
PA18	27	5F	PU	GPIOA18	I/O	通用数字输入输出引脚
				CS4	AI	电容式触摸感应按钮输入4
				SCT0_OUT3	O	SCTimer输出3, PWM输出3
				CTIMER2_MAT2	O	32位CTimer 2匹配输出2
				FC0_SCK	I/O	flexcomm 0: USART时钟
				FC3_SSEL2	I/O	flexcomm 3: SPI SSEL2
				BLE_SYNC	O	BLE同步脉冲
PA19	26	7G	PU	GPIOA19	I/O	通用数字输入输出引脚
				CS5	AI	电容式触摸感应按钮输入5
				SCT0_OUT2	O	SCTimer输出2, PWM输出2
				RFE_EN	O	外部射频前端的启用
				FC0_SCK	I/O	flexcomm 0: USART时钟
				FC3_SSEL3	I/O	flexcomm 3: SPI SSEL3
				BLE_IN_PROC	O	共存接口的BLE事件处理中指示

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
PA20	25	-	PU	GPIOA20	I/O	通用数字输入输出引脚
				QDEC1_A	I	正交解码器1输入通道A
				SCT0_OUT1	O	SCTimer输出1, PWM输出1
				CTIMER2_MAT0	O	32位CTimer 2匹配输出0
				SWO	I/O	串行线跟踪输出
				FC1_RTS_SCL	I/O	flexcomm 1: USART RTS、I2C SCL
				SPIFI_CLK	O	SPI闪存接口时钟输出
PA21	24	-	PU	GPIOA21	I/O	通用数字输入输出引脚
				QDEC1_B	I	正交解码器1输入通道B
				SCT0_OUT0	O	SCTimer输出0, PWM输出0
				CTIMER2_MAT1	O	32位CTimer 2匹配输出1
				FC2_SSEL3	I/O	flexcomm 2: SPI SSEL3
				FC1_CTS_SDA	I/O	flexcomm 1: USART CTS、I2C SDA
				SPIFI_CSN	O	SPI闪存接口低电平有效片选输出
SWCLK / PA22	23	7F	PU	SWCLK	I/O	串行线时钟; 这是复位后的默认功能
				GPIOA22	I/O	通用数字输入输出引脚
				SCT0_IN2	I	SCTimer输入2
				CTIMER3_MAT0	O	32位CTimer 3匹配输出0
				FC2_SDA_SSEL0	I/O	flexcomm 2: I2C SDA、SPI SSEL0
				FC3_SSEL3	I/O	flexcomm 3: SPI SSEL3
				QDEC1_A	I	正交解码器1输入通道A
SWDIO / PA23	22	6F	PU	SWDIO	I/O	串行线调试I/O; 这是启动后的默认功能
				GPIOA23	I/O	通用数字输入输出引脚
				SCT0_IN3	I	SCTimer输入3
				CTIMER3_MAT1	O	32位CTimer 3匹配输出1
				FC2_SCL_SSEL1	I/O	flexcomm 2: I2C SCL、SPI SSEL1
				FC3_SSEL2	I/O	flexcomm 3: SPI SSEL2
				QDEC1_B	I	正交解码器1输入通道B
PA24	21	6E	PU	GPIOA24	I/O	通用数字输入输出引脚
				ACMP0N/CS6	AI	模拟比较器0负输入或电容式触摸感应按钮输入6
				ETM_TRACEDAT0	O	ETM跟踪数据输出位0
				CTIMER3_CAP0	I	定时器3输入捕获0
				RFE_RX_EN	O	外部射频前端的RX启用
				FC3_SSEL1	I/O	flexcomm 3: SPI SSEL1
				SPIFI_IO0	I/O	SPI闪存接口数据位0

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ⁽¹⁾	备用功能	类型	说明
PA25	20	7E	PU	GPIOA25	I/O	通用数字输入输出引脚
				ACMP0P/CS7	AI	模拟比较器0正输入或电容式触摸感应按钮输入7
				ETM_TRACEDAT1	O	ETM跟踪数据输出位1
				CTIMER3_CAP1	I	定时器3输入捕获1
				RFE_TX_EN	O	外部射频前端的TX启用
				FC3_SSEL0	I/O	flexcomm 3: SPI SSEL0
				SPIFI_IO1	I/O	SPI闪存接口数据位1
PA26	19	6D	PU	GPIOA26	I/O	通用数字输入输出引脚
				USB_DP	I/O	USB0双向D+线
				SCT0_IN0	I	SCTimer输入0
				CTIMER1_MAT0	O	32位CTimer 1匹配输出0
				FC2_SDA_MOSI	I/O	flexcomm 2: I2C SDA、SPI MOSI
				QDEC0_A	I	正交解码器0输入通道A
				BLE_SYNC	O	BLE同步脉冲
PA27	18	7D	PU	GPIOA27	I/O	通用数字输入输出引脚
				USB_DM	I/O	USB0双向D-线
				SCT0_IN1	I	SCTimer输入1
				CTIMER1_MAT2	O	32位CTimer 1匹配输出2
				FC2_SCL_MISO	I/O	flexcomm 2: I2C SCL、SPI MISO
				QDEC0_B	I	正交解码器0输入通道B
				BLE_IN_PROC	O	共存接口的BLE事件处理中指示
PA28	17	-	PU	GPIOA28	I/O	通用数字输入输出引脚
				CLK_AHB	O	AHB时钟输出
				ETM_TRACECLK	O	ETM跟踪时钟输出
				RTC_CAP	I	RTC捕获输入
				FC1_SCK	I/O	flexcomm 1: USART时钟
				SD_DAC	O	Σ - Δ 调制器DAC输出
				SPIFI_CSN	O	SPI闪存接口低电平有效片选输出
PA29	16	6C	PU	GPIOA29	I/O	通用数字输入输出引脚
				ACMP1N	AI	模拟比较器1负输入
				ETM_TRACEDAT2	O	ETM跟踪数据输出位2
				CTIMER3_MAT0	O	定时器3匹配输出0
				FC2_SCK	I/O	flexcomm 2: SPI时钟
				FC3_MISO	I/O	flexcomm 3: SPI MISO
				SPIFI_IO2	I/O	SPI闪存接口数据位2

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
PA30	15	7C	PU	GPIOA30	I/O	通用数字输入输出引脚
				ACMP1P	AI	模拟比较器1正输入
				ETM_TRACEDAT3	O	ETM跟踪数据输出位3
				CTIMER3_MAT1	O	定时器3匹配输出1
				FC2_SCK	I/O	flexcomm 2: SPI时钟
				FC3_MOSI	I/O	flexcomm 3: SPI MOSI
				SPIFI_IO3	I/O	SPI闪存接口数据位3
PA31	12	7B	PU	GPIOA31	I/O	通用数字输入输出引脚
				DAC	AO	DAC模拟输出
				RTC_CAP	I	RTC捕获输入
				CTIMER3_MAT2	O	定时器3匹配输出2
				SWO	I/O	串行线跟踪输出
				FC3_SCK	I/O	flexcomm 3: SPI时钟
				SPIFI_CLK	O	SPI闪存接口时钟输出
XTAL32_OUT/ P B00	3	4A	-	XTAL32_OUT	AO	32.768 kHz晶体振荡器输出 注: 如果LFXO未使用, 不连接或者用作GPIO。
				GPIOB00	I/O	通用数字输入输出引脚
XTAL32_IN/PB01	2	3A	-	XTAL32_IN	AI	32.768 kHz晶体振荡器输入 注: 如果LFXO未使用, 可以注入外部输入时钟。
				GPIOB01	I/O	通用数字输入输出引脚
CHIP_MODE/PB02	33	3C	PU	CHIP_MODE	I	默认上拉以启动选择; 应将其拉至低电平以进入固件编程常规ISP进程, 否则ISP进程将跳至闪存
				GPIOB02	I/O	通用数字输入输出引脚
				ANT_SW	O	外部天线分集开关
RSTN	34	4E	PU	-	I	低电平有效复位输入
XTAL_OUT	39	1D	-	-	AO	16/32 MHz晶体振荡器输出 注: 如果不用于晶体振荡器, 则不连接
XTAL_IN	40	1C	-	-	AI	16/32 MHz晶体振荡器输入 注: 可以用作外部时钟输入, 无需使用内部晶体振荡器
射频	35	2G	-	-	射频	射频输入输出端口, 带有片上集成式Tx或Rx开关
VCC	1	2A	-	-	-	电源 (1.62 V至3.6 V)
VDD1	13	7A	-	-	-	数字电源
VDD2	37	1E	-	-	-	射频电源
VDD3	41	2E	-	-	-	模拟电源

表4. 引脚说明 (...续)

符号	HVQFN48	WLCSP	复位状态 ^[1]	备用功能	类型	说明
VSS	14,47	1F、3D、3E、3F、3G、4C、4D、5C、5D、5E	-	-	-	接地
IDC	48	1A	-	-	AO	DC-DC转换器输出；使用DC-DC时，请参见参考设计电路；不使用DC-DC时，请将其保持开路状态
NC	36,38	-	-	-	-	未连接

[1] PU =输入模式，上拉启用（上拉电阻将引脚上拉至Vcc）。Z =高阻抗；上拉或下拉禁用，AI =模拟输入，AO =模拟输出，I =输入，O =输出，F =浮空。复位状态反映了在启动代码未工作情况下引脚状态处于复位。有关不同电源模式下的引脚状态，请参见[第7.2.2节](#)。有关未使用引脚的端接，请参见[第7.2.1节](#)。

7.2.1 未使用引脚的端接

表5显示了如何在应用中端接未使用的引脚。在许多情况下，未使用的引脚应进行外部连接或通过软件正确配置，以最大限度地降低器件的总功耗。

带有GPIO功能的未使用引脚可以不连接，并可通过其内部上拉或下拉启用配置为输入。最好启用下拉。

另外，建议将在较小封装上未引出的所有GPIO引脚配置为输入，并令其内部上拉或下拉启用。

表5. 未使用引脚的端接

引脚	默认状态 ^[1]	未使用引脚的建议端接
PAnm	I; PU	如果驱动至低电平则不连接，并通过软件使用上拉禁用配置为GPIO输出
XTAL32_IN	-	不连接
XTAL32_OUT	-	不连接

[1] I=输入，PU=上拉启用

7.2.2 不同电源模式下的引脚状态

表6. 不同电源模式下的引脚状态

引脚	工作	睡眠	掉电
PAnm引脚	如SYSCON中的配置 ^[1] 。默认：输入，内部上拉启用		
RSTN	复位功能启用。默认：输入，内部上拉启用		

[1] 默认和编程引脚状态保留在睡眠模式和掉电模式下

8. 功能说明

8.1 架构概述

ARM Cortex-M4 包含一条 AHB-Lite 总线、一条系统总线以及 I-code 和 D-code 总线。独立总线分别专用于指令提取 (I-code) 和数据访问 (D-code)。

QN908x 使用多层 AHB 矩阵将 ARM Cortex-M4 总线和其他总线主机灵活地连接到外设上。这样，总线上每个外设的 slave 端口可以同时被不同的总线 master 端口所访问，从而优化了整体性能。

8.2 ARM Cortex-M4 处理器

ARM Cortex-M4 是一款通用 32 位微处理器，不仅性能高，而且功耗极低。ARM Cortex-M4 具备许多新的特性，其中包括一个 Thumb-2 指令集、低中断延迟、硬件乘法和除法，以及可中断或可连续的多个加载和存储指令。它还提供自动状态保存和恢复中断、紧密集成的中断控制器和唤醒中断控制器，以及能够同时访问的多核总线。

采用 3 级流水线，处理和存储器系统的所有部件都能够连续工作。通常，在执行某一条指令时，可对它的下一条指令进行解码，并从存储器中获取第三条指令。

8.3 ARM Cortex-M4 集成浮点单元 (FPU)

FPU 支持单精度加、减、乘、除、乘积累加和平方根运算。它还提供定点和浮点数据格式之间的转换以及浮点常量指令。

FPU 提供符合 ANSI/IEEE 754-2008 标准的浮点计算功能。用于二进制浮点算术的 IEEE 标准称为 IEEE 754 标准。

8.4 存储器保护单元 (MPU)

Cortex-M4 包含一个存储器保护单元 (MPU)，可以保护用户应用中的关键数据，从而提高嵌入式系统的可靠性。

MPU 可通过禁止彼此间的数据访问来分离处理任务。既可禁止对存储器区域的访问，也可以将其定义为只读。它将检测有可能会破坏系统的意外内存访问。

MPU 将内存分为不同的区域，并通过阻止未经允许的访问来实现保护。MPU 最多可支持 8 个区域，每个区域分为 8 个子区域。访问在 MPU 区域中未定义或区域设置不允许的存储器位置，将触发存储器管理故障异常。

8.5 Cortex-M4可嵌套中断向量控制器(NVIC)

NVIC是Cortex-M4的主要组成部分。它与CPU紧密结合，降低了中断延时，并让新进中断可以得到高效处理。

NVIC支持52个外部中断输入源，每个输入源具备8个优先级。处理器支持电平中断和边沿中断。外部中断信号连接至NVIC，并且NVIC对中断进行优先级划分。利用软件设置每个中断的优先级。NVIC与Cortex-M4F处理器内核紧密结合，降低了中断延时，并让新进中断可以得到高效处理。

唤醒中断控制器(WIC)支持超低功耗睡眠模式。这使得处理器和NVIC可进入非常低功耗的睡眠模式，而由WIC进行中断识别和优先级划分。处理器执行等待中断(WFI)、等待事件(WFE)和发送事件(SEV)指令。此外，处理器还支持SLEEPONEXIT用法，这可使处理器内核在从异常处理程序返回到线程模式时进入睡眠模式。

8.5.1 特性

- 控制系统异常和外设中断
- 52个外部中断输入源
- 8个可编程的中断优先级，带硬件优先级遮蔽
- 利用向量表偏移量寄存器(VTOR)重定位向量表
- 软件中断生成

8.5.2 中断源

每个外围设备均有一条中断线连接到NVIC，但可能有好几个中断标志。共有52个中断源。

8.6 系统节拍定时器(SysTick)

ARM Cortex-M4内核集成了一个系统节拍定时器(SysTick)，旨在生成一个专用的SYSTICK异常。SysTick时钟源可以是系统时钟，也可以是SYSTICK时钟。

8.7 片上静态RAM

QN908x支持128 kB SRAM，并提供独立的总线主机访问以实现更高的吞吐量，以及单独的电源控制以实现低功耗操作。

128 kB SRAM分为10个存储块，每个存储块具有独立的电源控制，以根据应用要求优化功耗。

表7. SRAM存储块

SRAM块	大小	起始地址偏移
9	4k × 32位	0x0001 C000
8	4k × 32位	0x0001 8000
7	4k × 32位	0x0001 4000
6	4k × 32位	0x0001 0000

表7. SRAM存储块

SRAM块	大小	起始地址偏移
5	4k × 32位	0x0000 C000
4	4k × 32位	0x0000 8000
3	4k × 32位	0x0000 4000
2	2k × 32位	0x0000 2000
1	1k × 32位	0x0000 1000
0	1k × 32位	0x0000 0000

8.8 片上闪存

QN908x支持512 kB片上闪存进行代码和数据存储。MCU通过闪存控制器访问闪存。

- 256个相等的页，每页2 kB；任何页面都可以单独擦除
- 在85°C条件下的数据保持期限为10年以上
- 耐受性：至少10,000个周期

8.9 片上ROM

256 kB片上ROM内含引导加载程序和以下应用程序编程接口(API):

- 在系统编程(ISP)支持闪存编程

8.10 存储器映射

QN908x集成了数个不同的存储区域。APB外设区的大小为64 kB，可分配多个外设。NVIC、SysTick和睡眠模式控制等CPU集成的寄存器位于专用的外设总线上。

QN908x集成了四种类型的存储器：嵌入式闪存、ROM、SRAM和外部SPIFI存储器接口。为了提供充分的灵活性，可将闪存、ROM和RAM映射到存储器映射的不同区域，具体取决于寄存器位重映射。复位之后重映射为0，并将ROM重映射到地址0x0000 0000。

表8. 存储器映射选项

存储器	主空间	别名	存储器重映射选项
ROM (256 kB)	0x0300 0000至 0x0304 0000	不适用	0x0000 0000至0x0004 0000 (重映射=0)
闪存(512 kB)	0x0100 0000至 0x0108 0000	0x2100 0000至0x2108 0000; 0x3100 0000至0x3108 0000	0x0000 0000至0x0008 0000 (重映射=1)
SRAM (128 kB)	0x0400 0000至 0x0402 0000	0x2000 0000至0x2002 0000	0x0000 0000至0x0002 0000 (重映射=2)
SPIFI闪存	0x1000 0000至 0x1800 0000	0x8000 0000至0x8800 0000	不适用

图6显示的是用户编程角度的整个地址空间的总映射图。

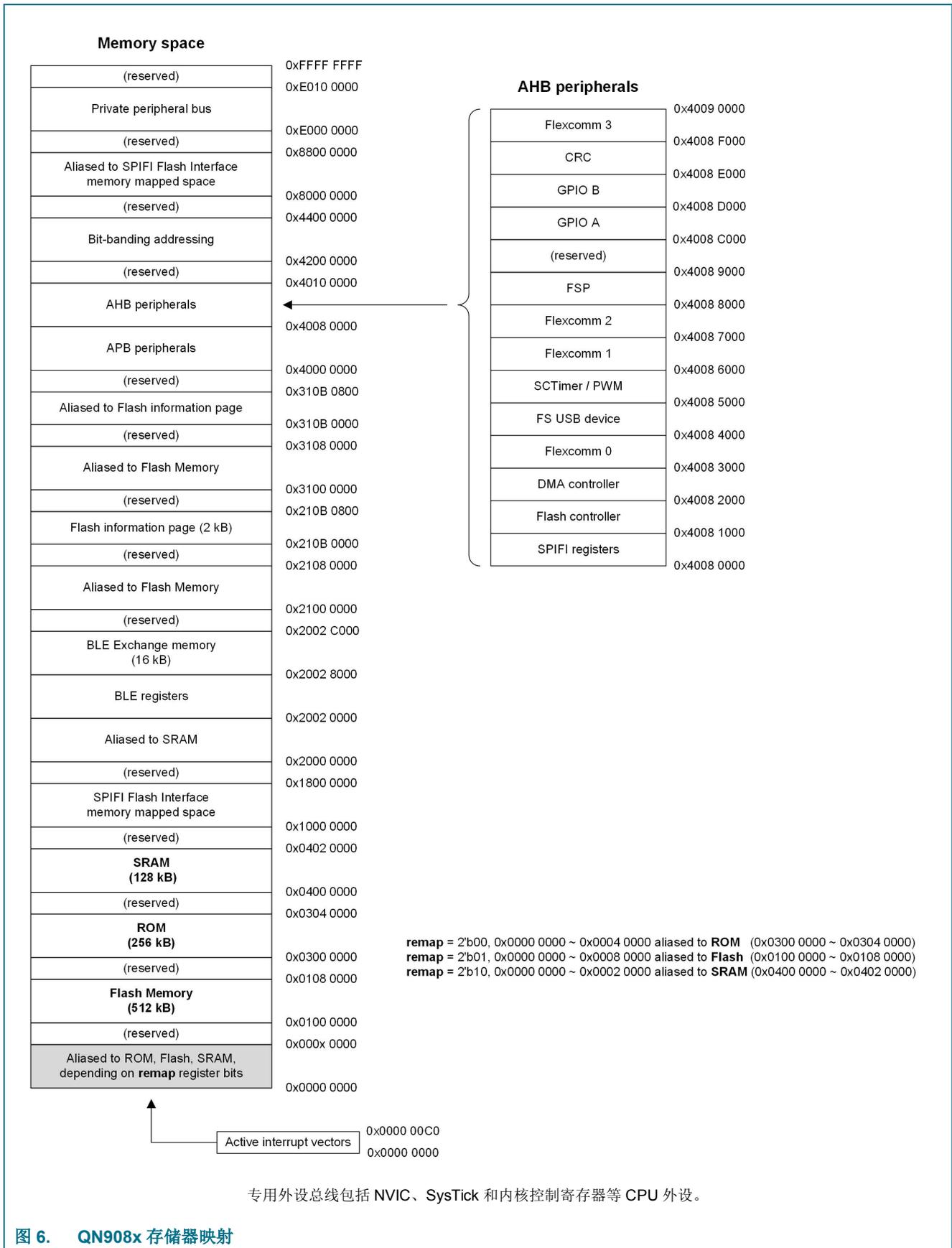


图 6. QN908x 存储器映射

APB peripherals	
(reserved)	0x4000 FFFF
RTC	0x4000 C000
(reserved)	0x4000 B000
QDEC 1	0x4000 A000
QDEC 0	0x4000 9800
(reserved)	0x4000 9000
TRNG	0x4000 8000
Capacitive Sense	0x4000 7C00
DAC	0x4000 7800
ADC	0x4000 7400
PINT/INPUT MUX	0x4000 7000
CTIMER 3	0x4000 6000
CTIMER 2	0x4000 5000
CTIMER 1	0x4000 4000
CTIMER 0	0x4000 3000
WDT	0x4000 2000
Syscon	0x4000 1000
	0x4000 0000

图 7. QN908x APB 存储器映射

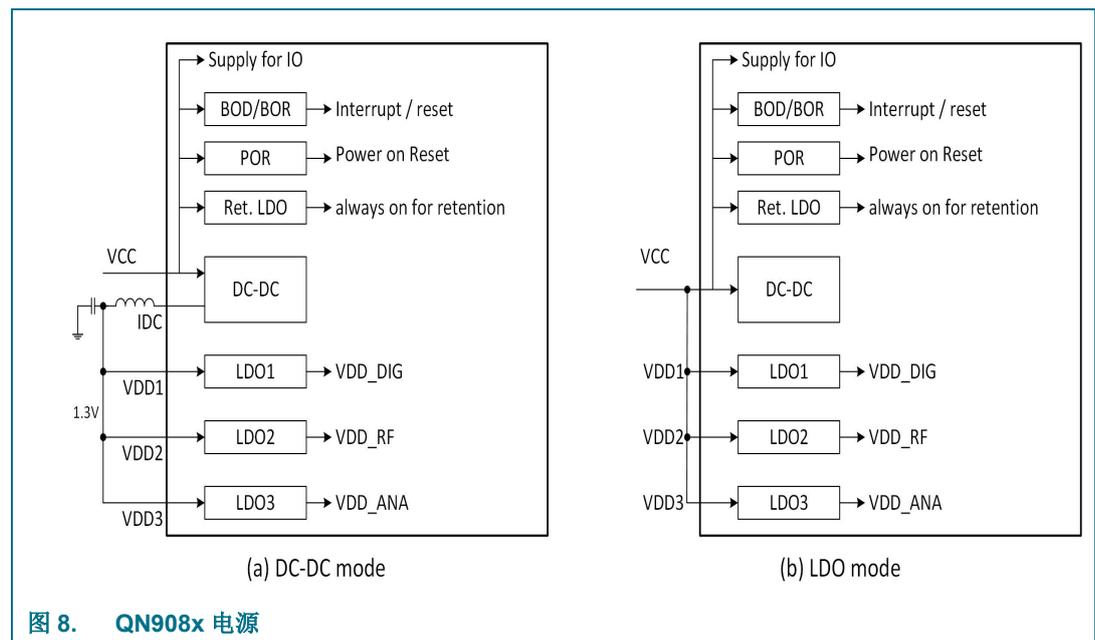
8.11 电源管理

为了最大限度地降低系统功耗，QN908x支持多种电源模式和电源管理功能。

8.11.1 电源

QN908x集成了LDO和DC-DC转换器。当器件以较高电源电压（例如3 V）供电时，可以使用DC-DC转换器来降低电流消耗。

在不使用DC-DC转换器的LDO模式下，用户应确保VDD1、VDD2和VDD3不会在VCC之前上升。一种简单的方法是将它们连接到一起。更多信息请参见参考原理图。



8.11.2 电源模式

支持多种电源模式以优化功耗，包括活动、睡眠、掉电0和掉电1模式。上电或复位后，器件进入活动模式。处理完成后，软件将芯片置于睡眠模式或掉电模式，以节省功耗。通过复位或中断触发（如GPIO中断、定时器超时或其他唤醒源）唤醒器件。

8.11.2.1 睡眠模式

在睡眠模式下，CPU的系统时钟停止，并且指令的执行被挂起，直到发生复位或中断。在睡眠模式下，外设功能（如果选择使用时钟计时）继续运行，并可能产生中断使处理器继续运行。睡眠模式消除了处理器自身、存储器系统及其相关控制器和内部总线以及未使用外设的动态功耗。处理器的状态和寄存器、外设寄存器和内部SRAM的值都会保留，引脚的逻辑电平保持静态。

8.11.2.2 掉电0模式

在掉电0模式下，除了始终在线的PMU域、32.768 kHz晶体振荡器、32k RC振荡器、睡眠定时器、RTC和RSTN引脚以外，整个芯片的电源都将关断。所有外设时钟和所有时钟源均关闭，可以选择保持32 kHz时钟运行。此外，所有模拟模块和闪存均被关闭。在掉电模式下，应用可以让模拟比较器电路保持运行，以监控外部电压输入，如果外部电压高于基准电压，则唤醒器件。

可通过下列方式将QN908x从掉电0模式下唤醒：复位、选定数字引脚作为引脚中断模块输入、睡眠定时器超时中断、RTC中断、BOD强制复位、模拟比较器中断或电容检测中断。

在掉电0模式下，可以维持处理器状态、寄存器和SRAM值，并且引脚的逻辑电平保持静态。与睡眠模式相比，掉电模式可以降低功耗，但需要更长的唤醒时间。

8.11.2.3 掉电1模式

在掉电1模式下，32k时钟源也会关闭。电容式传感器、RTC或BLE的低功耗域也不工作。只有外部IO模拟比较器才能将系统从该模式下唤醒。

表9显示了低功耗模式下的外设配置。

表9. 低功耗模式下的外设配置

外设	睡眠模式	掉电0模式	掉电1模式
闪存	软件配置	关	关
SRAM块	软件配置	软件配置	软件配置
睡眠定时器	软件配置	软件配置	关
RTC	软件配置	软件配置	关
其他数字外设	软件配置	关	关
模拟比较器	软件配置	软件配置	软件配置
32 kHz RCO	软件配置	软件配置	关
32.768 kHz晶体振荡器	软件配置	软件配置	关
BOD	软件配置	软件配置	软件配置
电容式感应	软件配置	软件配置	软件配置
其他模拟外设	软件配置	关	关

8.11.3 掉电检测(BOD)

QN908x具有一个用于监测VCC引脚电压电平的监控器。如果该电压降至固定电平以下，则BOD会置位一个可以产生中断的标志。此外，可以选择单独的阈值电平来产生芯片复位和中断。默认情况下，禁用BOD。

8.12 通用输入输出(GPIO)

QN908x提供两个GPIO端口，共35个GPIO引脚。没有连接到特定外设功能的器件引脚由GPIO寄存器进行控制。引脚可动态配置为输入或输出。无论该引脚选择了哪种外设，都可以读回该端口引脚的电流电平。有关复位时的默认状态，请参见表4。

8.12.1 特性

- 加速GPIO功能
 - GPIO寄存器位于AHB上，这样可实现尽可能最快的I/O时序
 - 所有GPIO寄存器均可按整字、半字和字节寻址
 - 整个端口值可以写在一个指令中
- 各个位的方向控制
- 复位后所有I/O均会默认为输入

- 所有GPIO引脚均可选用来创建一个边沿或电平敏感的GPIO中断请求

8.13 引脚中断

引脚中断模块可配置所有数字引脚中的最多4个引脚，用于提供4个已连接至NVIC的外部中断。任何不受开关矩阵所选功能影响的数字引脚均可通过SYSCON模块配置为引脚中断的输入。控制引脚中断的寄存器位于I/O+总线上，可实现快速单周期访问。

8.13.1 特性

- 引脚中断：
 - 所有 GPIO A 引脚均可选用作边沿敏感或电平敏感中断请求，每个请求会在 NVIC 中创建一个单独的中断
 - 边沿敏感中断引脚可在上升沿和/或下降沿上发生中断
 - 电平敏感中断引脚可以是高电平有效或低电平有效
 - 引脚中断可以将器件从睡眠模式下唤醒，但不能从掉电模式下唤醒

8.14 AHB外设

8.14.1 DMA控制器

DMA控制器允许外设至存储器、存储器至外设以及存储器至存储器之间的传输。每个DMA流都可以为单个源和目标提供单向DMA传输。

8.14.1.1 特性

- 20个通道，其中15个连接至外设DMA请求，这些DMA请求来自Flexcomm（USART、SPI、I2C）和SPIFI接口
- DMA操作可由片上或片外事件触发
- 每个通道的优先级可由用户选择（最多8个优先级）
- 连续优先级仲裁
- 含4个入口的地址缓存
- 数据总线的高效使用
- 支持最多1024字的单次传输
- 地址递增选项支持打包和/或拆分数据

8.15 数字串行外设

8.15.1 USB 2.0（全速）设备控制器

8.15.1.1 特性

- USB 2.0（全速）设备控制器，运行速率为12Mbit/s
- 支持10个物理（5个逻辑）端点，包括一个控制端点

- 支持单缓冲和双缓冲
- 每个非控制端点均支持批量、中断或同步端点类型
- 支持发生USB活动时从深度睡眠模式下唤醒和远程唤醒
- 支持链式电源管理(LPM)

8.15.2 SPI闪存接口(SPIFI)

SPI闪存接口(SPIFI)支持低成本串行闪存连接到CPU，相对于引脚数量更多的并行闪存设备而言，性能损失并不大。驱动API可处理系统设置、编程和擦除操作。初始化调用SPIFI驱动器后，闪存中的内容可以像正常内存一样通过处理器和/或DMA以字节、半字和整字方式访问。

8.15.2.1 特性

- SPI闪存接口与外部闪存
- 传输速率高达每秒SPIFI_CLK / 2个字节
- 串行闪存中的代码执行如同在CPU内部存储器空间一样。该特性是通过将外部闪存直接映射到CPU存储器空间来实现的

注：在QN908x器件上配备SPIFI旨在提供数据访问。由于缓存大小减小，因此不建议直接从片外SPI闪存执行。

- 支持1位、2位和4位双向串行协议
- 与各个供应商及设备兼容的半双工协议
- 驱动器库，由恩智浦半导体提供以辅助SPIFI的使用

8.15.3 Flexcomm串行通信（0、1、2、3）

每个Flexcomm均提供外设功能选择，用户必须先选择其中的一种，才能配置和使用该功能。

8.15.3.1 特性

- USART支持异步操作、同步主机或从机操作
- SPI总线主机或从机，多达4种从机选择
- I²C总线，包括独立的主机、从机和监控功能
- USART和SPI流量数据使用Flexcomm FIFO。I²C功能不使用FIFO
- Flexcomm 0: USART
- Flexcomm 1: USART和I2C总线
- Flexcomm 2: SPI总线和I2C总线
- Flexcomm 3: SPI总线

8.15.4 I2C总线接口

I²C总线是双向的，仅使用以下两根线进行inter-IC控制：一根串行时钟线(SCL)和一根串行数据线(SDA)。每个设备均由一个唯一的地址进行识别，并且可用作一个纯接收器设备（例如，LCD驱动器）或一个同时具有信息收发功能的发射器（例如，存储器）。发射器和/或接收器

可在主机或从机模式下工作，具体取决于芯片是需要启动数据传输还是只被寻址。I²C是一种多主机总线，可由所连接的多个总线主机进行控制。

8.15.4.1 特性

- 独立的主机和从机功能
- 支持下列总线速度：
 - 标准模式，高达 100 kbits/s
 - 快速模式，高达 400 kbits/s
- 支持多主机功能以及带从机的多主机功能
- 可编程I2C总线从机地址
- 无需芯片时钟即可对作为从机的地址进行接收和比较；因此该事件可以将器件从睡眠模式下唤醒

8.15.5 USART

8.15.5.1 特性

- 支持主机或从机运行的同步模式。包括数据相位选择和连续时钟选项
- 异步模式下最大比特率为1 Mbit/s
- USART功能在同步主机模式和从机模式下的最大数据速率为1 Mbit/s
- 支持软件地址比较的多处理器/多点（9位）模式
- RS-485收发器输出启用
- 自动波特率模式可自动检测波特率
- 奇偶生成和校验：奇校验、偶校验或无校验
- 在异步模式下，支持5到16个时钟的软件可选过采样
- 一个发送数据缓冲器和一个接收数据缓冲器
- 用于自动流控制的RTS/CTS硬件信号；使用Delta CTS检测、发送禁用控制以及作为RTS输出的任意GPIO可执行软件流控制
- 接收的数据和状态可以选择性地从单个寄存器中读取
- 中止生成及检测
- 接收数据是3个样本“投票”中的2个；当有1个样本与其它不同时，便会置位状态标志
- 内置带自动波特率功能的波特率发生器
- 所有USART共用小数速率分频器
- 可中断的状态有：达到FIFO接收电平、达到FIFO发送电平、发送空闲、接收器中断检测变化、帧错误、奇偶校验错误、溢出、欠载、增量CTS检测和接收器采样噪声检测
- 用于数据测试和流控制的环回模式
- 可通过系统DMA控制器实现USART发送和接收功能

8.15.6 SPI串行I/O控制器

8.15.6.1 特性

- 主机和从机操作
- 主机模式下SPI功能的最大数据速率为16 Mbit/s
- 直接支持1至16位数据帧。通过软件或DMA设置可支持位数更多的帧
- 主机和从机操作
- 无需读取输入数据，即可将数据发送到从机；在设置SPI存储器时非常有用
- 控制信息可选择性地与数据一同写入器件；可实现各种操作，包括“任意长度”的帧
- 具有可选极性和灵活用途的三个从机选择输入/输出

8.16 定时器

8.16.1 标准定时器/计数器（CTIMER0至3）

QN908x具有四个通用32位定时器/计数器。

定时器/计数器旨在对系统导出的时钟或外部提供的时钟的周期进行计数。它可根据四个匹配寄存器选择产生中断、定时DMA请求，或者在指定的定时器值执行其他操作。每个定时器/计数器还包括两个捕获输入，用来在输入信号跃迁时捕获定时器值，同时可根据需要产生一个中断。

8.16.1.1 特性

- 一个带有可编程32位前置分频器的32位定时器/计数器
- 计数器或定时器操作
- 每个定时器拥有三个32位捕获通道，可以在输入信号跃迁时生成定时器值快照；捕获事件也可能产生一个中断
- 可配置定时器和预分频器在指定捕获事件清零。此特性通过在输入脉冲前沿清零定时器并捕获定时器在后沿的值，方便进行脉冲宽度测量
- 四个32位匹配寄存器允许：
 - 连续操作，可选择在匹配时产生中断
 - 在匹配时停止定时器，可选择产生中断
 - 在匹配时复位定时器，可选择产生中断
- 每个定时器对应于匹配寄存器的四个外部输出，它们具有如下功能：
 - 匹配时设置低电平
 - 匹配时设置高电平
 - 匹配时切换
 - 匹配时不执行任何操作

- 最多有两个匹配寄存器可用来生成定时DMA请求
- PWM模式最多可将三个匹配通道用作PWM输出

8.16.2 SCTimer/PWM

SCTimer/PWM是一个灵活的定时器模块，能够创建复杂的PWM波形。它还能以最小的CPU干预或无需CPU干预，执行其他高级定时和控制操作。

SCTimer/PWM可以在单向或双向模式下作为单个32位计数器或两个独立的16位计数器工作。它支持一系列匹配寄存器，可将计数值与之进行比较。它还配备了捕获寄存器，在检测到某些预定义条件时可以在其中记录当前计数值。

SCTimer/PWM模块支持多个独立事件。用户可以基于参数的某个组合来定义事件，包括与其中一个匹配寄存器相匹配和/或其中一个SCTimer/PWM输入或输出的跃迁、计数方向及其他因素的改变。

SCTimer/PWM模块可执行的每个动作均是直接响应某一用户定义事件而产生的，没有任何软件开销。任何事件均可启用下列动作：

- 启动、停止或终止计数器
- 限制计数器，这意味着在单向模式下清除计数器或在双向模式下更改其方向
- 设置、清除或切换任何SCTimer/PWM输出
- 强制将捕获计数器值载入任何捕获寄存器中
- 产生DMA请求中断

8.16.2.1 特性

- SCTimer/PWM支持：
 - 5 个输入
 - 6 个输出
 - 10 个匹配/捕获寄存器
 - 10 个事件
 - 10 个状态
- 计数器/定时器特性
 - 每个 SCTimer/PWM 可配置为两个 16 位计数器或一个 32 位计数器
 - 由系统时钟或选定输入计时的计数器
 - 匹配和捕获寄存器的数量可配置。最多总计 5 个匹配和捕获寄存器
 - 10 个事件
 - 10 个状态
 - 在匹配和/或输入或输出跃迁时，可创建以下事件：中断；停止、限制、终止定时器或改变计数方向；切换输出；更改状态
 - 通过匹配或输入/输出切换触发，可将计数器值加载到捕获寄存器中

- 每个 SCTimer/PWM 可配置为两个 16 位计数器或一个 32 位计数器
- 由系统时钟或选定输入计时的计数器
- 匹配和捕获寄存器的数量可配置。最多总计 5 个匹配和捕获寄存器
- 10 个事件
- 10 个状态
- 在匹配和/或输入或输出跃迁时，可创建以下事件：中断；停止、限制、终止定时器或改变计数方向；切换输出；更改状态
- 通过匹配或输入/输出切换触发，可将计数器值加载到捕获寄存器中
- PWM特性：
 - 计数器可与匹配寄存器配合使用，进行输出切换并创建与时间成比例的 PWM 信号
 - 多达 8 个单边或 4 个双边 PWM 输出，具有独立的占空比和共同的 PWM 周期长度
- 事件创建特性：
 - 事件可以由以下条件来定义：计数器匹配条件、输入（或输出）条件（例如上升沿、下降沿或电平）以及匹配和/或输入/输出条件的组合
 - 选定的事件可以限制、终止、启动或停止计数器操作，或是改变计数方向
 - 事件触发状态改变、输出切换、中断和 DMA 事务
 - 匹配寄存器 0 可用作自动限值
 - 在双向模式下，事件可根据计数方向启用
 - 在发生另一次认证事件前，可保持匹配事件
- 状态控制特性：
 - 状态由计数器运行的同时在该状态下可能发生的事件来定义
 - 事件会导致从一个状态变为另一个状态
 - 每个事件可以被分配给一个或多个状态
 - 状态变量可实现多个计数器周期中的定序

8.16.3 看门狗定时器(WDT)

看门狗定时器(WDT)是一个由32 kHz时钟计时的32位定时器。它旨在作为CPU发生软件故障情况下的一种恢复方法。当软件无法在选定的时间间隔内清除WDT时，WDT将复位系统。WDT配置为看门狗定时器或通用定时器。如果应用中不需要看门狗功能，则可将看门狗定时器配置为间隔定时器，用于根据选定的时间间隔产生中断。最大超时间隔为1.5天。

8.16.3.1 特性

- 可编程32位定时器

- 如果在可编程超时期限内未重新载入，则可在内部复位芯片
- 指示看门狗复位的标志

8.16.4 RTC定时器

RTC模块包含3个计数器：

- 15位计数器，以32 kHz时钟运行来生成秒
- 32位秒计数器，用于计秒数
- 32位自由运行计数器及相关的匹配寄存器，用于产生中断和强制复位

8.16.4.1 特性

- 15位计数器，用于生成秒：
 - 以 32 kHz 时钟运行
 - 可编程 1 秒中断
 - 校准功能以补偿时钟误差
- 32位秒计数器可对由15位计数器生成的秒进行计数
 - 支持秒寄存器的实时配置
- 32位自由运行计数器及相关的匹配寄存器：
 - 以 32 kHz 时钟运行
 - 匹配寄存器用于产生中断
 - 匹配寄存器用于产生复位，可用作看门狗功能
- 可以将MCU从睡眠模式和掉电模式下唤醒
- 可以捕获输入引脚的边沿，以在上升沿或下降沿产生中断

8.17 模拟外设

8.17.1 16位模数转换器(ADC)

ADC是16位通用 Σ - Δ (SD)型ADC，可使用最多8个不同的外部输入通道和多个触发源，采样频率高达32采样/秒。

8.17.1.1 特性

- 16位 Σ - Δ 模数转换器
- 14位ENOB，采样率为32 kHz
- 集成滤波器，抽取率为256。用户通过额外的软件滤波可以实现更高分辨率
- 多达8个外部单端输入，可将其配置为差分模式
- 支持单模式或突发模式
- 支持扫描模式
- 多个触发源
- 连接了温度传感器，可作为ADC的备用输入

- 连接了电池监控器，可作为ADC的备用输入
- ADC输出缓冲器
- ADC完成中断，支持DMA功能

8.17.2 温度传感器

温度传感器使用固有的pn结二极管基准电压，输出一个绝对温度补偿(VCTAT)电压。在整个温度范围（-40°C至85°C）内，输出电压与器件温度成反比，绝对精度优于±2°C。温度传感器只是近似线性，略带曲率。在不同的温度范围内测量输出电压，并进行最小二乘法线性拟合。

上电后，必须先使温度传感器的输出建立至其稳定值，然后才能将它用作精确的ADC输入。

8.17.3 电池监控器

电池监控器用于监控VCC电源。集成了一个分压器(V_{CC}/4)，并连接至ADC内部通道。

8.17.4 模拟比较器 (ACMP0、ACMP1)

QN908x集成了两个模拟电压比较器。模拟比较器用于比较两个模拟输入的电压。它产生一个数字输出以指示较高的输入电压。正输入始终来自外部引脚。负输入可以是可选内部基准电压之一，也可以是外部引脚。超低功耗模拟比较器触发中断，并将器件从掉电模式下唤醒。

8.17.4.1 特性

- 外部负输入或可配置的内部基准电压
- 比较器输出可由寄存器读取，或输出至GPIO引脚
- 输出极性可配置
- 可以触发中断
- 可将器件从掉电模式下唤醒

8.17.5 数模转换器(DAC)

DAC支持两种模式：

- 1 MHz 8位数模转换
- Σ - Δ 调制式数字输出，20位数字输入

8.17.5.1 特性

- 1 MHz 8位数模转换模式
- 20位数字输入数据的 Σ - Δ 调制
 - 来自MCU或DMA的8位或20位数字输入，具有增益控制
 - 内部生成的20位正弦波，具有可配置的频率和幅度
- 8个入口输入数据FIFO

- 输入FIFO状态指示，具有DMA功能
- 多个触发源启动转换：
 - 定时器超时
 - GPIO
 - 软件触发器

8.17.6 电容式感应

QN908x集成了电容式感应模块，通过监测RC环形振荡器上的频率变化，感应在外部输入引脚上的电容变化。监测到的输出存储在FIFO中，用于进一步的软件处理，可实现灵活的用户界面设计。较小的电容会导致较高的频率和较大的输出数据，反之亦然。

8.17.6.1 特性

- 多达8个输入通道
- 支持硬件连续检测以减少功耗
- 选定通道间的扫描模式
- 8个入口输出数据FIFO，带MCU中断
- 输出数据带有通道索引，便于软件处理
- 可编程频率范围，支持电流消耗的权衡
- 低功耗模式，以32 kHz时钟运行，从而允许一个选定的通道根据预设阈值将器件从掉电模式下唤醒

8.18 CRC引擎

带可编程多项式设置的循环冗余校验(CRC)生成器支持三个通用多项式CRC-CCITT、CRC-16和CRC-32。

8.19 随机数生成器(RNG)

为确保安全，QN908x集成了一个随机数生成器。随机数生成器(RNG)可产生真正的非确定性随机数，以生成密钥、初始化向量和其他随机数需求。

8.20 高级加密标准(AES)协处理器

高级加密标准(AES)协处理器能够以最少的CPU使用率执行加密/解密。协处理器支持128位密钥。

8.21 正交解码器(QDEC)

QN908x集成了两个正交解码器。该解码器支持正交编码传感器信号的解码。根据基准信号是超前还是滞后，它提供具有90度相位差的脉冲序列，以此来确定旋转方向。它适用于带有可选输入去抖动滤波器的机械或光学传感器。采样周期和累积可配置，从而为应用提供了灵活性。

8.22 融合信号处理器(FSP)

QN908x集成了一个协处理器(FSP)作为硬件加速器，以在数据融合和机器学习算法中减轻MCU的常规计算负荷。FSP在AHB总线上。一旦对其完成编程且输入数据准备就绪，它将开始工作，并在操作完成后产生中断。中断触发MCU或DMA引擎获取输出数据。为了减少数据传输的电流消耗，FSP可以直接访问系统存储器来读取输入数据并写入生成的输出。

8.22.1 特性

- 矩阵运算：逆运算、加、乘、点乘、转置
 - 矩阵的大小最大为 9×9
 - 浮点运算
- 转换引擎支持FFT、IFFT、DCT、IDT运算
 - 可配置的 64、128 或 256 位浮点运算
 - 支持实数/复数以及定点/浮点输入数据
 - 支持实数/复数以及定点/浮点输出结果
- 线性运算：FIR滤波器和相关性
 - 多达 9 个并行 FIR 滤波器
 - 每个 FIR 滤波器提供多达 15 个带有可编程系数的抽头。支持定点和浮点运算
 - 两个序列之间的相关性长度最大为 256。支持定点和浮点运算
- 非线性运算包括正弦、余弦、对数、平方、Cordic
 - 支持定点和浮点运算
- 统计信息包括最小值、最大值、总和、幂和
 - 支持定点和浮点运算
 - 支持多达 256 个采样

8.23 时钟管理

8.23.1 时钟源

QN908x支持两个外部和两个内部时钟源：

- 内部32 MHz振荡器
- 内部32 kHz RC振荡器
- 外部高频晶体振荡器（32 MHz或16 MHz）
- 外部32.768 kHz晶体振荡器

8.23.1.1 内部32 MHz振荡器

内部32 MHz振荡器可用作驱动CPU的时钟。一旦上电或任何芯片复位时，QN908x使用内部振荡器作为时钟源。然后软件将切换到其中一个可用时钟源。

8.23.1.2 内部32 kHz振荡器

32 kHz振荡器是一个低功耗内部振荡器。它可以用于为睡眠定时器、RTC以及整个芯片提供时钟。经过适当的校准后，包括RTC和睡眠计时器在内的外设精度可达 ± 500 ppm。

8.23.1.3 外部高频晶体振荡器

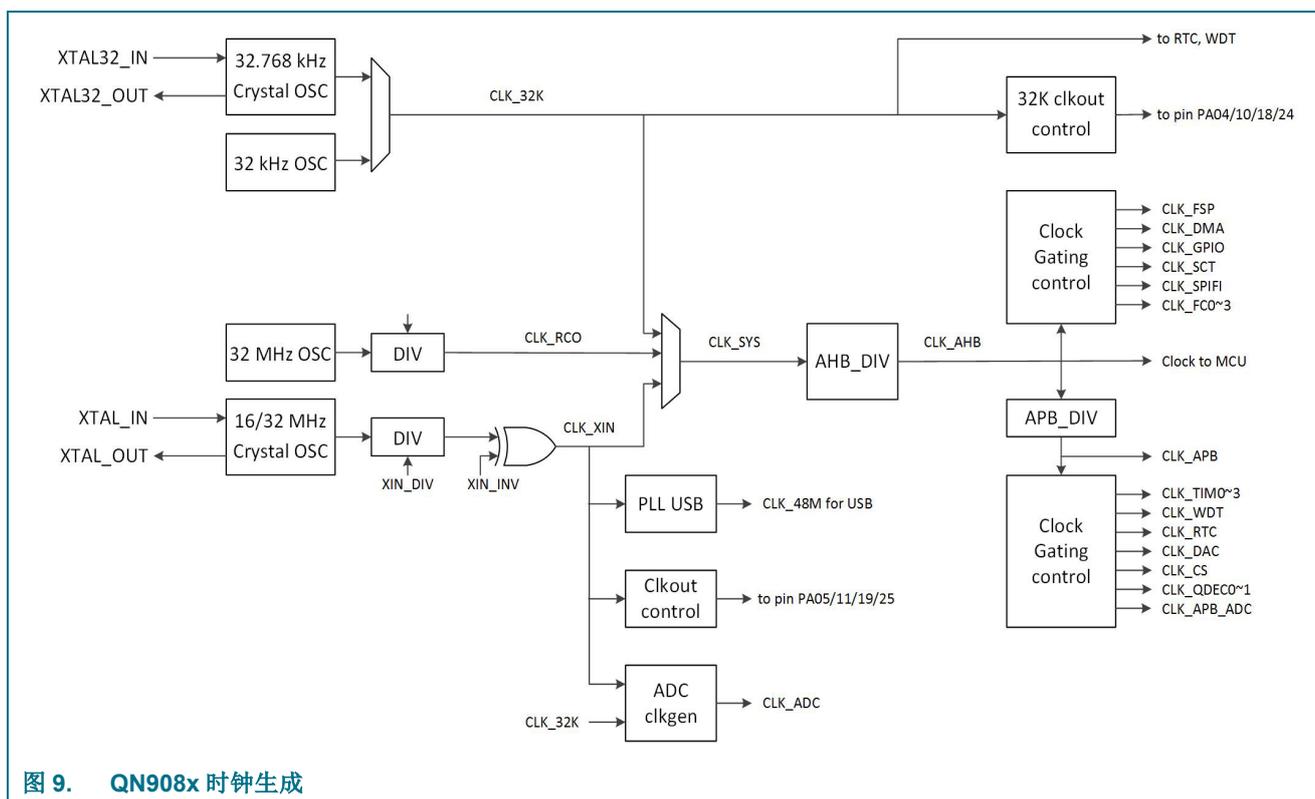
QN908x具有16/32 MHz的外部晶振，其精度为 ± 50 ppm。高频晶体振荡器可为无线电收发器提供参考频率。集成式负载电容可降低BOM成本，并可通过软件进行配置。

8.23.1.4 外部32.768 kHz晶体振荡器

在需要精确定时的情况下，可使用32.768 kHz晶体振荡器代替内部32 kHz振荡器。精度更高的32 kHz时钟降低了蓝牙低功耗操作的功耗。

8.23.2 时钟生成

系统控制模块适用于时钟生成。存在许多时钟变体。[图9](#)概述了可能的时钟选项。



8.24 代码安全

QN908x的该功能允许用户启用不同的系统安全等级，从而限制片上闪存的访问和串行线调试器(SWD)及在系统编程(ISP)的使用。

8.25 仿真和调试

调试和跟踪功能集成在ARM Cortex-M4中。支持串行线调试和跟踪功能。ARM Cortex-M4经过配置后可支持多达8个断点和4个观察点。

支持ARM SYSREQ复位，可使处理器对外设进行复位、执行启动代码、从地址0x0000 0000重启以及在用户入口点中断。

SWD引脚与其他数字I/O引脚多路复用。复位时，默认引脚执行SWD功能。

9. 限值

表10. 限值

依照绝对最大额定值体系(IEC 60134)。^[1]

符号	参数	条件		最小值	最大值	单位
V _{CC}	电源电压	位于引脚VCC上	[2]	-0.3	3.6	V
V _{DD1}	数字电源电压	位于VDD1引脚上	[2]	-0.3	3.6	V
V _{DD2}	射频电源电压	位于VDD2引脚上	[2]	-0.3	3.6	V
V _{DD3}	模拟电源电压	位于VDD3引脚上	[2]	-0.3	3.6	V
V _I	输入电压		[6]	-0.3	3.6	V
V _I	输入电压	射频引脚		-0.3	1.3	V
V _I	输入电压	USB_DM、USB_DP引脚		-0.3	3.6	V
V _{IA}	模拟输入电压	位于配置为模拟功能的数字引脚上	[7]	-0.3	3.6	V
I _{CC}	总电源电流	每个电源引脚	[3]	-	50	mA
I _{SS}	总接地电流	每个接地引脚	[3]	-	50	mA
I _{latch}	I/O锁存电流	$-(0.5V_{CC}) < V_I < (1.5V_{CC})$; $T_j < 125\text{ }^\circ\text{C}$		-	100	mA
V _{i(HFXO)}	32/16 MHz振荡器输入电压		[2]	-0.3	3.6	V
V _{i(LFXO)}	32.768 kHz振荡器输入电压		[2]	-0.3	3.6	V
T _{stg}	存储温度		[8]	-65	150	°C
T _{j(max)}	最大结温			-	+150	°C
V _{ESD}	静电放电电压	人体模型；全部引脚	[4]	-	2	kV
		器件充电模型；全部引脚				
		HVQFN48	[5]		500	V
		WLCSP	[5]	-	400	V

[1] 以下情况适用于极限值：

- 该产品包含专门设计用以保护其内部器件的电路，用来防止过量静电荷的破坏作用。但建议仍要采取一些常规预防措施避免超过最大额定值。
- 除非另有说明，否则参数在工作温度范围内有效。所有电压都是相对于V_{SS}而言，除非另做说明。
- 限值仅为强度额定值，不建议器件在这些数值下工作，并且不保证器件可在这些限值下正常工作。正常工作的条件参见表18。

[2] 短时间内(< 10 ms)可对器件施加超过最大工作电压（参见表18）和低于接地电压的最大值/最小值电压，而不导致器件发生不可逆转的故障。故障包括可靠性下降以及器件使用寿命缩短。

[3] 峰值电流的上限为对应最大电流的25倍。

[4] 人体模型：相当于通过1.5 kΩ串行电阻对100 pF电容放电。

[5] 充电设备模型。

[6] 包括三态模式下的电压输出。

[7] 建议在模拟输入引脚和电源电压引脚之间连接一个过压保护二极管。

[8] 取决于封装类型。

10. 热特性

芯片结温的平均值 T_j (°C)可使用以下公式进行计算：

$$T_j = T_{amb} + (P_D \times R_{th(j-a)}) \quad (1)$$

- T_{amb} = 环境温度(°C)，
- $R_{th(j-a)}$ = 封装结点到环境的热阻(°C/W)
- P_D = 内部和I/O功耗的总和

内部功耗等于 I_{DD} 和 V_{DD} 的乘积。I/O引脚的I/O功耗往往较小，很多时候都可以忽略不计。不过，它在某些应用中可能比较重要。

表11. 热阻

符号	参数	条件	最大值/最小值	单位
HVQFN64封装				
$R_{th(j-a)}$	从结点到环境的热阻值	JEDEC (4.5 in × 4 in); 静态环境	28 ± 15%	°C/W
$R_{th(j-c)}$	从结点到机壳的热阻值		4 ± 15%	°C/W
WLCSP47封装				
$R_{th(j-a)}$	从结点到环境的热阻值	JEDEC (4.5 in × 4 in); 静态环境	53 ± 15%	°C/W
$R_{th(j-c)}$	从结点到机壳的热阻值		1 ± 15%	°C/W

11. 静态特性

11.1 一般工作条件

表12. 一般工作条件

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$ ，除非另做说明。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
f_{clk}	时钟频率	内部CPU/系统时钟	-	-	32	MHz
V_{CC}	电源电压		1.62	-	3.6	V
V_{DD1}	数字电源电压		1.3	-	3.6	V
V_{DD2}	射频电源电压		1.3	-	3.6	V
V_{DD3}	模拟电源电压		1.3	-	3.6	V
V_{ref}	ADC基准电压	外部基准电压源	1.2	-	V_{CC}	V
外部32.768 kHz晶体振荡器引脚						
V_i	32.768 kHz振荡器输入电压	位于XTAL32_IN引脚上	0	-	3.6	V
V_o	32.768 kHz振荡器输出电压	位于XTAL32_OUT引脚上	0	-	3.6	V
外部高频晶体振荡器引脚						
V_i	16/32 MHz振荡器输入电压	位于XTAL_IN引脚上	0	-	3.6	V
V_o	16/32 MHz振荡器输出电压	位于XTAL_OUT引脚上	0	-	3.6	V

[1] 不能保证得到典型额定值。表中列出的值是在室温(25 °C)、标称电源电压下测得的。

11.2 CoreMark数据

表13. CoreMark分数

$T_{amb} = 25\text{ }^{\circ}\text{C}$ ， $V_{CC} = 3.0\text{V}$

参数	条件	典型值	单位
ARM Cortex-M4进入活动模式			
CoreMark分数	从SRAM执行的CoreMark代码	^{[1][2]} 2.3	(迭代次数/秒) /MHz
CoreMark分数	从闪存执行的CoreMark代码	^{[1][2]} 2.3	(迭代次数/秒) /MHz

[1] 使用典型样品通过基准测量进行表征。

[2] 编译器设置：Keil μ Vision v.5.14.，优化级别3，已针对定时打开进行了优化。

11.3 功耗

如下所列为活动模式、睡眠模式、掉电模式下的功率测量条件：

- 禁用所有外设
- 模拟外设（ADC/DAC/ACMP/电容式感应）掉电
- 射频关闭
- 内部32 MHz HFRCO掉电

表14. 静态特性：活动模式下的功耗

 $T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$ ，除非另做说明。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位	
16 MHz晶体振荡器；DC-DC转换器启用，$V_{cc} = 3.0\text{ V}$							
I_{cc}	电源电流	从RAM执行的CoreMark代码；闪存掉电					
		CLK_AHB = 16 MHz	[2]	-	670	-	μA
		CLK_AHB = 8 MHz	[2]	-	480	-	μA
		从闪存执行的CoreMark代码					
		CLK_AHB = 16 MHz	[2]	-	870	-	μA
		CLK_AHB = 8 MHz	[2]	-	590	-	μA
32 MHz晶体振荡器；DC-DC转换器启用，$V_{cc} = 3.0\text{ V}$							
I_{cc}	电源电流	从RAM执行的CoreMark代码；闪存掉电					
		CLK_AHB = 32 MHz	[2]	-	1080	-	μA
		CLK_AHB = 16 MHz	[2]	-	750	-	μA
		CLK_AHB = 8 MHz	[2]	-	560	-	μA
		从闪存执行的CoreMark代码					
		CLK_AHB = 32 MHz	[2]	-	1410	-	μA
		CLK_AHB = 16 MHz	[2]	-	900	-	μA
		CLK_AHB = 8 MHz	[2]	-	640	-	μA
16 MHz晶体振荡器；DC-DC转换器禁用，$V_{cc} = V_{DD1}$至$V_{DD3} = 3.0\text{ V}$							
I_{cc}	电源电流	从RAM执行的CoreMark代码；闪存掉电					
		CLK_AHB = 16 MHz	[2]	-	1140	-	μA
		CLK_AHB = 8 MHz	[2]	-	760	-	μA
		从闪存执行的CoreMark代码；					
		CLK_AHB = 16 MHz	[2]	-	1450	-	μA
		CLK_AHB = 8 MHz	[2]	-	920	-	μA
32 MHz晶体振荡器；DC-DC转换器禁用，$V_{cc} = V_{DD1}$至$V_{DD3} = 3.0\text{ V}$							
I_{cc}	电源电流	从RAM执行的CoreMark代码；闪存掉电					
		CLK_AHB = 32 MHz	[2]	-	2070	-	μA
		CLK_AHB = 16 MHz	[2]	-	1370	-	μA
		CLK_AHB = 8 MHz	[2]	-	980	-	μA
		从闪存执行的CoreMark代码					
		CLK_AHB = 32 MHz	[2]	-	2660	-	μA
		CLK_AHB = 16 MHz	[2]	-	1650	-	μA
		CLK_AHB = 8 MHz	[2]	-	1120	-	μA

[1] 不能保证得到典型额定值。表中列出的典型值是在室温(25 °C)下测得的。

[2] 使用典型样品通过基准测量进行表征。

表15. 静态特性：处于活动模式的蓝牙LE功耗

 $T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$ ，除非另做说明。

符号	参数	条件	最小值	典型值 ^{[1][2]}	最大值 ^[3]	单位
32 MHz晶体振荡器，CLK_AHB = 16 MHz。发射器模式：f_c = 2440 MHz，1Mbps模式						
I _{CC}	电源电流	DC-DC转换器启用，V _{CC} = 3 V				
		Tx功率= 0 dBm	-	3.5	-	mA
		Tx功率= -4 dBm	-	2.5	-	mA
		DC-DC转换器禁用，V _{CC} = 3 V				
		Tx功率= 0 dBm	-	7.1	-	mA
		Tx功率= -4 dBm	-	5.0	-	mA
32 MHz晶体振荡器，CLK_AHB = 32 MHz。发射器模式：f_c = 2440 MHz，2Mbps模式^[4]						
I _{CC}	电源电流	DC-DC转换器启用，V _{CC} = 3 V				
		Tx功率= 0 dBm	-	3.5	-	mA
		DC-DC转换器禁用，V _{CC} = 3 V				
		Tx功率= 0 dBm	-	7.1	-	mA
32 MHz晶体振荡器，CLK_AHB = 16 MHz。接收器模式：f_c = 2440 MHz，1Mbps模式						
I _{CC}	电源电流	DC-DC转换器启用，V _{CC} = 3 V				
		-94 dBm RX灵敏度	-	3.5	-	mA
		DC-DC转换器禁用，V _{CC} = 3 V				
		-95 dBm RX灵敏度	-	7.2	-	mA
32 MHz晶体振荡器，CLK_AHB = 32 MHz。接收器模式：f_c = 2440 MHz，2Mbps mode^[4]						
I _{CC}	电源电流	DC-DC转换器启用，V _{CC} = 3 V				
		-91.5 dBm RX灵敏度	-	5.0	-	mA
		DC-DC转换器禁用，V _{CC} = 3 V				
		-92dBm RX灵敏度	-	10.3	-	mA

[1] 不能保证得到典型额定值。表中列出的典型值是在室温(25 °C)下测得的。

[2] 使用典型样品通过基准测量进行表征（射频端口上的负载为50欧姆）。

[3] 特性表征保证，未在生产中测试。

[4] 仅当AHB时钟为32MHz时才支持2Mbps模式。

表16. 静态特性：睡眠模式和掉电模式下的功耗

 $T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$ ；除非另做说明。

符号	参数	条件	最小值	典型值 ^{[1][2]}	最大值 ^[3]	单位	
I _{CC}	电源电流	睡眠模式： 所有SRAM启动。闪存处于待机模式。DC-DC转换器启用，V _{CC} = 3 V。					
		32 MHz晶体振荡器					
		CLK_AHB = 8 MHz	-	350	-	μA	
		CLK_AHB = 16 MHz	-	420	-	μA	
		睡眠模式： 所有SRAM启动。闪存处于待机模式。DC-DC转换器禁用，V _{CC} = 3 V。					
		32 MHz晶体振荡器					
		CLK_AHB = 8 MHz	-	600	-	μA	
		CLK_AHB = 16 MHz	-	750	-	μA	
		掉电1模式；所有时钟关闭。 闪存掉电。DC-DC禁用，V _{CC} = 3 V。T _{amb} = 25 °C。					
		32 KB SRAM上电	-	1.0	-	μA	
		64 KB SRAM上电	-	1.2	-	μA	
		128 KB SRAM上电	-	1.8	-	μA	
		掉电0模式；32.768 kHz晶体振荡器启动。 闪存掉电。DC-DC禁用，V _{CC} = 3 V。T _{amb} = 25 °C。					
		32 KB SRAM上电	-	2.5	-	μA	
		64 KB SRAM上电	-	2.8	-	μA	
		128 KB SRAM上电	-	3.4	-	μA	
		掉电0模式；32kHz片上RC振荡器启动。 闪存掉电。DC-DC禁用，V _{CC} = 3 V。T _{amb} = 25 °C。					
		32 KB SRAM上电	-	2.2	-	μA	
64 KB SRAM上电	-	2.3	-	μA			
128 KB SRAM上电	-	2.9	-	μA			

[1] 不能保证得到典型额定值。表中列出的典型值是在室温(25 °C)下测得的。

[2] 使用典型样品通过基准测量进行表征。

[3] 特性表征保证，未在生产中测试。

表17. 静态特性: ADC功耗

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$, 除非另做说明。 $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ 。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
I _{CC}	模拟电源电流	2 MHz采样时钟				
		内部基准电压源	-	200	-	μA
		PGA, 增益= 1	-	330	-	μA
		PGA, 增益= 16	-	660	-	μA
		调制器	-	270	-	μA
		500 kHz采样时钟				
		内部基准电压源	-	140	-	μA
		PGA, 增益= 1	-	220	-	μA
		PGA, 增益= 8	-	880	-	μA
		调制器	-	100	-	μA

[1] 不能保证得到典型额定值。表中列出的典型值是在室温(25 °C)、标称电源电压下测得的。

11.4 引脚特性

表18. 静态特性：引脚特性

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$ ，除非另做说明。 $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ ，除非另做说明。在生产中测试的值，除非另做说明。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
RSTN 引脚						
V_{IH}	高电平输入电压		$0.8 \times V_{CC}$	-	3.6	V
V_{IL}	低电平输入电压		-0.5	-	$0.3 \times V_{CC}$	V
V_{hys}	迟滞电压		$0.05 \times V_{CC}$	-	-	V
标准I/O 引脚						
输入特性						
V_{IH}	高电平输入电压	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	$0.7 \times V_{CC}$	-	-	V
V_{IL}	低电平输入电压	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	-	-	$0.3 \times V_{CC}$	V
V_{hys}	迟滞电压		^[2] $0.1 \times V_{CC}$	-	-	V
输出特性						
V_O	输出电压	输出有源	0	-	V_{CC}	V
V_{OH}	高电平输出电压	$I_{OH} = -4\text{ mA}$ ^[3] ; $1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	$V_{CC}-0.3$	-	-	V
V_{OL}	低电平输出电压	$I_{OL} = 4\text{ mA}$ ^[3] ; $1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	-	-	0.45	V
I_{OH}	高电平输出电流	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	4	-	-	mA
I_{OL}	低电平输出电流	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	4	-	-	mA
R_{PD}	下拉电阻	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	-	170	-	k Ω
R_{PU}	上拉电阻	$1.62\text{ V} \leq V_{CC} < 3.6\text{ V}$	-	90	-	k Ω

[1] 不能保证得到典型额定值。表中列出的值是在室温(25 °C)、标称电源电压下测得的。

[2] 设计保证，未在生产中测试。

[3] 引脚设置DRV_CTRL必须设为高电平以驱动4mA输出。

12. 动态特性

12.1 启动行为

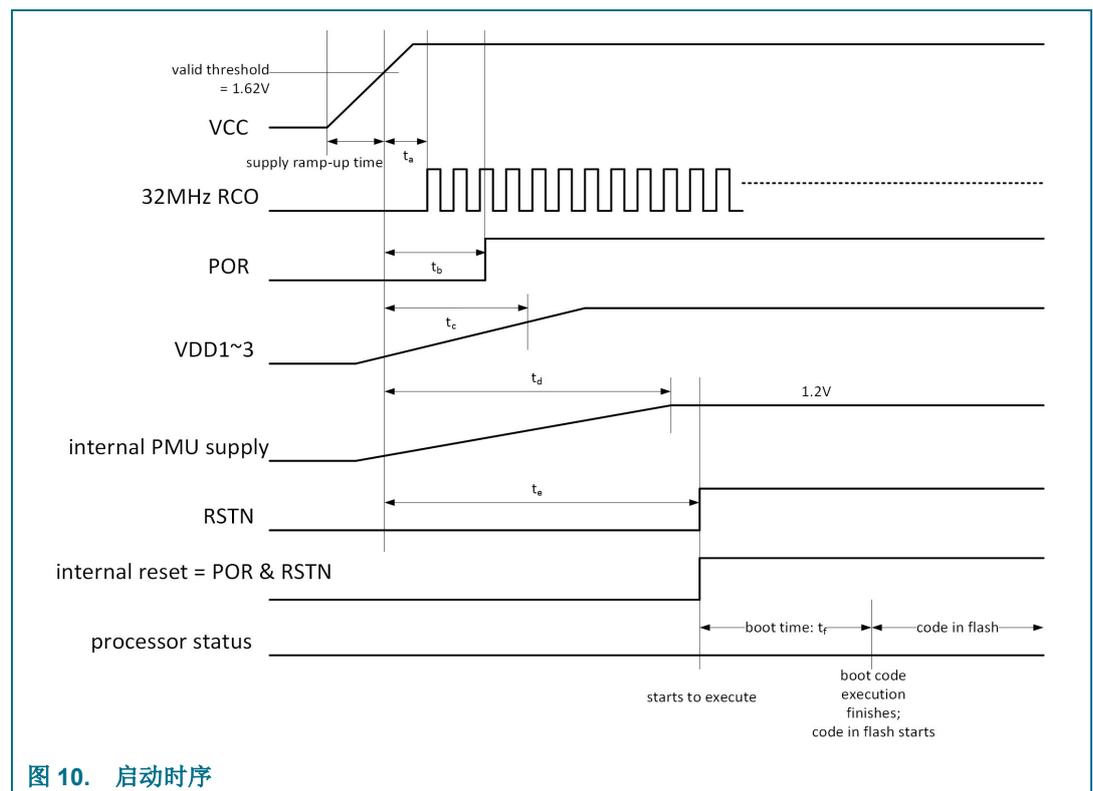
表19. 启动特性

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$

符号	参数	条件		最小值	典型值	最大值	单位
t_a	32MHz RCO 启动		[1][2]			10	μs
t_b	POR就绪		[1][2]			10	μs
t_c	VDD1~3上升		[1][2]			10	μs
t_d	PMU电源上升		[1][2]			1	ms
t_e	RSTN延迟		[1][2]		1		ms
t_f	启动时间		[1][2]		218		μs

[1] 参见图10。

[2] 基于特性表征，未在生产中测试。



12.2 闪存

表20. 闪存特性

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$, 除非另做说明。 $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$

符号	参数	条件		最小值	典型值	最大值	单位
N _{endu}	耐受性	页擦除/编程	[1]	10000	-	-	周期
		批量擦除/编程		10000	-	-	周期
t _{ret}	保留时间	上电		10	-	-	年
		未上电		10	-	-	年
t _{er}	擦除时间	页/批量		-	-	100	ms
t _{prog}	编程时间	字数		-	-	20	ms

[1] 擦除/编程周期数。

12.3 I/O引脚

表21. 动态特性: I/O引脚^[1]

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$

符号	参数	条件		最小值	典型值	最大值	单位
标准I/O引脚							
t _r	上升时间	引脚配置为输出; 标准模式	[2][3]	-	-	2.4	ns
		引脚配置为输出; 高电平驱动模式	[2][3]	-	-	1.6	ns
t _f	下降时间	引脚配置为输出; 标准模式	[2][3]	-	-	4.2	ns
		引脚配置为输出; 高电平驱动模式	[2][3]	-	-	1.6	ns
t _r	上升时间	引脚配置为输入	[4]	-	-	2	ns
t _f	下降时间	引脚配置为输入	[4]	-	-	2	ns

[1] 仿真数据。

[2] 仿真采用10厘米长的50 Ω PCB走线和5 pF的接收器输入。上升时间和下降时间在整个输出信号电平的80 %至20 %范围之间进行测量。

[3] 使用寄存器配置压摆率。参见QN9080用户手册。

[4] C_L = 20 pF。上升时间和下降时间在整个输入信号电平的90 %至10 %范围之间进行测量。

12.4 唤醒过程

表22. 动态特性：低功耗模式的典型唤醒时间

$V_{CC} = 3.0\text{ V}$; $T_{amb} = 25\text{ }^{\circ}\text{C}$; 使用32MHz振荡器作为系统时钟。

符号	参数	条件		最小值	典型值 ^[1]	最大值	单位
t _{wake}	唤醒时间	从睡眠模式下通过GPIO中断唤醒，到闪存中的代码执行	[2][5]	-	3		μs
		从掉电模式下通过GPIO中断唤醒，到闪存中的代码执行	[2][5]	-	10		μs
		从掉电模式下通过GPIO中断唤醒，到蓝牙广播	[3][6]	-	7		ms
		从RSTN引脚解除置位，到闪存中的代码执行	[4][5]	-	218		μs
		从上电，到闪存中的代码执行	[5][5]		1.2		ms

- [1] 不能保证得到典型额定值。表中列出的值是在室温(25 °C)、标称电源电压下测得的。基于特性表征。未在生产中测试。
- [2] 测量的唤醒时间是从触发GPIO输入引脚将器件从低功耗模式下唤醒，到在中断服务例程(ISR)唤醒处理程序中置位GPIO输出引脚之间的时间。
- [3] 测量时间是从触发GPIO输入引脚到外设开始广播之间的时间。
- [4] 测量的唤醒时间是从RSTN引脚解除置位将器件唤醒到在复位处理程序中置位GPIO输出引脚之间的时间。
- [5] 测量的唤醒时间是从上电到在复位处理程序中置位GPIO输出引脚之间的时间。
- [6] 16 MHz HFXO启用，所有外设关断；CLK_AHB=16 MHz。

12.5 内部32MHz振荡器

表23. 动态特性：内部32MHz振荡器

$T_{amb} = 25\text{ }^{\circ}\text{C}$; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ 。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
f _{osc(HFRCO)}	振荡器频率		-	32	-	MHz
TC	温度系数		-	0.04	-	%/°C
Δf _{osc} /ΔV _{CC}	振荡器频率随电源电压的变化量		-	3	-	%/V
t _{start}	启动时间		-	-	2	μs
I _{CC}	电流消耗		-	60	-	μA

- [1] 不能保证得到典型额定值。表中列出的值是在室温(25 °C)、标称电源电压下测得的。

12.6 外部高频晶体振荡器

表24. 动态特性：外部高频晶体振荡器

$T_{amb} = 25\text{ }^{\circ}\text{C}$; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ 。

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
f _{xtal}	晶振频率		-	16	-	MHz
			-	32	-	MHz
Δf _{xtal}	晶振频率精度		-50	-	+50	ppm
ESR	等效串联电阻	16 MHz、9 pF 负载	-	-	100	Ω
		32 MHz、9 pF 负载	-	-	100	Ω
C _L	负载电容		5		12	pF
t _{start}	启动时间	16 MHz、9 pF 负载	-	-	700	μs
		32 MHz、9 pF 负载	-	-	400	μs
I _{cc}	电流消耗	16 MHz、9 pF 负载	-	100	-	μA
		32 MHz、9 pF 负载	-	200	-	μA

[1] 不能保证得到典型额定值。表中列出的值是在室温(25 °C)、标称电源电压下测得的。

12.7 外部32.768 kHz晶体振荡器

有关将32.768 kHz振荡器连接至外部时钟源的信息，请参见[第13.5节](#)。

表25. 动态特性：LFXO

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$; $1.62 \leq V_{CC} \leq 3.6$ ^[1]

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
f _{xtal}	输入频率	-	-	32.768		kHz
Δf _{xtal}	频率容差		-50	-	+50	ppm
ESR	等效串联电阻	9pF负载	-	-	100	kΩ
C _L	负载电容		5		12	pF
t _{start(LFXO)}	启动时间	9pF负载	-	-	1	S
I _{cc(LFXO)}	电流消耗	9pF负载	-	1	-	μA

[1] 除非另有说明，否则参数在工作温度范围内有效。

12.8 内部32 kHz振荡器

表26. 动态特性：内部32 kHz振荡器

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$; $1.62 \leq V_{CC} \leq 3.6$ ^[1]

符号	参数		最小值	典型值 ^[1]	最大值	单位
f_{osc}	振荡器频率	^[2]	-	32	-	kHz
$f_{osc(acc)}$	校准后的时钟精度		-500		+500	ppm
TC	温度系数		-	0.04	-	%/ $^{\circ}\text{C}$
$\Delta f_{osc}/\Delta V_{CC}$	振荡器频率随电源电压的变化量		-	3	-	%/V
t_{start}	启动时间		-	-	1	mS
ICC	电流消耗		-	1	-	μA

[1] 不能保证得到典型额定值。表中列出的值是在标称电源电压下测得的。

[2] 处理过程中，在温度 ($T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $+85\text{ }^{\circ}\text{C}$) 范围内的频率扩散典型值为 $\pm 40\%$ 。

12.9 SPI接口

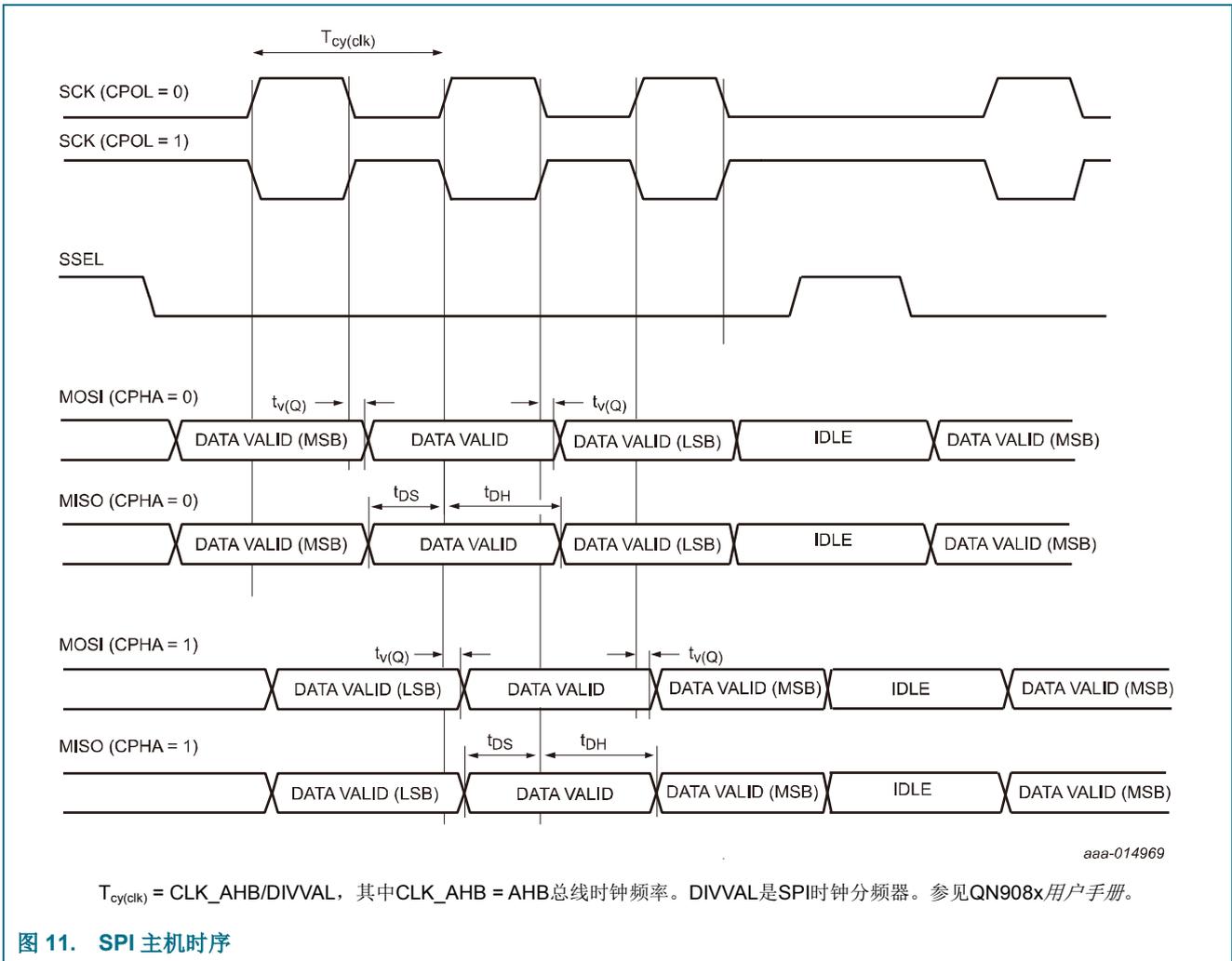
在主机模式下，支持的最大比特率为16 Mbit/s。在从机模式下，假设外部设备的建立时间为4 ns，且忽略所有PCB走线延迟，则支持的最大比特率为16 Mbit/s。实际比特率取决于外部走线和外部设备引入的延迟。

表27. SPI动态特性^[1]

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $85\text{ }^{\circ}\text{C}$; $V_{CC} = 1.62\text{ V}$ 至 3.6 V ; $C_L = 30\text{ pF}$ (所有引脚上的均衡负载); 输入压摆时间 = 1 ns; 参数采样条件为上升沿和下降沿电平的90 %和10 %。

符号	参数	条件	最小值	最大值	单位
SPI主机					
t_{DS}	数据建立时间		5	-	ns
t_{DH}	数据保持时间		5	-	ns
$t_{V(Q)}$	数据输出有效时间		-4	7	ns
SPI从机					
t_{DS}	数据建立时间		7	-	ns
t_{DH}	数据保持时间		5	-	ns
$t_{V(Q)}$	数据输出有效时间		-2	16	ns

[1] 基于仿真值。



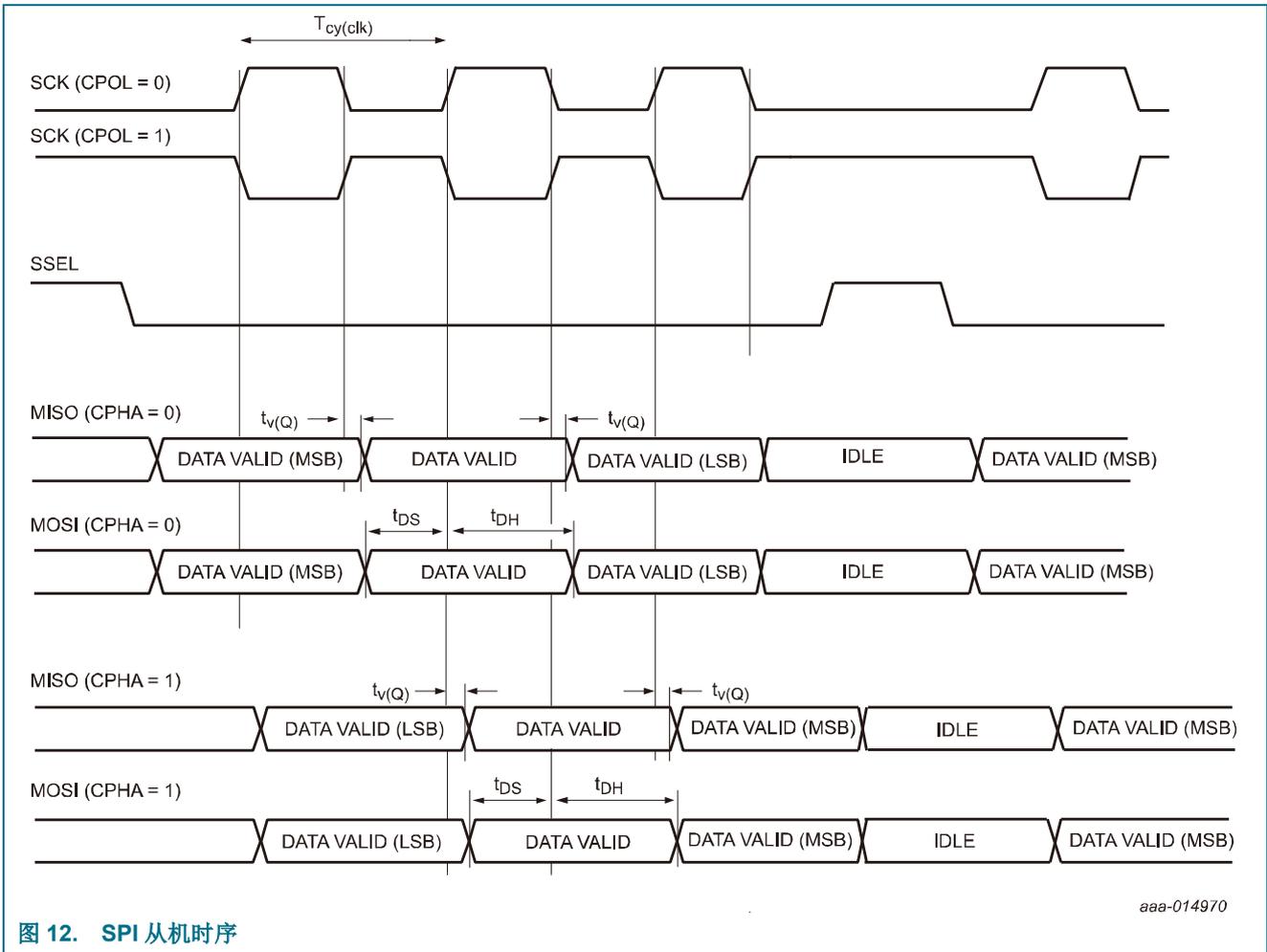


图 12. SPI 从机时序

12.10 USART 接口

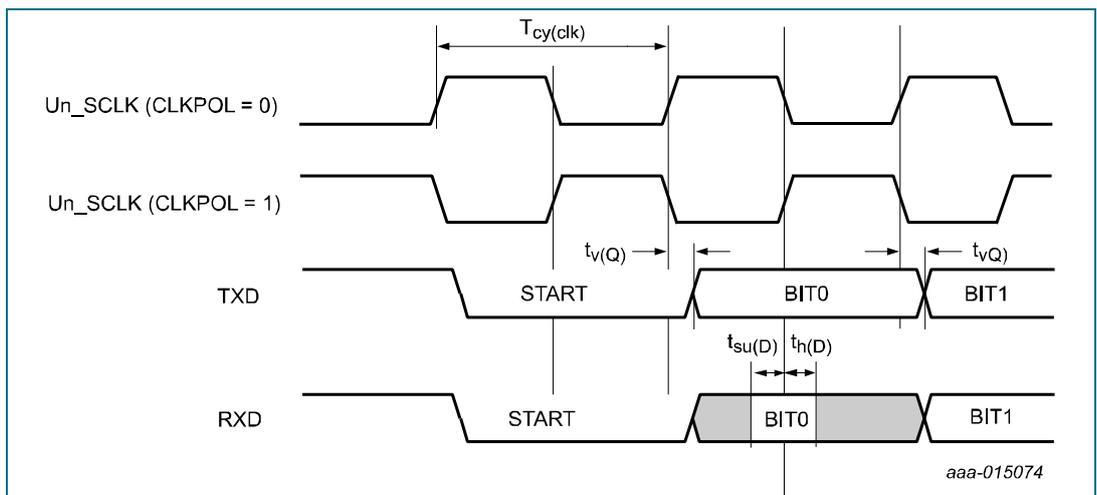
在主机从机同步模式下，支持的最大比特率为1 Mbit/s。实际比特率取决于外部走线、外部器件和容性负载引入的延迟。

表28. USART动态特性^[1]

$T_{amb} = -40^{\circ}\text{C}$ 至 85°C ; $V_{CC} = 1.62\text{V}$ 至 3.6V ; $C_L = 30\text{pF}$ (所有引脚上的均衡负载); 输入压摆时间 = 1ns ; 参数采样条件为上升沿和下降沿电平的90%和10%。

符号	参数	条件	最小值	最大值	单位
USART主机（同步模式下）					
$t_{su(D)}$	数据输入建立时间		21	-	ns
$t_{h(D)}$	数据输入保持时间		2	-	ns
$t_{v(Q)}$	数据输出有效时间		-5	12	ns
USART从机（同步模式下）					
$t_{su(D)}$	数据输入建立时间		6	-	ns
$t_{h(D)}$	数据输入保持时间		6	-	ns
$t_{v(Q)}$	数据输出有效时间		-2	21	ns

[1] 基于仿真值。



在主机模式下， $T_{cy(clk)} = \text{CLK_AHB/BRGVAL}$ 。参见QN908x用户手册。

图 13. USART 时序

12.11 SPIFI

表29. 动态特性: SPIFI^[1]

$T_{amb} = -40^{\circ}\text{C}$ 至 85°C ; $V_{CC} = 1.62\text{V}$ 至 3.6V ; $C_L = 30\text{pF}$ (所有引脚上的均衡负载); 输入压摆时间 = 1ns ; 参数采样条件为上升沿和下降沿电平的90%和10%。

符号	参数	条件	最小值	典型值	最大值	单位
$T_{cy(clk)}$	时钟周期时间		-	62.5	-	ns
SPIFI						
t_{DS}	数据建立时间		11	-	-	ns
t_{DH}	数据保持时间		4	-	-	ns
$t_{v(Q)}$	数据输出有效时间		-5	-	7	ns

[1] 基于仿真值。

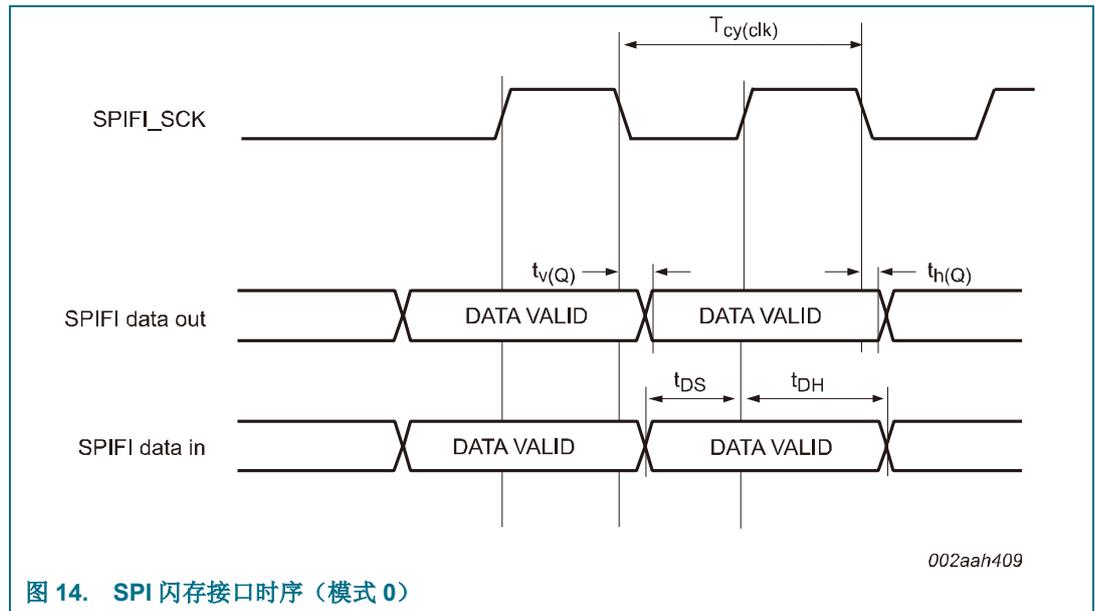


图 14. SPI 闪存接口时序（模式 0）

12.12 SCTimer 输出时序

表30. SCTimer 输出动态特性

$T_{amb} = -40^{\circ}\text{C}$ 至 85°C ; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ $C_L = 30\text{ pF}$ 。任何两个 SCT 固定引脚输出信号的仿真偏置（在整个过程、电压和温度变化范围内）；采样条件为信号电平的 10% 和 90%；数值由设计保证。

符号	参数	条件	最小值	典型值	最大值	单位
$t_{sk(o)}$	输出偏置时间	-	-	-	1.1	ns

12.13 USB 接口特性

表31. 动态特性：USB 引脚（全速）

$C_L = 50\text{ pF}$; $R_{pu} = 1.5\text{ k}\Omega$ ($D+$ 至 V_{CC} 上), 除非另做说明; $3.0\text{ V} \leq V_{CC} \leq 3.6\text{ V}$ 。

符号	参数	条件	最小值	典型值	最大值	单位
t_r	上升时间	$C_L = 50\text{ pF}$, 10% 至 90%	4	-	20	ns
t_f	下降时间	$C_L = 50\text{ pF}$, 10% 至 90%	4	-	20	ns
t_{FRFM}	差分上升和下降时间匹配比	t_r / t_f	90	-	111	%
V_{CRS}	输出信号交叉电压		1.3	-	2.0	V
t_{FEOPT}	EOP 的源 SE0 间隔	参见图 15	160	-	175	ns
t_{FDEOP}	针对差分跃迁到 SE0 跃迁的源抖动	参见图 15	-2	-	+5	ns
t_{JR1}	接收器抖动到下次跃迁		-18.5	-	+18.5	ns

表31. 动态特性: USB引脚 (全速) ... (续)

$C_L = 50 \text{ pF}$; $R_{pu} = 1.5 \text{ k}\Omega$ (D+至 V_{CC} 上), 除非另做说明; $3.0 \text{ V} \leq V_{CC} \leq 3.6 \text{ V}$ 。

符号	参数	条件		最小值	典型值	最大值	单位
t_{JR2}	针对配对跃迁的接收器抖动	10 %至90 %		-9	-	+9	ns
t_{EOPR1}	接收器中的EOP宽度	必须拒绝作为EOP; 参见图15	[1]	40	-	-	ns
t_{EOPR2}	接收器中的EOP宽度	必须接受作为EOP; 参见图15	[1]	82	-	-	ns

[1] 已描述特性, 但未作为生产测试进行实施。设计保证。

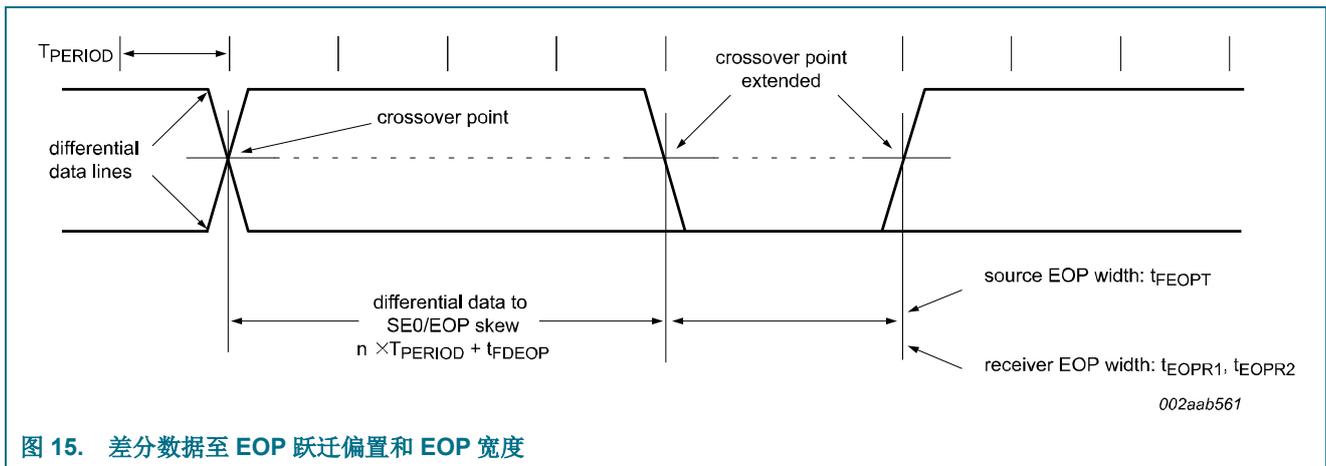


图 15. 差分数据至 EOP 跃迁偏置和 EOP 宽度

13. 射频特性

13.1 接收器

表32. 接收器特性

 $T_{amb} = 25\text{ }^{\circ}\text{C}$; 基于特性表征; 未在生产中测试。 $V_{CC} = 3\text{ V}$; $f_c = 2440\text{ MHz}$; $BER < 0.1\%$

符号	参数	条件	最小值	典型值	最大值	单位
S _{RX}	RX灵敏度	DC-DC转换器禁用时的高性能模式	-	-95	-	dBm
		DC-DC转换器的低功耗模式	-	-94	-	dBm
S _{RX2M}	RX灵敏度 (2Mbps)	DC-DC转换器禁用	-	-92	-	dBm
		DC-DC转换器启用	-	-91.5	-	dBm
S _{GFSK}	GFSK RX灵敏度	250kbps、 GFSK-BT=0.5、 h=0.5	-	-95	-	dBm
P _{i(max)}	最大输入功率		-	0	-	dBm
C/I	载波干扰比	同信道	-	6	-	dB
		邻信道, $\pm 1\text{ MHz}$ 时	-	-4	-	dB
		备用信道, $\pm 2\text{ MHz}$ 时	-	-41	-	dB
α_{image}	镜频抑制		-	-41	-	dB
$\alpha_{sup(oob)}$	带外抑制	30 MHz至2000 MHz	-1	-	-	dBm
		2003 MHz至2399 MHz	-10	-	-	dBm
		2484 MHz至2997 MHz	-10	-	-	dBm
		3 GHz至12.75 GHz	-10	-	-	dBm

表33. GFSK调制的接收器规格 (数据传输速率 $\leq 1\text{ Mbps}$) $T_{amb} = 25\text{ }^{\circ}\text{C}$; 基于特性表征; 未在生产中测试。 $V_{CC} = 3\text{ V}$; $f_c = 2440\text{ MHz}$; $BER < 0.1\%$

GFSK BT=0.5、h=0.5		邻信道/备用信道选择性(dB)					同信道
数据传输速率(kbps)	典型灵敏度(dBm)	所需信号电平(dBm)	-/+1*信道BW偏移下的干扰 ^[1]	-/+2*信道BW偏移下的干扰	-/+3*信道BW偏移下的干扰	-/+4*信道BW偏移下的干扰	
1000	-95	-67	-6	-43	-46	-49	5
500	-95	-67	-5	-31	-33	-35	4
250	-95	-67	-9	-32	-36	-42	0

[1] 信道BW偏移等于1MHz。

表34. GFSK调制的接收器规格（数据传输速率 = 2Mbps）

$T_{amb} = 25\text{ }^{\circ}\text{C}$ ；基于特性表征；未在生产中测试。 $V_{CC} = 3\text{ V}$ ； $f_c = 2440\text{ MHz}$ ； $BER < 0.1\%$

GFSK BT=0.5、h=0.5		邻信道/备用信道选择性(dB)					同信道
数据传输速率(kbps)	典型灵敏度(dBm)	所需信号电平(dBm)	-/+2*信道 BW偏移下的干扰 ^[1]	-/+4*信道 BW偏移下的干扰	-/+6*信道 BW偏移下的干扰	-/+8*信道 BW偏移下的干扰	
2000	-92	-67	-8	-44	-46	-51	5

[1] 信道BW偏移等于1MHz。

13.2 发射器

表35. 发射器特性

$T_{amb} = 25\text{ }^{\circ}\text{C}$ ；基于特性表征；未在生产中测试。 $V_{CC} = 3\text{ V}$ ； $f_c = 2440\text{ MHz}$

符号	参数	条件	最小值	典型值	最大值	单位
$f_{o(RF)}$	射频输出频率		2400	-	2483.5	MHz
α_{CS}	信道分离		-	2	-	MHz
P_o	输出功率	发射功率	-20	-	+2	dBm

14. 模拟特性

14.1 BOD

表36. BOD静态特性

$T_{amb} = 25\text{ }^{\circ}\text{C}$; 基于特性表征; 未在生产中测试。

符号	参数	条件	最小值	典型值	最大值	单位
V_{th}	阈值电压	中断等级0				
		有效	-	2.05	-	V
		失效	-	2.35	-	V
		复位等级0				
		有效	-	1.50	-	V
V_{th}	阈值电压	中断等级1				
		有效	-	2.45	-	V
		失效	-	2.80	-	V
		复位等级1				
		有效	-	1.85	-	V
V_{th}	阈值电压	中断等级2				
		有效	-	2.70	-	V
		失效	-	3.10	-	V
		复位等级2				
		有效	-	2.0	-	V
V_{th}	阈值电压	中断等级3				
		有效	-	3.05	-	V
		失效	-	3.45	-	V
		复位等级3				
		有效	-	2.35	-	V

14.2 ADC

表37. 16位ADC静态特性

$T_{amb} = -40\text{ }^{\circ}\text{C}$ 至 $85\text{ }^{\circ}\text{C}$; $1.62\text{ V} \leq V_{CC} \leq 3.6\text{ V}$; $V_{REFP} = V_{DDA}$; $V_{SSA} = V_{REFN} = GND$ 。ADC校准条件为 $T_{amb} = 25\text{ }^{\circ}\text{C}$ 。

符号	参数	条件	最小值	典型值	最大值	单位
V_i	输入电压范围 ($V_{INP}-V_{INN}$)	$V_{REF} = 1.2\text{ V}$	-	$0.8 \times V_{REF}/(PGA_GAIN \times ADC_GAIN)$	-	
		$V_{REF} = V_{CC}$	-	$0.5 \times V_{REF}/(PGA_GAIN \times ADC_GAIN)$	-	
C_i	输入电容		-	10	-	pF
Z_i	输入阻抗	直流信号, PGA启用	>10		-	MΩ
		直流信号, PGA旁路, 2MHz采样时钟	-	50	-	kΩ
$f_{clk(ADC)}$	ADC采样时钟 频率		-	-	2	MHz
f_c	输出数据传输速 率?		-	-	31.25	ksps
ENOB	有效数	500 kHz采样时钟, 过采样率 = 256, 数据传输速率= 1.9 kHz, 所有增益, 所有温度, 所有Vcc	14.2	15.2	-	位
		2 MHz采样时钟, 过采样率= 256, 数据传输速率= 7.8 kHz, 所有增益, 所有温度, 所有Vcc	12.9	14.4	-	位
INL	积分 非线性	PGA启用	-	+/-30 ^[1]	+/-200	ppm
		PGA旁路	-	+/-60 ^[1]	+/-250	ppm
E_o	增益误差		-	2	4	%
CMRR	共模抑制	直流	^[2] 20	50	-	dB
PSRR	电源抑制	直流	-40	-50	-	dB
$V_{BG}(25\text{ }^{\circ}\text{C})$	1.2V带隙基准电 压	$T_{amb} = 25\text{ }^{\circ}\text{C}$	^{[3][4]} 1.216	1.222	1.227	V
$V_{BG}(-40\text{ 至 }85\text{ }^{\circ}\text{C})$	1.2V带隙基准电 压	$T_{amb} = -40\text{ 至 }85\text{ }^{\circ}\text{C}$	^{[3][4]} 1.211	-	1.232	V
	BG_SEL步长		^[4] -	3	-	mV

[1] 已描述特性, 但未作为生产测试进行实施。设计保证。

[2] $V_{CC} < 3V$ 时CMRR大幅降低

[3] BG_SEL = 0x08

[4] 所有值的测量条件为 $V_{CC} = 3V$

14.3 温度传感器

表38. 温度传感器静态和动态特性

$V_{DD} = V_{DDA} = 1.62 \text{ V}$ 至 3.6 V

符号	参数	条件	最小值	典型值 ^[1]	最大值	单位
T_m (°C)	范围	$T_{amb} = -40 \text{ °C}$ 至 $+85 \text{ °C}$	-40	-	+85	°C
dT_m (°C)	误差	1点校准	-	1	3	°C
		未校准		3	5	°C

[1] 典型值的测量条件为 $T_{amb} = 25 \text{ °C}$ 、 $V_{CC} / V_{DD} = 3\text{V}$

14.4 DAC

表39. DAC静态和动态特性

$V_{CC} = 1.62 \text{ V}$ 至 3.6 V

符号	参数	条件	最小值	典型值	最大值	单位
	分辨率		-	8	-	位
DNL	差分非线性		-	0.2	-	LSB
INL	积分非线性		-	0.2	-	LSB
	内部低通滤波器的带宽		-	150	-	kHz
V_{out}	输出电压范围		0.7	-	$V_{CC} - 0.7$	V
	满量程输出电压摆幅步长		40	-	197	mV
	容性负载稳定性	$R_L = 1 \text{ k}\Omega$	-	10	-	pF
	采样频率		-	-	1	MHz

[1] 已描述特性，但未作为生产测试进行实施。设计保证。

14.5 模拟比较器

表40. 模拟比较器静态和动态特性

$V_{CC} = 1.62 \text{ V}$ 至 3.6 V

符号	参数	条件	最小值	典型值	最大值	单位
V_i	输入电压		0	-	V_{CC}	V
$I_{CC(int)A}$	模拟内部电源电流		-	0.3	-	μA
V_{hys}	迟滞	使用VBG作为基准电压（寄存器位ACMP_VREF_SEL=1、ACM_REF=8）	35	40	55	mV

14.5.1 电容式感应

表41. 电容式感应静态和动态特性

$V_{DD} = 1.62\text{ V}$ 至 3.6 V

符号	参数	条件	最小值	典型值	最大值	单位
I_{CC}	电源电流		-	2.6	-	μA
	噪声水平		-	0.2%	-	/基准电容
	温度系数		-	0.02	-	$\%/\text{°C}$
	输入电容范围		-	-	100	pF

15. 应用信息

15.1 带有DC-DC转换器的QN9080原理图

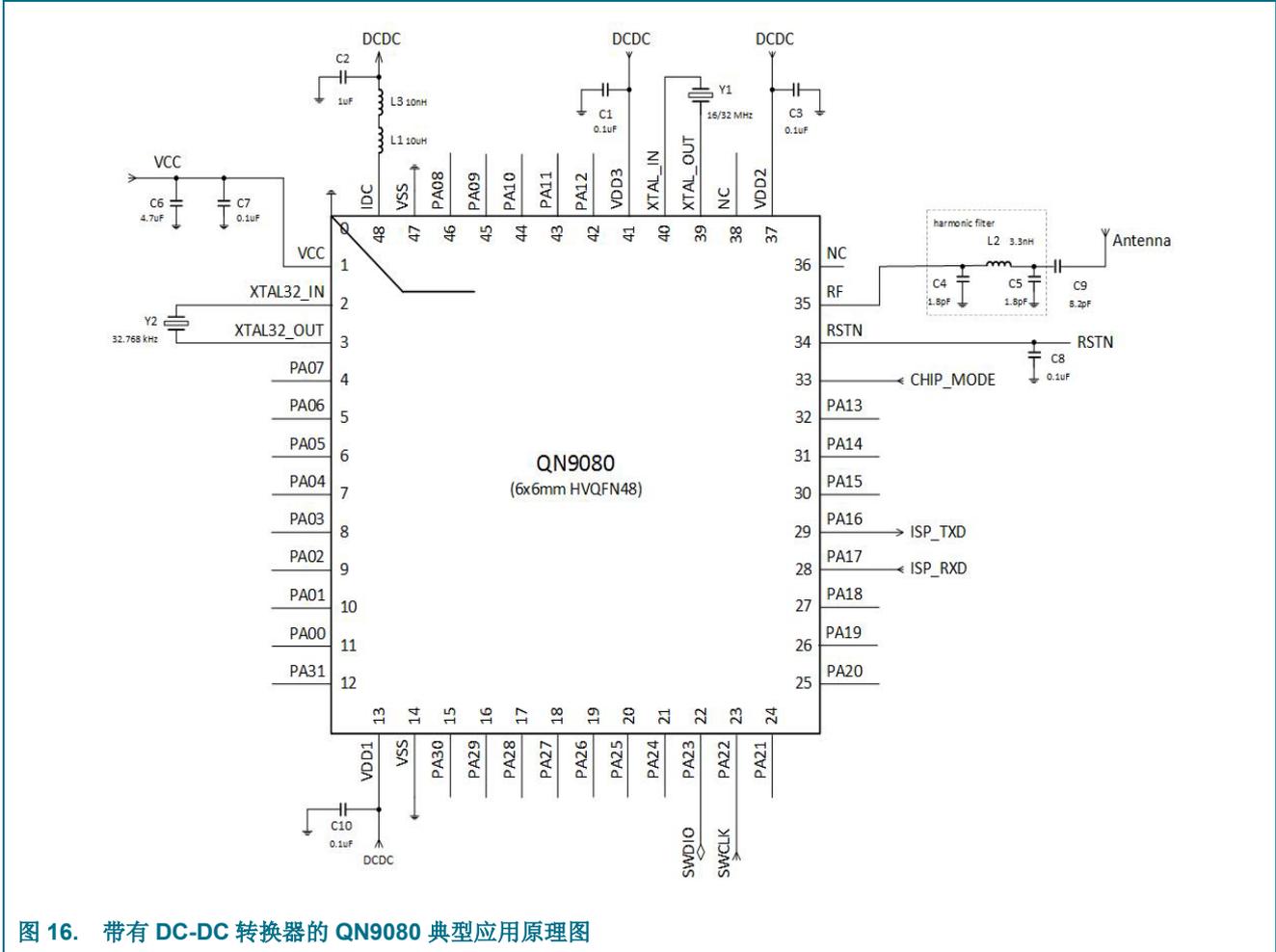


图 16. 带有 DC-DC 转换器的 QN9080 典型应用原理图

15.2 不带DC-DC转换器的QN9080原理图

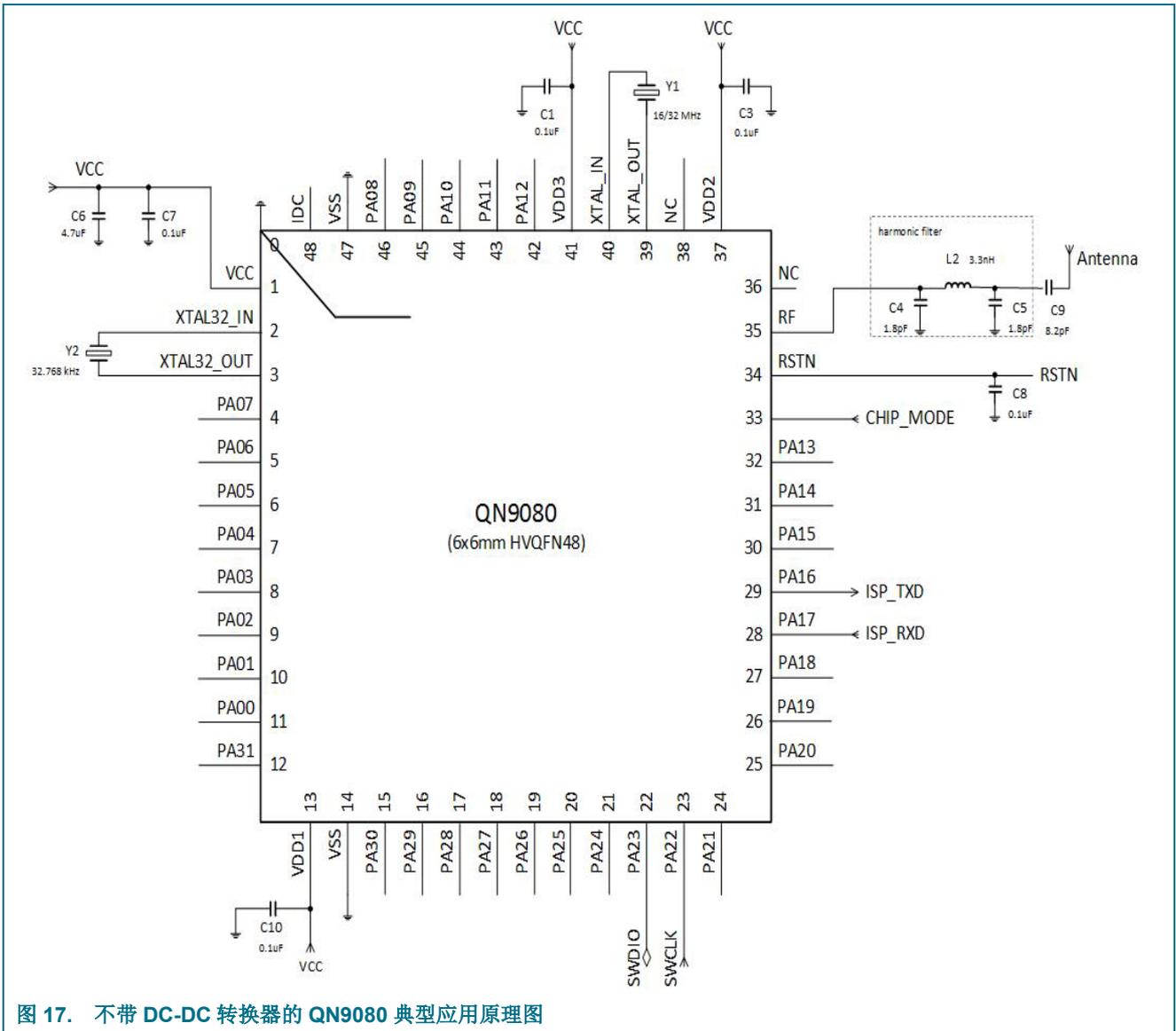


图 17. 不带 DC-DC 转换器的 QN9080 典型应用原理图

15.3 带有DC-DC转换器的QN9083原理图

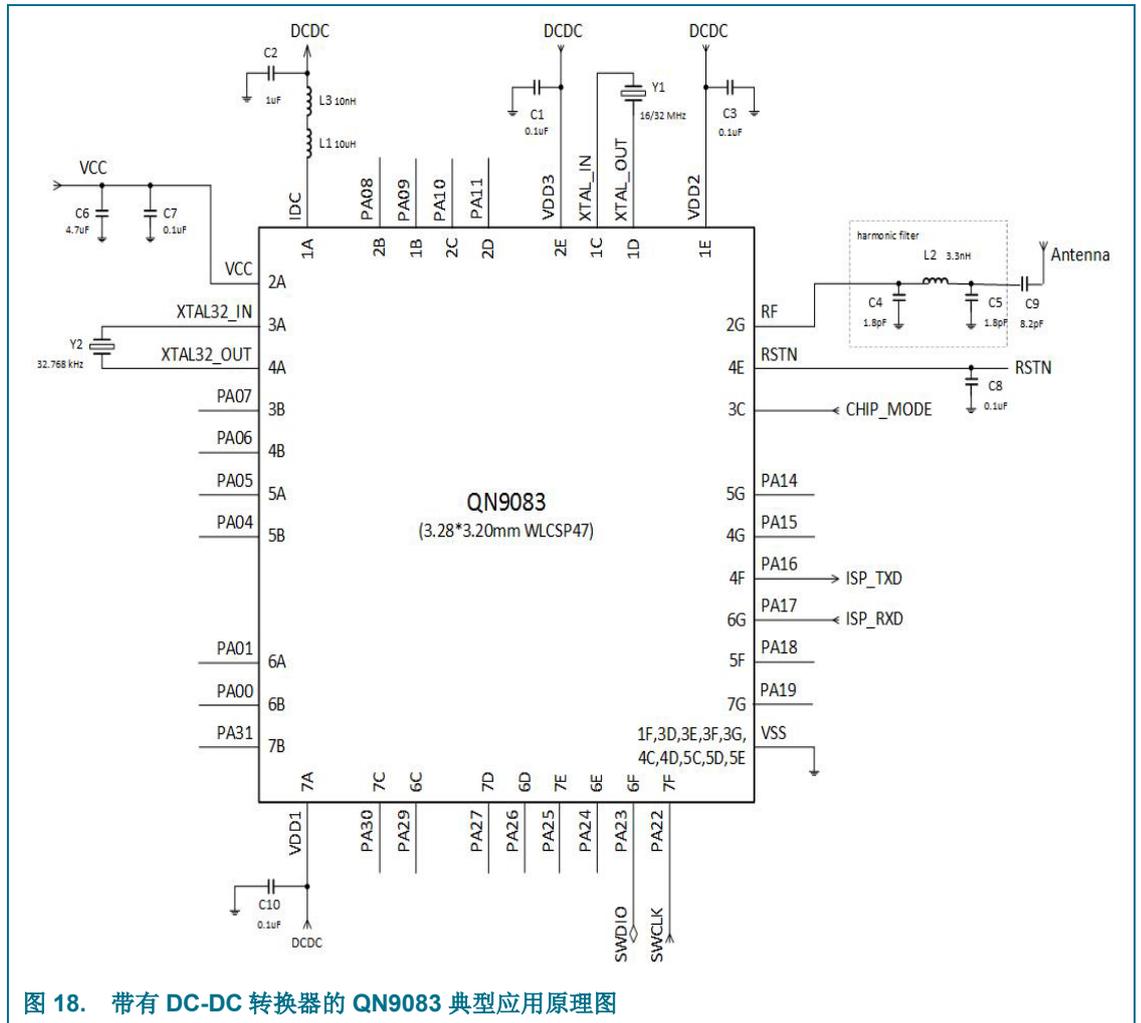


图 18. 带有 DC-DC 转换器的 QN9083 典型应用原理图

15.5 QN908x外部元件列表

表42. 外部元件列表

元件	说明	值
C4	射频谐波滤波器电容	1.8 pF
C5	射频谐波滤波器电容	1.8 pF
C1、C3、C7、C10	电源去耦电容	100 nF、X5R、±10 %、6.3 V、0402
C6	电源去耦电容	4.7 μF、X5R、±10 %、6.3 V、0402
C2	电源去耦电容	1 μF、X7R、±5 %、6.3 V、0402
C8	用于复位电容	0.1 μF、±5 %、6.3 V、0402
C9	用于射频前端电容	8.2 pF、C0G、±0.5pF、50V、0402
L2	射频谐波滤波器电感	3.3 nH
L1	DC-DC转换器的片式电感	10 μH
L3	DC-DC转换器的片式电感	10 nH
Y1	晶振	16 MHz或32 MHz
Y2	晶振	32.768 kHz

16. 封装尺寸

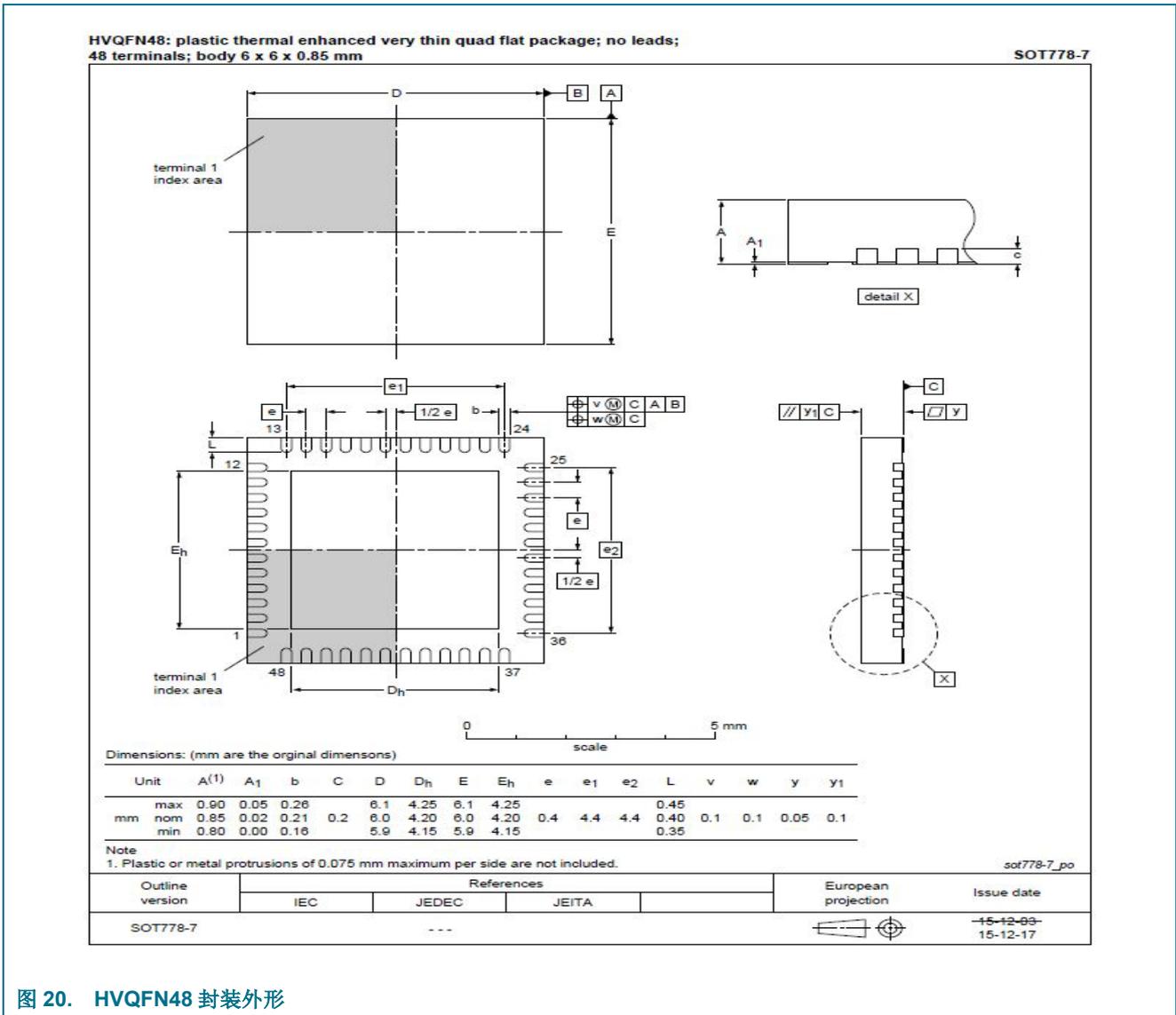


图 20. HVQFN48 封装外形

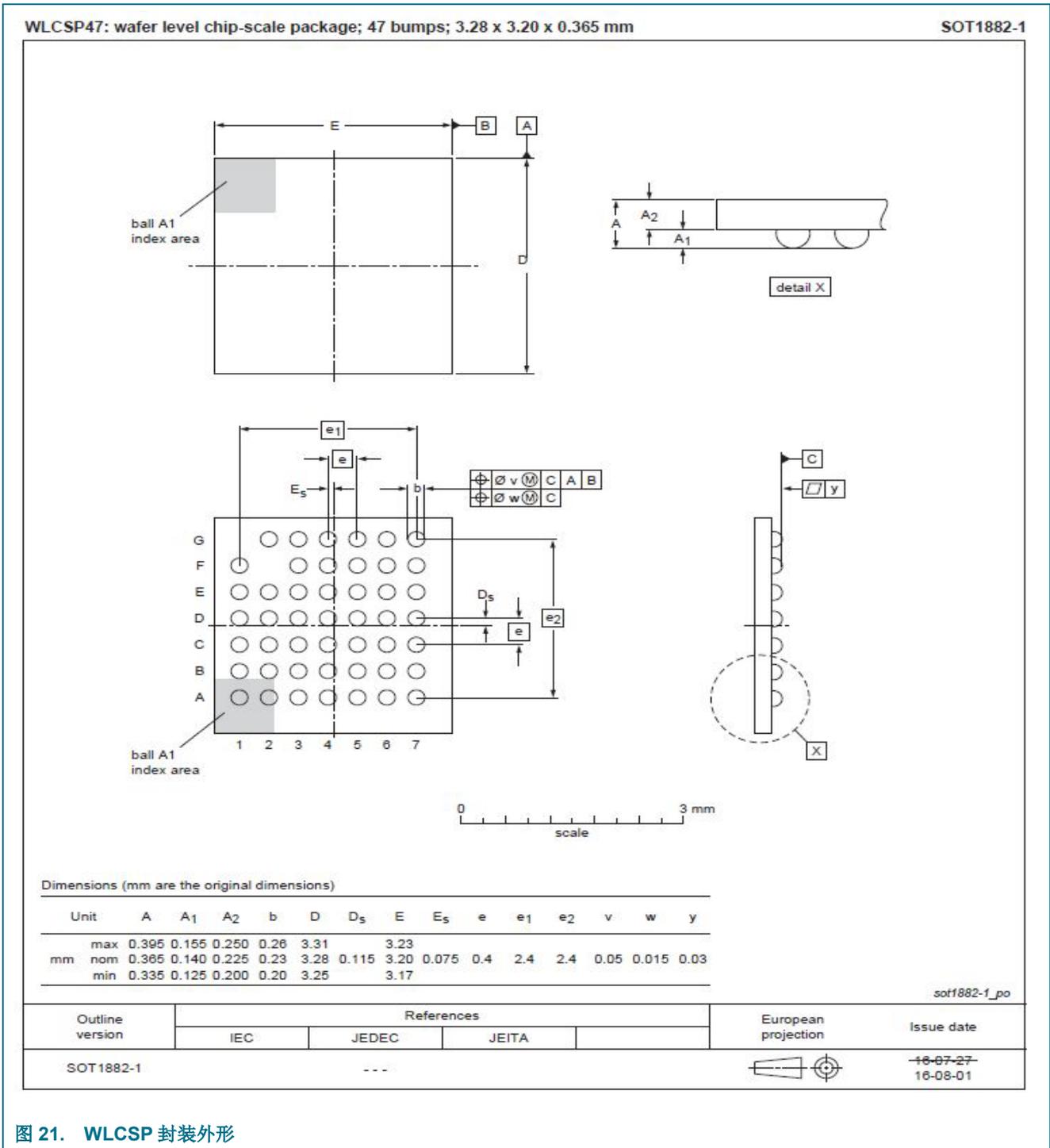


图 21. WLCSP 封装外形

17. 焊接

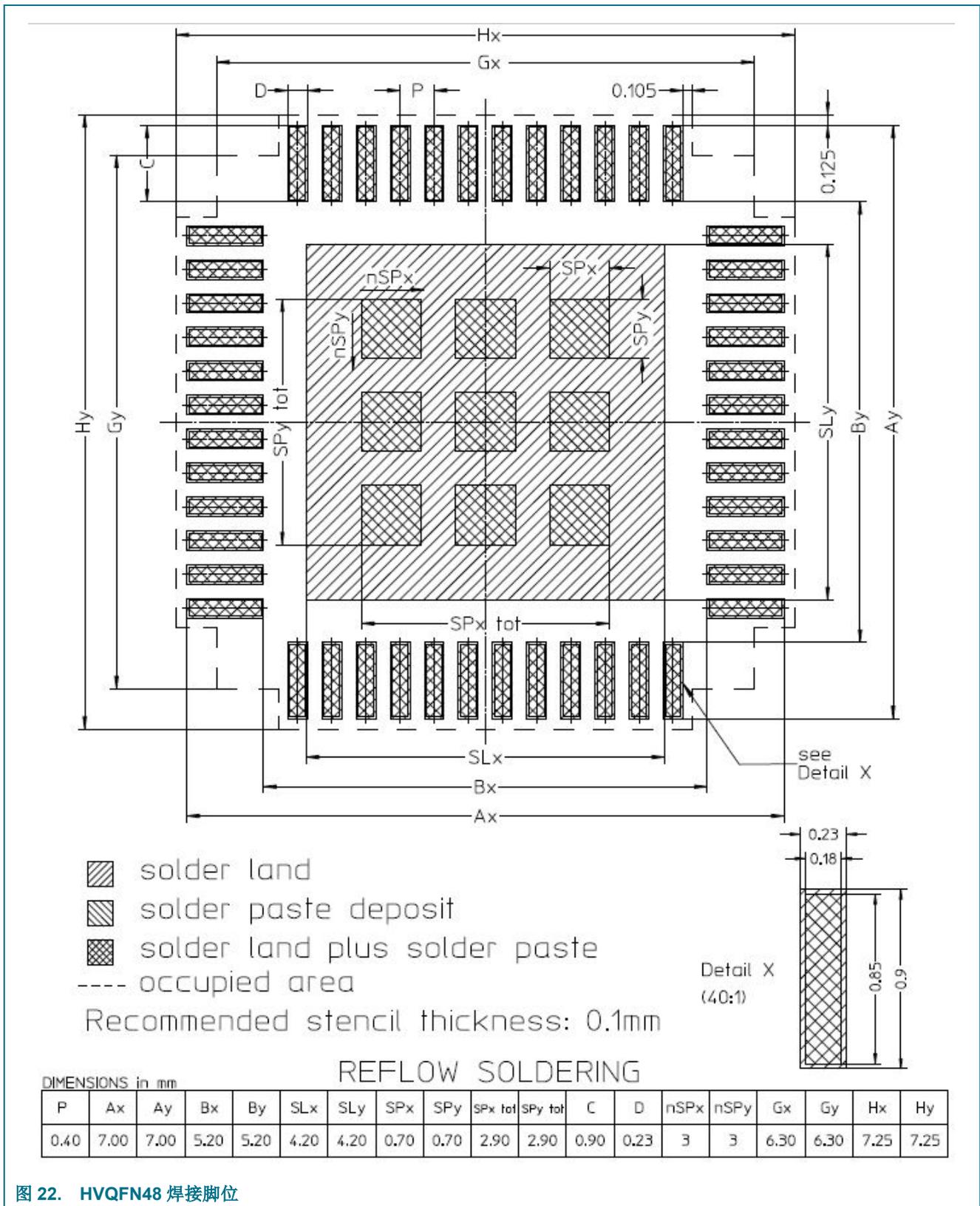


图 22. HVQFN48 焊接脚位

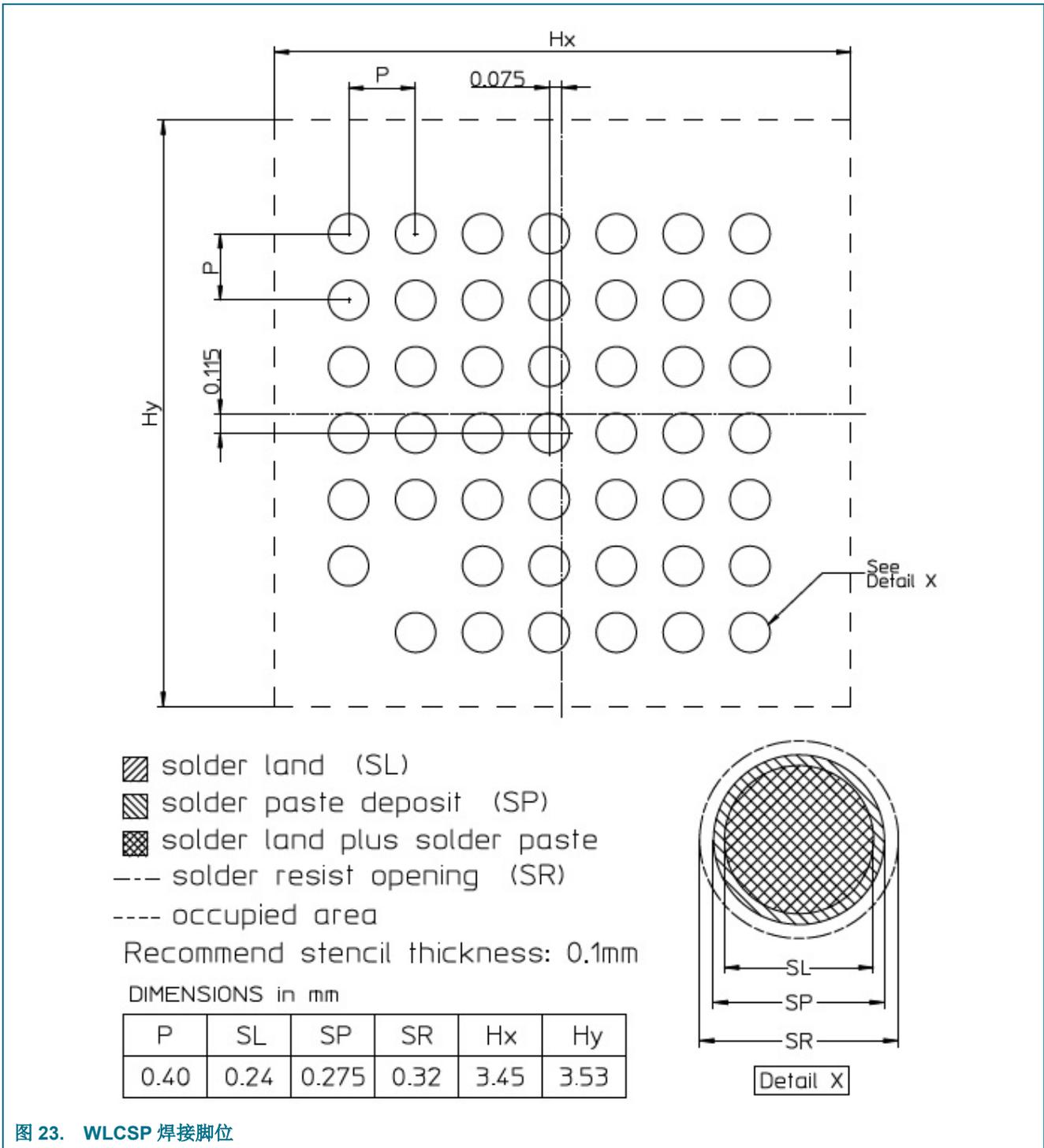


图 23. WLCSP 焊接脚位

18. 缩略词

表43. 缩略词

首字母缩略词	说明
AHB	高级高性能总线
APB	高级外设总线
API	应用程序编程接口
DMA	直接存储器访问
GPIO	通用输入输出
LSB	最低有效位
MCU	微控制器
SPI	串行外设接口
USART	通用异步接收器/发射器
TTL	晶体管-晶体管逻辑
ENOB	等效位数

19. 修订记录

表44. 修订记录

文档ID	发布日期	重要变化	取代版本
QN908x第1.2版	2018年4月	在表2中新增了芯片修订版。	QN908x v.1.1
QN908x第1.1版	2018年2月	附加了特性数据	QN908x v.1.0
QN908x第1.0版	2017年7月	初版	-

20. 法律信息

20.1 数据手册状态

文档状态 ^{[1][2]}	产品状态 ^[3]	定义
客观[缩略版]数据手册	开发	该文档包含产品开发客观规范的数据。
初始[缩略版]数据手册	认证	该文档含有初始规范的数据。
产品[缩略版]数据手册	生产	该文档含有产品规范。

[1] 请在开始或完成设计之前查看最新发布文件。

[2] 有关“缩略版数据手册”的说明见“定义”部分。

[3] 自本文件发布以来，文件中的器件产品状态可能已发生变化；如果存在多个器件，则可能存在差异。欲了解最新产品状态信息，请访问<http://www.nxp.com>。

20.2 定义

初稿——本文仅为初稿版本。内容仍在内部审查，尚未正式批准，可能会有进一步修改或补充。恩智浦半导体对本文信息的准确性或完整性不做任何说明或保证，并对因使用此信息而带来的后果不承担任何责任。

缩略版数据手册——缩略版数据手册为产品型号和标题完全相同的完整版数据手册的节选。缩略版数据手册仅供快速参考使用，不包括详细和完整的信息。欲了解详细、完整的信息，请查看相关的完整版数据手册，可向当地的恩智浦半导体销售办事处索取。如完整版与缩略版存在任何不一致或冲突，请以完整版为准。

产品规格——产品数据手册中提供的信息和数据规定了恩智浦半导体与其客户之间约定的产品规格，恩智浦半导体及客户另行书面说明时除外。在任何情况下，若协议认为恩智浦半导体产品需要具有超出产品数据手册规定的功能和性能，则该协议无效。

20.3 免责声明

有限担保与责任——本文中的信息据信是准确和可靠的。但是，恩智浦半导体对此处所含信息的准确性或完整性不做任何明示或暗示的声明或保证，并对因使用此信息而带来的后果不承担任何责任。若文中信息并非来自恩智浦半导体，则恩智浦半导体对该信息的内容概不负责。

在任何情况下，对于任何间接性、意外性、惩罚性、特殊性或后果性损害（包括但不限于利润损失、积蓄损失、业务中断、因拆卸或更换任何产品而产生的开支或返工费用），无论此等损害是否基于侵权行为（包括过失）、保证、违约或任何其他法理，恩智浦半导体均不承担任何责任。

对于因任何原因给客户带来的任何损害，恩智浦半导体对本文所述产品的总计责任和累积责任仅限于恩智浦 *商业销售条款和条件* 所规定的范围。

修改权利——恩智浦半导体保留对本文所发布的信息（包括但不限于规格和产品说明）随时进行修改的权利，恕不另行通知。本文档将取代并替换之前就此提供的所有信息。

适宜使用——恩智浦半导体产品并非设计、授权或担保适用于生命保障、生命关键或安全关键系统或器件，亦非设计、授权或担保适用于在恩智浦半导体产品失效或故障时可导致人员受伤、死亡或严重财产或环境损害的应用。恩智浦半导体及其供应商对在此类设备或应用中加入和/或使用恩智浦半导体产品不承担任何责任，客户需自行承担因加入和/或使用恩智浦半导体产品而带来的风险。

应用——本文档所述任何产品的应用只用于例证目的。此类应用如不经进一步测试或修改用于特定用途，恩智浦半导体对其适用性不做任何声明或保证。

客户负责自行利用恩智浦半导体产品进行设计和应用，对于应用或客户产品设计，恩智浦半导体无义务提供任何协助。客户须自行负责检验恩智浦半导体的产品是否适用于客户的规划应用和产品，以及是否适用于其第三方客户的规划应用和使用。客户须提供适当的设计和操作系统安全保障措施，以尽可能降低与应用和产品相关的风险。

对于因客户的应用或产品中的任何缺陷或故障，或者客户的第三方客户的应用或使用导致的任何故障、损害、费用或问题，恩智浦半导体均不承担任何责任。客户负责对自己基于恩智浦半导体的产品的应用和产品进行所有必要测试，以避免这些应用和产品或者客户的第三方客户的应用或使用存在任何缺陷。恩智浦不承担与此相关的任何责任。

限值——超过一个或多个限值（如IEC 60134绝对最大额定值体系所规定）会给器件带来永久性损坏。限值为强度额定值，若器件工作于这些条件下或者超过“建议工作条件部分”（若有）或者本文档“特性”部分规定的条件下，则不在担保范围之内。持续或反复超过限值将对器件的质量和可靠性造成永久性、不可逆转的影响。

商业销售条款和条件 - 除非有效书面单项协议另有规定，恩智浦半导体的产品的销售遵循关于商业销售的一般条款和条件（见<http://www.nxp.com/profile/terms>）。如果只达成了单项协议，则该协议的条款和条件适用。恩智浦半导体特此明确反对，应用客户就其购买恩智浦半导体产品而制定的一般条款和条件。

无销售或许可要约——本文档中的任何信息均不得被理解或解释为对承诺开放的销售产品的要约，或者授予、让与或暗示任何版权、专利或其他工业或知识产权的任何许可。

出口管制——本档以及此处说明的产品可能受出口法规的管制。出口可能需要事先经主管部门批准。

非汽车应用产品——除非本数据手册明确表示，恩智浦半导体的本特定产品适用于汽车应用，否则，均不适用于汽车应用。未根据汽车测试或应用要求进行验证或测试。对于在汽车器件或应用中包括和/或使用非汽车应用产品的行为，恩智浦半导体不承担任何责任。

客户将产品用于设计导入以及符合汽车规范和标准的汽车应用时，客户须(a)使用产品但恩智浦半导体不对产品的此等汽车应用、用途和规范作任何保证；并且(b)若客户超越恩智浦半导体规范使用汽车应用产品，

须自行承担所有风险；并且(c)对于因客户设计以及客户超出恩智浦半导体标准保证范围和恩智浦半导体产品规范使用汽车应用产品而导致的任何责任、损害或产品故障索赔，客户须免除恩智浦半导体的全部责任。

20.4 商标

注意：所有引用的品牌、产品名称、服务名称以及商标均为其各自所有者的资产。

I2C总线——该徽标是NXP B.V.的商标。

21. 联系信息

更多详情，请访问：<http://www.nxp.com>

欲咨询销售办事处地址，请发送电子邮件至：salesaddresses@nxp.com

22. 表

表 1.	订购信息	5	表 30.	SCTimer 输出动态特性	55
表 2.	订购选项	5	表 31.	动态特性: USB 引脚 (全速)	55
表 3.	器件修订版列表	6	表 32.	接收器特性	57
表 4.	引脚说明	10	表 33.	GFSK 调制的接收器规格 (数据传输速率 ≤ 1Mbps)	57
表 5.	未使用引脚的端接	18	表 34.	GFSK 调制的接收器规格 (数据传输速率 = 2Mbps)	58
表 6.	不同电源模式下的引脚状态	18	表 35.	发射器特性	58
表 7.	SRAM 存储块	20	表 36.	BOD 静态特性	59
表 7.	SRAM 存储块	21	表 37.	16 位 ADC 静态特性	60
表 8.	存储器映射选项	21	表 38.	温度传感器静态和动态特性	61
表 9.	低功耗模式下的外设配置	26	表 39.	DAC 静态和动态特性	61
表 10.	限值	39	表 40.	模拟比较器静态和动态特性	61
表 11.	热阻	40	表 41.	电容式感应静态和动态特性	62
表 12.	一般工作条件	41	表 42.	外部元件列表	67
表 13.	CoreMark 分数	41	表 43.	缩略词	72
表 14.	静态特性: 活动模式下的功耗	42	表 44.	修订记录	73
表 15.	静态特性: 处于活动模式的蓝牙 LE 功耗	43			
表 16.	静态特性: 睡眠模式和掉电模式下的功耗	44			
表 17.	静态特性: ADC 功耗	45			
表 18.	静态特性: 引脚特性	46			
表 19.	启动特性	47			
表 20.	闪存特性	48			
表 21.	动态特性: I/O 引脚 ^[1]	48			
表 22.	动态特性: 低功耗模式的典型唤醒时间	49			
表 23.	动态特性: 内部 32MHz 振荡器	49			
表 24.	动态特性: 外部高频晶体振荡器	50			
表 25.	动态特性: LFXO	50			
表 26.	动态特性: 内部 32 kHz 振荡器	51			
表 27.	SPI 动态特性 ^[1]	51			
表 28.	USART 动态特性 ^[1]	54			
表 29.	动态特性: SPIFI ^[1]	54			

注意: 关于本文档及相关产品的重要说明详见“法律信息”一节。

© 恩智浦半导体2018.

保留所有权利。

更多详情, 请访问: <http://www.nxp.com>

欲咨询销售办事处地址, 请发送电子邮件至: salesaddresses@nxp.com

发布日期: 2018年4月19日

文档编号: QN908x

23. 图

图 1.	HVQFN48 封装标示	5
图 2.	WLCSP47 封装标示	5
图 3.	QN908x 功能框图.....	7
图 4.	HVQFN48 引脚配置	8
图 5.	WLCSP 引脚配置.....	9
图 6.	QN908x 存储器映射	23
图 7.	QN908x APB 存储器映射	24
图 8.	QN908x 电源	25
图 9.	QN908x 时钟生成.....	37
图 10.	启动时序	47
图 11.	SPI 主机时序.....	52
图 12.	SPI 从机时序.....	53
图 13.	USART 时序	54
图 14.	SPI 闪存接口时序（模式 0）	55
图 15.	差分数据至 EOP 跃迁偏置和 EOP 宽度	56
图 16.	带有 DC-DC 转换器的 QN9080 典型应用原理图	63
图 17.	不带 DC-DC 转换器的 QN9080 典型应用原理图	64
图 18.	带有 DC-DC 转换器的 QN9083 典型应用原理图	65
图 19.	不带 DC-DC 转换器的 QN9083 典型应用原理图	66
图 20.	HVQFN48 封装外形	68
图 21.	WLCSP 封装外形	69
图 22.	HVQFN48 焊接脚位	70
图 23.	WLCSP 焊接脚位.....	71

24. 目录

1.	简介	1	8.16	定时器	30
2.	简介	1	8.16.1	标准定时器/计数器 (CTIMER0 至 3)	30
3.	特性和优势	2	8.16.1.1	特性	30
4.	订购信息	5	8.16.2	SCTimer/PWM	31
4.1	订购选项	5	8.16.2.1	特性	31
5.	标示	5	8.16.3	看门狗定时器(WDT)	32
6.	功能框图	7	8.16.3.1	特性	32
7.	引脚配置信息	8	8.16.4	RTC 定时器	33
7.1	引脚配置	8	8.16.4.1	特性	33
7.2	引脚说明	10	8.17	模拟外设	33
7.2.1	未使用引脚的端接	18	8.17.1	16 位模数转换器(ADC)	33
7.2.2	不同电源模式下的引脚状态	18	8.17.1.1	特性	33
8.	功能说明	19	8.17.2	温度传感器	34
8.1	架构概述	19	8.17.3	电池监控器	34
8.2	ARM Cortex-M4 处理器	19	8.17.4	模拟比较器 (ACMP0、ACMP1)	34
8.3	ARM Cortex-M4 集成浮点单元(FPU)	19	8.17.4.1	特性	34
8.4	存储器保护单元(MPU)	19	8.17.5	数模转换器(DAC)	34
8.5	Cortex-M4 可嵌套中断向量控制器(NVIC)	20	8.17.5.1	特性	34
8.5.1	特性	20	8.17.6	电容式感应	35
8.5.2	中断源	20	8.17.6.1	特性	35
8.6	系统节拍定时器(SysTick)	20	8.18	CRC 引擎	35
8.7	片上静态 RAM	20	8.19	随机数生成器(RNG)	35
8.8	片上闪存	21	8.20	高级加密标准(AES)协处理器	35
8.9	片上 ROM	21	8.21	正交解码器(QDEC)	35
8.10	存储器映射	21	8.22	融合信号处理器(FSP)	36
8.11	电源管理	24	8.22.1	特性	36
8.11.1	电源	24	8.23	时钟管理	36
8.11.2	电源模式	25	8.23.1	时钟源	36
8.11.2.1	睡眠模式	25	8.23.1.1	内部 32 MHz 振荡器	36
8.11.2.2	掉电 0 模式	25	8.23.1.2	内部 32 kHz 振荡器	37
8.11.2.3	掉电 1 模式	26	8.23.1.3	外部高频晶体振荡器	37
8.11.3	掉电检测(BOD)	26	8.23.1.4	外部 32.768 kHz 晶体振荡器	37
8.12	通用输入输出(GPIO)	26	8.23.2	时钟生成	37
8.12.1	特性	26	8.24	代码安全	37
8.13	引脚中断	27	8.25	仿真和调试	38
8.13.1	特性	27	9.	限值	39
8.14	AHB 外设	27	10.	热特性	40
8.14.1	DMA 控制器	27	11.	静态特性	41
8.14.1.1	特性	27	11.1	一般工作条件	41
8.15	数字串行外设	27	11.2	CoreMark 数据	41
8.15.1	USB 2.0 (全速) 设备控制器	27	11.3	功耗	41
8.15.1.1	特性	27	11.4	引脚特性	46
8.15.2	SPI 闪存接口(SPIFI)	28	12.	动态特性	47
8.15.2.1	特性	28	12.1	启动行为	47
8.15.3	Flexcomm 串行通信 (0、1、2、3)	28	12.2	闪存	48
8.15.3.1	特性	28	12.3	I/O 引脚	48
8.15.4	I2C 总线接口	28	12.4	唤醒过程	49
8.15.4.1	特性	29	12.5	内部 32MHz 振荡器	49
8.15.5	USART	29	12.6	外部高频晶体振荡器	50
8.15.5.1	特性	29	12.7	外部 32.768 kHz 晶体振荡器	50
8.15.6	SPI 串行 I/O 控制器	30	12.8	内部 32 kHz 振荡器	51
8.15.6.1	特性	30	12.9	SPI 接口	51
			12.10	USART 接口	54
			12.11	SPIFI	54

12.12	SCTimer 输出时序.....	55
12.13	USB 接口特性.....	55
13.	射频特性.....	57
13.1	接收器.....	57
13.2	发射器.....	58
14.	模拟特性.....	59
14.1	BOD.....	59
14.2	ADC.....	60
14.3	温度传感器.....	61
14.4	DAC.....	61
14.5	模拟比较器.....	61
14.5.1	电容式感应.....	62
15.	应用信息.....	63
15.1	带有 DC-DC 转换器的 QN9080 原理图.....	63
15.2	不带 DC-DC 转换器的 QN9080 原理图.....	64
15.3	带有 DC-DC 转换器的 QN9083 原理图.....	65
15.4	不带 DC-DC 转换器的 QN9083 原理图.....	66
15.5	QN908x 外部元件列表.....	67
16.	封装尺寸.....	68
17.	焊接.....	70
18.	缩略词.....	72
19.	修订记录.....	73
20.	法律信息.....	74
20.1	数据手册状态.....	74
20.2	定义.....	74
20.3	免责声明.....	74
20.4	商标.....	75
21.	联系信息.....	75
22.	表.....	76
23.	图.....	77
24.	目录.....	78

注意：关于本文档及相关产品的重要说明详见“法律信息”一节。

© 恩智浦半导体2018.

保留所有权利。

更多详情，请访问：<http://www.nxp.com>

欲咨询销售办事处地址，请发送电子邮件至：salesaddresses@nxp.com

发布日期：2018年4月19日

文档编号：QN908x

