

NPN Triple Diffused Planar Silicon Transistor

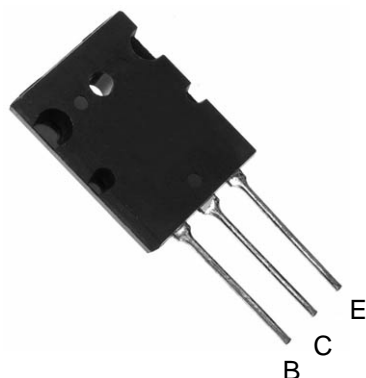


Fig.1 simplified outline (TO-3PL) and symbol

DESCRIPTION

- High speed
- High breakdown voltage
- High reliability (adoption of HVP process).
- Adoption of MBIT process.

PINNING

PIN	DESCRIPTION
1	Base
2	Collector;connected to mounting base
3	Emitter

极限值（除非另有规定， $T_a=25^{\circ}\text{C}$ ）

参 数 名 称		符 号	额定值	单 位	推荐的封装形式
集电极-基 极电压		V _{CBO}	1500	V	TO-3P (L)
集电极-发射极电压		V _{CEO}	800	V	
发射极-基 极电压		V _{EBO}	9	V	
集电极直流电流		I _C	20	A	
耗散功率	T _a =25℃	P _{tot}	3	W	
	T _c =25℃		200	W	
结温		T _j	150	℃	
贮存温度		T _{sta}	-55~150	℃	

电特性（除非另有规定， $T_a=25^{\circ}\text{C}$ ）

参数名称	符号	测试条件	规范值			单位
			最小	典型	最大	
集电极-基 极截止电流	I_{CBO}	$V_{CB}=1500\text{V}, I_E=0$	--	--	0.1	mA
集电极-发射极截止电流	I_{CEO}	$V_{CE}=800\text{V}, I_B=0$	--	--	1	mA
发射极-基 极截止电流	I_{EBO}	$V_{EB}=9\text{V}, I_C=0$	--	--	0.1	mA
集电极-基 极电压	V_{CBO}	$I_C=0.1\text{mA}$	1500	--	--	V
集电极-发射极电压	V_{CEO}	$I_C=1\text{mA}$	800	--	--	V
发射极-基 极电压	V_{EBO}	$I_E=0.1\text{mA}$	9	--	--	V
共发射极正向电流传输比的静态值	h_{FE}^*	$V_{CE}=5\text{V}, I_C=1\text{A}$	10	--	40	--
共发射极正向电流传输比的静态值	h_{FE}^*	$V_{CE}=5\text{V}, I_C=11\text{A}$	5.5	--	--	--
集电极-发射极饱和电压	V_{CEsat}^*	$I_C=10\text{A}, I_B=2.5\text{A}$	--	--	3.0	V
基 极-发射极饱和电压	V_{BEsat}^*	$I_C=10\text{A}, I_B=2.5\text{A}$	--	--	1.5	V
贮存时间	t_s	UI9600 , $I_C=0.5\text{A}$	2	--	10	μS
特征频率	f_T	$V_{CE}=10\text{V}, I_C=0.5\text{A}, f=1\text{MHz}$	1	--	--	MHz

*脉冲测试，脉冲宽度 $t_p \leq 300\mu\text{s}$ ，占空比 $\delta \leq 2\%$