

1 产品特性

- 自举工作的浮动通道
 - 最高工作电压可达 700 V
 - 兼容 3.3V、5V 和 15V 输入逻辑
 - dV_s/dt 耐受能力可达 ± 50 V/nsec
 - V_s 负偏压能力达 -9V
 - 栅极驱动电压范围 10 V-20V
 - 宽温度范围 -40~125°C
 - 集成欠压锁定功能
 - 周期性边缘触发关断逻辑
 - 输入输出同相位
 - 逻辑和电源地 $\pm 5V$ 偏移
 - 芯片开通关断延时特性
 - $T_{on}/T_{off} = 130ns/130ns$
 - 高低侧延时匹配
 - 驱动电流能力:
 - 拉电流/灌电流 = 4.0A/4.0A
 - 高、低侧欠压锁定电路
 - 欠压锁定正向阈值 8.9V
 - 欠压锁定负向阈值 8.2V
 - 符合 RoSH 标准
- SOIC16 (W)

2 应用范围

- 通用逆变器
- 交流和直流电源中的半桥和全桥转换器
- 用于服务器、电信、IT 和工业基础设施的高密度开关电源
- 太阳能逆变器、电机驱动器和 UPS

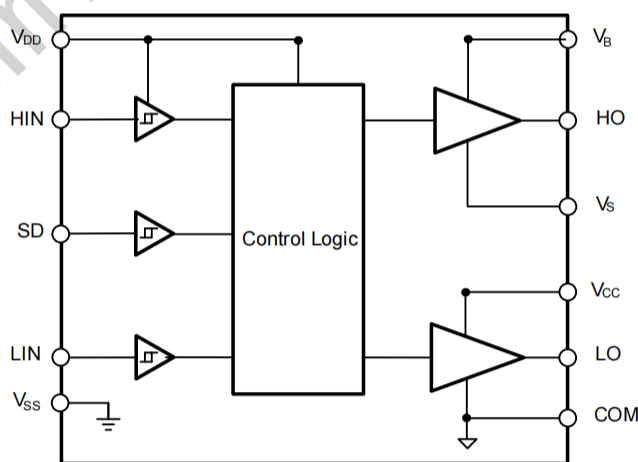
3 产品概述

TF2110M是一款高压、高速功率MOSFET高低侧驱动芯片，采用高低压兼容工艺使得高、低侧栅驱动电路可以单芯片集成。具有独立的高、低侧传输通道

TF2110M的逻辑输入电平兼容低至3.3V的CMOS或LSTTL逻辑输出电平，输出具有大电流脉冲能力，其浮动通道可用于驱动高压侧N沟道功率MOSFET，浮地通道最高工作电压可达700V。

TF2110M内部集成高低侧shutdown逻辑，可用于故障条件下的通断关断。TF2110M采用宽体SOIC16 (W)封装，可以在-40°C至125°C温度范围内工作。

简化示意图



4 引脚功能描述

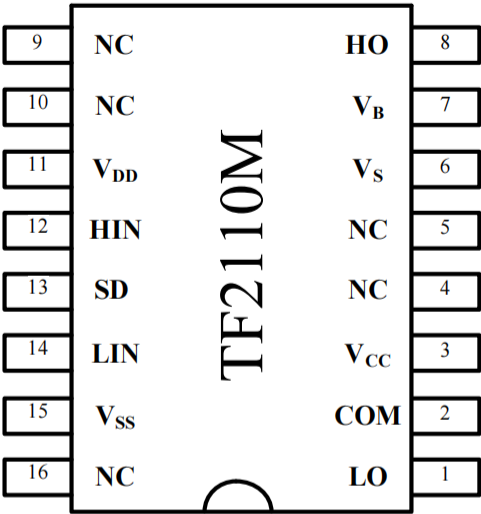


图4-1 16-脚SOIC顶视图

表4-1 芯片引脚描述

编号	名称	功能
1	LO	低侧输出
2	COM	低侧地
3	V _{CC}	低侧电源
4	NC	空引脚
5	NC	空引脚
6	V _S	高侧浮动地
7	V _B	高侧浮动电源
8	HO	高侧输出
9	NC	空引脚
10	NC	空引脚
11	V _{DD}	逻辑电源
12	HIN	高侧信号输入
13	SD	shutdown 关断信号输入
14	LIN	低侧信号输入
15	V _{SS}	逻辑地
16	NC	空引脚

5 产品规格

5.1 极限工作范围

超过极限最大额定值可能造成器件永久性损坏。所有电压参数的额定值是以 COM 为参考的，电流参数以流入端口为正，环境温度为 25℃。

符号	定义	最小值	最大值	单位
V_B	高侧浮动电源电压	-0.3	725	V
V_S	高侧浮动地电压	$V_B - 25$	$V_B + 0.3$	
V_{HO}	高侧输出电压	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	低侧供电电压	-0.3	25	
V_{LO}	低侧输出电压	-0.3	$V_{CC} + 0.3$	
V_{DD}	逻辑电源电压	-0.3	$V_{SS} + 25$	
V_{SS}	逻辑地电压	-5	+5	
V_{IN}	逻辑输入电压	-0.3	$V_{CC} + 0.3$	
dV_S/dt	允许瞬态 V_S 电压转换速率	—	50	V/ns

5.2 ESD 额定值

符号	定义	最小值	最大值	单位
ESD	人体放电模式	1.5	—	kV
	机器放电模式	500	—	V

5.3 额定功率

符号	定义	最小值	最大值	单位
P_D	封装功率 ($T_A \leq 25^\circ\text{C}$)	—	0.625	W

5.4 热量信息

符号	定义	最小值	最大值	单位
R_{thJA}	热阻	—	200	$^\circ\text{C}/\text{W}$
T_J	结温	—	150	$^\circ\text{C}$
T_S	存储温度	-55	150	
T_L	引脚温度	—	300	

5.5 推荐工作范围

为了正确地操作，器件应当在以下推荐条件下使用。 V_S 和 V_{SS} 的偏置额定值是在电源电压为 15V 时进行测量的，无特殊说明的情况下，所有电压参数的额定值是以 COM 为参考的，电流参数以流入端口为正，环境温度为 25℃。

符号	定义	最小	最大	单位
V_B	高侧浮动电源电压	$V_S + 10$	$V_S + 20$	V
V_S	高侧浮动地电压	-9	700	
V_{HO}	高侧输出电压	V_S	V_B	
V_{CC}	低侧电源电压	10	20	
V_{LO}	低侧输出电压	0	V_{CC}	
V_{DD}	逻辑电源电压	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	逻辑补偿电压	-5	5	
V_{IN}	逻辑输入电压	0	V_{CC}	
T_A	环境温度	-40	125	$^\circ\text{C}$

5.6 电气特性

无特殊说明的情况下 $T_A = 25^\circ\text{C}$, $V_{DD} = V_{CC} = V_{BS} = 15\text{V}$, $CL = 1\text{nF}$ 。

5.6.1 动态参数特性

符号	定义	最小值	典型值	最大值	单位	测试条件
t_{ON}	开通传输延时	—	130	200	ns	$V_S = 0\text{V}$
t_{OFF}	关断传输延时	—	130	200	ns	$V_S = 700\text{V}$
t_{sd}	shutdown 关闭传播延时	—	130	200	ns	$V_S = 700\text{V}$
t_R	开启上升时间	—	25	35	ns	
t_F	关闭下降时间	—	17	25	ns	
MT	延迟匹配时间(t_{ON} , t_{OFF})	—	—	10	ns	

5.6.2 静态参数特性

无特殊说明的情况下 $V_{DD} = V_{CC} = V_{BS} = 15\text{V}$, $T_A = 25^\circ\text{C}$ 。 V_{IH} 、 V_{IL} 和 I_{IN} 参数参考 V_{SS} ，相应的适用于输入引脚 HIN 和 LIN。 V_O 和 I_O 参数参考 COM，并且相应的适用于输出引脚 HO 和 LO。

符号	定义	最小值	典型值	最大值	单位	测试条件
V_{CCUV+}	V_{CC} 欠压正向阈值	8	8.9	9.8	V	
V_{CCUV-}	V_{CC} 欠压负向阈值	7.4	8.2	9.0	V	
$V_{CCUVHYS}$	V_{CC} 欠压迟滞	—	0.7	—	V	
V_{BSUV+}	V_{BS} 欠压正向阈值	8	8.9	9.8	V	
V_{BSUV-}	V_{BS} 欠压负向阈值	7.4	8.2	9.0	V	
$V_{BSUVHYS}$	V_{BS} 欠压迟滞	—	0.7	—	V	
I_{LK}	高侧浮动电源泄漏电流	—	—	50	μA	$V_B = V_S = 700\text{V}$
I_{QBS}	V_{BS} 静态电流	—	70	120	μA	$V_{IN} = 0\text{V}$ or V_{DD}
I_{QCC}	V_{CC} 静态电流	—	120	240	μA	$V_{IN} = 0\text{V}$ or V_{DD}
I_{QDD}	V_{DD} 静态电流	—	15	30	μA	$V_{IN} = 0\text{V}$ or V_{DD}
V_{IH}	高电平输入阈值电压	9.5	—	—	V	$V_{CC} = 10\text{V}$ to
V_{IL}	低电平输入阈值电压	—	—	6	V	20V $V_{CC} = 10\text{V}$ to
V_{OH}	输出高电平电压降 $V_{BIAS} - V_O$	—	—	1.4	V	20V
V_{OL}	输出低电平电压降 V_O	—	—	0.1	V	$I_O = 0\text{A}$
I_{IN+}	逻辑“1”输入偏置电流	—	20	40	μA	$I_O = 0\text{A}$
I_{IN-}	逻辑“0”输入偏置电流	—	—	2	μA	$V_{IN} = 0\text{V}$
I_{O+}	输出高短路脉冲电流	2	4	—	A	$V_O = 0\text{V}$, $V_{IN} = V_{DD}$ $PW \leq 10\mu\text{s}$
I_{O-}	输出低短路脉冲电流	2	4	—	A	$V_O = 15\text{V}$ $V_{IN} = V_{DD}$ $PW \leq 10\mu\text{s}$

6 功能描述

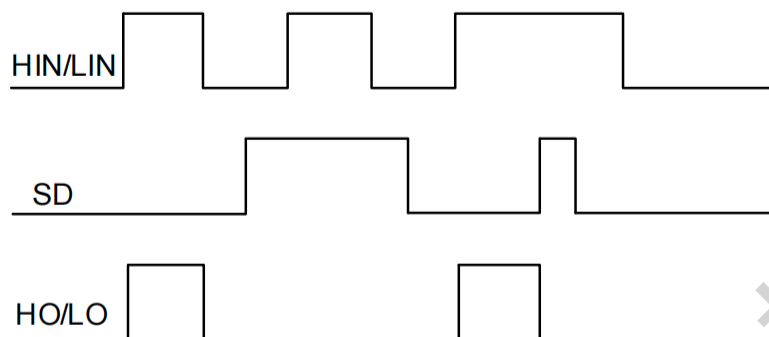


图 6-1 TF2110M输入输出时序波形

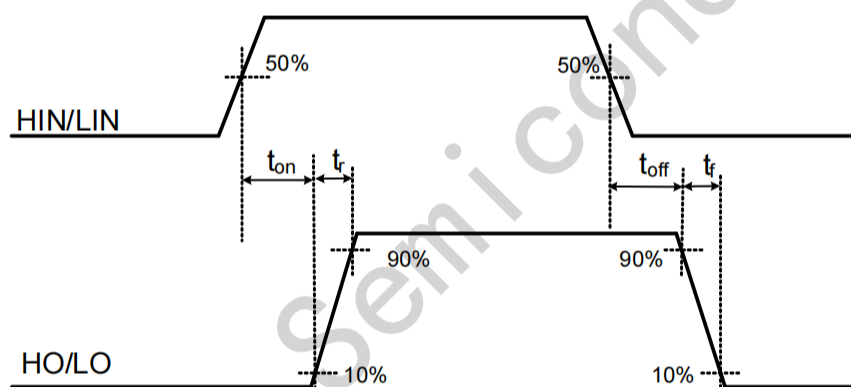


图 6-2 传输延时波形定义

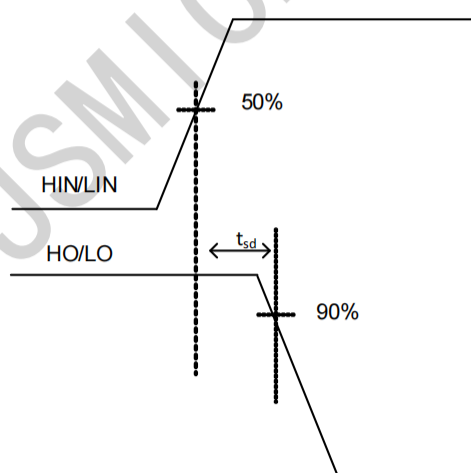


图 6-3 shutdown 关断延时定义

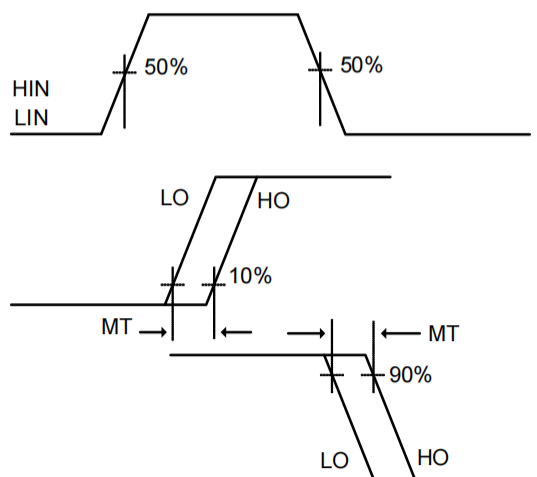


图 6-4 延时匹配波形定义

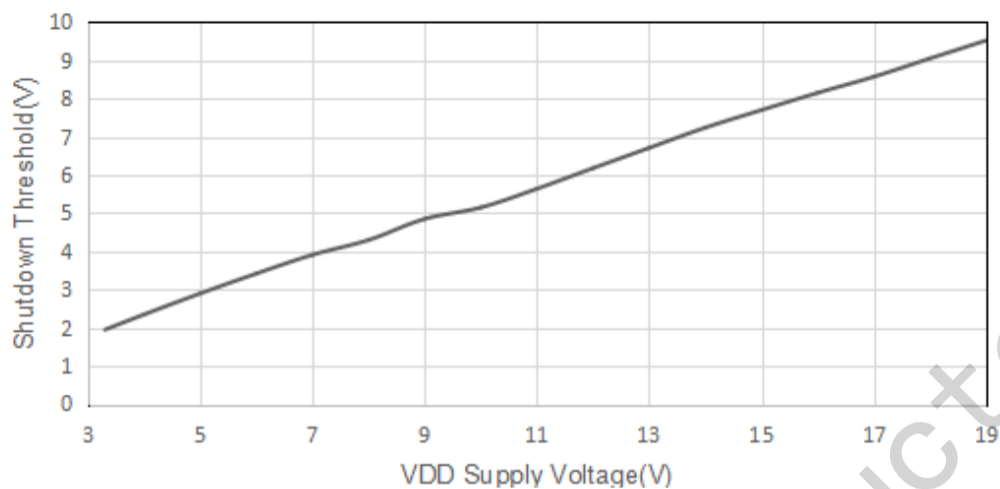


图 6-5 输入阈值电压与VDD电压对应关系（典型值）

7 TF2110M-TR说明

7.1 功能框图

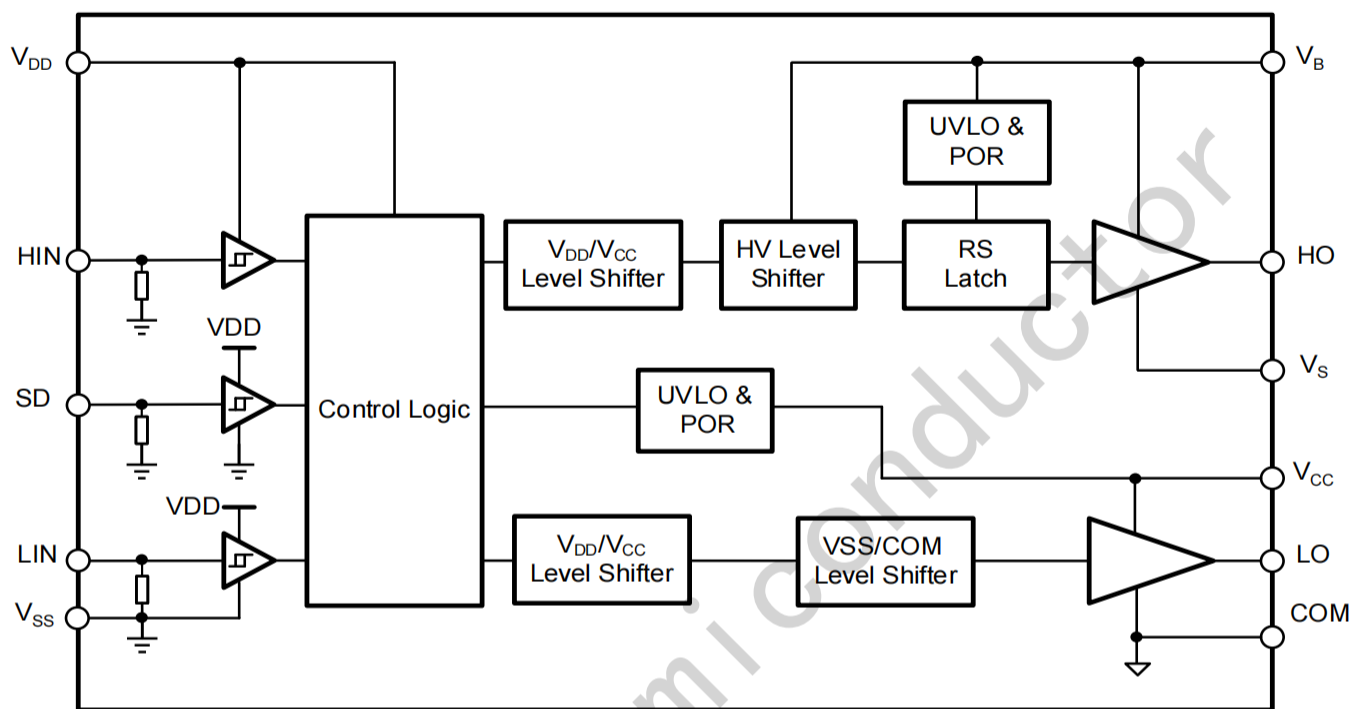


图 7-1 TF2110M功能框图

7.2 典型应用电路

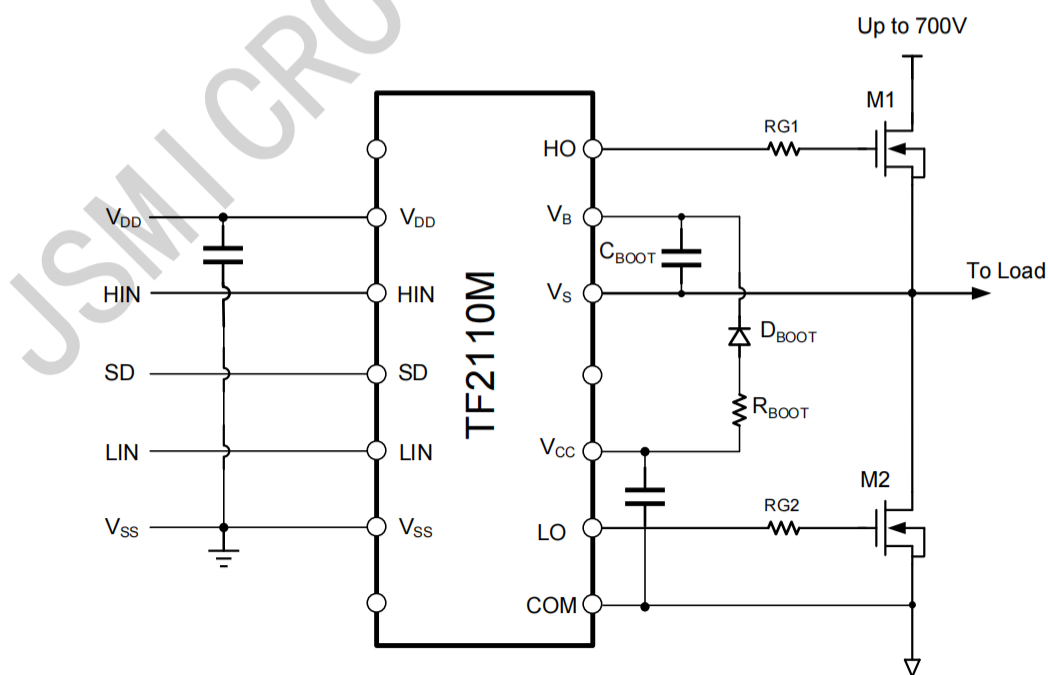


图 7-2 典型应用电路图

8.封装信息

SOIC-16 (W) Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	2.35	-	2.65	D	10.2	-	10.4
A1	0.10	-	0.30	E	10.5	-	10.1
A2	2.25	-	2.35	E1	7.4	7.5	7.6
A3	0.97	-	1.10	e	1.27BSC		
b	0.35	-	0.43	L	0.55	-	0.85
θ	0	-	8°	L1	1.4BSC		

SOIC-16 (W) Package Outlines

