



HT32F0006

产品规格书

带 Arm® Cortex®-M0+ 内核以及
音乐合成引擎 (MIDI 引擎)、DAC、1 Msps ADC、
USART、UART、SPI、QSPI、I²C、I²S、GPTM、SCTM、
BFTM、CRC、RTC、WDT、PDMA 和 USB2.0 FS
高达 128 KB Flash 和 16 KB SRAM 的
32-channel 音乐合成器的 Holtek 32-Bit 单片机

版本: V1.10 日期: 2023-04-20

www.holtek.com

目录

1 简介	6
2 特性	7
内核	7
片上存储器	7
Flash 存储器控制器 – FMC	7
复位控制单元 – RSTCU	7
时钟控制单元 – CKCU	8
电源管理控制单元 – PWRCU	8
外部中断 / 事件控制器 – EXTI	8
模数转换器 – ADC	8
输入 / 输出端口 – GPIO	9
通用功能定时器 – GPTM	9
单通道定时器 – SCTM	9
基本功能定时器 – BFTM	9
数模转换器 – DAC	10
音乐合成引擎 (MIDI 引擎) – MSE	10
看门狗定时器 – WDT	10
实时时钟 – RTC	10
内部集成电路 – I ² C	10
内置音频接口 – I ² S	11
硬件除法器 – DIV	11
串行外设接口 – SPI	11
四线串行外设接口 – QSPI	11
通用同步异步收发器 – USART	12
通用异步收发器 – UART	12
循环冗余校验 – CRC	13
通用串行总线设备控制器 – USB	13
外设直接存储器访问 – PDMA	13
调试支持	14
封装和工作温度	14
3 概述	15
单片机信息	15
方框图	16
存储器映射	17
时钟结构	20

4 引脚图	21
5 应用方框图	27
6 应用电路	28
7 电气特性	29
极限参数	29
建议直流工作条件	29
片上 LDO 稳压器特性	29
功耗	30
复位和电源监控特性	31
外部时钟特性	32
内部时钟特性	33
PLL 特性	33
存储器特性	33
I/O 端口特性	34
A/D 转换器特性	35
SCTM/GPTM 特性	36
I ² C 特性	36
I ² S 特性	37
SPI 特性	39
QSPI 特性	41
USB 特性	44
语音 D/A 转换器特性	45
8 封装信息	46
48-pin LQFP (7mm×7mm) 外形尺寸	47
64-pin LQFP (7mm×7mm) 外形尺寸	48

表列表

表 1. 特性及外设列表 15

表 2. 寄存器映射 18

表 3. 48/64-pin LQFP 封装 23

表 4. 引脚描述 25

表 5. 极限参数 29

表 6. 建议直流工作条件 29

表 7. LDO 特性 29

表 8. 功耗特性 30

表 9. V_{DD} 电源复位特性 31

表 10. LVD/BOD 特性 31

表 11. 外部高速时钟 (HSE) 特性 32

表 12. 外部低速时钟 (LSE) 特性 32

表 13. 内部高速时钟 (HSI) 特性 33

表 14. 内部低速时钟 (LSI) 特性 33

表 15. PLL 特性 33

表 16. Flash 存储器特性 33

表 17. I/O 端口特性 34

表 18. A/D 转换器特性 35

表 19. SCTM/GPTM 特性 36

表 20. I²C 特性 36

表 21. I²S 特性 37

表 22. SPI 特性 39

表 23. QSPI 特性 41

表 24. USB 直流电气特性 44

表 25. USB 交流电气特性 45

表 26. 语音 D/A 转换器特性 45

表列表

图列表

图 1. 方框图 16

图 2. 存储器映射 17

图 3. 时钟结构图 20

图 4. 48-pin LQFP 引脚图 21

图 5. 64-pin LQFP 引脚 22

图 6. A/D 转换器采样网络模板 35

图 7. I²C 时序图 37

图 8. I²S 主机模式时序图 38

图 9. I²S 从机模式时序图 38

图 10. SPI 时序图 – SPI 主机模式 40

图 11. SPI 时序图 – SPI 从机模式 (CPHA = 1) 40

图 12. QSPI 时序图 – QSPI 主机模式 (1-bit 串行模式, DUALEN=0, QUADEN=0) 42

图 13. QSPI 时序图 – QSPI 主机模式 (双线模式, DUALEN=1) 42

图 14. QSPI 时序图 – QSPI 主机模式 (四线模式, QUADEN=1) 43

图 15. QSPI 时序图 – QSPI 从机模式 (1-bit 串行模式, CPHA=1) 44

图 16. USB 信号上升时间、下降时间和交叉点电压 (V_{CRS}) 定义 45

1 简介

该单片机是一款基于 Arm® Cortex®-M0+ 处理器内核的 32-bit 高性能低功耗单片机。Cortex®-M0+ 是把嵌套向量中断控制器 (NVIC)、系统节拍定时器 (SysTick Timer) 和先进的调试支持紧紧结合在一起的新一代处理器内核。

该单片机工作在高达 48 MHz 的频率下, 通过借助 Flash 加速器以获得较大的效率。它提供 128 KB 的嵌入式 Flash 存储器用于程序 / 数据存储, 16 KB 的嵌入式 SRAM 存储器用作系统操作和应用程序使用。此单片机具有多种外设, 如 ADC、2-channel DAC、I²C、I²S、USART、UART、SPI、QSPI、GPTM、SCTM、CRC-16/32、RTC、WDT、PDMA、USB2.0 FS、32-channel 音乐合成器、SW-DP (串行线调试端口) 等。提供了几种省电模式, 在唤醒延迟和功耗方面具有较优化的灵活性, 这是低功耗应用方面的考虑要点。

该单片机内置波表合成功能。它可以同时操作 32 通道的波表合成, 通过专用的寄存器来控制 MIDI 引擎产生旋律。波表合成波形存储在外部的 SPI 闪存中, 提高了应用的灵活性。这些特性使该产品的功能和性能更为强大。

以上这些特性使该单片机可以广泛地适用于各种应用, 尤其适合于如电子琴、数字钢琴、电子鼓、电吉它、电子手风琴等产品领域。

arm CORTEX

2 特性

内核

- 32-bit Arm® Cortex®-M0+ 处理器内核
- 高达 48 MHz 的工作频率
- 单周期乘法
- 集成嵌套向量中断控制器 (NVIC)
- 24-bit SysTick 定时器

Cortex®-M0+ 处理器是一款低门数、高效能的 32-bit 处理器内核，专为要求面积优化、低功耗处理器的单片机及深度嵌入式应用而设计。Cortex®-M0+ 处理器基于 ARMv6-M 架构，支持 Thumb® 指令集。该处理器还提供了许多功能，如单周期输入 / 输出端口，硬件乘法器和低延迟中断响应时间。

片上存储器

- 高达 128 KB 片上 Flash 存储器用于指令 / 数据和选项字节的存储
- 16 KB 片上 SRAM
- 支持多种启动模式

Arm® Cortex®-M0+ 处理器通过同一条外部接口对外部 AHB 外设进行访问及调试访问。处理器访问优先于调试访问。Cortex®-M0+ 的最大地址范围是 4 GB，因为它具有 32-bit 总线地址宽度。此外，预先定义的内存映射由 Cortex®-M0+ 处理器提供，以减少软件被不同的单片机供应商重复实施的复杂性。但有一些区域为 Arm® Cortex®-M0+ 系统外设所使用。更多信息请参考 Arm® Cortex®-M0+ 技术参考手册。

Flash 存储器控制器 – FMC

- Flash 加速器用以获得较大效率
- 具有在线系统编程 (ISP) 和在线应用编程 (IAP) 的 32-bit 字编程功能
- Flash 保护功能，防止非法访问

Flash 存储器控制器 FMC 为嵌入式片上 Flash 存储器提供所有必要的功能和预抓取缓存器。由于 Flash 存储器访问速度比 CPU 慢，故提供一个带有预抓取缓存器的宽访问接口以减少 CPU 等待时间，从而避免 CPU 指令执行延迟。Flash 存储器还提供字编程 / 页擦除功能来实现指令与数据的存储。

复位控制单元 – RSTCU

- 电源监控：
 - 上电复位 / 掉电复位 – POR/PDR
 - 欠压检测器 – BOD
 - 可编程低压检测器 – LVD

复位控制单元 RSTCU 有三种复位方式，分别是上电复位、系统复位和 APB 单元复位。上电复位，被称为冷复位，在上电时复位了整个系统。系统复位复位了处理器内核和除 SW-DP 控制器以外的外设 IP 元件。这些复位可以通过外部信号、内部事件和复位发生器触发。

时钟控制单元 – CKCU

- 外部 4 ~ 16 MHz 晶振
- 外部 32,768 Hz 晶振
- 在工作电压为 3.3 V，工作温度为 25 °C 下，内部 8 MHz RC 振荡器精度可调整为 ±2%
- 内部 32 kHz RC 振荡器
- 集成系统时钟 PLL
- 用作外设时钟源的独立的时钟分频器与门控位

时钟控制单元 CKCU 提供了一系列振荡器和时钟功能，包括内部高速 RC 振荡器 (HSI)、外部高速晶振 (HSE)、内部低速 RC 振荡器 (LSI)、外部低速晶振 (LSE)、锁相环 (PLL)、HSE 时钟监控、时钟预分频器、时钟倍频器和 APB 时钟分频器与门电路。AHB、APB 和 Cortex®-M0+ 的时钟来源于系统时钟 (CK_SYS)，而系统时钟可以来自 LSE、LSI、HSI、HSE 或者 PLL。看门狗定时器和实时时钟 (RTC) 使用 LSI 或者 LSE 作为它们的时钟源。

电源管理控制单元 – PWRCU

- 采用 V_{DD} 单电源：2.0 V ~ 3.6 V
- 集成 1.5 V LDO 稳压器用作 MCU 内核、外设和存储器电源
- V_{DD} 电源供电给 RTC
- 两个电源域：V_{DD}、V_{CORE}
- 四种省电模式：休眠模式、深度休眠模式 1、深度休眠模式 2、暂停模式

功耗被视为许多嵌入式系统应用中很重要的问题之一。因此，在这些单片机中，电源控制单元 PWRCU 提供多种省电模式如休眠模式、深度休眠模式 1、深度休眠模式 2、暂停模式。这些工作模式可以降低功耗，使得应用可在对 CPU 运行时间、速度和功耗这些相互冲突的需求中达到较佳平衡。

外部中断 / 事件控制器 – EXTI

- 多达 16 个 EXTI 线，可配置触发源和触发类型
- 所有 GPIO 引脚都可选作 EXTI 触发源
- 触发源类型包括：高电平、低电平、下降沿、上升沿或者双沿
- 每条 EXTI 线都具有独立的中断使能、唤醒使能和状态标志位
- 每条 EXTI 线都具有软件中断触发模式
- 内置去干扰滤波器，用于封锁短脉冲

外部中断 / 事件控制器 EXTI 由 16 个可独立产生唤醒事件和中断请求的边沿检测器组成。每个 EXTI 端口也可被单独屏蔽。

模数转换器 – ADC

- 12-bit SAR A/D 转换器内核
- 高达 1 Msps 转换速率
- 多达 16 个外部模拟输入通道

此单片机包含一个多通道 12-bit A/D 转换器，其具有多路复用通道，包括 16 个外部模拟信号通道和 2 个可测量的内部通道。如果输入电压必须保持在一个特定的阈值窗口，模拟看门狗功能将监控和检测这些信号。当输入电压高于或低于设定的阈值范围，将产生中断。有三种转换模式用来把模拟信号转换成数字数据。A/D 转换器可工作在单次转换、连续和非连续转换模式。

输入 / 输出端口 – GPIO

- 多达 52 个通用输入 / 输出口 (GPIO)
- 端口 A、B、C、D 映射为 16 个外部中断 – EXTI
- 几乎所有 I/O 引脚都具有可配置输出驱动电流

单片机有多达 52 个通用 I/O 引脚 GPIO 可以实现逻辑输入 / 输出功能。每个 GPIO 端口都有相关的控制和配置寄存器，提高了灵活性并满足特定的应用需求。

在封装上 GPIO 引脚与其它复用功能引脚共用，以获得较大的灵活性。通过配置相应的寄存器，GPIO 口可以被用作复用功能的引脚。对单片机 GPIO 引脚的外部中断在外部中断控制单元，EXTI 有相关的控制和配置寄存器。

通用功能定时器 – GPTM

- 1 个 16-bit 向上、向下、向上 / 向下自动重载计数器
- 16-bit 可编程预分频器，可以对其时钟源进行 1 ~ 65536 之间的任意数值的分频产生计数器时钟频率
- 输入捕捉功能
- 比较匹配输出
- PWM 波形产生功能，具有边沿对齐和中心对齐两种计数模式
- 单脉冲输出模式
- 内建可处理编码器接口信号的带两个输入口的正交解码器

通用功能定时器 GPTM 包括一个 16-bit 向上 / 向下计数器，4 个 16-bit 捕捉 / 比较寄存器 (CCR)，一个 16-bit 计数器重载寄存器 (CRR) 和多个控制 / 状态寄存器。它们可用于多种用途，包括通用计时、输入信号脉冲宽度测量、输出波形产生，如单脉冲波形产生或 PWM 输出。GPTM 还内建可处理编码器接口信号的带两个输入口的正交解码器。

单通道定时器 – SCTM

- 16-bit 向上自动重载计数器
- 每个定时器具有 1 个独立通道
- 16-bit 可编程预分频器，可以对其时钟源进行 1 ~ 65536 之间的任意数值的分频产生计数器时钟频率
- 输入捕捉功能
- 比较匹配输出
- PWM 波形产生功能，具有边沿对齐计数模式

单通道定时器 SCTM 包括一个 16-bit 向上计数器、一个 16-bit 捕捉 / 比较寄存器 (CCR)、一个 16-bit 计数器重载寄存器 (CRR) 和多个控制 / 状态寄存器。它们可用于多种用途，包括通用计时、输入信号脉冲宽度测量、输出波形产生，如 PWM 输出。

基本功能定时器 – BFTM

- 32-bit 比较 / 匹配向上计数器 – 无输入 / 输出控制
- 单次模式 – 比较匹配发生后停止计数
- 重复模式 – 比较匹配发生后重新开始计数

基本功能定时器 BFTM 是一个简单的 32-bit 向上计数器，可用于测量时间间隔并产生一个单次或者重复中断。BFTM 工作在两种功能模式下，即重复模式或单次模式。在重复模式下，当一个比较匹配事件发生时，BFTM 重新开始计数。在单次模式下，当一个比较匹配事件发生时，计数器停止计数。

数模转换器 – DAC

- 2 个 16-bit 高精度 D/A 转换器，具有良好的频率响应特性以及立体声输出功率。

音乐合成引擎 (MIDI 引擎) – MSE

- CPU 频率 = 48 MHz 时，可同时处理 32 个声音 / CPU 频率 = 24 MHz 时，可同时处理 16 个声音
- 10-bit 音量控制
- 高达 50 kHz 输出采样频率
- 8, 12, 16 位波形数据长度
- 立体声输出
- 支持重复循环播放
- 支持 PDMA 接口

看门狗定时器 – WDT

- 带 3-bit 预分频器的 12-bit 向下计数器
- 可产生系统复位
- 可编程看门狗定时器窗口功能
- 寄存器写保护功能

看门狗定时器是一个硬件定时电路，可用于检测因软件陷入死锁导致的系统故障。它包括一个 12-bit 向下计数器、预分频器、一个 WDT 增量值寄存器、WDT 操作控制电路和 WDT 保护机制。如果软件在看门狗定时器溢出前没有重载计数器的值，计数器向下计数到零时将产生复位。此外，当计数器值大于 WDT 增量值时，软件重新加载计数器，也会产生复位。这意味着计数器必须在有限的时间窗口内通过特定方法重新加载。当处理器处于调试模式，看门狗定时器计数器可停止计数。可以通过开启寄存器写保护功能来防止看门狗定时器配置被无意改变。

实时时钟 – RTC

- 带可编程预分频器的 32-bit 向上计数器
- 闹钟功能
- 中断和唤醒事件

实时时钟 RTC 电路包括 APB 接口、一个 32-bit 向上计数器、一个控制寄存器、一个预分频器、一个比较寄存器和一个状态寄存器。除了 APB 接口位于 V_{CORE} 电源域外，RTC 电路大多位于 V_{DD} 域。因此，当 V_{CORE} 电源域掉电即单片机进入暂停模式时隔离来自电源控制单元的 ISO 信号，是很有必要的。RTC 计数器被用作唤醒定时器使系统从暂停模式中恢复。

内部集成电路 – I²C

- 支持高达 1 MHz 频率的主从模式
- 提供仲裁功能和时钟同步功能
- 支持 7-bit 和 10-bit 寻址模式和广播呼叫寻址
- 可屏蔽地址功能支持多种从机寻址模式

I²C 模块是一个允许与外部 I²C 接口通信的内部电路，此外部 I²C 接口是一个符合工业标准的用于连接外部硬件的两线串行接口。这两条串行线被称为串行数据线 SDA 和串行时钟线 SCL。I²C 模块提供三种数据传输速率，即 100 kHz 的标准模式、400 kHz 的快速模式和 1 MHz 的高速模式。SCL 周期产生寄存器用于设置不同的占空比得到不同的 SCL 脉冲。

SDA 线是一条双向数据线，它连接整个 I²C 总线，在主机和从机之间用于数据的发送和接收。I²C

模块还具有仲裁检测功能和时钟同步,可防止多个主机试图同时传送数据到 I²C 总线的情况。

内置音频接口 – I²S

- 主机模式或从机模式
- 单声道和立体声
- I²S 对齐模式, 左对齐和右对齐模式
- 带 32-bit 扩展通道的 8/16/24/32-bit 采样值
- 8×32 位 TX & RX FIFO, 支持 PDMA
- 带速率控制的 8-bit 小数时钟分频器

I²S 是一个同步通信接口,用于主机或从机与其它音频外设,如 ADC 或 DAC,之间交换数据。I²S 支持多种数据格式。除了立体声 I²S 对齐、左对齐和右对齐模式,还有带 8/16/24/32-bit 采样值的单声道 PCM 模式。当 I²S 工作在主机模式下并使用小数分频器,它可以提供一个准确的采样频率输出,且支持速率控制功能和输出频率微调,以避免由于不同单片机之间的累积频率误差造成的系统问题。

硬件除法器 – DIV

- 32-bit 有符号 / 无符号除法器
- 运算需 8 个时钟周期, 加载需 1 个时钟周期
- 除数为零错误标志

该内置除法器可提高单片机性能。舍尾除法的除法函数和取模函数都是通过下面的公式进行运算:

$$A / B = Q \cdots R$$

其中“A”为被除数,“B”为除数,“Q”为商,“R”为余数。置高除法器控制寄存器中的 START 位将触发除法器开始计算。8 个时钟周期后除法器计算结束,完成标志位将被置高,若除数寄存器内数据为零,那么除数为零错误标志将被置位。

串行外设接口 – SPI

- 支持主机和从机模式
- 主机模式频率高达 ($f_{\text{CLK}}/2$) MHz, 从机模式频率高达 ($f_{\text{CLK}}/3$) MHz
- FIFO 深度: 8 级
- 多个主机和多个从机工作模式

串行外设接口 SPI 提供了一个 SPI 协议: 主从模式下数据发送和接收功能。SPI 接口使用 4 个引脚,其中有串行数据输入和输出线, MISO 和 MOSI, 时钟线 SCK 和从机选择线 SEL。SPI 作为主机使用,用 SEL 和 SCK 信号控制数据流来说明数据通信启动和数据采样率。要接收数据字节,数据流在特定的时钟边沿时被锁存且存储在数据寄存器或 RX FIFO。数据发送也是通过类似的方式,但以相反的顺序。模式故障检测功能使其适用于多主机应用。

四线串行外设接口 – QSPI

- 支持主机和从机模式
- 主机模式速度高达 $f_{\text{HCLK}}/2$
- 从机模式速度高达 $f_{\text{HCLK}}/3$
- 16-bit 可编程数据帧长度
- FIFO 深度: 8 级

- 数据传输方式：MSB 或 LSB 优先传输
- 可编程从机选择有效极性：高或低
- 多个主机和多个从机工作模式
- 主机模式支持 QSPI NOR Flash 两线 / 四线输出读取模式
- 四个错误标志带有各自的中断
 - 读溢出
 - 写冲突
 - 模式故障
 - 从机中止
- 支持 PDMA 接口

四线串行外设接口 QSPI 在主从模式下均提供了一个符合 QSPI 通信协议的数据发送与接收功能。QSPI 接口用于双线 / 四线 SPI, 使用 6 个引脚, 其中有串行数据输入 / 输出线 (SIO3、SIO2、MISO/SIO1、MOSI/SIO0)、时钟线 SCK 和从机选择线 SEL。

通用同步异步收发器 – USART

- 支持异步和时钟同步串行通信模式
- 可编程波特率时钟频率：异步模式高达 ($f_{PCLK}/16$) MHz，同步模式高达 ($f_{PCLK}/8$) MHz
- 全双工通信能力
- 完全可编程串行接口通信特性包括：
 - 字长：7、8 或 9-bit 字符
 - 校验位：奇校验、偶校验或无奇偶校验位的产生和检测
 - 停止位：1 或 2 个停止位产生
 - 位顺序：最低位优先或最高位优先传输
- 错误侦测：奇偶校验、溢出和帧错误
- 自动硬件流控模式 – RTS、CTS
- IrDA SIR 编码器和解码器
- 具有输出使能控制的 RS485 模式
- FIFO 深度：接收器和发送器均为 8×9 位

通用同步异步收发器 USART 提供了一个灵活的采用同步或异步传输的全双工数据交换。USART 用来转换并行和串行接口之间的数据, 通常也被用作 RS232 标准通信。USART 外设功能支持四种类型的中断, 包括线路状态中断、发送 FIFO 空中断、接收器阈值级别到达中断和超时中断。USART 模块包括一个发送 FIFO (TX_FIFO) 和一个接收 FIFO (RX_FIFO)。通过读取 USART 状态 & 中断标志位寄存器 USRSIFR, 软件可以检测 USART 的错误状态。这些状态包括传输运行类型和状况以及因奇偶校验、溢出、帧错误和线中止事件造成的错误状况。

通用异步收发器 – UART

- 异步串行通信工作波特率时钟频率高达 ($f_{PCLK}/16$) MHz
- 全双工通信能力
- 完全可编程串行接口通信特性包括：
 - 字长：7、8 或 9-bit 字符
 - 校验位：奇校验、偶校验或无奇偶校验位的产生和检测
 - 停止位：1 或 2 个停止位产生
 - 位顺序：最低位优先或最高位优先传输
- 错误侦测：奇偶校验、溢出和帧错误

通用异步收发器 UART 提供了一个灵活的采用异步传输的全双工数据交换。UART 用来转换并行和串行接口之间的数据，通常也被用作 RS232 标准通信。UART 外设功能支持线路状态中断。通过读取 UART 状态 & 中断标志位寄存器 URSIFR，软件可以检测 UART 的错误状态。状态包括传输运行类型和状况以及因奇偶校验、溢出，帧错误和线中止事件造成的错误状况。

循环冗余校验 – CRC

- 支持 CRC16 多项式：0x8005, $X^{16}+X^{15}+X^2+1$
- 支持 CCITT CRC16 多项式：0x1021, $X^{16}+X^{12}+X^5+1$
- 支持 IEEE-802.3 CRC32 多项式：0x04C11DB7, $X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$
- 支持对数据和校验和进行反码、字节取反和位取反操作
- 支持字节、半字和字数据大小
- 可编程 CRC 初始种子值
- 对 8-bit 数据执行 CRC 计算需要 1 个 AHB 时钟周期，32-bit 数据需要 4 个 AHB 时钟周期
- 支持 PDMA 对一个存储器区块进行 CRC 计算

CRC 计算单元是用于验证数据传输或存储的数据正确性的错误检测技术测试算法。CRC 计算将数据流或数据块作为输入，并生成一个 16-bit 或 32-bit 输出余数。通常情况下，一个数据流附带有 CRC 后缀码，当被发送或存储时 CRC 后缀码可用作数据流的校验和。因此，被接收或重新存储的数据流的 CRC 码都是通过上述相同的生成多项式计算得到的。若新的 CRC 码结果与先前计算的不匹配，这意味着数据流出错。

通用串行总线设备控制器 – USB

- 符合 USB 2.0 全速 (12Mbps) 规范
- 片上 USB 全速收发器
- 1 个控制端点 (EP0) 可用于控制转移
- 3 个单缓冲端点可用于批量和中断传输
- 4 个双缓冲端点可用于批量、中断和同步传输
- 1,024 字节 EP_SRAM 用于端点数据缓冲器

USB 设备控制器符合 USB 2.0 全速规范。有一个被称为端点 0 的控制端点和七个可配置端点。一个 1024 字节的 SRAM 被用作端点缓冲器。每个端点缓冲器大小可通过相应的寄存器编程来设置，这将为不同的应用提供了较大的灵活性。内置 USB 全速收发器可降低整个系统复杂度，节约成本。USB 功能块也包含恢复和暂停特性以满足低功耗的需求。

外设直接存储器访问 – PDMA

- 带触发源分组的 6 个通道
- 8/16/32-bit 宽度数据发送
- 支持线性、环形和固定地址模式
- 4 层可编程通道优先级
- 自动重载模式
- 支持的触发源包括：ADC、SPI、QSPI、USART、UART、I²C、I²S、GPTM、MIDI 引擎和软件请求

外设直接访问内存控制器 PDMA 对 AHB 总线上的数据在外设与系统存储器之间进行转移。每一个 PDMA 通道都有一个源地址、目的地址、存储块长度和传输数量。PDMA 可以排除 CPU 干扰，避免执行中断服务程序。由于软件无需参与每个数据的转移操作，此举提高了系统性能。

调试支持

- 串行线调试端口 – SW-DP
- 4 个用于硬件断点或代码 / 文字补丁的比较器
- 2 个用于硬件数据观察点的比较器

封装和工作温度

- 48/64-pin LQFP (7 mm×7mm) 封装
- 工作温度：-40 °C ~ +85 °C

3 概述

单片机信息

表 1. 特性及外设列表

外设		HT32F0006
主 Flash (KB)		127.5
选项字节 Flash (KB)		0.5
SRAM (KB)		16
定时器	GPTM	1
	SCTM	4
	BFTM	2
	RTC	1
	WDT	1
通信	USB	1
	SPI	1
	QSPI	1
	USART	1
	UART	1
	I ² C	1
	I ² S	1
PDMA		6 通道
硬件除法器		1
CRC-16/32		1
EXTI		16
12-bit ADC 通道数		1
		16 外部通道
音乐合成引擎		32 通道
16-bit DAC		2 通道
GPIO		52 (Max.)
CPU 频率		48 MHz (Max.)
工作电压		2.0 V ~ 3.6 V
工作温度		-40 °C ~ +85 °C
封装		48/64-pin LQFP

3 概述

方框图

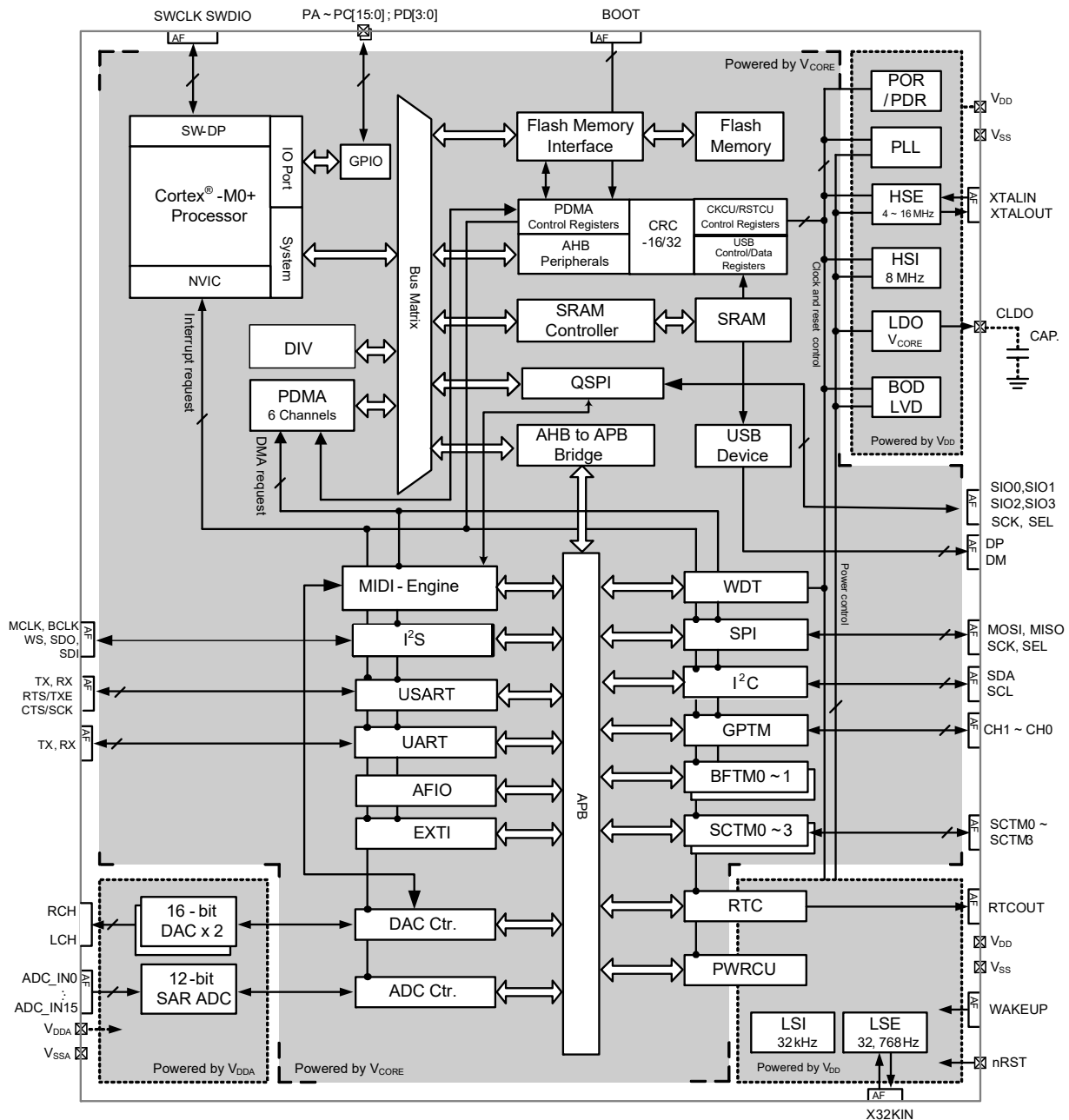


图 1. 方框图

存储器映射

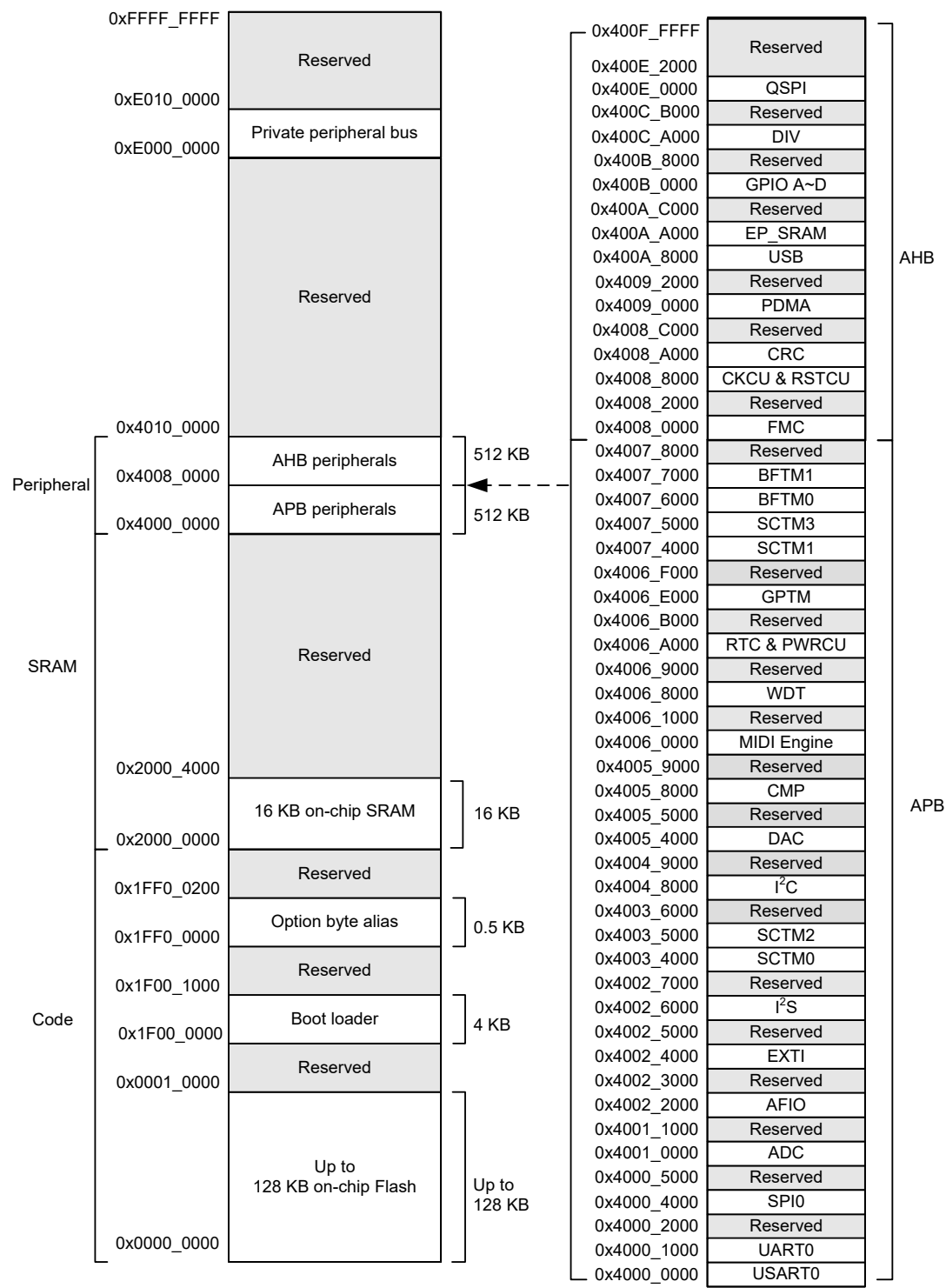


图 2. 存储器映射

表 2. 寄存器映射

起始地址	结束地址	外设	总线
0x4000_0000	0x4000_0FFF	USART0	APB
0x4000_1000	0x4000_1FFF	UART0	
0x4000_2000	0x4000_3FFF	保留	
0x4000_4000	0x4000_4FFF	SPI0	
0x4000_5000	0x4000_FFFF	保留	
0x4001_0000	0x4001_0FFF	ADC	
0x4001_1000	0x4002_1FFF	保留	
0x4002_2000	0x4002_2FFF	AFIO	
0x4002_3000	0x4002_3FFF	保留	
0x4002_4000	0x4002_4FFF	EXTI	
0x4002_5000	0x4002_5FFF	保留	
0x4002_6000	0x4002_6FFF	I ² S	
0x4002_7000	0x4003_3FFF	保留	
0x4003_4000	0x4003_4FFF	SCTM0	
0x4003_5000	0x4003_5FFF	SCTM2	
0x4003_6000	0x4004_7FFF	保留	
0x4004_8000	0x4004_8FFF	I ² C	
0x4004_9000	0x4005_3FFF	保留	
0x4005_4000	0x4005_4FFF	DAC	
0x4005_5000	0x4005_7FFF	保留	
0x4005_8000	0x4005_8FFF	比较器	
0x4005_9000	0x4005_FFFF	保留	
0x4006_0000	0x4006_0FFF	MIDI 引擎	
0x4006_1000	0x4006_7FFF	保留	
0x4006_8000	0x4006_8FFF	WDT	
0x4006_9000	0x4006_9FFF	保留	
0x4006_A000	0x4006_AFFF	RTC & PWRCU	
0x4006_B000	0x4006_DFFF	保留	
0x4006_E000	0x4006_EFFF	GPTM	
0x4006_F000	0x4007_3FFF	保留	
0x4007_4000	0x4007_4FFF	SCTM1	
0x4007_5000	0x4007_5FFF	SCTM3	
0x4007_6000	0x4007_6FFF	BFTM0	
0x4007_7000	0x4007_7FFF	BFTM1	
0x4007_8000	0x4007_FFFF	保留	

起始地址	结束地址	外设	总线
0x4008_0000	0x4008_1FFF	FMC	AHB
0x4008_2000	0x4008_7FFF	保留	
0x4008_8000	0x4008_9FFF	CKCU & RSTCU	
0x4008_A000	0x4008_BFFF	CRC	
0x4008_C000	0x4008_FFFF	保留	
0x4009_0000	0x4009_1FFF	PDMA 控制寄存器	
0x4009_2000	0x400A_7FFF	保留	
0x400A_8000	0x400A_BFFF	USB	
0x400A_C000	0x400A_FFFF	保留	
0x400B_0000	0x400B_1FFF	GPIOA	
0x400B_2000	0x400B_3FFF	GPIOB	
0x400B_4000	0x400B_5FFF	GPIOC	
0x400B_6000	0x400B_7FFF	GPIOD	
0x400B_8000	0x400C_9FFF	保留	
0x400C_A000	0x400C_AFFF	DIV	
0x400C_B000	0x400D_FFFF	保留	
0x400E_0000	0x400E_1FFF	QSPI	
0x400E_2000	0x400F_FFFF	保留	

时钟结构

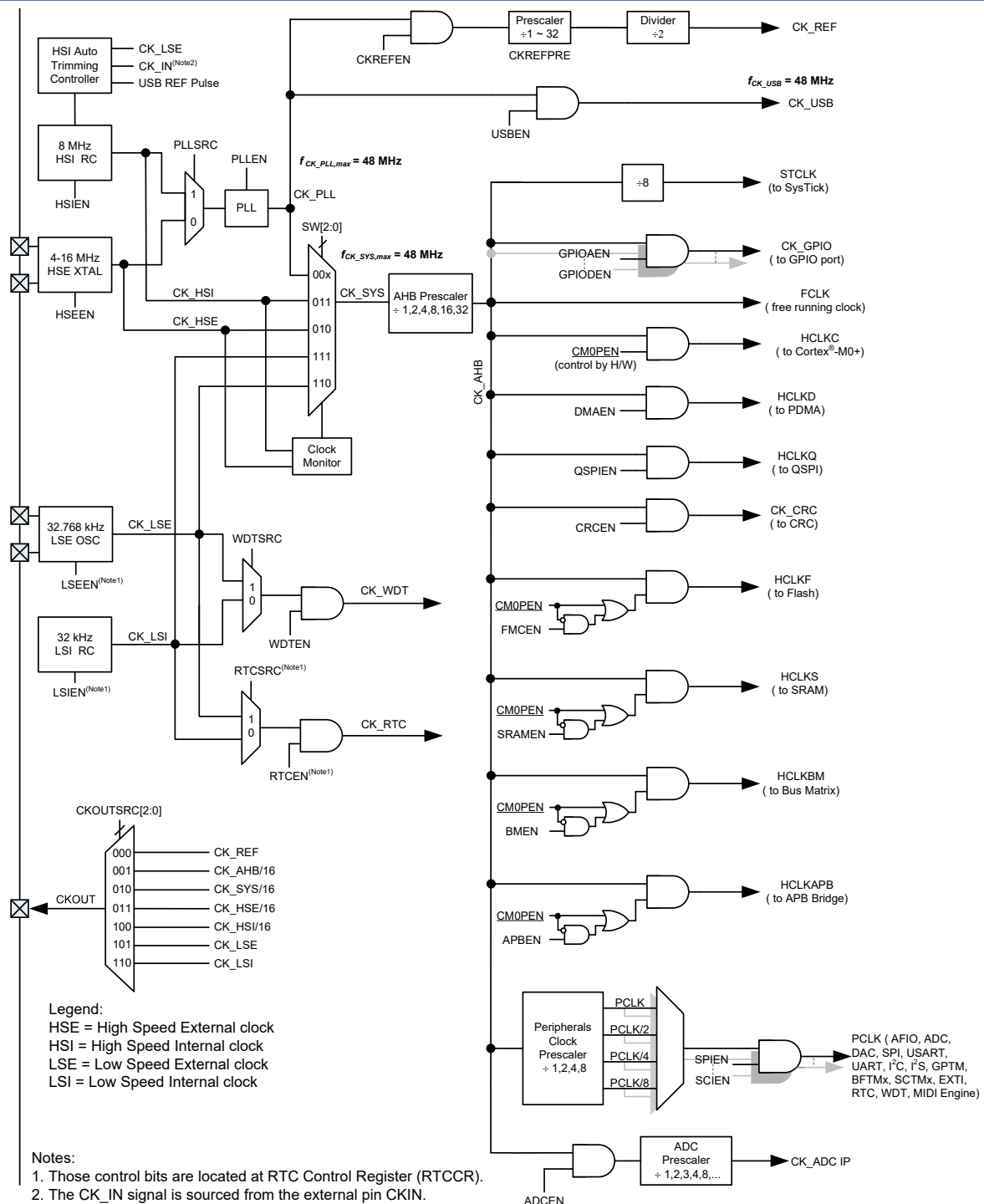


图 3. 时钟结构图

4 引脚图

Holtek HT32F0006
48 LQFP-A

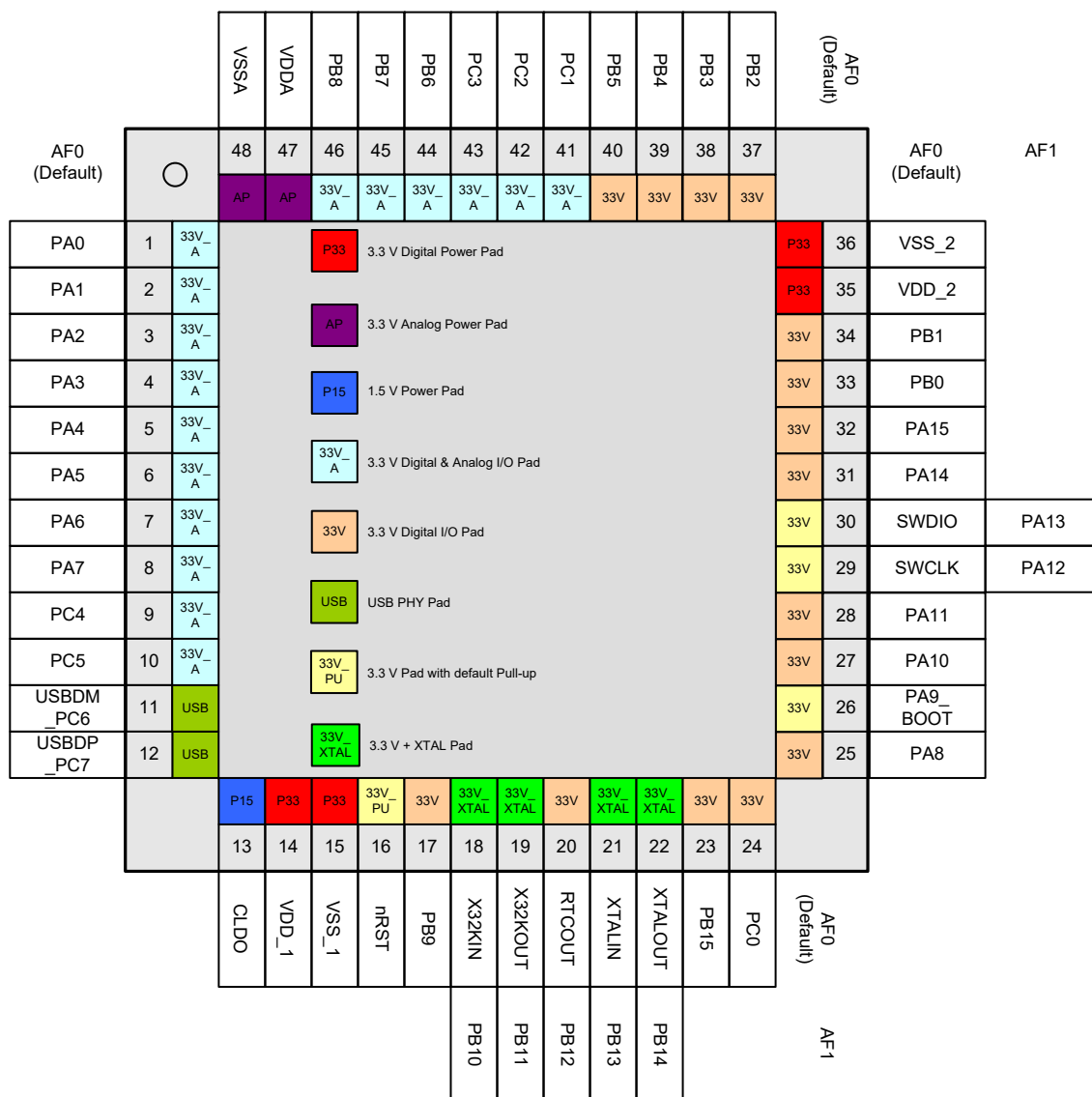


图 4. 48-pin LQFP 引脚图

引脚图

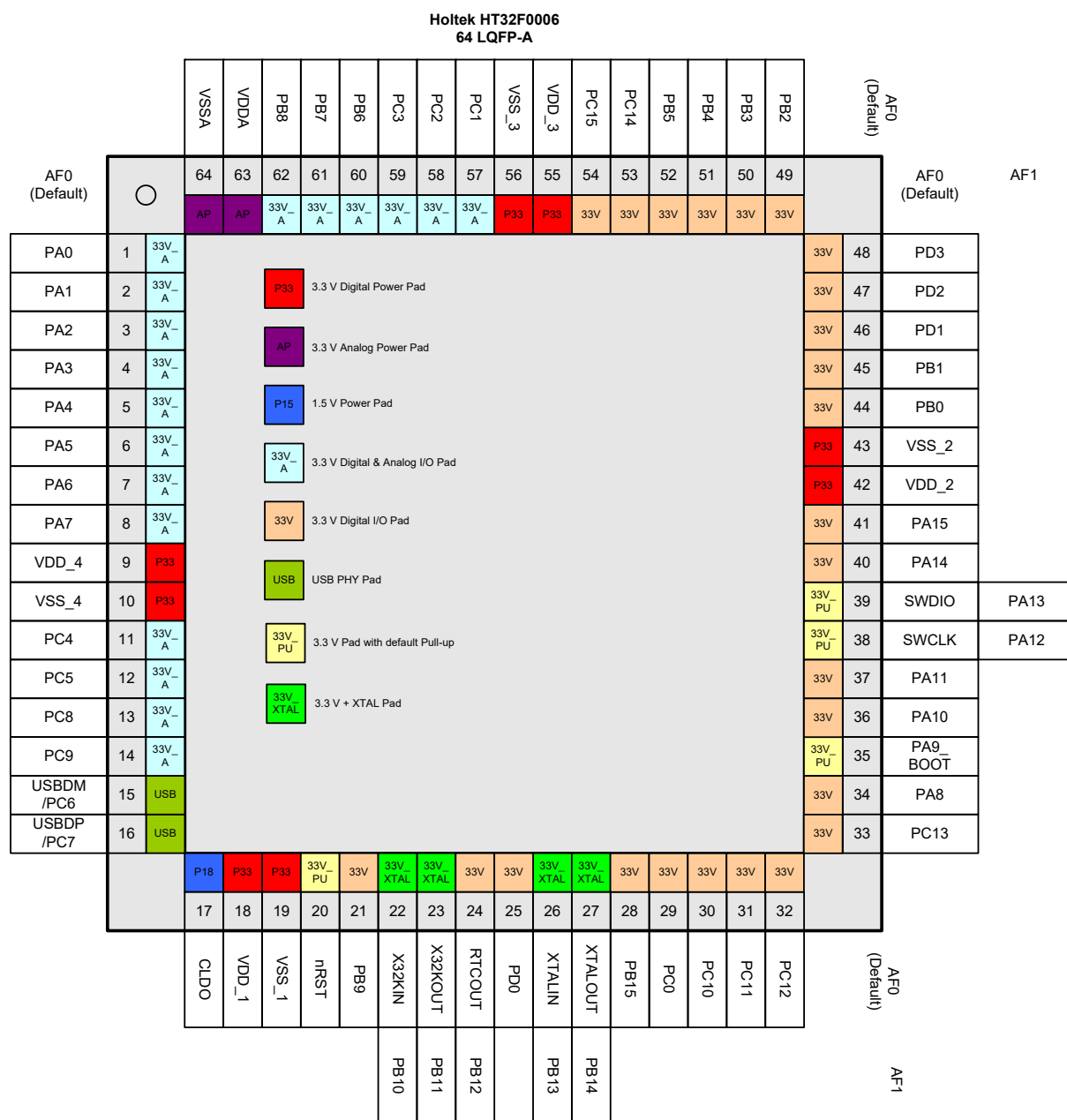


图 5.64-pin LQFP 引脚

表 3. 48/64-pin LQFP 封装

封装		复用功能映射															
		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
64 LQFP	48 LQFP	System Default	GPIO	ADC/DAC	N/A	GPTM	SPI/QSPI	USART/UART	I ² C	N/A	N/A	I ² S	N/A	N/A	SCTM	N/A	System Other
1	1	PA0		ADC_IN4			QSPI_SCK	USR_RTS				I2S_WS					
2	2	PA1		ADC_IN5			QSPI_SIO0	USR_CTS				I2S_BCLK					
3	3	PA2		ADC_IN6			QSPI_SIO1	USR_TX				I2S_SDO					
4	4	PA3		ADC_IN7			QSPI_SCSB	USR_RX				I2S_SDI					
5	5	PA4		ADC_IN8		GT_CH0	SPI_SCK		I2C_SCL								MIDI_A0/8/16/24
6	6	PA5		ADC_IN9		GT_CH1	SPI_MOSI		I2C_SDA								MIDI_A1/9/17/25
7	7	PA6		ADC_IN10		GT_CH2	SPI_MISO	USR_RTS									MIDI_A2/10/18/26
8	8	PA7		ADC_IN11		GT_CH3	SPI_SEL	USR_CTS				I2S_MCLK					MIDI_A3/11/19/27
9	—	VDD_4															
10	—	VSS_4															
11	9	PC4		ADC_IN12		GT_CH0	QSPI_SIO2	UR_TX							SCTM0		
12	10	PC5		ADC_IN13		GT_CH1	QSPI_SIO3	UR_RX							SCTM1		
13	—	PC8		ADC_IN14		GT_CH2											MIDI_S0
14	—	PC9		ADC_IN15		GT_CH3											MIDI_S1
15	11	PC6						USR_TX	I2C_SCL								
15	11	USBDM															
16	12	USBDP															
16	12	PC7						USR_RX	I2C_SDA								
17	13	CLDO															
18	14	VDD_1															
19	15	VSS_1															
20	16	nRST															
21	17	PB9					QSPI_SIO2										Auto_out
22	18	X32KIN	PB10												SCTM2		
23	19	X32KOUT	PB11												SCTM3		MIDI_A4/12/20/28
24	20	RTCOUT	PB12												SCTM0		WAKEUP
25	—	PD0					QSPI_SIO3		I2C_SDA			I2S_SDI					
26	21	XTALIN	PB13														
27	22	XTALOUT	PB14														
28	23	PB15					SPI_SEL					I2S_MCLK					MIDI_D0/8/16/24
29	24	PC0					SPI_SCK								SCTM3		MIDI_D1/9/17/25
30	—	PC10					QSPI_SCSB					I2S_WS					
31	—	PC11					QSPI_SCK					I2S_BCLK					
32	—	PC12					QSPI_SIO0		I2C_SCL			I2S_SDO					

封装		复用功能映射															
		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
64 LQFP	48 LQFP	System Default	GPIO	ADC /DAC	N/A	GPTM	SPI/QSPI	USART /UART	I ² C	N/A	N/A	I ² S	N/A	N/A	SCTM	N/A	System Other
33	—	PC13					QSPI_SIO1		I2C_SDA			I2S_SDI					
34	25	PA8					QSPI_SIO2	USR_TX				I2S_MCLK			SCTM2		
35	26	PA9_BOOT					SPI_MOSI					I2S_WS			SCTM3		CKOUT
36	27	PA10					QSPI_SIO3	USR_RX									
37	28	PA11					SPI_MISO					I2S_MCLK			SCTM0		MIDI_D2/10/18/26
38	29	SWCLK	PA12														MIDI_D3/11/19/27
39	30	SWDIO	PA13														MIDI_D4/12/20/28
40	31	PA14					QSPI_SCSB										
41	32	PA15					QSPI_SCK								SCTM1		
42	—	VDD_2															
43	—	VSS_2															
44	33	PB0					QSPI_SIO0	USR_TX	I2C_SCL								
45	34	PB1					QSPI_SIO1	USR_RX	I2C_SDA						SCTM2		
46	—	PD1						USR_RTS									MIDI_D5/13/21/29
47	—	PD2						USR_CTS									MIDI_D6/14/22/30
48	—	PD3															MIDI_D7/15/23/31
—	35	VDD_2															
—	36	VSS_2															
49	37	PB2					SPI_SEL	UR_TX									CKIN(Auto-trim)
50	38	PB3					SPI_SCK	UR_RX							SCTM1		MIDI_A5/13/21/29
51	39	PB4					SPI_MOSI								SCTM0		MIDI_A6/14/22/30
52	40	PB5					SPI_MISO										MIDI_A7/15/23/31
53	—	PC14							I2C_SCL								MIDI_PCK
54	—	PC15							I2C_SDA								MIDI_CCK
55	—	VDD_3															
56	—	VSS_3															
57	41	PC1		DAC_RCH			QSPI_SCSB					I2S_MCLK					
58	42	PC2		DAC_LCH			QSPI_SCK										
59	43	PC3		ADC_IN0			QSPI_SIO0										
60	44	PB6		ADC_IN1			QSPI_SIO1	UR_TX				I2S_BCLK					
61	45	PB7		ADC_IN2			QSPI_SIO2					I2S_SDO					
62	46	PB8		ADC_IN3			QSPI_SIO3	UR_RX				I2S_SDI					
63	47	VDDA															
64	48	VSSA															

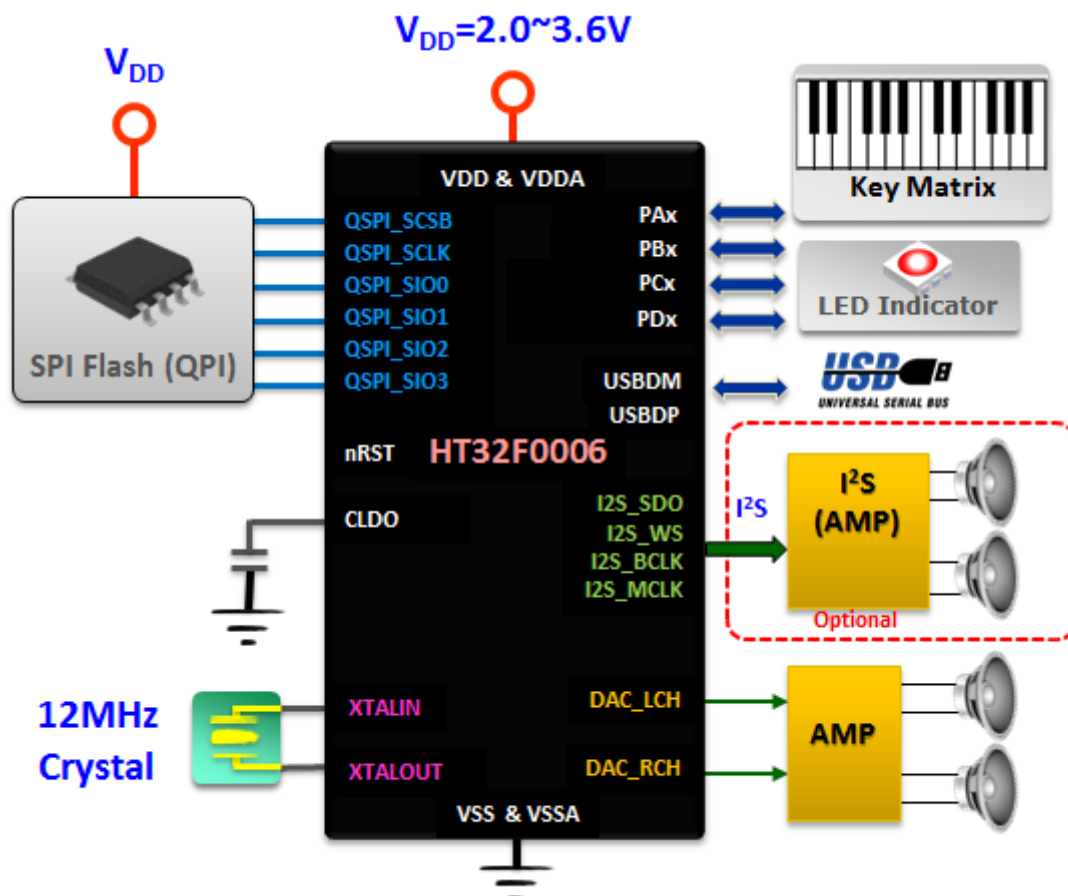
表 4. 引脚描述

引脚编号		引脚名称	类型 ⁽¹⁾	I/O 结构 ⁽²⁾	输出驱动	描述
64LQFP	48LQFP					默认功能 (AF0)
1	1	PA0	AI/O	33V	4/8/12/16 mA	PA0
2	2	PA1	AI/O	33V	4/8/12/16 mA	PA1
3	3	PA2	AI/O	33V	4/8/12/16 mA	PA2, 在 Boot loader 模式下, 此引脚提供 USART_TX 功能
4	4	PA3	AI/O	33V	4/8/12/16 mA	PA3, 在 Boot loader 模式下, 此引脚提供 USART_RX 功能
5	5	PA4	AI/O	33V	4/8/12/16 mA	PA4
6	6	PA5	AI/O	33V	4/8/12/16 mA	PA5
7	7	PA6	AI/O	33V	4/8/12/16 mA	PA6
8	8	PA7	AI/O	33V	4/8/12/16 mA	PA7
9	—	VDD_4	P	—	—	数字 I/O 口电压
10	—	VSS_4	P	—	—	数字 I/O 口接地参考电压
11	9	PC4	AI/O	33V	4/8/12/16 mA	PC4
12	10	PC5	AI/O	33V	4/8/12/16 mA	PC5
13	—	PC8	AI/O	33V	4/8/12/16 mA	PC8
14	—	PC9	AI/O	33V	4/8/12/16 mA	PC9
15	11	PC6	I/O	33V	4/8/12/16 mA	PC6
15	11	USBDM	AI/O	—	—	符合通用串行总线标准的 USB 微分数据总线
16	12	USBDP	AI/O	—	—	符合通用串行总线标准的 USB 微分数据总线
16	12	PC7	I/O	33V	4/8/12/16 mA	PC7
17	13	CLDO	P	—	—	V _{CORE} LDO 内核电源输出 建议连接一个 1 μF 电容, 尽量靠近 CLDO 与 VSS_1 引脚
18	14	VDD_1	P	—	—	数字 I/O 口电压
19	15	VSS_1	P	—	—	数字 I/O 口接地参考电压
20	16	nRST	I	33V_PU	—	暂停模式下外部复位和外部唤醒引脚
21	17	PB9	I/O	33V	4/8/12/16 mA	PB9
22	18	PB10	AI/O	33V	< 2 mA	X32KIN
23	19	PB11	AI/O	33V	< 2 mA	X32KOUT
24	20	PB12	I/O	33V	< 2 mA	RTCOUT
25	—	PD0	I/O	33V	4/8/12/16 mA	PD0
26	21	PB13	AI/O	33V	4/8/12/16 mA	XTALIN
27	22	PB14	AI/O	33V	4/8/12/16 mA	XTALOUT
28	23	PB15	I/O	33V	4/8/12/16 mA	PB15
29	24	PC0	I/O	33V	4/8/12/16 mA	PC0
30	—	PC10	I/O	33V	4/8/12/16 mA	PC10
31	—	PC11	I/O	33V	4/8/12/16 mA	PC11
32	—	PC12	I/O	33V	4/8/12/16 mA	PC12
33	—	PC13	I/O	33V	4/8/12/16 mA	PC13
34	25	PA8	I/O	33V	4/8/12/16 mA	PA8

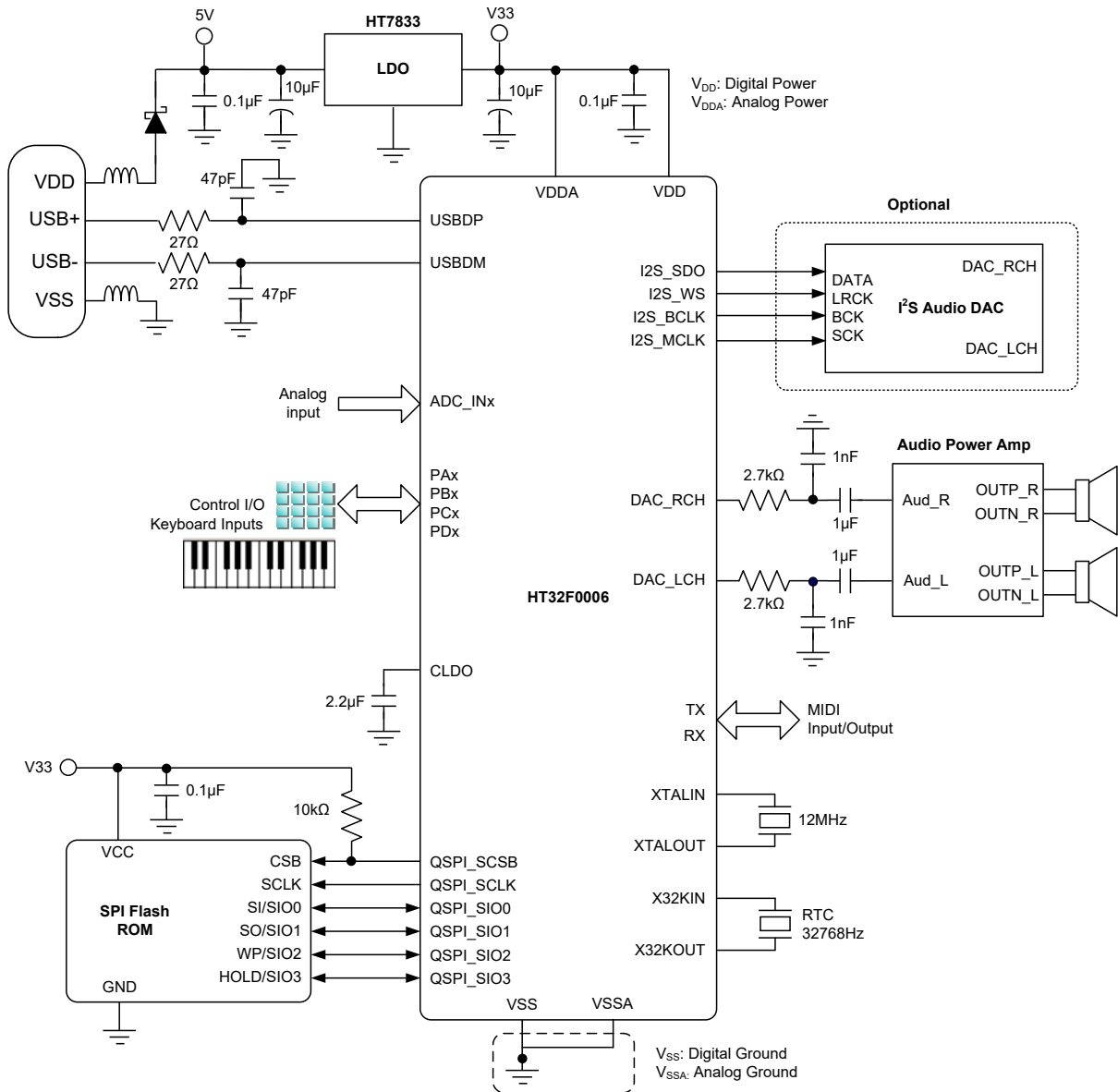
引脚编号		引脚名称	类型 ⁽¹⁾	I/O 结构 ⁽²⁾	输出驱动	描述
64LQFP	48LQFP					默认功能 (AF0)
35	26	PA9	I/O	33V_PU	4/8/12/16 mA	PA9_BOOT
36	27	PA10	I/O	33V	4/8/12/16 mA	PA10
37	28	PA11	I/O	33V	4/8/12/16 mA	PA11
38	29	PA12	I/O	33V_PU	4/8/12/16 mA	SWCLK
39	30	PA13	I/O	33V_PU	4/8/12/16 mA	SWDIO
40	31	PA14	I/O	33V	4/8/12/16 mA	PA14
41	32	PA15	I/O	33V	4/8/12/16 mA	PA15
42	—	VDD_2	P	—	—	数字 I/O 口电压
43	—	VSS_2	P	—	—	数字 I/O 口接地参考电压
44	33	PB0	I/O	33V	4/8/12/16 mA	PB0
45	34	PB1	I/O	33V	4/8/12/16 mA	PB1
46	—	PD1	I/O	33V	4/8/12/16 mA	PD1
47	—	PD2	I/O	33V	4/8/12/16 mA	PD2
48	—	PD3	I/O	33V	4/8/12/16 mA	PD3
—	35	VDD_2	P	—	—	数字 I/O 口电压
—	36	VSS_2	P	—	—	数字 I/O 口接地参考电压
49	37	PB2	I/O	33V	4/8/12/16 mA	PB2
50	38	PB3	I/O	33V	4/8/12/16 mA	PB3
51	39	PB4	I/O	33V	4/8/12/16 mA	PB4
52	40	PB5	I/O	33V	4/8/12/16 mA	PB5
53	—	PC14	I/O	33V	4/8/12/16 mA	PC14
54	—	PC15	I/O	33V	4/8/12/16 mA	PC15
55	—	VDD_3	P	—	—	数字 I/O 口电压
56	—	VSS_3	P	—	—	数字 I/O 口接地参考电压
57	41	PC1	AI/O	33V	4/8/12/16 mA	PC1
58	42	PC2	AI/O	33V	4/8/12/16 mA	PC2
59	43	PC3	AI/O	33V	4/8/12/16 mA	PC3
60	44	PB6	AI/O	33V	4/8/12/16 mA	PB6
61	45	PB7	AI/O	33V	4/8/12/16 mA	PB7
62	46	PB8	AI/O	33V	4/8/12/16 mA	PB8
63	47	VDDA	P	—	—	ADC 和 DAC 模拟电压
64	48	VSSA	P	—	—	ADC 和 DAC 接地参考电压

注：1. I = 输入，O = 输出，A = 模拟端口，P = 电源，PU = 上拉
 2. 33 V = 3.3 V 工作 I/O 类型
 3. V_{CORE} 电源上电复位后，除 RTCOUT 引脚，GPIO 引脚都处于 AF0 状态。
 4. 在 Boot loader 模式下，USART 与 USB 都可以连接通信。

5 应用方框图



6 应用电路



7 电气特性

极限参数

下面的表格说明单片机的极限参数。这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

表 5. 极限参数

符号	参数	最小值	最大值	单位
V _{DD}	外部主电源供电电压	V _{SS} - 0.3	V _{SS} + 3.6	V
V _{DDA}	外部模拟电源供电电压	V _{SSA} - 0.3	V _{SSA} + 3.6	V
V _{IN}	I/O 口输入电压	V _{SS} - 0.3	V _{SS} + 0.3	V
T _A	工作温度的范围	-40	+85	°C
T _{STG}	储存温度的范围	-60	+150	°C
T _J	最大结温	—	+125	°C
P _D	总功耗	—	500	mW
V _{ESD}	静电放电电压 (人体模式)	-4000	+4000	V

建议直流工作条件

表 6. 建议直流工作条件

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{DD}	I/O 的工作电压	—	2.0	3.3	3.6	V
V _{DDA}	模拟工作电压	—	2.5	3.3	3.6	V

片上 LDO 稳压器特性

表 7. LDO 特性

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{LDO}	内部稳压器输出电压	调整后，V _{DD} ≥ 2.0 V 稳压器输入 @ I _{LDO} = 35 mA 且电压变化为 ±5%	1.425	1.5	1.57	V
I _{LDO}	输出电流	V _{DD} = 2.0 V 稳压器输入 @ V _{LDO} = 1.5V	—	30	35	mA
C _{LDO}	内核供电的外部滤波电容值	电容值取决于内核电源的功耗	—	1	—	μF

功耗
表 8. 功耗特性

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
I _{DD}	工作电流 (运行模式)	V _{DD} = 3.3 V, HSE = 8 MHz, PLL = 48 MHz, f _{HCLK} = 48 MHz, f _{PCLK} = 48 MHz, 所有外设使能	—	18.9	—	mA
		V _{DD} = 3.3 V, HSE = 8 MHz, PLL = 48 MHz, f _{HCLK} = 48 MHz, f _{PCLK} = 48 MHz, 所有外设除能	—	9.6	—	
		V _{DD} = 3.3 V, HSE off, PLL off, LSI on, f _{HCLK} = 32 kHz, f _{PCLK} = 32 kHz, 所有外设使能	—	2.4	—	mA
		V _{DD} = 3.3 V, HSE off, PLL off, LSI on, f _{HCLK} = 32 kHz, f _{PCLK} = 32 kHz, 所有外设除能	—	22	—	μA
	工作电流 (休眠模式)	V _{DD} = 3.3 V, HSE = 8 MHz, PLL = 48 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 48 MHz, 所有外设使能	—	12	—	mA
		V _{DD} = 3.3 V, HSE = 8 MHz, PLL = 48 MHz, f _{HCLK} = 0 MHz, f _{PCLK} = 48 MHz, 所有外设除能	—	1.9	—	
	工作电流 (深度休眠 1 模式)	V _{DD} = 3.3 V, 所有时钟 off (HSE/PLL/f _{HCLK}), LDO 处于低功耗模式, LSI on, RTC on	—	16.5	—	μA
	工作电流 (深度休眠 2 模式)	V _{DD} = 3.3 V, 所有时钟 off (HSE/PLL/f _{HCLK}), LDO off, DMOS on, LSI on, RTC on	—	4.7	—	μA
	工作电流 (暂停模式)	V _{DD} = 3.3 V, LDO off, DMOS off, LSE on, LSI on, RTC on	—	2.7	—	μA
		V _{DD} = 3.3 V, LDO off, DMOS off, LSE off, LSI on, RTC off	—	1.3	—	

注：1. HSE 表示外部高速振荡器；HSI 表示 8MHz 内部高速振荡器
2. LSE 表示 32.768 kHz 外部低速振荡器；LSI 表示 32 kHz 内部低速振荡器
3. RTC 表示实时时钟
4. 在 Flash 执行代码：while (1) { 208 NOP }

电气特性

复位和电源监控特性

表 9. V_{DD} 电源复位特性

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	上电复位阈值 (V _{DD} 电压上升)	T _A = -40 °C ~ +85 °C	1.66	1.79	1.90	V
V _{PDR}	掉电复位阈值 (V _{DD} 电压下降)		1.49	1.64	1.78	V
V _{PORHYST}	POR 迟滞	—	—	150	—	mV
t _{POR}	复位延迟时间	V _{DD} = 3.3 V	—	0.1	0.2	ms

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 若 LDO 开启，则 V_{DD} POR 处于无效状态。当 V_{DD} POR 处于有效状态时，LDO 将被关闭。

表 10. LVD/BOD 特性

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{BOD}	欠压检测电压	T _A = -40 °C ~ 85 °C， 工厂调整后 (V _{DD} 下降沿)	2.02	2.1	2.18	V
V _{LVD}	低压检测电压	T _A = -40 °C ~ 85 °C (V _{DD} 下降沿)	LVDS = 000	2.17	2.25	2.33
			LVDS = 001	2.32	2.4	2.48
			LVDS = 010	2.47	2.55	2.63
			LVDS = 011	2.62	2.7	2.78
			LVDS = 100	2.77	2.85	2.93
			LVDS = 101	2.92	3.0	3.08
			LVDS = 110	3.07	3.15	3.23
			LVDS = 111	3.22	3.3	3.38
V _{LVDHST}	LVD 迟滞	V _{DD} = 3.3 V	—	—	100	mV
t _{suLVD}	LVD 建立时间	V _{DD} = 3.3 V	—	—	5	μs
t _{atLVD}	LVD 有效延迟时间	V _{DD} = 3.3 V	—	—	—	μs
I _{DDLVD}	工作电流 ⁽²⁾	V _{DD} = 3.3 V	—	—	5	μA

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 不包括 Bandgap 电流。
3. LVDS 字段位于 PWRCU LVDCSR 寄存器中。

外部时钟特性

表 11. 外部高速时钟 (HSE) 特性

$T_A = 25\text{ }^{\circ}\text{C}$, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	工作电压范围	—	2.0	—	3.6	V
f_{HSE}	外部高速振荡器频率 (HSE)	—	4	—	16	MHz
C_L	负载电容	$V_{DD} = 3.3\text{ V}$, $R_{ESR} = 100\text{ }\Omega$ @ 16 MHz	—	—	22	pF
R_{FHSE}	XTALIN 和 XTALOUT 引脚间的内部反馈电阻	—	—	1	—	M Ω
R_{ESR}	等效串联电阻	$V_{DD} = 3.3\text{ V}$, HSEDR = 0 $C_L = 12\text{ pF}$ @ 16 MHz, $V_{DD} = 2.4\text{ V}$, HSEDR = 1 $C_L = 12\text{ pF}$ @ 16 MHz,	—	—	160	Ω
D_{HSE}	HSE 振荡器占空比	—	40	—	60	%
I_{DDHSE}	HSE 振荡器电流消耗	$V_{DD} = 3.3\text{ V}$ @ 16 MHz	—	TBD	—	mA
I_{PDHSE}	HSE 振荡器暂停电流	$V_{DD} = 3.3\text{ V}$	—	—	0.01	μA
t_{SUHSE}	HSE 振荡器启动时间	$V_{DD} = 3.3\text{ V}$	—	—	4	ms

表 12. 外部低速时钟 (LSE) 特性

$T_A = 25\text{ }^{\circ}\text{C}$, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V_{BAK}	工作电压范围	—	2.0	—	3.6	V
f_{CK_LSE}	LSE 频率	$V_{BAK} = 2.0\text{ V} \sim 3.6\text{ V}$	—	32.768	—	kHz
R_F	内部反馈电阻	—	—	10	—	M Ω
R_{ESR}	等效串联电阻	$V_{BAK} = 3.3\text{ V}$	30	—	TBD	k Ω
C_L	建议负载电容	$V_{BAK} = 3.3\text{ V}$	6	—	TBD	pF
I_{DDLSE}	LSE 振荡器工作电流 (大电流模式)	$f_{CK_LSE} = 32.768\text{ kHz}$ $R_{ESR} = 50\text{ k}\Omega$, $C_L \geq 7\text{ pF}$ $V_{BAK} = 2.0\text{ V} \sim 2.7\text{ V}$ $T_A = -40\text{ }^{\circ}\text{C} \sim +85\text{ }^{\circ}\text{C}$	—	3.3	6.3	μA
	LSE 振荡器工作电流 (小电流模式)	$f_{CK_LSE} = 32.768\text{ kHz}$ $R_{ESR} = 50\text{ k}\Omega$, $C_L < 7\text{ pF}$ $V_{BAK} = 2.0\text{ V} \sim 3.6\text{ V}$ $T_A = -40\text{ }^{\circ}\text{C} \sim +85\text{ }^{\circ}\text{C}$	—	1.8	3.3	μA
	暂停电流	—	—	—	0.01	μA
t_{SULSE}	LSE 振荡器启动时间 (小电流模式)	$f_{CK_LSE} = 32.768\text{ kHz}$ $V_{BAK} = 2.0\text{ V} \sim 3.6\text{ V}$	500	—	—	ms

注: PCB 布局时建议参考以下几点以提高 HSE/LSE 时钟晶体电路的稳定性:

1. 晶体振荡器应当尽可能的靠近单片机来缩短走线长度, 进而减少寄生电容。
2. 晶体电路部分采用铺地做保护来减少噪音干扰的影响。
3. 高频信号走线时远离晶体振荡器区域, 可防止串扰。

内部时钟特性

表 13. 内部高速时钟 (HSI) 特性

T_A = 25 °C, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{DD}	工作电压范围	—	2.0	—	3.6	V
f _{HSI}	HSI 频率	V _{DD} = 3.3 V @ 25 °C	—	8	—	MHz
ACC _{HSI}	工厂调整 HSI 振荡器频率精度	V _{DD} = 3.3 V, T _A = 25 °C	-2	—	+2	%
		V _{DD} = 2.5 V ~ 3.6 V T _A = -40 °C ~ +85 °C	-3	—	+3	%
		V _{DD} = 2.0 V ~ 3.6 V T _A = -40 °C ~ +85 °C	-4	—	+4	%
Duty	HSI 振荡器占空比	f _{HSI} = 8 MHz	35	—	65	%
I _{DDHSI}	HSI 振荡器工作电流	f _{HSI} = 8 MHz	—	300	500	μA
	暂停电流		—	—	0.05	
t _{SUHSI}	HSI 振荡器启动时间	f _{HSI} = 8 MHz	—	—	10	μs

表 14. 内部低速时钟 (LSI) 特性

T_A = 25 °C, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
f _{LSI}	内部低速振荡器频率 (LSI)	V _{DD} = 3.3 V T _A = -40 °C ~ +85 °C	21	32	43	kHz
ACC _{LSI}	LSI 振荡器频率精度	工厂调整后, V _{DD} = 3.3 V, T _A = 25 °C	-10	—	+10	%
I _{DDL SI}	LSI 振荡器工作电流	V _{DD} = 3.3 V, T _A = 25 °C	—	0.4	0.8	μA
t _{SULSI}	LSI 振荡器启动时间	V _{DD} = 3.3 V, T _A = 25 °C	—	—	100	μs

PLL 特性

表 15. PLL 特性

T_A = 25 °C, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
f _{PLLIN}	PLL 输入时钟	—	4	—	16	MHz
f _{CK_PLL}	PLL 输出时钟	—	16	—	48	MHz
t _{LOCK}	PLL 锁相时间	—	—	200	—	μs

存储器特性

表 16. Flash 存储器特性

T_A = 25 °C, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
N _{ENDU}	可擦写次数 (耐久性)	T _A = -40 °C ~ +85 °C	10	—	—	K cycles
t _{RET}	数据保存时间	T _A = -40 °C ~ +85 °C	10	—	—	Years
t _{PROG}	字编程时间	T _A = -40 °C ~ +85 °C	20	—	—	μs
t _{ERASE}	页擦除时间	T _A = -40 °C ~ +85 °C	2	—	—	ms
t _{MERASE}	整片擦除时间	T _A = -40 °C ~ +85 °C	10	—	—	ms

I/O 端口特性

表 17. I/O 端口特性

$T_A = 25^\circ\text{C}$, 除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
I_{IL}	低电平输入电流	3.3 V I/O	—	—	3	μA
		复位引脚	—	—	3	
I_{IH}	高电平输入电流	3.3 V I/O	—	—	3	μA
		复位引脚	—	—	3	
V_{IL}	低电平输入电压	3.3 V I/O	-0.5	—	$0.35V_{DD}$	V
		复位引脚	-0.5	—	$0.35V_{DD}$	
V_{IH}	高电平输入电压	3.3 V I/O	$0.65V_{DD}$	—	$V_{DD}+0.5$	V
		复位引脚	$0.65V_{DD}$	—	$V_{DD}+0.5$	
V_{HYS}	施密特触发器输入电压迟滞	3.3 V I/O	—	$0.12V_{DD}$	—	mV
		复位引脚	—	$0.12V_{DD}$	—	
I_{OL}	低电平输出电流 (GPIO 灌电流)	3.3 V I/O 4 mA 驱动, $V_{OL} = 0.4\text{V}$	4	—	—	mA
		3.3 V I/O 8 mA 驱动, $V_{OL} = 0.4\text{V}$	8	—	—	
		3.3 V I/O 12 mA 驱动, $V_{OL} = 0.4\text{V}$	12	—	—	
		3.3 V I/O 16 mA 驱动, $V_{OL} = 0.4\text{V}$	16	—	—	
I_{OH}	高电平输出电流 (GPIO 源电流)	3.3 V I/O 4 mA 驱动, $V_{OH} = V_{DD} - 0.4\text{V}$	4	—	—	mA
		3.3 V I/O 8 mA 驱动, $V_{OH} = V_{DD} - 0.4\text{V}$	8	—	—	
		3.3 V I/O 12 mA 驱动, $V_{OH} = V_{DD} - 0.4\text{V}$	12	—	—	
		3.3 V I/O 16 mA 驱动, $V_{OH} = V_{DD} - 0.4\text{V}$	16	—	—	
V_{OL}	低电平输出电压	3.3 V 4 mA 驱动 I/O, $I_{OL} = 4\text{ mA}$	—	—	0.4	V
		3.3 V 8 mA 驱动 I/O, $I_{OL} = 8\text{ mA}$	—	—	0.4	
		3.3 V 12 mA 驱动 I/O, $I_{OL} = 12\text{ mA}$	—	—	0.4	
		3.3 V 16 mA 驱动 I/O, $I_{OL} = 16\text{ mA}$	—	—	0.4	
V_{OH}	高电平输出电压	3.3 V 4 mA 驱动 I/O, $I_{OH} = 4\text{ mA}$	$V_{DD}-0.4$	—	—	V
		3.3 V 8 mA 驱动 I/O, $I_{OH} = 8\text{ mA}$	$V_{DD}-0.4$	—	—	
		3.3 V 12 mA 驱动 I/O, $I_{OH} = 12\text{ mA}$	$V_{DD}-0.4$	—	—	
		3.3 V 16 mA 驱动 I/O, $I_{OH} = 16\text{ mA}$	$V_{DD}-0.4$	—	—	
R_{PU}	内部上拉电阻	3.3 V I/O	—	46	—	$\text{k}\Omega$
R_{PD}	内部下拉电阻	3.3 V I/O	—	46	—	$\text{k}\Omega$

A/D 转换器特性

表 18. A/D 转换器特性

T_A = 25 °C，除非另有规定

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	A/D 转换器工作电压	—	2.7	3.3	3.6	V
V _{ADCIN}	A/D 转换器输入电压范围	—	0	—	V _{REF+}	V
V _{REF+}	A/D 转换器参考电压	—	—	V _{DDA}	V _{DDA}	V
I _{ADC}	A/D 转换器使能额外电流	V _{DDA} = 3.3 V	—	1	TBD	mA
I _{ADC_DN}	暂停模式电流损耗	V _{DDA} = 3.3 V	—	—	0.1	μA
f _{ADC}	A/D 转换器时钟	—	0.7	—	16	MHz
f _S	采样率	—	0.05	—	1	Msp/s
t _{DL}	数据延迟	—	—	12.5	—	1/f _{ADC}
t _{S&H}	采样 & 保持时间	—	—	3.5	—	1/f _{ADC}
t _{ADCCONV}	A/D 转换器转换时间	—	—	16	—	1/f _{ADC}
R _I	输入采样转换电阻	—	—	—	1	kΩ
C _I	输入采样电容	不包括 pin/pad 电容	—	16	—	pF
t _{SU}	启动时间	—	—	—	1	μs
N	A/D 转换器分辨率	—	—	12	—	bit
INL	积分非线性误差	f _S = 750 ksp/s, V _{DDA} = 3.3 V	—	±2	±5	LSB
DNL	微分非线性误差	f _S = 750 ksp/s, V _{DDA} = 3.3 V	—	±1	—	LSB
E _O	失调误差	—	—	—	±10	LSB
E _G	增益误差	—	—	—	±10	LSB

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 下图显示了 A/D 转换器采样和保持输入级的等效电路，图中 C_I 为内部存储电容，R_I 为内部采样转换的电阻，R_S 是信号源 V_S 的输出阻抗。在正常情况下，采样阶段的持续时间大约是 3.5/f_{ADC}。在此阶段，对 C_I 充电以确保在其两端的电压变得足够接近 V_S。为了保证这一点，R_S 取值会有一定的限制。
3. 由于 A/D 转换器输入通道和 GPIO 引脚共用功能设计的限制，在应用电路中 A/D 转换器的供电电源 V_{DDA} 必须等于单片机的供电电源 V_{DD}。

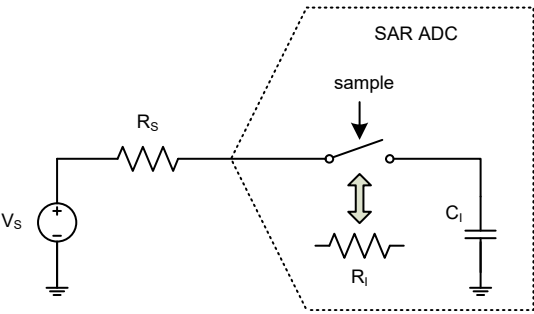


图 6. A/D 转换器采样网络模板

电气特性

最差的情况是，当在输入电压范围的极限 (0V 和 V_{REF}) 进行连续采样，可采用下面公式来确保采样误差低于 1/4 LSB:

$$R_s < \frac{3.5}{f_{ADC} C_i \ln(2^{N+2})} - R_i$$

其中, f_{ADC} 是 A/D 转换器时钟频率, N 是 A/D 转换器分辨率 (此时 $N = 12$)。安全程度由引脚/焊盘, 寄生电容决定, 在这个简单的例子中未作说明。

如果系统使用 A/D 转换器, 在连续采样阶段没有轨到轨的输入电压变化, R_s 可能大于上述公式表示值。

SCTM/GPTM 特性

表 19. SCTM/GPTM 特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{TM}	SCTM/GPTM 定时器时钟源	—	—	—	48	MHz
t_{RES}	定时器分辨时间	—	1	—	—	1/ f_{TM}
f_{EXT}	通道 1 ~ 4 的外部信号频率	—	—	—	1/2	f_{TM}
RES	定时器分辨率	—	—	—	16	bit

I²C 特性

表 20. I²C 特性

符号	参数	标准模式		快速模式		高速模式		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
f_{SCL}	SCL 时钟频率	—	100	—	400	—	1000	kHz
$t_{SCL(H)}$	SCL 时钟高电平时间	4.5	—	1.125	—	0.45	—	μs
$t_{SCL(L)}$	SCL 时钟低电平时间	4.5	—	1.125	—	0.45	—	μs
t_{FALL}	SCL 和 SDA 下降沿时间	—	1.3	—	0.34	—	0.135	μs
t_{RISE}	SCL 和 SDA 上升沿时间	—	1.3	—	0.34	—	0.135	μs
$t_{SU(SDA)}$	SDA 数据建立时间	500	—	125	—	50	—	ns
$t_{H(SDA)}$	SDA 数据保持时间	0	—	0	—	0	—	ns
$t_{SU(STA)}$	START 条件建立时间	500	—	125	—	50	—	ns
$t_{H(STA)}$	START 条件保持时间	0	—	0	—	0	—	ns
$t_{SU(STO)}$	STOP 条件建立时间	500	—	125	—	50	—	ns

注: 1. 数据仅为特性描述结果, 未在生产中测试。

2. 为达到标准模式 100 kHz, 外设时钟频率必须高于 2 MHz。
3. 为达到快速模式 400 kHz, 外设时钟频率必须高于 8 MHz。
4. 为达到高速模式 1 MHz, 外设时钟频率必须高于 20 MHz。
5. 以上 I²C 总线时序图的特性参数是基于: SEQFILTER = 01 且 COMBFILTER_{En} 除能的情况。

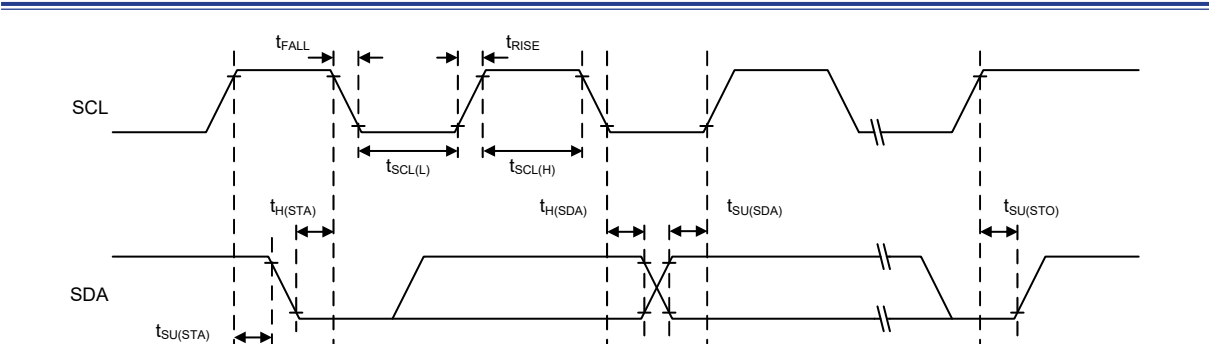


图 7. I²C 时序图

I²S 特性

表 21. I²S 特性

符号	参数	条件	最小值	典型值	最大值	单位
I²S 主机模式						
tWSD(MO)	WS 输出到 BCLK 延迟时间	—	—	TBD	—	ns
tDOD(MO)	数据输出到 BCLK 延迟时间	—	—	TBD	—	ns
tDIS(MI)	数据输入建立时间	—	—	TBD	—	ns
tDIH(MI)	数据输入保持时间	—	—	TBD	—	ns
I²S 从机模式						
tBCH(SI)	BCLK 高脉冲宽度	—	—	TBD	—	ns
tBCL(SI)	BCLK 低脉冲宽度	—	—	TBD	—	ns
tWSS(SI)	WS 输入建立时间	—	—	TBD	—	ns
tDOD(SO)	数据输出到 BCLK 延迟时间	—	—	TBD	—	ns
tDIS(SI)	数据输入建立时间	—	—	TBD	—	ns
tDIH(SI)	数据输入保持时间	—	—	TBD	—	ns

电气特性

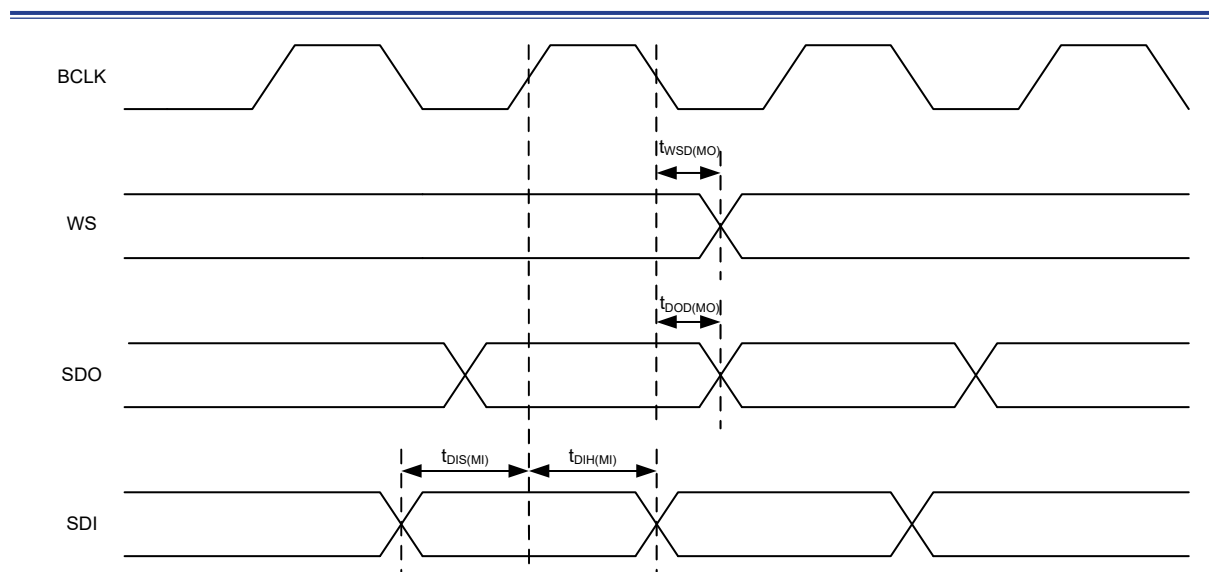


图 8. I²S 主机模式时序图

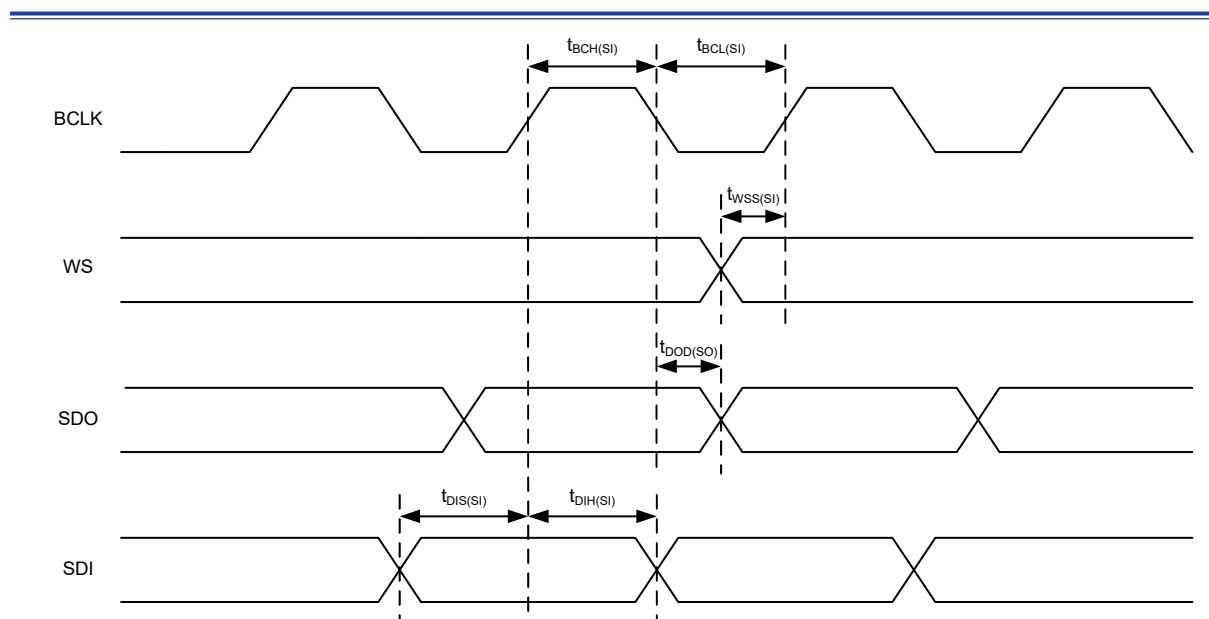


图 9. I²S 从机模式时序图

SPI 特性

表 22. SPI 特性

符号	参数	条件	最小值	典型值	最大值	单位
SPI 主机模式						
f_{SCK} ($1/t_{SCK}$)	SPI 主机输出 SCK 时钟频率	主机模式 SPI 外设时钟频率 f_{PCLK}	—	—	$f_{PCLK}/2$	MHz
$t_{SCK(H)}$ $t_{SCK(L)}$	SCK 时钟高电平和低电平时间	—	$t_{SCK}/2$ -2	—	$t_{SCK}/2$ +1	ns
$t_{V(MO)}$	数据输出有效时间	—	—	—	5	ns
$t_{H(MO)}$	数据输出保持时间	—	2	—	—	ns
$t_{SU(MI)}$	数据输入建立时间	—	5	—	—	ns
$t_{H(MI)}$	数据输入保持时间	—	5	—	—	ns
SPI 从机模式						
f_{SCK} ($1/t_{SCK}$)	SPI 从机输入 SCK 时钟频率	从机模式 SPI 外设时钟频率 f_{PCLK}	—	—	$f_{PCLK}/3$	MHz
$Duty_{SCK}$	SPI 从机输入 SCK 时钟占空比	—	30	—	70	%
$t_{SU(SEL)}$	SEL 使能建立时间	—	$3 \times t_{PCLK}$	—	—	ns
$t_{H(SEL)}$	SEL 使能保持时间	—	$2 \times t_{PCLK}$	—	—	ns
$t_{A(SO)}$	数据输出访问时间	—	—	—	$3 \times t_{PCLK}$	ns
$t_{DIS(SO)}$	数据输出除能时间	—	—	—	10	ns
$t_{V(SO)}$	数据输出有效时间	—	—	—	25	ns
$t_{H(SO)}$	数据输出保持时间	—	15	—	—	ns
$t_{SU(SI)}$	数据输入建立时间	—	5	—	—	ns
$t_{H(SI)}$	数据输入保持时间	—	4	—	—	ns

注: $t_{SCK} = 1/f_{SCK}$; $t_{PCLK} = 1/f_{PCLK}$; f_{SCK} 为 SPI 输出 (输入) 时钟频率; f_{PCLK} 为 SPI 外设时钟频率。

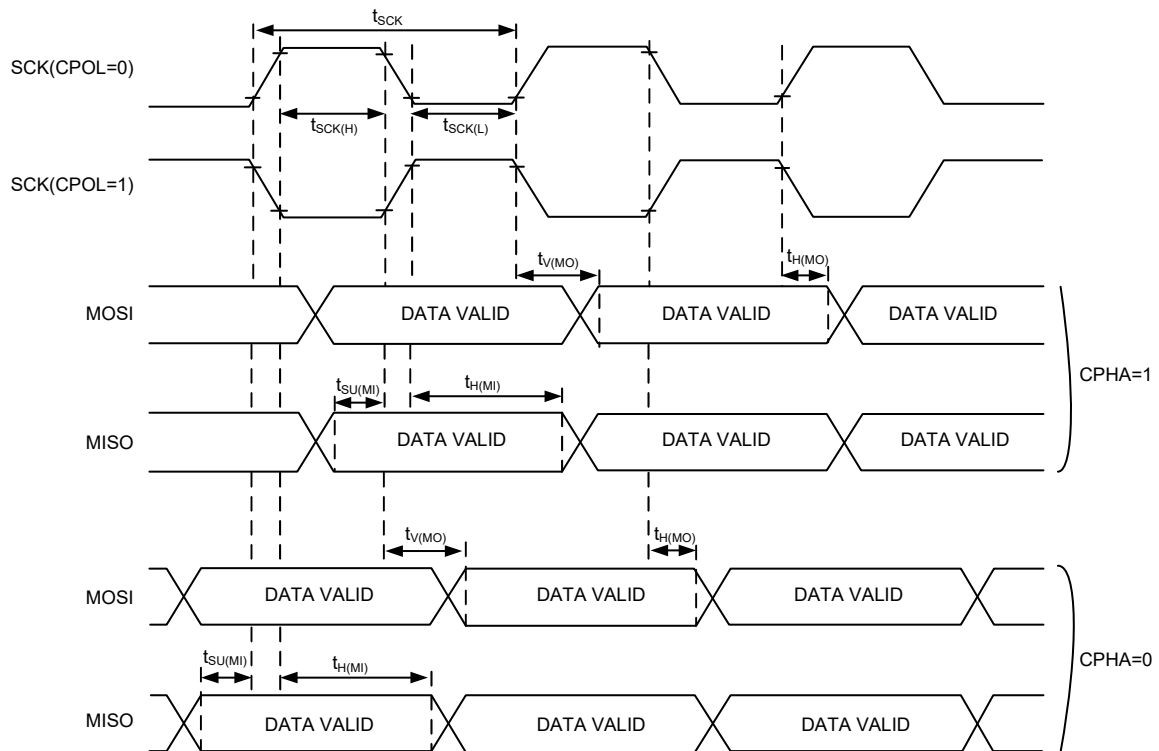


图 10. SPI 时序图 – SPI 主机模式

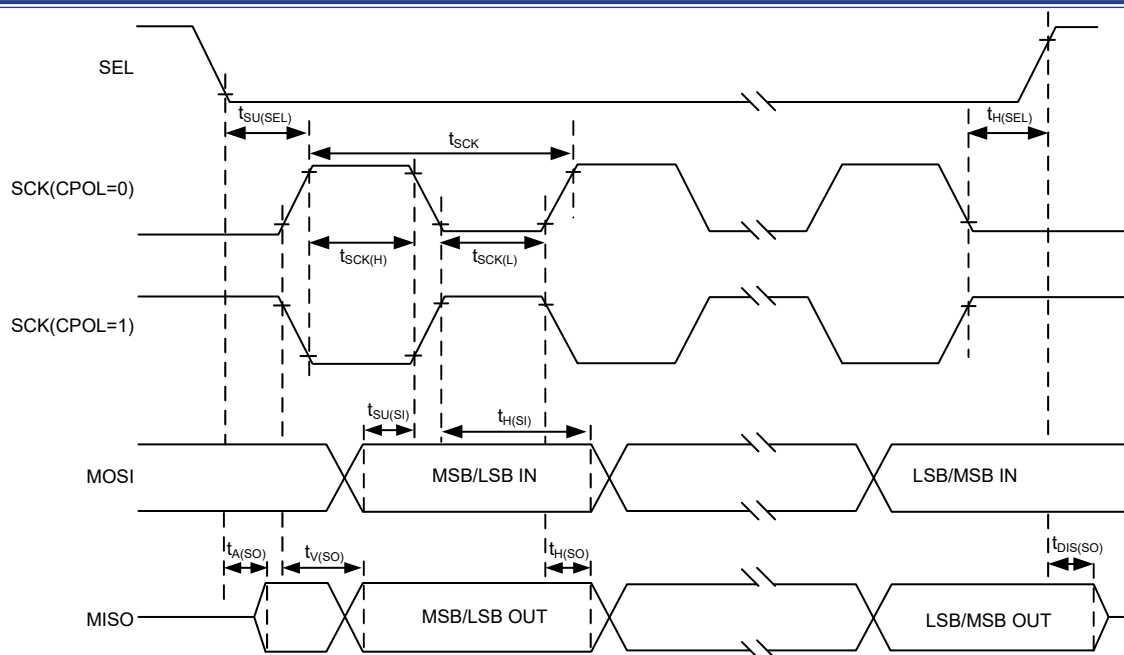


图 11. SPI 时序图 – SPI 从机模式 (CPHA = 1)

QSPI 特性

表 23. QSPI 特性

符号	参数	条件	最小值	典型值	最大值	单位
QSPI 主机模式						
f_{SCK} ($1/t_{SCK}$)	QSPI 主机输出 SCK 时钟频率	主机模式 QSPI 外设时钟频率 f_{HCLK}	—	—	$f_{HCLK}/2$	MHz
$t_{SCK(H)}$ $t_{SCK(L)}$	SCK 时钟高电平和低电平时间	—	$t_{SCK}/2-2$	—	$t_{SCK}/2+1$	ns
$t_{V(MO)}$	数据输出有效时间	—	—	—	5	ns
$t_{H(MO)}$	数据输出保持时间	—	2	—	—	ns
$t_{SU(MI)}$	数据输入建立时间	—	5	—	—	ns
$t_{H(MI)}$	数据输入保持时间	—	5	—	—	ns
QSPI 从机模式 (仅 1-bit 串行模式)						
f_{SCK} ($1/t_{SCK}$)	QSPI 从机输入 SCK 时钟频率	从机模式 QSPI 外设时钟频率 f_{HCLK}	—	—	$f_{HCLK}/3$	MHz
$Duty_{SCK}$	QSPI 从机输入 SCK 时钟占空比	—	30	—	70	%
$t_{SU(SEL)}$	SEL 使能建立时间	—	$3 \times t_{HCLK}$	—	—	ns
$t_{H(SEL)}$	SEL 使能保持时间	—	$2 \times t_{HCLK}$	—	—	ns
$t_{A(SO)}$	数据输出访问时间	—	—	—	$3 \times t_{HCLK}$	ns
$t_{DIS(SO)}$	数据输出除能时间	—	—	—	10	ns
$t_{V(SO)}$	数据输出有效时间	—	—	—	25	ns
$t_{H(SO)}$	数据输出保持时间	—	15	—	—	ns
$t_{SU(SI)}$	数据输入建立时间	—	5	—	—	ns
$t_{H(SI)}$	数据输入保持时间	—	4	—	—	ns

注: $t_{SCK} = 1/f_{SCK}$; $t_{HCLK} = 1/f_{HCLK}$; f_{SCK} 为 QSPI 输出 (输入) 时钟频率; f_{HCLK} 为 QSPI 外设时钟频率。

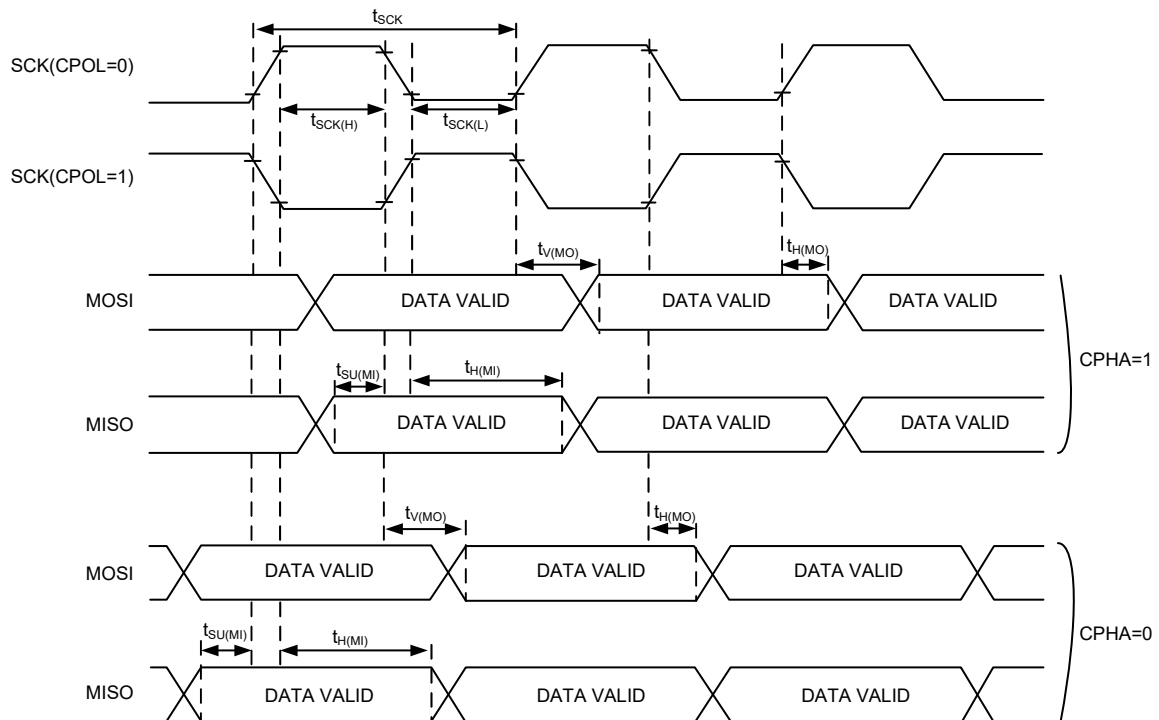


图 12. QSPI 时序图 – QSPI 主机模式 (1-bit 串行模式, DUALEN=0, QUADEN=0)

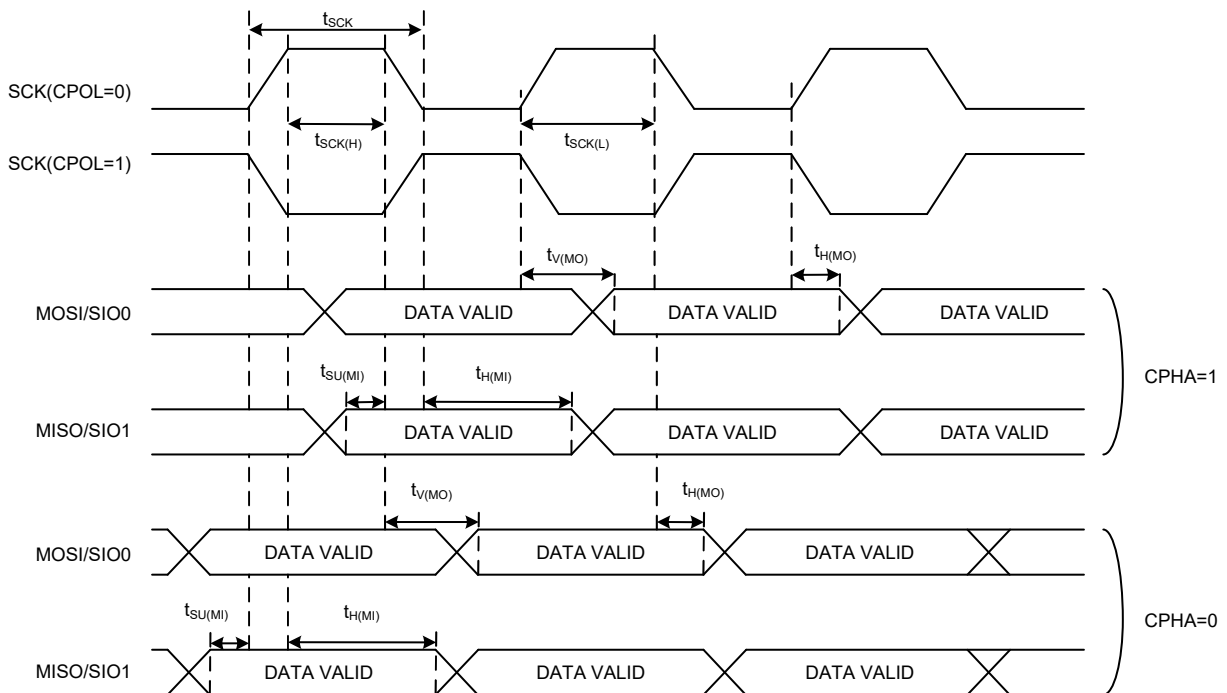


图 13. QSPI 时序图 – QSPI 主机模式 (双线模式, DUALEN=1)

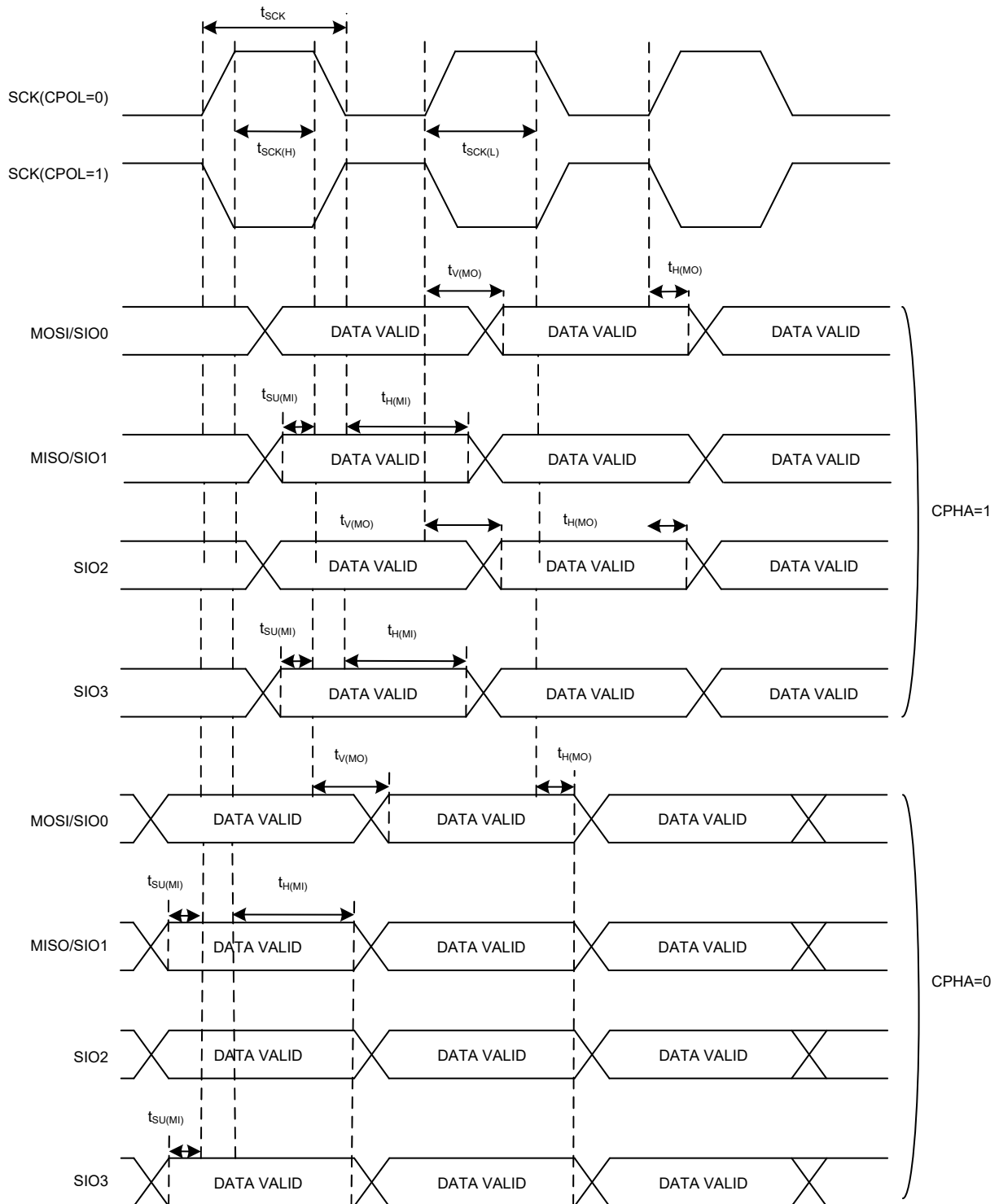
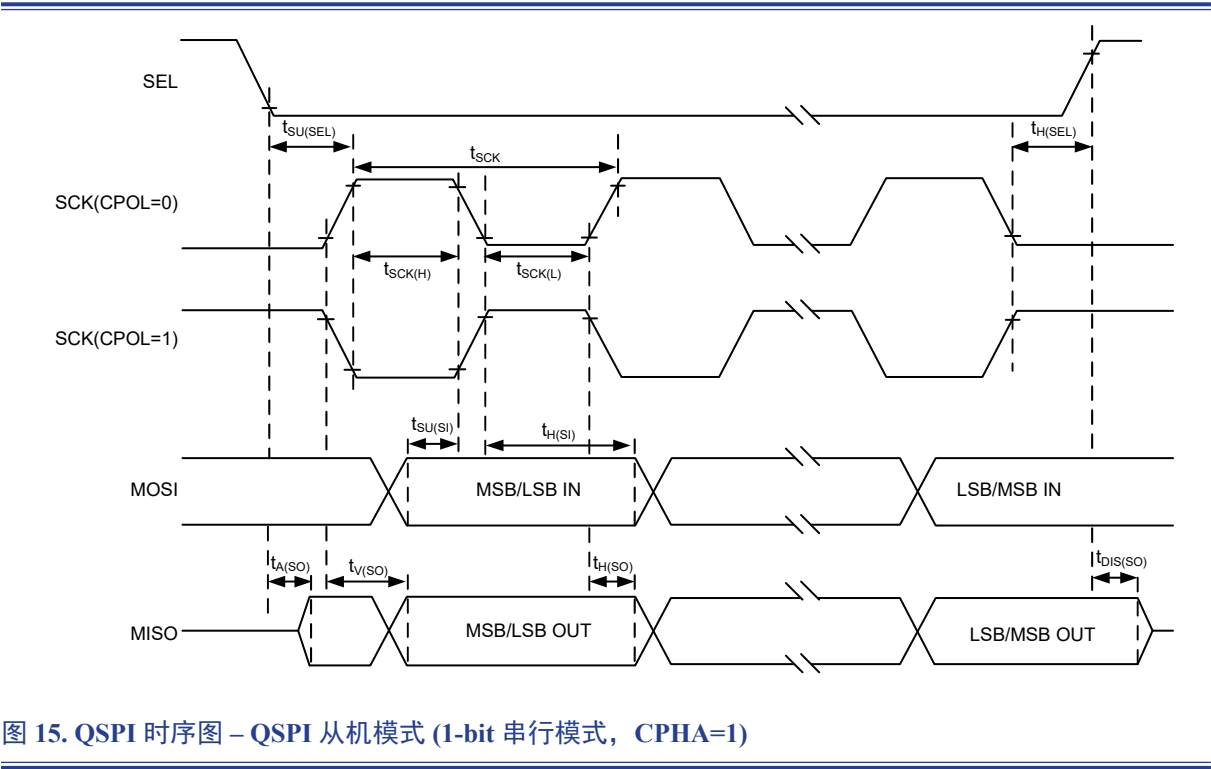


图 14. QSPI 时序图 – QSPI 主机模式 (四线模式, QUADEN=1)



USB 特性

USB 接口符合 USB-IF 认证 - 全速。

表 24. USB 直流电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	USB 工作电压	—	3.0	—	3.6	V
V_{DI}	微分输入灵敏度	$ USB_{DP}-USB_{DM} $	0.2	—	—	V
V_{CM}	共模电压范围	—	0.8	—	2.5	V
V_{SE}	单端接收器阈值	—	0.8	—	2.0	V
V_{OL}	Pad 输出低电压	1.5k Ω 电阻 R_L 连接到 V_{DD33}	0	—	0.3	V
V_{OH}	Pad 输出高电压		2.8	—	3.6	V
V_{CRS}	微分输出信号交叉点电压		1.3	—	2.0	V
Z_{DRV}	驱动器输出电阻值	—	—	10	—	Ω
C_{IN}	收发器 Pad 电容值	—	—	—	20	pF

注：1. 数据仅为特性描述结果，未在生产中测试。
2. 当电压降低至 2.7 V 时，都可确保 USB 功能的正常使用，但当 V_{DD} 电压范围在 2.7 V ~ 3.0 V 时，部分 USB 电气特性值会有所下降。
3. R_L 是连接到 USB 驱动器 USB_{DP} 的负载电阻。

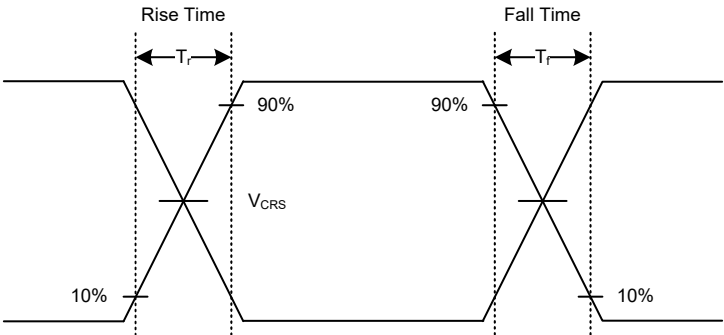


图 16. USB 信号上升时间、下降时间和交叉点电压 (V_{CRS}) 定义

表 25. USB 交流电气特性

符号	参数	条件	最小值	典型值	最大值	单位
t_r	上升时间	$C_L=50\text{ pF}$	4	—	20	ns
t_f	下降时间	$C_L=50\text{ pF}$	4	—	20	ns
$t_{r/f}$	上升时间 / 下降时间匹配度	$t_{r/f} = t_r/t_f$	90	—	110	%

语音 D/A 转换器特性

表 26. 语音 D/A 转换器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	工作电压	—	2.2	—	3.6	V
I_{DD}	工作电流	$V_{DD} = 3\text{ V}$	—	3	—	mA
THD+N	总谐波失真 + 噪声 (注)	$V_{DD} = 3\text{ V}$, 10 kΩ 负载	—	-50	—	dB

注：谐波输入 @1 kHz, -6dB。

电气特性

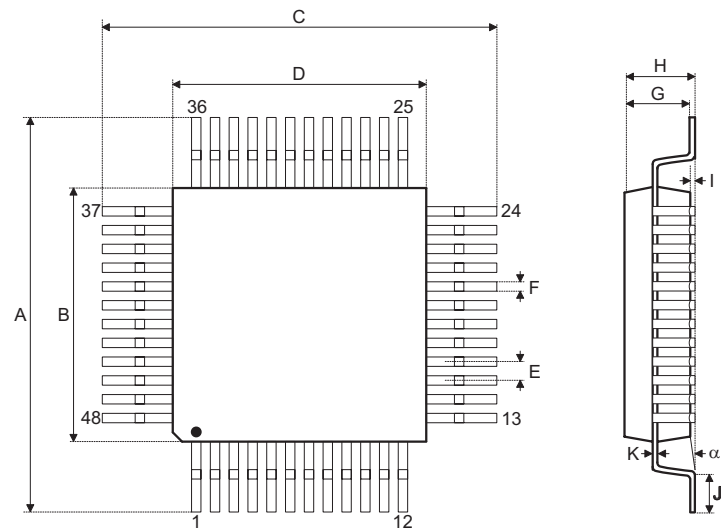
8 封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](http://www.holtek.com) 以获取最新版本的[封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

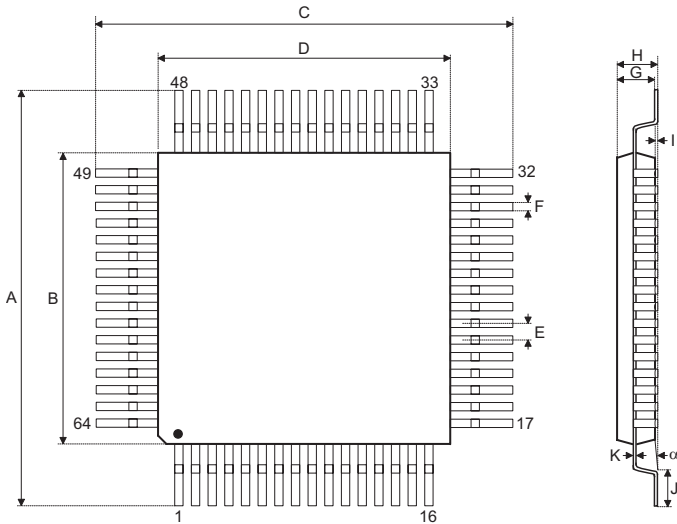
48-pin LQFP (7mm×7mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	—	0.354 BSC	—
B	—	0.276 BSC	—
C	—	0.354 BSC	—
D	—	0.276 BSC	—
E	—	0.020 BSC	—
F	0.007	0.009	0.011
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	—	9.0 BSC	—
B	—	7.0 BSC	—
C	—	9.0 BSC	—
D	—	7.0 BSC	—
E	—	0.5 BSC	—
F	0.17	0.22	0.27
G	1.35	1.4	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

64-pin LQFP (7mm×7mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	—	0.354 BSC	—
B	—	0.276 BSC	—
C	—	0.354 BSC	—
D	—	0.276 BSC	—
E	—	0.016 BSC	—
F	0.005	0.007	0.009
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	—	9.00 BSC	—
B	—	7.00 BSC	—
C	—	9.00 BSC	—
D	—	7.00 BSC	—
E	—	0.40 BSC	—
F	0.13	0.18	0.23
G	1.35	1.40	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

Copyright© 2023 by HOLTEK SEMICONDUCTOR INC. All Rights Reserved.

本文件出版时 HOLTEK 已针对所载信息为合理注意，但不保证信息准确无误。文中提到的信息仅是提供作为参考，且可能被更新取代。HOLTEK 不担保任何明示、默示或法定的，包括但不限于适合商品化、令人满意的质量、规格、特性、功能与特定用途、不侵害第三方权利等保证责任。HOLTEK 就文中提到的信息及该信息之应用，不承担任何法律责任。此外，HOLTEK 并不推荐将 HOLTEK 的产品使用在会由于故障或其他原因而可能会对人身安全造成危害的地方。HOLTEK 特此声明，不授权将产品使用于救生、维生或安全关键零部件。在救生 / 维生或安全应用中使用 HOLTEK 产品的风险完全由买方承担，如因该等使用导致 HOLTEK 遭受损害、索赔、诉讼或产生费用，买方同意出面进行辩护、赔偿并使 HOLTEK 免受损害。HOLTEK (及其授权方，如适用) 拥有本文件所提供信息 (包括但不限于内容、数据、示例、材料、图形、商标) 的知识产权，且该信息受著作权法和其他知识产权法的保护。HOLTEK 在此并未明示或暗示授予任何知识产权。HOLTEK 拥有不事先通知而修改本文件所载信息的权利。如欲取得最新的信息，请与我们联系。