

数据手册

Datasheet

APM32F035x8T7

基于 **Arm[®] Cortex[®]-M0+** 内核的 **32 位**微控制器

版本：V0.2

1 产品特性

■ 系统与架构

- 32 位 Arm® Cortex®-M0+内核，最高 72MHz 工作频率，支持单周期 32 位硬件乘法器
- M0COP 协处理器，其硬件包括：移位单元、32bit/32bit 除法器、可选带饱和的乘加运算、开方（寄存器形式）、三角函数、SVPWM（移相功能由软件实现）

■ 存储器

- Flash: 64KB
- SRAM: 10KB (8KB+2KB 协处理器专用空间)
- BootLoader: 4KB, 支持 USART 升级

■ 时钟

- HSECLK: 支持 4~32MHz 外部晶振
- LSECLK: 支持 32.768KHz 外部晶振
- HSICLK: 出厂校准的 8MHz RC 振荡器
- HSICLK14: 14MHz RC 振荡器
- LSICLK: 支持 40KHz RC 振荡器
- PLL: 锁相环, 支持 2~16 倍

■ 电源与电源管理

- 外部供电电压: $V_{DD}=2.0\sim 3.6V$
- 模拟供电电压: $V_{DDA}=V_{DD}\sim 3.6V$
- 支持上电/掉电复位 (POR/PDR)

■ 低功耗模式

- 支持睡眠、停机、待机三种模式

■ I/O

- 最多有 42 个 I/O
- 所有 I/O 都可以映射到外部中断向量
- 最多有 39 个 I/O 引脚可兼容 5V 输入

■ DMA

- 1 个 7 通道的 DMA 控制器

■ 模拟外设

- 1 个 12 位 ADC, 支持可编程转换分辨率、提高转换速率, 最多支持 16 个外部通道, 支持内部 3 个通道, 转换范围 0~3.6V, 独立模拟电源输入: 2.4~3.6V
- 2 个可编程模拟比较器

- 4 个通用运算放大器, 可通过外接电阻调整运放增益, 也可以通过设置选择内部预设的增益档位。转换速率高达 10v/us, 增益带宽积高达 10MHz
- 内置 1 个温度传感器

■ 实时时钟 RTC

- 支持日历功能
- 在停机待机模式下可用于警报和周期唤醒

■ 定时器

- 1 个 16 位高级控制定时器 TMR1, 有 7 个通道可提供给 PWM 输出, 其中 6 个通道实现互补 PWM 输出, 支持刹车功能, 支持与 M0COP 协处理器交互
- 1 个 32 位通用定时器 TMR2, 2 个 16 位通用定时器 TMR3/4
- 2 个 16 位基本定时器 TMR6/7
- 2 个看门狗定时器: 1 个独立看门狗 IWDT 和 1 个窗口看门狗 WWDT
- 1 个 24 位自减型系统滴答定时器
- 支持红外接收功能, 用于遥控

■ 通信接口

- 1 个 I2C 接口
- 2 个 U(S)ART 接口, 支持全双工通信
- 1 个 SPI 接口, 支持 I2S 功能
- 1 个 CAN 接口

■ ESD

- HBM: $\pm 4KV$
- LU: Class II A

■ CRC 计算单元

■ 串行线调试(SWD)

■ 芯片安全

- 96 位唯一 UID

■ 封装

- LQFP48
- LQFP32

目录

1	产品特性	1
2	产品信息	5
3	引脚信息	6
3.1	引脚定义	6
3.2	引脚功能描述	7
3.3	引脚复用功能配置	12
4	功能描述	15
4.1	系统架构	16
4.1.1	系统框图	16
4.1.2	地址映射	16
4.1.3	启动配置	19
4.2	内核.....	19
4.3	协处理器 M0CP	19
4.4	片上存储器.....	19
4.5	时钟.....	19
4.5.1	时钟源	20
4.5.2	系统时钟	20
4.5.3	总线时钟	20
4.6	电源管理	21
4.6.1	电源方案	21
4.6.2	调压器	21
4.6.3	电源监控器.....	21
4.7	低功耗模式.....	21
4.8	中断控制器.....	21
4.8.1	嵌套的向量式中断控制器(NVIC).....	21
4.8.2	外部中断/事件控制器(EINT)	22
4.9	DMA.....	22
4.10	GPIO.....	22
4.11	模拟外设	22
4.11.1	ADC	22
4.11.2	比较器	23

4.11.3 运算放大器 OPA	23
4.12 定时器	23
4.13 通信接口	24
4.13.1 USRAT	24
4.13.2 I2C	24
4.13.3 SPI/I2S	24
4.13.4 CAN	24
4.14 实时时钟 (RTC)	24
4.15 CRC 计算单元.....	25
5 电气特性	26
5.1 测试条件	26
5.1.1 最大值和最小值	26
5.1.2 典型值	26
5.1.3 典型曲线	26
5.1.4 电源方案	26
5.1.5 负载电容	27
5.2 通用工作条件下的测试.....	27
5.3 绝对最大额定值	28
5.3.1 最大温度特性	28
5.3.2 最大额定电压特性.....	28
5.3.3 最大额定电流特性.....	29
5.3.4 最大静电特性	29
5.3.5 静态栓锁	29
5.4 片上存储器.....	30
5.4.1 Flash 特性.....	30
5.5 时钟系统	30
5.5.1 外部时钟源特性	30
5.5.2 内部时钟源特性	31
5.5.3 PLL 特性	32
5.6 电源管理	32
5.6.1 内嵌复位和电源控制模块特性测试	32
5.7 功耗.....	33

5.7.1	功耗测试环境	33
5.7.2	运行模式	33
5.7.3	外设功耗	36
5.8	低功耗模式唤醒时间	37
5.9	I/O 端口特性.....	37
5.10	NRST 引脚特性.....	39
5.11	通信接口	39
5.11.1	I2C 接口特性.....	39
5.11.2	SPI 接口特性.....	41
5.12	ADC	42
5.12.1	内置参考电压特性.....	42
5.12.2	温度传感器特性	43
5.12.3	12 位 ADC 特性.....	43
5.13	比较器	44
5.14	运算放大器.....	44
6	封装信息	46
6.1	LQFP48 封装信息	46
6.2	LQFP32 封装信息	48
7	包装信息	51
7.1	带状包装	51
7.2	托盘包装	53
8	订货信息	55
9	常用功能模块命名.....	56
10	版本历史	57

2 产品信息

具体 APM32F035x8T7 型号产品功能和外设配置请参阅下表。

表格 1 APM32F035x8T7 型号芯片功能和外设

产品		APM32F035	
型号		C8T7	K8T7
封装		LQFP48	LQFP32
内核及最大工作频率		Arm® 32-bit Cortex®-M0+@72MHz	
M0CP 协处理器		1	
闪存 (KB)		64	
SRAM(KB)		10	
定时器	32 位/16 位通用	1/2	
	16 位高级	1	
	16 位基本	2	
	24 位计数器	1	
	看门狗 (WDT)	2 (1 个独立看门狗+1 个窗口看门狗)	
	实时时钟	1	
通信接口	USART	2	
	SPI/I2S	1/1	
	I2C	1	
	CAN	1	
12 位 ADC	单元	1	
	外部通道	16	12
	内部通道	3	
比较器		2	
运算放大器		4	2
GPIOs		42	27
工作温度		环境温度: -40℃至 105℃ 结温度: -40℃至 125℃	
工作电压		2.0~3.6V	

3 引脚信息

3.1 引脚定义

图 1 APM32F035x8T7 产品 LQFP48 引脚配置图

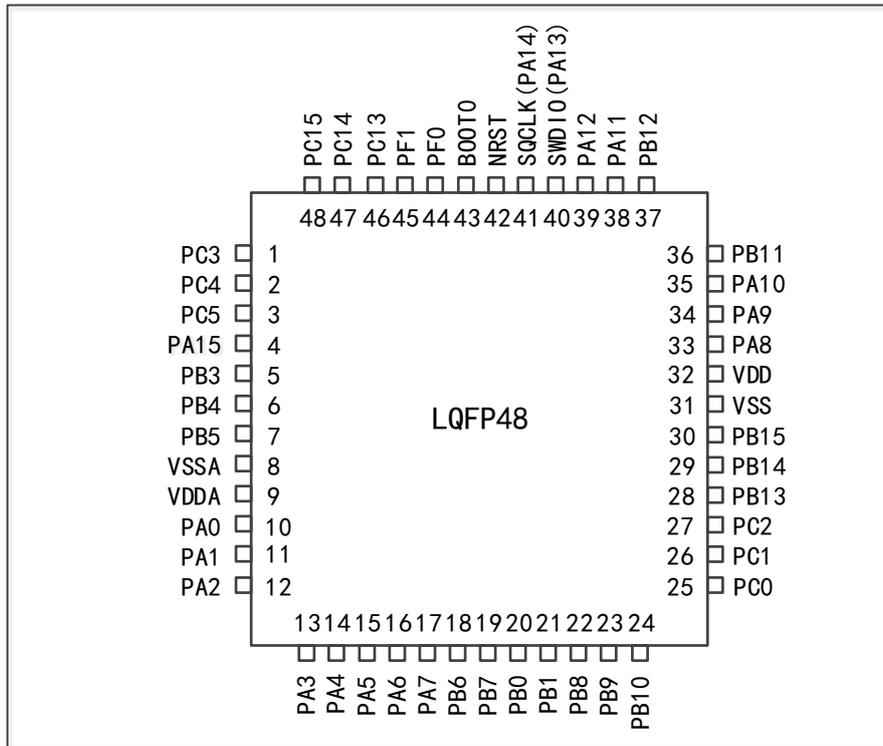
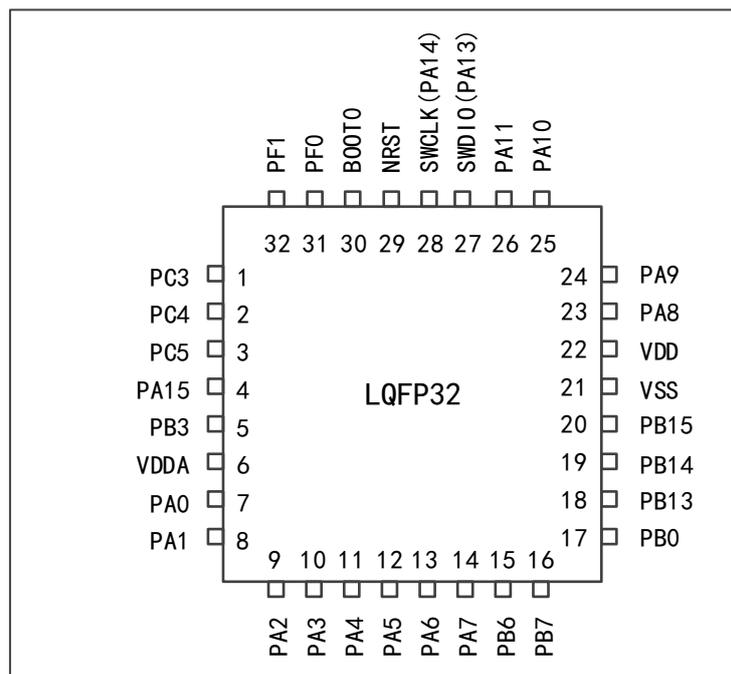


图 2 APM32F035x8T7 产品 LQFP32 引脚配置图



3.2 引脚功能描述

表格 2 输出引脚表中使用的图例/缩写

名称	缩写	定义
引脚名称	除非引脚名称下方的括号中另有规定，否则复位期间和复位后的引脚功能与实际引脚名称相同	
引脚类型	P	电源引脚
	I	仅输入引脚
	I/O	I/O 引脚
I/O 结构	5T	5V 容忍 I/O
	5Tf	5V 容忍 I/O, FM+功能
	STDA	3.3V 标准、直接连接到 ADC 的 I/O
	STD	3.3V 标准 I/O
	B	专用 Boot0 引脚
	RST	内置弱上拉电阻的双向复位引脚
注意	除非注释另有规定，否则复位期间和复位后，所有 I/O 都设置为浮空输入	
引脚功能	复用功能	通过 GPIOx_AFR 寄存器选择的功能
	附加功能	通过外设寄存器直接选择/启用的功能

表格 3 引脚功能

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PC3	EVENTOUT, TMR1_ETR, TMR2_CH4, USART1_RTS, COMP2_OUT	ADC_IN13	I/O	5T	1	1
PC4	EVENTOUT, I2C1_SDA, USART1_TX, CAN_TX, TMR1_CH4	ADC_IN14	I/O	5Tf	2	2
PC5	I2C1_SCL, USART1_RX, CAN_RX, TMR1_CH5	ADC_IN15	I/O	5Tf	3	3

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PA15	SPI1_NSS, I2S1_WS, USART2_RX, TMR2_CH1_ETR, EVENTOUT, TMR4_CH1	OP1P	I/O	5T	4	4
PB3	SPI1_SCK, I2S1_CK, EVENTOUT, TMR2_CH2, TMR3_CH2, TMR4_CH2	OP1N	I/O	5T	5	5
PB4	SPI1_MISO, I2S1_MCK, TMR3_CH1, EVENTOUT, TMR2_CH3, TMR4_CH3	OP2P	I/O	5T	6	-
PB5	SPI1_MOSI, I2S1_SD, TMR3_CH2, I2C1_SMBA, TMR3_ETR, TMR4_CH4	OP2N	I/O	5T	7	-
VSSA	VSSA	VSSA	P	-	8	-
VDDA	VDDA	VDDA	P	-	9	6
PA0	USART2_CTS, TMR2_CH1_ETR, COMP1_OUT	ADC_IN4, COMP1_INM4, COMP2_INM4	I/O	5T	10	7
PA1	EVENTOUT, USART2_RTS, TMR2_CH2, USART1_CK	ADC_IN5, COMP1_INM5, COMP2_INM5	I/O	5T	11	8
PA2	USART2_TX, TMR2_CH3, CAN_TX, USART1_TX, COMP2_OUT	ADC_IN0, COMP1_INM6, OPA1_OUT	I/O	5T	12	9
PA3	USART2_RX, TMR2_CH4, TMR2_CH3	ADC_IN1, COMP1_INP	I/O	5T	13	10

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PA4	SPI1_NSS, I2S1_WS, USART2_CK, CAN_RX, USART1_RX	ADC_IN2, COMP2_INM6, OPA2_OUT	I/O	5T	14	11
PA5	SPI1_SCK, I2S1_CK, TMR2_CH1_ETR	ADC_IN3, COMP2_INP"	I/O	5T	15	12
PA6	SPI1_MISO, I2S1_MCK, TMR3_CH1, TMR1_BKIN, EVENTOUT, COMP1_OUT	ADC_IN6	I/O	5T	16	13
PA7	SPI1_MOSI, I2S1_SD, TMR3_CH2, TMR1_CH1N, COMP2_OUT, EVENTOUT	ADC_IN7	I/O	5T	17	14
PB6	USART1_TX, I2C1_SCL, TMR3_CH3, TMR4_ETR	OP3P	I/O	5Tf	18	15
PB7	USART1_RX, I2C1_SDA	OP3N	I/O	5Tf	19	16
PB0	TMR3_CH3, TMR1_CH2N, CAN_RX, USART2_RX, EVENTOUT	ADC_IN8, OPA3_OUT	I/O	5T	20	17
PB1	"TMR3_CH4, TMR1_CH3N"	ADC_IN9	I/O	5T	21	-
PB8	I2C1_SCL	OP4P	I/O	5Tf	22	-
PB9	I2C1_SDA, IR_OUT, TMR3_CH4, EVENTOUT	OP4N	I/O	5Tf	23	-
PB10	TMR2_CH3	OP4OUT, ADC_IN12	I/O	5T	24	-

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PC0	EVENTOUT, TMR2_CH1_ETR	ADC_IN10	I/O	5T	25	-
PC1	EVENTOUT, TMR2_CH2	ADC_IN11	I/O	5T	26	-
PC2	EVENTOUT, TMR2_CH3	-	I/O	5T	27	-
PB13	SPI1_SCK, I2S1_CK, TMR1_CH1N, TMR1_CH3N	-	I/O	5T	28	18
PB14	TMR1_CH2N, SPI1_MISO, I2S1_MCK, TMR1_CH3, TMR1_CH1	-	I/O	5T	29	19
PB15	SPI1_MOSI, I2S1_SD, TMR1_CH3N, TMR1_CH1N, TMR1_CH2N	-	I/O	5T	30	20
VSS	VSS	VSS	P	-	31	21
VDD	VDD	VDD	P	-	32	22
PA8	USART1_CK, TMR1_CH1, EVENTOUT, TMR1_CH2, TMR1_CH3, MCO	-	I/O	5T	33	23
PA9	USART1_TX, TMR1_CH2, TMR1_CH1N, TMR1_CH3N	-	I/O	5T	34	24
PA10	USART1_RX, TMR1_CH3, TMR1_CH1, TMR4_CH1	-	I/O	5T	35	25
PB11	CAN_TX, TMR2_CH4, USART2_TX, TMR1_CH4, EVENTOUT	-	I/O	5T	36	-

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PB12	CAN_RX, USART2_RX, SPI1_NSS,I2S1_WS, TMR1_CH5, TMR1_BKIN, EVENT_OUT	-	I/O	5T	37	-
PA11	USART1_CTS, TMR1_CH4, COMP1_OUT, TMR4_CH2, TMR1_BKIN, TMR1_ETR, EVENTOUT	-	I/O	5T	38	26
PA12	USART1_RTS, TMR1_ETR, COMP2_OUT, TMR1_CH4, TMR4_CH3, EVENTOUT	-	I/O	5T	39	-
SWDIO(PA13)	IR_OUT, TMR4_CH4, TMR3_CH1, TMR2_CH1_ETR, USART2_RX, CAN_RX, SWDIO	-	I/O	5T	40	27
SWCLK(PA14)	USART2_TX, TMR4_ETR, TMR2_CH2, CAN_TX, SWCLK	-	I/O	5T	41	28
NRST	USART2_TX, TMR4_ETR, TMR2_CH2, CAN_TX, SWCLK	NRST	RST	RST	42	29
BOOT0	BOOT0	BOOT0	I	B	43	30
PF0	USART1_TX	OSC_IN	I/O	5T	44	31
PF1	USART1_RX, I2C1_SMBA	OSC_OUT	I/O	5T	45	32

名称 (复位后的功能)	复用功能	附加功能	类型	结构	LQFP48	LQFP32
PC13	-	RTC_TAMP1, RTC_TS, RTC_OUT, WKUP2	I/O	STD	46	-
PC14	-	OSC32_IN	I	STD	47	-
PC15	-	OSC32_OUT	O	STD	48	-

3.3 引脚复用功能配置

表格 4 端口 A 复用功能配置

引脚名称/ 配置	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0		USART2_CTS	TMR2_CH1_ETR					COMP1_OUT
PA1	EVENTOUT	USART2_RTS	TMR2_CH2	USART1_CK				
PA2		USART2_TX	TMR2_CH3	CAN_TX	USART1_TX			COMP2_OUT
PA3		USART2_RX	TMR2_CH4	TMR2_CH3				
PA4	SPI1_NSS, I2S1_WS	USART2_CK		CAN_RX	USART1_RX			
PA5	SPI1_SCK, I2S1_CK		TMR2_CH1_ETR					
PA6	SPI1_MISO, I2S1_MCK	TMR3_CH1	TMR1_BKIN				EVENTOUT	COMP1_OUT
PA7	SPI1_MOSI, I2S1_SD	TMR3_CH2	TMR1_CH1N				EVENTOUT	COMP2_OUT
PA8	MCO	USART1_CK	TMR1_CH1	EVENTOUT	TMR1_CH2	TMR1_CH3		
PA9		USART1_TX	TMR1_CH2		TMR1_CH1N	TMR1_CH3N		
PA10		USART1_RX	TMR1_CH3		TMR1_CH1	TMR4_CH1		
PA11	EVENTOUT	USART1_CTS	TMR1_CH4	TMR1_BKIN	TMR1_ETR	TMR4_CH2		COMP1_OUT
PA12	EVENTOUT	USART1_RTS	TMR1_ETR	TMR1_CH4		TMR4_CH3		COMP2_OUT
PA13	SWDIO	IR_OUT	TMR2_CH1_ETR	CAN_RX	TMR3_CH1	TMR4_CH4	USART2_RX	
PA14	SWCLK	USART2_TX	TMR2_CH2	CAN_TX		TMR4_ETR		
PA15	SPI1_NSS, I2S1_WS	USART2_RX	TMR2_CH1_ETR	EVENTOUT		TMR4_CH1		

表格 5 端口 B 复用功能配置

引脚名称/配置	AF0	AF1	AF2	AF3	AF4	AF5
PB0	EVENTOUT	TMR3_CH3	TMR1_CH2N	CAN_RX	USART2_RX	
PB1		TMR3_CH4	TMR1_CH3N			
PB3	SPI1_SCK, I2S1_CK	EVENTOUT	TMR2_CH2		TMR3_CH2	TMR4_CH2
PB4	SPI1_MISO, I2S1_MCK	TMR3_CH1	EVENTOUT	TMR2_CH3		TMR4_CH3
PB5	SPI1_MOSI, I2S1_SD	TMR3_CH2		I2C1_SMBA	TMR3_ETR	TMR4_CH4
PB6	USART1_TX	I2C1_SCL			TMR3_CH3	TMR4_ETR
PB7	USART1_RX	I2C1_SDA				
PB8		I2C1_SCL				
PB9	IR_OUT	I2C1_SDA		EVENTOUT	TMR3_CH4	
PB10			TMR2_CH3			
PB11	EVENTOUT		TMR2_CH4	CAN_TX	USART2_TX	TMR1_CH4
PB12	SPI1_NSS, I2S1_WS	EVENTOUT	TMR1_BKIN	CAN_RX	USART2_RX	TMR1_CH5
PB13	SPI1_SCK, I2S1_CK		TMR1_CH1N		TMR1_CH3N	
PB14	SPI1_MISO, I2S1_MCK	TMR1_CH1	TMR1_CH2N		TMR1_CH3	
PB15	SPI1_MOSI, I2S1_SD	TMR1_CH1N	TMR1_CH3N		TMR1_CH2N	

表格 6 端口 C 复用功能配置

引脚名称/配置	AF0	AF1	AF2	AF3	AF4
PC0	EVENTOUT		TMR2_CH1_ETR		
PC1	EVENTOUT		TMR2_CH2		
PC2	EVENTOUT		TMR2_CH3		
PC3	EVENTOUT	TMR1_ETR	TMR2_CH4	USART1_RTS	COMP2_OUT
PC4	EVENTOUT	I2C1_SDA	USART1_TX	CAN_TX	TMR1_CH4
PC5		I2C1_SCL	USART1_RX	CAN_RX	TMR1_CH5

表格 7 端口 D 复用功能配置

引脚名称/配置	AF0	AF1	AF2
PF0		USART1_TX	
PF1		USART1_RX	I2C1_SMBA

4 功能描述

APM32F035x8T7 型号芯片是基于 Arm® Cortex®-M0+内核的 32 位高性能微控制器，工作频率可达 72MHz。内置协处理器，支持和 TMR1 进行交互，提高 PWM 参数的计算速度，从而提高 PWM 的配置速度。

内置高速存储器（高达 64KB 的闪存和 10KB 的 SRAM），芯片管脚复用了大量增强的外设和 I/O。提供标准的通信接口：I2C 接口、SPI（I2S）接口、USART 接口、CAN 接口。在芯片安全方面，支持 96 位唯一 UID。

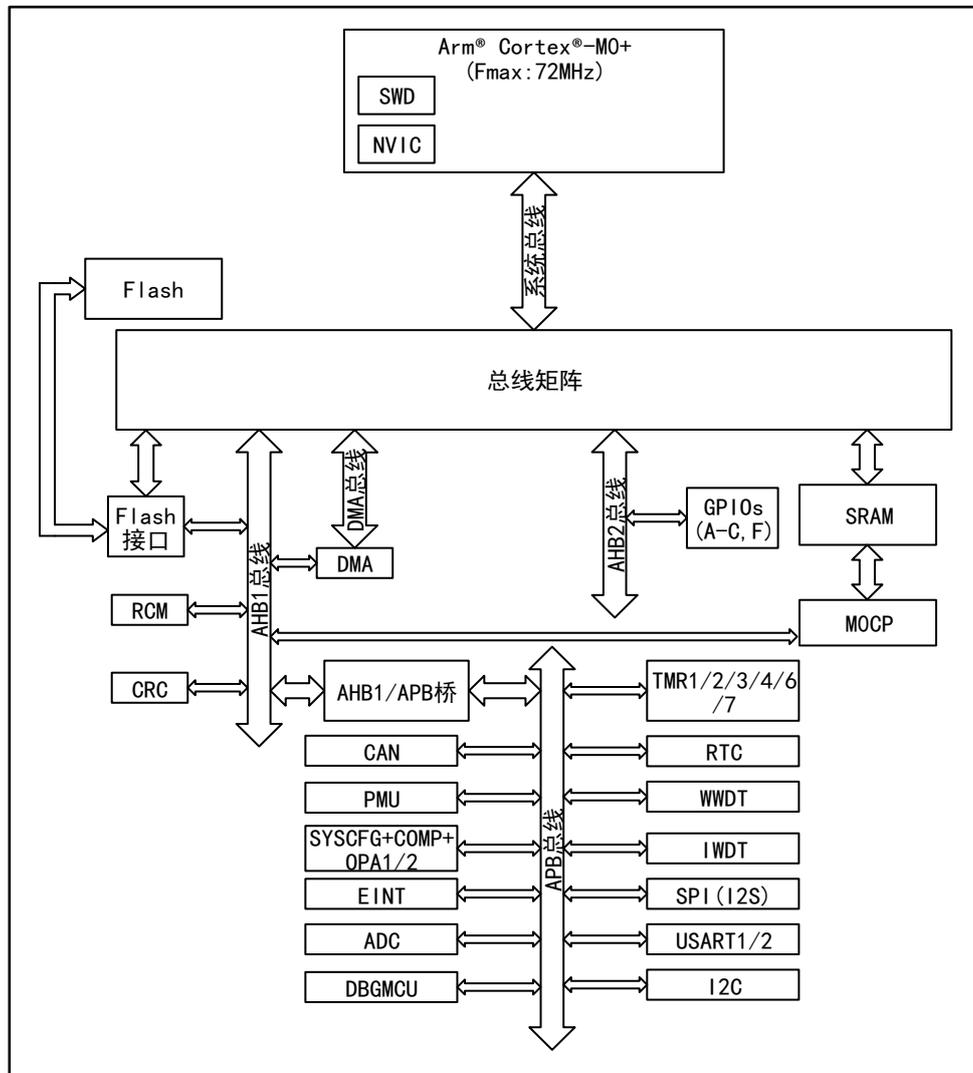
APM32F035x8T7 微控制器工作时的环境温度范围为：-40℃~+105℃（温度传感器在-40℃~105℃工作，精度为 3℃），电压范围为：2.0~3.6V，多个省电模式保证了低功耗应用的要求。

有关 Arm® Cortex®-M0+内核的相关信息，请参考 Arm® Cortex®-M0+技术参考手册，该手册可以在 Arm 公司的网站下载。

4.1 系统架构

4.1.1 系统框图

图 3 APM32F035x8T7 产品系统框图



4.1.2 地址映射

表格 8 APM32F035x8T7 存储器地址边界

设备	边界地址	大小 (字节)	存储空间
APM32F035x8T7	0x2000 2000 - 0x3FFF FFFF	~512 MB	保留
	0x2000 0000 - 0x2000 27FF	10 KB	SRAM
	0x1FFF FC00 - 0x1FFF FFFF	1 KB	保留
	0x1FFF F800 - 0x1FFF FBFF	1 KB	Option bytes
	0x1FFF F79C-0x1FFF F7FF	100 B	芯片配置区
	0x1FFF_F780-0x1FFF_F79B	28 B	OTP 选项字节
	0x1FFF EC00 - 0x1FFF F77F	2944 B	System memory

设备	边界地址	大小 (字节)	存储空间
	0x0801 0000 - 0x1FFF EBFF	~384 MB	保留
	0x0800 0000 - 0x0800 FFFF	64 KB	Main Flash memory
	0x0001 0000 - 0x07FF FFFF	~128 MB	保留
	0x0000 0000 - 0x0000 FFFF	64 KB	Main Flash memory, system memory or SRAM depending on BOOT configuration

表格 9 APM32F035x8T7 外设寄存器地址边界

总线	边界地址	大小 (字节)	外设
-	0xE000 0000 - 0xE00F FFFF	1MB	Cortex®-M0 internal peripherals
-	0x4800 1800 - 0x5FFF FFFF	~384 MB	保留
AHB2	0x4800 1400 - 0x4800 17FF	1KB	GPIOF
	0x4800 0C00 - 0x4800 13FF	2KB	保留
	0x4800 0800 - 0x4800 0BFF	1KB	GPIOC
	0x4800 0400 - 0x4800 07FF	1KB	GPIOB
	0x4800 0000 - 0x4800 03FF	1KB	GPIOA
-	0x4002 5400 - 0x47FF FFFF	~128 MB	保留
AHB1	0x4002 5000 - 0x4002 53FF	1 KB	保留
	0x4002 4400 - 0x4002 4FFF	3 KB	保留
	0x4002 4000 - 0x4002 43FF	1 KB	MOCP
	0x4002 3400 - 0x4002 3FFF	3 KB	保留
	0x4002 3000 - 0x4002 33FF	1 KB	CRC
	0x4002 2400 - 0x4002 2FFF	3 KB	保留
	0x4002 2000 - 0x4002 23FF	1 KB	FLASH interface
	0x4002 1400 - 0x4002 1FFF	3 KB	保留
	0x4002 1000 - 0x4002 13FF	1 KB	RCM
	0x4002 0400 - 0x4002 0FFF	3 KB	保留
	0x4002 0000 - 0x4002 03FF	1 KB	DMA
-	0x4001 8000 - 0x4001 FFFF	32 KB	保留
APB	0x4001 5C00 - 0x4001 7FFF	9 KB	保留
	0x4001 5800 - 0x4001 5BFF	1 KB	DBGMCU

总线	边界地址	大小 (字节)	外设
	0x4001 4400 - 0x4001 57FF	5 KB	保留
	0x4001 4000 - 0x4001 43FF	1 KB	TMR7
	0x4001 3C00 - 0x4001 3FFF	1 KB	保留
	0x4001 3800 - 0x4001 3BFF	1 KB	USART1
	0x4001 3400 - 0x4001 37FF	1 KB	保留
	0x4001 3000 - 0x4001 33FF	1 KB	SPI
	0x4001 2C00 - 0x4001 2FFF	1 KB	TMR1
	0x4001 2800 - 0x4001 2BFF	1 KB	保留
	0x4001 2400 - 0x4001 27FF	1 KB	ADC
	0x4001 0800 - 0x4001 23FF	7 KB	保留
	0x4001 0400 - 0x4001 07FF	1 KB	EINT
	0x4001 0000 - 0x4001 03FF	1 KB	SYSCFG COMP OPA
	0x4000 7400 - 0x4000 FFFF	35 KB	保留
	0x4000 7000 - 0x4000 73FF	1 KB	PMU
	0x4000 6800 - 0x4000 6FFF	2 KB	保留
	0x4000 6400 - 0x4000 67FF	1 KB	CAN
	0x4000 6000 - 0x4000 63FF	1 KB	CAN SRAM
	0x4000 5800 - 0x4000 5BFF	1 KB	保留
	0x4000 5400 - 0x4000 57FF	1 KB	I2C
	0x4000 4800 - 0x4000 53FF	3 KB	保留
	0x4000 4400 - 0x4000 47FF	1 KB	USART2
	0x4000 3400 - 0x4000 43FF	4 KB	保留
	0x4000 3000 - 0x4000 33FF	1 KB	IWDT
	0x4000 2C00 - 0x4000 2FFF	1 KB	WWDT
	0x4000 2800 - 0x4000 2BFF	1 KB	RTC
	0x4000 2400 - 0x4000 27FF	1 KB	保留
	0x4000 2000 - 0x4000 23FF	1 KB	TMR4
	0x4000 1400 - 0x4000 1FFF	3 KB	保留
	0x4000 1000 - 0x4000 13FF	1 KB	TMR6
	0x4000 0800 - 0x4000 0FFF	2 KB	保留
	0x4000 0400 - 0x4000 07FF	1 KB	TMR3

总线	边界地址	大小 (字节)	外设
	0x4000 0000 - 0x4000 03FF	1 KB	TMR2

4.1.3 启动配置

在启动时，用户可以通过设置 Boot 引脚的高低电平从而选择下列三种启动模式中的一种：

- 从用户 Flash 启动
- 从系统存储器启动
- 从内嵌 SRAM 启动

若从系统存储器中启动，用户可以使用 USART 重新编程用户 Flash (ISP)。

4.2 内核

Arm® Cortex®-M0+内核是最新一代的嵌入式 Arm 内核。它是一个低成本的平台，APM32 基于该平台开发，针对于系统功耗做出了大量的优化，同时 APM32 提供了优良的计算性能和先进的系统中断响应。

APM32F035 系列基于嵌入式 Arm 内核，因此兼容所有 Arm 工具和软件。

4.3 协处理器 M0CP

协处理器包含硬件除法、硬件开方、三角函数生成、SVPWM 生成五段和七段式功能。

协处理器(M0CP) 旨在加速一些运行在 Arm Cortex-M0+上，与 FOC (Field Oriented Control, 磁场定向控制) 相关的应用。

4.4 片上存储器

用户可修改的存储器包括但不只有主存储器、SRAM、选项字节、BootLoader，BootLoader 出厂时已写入程序，不可修改。

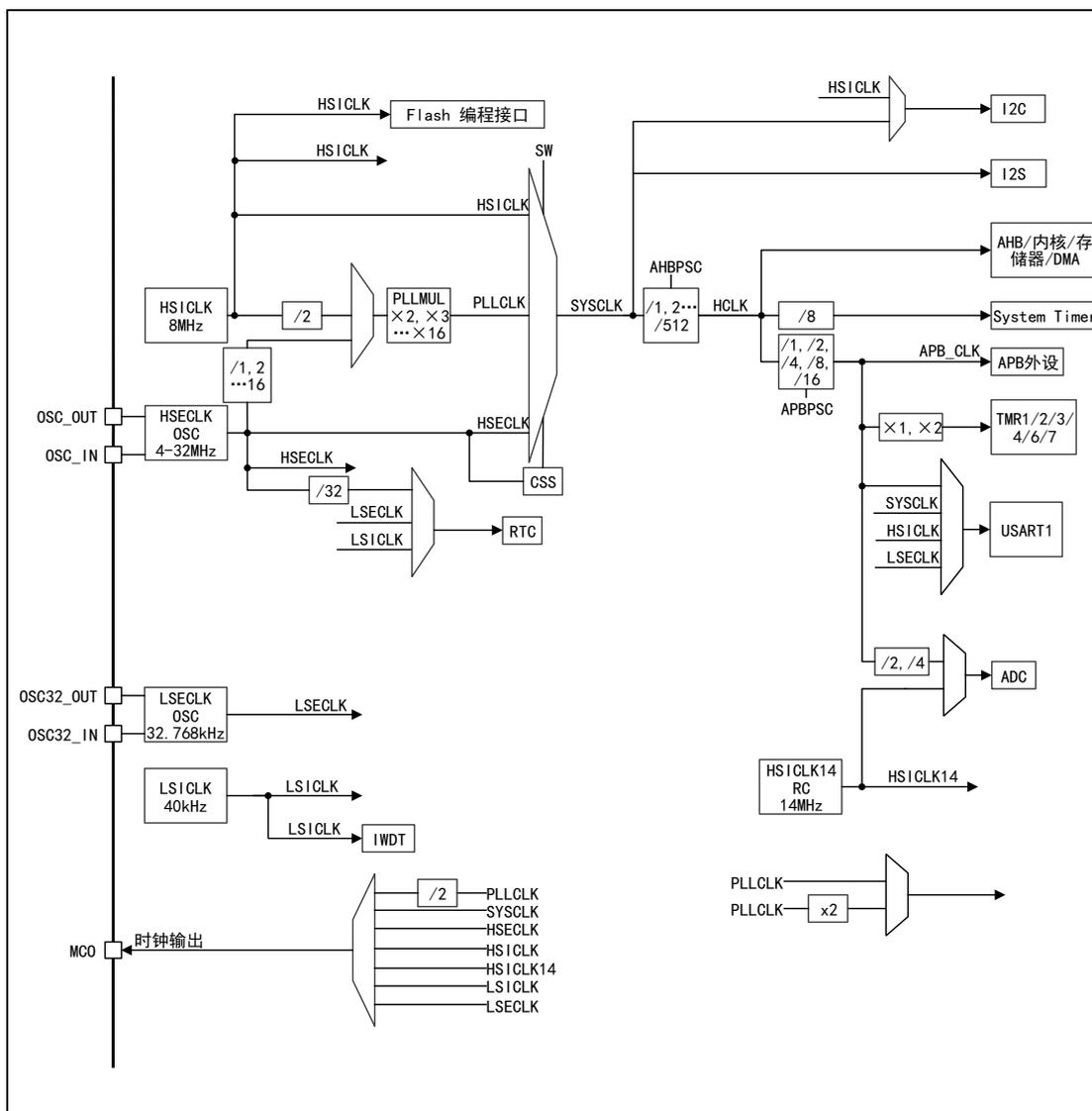
表格 10 存储器说明

存储器	最大字节	说明
主存储器	64KB	存储用户代码、常量数据
SRAM	10KB	不支持奇偶校验。其中，有 2KB 属于协处理器专用空间。
选项字节	64Bytes	可配置 3 个级别保护部分主存储器或整个主存储器
系统存储区	2944Bytes	存放 BootLoader 程序

4.5 时钟

APM32F035x8T7 的时钟树见下图：

图 4 APM32F035x8T7 产品时钟树



4.5.1 时钟源

APM32F035x8T7 的时钟源按速度分为高速时钟、低速时钟，高速时钟有 HSICLK、HSICLK14、HSECLK，低速时钟有 LSECLK、LSICLK；按片内/外分为个、外部时钟，内部时钟有 LSICLK、HSICLK、HSICLK14，外部时钟有 HSECLK、LSECLK，其中 HSICLK 在出厂时会校准。

4.5.2 系统时钟

SYSCLK 时钟源可以是 HSECLK，PLLCLK 或 HSICLK。

4.5.3 总线时钟

AHB 的时钟源是 SYSCLK，APB 的时钟源是 HCLK，配置分频系数可获得所需的时钟，HCLK、PCLK 的最大值是 72MHz。

4.6 电源管理

4.6.1 电源方案

表格 11 电源方案

名称	电压范围	说明
V _{DD}	2.0~3.6V	V _{DD} 直接给 IO 口供电，另外 V _{DD} 经电压调压器为核心电路供电
V _{DDA}	V _{DD} ~3.6V	V _{DDA} 为 ADC、复位模块、RC 振荡器和 PLL 供电。V _{DDA} 电压电平必须始终大于或等于 V _{DD} 电压电平，并且优先提供

注：有关如何连接电源引脚的更多详细信息参见电源方案图。

4.6.2 调压器

电压调压器主要有三种模式，通过电压调压器可调节 MCU 的工作模式，从而减少功耗。三种模式详情请参见下表。

表格 12 电压调节器的工作模式

名称	说明
主模式 (MR)	用于正常工作模式。
低功耗模式 (LPR)	在电力需求减少时，可用于停止模式。
关断模式	用于电源待机模式，稳压器输出高阻抗，内核电路的供电切断，稳压器处于零消耗状态，且寄存器和 SRAM 的数据会全部丢失。

注：调压器在复位后始终处于工作状态，在关断模式下高阻输出。

4.6.3 电源监控器

产品内部集成了上电复位(POR)和掉电复位(PDR)电路。这两种电路始终处于工作状态。当掉电复位电路监测到电源电压低于规定的阈值 (VPOR/PDR) 时，即使外部复位电路，系统保持复位状态。

该产品内置能够监测 VDD 并将其与 VPVD 阈值比较的可编程电压调节器 (PVD)，当 VDD 在 VPVD 阈值范围外且中断使能时会产生中断，可通过中断服务程序将 MCU 设置成安全状态。

4.7 低功耗模式

APM32F035x8T7 支持睡眠、停机、待机三种低功耗模式，这三种模式在功耗、唤醒时间长短、唤醒方式存在差异，可依据实际应用需求选择低功耗模式。

4.8 中断控制器

4.8.1 嵌套的向量式中断控制器(NVIC)

内置 1 个嵌套向量中断控制器 (NVIC)，NVIC 能够处理多达 32 个可屏蔽中断通道 (不包括 16 个 Cortex[®]-M0+的中断线) 和 4 个优先级；可直接向内核传递中

断向量入口地址，从而达到低延迟的中断响应处理能优先处理晚到的较高优先级中断。

4.8.2 外部中断/事件控制器(EINT)

外部中断/事件控制器有 19 个边沿检测器，每个检测器包含边沿检测电路、中断/事件请求产生电路；每个检测器可配置为上升沿触发、下降沿、双边沿触发，也能够单独屏蔽；最多 42 个 GPIO 可连接到 16 个外部中断线。

4.9 DMA

内置 1 个 DMA，支持 7 路 DMA 通道，每个通道支持多个 DMA 请求，但同一时刻只允许 1 个 DMA 请求进入 DMA 通道，支持 DMA 请求的外设有：ADC、SPI1、USART1/2、I2C1、TMR1、TMR2、TMR3、TMR6、TMR7。可配置 4 级 DMA 通道优先级，支持“存储器→存储器、存储器→外设、外设→存储器”数据传输（存储器包括 Flash、SRAM）。

4.10 GPIO

GPIO 的工作模式可配置成普通输入、普通输出、复用功能、模拟输入输出，普通输入可配置成浮空输入、上拉输入、下拉输入，普通输出可配置为推挽输出、开漏输出，复用功能可用于数字外设，模拟输入输出可用于模拟外设及低功耗模式；可配置使能与禁止上拉/下拉电阻；可配置 2MHz、10MHz、50MHz 的速度，速度越大，功耗、噪声也会越大。

4.11 模拟外设

4.11.1 ADC

内置 1 个 12 位的 ADC，共 19 个通道，16 个外部通道和 3 个内部通道。内部通道用于连接温度传感器、测量参考电压、 V_{BAT} 电压；可配置分辨率，可编程采样时间，支持自校准；启动方式支持软件触发、硬件触发；转换方式支持单次转换、连续转换、间断转换，转换通道选择支持单通道转换、选定某一序列通道扫描转换；支持模拟看门狗，支持 DMA。

4.11.1.1. 温度传感器

内置 1 个温度传感器（ T_{sensor} ），内部连接 ADC_IN16 通道，传感器产生的电压随着温度线性变化，可通过 ADC 获取转换的电压值换算成温度。

表格 13 T_{sensor} 校准值

校准值名称	描述	存储地址
V_{sensor_CAL1}	在 30°C ($\pm 5^\circ\text{C}$) 温度， $V_{DDA}=3.3\text{V}$ ($\pm 10\text{mV}$) 下采集的原始数据	0x1FFF F7B8 - 0x1FFF F7B9
V_{sensor_CAL2}	在 105°C ($\pm 5^\circ\text{C}$) 温度， $V_{DDA}=3.3\text{V}$ ($\pm 10\text{mV}$) 下采集的原始数据	0x1FFF F7C2 - 0x1FFF F7C3

4.11.1.2. 内部参考电压 (V_{REFINT})

内部参考电压(V_{REFINT})为 ADC 提供稳定的(带隙)电压输出。 V_{REFINT} 内部连接到 ADC_IN17 输入通道, 它以只读模式访问。

表格 14 内部参考电压校准值

校准值名称	描述	存储地址
V_{REFINT_CAL}	在 $30^{\circ}\text{C}(\pm 5^{\circ}\text{C})$ 温度, $V_{DDA}=3.3\text{V}(\pm 10\text{mV})$ 下采集的原始数据	0x1FFF F7BA - 0x1FFF F7BB

4.11.1.3. $1/2*V_{DD}$ 引脚电压

$1/2*V_{DD}$ 引脚输入电压选择 ADC1_IN18 输入通道。

4.11.2 比较器

内置 2 个轨对轨比较器, 比较器的比较速度、迟滞电压、信号源均可编程。能够产生中断。能从睡眠模式和停止模式中被外部中断唤醒, 并且能够在停止模式下工作。

4.11.3 运算放大器 OPA

内置最多 4 个可独立使用的 OPA, 它们也可以和 COMP、ADC 结合使用。放大器输出可作为 ADC 转换模块的输入。

4.12 定时器

内置 1 个 16 位高级定时器 TMR1、1 个 32 位通用定时器 TMR2、2 个 16 位通用定时器 TMR3/4、2 个 16 位基本定时器 TMR6/7、1 个独立看门狗定时器、1 个窗口看门狗定时器、1 个 24 位自减型系统滴答定时器、1 个红外定时器 IRTMR。

看门狗定时器可用来检测程序是否正常运行。

系统滴答定时器是内核的外设, 具有自动重加载功能, 当计数器为 0 时能产生一个可屏蔽系统中断, 可用于实时操作系统、普通的延时。

表格 15 产品包含的定时器主要差异

项目	具体内容/类别	高级定时器	通用定时器		基本定时器
名称	-	TMR1	TMR2	TMR3/4	TMR6/7
时基单元	计数器	16 位	32 位	16 位	16 位
	预分频器	16 位	16 位	16 位	16 位
	计数模式	向上 向下 中央对齐	向上 向下 中央对齐	向上 向下 中央对齐	向上
通道	输入通道	4	4	4	0

项目	具体内容/类别	高级定时器	通用定时器		基本定时器
	捕获比较通道	4	4	4	0
	输出通道	8	4	4	0
	互补输出通道	3组	0	0	0
功能	产生 DMA 请求	可以	可以	可以	可以
	PWM 模式	有	有	有	无
	单脉冲模式	有	有	有	无
	强制输出模式	有	有	有	无
	死区插入	有	无	无	无

4.13 通信接口

4.13.1 USRAT

芯片内置 2 个通用同步/异步收发器，USRAT1 支持智能卡模式，而 USART2 不支持。

4.13.2 I2C

内置最多 2 个 I2C，均可工作于多主模式和从模式，支持 7 位和 10 位寻址模式，支持标准模式（最高 100kbit/s）、快速模式（最高 400kbit/s）、超快速模式（1Mbit/s），可使用 DMA 控制器。

此外，I2C1 还为 SMBUS2.0 和 PMBUS1.1 提供硬件支持：ARP 功能、主机通知协议、硬件 CRC(PEC)生成/验证、超时验证和警报协议管理。

4.13.3 SPI/I2S

内置 1 个 SPI 接口，在主模式、从模式下均支持全双工、半双工通信，可使用 DMA 控制器，可配置每帧 4~16 位，通信速率最高 18Mbit/s。

I2S 与 SPI 属于同个 IP，具有单工通信（仅发送/接收）的主从模式，可选 16/24/32 位数据长度。

4.13.4 CAN

内置 1 个 CAN，符合 CAN2.0A 和 CAN2.0B（active）规范，最高比特率支持 1Mbit/s，发送、接收帧格式支持 11 位标识符的标准帧、29 位标识符的扩展帧。

4.14 实时时钟（RTC）

内置 1 个 RTC，引脚有 LSECLK 信号输入引脚（OSC32_IN、OSC32_OUT）、1 个 TAMP 输入信号检测引脚（RTC_TAMP1）、1 个参考时钟输入信号（RTC_REFIN）、1 个输出时间戳事件输出引脚（RTC_TS），1 个信号输出引脚

RTC_OUT（可配置成校准信号输出或者闹钟信号输出）。

时钟源可选择外部 32.768kHz 的外部晶振、谐振器或振荡器、LSICLK、HSECLK/32。

具有日历功能，可显示亚秒、秒、分钟、小时（12 或 24 小时格式）、星期、日期、月、年。支持闹钟功能，可输出闹钟信号给外部期间使用，可自身从低功耗模式唤醒。能接收信号从低功耗模式唤醒。在准确性方面，支持夏令时间补偿、月份天数补偿、闰年天数补偿，在精确性方面，可用 RTC 的数字校准功能修复晶振引起的误差，可以用更精确的第二源时钟(50 或 60Hz)来提高日历的精度。

4.15 CRC 计算单元

内置 1 个 CRC（循环冗余校验）计算单元，可产生 CRC 码，可操作 8 位、16 位、32 位数据。

5 电气特性

5.1 测试条件

所有电压参数（特殊说明外）都以 V_{SS} 为参照。

5.1.1 最大值和最小值

除非特别说明，所有产品是在 $T_A=25^{\circ}\text{C}$ 下在生产线上进行测试的。其最大和最小值可支持所定最恶劣的环境温度、供电电压和时钟频率。

在每个表格下方的注解中说明是通过综合评估、设计仿真或工艺特性得到的数据，没有在生产线上进行测试；在综合评估的基础上，通过样本测试后，取其平均值再加减三倍的标准差(平均 $\pm 3\Sigma$)得到最大和最小数值。

5.1.2 典型值

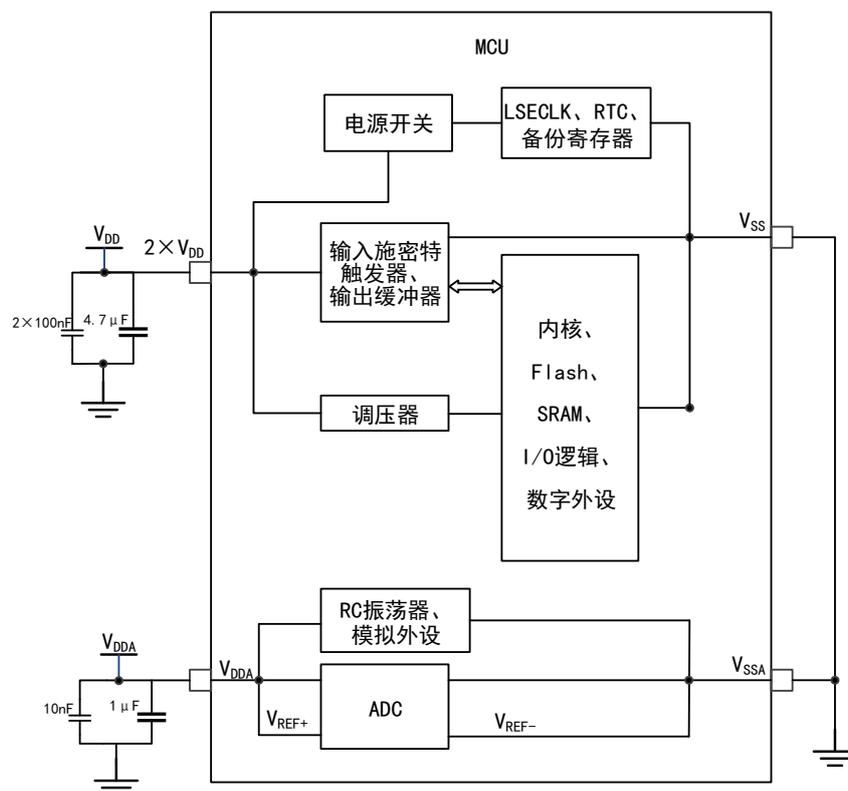
除非特别说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{DD}=V_{DDA}=3.3\text{V}$ ；这些数据仅用于设计指导。

5.1.3 典型曲线

除非特别说明，典型曲线不会在生产线上进行测试，仅用于设计指导。

5.1.4 电源方案

图 5 电源方案



5.1.5 负载电容

图 6 测量引脚参数时的负载条件

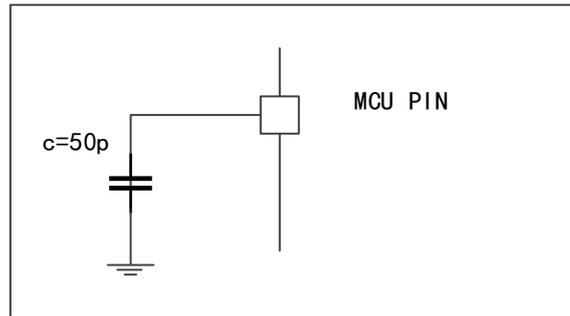


图 7 引脚输入电压测量方案

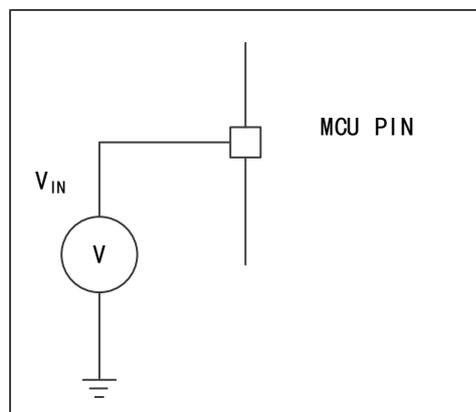
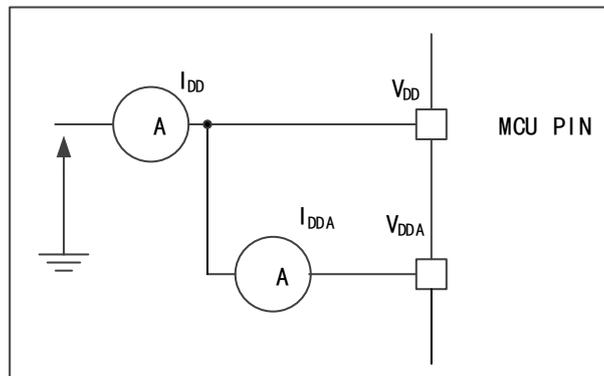


图 8 电流消耗测量方案



5.2 通用工作条件下的测试

表格 16 通用工作条件

符号	参数	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率	-	0	72	MHz
f _{PCLK}	内部 APB 时钟频率	-	0	36	

符号	参数	条件	最小值	最大值	单位
V_{DD}	标准工作电压	-	2	3.6	V
V_{DDA}	模拟部分工作电压 (未使用 ADC 时)	V_{DDA} 不得小于 V_{DD}	V_{DD}	3.6	V
	模拟部分工作电压 (使用 ADC 时)		2.4	3.6	V
V_{IN}	I/O 输入电压	STD 和 RST I/O	-0.3	$V_{DD}+0.3$	V
		STDA I/O	-0.3	$V_{DDA}+0.3$	
		5T 和 5Tf I/O	-0.3	5.5	
		BOOT0	0	5.5	

5.3 绝对最大额定值

器件上的载荷如果超过绝对最大额定值，可能会导致器件永久性的损坏。这里只是给出能承受的最大载荷，不保证在此条件下器件的功能运行正常。

5.3.1 最大温度特性

表格 17 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~ +150	°C
T_J	最大结温度	150	°C

5.3.2 最大额定电压特性

表格 18 最大额定电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压 (V_{DD}) ⁽¹⁾	-0.3	4.0	V
$V_{DDA}-V_{SS}$	外部模拟电源电压 (V_{DDA})	-0.3	4.0	
$V_{DD}-V_{DDA}$	$V_{DD}>V_{DDA}$ 允许的电压差	-	0.4	
V_{IN}	FT 和 FTf 引脚上的输入电压	$V_{SS}-0.3$	$V_{DD}+4.0$ ⁽²⁾	
	TTa 引脚上的输入电压	$V_{SS}-0.3$	4.0	
	BOOT0	0	$V_{DD}+4.0$	
	任何其他引脚上的输入电压	$V_{SS}-0.3$	4.0	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx}-V_{SS} $	不同接地引脚之间的电压差	-	50	

注:

- (1) V_{DD}, V_{DDA} 和 V_{SS}, V_{SSA} 引脚必须始终连接至外部电源上。
- (2) 如果 IO 配置为上拉或下拉输入，最大输入电压为 4V。

5.3.3 最大额定电流特性

表格 19 最大额定电流特性

符号	描述	最大值	单位
ΣI_{VDD}	总电流为所有 V_{DD} 电源线(电源)的总和 ⁽¹⁾	120	mA
ΣI_{VSS}	所有 V_{SS} 接地线之和的总电流 ⁽¹⁾	-120	
$I_{VDD(PIN)}$	经过 V_{DD}/V_{DDA} 电源线的总电流(供应电流) ⁽¹⁾	100	
$I_{VSS(PIN)}$	经过 V_{SS} 地线的总电流(流出电流) ⁽¹⁾	-100	
$I_{IO(PIN)}$	任意 I/O 和控制引脚上的灌电流	25	
	任意 I/O 和控制引脚上的拉电流	-25	
$\Sigma I_{IO(PIN)}$	所有 I/O 和控制引脚之和的输出总下沉电流 ⁽²⁾	80	
	所有 I/O 和控制引脚之和的输出总电流来源 ⁽²⁾	-80	
$I_{INJ(PIN)}^{(3)}$	5T 和 5Tf 引脚的注入电流	-5/+0 ⁽⁴⁾	
	STD 和 RST 引脚的注入电流	± 5	
	STDA 引脚的注入电流 ⁽⁵⁾	± 5	
$\Sigma I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁶⁾	± 25	

注:

1. 所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})必须始终在允许范围内。
2. 如果 V_{IN} 超过最大值, 必须在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > V_{DD}$ 时, 电流流入引脚; 当 $V_{IN} < V_{SS}$ 时, 电流流出引脚。
3. 流出电流会干扰 ADC 的模拟性能。
4. 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为流入电流与流出电流的即时绝对值之和。
5. 在这些 I/O 上, $V_{IN} > V_{DDA}$ 引发正注入。负注入会干扰器件的模拟性能。
6. 当多个输入被提交到一个电流注入时, 最大 $\Sigma I_{INJ(PIN)}$ 注入正负电流的绝对值(瞬时值)。

5.3.4 最大静电特性

表格 20 静电放电 (ESD)

符号	参数	条件	最大值	单位
$V_{ESD(HBM)}$	静电放电电压(人体模型)	ANSI/ESDA/JEDEC JS-001-2017, 24°C	4000	V

注: 样品由第三方测试机构测得, 不在生产中测试。

5.3.5 静态栓锁

表格 21 静态栓锁

符号	参数	条件	类型
LU	静态栓锁类	$T_A = +105^\circ\text{C}$	class II A

5.4 片上存储器

5.4.1 Flash 特性

表格 22 Flash 特性

符号	参数	条件	最小值	典型值	最大值	单位
t _{prog}	16 位编程时间	T _A =-40~105℃, V _{DD} =2.0~3.6V	-	22.4	-	μs
t _{ERASE}	页(2KB)擦除时间	T _A =-40~105℃, V _{DD} =2.0~3.6V	-	1.5	-	ms
t _{ME}	整片擦除时间	T _A =25℃, V _{DD} =3.3V	-	6.2	-	ms
V _{prog}	编程电压	T _A =-40~105℃	2	-	3.6	V

注：由综合评估得出，不在生产中测试。

5.5 时钟系统

5.5.1 外部时钟源特性

晶体谐振器产生的高速外部时钟

有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

表格 23 HSECLK4~32MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{OSC_IN}	振荡器频率	-	4	8	32	MHz
R _F	反馈电阻	-	-	200	-	kΩ
I _{DD}	HSECLK 电流消耗	V _{DD} =3.3V, C _L =10pF@8MHz	-	TBD	-	mA
t _{SU(HSECLK)}	启动时间	V _{DD} 是稳定的	-	2.28	-	ms
Duty _(HSECLK)	占空比	-	50	-	55	%

注：由综合评估得出，不在生产中测试。

晶体谐振器产生的低速外部时钟

有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。

表格 24 LSECLK 振荡器特性(f_{LSECLK}=32.768KHz)

符号	参数	条件	最小值	典型值	最大值	单位
I _{DD}	LSECLK 电流消耗	高驱动能力	-	-	TBD	μA
t _{SU(LSECLK)} ⁽¹⁾	启动时间	V _{DDIOx} 稳定	-	2	-	s
Duty _(LSECLK)	占空比	-	40	-	60	%

注：由综合评估得出，不在生产中测试。

- (1) $t_{SU}(LSECLK)$ 是启动时间，是从软件使能 LSECLK 开始测量，直至得到稳定的 32.768KHz 振荡这段时间；这个数值是使用一个标准的晶体谐振器测量得到的，它可能因晶体制造商的不同而不同。

5.5.2 内部时钟源特性

高速内部（HSICLK）RC 振荡器

表格 25 HSICLK 振荡器特性

符号	参数	条件		最小值	典型值	最大值	单位
f_{HSICLK}	频率	-		-	8	-	MHz
$AcCHSICLK$	HSICLK 振荡器的精度	工厂校准	$V_{DD}=3.3V,$ $T_A=25^{\circ}C^{(1)}$	-1	-	1	%
			$V_{DD}=2-3.6V,$ $T_A=-40\sim 105^{\circ}C$	-3	-	3	%
$t_{SU}(HSICLK)$	HSICLK 振荡器启动时间	$V_{DD}=3.3V$ $T_A=-40\sim 105^{\circ}C$		4	-	6	μs
$I_{DDA}(HSICLK)$	HSICLK 振荡器功耗	-		-	TBD	TBD	μA

注：除了（1）在生产中校准外，其它数据由综合评估得出，不在生产中测试。

表格 26 HSICLK14 振荡器特性

符号	参数	条件		最小值	典型值	最大值	单位
$f_{HSICLK14}$	频率	-		-	14	-	MHz
$AcCHSICLK14$	HSICLK14 振荡器的精度	工厂校准	$V_{DD}=3.3V,$ $T_A=25^{\circ}C^{(1)}$	-1	-	1	%
			$V_{DD}=2-3.6V,$ $T_A=-40\sim 105^{\circ}C$	-7	-	3	%
$t_{SU}(HSICLK14)$	HSICLK14 振荡器启动时间	$V_{DD}=3.3V$ $T_A=-40\sim 105^{\circ}C$		4	-	7	us
$I_{DDA}(HSICLK14)$	HSICLK14 振荡器功耗	-		-	TBD	TBD	μA

注：除了（1）在生产中校准外，其它数据由综合评估得出，不在生产中测试。

低速内部（LSICLK）RC 振荡器

表格 27 LSICLK 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f_{LSICLK}	频率 ($V_{DD}=2-3.6V, T_A=-40\sim 105^{\circ}C$)	30	42	50	KHz
$t_{SU}(LSICLK)$	LSICLK 振荡器启动时间 ($V_{DD}=3.3V, T_A=-40\sim 105^{\circ}C$)	-	-	35	μs
$I_{DD}(LSICLK)$	LSICLK 振荡器功耗	-	TBD	TBD	μA

注：由综合评估得出，不在生产中测试。

5.5.3 PLL 特性

表格 28 PLL 特性

符号	参数	数值			单位
		最小值	典型值	最大值	
f _{PLL_IN}	PLL 输入时钟	1	8	25	MHz
	PLL 输入时钟占空比	40	-	60	%
f _{PLL_OUT}	PLL 倍频输出时钟 (V _{DD} =3.3V, T _A =-40~105℃)	2	-	72	MHz
t _{LOCK}	PLL 锁相时间	-	-	200	μs

注：由综合评估得出，不在生产中测试。

5.6 电源管理

5.6.1 内嵌复位和电源控制模块特性测试

表格 29 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR/PDR} ⁽¹⁾	上电/掉电复位阈值	下降沿	1.86	1.88	1.92	V
		上升沿	1.92	1.94	1.98	V
V _{PDRhyst}	PDR 迟滞	-	-	100	-	mV
T _{RSTTEMPO}	复位持续时间	-	2.02	2.43	3.78	ms

注：由综合评估得出，不在生产中测试。

(1) PDR 检测器监控 V_{DD} 和 V_{DDA}(如果在选项字节中保持启用), POR 检测器仅监控 V_{DD}。

表格 30 可编程电压检测器特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD}	可编程的电压检测器的电平选择	PLS[2:0]=000 (上升沿)	2.08	2.10	2.18	V
		PLS[2:0]=000 (下降沿)	2.18	2.20	2.29	V
		PLS[2:0]=001 (上升沿)	2.19	2.20	2.29	V
		PLS[2:0]=001 (下降沿)	2.28	2.31	2.40	V
		PLS[2:0]=010 (上升沿)	2.27	2.30	2.39	V
		PLS[2:0]=010 (下降沿)	2.38	2.41	2.51	V
		PLS[2:0]=011 (上升沿)	2.37	2.40	2.50	V
		PLS[2:0]=011 (下降沿)	2.47	2.50	2.60	V
		PLS[2:0]=100 (上升沿)	2.46	2.49	2.59	V
		PLS[2:0]=100 (下降沿)	2.57	2.61	2.71	V

符号	参数	条件	最小值	典型值	最大值	单位
		PLS[2:0]=101 (上升沿)	2.56	2.60	2.70	V
		PLS[2:0]=101 (下降沿)	2.67	2.70	2.81	V
		PLS[2:0]=110 (上升沿)	2.66	2.70	2.80	V
		PLS[2:0]=110 (下降沿)	2.77	2.80	2.91	V
		PLS[2:0]=111 (上升沿)	2.76	2.80	2.91	V
		PLS[2:0]=111 (下降沿)	2.86	2.90	3.01	V
VPVDhyst	PVD 迟滞	-	-	100	-	mV

注：由综合评估得出，不在生产中测试。

5.7 功耗

5.7.1 功耗测试环境

- (1) 执行 Dhystone2.1，编译环境为 KeilV5 以及编译优化等级为 L0 条件下测试。
- (2) 所有的 I/O 引脚配置成模拟输入，都连接到一个静态电平上 V_{DD} 或 V_{SS} (无负载)。
- (3) 除非特别说明，所有的外设都关闭。
- (4) Flash 等待周期的设置和 f_{HCLK} 的关系：
 0~24MHz: 0 个等待周期；
 24~48MHz: 1 个等待周期；
 48~72MHz: 2 个等待周期。
- (5) 大于 24MHz 时指令预取功能开启(提示：这位的设置必须在时钟设置和总线分频之前进行)。
- (6) 当外设开启时： $f_{PCLK}=f_{HCLK}$ 。

5.7.2 运行模式

表格 31 程序在 Flash 执行，运行模式功耗

参数	条件	f_{HCLK}	典型值 ⁽¹⁾ (mA)	
			$T_A=25^{\circ}\text{C}$, $V_{DD}=3.3\text{V}$	$T_A=105^{\circ}\text{C}$, $V_{DD}=3.6\text{V}$
运行模式	外部时钟 ⁽²⁾ , 使能所有外设	72MHz	18.37	20.53
		48MHz	11.58	12.35
		24MHz	6.07	6.51
		8MHz	2.31	2.62
	外部时钟 ⁽²⁾ , 关闭所有外设	72MHz	13.44	14.89
		48MHz	8.32	8.82
24MHz		4.41	4.78	

参数	条件	f _{HCLK}	典型值 ⁽¹⁾ (mA)	最大值 ⁽¹⁾ (mA)
			T _A =25℃, V _{DD} =3.3V	T _A =105℃, V _{DD} =3.6V
	内部时钟, 使能所有外设	8MHz	1.77	2.08
		72MHz	13.67	15.46
		48MHz	11.14	11.78
		24MHz	5.60	5.97
	内部时钟, 关闭所有外设	8MHz	1.85	2.08
		72MHz	10.38	11.72
		48MHz	7.83	8.27
		24MHz	3.88	4.27
	内部时钟, 关闭所有外设	8MHz	1.26	1.47

注:

- (1) 基于综合评估的数据, 除非另有说明, 否则不在生产中测试。
- (2) 外部时钟为 8MHz, 当 f_{HCLK}>8MHz 时, 开启 PLL。

表格 32 程序在 SRAM 中执行, 运行模式功耗

参数	条件	f _{HCLK}	典型值 ⁽¹⁾	最大值 ⁽¹⁾
			T _A =25℃, V _{DD} =3.3V	T _A =105℃, V _{DD} =3.6V
运行模式	外部时钟 ⁽²⁾ , 使能所有外设	72MHz	15.65	17.41
		48MHz	9.12	9.16
		24MHz	4.79	4.87
		8MHz	1.93	1.92
	外部时钟 ⁽²⁾ , 关闭所有外设	48MHz	11.67	12.98
		72MHz	5.91	6.35
		24MHz	3.24	3.61
		8MHz	1.39	1.72
	内部时钟, 使能所有外设	72MHz	11.68	13.07
		48MHz	8.69	8.74
		24MHz	4.35	4.46
		8MHz	1.48	1.53
	内部时钟, 关闭所有外设	72MHz	10.53	11.87
		48MHz	5.39	5.77
		24MHz	2.74	3.04
		8MHz	0.88	1.07

注:

- (1) 由综合评估得出, 不在生产中测试。

(2) 外部时钟为 8MHz，当 $f_{HCLK} > 8\text{MHz}$ 时，开启 PLL。

表格 33 程序在 SRAM 或 Flash 中执行，睡眠模式下功耗

参数	条件	f_{HCLK}	典型值 ⁽¹⁾		最大值 ⁽¹⁾	
			$T_A=25^\circ\text{C}$, $V_{DD}=3.3\text{V}$		$T_A=105^\circ\text{C}$, $V_{DD}=3.6\text{V}$	
睡眠模式	外部时钟 ⁽²⁾ ，使能所有外设	72MHz	11.45		11.51	
		48MHz	6.45		6.87	
		24MHz	3.57		3.86	
		8MHz	1.48		1.8	
	外部时钟 ⁽²⁾ ，关闭所有外设	72MHz	4.45		5.59	
		48MHz	2.62		2.91	
		24MHz	1.66		1.97	
		8MHz	0.81		1.18	
	内部时钟，使能所有外设	72MHz	8.05		8.60	
		48MHz	5.99		6.38	
		24MHz	3.11		3.38	
		8MHz	1.01		1.2	
	内部时钟，关闭所有外设	72MHz	3.45		4.74	
		48MHz	2.10		2.35	
		24MHz	1.14		1.35	
		8MHz	0.34		0.5	

注：

(1) 由综合评估得出，不在生产中测试。

(2) 外部时钟为 8MHz，当 $f_{HCLK} > 8\text{MHz}$ 时，开启 PLL。

表格 34 停机、待机模式功耗

参数	条件		典型值 ($T_A=25^\circ\text{C}$)				最大值 ⁽¹⁾ ($T_A=105^\circ\text{C}$)	
			$V_{DD}=2.4\text{V}$		$V_{DD}=3.3\text{V}$		$V_{DD}=3.6\text{V}$	
			$I_{DDA}(\mu\text{A})$	$I_{DD}(\mu\text{A})$	$I_{DDA}(\mu\text{A})$	$I_{DD}(\mu\text{A})$	$I_{DDA}(\mu\text{A})$	$I_{DD}(\mu\text{A})$
停机模式	V_{DDA} monitor ON	调压器处于运行模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	11.37	11.37	11.32	11.31	75.19	75.69
		调压器处于低功耗模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	4.45	4.45	4.88	4.89	64.79	64.47

参数	条件	典型值 (T _A =25°C)				最大值 ⁽¹⁾ (T _A =105°C)	
		V _{DD} =2.4 V		V _{DD} = 3.3V		V _{DD} =3.6 V	
		I _{DDA} (μA)	I _{DD} (μA)	I _{DDA} (μA)	I _{DD} (μA)	I _{DDA} (μA)	I _{DD} (μA)
待机模式	低速内部 RC 振荡器和独立看门狗处于开启状态	1.95	1.94	2.53	2.53	9.02	9.09
	低速内部 RC 振荡器和独立看门狗处于关闭状态	1.61	1.60	2.11	2.11	9.28	9.34
停机模式	V _{DDA} 调压器处于低功耗模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	4.45	4.45	4.88	4.89	64.71	64.56
待机模式	monitor OFF 低速内部 RC 振荡器和独立看门狗处于开启状态	1.36	1.36	1.99	1.98	9.7	9.8
	低速内部 RC 振荡器和独立看门狗处于关闭状态	1.03	1.02	1.36	1.35	8.22	8.25

注：由综合评估得出，不在生产中测试。

5.7.3 外设功耗

采用 HSECLK Bypass 1M 作为时钟源， $f_{PCLK}=f_{HCLK}=1M$ 。

外设功耗 = 使能该外设时钟的电流 - 禁止该外设的时钟的电流。

表格 35 外设功耗

参数	外设	典型值 ⁽¹⁾ T _A =25°C, V _{DD} =3.3V	单位
SARM	/	0.20	MHz/μA
AHB2	GPIOF	0.17	
	GPIOC	0.11	
	GPIOB	0.13	
	GPIOA	0.09	
	CRC	0.13	
	FMC	0.19	
	DMA	0.22	
APB	DBGMCU	0.15	
	TMR7	0.20	
	USART1	0.17	

参数	外设	典型值 ⁽¹⁾ $T_A=25^{\circ}\text{C}$, $V_{DD}=3.3\text{V}$	单位
	SPI	0.11	
	TMR1	0.09	
	ADC	0.14	
	OPA (单个)	3050	
	PMU	0.12	
	CAN	0.15	
	I2C	0.19	
	USART2	0.16	
	IWDT	0.74	
	WWDT	0.21	
	RTC	0.9	
	TMR4	0.22	
	TMR6	0.21	
	TMR3	0.16	
TMR2	0.22		

5.8 低功耗模式唤醒时间

低功耗唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令的时间，其中 $V_{DD}=V_{DDA}$ 。

表格 36 低功耗唤醒时间

符号	参数	条件	典型值 ⁽¹⁾ , ($T_A=25^{\circ}\text{C}$)			最大值 ⁽¹⁾	单位
			2V	3.3V	3.6V		
tWUSLEEP	从睡眠模式唤醒	-	173.00	172.80	172.00	-	μs
tWUSTOP	从停机模式唤醒	调压器处于运行模式	4.04	3.64	3.57	4.20	
		调压器处于低功耗模式	8.82	6.10	5.82	9.80	
tWUSTDBY	从待机模式唤醒	-	44.04	32.69	31.08	50.30	

注：(1) 由综合评估得出，不在生产中测试。

5.9 I/O 端口特性

表格 37 直流特性($T_A=-40^{\circ}\text{C}-105^{\circ}\text{C}$, $V_{DD}=2\sim 3.6\text{V}$)

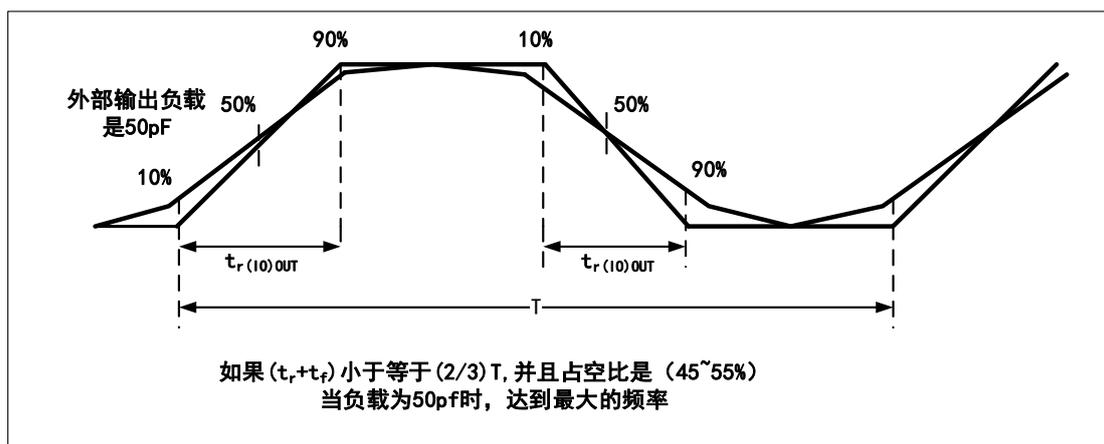
符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}		STD 和 STDA I/O	-	-	$0.3V_{DD}+0.1$	V

符号	参数	条件	最小值	典型值	最大值	单位
	输入低电平电压	5T 和 5Tf I/O	-	-	$0.476V_{DD}-0.4$	
		除 Boot0 外的所有 I/O 引脚	-	-	$0.3V_{DD}$	
V_{IH}	输入高电平电压	STD 和 STDA I/O	$0.447V_{DD}+0.402$	-	-	V
		5T 和 5Tf I/O	$0.5V_{DD}+0.2$	-	-	
		除 Boot0 外的所有 I/O 引脚	$0.7V_{DD}$	-	-	
V_{hys}	施密特触发器迟滞	STD 和 STDA I/O		200		mV
		5T 和 5Tf I/O		300		
I_{lkg}	输入漏电流	数字模式下 STD、5T 和 5Tf I/OTa, $V_{SS} \leq V_{IN} \leq V_{DDIOx}$	-	-	± 0.1	μA
		数字模式下 STDA, $V_{DDIOx} \leq V_{IN} \leq V_{DDA}$	-	-	1	
		5T 和 5Tf I/O $V_{DDIOx} \leq V_{IN} \leq 5V$	-	-	± 0.1	
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	30	40	50	k Ω
R_{PD}	弱下拉等效电阻	$V_{IN}=V_{DDIOx}$	30	40	50	k Ω

表格 38 交流特性($T_A=25^\circ C$)

SPEED[1:0]	符号	参数	条件	最小值	最大值	单位
10 (2MHz)	$f_{max(I/O)out}$	最大频率	$C_L=50 pF,$ $V_{DD}=2.4\sim 3.6V$	-	2	MHz
	$t_{r(I/O)out}$	输出高至低电平的下降时间	$C_L=50 pF,$ $V_{DD}=2.4\sim 3.6V$	-	125	
	$t_{r(I/O)out}$	输出低至高电平的上升时间		-	125	
01 (10MHz)	$f_{max(I/O)out}$	最大频率	$C_L=50 pF,$ $V_{DD}=2.4\sim 3.6V$	-	10	MHz
	$t_{r(I/O)out}$	输出高至低电平的下降时间	$C_L=50 pF,$ $V_{DD}=2.4\sim 3.6V$	-	25	
	$t_{r(I/O)out}$	输出低至高电平的上升时间		-	25	
11 (50MHz)	$f_{max(I/O)out}$	最大频率	$C_L=30 pF,$ $V_{DD}=2.7\sim 3.6V$	-	50	MHz
	$t_{r(I/O)out}$	输出高至低电平的下降时间	$C_L=30 pF,$ $V_{DD}=2.7\sim 3.6V$	-	5	
	$t_{r(I/O)out}$	输出低至高电平的上升时间		-	5	
FM+配置	$f_{max(I/O)out}$	最大频率 ⁽³⁾	$C_L=50pF,$ V_{DDIOx} $=2.4\sim 3.6V$	-	2	MHz
	$t_{r(I/O)out}$	输出下降时间		-	34	
	$t_{r(I/O)out}$	输出上升时间		-	34	

图 9 输入输出交流特性定义



表格 39 输出驱动电压特性($T_A=25^\circ\text{C}$)

符号	参数	条件	最小值	最大值	单位
V_{OL}	I/O 引脚输出低电平电压	$ I_{IO} =8\text{mA}$, $V_{DDIOx} \geq 2.7\text{V}$	-	0.4	V
V_{OH}	I/O 引脚输出高电平电压		$V_{DDIOx}-0.4$	-	
V_{OL}	I/O 引脚输出低电平电压	$ I_{IO} =20\text{mA}$, $V_{DDIOx} \geq 2.7\text{V}$	-	1.3	
V_{OH}	I/O 引脚输出高电平电压		$V_{DDIOx}-1.3$	-	

注：由综合评估得出，不在生产中测试。

5.10 NRST 引脚特性

NRST 引脚输入驱动采用 CMOS 工艺，它连接了一个永久性上拉电阻 R_{PU} 。

表格 40 NRST 引脚特性 ($T_A=-40\sim 105^\circ\text{C}$, $V_{DD}=2\sim 3.6\text{V}$)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$	NRST 输入低电平电压	-	-	-	$0.3V_{DD}+0.07$	V
$V_{IH(NRST)}$	NRST 输入高电平电压	-	$0.446V_{DD}+0.41$	-	-	
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞	-	-	300	-	mV
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	30	40	50	k Ω

5.11 通信接口

5.11.1 I2C 接口特性

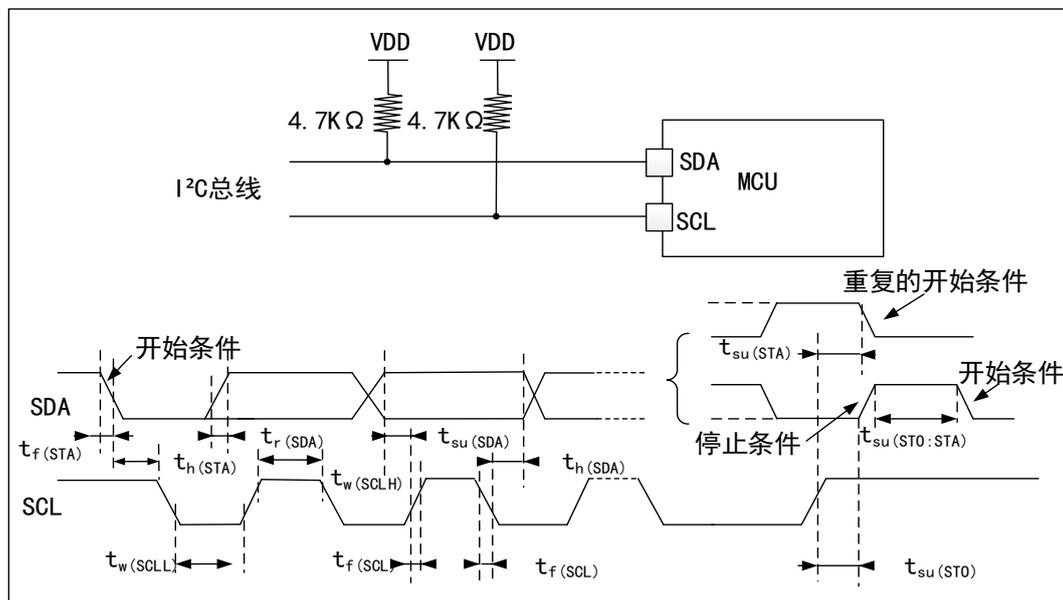
- 标准模式 (Sm): 比特率高达 100kbit/s
- 快速模式 (Fm): 比特率高达 400kbit/s
- 超快速模式 (Fm+): 比特率高达 1Mbit/s

表格 41 I2C 接口特性($T_A=25^{\circ}\text{C}$, $V_{DD}=3.3\text{V}$)

符号	参数	标准 I2C		快速 I2C		超快速 I2C		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
$t_w(\text{SCLL})$	SCL 时钟低时间	4.91	-	1.78	-	0.65	-	μs
$t_w(\text{SCLH})$	SCL 时钟高时间	5.09	-	0.80	-	0.44	-	
$t_{su}(\text{SDA})$	SDA 建立时间	4595.4	-	1432.1	-	311.11	-	ns
$t_h(\text{SDA})$	SDA 数据保持时间	-	237.34	-	210.83	-	209.88	
$t_r(\text{SDA})/$ $t_r(\text{SCL})$	SDA 和 SCL 上升时间	-	451.90	-	434.16	-	395.19	
$t_f(\text{SDA})/$ $t_f(\text{SCL})$	SDA 和 SCL 下降时间	-	6.46	-	3.61	-	3.76	
$t_h(\text{STA})$	开始条件保持时间	5.02	-	0.77	-	0.41	-	μs
$t_{su}(\text{STA})$	重复的开始条件建立时间	4.82	-	0.97	-	0.60	-	
$t_{su}(\text{STO})$	停止条件建立时间	4.94	-	1.82	-	0.70	-	μs
$t_w(\text{STO:STA})$	停止条件至开始条件的 时间(总线空闲)	7.15	-	7.00	-	5.71	-	μs

注：由综合评估得出，不在生产中测试。

图 10 总线交流波形和测量电路



注：测量点设置于 CMOS 电平： $0.3V_{DD}$ 和 $0.7V_{DD}$ 。

5.11.2 SPI 接口特性

表格 42 SPI 特性($T_A=25^{\circ}\text{C}$, $V_{DD}=3.3\text{V}$)

符号	参数	条件	最小值	最大值	单位
f_{SCK} $1/t_c(\text{SCK})$	SPI 时钟频率	主模式	-	18	MHz
		从模式	-	18	
$t_r(\text{SCK})$ $t_f(\text{SCK})$	SPI 时钟上升和下降时间	负载电容: $C=15\text{pF}$	-	6	ns
$t_{\text{su}}(\text{NSS})$	NSS 建立时间	从模式	$4T_{\text{PCLK}}$	-	ns
$t_{\text{h}}(\text{NSS})$	NSS 保持时间	从模式	$2T_{\text{PCLK}} + 10$	-	ns
$t_w(\text{SCKH})$ $t_w(\text{SCKL})$	SCK 高和低的时间	主模式, $f_{\text{PCLK}}=36\text{MHz}$, 预分频系数=4	$T_{\text{PCLK}}/2-2$	$T_{\text{PCLK}}/2+1$	ns
$t_{\text{su}}(\text{MI})$ $t_{\text{su}}(\text{SI})$	数据输入建立时间	主模式	13	-	ns
		从模式	22	-	
$t_{\text{h}}(\text{MI})$ $t_{\text{h}}(\text{SI})$	数据输入保持时间	主模式	35	-	ns
		从模式	24	-	
$t_a(\text{SO})$	数据输出访问时间	从模式, $f_{\text{PCLK}}=20\text{MHz}$	-	15	ns
$t_{\text{dis}}(\text{SO})$	数据输出禁止时间	从模式	-	18	ns
$t_v(\text{SO})$	数据输出有效时间	从模式(使能边沿之后)	-	15	ns
$t_v(\text{MO})$	数据输出有效时间	主模式(使能边沿之后)	-	5	ns
$t_{\text{h}}(\text{SO})$ $t_{\text{h}}(\text{MO})$	数据输出保持时间	从模式(使能边沿之后)	12	-	ns
		主模式(使能边沿之后)	2	-	

注：由综合评估得出，不在生产中测试。

图 11 SPI 时序图—从模式和 $\text{CPHA}=0$

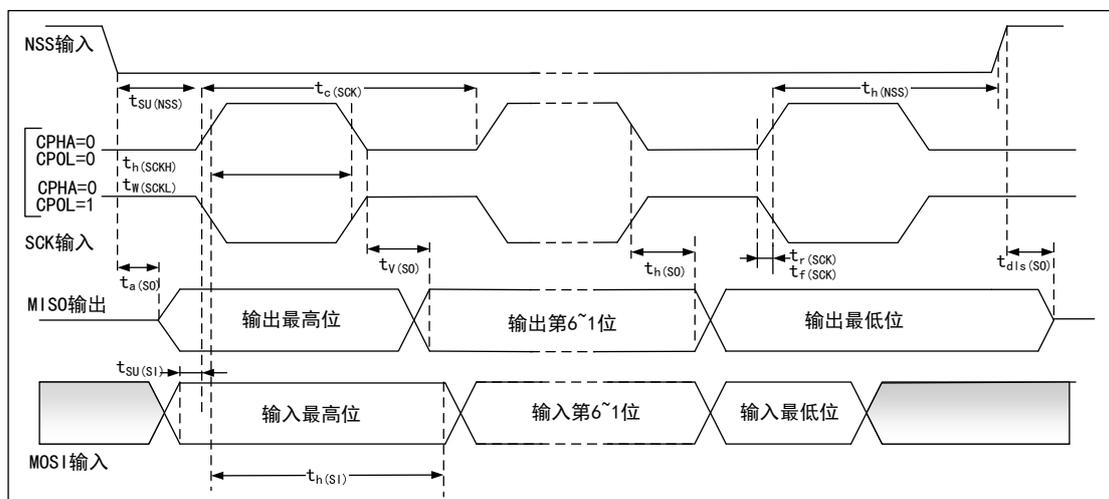
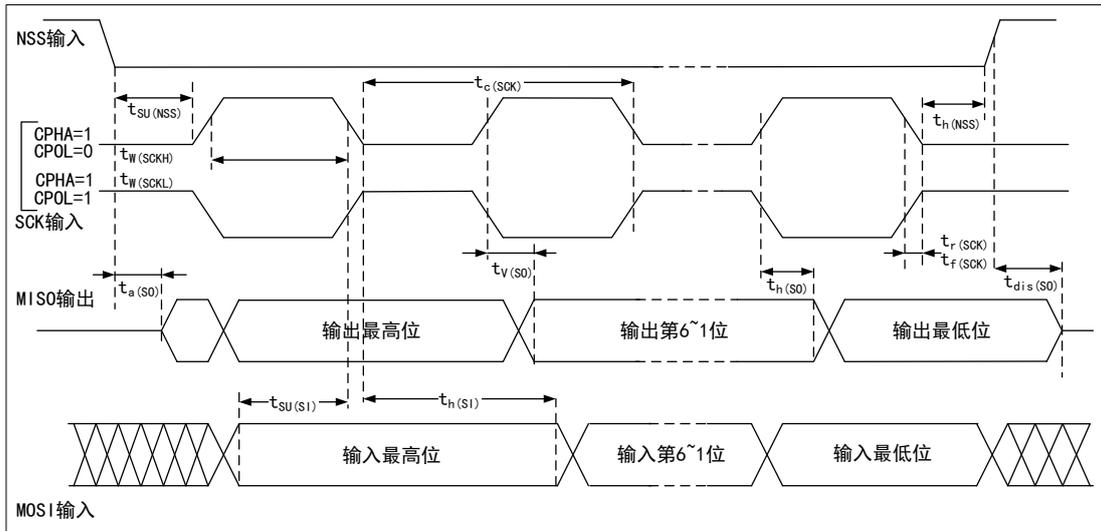
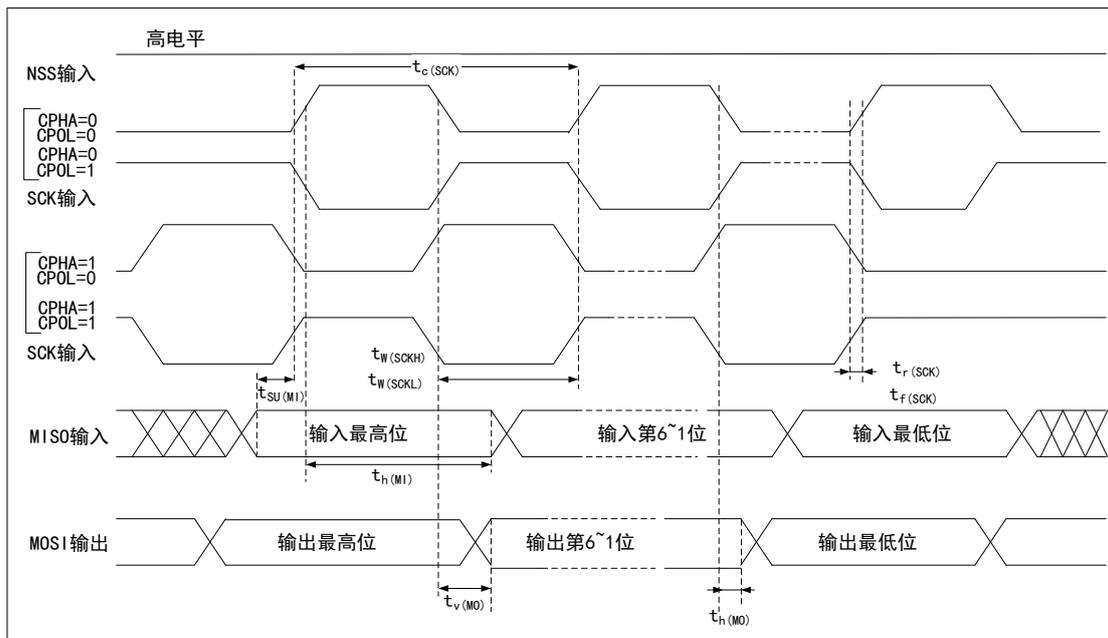


图 12 SPI 时序图—从模式和 CPHA=1



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

图 13 SPI 时序图—主模式



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

5.12 ADC

5.12.1 内置参考电压特性

表格 43 内置的参照电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内置参考电压	-40°C < T _A < +105°C	1.20	1.21	1.24	V

符号	参数	条件	最小值	典型值	最大值	单位
t _{START}	ADC_IN17 缓冲器启动时间	-	-	-	10	μs
T _{S_vrefint}	当读出内部参照电压时, ADC 的采样时间	-	4	-	-	μs
ΔV _{REFINT}	内置参考电压扩展到温度范围	V _{DDA} =3.3V	-	-	10	mV

注：由综合评估得出，不在生产中测试。

5.12.2 温度传感器特性

表格 44 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
Slope ⁽¹⁾	平均斜率 (V _{DD} = 3.3V, T _A = -40~105°C)	3.6	4.0	4.6	mV/°C
V ₂₅	在 25°C 时的电压 (V _{DD} = 2.0-3.6V)	1.40	1.42	1.45	V
T _{S_temp} ⁽²⁾	当读取温度时, ADC 采样时间	-	-	17.1	μs

注：(1) 由设计保证，不在生产中测试。

(2) 最短的采样时间可以由应用程序通过多次循环决定。

5.12.3 12 位 ADC 特性

表格 45 12-bitADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	供电电压	-	2.4	-	3.6	V
I _{DDA}	ADC 功耗	V _{DDA} =3.3V, f _{ADC} =14MHz, 采样时间=1.5 个 f _{ADC}	-	-	-	mA
f _{ADC}	ADC 频率	-	0.6	-	14	MHz
C _{ADC}	内部采样和保持电容	-	-	8	-	pF
R _{ADC}	采样电阻	-	-	-	1000	Ω
t _s	采样时间	f _{ADC} =14MHz	0.107	-	17.1	μs
T _{CONV}	采样和转换时间	f _{ADC} =14MHz, 12-bit 转换	1	-	18	μs

注：由综合评估得出，不在生产中测试。

表格 46 12-bitADC 精度

符号	参数	条件	典型值	最大值	单位
E _T	综合误差	f _{PCLK} =48MHz, f _{ADC} =14MHz, V _{DDA} =2.4V-3.6V	±2.7	±5	LSB
E _O	偏移误差		±1.6	±2.5	
E _G	增益误差		±2.6	±3	

$ E_D $	微分线性误差	$T_A=-40^{\circ}\text{C}\sim 105^{\circ}\text{C}$	± 1	± 2	
$ E_L $	积分线性误差		± 1.5	± 3	

注：由综合评估得出，不在生产中测试。

5.13 比较器

表格 47 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DDA}	模拟电源电压	-	V_{DD}	-	3.6	V
V_{IN}	比较器输入电压范围	-	0	-	V_{DDA}	-
t_D	全范围步进, 超载 100mV 的传播延时	极低功耗模式	-	2	7	μs
		低功耗模式	-	0.7	2.1	
		中等功耗模式	-	0.3	1.2	
		全速模式	$V_{DDA} \geq 2.7\text{V}$	-	90	180
	$V_{DDA} < 2.7\text{V}$	-	110	300		
V_{OFFSET}	偏移误差	-	-	+4	± 10	mv

注：由综合评估得出，不在生产中测试。

5.14 运算放大器

表格 48 运算放大器电气特性

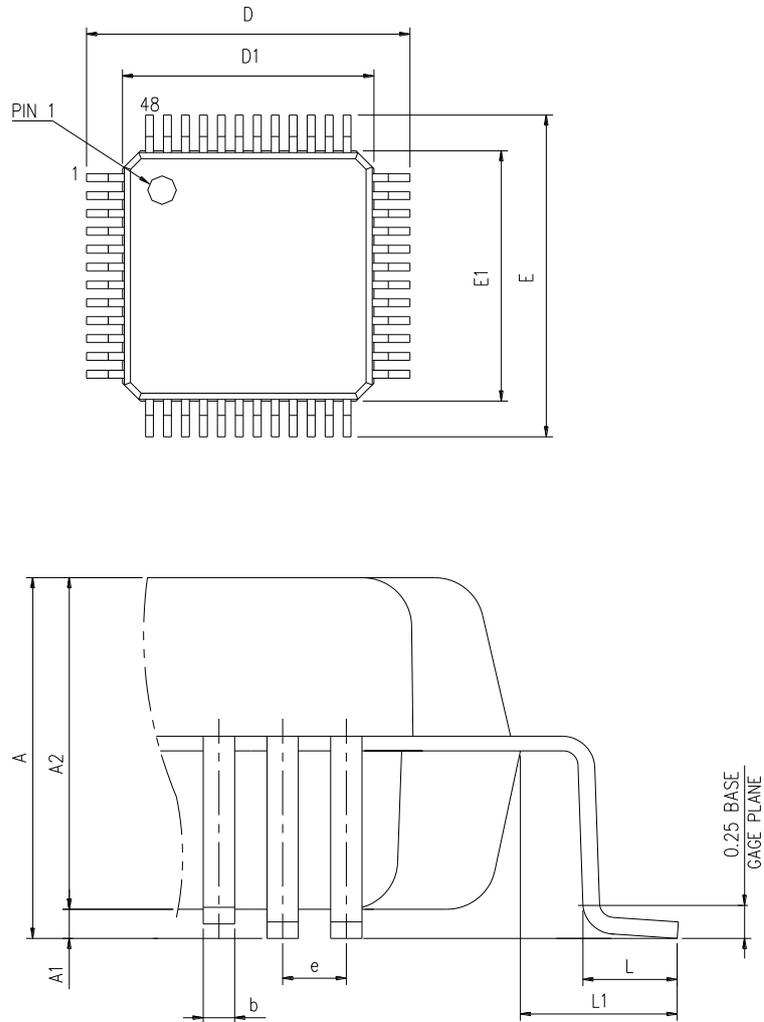
符号	参数	条件	最小值	典型值	最大值	单位
avdd3p3	供电电压		2.4	3.3	3.6	V
CMIR	共模输入范围		0		avdd	V
Voffset	输入失调电压			0.6		mV
ILOAD	驱动电流			2		mA
IDDOPA	消耗电流	无负载		2		mA
CMRR	共模抑制比	@1KHz		76		dB
PSRR	电源抑制比	@1KHz		73		dB
AV	开环增益	CL=15pF		80		dB
GBW	单位增益带宽	CL=15pF		10		MHz
PM	相位裕度	CL=15pF		60		°
SR	压摆率	CL=15pF		10		V/us
Twakeup	关闭到唤醒的建立时间, 0.1%精度	CL≤15pF, RL≥4KΩ, 跟随器		2		us

RLOAD	电阻性负载		4			KΩ
CLOAD	电容性负载				15	pF
VOHSAT	高饱和输出电压	RL=4KΩ,输入 avdd	avdd-100			mV
		RL=20KΩ,输入 avdd	avdd-20			mV
VOLSAT	低饱和输出电压	RL=4KΩ,输入 0			100	mV
		RL=20KΩ,输入 0			20	mV
EN	等效输入电压噪声		80			nV/sqrtHz
			30			

6 封装信息

6.1 LQFP48 封装信息

图 14 LQFP48 封装图



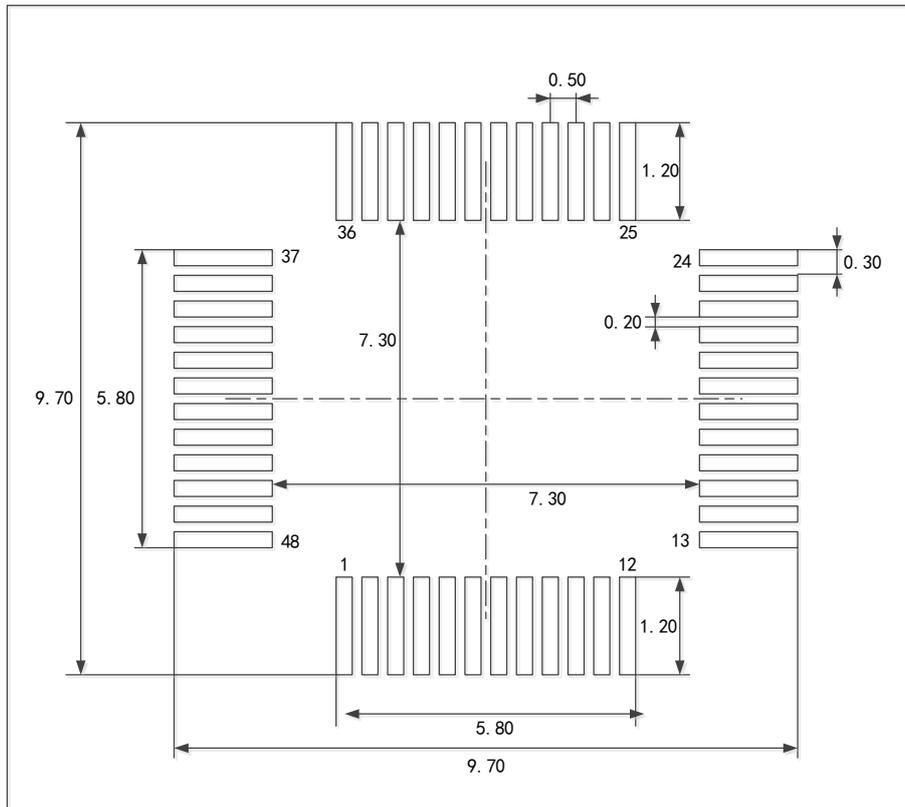
注：图不是按比例绘制。

表格 49 LQFP48 封装数据

S/N	SYM	Millimeters		
		Min	Typ	Max
1	A	-	-	1.60
2	A1	0.05	-	0.15
3	A2	1.35	1.40	1.45
4	D	8.80	9.00	9.20
5	D1	6.90	7.00	7.10
6	E	8.80	9.00	9.20
7	E1	6.90	7.00	7.10

8	L	0.45	-	0.75
9	L1	1.00		
10	b	0.18	-	0.26
11	e	0.50		

图 15 LQFP 焊接 Layout 建议



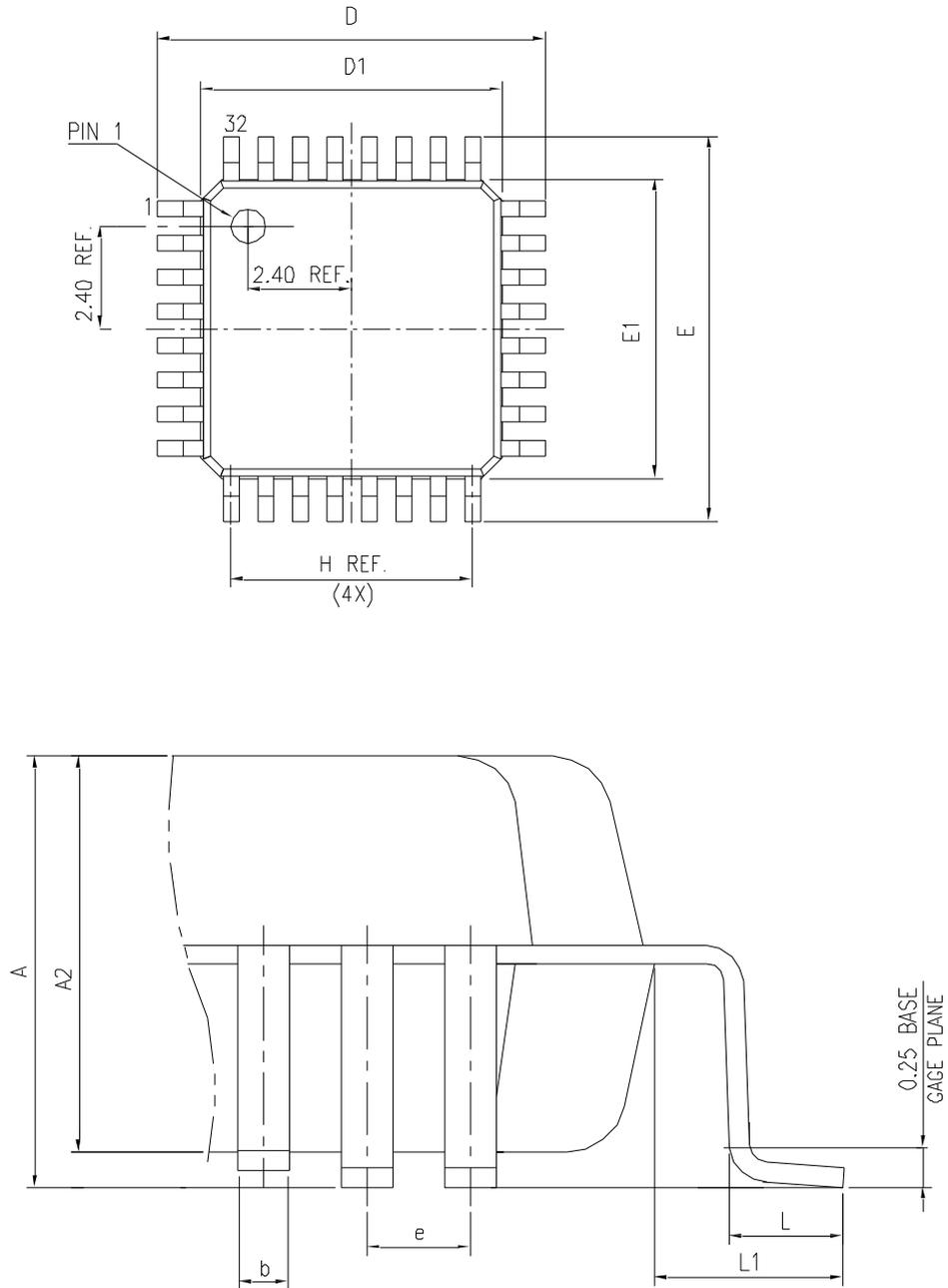
注：尺寸单位为毫米。

图 16 LQFP48 打码规范



6.2 LQFP32 封装信息

图 17 LQFP32 封装图



注：图不是按比例绘制

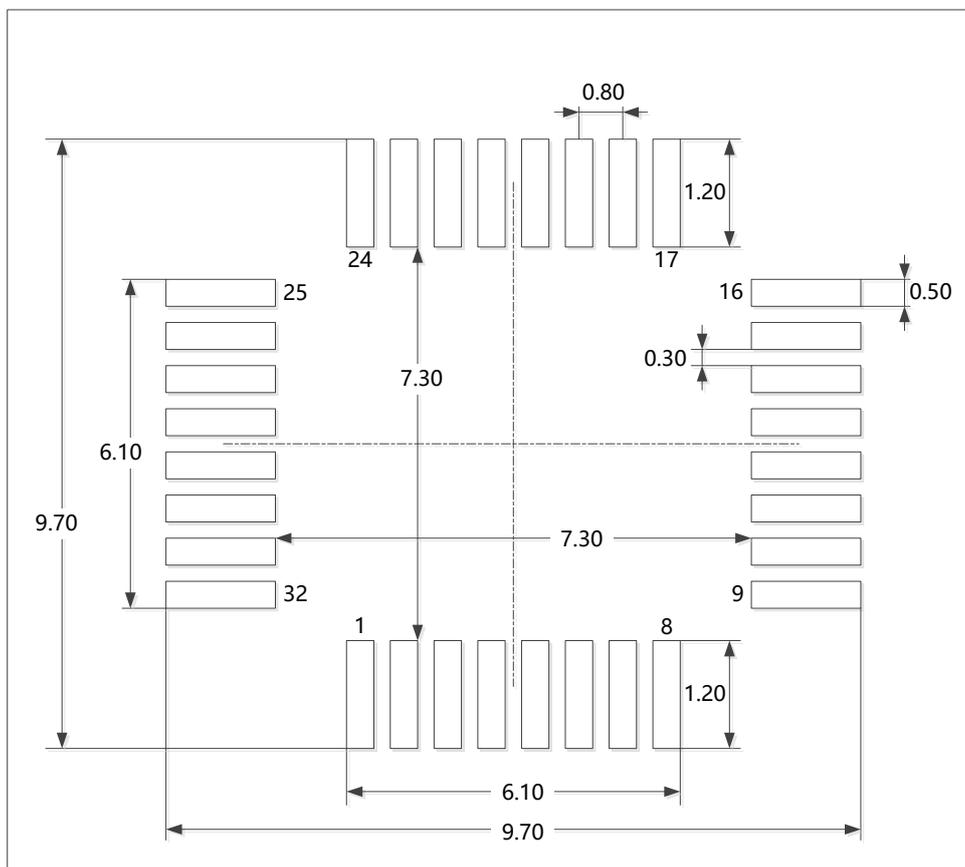
表格 50 LQFP32 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.6	OVERALL HEIGHT
2	A2	1.40±0.05	PKG THICKNESS

3	D	9.00±0.20	LEAD TIP TO TIP
4	D1	7.00±0.10	PKG LENGTH
5	E	9.00±0.20	LEAD TIP TO TIP
6	E1	7.00±0.10	PKG WIDTH
7	L	0.60±0.15	FOOT LENGTH
8	L1	1.00 REF.	LEAD LENGTH
9	e	0.80 BASE	LEAD PITCH
10	H(REF.)	(5.60)	GUM.LEAD PITCH
11	b	0.370±0.080/0.070	LEAD WIDTH

注：以英寸为单位的值从 mm 转换为 4 位小数。

图 18 LQFP32 焊接 Layout 建议



注：尺寸单位为毫米。

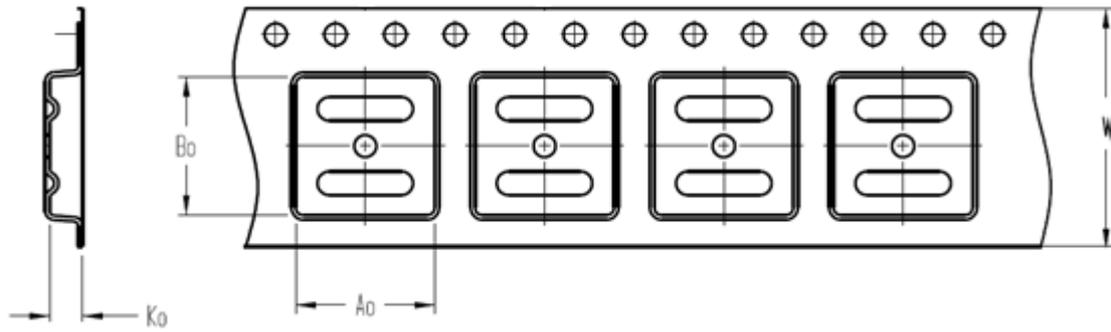
图 19 LQFP32 打码规范



7 包装信息

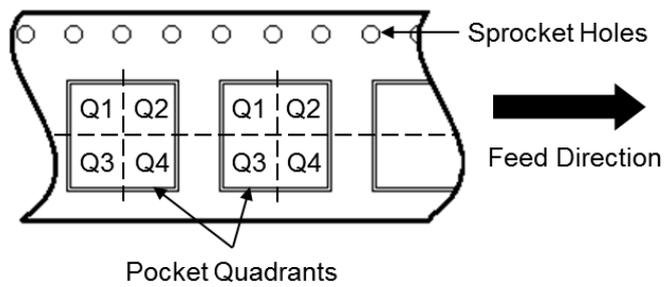
7.1 带状包装

图 20 带状包装规格图

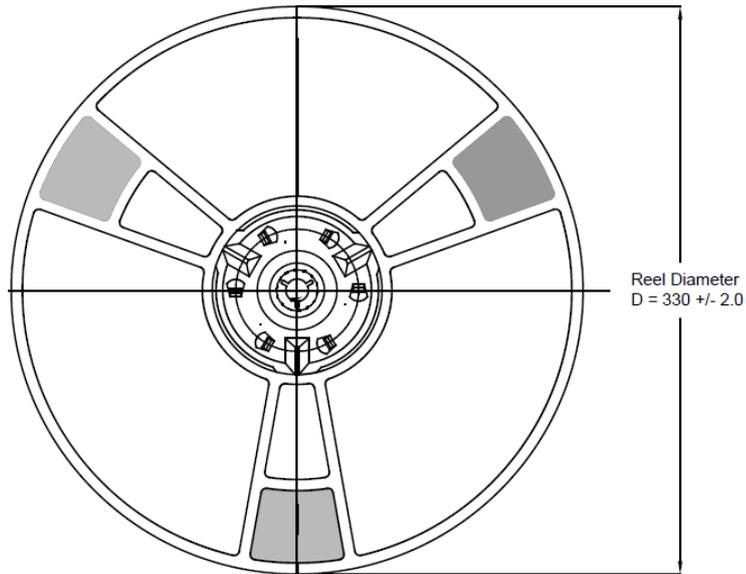


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape

Quadrant Assignments for PIN1 Orientation in Tape



ReelDimensions

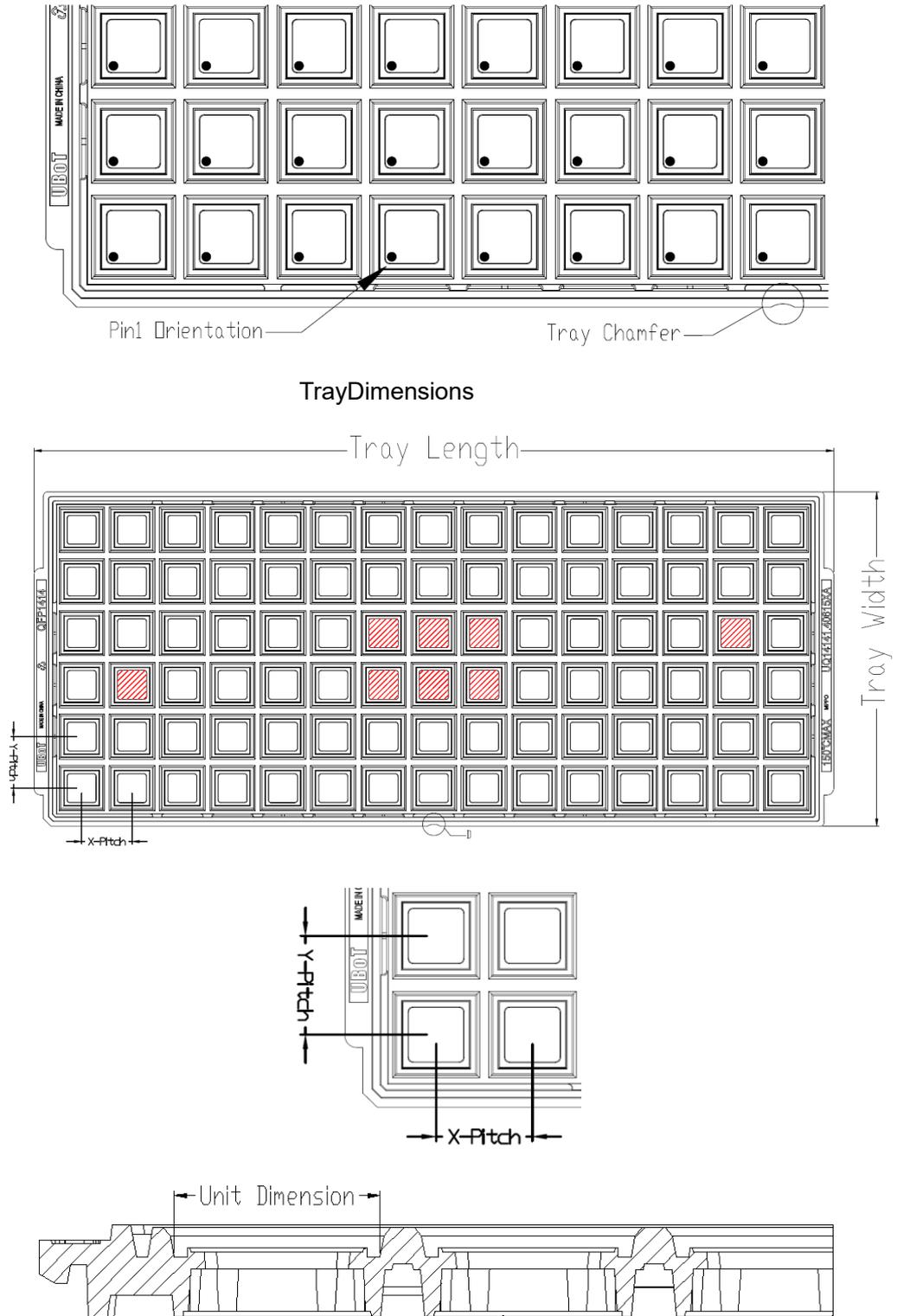


表格 51 带状包装参数规格表

Device	Package Type	Pins	SPQ	ReelDiameter (mm)	A0 (mm)	B0 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
APM32F035C8T7	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
APM32F035K8T7	LQFP	32	2000	330	9.3	9.3	2.2	16	Q1

7.2 托盘包装

图 21 托盘包装示意图

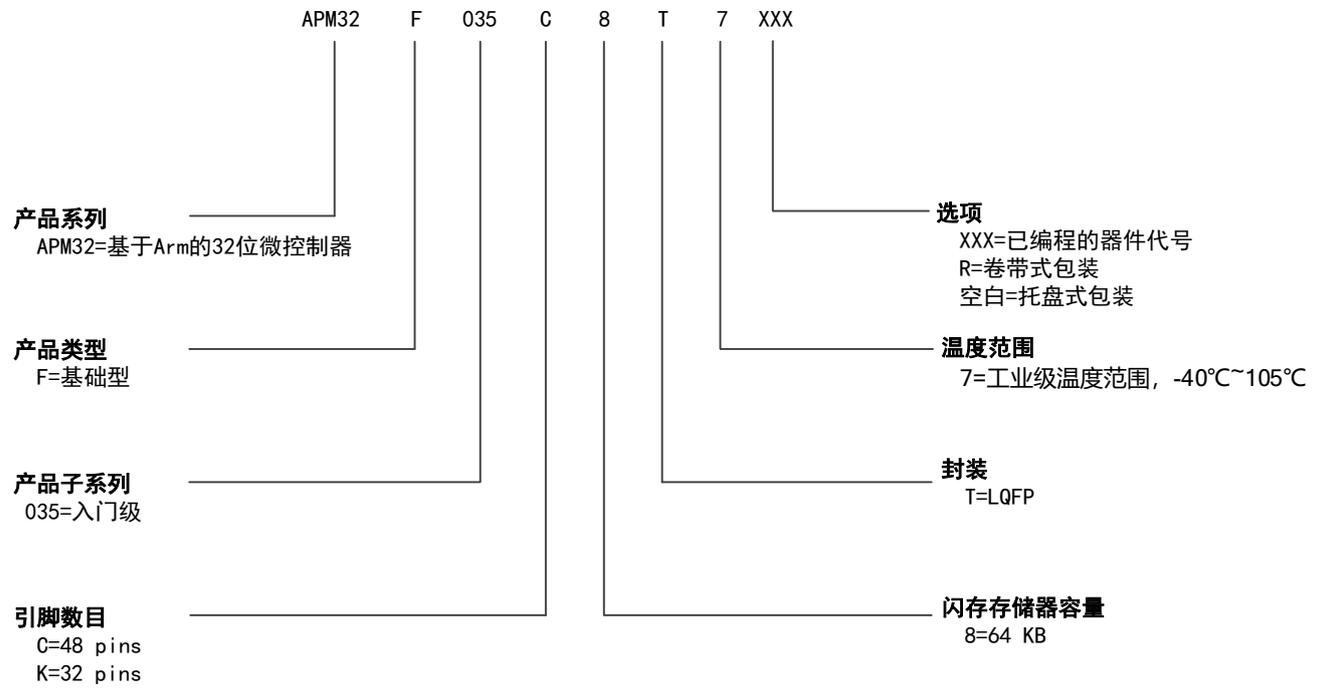


表格 52 托盘包装参数规格表

Device	Package Type	Pins	SPQ	X-Dimension (mm)	Y-Dimension (mm)	X-Pitch (mm)	Y-Pitch (mm)	Tray Length (mm)	Tray Width (mm)
APM32F035C8T7	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F035K8T7	LQFP	32	2500	9.7	9.7	12.2	12.6	322.6	135.9

8 订货信息

图 22 产品信息命名规则图



表格 53 订货信息列表

订货编码	Flash (KB)	SRAM (KB)	封装	SPQ	温度范围
APM32F035C8T7-R	64	10	LQFP48	2000	工业级 -40°C~105°C
APM32F035C8T7	64	10	LQFP48	2500	工业级 -40°C~105°C
APM32F035K8T7-R	64	10	LQFP32	2000	工业级 -40°C~105°C
APM32F035K8T7	64	10	LQFP32	2500	工业级 -40°C~105°C

9 常用功能模块命名

表格 54 常用功能模块命名

全称	简称
复位管理单元	RMU
时钟管理单元	CMU
复位和时钟管理	RCM
外部中断	EINT
通用 IO	GPIO
复用 IO	AFIO
唤醒控制器	WUPT
独立看门狗定时器	IWDT
窗口看门狗定时器	WWDT
定时器	TMR
CRC 控制器	CRC
电源管理单元	PMU
DMA 控制器	DMA
模拟数字转换器	ADC
实时时钟	RTC
控制器局域网	CAN
I2C 接口	I2C
串行外设接口	SPI
通用异步同步收发器	USART
闪存接口控制单元	FMC
协处理器	M0CP

10 版本历史

表格 55 文件版本历史

日期	版本	变更历史
2023.3	V0.1	新建
2023.7	V0.2	修改样式

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，除非在极海销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户

未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及 / 或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册相关信息而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失）。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2023 珠海极海半导体有限公司 – 保留所有权利