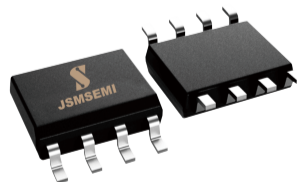


1 产品概述

JSM2127S是一组带过流检测的高电压、高速单通道高侧 MOSFET/IGBT 驱动芯片。JSM2127S采用高低压兼容工艺使得高侧栅驱动电路单芯片集成，逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL逻辑输出电平。内置高侧过流保护电路，当检测到过流状态时，关断芯片输出，同时，一个漏极开路的 **FAULT** 端口输出错误信号。JSM2127S其浮动通道可用于驱动高压侧 N 沟道功率 MOSFET，浮地通道最高工作电压可达 250V。JSM2127S采用 SOP-8封装，可以在-40°C 至 125°C温度范围内工作。



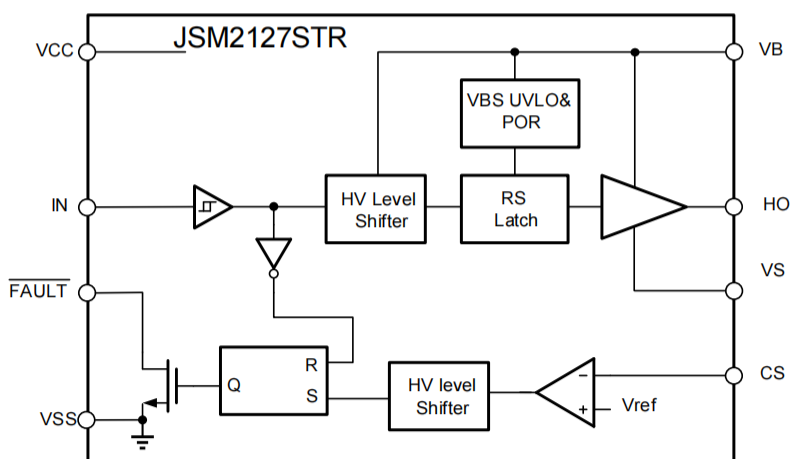
2 产品特性

- 自举工作的浮地通道
 - 最高工作电压为+250 V
 - 兼容 3.3V, 5V 和 15V 输入逻辑
 - dV_s/dt 耐受能力可达 ± 50 V/ns
 - V_s 负偏压能力达-5V
 - 输入输出同相位
 - 栅极驱动电压
 - 从 12 V 到 20V
 - 集成欠压锁定电路
 - 欠压阈值 9V/10.3V
 - 芯片传输延时特性
 - 开通/关断传输延时 $T_{on}/T_{off} = 150ns/150ns$
 - 宽温度范围-40°C ~125°C
 - Fault 引脚故障输出
 - 符合 RoSH 标准
- SOP-8

3 应用范围

- 电机控制和驱动
- 机器人技术
- 电动汽车快速充电

简化示意图



4 引脚功能描述

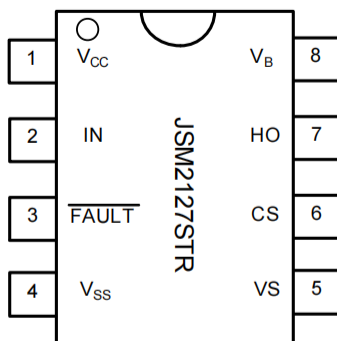


图 4-1 8-脚 SOIC 顶视图

表 4-1 芯片引脚描述

编号	名称	功能
1	V _{CC}	供电电源
2	IN	输入信号：与 HO 同相位
3	$\overline{\text{FAULT}}$	过流关断报告输出，负逻辑
4	V _{SS}	地
5	V _S	高侧浮动地
6	CS	过流保护输入
7	HO	高侧输出
8	V _B	高侧浮动电源

5 产品规格

5.1 极限工作范围

超过极限最大额定值可能造成器件永久性损坏。所有电压参数的额定值是以 VSS 为参考的，环境温度为 25°C。

符号	定义	最小值	最大值	单位
V _B	高侧浮动电源电压	-0.3	272	V
V _S	高侧浮动地电压	V _B - 22	V _B + 0.3	
V _{HO}	高侧输出电压	V _S - 0.3	V _B + 0.3	
V _{CC}	低侧供电电压	-0.3	22	
V _{IN}	逻辑输入电压	-0.3	V _{CC} + 0.3	
V _{FLT}	$\overline{\text{FAULT}}$ 端输出电压	-0.3	V _{CC} + 0.3	
V _{CS}	电流检测端口电压	V _S - 0.3	V _B + 0.3	
dV _S /dt	允许瞬态 V _S 电压转换速率	—	50	V/ns

5.2 ESD 额定值

符号	定义	最小值	最大值	单位
ESD	人体放电模式	2	—	kV
	机器放电模式	500	—	V

5.3 额定功率

符号	定义	最小值	最大值	单位
P _D	封装功率 (TA ≤ 25°C)	—	0.625	W

5.4 热量信息

符号	定义	最小值	最大值	单位
R _{thJA}	结到环境的热阻	—	200	°C /W
T _J	结温	—	150	°C
T _S	存储温度	-55	150	
T _L	引脚温度	—	300	

5.5 推荐工作范围

为了正确地操作，器件应当在以下推荐条件下使用。 V_S 和 V_{SS} 的偏置额定值是在电源电压为15V时进行测量的，无特殊说明的情况下，所有电压参数的额定值是以 V_{SS} 为参考的，环境温度为25°C。

符号	定义	最小	最大	单位
V_B	高侧浮动电源电压	$V_S + 12$	$V_S + 20$	V
V_S	高侧浮动地电压	-5	250	
V_{HO}	高侧输出电压	V_S	V_B	
V_{CC}	低侧供电电压	10	20	
V_{IN}	逻辑输入电压	0	V_{CC}	
V_{FLT}	\overline{FAULT} 端输出电压	0	V_{CC}	
V_{CS}	电流检测端口电压	V_S	$V_S + 5$	
T_A	环境温度	-40	125	°C

注1：可用于 $V_{SS} - 50V$ 的瞬态负 V_S ，脉冲宽度为50ns，由设计保证。

注2：当输入脉冲宽度低于1 μs 时，输入脉冲不能正常传输。

5.6 电气特性

无特殊说明的情况下 $T_A = 25^\circ C$, $V_{CC} = V_{BS} = 15V$, $C_L = 1nF$ 。

5.6.1 动态参数特性

符号	定义	最小值	典型值	最大值	单位	测试条件
t_{ON}	开通传输延时	—	150	250	ns	$V_S = 0V$
t_{OFF}	关断传输延时	—	150	250	ns	$V_S = 250V$
t_R	开启上升时间	—	80	130	ns	
t_F	关闭下降时间	—	40	70	ns	
t_{BL}	消隐时间	550	750	950	ns	
t_{CS}	CS 关断延时时间	—	65	360	ns	
t_{fit}	CS 至 \overline{FAULT} 拉低延迟时间	—	270	510	ns	

5.6.2 静态参数特性

无特殊说明的情况下 $V_{CC}=V_{BS}=15V$, $T_A=25^{\circ}C$ 。 V_{IH} 、 V_{IL} 和 I_{IN} 参数参考 V_{SS} ，相应的适用于输入引脚 IN。 V_O 和 I_O 参数参考 V_{SS} ，并且相应的适用于输出引脚 HO 和 LO。

符号	定义	最小值	典型值	最大值	单位	测试条件
V_{IH}	逻辑“1”输入阈值	2.5	—	—	V	VCC=10Vto 20V
V_{IL}	逻辑“0”输入阈值	—	—	0.8	V	
V_{CSTH+}	CS 输入正向阈值	180	250	320	mV	
V_{BSUV+}	V_{BS} 欠压正向阈值	8.8	10.3	11.8	V	
V_{BSUV-}	V_{BS} 欠压负向阈值	7.5	9.0	10.6	V	
I_{LK}	高侧浮动电源泄露电流	—	—	50	μA	$V_B=V_S=250V$
I_{QBS}	V_{BS} 静态电流	—	300	800	μA	$V_{IN}=0V$ or 5V
I_{QCC}	V_{CC} 静态电流	—	60	120	μA	$V_{IN}=0V$ or 5V
I_{CS+}	CS 输入高电平电流	—	—	5	μA	CS=3V
I_{CS-}	CS 输入低电平电流	—	—	5	μA	CS=0V
V_{OH}	输出高电平电压降 $V_{BIAS} - V_O$	—	—	0.2	V	$I_O=2mA$
V_{OL}	输出低电平电压降 V_O	—	—	0.1	V	$I_O=2mA$
I_{IN+}	逻辑“1”输入偏置电流	—	7	15	μA	$V_{IN}=5V$
I_{IN-}	逻辑“0”输入偏置电流	—	—	5	μA	$V_{IN}=0V$
I_{O+}	输出拉电流	200	300	—	mA	$V_O=0V$ $PW \leq 10\mu s$
I_{O-}	输出灌电流	420	600	—	mA	$V_O=15V$ $PW \leq 10\mu s$
$R_{on,FLT}$	FAULT端输出低电平导通电阻	—	125	—	Ω	

6 功能描述

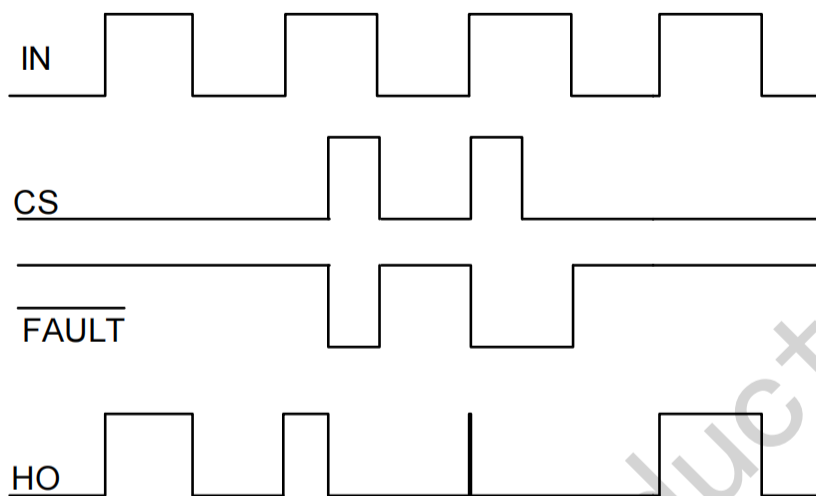


图 6-1 输入输出时序波形

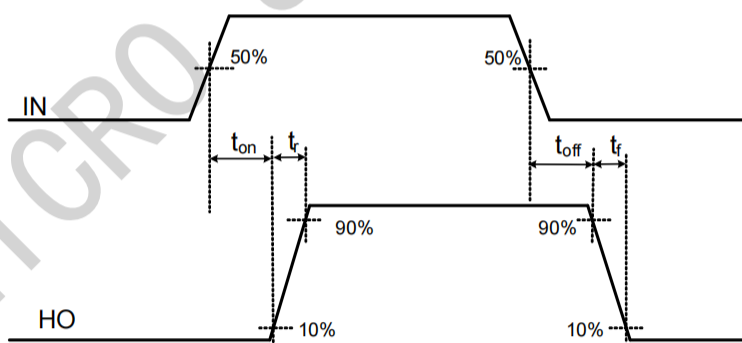


图 6-2 传输延时波形定义

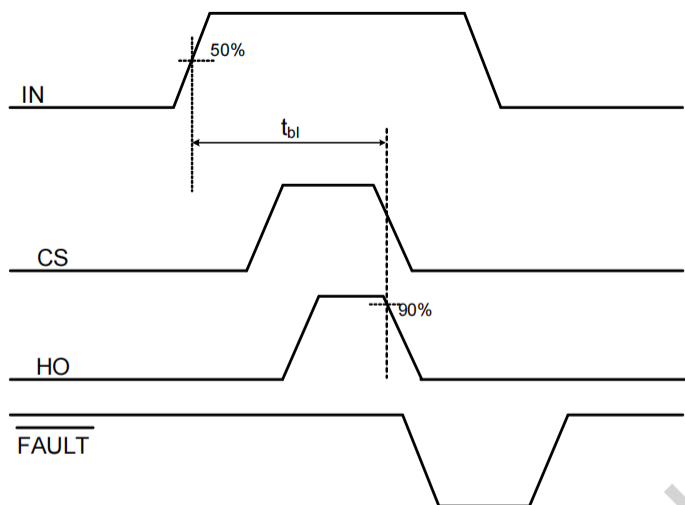


图 6-3 消隐时间定义

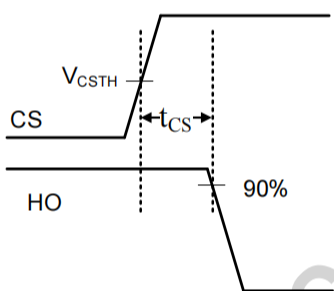


图 6-4 CS 关断时间定义

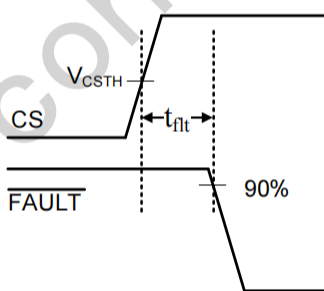


图 6-5 CS 关断至 $\overline{\text{FAULT}}$ 时间定义

7 JSM2127S说明

7.1 功能框图

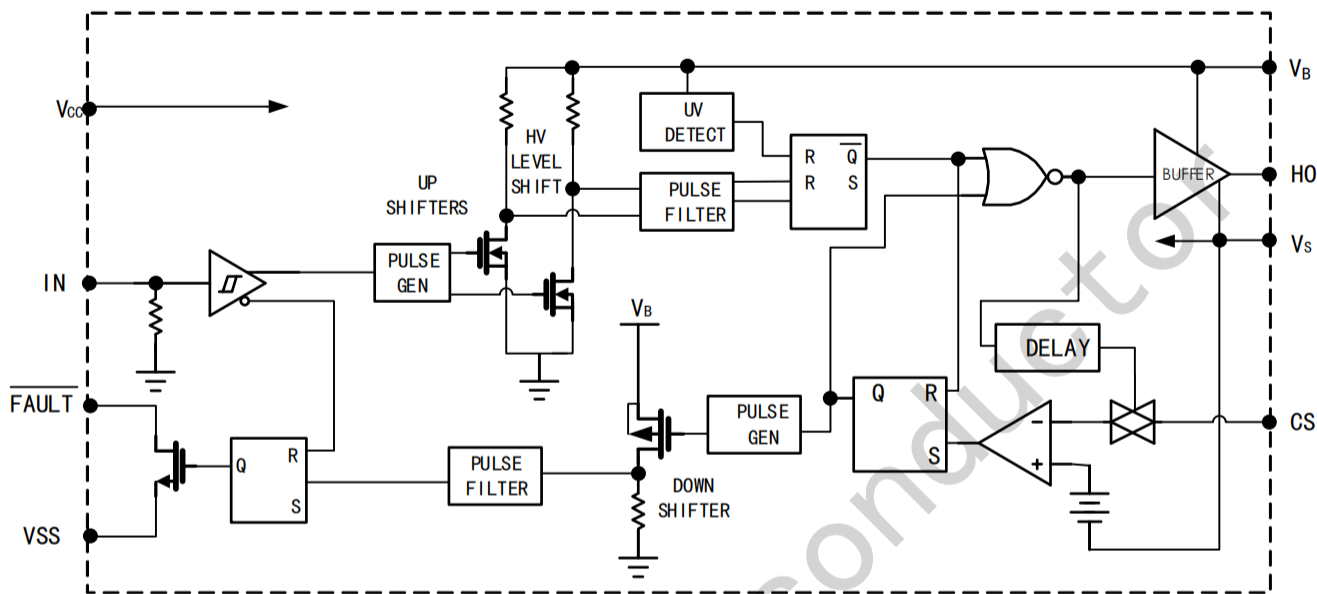


图 7-1 功能框图

7.2 典型应用电路

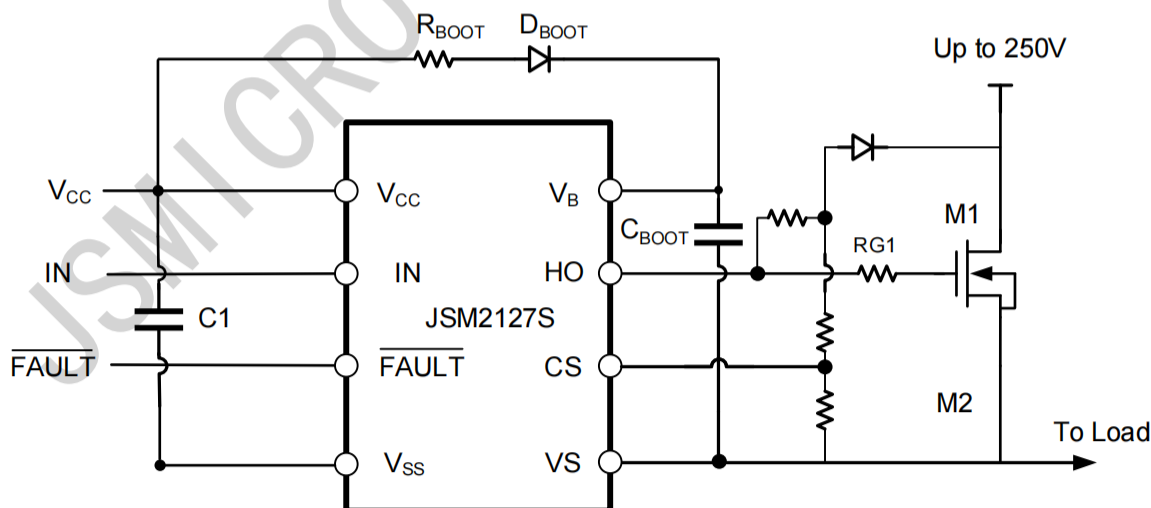
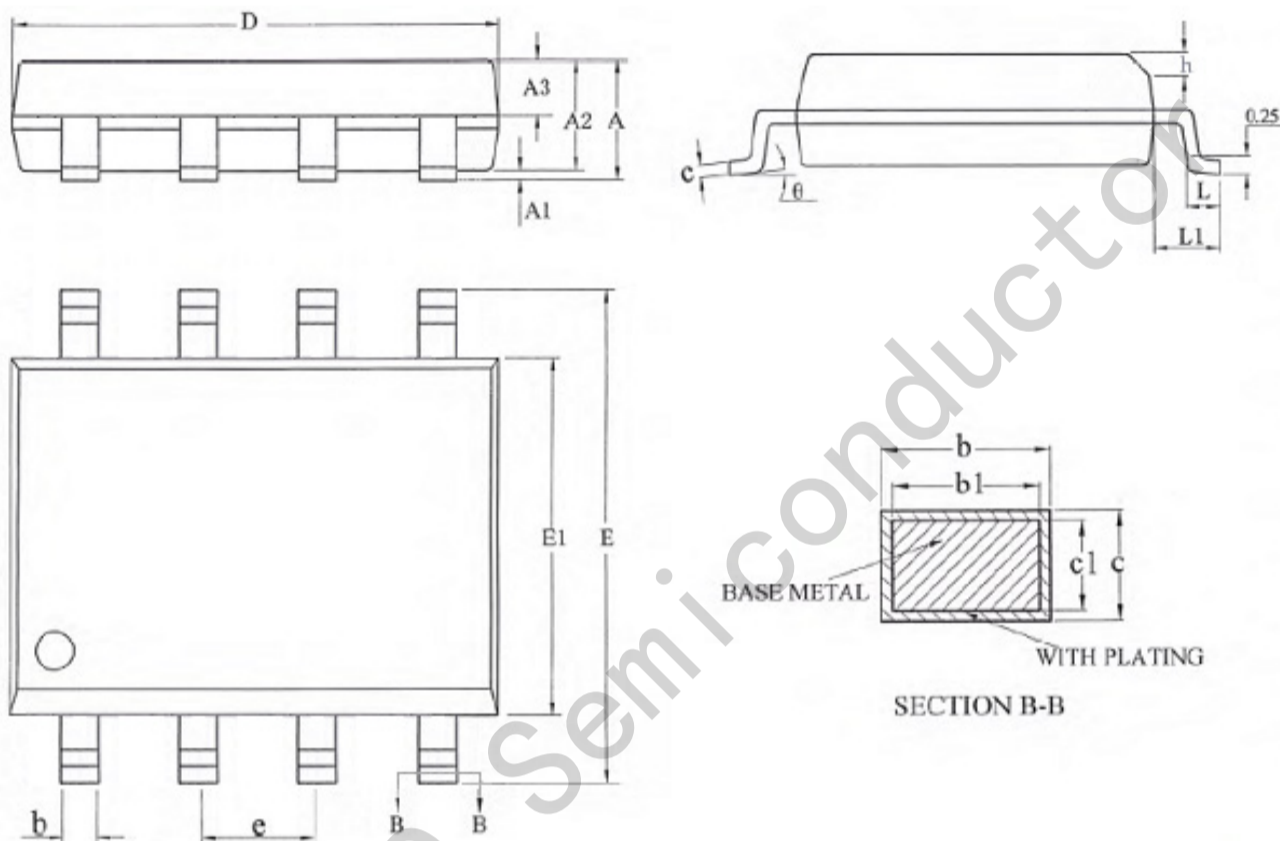


图 7-2 典型应用电路图

8.封装信息

SOIC-8 Package Outlines



SOIC-8 Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	-	-	1.75	D	4.70	4.90	5.10
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.40	1.50	E1	3.70	3.90	4.10
A3	0.60	0.65	0.70	e	1.27BSC		
b	0.39	-	0.48	h	0.25	-	0.50
b1	0.38	0.41	0.43	L	0.50		
c	0.21	-	0.26	L1	1.05BSC		
c1	0.19	0.20	0.21	θ	0	-	8°