

1 功能

- 完全兼容” ISO 11898” 标准
- 高速应用（传输速率可达1Mbps）
- 至少允许 110 个节点连接总线
- 对TJA1040的完全替代
- ±12 kV ESD保护
- 具有总线唤醒功能的低功耗待机模式
- -50 V至50 V的总线故障保护
- 过温保护

2 应用程序

- CAN总线应用
- 电池供电应用
- 便携诊断设备
- 医学扫描和成像
- 暖通空调系统
- 安全系统
- 工业自动化

3 描述

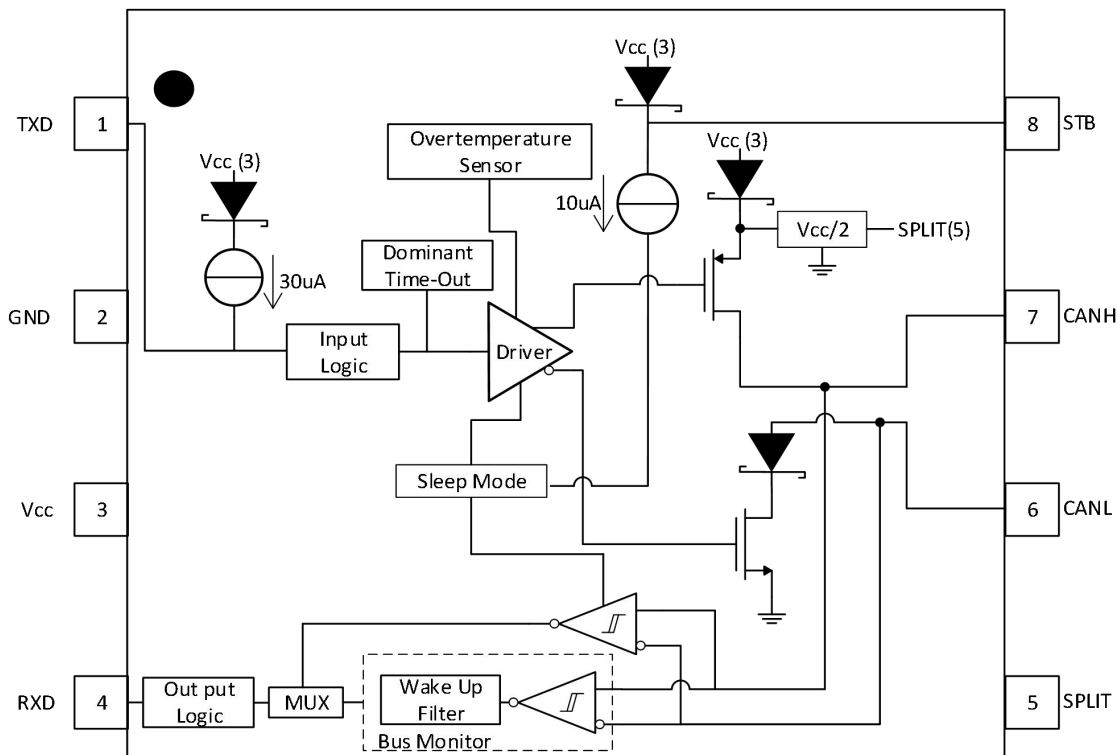
HMT1040是一款应用于CAN协议控制器和物理总线之间的接口芯片。它主要是用于速率达到1Mbps的高速汽车领域。HMT1040具有向总线提供差分传输能力，并向CAN控制器提供差分接收能力。

HMT1040是从HMT1050演进的新一代高速CAN收发器。除了与其引脚兼容并提供同样优秀的EMC性能之外，HMT1040还具有如下特性：

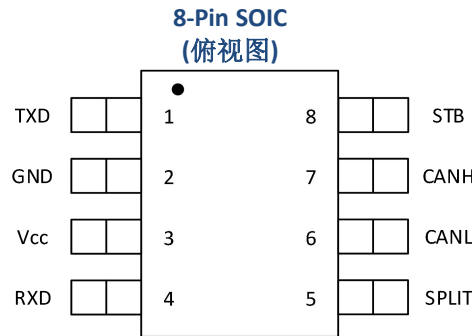
- 在不上电状态下有理想的无源性能
- 低功耗的待机模式，具有远程唤醒功能。

这些特性使得HMT1040在部分供电的网络中，成为可以处于断电或待机模式的节点的绝佳选择。

HMT1040方框图



4 引脚的配置和功能



引脚功能定义

引脚		I/O	功能
名称	编号		
TXD	1	I	传输数据输入（TXD为高，总线输出为隐性态；TXD为低CAN总线输出为显性态）
GND	2	GND	接地
V _{cc}	3	Supply	供电电源
RXD	4	O	接收器数据输出（当CAN总线处于隐性态时，RXD为高电平；当总线处于显性态时候，RXD为低电平）
SPLIT	5	O	共模稳定输出端口
CANL	6	I/O	低电平CAN总线端口
CANH	7	I/O	高电平CAN总线端口
STB	8	I	待机模式控制输入端口

5 规格

5.1 绝对最大额定值

请参阅注释⁽¹⁾

符号	参数	最小值	最大值	单位
V _{cc}	供电电压 ⁽²⁾	-0.3	7	V
V _{I(bus)}	BUS总线电压(CANH、CANL、SPLIT)	-50	50	V
I _{O(OUT)}	接收器输出电流	-20	20	mA
V _I	输入电压（TXD、STB）	-0.5	6	V
T _J	结温	-55	170	°C
T _{stg}	储存温度	-40	125	°C

(1) 如果器件运行条件超过上述各项最大额定值，可能对器件造成永久性损坏。上述参数仅是运行条件的极大值，我们不建议器件在该规范范围外运行。如果器件长时间工作在绝对最大极限条件下，其稳定性可能会受到影响。

(2) 除差分I/O总线电压外，所有电压值均参考网络地。

5.2 ESD等级

			数值	单位
V _(ESD) 静电放电等级	HBM, 符合ANSI/ESDA/JEDEC JS-001	总线端口	±12000	V
		所有引脚	±8000	
	CDM, 符合JEDEC规范JESD22-C101(2)		±1000	
	MM, ANSI/ ESDS5.2-1996		±400	
	接触放电, IEC 61000-4-2	总线端口	±6000	

5.3 推荐应用条件

符号	参数	最小值	最大值	单位	
V _{CC}	电源电压	4.5	5.5	V	
V _I or V _{IC}	BUS总线输入电压（单模或共模）	-24	24	V	
V _{IH}	高电平输入电压	TXD, STB	2	5.5	V
V _{IL}	低电平输入电压		-0	0.8	V
V _{ID}	差分输入电压	-7	7	V	
I _{OH}	高压输出电流	驱动	-70		mA
		接收	-6		
I _{OL}	低压输出电流	驱动		70	mA
		接收		6	
t _{SS}	保持待机模式的最大脉宽		0.7	μs	
T _J	结点温度	-40	150	°C	

5.4 驱动器电气特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值 ⁽¹⁾	最大值	单位	
V _{O(D)}	总线输出电压（显性）	V _I = 0V, STB= 0V, R _L = 60Ω, 图1、图2	CANH	2.9	3.4	4.5	V
			CANL	0.8	1.4	1.6	
V _{O(R)}	总线输出电压（隐性）	V _I = 3V, STB=0V, 图1、图2	2	2.5	3	V	
V _O	总线输出电压（待机）	R _L = 60Ω, STB=V _{CC} , 图1、图2	-0.1		0.1	V	
V _{OD(D)}	差分输出电压（显性）	V _I = 0 V, R _L =60Ω, STB=0V, 图1、图2、图3	1.5	2.2	3	V	
		V _I = 0 V, R _L =45Ω, STB=0V, 图1、图2	1.4		3		
V _{SYM}	输出电压对称性(显性或隐性) [V _{O(CANH)} + V _{O(CANL)}]	STB=0V, 图2	0.9xV _{CC}	V _{CC}	1.1xV _{CC}	V	
V _{OD(R)}	差分输出电压（隐性）	V _I = 3V, R _L =60Ω, STB=0V, 图1、图2	-0.012		0.012	V	
		V _I =3V, STB=0V, 无负载	-0.5		0.05		
V _{OC(D)}	共模输出电压（显性）	STB=0V	2	2.5	3	V	
V _{OC(PP)}	共模输出电压峰峰值			0.3			
I _{IH}	高电平输入电流, TXD输入	V _I =V _{CC}	-2	0	2	μA	
I _{IL}	低电平输入电流, TXD输入	V _I =0V	-50	-30	-10	μA	
I _{O(off)}	掉电状态TXD漏电流	V _{CC} = 0V, TXD=5V			1	μA	
I _{OS(SS)}	短路输出电流	V _{CANH} = - 12V, CANL=Open	-130	-100		mA	
		V _{CANH} = 12V, CANL=Open			1		
		V _{CANL} = - 12V, CANH=Open	-1				
		V _{CANL} = 12V, CANH=Open		77	105		
C _O	输出电容	参见接地输入电容 接收器电气特性					

(1) 所有典型值均在25°C和5v电源条件下。

5.5 接收器电气特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值 ⁽¹⁾	最大值	单位	
V _{IT+}	正向输入阈值电压	STB=0V	500	800	900	mV	
V _{IT-}	负向输入阈值电压			STB=V _{CC}	100		125
V _{hys}	迟滞电压 (V _{IT+} - V _{IT-})				500		1150
V _{IT}	输入阈值电压	待机模式	STB=V _{CC}				
V _{OH}	高电平输出电压	I _O = -2mA、图6		4	4.6	V	
V _{OL}	低电平输出电压	I _O = 2mA、图6			0.3	0.4	V
I _{I(off)}	掉电状态总线输入电流	CANH or CANL = 5V, V _{CC} =0V, TXD=0V			165	250	μA
I _{O(off)}	掉电状态RXD漏电流	V _{CC} =0V, RXD=5V				20	μA
C _i	对地的输入电容, (CANH或CANL)	TXD=3V, V _I =0.4sin(4E6πt)+2.5V			13		pF
C _{ID}	差分输入电容	TXD=3V, V _I =0.4sin(4E6πt)			5		pF
R _{ID}	差分输入电阻	TXD=3V, STB=0V		30	50	80	kΩ
R _{IN}	输入电阻, (CANH或CANL)	TXD=3V, STB=0V		15	25	40	
R _{I(m)}	输入电阻匹配精度 [1 - (R _{IN(CANH)} / R _{IN(CANL)})] x 100%	V _{CANH} = V _{CANL}		-3%	0	3%	

(1) 所有典型值均在25°C和5V电源条件下。

5.6 器件转换特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位
t _{loop1}	环路延迟1, 驱动器输入到接收器输出, 隐性到显性	STB=0V	70	100	190	ns
t _{loop2}	环路延迟2, 驱动器输入到接收器输出, 显性到隐性		70	110	190	

5.7 驱动器开关特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位
t _{PLH}	传输延迟时间, 输出从低到高	STB=0V、图4	25	55	110	ns
t _{PHL}	传输延迟时间, 输出从高到低		25	50	90	
t _{sk(p)}	脉冲偏离(t _{PHL} - t _{PLH})				25	
t _r	差分输出信号上升时间			25		
t _f	差分输出信号下降时间			50		
t _{en}	从侦听模式到显性的使能时间				10	μs
t _{dom}	显性超时时间		300	550	700	μs

5.8 接收器开关特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位
t _{PLH}	传输延迟时间, 输出从低到高	STB=0V, TXD=3V, 图6	50	75	130	ns
t _{PHL}	传输延迟时间, 输出从高到低		25	50	90	
t _r	RXD输出信号上升时间			8		
t _f	RXD输出信号下降时间			8		
t _{BUS}	总线唤醒时间 ⁽¹⁾	STB=V _{CC}	0.7	2	5	μs

(1) 被测设备不得发出小于t_{busmin}的唤醒脉冲, 并应发出大于t的唤醒脉冲. 长度在t_{busmin}和t_{busmax}之间的脉冲可能会导致唤醒。

5.9 过温保护

使用推荐的工作温度范围（除非另有说明）

符号	参数	最小值	典型值	最大值	单位
T _{JS}	结温，过温保护		190		°C

5.10 供电电流

使用工作温度范围（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位	
I _{CC}	供电电流, V _{CC}	显性	V _I =0V, 60Ω负载, STB=0V		50	70	mA
		隐性	V _I =V _{CC} , STB=0V		2.5	5	
		待机模式	STB=V _{CC} , V _I =V _{CC}		15	20	μA

5.11 SPLIT引脚特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位
V _O	共模稳定输出电压	-500μA < I _O < 500μA	0.3xV _{CC}	0.5xV _{CC}	0.7xV _{CC}	V
I _{O(stb)}	待机模式漏电流	STB=2V, -12V ≤ V _O ≤ 12V	-5		5	μA

5.12 STB引脚特性

使用推荐的操作条件（除非另有说明）

符号	参数	测试条件	最小值	典型值	最大值	单位
I _{IH}	高电平输入电流	STB=2V	-10		0	μA
I _{IL}	低电平输入电流	STB=0V	-10		0	μA

6 参数测试电路

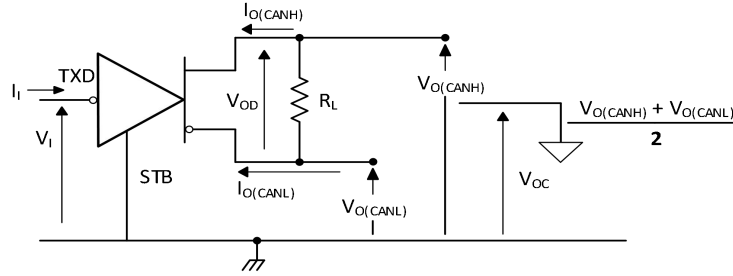


图1.驱动器电压、电流测试定义

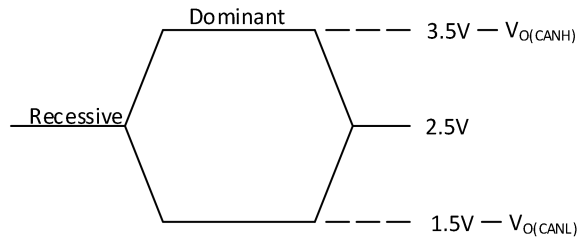


图2.总线逻辑电压定义

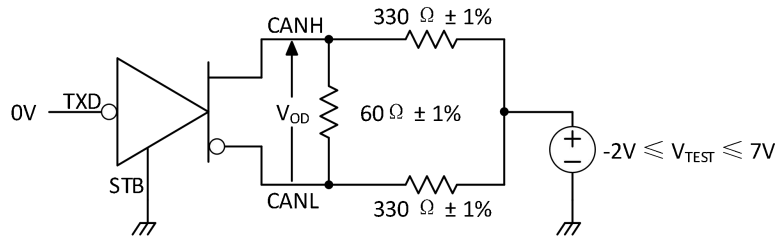


图3.驱动器VOD测试电路

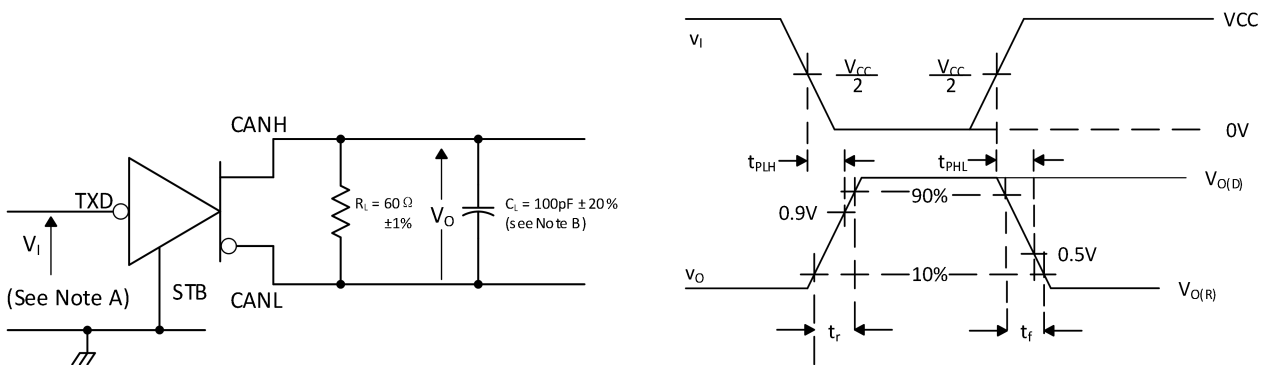


图4.驱动器测试电路和电压波形

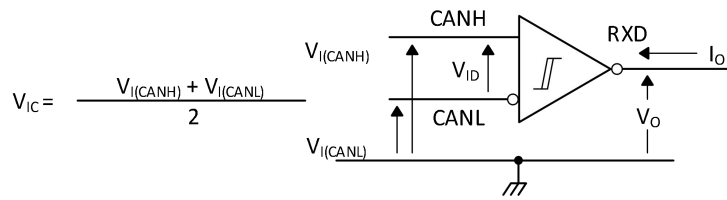
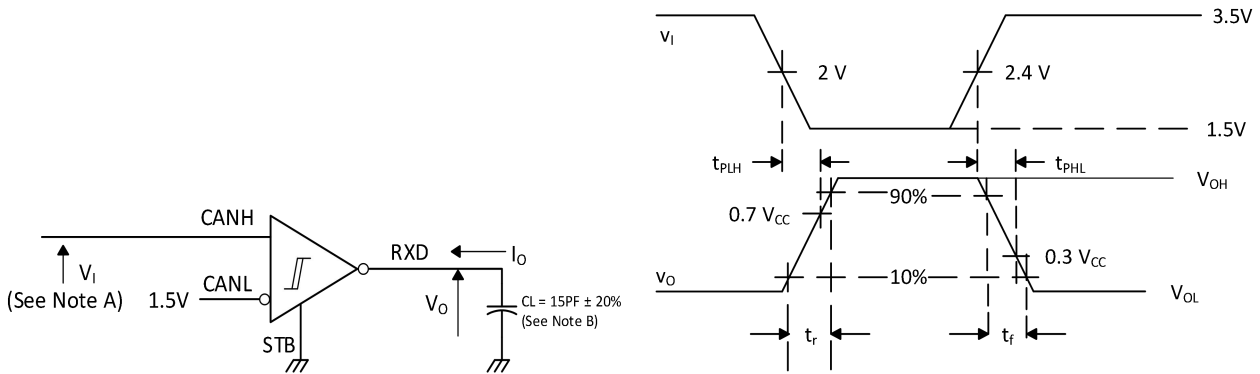


图5.接收器电压与电流定义



- A. 输入脉冲发生器应具有以下特性：PRR ≤ 125 kHz、50%占空比、 $t_r \leq 6$ ns、 $t_f \leq 6$ ns、 $Z_o = 50 \Omega$ 。
- B. C_L （包括仪器和夹具电容）在 ± 20% 以内。

图6.接收器测试电路与电压波形

7 详细描述

7.1 概述

HMT1040是一款应用于CAN协议控制器和物理总线之间的接口芯片，完全符合“ISO 11898”标准。HMT1040具有在总线与CAN协议控制器之间进行差分信号传输的能力，数据传输速率高达1Mbps。

7.2 功能说明

7.2.1 模式控制

7.2.1.1 正常模式

通过将STB引脚设置为低，选择芯片的正常工作模式。CAN总线驱动器和接收器完全工作，CAN总线双向通信。驱动器将TXD引脚的数字输入信号转换为CANH和CANL引脚的差分输出电平。接收器将来自CANH和CANL引脚的差分电平转换为RXD引脚的数字输出信号。

7.2.1.2 待机模式

如果STB引脚设置为高电平，芯片进入低功耗总线监听待机模式。当HMT1040处于待机模式时，总线上大于5μs的唤醒脉冲通过总线监视器电路传递到接收器输出。当本地协议控制器需要向总线传输时，它可以重新激活该设备。

7.2.2 显性超时

在正常模式下，CAN驱动状态有效时，如果引脚TXD因硬件或软件应用程序故障而被强制为永久低电平，则TXD显性超时定时器电路可以防止总线被驱动为永久显性状态（阻塞所有网络通信）。显性超时定时器由引脚TXD上的下降沿触发。如果引脚TXD上的低电平持续时间超过内部定时器值，驱动器将被关闭，从而使总线进入隐性状态。显性超时定时器通过引脚TXD上的上升沿复位。

7.2.3 热关断

HMT1040具有热关断功能，当结点温度接近190°C时关闭驱动器输出。这种关闭可以防止总线短路造成的灾难性故障，但并不能保护电路免受可能的损坏。用户应努力保持推荐的操作条件，并始终不超过绝对最大额定值。如果HMT1040长时间高频次热关断从而引发设备故障，应及时进行更换。

7.2.4 SPLIT电路

引脚 SPLIT 提供 $V_{CC}/2$ 的稳定直流电压。可以通过将引脚 SPLIT 连接到分裂终端的中心抽头，来稳定隐性共模电压。更多关于网络正确端接的相关信息，详见图11。

7.2.5 工作温度

HMT1040的工作温度范围为-40°C到125°C。

7.3 功能表

表1. 驱动器逻辑功能表⁽¹⁾

输入		输出		总线状态
TXD	STB	CANH	CANL	
L	L	H	L	显性
H	L	Z	Z	隐性
Open	X	Z	Z	隐性
X	H or Open	Z	Z	隐性

(1) H=高电平；L=低电平；X=无关；Z=高阻态

表2. 接收器逻辑功能表⁽¹⁾

差分输入 $V_{ID}=CANH - CANL$	STB	输出 RXD	总线状态
$VID \geq 0.9V$	L	L	显性
$VID \geq 1.15V$	H or Open	L	显性
$0.5V < VID < 0.9V$	X	?	?
$VID \leq 0.5V$	X	H	隐性
Open	X	H	隐性

(1) H=高电平；L=低电平；X=无关；?=不确定态；Z=高阻态

8 产品应用

8.1 应用信息

在器件通电运行后，CAN 总线有两种状态：显性和隐性。显性总线状态是当总线被差分驱动时，对应于 TXD 和 RXD 引脚为逻辑低电平。隐性总线状态是指当总线通过接收器的高电阻内电阻RIN和RID偏置到V_{CC}/2时，对应于 TXD 和 RXD 引脚为逻辑高电平。详见图7和图8。

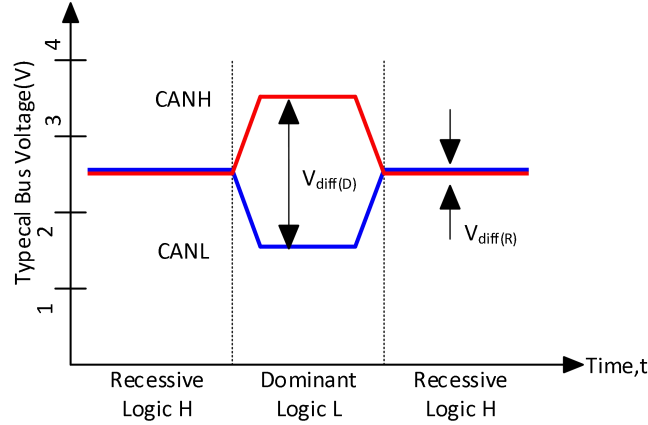


图7. BUS总线状态

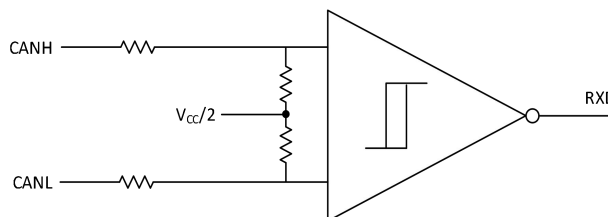


图8. 简化隐性共模偏置接收器

这些 CAN 收发器通常用于具有包括 CAN 协议的链路层的主机 MCU 或 FPGA 的应用中。网络上总线两端的不同节点通常使用 120Ω阻抗特性的双绞线进行连接。

8.2 典型应用方案

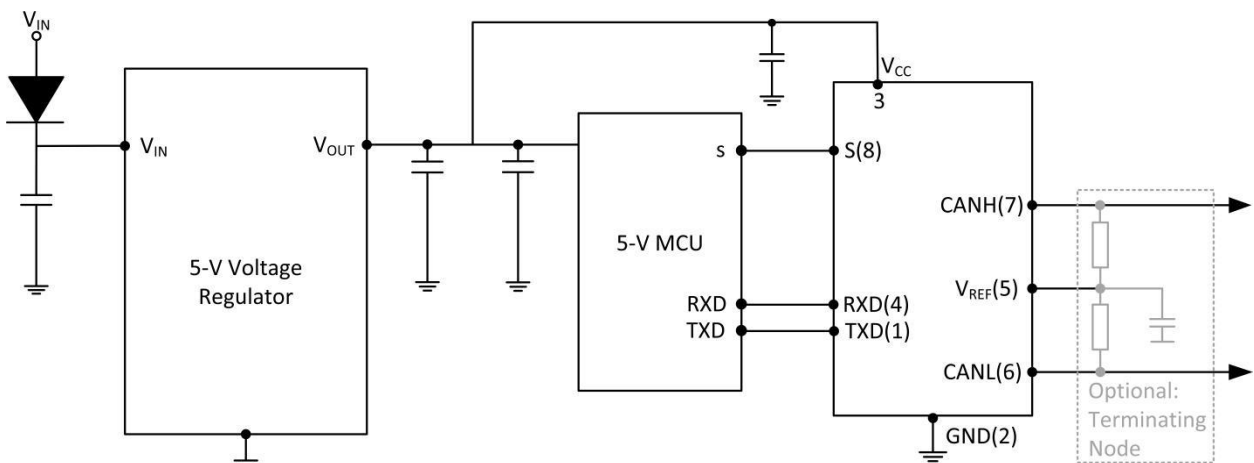


图9. 典型应用示意图

8.2.1 设计要求

8.2.1.1 总线装载量、节点长度及数量

ISO 11898标准规定了高达1Mbps的数据速率，最大总线长度为40米，最多为30个节点。然而，通过仔细的网络设计，系统可能有更长的电缆和更多的节点。许多CAN组织和标准已经扩展了原始ISO 11898标准之外的CAN的应用程序。他们已经对数据速率、电缆长度和总线的寄生进行了系统级的权衡。例如SAE J1939、CAN OPEN、DEVICE NET和NMEA2000。

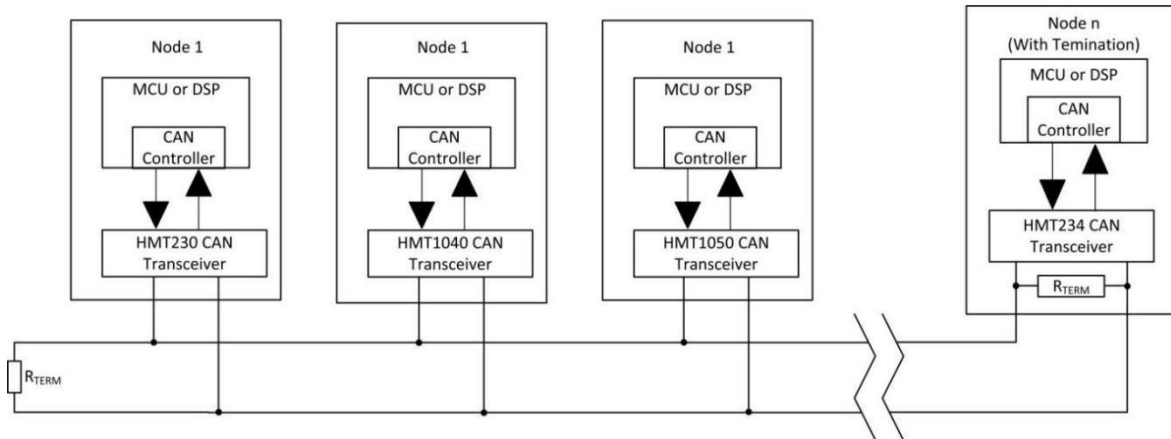


图10.典型的CAN总线

CAN 总线大量节点需要 HMT1040 这类具有高输入阻抗和宽共模范围的收发器。ISO 11898-2规定了 60Ω负载（两个 120Ω终端电阻器并联）条件下，驱动器差动输出必须大于 1.5 V。对HMT1040，设备被指定为60Ω负载满足 1.5V要求，另外通过330Ω耦合网络，在-2V到7V的共模范围内差分输出电压最小为1.2V。该网络代表了最小差分输入电阻为30 kΩ的90台HMT1040收发器的总线负载。因此，HMT1040在单个总线段上支持多达90个收发器，并且满足每个节点的1.2V最小差分输入电压要求。

对于 CAN 网络设计，必须考虑系统和布线的信号损耗、寄生负载、网络不平衡、地电平的偏移、信号完整性等因素，因此实际的最大节点数需要留有足够的预度。通过细致的系统设计和数据速率的折衷考虑，总线长度也可以超过最初的 ISO 11898 标准规定的 40 米。例如，CANopen 网络设计，通过终端电阻、布线发生变化，减少节点数少于 64 个，以及降低通信速率等设计可以实现总线长度达到 1 公里。基于对原始 ISO 11898 CAN 标准的各种扩展以及增加的附加标准，CAN 网络具有各种设计灵活性优势。

8.2.1.2 CAN终端

ISO 11898标准规定互连为特性阻抗 $Z_0=120\Omega$ 的双绞线缆（屏蔽或非屏蔽）。应在线缆终端的两端使用等于线缆阻抗特性的电阻以防止信号反射。连接节点末端的接入线到总线的距离应保持尽可能短，以最小化信号反射。终端可以在电缆上或节点中，但如果节点可以从总线上移除，则必须小心地放置终端，以便终端不会从总线上移除。总线两端的匹配终端通常是120Ω电阻。如果需要总线的共模电压进行滤波和稳定，可使用分裂终端方案（见图11）。分裂终端方案使用两个60Ω电阻，两个电阻中间有一个电容接地。分裂终端方案可以消除信号传输开始和结束时总线共模电压的波动，从而改善总线网络的电磁辐射。

需要小心确定端接电阻的额定功率。典型最坏的故障情况是，如果系统电源和接地在终端电阻上短路，这将导致通过终端电阻的电流比CAN收发器的限流电流高得多。

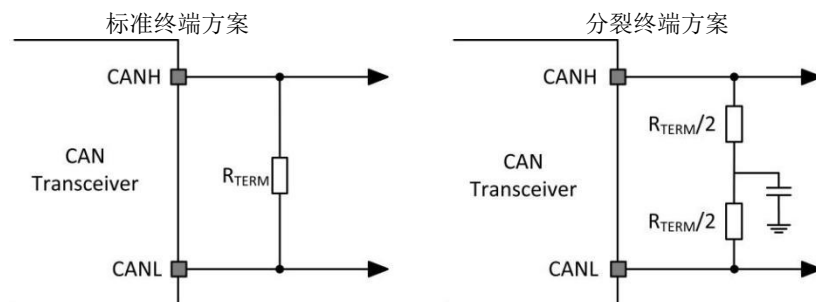


图11.CAN终端方案

8.2.1.3 环路延迟

收发器环路延迟是对整个设备传输延迟的一种度量，包括从驱动器输入（TXD引脚）到差分输出（CANH和CANL引脚）的延迟，加上从接收器输入（CANH和CANL）到其输出（RXD引脚）的延迟。

9 布局

9.1 布局指南

为了使印刷电路板的设计成功，首先从保护和滤波电路的设计开始。由于ESD和EFT瞬态具有从大约3MHz到3GHz的带宽，因此在PCB设计中必须采用高频布局技术。芯片上的IEC ESD保护适用于实验室和便携式设备，但通常不足以满足工业环境中发生的EFT和浪涌瞬变。因此，稳健可靠的总线节点设计需要在总线连接器上使用外部瞬态保护装置，同时也可以防止这些复杂的瞬变进一步传递到PCB和系统中。

使用V_{CC}和地平面，以提供低电感。

沿着信号路径的方向设计保护器件。不要强迫瞬态电流从信号路径转移到保护装置。图12显示了瞬态电压抑制（TVS）装置D1（双向二极管或变阻器）和滤波电容C5和C7的位置。

总线瞬态保护和滤波器件应尽可能靠近总线连接器J1。这可以防止瞬变、静电和噪声渗透到电路板上，从而干扰其他设备。

总线终端：图12显示了分裂终端。终端被分成两个电阻R5和R6，端子的中心通过电容C6连接至地。分裂终端为总线提供共模滤波。当终端放置在板上而不是直接放置在总线上时，必须确保终端节点不会从总线上移除，因为这将导致总线的信号完整性问题。

旁路电容器应放置在尽可能靠近收发器的电源引脚，例如C2、C3（V_{CC}）。旁路电容和保护器件的V_{CC}到地的连接需要使用至少两个通孔，以尽量减少寄生。

为了限制电路中的电流，可以使用串联电阻。例如R1、R2、R3和R4。

为了过滤数字IO线上的噪声，可以使用靠近IO输入侧的电容，如C1和C4所示。由于芯片内部偏置上下拉较弱，为了应对瞬态噪声，应使用外部1kΩ到10kΩ上拉或下拉电阻进行偏置。

引脚1：如果使用开漏结构的处理器驱动芯片的TXD引脚，则需要使用1kΩ和10kΩ之间的外部上拉电阻来驱动芯片的隐性输入状态。

引脚5：SPLIT管脚应连接到分裂终端方案的中心点，以帮助将共模电压稳定到V_{CC}/2。如果未用到SPLIT管脚，悬浮即可。

引脚8：此引脚STB为模式选择脚。如果该器件只在正常模式下使用，则不需要使用R3，C4的位置可以被下拉电阻取代。

9.2 布局示例

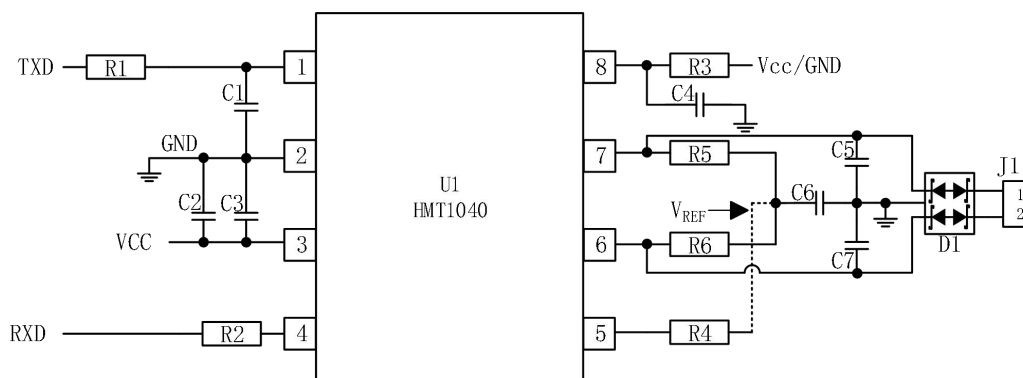
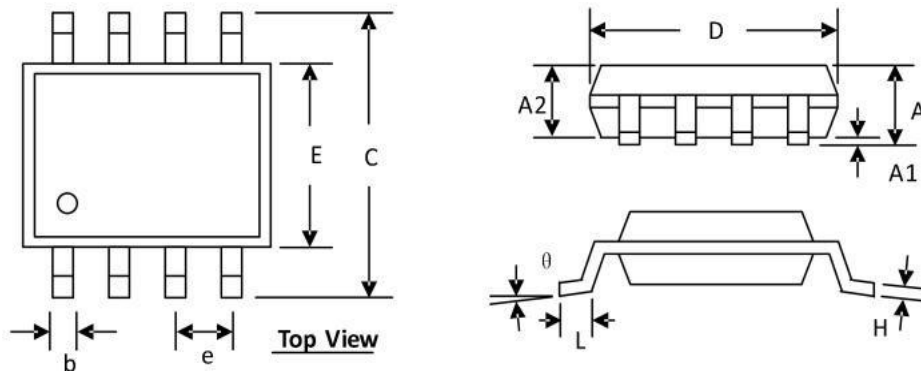


图12. 布局示例

封装尺寸 SOP8-L



符号	尺寸 (MM)		尺寸 (英寸)	
	最小值	最大值	最小值	最大值
A	1.300	1.752	0.051	0.069
A1	0.000	0.203	0.000	0.008
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
C	5.790	6.200	0.228	0.244
D	4.700	5.110	0.185	0.201
E	3.800	4.000	0.150	0.157
e	1.270 BSC		0.050 BSC	
H	0.170	0.254	0.007	0.010
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

订单信息

产品名称	封装	打印信息	操作温度范围	MSL等级	包装, 数量	环保标准
HMT1040T	SOP8-L	HMT1040T	-40至125°C	3	卷带, 2500	无铅