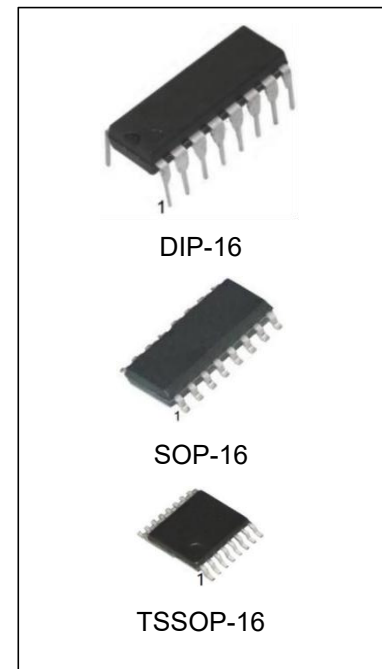


## 八位 CMOS 移位、存储总线寄存器

### 主要特点

- 宽工作电压：3V to 15V
- 5V, 10V, 15V 三档参数
- 全静态工作
- 三稳态输出
- 标准化对称输出特性
- 抗干扰性能号：0.45V<sub>DD</sub> (Typ.)
- 输入电平与 TLL 兼容
- 工作温度范围：-20°C to +85°C
- 封装形式：DIP-16、SOP-16、TSSOP-16



### 产品订购信息

产品名称	封装	打印名称	包装	包装数量
CD4094DN	DIP-16	CD4094D	管装	1000 只/盒
CD4094DM/TR	SOP-16	CD4094D	编带	2500 只/盘
CD4094DMT/TR	TSSOP-16	CD4094D	编带	2500 只/盘

## 概述

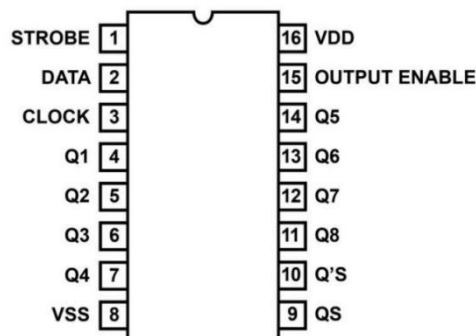
CD4094D 是一个 8 位串行移位寄存器，每一位都有一个存储锁存器用于串行输入到并行缓冲三态输出的选通数据，并行输出可以直接与公共总线相连。数据在输入时钟上升沿开始移位；当 STROBE 为高时，每个移位寄存器中的数据被转移到存储寄存器中；同时 OUTPUT-ENABLE 信号为高时，存储寄存器中的数据就会出现在输出端。

两个串联输出 (QS、Q'S) 可用于级联多个 CD4094D 器件，数据可在时钟上升沿从 QS 串行输出端获取，以允许在时钟上升时间较快的级联系统中高速运行。当级联系统时钟上升时间较慢时，Q'S 端可在下一个时钟下降沿获取同样的串行信息。QS 端在第 9 个串行时钟的上升沿开始输出，Q'S 端在第 9 个串行时钟的下降沿开始输出。

## 主要应用

- 串行-并行数据转换
- 远程控制保持寄存器
- 双级移位，保持和总线应用

## 引脚图

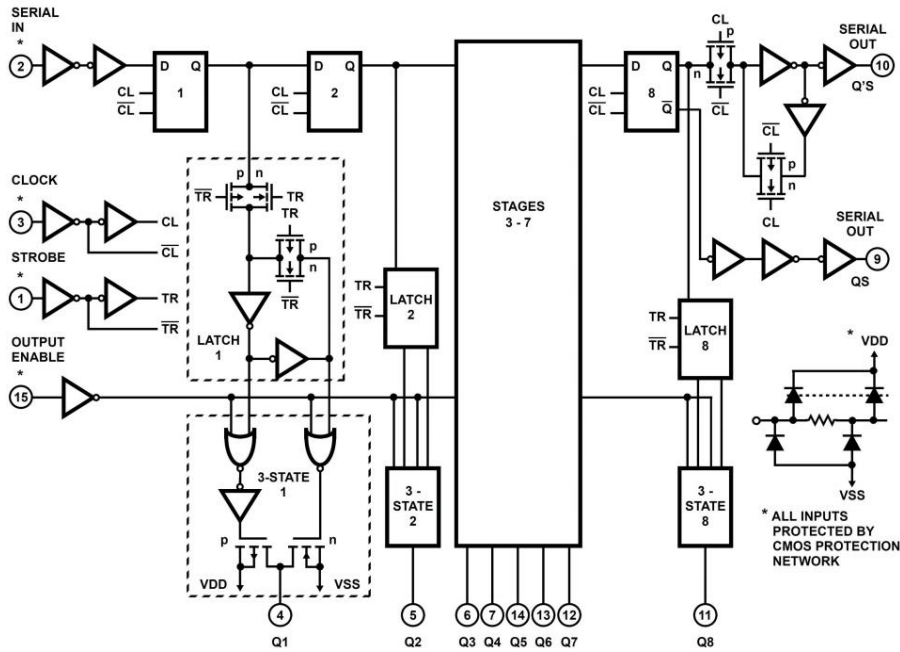


DIP-16/SOP-16/TSSOP-16

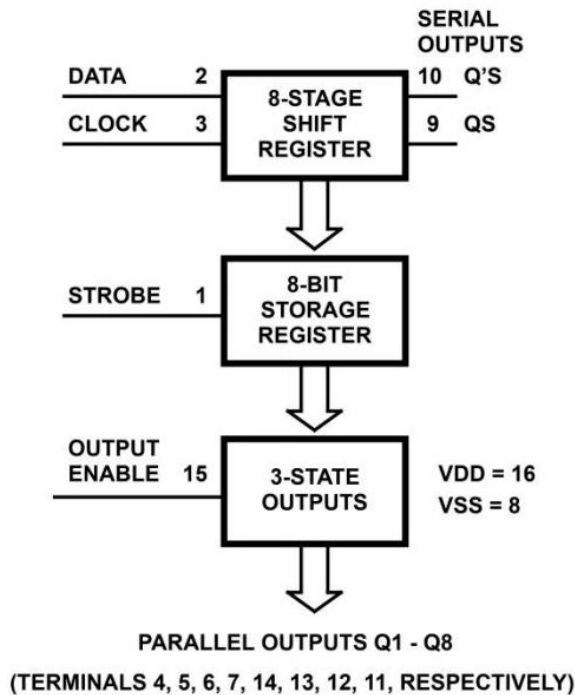
## 引脚说明

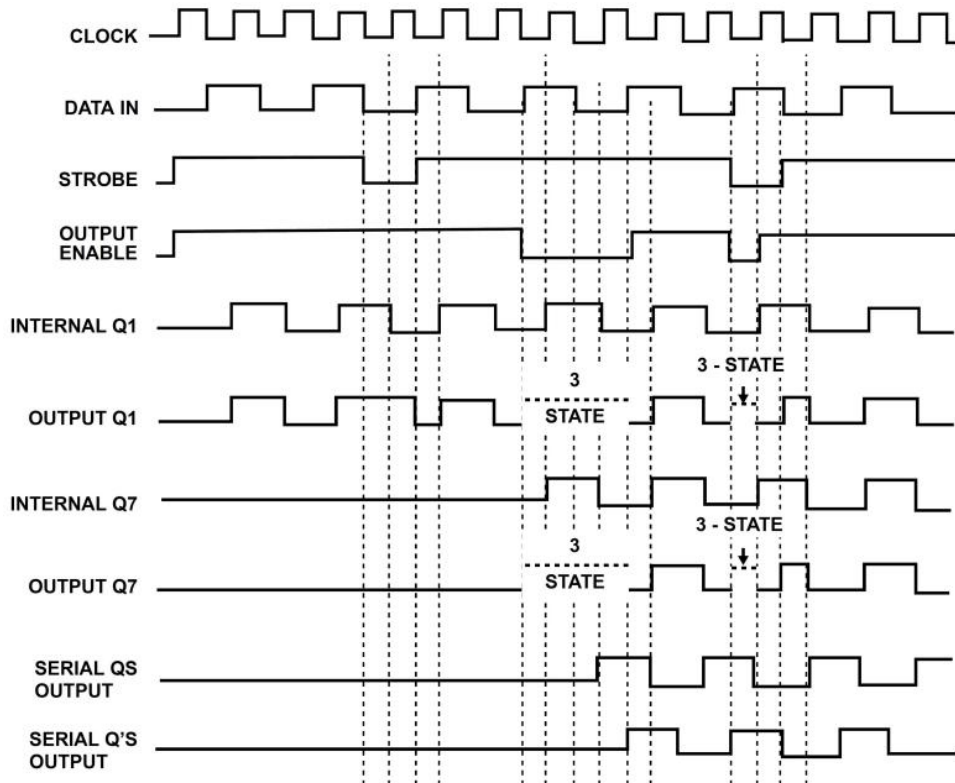
引脚序号	引脚名称	I/O	描述
1	STROBE	I	锁存输入端。低电平时，并行输出锁定
2	DATA		串行数据输入端
3	CLOCK		串行时钟输入端
15	OUTPUT ENABLE	O	输出使能输入端。低电平时，并行输出端呈高阻态
4 - 7、11-14	Q1 - Q8		并行输出
9	QS		串行数据输出
10	Q'S		串行数据输出
8	VSS	GND	地 (0V)
16	VDD	P	电源电压

逻辑框图



功能框图



**时间框图**

**真值表**

CLOCK	OUTPUT ENABLE	STROBE	DATA	并行输出		串行输出	
				Q1	Qn	QS	Q'S
↑	L	X	X	OC	OC	Q7	NC
↓	L	X	X	OC	OC	NC	Q7
↑	H	L	X	NC	NC	Q7	NC
↑	H	H	L	L	Qn-1	Q7	NC
↑	H	H	H	H	Qn-1	Q7	NC
↓	H	H	H	NC	NC	NC	Q7

注: H=高电平电压; L=低电平电压; X=忽略不计; ↑=时钟上升沿; ↓=时钟下降沿;  
 OC=开路, 高阻抗状态; NC=维持状态不变;  
 Q7=第 7 位移位寄存器的信息在时钟上升沿被转移到第 8 位寄存器和 QS 输出。

## 极限参数

除非另有规定,  $T_{amb}=25^{\circ}\text{C}$ , 电压以  $V_{SS}=0\text{V}$ (通常接地)为参考

参数	符号	条件	最小值	最大值	单位
电源电压	VDD		-0.5	+18	V
输入电压	VI		-0.5	$V_{DD}+0.5$	V
输入电流	I <sub>IK</sub>	任意输入	-	$\pm 10$	mA
存储温度	T <sub>stg</sub>		-65	+150	$^{\circ}\text{C}$
工作温度环境	T <sub>amb</sub>		-20	+85	$^{\circ}\text{C}$
焊接温度	TL	10 秒	245		$^{\circ}\text{C}$

注: 极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值, 将有可能造成产品劣化等物理性损伤; 同时在接近极限参数下, 不能保证芯片可以正常工作。

## 推荐工作条件

参数	符号	最小值	最大值	单位
工作电压	$V_{DD}$	3	15	V
输入电压	$V_I$	0	$V_{DD}$	V
环境温度	$T_{amb}$	-20	+85	$^{\circ}\text{C}$

## 电气特性

直流参数 (除非另有规定,  $T_{amb}=25^{\circ}\text{C}$ ,  $V_{SS}=0\text{V}$ )

参数	符号	测试条件			最小值	典型值	最大值	单位
		$V_O$	$V_I$	$V_{DD}$				
电源电流	$I_{DD}$	-	0, 5	5	-	-	1	$\mu\text{A}$
		-	0, 10	10	-	-	1	$\mu\text{A}$
		-	0, 15	15	-	-	1	$\mu\text{A}$
低电平输出电流	$I_{OL}$	0.4	0, 5	5	0.51	1	-	$\text{mA}$
		0.5	0, 10	10	1.3	2.6	-	$\text{mA}$
		1.5	0, 15	15	4.5	11.5	-	$\text{mA}$
高电平输出电流	$I_{OH}$	4.6	0, 5	5	-0.51	-1.2	-	$\text{mA}$
		2.5	0, 5	5	-1.6	-3.2	-	$\text{mA}$
		9.5	0, 10	10	-1.3	-2.6	-	$\text{mA}$
		13.5	0, 15	15	-4	-9.5	-	$\text{mA}$
低电平输出电压	$V_{OL}$	-	0, 5	5	-	0	0.05	$\text{V}$
		-	0, 10	10	-	0	0.05	$\text{V}$
		-	0, 15	15	-	0	0.05	$\text{V}$
高电平输出电压	$V_{OH}$	-	0, 5	5	4.95	5	-	$\text{V}$
		-	0, 10	10	9.95	10	-	$\text{V}$
		-	0, 15	15	14.95	15	-	$\text{V}$
低电平输入电压	$V_{IL}$	0.5, 4.5	-	5	-	-	1.5	$\text{V}$
		1, 9	-	10	-	-	3.0	$\text{V}$
		1.5, 13.5	-	15	-	-	4.0	$\text{V}$
高电平输入电压	$V_{IH}$	0.5, 4.5	-	5	3.5	-	-	$\text{V}$
		1, 9	-	10	7.0	-	-	$\text{V}$
		1.5, 13.5	-	15	11.0	-	-	$\text{V}$
输入漏电	$I_I$	-	0, 15	15	-	-	$\pm 1$	$\mu\text{A}$
高阻态输出漏电	$I_{OZ}$	0, 15	0, 15	15	-	-	$\pm 1$	$\mu\text{A}$

**交流参数** (除非另有规定,  $T_{amb}=25^{\circ}C$ ,  $V_{SS}=0V$ ,  $t_r/t_f=20ns$ ,  $C_L=50pF$ ,  $R_L=1K\Omega$ )

参数	符号	测试条件	最小值	典型值	最大值	单位	
传输延迟时间 (时钟到串行输出 QS)	$t_{PHL}, t_{PLH}$	见图 2	$V_{DD}=5V$	-	300	600	ns
			$V_{DD}=10V$	-	125	250	ns
			$V_{DD}=15V$	-	95	190	ns
传输延迟时间 (时钟到串行输出 Q'S)	$t_{PHL}, t_{PLH}$	见图 2	$V_{DD}=5V$	-	230	460	ns
			$V_{DD}=10V$	-	110	220	ns
			$V_{DD}=15V$	-	75	150	ns
传输延迟时间 (时钟到并行输出 Qn)	$t_{PHL}, t_{PLH}$	见图 2	$V_{DD}=5V$	-	420	840	ns
			$V_{DD}=10V$	-	195	390	ns
			$V_{DD}=15V$	-	135	270	ns
传输延迟时间 (选通到并行输出 Qn)	$t_{PHL}, t_{PLH}$	见图 2	$V_{DD}=5V$	-	290	580	ns
			$V_{DD}=10V$	-	145	290	ns
			$V_{DD}=15V$	-	100	200	ns
传输延迟时间 (高电平-高 阻抗/高阻抗-高电平)	$t_{PHZ}, t_{PZH}$	Pin15-Qn 见图 3	$V_{DD}=5V$	-	140	280	ns
			$V_{DD}=10V$	-	60	120	ns
			$V_{DD}=15V$	-	45	90	ns
传输延迟时间 (低电平-高 阻抗/高阻抗-低电平)	$t_{PLZ}, t_{PZL}$	Pin15-Qn 见图 3	$V_{DD}=5V$	-	100	200	ns
			$V_{DD}=10V$	-	50	100	ns
			$V_{DD}=15V$	-	40	80	ns
脉宽宽度 (最小选通脉冲)	$t_{WL}$	见图 2	$V_{DD}=5V$	-	100	200	ns
			$V_{DD}=10V$	-	40	80	ns
			$V_{DD}=15V$	-	35	70	ns
脉宽宽度 (最小时钟脉冲)	$t_{WC}$	见图 2	$V_{DD}=5V$	-	100	200	ns
			$V_{DD}=10V$	-	50	100	ns
			$V_{DD}=15V$	-	40	80	ns
数据建立时间 (DATA-CLOCK)	$t_{SU}$	见图 2	$V_{DD}=5V$	-	60	120	ns
			$V_{DD}=10V$	-	30	60	ns
			$V_{DD}=15V$	-	20	40	ns
最大时钟脉冲上升、 下降时间	$t_{THL}, t_{TLH}$	-	$V_{DD}=5V$	15	-	-	us
			$V_{DD}=10V$	5	-	-	us
			$V_{DD}=15V$	5	-	-	us
最大时钟频率	$f_{max}$	见图 2	$V_{DD}=5V$	1.25	2.5	-	MHz
			$V_{DD}=10V$	2.5	5	-	MHz
			$V_{DD}=15V$	3	6	-	MHz
输入电容	$C_i$	任意输入	-	5	7.5	pF	

交流测试电路

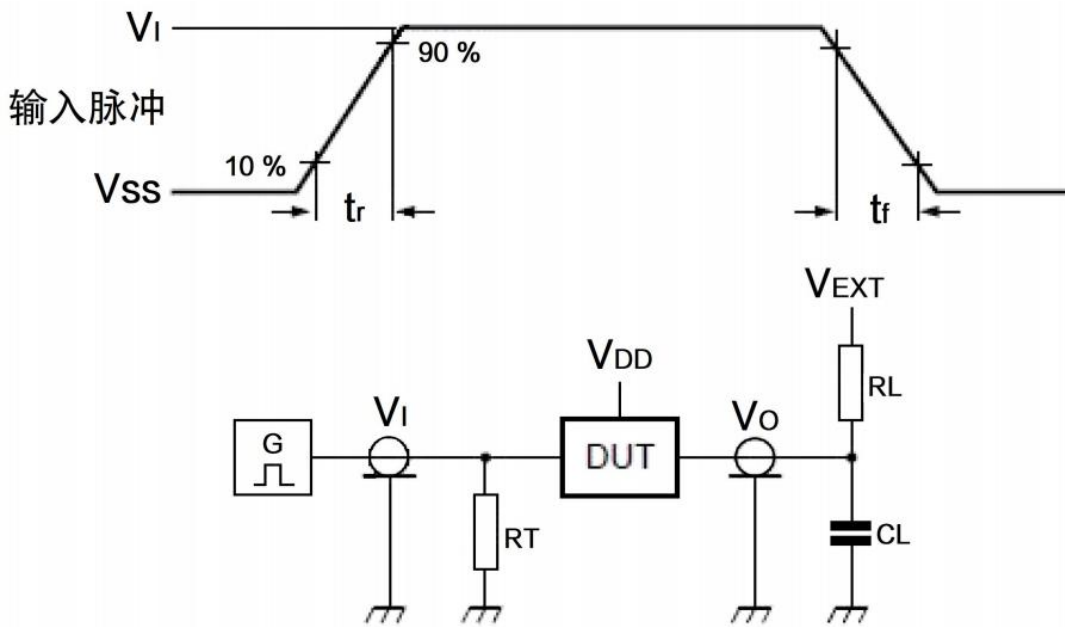


图 1: 开关时间的测试电路

注: DUT=待测器件;  $C_L$ =负载电容;  $R_L$ =负载电阻

$R_T$ =输出电阻等效于脉冲发生器的输出阻抗  $Z_o$

电源电压	输入		负载	
$V_{DD}$	$V_I$	$t_r, t_f$	$C_L$	$R_L$
5V~15V	$V_{SS}$ 或 $V_{DD}$	$\leq 20\text{ns}$	50pF	1k $\Omega$



交流测试波形

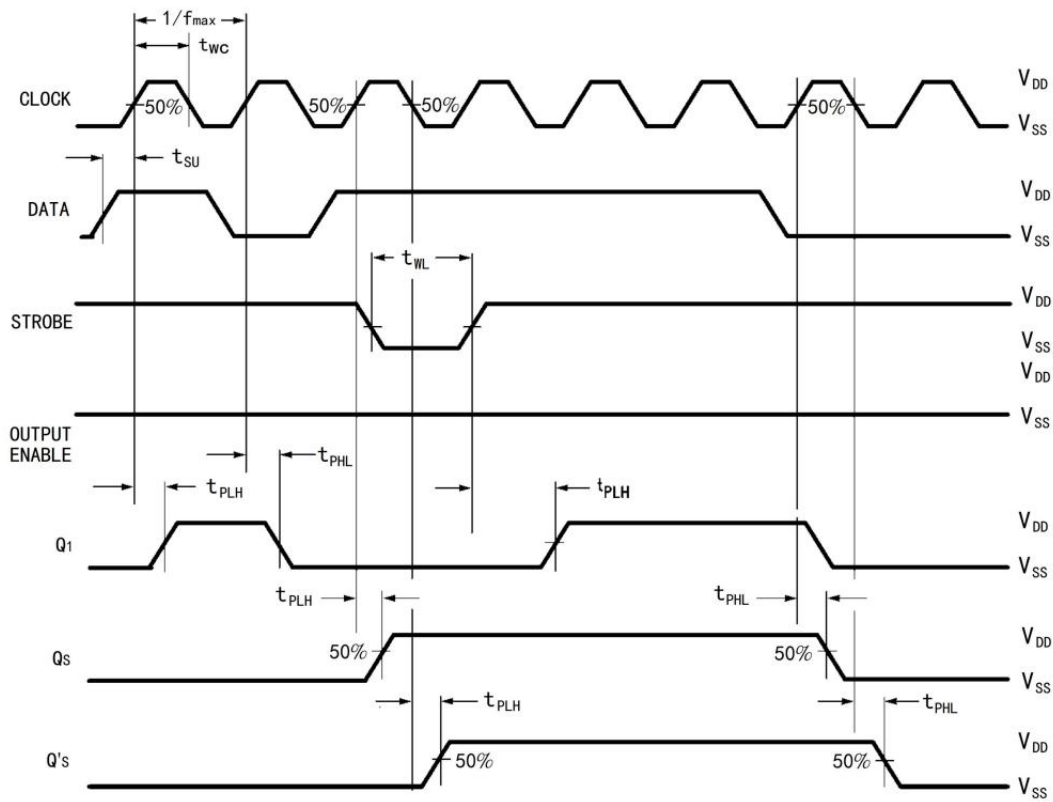


图 2: 时钟-输出传输延迟, 脉冲宽度, 最大频率

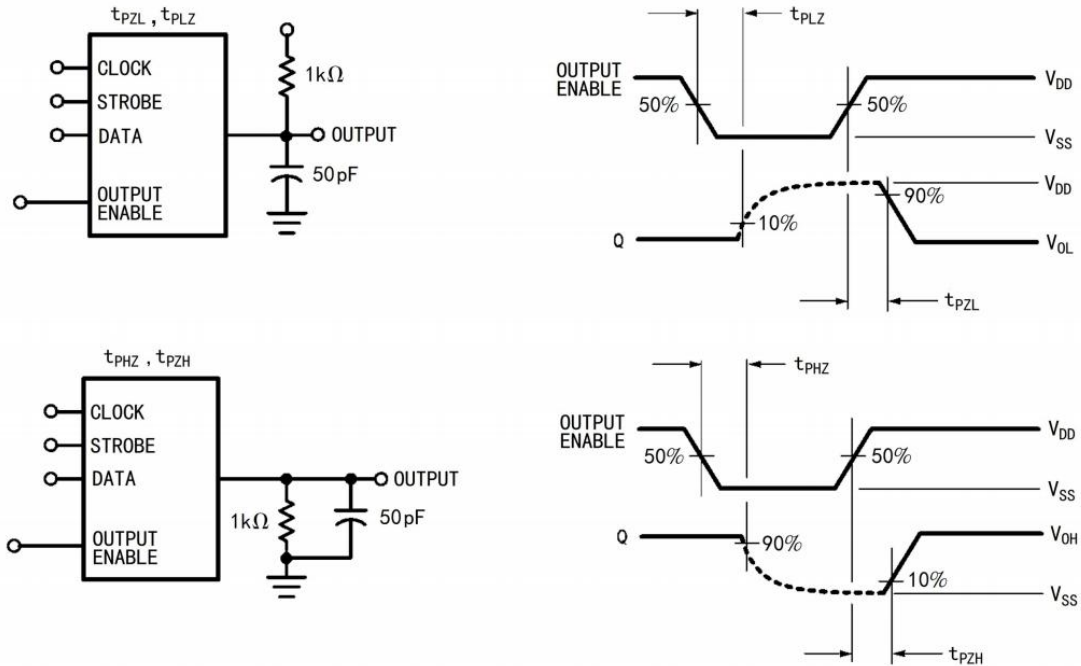


图 3: 所存输入-输出传输延迟

应用

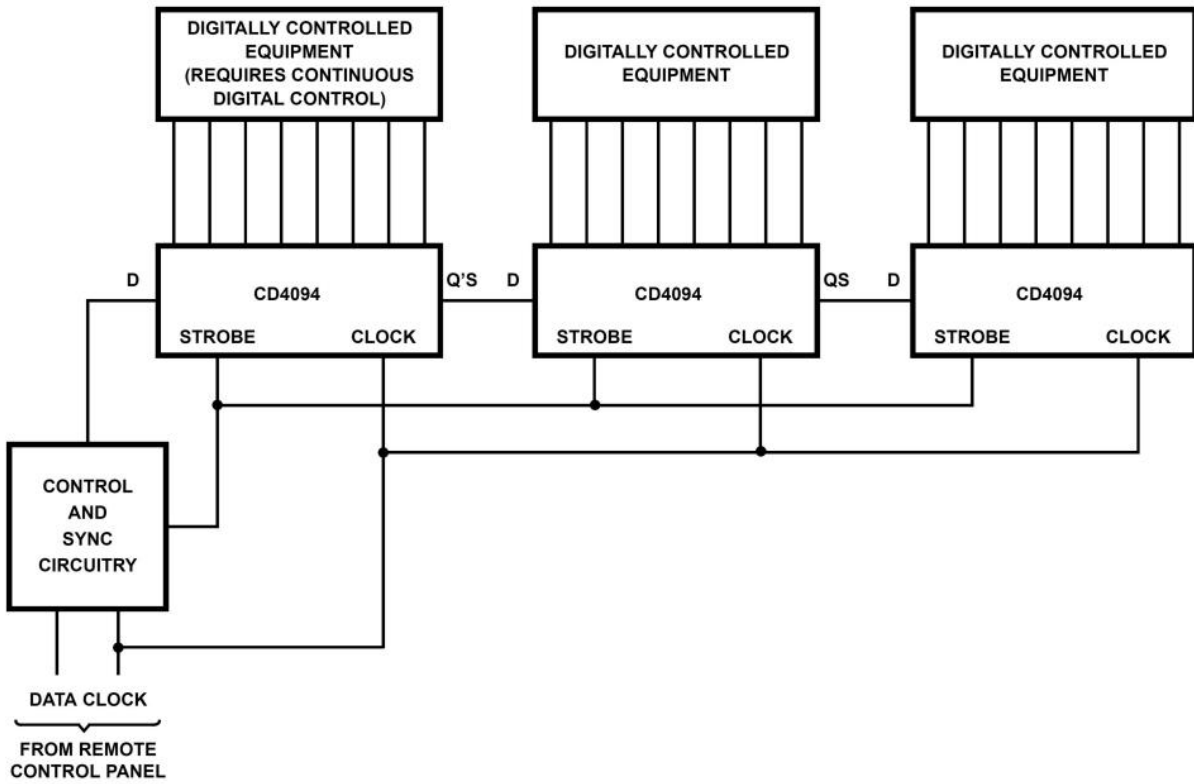
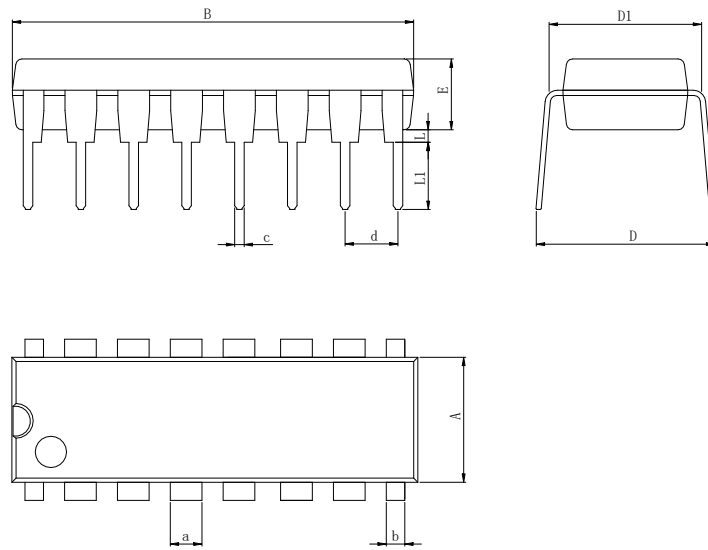


图 4: 远程控制保持寄存器

封装外形尺寸

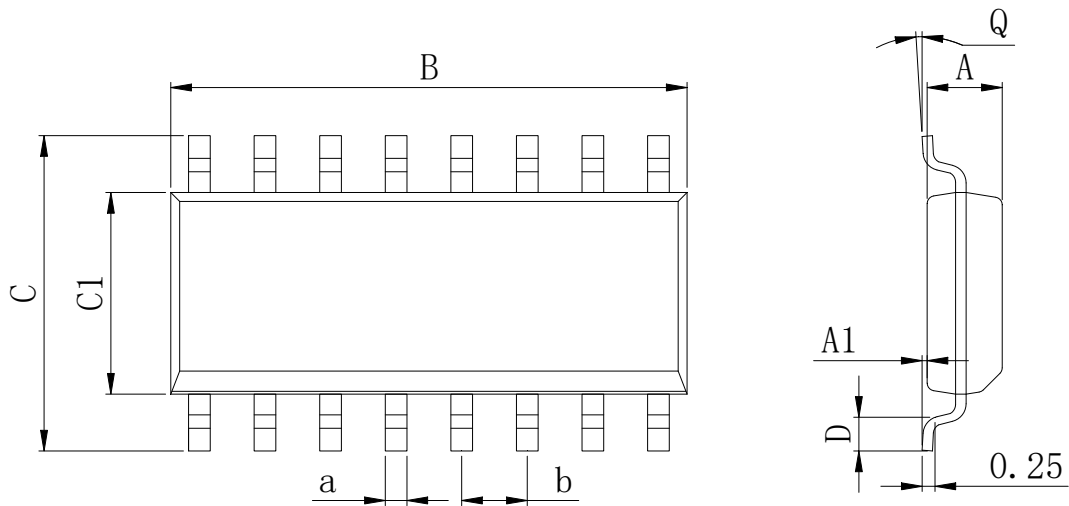
DIP-16



Dimensions In Millimeters(DIP-16)

Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	18.94	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	19.56	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

SOP-16

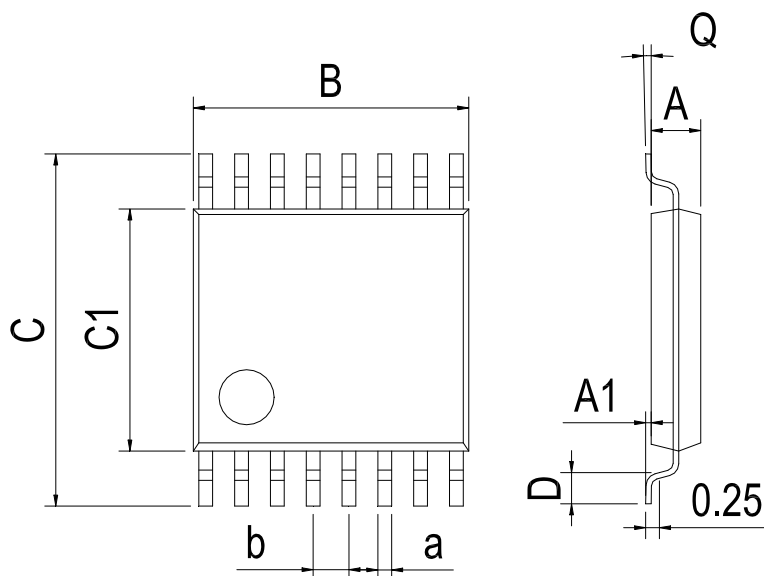


Dimensions In Millimeters(SOP-16)

Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	9.80	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	10.0	6.20	4.00	0.80	8°	0.45	

封装外形尺寸

TSSOP-16



Dimensions In Millimeters(TSSOP-16)

Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.85	0.05	4.90	6.20	4.30	0.40	0°	0.20	0.65 BSC
Max:	0.95	0.20	5.10	6.60	4.50	0.80	8°	0.25	

## 修订历史

日期	修改内容	页码
2018-5-15	新修订	1-14
2024-2-23	文档重新格式化	1-14

## 重要声明:

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。