

## 产品手册

## π220N61/π221N61

### 产品特性

兼容 I<sup>2</sup>C 隔离双向通信

超低功耗

最高支持 2MHz 通讯速率

开漏输出

1 侧输出灌电流为3.5mA

2 侧输出灌电流为35mA

3.0V 至 5.5V 供电电压

高共模瞬变抗扰度: 120 kV/μs (典型值)

安全和法规认证:

UL 认证编号: E494497

5000Vrms 测试 1 分钟, 符合 UL 1577

CSA 元件验收通知 5A

VDE 认证编号: 40052896

DIN VDE V 0884-11:2017-01

V<sub>IORM</sub> = 1200V peak

CQC 认证, 符合 GB4943.1-2011

通过汽车 AEC-Q100 标准认证

宽工作温度范围: -40°C ~ 125°C

符合 RoHS 标准的 WB SOIC-16 封装

### 应用

隔离 I<sup>2</sup>C, SMBus, PMBus 接口

电动及混合动力汽车

开漏输出网络

I<sup>2</sup>C 电平转换

二次电源

### 概述

π220N61/π221N61 器件均为兼容 I<sup>2</sup>C 接口的低功耗双向隔离器, 基于荣湃半导体公司的智能分压技术(*iDivider*® 技术)设计而成。I<sup>2</sup>C 隔离器输入和输出采用二氧化硅(SiO<sub>2</sub>) 介质隔离, 可阻断高电压并防止噪声电流进入控制侧, 避免电路干扰和损坏敏感器件。

π220N61/π221N61 是基于荣湃智能分压专利技术设计的产品, 与光电耦合器相比, 在功能、性能、尺寸和功耗方面均具有很大优势。

π220N61 具有两条双向隔离通道, 分别应用于隔离时钟和数据线, 适用于采用多个主器件的应用。π221N61 具

有一条双向数据线和一条单向时钟线, 适用于采用单一主器件的应用。

π220N61/π221N61 低功耗双向 I<sup>2</sup>C 隔离器, 支持 -40°C ~ 125°C 工作温度, 可实现 5 kV rms 隔离耐压等级和最高到 2MHz 通讯速率。该系列产品支持 3.0V 至 5.5V 的工作电压, 并支持 3.0V 至 5.5V 信号电平转换。

### 功能框图

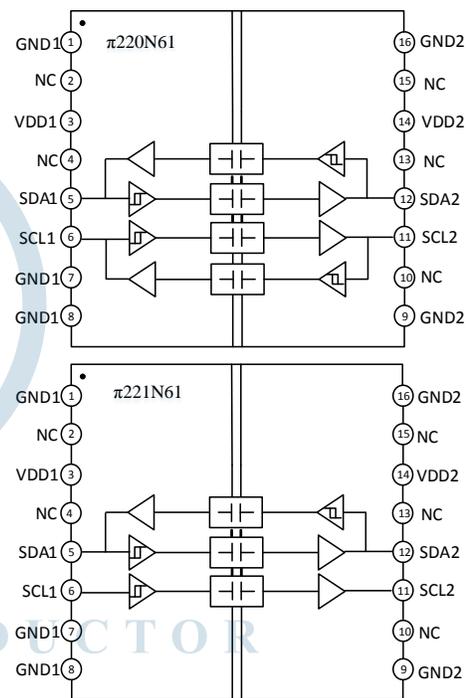


图 1. π220N61/π221N61 功能结构框图

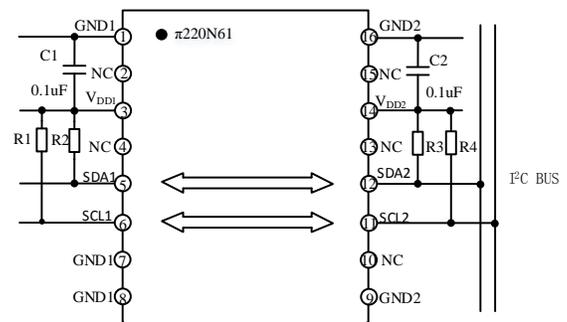


图 2. π220N61 典型应用电路

引脚配置和功能描述

π220N61/π221N61 引脚功能描述

Pin No.	Name	Description
1	GND1	1 侧的参考地。
2	NC	不连接。
3	VDD1	隔离器 1 侧电源电压。
4	NC	不连接。
5	SDA1	1 侧数据输入/输出。
6	SCL1	1 侧时钟输入/输出。
7	GND1	1 侧的参考地。
8	GND1	1 侧的参考地。
9	GND2	2 侧的参考地。
10	NC	不连接。
11	SCL2	2 侧时钟输入/输出。
12	SDA2	2 侧数据输入/输出。
13	NC	不连接。
14	VDD2	隔离器 2 侧电源电压。
15	NC	不连接。
16	GND2	2 侧的参考地。

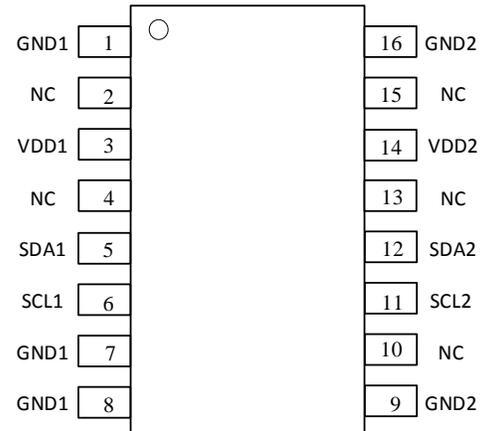


图 3. π220N61/π221N61 引脚配置

绝对最大额定值

表 1. 绝对最大额定值 <sup>1,2</sup>

参数	额定值
电源电压 (V <sub>DD1</sub> -GND <sub>1</sub> , V <sub>DD2</sub> -GND <sub>2</sub> )	-0.5 V to +7.0 V
输入/输出信号电压 SDA1/SCL1	-0.5 V to V <sub>DDx</sub> + 0.5 V
输入/输出信号电压 SDA2/SCL2	-0.5 V to V <sub>DDx</sub> + 0.5 V
平均输出电流 SDA1/SCL1 (I <sub>o1</sub> )	-20 mA to +20 mA
平均输出电流 SDA2/SCL2 (I <sub>o2</sub> )	-100 mA to +100 mA
存储温度范围 (T <sub>ST</sub> )	-55°C to +150°C
最大结温 T <sub>J(MAX)</sub>	+150°C

注释:

<sup>1</sup>所有电压值均为参考同侧 GND (GND1 or GND2) 引脚测试值, 且均为峰值电压大小。

<sup>2</sup>绝对最大额定值列出的应力或更高的应力可能会对器件造成永久性损坏, 这些参数仅为绝对最大额定值, 不代表器件在本表所述条件或以上任何其他条件下的正常工作。长时间在超过最大工作条件下工作, 可能会影响产品的可靠性。

建议工作条件

表 2. 建议工作条件

参数	符号	最小值	典型值	最大值	单位
电源电压	V <sub>DDx</sub> <sup>1</sup>	3		5.5	V
输入/输出信号电压 (V <sub>SDA1</sub> , V <sub>SCL1</sub> , V <sub>SDA2</sub> , V <sub>SCL2</sub> )		0		V <sub>DDx</sub> <sup>1</sup>	V
1 侧逻辑低电平输入电压	V <sub>IL1</sub>	0		0.47	V
1 侧逻辑高电平输入电压	V <sub>IH1</sub>	0.7*V <sub>DD1</sub>		V <sub>DD1</sub>	V
2 侧逻辑低电平输入电压	V <sub>IL2</sub>	0		0.3*V <sub>DD2</sub>	V
2 侧逻辑高电平输入电压	V <sub>IH2</sub>	0.7*V <sub>DD2</sub>		V <sub>DD2</sub>	V
1 侧输出电流	I <sub>OL1</sub>	0.5		3.5	mA

2 侧输出电流	I <sub>OL2</sub>	0.5	35	mA
1 侧负载电容	C1		40	pF
2 侧负载电容	C2		400	pF
工作频率	f <sub>MAX</sub>		2	MHz
工作环境温度	T <sub>A</sub>	-40	125	°C

注释:

<sup>1</sup> V<sub>DDx</sub> 是隔离器电源电压 V<sub>DD</sub>, 其中 x = 1 or 2。

## 真值表

表 3. π220N61/π221N61 真值表

V <sub>ix</sub> 输入 <sup>1</sup>	V <sub>DD1</sub> 状态 <sup>1</sup>	V <sub>DD0</sub> 状态 <sup>1</sup>	V <sub>Ox</sub> 输出 <sup>1</sup>
低	上电 <sup>2</sup>	上电 <sup>2</sup>	低
高	上电 <sup>2</sup>	上电 <sup>2</sup>	高阻态
悬空 <sup>4</sup>	上电 <sup>2</sup>	上电 <sup>2</sup>	高阻态
任意状态	未上电 <sup>3</sup>	上电 <sup>2</sup>	高阻态
任意状态	上电 <sup>2</sup>	未上电 <sup>3</sup>	高阻态

注释:

<sup>1</sup> V<sub>ix</sub>/V<sub>Ox</sub> 是输入/输出信号电压(SDA 或 SCL); V<sub>DD1</sub>/V<sub>DD0</sub> 是输入/输出电源电压。

<sup>2</sup> 上电是 V<sub>DDx</sub> ≥ 2.95 V。

<sup>3</sup> 未上电是 V<sub>DDx</sub> < 2.30V。

<sup>4</sup> 输入条件无效时, I<sup>2</sup>C 系统的数据和时钟信号通过上拉电阻连接到电源 V<sub>DD</sub>。

## 技术规格

### 电气特性

表 4. 直流特性

测试条件: V<sub>DD1</sub> - V<sub>GND1</sub> = V<sub>DD2</sub> - V<sub>GND2</sub> = 3.3V<sub>DC</sub> ± 10% or 5V<sub>DC</sub> ± 10%, T<sub>A</sub> = 25°C, 除非另有说明。

参数	符号	最小值	典型值	最大值	单位	测试条件/结论
<b>1 侧逻辑电平</b>						
逻辑低电平输入电压 (SDA1 and SCL1)	V <sub>I<sub>L</sub>T1</sub>	470	510	570	mV	
逻辑高电平输入电压 (SDA1 and SCL1)	V <sub>I<sub>H</sub>T1</sub>	540	580	630	mV	
逻辑输入迟滞电压	V <sub>HYST1</sub>	50	70		mV	V <sub>I<sub>H</sub>T1</sub> - V <sub>I<sub>L</sub>T1</sub>
逻辑低电平输出电压 (SDA1 and SCL1)	V <sub>OL1</sub>	650	720	800	mV	0.5 mA ≤ (I <sub>SDA1</sub> and I <sub>SCL1</sub> ) ≤ 3.5 mA
逻辑低电平输出电压与逻辑高电平输入电压的差值 (SDA1 and SCL1)	ΔV <sub>OIT1</sub> <sup>1</sup>	60	120		mV	0.5 mA ≤ (I <sub>SDA1</sub> and I <sub>SCL1</sub> ) ≤ 3.5 mA
<b>2 侧逻辑电平</b>						
逻辑低电平输入电压 (SDA2 and SCL2)	V <sub>I<sub>L</sub>T2</sub>	0.30* V <sub>DD2</sub>		0.42* V <sub>DD2</sub>	V	
逻辑高电平输入电压 (SDA2 and SCL2)	V <sub>I<sub>H</sub>T2</sub>	0.58* V <sub>DD2</sub>		0.69* V <sub>DD2</sub>	V	
逻辑输入迟滞电压	V <sub>HYST2</sub>	0.20* V <sub>DD2</sub>	0.28* V <sub>DD2</sub>		V	V <sub>I<sub>H</sub>T2</sub> - V <sub>I<sub>L</sub>T2</sub>
逻辑低电平输出电压 (SDA2 and SCL2)	V <sub>OL2</sub>			0.4	V	0.5 mA ≤ (I <sub>SDA2</sub> and I <sub>SCL2</sub> ) ≤ 35 mA
<b>双侧参数</b>						
输入漏电流 (SDA1, SCL1, SDA2 and SCL2)	I <sub>IN</sub>		0.01	10	μA	V <sub>SDA1</sub> , V <sub>SCL1</sub> = V <sub>DD1</sub> ; V <sub>SDA2</sub> , V <sub>SCL2</sub> = V <sub>DD2</sub>

欠压闭锁正 $V_{DDx}^2$ 阈值	$V_{DDxUV+}$	2.45	2.75	2.95	V
欠压闭锁负 $V_{DDx}^2$ 阈值	$V_{DDxUV-}$	2.30	2.60	2.80	V
$V_{DDx}^2$ 迟滞	$V_{DDxUVH}$		0.15		V

注释:

<sup>1</sup> Δ VOIT1 = VOL1 - VIHT1, 1侧逻辑低电平输出电压与逻辑高电平输入电压的阈值差值是隔离器避免输入/输出逻辑发生锁存的最小允许电压差值。

<sup>2</sup>  $V_{DDx}$  是隔离器电源电压  $V_{DD}$ , 其中  $x = 1$  or  $2$ 。

**表 5. 静态供电电流**

测试条件:  $V_{DD1} - V_{GND1} = V_{DD2} - V_{GND2} = 3.3V_{DC} \pm 10\%$  or  $5V_{DC} \pm 10\%$ ,  $T_A = 25^\circ C$ ,  $R1, R2 = \text{Open}$ ;  $C1, C2 = \text{Open}$  (图 17), 除非另有说明, 测试方法参考图 17。

参数	符号	最小值	典型值	最大值	单位	测试条件
π220N61 静态供电电流( $V_{DDx}=5V_{DC}$ )	$I_{DD1}(Q)$		1.7	2.4	mA	$V_{SDA1}, V_{SCL1} = GND1$ ; $V_{SDA2}, V_{SCL2} = GND2$
	$I_{DD2}(Q)$		1.4	2.1	mA	
	$I_{DD1}(Q)$		1.5	2.3	mA	$V_{SDA1}, V_{SCL1} = V_{DD1}$ ; $V_{SDA2}, V_{SCL2} = V_{DD2}$
	$I_{DD2}(Q)$		1.2	1.8	mA	
π220N61 静态供电电流( $V_{DDx}=3.3V_{DC}$ )	$I_{DD1}(Q)$		1.5	2.3	mA	$V_{SDA1}, V_{SCL1} = GND1$ ; $V_{SDA2}, V_{SCL2} = GND2$
	$I_{DD2}(Q)$		1.2	1.8	mA	
	$I_{DD1}(Q)$		1.5	2.3	mA	$V_{SDA1}, V_{SCL1} = V_{DD1}$ ; $V_{SDA2}, V_{SCL2} = V_{DD2}$
	$I_{DD2}(Q)$		1.2	1.8	mA	
π221N61 静态供电电流( $V_{DDx}=5V_{DC}$ )	$I_{DD1}(Q)$		1.1	1.7	mA	$V_{SDA1}, V_{SCL1} = GND1$ ; $V_{SDA2}, V_{SCL2} = GND2$
	$I_{DD2}(Q)$		1.2	1.8	mA	
	$I_{DD1}(Q)$		1.2	1.8	mA	$V_{SDA1}, V_{SCL1} = V_{DD1}$ ; $V_{SDA2}, V_{SCL2} = V_{DD2}$
	$I_{DD2}(Q)$		1.2	1.8	mA	
π221N61 静态供电电流( $V_{DDx}=3.3V_{DC}$ )	$I_{DD1}(Q)$		1.0	1.5	mA	$V_{SDA1}, V_{SCL1} = GND1$ ; $V_{SDA2}, V_{SCL2} = GND2$
	$I_{DD2}(Q)$		1.1	1.7	mA	
	$I_{DD1}(Q)$		1.1	1.7	mA	$V_{SDA1}, V_{SCL1} = V_{DD1}$ ; $V_{SDA2}, V_{SCL2} = V_{DD2}$
	$I_{DD2}(Q)$		1.1	1.7	mA	

**表 6. 交流特性**

测试条件:  $V_{DD1} - V_{GND1} = V_{DD2} - V_{GND2} = 3.3V_{DC} \pm 10\%$  or  $5V_{DC} \pm 10\%$ ,  $T_A = 25^\circ C$ , 除非另有说明, 测试方法参考图 17。

参数	符号	最小值	典型值	最大值	单位	测试条件/结论
输出下降时间 SDA1, SCL1	$t_{f1}$	10	18	30	ns	$0.9V_{DD1}$ to $0.9V$ ; $R1 = 1430\ \Omega, C1 = 40\ \text{pF}$ , @ $5V_{DC}$ 供电
		9	16	28	ns	$R1 = 953\ \Omega, C1 = 40\ \text{PF}$ ; @ $3.3V_{DC}$ 供电
		6	11	18	ns	$0.7V_{DD1}$ to $0.3V_{DD1}$ ; $R1 = 1430\ \Omega, C1 = 40\ \text{pF}$ , @ $5V_{DC}$ 供电
		6	10	16	ns	$R1 = 953\ \Omega, C1 = 40\ \text{PF}$ ; @ $3.3V_{DC}$ 供电
输出下降时间 (SDA2, SCL2)	$t_{f2}$	22	36	45	ns	$0.9V_{DD2}$ to $0.4V$ ; $R2 = 143\ \Omega, C2 = 400\ \text{pF}$ , @ $5V_{DC}$ 供电
		20	31	42	ns	$R2 = 95.3\ \Omega, C2 = 400\ \text{pF}$ ; @ $3.3V_{DC}$ 供电
		9	16	26	ns	$0.7V_{DD2}$ to $0.3V_{DD2}$ ; $R2 = 143\ \Omega, C2 = 400\ \text{pF}$ , @ $5V_{DC}$ 供电
		8	14	23	ns	$R2 = 95.3\ \Omega, C2 = 400\ \text{pF}$ ; @ $3.3V_{DC}$ 供电

1侧至2侧上传传播延时	tpLH1-2	45	68	ns	0.55 V to $0.7 \times V_{DD2}$ ; R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		38	57	ns	
1侧至2侧下降传播延时	tPHL1-2	67	100	ns	0.7 V to 0.4 V; R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		64	96	ns	
脉冲宽度失真  tpHL1-2 – tpLH1-2	PWD1-2	22	32	ns	R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		26	39	ns	
2侧至1侧的上升传播延时	tPLH2-1	44	62	ns	$0.4 \times V_{DD2}$ to $0.7 \times V_{DD1}$ ; R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		42	56	ns	
2侧至1侧的下降传播延时	tPHL2-1	52	78	ns	$0.4 \times V_{DD2}$ to 0.9 V; R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		57	86	ns	
脉冲宽度失真  tpHL2-1 – tpLH2-1	PWD2-1	8	16	ns	R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		15	30	ns	
1侧环路传播延时	tLOOP1	104	156	ns	0.4 V to $0.3 \times V_{DD1}$ ; R1 = 1430 $\Omega$ , R2 = 143 $\Omega$ , C1, C2 = 10 pF; @ 5V <sub>DC</sub> 供电
		88	132	ns	
共模瞬变抗扰度 <sup>2</sup>	CMTI	120		kV/ $\mu$ s	$V_{IN} = V_{DDx}^1$ or 0V, $V_{CM} = 1000$ V.
静电放电 (人体模型 HBM)	ESD	$\pm 6$		kV	

注释:

<sup>1</sup>  $V_{DDx}$  是隔离器电源电压  $V_{DD}$ , 其中 x = 1 or 2。<sup>2</sup> 共模瞬变抗扰度的测试方法参考图 21。

## 隔离和安全相关特性

2PAI SEMICONDUCTOR

表 7. 隔离特性

参数	符号	额定值	单位	测试条件/结论
		$\pi 220N61/\pi 221N61$		
额定电介质隔离电压		5000	V rms	持续 1 分钟
最小外部电气间隙	L (CLR)	8	mm min	测量输入端至输出端, 空气最短距离
最小外部爬电距离	L (CRP)	8	mm min	测量输入端至输出端, 沿壳体最短距离
最小 PCB 板端爬电距离 (PCB 间隙)	L (PCB)	8.5	mm min	测量输入端至输出端, 空气、PCB 焊接层中的最短距离
最小内部间隙		21	$\mu$ m min	隔离介质隔离距离
漏电阻抗 (相对漏电指数)	CTI	>400	V	DIN IEC 112/VDE 0303 第 1 部分
材料组别		II		材料组别 (DIN VDE 0110, 1/89, 表 1)

## 封装特性

表 8. 封装特性

参数	符号	额定值	单位	测试条件/结论
		π220N61/π221N61		
电阻(输入到输出) <sup>1</sup>	R <sub>I-O</sub>	10 <sup>11</sup>	Ω	
电容(输入到输出) <sup>1</sup>	C <sub>I-O</sub>	1.5	pF	@1MHz
输入电容 <sup>2</sup>	C <sub>i</sub>	7	pF	@1MHz
IC 结到环境热阻	θ <sub>JA</sub>	45	°C/W	热电偶位于封装底部正中间

注释:

<sup>1</sup> 设置器件为双端器件, SOIC-16\_W 引脚 1 至引脚 8 短接, 引脚 9 至引脚 16 短接。<sup>2</sup> 输入电容是从任意输入数据引脚到地的容值。

## 安规信息

参照表 9 可获得详细的隔离栅最大允许工作电压和隔离栅安全防护等级

表 9. 安规

UL	VDE	CQC
UL 1577 认证 器件认证组别 <sup>1</sup>  单重绝缘, 5000 V rms 隔离电压  文件(E494497)	DIN VDE V 0884-11:2017-01 <sup>2</sup>  基本绝缘, V <sub>IORM</sub> = 1200 V peak, V <sub>IOSM</sub> = 5000 V peak  文件(40052896)	CQC11-471543-2012 认证  GB4943.1-2011  基本绝缘 845V rms (1200 V peak) 工作电压 加强绝缘 422 V rms (600 V peak)  文件(CQC20001260258)

注释:

<sup>1</sup> 依据 UL1577, 每个 π220N61/π221N61 器件均经过 1 秒钟绝缘测试电压 ≥ 6000 V rms 的验证测试。<sup>2</sup> 依据 DIN VDE V 0884-11, 每个 π220N61/π221N61 器件都经过 1 秒钟绝缘测试电压 ≥ 1800V peak 的验证测试(局部放电检测限值为 5 pC)。器件标识中的\*表示通过 DIN VDE V 0884-11 认证。

## DIN V VDE V 0884-11 (VDE V 0884-11) 隔离特性

此隔离器适合安全限制数据范围内的增强隔离。保护电路维护安全数据。封装上的星号(\*)标志表示通过 DIN V VDE V 0884-11。

表 10. VDE 隔离特性

描述	测试条件/注释	符号	特性	单位
			π220N61/π221N61	
DIN VDE 0110 装置分类				
额定电压电压 ≤ 150 V rms			I to IV	
额定电压电压 ≤ 300 V rms			I to III	
额定电压电压 ≤ 400 V rms			I to III	
环境分类			40/105/21	
污染度 (DIN VDE 0110, 表 1)			2	
最大重复峰值隔离电压		V <sub>IORM</sub>	1200	V peak
输入至输出测试电压, 方法 B1	V <sub>IORM</sub> × 1.5 = V <sub>pd(m)</sub> , 100% 生产测试, t <sub>ini</sub> = t <sub>m</sub> = 1 sec, 局部放电 < 5 pC	V <sub>pd(m)</sub>	1800	V peak

描述	测试条件/注释	符号	特性	单位
输入至输出测试电压, 方法 A				
跟随环境测试, 子类 1	$V_{IORM} \times 1.3 = V_{pd(m)}$ , $t_{ini} = 60 \text{ sec}$ , $t_m = 10 \text{ sec}$ , 局部放电 < 5 pC	$V_{pd(m)}$	1560	V peak
跟随环境测试, 子类 2 和子类 3	$V_{IORM} \times 1.2 = V_{pd(m)}$ , $t_{ini} = 60 \text{ sec}$ , $t_m = 10 \text{ sec}$ , 局部放电 < 5 pC	$V_{pd(m)}$	1440	V peak
最高允许过压		$V_{IOTM}$	7071	V peak
基本隔离浪涌电压	基本隔离, 1.2 μs rise time, 50 μs, 50% fall time, $V_{TEST} = 1.3 \times V_{IOSM}$ (验证测试) <sup>1</sup>	$V_{IOSM}$	5000	V peak
加强隔离浪涌电压	加强隔离, 1.2 μs rise time, 50 μs, 50% fall time	$V_{IOSM}$		V peak
安全限值	出现故障时允许的最大值(见图 3)			
极限结温		$T_S$	150	°C
25°C 环温下最大损耗		$P_S$	2.78	W
$T_S$ 下的绝缘电阻	$V_{IO} = 500 \text{ V}$	$R_S$	>10 <sup>9</sup>	Ω

Notes:

<sup>1</sup> 依据 DIN V VDE V 0884-11, π220N61/π221N61 器件可通过 6500V 浪涌电压验证测试。

### 温度特性曲线

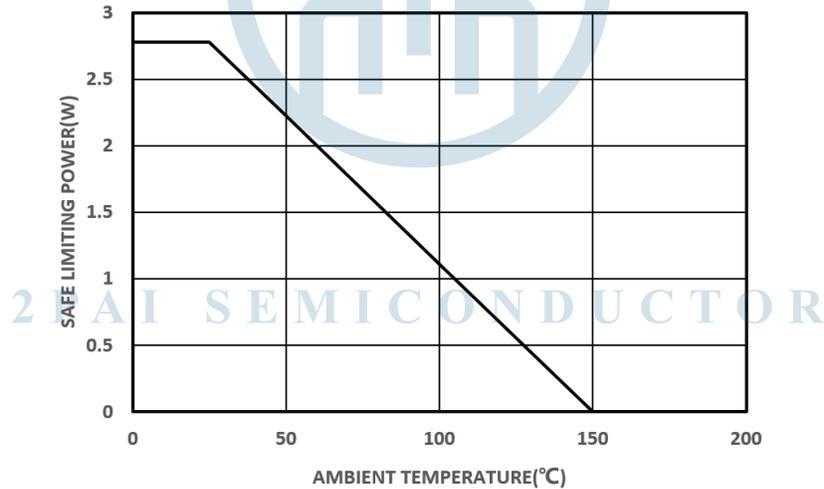


图 4. 热减额曲线, 依据 VDE 获得的安全限值与环境温度的关系

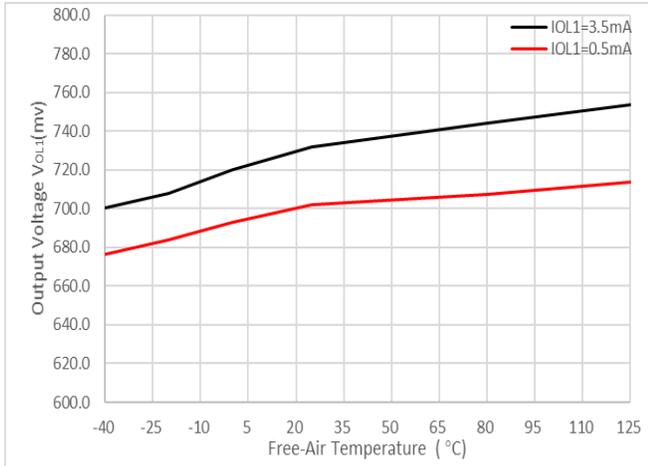


图 5. 1 侧: 输出低电压 vs 环境温度

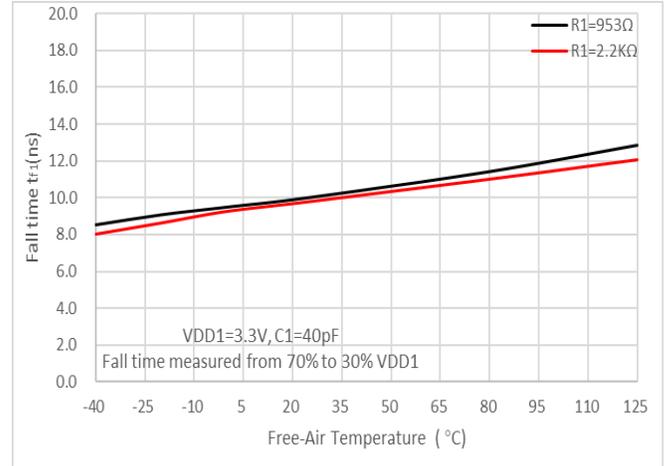


图 6. 1 侧: 输出下降时间 vs 环境温度

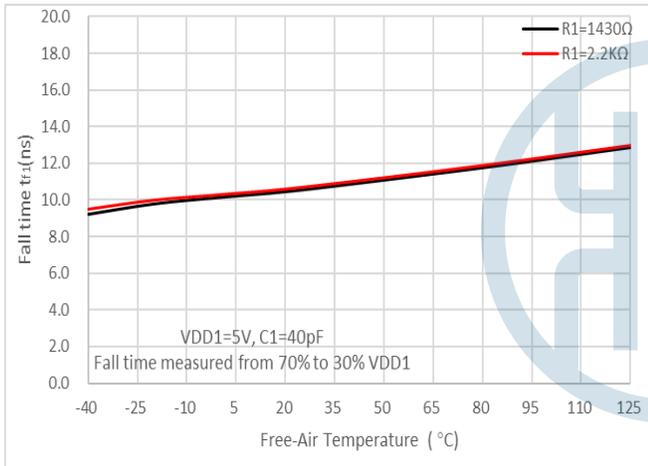


图 7. 1 侧: 输出下降时间 vs 环境温度

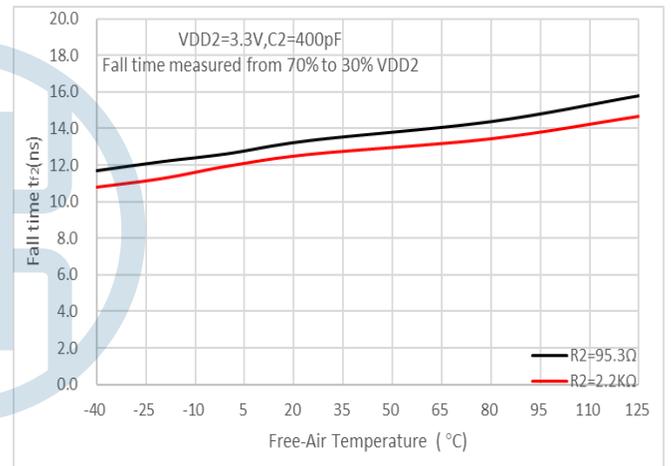


图 8. 2 侧: 输出下降时间 vs 环境温度

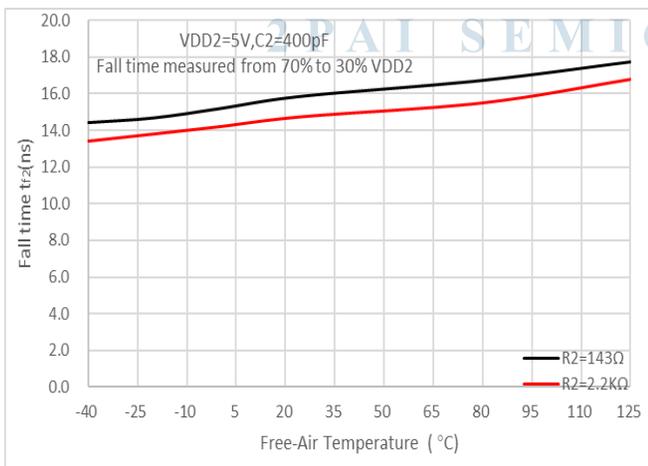


图 9. 2 侧: 输出下降时间 vs 环境温度

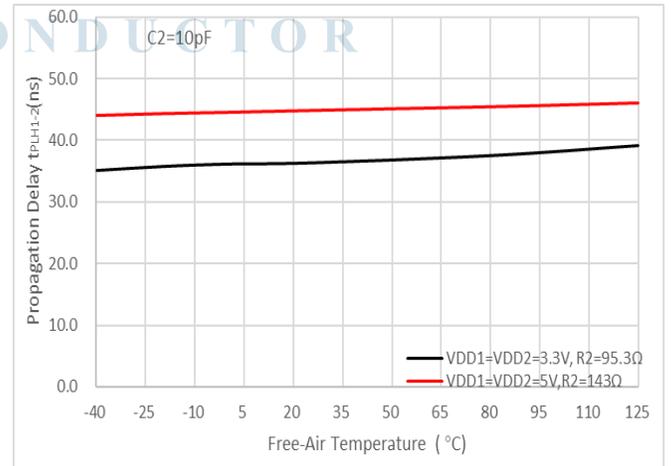


图 10.  $t_{PLH1-2}$  传播延时 vs 环境温度

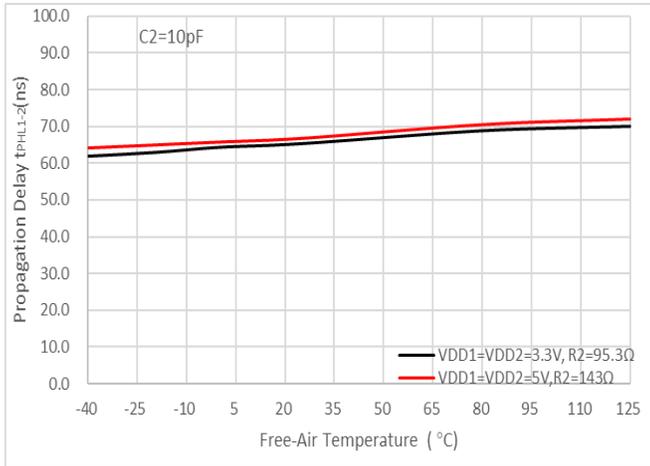


图 11. tPHL1-2传播延时 vs 环境温度

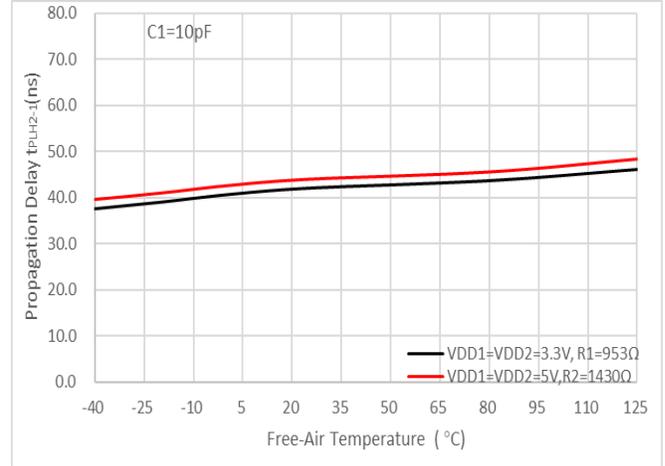


图 12. tPLH1-2传播延时 vs 环境温度

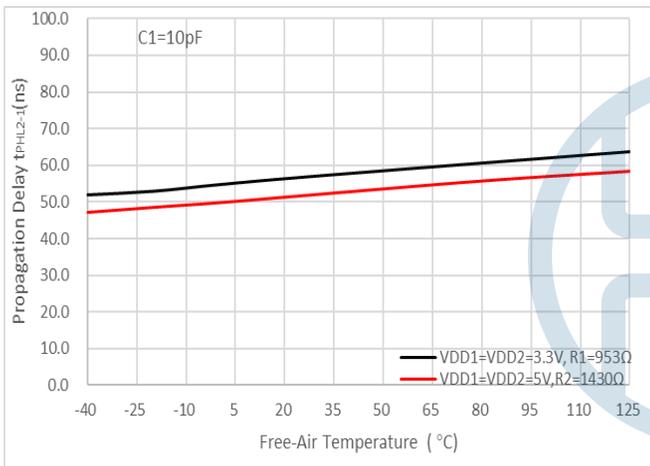


图 13. tPHL2-1传播延时 vs 环境温度

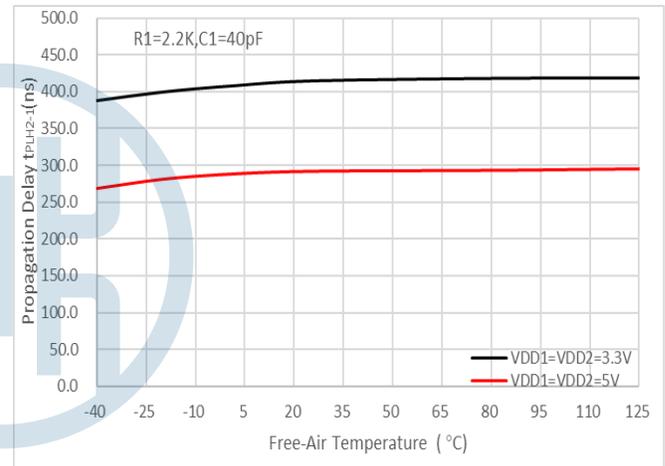


图 14. tPLH2-1传播延时 vs 环境温度

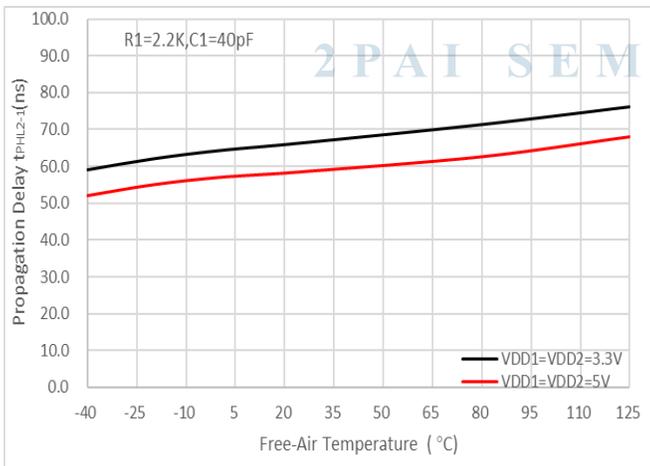


图 15. tPHL2-1传播延时 vs 环境温度

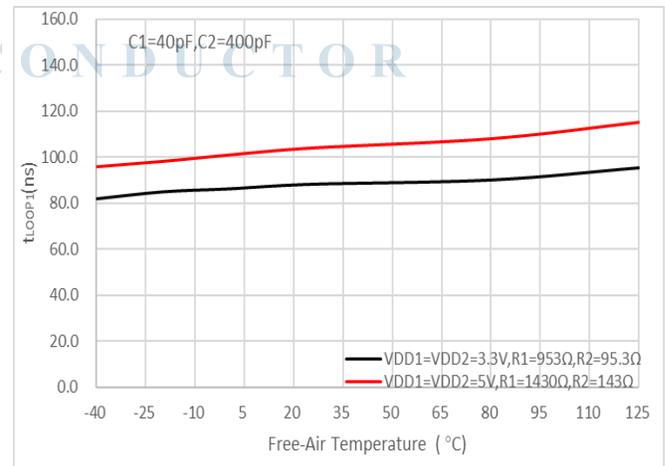


图 16. tLOOP1 vs 环境温度

参数测试信息

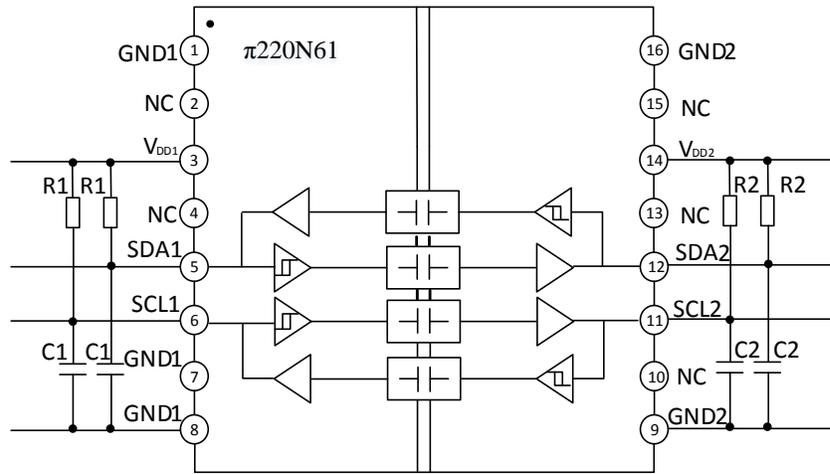


图 17. 测试电路图

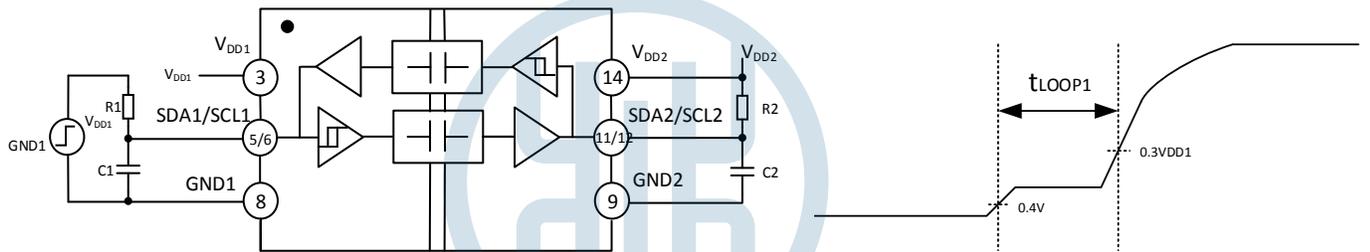


图 18.  $t_{loop1}$  设置和时序图

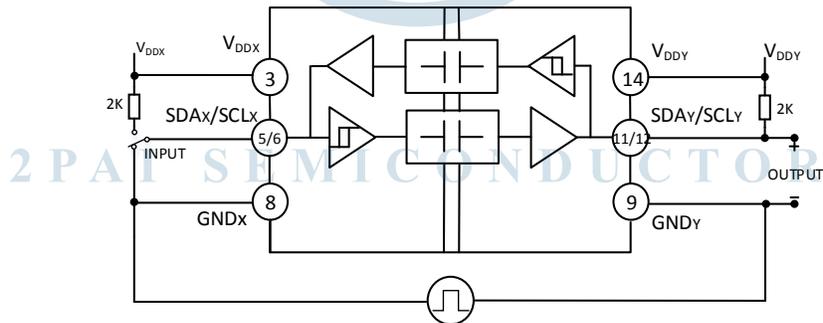


图 19. 共模瞬变抗扰度测试电路图

## 应用信息

### 概览

I<sup>2</sup>C 总线是一种双线制串行总线，主要应用于板内或板间通信，应用广泛。I<sup>2</sup>C 总线可用于多个主设备之间或单个主设备与从设备之间的通信。主设备控制串行时钟线 (SCL)，数据在主设备和从设备之间的串行数据线 (SDA) 上双向传输。I<sup>2</sup>C 总线理论上可以增加 112 个通信节点，但是节点的数量会增加总线上的负载电容，从而限制通信距离和通信速度。应用中，通常根据实际情况在通信速度、总线长度和节点数量之间进行权衡。I<sup>2</sup>C 总线支持四种速度的数据传输：标准模式 (最高 100Kbps)、快速模式 (最高 400Kbps)、快速增强模式 (最高 1Mbps) 和高速模式 (最高 3.4Mbps)。 $\pi 220N61/\pi 221N61$  支持上述四种通信模式。

### 功能描述

$\pi 220N61$  和  $\pi 221N61$  器件均为兼容 I<sup>2</sup>C 接口的超低功耗双向隔离器，是基于荣湃半导体的智能分压技术 (iDivider<sup>®</sup>) 设计而成。I<sup>2</sup>C 隔离器的输入和输出采用二氧化硅 (SiO<sub>2</sub>) 介质隔离，可阻断高电压并防止噪声电流进入控制侧接地端，避免电路干扰或损坏敏感电路。

$\pi 220N61$  和  $\pi 221N61$  各通道均采用符合 I<sup>2</sup>C 接口的开漏输出技术。串行数据线 (SDA) 和串行时钟线 (SCL) 需要增加上拉电阻以保证系统的正常工作。当 I<sup>2</sup>C 总线上有多个节点时，建议 I<sup>2</sup>C 隔离器的 1 侧连接到处理器，2 侧连接到总线，因为 2 侧支持高达 400pF 的电容负载。

$\pi 220N61$  具有两个双向通道，并且为开漏输出，如图 20 所示。由于一侧的逻辑低导致另一侧的相应管脚被拉低，为了避免设备内的数据锁存，SDA1 和 SCL1 的输出逻辑低 (VOL1) 电压至少比 SDA1 和 SCL1 的输入高电平阈值 (VIHT1) 高 60mV，如图 21 所示。

由于 2 侧逻辑电平/阈值是标准 I<sup>2</sup>C 电平，因此，多个  $\pi 220N61$  和  $\pi 221N61$  可以通过 2 侧连接到总线上相互通信，并且可以与其他 I<sup>2</sup>C 兼容设备通信。由于 1 侧引脚是改动后的输出/输入阈值，因此， $\pi 220N61$  和  $\pi 221N61$  的这一侧只能与符合 I<sup>2</sup>C 标准的设备通信。

$\pi 220N61$  和  $\pi 221N61$  能保证 2 侧高达 35mA 和 1 侧高达 3.5mA 输出拉低电流的驱动能力。在进行点对点

通讯时，为了提高系统的可靠性，建议将 I<sup>2</sup>C 隔离器的 2 侧与导线较长或者负载电容较大的节点连接。

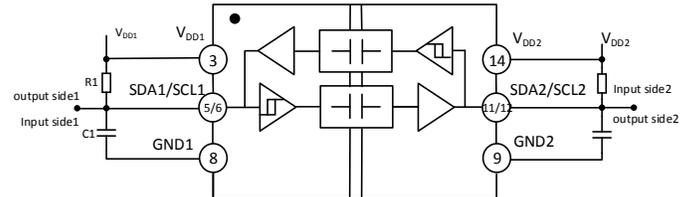


图 20.  $\pi 220N61$  系统工作图

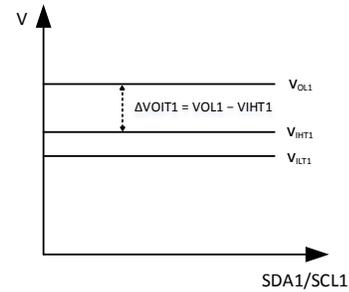


图 21.  $\pi 220N61/\pi 221N61$  1 侧输入输出电压关系图

### 典型应用图

图 22 是一个典型的应用电路，包括 1 侧和 2 侧所需的上拉电阻。VDD1 和 GND1 之间以及 VDD2 和 GND2 之间均需要 0.1 $\mu$ F 到 10 $\mu$ F 的旁路电容。在系统噪声过大的情况下，为了增强系统的鲁棒性，可在 R2 和 C1 之间以及 R3 和 C2 之间串联 50-200 $\Omega$  的电阻。

$\pi 220N61$  和  $\pi 221N61$  的通讯速率高达 2 MHz。由于 1 侧和 2 侧有限的下拉电流能力，在 2 MHz 工作速率下，两侧负载电容分别限制在 40 pF 和 400 pF 以内。

I<sup>2</sup>C 通讯大多数在 100kbps 标准模式和 400kbps 快速模式下运行。在这些较低的运行速率下，负载电容的限制可以放宽。使用较大的上拉电阻值时，最大负载电容需要按比例减小，以便上升时间不会超过 I<sup>2</sup>C 标准的要求。

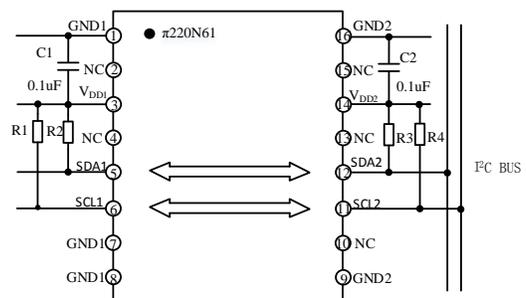


图 22.  $\pi 220N61$  隔离 I<sup>2</sup>C 典型电路图

外形尺寸

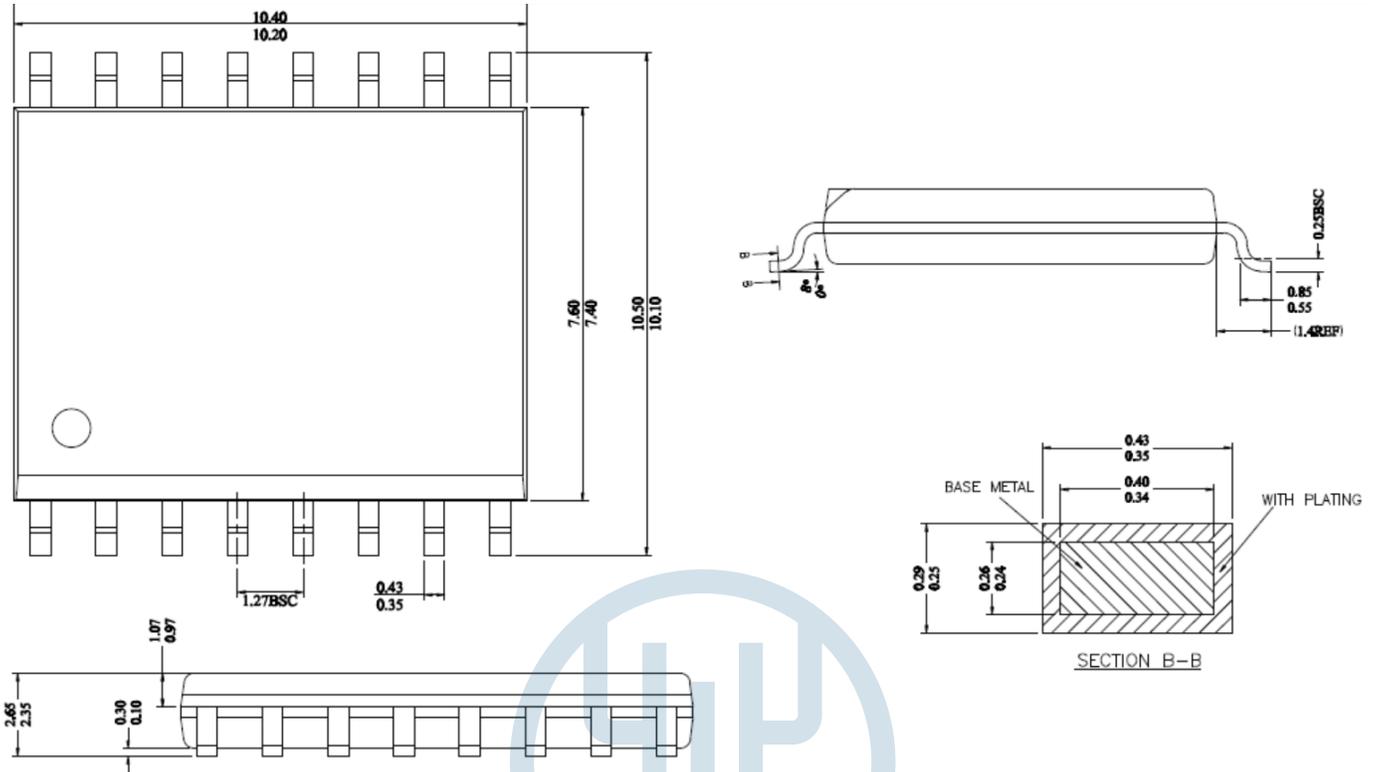


图 23. WB SOIC-16 封装外形尺寸-尺寸单位(mm)

引脚标准

16 脚引脚宽体 SOIC [WB SOIC-16]

如下图示为 16 引脚宽体 SOIC [WB SOIC-16]，型号为  $\pi 2xxxxx$  的引脚标准详细信息；如下表格为引脚尺寸详细信息。

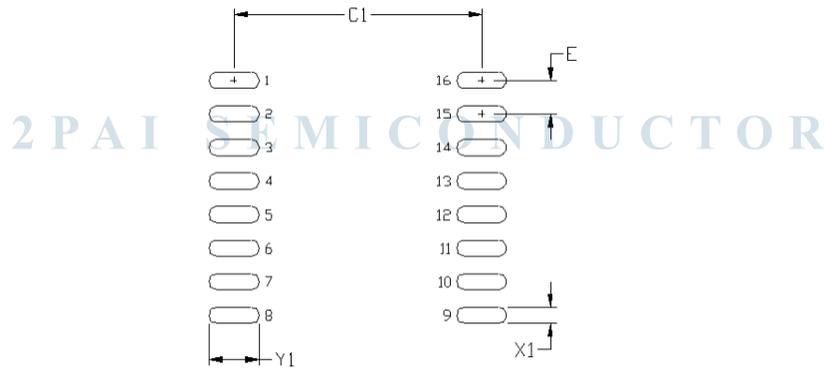


图 24.8 引脚标准小型封装窄体 SOIC-8

表 11. 16 引脚宽体 SOIC Land 引脚尺寸信息

尺寸	特点	参数	单位
C1	横排焊盘间距	9.40	mm
E	竖排焊盘间距	1.27	mm
X1	焊盘宽度	0.60	mm
Y1	焊盘长度	1.90	mm

注释:

1. 焊盘图形设计依据 IPC -7351。
2. 所有特性尺寸假定为最大材料尺寸和 0.05 毫米的制造公差。

正面标识



第一行	π1xxxxxx=产品名称
第二行	YY = 生产年份 WW = 生产周数 ZZ= 封测代码
第三行	XXXXX, 无特别含义

图 25. 产品丝印图

卷带信息

16-Lead SOIC\_W [WB SOIC-16]

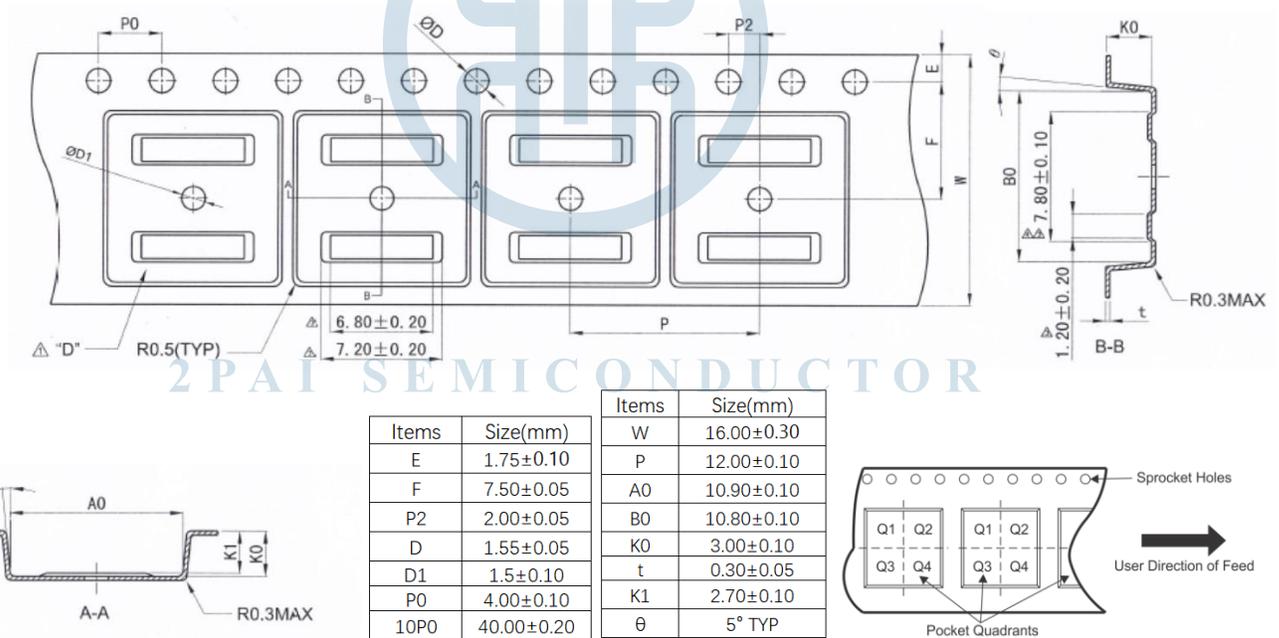


图 26. 16 引脚宽体 SOIC 封装 [WB SOIC-16] 包装信息

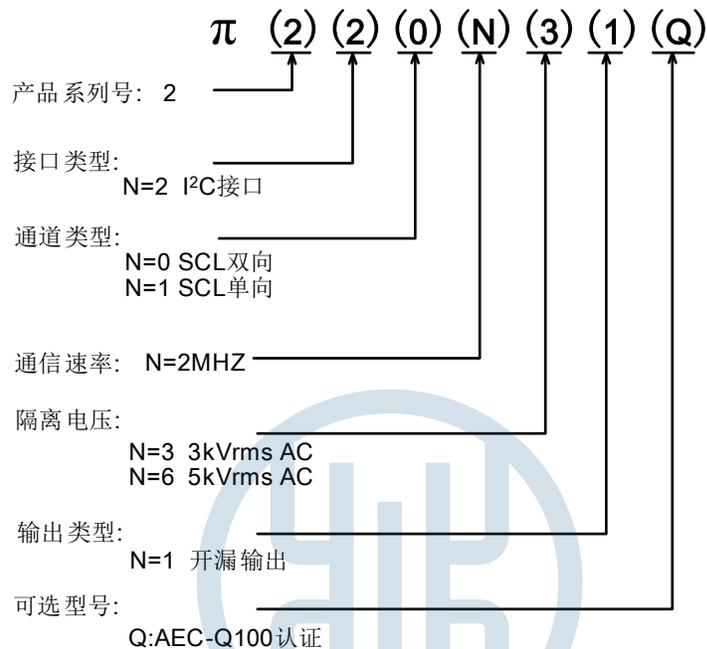
订购指南

型号 <sup>1</sup>	温度范围	输入数, V <sub>DD1</sub> 侧	输入数, V <sub>DD2</sub> 侧	耐压范围 (kV rms)	最大数据速率 (MHZ)	封装描述	MSL Peak Temp <sup>2</sup>	最小订购 / 每卷数 <sup>3</sup>
π220N61    Pai220N61	-40°C to +125°C	2	2	5	2	WB SOIC-16	Level-2-260C-1 YEAR	1500
π221N61    Pai221N61	-40°C to +125°C	2	1	5	2	WB SOIC-16	Level-2-260C-1 YEAR	1500

注释：

- <sup>1</sup> Pai22xxxx 和 π22xxxx 在客户的 BOM 表内为同一颗料。
- <sup>2</sup> MSL, Peak Temp – 依据 JEDEC 行业标准规定的湿气敏感度等级和峰值焊接温度。
- <sup>3</sup> 最小订购数量为一卷数量。

## 命名规则



注释:

Pai22xxxx 和 π22xxxx 在客户的 BOM 表内为同一颗料。

图 27. 产品命名规则

## 重要声明

荣湃半导体旨在为客户提供最新、准确和深入的文档。但是，荣湃半导体不对其使用承担任何责任，也不对其使用可能导致的对专利或第三方其他权利的任何侵犯承担任何责任。特性数据、可用型号和提供的“典型”参数在不同的应用中可能会有所不同。本文描述的应用示例仅用于说明目的。荣湃半导体保留更改的权力，恕不另行通知，并且不对此处的产品信息、规格和说明进行任何限制，并且对所提供信息的完整性和准确性不做任何保证。荣湃半导体不对使用本文提供的信息的后果承担任何责任。

商标和注册商标是其各自所有者的财产。本文件并不暗示或明示授予设计或制造任何集成电路的版权许可。

中国(上海)自由贸易试验区博霞路 22 号 307-309 室，邮编 201203，电话 021-50850681

荣湃半导体（上海）有限公司，版权所有。

<http://www.rpsemi.com/>

## 版本历史

版本	时间	页码	变更记录
1.0	2020/02/24	全部	初始版本
1.1	2021/05/17	第 6 页	更新安规证书状态
1.2	2021/12/06	第 13 页	更新顶层丝印图；更新材料潮敏等级。



2PAI SEMICONDUCTOR