

已获专利

专利证号：TW 099352

特性

- 工作电压：2.4V~5.5V
- 内部 32kHz RC 振荡器
- 外部 32.768kHz 晶体振荡器或 256kHz 外部时钟源
- LCD 应用：1/2 或 1/3 偏压；1/2、1/3 或 1/4 占空比
- 内部时基时钟源
- 2 种可选蜂鸣器频率：2kHz 或 4kHz
- 可进入省电模式以减少功耗
- 内建时基发生器和 WDT 功能
- 时基或 WDT 溢出标志输出
- 8 种时基 / WDT 时钟源频率选择
- 支持最大 32×4 LCD 显示
- 内建显示数据 RAM：32×4-bit

- 3 线串行接口
- 提供内部 LCD 驱动时钟源
- 软件配置特性
- 数据模式和命令模式操作指令
- 读 / 写地址自动递增
- 3 种数据存取模式
- VLCD 引脚用于调节 LCD 工作电压
- 封装类型：
 - ◆ HT1621S：44-pin LQFP，48-pin SSOP/LQFP
 - ◆ HT1621SG：Gold bumped chip

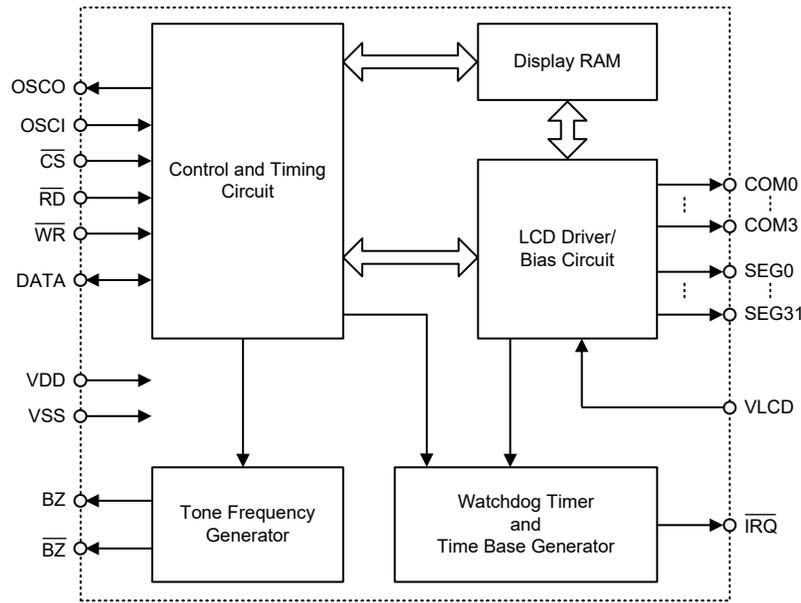
概述

HT1621S 是一款支持 128 点 (32×4) 显示的多功能 LCD 控制器芯片，内部存储器 RAM 数据直接映射到 LCD 显示。可软件配置特性使其适用于包括 LCD 模块和显示子系统在内的多种 LCD 应用。主控制器与 HT1621S 接口仅需 3 或 4 条线。内置的省电模式较大程度地降低了功耗。

选型表

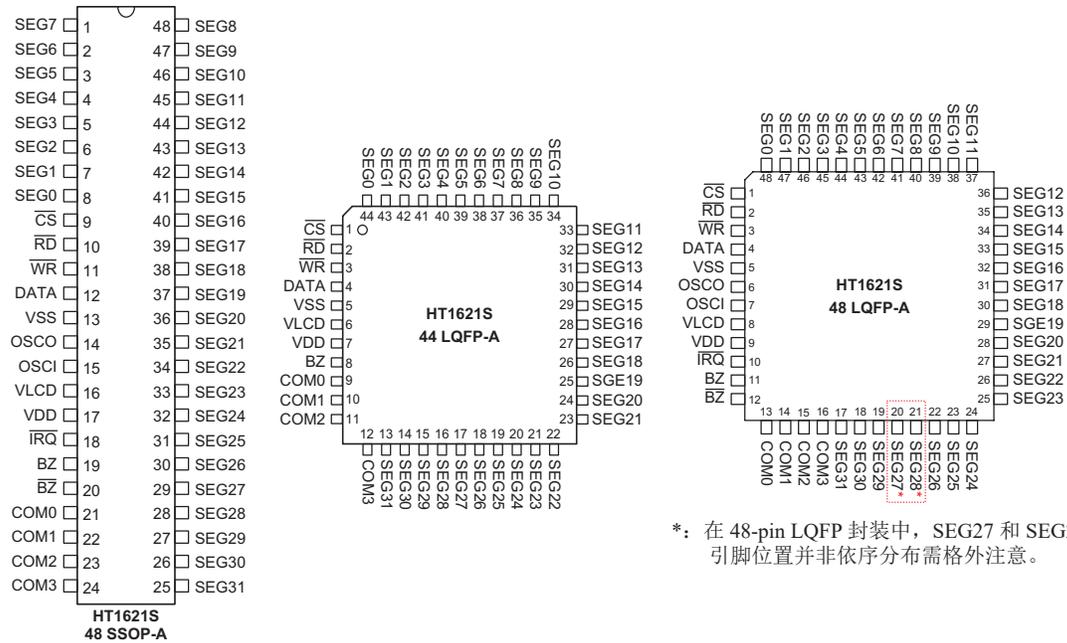
HT162x	HT1620	HT1621	HT1621S	HT1622	HT16220	HT1623	HT1625	HT1626
COM	4	4	4	8	8	8	8	16
SEG	32	32	32	32	32	48	64	48
内部振荡器	–	√	√	√	–	√	√	√
晶体振荡器	√	√	√	–	√	√	√	√

方框图



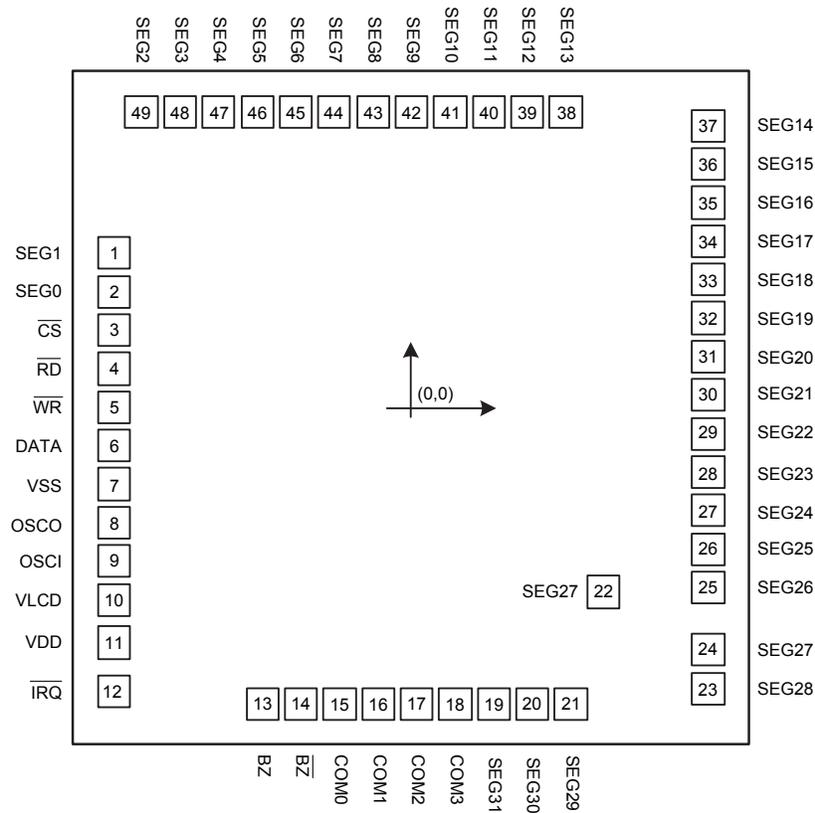
注: \overline{CS} : 芯片选择; BZ, \overline{BZ} : Tone 输出;
 \overline{WR} , \overline{RD} , DATA: 串行接口;
 COM0~COM3, SEG0~SEG31: LCD 驱动输出;
 \overline{IRQ} : 时基或 WDT 溢出标志输出;

引脚图



*: 在 48-pin LQFP 封装中, SEG27 和 SEG28 引脚位置并非依序分布需格外注意。

Pad 



芯片尺寸: 1328×1326μm

* 在 PCB 布线时, IC 基板应连接至 VSS。

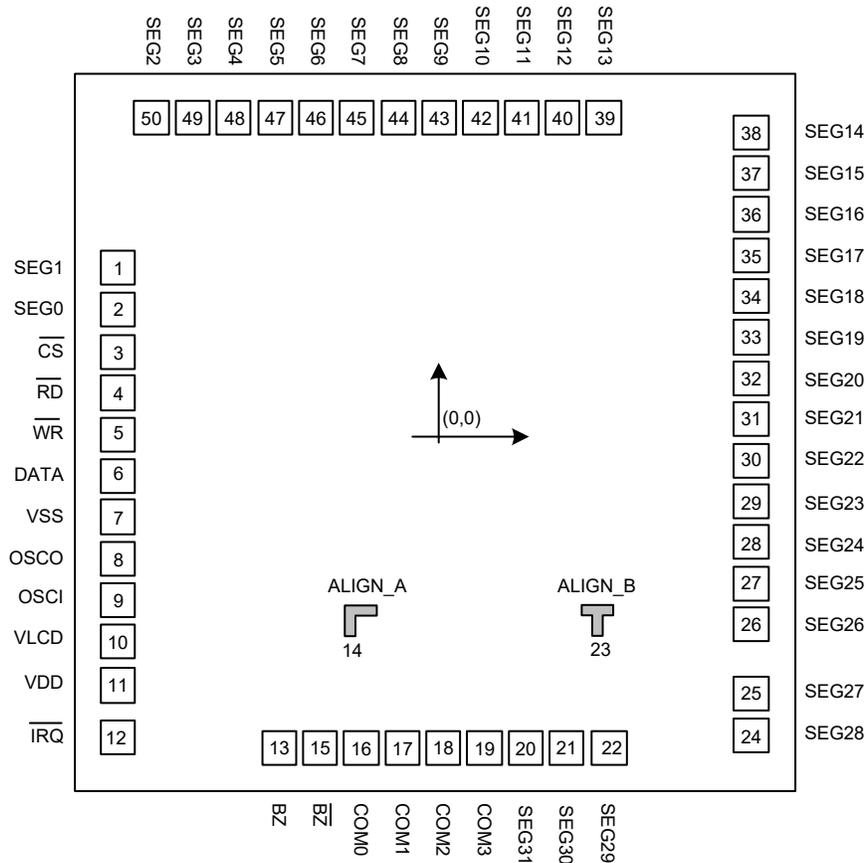
Pad 坐标

单位: μm

Pad 编号	X	Y	Pad 编号	X	Y
1	-577.500	300.780	26	577.500	-275.445
2	-577.500	225.780	27	577.500	-200.445
3	-577.500	150.780	28	577.500	-125.445
4	-577.500	75.780	29	577.500	-50.445
5	-577.500	0.780	30	577.500	24.555
6	-577.500	-74.220	31	577.500	99.555
7	-577.500	-149.220	32	577.500	174.555
8	-577.500	-224.220	33	577.500	249.555
9	-577.500	-299.220	34	577.500	324.555
10	-577.500	-374.220	35	577.500	399.555
11	-577.500	-457.465	36	577.500	474.555
12	-577.500	-553.370	37	577.500	549.555
13	-288.990	-576.500	38	301.020	576.500
14	-213.990	-576.500	39	226.020	576.500

Pad 编号	X	Y	Pad 编号	X	Y
15	-138.990	-576.500	40	151.020	576.500
16	-63.990	-576.500	41	76.020	576.500
17	11.010	-576.500	42	1.020	576.500
18	86.010	-576.500	43	-73.980	576.500
19	161.010	-576.500	44	-148.980	576.500
20	236.010	-576.500	45	-223.980	576.500
21	311.010	-576.500	46	-298.980	576.500
22	374.110	-358.830	47	-373.980	576.500
23	577.500	-546.960	48	-448.980	576.500
24	577.500	-471.960	49	-523.980	576.500
25	577.500	-350.445			

COG Pad



* 在 PCB 布线时，IC 基板应连接至 VSS。

COG Pad 尺寸

项目	Pad 编号	尺寸		单位
		X	Y	
芯片大小	—	1328	1326	μm
芯片厚度	—	508		μm
Pad 间距	所有 Pad	≥75		μm
凸点大小	1~12, 24~38	54	44	μm
	13, 15~22, 39~50	44	54	μm
凸点间距	所有 Pad	≥21		μm
凸点高度	所有 Pad	18±3		μm

COG 对准标记 (ALIGN MARK)

符号	编号	尺寸	单位
ALIGN_A	14		μm
ALIGN_B	23		μm

COG Pad 坐标

单位: μm

编号	Pad 名称	X	Y	编号	Pad 名称	X	Y
1	SEG1	-513.000	300.780	26	SEG26	575.000	-350.445
2	SEG0	-513.000	225.780	27	SEG25	575.000	-275.445
3	\overline{CS}	-513.000	150.780	28	SEG24	575.000	-200.445
4	\overline{RD}	-513.000	75.780	29	SEG23	575.000	-125.445
5	\overline{WR}	-513.000	0.780	30	SEG22	575.000	-50.445
6	DATA	-513.000	-74.220	31	SEG21	575.000	24.555

编号	Pad 名称	X	Y	编号	Pad 名称	X	Y
7	VSS	-513.000	-149.220	32	SEG20	575.000	99.555
8	OSCO	-513.000	-224.220	33	SEG19	575.000	174.555
9	OSCI	-513.000	-299.220	34	SEG18	575.000	249.555
10	VLCD	-513.000	-374.220	35	SEG17	575.000	324.555
11	VDD	-513.000	-457.465	36	SEG16	575.000	399.555
12	$\overline{\text{IRQ}}$	-513.000	-553.370	37	SEG15	575.000	474.555
13	BZ	-288.990	-574.000	38	SEG14	575.000	549.555
14	ALIGN_A	-141.000	-337.000	39	SEG13	301.020	574.000
15	$\overline{\text{BZ}}$	-213.990	-574.000	40	SEG12	226.020	574.000
16	COM0	-138.990	-574.000	41	SEG11	151.020	574.000
17	COM1	-63.990	-574.000	42	SEG10	76.020	574.000
18	COM2	11.010	-574.000	43	SEG9	1.020	574.000
19	COM3	86.010	-574.000	44	SEG8	-73.980	574.000
20	SEG31	161.010	-574.000	45	SEG7	-148.980	574.000
21	SEG30	236.010	-574.000	46	SEG6	-223.980	574.000
22	SEG29	311.010	-574.000	47	SEG5	-298.980	574.000
23	ALIGN_B	287.000	-337.000	48	SEG4	-373.980	574.000
24	SEG28	575.000	-546.960	49	SEG3	-448.980	574.000
25	SEG27	575.000	-471.960	50	SEG2	-523.980	574.000

Pad 说明

Pad 编号	Pad 名称	I/O	说明
2, 1, 49~19	SEG0~SEG31	O	LCD SEG 输出
3	$\overline{\text{CS}}$	I	片选信号输入 (带上拉电阻)。当 $\overline{\text{CS}}$ 为高电平时, 读写 HT1621S 的数据和命令无效, 同时复位串行接口电路。当 $\overline{\text{CS}}$ 为低电平时, 主控制器读写 HT1621S 的数据和命令有效。
4	$\overline{\text{RD}}$	I	读时钟信号输入 (带上拉电阻)。在 $\overline{\text{RD}}$ 信号的下降沿, HT1621S 的数据被转移到 DATA 线。主控制器可在下一个上升沿将此输出的数据锁存。
5	$\overline{\text{WR}}$	I	写时钟信号输入 (带上拉电阻)。在 $\overline{\text{WR}}$ 信号的上升沿, DATA 线上的数据被锁存至 HT1621S 中。
6	DATA	I/O	串行数据输入 / 输出 (带上拉电阻)。
7	VSS	—	负电源, 接地
9	OSCI	I	在 OSCI 和 OSCO 引脚间连接一个 32768Hz 的晶体产生 32.768kHz 晶振可作为系统时钟源。若选择系统时钟来自外部时钟输入, 则此外部时钟源需接至 OSCI 引脚。若选择系统时钟来自内部 RC 振荡器, OSCI 和 OSCO 引脚浮空。
8	OSCO	O	
10	VLCD	I	LCD 驱动电压输入
11	VDD	—	正电源电压输入
12	$\overline{\text{IRQ}}$	O	时基或 WDT 溢出标志输出 (NMOS 开漏)
13, 14	BZ, $\overline{\text{BZ}}$	O	2kHz 或 4kHz Tone 频率输出对
15~18	COM0~COM3	O	LCD COM 输出

极限参数

电源电压.....	$V_{SS}-0.3V \sim V_{SS}+6.5V$	储存温度.....	$-60^{\circ}C \sim 150^{\circ}C$
输入电压.....	$V_{SS}-0.3V \sim V_{DD}+0.3V$	工作温度.....	$-40^{\circ}C \sim 85^{\circ}C$

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

 $T_a=25^{\circ}C$

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{DD}	工作电压	—	—	2.4	—	5.5	V
I_{DD1}	工作电流	3V	无负载, LCD on, 内部 RC 振荡器	—	150	300	μA
		5V		—	300	600	
I_{DD2}	工作电流	3V	无负载, LCD on, 晶体振荡器	—	60	120	μA
		5V		—	120	240	
I_{DD3}	工作电流	3V	无负载, LCD on, 外部时钟源	—	100	200	μA
		5V		—	200	400	
I_{STB}	待机电流	3V	无负载, 省电模式	—	0.1	1.0	μA
		5V		—	0.3	2.0	
V_{IL}	低电平输入电压	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	0	—	0.6	V
		5V		0	—	1.0	
V_{IH}	高电平输入电压	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	2.4	—	3.0	V
		5V		4.0	—	5.0	
I_{OL1}	DATA, BZ, \overline{BZ} , \overline{IRQ} 灌电流	3V	$V_{OL}=0.3V$	6	—	—	mA
		5V	$V_{OL}=0.5V$	12	—	—	
I_{OH1}	DATA, BZ, \overline{BZ} , \overline{IRQ} 源电流	3V	$V_{OH}=2.7V$	-6	—	—	mA
		5V	$V_{OH}=4.5V$	-12	—	—	
I_{OL2}	LCD COM 灌电流	3V	$V_{OL}=0.3V$	250	400	—	μA
		5V	$V_{OL}=0.5V$	500	800	—	
I_{OH2}	LCD COM 源电流	3V	$V_{OH}=2.7V$	-140	-230	—	μA
		5V	$V_{OH}=4.5V$	-300	-500	—	
I_{OL3}	LCD SEG 灌电流	3V	$V_{OL}=0.3V$	250	400	—	μA
		5V	$V_{OL}=0.5V$	500	800	—	
I_{OH3}	LCD SEG 源电流	3V	$V_{OH}=2.7V$	-140	-230	—	μA
		5V	$V_{OL}=4.5V$	-300	-500	—	
R_{PH}	上拉电阻	3V	DATA, \overline{WR} , \overline{CS} , \overline{RD}	40	100	170	$k\Omega$
		5V		20	50	90	

交流电气特性

Ta=25°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
f _{SYS1}	系统时钟	3V	内部 RC 振荡器	28.8	32	35.2	kHz
f _{SYS2}	系统时钟	—	晶体振荡器	—	32768	—	Hz
f _{SYS3}	系统时钟	—	外部时钟源	—	256	—	kHz
f _{LCD}	LCD 时钟频率	—	内部 RC 振荡器	—	f _{SYS1} /128	—	Hz
			晶体振荡器	—	f _{SYS2} /128	—	Hz
			外部时钟源	—	f _{SYS3} /1024	—	Hz
t _{COM}	LCD COM 周期	—	n: COM 个数	—	n/f _{LCD}	—	s
f _{CLK1}	串行数据时钟 (\overline{WR} 引脚)	3V	占空比 50%	—	—	1000	kHz
		5V		—	—	2000	
f _{CLK2}	串行数据时钟 (\overline{RD} 引脚)	3V	占空比 50%	—	—	500	kHz
		5V		—	—	1000	
f _{TONE}	Tone 频率 (2kHz)	3V	内部 RC 振荡器	1.5	2.0	2.5	kHz
	Tone 频率 (4kHz)			3.0	4.0	5.0	
t _{CS}	串行接口复位脉冲宽度 (图 3)	—	\overline{CS} 引脚	250	300	—	ns
t _{CLK}	\overline{WR} , \overline{RD} 输入脉冲宽度 (图 1)	3V	写模式	0.5	—	—	μs
			读模式	1.0	—	—	
		5V	写模式	0.25	—	—	μs
			读模式	0.5	—	—	
t _r , t _f	串行数据时钟上升 / 下降时间 (图 1)	—	C _O =15pF	—	50	100	ns
t _{SU}	\overline{WR} , \overline{RD} 时钟下 DATA 建立时间 (图 2)	—	—	50	100	—	ns
t _h	\overline{WR} , \overline{RD} 时钟下 DATA 保持时间 (图 2)	—	—	100	200	—	ns
t _{SU1}	\overline{WR} , \overline{RD} 时钟下 \overline{CS} 建立时间 (图 3)	—	—	200	300	—	ns
t _{h1}	\overline{WR} , \overline{RD} 时钟下 \overline{CS} 保持时间 (图 3)	—	—	100	200	—	ns
t _{PD}	数据输出延迟时间 (\overline{RD} 下降沿到 DATA)	—	C _O =15pF t _{PD} =50% to 50%	—	100	200	ns
t _{OFF}	V _{DD} 关闭时间 (图 4)	—	V _{DD} 降至 0V	20	—	—	ms
t _{SR}	V _{DD} 上升转换速率 (图 4)	—	—	0.05	—	—	V/ms
t _{RSTD}	复位延迟时间 (图 4)	—	—	1	—	—	ms

注: 1. 在电源开启 / 关闭期间, 若上电复位时序条件未满足, 则内部上电复位 (POR) 电路将无法正常工作。
 2. 在芯片工作期间, 若 V_{DD} 电压下降到规定的最小工作电压以下时, 再次上电时必须满足上电复位时序条件。也就是说, V_{DD} 电压必须降至 0V 且在此电压保持至少 20ms, 然后上升到正常工作电压。

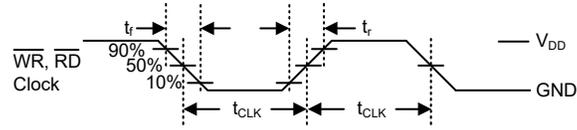


图 1

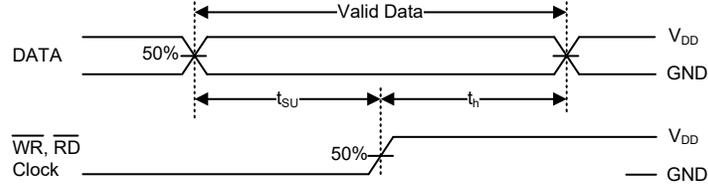


图 2

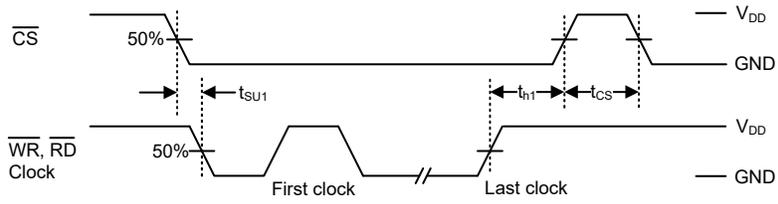


图 3

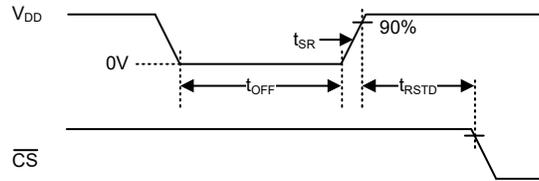
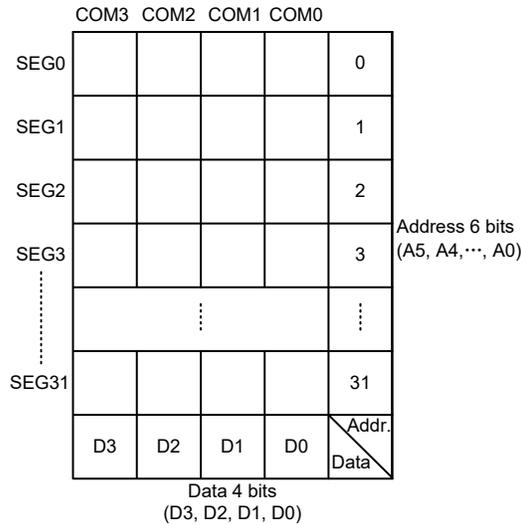


图 4. 上电复位时序

功能说明

显示存储器 – RAM

静态显示 RAM 大小为 32×4 位，用于存储显示数据。RAM 中的数据直接映射到 LCD 驱动器显示。RAM 中的内容可通过读、写和读 - 修改 - 写数据命令访问。下方的存储器映射图显示了内部 RAM 数据如何映射到 LCD 驱动的 SEG 和 COM 引脚。



存储器映射

系统振荡器

系统时钟可用于产生时基 / 看门狗定时器 (WDT) 时钟，LCD 驱动时钟以及产生 Tone 频率。系统时钟来源通过软件配置，选择来自内部 RC 振荡器，晶体振荡器 (32.768kHz) 或外部 256kHz 时钟。系统时钟设置完成以后，若执行 SYS DIS 命令，系统时钟停止同时 LCD 偏压发生器关闭，该命令仅在系统时钟来自内部 RC 振荡器或晶体振荡器时有效。一旦系统时钟停止，LCD 显示会变为空白，时基 / WDT 功能也会停止运作。

“LCD OFF” 命令用于关闭 LCD 偏压发生器。在发出“LCD OFF”命令再发送“SYS DIS”命令可以进一步减少功耗，使系统进入省电模式。但要注意的是，若系统时钟来自外部时钟源即选择晶体振荡器选项，在 OSCI 引脚输入 32kHz 时钟源或选择外部 256kHz 时钟源选项，“SYS DIS”命令并不能使系统时钟关闭，从而无法进入省电模式。上电后系统时钟的初始化状态为 SYS DIS。

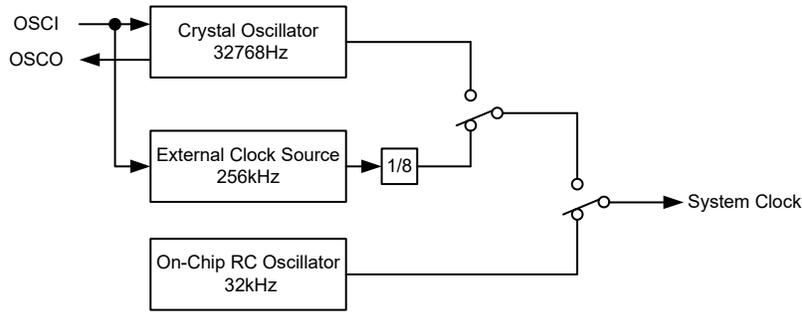
时基和看门狗定时器 (WDT)

时基发生器包含一个 8-stage 的向上纹波计数器，用于产生精准的时基输出。看门狗定时器 (WDT) 功能由此 8-stage 时基发生器搭配一个 2-stage 的向上计数器实现。当主控制器或子系统程序失常进入未知状态，发生非预期跳转或执行错误时，可通过看门狗溢出打断其异常状态。当 WDT 溢出发生时，将会置位内部的 WDT 溢出标志位。通过软件配置命令，时基发生器输出或 WDT 溢出标志可通过 $\overline{\text{IRQ}}$ 引脚输出。时基和 WDT 时钟来源由系统时钟提供，一共有 8 个时钟频率选择，通过下方公式计算：

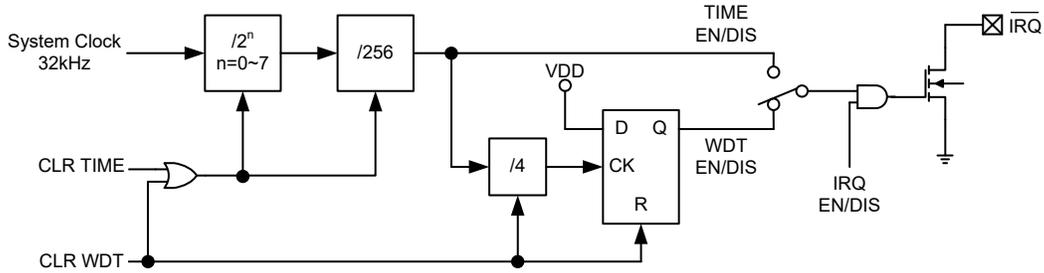
$$f_{\text{WDT}} = 32\text{kHz} / 2^n$$

其中，n 值范围为 0~7，通过软件命令选择。上述公式中的 32kHz 频率源自 32.768kHz 晶振，内部 RC 振荡器 (32kHz) 或外部时钟源 (256kHz)。如下图所示，若选择外部时钟源 (256kHz) 作为系统时钟来源，则默认情况下此时钟来源会先经过一个 3-stage 的预分频器处理得到 32kHz 时钟。

因时基发生器和 WDT 共用同一个 8-stage 计数器，在执行相关命令时需特别注意。WDT DIS 命令会除能时基发生器，WDT EN 命令会使能时基发生器以允许 WDT 溢出标志输出 (WDT 标志输出连接到 $\overline{\text{IRQ}}$ 引脚)。TIMER EN 命令会断开 WDT 输出与 $\overline{\text{IRQ}}$ 引脚的连接，仅允许时基发生器输出连接至 $\overline{\text{IRQ}}$ 引脚。WDT 内容通过执行 CLR WDT 命令清除。时基发生器内容可通过执行 CLR WDT 或 CLR TIMER 命令清除。在执行 WDT EN 或 TIMER EN 命令前，需先执行对应 CLR WDT 或 CLR TIMER 命令。在执行 $\overline{\text{IRQ}}$ EN 命令前，也需先执行 CLR WDT 或 CLR TIMER 命令。当从 WDT 功能模式切换到时基模式前，需先执行 CLR TIMER 命令。当 WDT 溢出发生时， $\overline{\text{IRQ}}$ 引脚将保持低电平，直到 CLR WDT 或 $\overline{\text{IRQ}}$ DIS 命令执行。若 $\overline{\text{IRQ}}$ 输出除能，则 $\overline{\text{IRQ}}$ 引脚将保持浮空状态。 $\overline{\text{IRQ}}$ EN 和 $\overline{\text{IRQ}}$ DIS 命令可分别用于使能或除能 $\overline{\text{IRQ}}$ 引脚输出。 $\overline{\text{IRQ}}$ EN 命令可允许时基时钟输出或 WDT 溢出标志输出连接到 $\overline{\text{IRQ}}$ 引脚。时基发生器和看门狗定时器配置如下图所示。



系统时钟配置



时基与 WDT 配置

当选择内部 RC 振荡器或者晶体振荡器作为系统时钟来源时，系统时钟可在相应软件命令控制下开启或关闭。系统时钟关闭时进入省电模式，以减少功耗。在省电模式下，时基发生器和 WDT 功能无法使用。若选择外部时钟源作为系统时钟来源，相关系统时钟控制命令无效，从而无法软件关闭系统时钟，不能进入省电模式。也就是说，当选择外部时钟源时，HT1621S 会一直工作直到系统电源不再供电或外部时钟源被移除。系统上电后， $\overline{\text{IRQ}}$ 输出默认除能。

Tone 输出

HT1621S 内置一个简易的 Tone 发生器，可产生一对差分驱动信号并通过 BZ 和 $\overline{\text{BZ}}$ 输出，驱动单个音调，用于驱动压电式蜂鸣器。该 Tone 发生器可产生两种频率的音调输出，即 4kHz 或 2kHz，通过软件配置 TONE 4K 或者 TONE 2K 命令进行选择。Tone 发生器的开启和关闭分别通过 TONE ON 和 TONE OFF 命令控制。一旦系统时钟除能或者 Tone 输出关闭，BZ 和 $\overline{\text{BZ}}$ 输出会保持在低电平。

LCD 驱动器

HT1621S 是一款显示模式为 128 (32×4) 点的 LCD 驱动器。可通过软件配置为 1/2 或 1/3 Bias 和 2、3 或 4 个 Common 的 LCD 驱动，使其适用于多种 LCD 显示方式应用。LCD 驱动时钟来自系统时钟。无论系统时钟选择来自外部时钟，32.768kHz 晶振或内部 RC 振荡器。LCD 相关命令如下表所示。

名称	命令码	功能
LCD OFF	10000000010X	关闭 LCD 输出
LCD ON	10000000011X	开启 LCD 输出
BIAS& COM	1000010abXcX	c=0: 1/2 bias c=1: 1/3 bias ab=00: 2 个 Common ab=01: 3 个 Common ab=10: 4 个 Common

表格中命令码粗体“100”表示命令模式 ID。如果发出连续多个命令，除了第一条命令外，之后的命令模式 ID 可省略。LCD OFF 命令通过除能 LCD 偏压发生器从而关闭 LCD 显示。LCD ON 命令通过使能 LCD 偏压发生器从而开启 LCD 显示。BIAS & COM 为 LCD 面板配置相关的命令。通过使用 LCD 相关命令，HT1621S 可以与大多数类型的 LCD 面板兼容。

命令格式

HT1621S 可通过软件进行配置。有两种操作模式用于配置资源以及传输 LCD 显示数据。对 HT1621S 进行配置的操作模式称为命令模式，命令模式的 ID 码为 **100**。命令操作模式包含系统配置命令，系统频率选择命令，LCD 配置命令，Tone 频率选择命令，时基 / WDT 设置命令以及运行命令。数据操作模式包括读，写以及读 - 修改 - 写操作命令。以下表格列出了数据模式以及命令模式的 ID 码。

操作	模式	ID 码
读	数据	110
写	数据	101
读 - 修改 - 写	数据	101
配置	命令	100

在发送数据或命令之前需先发送操作模式 ID 码。若发出连续多个命令，只需在第一条命令之前加命令模式 ID 码即 **100**，之后的可以省略。当系统在非连续命令模式或非连续地址数据模式下操作， \overline{CS} 引脚设为“1”时则先前的操作模式也会被复位。当 \overline{CS} 引脚恢复至“0”，需重新发送操作模式 ID。

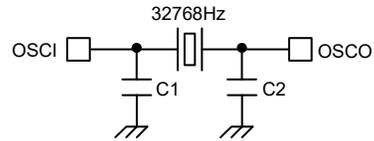
接口

主控制器与 HT1621S 连接可通过一个四线接口。 \overline{CS} 线用于初始化串行接口电路以及结束主控制器与 HT1621S 通信。若 \overline{CS} 引脚设为“1”，会先将主控制器与 HT1621S 之间的数据和命令除能再进行初始化。在发出模式命令或进行模式切换之前， \overline{CS} 引

脚需维持一个高电平脉宽以完成 HT1621S 串行接口初始化。DATA 为串行数据输入 / 输出线。要读出 / 写入的数据以及要写入的命令都必须经过 DATA 线。 \overline{RD} 为读时钟输入线。RAM 中的数据在 \overline{RD} 输入时钟信号控制下在下降沿时一位位移至 DATA 线。建议主控制器在 \overline{RD} 信号的上升沿之后与下一个下降沿之前这段时间从 DATA 读取数据。 \overline{WR} 为写时钟输入线。DATA 线上的数据、地址和命令在 \overline{WR} 信号的上升沿时一位位移入 HT1621S。主控制器和 HT1621S 的接口连接线还包含一个可选的 \overline{IRQ} 线。 \overline{IRQ} 引脚可通过软件命令设置选作定时器时钟输出或 WDT 溢出标志输出。通过与 HT1621S 的 \overline{IRQ} 引脚连接，主控制器可执行时基或 WDT 功能。

晶体振荡器

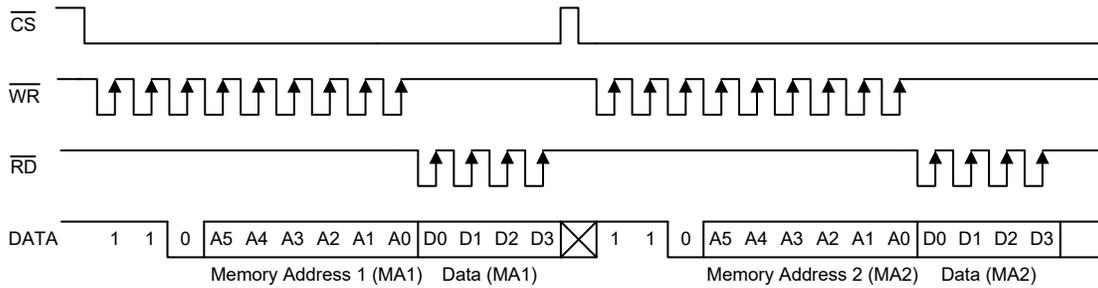
晶体振荡器产生 32.768kHz 的频率可作为系统时钟的来源。当使用晶体振荡器时，只需在 HT1621S 的 OSC1 与 OSC0 引脚间连接一个 32768Hz 的晶振。为保证得到准确的振荡频率，必须使用到两个额外的负载电容 C1 和 C2。电容值与选择的晶振误差有关，可参考下表进行选择。



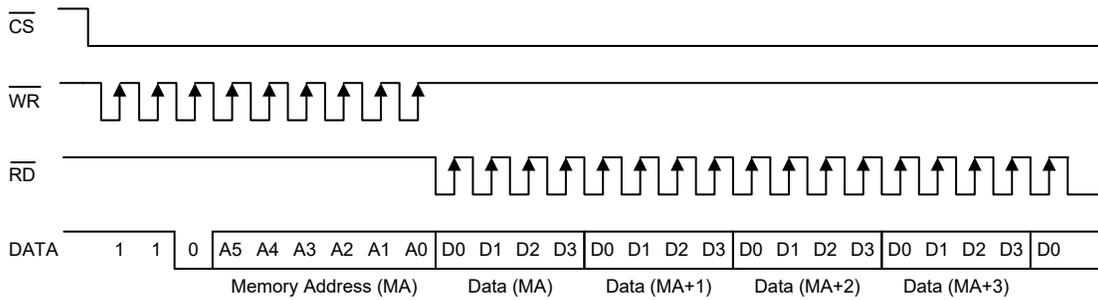
晶振误差	建议电容值
±10ppm	0~10p
10~20ppm	10~20p

时序图

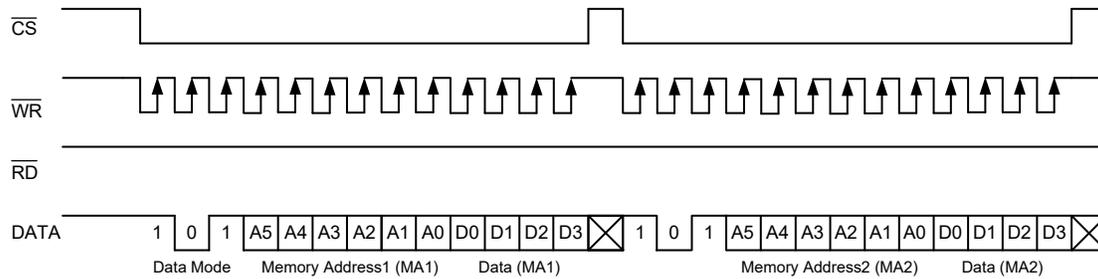
读模式 (命令码: 110)



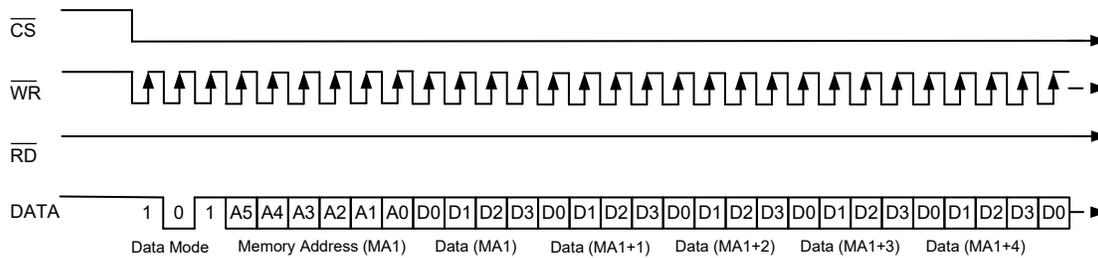
读模式 (读取连续地址)



写模式 (命令码: 101)



写模式 (写入到连续地址)



名称	ID 码	命令码	D/C	功能	默认
TONE OFF	100	0000-1000-X	C	关闭 Tone 输出	√
TONE ON	100	0000-1001-X	C	开启 Tone 输出	
CLR TIMER	100	0000-11XX-X	C	清除时基发生器	
CLR WDT	100	0000-111X-X	C	清除 WDT	
XTAL 32K	100	0001-01XX-X	C	系统时钟源, 晶体振荡器	
RC 32K	100	0001-10XX-X	C	系统时钟源, 内部 RC 振荡器	√
EXT 256K	100	0001-11XX-X	C	系统时钟源, 外部时钟源	
BIAS 1/2	100	0010-abX0-X	C	LCD 1/2 偏压 ab=00: 2 个 Common ab=01: 3 个 Common ab=10: 4 个 Common	
BIAS 1/3	100	0010-abX1-X	C	LCD 1/3 偏压 ab=00: 2 个 Common ab=01: 3 个 Common ab=10: 4 个 Common	
TONE 4K	100	010X-XXXX-X	C	Tone 频率, 4kHz	
TONE 2K	100	011X-XXXX-X	C	Tone 频率, 2kHz	
$\overline{\text{IRQ}} \text{ DIS}$	100	100X-0XXX-X	C	除能 $\overline{\text{IRQ}}$ 输出	√
$\overline{\text{IRQ}} \text{ EN}$	100	100X-1XXX-X	C	使能 $\overline{\text{IRQ}}$ 输出	
F1	100	101X-X000-X	C	时基输出频率: 1Hz WDT 溢出时间: 4s	
F2	100	101X-X001-X	C	时基输出频率: 2Hz WDT 溢出时间: 2s	
F4	100	101X-X010-X	C	时基输出频率: 4Hz WDT 溢出时间: 1s	
F8	100	101X-X011-X	C	时基输出频率: 8Hz WDT 溢出时间: 1/2s	
F16	100	101X-0100-X	C	时基输出频率: 16Hz WDT 溢出时间: 1/4s	
F32	100	101X-0101-X	C	时基输出频率: 32Hz WDT 溢出时间: 1/8s	
F64	100	101X-0110-X	C	时基输出频率: 64Hz WDT 溢出时间: 1/16s	
F128	100	101X-0111-X	C	时基输出频率: 128Hz WDT 溢出时间: 1/32s	√
TEST	100	1110-0000-X	C	测试模式, 不可使用	
NORMAL	100	1110-0011-X	C	正常模式	√

注: X: 任意值

A5~A0: RAM 地址

D3~D0: RAM 数据

D/C: 数据 (D)/ 命令 (C) 模式

Def.: 上电复位默认设置

粗体 **110**、**101** 和 **100**, 为模式 ID 码。其中 100 表示命令模式 ID。若发出连续多个命令, 除了第一条命令外, 之后的命令模式 ID 可省略。Tone 频率和时基 /WDT 时钟频率来源可选择来自内部 32kHz RC 振荡器、32.768kHz 晶体振荡器或外部 256kHz 时钟。如上表所示, 频率的计算基于系统频率源。建议上电复位后主控制器先对 HT1621S 进行初始化, 因为上电复位阶段有可能出错使 HT1621S 无法正常运作。

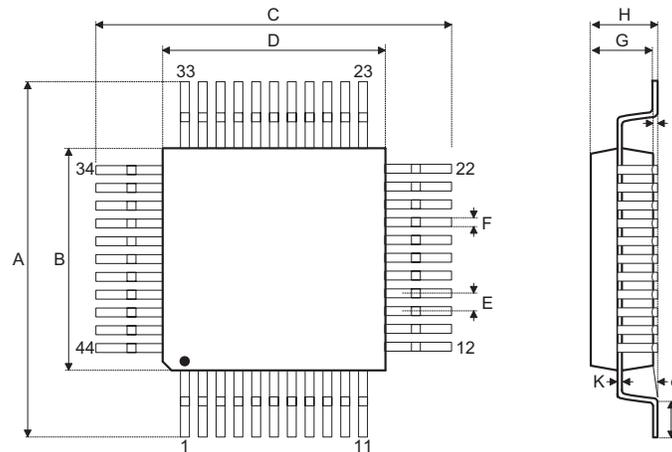
封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](#) 以获取最新版本的 [封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

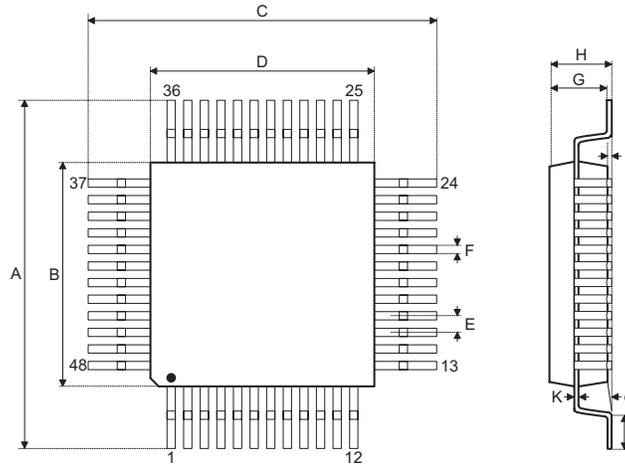
- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

44-pin LQFP (10mm×10mm) (FP2.0mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.472 BSC		
B	0.394 BSC		
C	0.472 BSC		
D	0.394 BSC		
E	0.032 BSC		
F	0.012	0.015	0.018
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

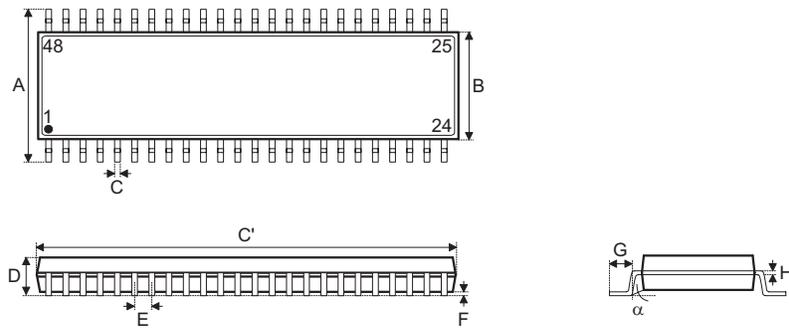
符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	12.00 BSC		
B	10.00 BSC		
C	12.00 BSC		
D	10.00 BSC		
E	0.80 BSC		
F	0.30	0.37	0.45
G	1.35	1.40	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

48-pin LQFP (7mm×7mm) 外形尺寸


符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.354 BSC		
B	0.276 BSC		
C	0.354 BSC		
D	0.276 BSC		
E	0.020 BSC		
F	0.007	0.009	0.011
G	0.053	0.055	0.057
H	—	—	0.063
I	0.002	—	0.006
J	0.018	0.024	0.030
K	0.004	—	0.008
α	0°	—	7°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	9.00 BSC		
B	7.00 BSC		
C	9.00 BSC		
D	7.00 BSC		
E	0.50 BSC		
F	0.17	0.22	0.27
G	1.35	1.40	1.45
H	—	—	1.60
I	0.05	—	0.15
J	0.45	0.60	0.75
K	0.09	—	0.20
α	0°	—	7°

48-pin SSOP (300mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.395	—	0.420
B	0.291	0.295	0.299
C	0.008	—	0.014
C'	0.620	0.625	0.630
D	0.095	0.102	0.110
E	0.025 BSC		
F	0.008	0.012	0.016
G	0.020	—	0.040
H	0.005	—	0.010
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	10.03	—	10.67
B	7.39	7.49	7.59
C	0.20	—	0.34
C'	15.75	15.88	16.00
D	2.41	2.59	2.79
E	0.635 BSC		
F	0.20	0.30	0.41
G	0.51	—	1.02
H	0.13	—	0.25
α	0°	—	8°

Copyright© 2024 by HOLTEK SEMICONDUCTOR INC. All Rights Reserved.

本文件出版时 HOLTEK 已针对所载信息为合理注意，但不保证信息准确无误。文中提到的信息仅是提供作为参考，且可能被更新取代。HOLTEK 不担保任何明示、默示或法定的，包括但不限于适合商品化、令人满意的质量、规格、特性、功能与特定用途、不侵害第三方权利等保证责任。HOLTEK 就文中提到的信息及该信息之应用，不承担任何法律责任。此外，HOLTEK 并不推荐将 HOLTEK 的产品使用在会由于故障或其他原因而可能会对人身安全造成危害的地方。HOLTEK 特此声明，不授权将产品使用于救生、维生或安全关键零部件。在救生 / 维生或安全应用中使用 HOLTEK 产品的风险完全由买方承担，如因该等使用导致 HOLTEK 遭受损害、索赔、诉讼或产生费用，买方同意出面进行辩护、赔偿并使 HOLTEK 免受损害。HOLTEK (及其授权方，如适用) 拥有本文件所提供信息 (包括但不限于内容、数据、示例、材料、图形、商标) 的知识产权，且该信息受著作权法和其他知识产权法的保护。HOLTEK 在此并未明示或暗示授予任何知识产权。HOLTEK 拥有不事先通知而修改本文件所载信息的权利。如欲取得最新的信息，请与我们联系。