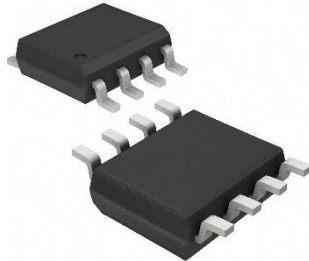


HX65HVD72-S 总线收发器电路

HX65HVD72-S 是一款具有 3.3V/5V 电压供应、半双工通信、具备±15KV ESD 保护的 RS485/RS-422 收发器电路。该电路内部包含一路驱动器和一路接收器。

HX65HVD72-S 具有增强的摆率限制，有助于降低输出电磁干扰 (EMI)，并减少由不匹配的终端连接引起的反射，实现无误码数据传输速率达到 500kbps。

HX65HVD72-S 芯片的接收器输入阻抗为 1/8 单位负载，允许最多可挂载 256 个收发器在总线上进行半双工通信。所有驱动器输出均提供±15kV 的人体模式 ESD 保护。此芯片采用 SOP8 封装，并可在-40°C至+125°C的温度范围内工作。



SOP-8

特点

- 3.3V/5V 电源电压
- 静电保护 (ESD) : A/B±15KV, 符合人体模式 (HBM) 标准
- 具有 1/8 单位负载, 总线允许挂载多达 256 个收发器
- 最高支持 500kbps 的无误码数据传输
- 带有 Fail-safe 功能
- 采用 SOP8 封装。

应用

- 工业控制
- 电表
- 工业电机驱动
- 隔离型 RS485 接口
- 自动化暖通空调 (HVAC) 系统

芯片引脚描述

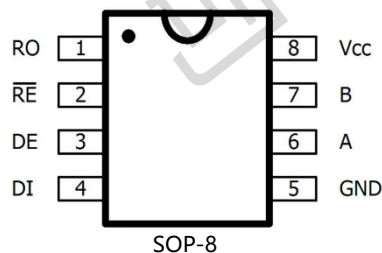
编号	名称	功能	说明
1	RO	接收器 数据输出	当接收器使能时, 经过极性判断后, 根据以下条件: - 若 $V(A)-V(B) > -50mV$, 则 RO 输出高电平。 - 若 $V(A)-V(B) < -200mV$, 则 RO 输出低电平。 其中 A 和 B 表示经过极性判断后芯片的同相和反相端。
2	\overline{RE}	接收器 输出使能	当接收器输出使能时, 如果 RE 接低电平, RO 输出有效; 如果 RE 接高电平, 接收器将被关断。同时, 当 RE 为高电平, DE 为低电平时, 整个芯片处于关断状态。
3	DE	驱动器 输出使能	当 DE 置为高电平时, 驱动器输出使能; 当 DE 置为低电平时, 驱动器关断, 驱动器输出为高阻态。同时当 RE 为高电平, DE 为低电平时, 整个芯片处于关断状态。
4	DI	驱动器 数据输入	当驱动器输入 DI 为低电平时, 强制同相输出为低电平, 反相输出为高电平; 当 DI 为高电平时, 强制同相输出为高电平, 反相输出为低电平。
5	GND	地	地
6	A	驱动器数据输出接收器数据输入	在总线接口中, 驱动器的同相输出端连接到接收器的同相输入端。
7	B	驱动器数据输出接收器数据输入	在总线接口中, 驱动器的反相输出端连接到接收器的反相输入端。
8	Vcc	电源	电源

驱动器真值表

输入			输出	
RE	DE	DI	B	A
X	1	1	0	1
X	1	0	1	0
0	0	X	Z	Z
1	0	X	关断	

接收器真值表

输入			输出
RE	DE	A-B	RO
0	X	$\geq -50mV$	1
0	X	$\leq -200mV$	0
0	X	开路/短路	1
1	1	X	Z
1	0	X	关断



SOP-8

直流电气参数						
极限参数						
符号	参数名称	最小值	最大值	单位		
VCC	电源电压	3.0	+6.0	V		
DE, RE	控制输入电压	-0.3	+6.0	V		
DI	驱动输入电压	-0.3	+6.0	V		
A, B	驱动输出电压/接收输入	-8.0	+13.0	V		
TSTG	存储温度范围	-65	+150	°C		
TOP	工作温度范围	-40	+125	°C		
P _D	SOP-8 (+70°C以上)		471	mW		
T _l	焊锡温度 (10 秒)		+300	°C		
直流特性 (V _{CC} =+3.3V±5%, TA=25°C)						
参数	符号	测试条件	最小值	典型值	最大值	单位
驱动器						
差分驱动输出(无负载)	VOD1	图 1	2			V
差分驱动输出	VOD2	R=50Ω(RS-422) 图 1	1.2			V
		R=27Ω(RS-485) 图 1	1.2			V
差分输出幅值变化 ¹	ΔVOD	R=50Ω or R=27Ω 图 1			0.2	V
驱动器输出共模电平	VOC	R=50Ω or R=27Ω 图 1	0		3	V
驱动器输出共模电平变化	ΔVOC	R=50Ω or R=27Ω 图 1	-		0.2	V
输入高电平	VIH1	DE, DI, RE	2.0			V
输入低电平	VIL1	DE, DI, RE			0.8	V
输入迟滞	VHYS	DE, DI, RE		100		mV
输入电流	IIN1	DE, DI, RE ²			±2	uA
输入电流(A 与 B)	IIN4	DE=GND, VIN=12V			125	uA
		VCC=GND or 5.25V, VIN=-7V				
驱动器输出短路电流	IOD1	-7V≤VOUT≤VCC	-100			mA
		0V≤VOUT≤12V			100	mA
		0V≤VOUT≤VCC	±25			mA
接收器						
接收器差分输入阈值电压	VTH	-7V≤VCM≤+12V	-200	-	-50	mV
接收器差分输入阈值电压迟滞	ΔVTH		-	40	-	mV
接收器输出高电平	VOH	IO=-4mA, VID=1V	V _{CC} -0.4	-	-	V
接收器输出低电平	VOL	IO=4mA, VID=-1V	0	-	0.4	V
接收器输出高阻态漏电流	IOZR	0.4V≤VO≤2.4V	-	-	±1	uA
接收器输入阻抗	RIN	-7V≤VCM≤+12V	96	-	-	KΩ
接收器输出短路电流	IOSR	0V≤VRO≤VCC	±7	-	±95	mA
供电电流						
静态供电电流	ICC	No load, RE=DI=GND or VCC	DE=VCC	450	600	uA
			DE=GND	450	600	
关断电流	ISHDN	DE=GND, RE=VCC		0.1	10	uA
静态保护特性						
静电保护 (A 管脚, B 管脚)		接触放电模型 人体模型	±12			KV
			±15			
			±4			KV
交流特性 (V _{CC} =3.3V±5%, TA=25°C)						
参数	符号	条件	最小	典型	最大	单位
驱动器输入输出延时	tDPLH	RDIF=54Ω, CL=54pF 图 3, 5	25	72	10	ns
	tDPHL		25	72	10	ns
驱动器输入输出延时之差	tDSKEW	RDIF=54Ω CL1=CL2=100pF 图 3, 5		-3	±1	ns
驱动器上升、下降时间	tDR, tDF	RDIF=54Ω CL1=CL2=100pF 图 3, 5	40	70	12	ns
最大速率	fMAX		-	50		kb
驱动器使能到输出为高电平	tDZH	CL=100pF, S2 关断 图 4.6			25	ns
驱动器使能到输出为低电平	tDZL	CL=100pF, S1 关断 图 4.6			25	ns
驱动器从输出低到关断时间	tDLZ	CL=15pF, S1 关断 图 4.6			500	ns
驱动器从输出高到关断时间	tDHZ	CL=15pF, S2 关断 图 4.6			500	ns
接收器输入输出延时	tRPLH	VID ≥2.0V; VID 上升下降时间小于 15ns 图 7, 9		125	250	ns
	tRPHL					
tRPLH-tRPHL 接收器输入输出延时之差	tRSKD	VID ≥2.0V; VID 上升下降时间小于 15ns 图 7, 9		10	±50	ns
接收器使能到输出低	tRZL	CL=100pF, S1 关断 图 2.8		20	120	ns
接收器使能到输出高	tRZH	CL=100pF, S2 关断 图 2.8		20	120	ns
接收器从输出高到关断	tRHZ	CL=100pF, S1 关断 图 2.8		20	120	ns
接收器从输出低到关断	tRLZ	CL=100pF, S2 关断 图 2.8		20	120	ns
芯片关断时间	tSHDN	³	50	200	600	ns
从芯片关断到驱动器使能, 到输出为高电平	tDZH(SH DN)	CL=15pF, S2 关断 图 4.6			4500	ns
从芯片关断到驱动器使能, 到输出为低电平	tDZL(SH DN)	CL=15pF, S1 关断 图 4.6			4500	ns
从芯片关断到接收器使能, 到输出为高电平	tRZH(SH DN)	CL=100pF, S2 关断 图 2.8			3500	ns
从芯片关断到接收器使能, 到输出为低电平	tRZL(SH DN)	CL=100pF, S1 关断 图 2.8			3500	ns

注: 1 ΔVOD 和 ΔVOC 分别表示 DI 变化时 VOD 和 VOC 的变化量。
 2 电流流入器件时为正, 流出器件时为负; 除非特别说明, 所有电压以地为参考点。
 3 当 R(0)的E(0)=1 且 DE=0 时, SN3485 进入关断状态。如果关断状态持续时间小于 50ns, 则芯片不会进入关断状态。如果关断状态持续时间超过 600ns, 则芯片确保进入关断状态。

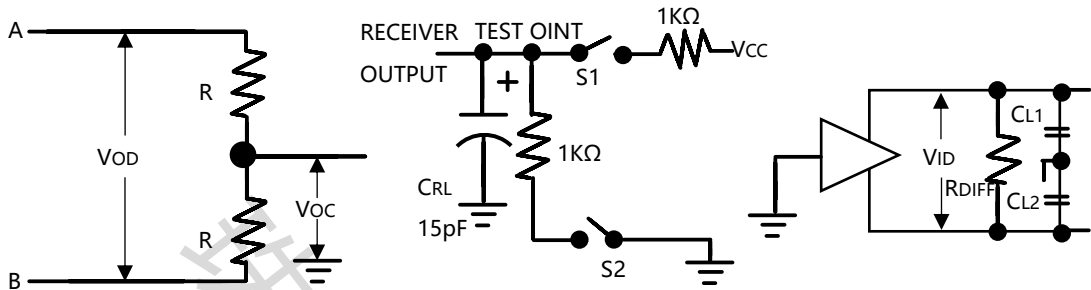


图 1 驱动器直流特性测试负载

图 2 接收器使能/关断 开关特性测试负载

图 3 驱动器开关特性测试电路

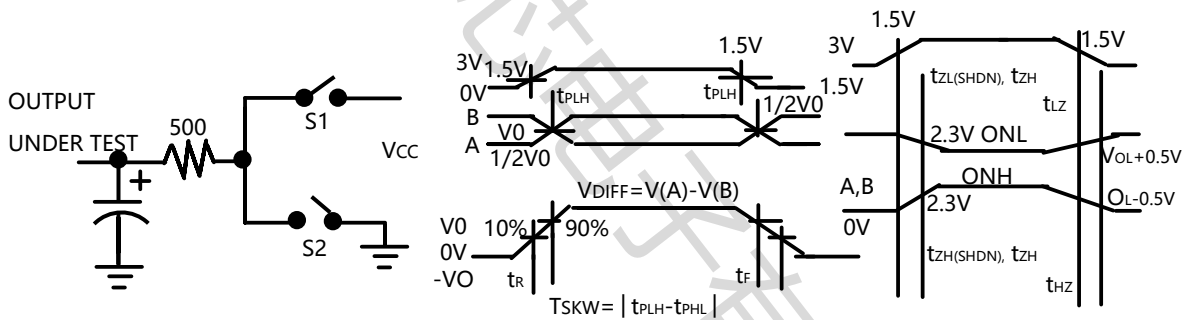


图 4 驱动器使能/关断 开关特性测试负载

图 5 驱动器传输延时

图 6 驱动器使能/关断时序

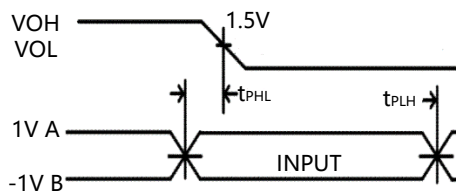


图 7 接收器传输延时

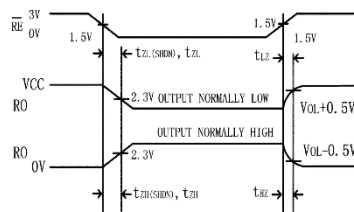


图 8 接收器使能/关断时序

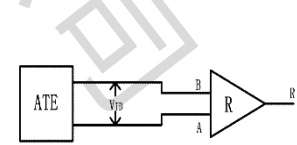


图 9 接收器传输延时测试电

功能描述

总线负载

HX65HVD72-S 芯片支持最多 256 个收发器挂接在同一总线上。标准 RS-485 接收器的输入阻抗为 $12K\Omega$ (1 个单位负载)，而 HX65HVD72-S 具有 $1/8$ 单位负载的输入阻抗 ($96K\Omega$)，允许最多 256 个收发器挂接在同一总线上。这些器件可以任意组合，或者与其他 RS485 收发器组合使用，只要总负载不超过 32 个单位负载即可挂接在同一总线。

低功耗关断模式

当 RE 为高电平，DE 为低电平时，芯片进入低功耗关断模式。关断电流典型值为 $1.8\mu A$ 。RE 和 DE 可以同时驱动，如果 RE 为高电平，DE 为低电平保持时间小于 $50ns$ ，芯片不会进入关断模式；如果保持时间超过 $600ns$ ，芯片会确保进入关断模式。

降低 EMI 和反射

HX65HVD72-S 的限摆率驱动器可以降低电磁干扰 (EMI)，并降低由于不恰当的终端匹配电缆所引起的反射，实现最高 $500kbps$ 的无误码数据传输。

驱动器输出保护

HX65HVD72-S 具有过大电流和功耗过大保护机制。一种是过流保护电路，当总线异常导致芯片电流过大时，芯片内部的过流保护电路起作用，来保证驱动电流不会超过设定值。另一种是过温保护，当芯片功耗太大，温度上升时，过温保护电路保证芯片不会损坏。如果芯片进入过温保护状态，驱动器输出为高阻态。

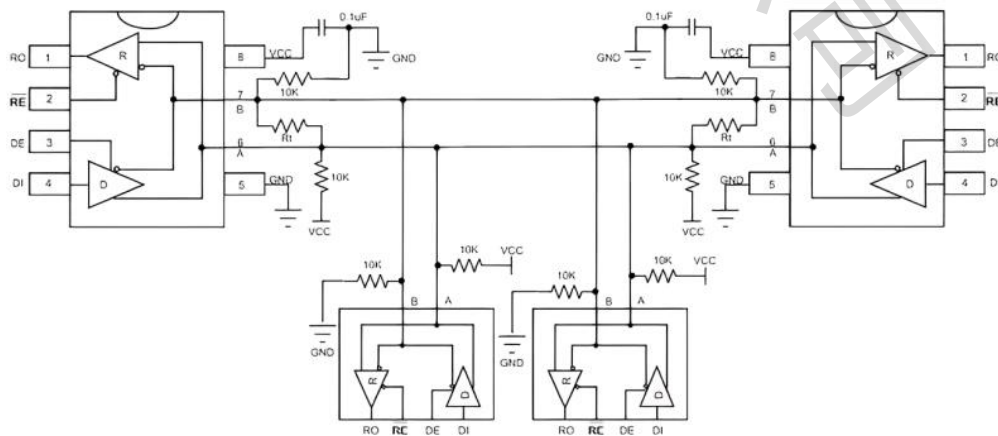
典型应用

HX65HVD72-S 常用于双向数据通信的多点网络。为了降低反射，应当在传输线的两端以其特性阻抗进行终端匹配，主干线以外的分支线路的长度应尽可能短。

静电保护

HX65HVD72-S 的所有管脚都具有静电泄放保护电路，以防止人手触摸或者装配时的静电放电事件对芯片造成损坏。驱动器的输出和接收器的输入管脚采用增强的 ESD 保护电路，可以抵抗 $\pm 15kV$ 的人体模式 ESD 冲击而不会损坏。所有 ESD 保护电路在正常工作时处于关断状态，不消耗电流。在 ESD 事件后，HX65HVD72-S 可以保证正常工作，而不会出现闩锁或损坏情况。ESD 保护性能测试方法包括 $\pm 15kV$ 人体模型和 $\pm 12kV$ IEC61000-4-2 接触放电。

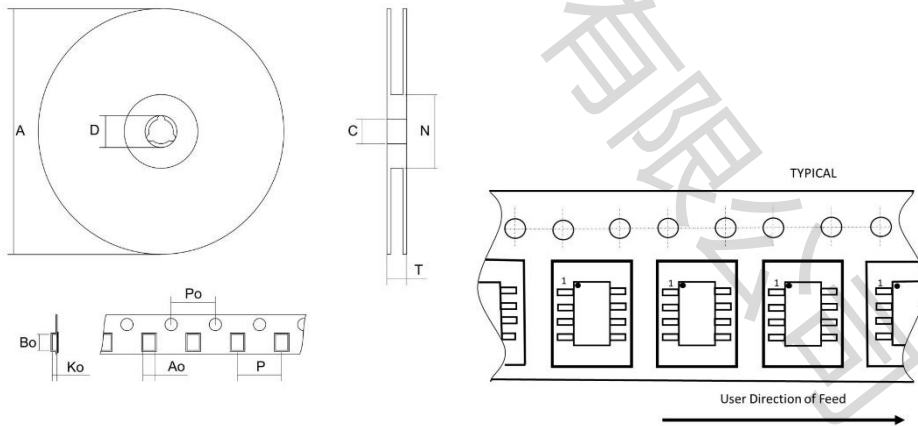
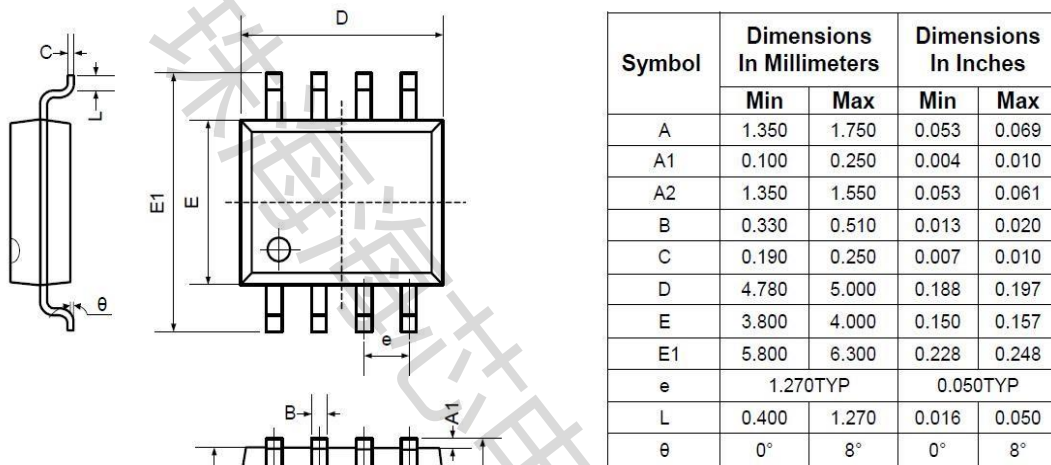
典型应用图



RZ为特征匹配阻抗，典型值为 120Ω

封装包装

SOP8 (Package Outline Dimensions)



包装方式	数量
编带	2500PCS/盘