

CMP6503

隔离电源变压器驱动器

1. 产品描述

CMP6503 是低噪声、低 EMI 辐射的全桥式隔离电源变压器驱动器，内部集成两对 N 型和 P 型功率 MOSFET，通过芯片内部集成振荡器提供具有精准时序和死区时间的互补驱动信号。驱动器芯片 CMP6503 和变压器配合必要的容阻和整流二极管，可以实现 5V 输入/5V 输出的 200 mA 隔离非稳压电源；或者 3.3V 输入/3.3V 输出的 100mA 隔离非稳压电源。

2. 产品特点

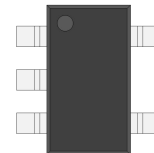
- 精简和紧凑的 SOT23-5 封装
- 抑制功率变压器的偏磁或饱和
- 长期短路保护和自恢复功能
- 集成过流检测和保护
- 集成过温检测和保护

3. 产品应用

- 隔离 RS-485/RS-232
- 隔离 ADC/DAC/放大器
- 隔离 CAN
- 隔离 I2C

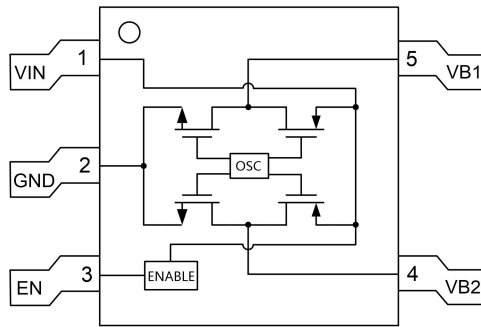
4. 外形信息

| 产品型号 | 封装 | 尺寸(标称) |
|---------|---------|------------------|
| CMP6503 | SOT23-5 | 3.00 x 1.63 (mm) |



5. 引脚定义及功能说明

5.1 CMP6503



| 引脚 | | 描述 |
|-----|----|---|
| 名称 | 编号 | |
| VIN | 1 | 电源输入 <ul style="list-style-type: none"> 在 VIN 到 GND 之间放置 1uF 以上的电容, 电容尽量靠近器件放置 |
| GND | 2 | 芯片地 <ul style="list-style-type: none"> 芯片内部模拟电路和驱动电路的地 |
| EN | 3 | 使能引脚 <ul style="list-style-type: none"> 引脚电压为低时芯片停止工作 引脚悬空或为高电位时芯片工作 |
| VB2 | 4 | 全桥驱动级输出 2 <ul style="list-style-type: none"> 连接隔离变压器 |
| VB1 | 5 | 全桥驱动级输出 1 <ul style="list-style-type: none"> 连接隔离变压器 |

6. 电路参数

6.1 绝对额定范围

| 参数 | | 最小 | 最大 | 单位 |
|-------------------|--------|------|-----------|----|
| VIN | 输入电压 | -0.3 | 10 | V |
| VB1,VB2 | 全桥输出驱动 | -0.3 | VIN + 0.3 | V |
| EN | 使能引脚 | -0.3 | 6.6 | V |
| T _{JMAX} | 最大工作结温 | | 150 | °C |
| T _{STG} | 储存温度 | -55 | 150 | °C |

6.2 ESD 等级

| 参数 | | 数值 | 单位 |
|-------------|------|---|-----------------|
| $V_{(ESD)}$ | 静电放电 | 人体模型(HBM), 所有引脚 ANSI /ESD-STM5.1, JEDEC JESD22- A114, MIL-STD-883, ANSI/JEDEC JS-001-2010 | ± 4000 V |

6.2 建议工作条件

| 参数 | 最低 | 标称 | 最高 | 单位 |
|--------------------|-----|----|-----|----|
| V_{IN} | 3.0 | - | 6.0 | V |
| I_{VB1}, I_{VB2} | - | - | 0.5 | A |
| T_J | -40 | | 125 | °C |

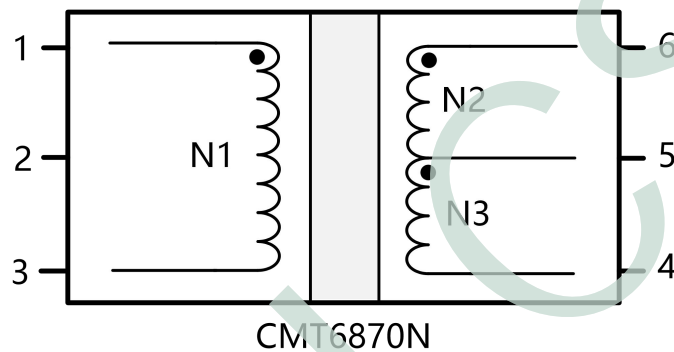
6.3 电压 5.0 V($\pm 10\%$)电气特性

在没有特别说明情况下, 以下参数在 $V_{IN}=5V$, 温度 $T=25^{\circ}C$ 的条件下测得。

| 参数 | 测试条件 | 最低 | 典型值 | 最高 | 单位 |
|----------------------|--------------------------------|-----|------|-----|----------|
| 输入引脚 VIN | | | | | |
| V_{IN} | 输入电压范围 | 3.0 | | 6.0 | V |
| $V_{IN(ON)}$ | EN 使能条件下启动电压, V_{IN} 上升 | 2.6 | 2.8 | 3.0 | V |
| $V_{IN(HYS)}$ | EN 使能条件下启动电压迟滞, V_{IN} 下降 | | 0.3 | | V |
| I_Q | VB1, VB2, EN 悬空静态电流 | 0.6 | 1.0 | 2 | mA |
| $I_{VIN(EN)}$ | 使能禁用后 V_{IN} 电流($EN=0$) | | 2.5 | 5 | μA |
| $V_{IN(OVP)}$ | 输入过压保护阈值 | 7.3 | 7.8 | 8.2 | V |
| $V_{INHYS(OVP)}$ | 输入过压保护迟滞 | | 0.5 | | V |
| 使能引脚 EN | | | | | |
| $V_{EN(ON)}$ | EN 使能开启电压, V_{EN} 上升 | | 1.45 | | V |
| $V_{EN(HYS)}$ | EN 使能迟滞电压, V_{EN} 下降 | | 0.7 | | V |
| I_{EN} | EN 电流大小 | | 32 | | μA |
| 输出端口(VB1/VB2) | | | | | |
| $R_{DSN(ON)}$ | NMOS 功率管导通电阻 ($25^{\circ}C$) | | 0.13 | | Ω |

| | | | | | |
|-----------------|---------------------|-----|------|------|----------|
| $R_{DSP(ON)}$ | PMOS 功率管导通电阻 (25°C) | | 0.25 | | Ω |
| F_{sw} | 工作频率 | | 340 | | kHz |
| I_{LIM} | 电流钳位限制(VB1/VB2 短路) | 550 | 800 | 1050 | mA |
| 过温保护 | | | | | |
| T_{SHDN} | 过温保护阈值, 温度上升 | 140 | 160 | 175 | °C |
| $T_{SHDN(HYS)}$ | 过温保护阈值迟滞, 温度下降 | | 26 | | °C |

7. 配套变压器



| 参数 | 说明 | 数值 | 单位 | |
|--------------------|--------------|--------------------|----------|----|
| $V_{IN} : V_{OUT}$ | 支持的输入输出电压组合 | 5 : 5 | V | |
| | | 3.3 : 3.3 | | |
| I _{out} | 支持的最大输出电流 | $V_{OUT}=5V$ | 200 | mA |
| | | $V_{OUT}=3.3V$ | 100 | |
| 匝数比 | N1:N2:N3 | 1:1.11:1.11 | - | |
| L_{N1} | 无负载电流时主边线圈电感 | ≥ 95 | μH | |
| 直流电阻 | N1:N2:N3 | 0.22 : 0.24 : 0.24 | Ω | |
| 耐压等级 | 测试条件: 1分钟不击穿 | 2.5 | kV | |

8. 典型特征

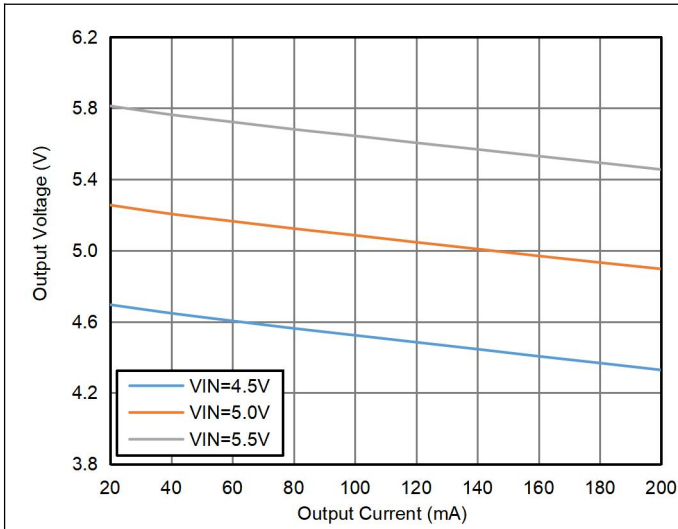


图 7.1 输出电压 vs 输出电流 (5V)

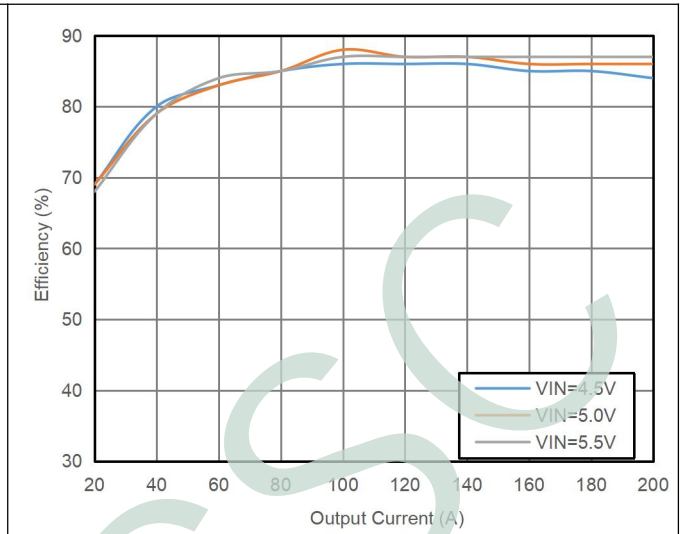


图 7.2 转换效率 vs 输出电流 (5V)

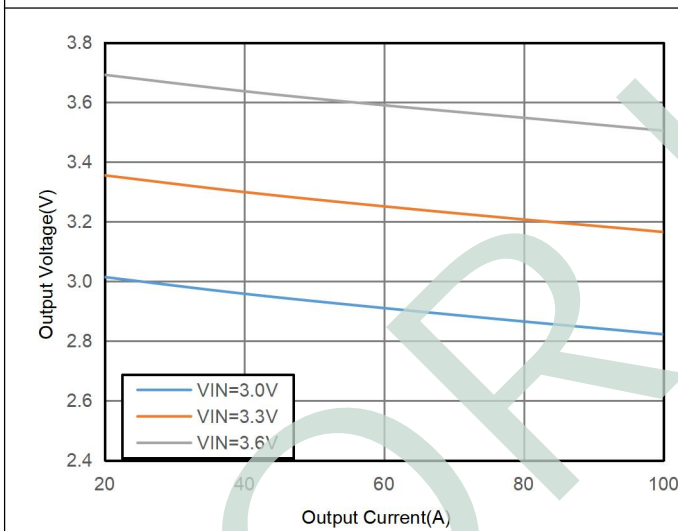


图 7.3 输出电压 vs 输出电流 (3.3V)

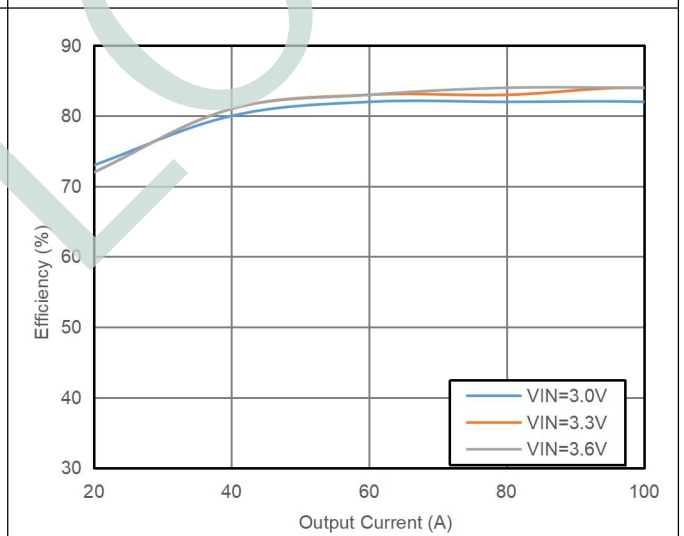
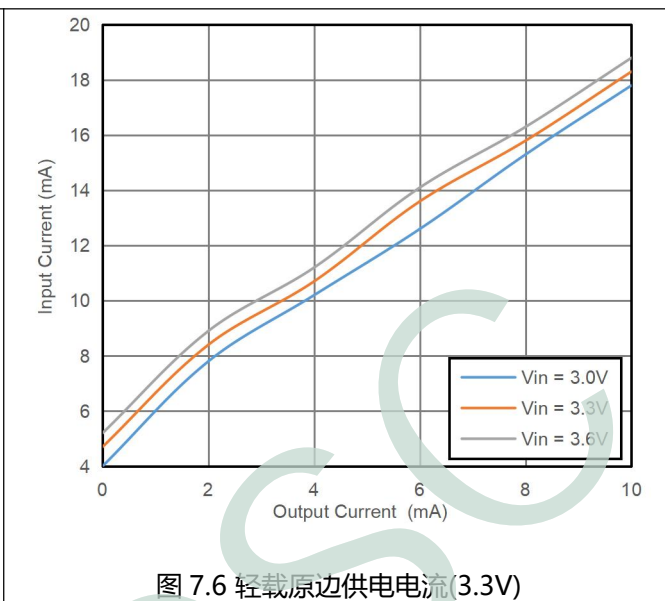
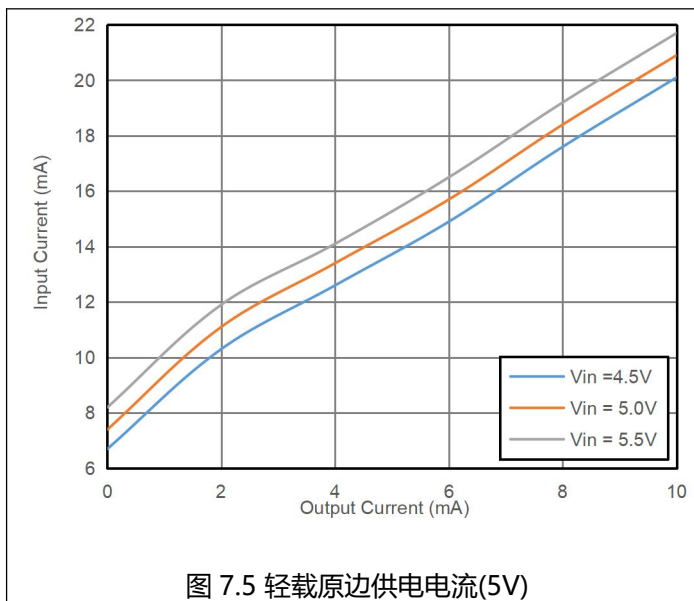


图 7.4 转换效率 vs 输出电流 (3.3V)



FORLCS

9. 应用指南

9.1 参考方案

CMP6503 的参考设计原理图如图 9.1 所示。

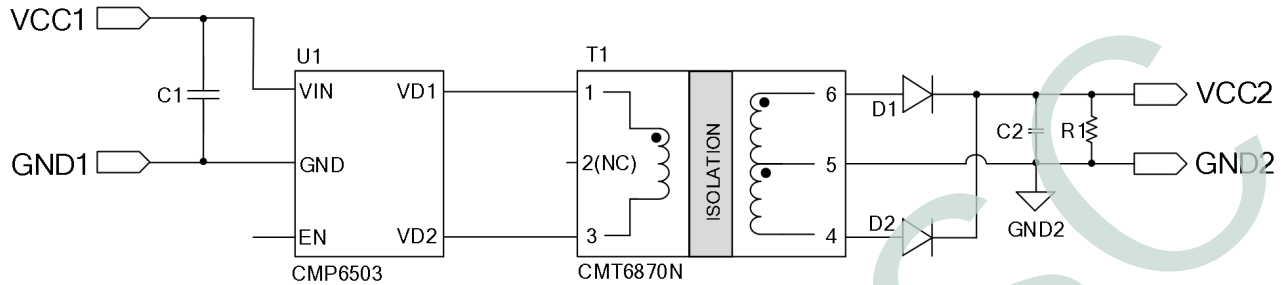


图 9.1 设计原理图

参考设计需要的 BOM 清单如下表。

| 器件 | 参数 | 封装 | 选型建议 |
|-------|-----------|---------|--|
| U1 | CMP6503 | SOT23-5 | 高时序精度的变压器驱动器芯片 |
| T1 | CMT6870N | SMD-6 | 紧凑的贴片型变压器 |
| D1/D2 | B0540WS | SOD-323 | 肖特基二极管，平均电流不低于 0.5A，耐压 40V，不重复浪涌峰值电流不低于 3A |
| C1 | 1uF/10V | 0603 | 输入稳压电容 |
| C2 | 4.7uF/10V | 0603 | 输出稳压电容 |
| R1 | 4.7 kΩ | 0603 | 假负载电阻 |

9.2 参考设计

参考 PCB 布板如图 9.2 所示。

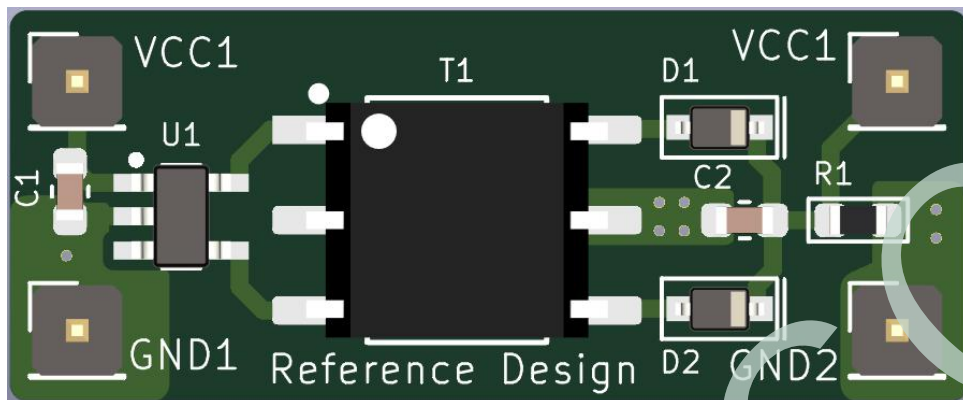


图 9.2 参考 PCB 设计

图 9.3 分别展示了 PCB 的正面走线和背面走线。

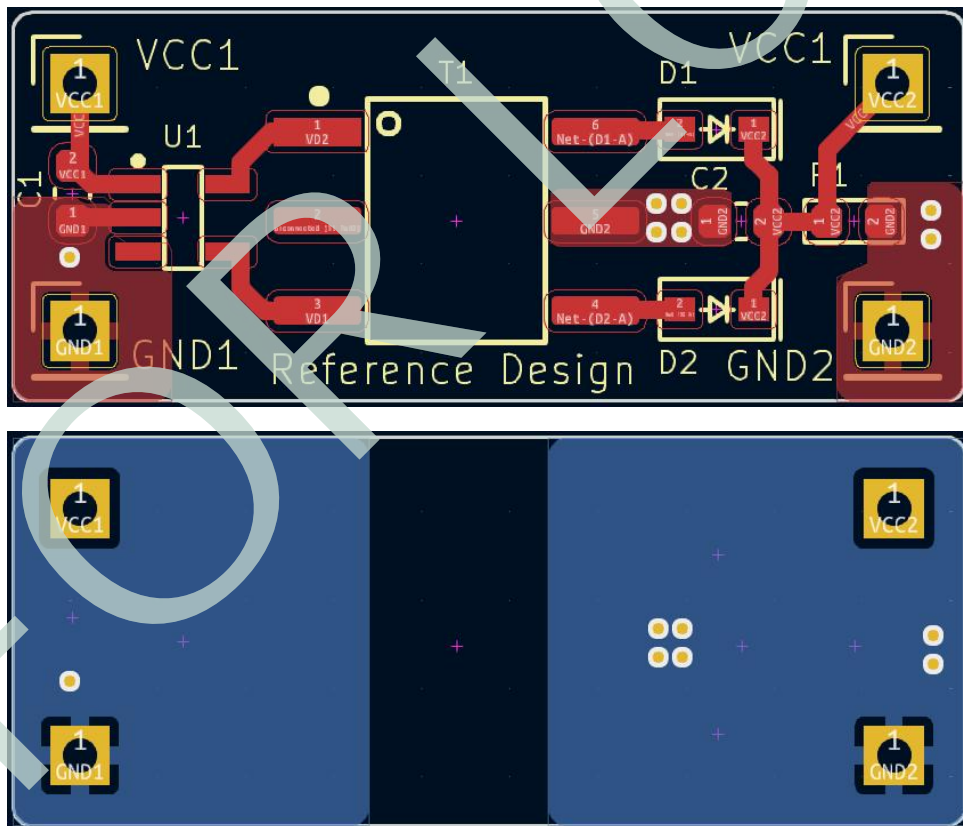


图 9.3 参考 PCB 设计的正反面

9.3 CISPR32/22 Class B 辐射抑制

CMP6503 和 CMT6870N 有优异的电磁兼容性能，在大多数情况下无需特别设计就可以通过 CISPR32/22 Class B 的辐射测试。但是由于电源的辐射还受到用户走线、地平面形状和位置，以及某些导线分支在特定频率下形成短波天线的影响，如果存在辐射问题，可以通过增加抑制元件的方式抑制辐射(图 8.4)。

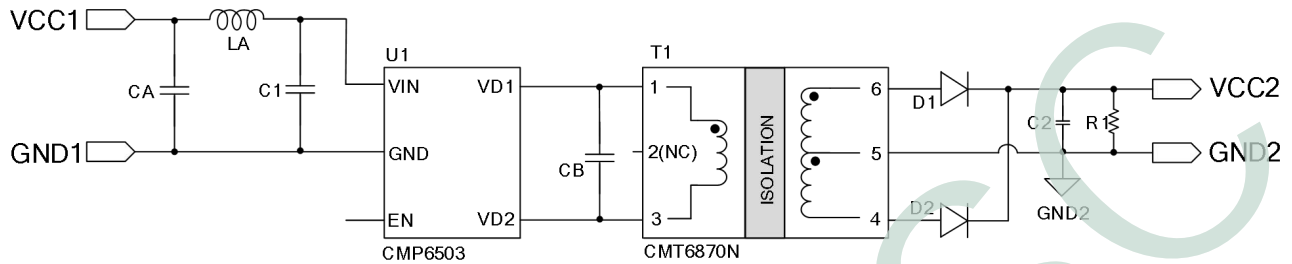


图 8.4 辐射抑制器件的使用建议

| 器件 | 选型建议 |
|----|------------------|
| CA | 4.7uF / 10V |
| LA | 4.7-6.8 μ H |
| CB | 270-470 pF / 50V |

附录 A: SOT23-5 封装信息

下图展示了 SOT23-5 的封装细节 (单位: mm)。

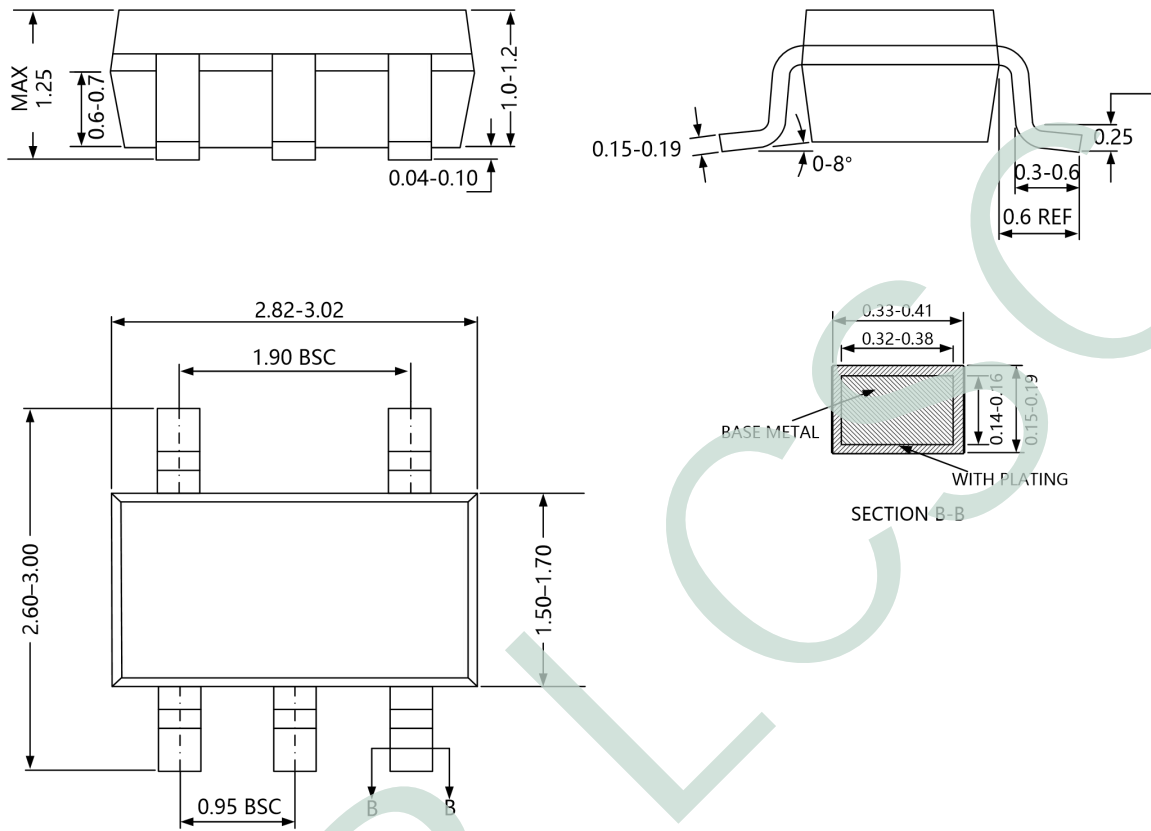


Fig. A.1 SOT23-5 器件外形(所有尺寸单位为 mm)

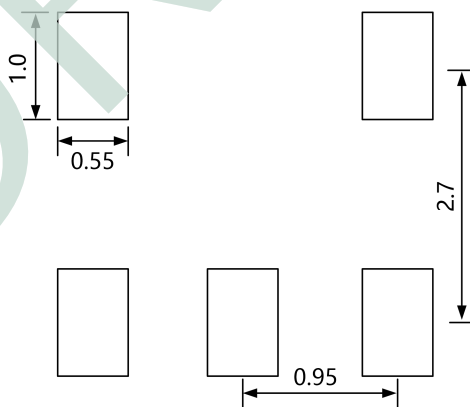


Fig. A.2 SOT23-5 建议焊盘(所有尺寸单位为 mm)

附录 B: SMD-6 封装信息

下图展示了 SMD-6 变压器的封装细节和建议焊盘（单位：mm）。

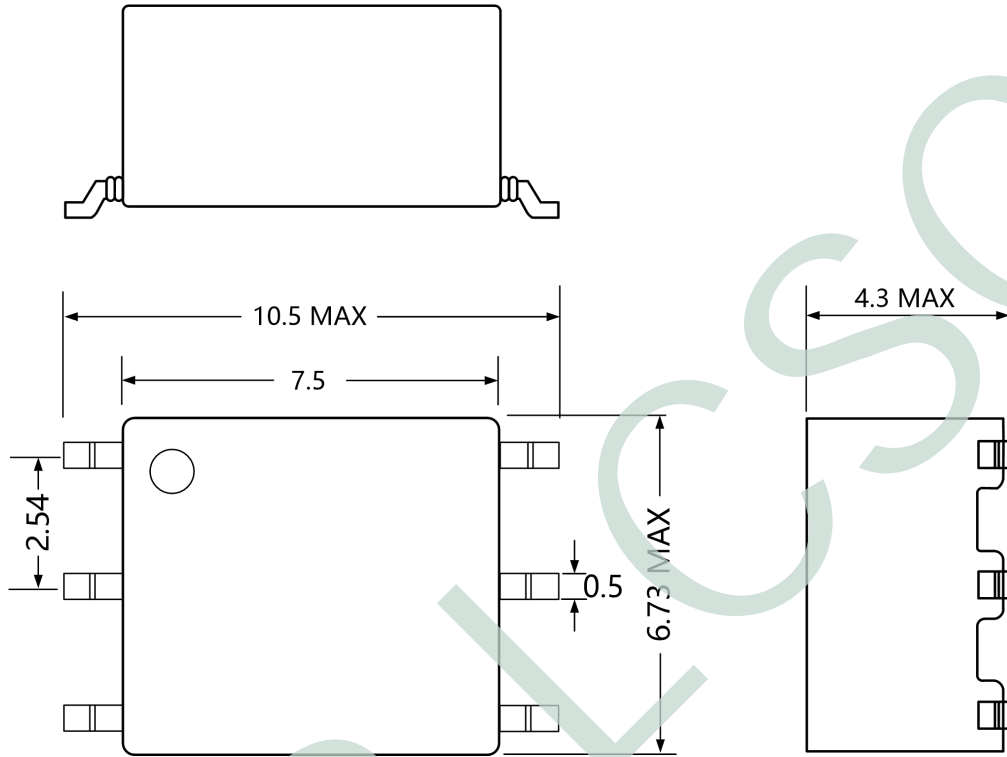


Fig. B.1 SMD-6 器件外形(所有尺寸单位为 mm)

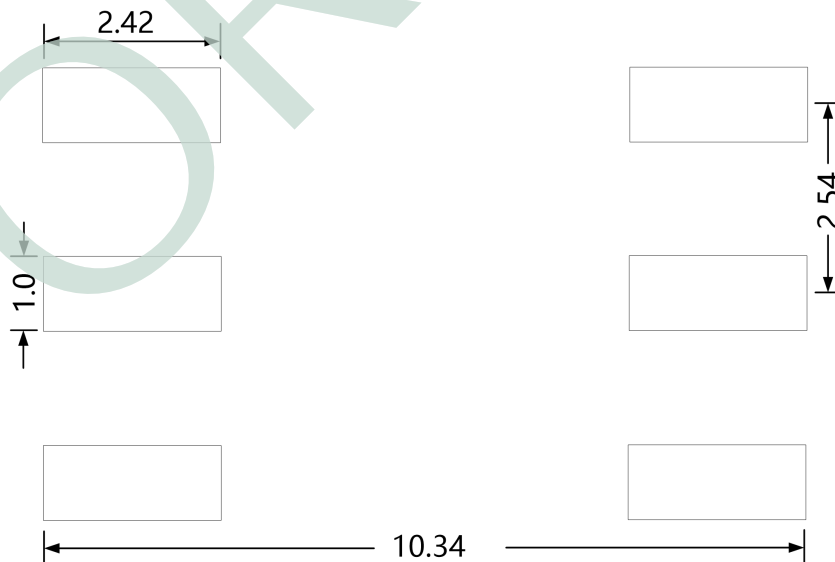


Fig. B.2 SMD-6 建议焊盘(所有尺寸单位为 mm)