

PB7130 简要说明

版本：V2.0.7

版本历史

版本	日期	描述
V0		初版
V0.1	2022/04/02	整理 1-8 章初稿
V0.1.1	2022/8/31	增加诊断章节的内容
V1	2022/12/17	修改 9、10.2、10.7、10.9，优化修改寄存器名
V2	2023/04/12	量产版本更新
V2.0.1	2023/06/19	修改寄存器(0x2F)描述,更新与寄存器描述不符内容
V2.0.2	2023/08/16	修改 MOS 优先级描述
V2.0.3	2023/08/17	增加退出静置状态描述和预充电电流阈值描述
V2.0.4	2023/08/28	调整放电短路恢复延时相关寄存器值
V2.0.5	2024/04/08	修改 7、10、11，修改部分寄存器描述
V2.0.6	2024/05/21	修改 10、11，修改及增加部分寄存器描述
V2.0.7	2024/06/18	修改部分指标描述

目 录

1	功能简介	5
2	应用领域	5
3	产品描述	5
4	产品信息	5
5	管脚定义	6
5.1	脚位图	6
5.2	脚位功能描述	7
6	内部框图	9
7	电气参数规格	10
7.1	极限电气参数	10
7.2	推荐工作范围	10
7.3	电气参数规格	11
8	典型工作特性	17
9	运行模式	18
9.1	模式切换.....	18
9.1.1	运输模式.....	18
9.1.2	工作模式.....	18
9.1.3	睡眠模式.....	19
9.1.3.1	PF 故障充电器唤醒流程.....	19
9.2	软硬件方式.....	20
9.3	自主管理.....	21
10	22
11	22
12	应用指引	22
12.1	典型应用电路	22
12.2	功能设计.....	23
12.2.1	PB7130 功能图	23
12.2.2	MTP 操作	23
12.2.3	模式说明.....	24
12.2.4	寄存器操作模式.....	25
12.2.5	保护系统.....	25
12.2.6	中断系统.....	29
12.3	减少电芯串联数量应用规则	30
12.3.1	高串短接.....	30
12.3.2	铜排跳接.....	31
12.4	注意事项.....	31

12.5	PCB 布线指引	31
13	包装	33
13.1	器件和包装机械尺寸	33
13.2	器件焊盘设计推荐	34
14	订货信息	35

深圳鹏申科技有限公司240619

1 功能简介

- 工作电压范围: 12-81V : PB7130
 工作温度范围: -40°C ~ + 125°C
- 关机模式功耗: 2μA
 - 深睡模式功耗: 5μA (数据保持)
 - 工作模式功耗: 50-150μA
- 支持 5-13 串电芯, 8 路用于热敏电阻或外部电压测量的辅助模拟输入
 电压和快速电流高精度测量:
 16bit VADC
- +/-2mV @ 25°C, Vcell=3.6V
 - +/-5mV @ -20~85°C
 - +/-10mV @ -40~125°C
- 16bit 电流积分 CADC
- 125mS/250mS 库仑计电流测量
 - +/-8uV @ 25°C
- 丰富的均衡功能
- 支持高达 100mA 的内部均衡电流
 - 基于电芯单元压差的自动均衡策略
 DSG, CHG, PCHG, PDSG 独立驱动
 自动保护恢复策略
 自动预充预放策略
 充电器检测功能, 负载检测功能
 支持 AFE 独立保护模式
 支持静置状态下低功耗保护策略
 小电流唤醒和充电器插入唤醒
 最快 2M 的 SPI 通信, 独立中断引脚
 菊花链级联支持
 开启调度自动进行数据测量
 系统保护
 - 电芯过压保护和锁定、欠压保护
 - 充电高低温保护
 - 放电高低温保护
 - MOS 高温保护
 - 充电过流保护
 - 放电过流一级、二级、三级保护和锁定
 - 放电短路保护、锁定
 - 看门狗保护
 - 系统故障检测
 - 电芯高低电压二次保护
 - 测量线开路检测
 - MOS 故障检测
 - 电池包电压压差过大检测

2 应用领域

PB7130 是一款应用于锂电池管理系统 (battery management system, BMS) 的高精度模拟前端

(Analog front end, AFE) 芯片, 可进行低成本级联, 可广泛应用于电动自行车、电动摩托车、电动工具、通信、家庭和风光储能等 5~13 串锂电芯 BMS 系统中。

3 产品描述

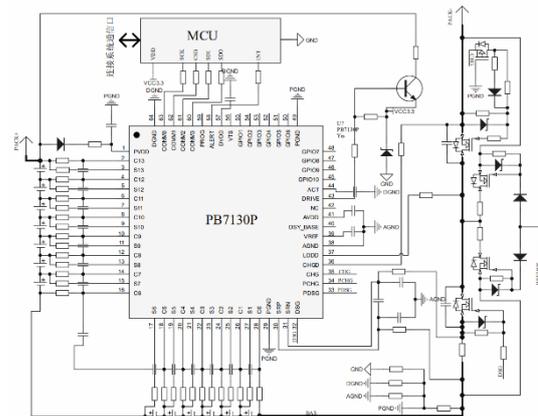
PB7130 为多串锂电池管理芯片, 可支持 5~13 串电芯应用。用于执行电池组的测量 (单元电压, 电流, 电池组温度), 保护 (控制充放电 MOS) 和均衡功能。单节电芯单元电压测量范围 0-5V, 适用于大多数锂电池。

内置 VADC 模块, 提供电压、温度和快速电流测量。内置 CADC 模块用于采集电流, 用于库仑计方式的高精度 SOC 计量。同时提供多种电流, 电压, 温度, 充放电保护, 提供 4 个充放电 MOS 控制引脚。

支持内部大电流均衡功能, 单通道均衡电流可达 100mA, 支持多单元均衡同时开启, 支持多种智能均衡方式。

支持 MCU 直连的菊花链连接通讯模式, 最多 32 组器件链接, 可直接使用高压电容进行 AFE 级联。

系统内部提供强大的自动调度系统, 包含了配置定时测量和实时保护, 通过中断引脚上报 MCU, 可极大的节省系统资源和功耗。提供多种低功耗睡眠模式。静置状态下, 过流、短路保护等功能继续工作, 可自动检测电流和充电器插入, 进入正常工作模式。深睡眠模式下, 可做到极低功耗的系统状态保持。



4 产品信息

产品编号	封装	最小包装
PB7130	LQFP64	

5 管脚定义

5.1 脚位图

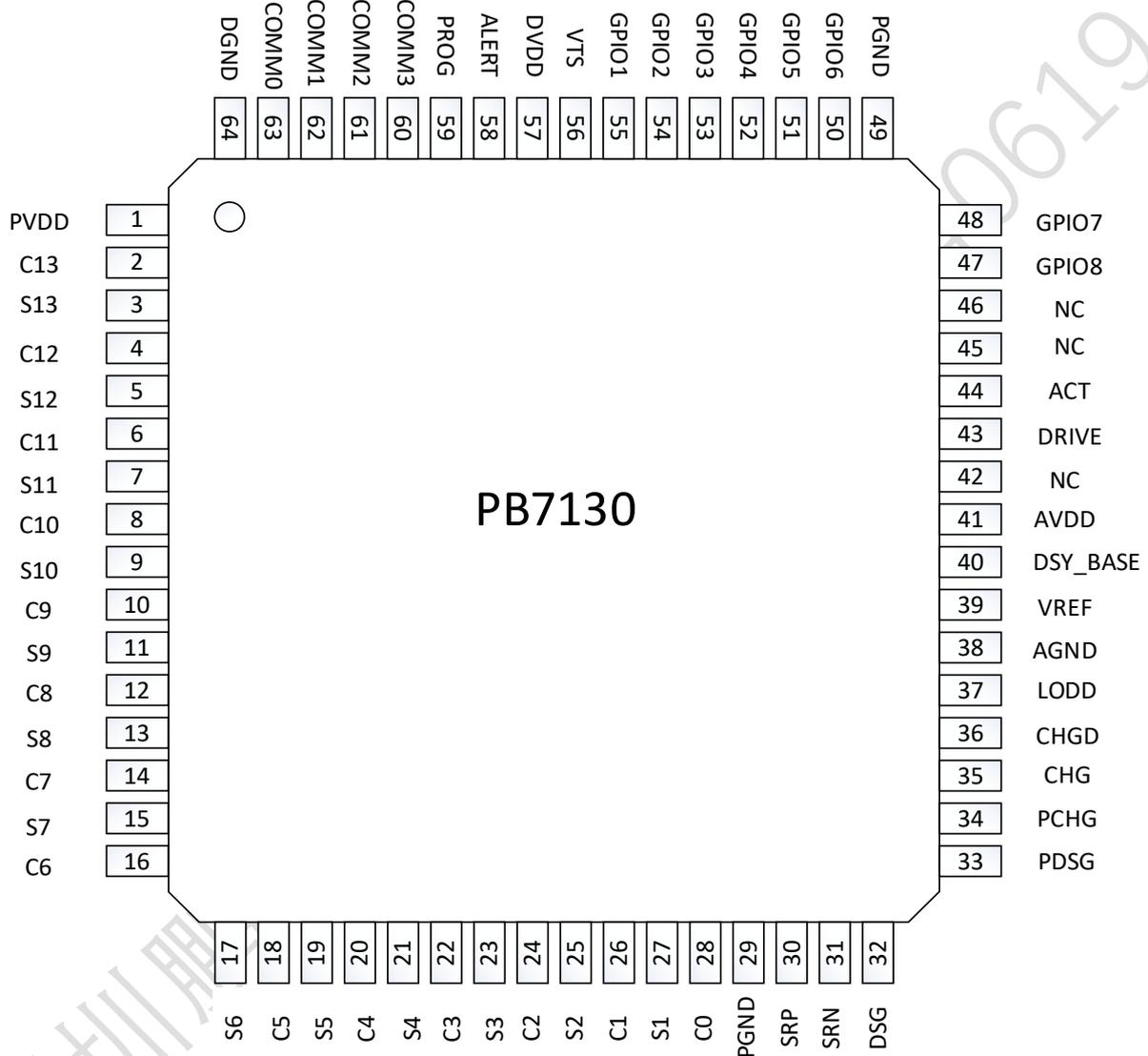


图 5-1 PB7130 脚位图

PB7130 采用 LQFP64 封装，脚 1PVDD 为电源引脚， PGND， AGND， DGND 为芯片电源地， AVDD， DVDD， VREF 为内部电源和基准，外接退耦电容。Cn 为各电芯单元连接接口，Sn 为外置均衡引脚。GPIO1-10 可复用为外部温敏检测信号或外部电压测量信号输入端，可由 VTS 提供外挂电阻的供电。SRP 和 SRN 引脚为电流检测电阻的接入端点。DSG， PDSG， PCHG， CHG 为充放电 MOS 及预充预防电 MOS 的驱动引脚，可提供 10V 驱动电压。LODD 为负载检测输入引脚，CHGD 为外部充电器检测输入引脚。

DRIVE 引脚提供 4/5.7V 电压，可经外部 NPN 管为外部其他模块提供 3.3/5V 供电。COMM0-3 为 SPI 通讯或菊花链通讯的接口。ALERT 为 AFE 中断输出引脚，同时兼容外部保护。

5.2 脚位功能描述

引脚定义列表如下：

PB7130	引脚名	功能	描述
1	PVDD	Power	高压直流供电正输入管脚，连接所测量电芯的最高电压点
2	C13	Input	电芯单元 13 的正极连接端口
3	S13	Output	电芯单元 13 的放电开关端口
4	C12	Input	电芯单元 12 的正极连接端口，电芯单元 13 的负极连接端口
5	S12	Output	电芯单元 12 的放电开关端口
6	C11	Input	电芯单元 11 的正极连接端口，电芯单元 12 的负极连接端口
7	S11	Output	电芯单元 11 的放电开关端口
8	C10	Input	电芯单元 10 的正极连接端口，电芯单元 11 的负极连接端口
9	S10	Output	电芯单元 10 的放电开关端口
10	C9	Input	电芯单元 9 的正极连接端口，电芯单元 10 的负极连接端口
11	S9	Output	电芯单元 9 的放电开关端口
12	C8	Input	电芯单元 8 的正极连接端口，电芯单元 9 的负极连接端口
13	S8	Output	电芯单元 8 的放电开关端口
14	C7	Input	电芯单元 7 的正极连接端口，电芯单元 8 的负极连接端口
15	S7	Output	电芯单元 7 的放电开关端口
16	C6	Input	电芯单元 6 的正极连接端口，电芯单元 7 的负极连接端口
17	S6	Output	电芯单元 6 的放电开关端口
18	C5	Input	电芯单元 5 的正极连接端口，电芯单元 6 的负极连接端口
19	S5	Output	电芯单元 5 的放电开关端口
20	C4	Input	电芯单元 4 的正极连接端口，电芯单元 5 的负极连接端口
21	S4	Output	电芯单元 4 的放电开关端口
22	C3	Input	电芯单元 3 的正极连接端口，电芯单元 4 的负极连接端口
23	S3	Output	电芯单元 3 的放电开关端口
24	C2	Input	电芯单元 2 的正极连接端口，电芯单元 3 的负极连接端口
25	S2	Output	电芯单元 2 的放电开关端口
26	C1	Input	电芯单元 1 的正极连接端口，电芯单元 2 的负极连接端口
27	S1	Output	电芯单元 1 的放电开关端口
28	C0	Input	电芯单元 1 的负极连接端口
29	PGND	Ground	高压直流供电负输入，连接所测量电芯最低电压点
30	SRP	Input	电流检测传感器正端（接 PGND）
31	SRN	Input	电流检测传感器负端
32	DSG	Output	放电 MOS 驱动
33	PDSG	Output	预放电 MOS 驱动
34	PCHG	Output	预充电 MOS 驱动
35	CHG	Output	充电 MOS 驱动
36	CHGD	Input	充电器检测输入引脚
37	LODD	Input	负载检测输入引脚

38	AGND	Ground	内部模拟电源地
39	VREF	Output	基准电压端口，只外接退耦电容 100nF 到 AGND
40	DSY_BASE	Output	接 DVDD 拉高-BASE，接 PGND 拉低-STACK(仅用于菊花链模式)
41	AVDD	Power	模拟电源输出引脚，只外接退耦电容 100nF 到 AGND
42	NC		浮空不接
43	DRIVE	Output	外部线性稳压三极管驱动电压， $V_{be} + 3.3V$ 电压输出，连接 NPN 三极管的基极，可以在发射极获得 3.3V/5V 电压。可采用 DRIVE 连接外部线性稳压器的方法来获得更大的驱动电流
44	ACT	Input	芯片激活引脚，高电平激活，外界需要接电容到地，内部有 8MΩ 上拉电阻。可短接到地进入超低功耗的关机模式，端口推荐 MOS 控制。
45	NC	NC	NC
46	NC	NC	NC
47	GPIO8	Input/Output	通用输入输出引脚 8
48	GPIO7	Input/Output	通用输入输出引脚 7
49	GND	Ground	接地
50	GPIO6	Input/Output	通用输入输出引脚 6
51	GPIO5	Input/Output	通用输入输出引脚 5
52	GPIO4	Input/Output	通用输入输出引脚 4
53	GPIO3	Input/Output	通用输入输出引脚 3
54	GPIO2	Input/Output	通用输入输出引脚 2
55	GPIO1	Input/Output	通用输入输出引脚 1
56	VTS	Output	外部测量输出电源，可用于给热敏电阻的分压网络供电
57	DVDD	Power	模拟电源输出引脚，需要外接退耦电容 4.7uF 到 DGND
58	ALERT	Output	中断报警引脚，芯片内部无上拉开漏输出，兼容外部保护输入。
59	PROG		芯片预留引脚，建议通过下拉电阻接 DGND
60	COMU3	Output	SPI 直连时用作 AFE 输出信号端 SDO，菊花链时作为 STACK 的 LUART_N 端，BASE 的 L_RXD 端
61	COMU2	Input	SPI 直连时用作 AFE 输入信号端 SDI，菊花链时作为 STACK 的 LUART_P 端，BASE 的 L_TXD 端
62	COMU1	Input	SPI 直连时用作片选信号接收端 CSN，菊花链时作为 HUART_N 端。
63	COMU0	Input	SPI 直连时用作时钟信号接收端 SCLK，用作菊花链的 HUART_P 端。
64	DGND	Ground	数字电源地

6 内部框图

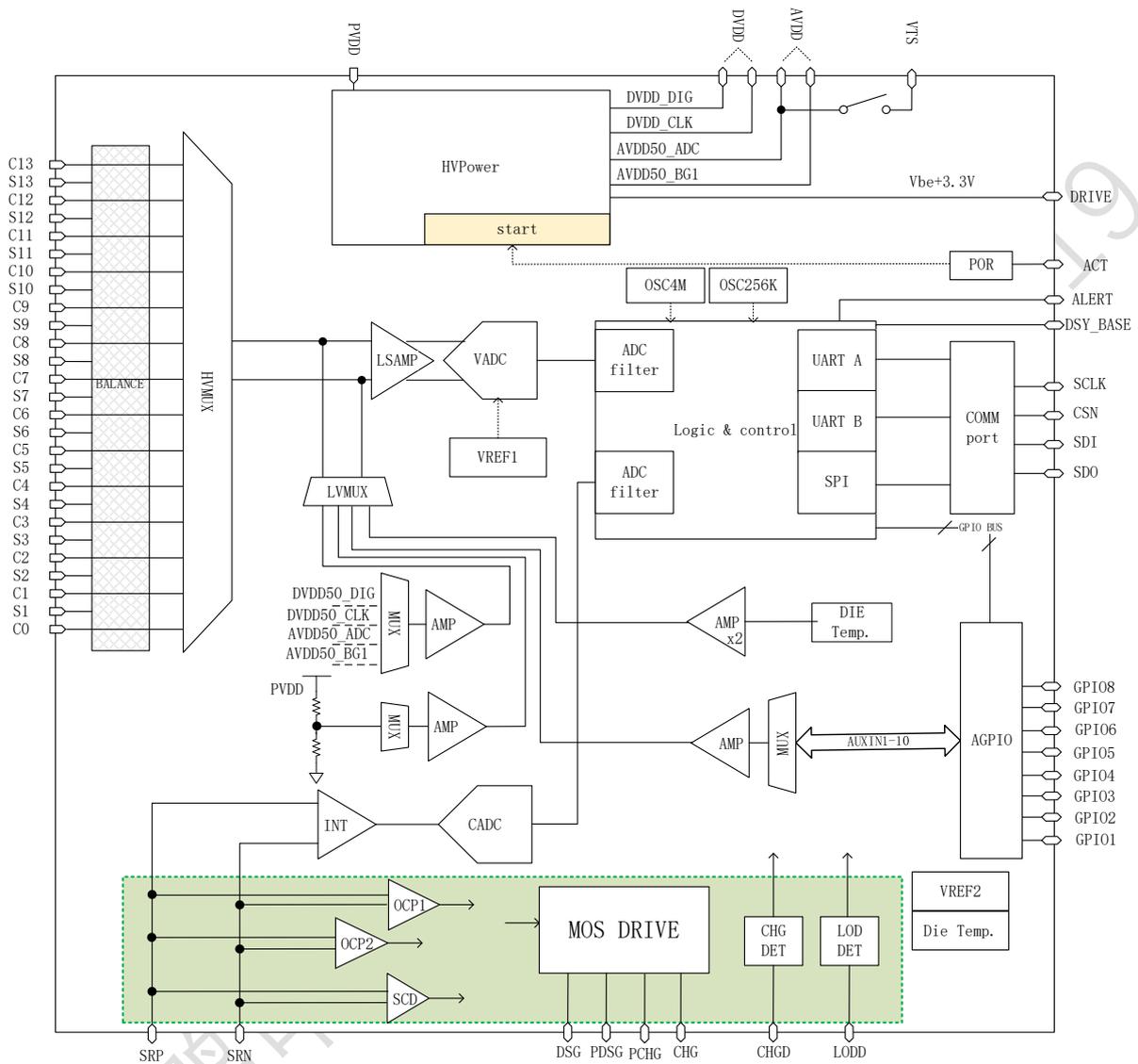


图 6-1 PB7130 内部框图

7 电气参数规格

7.1 极限电气参数

端口	说明	最小值	最大值	单位
PVDD	$V_{PVDD} - V_{PGND}$	-0.5	81	V
C_n	$V_{C_n} - V_{C_{n-1}}, n=1-13$	-0.5	10	V
S_n	$V_{S_n} - V_{C_{n-1}}, n=1-13$	-0.5	10	V
AUXIN 输入电压	$V_{AUXIN} - V_{AGND}$	-0.5	5.5	V
电流采样电压	$V_{SRP} - V_{SRN}$	-500	500	mV
MOS 驱动输出	CHG, DSG, PCHG, PDSG	-0.5	20	V
DRIVE 输出		-0.5	10	V
数字信号	CSN, SDI, SDO, SCLK, ALERT GPIO1~GPIO10, PROG	-0.5	5.5	V
其它端口	DVDD, AVDD, ACT, VTS, VREF, SPR, SRN, DSY_BASE	-0.5	5.5	V
模拟检测端口	CHGD, LODD	-0.5	81	V
内部均衡电流	单个 CELL		150	mA
工作温度		-40	125	°C
存储温度		-65	150	°C
焊接温度	持续时间 10S		300	°C
ESD HBM			2	kV
ESD CDM			500	V

7.2 推荐工作范围

信号	说明	最小值	最大值	单位
总电源电压	$V_{PVDD} - V_{PGND}$	12	81	V
电芯单元电压	$V_{C_n} - V_{C_{n-1}}, n=1-13$	-0.5	5	V
AUXIN 输入电压	$V_{AUXIN} - V_{AGND}$	0.5	3.3	V
电流输入	$V_{SRP} - V_{SRN}$	-230	230	mV
MOS 驱动输出	CHG, DSG, PCHG, PDSG	0	13	V
DRIVE 输出	可配置 4V	0	4	V
数字信号输入	CSN, SDI, SCLK, ALERT	0	3.6	V
数字信号输出	SDO, GPIO _n , ALERT	0	3.6	V
内部均衡电流	单个 CELL		100	mA
工作温度		-20	85	°C

7.3 电气参数规格

以下电气特性，均在 TA=25°C 测量

工作电流						
参数	说明	测试条件	最小值	典型值	最大值	单位
I _{PVDD}	运输模式	ACT 引脚拉低		2		μA
	工作模式	常规状态: 250mS 测量间隔, CADC 开启		150		μA
		静置状态: 1S 测量间隔, CADC 开启		72		μA
	睡眠模式	数据保持		5		μA
VADC 电压/外部测量						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{RANGE}	测量范围		-0.3		5	V
V _{LSB}	LSB			100		μV
V _{ACC1}	测量精度	T _A =25°C V _{cell} =3.6V	-2		2	mV
		-20~85°C	-5		5	mV
		-40~125°C	-10		10	mV
T _{VADC}	单通道采样时间			128		时钟周期
VADC 快速电流测量						
参数	说明	测试条件	最小值	典型值	最大值	单位
C _{RANGE}	测量范围		-300		300	mV
C _{LSB}	LSB			12.5		μV
C _{ACC}	测量精度				±1	mV
T _C	采样时间			240		时钟周期
CADC 电流积分						
参数	说明	测试条件	最小值	典型值	最大值	单位
RANGE _{CC}	测量范围	配置 ADC_MSR [2:1]=0	-250		250	mV
RANGE _{CC}	测量范围	配置 ADC_MSR [2:1]=1	-125		125	mV
RANGE _{CC}	测量范围	配置 ADC_MSR [2:1]=2	-62.5		62.5	mV
LSB _{CC}	LSB	-62.5mV-62.5mV 配置 INCAPSEL =2		1.953		μV
		-125mV-125mV 配置 INCAPSEL =1		3.906		μV
		-250mV-250mV 配置 INCAPSEL =0		7.8125		μV
T _{CC}	转换时间	配置 SIZE_CADC =0		125		mS
		配置 SIZE_CADC =1		250		mS
CC _{INL}	积分非线性误差			±2		LSB
芯片内部温度						

参数	说明	测试条件	最小值	典型值	最大值	单位
V _{DIE25}	对应温度的电压	T _A =25°C		1977.9		mV
V _{DIEDRIFT}	温度漂移			-5.727		mV/°C
T _{THM_SHUT}	热关断温度			120		°C
T _{THM_RECV}	热恢复温度			110		°C
内外部供电						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{DRIVE}	DRIVE 电压	配置 ANA_CTRL(0x44)[4]=0		4		V
		配置 ANA_CTRL(0x44)[4]=1		5.7		V
I _{DRIVE}	DRIVE 电流	PVDD=80V			5	mA
		PVDD=12V			30	mA
V _{TS}	VTS 电压			3.3		V
V _{AVDD}	AVDD 电压			5		V
V _{DVDD}	DVDD 电压			3.3		V
MOSFET 驱动						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{MOS_ON}	MOS 驱动电压	CHG, DSG, PDSG, PCHG	8	10	13	V
T _{MOS_ON}	上拉开启时间	负载电容 20nF		25		μS
T _{MOS_OFF}	下拉关闭时间	负载电容 20nF		25		μS
R _{CHG_OFF}	CHG 关闭阻抗			130		Ω
R _{DSG_OFF}	DSG 关闭阻抗			130		Ω
过压保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{OV}	过压保护阈值	配置 THR_OVSET [9:0]	0	4.2	5	V
V _{OVR}	过压恢复阈值 = 过压保护阈值 - 过压保护迟滞	配置 HYS_OV [7:0] 配置过压保护迟滞	0	0.2	4.0	V
N _{OV}	过压保护延迟计数	配置 PRT_DLY_OV [2:0]	1	3	15	次
N _{OVR}	过压保护恢复延迟计数	配置 REC_DLY_OV [2:0]	1	3	15	次
欠压保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{UV}	欠压保护阈值	配置 THR_UV_SET [9:0]	0	2.8	5	V
V _{UVR}	欠压恢复阈值 = 欠压保护阈值 + 欠压保护迟滞	配置 HYS_UV [7:0] 配置欠压保护迟滞	0	0.2	4.0	V
N _{UV}	欠压保护延迟计数	配置 PRT_DLY_UV [2:0]	1	3	15	次
N _{OVR}	欠压保护恢复延迟计数	配置 REC_DLY_UV [2:0]	1	3	15	次
放电过流保护						
参数	说明	测试条件	最小值	典型值	最大值	单位

V _{OCD1}	放电过流保护阈值 1	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[14:10]	4	28	128	mV
V _{OCD2}	放电过流保护阈值 2	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[9:5]	10	80	200	mV
V _{OCD3}	放电过流保护阈值 3	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL3[4:0]	10	100	200	mV
V _{OCD1}	放电过流保护阈值 1	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[14:10]	4	28	128	mV
V _{OCD2}	放电过流保护阈值 2	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[9:5]	5	40	100	mV
V _{OCD3}	放电过流保护阈值 3	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL3[4:0]	5	50	100	mV
T _{OCD1}	放电过流保护延迟时间 1	配置 DLY_OCD1[2:0]	250	1750	63750	mS
T _{OCD2}	放电过流保护延迟时间 2	配置 DLY_OCD2[2:0]	10	40	1280	mS
T _{OCD3}	放电过流保护延迟时间 3	配置 DLY_OCD3[2:0]	10	40	1280	mS
放电短路保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{SCD}	放电短路保护阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[4:0]	20	200	400	mV
V _{SCD}	放电短路保护阈值	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[4:0]	10	100	200	mV
T _{SCD}	短路保护延迟时间	配置 DLY_SCD [5:0]	0	256	1008	μS
充电过流保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{OCC}	充电过流保护阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[9:5]	10	40	200	mV
V _{OCC}	充电过流保护阈值	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[9:5]	5	20	100	mV
T _{OCC}	充电过流保护延迟时间	配置 DLY_OCC [2:0]	10	40	1280	mS
放电过流锁定						
参数	说明	测试条件	最小值	典型值	最大值	单位
N _{OCDL}	放电过流锁定触发计数次数	配置 OCDL_LMT[4:0],	1	5	64	次
T _{OCDLR}	放电过流锁定报警恢复延时	配置 OCDL_DEC[6:0]	2	20	256	S
放电短路锁定						
参数	说明	测试条件	最小值	典型值	最大值	单位
N _{SCDL}	放电过流锁定触	配置 SCDL_LMT[4:0],	1	5	64	次

	发计数次数					
T _{SCDLR}	放电过流锁定报警恢复延时	配置 SCDL_DEC[6:0],	2	28	256	S
过压锁定						
参数	说明	测试条件	最小值	典型值	最大值	单位
T _{OVLR}	过压锁定触发计数次数	配置 LMT[3:0],	1	5	8	次
T _{OVLR}	过压锁定报警恢复计数	配置 DEC[3:0],	1	5	16	S
高电压二次保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{HVD}	高压二次过压阈值 V _{HV}	配置 VOL_CTRL7[9:5], V _{HV} =V _{OV} +V _{HVD} V _{HVD} = VOL_CTRL7[9:5]*51.2mV	0	0.2	1.6	V
低电压二次保护						
V _{LVD}	低压二次过压阈值 V _{LV}	配置 VOL_CTRL7[4:0] V _{LV} = V _{UV} - V _{LVD} V _{LVD} = VOL_CTRL7[4:0]*51.2mV	0	1.28	1.6	V
预充电流保护						
参数	说明	测试条件	最小值	典型值	最大值	单位
I _{PCHG}	预充电流阈值	配置 CUR_CTRL3[15]=0 配置 CUR_CTRL2[15:10]	0.25	1	1.6	mV
I _{PCHG}	预充电流阈值 (阈值减半)	配置 CUR_CTRL3[15]=1 配置 CUR_CTRL2[15:10]	0.125	0.5	0.8	mV
V _{PCHGD}	预充电压阈值 V _{PCHGD}	配置 VOL_CTRL7[14:10] V _{PCHGD} = V _{UV} - V _{PCHGD} V _{PCHGD} = VOL_CTRL7[14:10]*51.2mV	0	0.8	1.6	V
负载移除延时						
参数	说明	测试条件	最小值	典型值	最大值	单位
T _{LOADR}	负载移除延时 2 ^N s	配置 RECV_DLY_LOAD[1:0]	1	2	8	s
电流保护恢复延时						
参数	说明	测试条件	最小值	典型值	最大值	单位
T _{CR}	用于 SCD OCD1 OCD2 OCC 保护恢复 2 ^N	配置 RECV_DLY_CUR[2:0]为 N	1	2	64	s
低电压睡眠						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{LVPD}	低电压睡眠阈值 V _{LVP}	VOL_CTRL3[11:7] V _{LVP} = V _{UV} - V _{LVPD} V _{LVPD} = VOL_CTRL3[11:7]*51.2mV	0	0.2	1.6	V
温度保护						
T _{TINTH}	芯片内部高温阈值	THR_TINTH [5:0]	1000	1716.8	2612.8	mV

	值	配置值*25.6+1000mV				
T _{INTL}	芯片内部低温阈值	THR_TINTL [5:0] 配置值*25.6+1000mV	1000	2305.6	2612.8	mV
T _{OTD}	电池放电高温阈值	配置 THR_OTD [7:0]	0	0.7424	3.264	V
T _{OTC}	电池充电高温阈值	配置 THR_OTC [7:0]	0	0.9472	3.264	V
T _{UTC}	电池放电低温阈值	配置 THR_UTC [7:0]	0	2.4192	3.264	V
T _{UTC}	电池充电低温阈值	配置 THR_UTD [7:0]	0	2.4192	3.264	V
T _{OTF}	MOS 高低温保护	配置 THR_OTF[7:0]	0	0.4608	3.264	V
ALERT 引脚						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{ALERT_OH}	ALERT 输出高	ALERT 外部上拉	2.5			V
V _{ALERT_OL}	ALERT 输出低	I _{OL} = 1mA, ALERT 外部上拉			0.6	V
V _{ALERT_IH}	ALERT 输入高		2.5		3.6	V
V _{ALERT_IL}	ALERT 输入低	ALERT 外部下拉	-0.3		0.6	V
中断信号类型	0: 1ms 低脉冲 1: 持续低电平	INT_TYPE		0		
*V _{PUP} 为外置 ALERT 上拉电源电压						
充电器/负载/小电流检测						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{CHGD}	CHGD 检测电压	CHG 断开	-950	-500		mV
V _{LODD}	LODD 检测电压	DSG 断开		1	1.7	V
R _{CHGD}	CHGD 内部上拉电阻			30M		Ω
R _{LODD}	LODD 内部下拉电阻			1M		Ω
V _{IDET}	小电流检测电压	PROT_AUTO [1:0]=3		2		mV
均衡						
参数	说明	测试条件	最小值	典型值	最大值	单位
R _{BL}	均衡内阻	内部均衡 MOS 的 R _{ds_on}		5		Ω
T _{BL}	手动均衡定时时间	配置 DISC_CNT[11:0]	0.	0	17	min
V _{RBSL}	静置状态均衡停止压差	配置 BLSW_CTRL0[15:11]	0	0.2	0.4	V
V _{RBLMIN}	静置状态均衡开启最小电压	配置 BLSW_CTRL0[10:6]	2.0	4.0	5.2	V
V _{RBLD}	静置状态均衡开启压差	配置 BLSW_CTRL0[5:0]	0	0.4	0.8	V
V _{CBSL}	充电模式停止均衡电压 = 均衡开	配置 BLSW_CTRL0[15:11]	0	0.2	0.4	V

	启电压 - N*12.8mV					
V _{CBLMIN}	充电状态均衡开启最小电压	配置 BLSW_CTRL0[10:6]	2.0	3.8	5.2	
V _{CBLD}	充电模式均衡开启压差	配置 BLSW_CTRL0[5:0]	0	0.4	0.8	
X _{BL}	PWM 放电占空比	配置 BLSW_PWM_DUTY[2:0] 0 -> 1/2, 1->9/16, ..., 7->15/16	50	50	93.75	%
I _{BL}	均衡电流	内部均衡			100	mA
工作模式切换						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{POR}	上电电压	PVDD 对 PGND	12			V
V _{ACT}	激活电压	ACT 对 PGND 关机模式切换到工作模式	2.5			V
V _{SD}	关机电压	ACT 对 PGND 工作模式切换到关机模式			0.6	V
T _{wakeup}	睡眠模式唤醒时间	SLEEP_CTRL [1] = 1 睡眠模式切换到工作模式	0.9	1	1.1	mS
数字输入输出						
参数	说明	测试条件	最小值	典型值	最大值	单位
V _{IL}	输入低电平	CSN, SCLK, SDI,ALERT,PROG			0.6	V
V _{IH}	输入高电平	CSN, SCLK, SDI,ALERT,PROG	2		4	V
V _{OL}	输出低电平	GPIO _n ,SDO,ALERT			0.4	V
V _{OH}	输出高电平	GPIO _n ,SDO,ALERT	2.8		3.6	V
I _{OH}	拉电流				16	mA
I _{OL}	灌电流				16	mA
SPI 通信						
参数	说明	测试条件	最小值	典型值	最大值	单位
T _{clk}	时钟周期		500		8000	nS
T _{cs_pre}	CSN 提前时间		20			nS
T _{cs_post}	CSN 延后时间		50			nS
T _{hold}	输入数据保持时间		20			nS
T _{su}	输入数据建立时间		20			nS
T _{data}	数据输出延迟				80	nS

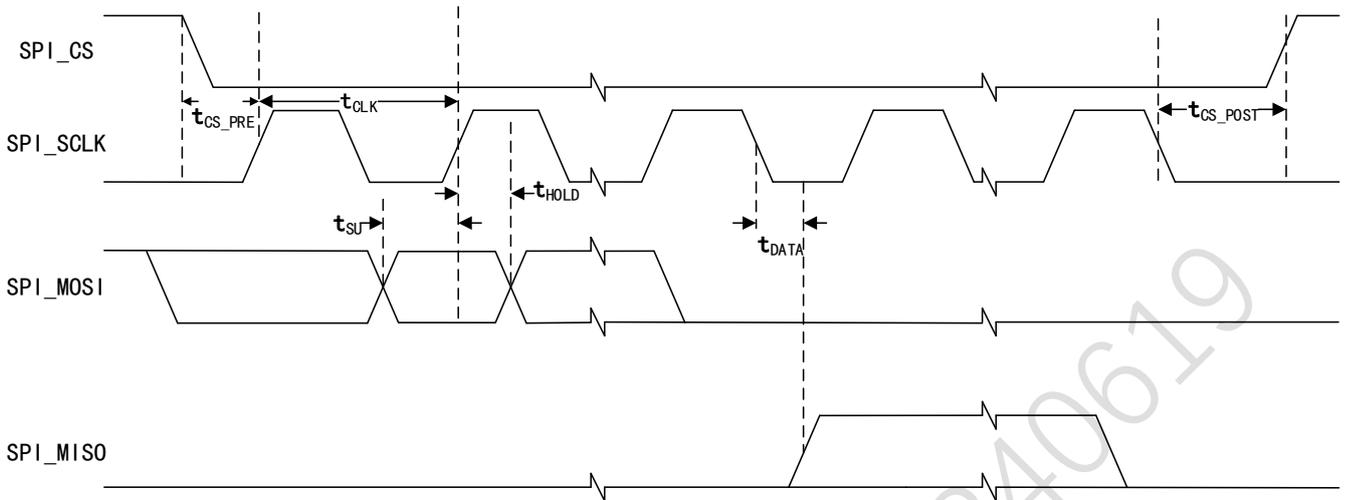


图 7-1 SPI 通信电气时序图

注 1: 测量绝对精度与外电路有关, 提供手动修调方案。

8 典型工作特性

TBD

9 运行模式

9.1 模式切换

PB7130 共有以下三种工作状态：运输模式、工作模式和睡眠模式，各模式之间切换如图 9.1-1 所示。

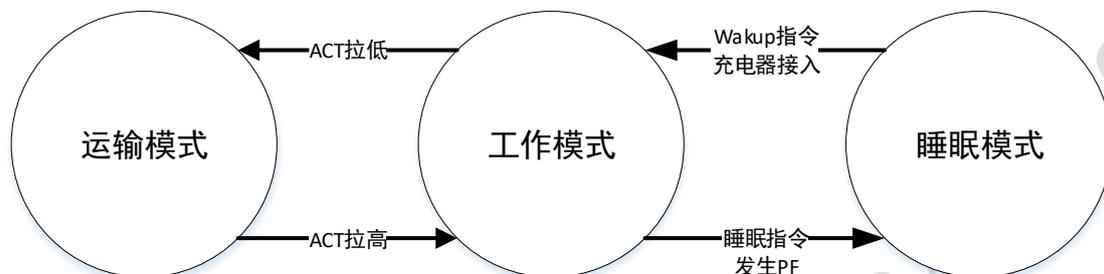


图 9-1 模式切换

*注：wakeup 指令：对寄存器 FUNC_CMD[15:0] 写 0x8899，芯片经过 1ms 后，由睡眠模式进入工作模式。

睡眠指令：对寄存器 FUNC_CMD[15:0] 写 0xE483，芯片由工作模式进入睡眠模式。

	工作模式	睡眠模式	运输模式
CADC	可选	关	关
VADC	可选	关	关
电流保护	可选	关	关
SPI	开	可读	关
均衡	可选	关	关
小电流唤醒	可选	关	关
充电器唤醒	可选	可选	关
MOS 驱动	可选	关	关
DRIVE	可选	可选	关
功耗	50-150uA	5uA	2uA

9.1.1 运输模式

PB7130 提供了一种极低功耗的运输模式，便捷用于电池系统的长期存储、运输或者其它应用场景。

运输模式由外部 ACT 引脚下拉来进入，系统检测到 ACT 引脚的低电压，将依次关闭 AFE 内部的各个功能模块，关闭时钟与电源，仅保留最少供电。

ACT 引脚上拉或者浮空，系统将退出运输模式，依次开启 AFE 内部的各个功能模块、电源与时钟，进入工作模式。ACT 引脚浮空时，内部提供了弱上拉，可缓慢使得系统启动退出运输模式。

9.1.2 工作模式

PB7130 上电默认为工作模式，可正常通讯，可以进行电压电流温度测量以及调度控制等指令执行。系统由睡眠模式退出时候也会直接进入工作模式。

由于低功耗的考量，工作模式下可采用一个静置状态，采用较长时间静置状态的调度测量来获得低功耗。调度功能可参考章节 10.2，对应低功耗的静置状态参考 10.2.4。

9.1.3 睡眠模式

PB7130 共有三种进入睡眠模式的方式：

- 检测到故障，PF 故障保护发生。
- 单体电压低于 THR_LVDPD，并且不处于充电状态，触发低电压睡眠。
- 收到睡眠命令（对配置 FUNC_CMD (0x17) 写入 0xE483）。
- 负载接入唤醒

PB7130 进入睡眠模式时将关闭 AFE 的基本功能模块，保留电源和寄存器配置信息，DRIVE 模块功能和充电器唤醒功能。睡眠模式退出可由向芯片写入唤醒指令或者充电器接入来触发。

睡眠指令或低电压进入睡眠后退出睡眠模式，系统将继续执行睡眠前的配置和操作。如果由于 PF 故障保护进入的睡眠模式，在退出睡眠模式后，系统会先进行软复位，执行开机流程，加载 MTP 配置，进行开机诊断，确认没有异常后开始工作，如果软复位和诊断过程中系统异常，芯片将再次进入睡眠模式。

9.1.3.1 PF 故障充电器唤醒流程：

PB7130 发生 PF 故障进入睡眠模式后，在收到 Wakup 指令或者充电器唤醒信号后，会先启动系统进行软复位，加载 MTP，在加载完成时发出 RST 中断，并进行开机诊断，确认无异常后开始工作。

具体流程图如下所示：

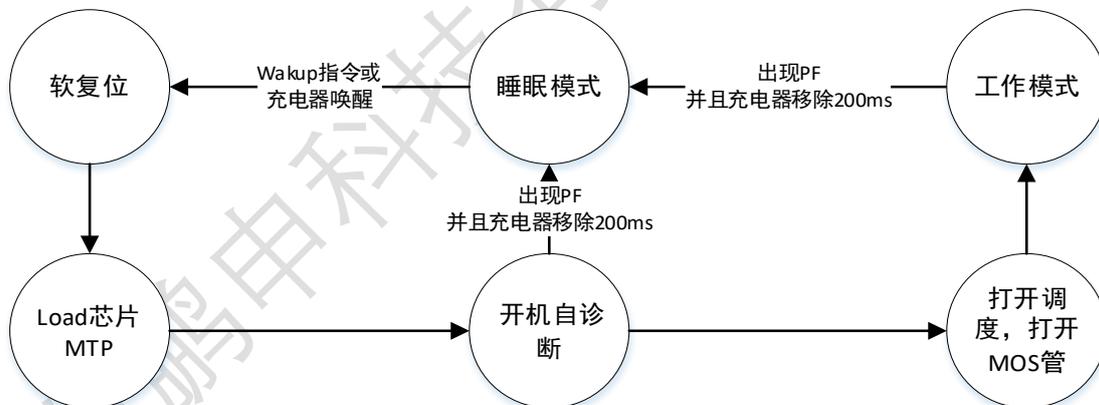


图 9-2 PF 故障后 AFE 唤醒流程图

9.1.3.2 低电压睡眠唤醒流程

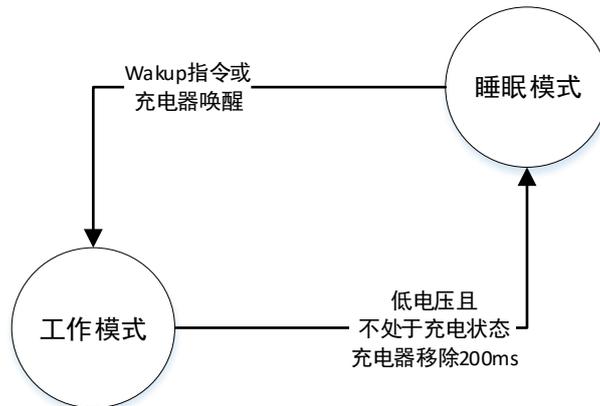


图 9-3 低电压睡眠唤醒

当电池严重亏电时，电压低于 THR_LVPD 会触发低电压保护，系统进入睡眠模式，AFE 实现最低功耗。

低电压保护的触发条件为，电芯电压低于低电压睡眠阈值 THR_LVPD，并且不处于充电状态，连续发生 4 次后，系统会进入睡眠模式。对于 AFE，低电压保护进入睡眠模式后，可通过 Wakup 指令或者接入充电器唤醒，退出睡眠模式后，芯片将继续原来的工作。

9.1.3.3 负载唤醒

当客户想用负载唤醒睡眠模式下的芯片可以在进入睡眠模式前，配置 SLEEP_LOAD_WAKUP_EN 为 1，即可使用负载唤醒睡眠模式下的 AFE。为了能在睡眠模式下唤醒芯片，进入睡眠模式前，配置 LOAD_DET_FORCE_EN 为 1、LOAD_DET_EN 为 1，将负载检测模块强制打开。

9.1.3.4 唤醒指令

AFE 系统在睡眠模式下，可采用 Wakup 指令或者插入充电器唤醒，唤醒指令 Wakup 的具体操作为，对寄存器 FUNC_CMD[15:0] 写 0x8899，AFE 接收到唤醒指令后，经过 1ms，可由睡眠模式进入工作模式。插入充电器唤醒，需要系统提前配置充电器检测模块功能为使能状态，否则系统无法检测充电器接入。

9.2 软硬件方式

PB7130 可配置成不同的启动方式，软件方式启动后，完全等待 MCU 操作，硬件方式启动后，会自动开启调度，保护以及保护恢复的判断。该功能通过提前烧写 MTP 对应的寄存器 HW_MODE 为 1。AFE 再次上电后，加载 MTP 到寄存器，检查寄存器 HW_MODE 为 1，将按硬件方式开机进入自主管理。如果烧写 HW_MODE 位为 0，上电后，AFE 软件方式启动，不会自动开启调度，等待 MCU 来具体配置相关参数。

芯片上电复位后，先加载 MTP，判断软硬件工作方式，再按各自方式开始工作。

PB7130 硬件方式下，不需要 MCU 支持，系统进入自主管理，可以独立完成电池系统的测量、充放电管理（包含预充预防策略）、保护、以及保护恢复。

PB7130 软件方式下，由 MCU 来控制和处理 AFE 的功能模块，提升充放电管理、保护、保护恢复等的灵活性，以及 SOC 算法的精度。

表 9.2-1 为软硬件方式在开机流程、GPIO 口功能、MOS 控制功能上的区别。

表 9.2-1 软硬件方式下功能

	硬件方式	软件方式
开机上电	加载 MTP 执行自诊断 自动打开 MOS	加载 MTP 等待 MCU 操作
GPIO 口	测温 FUSE	测温 FUSE 中断 RST (MCU 长时间不通讯, AFE 接管控制 MCU 的重置口)
MOS 控制	自动保护 自动恢复 体二极管保护 自动预充预放	自动保护 MCU 恢复 体二极管保护 MCU 控制预充预放

9.3 自主管理

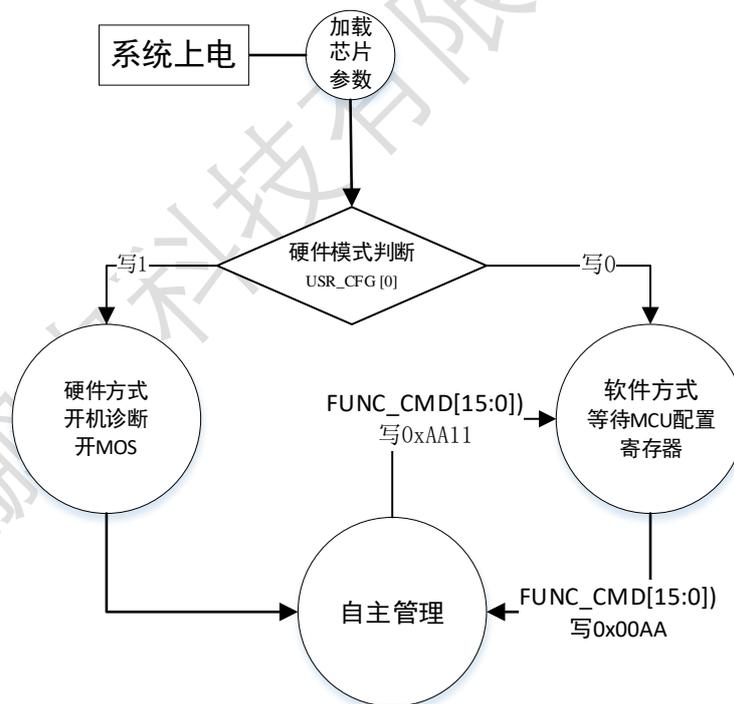


图 9-4 AFE 自主管理

AFE 系统在硬件方式下或者软件方式启动后，均可进行自主管理，自主管理工作状态下，AFE 根据寄存器配置，开启调度进行数据测量并启动 MOS 状态机，控制 MOS 进行充放电管理。芯片根据寄存器配置阈值，自动进行电压、电流和温度等的保护及恢复。软件方式启动后，则不会自动进行测量，只会等待 MCU 配置寄存器。

芯片上电后，AFE 开始加载 MTP，优先检查寄存器 HW_MODE，如果是 1，则进入硬件方式开机，加

载全部 MTP 执行自诊断等操作，随后进入自主管理方式。否则，只进入软件方式开机，等待 MCU 配置操作。软件方式下，MCU 配置寄存器 FUNC_CMD[15:0]为 0x00AA，AFE 则会进入自主管理。

MCU 对 FUNC_CMD[15:0]写 0xAA11,芯片可从自主管理退回软件方式，恢复自主管理之前的状态，转交由 MCU 控制。

10

11

12 应用指引

12.1 典型应用电路

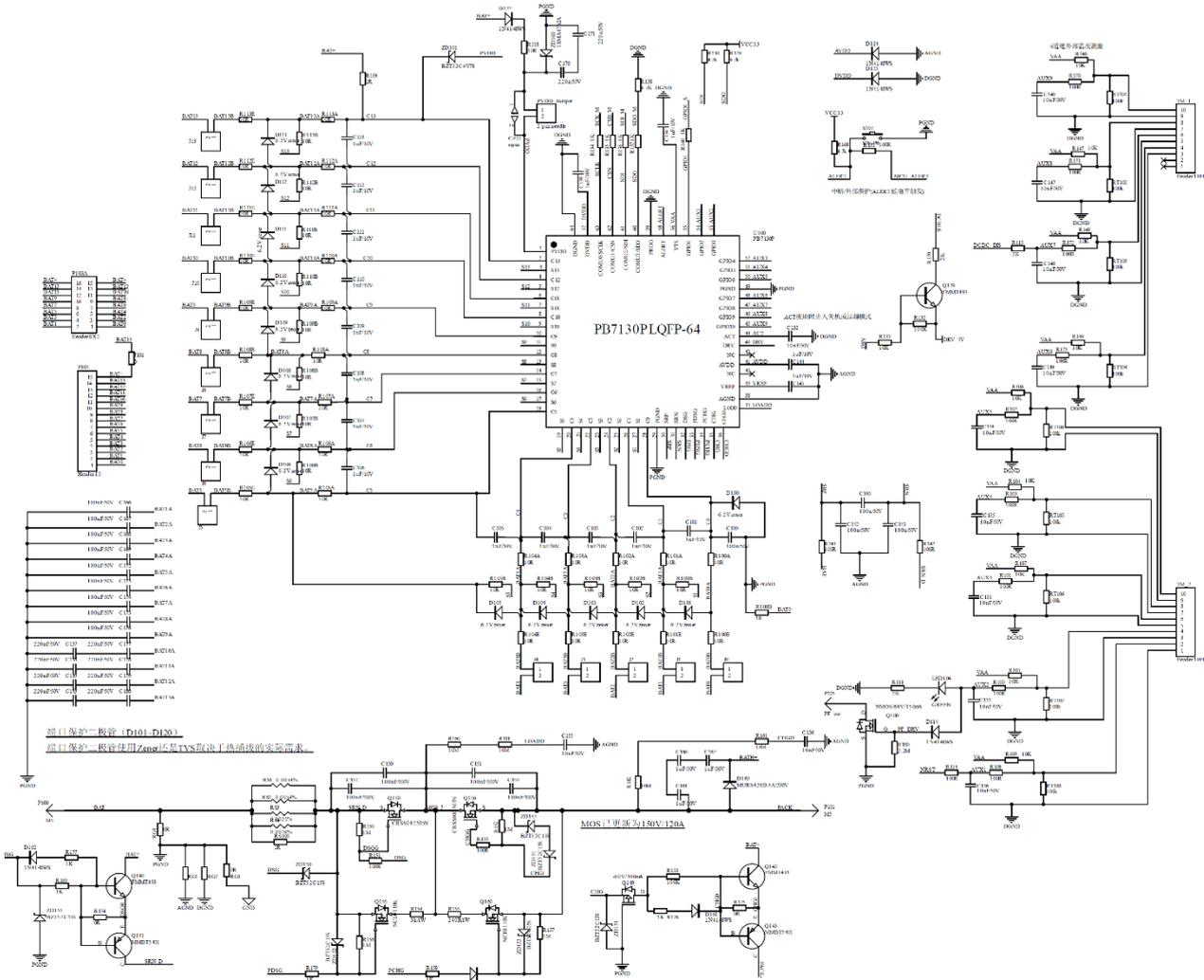


图 12.1 13 串同口应用典型电路 (简明电路)

12.2 功能设计

12.2.1 PB7130 功能图

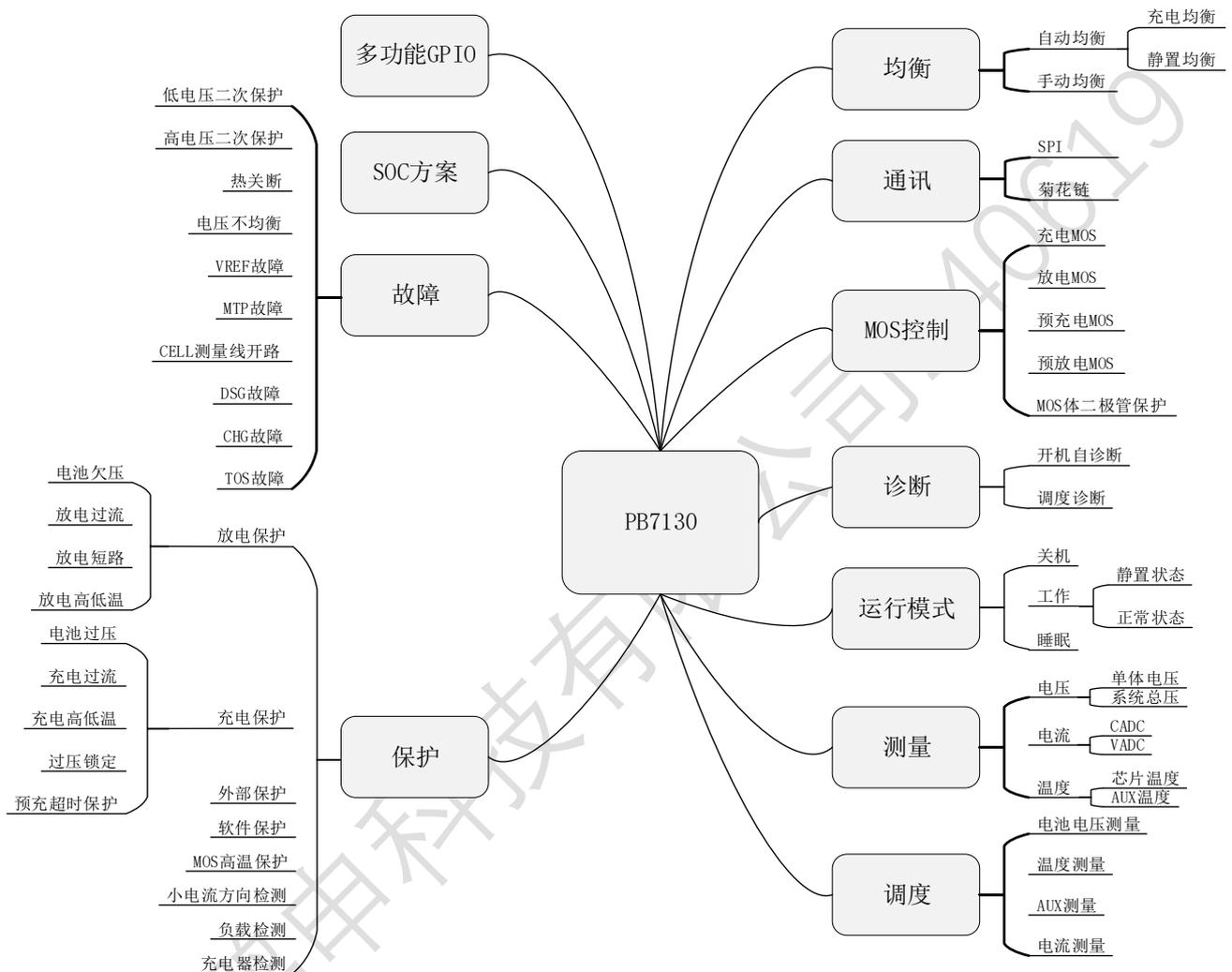


图 12.2.1-1 PB7130 功能图

12.2.2 MTP 操作

PB7130 中内置有 MTP，可以用于储存部分寄存器中的数据，上电时会自动重新加载。MTP 分为用户配置区和用户校准区，烧写 MTP 时需配置 FUNC_CMD 0x17=0x8888 退出 standby 模式进入 POWER 模式，配置 FUNC_CMD 0x17=0x6677 进入 CFG_MODE。以下为用户配置区和用户校准区的具体寄存器配置及指令说明和烧写步骤。

一、用户配置区的地址为 (0x20-0x4F)，配置如何操作对应 MTP 区域的指令寄存器地址为 0x1F，具体寄存器配置如表 1 所示。

指令名称	设定值	寄存器名称
擦除指令	0x0000	ERASE user CFG
烧写指令	0x1111	STORE user CFG

加载指令	0x2222	LOAD user CFG
------	--------	---------------

表 1: 用户配置区寄存器地址

二、用户校准存储部分的地址为 (0x50-0x56)，配置如何操作对应 MTP 区域的指令寄存器地址为 0x1F，具体寄存器配置如表 1 所示。

指令名称	设定值	寄存器名称
擦除指令	0x5555	ERASE user trim
烧写指令	0x3333	STORE user trim
加载指令	0x4444	LOAD user trim

表 2: 用户烧写区寄存器地址

三、指令说明

ERASE: 将 MTP 中的数据擦除，不影响当前寄存器值。

STORE: 将区域范围内寄存器的值写入到 MTP 中。

LOAD: 将 MTP 中的值加载至寄存器中。

四、烧写步骤

- 发送 ERASE 指令，等待 (ERASE user trim 200ms, ERASE user CFG300ms)。
- 更改寄存器值。
- 发送 STORE 指令，等待 (STORE user trim 200ms, STORE user CFG300ms)。
- 发送 LOAD 指令，等待 100ms。

12.2.3 模式说明

PB7130 具有硬件方式、软件方式两种工作方式。

工作模式	是否有 MCU	使用场景
硬件方式	否	芯片在没有 MCU 参与的情况下独立进行电池管理
硬件方式	是	MCU 对芯片采集信息进行上报 MCU 与芯片共同完成信息采集、保护等功能
软件方式	是	MCU 与芯片共同完成信息采集、保护等功能

PB7130 的工作模式分为软件方式和硬件方式，由上电后自动加载的 0x48[0] 决定，寄存器设置为 1，进入硬件方式，AFE 不加载 MTP；寄存器设置为 0，进入软件方式，AFE 加载 MTP。

	软件方式	硬件方式
上电诊断	无	有
上电时根据诊断结果自动操作 MOS	无	有
上电自动进入调度模式	无	有
保护时自动关闭 MOS	有	有
保护恢复后自动打开 MOS	无	有
指令退出调度	有	无

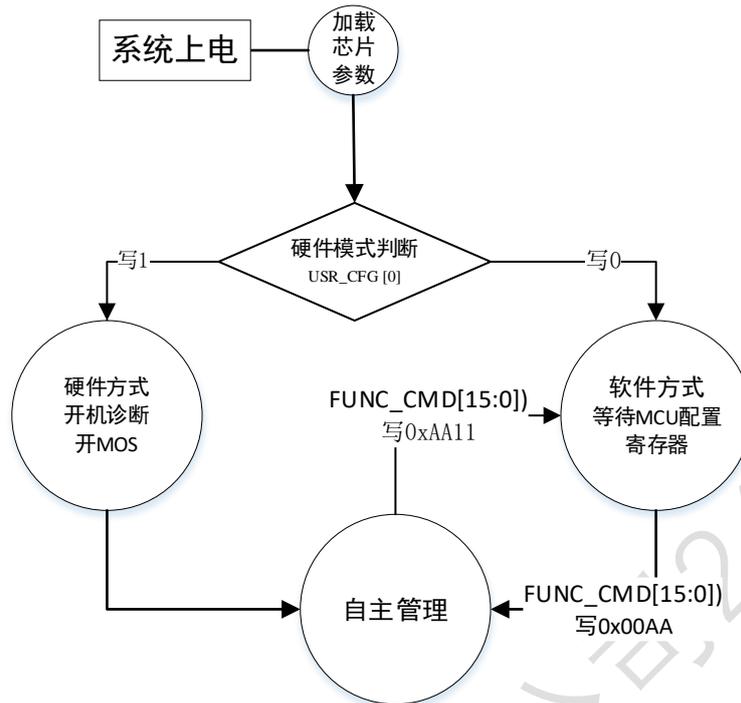


图 12-1 软硬件方式框图

硬件方式进入方式:

烧写成硬件方式后进入自主管理状态，自主管理状态下，AFE 会自动执行寄存器内的保护，报警，故障一系列设置。

软件方式下向 0x17 写入 0x00AA

软件方式进入方式:

自主管理状态下向 0x17 写入 0xAA11，退出自主管理状态，进入软件方式。

12.2.4 寄存器操作模式

部分寄存器具有写保护功能，寄存器锁默认加锁。

	0x80-0xAD	0x00-0x1F	0x20-0x56	0x60-0x68
正常模式	只读	可读可写	只读	只读
配置模式	只读	可读可写	可读可写	只读

配置模式

在进入配置模式时，调度将会自动关闭，在退出配置模式时维持进入配置模式前的调度状态。

进入方式：向 0x17 写入 0x6677。

退出方式：向 0x17 写入 0x7766。

正常模式

不处于配置模式时即为正常模式。

12.2.5 保护系统

PB7130 拥有 15 种保护及 14 种永久故障，其中每种保护及其恢复、每种永久故障都可以单独使能。在

此基础上，CHG 拥有 13 种保护源头，DSG 拥有 15 种保护源头，每种保护源头都可以单独使能。

保护源头

充电 MOS 动作源头													保护触发
永久故障	外部保护	MOS 高温	单体过压	过压锁定	充电过流	充电高温	充电低温	放电短路	短路锁定	芯片高温	芯片低温	看门狗溢出	保护触发
1	X	X	X	X	X	X	X	X	X	X	X	X	1
X	1	X	X	X	X	X	X	X	X	X	X	X	1
X	X	1	X	X	X	X	X	X	X	X	X	X	1
X	X	X	1	X	X	X	X	X	X	X	X	X	1
...
X	X	X	X	X	X	X	X	X	X	X	X	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0

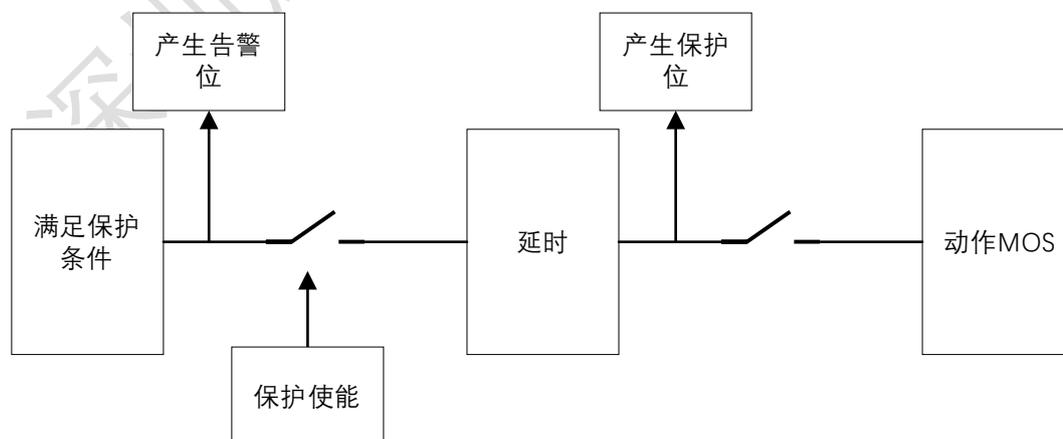
*注：任一保护触发源头出现 1，则保护触发置 1，只有全部保护触发源头均为 0，保护触发才为 0，X 代表不管是 0 还是 1 都可以。

放电 MOS 动作源头

放电 MOS 动作源头															保护触发
永久故障	外部保护	MOS 高温	单体欠压	放电高温	放电低温	放电短路	放电过流 1	放电过流 2	放电过流 3	短路锁定	过流锁定	芯片高温	芯片低温	看门狗溢出	保护触发
1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	1
X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	1
X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	1
...
X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

*注：任一保护触发源头出现 1，则保护触发置 1，只有全部保护触发源头均为 0，保护触发才为 0，X 代表不管是 0 还是 1 都可以。

保护生效路径



保护使能	MOS 控制源头	告警位	保护位	MOS 动作
------	----------	-----	-----	--------

0	X	产生	不产生	不动作
1	0	产生	产生	不动作
1	1	产生	产生	产生

保护路径如上图所示，当满足保护条件时产生告警位，如果使能了保护使能位，在连续多次（有一次不满足则计数清零）满足保护条件时产生保护位，如果此时使能了MOS控制源头位，则MOS会关闭。

保护	阈值	告警位	保护使能	延时	保护位
单体 欠压 *	VOL_CTRL0 (0x2A)[0:9]	ALRT_STATUS1 (0x05)[5]	PROT_EN (0x21)[6]	VOL_CTRL0 (0x2A)[10:12]	PROT_STATUS (0x02)[6]
单体 过压 *	VOL_CTRL1 (0x2B)[0:9]	ALRT_STATUS1 (0x05)[6]	PROT_EN (0x21)[5]	VOL_CTRL1 (0x2B)[10:12]	PROT_STATUS (0x02)[5]
单体 过压 锁定 ***	VOL_CTRL6 (0x30)[0:3]	ALRT_STATUS1 (0x05)[4]	PROT_EN (0x21)[9]	无	PROT_STATUS (0x02)[7]
放电 过流 3****	CUR_CTRL3 (0x39)[10:14]	ALRT_STATUS0 (0x04)[4]	PROT_EN (0x21)[12]	CUR_CTRL5 (0x3B)[6:8]	PROT_STATUS (0x02)[12]
放电 过流 2**	CUR_CTRL3 (0x39)[5:9]	ALRT_STATUS0 (0x04)[5]	PROT_EN (0x21)[13]	CUR_CTRL5 (0x3B)[3:5]	PROT_STATUS (0x02)[13]
放电 过流 1**	CUR_CTRL3 (0x39)[0:4]	ALRT_STATUS0 (0x04)[6]	PROT_EN (0x21)[14]	CUR_CTRL5 (0x3B)[0:2]	PROT_STATUS (0x02)[14]
放电 过流 锁定 ***	CUR_CTRL0 (0x36)[0:5]	ALRT_STATUS0 (0x04)[1]	PROT_EN (0x21)[9]	无	PROT_STATUS (0x02)[9]
短路 **	CUR_CTRL2 (0x38)[0:4]	ALRT_STATUS0 (0x04)[7]	PROT_EN (0x21)[11]	CUR_CTRL4 (0x3A)[0:5]	PROT_STATUS (0x02)[11]
短路 锁定 ***	0x37[0:5]	ALRT_STATUS0 (0x04)[2]	PROT_EN (0x21)[8]	无	PROT_STATUS (0x02)[8]
充电 过流 **	CUR_CTRL2 (0x38)[5:9]	ALRT_STATUS0 (0x04)[3]	PROT_EN (0x21)[10]	CUR_CTRL5 (0x3B)[9:11]	PROT_STATUS (0x02)[10]
放电 低温 *	TEMP_CTRL2 (0x34)[0:7]	ALRT_STATUS1 (0x05)[14]	PROT_EN (0x21)[3]	固定为 4	PROT_STATUS (0x02)[3]
放电 高温 *	TEMP_CTRL1 (0x33)[8:15]	ALRT_STATUS1 (0x05)[12]	PROT_EN (0x21)[1]		PROT_STATUS (0x02)[1]

充电低温*	TEMP_CTRL2 (0x34)[8:15]	ALRT_STATUS1 (0x05)[15]	PROT_EN (0x21)[4]	PROT_STATUS (0x02)[4]
充电高温*	TEMP_CTRL1 (0x33)[0:7]	ALRT_STATUS1 (0x05)[13]	PROT_EN (0x21)[2]	PROT_STATUS (0x02)[2]
MOS高温*	TEMP_CTRL3 (0x35)[0:7]	ALRT_STATUS1 (0x05)[11]	PROT_EN (0x21)[0]	PROT_STATUS (0x02)[0]

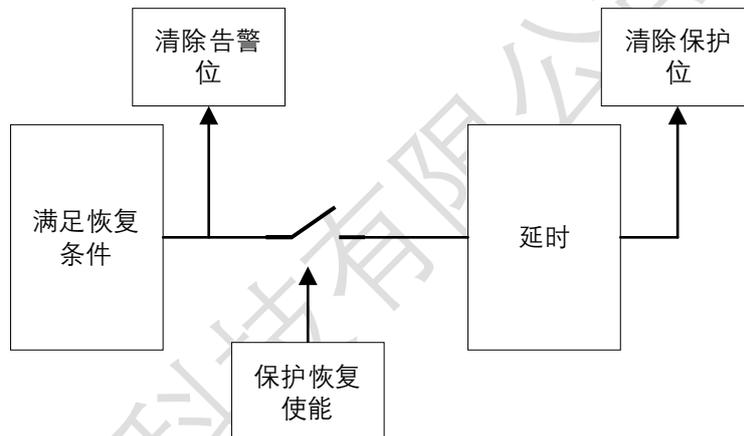
注：*为 VADC 采样保护，连续多次采集（调度或单次测量）到电压满足阈值条件，连续次数大于延时后产生保护。

**为比较器保护，连续时间内电流满足阈值条件，持续时间大于延时后产生保护。

***为计数器保护，多次触发保护，且两次保护之间时间间隔小于恢复延时，次数大于阈值后产生保护。

****为 CADC 保护，连续多次采集（调度或单次测量）到电流满足阈值条件，连续次数大于延时后产生保护。

恢复生效路径



保护恢复路径如上图所示，当满足恢复条件时清除告警位，如果使能了保护恢复使能位，在连续多次（有一次不满足则计数清零）满足保护恢复时清除保护位。在充电 MOS 源头同时为 0 时打开充电 MOS，在放电 MOS 源头同时为 0 时打开放电 MOS。

保护	恢复条件	阈值寄存器	保护恢复使能	延时
单体欠压	迟滞	VOL_CTRL0 (0x2A)[0:9]	RECV_EN (0x23)[6]	VOL_CTRL0 (0x2A)[13:15]
单体过压	迟滞	VOL_CTRL1 (0x2B)[0:9]	RECV_EN (0x23)[5]	VOL_CTRL1 (0x2B)[13:15]
单体过压锁定	延时	VOL_CTRL6 (0x30)[4:7]	RECV_EN (0x23)[7]	无
	充电器移除			固定 1 秒
放电过流 3	延时	无	RECV_EN (0x23)[12]	CUR_CTRL4 (0x3A)[6:8]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流 2	延时	无	RECV_EN (0x23)[13]	CUR_CTRL4 (0x3A)[9:11]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流 1	延时	无	RECV_EN (0x23)[14]	CUR_CTRL4 (0x3A)[9:11]
	负载移除			CUR_CTRL4 (0x3A)[12:13]
放电过流锁定	延时	CUR_CTRL0 (0x36)[6:12]	RECV_EN (0x23)[9]	无
	负载移除			CUR_CTRL4 (0x3A)[12:13]
短路	延时	无	RECV_EN (0x23)[11]	CUR_CTRL4 (0x3A)[9:11]

	负载移除			CUR_CTRL4 (0x3A)[12:13]
短路锁定	延时	CUR_CTRL1 (0x37)[6:12]	RECV_EN (0x23)[8]	无
	负载移除			CUR_CTRL4 (0x3A)[12:13]
充电过流	延时	无	RECV_EN (0x23)[10]	无
	充电器移除			固定 1 秒
放电低温	迟滞	固定 51.2mV	RECV_EN (0x23)[3]	固定为 4
放电高温	迟滞		RECV_EN (0x23)[1]	
充电低温	迟滞		RECV_EN (0x23)[4]	
充电高温	迟滞		RECV_EN (0x23)[2]	
MOS 高温	迟滞		RECV_EN (0x23)[0]	

12.2.6 中断系统

PB7130 具有一个外部中断引脚, 以及 12 个可以独立使能的中断源头。中断引脚的状态可通过 USR_CFG (0x48)[6]配置为脉冲中断或者低电平中断, 当 INT_STATUS (0x06)为 0 时, 中断引脚为高电平 (需外加上拉电阻), 当 INT_STATUS (0x06)不为 0 时, 中断引脚产生动作。

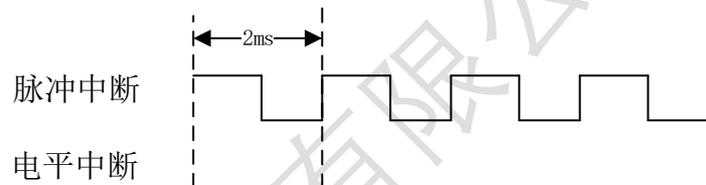


图 12-2 中断形式时序图

脉冲中断: 当 INT_STATUS (0x06)不为 0 时, 中断引脚输出周期为 2 毫秒, 占空比为 50%的 PWM 波。

电平中断: 当 INT_STATUS (0x06)不为 0 时, 中断引脚输出低电平。

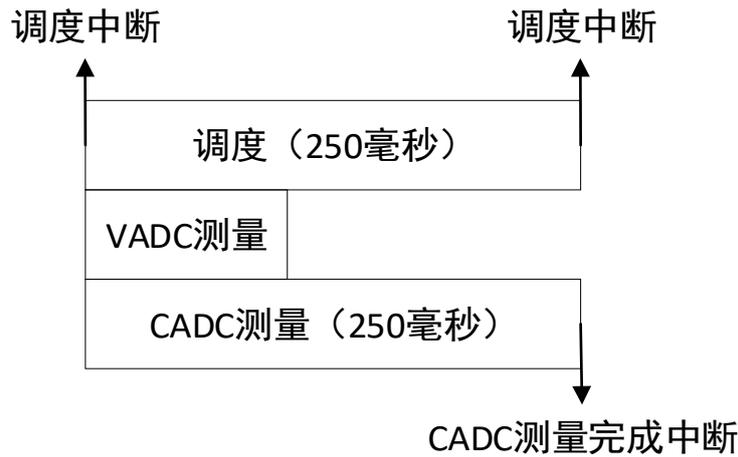
INT_RAW (0x07)为未经屏蔽的中断状态位, 在发生中断事件的同时将会被置位, 通过对 INT_STATUS (0x06)的对应位进行写 1 操作, 可以同时清除 INT_STATUS (0x06)和 INT_RAW (0x07)寄存器的对应位。INT_RAW (0x07)的状态不会影响外部中断引脚输出。

INT_STATUS (0x06)为经屏蔽后的中断状态, 是由 INT_RAW (0x07)和 INT_EN (0x20)相与产生, 并影响外部中断引脚输出。

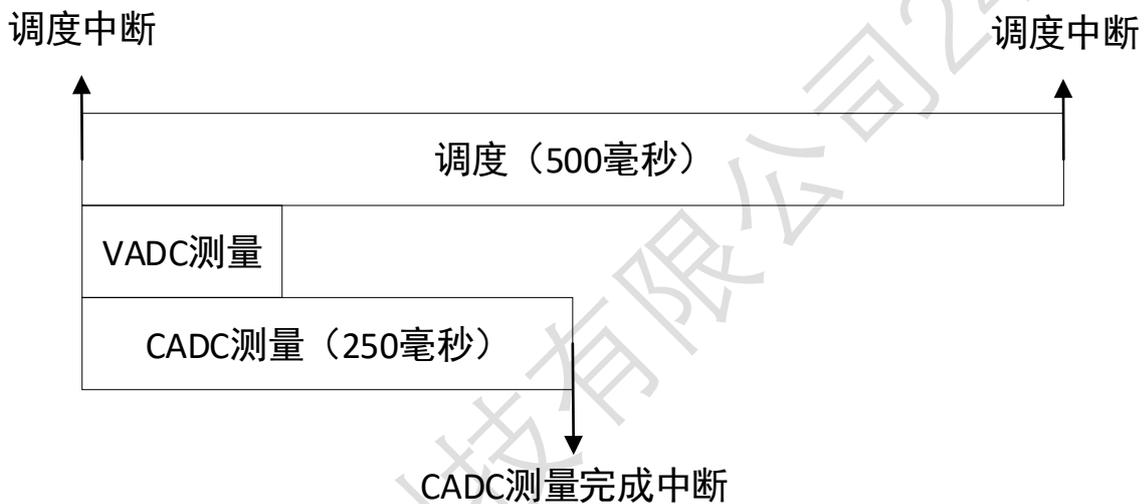
中断特别说明

对于单次测量完成中断、CADC 测量完成中断、调度中断的产生时机进行如下说明。

在调度过程中, 三个中断均有可能触发。一般只选择 VADC 单次测量完成中断进行操作配置。



*注：调度颗粒设置为 4，中断颗粒为 4，电流积分颗粒度设置为 4 个，



*注：静置状态 CADC 间歇性开启，上报中断，CADC 中断可以用调度中断来判断，不必单独开启中断。

在使用单次测量指令的场景下，向 MSR_CMD (0x16) 写入任何指令都会产生单次测量完成中断，向 FUNC_CMD (0x17) 写入 0x3311 会产生 CADC 测量完成中断。

12.3 减少电芯串联数量应用规则

12.3.1 高串短接

PB7130 可以支持最少 5 个电芯单元串联使用 (5S)，最多 13 个电芯单元串联使用。5S 到 13S 应用推荐减少电芯串联数量应用的规则如下图所示：

引脚名	实际应用的电芯串数								
	13串	12串	11串	10串	9串	8串	7串	6串	5串
C13	●	●	●	●	●	●	●	●	●
C12		●	●	●	●	●	●	●	●
C11			●	●	●	●	●	●	●
C10				●	●	●	●	●	●
C9					●	●	●	●	●
C8						●	●	●	●
C7							●	●	●
C6								●	●
C5									●

图 12-3 PB7130 减少电芯串联数量短接脚位示意图

PB7130 从 CELL13 (C13 到 C12 短路, S13 悬空) 开始依次连续按需短接, 最多短接到 CELL6 (C6 到 C5 短路, S6 悬空), 分别依次对应 13S~5S 应用。

通过配置相应寄存器关闭减少的相应电芯使能位:

地址	VOL_CTRL5 (0x2F)[15:0]
寄存器名称	CELL_ALRT_EN
访问权限	读/写
默认值	0xFFFF

*注 VOL_CTRL5 (0x2E)[12:0]的 13 位由高位到低位分别代表对应的 cell13~cell1, 比方说 VOL_CTRL5 (0x2E)[2] 设置为 1, 表示 CELL3 测量后有问题就报警。

12.3.2 铜排跳接

通过 VOL_CTRL5 (0x2E)[12:0]配置 13-1 串, 只测量。可以测量 -0.7V~5V 范围, 实现 busbar 测量功能。

12.4 注意事项

PVDD 和最高通道测量线 (如 C13) 上电需要同步, 建议 BAT+ 和最高通道测量线 (BAT13) 之间放置一个 10R 电阻, 以避免上电时序差异过大冲击损坏 AFE 芯片高串测量端口。(参考图 12.3.2 12.1)

必须要 AFE 的 PVDD 上电完成后才能接入负载以避免上电时的大电流对 AFE 芯片 PGND 引脚冲击。

低串应用时, 需短路的电芯单元必须在 AFE 的 Cn 处进行, 即短路 AFE 端口并联的电容以避免降低 AFE 芯片的测量精度。(参考图 12.1)

低功耗 AFE DRIVE 参与供电方案中, 建议在输出位置 (DRV_5V) 加上合适的稳压管或先经过线性调压器的输入端以避免损坏后端器件。(参考图 12.1)

12.5 PCB 布线指引

推荐将 AFE 的 DGND, AGND 单点在 AFE 的 PGND 连接后再单点连接到 BAT0 供电端, 其余 BMS 器件供电 GND 另单点连接至 BAT0 供电端。

注意 BAT+ 从最高串测量线输入引脚处 (如 BAT13) 接入, 以单独给 PVDD 供电, 如果 MOS 驱动需要增加驱动缓冲器, 那么 MOS 驱动缓冲器的 BAT+ 供电需要单独从最高串 (如 BAT13) 引脚接入处引出, 以规避电源交叉干扰。

注意 SRP 和 SRN 引脚串联的电阻 (R143 和 R142) 接电流采样电阻端的走线最好单独连线到电流采样

电阻两端焊盘处（开尔文接法），严格采用差分线走线。

单元电压测量线尽量平行等长走线（开尔文接法）

MOS 等走功率大电流的线路建议适当开窗喷锡处理以增强散热

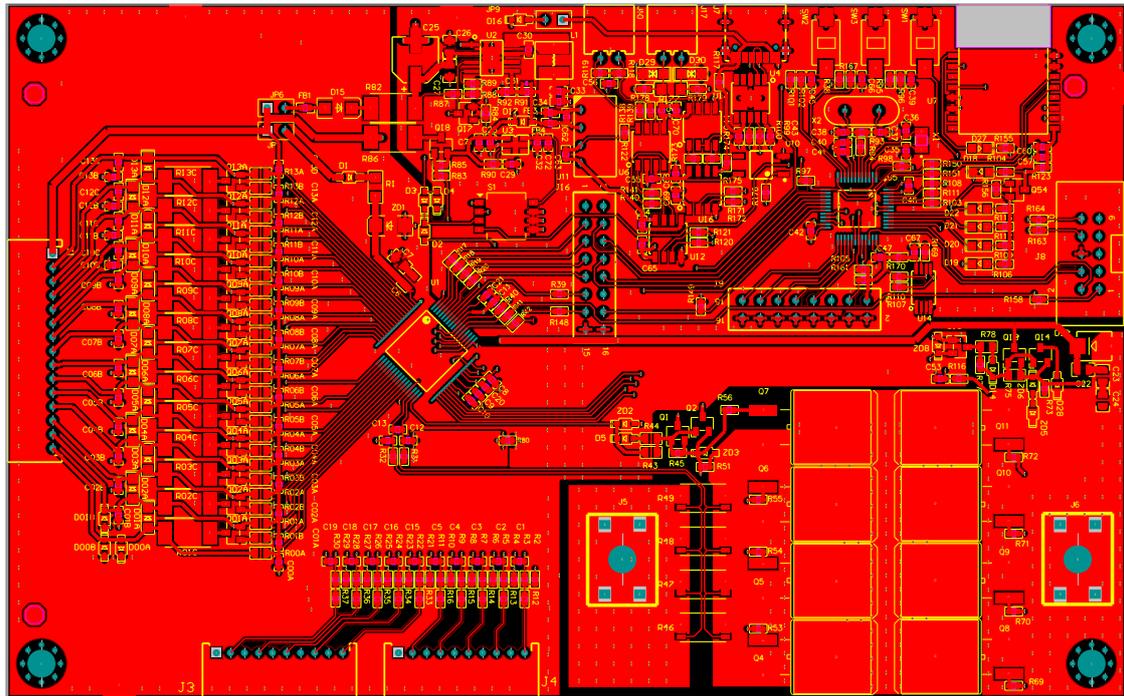


图 12-4 13 串应用板（160mmX100mm）顶层布线示例

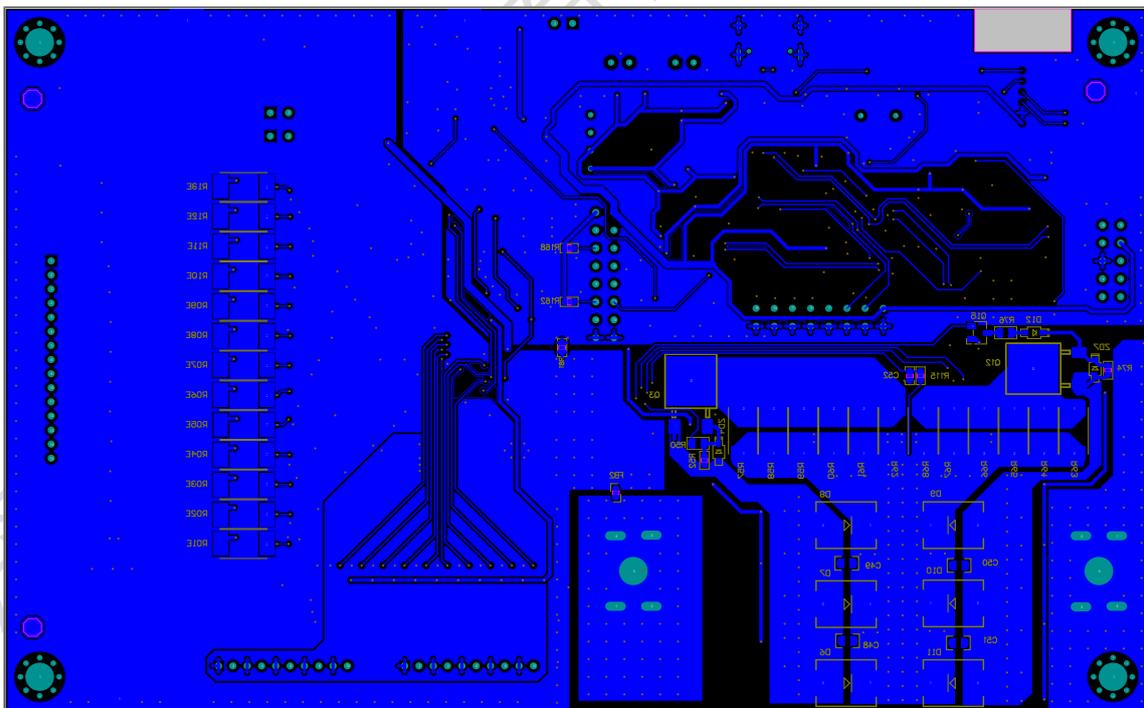
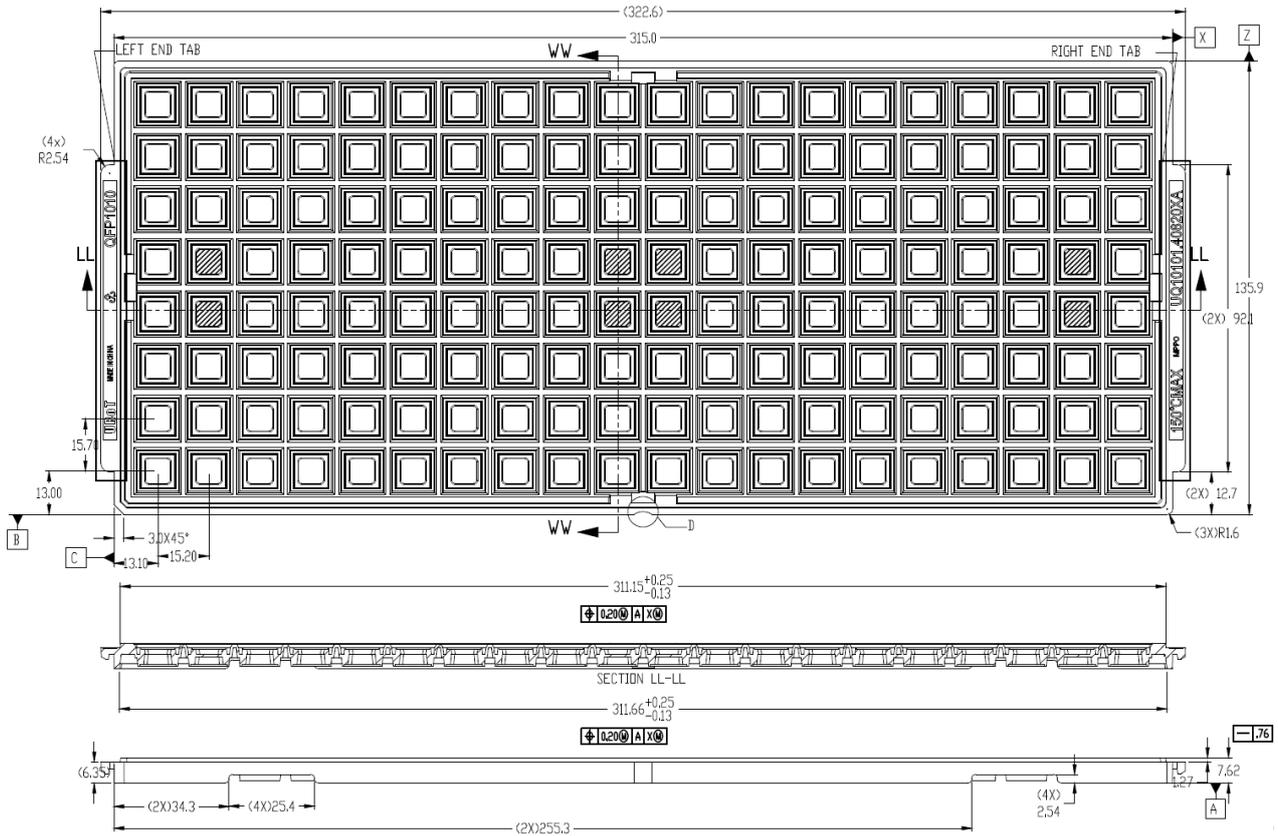


图 12-5 13 串应用板（160mmX100mm）底层布线示例

13 包装

13.1 器件和包装机尺寸

PB7130-LQPF64



14 订货信息

TBD

深圳鹏申科技有限公司240619