

数据手册

三相电机控制 MCU FU6813_63

峰昭科技(深圳)股份有限公司

目 录

目 录	2
符号意义说明	21
英文缩写及说明	22
1 系统介绍	24
1.1 特性	24
1.2 应用场景	26
1.3 概述	26
1.4 系统框图	27
1.4.1 FU6813L 功能框图	27
1.4.2 FU6813N 功能框图	28
1.4.3 FU6813P 功能框图	29
1.4.4 FU6863Q 功能框图	30
1.5 Memory 空间	31
1.5.1 Program Memory	31
1.5.2 Data Memory	31
1.5.3 SFR	32
1.5.4 XSFR	33
2 引脚定义	35
2.1 FU6813L LQFP48 引脚列表	35
2.2 FU6813L LQFP48 引脚图	40
2.3 FU6813N QFN32 引脚列表	41
2.4 FU6813N QFN32 引脚图	44
2.5 FU6813P LQFP52 引脚列表	45
2.6 FU6813P LQFP52 引脚图	49
2.7 FU6863Q QFN56 引脚列表	50
2.8 FU6863Q QFN56 引脚图	55
3 封装信息	56
3.1 LQFP48_7X7(适用于 FU6813L)	56
3.2 QFN32_4X4(适用于 FU6813N)	57
3.3 LQFP52_10X10(适用于 FU6813P)	58
3.4 QFN56_7X7(适用于 FU6863Q)	59

4 订购信息	60
5 电气特性	61
5.1 绝对最大额定值	61
5.1.1 FU6813L 绝对最大额定值	61
5.1.2 FU6813N 绝对最大额定值	61
5.1.3 FU6813P 绝对最大额定值	62
5.1.4 FU6863Q 绝对最大额定值	62
5.2 全局电气特性	63
5.2.1 FU6813 全局电气特性	63
5.2.2 FU6863 全局电气特性	63
5.3 GPIO 电气特性	64
5.4 PWM IO 电气特性(适用于 FU6813)	64
5.5 6N Predriver IO 电气特性(适用于 FU6863)	65
5.6 ADC 电气特性	65
5.7 参考电压电气特性	66
5.8 运算放大器电气特性	66
5.9 HALL/BEMF 电气特性	66
5.10 OSC 电气特性	66
5.11 复位电气特性	67
5.12 LDO 电气特性	67
5.13 封装热阻	67
5.13.1 FU6813L LQFP48 封装热阻	67
5.13.2 FU6813N QFN32 封装热阻	67
5.13.3 FU6813P LQFP52 封装热阻	68
5.13.4 FU6863Q QFN56 封装热阻	68
6 复位控制	69
6.1 复位源(RST_SR)	69
6.2 复位使能	69
6.3 外部复位、上电复位	69
6.4 低电压侦测复位	69
6.5 看门狗溢出复位	69
6.6 RSTFED 复位	70
6.7 复位寄存器	70

6.7.1 RST_SR (0xC9)	70
7 中断控制	72
7.1 中断简介	72
7.2 中断源使能	72
7.3 外部中断	72
7.4 中断说明	73
7.5 中断寄存器	74
7.5.1 IE (0xA8)	74
7.5.2 IP0 (0xB8)	74
7.5.3 IP1 (0xC0)	75
7.5.4 IP2 (0xC8)	75
7.5.5 IP3 (0xD8)	75
7.5.6 TCON (0x88)	76
7.5.7 P1_IE (0xD1)	77
7.5.8 P1_IF (0xD2)	78
7.5.9 P2_IE (0xD3)	78
7.5.10 P2_IF (0xD4)	79
8 I²C	81
8.1 I ² C 简介	81
8.2 I ² C 操作说明	82
8.2.1 主机模式	82
8.2.2 从机模式	82
8.2.3 I ² C 中断源	83
8.3 I ² C 寄存器	83
8.3.1 I2C_CR (0x4028)	83
8.3.2 I2C_ID (0x4029)	84
8.3.3 I2C_DR (0x402A)	84
8.3.4 I2C_SR (0x402B)	84
9 SPI	87
9.1 SPI 简介	87
9.2 SPI 操作说明	87
9.2.1 信号说明	87
9.2.1.1 主输出、从输入(MOSI)	87

9.2.1.2 主输入、从输出(MISO).....	87
9.2.1.3 串行时钟(SCLK).....	88
9.2.1.4 片选信号(NSS)	88
9.2.2 SPI 主机模式.....	89
9.2.2.1 主机模式配置.....	89
9.2.3 SPI 从机模式.....	90
9.2.3.1 从机模式配置.....	90
9.2.4 SPI 中断源	90
9.2.5 串行时钟时序	91
9.3 SPI 寄存器	91
9.3.1 SPI_CR0 (0x4030)	91
9.3.2 SPI_CR1 (0x4031)	92
9.3.3 SPI_CLK (0x4032)	94
9.3.4 SPI_DR (0x4033).....	94
10 UART.....	96
10.1 UART 操作说明	96
10.1.1 模式 0.....	96
10.1.2 模式 1.....	96
10.1.3 模式 2.....	96
10.1.4 模式 3.....	96
10.1.5 UART 中断源	97
10.2 UART1 寄存器	97
10.2.1 UT_CR (0x98).....	97
10.2.2 UT_DR (0x99).....	98
10.2.3 UT_BAUD (0x9A,0x9B)	98
10.3 UART2 寄存器	99
10.3.1 UT2_CR (0x8A)	99
10.3.2 UT2_DR (0x89)	100
10.3.3 UT2_BAUD (0x4042,0x4043)	100
11 MDU	101
11.1 简介.....	101
11.2 特性.....	101
11.3 功能说明.....	101

11.3.1 操作方法.....	101
11.3.2 运算结果左移 1 位的 16 位有符号乘法.....	102
11.3.3 16 位有符号乘法.....	102
11.3.4 16 位无符号乘法.....	102
11.3.5 32 位/16 位的无符号除法.....	103
11.3.6 低通滤波器(LPF).....	103
11.3.7 坐标转换(Sin/Cos)	104
11.3.8 反正切(Atan)	104
11.4 寄存器	105
11.4.1 MDU_CR(0xC1)	105
11.4.2 MDU_MD(0xCA).....	105
11.4.3 MDU_A(0xC7,0xC6)	106
11.4.4 :MDU_B(0xC5,0xC4)	106
11.4.5 MDU_C(0xC3,0xC2)	107
11.4.6 MDU_D(0xCB).....	108
12 PFC.....	109
12.1 PFC 操作说明.....	109
12.1.1 简介	109
12.1.2 电压误差补偿模块.....	110
12.1.3 电压前馈补偿模块.....	110
12.1.4 平均电压 UAVG 的计算	110
12.1.5 电流误差补偿模块.....	111
12.1.6 PWM 输出模块.....	111
12.1.7 过流保护与逐波限流.....	112
12.1.8 UAC/IAC/UDC 采样.....	112
12.1.8.1 UDC 采样.....	112
12.1.8.2 IAC 采样	112
12.1.8.3 UAC 采样.....	112
12.2 PFC 寄存器	113
12.2.1 PFC_CR2 (0x409E)	113
12.2.2 PFC_CR0 (0x40E0)	113
12.2.3 PFC_CR1 (0x40F2)	114
12.2.4 PFC_ADCCH (0x40E1)	115

12.2.5 PFC_CSO (0x40E2, 0x40E3).....	116
12.2.6 PFC_ARR (0x40E4, 0x40E5).....	116
12.2.7 PFC_UAVG (0x40E4, 0x40E5)	117
12.2.8 PFC_DR (0x40E6, 0x40E7)	117
12.2.9 UDC_REF/UDC_EK (0x40E8, 0x40E9).....	118
12.2.10 UDC_UK (0x40EA, 0x40EB).....	118
12.2.11 UDC_KP (0x40EC, 0x40ED)	119
12.2.12 UDC_KI (0x40EE, 0x40EF)	119
12.2.13 UDC_UKMAX (0x40F0, 0x40F1)	120
12.2.14 UDC_UKMIN (0x40F2, 0x40F3).....	120
12.2.15 PFC_KM (0x40F3)	120
12.2.16 IAC_REF/IAC_EK (0x40F4, 0x40F5)	121
12.2.17 IAC_UK (0x40F6, 0x40F7).....	121
12.2.18 IAC_KP (0x40F8, 0x40F9).....	123
12.2.19 IAC_KI (0x40FA, 0x40FB)	123
12.2.20 IAC_UKMAX (0x40FC, 0x40FD)	123
12.2.21 IAC_UKMIN (0x40FE, 0x40FF).....	124
12.2.22 PFC_TRGDLY/PFC_OUTARR (0x40FE, 0x40FF)	124
13 PI.....	126
13.1 简介.....	126
13.2 特性.....	126
13.3 PI 操作说明	126
13.3.1 通用 PI 控制器	126
13.3.2 专用 PI 控制器 UDC_PI/IAC_PI	127
13.4 PI 寄存器	127
13.4.1 PI_CR (0xF9).....	127
13.4.2 PI_EK (0xEA, 0xEb).....	127
13.4.3 PI_EK1 (0xE2, 0xE3)	128
13.4.4 PI_UK (0xEC, 0xED)	128
13.4.5 PI_UKS (0xE4, 0xE5).....	129
13.4.6 PI_KP (0xEE, 0xEF).....	129
13.4.7 PI_KI (0xF2, 0xF3).....	130
13.4.8 PI_UKMAX (0xF4, 0xF5)	130

13.4.9 PI_UKMIN (0xF6, 0xF7)	130
13.4.10 PFC_CR2 (0x409E).....	131
13.4.11 UDC_EK (0x40E8, 0x40E9)	131
13.4.12 UDC_UK (0x40EA, 0x40EB).....	132
13.4.13 UDC_KP (0x40EC, 0x40ED)	132
13.4.14 UDC_KI (0x40EE, 0x40EF)	133
13.4.15 UDC_UKMAX (0x40F0, 0x40F1)	133
13.4.16 UDC_UKMIN (0x40F2, 0x40F3).....	134
13.4.17 IAC_EK (0x40F4, 0x40F5).....	134
13.4.18 IAC_UK (0x40F6, 0x40F7).....	135
13.4.19 IAC_KP (0x40F8, 0x40F9).....	135
13.4.20 IAC_KI (0x40FA, 0x40FB)	135
13.4.21 IAC_UKMAX (0x40FC, 0x40FD)	136
13.4.22 IAC_UKMIN (0x40FE, 0x40FF).....	136
14 FOC	138
14.1 FOC 说明.....	138
14.1.1 FOC 简介.....	138
14.1.2 参考输入.....	138
14.1.3 PI 控制器.....	138
14.1.4 坐标转换.....	139
14.1.4.1 Park 逆变换.....	139
14.1.4.2 Clarke 逆变换.....	140
14.1.4.3 Clarke 变换	140
14.1.4.4 Park 变换.....	141
14.1.5 SVPWM.....	141
14.1.5.1 七段式 SVPWM	143
14.1.5.2 五段式 SVPWM	143
14.1.6 过调制.....	143
14.1.7 死区补偿.....	143
14.1.8 电流电压采样.....	143
14.1.8.1 单电阻采样模式.....	144
14.1.8.2 双三电阻采样模式.....	146
14.1.8.3 电流采样基准	147

14.1.9 角度模式.....	147
14.1.9.1 爬坡强制角度	147
14.1.9.2 强拉角度	148
14.1.9.3 估算器角度.....	149
14.1.9.3.1 估算器估算角度	149
14.1.9.3.2 估算器强制角度	149
14.1.9.3.3 角度平滑切换.....	150
14.1.9.3.4 角度补偿.....	150
14.1.10 电机实时参数	150
14.1.10.1 功率	151
14.2 FOC 寄存器.....	152
14.2.1 FOC_CR1 (0x40A0)	152
14.2.2 FOC_CR2 (0x40A1)	153
14.2.3 FOC_TSMIN (0x40A2)	154
14.2.4 FOC_TGLI (0x40A3)	154
14.2.5 FOC_TBLO (0x40A4)	154
14.2.6 FOC_TRGDLY (0x40A5).....	155
14.2.7 FOC_CSO (0x40A6, 0x40A7)	155
14.2.8 FOC_RTHERSTEP (0x40A8, 0x40A9).....	156
14.2.9 FOC_RTHERACC (0x40AA, 0x40AB).....	156
14.2.10 FOC_RTHERCNT (0x40AC).....	157
14.2.11 FOC_THERCOR (0x40AD) BLDC 共用.....	157
14.2.12 FOC_THERCOMP (0x40AE, 0x40AF).....	157
14.2.13 FOC_DMAX (0x40B0, 0x40B1)	158
14.2.14 FOC_DMIN (0x40B2, 0x40B3)	158
14.2.15 FOC_QMAX (0x40B4, 0x40B5).....	159
14.2.16 FOC_QMIN (0x40B6, 0x40B7)	159
14.2.17 FOC_UD (0x40B8, 0x40B9).....	160
14.2.18 FOC_UQ (0x40BA, 0x40BB).....	160
14.2.19 FOC_ID (0x40BC, 0x40BD).....	160
14.2.20 FOC_IQ (0x40BE, 0x40BF)	161
14.2.21 FOC_IBET (0x40C0, 0x40C1).....	161
14.2.22 FOC_VBET (0x40C2, 0x40C3)	162

14.2.23 FOC_VALP (0x40C4, 0x40C5)	162
14.2.24 FOC_UDCPS (0x40C2, 0x40C3)	163
14.2.25 FOC_UQCPS (0x40C4, 0x40C5)	163
14.2.26 FOC_IC (0x40C6, 0x40C7)	164
14.2.27 FOC_IB (0x40C8, 0x40C9)	164
14.2.28 FOC_IA (0x40CA, 0x40CB)	164
14.2.29 FOC_THETA (0x40CC, 0x40CD)	165
14.2.30 FOC_ETHETA (0x40CE, 0x40CF)	165
14.2.31 FOC_EALP (0x40D0, 0x40D1)	166
14.2.32 FOC_EBET (0x40D2, 0x40D3)	166
14.2.33 FOC_EOME (0x40D4, 0x40D5)	167
14.2.34 FOC_UQEX (0x40D6, 0x40D7)	167
14.2.35 FOC_POW (0x40D8, 0x40D9)	168
14.2.36 FOC_IAMAX (0x40DA, 0x40DB)	168
14.2.37 FOC_IBMAX (0x40DC, 0x40DD)	169
14.2.38 FOC_ICMAX (0x40DE, 0x40DF)	169
14.2.39 FOC_EKP (0x4074, 0x4075) BLDC 共用	170
14.2.40 FOC_EKI (0x4076, 0x4077) BLDC 共用	170
14.2.41 FOC_EBMFK (0x407C, 0x407D) BLDC 共用	170
14.2.42 FOC_KSLIDE (0x4078, 0x4079) BLDC 共用	171
14.2.43 FOC_EKLPMIN (0x407A, 0x407B) BLDC 共用	171
14.2.44 FOC_OMEKLPF (0x407E, 0x407F)	172
14.2.45 FOC_FBASE (0x4080, 0x4081)	172
14.2.46 FOC_EFREQACC (0x4082, 0x4083) BLDC 共用	173
14.2.47 FOC_EFREQMIN (0x4084, 0x4085) BLDC 共用	173
14.2.48 FOC_EFREQHOLD (0x4086, 0x4087) BLDC 共用	174
14.2.49 FOC_EK3 (0x4088, 0x4089)	175
14.2.50 FOC_EK4 (0x408A, 0x408B)	175
14.2.51 FOC_EK1 (0x408C, 0x408D)	175
14.2.52 FOC_EK2 (0x408E, 0x408F)	176
14.2.53 FOC_IDREF (0x4090, 0x4091) BLDC 共用	176
14.2.54 FOC_IQREF (0x4092, 0x4093) BLDC 共用	177
14.2.55 FOC_DQKP (0x4094, 0x4095) BLDC 共用	177

14.2.56 FOC_DQKI (0x4096, 0x4097) BLDC 共用	179
14.2.57 FOC_UDCFLT (0x4098, 0x4099)	179
15 SPWM	180
15.1 SPWM 操作说明	180
15.1.1 简介	180
15.1.2 参考输入	180
15.1.3 PI 控制器	180
15.1.4 坐标转换	181
15.1.4.1 Park 逆变换	181
15.1.4.2 Park 变换	181
15.1.5 SPWM	182
15.1.5.1 单极性 SPWM	182
15.1.5.2 双极性 SPWM	182
15.1.6 电流电压采样	182
15.1.6.1 电流采样基准	183
15.1.7 角度模式	183
15.1.7.1 爬坡强制角度	183
15.1.7.2 强拉角度	183
15.1.8 电机实时参数	184
15.2 SPWM 寄存器	184
15.2.1 FOC_CR1 (0x40A0)	184
15.2.2 FOC_CR2 (0x40A1)	185
15.2.3 FOC_TRGDLY (0x40A5)	186
15.2.4 FOC_CSO (0x40A6, 0x40A7)	186
15.2.5 FOC_RTHERSTEP (0x40A8, 0x40A9)	187
15.2.6 FOC_RTHERACC (0x40AA, 0x40AB)	187
15.2.7 FOC_RTHERCNT (0x40AC)	188
15.2.8 FOC_DMAX (0x40B0, 0x40B1)	188
15.2.9 FOC_DMIN (0x40B2, 0x40B3)	188
15.2.10 FOC_QMAX (0x40B4, 0x40B5)	189
15.2.11 FOC_QMIN (0x40B6, 0x40B7)	189
15.2.12 FOC_UD (0x40B8, 0x40B9)	190
15.2.13 FOC_UQ (0x40BA, 0x40BB)	190

15.2.14 FOC_ID (0x40BC, 0x40BD).....	191
15.2.15 FOC_IQ (0x40BE, 0x40BF)	191
15.2.16 FOC_IBET (0x40C0, 0x40C1).....	191
15.2.17 FOC_VBET (0x40C2, 0x40C3)	192
15.2.18 FOC_VALP (0x40C4, 0x40C5)	192
15.2.19 FOC_UDCPS (0x40C2, 0x40C3)	193
15.2.20 FOC_UQCPS (0x40C4, 0x40C5)	193
15.2.21 FOC_IB (0x40C8, 0x40C9).....	195
15.2.22 FOC_IA (0x40CA, 0x40CB).....	195
15.2.23 FOC_THETA (0x40CC, 0x40CD)	195
15.2.24 FOC_IAMAX (0x40DA, 0x40DB).....	196
15.2.25 FOC_IBMAX (0x40DC, 0x40DD).....	196
15.2.26 FOC_IDREF (0x4090, 0x4091)BLDC 共用	197
15.2.27 FOC_IQREF (0x4092, 0x4093) BLDC 共用.....	197
15.2.28 FOC_DQKP (0x4094, 0x4095) BLDC 共用	198
15.2.29 FOC_DQKI (0x4096, 0x4097) BLDC 共用	198
15.2.30 FOC_UDCFLT (0x4098, 0x4099).....	199
16 TIM1	200
16.1 Timer1 操作说明	200
16.1.1 Timer 计数单元.....	201
16.1.1.1 分频器	201
16.1.1.2 基本计数器.....	202
16.1.1.3 重载计数器.....	202
16.1.2 位置检测.....	203
16.1.2.1 位置检测信号	203
16.1.2.2 CMP/GPIO 位置检测事件.....	203
16.1.2.3 ADC 位置检测事件	204
16.1.2.4 采样.....	205
16.1.2.5 滤波.....	205
16.1.3 写入时序事件.....	206
16.1.4 Timer1 中断	206
16.2 BLDC 方波应用.....	207
16.2.1 BLDC 的六步换相.....	207

16.2.2 方波驱动的工作原理.....	208
16.2.2.1 60 度基准时间.....	208
16.2.2.2 60 度强制换相.....	209
16.2.2.3 续流屏蔽.....	209
16.2.2.4 位置检测成功到换相的角度.....	209
16.2.2.5 逐波限流.....	209
16.3 Timer1 寄存器.....	210
16.3.1 TIM1_CR0 (0x4068).....	210
16.3.2 TIM1_CR1 (0x4069).....	211
16.3.3 TIM1_CR2 (0x406A).....	211
16.3.4 TIM1_CR3 (0x406B).....	211
16.3.5 TIM1_CR4 (0x406C).....	212
16.3.6 TIM1_IER (0x406D).....	213
16.3.7 TIM1_SR (0x406E).....	214
16.3.8 TIM1_BCOR (0x4070, 0x4071).....	215
16.3.9 TIM1_CR5 (0x4072).....	216
16.3.10 TIM1_DBR1 (0x4074, 0x4075).....	217
16.3.11 TIM1_DBR2 (0x4076, 0x4077).....	218
16.3.12 TIM1_DBR3 (0x4078, 0x4079).....	220
16.3.13 TIM1_DBR4 (0x407A, 0x407B).....	221
16.3.14 TIM1_DBR5 (0x407C, 0x407D).....	223
16.3.15 TIM1_DBR6 (0x407E, 0x407F).....	224
16.3.16 TIM1_DBR7 (0x4080, 0x4081).....	226
16.3.17 TIM1_BCNTR (0x4082, 0x4083).....	227
16.3.18 TIM1_BCCR (0x4084, 0x4085).....	228
16.3.19 TIM1_BARR (0x4086, 0x4087).....	228
16.3.20 TIM1_RARR (0x4088, 0x4089).....	229
16.3.21 TIM1_RCNTR (0x408A, 0x408B).....	229
16.3.22 TIM1_UCOP (0x408C, 0x408D).....	230
16.3.23 TIM1_UFLP (0x408E, 0x408F).....	230
16.3.24 TIM1_URES (0x4090, 0x4091).....	230
16.3.25 TIM1_KF (0x4094, 0x4095).....	231
16.3.26 TIM1_KR (0x4096, 0x4097).....	231

16.3.27 TIM1_UIGN (0x4092, 0x4093).....	232
16.3.28 TIM1_ITRIP (0x4098, 0x4099)	232
17 TIM2	234
17.1 TIM2 操作说明.....	234
17.1.1 分频器.....	234
17.1.2 TIM2_CNTR 的读写和计数.....	234
17.1.3 输出模式.....	235
17.1.3.1 TIM2_ARR/TIM2_DR 的读写	235
17.1.3.2 高/低电平输出模式.....	235
17.1.3.3 PWM 模式	235
17.1.3.4 中断事件	236
17.1.4 输入信号滤波和边沿检测.....	236
17.1.5 输入捕获模式.....	237
17.1.6 输入计数模式.....	238
17.1.7 QEP&RSD 模式	239
17.1.7.1 RSD 的比较器采样.....	240
17.1.8 步进模式.....	241
17.2 TIM2 寄存器	242
17.2.1 TIM2_CR0(0xA1).....	242
17.2.2 TIM2_CR1 (0xA9).....	243
17.2.3 TIM2_CNTR (0xAA, 0xAB).....	245
17.2.4 TIM2_DR (0xAC, 0xAD)	245
17.2.5 TIM2_ARR(0xAE,0xAF).....	246
18 Timer3/Timer4	247
18.1 Timer3/Timer4 操作说明.....	247
18.1.1 分频器.....	247
18.1.2 TIMx_CNTR 的读写和计数.....	247
18.1.3 输出模式.....	248
18.1.3.1 高/低电平输出模式.....	248
18.1.3.2 PWM 模式	248
18.1.3.3 中断事件	248
18.1.4 输入信号滤波和边沿检测.....	249
18.1.5 输入捕获模式.....	250

18.2 TIM3/TIM4 寄存器.....	251
18.2.1 TIMx_CR0 (0x9C/0x9E) (x=3/4)	251
18.2.2 TIMx_CR1 (0x9D/0x9F) (x=3/4)	252
18.2.3 TIMx_CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4).....	253
18.2.4 TIMx_DR(0xA4, 0xA5/0x94,0x95) (x=3/4)	253
18.2.5 TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4).....	254
19 SysTick	255
19.1 操作说明	255
19.2 SysTick 操作说明	255
19.3 寄存器	255
19.3.1 DRV_SR (0x4061)	255
19.3.2 SYST_ARR (0x4064, 0x4065).....	256
20 Driver	258
20.1 Driver 操作说明.....	258
20.1.1 简介	258
20.1.2 输出控制模块.....	259
20.1.2.1 计数比较模块	259
20.1.2.2 死区模块	260
20.1.2.3 输出使能与极性.....	260
20.1.2.4 主输出使能 MOE.....	262
20.1.2.5 中断.....	262
20.1.2.5.1 比较匹配中断.....	262
20.1.2.5.2 FG 中断.....	263
20.1.3 PWM 模式（仅适用于 FU6813）	263
20.1.4 6N Predriver 模式（仅适用于 FU6863）	264
20.2 寄存器	264
20.2.1 PI_CR (0xF9)	264
20.2.2 DRV_CR (0x4062)	265
20.2.3 DRV_SR (0x4061)	266
20.2.4 DRV_OUT (0xF8).....	266
20.2.5 DRV_CMRR (0x405C, 0x405D)	267
20.2.6 DRV_ARR(0x405E,0x405F)	269
20.2.7 DRV_COMR (0x405A, 0x405B)	270

20.2.8 DRV_DR(0x4058,0x4059)	270
20.2.9 DRV_DTR (0x4060)	271
21 WDT	272
21.1 WDT 使用注意事项	272
21.2 WDT 操作说明	272
21.3 WDT 寄存器	272
21.3.1 WDT_CR (0x4026)	272
21.3.2 WDT_ARR (0x4027)	273
21.3.3 CCFG1 (0x401E)	273
22 RTC 与时钟校准	274
22.1 基本功能框图	274
22.2 操作说明	274
22.3 RTC 寄存器	274
22.3.1 RTC_TM (0x402C, 0x402D)	274
22.3.2 RTC_STA (0x402E)	275
22.4 时钟校准	276
22.4.1 时钟校准简介	276
22.4.2 时钟校准寄存器	276
22.4.2.1 CAL_CR0 (0x4044) CAL_CR1 (0x4045)	276
23 IO	277
23.1 IO 简介	277
23.2 IO 配置说明	277
23.3 IO 寄存器	278
23.3.1 P0_OE (0xFC)	278
23.3.2 P1_OE (0xFD)	279
23.3.3 P2_OE (0xFE)	279
23.3.4 P3_OE (0xFF)	279
23.3.5 P4_OE (0xE9)	279
23.3.6 P1_AN (0x4050)	280
23.3.7 P2_AN (0x4051)	281
23.3.8 P3_AN (0x4052)	281
23.3.9 P0_PU (0x4053)	281
23.3.10 P1_PU (0x4054)	282

23.3.11 P2_PU (0x4055)	282
23.3.12 P3_PU (0x4056)	282
23.3.13 P4_PU (0x4057)	283
23.3.14 PH_SEL (0x404C)	283
23.3.15 P0 (0x80).....	284
23.3.16 P1 (0x90).....	284
23.3.17 P2 (0xA0)	285
23.3.18 P3 (0xB0)	285
23.3.19 P4 (0xE8)	286
24 ADC	287
24.1 ADC 简介.....	287
24.2 ADC 框图.....	287
24.3 ADC 操作说明	288
24.3.1 顺序采样模式.....	288
24.3.2 触发采样模式.....	289
24.4 ADC 寄存器	289
24.4.1 ADC_CR (0x4039).....	289
24.4.2 ADC_MASK (0x4036 ~ 0x4037).....	290
24.4.3 DAC_CR (0x4035).....	291
24.4.4 ADC_SCYC (0x4038).....	291
24.4.5 ADC0_DR (0x0600 ~ 0x0601).....	292
24.4.6 ADC1_DR (0x0602 ~ 0x0603).....	292
24.4.7 ADC2_DR (0x0604 ~ 0x0605).....	293
24.4.8 ADC3_DR (0x0606 ~ 0x0607).....	293
24.4.9 ADC4_DR (0x0608 ~ 0x0609).....	294
24.4.10 ADC5_DR (0x060A ~ 0x060B)	294
24.4.11 ADC6_DR (0x060C ~ 0x060D)	295
24.4.12 ADC7_DR (0x060E ~ 0x060F)	295
24.4.13 ADC8_DR (0x0610 ~ 0x0611)	296
24.4.14 ADC9_DR (0x0612 ~ 0x0613)	296
24.4.15 ADC10_DR (0x0614 ~ 0x0615).....	297
24.4.16 ADC11_DR (0x0616 ~ 0x0617).....	297
24.4.17 ADC12_DR (0x0618 ~ 0x0619).....	298

24.4.18 ADC13_DR (0x061A ~ 0x061B).....	298
25 DAC.....	300
25.1 DAC 简介.....	300
25.2 DAC0 功能框图	300
25.3 DAC1 功能框图	301
25.4 DAC2 功能框图	302
25.5 DAC 寄存器	302
25.5.1 DAC_CR (0x4035).....	302
25.5.2 DAC0_DR (0x404B).....	303
25.5.3 DAC1_DR (0x404A).....	303
25.5.4 DAC2_DR (0x4049).....	303
26 DMA	304
26.1 DMA 功能与说明.....	304
26.2 DMA 寄存器	304
26.2.1 DMA0_CR0 (0x403A).....	304
26.2.2 DMA1_CR0 (0x403B).....	306
26.2.3 DMA0_LEN (0x403C)	307
26.2.4 DMA0_BA (0x403E, 0x403F)	307
26.2.5 DMA1_LEN (0x403D)	308
26.2.6 DMA1_BA (0x4040, 0x4041)	308
27 VREF	310
27.1 VREF 模块的操作说明.....	310
27.2 VREF 模块的寄存器	310
27.2.1 VREF_VHALF_CR (0x404F)	310
28 VHALF	312
28.1 VHALF 模块的操作说明.....	312
28.2 VHALF 模块的寄存器	312
29 运放.....	313
29.1 运放操作说明	313
29.1.1 母线电流运放(AMP0)	313
29.1.2 相电流运放(AMP1/AMP2).....	314
29.1.2.1 AMP1	314
29.1.2.2 AMP2	314

29.1.3 运放(AMP3).....	315
29.2 运放寄存器.....	315
29.2.1 AMP_CR (0x404E)	315
30 比较器.....	317
30.1 比较器操作说明.....	317
30.1.1 比较器 CMP3	317
30.1.1.1 母线电流保护	319
30.1.1.2 逐波限流.....	319
30.1.2 比较器 CMP4	320
30.1.3 比较器 CMP5	321
30.1.4 比较器组 CMPG	321
30.1.5 比较器采样	325
30.1.6 比较器输出.....	326
30.2 比较器寄存器	326
30.2.1 CMP_CR0 (0xD5)	326
30.2.2 CMP_CR1 (0xD6)	327
30.2.3 CMP_CR2 (0xDA).....	327
30.2.4 CMP_CR3 (0xDC)	330
30.2.5 CMP_CR4 (0xE1).....	330
30.2.6 CMP_SAMR (0x40AD)	331
30.2.7 CMP_SR (0xD7)	332
30.2.8 EVT_FILT (0xD9).....	333
31 电源模块	334
31.1 LDO	334
31.1.1 LDO 模块的操作说明	334
31.2 低压检测.....	337
31.2.1 低压检测模块操作说明	337
31.2.2 CCFG2 (0x401D).....	338
31.2.3 LVSR (0xDB).....	338
32 FLASH.....	340
32.1 Flash 简介	340
32.2 Flash 操作说明	340
32.3 Flash 寄存器.....	340

32.3.1 FLA_CR (0x85)	340
32.3.2 FLA_KEY (0x84)	341
33 CRC	342
33.1 CRC 功能框图	342
33.2 CRC16 多项式	342
33.3 CRC16 基本逻辑图	343
33.4 操作说明	343
33.4.1 计算单个字节的 CRC	343
33.4.2 批量计算 ROM 数据 CRC	343
33.5 CRC 寄存器	344
33.5.1 CRC_CR (0x4022)	344
33.5.2 CRC_DIN (0x4021)	345
33.5.3 CRC_DR (0x4023)	345
33.5.4 CRC_BEG (0x4024)	346
33.5.5 CRC_CNT (0x4025)	346
34 休眠模式	347
34.1 休眠模式简介	347
34.2 休眠模式寄存器	347
34.2.1 PCON(0x87)	347
35 代码保护	349
35.1 代码保护简介	349
36 修改记录	352

符号意义说明

- 寄存器后的[]表示寄存器中的位。例: ABCD[XY]表示ABCD寄存器中的XY位
- 寄存器名中的x表示类似寄存器。例: TIMx_CR0表示TIM3_CR0和TIM4_CR0
- [m:n]表示位范围。例: [3:0]表示从bit3到bit0
- Pm.n表示Portm的第n个端口。例: P0.0表示Port0的0号端口
- 寄存器读写特性表示:
 - R: 只读
 - W: 只写
 - R/W: 可读可写
 - W0: 只可写0
 - W1: 只可写1
- 默认值为 - 时, 表示该位为不定值或无效值
- 对读出和写入代表不同意义的寄存器, 不可使用RMW指令
- Q格式是一种使用定点数存储浮点数的方式。最高位为符号位, 数据低Q值的位数为数字小数部分分配的位数, 剩余位数为数字整数部分分配的位数。例: Q12格式, 15位为符号位, 14 ~ 12位为整数位, 11 ~ 0位为分数位。Q12格式数字的真实值为-8 ~ 7.9998(对应0x8000 ~ 0x7FFF)。

英文缩写及说明

ADC: Analog to Digital Convertor 模数转换器
BEMF: Back Electromotive Force 反电动势
BLDC: Brushless Direct Current 无刷直流电机
CRC: Cyclic Redundancy Check 循环冗余校验功能
DAC: Digital to Analog Convertor 数模转换器
DMA: Direct Memory Access 不经过 CPU 直接与内存交换数据的方式
FG: Frequency Generator 频率发生器
FICE: Fortior Interactive Connectivity Establishment 峰昭专用交互式连接建立
FOC: Field Oriented Control 电机磁场定向控制法, 也称矢量控制法
FOSC: Fast Oscillator 内部快时钟
GPIO: General Purpose Input Output 通用输出输入端口
I²C: Inter Integrated Circuit 一种简单的双向二线制同步串行通信总线
IC: Integrated Circuit 集成电路
IRAM: Internal RAM 内置随机存储器
IDE: Integrated Development Environment 集成开发环境
LDO: Low Dropout Regulator 低压差稳压电源
LPF: Low Pass Filter 低通滤波器
LSB: Least Significant Bit 最低有效位
LVD: Low Voltage Detection 低电压检测
MDU: Multiplication Division Unit 乘除计算协处理器
ME: Motor Engine 峰昭特有电机驱动协处理器
MSB: Most Significant Bit 最高有效位
MOSFET: Metal Oxide Semiconductor Field Effect Transistor 金属氧化物半导体场效应晶体管
MR: Magnetic Sensor 磁阻传感器
NC: Not Connected 不连接
PGA: Programmable Gain Amplifier 可编程增益放大器
PI/PID: Proportional Integral/Proportional Integral Derivative 比例积分/比例积分微分控制器
PLL: Phase Locked Loop 锁相环
PWM: Pulse Width Modulation 脉冲宽度调制
QEP: Quadrature Encoder Pulse 正交编码器
RAM: Random Access Memory 随机存储器

RMW: Read Modified Write 读-修改-写指令
ROM: Read Only Memory 只读存储器
RSD: Rotating State Detection 顺逆风状态检测
RTC: Real Time Clock 实时时钟
SCL: Serial Clock Line 串行时钟线
SDA: Serial Data Line 串行数据线
SFR: Special Function Register 特殊功能寄存器
SMO: Sliding Mode Observer 滑模观测器
SOSC: Slow Oscillator 低速振荡器, 此处特指内部慢时钟
SPI: Serial Peripheral Interface 串行通信接口
SVPWM: Space Vector PWM 空间矢量脉冲宽度调制
UART: Universal Asynchronous Receiver/Transmitter 异步串行通信接口
WDT: Watch Dog Timer 看门狗定时器
XRAM: External RAM 外部随机存储器
XSFR: External SFR 外部特殊功能寄存器

1 系统介绍

1.1 特性

- FU6813L / FU6813P 电源电压:
 - 单电源高压模式(VCC_MODE = 0): VCC = 5V ~ 24V
 - 单电源低压模式(VCC_MODE = 1): VCC = VDD5 = 3V ~ 5.5V
 - 双电源模式(VCC_MODE = 1), VCC ≥ VDD5: VCC = 5V ~ 36V, VDD5 = 5V
- FU6813N 电源电压:
 - 单电源高压模式: VCC = 5V ~ 24V
 - 单电源低压模式: VCC = VDD5 = 3V ~ 5.5V
- FU6863Q 电源电压:
 - 模式 1: VCC_MODE = 0, VCC = 5V ~ 24V
 - 模式 2: VCC_MODE = 1, VCC = 5V ~ 24V, VDD5 = 3V ~ 5.5V
- 双核: 8051 内核和 ME
- 指令周期大多为 1T 或 2T
- 32KB Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能
- 256 bytes IRAM, 1.5K bytes XRAM
- ME: 集成低通滤波器(LPF)、比例积分器(PI)、BLDC 模块、FOC 模块
- 单周期 16*16 位乘法器, 16 周期 32 / 16 位除法器
- 4 级优先级中断、15 个中断源
- GPIO:
 - FU6813L: 34 个 GPIO
 - FU6813N: 20 个 GPIO
 - FU6813P: 35 个 GPIO
 - FU6863Q: 32 个 GPIO
- 定时器:
 - 2 个通用带抓捕功能可编程定时器
 - 1 个支持 QEP 解码编程定时器
 - 1 个通用定时器
 - 1 个 RTC 定时器
- 1 个 SPI
- 1 个 I²C
- 2 个 UART

- 2 通道 DMA, 支持用于 I²C/SPI/UART 数据传输
- 模拟外设:
 - 12 位 ADC, 1 μ s 转换时间, 可选择内部 VREF、外部 VREF 作参考电压
 - ADC 通道数:
 - ◆ FU6813L: 14 通道
 - ◆ FU6813N: 9 通道
 - ◆ FU6813P: 14 通道
 - ◆ FU6863Q: 14 通道
 - 内置 VREF 参考, 可配置 3V、4V、4.5V、VDD5 输出
 - 内置 VHALF(1/2 VREF)参考输出
 - 4 个独立运算放大器(FU6813N 为 2 个独立运算放大器)
 - 4 路模拟比较器
 - DAC: 1 路 9 位, 1 路 8 位, 1 路 6 位
- 驱动类型:
 - PWM 输出(适用于 FU6813)
 - 6N Predriver 输出(适用于 FU6863)
- BLDC 控制支持自动换相、逐波限流, 支持 HALL、BEMF 位置检测
- FOC 驱动支持单电阻、双电阻、三电阻电流采样 (FU6813N 只支持单电阻电流采样)
- FOC 驱动支持过调制
- 支持 PFC
- 时钟:
 - 系统时钟为内置 24MHz $\pm$ 2%精准时钟
 - 32.8kHz 低速时钟
 - 32768 晶体时钟
- Watch-dog
- 两线制 FICE 协议提供在线仿真功能

1.2 应用场景

无感/有感的 BLDC/PMSM、三相/单相感应电机、伺服电机。

油烟机、室内机、吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、压缩机、电动车、电动工具、航模等。

1.3 概述

FU6813_63 系列是一款集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片, ME 集成 FOC、MDU、LPF、PI、SVPWM/SPWM、PFC 等诸多硬件模块,可硬件自动完成电机 FOC/BLDC 运算控制; 8051 内核用于参数配置和日常事务处理, 双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T, 芯片内部集成有高速运算放大器、比较器、Predriver、高速 ADC、高速乘/除法器、CRC、SPI、I²C、UART、多种 TIMER、PWM 等功能, 内置高压 LDO, 适用于 BLDC/PMSM 电机的方波、SVPWM/SPWM、FOC 驱动控制。

以上为 6813_63 系列芯片功能的全面描述, 具体功能因型号而异, 请参考 2 引脚定义及 4 订购信息。

为便于描述和区分, 后续如有指明具体型号则表示该项特性为对应型号专有, FU6813 代指 FU6813 所有型号, 否则为 FU6813_63 系列芯片共有的特性。

FU6813 有不同型号: FU6813L(LQFP48)、FU6813N(QFN32)、FU6813P(LQFP52)

FU6863 型号为: FU6863Q(QFN56)

1.4 系统框图

1.4.1 FU6813L 功能框图

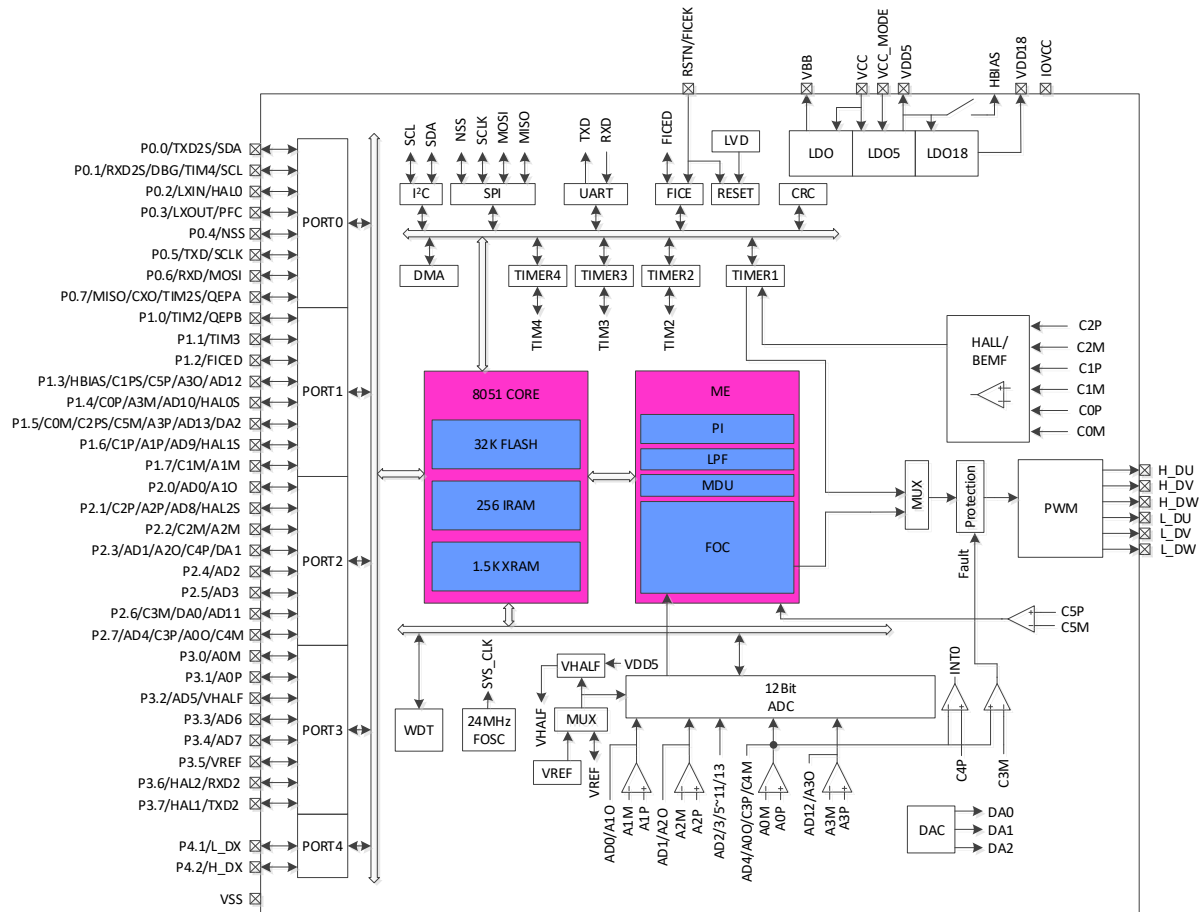


图 1-1 FU6813L 功能框图

1.4.2 FU6813N 功能框图

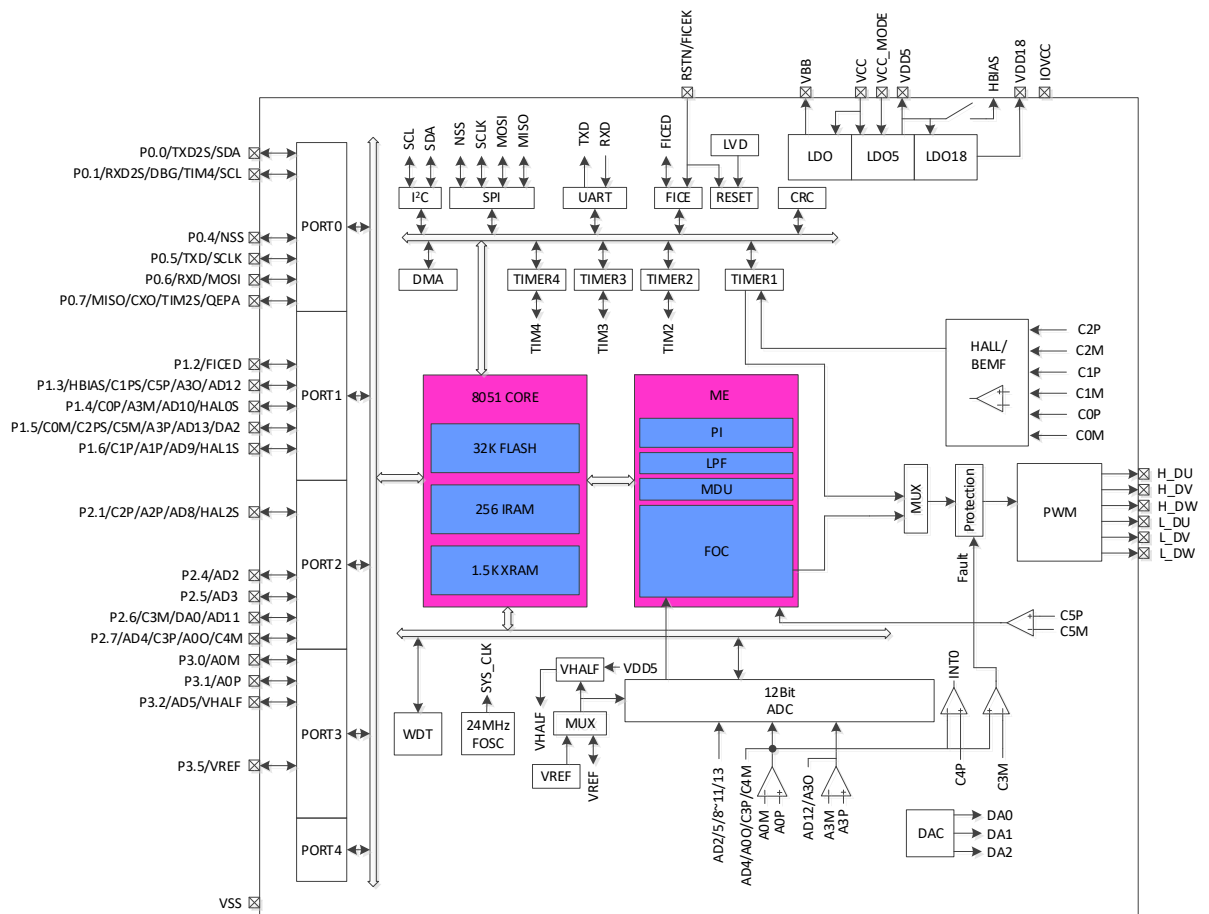


图 1-2 FU6813N 功能框图

1.4.3 FU6813P 功能框图

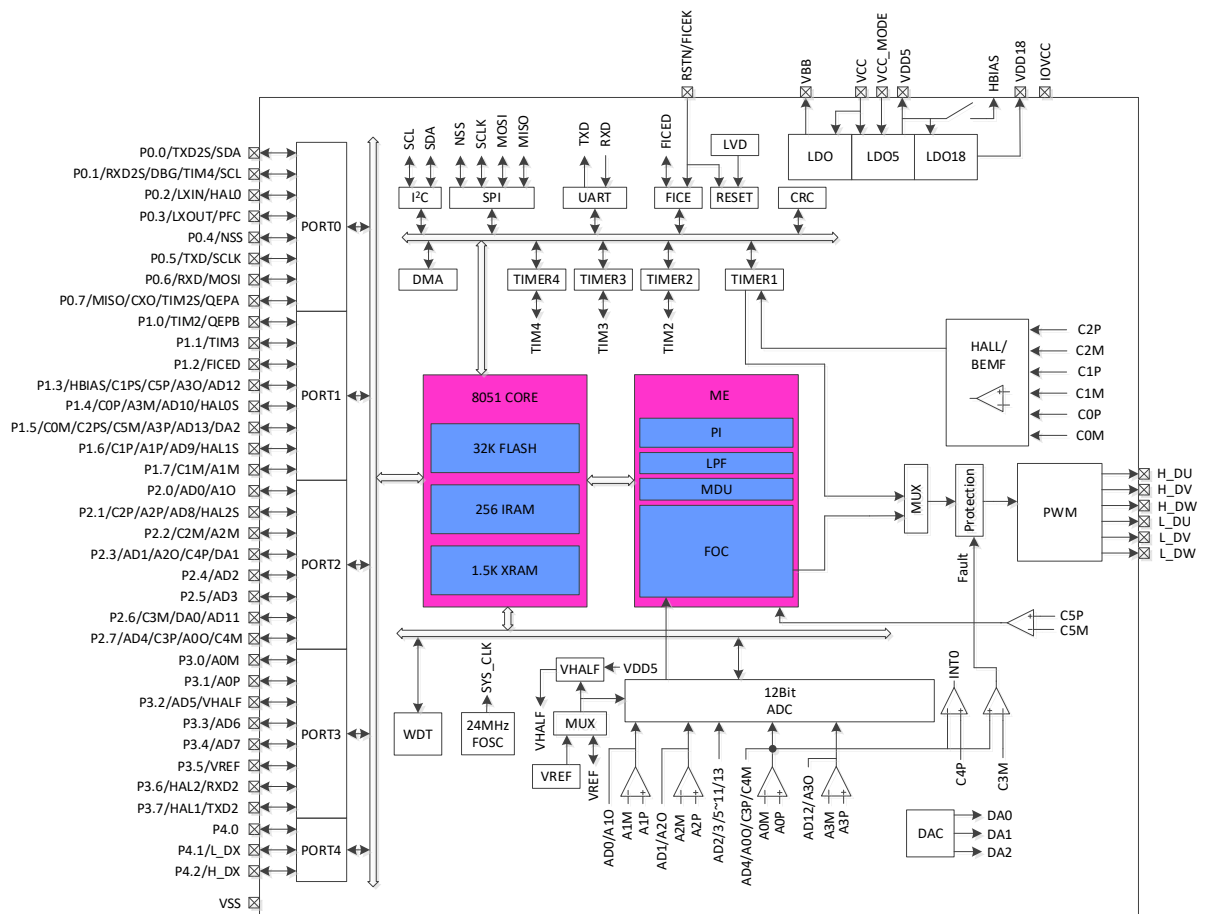


图 1-3 FU6813P 功能框图

1.4.4 FU6863Q 功能框图

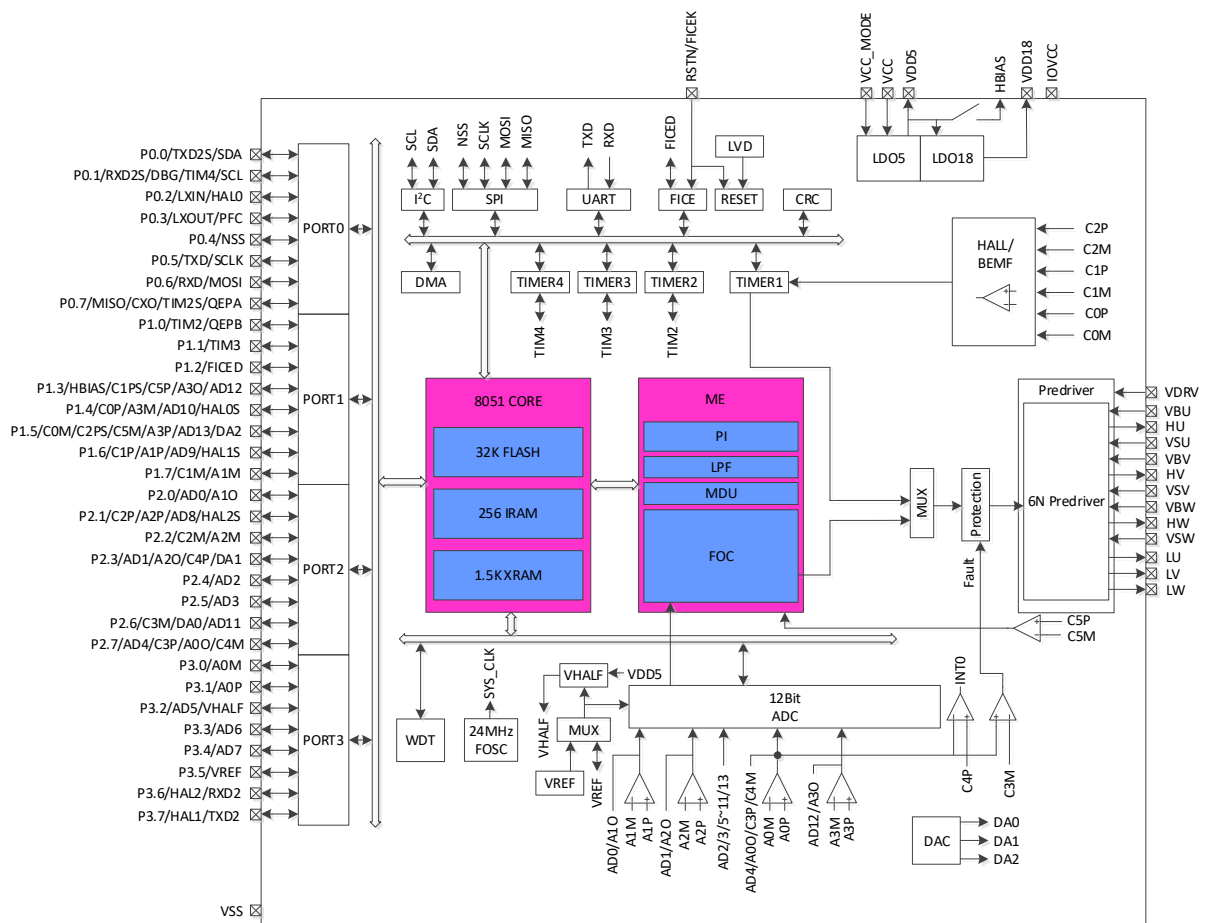


图 1-4 FU6863Q 功能框图

1.5 Memory 空间

内部存储空间分为指令空间（Program Memory）和数据空间（Data Memory），两个空间独立编址。

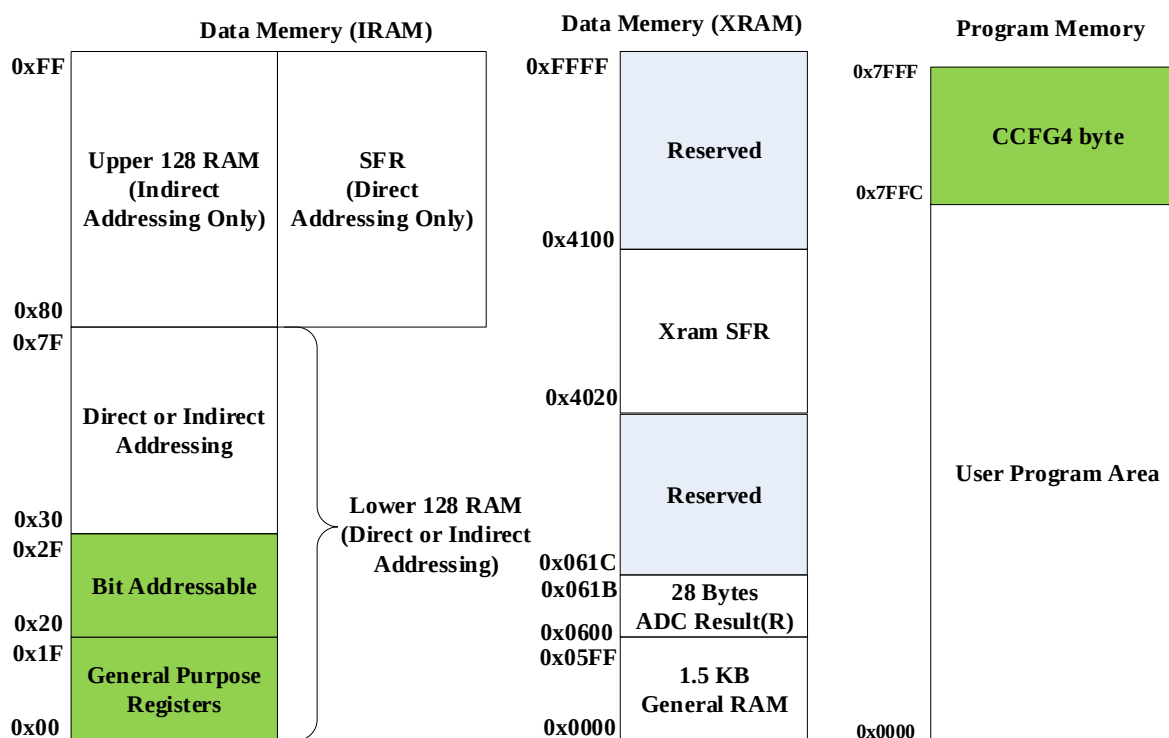


图 1-5 Memory 空间分配

1.5.1 Program Memory

指令空间可寻址范围 0x0000-0x7FFF，复位后 CPU 从 0x0000 开始执行。指令空间存储介质为 FLASH。

1.5.2 Data Memory

数据空间分为外部数据空间（External Data Memory）和内部数据空间（Internal Data Memory&SFRs）。

外部数据空间仅可通过 MOVX 指令访问，范围为 0x0000-0x02FF。

内部数据空间如图 1-5 所示。0x00-0x1F 包含 4 组，每组 8 个寄存器；0x20~0x2F 的 16Bytes 支持 bit 寻址操作；0x30-0x7F 支持直接寻址和间接寻址；0x80-0xFF 间接寻址时访问的是 RAM 空间，直接寻址时访问的是 SFRs。堆栈空间位于内部数据空间。

1.5.3 SFR

表 1-1 特殊功能寄存器(SFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT	PI_CR			P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B		PI_KIL	PI_KIH	PI_UKMAXL	PI_UKMAXH	PI_UKMINL	PI_UKMINH
0xE8	P4	P4_OE	PI_EKL	PI_EKH	PI_UKL	PI_UKH	PI_KPL	PI_KPH
0xE0	ACC		PI_EK1L	PI_EK1H	PI_UKSL	PI_UKSH		
0xD8	IP3	EVT_FILT	CMP_CR2	LVSR	CMP_CR3			
0xD0	PSW	P1_IE	P1_IF	P2_IE	P2_IF	CMP_CR0	CMP_CR1	CMP_SR
0xC8	IP2	RST_SR	MDU_MD	MDU_D				
0xC0	IP1	MDU_CR	MDU_CL	MDU_CH	MDU_BL	MDU_BH	MDU_AL	MDU_AH
0xB8	IP0							
0xB0	P3							
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0	P2	TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON	UT2_DR	UT2_CR					
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注:

- 地址低 4 位为 0 或 8 地址的寄存器可位寻址
- 有双下划线的寄存器需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的

1.5.4 XSFR

表 1-2 扩展特殊功能寄存器(XSFR)地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40f8	IAC_KPH	IAC_KPL	IAC_KIH	IAC_KIL	IAC_UKMAXH	IAC_UKMAXL	IAC_UKMINH/ PFC_TRGDLY+ OUTARRH	IAC_UKMINL/ OUTARRL
0x40f0	UDC_UKMAXH	UDC_UKMAXL	UDC_UKMINH/ PFC_KM	UDC_UKMINL/ PFC_CR1	IAC_REFH	IAC_REFL	IAC_UKH	IAC_UKL
0x40e8	UDC_REFH	UDC_REFL	UDC_UKH	UDC_UKL	UDC_KPH	UDC_KPL	UDC_KIH	UDC_KIL
	UDC_EKH	UDC_EKL						
0x40e0	PFC_CR0	PFC_ADCCH	PFC_CSOH	PFC_CSOL	PFC_ARRH/ PFC_UAVGH	PFC_ARRL/ PFC_UAVGL	PFC_DRH	PFC_DRL
0x40d8	FOC_POWH	FOC_POWL	FOC_IAMAXH	FOC_IAMAXL	FOC_IBMAXH	FOC_IBMAXL	FOC_ICMAXH	FOC_ICMAXL
0x40d0	FOC_EALPH	FOC_EALPL	FOC_EBETH	FOC_EBETL	FOC_EOMEH	FOC_EOMEL	FOC_UQEXH	FOC_UQEXL
0x40c8	FOC_IBH	FOC_IBL	FOC_IAH	FOC_IAL	FOC_THETAH	FOC_THETAL	FOC_ETHETAH	FOC_ETHETAL
0x40c0	FOC_IBETH	FOC_IBETL	FOC_VBETH/ FOC_UDCPSH	FOC_VBETL/ FOC_UDCPSL	FOC_VALPH/ FOC_UQCPSH	FOC_VALPL/ FOC_UQCPSL	FOC_ICH	FOC_ICL
0x40b8	FOC_UDH	FOC_UDL	FOC_UQH	FOC_UQL	FOC_IDH	FOC_IDL	FOC_IQH	FOC_IQL
0x40b0	FOC_DMAXH	FOC_DMAXL	FOC_DMINH	FOC_DMINL	FOC_QMAXH	FOC_QMAXL	FOC_QMINH	FOC_QMINL
0x40a8	FOC_RTHESTEPH	FOC_RTHESTEPL	FOC_RTHEACCH	FOC_RTHEACCL	FOC_RTHECNT	FOC_THECOR/ CMP_SAMR	FOC_THECOMPH	FOC_THECOMPL
0x40a0	FOC_CR0	FOC_CR1	FOC_TSMIN	FOC_TGLI	FOC_TBLO	FOC_TRGDLY	FOC_CSOH	FOC_CSOL
0x4098	FOC_UDCFLTH/ TIM1_ITRIPH	FOC_UDCFLTL/ TIM1_ITRIPL	PFC_UACH	PFC_UACL	PFC_IACH	PFC_IACL	PFC_CR2	
0x4090	FOC_IDREFH/ TIM1_URESH	FOC_IDREFL/ TIM1_URESL	FOC_IQREFH/ TIM1_UGNH	FOC_IQREFL/ TIM1_UGNL	FOC_DQKPH/ TIM1_KFH	FOC_DQKPL/ TIM1_KFL	FOC_DQKIH/ TIM1_KRH	FOC_DQKIL/ TIM1_KRL
0x4088	FOC_EK3H/ TIM1_RARRH	FOC_EK3L/ TIM1_RARRL	FOC_EK4H/ TIM1_RCNTRH	FOC_EK4L/ TIM1_RCNTRL	FOC_EK1H/ TIM1_UCOPH	FOC_EK1L/ TIM1_UCOPL	FOC_EK2H/ TIM1_UFLPH	FOC_EK2L/ TIM1_UFLPL
0x4080	FOC_FBASEH/ TIM1_DBR7H	FOC_FBASEL/ TIM1_DBR7L	FOC_EFREQACCH/ TIM1_BCNTRH	FOC_EFREQACCL/ TIM1_BCNTRL	FOC_EFREQMINH/ TIM1_BCCRH	FOC_EFREQMINL/ TIM1_BCCRL	FOC_EFREQHOLDH/ TIM1_BARRH	FOC_EFREQHOLDL/ TIM1_BARRL
0x4078	FOC_KSLIDEH/ TIM1_DBR3H	FOC_KSLIDEL/ TIM1_DBR3L	FOC_EKLPMINH/ TIM1_DBR4H	FOC_EKLPMINL/ TIM1_DBR4L	FOC_EBMFKH/ TIM1_DBR5H	FOC_EBMFKL/ TIM1_DBR5L	FOC_OMEKLPFH/ TIM1_DBR6H	FOC_OMEKLPFL/ TIM1_DBR6L

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x4070	TIM1_BCORH	TIM1_BCORL	TIM1_CR5		FOC_EKPH/ TIM1_DBR1H	FOC_EKPL/ TIM1_DBR1L	FOC_EKIH/ TIM1_DBR2H	FOC_EKIL/ TIM1_DBR2L
0x4068	TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	
0x4060	DRV_DTR	DRV_SR	DRV_CR		SYST_ARRH	SYST_ARRL		
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	P0_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048				DAC_DR	PH_SEL		AMP_CR	VREF_VHALF_CR
0x4040	DMA1_CR1M	DMA1_CR1L	UT2_BAUDL	UT2_BAUDH	CAL_CR0	CAL_CR1		
0x4038	ADC_SCYC	ADC_CR	DMA0_CR0	DMA1_CR0	DMA0_CR1H	DMA0_CR1M	DMA0_CR1L	DMA1_CR1H
0x4030	SPI_CR0	SPI_CR1	SPI_CLK	SPI_DR		DAC_CR	ADC_MASK_SYSCH	ADC_MASK_SYSCL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC0TMH	RTC0TML	RTC0STA	
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_REL
0x4018								
0x0618	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL			--	--
0x0610	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL
0x0608	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0600	AD0_DRH	AD0_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL

注:

- 有双下划线的寄存器需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的。
- 芯片 SFR 分为两部分，一部分映射在内部数据空间的 SFR 区域，一部分映射在外部数据空间。

2 引脚定义

IO 类型说明:

- DI = 数字输入
- DO = 数字输出
- DB = 数字双向
- AI = 模拟输入
- AO = 模拟输出
- P = 电源

2.1 FU6813L LQFP48 引脚列表

表 2-1 FU6813L LQFP48 引脚列表

引脚	FU6813L LQFP48	IO 类型	功能描述
P2.2/ C2M/ A2M	1	DB/ AI/ AI	GPIO,可配置外部 INT1 输入 CMP2 负输入端 AMP2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	2	DB/ AI/ AO/ AI/ DO	GPIO,可配置外部 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	3	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 2 输入, 母线电压信号输入
P2.5/ AD3	4	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	5	DB/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入

引脚	FU6813L LQFP48	IO 类型	功能描述
P2.7/ AD4/ C3P/ A0O/ C4M	6	DB/ AI/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	7	DB/ AI	GPIO AMP0 负输入
P3.1/ A0P	8	DB/ AI	GPIO AMP0 正输入
P3.2/ AD5/ VHALF	9	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1 μ F 电容
P3.3/ AD6	10	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	11	DB AI	GPIO AD 通道 7 输入
P3.5/ VREF	12	DB/ AI	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外接 1 μ F ~ 4.7 μ F 电容
VSS	13	P	数字地
IOVCC	14	P	IO 电源输入, 3V ~ 5.5V, 并接 1 μ F~ 10 μ F 电容到地, IOVCC $\leq$ VDD5, IOVCC 供电的 IO 为: P3.7~6、P0.x、P1.1~0、P4.2~1、H_DU、H_DV、H_DW、L_DU、L_DV、L_DW, 其余 IO 仍用 VDD5 供电
P3.6/ HAL2/ RXD2	15	DB/ DI/ DI	GPIO HALL2 逻辑电平输入 UART2 RXD 输入
P3.7/ HAL1/ TXD2	16	DB/ DI/ DO	GPIO HALL1 逻辑电平输入 UART2 TXD 输出
P0.0/ TXD2S/ SDA	17	DO/ DB/ DO	GPIO,可配置外部 INT0 输入 功能转移后 UART2 TXD 输出 I ² C SDA, 集电极开漏输出, 可配置 4.7K 上拉电阻

引脚	FU6813L LQFP48	IO 类型	功能描述
P0.1/ RXD2S/ DBG/ TIM4/ SCL	18	DB/ DI/ DO/ DB/ DB	GPIO 功能转移后 UART2 RXD 输入 Debug 端口 Timer4 捕获模式输入 I ² C SCL 时钟, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.2/ LXIN/ HAL0	19	DB/ AI/ DI	GPIO 32768 晶体时钟输入 HALL0 逻辑电平输入
P0.3/ LXOUT/ PFC	20	DB/ AO/ DO	GPIO 32768 晶体时钟输出 PFC 输出
P0.4/ NSS	21	DB/ DB	GPIO SPI 的选择端口
P0.5/ TXD/ SCLK	22	DB/ DO/ DB	GPIO UART1 TXD 输出 SPI 接口时钟 CLK
P0.6/ RXD/ MOSI	23	DB/ DI/ DB	GPIO UART1 RXD 输入 SPI_MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	24	DB/ DB/ DO/ DB/ DI	GPIO SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPB	25	DB/ DB/ DI	GPIO, 可配置外部 INT1 输入 Timer2 功能转移前捕获模式输入或 PWM 模式输出 QEP 编码 B 输入
P1.1/ TIM3	26	DB/ DB	GPIO, 可配置外部 INT1 输入 Timer3 捕获模式输入
P4.1/ L_DX	27	DB/ DO	GPIO PWM 下桥 X 相输出
P4.2/ H_DX	28	DB/ DO	GPIO PWM 上桥 X 相输出
L_DU	29	DO	PWM 下桥 U 相输出
L_DV	30	DO	PWM 下桥 V 相输出
L_DW	31	DO	PWM 下桥 W 相输出

引脚	FU6813L LQFP48	IO 类型	功能描述
H_DU	32	DO	PWM 上桥 U 相输出
H_DV	33	DO	PWM 上桥 V 相输出
H_DW	34	DO	PWM 上桥 W 相输出
VCC	35	P	电源输入，电压范围由电源模式由 VCC_MODE 决定，外接 10μF 或更大滤波电容。 ■ 单电源高压模式： VCC_MODE = 0，外部电源从 VCC 输入 5V ~ 24V，VDD5 由内部 LDO 产生； ■ 单电源低压模式： VCC_MODE = 1(即与 VDD5 相连)，外部电源从 VDD5 输入 3V ~ 5.5V，同时将 VCC 与 VDD5 短接； ■ 双电源模式： VCC_MODE = 1(即与 VDD5 相连)，外部电源 1 从 VCC 输入 5V ~ 36V，外部电源 2 从 VDD5 输入 5V
VSS	36	P	数字地
VDD5	37	P	中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，电源接法请参考 VCC 引脚描述，外接 1μF ~ 4.7μF 电容。 中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定。 VCC_MODE = 0 时，内部 LDO 输出 5V 电源； VCC_MODE = 1 时，从外部灌入 3V ~ 5.5V 电源
VCC_MODE	38	DI	输入电源模式控制，控制模式参考 VCC 引脚功能描述
RSTN/ FICEK	39	DI/ DI	外部复位输入，内置上拉电阻 FICE 调试接口时钟端
VDD18	40	P	1.8V LDO 输出电源，外接 1 μ F ~ 4.7 μ F 电容
P1.2/ FICED	41	DB/ DB	GPIO,可配置外部 INT1 输入 FICE 数据端口
P1.3/ HBIAS/ C1PS/ C5P/ A3O/ AD12	42	DB/ DO/ AI/ AI/ DO/ AI	GPIO HALL 偏置电源，内部通过开关连接 VDD5 功能转移后比较器 C1 正输入端 比较器 C5 正输入端 AMP3 输出端 ADC 通道 12 输入

引脚	FU6813L LQFP48	IO 类型	功能描述
P1.4/ C0P/ A3M/ AD10/ HAL0S	43	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 比较器 C0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/ C2PS/ C5M/ A3P/ AD13/ DA2	44	DB/ AI/ AI/ AI/ AI/ AI/ AO	GPIO,可配置外部 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 CMP5 负输入端 AMP3 正输入端 ADC 通道 13 输入 DAC2 的输出, 无 Buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	45	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1.7/ C1M/ A1M	46	DB/ AI/ AI	GPIO,可配置外部 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A1O	47	DB/ AI/ AO	GPIO,可配置外部 INT1 输入 ADC 通道 0 输入 AMP1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	48	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 比较器 2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入

2.2 FU6813L LQFP48 引脚图

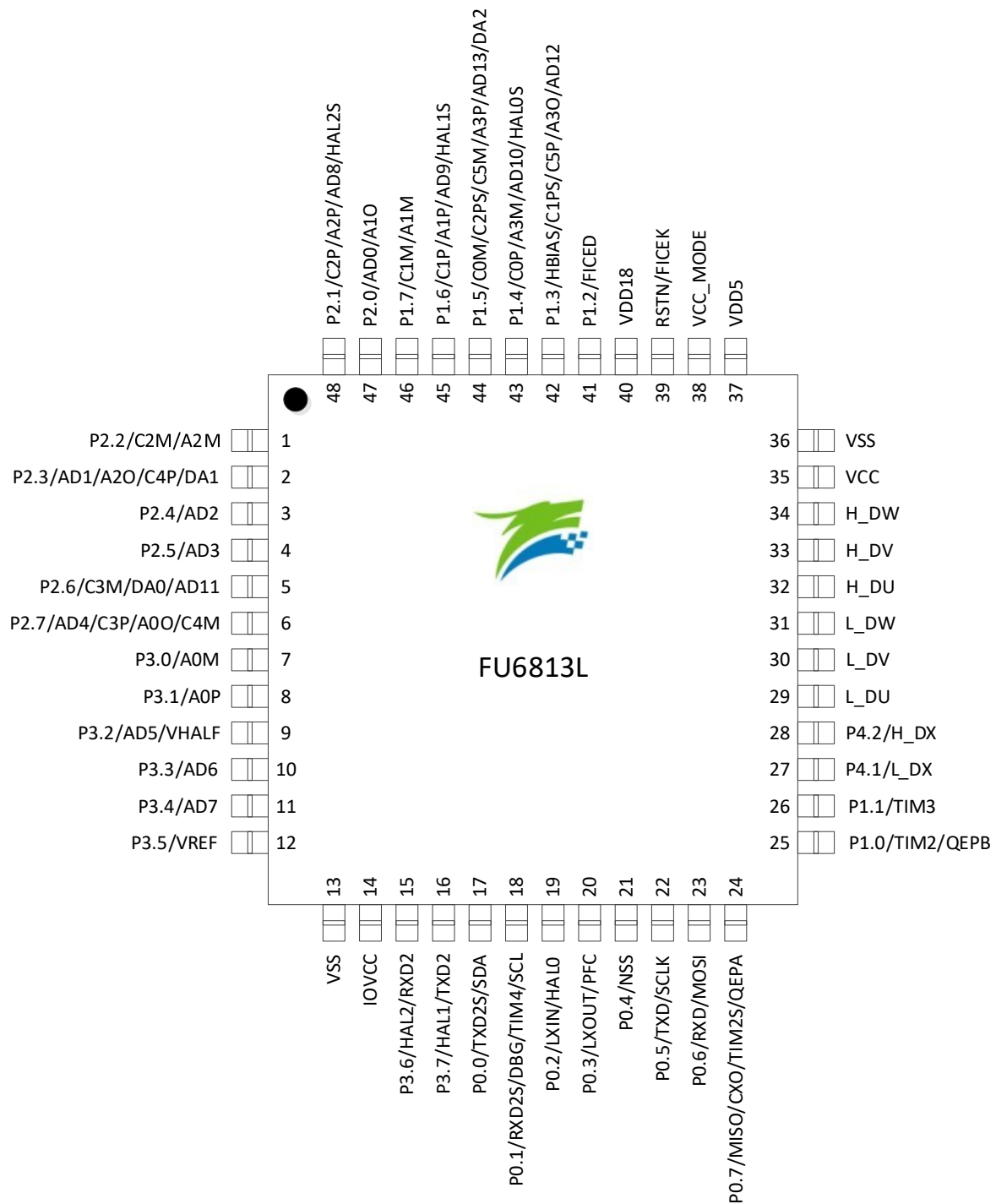


图 2-1 FU6813L LQFP48 引脚图

2.3 FU6813N QFN32 引脚列表

表 2-2 FU6813N QFN32 引脚列表

引脚	FU6813N QFN32	IO 类型	功能描述
P2.1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP2 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2.4/ AD2	2	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 2 输入, 母线电压信号输入
P2.6/ C3M/ DA0/ AD11	3	DB/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 CMP3 的负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	4	DB/ AI/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	5	DB/ AI	GPIO AMP0 负输入
P3.1/ A0P	6	DB/ AI	GPIO 运放 0 正输入
P3.2/ AD5/ VHALF	7	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1 μ F 电容
P3.5/ VREF	8	DB/ AI	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外接 1 μ F ~ 4.7 μ F 电容
IOVCC	9	P	IO 电源输入, 3V ~ 5.5V, 并接 1 μ F ~ 10 μ F 电容到地, IOVCC $\leq$ VDD5, IOVCC 供电的 IO 为: P0.x、P1.1、H_DU、H_DV、H_DW、L_DU、L_DV、L_DW, 其余 IO 仍用 VDD5 供电
P0.0/ TXD2S/ SDA	10	DO/ DB/ DO	GPIO,可配置外部 INT0 输入 功能转移后 UART2 TXD 输出 I ² C SDA, 集电极开漏输出, 可配置 4.7K 上拉电阻

引脚	FU6813N QFN32	IO 类型	功能描述
P0.1/ RXD2S/ DBG/ TIM4/ SCL	11	DB/ DI/ DO/ DB/ DB	GPIO 功能转移后 UART2 RXD 输入 Debug 端口 Timer4 捕获模式输入 I ² C SCL 时钟, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.4/ NSS	12	DB/ DB	GPIO SPI 的选择端口
P0.5/ TXD/ SCLK	13	DB/ DO/ DB	GPIO UART1 TXD 输出 SPI 接口时钟 CLK
P0.6/ RXD/ MOSI	14	DB/ DI/ DB	GPIO UART1 RXD 输入 SPI_MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	15	DB/ DB/ DO/ DB/ DI	GPIO SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入
P1.1/ TIM3	16	DB/ DB	GPIO, 可配置外部 INT1 输入 Timer3 捕获模式输入
L_DU	17	DO	PWM 下桥 U 相输出
L_DV	18	DO	PWM 下桥 V 相输出
L_DW	19	DO	PWM 下桥 W 相输出
H_DU	20	DO	PWM 上桥 U 相输出
H_DV	21	DO	PWM 上桥 V 相输出
H_DW	22	DO	PWM 上桥 W 相输出
VCC	23	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10μF 或更大滤波电容。 ■ 单电源高压模式: 外部电源从 VCC 输入 5V ~ 24V, VDD5 由内部 LDO 产生; ■ 单电源低压模式: 外部电源从 VDD5 输入 3V ~ 5.5V, 同时将 VCC 与 VDD5 短接;
VSS	24	P	数字地

引脚	FU6813N QFN32	IO 类型	功能描述
VDD5	25	P	中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，电源接法请参考 VCC 引脚描述，外接 1 μ F ~ 4.7 μ F 电容。 VCC_MODE = 0 时，内部 LDO 输出 5V 电源； VCC_MODE = 1 时，从外部灌入 3V ~ 5.5V 电源
RSTN/ FICEK	26	DI/ DI	外部复位输入，内置上拉电阻 FICE 调试接口时钟端
VDD18	27	P	1.8V LDO 输出电源，外接 1 μ F ~ 4.7 μ F 电容
P1.2/ FICED	28	DB/ DB	GPIO,可配置外部 INT1 输入 FICE 数据端口
P1.3/ HBIAS/ C1PS/ C5P/ A3O/ AD12	29	DB/ DO/ AI/ AI/ DO/ AI	GPIO HALL 偏置电源，内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 CMP5 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ C0P/ A3M/ AD10/ HAL0S	30	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/ C2PS/ C5M/ A3P/ AD13/ DA2	31	DB/ AI/ AI/ AI/ AI/ AI/ AO	GPIO,可配置外部 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 CMP5 负输入端 AMP3 正输入端 ADC 通道 13 输入 DAC2 的输出，无 Buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	32	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入

2.4 FU6813N QFN32 引脚图

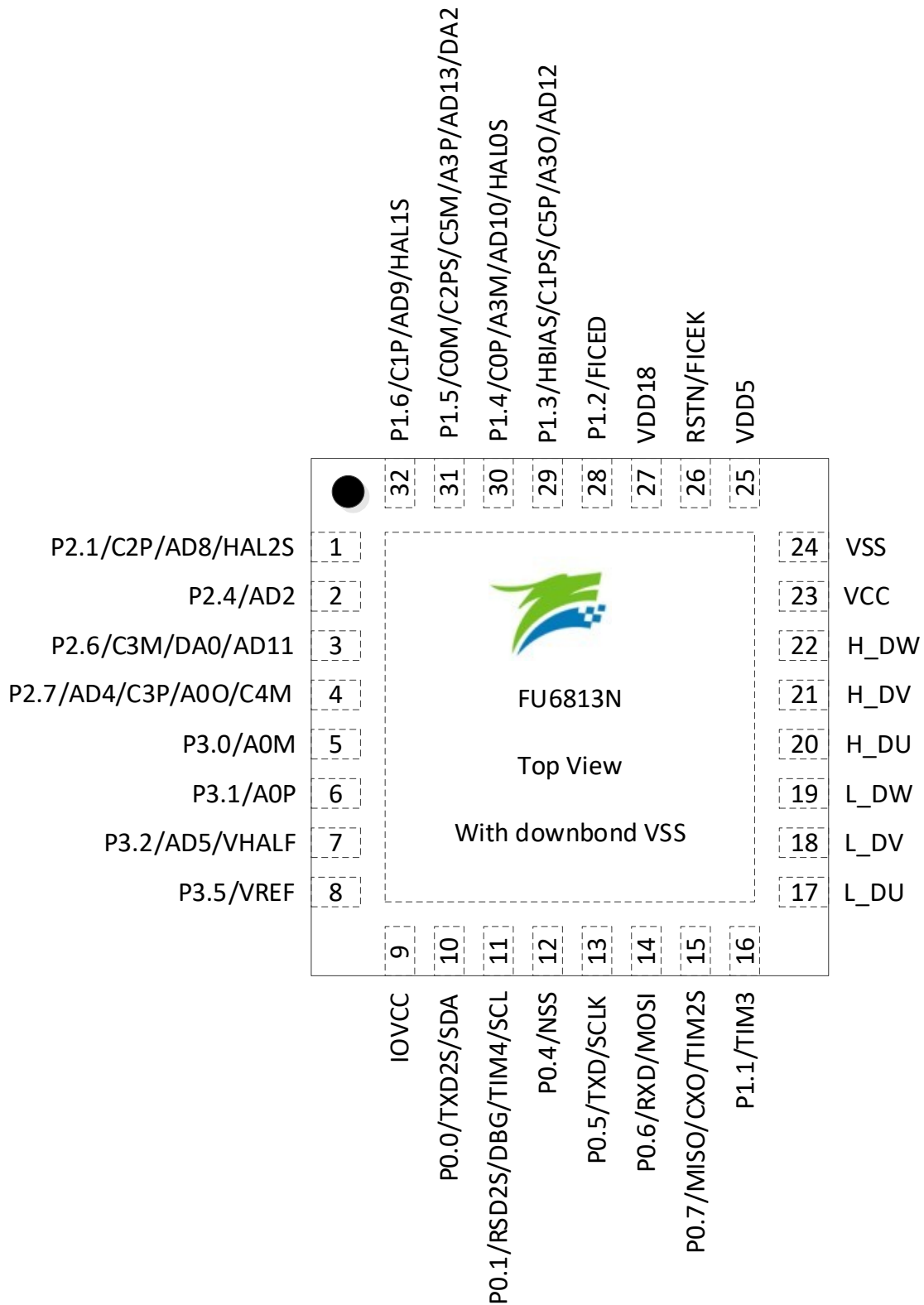


图 2-2 FU6813N QFN32 引脚图

2.5 FU6813P LQFP52 引脚列表

表 2-3 FU6813P LQFP52 引脚列表

引脚	FU6813P LQFP52	IO 类型	功能描述
P2.3/ AD1/ A2O/ C4P/ DA1	1	DB/ AI/ AO/ AI/ DO	GPIO,可配置外部 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	2	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 2 输入, 母线电压信号输入
P2.5/ AD3	3	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	4	DB/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	5	DB/ AI/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	6	DB/ AI	GPIO AMP0 负输入
P3.1/ A0P	7	DB/ AI	GPIO 运放 0 正输入
P3.2/ AD5/ VHALF	8	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1 μ F 电容
P3.3/ AD6	9	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	10	DB AI	GPIO AD 通道 7 输入
P3.5/ VREF	11	DB/ AI	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外接 1 μ F ~ 4.7 μ F 电容
NC	12		NC
VSS	13	P	数字地

引脚	FU6813P LQFP52	IO 类型	功能描述
IOVCC	14	P	IO 电源输入, 3V ~ 5.5V, 并接 1 μ F ~ 10 μ F 电容到地, IOVCC $\leq$ VDD5, IOVCC 供电的 IO 为: P3.7~6、P0.x、P1.1~0、P4.2~1、H_DU、H_DV、H_DW、L_DU、L_DV、L_DW, 其余 IO 仍用 VDD5 供电
P3.6/ HAL2/ RXD2	15	DB/ DI/ DI	GPIO HALL2 逻辑电平输入 UART2 RXD 输入
P3.7/ HAL1/ TXD2	16	DB/ DI/ DO	GPIO HALL1 逻辑电平输入 UART2 TXD 输出
P0.0/ TXD2S/ SDA	17	DO/ DB/ DO	GPIO, 可配置外部 INT0 输入 功能转移后 UART2 TXD 输出 I ² C SDA, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.1/ RXD2S/ DBG/ TIM4/ SCL	18	DB/ DI/ DO/ DB/ DB	GPIO 功能转移后 UART2 RXD 输入 Debug 端口 Timer4 捕获模式输入 I ² C SCL 时钟, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.2/ LXIN/ HAL0	19	DB/ AI/ DI	GPIO 32768 晶体时钟输入 HALL0 逻辑电平输入
P0.3/ LXOUT/ PFC	20	DB/ AO/ DO	GPIO 32768 晶体时钟输出 PFC 输出
P0.4/ NSS	21	DB/ DB	GPIO SPI 的选择端口
P0.5/ TXD/ SCLK	22	DB/ DO/ DB	GPIO UART1 TXD 输出 SPI 接口时钟 CLK
P0.6/ RXD/ MOSI	23	DB/ DI/ DB	GPIO UART1 RXD 输入 SPI_MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	24	DB/ DB/ DO/ DB/ DI	GPIO SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入
P1.0/ TIM2/	25	DB/ DB/	GPIO, 可配置外部 INT1 输入 Timer2 功能转移前捕获模式输入或 PWM 模式输出

引脚	FU6813P LQFP52	IO 类型	功能描述
QEPB		DI	QEP 编码 B 输入
P1.1/ TIM3	26	DB/ DB	GPIO,可配置外部 INT1 输入 Timer3 捕获模式输入
P4.0	27	DB	GPIO
P4.1/ L_DX	28	DB/ DO	GPIO PWM 下桥 X 相输出
P4.2/ H_DX	29	DB/ DO	GPIO PWM 上桥 X 相输出
VBB	30	P	内部 15V LDO 输出电源 当 $VCC \leq 15V$ 时 $VBB = VCC$ 当 $VCC > 15V$ 时 $VBB = 15V$ 建议外置 $10\mu F$ 和 $0.1\mu F$ 电容并联至 GND, 可用于 Predriver 供电
L_DU	31	DO	PWM 下桥 U 相输出
L_DV	32	DO	PWM 下桥 V 相输出
L_DW	33	DO	PWM 下桥 W 相输出
H_DU	34	DO	PWM 上桥 U 相输出
H_DV	35	DO	PWM 上桥 V 相输出
H_DW	36	DO	PWM 上桥 W 相输出
NC	37		NC
VCC	38	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 $10\mu F$ 或更大滤波电容。 ■ 单电源高压模式: $VCC_MODE = 0$, 外部电源从 VCC 输入 $5V \sim 24V$, VDD5 由内部 LDO 产生; ■ 单电源低压模式: $VCC_MODE = 1$ (即与 VDD5 相连), 外部电源从 VDD5 输入 $3V \sim 5.5V$, 同时将 VCC 与 VDD5 短接; ■ 双电源模式: $VCC_MODE = 1$ (即与 VDD5 相连), 外部电源 1 从 VCC 输入 $5V \sim 36V$, 外部电源 2 从 VDD5 输入 $5V$
VSS	39	P	数字地
VDD5	40	P	中压电源输入或内部 $5V$ LDO 输出电源, 由 VCC_MODE 决定, 电源接法请参考 VCC 引脚描述, 外接 $1\mu F \sim 4.7\mu F$ 电容。 中压电源输入或内部 $5V$ LDO 输出电源, 由 VCC_MODE 决定。 $VCC_MODE = 0$ 时, 内部 LDO 输出 $5V$ 电源; $VCC_MODE = 1$ 时, 从外部灌入 $3V \sim 5.5V$ 电源
VCC_MODE	41	DI	输入电源模式控制, 控制模式参考 VCC 引脚功能描述
RSTN/ FICEK	42	DI/ DI	外部复位输入, 内置上拉电阻 FICE 调试接口时钟端

引脚	FU6813P LQFP52	IO 类型	功能描述
VDD18	43	P	1.8V LDO 输出电源, 外接 1 μ F ~ 4.7 μ F 电容
P1.2/ FICED	44	DB/ DB	GPIO,可配置外部 INT1 输入 FICE 数据端口
P1.3/ HBIAS/ C1PS/ C5P/ A3O/ AD12	45	DB/ DO/ AI/ AI/ DO/ AI	GPIO HALL 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 CMP5 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ C0P/ A3M/ AD10/ HAL0S	46	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/ C2PS/ C5M/ A3P/ AD13/ DA2	47	DB/ AI/ AI/ AI/ AI/ AI/ AO	GPIO,可配置外部 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 CMP5 负输入端 AMP3 正输入端 ADC 通道 13 输入 DAC2 的输出, 无 buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	48	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1.7/ C1M/ A1M	49	DB/ AI/ AI	GPIO,可配置外部 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A1O	50	DB/ AI/ AO	GPIO,可配置外部 INT1 输入 ADC 通道 0 输入 AMP1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	51	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP22 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2.2/ C2M/	52	DB/ AI/	GPIO,可配置外部 INT1 输入 CMP2 负输入端

引脚	FU6813P LQFP52	IO 类型	功能描述
A2M		AI	AMP2 负输入端

2.6 FU6813P LQFP52 引脚图

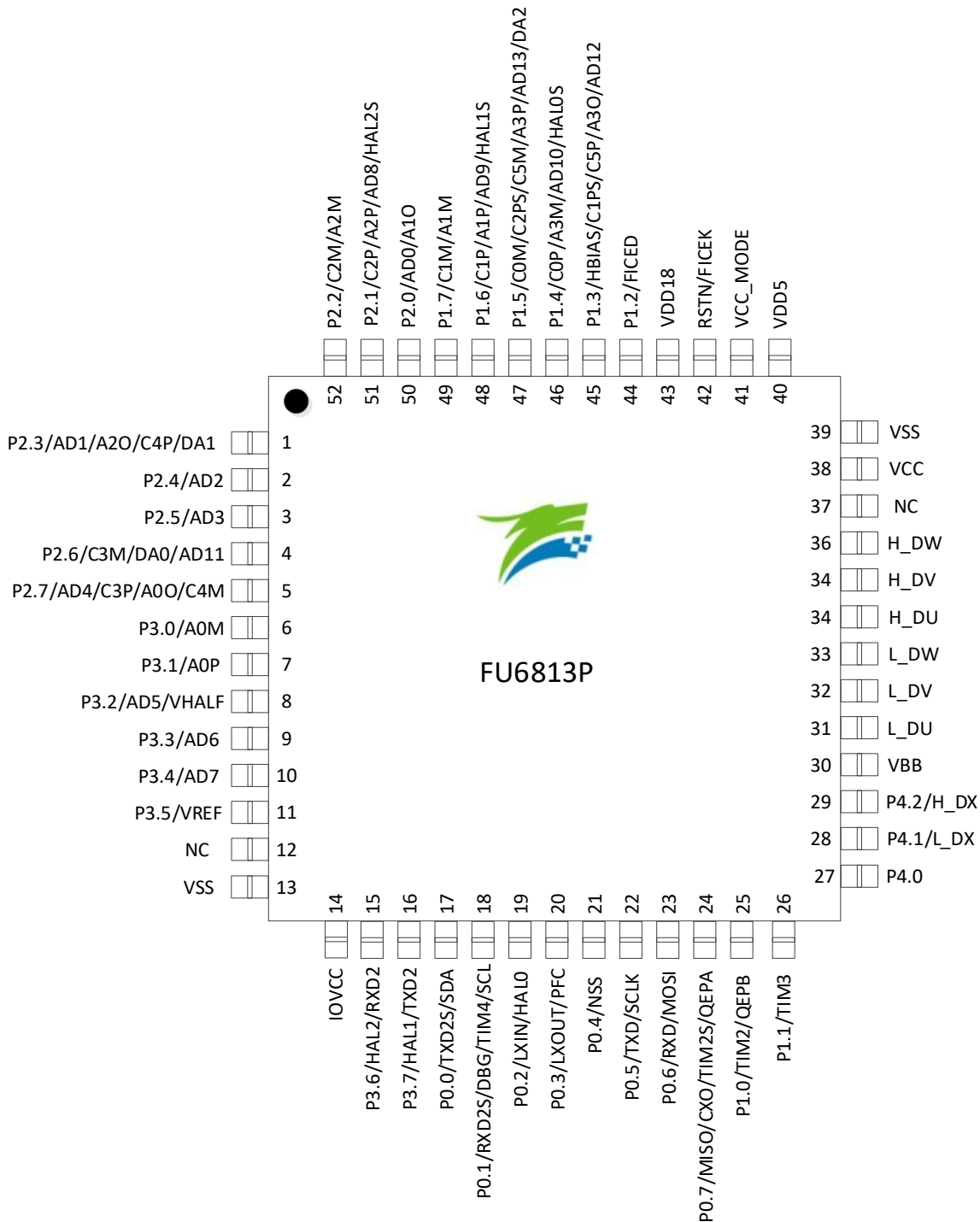


图 2-3 FU6813P LQFP52 引脚图

2.7 FU6863Q QFN56 引脚列表

表 2-4 FU6863Q QFN56 引脚列表

引脚	FU6863Q QFN56	IO 类型	功能描述
VSU	1	P	6N Predriver U 相输入，用于 U 相上桥自举的地端参考
HU	2	DO	6N Predriver U 相上桥 PWM 输出
VBU	3	P	6N Predriver U 相上桥自举电源
VSV	4	P	6N Predriver V 相输入，用于 V 相上桥自举的地端参考
HV	5	DO	6N Predriver V 相上桥 PWM 输出
VBV	6	P	6N Predriver V 相上桥自举电源
VSW	7	P	6N Predriver W 相输入，用于 W 相上桥自举的地端参考
HW	8	DO	6N Predriver W 相上桥 PWM 输出
VBW	9	P	6N Predriver W 相上桥自举电源
VCC	10	P	电源输入，电压范围由电源模式由 VCC_MODE 决定，外接 10μF 或更大滤波电容。 ■ 单电源高压模式： VCC_MODE = 0，外部电源从 VCC 输入 5V ~ 24V，VDD5 由内部 LDO 产生； ■ 双电源模式： VCC_MODE = 1（即与 VDD5 相连），外部电源 1 从 VCC 输入 5V ~ 36V，外部电源 2 从 VDD5 输入 5V
VSS	11	P	数字地
VDD5	12	P	中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，电源接法请参考 VCC 引脚描述，外接 1μF ~ 4.7μF 电容。 中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定。 VCC_MODE = 0 时，内部 LDO 输出 5V 电源； VCC_MODE = 1 时，从外部灌入 3V ~ 5.5V 电源
VCC_MODE	13	DI	输入电源模式控制，控制模式参考 VCC 引脚功能描述
RSTN/ FICEK	14	DI/ DI	外部复位输入，内置上拉电阻 FICE 调试接口时钟端
VDD18	15	P	1.8V LDO 输出电源，外接 1 μ F ~ 4.7 μ F 电容
VSS	16	P	数字地
P1.2/ FICED	17	DB/ DB	GPIO,可配置外部 INT1 输入 FICE 数据端口

引脚	FU6863Q QFN56	IO 类型	功能描述
P1.3/ HBIAS/ C1PS/ C5P/ A3O/ AD12	18	DB/ DO/ AI/ AI/ DO/ AI	GPIO HALL 偏置电源, 内部通过开关连接 VDD5 功能转移后 CMP1 正输入端 CMP5 正输入端 AMP3 输出端 ADC 通道 12 输入
P1.4/ C0P/ A3M/ AD10/ HAL0S	19	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP0 正输入端 AMP3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/ C2PS/ C5M/ A3P/ AD13/ DA2	20	DB/ AI/ AI/ AI/ AI/ AI/ AO	GPIO,可配置外部 INT1 输入 CMP0 负输入端 功能转移后 CMP2 正输入端 CMP5 负输入端 AMP3 正输入端 ADC 通道 13 输入 DAC2 的输出, 无 Buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	21	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP1 正输入端 AMP1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1.7/ C1M/ A1M	22	DB/ AI/ AI	GPIO,可配置外部 INT1 输入 CMP1 负输入端 AMP1 负输入端
P2.0/ AD0/ A1O	23	DB/ AI/ AO	GPIO,可配置外部 INT1 输入 ADC 通道 0 输入 AMP1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	24	DB/ AI/ AI/ AI/ DI	GPIO,可配置外部 INT1 输入 CMP22 正输入端 AMP2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入

引脚	FU6863Q QFN56	IO 类型	功能描述
P2.2/ C2M/ A2M	25	DB/ AI/ AI	GPIO,可配置外部 INT1 输入 CMP2 负输入端 AMP2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	26	DB/ AI/ AO/ AI/ DO	GPIO,可配置外部 INT1 输入 ADC 通道 1 输入 AMP2 输出端 CMP4 正输入 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	27	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 2 输入, 母线电压信号输入
P2.5/ AD3	28	DB/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	29	DB/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 CMP3 负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	30	DB/ AI/ AI/ AO/ AI	GPIO,可配置外部 INT1 输入 ADC 通道 4 输入, 用于母线电流采样 CMP3 正输入端 AMP0 输出端 CMP4 负输入端
P3.0/ A0M	31	DB/ AI	GPIO AMP0 负输入
P3.1/ A0P	32	DB/ AI	GPIO 运放 0 正输入
P3.2/ AD5/ VHALF	33	DB/ AI/ AO	GPIO ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1 μ F 电容
P3.3/ AD6	34	DB/ AI	GPIO ADC 通道 6 输入
P3.4/ AD7	35	DB AI	GPIO AD 通道 7 输入
P3.5/ VREF	36	DB/ AI	GPIO ADC 外部参考电压输入或者内部 VREF 输出, 外接 1 μ F ~ 4.7 μ F 电容
VSS	37	P	数字地

引脚	FU6863Q QFN56	IO 类型	功能描述
IOVCC	38	P	IO 电源输入, 3V ~ 5.5V, 并接 1 μ F ~ 10 μ F 电容到地, IOVCC $\leq$ VDD5, IOVCC 供电的 IO 为: P3.7~6、P0.x、P1.1~0、H_DU、H_DV、H_DW、L_DU、L_DV、L_DW, 其余 IO 仍用 VDD5 供电
P3.6/ HAL2/ RXD2	39	DB/ DI/ DI	GPIO HALL2 逻辑电平输入 UART2 RXD 输入
P3.7/ HAL1/ TXD2	40	DB/ DI/ DO	GPIO HALL1 逻辑电平输入 UART2 TXD 输出
P0.0/ TXD2S/ SDA	41	DO/ DB/ DO	GPIO, 可配置外部 INT0 输入 功能转移后 UART2 TXD 输出 I ² C SDA, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.1/ RXD2S/ DBG/TIM4/ SCL	42	DB/ DI/ DO/ DB/ DB	GPIO 功能转移后 UART2 RXD 输入 Debug 端口 Timer4 捕获模式输入 I ² C SCL 时钟, 集电极开漏输出, 可配置 4.7K 上拉电阻
P0.2/ LXIN/ HAL0	43	DB/ AI/ DI	GPIO 32768 晶体时钟输入 HALL0 逻辑电平输入
P0.3/ LXOUT/ PFC	44	DB/ AO/ DO	GPIO 32768 晶体时钟输出 PFC 输出
P0.4/ NSS	45	DB/ DB	GPIO SPI 的选择端口
P0.5/ TXD/ SCLK	46	DB/ DO/ DB	GPIO UART1 TXD 输出 SPI 接口时钟 CLK
P0.6/ RXD/ MOSI	47	DB/ DI/ DB	GPIO UART1 RXD 输入 SPI_MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	48	DB/ DB/ DO/ DB/ DI	GPIO SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入

引脚	FU6863Q QFN56	IO 类型	功能描述
P1.0/ TIM2/ QEPB	49	DB/ DB/ DI	GPIO,可配置外部 INT1 输入 Timer2 功能转移前捕获模式输入或 PWM 模式输出 QEP 编码 B 输入
P1.1/ TIM3	50	DB/ DB	GPIO,可配置外部 INT1 输入 Timer3 捕获模式输入
VDRV	51	P	内部 15V LDO 输出电源 当 $VCC \leq 15V$ 时 $VDRV = VCC$ 当 $VCC > 15V$ 时 $VDRV = 15V$ 建议外置 $10\mu F$ 和 $0.1\mu F$ 电容并联至 GND, 可用于内置 Predriver 供电
VSS	52	P	数字地
NC	53		NC
LU	54	DO	6N Predriver U 相下桥 PWM 输出
LV	55	DO	6N Predriver V 相下桥 PWM 输出
LW	56	DO	6N Predriver W 相下桥 PWM 输出

2.8 FU6863Q QFN56 引脚图

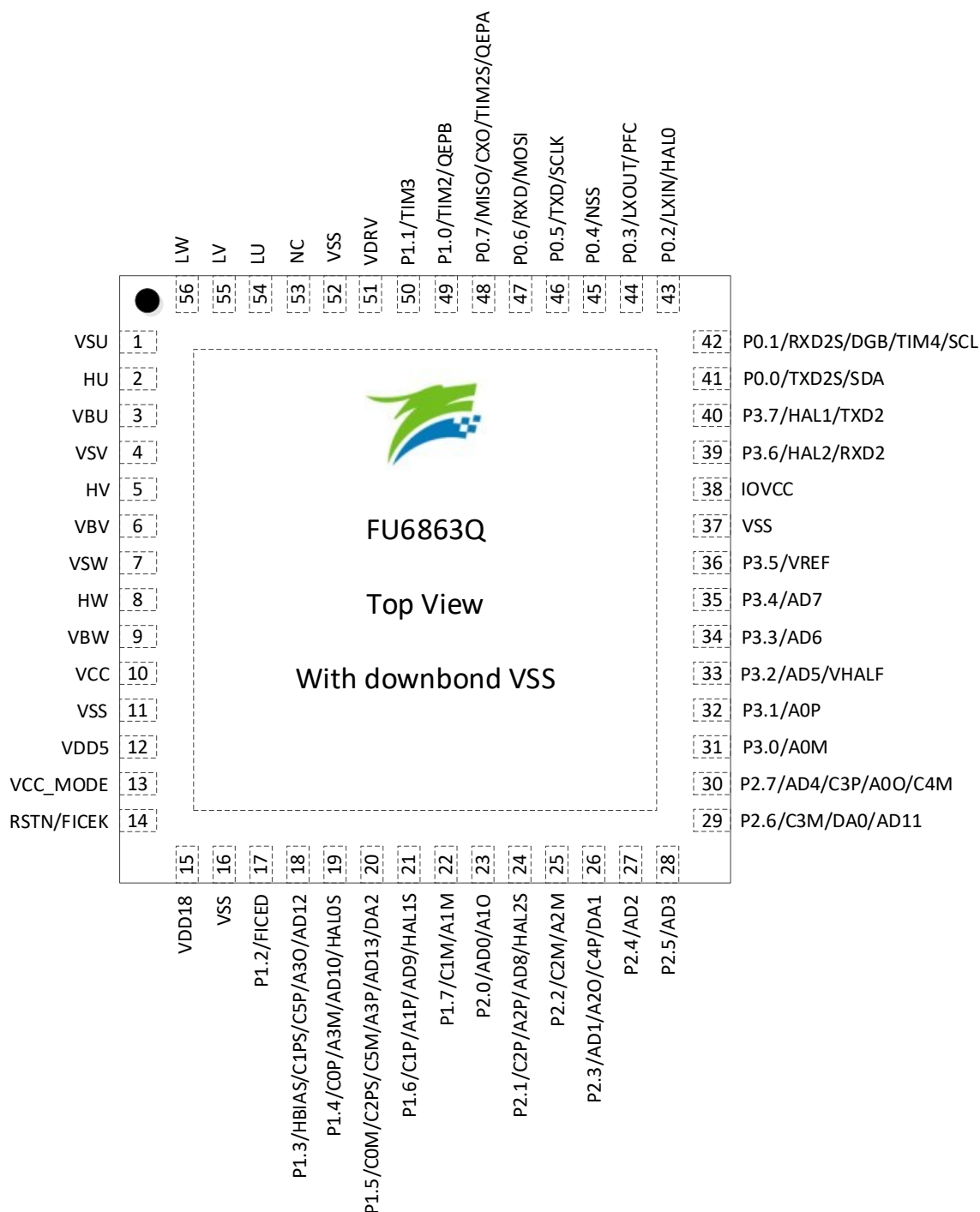


图 2-4 FU6863Q QFN56 引脚图

3 封装信息

3.1 LQFP48_7X7(适用于 FU6813L)

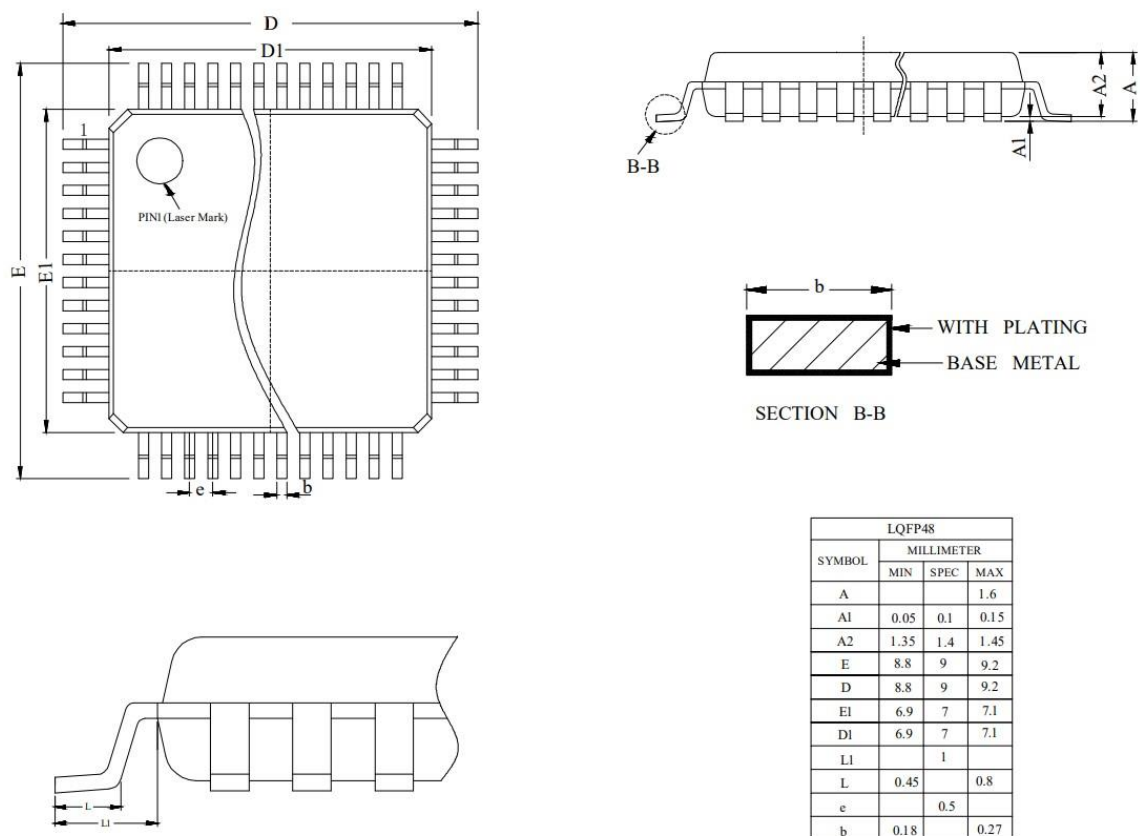


图 3-1 LQFP48_7X7 封装尺寸图

3.2 QFN32_4X4(适用于 FU6813N)

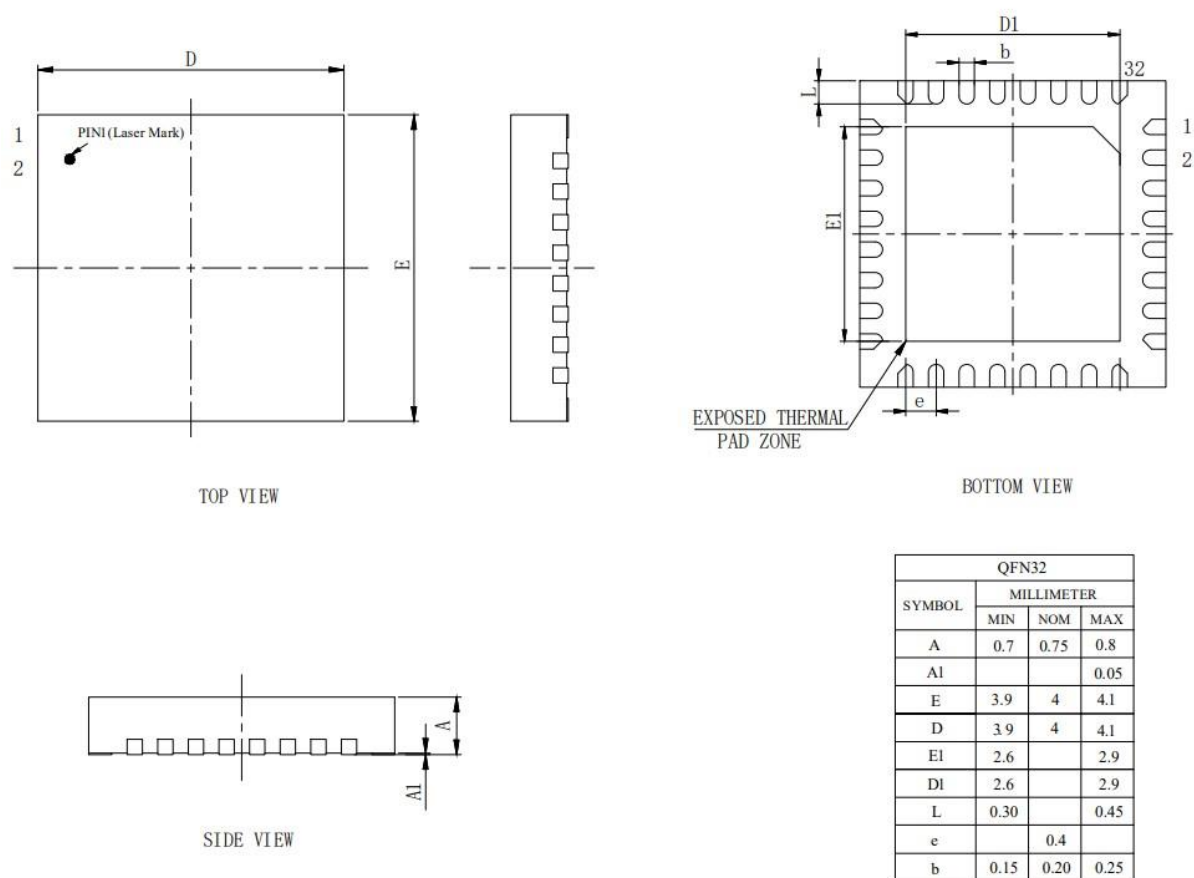


图 3-2 QFN32_4X4 封装尺寸图

3.3 LQFP52_10X10(适用于 FU6813P)

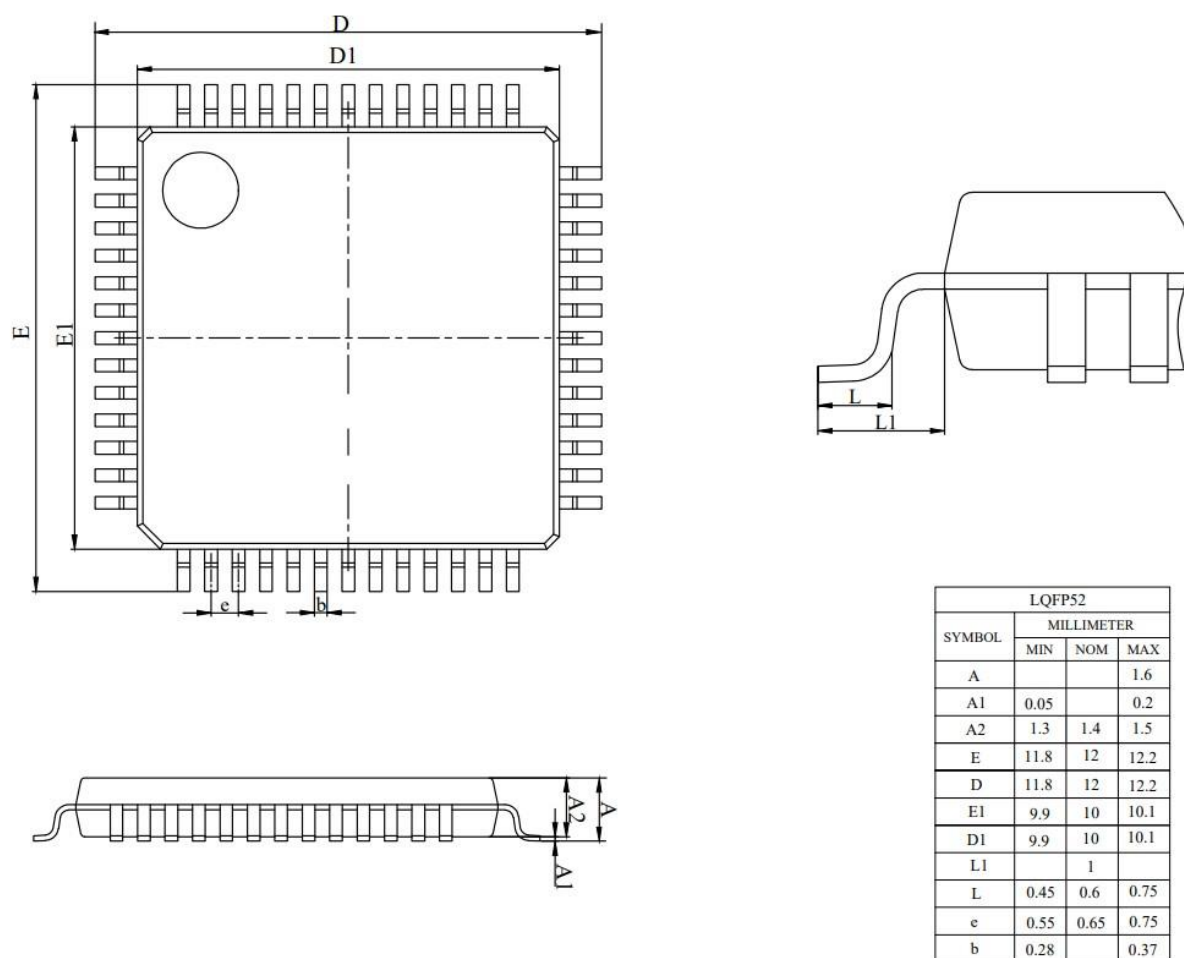


图 3-3 LQFP52_10X10 封装尺寸图

3.4 QFN56_7X7(适用于 FU6863Q)

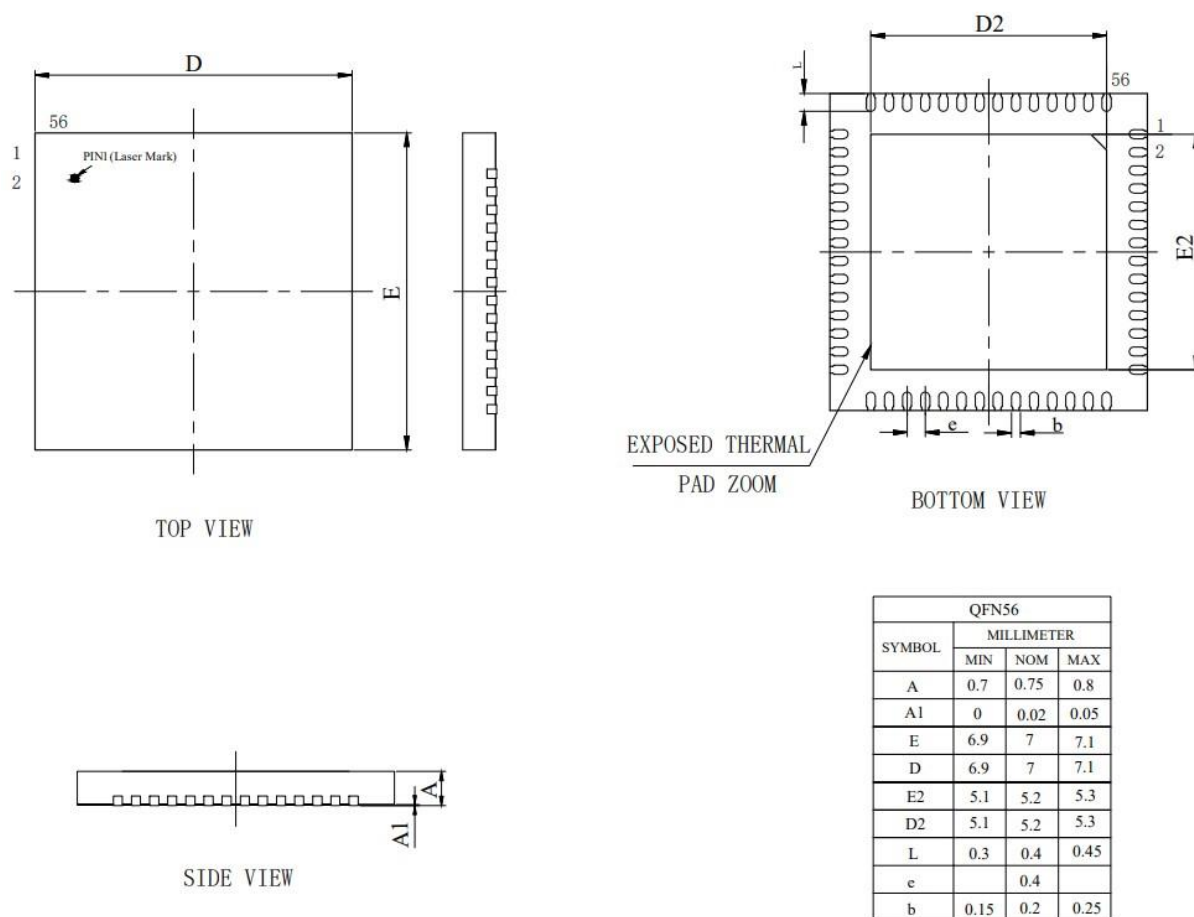


图 3-4 QFN56_7X7 封装尺寸图

4 订购信息

表 4-1 产品型号选择

型号	MIPS(Peak)	FLASH(KB)	XRAM(KB)	时钟电路				驱动接口		驱动类型			I ² C/UART/SPI	DMA	GPIO	定时器	模拟外设							无铅	封装	
				内部 快时钟	外部 快时钟	内部 慢时钟	外部 慢时钟	6N PreDriver	PWM	方波	SVPWM	FOC					ADC			DAC		VREF	运放			比较器
																	个数	通道数	位数	个数	位数					
FU6813L	24	32	1.5	√	—	√	√	—	√	√	√	√	√	√	34	6	1	14	12	3	9/8/6	√	4	4	√	LQFP48 (7x7 mm)
FU6813N	24	32	1.5	√	—	√	—	—	√	√	√	√	√	√	20	6	1	9	12	3	9/8/6	√	2	4	√	QFN32 (4x4 mm)
FU6813P	24	32	1.5	√	—	√	√	—	√	√	√	√	√	√	35	6	1	14	12	3	9/8/6	√	4	4	√	LQFP52 (10x10mm)
FU6863Q	24	32	1.5	√	—	√	√	√	—	√	√	√	√	√	32	6	1	14	12	3	9/8/6	√	4	4	√	QFN56 (7x7 mm)

5 电气特性

5.1 绝对最大额定值

超过表 5-1 ~ 表 5-4 绝对最大额定值中所列的应力值可能会永久损坏器件。这仅为应力额定值, 不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

5.1.1 FU6813L 绝对最大额定值

表 5-1 FU6813L 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、VCC_MODE、GPIO 相对 VSS 的电压		-0.3	—	VDD5 + 0.3	V
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	必须满足: VCC ≤ 12V, I _{vcc} ≤ 30mA	-40	—	105	°C
工作时环境温度 T_A	单电源低压模式, VCC = VDD5 = 5V	-40	—	125	°C

5.1.2 FU6813N 绝对最大额定值

表 5-2 FU6813N 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、VCC_MODE、GPIO 相对 VSS 的电压		-0.3	—	VDD5 + 0.3	V
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	必须满足: VCC ≤ 12V, I _{vcc} ≤ 30mA	-40	—	105	°C
工作时环境温度 T_A	单电源低压模式, VCC = VDD5 = 5V	-40	—	125	°C

5.1.3 FU6813P 绝对最大额定值

表 5-3 FU6813P 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、VCC_MODE、GPIO 相对 VSS 的电压		-0.3	—	VDD5 + 0.3	V
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	单电源低压模式, VCC = VDD5 = 5V	-40	—	125	°C

5.1.4 FU6863Q 绝对最大额定值

表 5-4 FU6863Q 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、VCC_MODE、GPIO 相对 VSS 的电压		-0.3	—	VDD5 + 0.3	V
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	必须满足: VCC ≤ 12V, I _{VCC} ≤ 30mA	-40	—	105	°C
VDRV 相对 VSS 的电压		-0.3	—	22	V
低侧输出电压 $V_{LU,LV,LW}$		-0.3	—	VDRV + 0.3	V
高侧浮动电压 $V_{BU,BV,BW}$		-0.3	—	205	V
高侧浮动偏移电压 $V_{SU,SV,SW}$		$V_{BU,BV,BW} - 22$	—	$V_{BU,BV,BW} + 0.3$	V
高侧输出电压 $V_{HU,HV,HW}$		$V_{SU,SV,SW} - 0.3$	—	$V_{BU,BV,BW} + 0.3$	V

5.2 全局电气特性

5.2.1 FU6813 全局电气特性

表 5-5 FU6813 全局电气特性

 (除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]	单电源高压模式, $V_{CC_MODE} = 0$, $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	5	—	24	V
	双电源高压模式 ^[2] , $V_{CC_MODE} = 1$, $V_{CC} \geq V_{DD5}$, $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	5	—	36	V
	单电源低压模式 ^[2] , $V_{CC_MODE} = 1$, V_{CC} 与 V_{DD5} 连接, $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	3	—	5.5	V
VDD5 工作电压	$V_{CC_MODE} = 1$, V_{CC} 与 V_{DD5} 连接 ^[2]	3	—	5.5	V
I_{VCC} 工作电流 ^[3]		—	24	—	mA
I_{VCC} 待机电流 ^[3]		—	6	—	mA
I_{VCC} 睡眠电流		—	50	150	μA

5.2.2 FU6863 全局电气特性

表 5-6 FU6863 全局电气特性

 (除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压 ^[1]	单电源高压模式, $V_{CC_MODE} = 0$, $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	5	—	24	V
	双电源高压模式 ^[2] , $V_{CC_MODE} = 1$, $V_{CC} \geq V_{DD5}$, $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	5	—	36	V
VDD5 工作电压	$V_{CC_MODE} = 1$, V_{CC} 与 V_{DD5} 连接 ^[2] , $T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	3	—	5.5	V
高侧浮动电压 $V_{BU, BV, BW}$		—	—	205	V
V_{BU} 相对 V_{SU} 电压, V_{BV} 相对 V_{SV} 电压, V_{BW} 相对 V_{SW} 电压		—	—	18	V
I_{VCC} 工作电流 ^[3]		—	24	—	mA
I_{VCC} 待机电流 ^[3]		—	6	—	mA
I_{VCC} 睡眠电流	$T_A = 25^{\circ}\text{C}$	—	300	500	μA

注:

- [1] 根据不同批次的样品, VCC 电压上升速率范围 $0.5V/\mu s \sim 0.1V/s$
 [2] Flash 写入或擦除时 VDD5 必须保持在 5~5.5V
 [3] 根据程序运行的设置发生变化

5.3 GPIO 电气特性

表 5-7 GPIO 电气特性

(除非特别声明, $T_A = 25^\circ C$, $V_{CC} = 5V \sim 24V$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	—	15	—	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ C$	—	13	—	ns
V_{OH} 输出高电压	$I_{OH} = 4mA$, $T_A = -40^\circ C \sim 85^\circ C$	$V_{DD} - 0.7$	—	—	V
V_{OL} 输出低电压	$I_{OL} = 4mA$, $T_A = -40^\circ C \sim 85^\circ C$	—	—	0.7	V
V_{IH} 输入高电压 ^[1]		$0.7 \cdot V_{DD5}$	—	—	V
V_{IL} 输入低电压		—	—	$0.2 \cdot V_{DD5}$	V
上拉电阻 ^[2]	$V_{in} = 0V$, $T_A = 25^\circ C$	—	33	—	k Ω
上拉电阻 ^[3]	$V_{in} = 0V$, $T_A = 25^\circ C$	—	5	—	k Ω

注:

- [1] 当 $V_{DD5} = 5V$ 时, V_{IH} 最小值可以为 $0.6 \cdot V_{DD5}$
 [2] 除 P0[2:0]、P1[6:3]、P2[1]、P3[7:6] 外其他 GPIO
 [3] P0[2:0]、P1[6:3]、P2[1]、P3[7:6]

5.4 PWM IO 电气特性(适用于 FU6813)

表 5-8 PWM IO 电气特性

(除非特别声明, $T_A = 25^\circ C$, $V_{CC} = 5V \sim 24V$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
输出拉电流	$P1_AN[HDIO] = 1$	—	50	—	mA
输出灌电流	$P1_AN[HDIO] = 1$	—	100	—	mA
输出上升时间	50pF 负载, 从 10% 上升至 90% 时间, $T_A = 25^\circ C$	—	7	—	ns
输出下降时间	50pF 负载, 从 90% 下降至 10% 时间, $T_A = 25^\circ C$	—	5	—	ns

5.5 6N Predriver IO 电气特性(适用于 FU6863)

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 15\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流		—	0.8	—	A
低电平输出峰值电流		—	0.8	—	A
VDRV 工作电压		5	—	20	V
高侧浮动电压 $V_{BU,BV,BW}$		—	—	180	V
高侧浮动偏移电压 $V_{SU,SV,SW}$		$V_{BU,BV,BW} - 20$	—	$V_{BU,BV,BW} - 5$	V
VDRV 欠压保护开启电压		3.8	4.4	5	V
VDRV 欠压保护关断电压		3.5	4.1	4.7	V
VDRV 欠压保护迟滞电压		0.2	0.3	—	V
输出上升时间	1nF Load, 从 10% 上升至 90% 时间	—	30	70	ns
输出下降时间	1nF Load, 从 90% 下降至 10% 时间	—	30	70	nS
死区时间	DT	—	100	—	ns

5.6 ADC 电气特性

表 5-9 ADC 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$)

参数	条件	最小值	典型值	最大值	单位
INL(积分非线性)	12 位模	—	2	—	LSB
DNL(差分非线性)	12 位模式	—	1.5	—	LSB
OFFSET(失调误差)	12 位模式	—	10	—	LSB
SNR(信噪比)	$f_{IN} = 350\text{kHz}$	—	70.8	—	dB
ENOB(有效位数)	$f_{IN} = 350\text{kHz}$	—	10.5	—	Bit
SFDR(无杂散动态范围)	$f_{IN} = 350\text{kHz}$	—	68.2	—	dB
THD(总谐波失真)	$f_{IN} = 350\text{kHz}$	—	67	—	dB
R_{IN} 输入电阻		—	800	—	Ω
C_{IN} 输入电容		—	30	—	pF
转换时间		—	13	—	ADCLK ^[1]
采样时间		3	—	63	ADCLK ^[1]

注:

[1] ADCLK=12MHz

5.7 参考电压电气特性

表 5-10 参考电压电气特性

 ($T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREF_CR[VREFVSEL] = 00	4.3	4.5	4.7	V
	VREF_CR[VREFVSEL] = 01	—	VDD5	—	V
	VREF_CR[VREFVSEL] = 11	—	4	—	V
	VREF_CR[VREFVSEL] = 10	—	3	—	V
VHALF		$V_{REF}/2 - 0.2$	$V_{REF}/2$	$V_{REF}/2 + 0.2$	V

5.8 运算放大器电气特性

表 5-11 运算放大器电气特性

 (除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$)

参数	条件	最小值	典型值	最大值	单位
V_{ICMR} 共模输入范围		0	—	$V_{DD5} - 0.5$	V
V_{OS} 运放的失配电压	$T_A = 25^{\circ}\text{C}$	—	5	10	mV
A_{OL} 开环增益	$R_L = 100\text{k}\Omega$	—	80	—	dB
UGBW 单位增益带宽	$C_L = 40\text{pF}$	6	10	—	MHz
SR 运放的摆率	$C_L = 40\text{pF}$	10	15	—	V/ μs

5.9 HALL/BEMF 电气特性

表 5-12 HALL/BEMF 电气特性

 (除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	k Ω
BEMF 内置电阻间相对精度		—	1	—	%

5.10 OSC 电气特性

系统时钟周期为 T, SYSCLK 为系统时钟频率, $T = 1/\text{SYSCLK}$, 芯片系统时钟频率为 24MHz。
 除非特别声明, 后续引用到 T 与 SYSCLK 均与此同。

表 5-13 OSC 电气特性

 ($T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
系统时钟频率		23.5	24	24.5	MHz
低速时钟频率		29	32.8	37	kHz

5.11 复位电气特性

表 5-14 复位电气特性

(除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
RSTN 复位低电平最小时间		—	25	50	μs
VDD5 低电压复位电压	复位电压选择 LVR = 3.0V	2.8	3.0	3.2	V

5.12 LDO 电气特性

表 5-15 LDO 电气特性

(除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V} \sim 24\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$V_{CC} = 7\text{V} \sim 24\text{V}$, $V_{CC_MODE} = 0$	4.7	5	5.3	V
VDD18 电压		—	1.85	—	V

5.13 封装热阻

5.13.1 FU6813L LQFP48 封装热阻

表 5-16 FU6813L LQFP48 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	52.4	$^{\circ}\text{C}/\text{W}$
	JEDEC 标准, 1S0P PCB	72.2	$^{\circ}\text{C}/\text{W}$
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1S0P PCB	17	$^{\circ}\text{C}/\text{W}$

5.13.2 FU6813N QFN32 封装热阻

表 5-17 FU6813N QFN32 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	47	$^{\circ}\text{C}/\text{W}$
	JEDEC 标准, 1S0P PCB	74	$^{\circ}\text{C}/\text{W}$
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1S0P PCB	20	$^{\circ}\text{C}/\text{W}$

[1] 实际应用条件不同, 会与测试结果有所出入

5.13.3 FU6813P LQFP52 封装热阻

表 5-18 FU6813P LQFP52 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	43	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 2S2P PCB	13	°C/W

5.13.4 FU6863Q QFN56 封装热阻

表 5-19 FU6863Q QFN56 封装热阻

参数	条件	值	单位
θ_{JA} 芯片结温相对环境温度 ^[1]	JEDEC 标准, 2S2P PCB	33	°C/W
	JEDEC 标准, 1S0P PCB	55	°C/W
θ_{JC} 芯片结温相对封装表面温度 ^[1]	JEDEC 标准, 1S0P PCB	9.2	°C/W

6 复位控制

6.1 复位源(RST_SR)

芯片有 8 个复位源:

- 上电复位(RSTPOW)
- 外部引脚复位(RSTEXT)
- 低电压复位(RSTLVD)
- 电应力复位(RSTEOS)
- 看门狗复位(RSTWDT)
- Flash 非法操作复位(RSTFED)
- Debug 复位(RSTDBG)
- 软复位(SOFTR)

复位标志可查询, 记录在寄存器 RST_SR 中。最近一次的复位会把相关的位置 1, 把其他各位标志位清 0。如果需要清除标志位, 将 RST_SR[RSTCLR]置 1 清除。

6.2 复位使能

复位使能参考相关配置寄存器。EOSRSTEN、LVDENB、WDTRSTEN 控制位可分别实现对 EOS、LVD、WDT 复位源的使能。

6.3 外部复位、上电复位

当芯片 RSTN 管脚为低超过 25 μ s 时, 芯片认为这是一次复位事件, 复位后 MCU 从地址 0 开始执行程序。

6.4 低电压侦测复位

芯片的内部电路会对 VDD 进行监测, 如果 VDD 电压降低到了复位阈值, 内部监测电路将发出对应的复位信号, 促使芯片发生复位。

相关配置寄存器可使能低电压侦测电路, 以及低电压阈值。

6.5 看门狗溢出复位

使能看门狗定时器后, 如果在其计数溢出之前没有及时喂狗, 计数器溢出之后将会引发系统复位。这个复位源能够避免程序跑飞。看门狗溢出后复位模块将复位 MCU。

6.6 RSTFED 复位

FLASH 操作模块提供了软件用 MOVX“自写”、“自擦除”以及读取加密扇区 FLASH 的功能（见后述代码保护章节），如果软件试图用这一指令操作加密位所在的扇区以及加密扇区，那么将发出 FLASH 非法操作复位。FEDR 复位源一直使能，不可禁止。

6.7 复位寄存器

6.7.1 RST_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW/ RSTCLR	RSTEXT	RSTLVD	RSTEOS	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W	R	R	R	R	R	R	R/W1
复位值	-	-	-	-	-	-	-	-
位	名称	描述						
[7]	RSTPOW/ RSTCLR	上电复位标志位 读: 0: 上次复位不是来自上电复位 1: 上次复位来自上电复位 写: 清除模拟复位标志寄存器 1: 清 RST_SR[7:3]复位标志位						
[6]	RSTEXT	外部引脚复位标志位 0: 上次复位不是来自外部引脚复位 1: 上次复位来自外部引脚复位						
[5]	RSTLVD	低电压复位标志位 0: 上次复位不是来自低电压复位 1: 上次复位来自低电压复位						
[4]	RSTEOS	电过度应力复位标志 0: 上次复位不是来自于电过度应力复位 1: 上次复位来自于电过度应力复位						
[3]	RSTWDT	看门狗复位标志位 0: 上次复位不是来自看门狗复位 1: 上次复位来自看门狗复位						
[2]	RSTFED	Flash 非法操作复位标志位 0: 上次复位不是来自 Flash 非法操作复位 1: 上次复位来自 Flash 非法操作复位						

[1]	RSTDBG	Debug 复位标志位 0: 上次复位不是来自 Debug 复位 1: 上次复位来自 Debug 复位
[0]	SOFTTR	软复位标志位 读: 0: 上次复位不是来自软复位 1: 上次复位来自软复位 写: 0: 无意义 1: 触发软复位

7 中断控制

7.1 中断简介

芯片内部有 15 个中断源。中断源有四级优先级，可通过 IP0 ~ IP2 寄存器进行设置。中断标志位分布在 SFR 或 XSFR 内。当内部电路或者外部信号满足中断条件时，相应的中断标志位硬件置 1。当 IE[EA] = 1 且中断使能位和标志位均为 1 时，向 CPU 发出中断请求。如果没有更高优先级的中断子程序正在执行，则进入中断开始执行该中断子程序。

除复位中断外，每个中断源都可以设置优先级。低优先级中断可以被高优先级中断打断。当高优先级中断子程序执行结束，进入低优先级中断。相同优先级的中断不能相互打断。中断优先级寄存器可以单独设置每一个中断的优先级。设定值 0 ~ 3 依次表示优先级从低到高，默认值为 0。如果同时发生两个中断请求，则优先进入优先级较高的中断。如果两个中断源的优先级相同，则按照固定的优先顺序进行仲裁。中断源的详细列表以及仲裁顺序如表 7-1 中断说明所示。其中，标号越小代表优先顺序越高。

7.2 中断源使能

IE[EA]是全局中断使能位，IE[EA] = 0 时不响应任何中断请求。

通过设置 SFR 或 XSFR 中相关的中断使能位，可以单独使能或不使能某个中断源。使能全局中断后才能识别该中断源。全局中断使能寄存器或各个中断对应的中断使能位被清 0 后，被置 1 的中断标志寄存器将被一直保持。当相应的使能位被置 1，立刻进入标志位为 1 的中断。所以，在将使能位置 1 之前，要注意先将对应的中断标志位清 0。

7.3 外部中断

外部中断共有 2 个中断源 INT0 和 INT1。INT0 和 INT1 都可以配置为上升沿触发中断、下降沿触发中断或者电平改变触发中断。

端口 P0.0 ~ P0.6 的数字输入信号和 CMP4 的输出信号，可以作为外部中断 INT0 的中断触发源。中断触发源通过 LVSR[EXT0CFG]选择。这些中断触发源共用一个中断入口，一个中断标志位 TCON[IF0]，一个中断使能位 IE[EX0]。中断触发电平由 TCON[IT0]选择。优先级在 IP0[PX0]中设定。

端口 P1.0 ~ P1.7、P2.0 ~ 2.7 的数字输入信号可以作为外部中断 INT1 的中断触发源。中断标志位为 P1_IF 和 P2_IF，中断使能位为 P1_IE 和 P2_IE，每一个中断触发源都对应一个中断标志位和中断使能位。外部中断 INT1 可以选择多个中断触发源，在中断子程序内通过 P1_IF 和 P2_IF 来确认中断源。15 个中断触发源共用一个中断入口，一个中断使能位 IE[EX1]。配置外部中断 INT1 使能先配置 IE[EX1] = 1，再配置对应的中断源使能位。中断触发电平由 TCON[IT1]选择。优先级在 IP0[PX1]中设定。外部中断 INT1 中断标志寄存器和中断使能寄存器，详见 7.5.7 P1_IE (0xD1) ~ 7.5.10 P2_IF (0xD4)。

7.4 中断说明

表 7-1 中断说明

中断源	优先顺序	向量地址	标志位	是否软件清除	中断使能位	优先级设定
复位	最高	0x0000	无	否	一直使能	最高
LVW 中断 TSD 中断	0	0x0003	LVSr[0] TCON[5]	是	CCFG1[6] IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	是	IE[0]	IP0[3:2]
外部中断 INT1	2	0x0013	P1_IF[7:0] P4_IF[7:0]	是	IE[2]	IP0[5:4]
FG 中断 DRV 比较匹配中断	3	0x001B	DRV_SR[5:4]	是	DRV_SR[3] DRV_SR[2:0]	IP0[7:6]
Timer2 中断	4	0x0023	TIM2_CR1[7:5]	是	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
Timer1 中断	5	0x002B	TIM1_SR[5:0]	是	TIM1_IER[5:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	是	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断 Hall 中断	7	0x003B	CMP_SR[6:4] HALL_CR[7]	是	CMP_CR0[5:0] HALL_CR[6]	IP1[7:6]
RTC 中断	8	0x0043	RTC_STA[6]	是	IE[6]	IP2[1:0]
Timer3 中断	9	0x004B	TIM3_CR1[7:5]	是	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	是	DRV_SR[6]	IP2[5:4]
Timer4 中断	11	0x005B	TIM4_CR1[7:5]	是	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
RSV	12	0x0063		否		
I ² C 中断 UART1 中断	13	0x006B	I2C_SR[0] UT_CR[1:0]	是	I2C_CR[0] IE[4]	IP3[3:2]
SPI 中断 UART2 中断	14	0x0073	SPI_CR1[7:4] UT2_CR[1:0]	是	IE[3] UT2_BAUDH[5]	IP3[5:4]
DMA 中断	15	0x007B	DMA0_CR0[0] DMA1_CR0[0]	是	DMA0_CR0[2]	IP3[7:6]

芯片内部有 15 个中断源，如上表所述。每个中断源有四级优先级，通过 IP0 ~ IP3 寄存器进行配置。在低优先级的中断服务程序中响应高优先级的中断请求。如果两个中断处于同级别，优先级的顺序参见上表说明，标号越小的优先级越高；新的中断不能打断相同优先级的中断处理。

IE[EA]是中断全局使能，EA = 0 时不响应任何中断。

7.5 中断寄存器

7.5.1 IE (0xA8)

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ES0	SPIIE	EX1	TSDIE	EX0
类型	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
复位值	0	0	-	0	0	0	0	0
位	名称	描述						
[7]	EA	全局中断使能 0: 不使能 1: 使能						
[6]	RTCIE	RTC 中断使能 0: 不使能 1: 使能						
[5]	RSV	保留						
[4]	ES0	UART1 中断使能 0: 不使能 1: 使能						
[3]	SPIIE	SPI 中断使能 0: 不使能 1: 使能						
[2]	EX1	外部中断 INT1 使能 0: 不使能 1: 使能						
[1]	TSDIE	TSD 中断使能 0: 不使能 1: 使能						
[0]	EX0	外部中断 INTO 使能 0: 不使能 1: 使能						

7.5.2 IP0 (0xB8)

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW_TSD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PDRV	FG/DRV 比较匹配中断优先级设定
[5:4]	PX1	外部中断 INT1 优先级设定
[3:2]	PX0	外部中断 INT0 优先级设定
[1:0]	PLVW_TSD	LVW/TSD 中断优先级设定

注：中断优化级控制值从 0 ~ 3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.3 IP1 (0xC0)

位	7	6	5	4	3	2	1	0
名称	PCMP		PADC		PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PCMP	CMP0/1/2 中断优先级设定
[5:4]	PADC	ADC 中断优先级设定
[3:2]	PTIM1	Timer1 中断优先级设定
[1:0]	PTIM2	Timer2 中断优先级设定

注：中断优化级控制值从 0 ~ 3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.4 IP2 (0xC8)

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:6]	PTIM4	Timer4 中断优先级设定
[5:4]	PSYSTICK	Systick 中断优先级设定
[3:2]	PTIM3	Timer3 中断优先级设定
[1:0]	PRTC	RTC 中断优先级设定

注：中断优化级控制值从 0 ~ 3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.5 IP3 (0xD8)

位	7	6	5	4	3	2	1	0
名称	DMA		PSPI_UT2		PI2C_UT1		RSV	

类型	R/W	R/W	R/W	R/W	R/W	R/W	-	-
复位值	0	0	0	0	0	0	-	-
位	名称	描述						
[7:6]	DMA	DMA 中断优先级设定						
[5:4]	PSPI_UT2	SPI/UART2 中断优先级设定						
[3:2]	PI2C_UT1	I ² C/UART1 中断优先级设定						
[1:0]	RSV	保留						

注：中断优化级控制值从 0 ~ 3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.6 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	RSV		TSDIF	IT1		IF0	IT0	
类型	-	-	R/W0	R/W	R/W	R/W0	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5]	TSDIF	TSD 中断事件标志位 当检测到芯片曾经超过设定温度时，该位硬件置 1 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义 注：此标志位常与过温状态位 LVSR[TSDIF]配合使用						
[4:3]	IT1	外部中断 INT1 触发电平选择 00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变(上升或下降)触发中断						
[2]	IF0	外部中断 INT0 事件标志位 读： 0: 未发生中断事件 1: 发生中断事件 写：						

		0: 清 0 1: 无意义
[1:0]	IT0	外部中断 INT0 触发电平选择 00: 上升沿触发中断 01: 下降沿触发中断 1X: 电平改变(上升或下降)触发中断

7.5.7 P1_IE (0xD1)

位	7	6	5	4	3	2	1	0
名称	P17_IE	P16_IE	P15_IE	P14_IE	P13_IE	P12_IE	P11_IE	P10_IE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	P17_IE	P1.7 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[6]	P16_IE	P1.6 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[5]	P15_IE	P1.5 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[4]	P14_IE	P1.4 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[3]	P13_IE	P1.3 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[2]	P12_IE	P1.2 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[1]	P11_IE	P1.1 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[0]	P10_IE	P1.0 端口外部中断 INT1 使能 0: 不使能						

		1: 使能
--	--	-------

7.5.8 P1_IF (0xD2)

位	7	6	5	4	3	2	1	0
名称	P17_IF	P16_IF	P15_IF	P14_IF	P13_IF	P12_IF	P11_IF	P10_IF
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	P17_IF	P1.7 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[6]	P16_IF	P1.6 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[5]	P15_IF	P1.5 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[4]	P14_IF	P1.4 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[3]	P13_IF	P1.3 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[2]	P12_IF	P1.2 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[1]	P11_IF	P1.1 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[0]	P10_IF	P1.0 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件

7.5.9 P2_IE (0xD3)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	P27_IE	P26_IE	P25_IE	P24_IE	P23_IE	P22_IE	P21_IE	P20_IE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	P27_IE	P2.7 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[6]	P26_IE	P2.6 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[5]	P25_IE	P2.5 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[4]	P24_IE	P2.4 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[3]	P23_IE	P2.3 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[2]	P22_IE	P2.2 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[1]	P21_IE	P2.1 端口外部中断 INT1 使能 0: 不使能 1: 使能						
[0]	P20_IE	P2.0 端口外部中断 INT1 使能 0: 不使能 1: 使能						

7.5.10 P2_IF (0xD4)

位	7	6	5	4	3	2	1	0
名称	P27_IF	P26_IF	P25_IF	P24_IF	P23_IF	P22_IF	P21_IF	P20_IF
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						

[7]	P27_IF	P2.7 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[6]	P26_IF	P2.6 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[5]	P25_IF	P2.5 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[4]	P24_IF	P2.4 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[3]	P23_IF	P2.3 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[2]	P22_IF	P2.2 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[1]	P21_IF	P2.1 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件
[0]	P20_IF	P2.0 端口外部中断标志位 0: 未发生中断事件 1: 发生中断事件

8 I²C

8.1 I²C 简介

I²C 模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I²C 设备的通讯，如图 8-1 所示。总线由两根串行线组成：SDA 和 SCL。P0.0 为 SDA 端口，P0.1 为 SCL 端口。I²C 使能后，P0.0 和 P0.1 自动变为开漏电路。

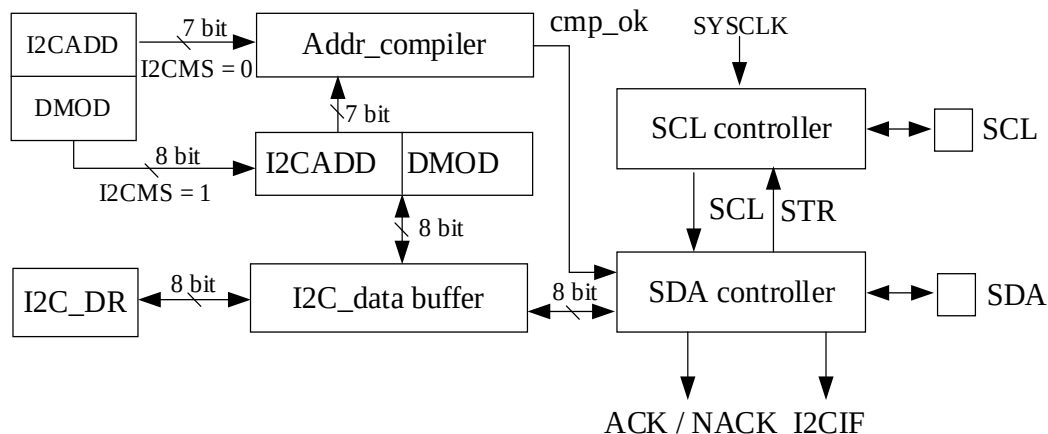


图 8-1 I²C 结构框图

主要特性:

- 支持 I²C 协议的标准模式(最高 100kHz)、快速模式(最高 400kHz)以及快速 + 模式(最高 1MHz)
- 支持主机模式和从机模式
- 支持 7 位地址模式和广播寻址模式
- 支持 DMA 数据传输

总线在空闲时 SDA 和 SCL 为高电平，这是检测总线是否空闲的唯一依据。在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态。当总线被占用时，其他设备必须等待 I²C 总线空闲后才能控制总线发起 I²C 通讯。主机用于启动总线传输数据，并通过 SCL 向所有设备发送时钟信号，通过 SDA 发送从机地址和读写模式。如总线上有设备匹配该地址，则该设备将作为从机。在总线上主从机和数据收发的关系不是恒定的。主机发送数据给从机的过程为：主机首先寻址从器件，等待从机应答后发送数据至从机，最后由主机终止数据传送，通讯过程如图 8-2 所示。主机接收从机数据的过程为：主机首先寻址从机，等待从机应答后，主机接收从机发送的数据，最后由主机终止接收过程，通讯过程如图 8-3 所示。在这种情况下，主机负责产生传输时钟和终止数据传送。

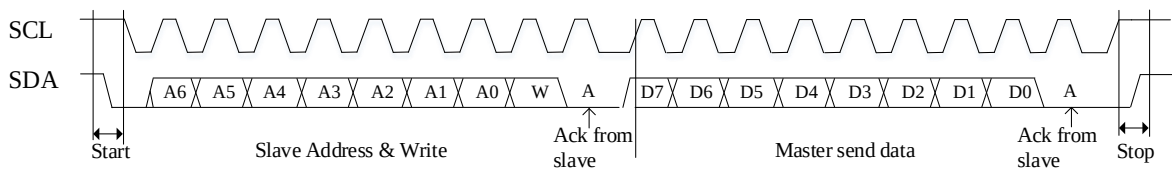


图 8-2 主机向从机发送数据

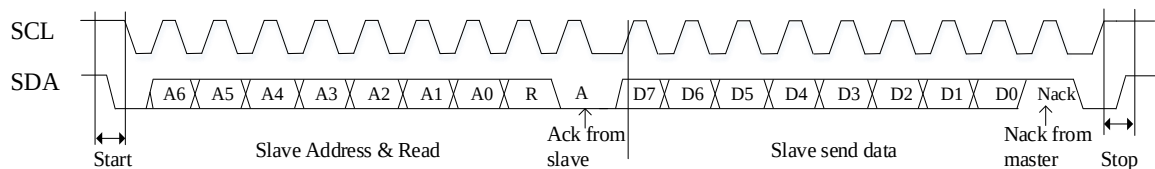


图 8-3 主机接收从机的数据

8.2 I²C 操作说明

8.2.1 主机模式

1. 配置 I2C_CR[I2CMS] = 1，设置为主机模式；
2. 配置 I2C_CR[I2CSPD]，设置时钟 SCL 频率；
3. 配置 I2C_ID[I2CADD]，设置从机地址；
4. 配置 I2C_SR[DMOD]，设置读写方向；
5. 配置 I2C_CR[I2CEN] = 1，使能 I²C；
6. 配置 I2C_SR[I2CSTA] = 1，发送 START 和地址，在接收到 ACK/NACK 后，I2C_SR[STR]被硬件置 1，SCL 被主机强制拉低；
7. 发送数据: 通过 I2C_DR 配置发送数据, 将 I2C_SR[STR]清 0 释放 SCL 后, 主机开始发送数据。当数据发送完毕且接收到 ACK/NACK 后，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
8. 接收数据: 在将 I2C_SR[STR]清 0 释放 SCL 后，主机开始接收数据。当数据接收完毕，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低。通过 I2C_SR[NACK]设置 ACK/NACK 后，再向 I2C_SR[STR]清 0 释放 SCL 以发送 ACK/NACK 信号。如收到了新数据，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
9. 停止通讯: 当在 I2C_SR[STR] = 1 时置位 I2C_SR[I2CSTP] = 1，I2C_SR[STR]复位后发送停止信号。

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS] = 0，设置为从机模式；
2. 配置 I2C_ID[I2CADD]，设置从机地址；或者配置 I2C_ID[GC] = 1，使能广播模式；
3. 配置 I2C_CR[I2CEN] = 1，使能 I²C；
4. 接收到 START 信号和正确的地址后，I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1，SCL 被从机

强制拉低。通过 I2C_SR[NACK] 设置 ACK/NACK, 并通过 I2C_SR[DMOD] 确认本次通讯是接收数据还是发送数据;

5. 发送数据: 通过 I2C_DR 配置发送数据, 将 I2C_SR[STR] 清 0 释放 SCL 后, 发送 ACK/NACK 后发送数据, 当数据发送完成且收到主机发来的 ACK/NACK 后, I2C_SR[STR] 硬件置 1, SCL 被从机强制拉低;
6. 接收数据: 将 I2C_SR[STR] 清 0 释放 SCL 开始接收数据。当数据接收完成, I2C_SR[STR] 硬件置 1, SCL 被从机强制拉低。通过 I2C_SR[NACK] 设置 ACK/NACK 后, 将 I2C_SR[STR] 清 0 释放 SCL 并发送 ACK/NACK。如接收到新的数据, I2C_SR[STR] 硬件置 1, SCL 被从机强制拉低;
7. RESTART 功能: 当从机在忙状态中接收到 START 信号, 则中止当前工作, 等待接收地址。

8.2.3 I²C 中断源

I²C 的中断源有:

- I2C_SR[STR] = 1 时, 该中断源在主机和从机模式下都有效
- I2C_SR[I2CSTP] = 1 时, 该中断源只在从机模式下有效

8.3 I²C 寄存器

8.3.1 I2C_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD		I2CIE
类型	R/W	R/W	-	-	-	R/W	R/W	R/W
复位值	0	0	-	-	-	0	0	0
位	名称	描述						
[7]	I2CEN	I ² C 使能 使能相应 GPIO 切换为 I ² C 模式, 集电极开漏输出。I ² C 上拉是否打开由端口上拉设置决定。 0: 不使能 1: 使能						
[6]	I2CMS	主/从机模式选择 0: 从机 1: 主机						
[5:3]	RSV	保留						
[2:1]	I2CSPD	I ² C 传输速率配置, 仅在主机模式下有效 00: 100kHz						

		01: 400kHz 10: 1MHz 11: 保留
[0]	I2CIE	I ² C 中断使能 0: 不使能 1: 使能

8.3.2 I2C_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	0	1	0	1	0
位	名称	描述						
[7:1]	I2CADD	从机地址						
[0]	GC	广播模式，仅在从机模式下有效 0: 不使能广播呼叫 1: 使能广播呼叫，即地址 0x00 也会响应						

8.3.3 I2C_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	I2C_DR	I ² C 数据寄存器 读: 准备发送的数据或接收到的数据 写: 准备发送的数据						

8.3.4 I2C_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	-	R/W	R/W	R/W0	R/W	R
复位值	0	0	-	0	0	0	0	0
位	名称	描述						

[7]	I2CBSY	I²C 忙状态标志位 当 I2C_CR[I2CEN] = 0 时, I2C_SR[I2CBSY]硬件清 0 主机模式: 发送 START 成功后, 硬件置 1, 发送 STOP 成功后, 硬件清 0 从机模式: 收到 START 且地址匹配成功后, 硬件置 1, 收到 STOP 后, 硬件清 0															
[6]	DMOD	I²C 读写标志位 0: 写模式(主机端发数据, 从机端收数据) 1: 读模式(主机端收数据, 从机端发数据) 注: 从机模式只读															
[5]	RSV	保留															
[4]	I2CSTA	主机模式: 软件写 1, 硬件确认 SCL、SDA 全为高后开始发送 START 和地址字节。当发送完成后硬件自动清 0。在发送或接收数据的过程中, 禁止 I2C_SR[I2CSTA]写入。在数据发送或接收完毕后置 I2C_SR[I2CSTA] = 1, 发送 RESTART。 0: 非 START 和地址字节 1: 发送 START 或 RESTART 和地址字节 从机模式: 硬件收到 START 且地址字节匹配后置 1, 软件清 0 表 8-1 从机模式 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]与当前 I²C 数据类型的关系 <table border="1"> <thead> <tr> <th>I2CSTA</th><th>I2CSTP</th><th>I²C 数据类型</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>数据字节</td></tr> <tr> <td>0</td><td>1</td><td>STOP</td></tr> <tr> <td>1</td><td>0</td><td>START + 地址字节</td></tr> <tr> <td>1</td><td>1</td><td>先收到 STOP 再收到 START + 地址字节</td></tr> </tbody> </table> 注: 当 I2C_CR[I2CEN] = 0 时, I2C_SR[I2CSTA]自动清 0	I2CSTA	I2CSTP	I ² C 数据类型	0	0	数据字节	0	1	STOP	1	0	START + 地址字节	1	1	先收到 STOP 再收到 START + 地址字节
I2CSTA	I2CSTP	I ² C 数据类型															
0	0	数据字节															
0	1	STOP															
1	0	START + 地址字节															
1	1	先收到 STOP 再收到 START + 地址字节															
[3]	I2CSTP	主机模式: 当 I2C_SR[I2CBSY] = 1 时, 软件才能有效写 1, I2C_SR[STR]清 0 释放 SCL 开始发送 STOP。发送完 STOP 后硬件自动清 0。如果 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]同时写 1, 且 I2C_SR[I2CBSY] = 1, 则 I²C 先发送 STOP, 再															

		发 START 和地址字节，START 和地址字节发送完成后 I2C_SR[STR]硬件置 1。在发送或接收数据的过程中，禁止 I2C_SR[I2CSTP]写入。 0: 不发送 STOP 1: 发送 STOP 从机模式: 硬件收到 STOP 后置 1，软件清 0 状态标志位参考表 8-1 注: 当 I2C_CR[I2CEN] = 0 时，I2C_SR[I2CSTP]会被硬件自动清 0
[2]	STR	I²C 总线挂起标志位 主机模式: 当硬件发送完 START 加地址字节或 DATA 字节后，I2C_SR[STR]硬件置 1，同时 SCL 被拉低，I2C_SR[STR]软件清 0 后释放 SCL。 如果 I2C_SR[I2CSTA]和 I2C_SR[I2CSTP]同为 1，则当硬件发送完 STOP 和 START 加地址字节后，I2C_SR[STR]才会置 1。 从机模式: 当硬件接收完 START 且地址匹配或 DATA 字节后，I2C_SR[STR]硬件置 1，同时 SCL 被拉低，I2C_SR[STR]软件清 0 后释放 SCL。 注: 该位由硬件置 1，软件清 0。当 I2C_CR[I2CEN] = 0 时，I2C_SR[STR]自动清 0
[1]	NACK	I²C 传输完一个字节后，接收方向发送方的反馈。I2C_CR[I2CEN] = 0 时，该位自动清 0 0: ACK，表示接收方可以继续接收数据 1: NACK，表示接收方希望停止数据传送 当设备处于读模式，在接收完数据第 8 位后配置 I2C_SR[NACK]发送 ACK/NACK 0: 第 9 位发送 ACK 1: 第 9 位发送 NACK 当设备处于写模式，在发送完数据第 8 位后读 I2C_SR[NACK]接收 ACK/NACK 0: 第 9 位收到的是 ACK 1: 第 9 位收到的是 NACK
[0]	I2CIF	I²C 中断事件标志位 0: 未发生中断事件 1: 发生中断事件 当 I2C_SR[STR] = 1 时，在主机和从机模式下产生中断

		当 I2C_SR[I2CSTP] = 1 时，在从机模式下产生中断
--	--	-----------------------------------

9 SPI

9.1 SPI 简介

SPI 是一种高速全双工同步串行总线，其原理框图如图 9-1 所示。SPI 支持主机模式和从机模式，支持 3 线制或 4 线制传输模式，允许总线上存在多个主机和从机。

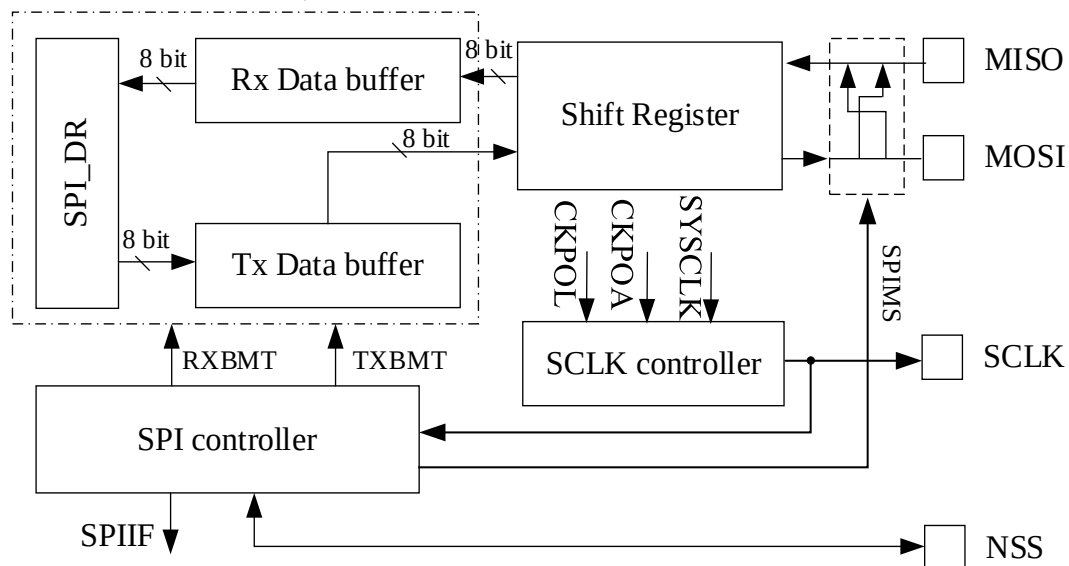


图 9-1 SPI 原理结构框图

9.2 SPI 操作说明

9.2.1 信号说明

SPI 所使用的 4 个信号为 MOSI、MISO、SCLK、NSS。

9.2.1.1 主输出、从输入(MOSI)

主出从入(MOSI)信号是主机的输出和从机的输入，用于从主机到从机的串行数据传输。数据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MOSI 引脚上。

9.2.1.2 主输入、从输出(MISO)

主入从出(MISO)信号是从机的输出和主机的输入。当 SPI 被禁止或工作在 4 线从模式而未被选中时，MISO 引脚被置于高阻态。当作为从机工作在 3 线模式或 4 线从模式被选中时，用于从从机到主机的串行数据传输。数据传输时最高位在先，即按顺序将移位寄存器的 MSB 串行地送到 MISO 引脚上。

9.2.1.3 串行时钟(SCLK)

串行时钟(SCLK)信号是主机的输出和从机的输入，用于同步主机和从机之间的串行数据传输。SCLK 由工作在主机模式的 SPI 产生。在 4 线从模式，当从器件未被选中时(NSS = 1)，SCLK 信号被忽略。

9.2.1.4 片选信号(NSS)

片选信号(NSS)的功能通过 SPI_CR1[NSSMID]配置，用于选择 SPI 的工作模式。SPI 工作模式包括 3 线模式、4 线从机/多主机模式及 4 线单主模式。当 SPI 工作在 4 线从机/多主机模式时，片选信号(NSS)被配置为输入以选择从机模式 SPI，或在多主模式中禁止总线某个 SPI 主机，避免两个以上主机试图同时进行数据传输时发生 SPI 总线冲突。当 SPI 工作在 4 线单主模式时，主机 NSS 被配置为片选输出。当 SPI 工作在 3 线模式时，NSS 被禁止。在主机模式，可以用其他通用端口 I/O 引脚选择多个从机。

配置 SPI_CR1[NSSMID] = 00 时，SPI 工作在 3 线模式。该工作模式无需 NSS 端口，SPI 总线上只有一个主机一个从机，连接方式如图 9-2 所示。

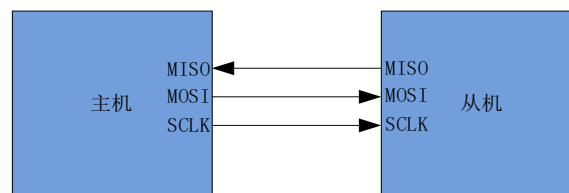


图 9-2 3 线 SPI 模式连接图

配置 SPI_CR1[NSSMID] = 01 时，SPI 工作在 4 线从模式或多主模式。在该工作模式，SPI 总线上器件的 NSS 端口均配置为输入，等待主机寻址。配置 SPI_CR0[SPIMS] = 0，SPI 工作在 4 线从机模式。当 NSS 为逻辑 0 时，从机 SPI 被选通；当 NSS 为逻辑 1 时，从机 SPI 不被选通。配置 SPI_CR0[SPIMS] = 1，SPI 工作在主机模式，默认为多主模式。在多主工作模式下，NSS 输入用于禁止 SPI 的主机模式。当总线上主机的 NSS 信号为低电平时，SPI_CR0[SPIMS]和 SPI_CR1[SPIEN]被硬件清 0，以不使能 SPI，同时方式错误标志 SPI_CR1[MODF]被置 1。在这种情况下，需软件重新使能 SPI，才能继续 SPI 通讯。该工作模式，SPI 总线允许多个主机参与通信，其连接方式如图 9-3 所示。

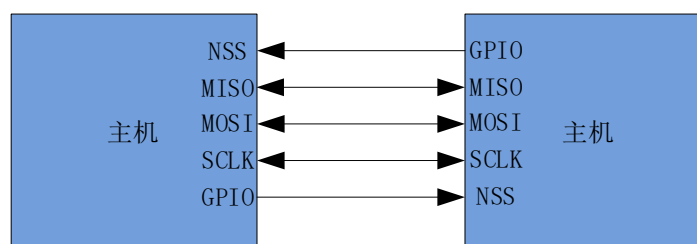


图 9-3 4 线多主机模式连接图

配置 SPI_CR1[NSSMID] = 1X 时, SPI 工作在 4 线单主模式。在该工作模式下, 总线上主机 NSS 配置为输出, 从机的 NSS 为输入。主机配置 SPI_CR1[NSSMID] 的设定值决定 NSS 引脚的输出电平, 作为一个从机的选通信号, 其它从机的选通可通过通用 I/O 来选择。4 线制单主机模式的连接如图 9-4 所示。

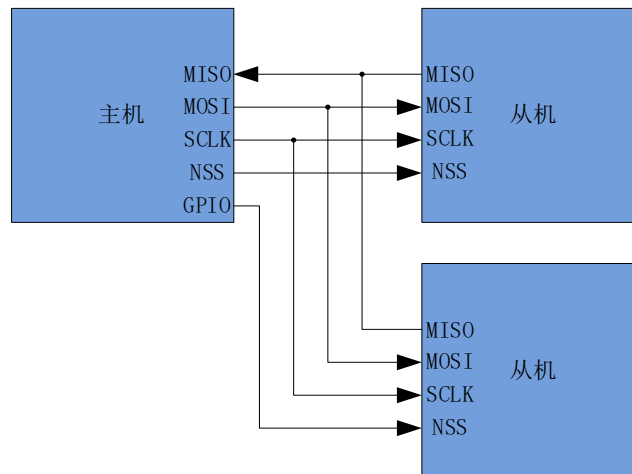


图 9-4 4 线单主机模式连接图

9.2.2 SPI 主机模式

配置 SPI_CR0[SPIMS] = 1, SPI 工作在主机模式, 为 SPI 总线提供 SCLK 信号, 启动数据传输。在该模式下, SPI 会根据移位寄存器是否为空控制 SPI 启动传输。当向 SPI_DR 写入数据时, 该数据首先被写入发送缓冲器, SPI_CR1[TXBMT] 被清 0。如果移位寄存器为空, 则发送缓冲器中的数据将会传送到移位寄存器, 传输开始。主机 SPI 串行地将移位寄存器 MSB 送到 MOSI 引脚上。传输结束后 SPI_CR1[SPIIF] 和 SPI_CR1[TXBMT] 将会被置 1。在全双工操作中, 当 SPI 主机在 MOSI 线向从机发送数据时, 被寻址的 SPI 从机可以同时在 MISO 线上向主机发送其移位寄存器中的内容。因此, SPI_CR1[SPIIF] 标志既作为发送完成标志又作为接收数据准备就绪标志, 移位寄存器的数据为 MISO 接收到的数据, 该数据传送到接收缓冲器中。向 SPI_DR 读取数据为接收缓冲器的数据。如果在 SPI_CR1[TXBMT] = 0 时向 SPI_DR 写入数据, 写冲突标志位 SPI_CR1[WCOL] 被置 1, 并保持发送缓冲器中的数据。

9.2.2.1 主机模式配置

1. 配置 SPI_CR1[NSSMID], 设置 SPI 工作模式;
2. 配置 SPI_CR0[CPOL], 设置时钟极性;
3. 配置 SPI_CR0[CPHA], 设置时钟相位;
4. 配置 SPI_CR0[SPIMS] = 1, 设置为主机模式;
5. 配置 SPI_CLK, 设置 SCLK 频率;
6. 配置 SPI_CR1[SPIEN] = 1, 使能 SPI;

7. 向 SPI_DR 写入要发送的数据，每写一次，SPI 将传输一次；
8. SPI_CR1[SPIIF]被置 1 后，读 SPI_DR 获取接收到的数据。

9.2.3 SPI 从机模式

配置 SPI_CR0[SPIMS] = 0 时，SPI 工作于从机模式。在该模式下，SPI 的 SCLK 信号将由主机的 SPI 提供，从 MOSI 移入数据，从 MISO 引脚移出数据。当 SCLK 信号未输入时，从机移位寄存器处于停止状态。当 SCLK 信号输入时，从机的移位寄存器开始动作，通过 MOSI 和 MISO 开始接收和发送数据。从器件不能启动数据传送。通过写 SPI_DR 预装要发送给主机的数据到发送缓冲器。如果移位寄存器为空，发送缓冲器中的数据会立即被传送到移位寄存器。当传输完成后，SPI_CR1[SPIIF]和 SPI_CR1[TXBMT]被置 1，接收到的字节被传送到接收缓冲器，且接收缓冲器空标志位 SPI_CR0[RXBMT]被清 0，表示当前有未读数据。如果 SPI_CR0[RXBMT] = 0 且此时有新的数据准备送入接收缓冲器，则 SPI_CR1[RXOVRN]将会被置 1，且接收缓冲器中的数据不变。当向 SPI_DR 写入数据时 SPI_CR1[TXBMT]被清 0。如果此时再写入数据，写冲突标志位 SPI_CR1[WCOL]被置 1，并保持发送缓冲器中的数据。

9.2.3.1 从机模式配置

1. 配置 SPI_CR1[NSSMID]，设置 SPI 工作模式；
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS] = 0，设置为从机模式；
5. 配置 SPI_CR1[SPIEN] = 1，使能 SPI；
6. 向 SPI_DR 写入操作数据，等待主机发送时钟信号。

9.2.4 SPI 中断源

SPI 的中断源有：

- 每次字节传输结束时，SPI 中断标志 SPI_CR1[SPIIF]被置 1
- 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写 SPI_DR，写冲突标志 SPI_CR1[WCOL]被置 1 且写 SPI_DR 的操作被忽略。
- 当 SPI 被配置为工作于多主系统中的主机而 NSS 被拉低时，模式错误标志 SPI_CR1[MODF]被置 1。当发生模式错误时，SPI_CR0[SPIMS]和 SPI_CR1[SPIEN]位被清 0，SPI 被禁止以允许另一个主机控制总线。
- 当 SPI 被配置为从机并且一次传输结束，接收缓冲器中还保持着上一次传输的数据未被读取时，接收溢出标志 SPI_CR1[RXOVRN]被置 1。新接收的数据将不被传送到接收缓冲器。

9.2.5 串行时钟时序

配置 SPI_CR0 中相位和空闲电平选择位可以实现串行时钟相位和空闲电平的 4 种组合。SPI_CR0[CPHA]选择时钟相位(移位寄存器数据跳变时的 SCLK 信号边沿)。SPI_CR0[CPOL]选择空闲电平。主机和从机配置必须一致。配置时钟相位和空闲电平时应禁止 SPI(SPI_CR1[SPIEN] = 0)。相位和空闲电平组合下时钟线和数据线的时序关系如图 9-5 和图 9-6。

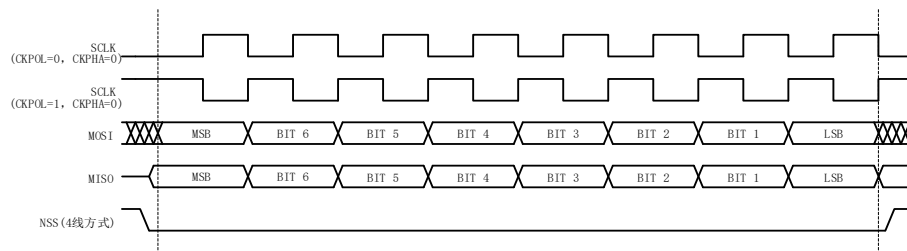


图 9-5 数据/时钟时序图(SPI_CR0[CPHA] = 0)

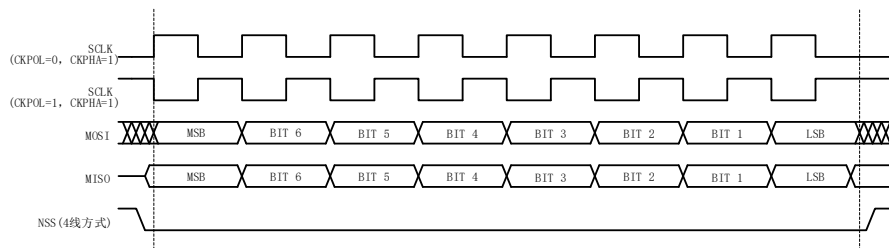


图 9-6 数据/时钟时序图(SPI_CR0[CPHA] = 1)

9.3 SPI 寄存器

9.3.1 SPI_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	1	1	1
位	名称	描述						
[7]	SPIBSY	忙标志位 0: 没有 SPI 传输 1: 正在进行 SPI 传输						
[6]	SPIMS							

		主/从机设定 0: 从机 1: 主机
[5]	CPHA	时钟相位 0: 在 SCLK 有效电平的前沿接收数据, 后沿发送数据 1: 在 SCLK 有效电平的前沿发送数据, 后沿接收数据
[4]	CPOL	时钟空闲电平 0: 低电平为空闲电平 1: 高电平为空闲电平
[3]	SLVSEL	NSS 片选标志位 当 NSS 引脚滤波后的信号为低电平时该位被置 1, 表示被选中为从机。当信号为高电平时该位被清 0, 表示未被选中为从机。 0: 未被选中为从机 1: 被选中为从机
[2]	NSSIN	NSS 实时信号, 该信号未滤波
[1]	SRMT	移位寄存器空标志位(只在从机模式时有效) 0: 数据从发送缓冲器传送到移位寄存器或 SCLK 发生变化 1: 移位寄存器没有数据且发送和接收缓冲器均没有数据 注: 在主模式时 SPI_CR0[SRMT] = 1
[0]	RXBMT	接收缓冲器空标志位(只在从机模式时有效) 0: 存在新数据未被读取 1: 数据被读取且没有新数据 注: 在主模式时 SPI_CR0[RXBMT] = 1

注:

时钟相位空闲电平模式 SPI_CR0[CPHA:CPOL]:

- 00: 上升沿接收, 下降沿发送, 空闲电平为低
- 01: 上升沿发送, 下降沿接收, 空闲电平为高
- 10: 上升沿发送, 下降沿接收, 空闲电平为低
- 11: 上升沿接收, 下降沿发送, 空闲电平为高

9.3.2 SPI_CR1 (0x4031)

位	7	6	5	4	3	2	1	0
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMID		TXBMT	SPIEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R	R/W

复位值	0	0	0	0	0	0	1	0
位	名称	描述						
[7]	SPIIF	SPI 中断事件标志位 每次传输完一个数据(8 位)之后，此位将由硬件置 1 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[6]	WCOL	写冲突中断事件标志位 当 SPI_CR1[TXBMT]为 0 时，写入 SPI_DR，则此位被置 1 此位必须由软件清 0 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[5]	MODF	主机模式错误中断事件标志位 当检测到主机模式冲突的时候，此位置 1(SPI_CR0[NSSIN] = 0, SPI_CR1[SPIMS] = 1 且 SPI_CR1[NSSMID] = 01) 此位必须由软件清 0 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义						
[4]	RXOVRN	接收溢出中断事件标志位(只在从机模式下有效) 当前传输的最后一位已经移入 SPI 移位寄存器，而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置 1(并产生一个 SPI 中断)。该位不会被硬件自动清 0，必须用软件清 0。 读： 0: 未发生中断事件 1: 发生中断事件 写：						

		0: 清 0 1: 无意义
[3:2]	NSSMID	SPI 模式配置 00: 3 线从模式或 3 线主模式。NSS 信号不连到端口引脚 01: 4 线从模式或多主模式(默认值)。NSS 端口为输入 1X: 4 线单主模式。NSS 端口为输出状态并输出 SPI_CR1[2]的值
[1]	TXBMT	发送缓冲器空标志位 当新数据被写入发送缓冲器时, 该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时, 该位被置 1, 表示可以向发送缓冲器写新数据。 0: 存在新数据写入发送缓冲器 1: 发送缓冲器数据已传送到移位寄存器
[0]	SPIEN	SPI 使能 0: 不使能 1: 使能

9.3.3 SPI_CLK (0x4032)

位	7	6	5	4	3	2	1	0
名称	SPI_CLK							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	SPI_CLK	SPI 波特率设置 主机模式有效, 仅在 SPI_CR1[SPIEN] = 0 时可写 $\text{波特率} = \text{SYSCLK}/2/(\text{SPI_CLK} + 1)$ 例: 波特率 2400kHz, 则 $\text{SPI_CLK} = (24\text{M}/2/2400\text{k}) - 1 = 4$, 即为 0x04						

9.3.4 SPI_DR (0x4033)

位	7	6	5	4	3	2	1	0
名称	SPI_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据						

		读: 接收缓冲器中的数据 写: 写入数据送至发送缓冲器并启动发送
--	--	-------------------------------------

10 UART

10.1 UART 操作说明

10.1.1 模式 0

移位模式，多用于扩展 IO 口。在该模式下，TXD 为时钟输出，RXD 为数据总线，时钟频率为 $f_{cpu_clk}/12$ ，发送数据时从最低位开始发送。数据发送/接收由 UT_CR[REN] 决定，UT_CR[REN]=0 时为发送模式；UT_CR[REN] = 1 时为接收模式。

发送数据时，将要发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出移位脉冲，RXD 将输出 UT_DR 的数据，输出时钟频率为 $f_{cpu_clk}/12$ 。发送结束后 UT_CR[TI] 置位。

接收数据时，先复位 UT_CR[RI] 同时置位 UT_CR[REN]，这时 TXD 输出移位脉冲，RXD 开始接收数据，移位脉冲的频率为 $f_{cpu_clk}/12$ 。接收结束后 UT_CR[RI] = 1，读取 UT_DR 会得到接收到的数据。

10.1.2 模式 1

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出 10 位数据，发送完成后 UT_CR[TI] 置位。

接收数据时，需先置位 UT_CR[REN] 启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RB8] 和 UT_CR[RI] 置位，读取 UT_DR 会得到接收到的数据。

10.1.3 模式 2

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据 (UT_DR + UT_CR[RB8]/UT_CR[TB8])、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI] 置位。

接收数据时，需先置位 UT_CR[REN] 启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI] 置位，UT_CR[RB8] 将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.1.4 模式 3

基本操作与模式 2 相同，但波特率设置与模式 1 相同。

10.1.5 UART 中断源

如果 UART 中断被允许 (IE[ES0] = 1)，在下述 2 个标志位被置 1 时将产生中断。

注意：这 2 个标志位都必须用软件清 0。

1. 在 UART 发送完 1 组数据(模式 0,1 为 8 位;模式 2,3 为 9 位),发送完成中断标志 UT_CR[TI] 硬件置 1
2. 在 UART 接收完 1 组数据和 STOP 停止位后, 发送完成中断标志 UT_CR[RI]硬件置 1

10.2 UART1 寄存器

10.2.1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	MOD	模式配置位 00: 模式 0 Baud rate = fcpu_clk/12 01: 模式1:8位UART 此模式下波特率根据以下公式: $fcpu_clk / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$ 10: 模式2: 9位UART 此模式下波特率为fcpu_clk/ (32 - 16* UT_BAUD[BAUD_SEL]) 11: 模式3: 9位UART 此模式下波特率根据以下公式: $fcpu_clk / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$						
[5]	SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信						
[4]	REN	串行输入使能 0: 不使能 1: 使能						
[3]	TB8	设置在模式 2 与模式 3 下数据发送的第 9 位, 此位根据实际功能由硬件清 0						
[2]	RB8	设置在模式 2 与模式 3 下数据接收的第 9 位, 如果 SM2 为 0, 这一位作为停止位, 在模式 0 下此位不使用。						
[1]	TI	发送完成中断标志, 发送完毕后硬件将此位置 1, 必须由软件清 0						

[0]	RI	接收完成中断标志，接收完毕后硬件将此位置 1，必须由软件清 0
-----	----	---------------------------------

10.2.2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	UT_DR	发送/接收数据 读: 接收的数据 写: 发送的数据 注: UART1 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成，可以同时发送和接收数据。发送缓冲器只能写入而不能读出，接收缓冲器只能读出而不能写入，因而两个缓冲器可以共用一个地址码。						

10.2.3 UT_BAUD (0x9A,0x9B)

UT_BAUDH(0x9B)								
位	15	14	13	12	11	10	9	8
名称	BAUD_SEL	RSV			BAUD[11:8]			
类型	R/W	-	-	-	R/W	R/W	R/W	R/W
复位值	0	-	-	-	0	0	0	0
UT_BAUDL(0x9A)								
位	7	6	5	4	3	2	1	0
名称	BAUD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
位	名称	描述						
[15]	BAUD_SEL	倍频使能 0: 不使能 1: 使能						
[14:12]	RSV	保留						
[11:0]	BAUD	模式 1,3 下的波特率设置						

10.3 UART2 寄存器

10.3.1 UT2_CR (0x8A)

位	7	6	5	4	3	2	1	0
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	UT2MOD	模式配置位 00: 模式 0 移位寄存器 Baud rate=fcpu_clk/12 01: 模式 1:8位UART 此模式下波特率根据以下公式: $\text{fcpu_clk} / (16 / (1 + \text{UT_BAUD}[\text{BAUD_SEL}])) / (\text{UT_BAUD} + 1)$ 10: 模式2: 9位UART 此模式下波特率为fcpu_clk/ (32 - 16* UT_BAUD[BAUD_SEL]) 11: 模式3: 9位UART 此模式下波特率根据以下公式: $\text{fcpu_clk} / (16 / (1 + \text{UT_BAUD}[\text{BAUD_SEL}])) / (\text{UT_BAUD} + 1)$						
[5]	UT2SM2	单机通信和多机通信选择 0: 单机通信 1: 多机通信						
[4]	UT2REN	串行输入使能 0: 不使能 1: 使能						
[3]	UT2TB8	模式 2 与模式 3 下发送数据的第 9 位，此位根据实际功能由硬件清 0						
[2]	UT2RB8	模式 2 与模式 3 下接收数据的第 9 位，如果 SM2 为 0，这一位作为停止位，在模式 0 下此位不使用。						
[1]	UT2TI	发送完成中断标志，发送完毕后硬件将此位置 1，必须由软件清 0						
[0]	UT2RI	接收完成中断标志，接收完毕后硬件将此位置 1，必须由软件清 0						

注: 软件对 UT2_TI 或者 UT2_RI 这两个标志位清零时, 推荐方法是对不清零的另一个标志位写 1, 以防止软件误清标志位。

10.3.2 UT2_DR (0x89)

位	7	6	5	4	3	2	1	0
名称	UT2_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	UT2_DR	发送/接收数据 注: UART2 的数据缓冲器由 2 个互相独立的接收、发送缓冲器构成, 可以同时发送和接收数据。发送缓冲器只能写入而不能读出, 接收缓冲器只能读出而不能写入, 因而两个缓冲器可以共用一个地址码。						

10.3.3 UT2_BAUD (0x4042,0x4043)

UT2_BAUDH(0x4042)								
位	15	14	13	12	11	10	9	8
名称	BAUD2_SEL	UART2CH	UART2IEN	RSV	UT2_BAUD[11:8]			
类型	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
复位值	0	0	0	-	0	0	0	0
UT2_BAUDL(0x4043)								
位	7	6	5	4	3	2	1	0
名称	UT2_BAUD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
位	名称	描述						
[15]	BAUD2_SEL	UART2 波特率选择位 0: 不使能 1: 使能						
[14]	UART2CH	UART2 端口功能转移使能 0: UART2 端口功能不转移, P3.6 作为 UART2 的 RXD; P3.7 作为 UART2 的 TXD 1: UART2 端口功能转移, P0.1 作为 UART2 的 RXD; P0.0 作为 UART2 的 TXD						
[13]	UART2IEN	UART2 中断使能位 0: 禁止 1: 使能。						
[12]	RSV	保留						
[11:0]	UT2_BAUD	模式 1,3 下的波特率设置						

11 MDU

11.1 简介

MDU 是一个计算协处理单元，主要协助 CPU 完成大数据量的复杂运算。MDU 除了提供乘除法运算外，还提供三角函数和低通滤波器的运算。在实际使用中，MDU 模块可以在中断程序和主程序调用而计算结果互不干扰。

11.2 特性

MDU 具有以下特性：

- 支持中断嵌套调用
- 硬件加速，减少 CPU 负担
- 支持以下运算模式
 - 16 位有符号乘法
 - 16 位有符号乘法(运算结果左移 1 位)
 - 16 位无符号乘法
 - 32 位/16 位的无符号除法
 - 低通滤波器(LPF)
 - 坐标转换(sin/cos)
 - 反正切(Atan)

11.3 功能说明

11.3.1 操作方法

一个完整的 MDU 操作流程：

1. MDU_CR 的启动 MDU 运算(MDURUN)位置 1
2. 配置 MDU_MD 寄存器，选择 MDU 的运算模式
3. 写入数据到 MDU_A、MDU_B、MDU_C、MDU_D，当 MDU 检测到 MDU_C[7:0]被写入数据时开始运算
4. 等待 MDU_CR 的 MDU 繁忙(MDUBUSY)位置 0
5. MDU_CR 的终止 MDU 运算(MDUDONE)位置 1

需要注意的是：

1. 在使用 MDU 之前，务必将 MDU_CR 的启动 MDU 运算(MDURUN)位置 1，使用后务必将 MDU_CR 的终止 MDU 运算(MDUDONE)位置 1，这两步操作将会保证当 MDU 被嵌套调用时数据互不影响。

2. 由于 MDU 检测到 MDU_C[7:0] 被写入数据时 MDU 将会开始运算，所以要确保 MDU_C 的 [7:0] 会在 MDU 的运算模式和其他数据都已写入后才写入

11.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU_MD[2:0] = 000 时，MDU 的运算模式为：运算结果左移 1 位的 16 位有符号乘法。如表 11-1 所示，使用时，分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数；积是一个 31 位有符号数据，这个积将会左移一位成为一个 32 位有符号数据，该数据的高 16 位通过 MDU_A 读取，低 16 位通过 MDU_B 读取。

表 11-1 结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

11.3.3 16 位有符号乘法

当 MDU_MD[2:0] = 001 时，MDU 的运算模式为：16 位有符号乘法。如表 11-2 所示，使用时，分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数。积是一个 31 位有符号数据，这个积的高 16 位通过 MDU_A 读取，低 16 位通过 MDU_B 读取。

表 11-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

11.3.4 16 位无符号乘法

当 MDU_MD[2:0] = 010 时，MDU 的运算模式为：16 位无符号乘法。如表 11-3 所示，使用时，分别向 MDU_A 和 MDU_C 写入 16 位无符号数据作为被乘数和乘数。积是一个 32 位无符号数据，这个积的高 16 位通过 MDU_A 读取，低 16 位通过 MDU_B 读取。

表 11-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位

数据寄存器	输入的内容	输出的内容
MDU_B	-	积的低 16 位
MDU_C	乘数	-
MDU_D	-	-

11.3.5 32 位/16 位的无符号除法

当 MDU_MD[2:0] = 011 时, MDU 的运算模式为: 32 位/16 位的无符号除法。如表 11-4 所示, 被除数是一个无符号的 32 位数据, 除数是一个无符号的 16 位数据, 使用时, MDU_A 写入被除数的高 16 位, MDU_B 写入被除数的低 16 位, MDU_C 写入除数。运算结果为一个无符号 32 位的商和一个无符号 16 位的余数。商的高 16 位通过 MDU_A 读取, 低 16 位通过 MDU_B 读取; 余数通过 MDU_C 读取。

表 11-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被除数的高 16 位	商的高 16 位
MDU_B	被除数的低 16 位	商的低 16 位
MDU_C	除数	余数
MDU_D	-	-

11.3.6 低通滤波器(LPF)

当 MDU_MD[2:0] = 110 时, MDU 的运算模式为 LPF。

LPF 的计算公式为:

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

如表 11-5 所示, 当前输出值 Y_k 和上一次的输出值 Y_{k-1} 为 32 位有符号数据, 输入值 X_k 为 16 位有符号数据, 滤波系数 K 为 8 位无符号数据。使用时, MDU_A 写入 Y_{k-1} 的高 16 位, MDU_B 写入 Y_{k-1} 的低 16 位, MDU_D 写入 K , MDU_C 写入 X_k 。运算结果为 Y_k , Y_k 的高 16 位通过 MDU_A 读取, 低 16 位通过 MDU_B 读取。

表 11-5 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	X_k	-
MDU_B	$Y_{k-1}[31:16]$	$Y_k[31:16]$
MDU_C	$Y_{k-1}[15:0]$	$Y_k[15:0]$
MDU_D	K	-

11.3.7 坐标转换(Sin/Cos)

当 MDU_MD[2:0]=100 时，MDU 的运算模式为：坐标转换(Sin/Cos)。

坐标转换的计算公式为

$$\begin{aligned} \sin_o &= \cos_i \times \sin \theta + \sin_i \times \cos \theta \\ \cos_o &= \cos_i \times \cos \theta + \sin_i \times \sin \theta \end{aligned}$$

当 $\sin_i = 0$ 时，坐标转换即变成了以 $\cos_o$ 为幅值的正余弦计算

$$\begin{aligned} \sin_o &= \cos_i \times \sin \theta \\ \cos_o &= \cos_i \times \cos \theta \end{aligned}$$

如表 11-6 所示，输入值 $\cos_i$ 、 $\sin_i$ 和 θ 是 16 位有符号数据，输出值 $\cos_o$ 和 $\sin_o$ 也是 16 位有符号数据。使用时，向 MDU_A 写入 $\cos_o$ ，MDU_B 写入 θ ，MDU_C 写入 $\sin_o$ ，计算得到 $\cos_o$ 和 $\sin_o$ ， $\cos_o$ 通过 MDU_A 读取， $\sin_o$ 通过 MDU_C 读取。

表 11-6 Sin/Cos 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	$\cos_i$	$\cos_o$
MDU_B	θ	-
MDU_C	$\sin_i$	$\sin_o$
MDU_D	-	-

11.3.8 反正切(Atan)

当 MDU_MD[2:0]=101 时，MDU 的运算模式为：反正切(Atan)。

Atan 运算主要是根据输入的正余弦值来计算出幅值和角度。其计算公式为

$$\begin{aligned} U &= \sqrt{\sin^2 \theta + \cos^2 \theta} \\ \theta &= \tan^{-1} \left(\frac{\sin \theta}{\cos \theta} \right) \end{aligned}$$

如表 11-7 Atan 模式下寄存器的含义所示，输入值 $\cos$ 、 $\sin$ 是 16 位有符号数据，输出值 U 和 θ 也是 16 位有符号数据。使用时，向 MDU_A 写入 $\cos$ ，MDU_C 写入 $\sin$ ，计算得到 U 和 θ ， U 通过 MDU_A 读取， θ 通过 MDU_B 读取。

表 11-7 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	$\cos$	U
MDU_B	-	-
MDU_C	$\sin$	θ
MDU_D	-	-

11.4 寄存器

11.4.1 MDU_CR(0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUSY	MDUDONE	MDURUN	RSV				
类型	R	W	W	-	-	-	-	-
复位值	0	0	0	-	-	-	-	-
位	名称	描述						
[7]	MDUBUSY	MDU 繁忙标志 当 MDU_C[7:0]写入时, MDU 启动, 该位置 1 直到 MDU 完成工作						
[6]	MDUDONE	MDU 运算结束操作为 当 MDU 运算结束后, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误						
[5]	MDURUN	MDU 运算开始位 在 MDU 开始配置之前, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误。						
[4:0]	RSV	保留						

11.4.2 MDU_MD(0xCA)

位	7	6	5	4	3	2	1	0
名称	RSV					MDUMOD2	MDUMOD1	MDUMOD0
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0
位	名称	描述						
[7:3]	RSV	保留						
[2:0]	MDUMOD[2:0]	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 运算结果不移位的 16 位有符号乘法 010: 16 位无符号乘法 011: 32 位/16 位的无符号除法 100: 坐标转换(Sin/Cos) 101: 反正切(Atan) 110: 低通滤波器(LPF) 111: 保留						

11.4.3 MDU_A(0xC7,0xC6)

MDU_AH(0xC7)								
位	15	14	13	12	11	10	9	8
名称	MDU_A[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_AL(0xC6)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	RSV	MDU 的 A 数据寄存器，在不同模式下该寄存器的内容为						
		表 11-8 MDU A 数据寄存器输入输出内容表						
		MDU_MD[2:0]		输入的内容		输出的内容		
		000		被乘数		积的高 16 位		
		001		被乘数		积的高 16 位		
		010		被乘数		积的高 16 位		
		011		被除数的高 16 位		商的高 16 位		
		100		X		-		
		101		COS _i		COS _o		
		110		COS		U		

11.4.4 :MDU_B(0xC5,0xC4)

MDU_BH(0xC5)								
位	15	14	13	12	11	10	9	8
名称	MDU_B[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_BL(0xC4)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述																								
[15:0]	RSV	MDU 的 B 数据寄存器，在不同模式下该寄存器的内容为 表 11-9 MDU B 数据寄存器输入输出内容表																								
		<table><tr><th>MDU_MD[2:0]</th><th>输入的内容</th><th>输出的内容</th></tr><tr><td>000</td><td>--</td><td>积的低 16 位</td></tr><tr><td>001</td><td>--</td><td>积的低 16 位</td></tr><tr><td>010</td><td>--</td><td>积的低 16 位</td></tr><tr><td>011</td><td>被除数的低 16 位</td><td>商的低 16 位</td></tr><tr><td>100</td><td>$Y_{k-1}[31:16]$</td><td>$Y_k[31:16]$</td></tr><tr><td>101</td><td>θ</td><td>-</td></tr><tr><td>110</td><td>-</td><td>θ</td></tr></table>	MDU_MD[2:0]	输入的内容	输出的内容	000	--	积的低 16 位	001	--	积的低 16 位	010	--	积的低 16 位	011	被除数的低 16 位	商的低 16 位	100	$Y_{k-1}[31:16]$	$Y_k[31:16]$	101	θ	-	110	-	θ
		MDU_MD[2:0]	输入的内容	输出的内容																						
		000	--	积的低 16 位																						
		001	--	积的低 16 位																						
		010	--	积的低 16 位																						
		011	被除数的低 16 位	商的低 16 位																						
		100	$Y_{k-1}[31:16]$	$Y_k[31:16]$																						
		101	θ	-																						
		110	-	θ																						

11.4.5 MDU_C(0xC3,0xC2)

MDU_CH(0xC3)								
位	15	14	13	12	11	10	9	8
名称	MDU_C[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
MDU_CL(0xC2)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	RSV	MDU 的 C 数据寄存器，当向 MDU_C[7:0]写入数据时，MDU 将会开始运算，在不同模式下该寄存器的内容为						
		表 11-10 MDU C 数据寄存器输入输出内容表						
		MDU_MD[2:0]		输入的内容		输出的内容		
		000		乘数		--		
		001		乘数		--		
		010		乘数		--		
		011		除数		余数		
		100		$Y_{k-1}[15:0]$		$Y_k[15:0]$		
		101		$\cos_i$		$\cos_o$		
		110		$\sin$				

11.4.6 MDU_D(0xCB)

位	7	6	5	4	3	2	1	0
名称	MDU_D[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	MDU_D	MDU 的 D 数据寄存器，该寄存器只在 MDU_MD[2:0] = 100 时使用，用于输入 K						

12 PFC

12.1 PFC 操作说明

12.1.1 简介

PFC(Power Factor Correction)即功率因数校正，主要作用是提高电源对市电的利用率，优化电压调节，减弱电磁兼容及电磁干扰问题。

PFC 模块具有以下特性：

- 硬件全自动
- ADC 自动采样
- 过流保护与逐波限流

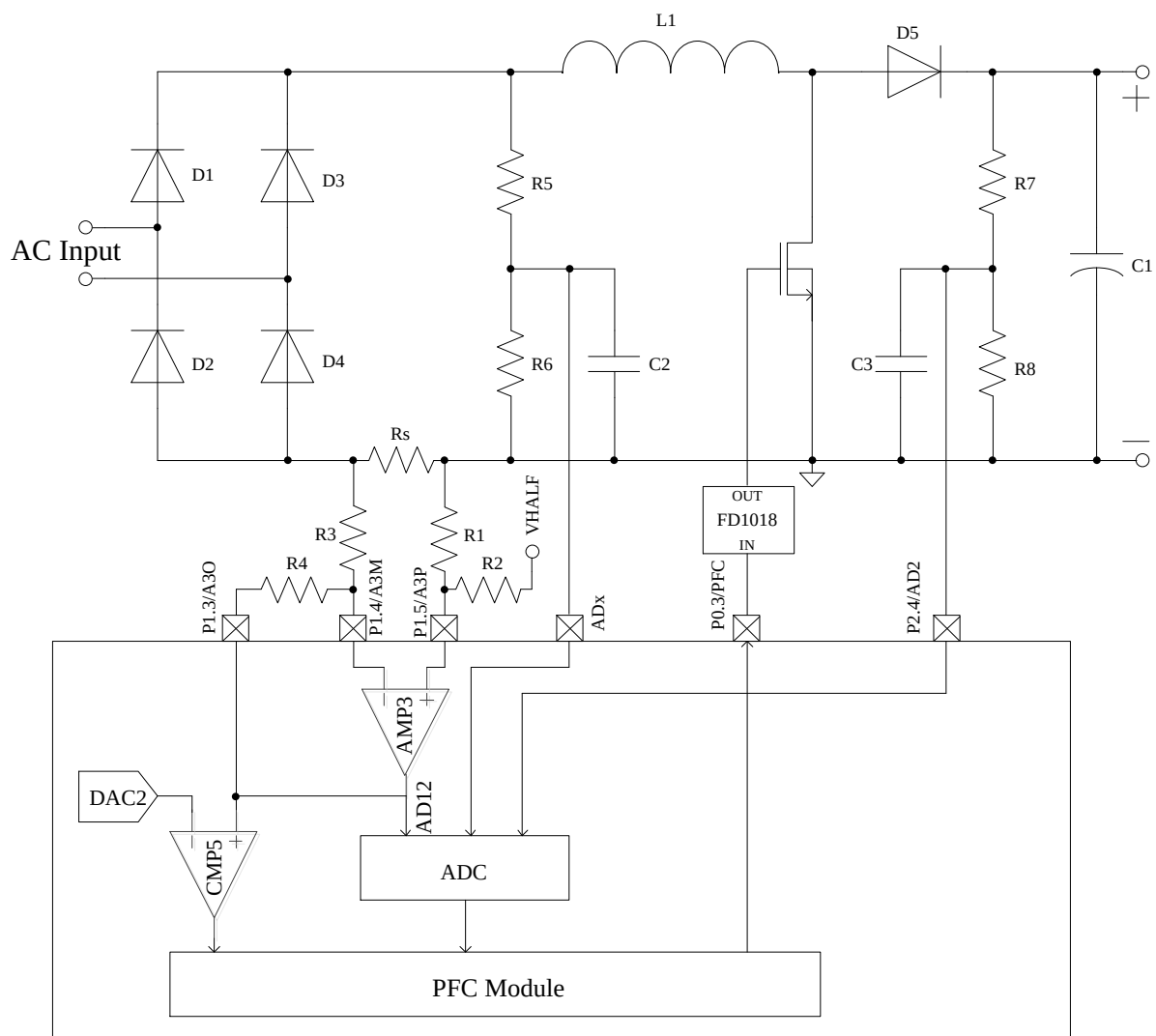


图 12-1 PFC 硬件连接关系示意图

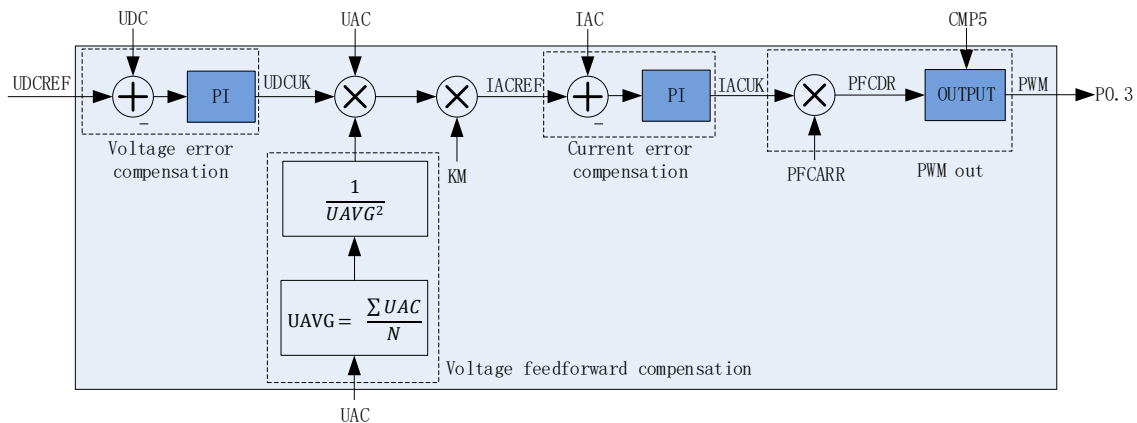


图 12-2 PFC 模块原理框图

PFC 模块包括电压误差补偿模块，电压前馈补偿模块，电流误差补偿模块，PWM 输出模块。

12.1.2 电压误差补偿模块

电压误差补偿模块为 PFC 的外环，其输入为用户设定的直流电压参考值 UDCREF 与 ADC 采样的实际直流电压 UDC 的差值；该差值送入 PI 控制器，产生控制输出 UDCUK。外环执行频率 = 内环执行频率/PFC_OUTARR = 24M/PFC_ARR/PFC_OUTARR。

12.1.3 电压前馈补偿模块

电压前馈补偿模块主要用于在输入交流电压增大或减小的情况下能够保持恒定的输出功率。

12.1.4 平均电压 UAVG 的计算

平均电压 UAVG 为整流后的输入交流电压 UAC 的平均电压。PFC 模块支持硬件自动计算 UAVG；为了应对特殊情况，用户可禁止硬件自动计算，切换为软件启动 PFC 模块计算 UAVG。计算公式为：

$$UAVG = \frac{\sum UAC}{N}$$

其中，UAC 为输入交流电压；N 为半个工频周期内采样 UAC 的次数。

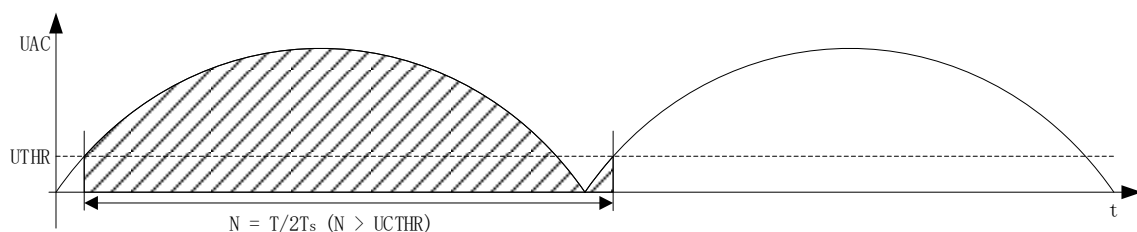


图 12-3 UAVG 的计算

硬件启动计算 UAVG(设置 PFC_CR0[UAVGCDIS] = 0): UAVG 的计算周期为半个工频周期 T，UTHR 为一个计算周期的起始点和结束点的电压值，Ts 为 UAC 采样周期，UCTHR 为 UAC 采样次

数下限。PFC 模块以判定当前 UAC 大于 UTHR 且上一个 UAC 小于 UTHR 为一个计算周期的起始/结束点；为避免毛刺影响，须满足采样次数 N 大于 UCTHR。将一个计算周期内采样的 UAC 累加，除以采样次数 N，即可得到平均电压 UAVG。

软件启动计算 UAVG(设置 PFC_CR0[UAVGCDIS] = 1): 设置 PFC_CR0[UAVGSW] = 1, PFC 模块将以上一次计算结束到当前 PFC_CR0[UAVGSW]写入为周期, 将 UAC 累加值除以 N 得到 UAVG。用户可使用 SYS_TICK 模块或其他 TIMER 模块记录一个工频，每个工频软件启动一次计算 UAVG，亦可得到准确的 UAVG。

12.1.5 电流误差补偿模块

电流误差补偿模块作为 PFC 的内环，输入是由外环计算得到的电流参考值 IACREF，与 ADC 采样的实际电感电流 IAC 的差值送入 PI 控制器，产生控制输出 IACUK。内环执行频率=24M/PFC_ARR。

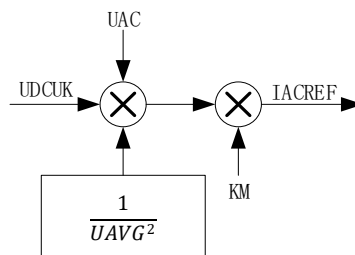


图 12-4 IACREG 计算原理图

电流参考值 IACREF 的产生：PFC 的外环输出 UDCUK 和输入交流电压 UAC 的乘积，与电压前馈补偿模块输出相乘以达到恒定输出功率的目的，再与换算常数 KM 相乘后，得到 IACREF。

12.1.6 PWM 输出模块

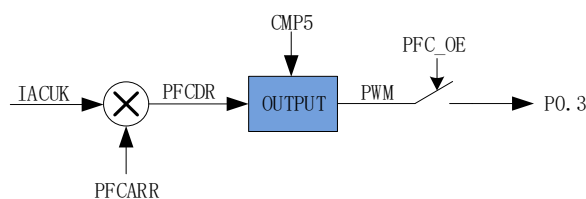


图 12-5 PWM 输出原理框图

PFC 的内环输出 IACUK 代表 PWM 的占空比，公式：IACUK/32768*100%。IACUK 需通过与计数器比较产生 PWM 输出到端口 P0.3。如图 12-5 所示，IACUK*PFCARR/32768 可得到 PFCDR，PFCDR 与 PFC 计数器比较产生 PWM，PFCDR > PFCNTR，PWM 输出 1；反之，PWM 输出 0。PFC 输出使能 PFC_CR0[PFCOE]为 1，PWM 输出到端口 P0.3。

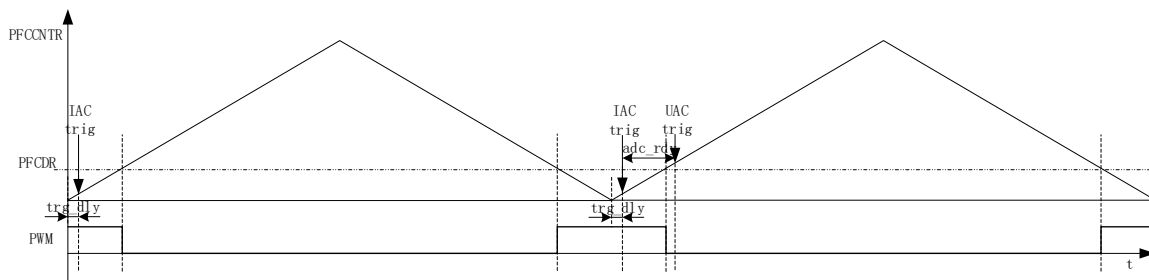


图 12-6 PWM 输出与 IAC/UAC 采样时机图

12.1.7 过流保护与逐波限流

PFC 提供过流保护功能，使能 CMP5(设置 CMP_CR4[CMP5EN] = 1)，即开启 PFC 的过流保护功能；配置 PFC_CR0[CMP5DIV]可设置 CMP5 的滤波系数。当 CMP5 输入 1，即产生过流保护信号，PFC 的 PWM 输出低电平。配置 PFC_CR0[PFCOE] = 0 可解除过流保护状态。

12.1.8 UAC/IAC/UDC 采样

12.1.8.1 UDC 采样

- 使用 FOC 模块的 UDC 采样，每个 FOC 载波周期采样一次。
- 固定使用 ADC 通道 2

12.1.8.2 IAC 采样

- 每个内环周期的下溢点采样一次
- 设置 PFC_DLY 可以延迟采样，假设 MCU 时钟为 24MHz(41.67ns)，PFC_TRGDLY = 5，则延迟 $41.67 \times 2 \times 5 = 416\text{ns}$ 。
- 固定使用 ADC 通道 6
- 设置 PFC_CR0 的 CCHSEL 为 0，写 PFC_CSO 可校准 IAC 的基准值，假设 ADC 的电压范围 0 ~ 5V，基准为 2.5V，则 $\text{PFC_CSO} = 2.5/5\text{V} \times 32768 = 16384(0 \times 4000)$

12.1.8.3 UAC 采样

- 设置 PFC_CR1[UACSAMSEL]配置 UAC 采样周期，每 1/2/4/8 个内环周期采样一次；当 IAC 采样完成后，立刻采样 UAC
- 默认使用 ADC 通道 5，设置 PFC_ADCCH[UAC_TRIG_CH]可选择其他 ADC 通道
- 设置 PFC_CR0[CCHSEL] = 1，写 PFC_CSO 可校准 UAC 的基准值；假设 ADC 的电压范围 0 ~ 5V，基准为 2.5V，则 $\text{PFC_CSO} = 2.5/5\text{V} \times 32768 = 16384(0 \times 4000)$ 。

12.2 PFC 寄存器

12.2.1 PFC_CR2 (0x409E)

位	7	6	5	4	3	2	1	0
名称	UDCPISTA	IACPISTA	RSV					
类型	R/W	R/W	-	-	-	-	-	-
复位值	0	0	-	-	-	-	-	-
位	名称	描述						
[7]	UDCPISTA	UDC 的 PI 启动 当 PFC 不使能时(PFC_CR0[PFCEN] = 0), UDC 的 PI 控制器可以用作普通 PI 控制器供用户使用。 软件写 1, 下一时刻硬件自清 0, 写 0 无效。 0: 不启动 1: 启动						
[6]	IACPISTA	IAC 的 PI 启动 当 PFC 不使能时(PFC_CR0[PFCEN] = 0), IAC 的 PI 控制器可以用作普通 PI 控制器供用户使用。 软件写 1, 下一时刻硬件自清 0, 写 0 无效。 0: 不启动 1: 启动						
[5: 0]	RSV	保留						

12.2.2 PFC_CR0 (0x40E0)

位	7	6	5	4	3	2	1	0
名称	UAVGSW	CMP5DIV		UAVGDIS	PFCOA	CCHSEL	PFCOE	PFCEN
类型	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	UAVGSW	软件启动 UAVG 计算 启动 UAVG 计算, UAVG 的值更新。 软件写 1, 下一时刻硬件自清 0, 写 0 无效。 0: 不启动 1: 启动						
[6:5]	CMP5DIV	CMP5 滤波选择 当 CMP5 的输入脉宽小于设定值, 会被认为是噪声, 硬件将自动滤除。						

		00: 不滤波 01: 4 个系统时钟周期 10: 12 个系统时钟周期 11: 24 个系统时钟周期
[4]	UAVGCDIS	使能硬件计算 UAVG 不使能该位，硬件不会每个工频周期计算 UAVG，需要软件通过写 PFC_CR0[UAVGSW]启动计算。当内部计次数的计数器溢出时，也会自动启动计算。 0: 使能 1: 不使能
[3]	PFCOA	逐波限流使能 当使能 CMP5 时，芯片默认使能 PFC 的过流保护。过流后，PFC 的输出将关闭。使能 PFCOA 后，硬件会自动在过流保护信号撤销后恢复输出，即逐波限流功能。 0: 不使能 1: 使能
[2]	CCHSEL	ADC 校准通道选择 选择该位，对 PFC_CSO 写校准值，可校准 IAC 或 UAC 对应通道的 ADC 基准。 0: IAC 对应的 ADC 通道 IAC_TRIG_CH 1: UAC 对应的 ADC 通道 UAC_TRIG_CH
[1]	PFCOE	PFC 输出使能 使能后，PFC 产生的 PWM 输出到管脚 P0.3 0: 不使能 1: 使能
[0]	PFCEN	PFC 使能 0: 不使能 1: 使能

12.2.3 PFC_CR1 (0x40F2)

位	7	6	5	4	3	2	1	0
名称	UACSAMSEL		UTHR	UCTHR				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	UACSAMSEL	UAC 采样分频 每 x 个 PFC 周期，才启动一次 UAC 采样。 00: 1						

		01: 2 10: 4 11: 8
[5]	UTHR	UAC 周期起始点设置 UAC 以此值为一个工频周期的起始点和结束点，主要用于计算 UAVG。与 UAC_BASE 相关，即与硬件的 UAC 分压系数相关。 1: $1/8 \times \text{UAC_BASE}$ 0: $1/16 \times \text{UAC_BASE}$
[4:0]	UCTHR	UAC 的采样次数下限设置 当硬件根据 UTHR 得到工频周期，必须满足 UAC 采样次数大于 UCTHR 设置的次数，硬件才认为得到的工频周期为正确值。 公式: $\text{UCTHR} \times 32$ 次

注：PFC_CR1 仅在 PFC_CR0[PFCEN] = 1 时有效。

12.2.4 PFC_ADCCH (0x40E1)

位	7	6	5	4	3	2	1	0
名称	IAC_TRIG_CH				UAC_TRIG_CH			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	0	0	1	0	1
位	名称		描述					
[7:4]	IAC_TRIG_CH		采样 IAC 的 ADC 通道选择 使能 PFC 时，必须选择通道 6，否则无法使用运放跟随。 表 12-1 采样 IAC 的 ADC 通道选择					
			IAC_TRIG_CH	ADC 通道	IAC_TRIG_CH	ADC 通道		
			0000	通道 0	0001	通道 1		
			0010	通道 2	0011	通道 3		
			0100	通道 4	0101	通道 5		
			0110	通道 6	0111	通道 7		
			1000	通道 8	1001	通道 9		
			1010	通道 10	1011	通道 11		
			1100	通道 12	1101	通道 13		
			1110	保留	1111	保留		
[3:0]	UAC_TRIG_CH		采样 UAC 的 ADC 通道选择 表 12-2 采样 UAC 的 ADC 通道选择					
			UAC_TRIG_CH	ADC 通道	UAC_TRIG_CH	ADC 通道		
			0000	通道 0	0001	通道 1		

		0010	通道 2	0011	通道 3
		0100	通道 4	0101	通道 5
		0110	通道 6	0111	通道 7
		1000	通道 8	1001	通道 9
		1010	通道 10	1011	通道 11
		1100	通道 12	1101	通道 13
		1110	保留	1111	保留

12.2.5 PFC_CSO (0x40E2, 0x40E3)

PFC_CSOH(0x40E2)								
位	15	14	13	12	11	10	9	8
名称	PFC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PFC_CSOL(0x40E3)								
位	7	6	5	4	3	2	1	0
名称	PFC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PFC_CSO	IAC/UAC 采样基准 配置 PFC_CR0[CCHSEL], 对 PFC_CSO 写校准值, 可校准 IAC/UAC 基准。 取值范围(0,32767), MSB 恒为 0 注: 假设 ADC 的电压范围 0~5V, 基准为 2.5V, 则 $PFC_CSO = 2.5/5V * 32768 = 16384(0x4000)$						

12.2.6 PFC_ARR (0x40E4, 0x40E5)

PFC_ARRH(0x40E4)								
位	15	14	13	12	11	10	9	8
名称	RSV				PFC_ARR[11:8]			
类型	-	-	-	-	W	W	W	W
复位值	-	-	-	-	0	0	0	0
PFC_ARRL(0x40E5)								
位	7	6	5	4	3	2	1	0
名称	PFC_ARR[7:0]							

类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:0]	PFC_ARR	PFC 计数器的重载值, 决定载波周期和运算周期(中央对齐模式) PFC 计数器从 0 开始计数到 PFC_ARR, 产生上溢事件, 然后向下计数到 0 该寄存器只写, 不可读。 取值范围(0,4095)						

12.2.7 PFC_UAVG (0x40E4, 0x40E5)

PFC_UAVGH(0x40E4)								
位	15	14	13	12	11	10	9	8
名称	PFC_UAVG[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
PFC_UAVGL(0x40E5)								
位	7	6	5	4	3	2	1	0
名称	PFC_UAVG[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PFC_UAVG	UAC 在一个工频周期的平均值 取值范围(-32768,32767)						

12.2.8 PFC_DR (0x40E6, 0x40E7)

PFC_DRH(0x40E6)								
位	15	14	13	12	11	10	9	8
名称	RSV				PFC_DR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
PFC_DRL(0x40E7)								
位	7	6	5	4	3	2	1	0
名称	PFC_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:12]	RSV	保留
[11:0]	PFC_DR	PFC 产生 PWM 的比较值 当 PFC 计数器的计数值小于 PFC_DR, 输出 1, 反之, 输出 0。PFC 使能时, 硬件自动更新 PFC_DR 的值。 取值范围(0,4095)

12.2.9 UDC_REF/UDC_EK (0x40E8, 0x40E9)

UDC_REFH/UDC_EK(0x40E8)								
位	15	14	13	12	11	10	9	8
名称	UDC_REF/UDC_EK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_REFL/UDC_EK(0x40E9)								
位	7	6	5	4	3	2	1	0
名称	UDC_REF/UDC_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_REF	PFC 使能(PFC_CR0[PFCEN] = 1): 用户给定的 UDC 参考值 PFC 不使能(PFC_CR0[PFCEN] = 0): 配置 UDC_PI 的 EK 取值范围(-32768,32767)						

12.2.10 UDC_UK (0x40EA, 0x40EB)

UDC_UKH(0x40EA)								
位	15	14	13	12	11	10	9	8
名称	UDC_UK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKL(0x40EB)								
位	7	6	5	4	3	2	1	0
名称	UDC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	UDC_UK	UDC 的 PI 控制器的输出值 UK 取值范围(-32768,32767)

12.2.11 UDC_KP (0x40EC, 0x40ED)

UDC_KPH(0x40EC)								
位	15	14	13	12	11	10	9	8
名称	UDC_KP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_KPL(0x40ED)								
位	7	6	5	4	3	2	1	0
名称	UDC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_KP	UDC 的 PI 控制器的 KP 系数 取值范围(0,32767), MSB 恒为 0, Q10 格式						

12.2.12 UDC_KI (0x40EE, 0x40EF)

UDC_KIH(0x40EE)								
位	15	14	13	12	11	10	9	8
名称	UDC_KI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_KIL(0x40EF)								
位	7	6	5	4	3	2	1	0
名称	UDC_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_KI	UDC 的 PI 控制器的 KI 系数 取值范围(0,32767), MSB 恒为 0, Q15 格式						

12.2.13 UDC_UKMAX (0x40F0, 0x40F1)

UDC_UKMAXH(0x40F0)								
位	15	14	13	12	11	10	9	8
名称	UDC_UKMAX[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKMAXL(0x40F1)								
位	7	6	5	4	3	2	1	0
名称	UDC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_UKMAX	UDC 的 PI 控制器的输出的上限值 取值范围(-32768,32767)						

12.2.14 UDC_UKMIN (0x40F2, 0x40F3)

UDC_UKMINH(0x40F2)								
位	15	14	13	12	11	10	9	8
名称	UDC_UKMIN[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKMINL(0x40F3)								
位	7	6	5	4	3	2	1	0
名称	UDC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_UKMIN	PFC 不使能(PFC_CR0[PFCEN] = 0): UDC 的 PI 控制器的输出的下限值 取值范围(-32768,32767) PFC 使能(PFC_CR0[PFCEN] = 1): 该地址为 PFC_CR1 和 PFC_KM 功能; UDC_UKMIN 固定为 0						

12.2.15 PFC_KM (0x40F3)

位	7	6	5	4	3	2	1	0
名称	PFC_KM							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	PFC_KM	PFC 的 KM 系数 取值范围(0,255) 注: 仅在 PFC 使能(PFC_CR0[PFCEN] = 1)时有效						

12.2.16 IAC_REF/IAC_EK (0x40F4, 0x40F5)

IAC_REFH/IAC_EK(0x40F4)								
位	15	14	13	12	11	10	9	8
名称	IAC_REF/IAC_EK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_REFL/IAC_EK(0x40F5)								
位	7	6	5	4	3	2	1	0
名称	IAC_REF/IAC_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_REF/ IAC_EK	PFC 使能(PFC_CR0[PFCEN] = 1): 用户给定的 IAC 参考值 PFC 不使能(PFC_CR0[PFCEN] = 0): 用户给定的 PI 控制器的 EK 值 取值范围(-32768,32767)						

12.2.17 IAC_UK (0x40F6, 0x40F7)

IAC_UKH(0x40F6)								
位	15	14	13	12	11	10	9	8
名称	IAC_UK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_UKL(0x40F7)								
位	7	6	5	4	3	2	1	0
名称	IAC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_UK	IAC 的 PI 控制器的输出值 UK						

		取值范围(-32768,32767)
--	--	--------------------

12.2.18 IAC_KP (0x40F8, 0x40F9)

IAC_KPH(0x40F8)								
位	15	14	13	12	11	10	9	8
名称	IAC_KP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_KPL(0x40F9)								
位	7	6	5	4	3	2	1	0
名称	IAC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_KP	IAC 的 PI 控制器的 KP 系数 取值范围(0,32767), MSB 恒为 0, Q10 格式						

12.2.19 IAC_KI (0x40FA, 0x40FB)

IAC_KIH(0x40FA)								
位	15	14	13	12	11	10	9	8
名称	IAC_KI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_KIL(0x40FB)								
位	7	6	5	4	3	2	1	0
名称	IAC_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_KI	IAC 的 PI 控制器的 KI 系数 取值范围(0,32767), MSB 恒为 0, Q15 格式						

12.2.20 IAC_UKMAX (0x40FC, 0x40FD)

IAC_UKMAXH(0x40FC)								
位	15	14	13	12	11	10	9	8
名称	IAC_UKMAX[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

IAC_UKMAXL(0x40FD)								
位	7	6	5	4	3	2	1	0
名称	IAC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_UKMAX	IAC 的 PI 控制器的输出的上限值 取值范围(-32768,32767)						

12.2.21 IAC_UKMIN (0x40FE, 0x40FF)

IAC_UKMINH(0x40E4)								
位	15	14	13	12	11	10	9	8
名称	IAC_UKMIN[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_UKMINL(0x40FF)								
位	7	6	5	4	3	2	1	0
名称	IAC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_UKMIN	PFC 不使能(PFC_CR0[PFCEN] = 0): IAC 的 PI 控制器的输出的下限值 取值范围(-32768,3767) PFC 使能(PFC_CR0[PFCEN] = 1): 该地址为 PFC_TRGDLY 和 PFC_OUTARR 功能; IAC_UKMIN 固定为 0						

12.2.22 PFC_TRGDLY/PFC_OUTARR (0x40FE, 0x40FF)

PFC_OUTARRH(0x40FE)								
位	15	14	13	12	11	10	9	8
名称	PFC_TRGDLY				PFC_OUTARR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	0	0	0	0	0
PFC_OUTARRL(0x40FF)								
位	7	6	5	4	3	2	1	0
名称	PFC_OUTARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	PFC_TRGDLY	IAC/UDC 通道的 ADC 采样触发延迟 假设 MCU 时钟为 24MHz(41.67ns), PFC_TRGDLY = 5, 则延迟 $41.67 \times 2 \times 5 = 416\text{ns}$ 。 范围 (0,15) 注: 仅在 PFC 使能(PFC_CR0[PFCEN] = 1)时有效						
[11:0]	PFC_OUTARR	PFC 外环执行频率设置值 设置 PFC 外环即 UDC 的 PI 控制器的执行频率。 公式: 外环执行频率 = 内环执行频率/ PFC_OUTARR = 24M/ PFC_ARR/ PFC_OUTARR 假设假设 MCU 时钟为 24MHz(41.67ns), PFC_ARR = 150, PFC_OUTARR = 200, 则内环执行频率 = $24000000/2/\text{PFC_ARR} = 80000\text{Hz}$; 外环执行频率 = $80000/\text{PFC_OUTARR} = 400\text{Hz}$ 。 取值范围 (0,2047) 注: 仅在 PFC 使能(PFC_CR0[PFCEN] = 1)时有效						

13 PI

13.1 简介

PI 调节器是一种线性控制器，它根据给定值与实际输出值构成控制偏差，将偏差的比例和积分通过线性组合构成控制量，对被控对象进行控制。在电机控制系统中，可用于实现速度环和位置环。

PI 公式：

$$U(K) = U(k-1) + K_p*(E(k) - E(k-1)) + K_i*E(k) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

13.2 特性

PI 模块具有以下特性：

- 一个通用 PI 控制器
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 取运算结果需查询 busy 位
- 两个专用 PI 控制器，当 PFC 模块不使能时，可作为通用 PI 控制器使用
 - KP 默认 Q10 格式，KI 默认 Q15 格式
 - 运算速度快，启动后 4 个 cycle 计算完成

13.3 PI 操作说明

13.3.1 通用 PI 控制器

1. 配置 PI_CR[PISTA] = 1，PI 启动，PIBUSY 位自动置 1，软件读 PIBUSY 位，为 0 即计算完成，PI_UK 数据更新。
2. PI 的参数可以选择 Q10 和 Q15 模式，注意 PI_KP 默认的数据格式为 Q10，PI_KI 默认的数据格式为 Q15，其余寄存器的数据格式为 Q15。
3. U(k-1)和 E(k-1)默认为上一次的 U(k)和 E(k)，如果需要改变 E(k-1)的值，将值写进 PI_EK1 寄存器；如果需要改变 U(k-1)的值，将值写进 PI_UK 寄存器。

如果要同时多次使用 PI 调节，注意 PI 运算使用完后保存参数，以备下一次使用时正确初始化参数。在第一次使用 PI 运算时 PI 内部参数是保存上一次使用的运算结果，因此要进行正确的初始化操作：

```
PI_EK1 = X;           //初始化 E(k-1)
PI_UK  = Y1;          //初始化 U(k-1)的高 16 位
PI_UKS = Y2;          //初始化 U(k-1)的低 16 位
```

13.3.2 专用 PI 控制器 UDC_PI/IAC_PI

1. 专用 PI 控制器必须在 PFC 不使能时使用。
2. 配置 PFC_CR2 寄存器的 UDCPISTA/IACPISTA = 1, PI 启动, 4 个 cycle 后计算完成, PI_UK 数据更新。
3. U(k-1)和 E(k-1)默认为上一次的 U(k)和 E(k), 如果需要改变 E(k-1)的值, 将值写进对应的 EK 寄存器, 同时需要启动 PI; 如果需要改变 U(k-1)的值, 将值写进对应的 UK 寄存器。

13.4 PI 寄存器

13.4.1 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2SS	RSV					PISTA/PIBUSY	RSV
类型	R	-	-	-	-		R/W	-
复位值	0	-	-	-	-		0	-
位	名称	描述						
[7]	T2SS	TIM2 步进电机模式的输入模式选择 0: P1.0 为方向, P0.7 为脉冲计数 1: P1.0 为反向脉冲计数, P0.7 为正脉冲计数						
[6:2]	RSV	保留						
[1]	PISTA/ PIBUSY	PI_STA (只写) PI 启动, 软件写 1, 下一时刻硬件自清 0 0: 不启动 1: 启动 PI_BUSY (只读) 0: PI 空闲中 1: PI 忙						
[0]	RSV	保留						

13.4.2 PI_EK (0xEA, 0Xeb)

PI_EKH(0xEB)								
位	15	14	13	12	11	10	9	8
名称	PI_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_EKL(0xEA)								

位	7	6	5	4	3	2	1	0
名称	PI_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_EK	输入误差 EK 取值范围(-32768,32767)						

13.4.3 PI_EK1 (0xE2, 0xE3)

PI_EK1H(0xE3)								
位	15	14	13	12	11	10	9	8
名称	PI_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_EK1L(0xE2)								
位	7	6	5	4	3	2	1	0
名称	PI_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_EK1	上一个输入误差 e(k-1) 取值范围(-32768,32767)						

13.4.4 PI_UK (0xEC, 0xED)

PI_UKH(0xED)								
位	15	14	13	12	11	10	9	8
名称	PI_UK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_UKL(0xEC)								
位	7	6	5	4	3	2	1	0
名称	PI_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_UKL	输出结果 UK 的高 16 位						

		输出结果 UK 为 32 位，范围为(-1,1)，一般只使用高 16 位 取值范围(-32768,32767)
--	--	--

13.4.5 PI_UKS (0xE4, 0xE5)

PI_UKSH(0xE5)								
位	15	14	13	12	11	10	9	8
名称	PI_UKS[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_UKSL(0xE4)								
位	7	6	5	4	3	2	1	0
名称	PI_UKS[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_UKS	输出结果 UK 的低 16 位 主要用于 PI 控制器多级调用时，将输出结果的低 16 位取出并保存 取值范围 (-32768,32767)						

13.4.6 PI_KP (0xEE, 0xEF)

PI_KPH(0xEF)								
位	15	14	13	12	11	10	9	8
名称	PI_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_KPL(0xEE)								
位	7	6	5	4	3	2	1	0
名称	PI_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_KP	KP 系数 取值范围 (-32768,32767)						

13.4.7 PI_KI (0xF2, 0xF3)

PI_KIH(0xF3)								
位	15	14	13	12	11	10	9	8
名称	PI_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_KIL(0xF2)								
位	7	6	5	4	3	2	1	0
名称	PI_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_KI	KI 系数 取值范围 (-32768,32767)						

13.4.8 PI_UKMAX (0xF4, 0xF5)

PI_UKMAXH(0xF5)								
位	15	14	13	12	11	10	9	8
名称	PI_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI_UKMAXL(0xF4)								
位	7	6	5	4	3	2	1	0
名称	PI_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_UKMAX	UK 的最大限幅值 取值范围 (-32768,32767)						

13.4.9 PI_UKMIN (0xF6, 0xF7)

PI_UKMINH(0xF7)								
位	15	14	13	12	11	10	9	8
名称	PI_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PI_UKMINL(0xF6)								
位	7	6	5	4	3	2	1	0
名称	PI_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	PI_UKMIN	UK 的最小限幅值 取值范围 (-32768,32767)						

13.4.10 PFC_CR2 (0x409E)

位	7	6	5	4	3	2	1	0
名称	UDCPIST A	IACPISTA	RSV					
类型	W	W	-	-	-	-	-	-
复位值	0	0	-	-	-	-	-	-
位	名称	描述						
[7]	UDCPISTA	UDC 的 PI 启动 当 PFC 不使能时(PFC_CR0[PFCEN] = 0), UDC 的 PI 控制器可以用作普通 PI 控制器供用户使用。 软件写 1, 下一时刻硬件自清 0, 写 0 无效。 0: 不启动 1: 启动						
[6]	IACPISTA	IAC 的 PI 启动 当 PFC 不使能时(PFC_CR0[PFCEN] = 0), IAC 的 PI 控制器可以用作普通 PI 控制器供用户使用。 软件写 1, 下一时刻硬件自清 0, 写 0 无效。 0: 不启动 1: 启动						
[5: 0]	RSV	保留						

13.4.11 UDC_EK (0x40E8, 0x40E9)

UDC_EKH(0x40E8)								
位	15	14	13	12	11	10	9	8
名称	UDC_EK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

UDC_EKL(0x40E9)								
位	7	6	5	4	3	2	1	0
名称	UDC_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_EK	PFC 不使能(PFC_CR0[PFCEN] = 0): 用户给定的 PI 控制器的 EK 值 取值范围 (-32768,32767)						

13.4.12 UDC_UK (0x40EA, 0x40EB)

UDC_UKH(0x40EA)								
位	15	14	13	12	11	10	9	8
名称	UDC_UK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKL(0x40EB)								
位	7	6	5	4	3	2	1	0
名称	UDC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_UK	UDC 的 PI 控制器的输出值 UK 取值范围 (-32768,32767)						

13.4.13 UDC_KP (0x40EC, 0x40ED)

UDC_KPH(0x40EC)								
位	15	14	13	12	11	10	9	8
名称	UDC_KP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_KPL(0x40ED)								
位	7	6	5	4	3	2	1	0
名称	UDC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	UDC_KP	UDC 的 PI 控制器的 KP 系数 取值范围(0,32767), MSB 恒为 0, Q10 格式

13.4.14 UDC_KI (0x40EE, 0x40EF)

UDC_KIH(0x40EE)								
位	15	14	13	12	11	10	9	8
名称	UDC_KI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_KIL(0x40EF)								
位	7	6	5	4	3	2	1	0
名称	UDC_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_KI	UDC 的 PI 控制器的 KI 系数 取值范围(0,32767), MSB 恒为 0, Q15 格式						

13.4.15 UDC_UKMAX (0x40F0, 0x40F1)

UDC_UKMAXH(0x40F0)								
位	15	14	13	12	11	10	9	8
名称	UDC_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKMAXL(0x40F1)								
位	7	6	5	4	3	2	1	0
名称	UDC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_UKMAX	UDC 的 PI 控制器的输出的上限值 取值范围(-32768,32767)						

13.4.16 UDC_UKMIN (0x40F2, 0x40F3)

UDC_UKMINH(0x40F2)								
位	15	14	13	12	11	10	9	8
名称	UDC_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UDC_UKMINL(0x40F3)								
位	7	6	5	4	3	2	1	0
名称	UDC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	UDC_UKMIN	PFC 不使能(PFC_CR0[PFCEN] = 0): UDC 的 PI 控制器的输出的下限值 取值范围(-32768,32767) PFC 使能(PFC_CR0[PFCEN] = 1): 该地址为 PFC_CR1 和 PFC_KM 功能; UDC_UKMIN 固定为 0						

13.4.17 IAC_EK (0x40F4, 0x40F5)

IAC_EKH(0x40F4)								
位	15	14	13	12	11	10	9	8
名称	IAC_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_EKL(0x40F5)								
位	7	6	5	4	3	2	1	0
名称	IAC_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_EK	PFC 不使能(PFC_CR0[PFCEN] = 0): 用户给定的 PI 控制器的 EK 值 取值范围(-32768,32767)						

13.4.18 IAC_UK (0x40F6, 0x40F7)

IAC_UKH(0x40F6)								
位	15	14	13	12	11	10	9	8
名称	IAC_UK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_UKL(0x40F7)								
位	7	6	5	4	3	2	1	0
名称	IAC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_UK	IAC 的 PI 控制器的输出值 UK 取值范围(-32768,32767)						

13.4.19 IAC_KP (0x40F8, 0x40F9)

IAC_KPH(0x40F8)								
位	15	14	13	12	11	10	9	8
名称	IAC_KP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_KPL(0x40F9)								
位	7	6	5	4	3	2	1	0
名称	IAC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_KP	IAC 的 PI 控制器的 KP 系数 取值范围(0,32767), MSB 恒为 0, Q10 格式						

13.4.20 IAC_KI (0x40FA, 0x40FB)

IAC_KIH(0x40FA)								
位	15	14	13	12	11	10	9	8
名称	IAC_KI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

IAC_KIL(0x40FB)								
位	7	6	5	4	3	2	1	0
名称	IAC_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_KI	IAC 的 PI 控制器的 KI 系数 取值范围(0,32767), MSB 恒为 0, Q15 格式						

13.4.21 IAC_UKMAX (0x40FC, 0x40FD)

IAC_UKMAXH(0x40FC)								
位	15	14	13	12	11	10	9	8
名称	IAC_UKMAX[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_UKMAXL(0x40FD)								
位	7	6	5	4	3	2	1	0
名称	IAC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	IAC_UKMAX	IAC 的 PI 控制器的输出的上限值 取值范围(-32768,32767)						

13.4.22 IAC_UKMIN (0x40FE, 0x40FF)

IAC_UKMINH(0x40FE)								
位	15	14	13	12	11	10	9	8
名称	IAC_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
IAC_UKMINL(0x40FF)								
位	7	6	5	4	3	2	1	0
名称	IAC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	IAC_UKMIN	PFC 不使能(PFC_CR0[PFCEN] = 0): IAC 的 PI 控制器的输出的下限值 取值范围(-32768,3767)

14 FOC

14.1 FOC 说明

14.1.1 FOC 简介

FOC 模块用于基于无感 FOC，有感 FOC 驱动电机的应用场合，并可用于基于 SVPWM 的电机控制。当 DRV_CR[FOCEN]=0 时，FOC 模块不工作，FOC 时钟停止，相关寄存器处于复位状态且无法写入。

FOC 模块包含角度估算器，PI 控制器，坐标转换模块，电流采样模块和 PWM 波形输出模块，可硬件实现电流闭环。角度估算器利用电机电流信号估算转子位置，实现基于无感 FOC 的电机控制。也可通过 MCU 处理位置传感器信号获取转子位置，实现基于有感 FOC 的电机控制。

- 无感 FOC 控制: 采用角度估算器估算角度实现坐标变换，同时估算电机速度供 MCU 做速度闭环控制
- 有感 FOC 控制: FOC 模块提供角度输入接口，MCU 采集位置传感器信号并进行处理，得到角度并将角度值送入 FOC 模块实现坐标变换。

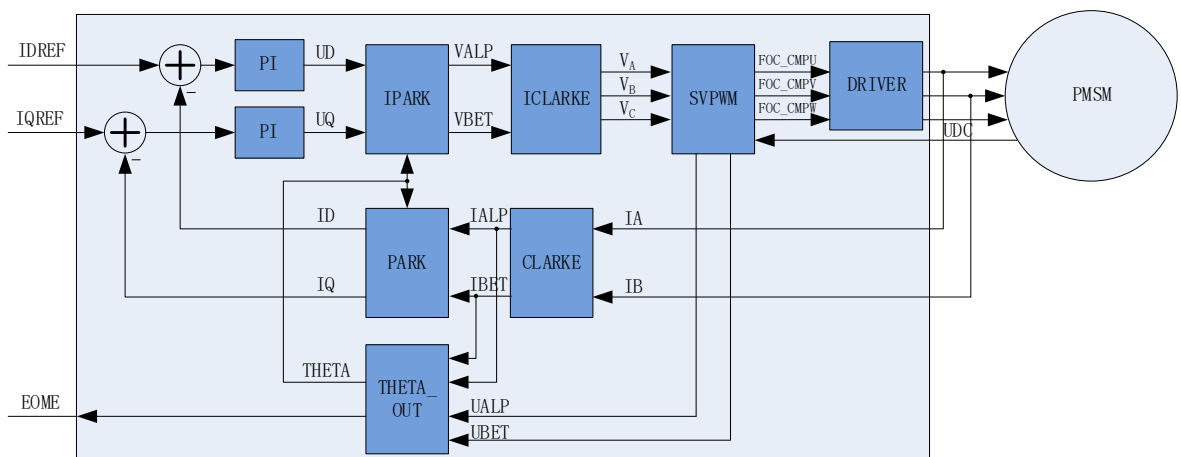


图 14-1 FOC 原理框图

14.1.2 参考输入

FOC 模块使用 d 轴电流参考值 FOC_IDREF 和 q 轴电流参考值 FOC_IQREF 作为电流参考值，使用 d 轴电流采样值 FOC_ID 和 q 轴电流采样值 FOC_IQ 作为电流反馈值，实现电流闭环控制。FOC 模块提供实时估算的电机转速 FOC_EOME，MCU 可将此信号作为反馈输入构建转速 PI 外环并将输出量赋值给 FOC_IQREF，实现速度-电流双闭环控制。

14.1.3 PI 控制器

FOC 模块里使用 4 个 PI 控制器，分别应用于：

1. 转子磁通控制：D 轴的 PI 控制器，参考电流 FOC_IDREF 减去反馈电流 FOC_ID 作为偏差输入，比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能，FOC_DMAX 和 FOC_DMIN 对输出进行限幅，最后输出 D 轴电压 FOC_UD。
2. 转子转矩控制：Q 轴的 PI 控制器，参考电流 FOC_IQREF 减去反馈电流 FOC_IQ 作为偏差输入，比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能，FOC_QMAX 和 FOC_QMIN 对输出进行限幅，最后输出 Q 轴电压 FOC_UQ。
3. 角度估算：估算器的 PI 控制器，比例系数 FOC_EKP 和积分系数 FOC_EKI 调节 PI 控制器性能，最终输出估算角度 FOC_ETHETA。
4. PLL 估算：PLL 估算器的 PI 控制器，比例系数 FOC_PLLKP 和积分系数 FOC_PLLKI 调节 PI 控制器性能，最终输出估算反电动势 FOC_EALP 和 FOC_EBETA。

14.1.4 坐标转换

14.1.4.1 Park 逆变换

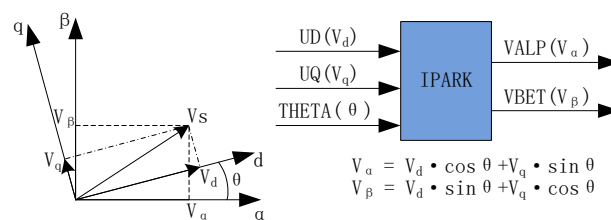


图 14-2 Park 逆变换

d-q 轴电压 PI 控制器运算后得到 d-q 轴下两个电压分量 FOC_UD 和 FOC_UQ。使用 Park 逆变换将电压矢量从两相旋转 d-q 坐标系变换到两相静止 α - β 坐标系。

14.1.4.2 Clarke 逆变换

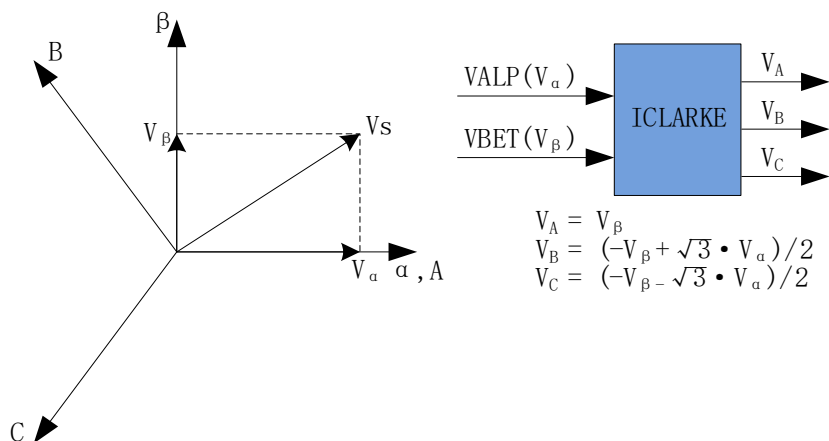


图 14-3 Clarke 逆变换

通过 Clarke 逆变换将电压矢量从两相静止 α - β 坐标系变换到三相静止 A-B-C 坐标系。

14.1.4.3 Clarke 变换

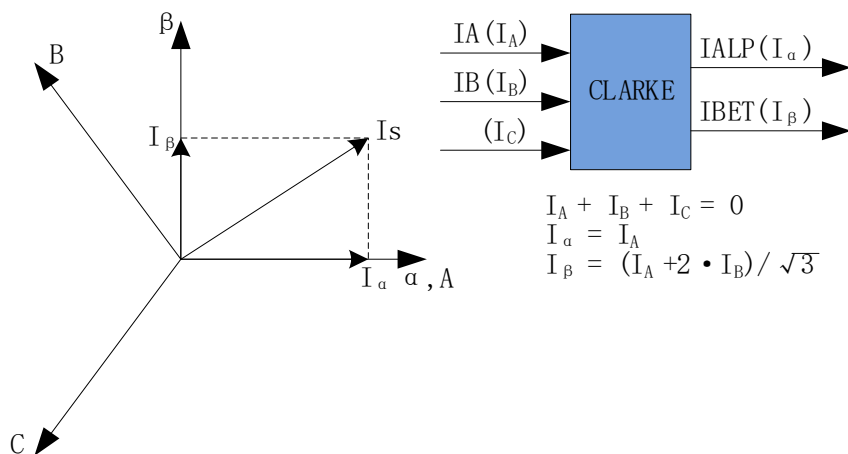


图 14-4 Clarke 变换

Clarke 变换将采样到的 A 相电流和 B 相电流从三相静止 A-B-C 坐标系变换到两相静止 α - β 坐标系。

14.1.4.4 Park 变换

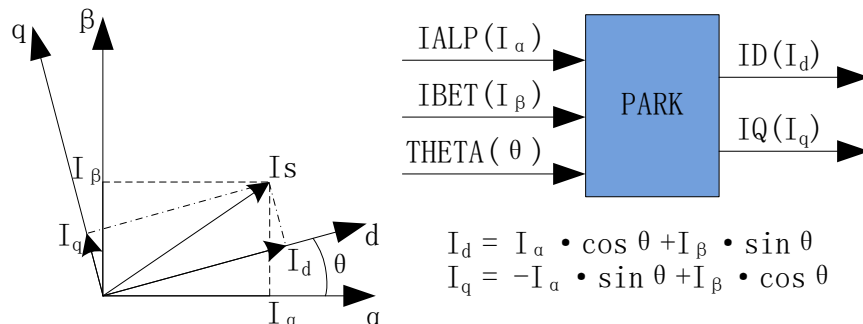


图 14-5 Park 变换

Park 变换将采样电流从两相静止 α - β 坐标系变换到两相旋转 d - q 坐标系，获得 d - q 轴反馈电流 FOC_ID 和 FOC_IQ。

14.1.5 SVPWM

SVPWM 算法是 FOC 控制的重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场。该技术能明显减少逆变器输出电流的谐波分量、电机的谐波损耗和转矩脉动，且电压利用率高。

SVPWM 产生三相电机电压的脉宽调制信号占空比，每相占空比的产生过程都可简化为几个一次方程。由于逆变器上下桥臂不可直通，因此每相相电压有 2 种状态，即上桥打开时电机相线连接至母线电压(由 1 表示)与下桥打开时电机相线连接至地线(由 0 表示)。因此，逆变器电压输出共有 $2^3 = 8$ 种状态。任意一种状态可由 $X_C X_B X_A$ 表示， X_C 代表 C 相状态， X_B 代表 B 相状态， X_A 代表 A 相状态，如 100 代表 C 相相电压连接至母线电压，A、B 两相相电压连接至地。当三相全为 1 或全为 0 时的状态被称为无效状态，此时任意两相间没有电压降，也被称为零矢量。其余六种状态存在电压输出，为相邻状态旋转间隔为 60 度的有效矢量。

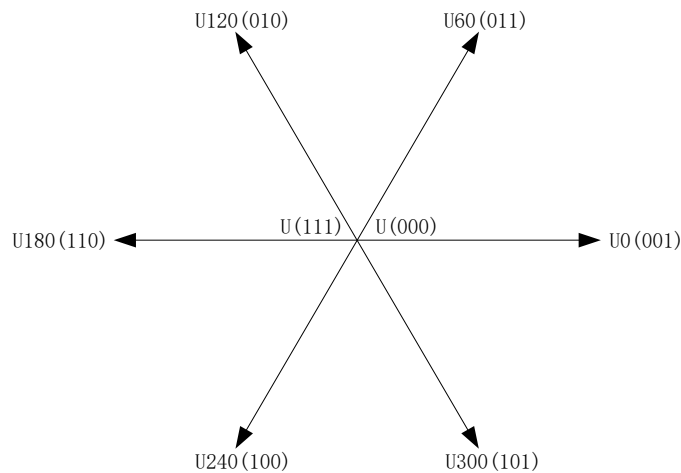


图 14-6 SVPWM 矢量控制

SVPWM 的原理为通过两个相邻矢量的和，可表示任意矢量六边形内的空间电压矢量。如图 14-7 SVPWM 电压合成所示， U_{OUT} 是期望生成的空间电压矢量，该矢量位于 U_{60} 和 U_{00} 之间。根据冲量相等原则，在很短的 PWM 周期 T_s 期间， U_{00} 的输出时间 $2 \cdot T_1$ 和 U_{60} 的输出时间 $2 \cdot T_2$ 共同作用的电压矢量等效为它们的矢量和 U_{OUT} 。剩余时间由零矢量填充，为 T_0 。

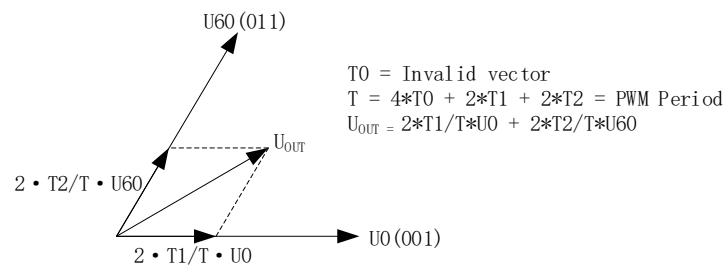


图 14-7 SVPWM 电压合成

表 14-1 空间矢量调制逆变器状态

C 相	B 相	A 相	U_{ALP}	U_{BET}	矢量
0	0	0	0	0	000
0	0	1	$2/3 \cdot U_{DC}$	0	001
0	1	1	$1/3 \cdot U_{DC}$	$1/3 \cdot U_{DC}$	011
0	1	0	$-1/3 \cdot U_{DC}$	$1/3 \cdot U_{DC}$	010
1	1	0	$-2/3 \cdot U_{DC}$	0	110
1	0	0	$-1/3 \cdot U_{DC}$	$-1/3 \cdot U_{DC}$	100
1	0	1	$1/3 \cdot U_{DC}$	$-1/3 \cdot U_{DC}$	101
1	1	1	0	0	111

14.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 模块固定使用七段式 SVPWM。双/三电阻电流采样模式下，配置 FOC_CR2[F5SEG] = 0 选择七段式 SVPWM。

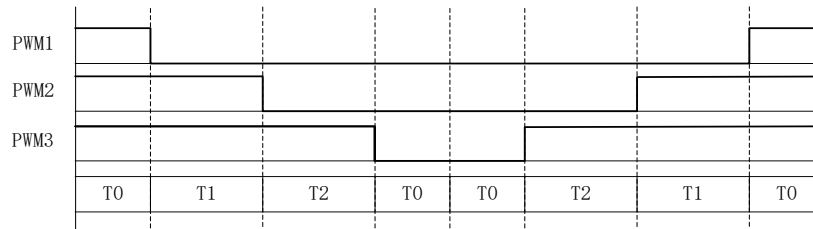


图 14-8 七段式 SVPWM 输出电平

14.1.5.2 五段式 SVPWM

五段式 SVPWM 只能在双/三电阻电流采样模式下使用。配置 FOC_CR2[F5SEG] = 1 使能五段式 SVPWM。

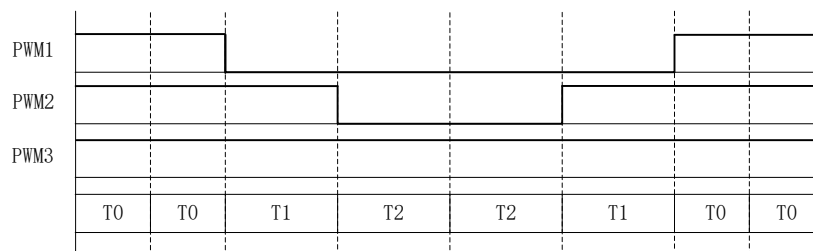


图 14-9 五段式 SVPWM 输出电平

14.1.6 过调制

单/双/三电阻模式下均可使用过调制功能，配置 FOC_CR1[OVMDL] = 1 使能过调制功能。过调制使能后，FOC_UD、FOC_UQ 和相关限幅值均放大 1.15 倍，电压输出放大 1.15 倍。

14.1.7 死区补偿

死区补偿只可用于双/三电阻电流采样模式，配置 FOC_TSMIN 寄存器设置死区补偿值，该功能可有效改善低速时的电流波形正弦度。

14.1.8 电流电压采样

FOC 模块通过硬件自动采集电机的母线电压和三相电流。当 FOC 模块工作之前，使能 ADC 和运放，并配置相关采样控制寄存器，ADC 通道和扫描方式不需要配置。根据 FOC_CR1[CSM]选择单/双/三电阻电流采样模式。在单电阻电流采样模式下默认 ADC 通道 4 为母线电流 itrip 的采样通道。在双电阻电流采样模式下默认通道 0 为 ia 的采样通道，通道 1 为 ib 的采样通道。在三电阻电流采样模式下默认

通道 0 为 ia 的采样通道，通道 1 为 ib 的采样通道，通道 4 为 ic 的采样通道。程序可以选择通道 2 为母线电压的采样通道。

14.1.8.1 单电阻采样模式

配置 FOC_CR1[CSM] = 00，选择单电阻电流采样模式。在单电阻电流采样模式下，FOC 模块在 Driver 计数器向上计数的区间对母线电流 itrip(通道 4)进行两次采样，在 Driver 计数器向下计数的区间且 FOC 模块运算完成后对母线电压进行采样。

在死区时间内采样会影响电流采样的准确性，FOC 模块需在去除死区时间的有效矢量施加时间 T1'、T2'中采样。通过配置 FOC_TRGDLY 对采样时间进行提前或者延迟，保证在 T1'、T2'中完成采样。例：FOC_TRGDLY = 5，则延迟 $5 \times T = 208\text{ns}$ ；FOC_TRGDLY = 0xFB(-5)，则提前 208ns。

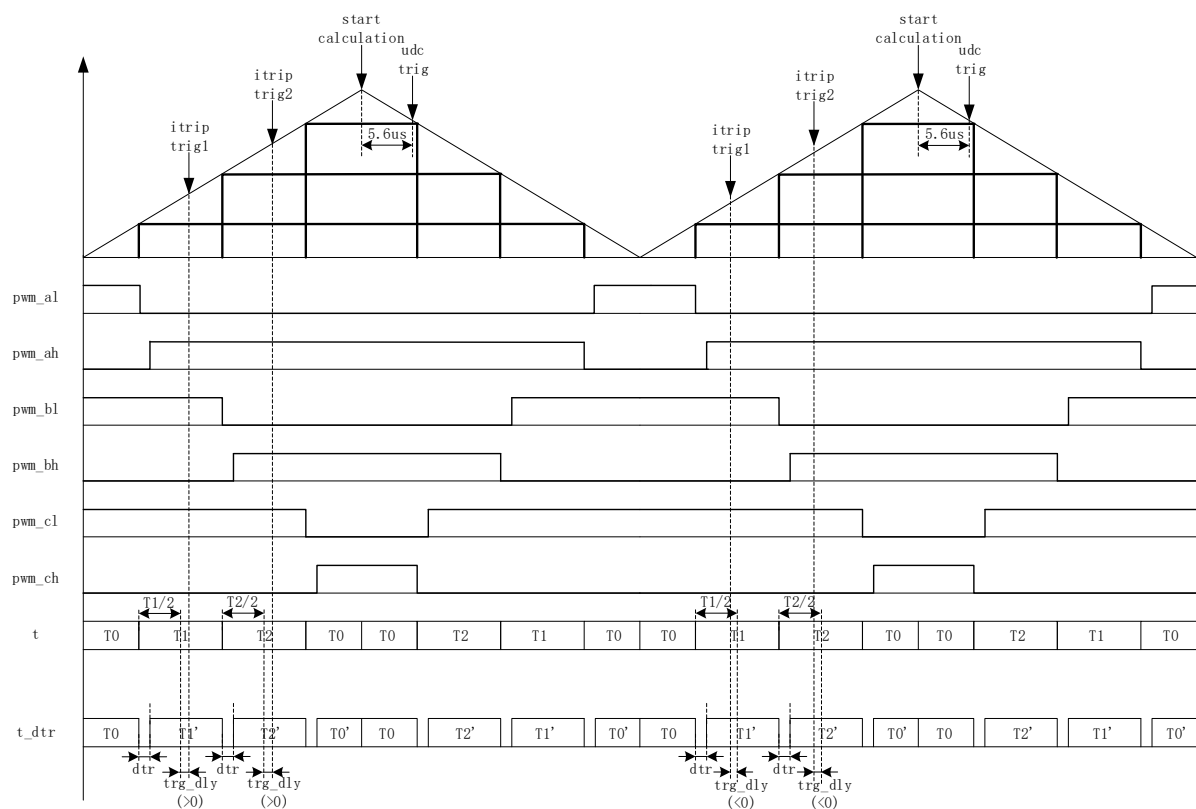


图 14-10 单电阻采样时序

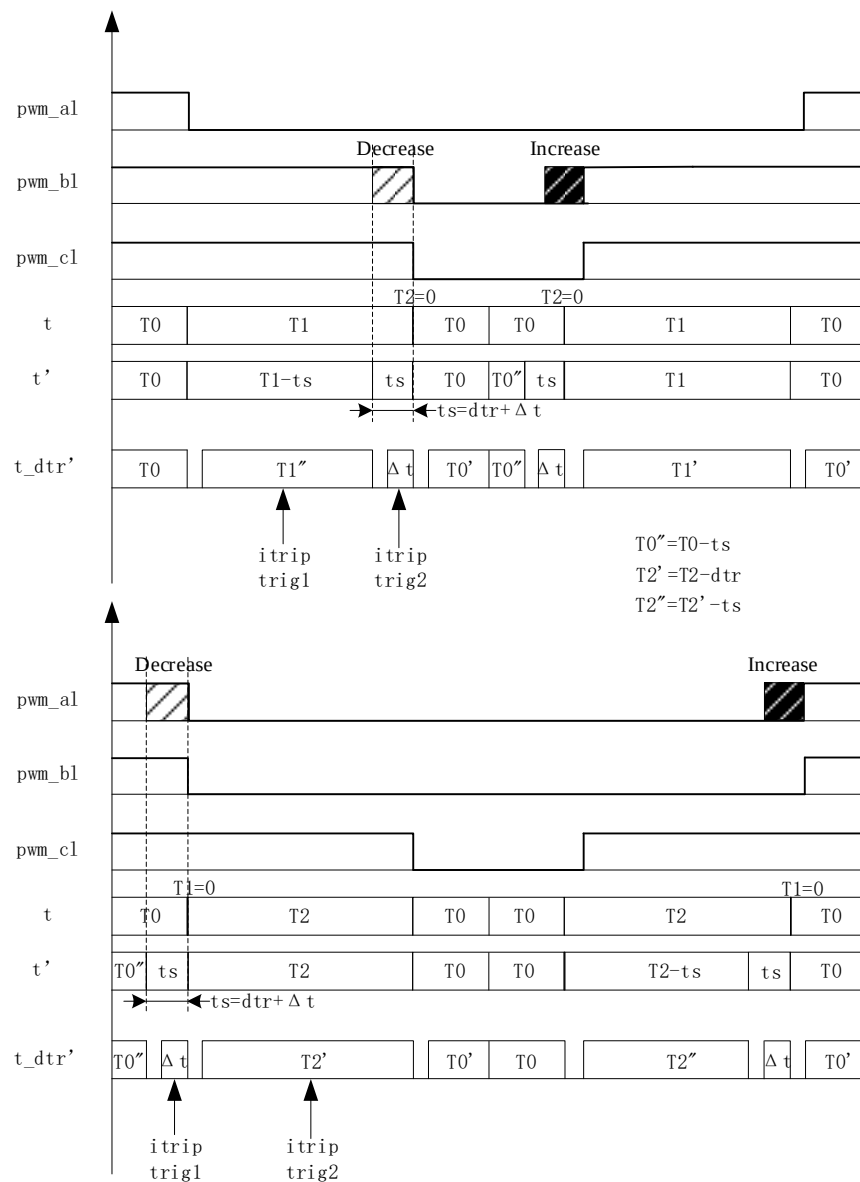


图 14-11 单电阻采样时间补偿

单电阻采样在低调制度以及扇区切换时存在采样窗口不够宽的情况，此时需调整输出波形以保证采样需要的最小采样窗口，用户通过设置 FOC_TSMIN (FOC_TSMIN = 最小采样窗口时间 + 死区时间)，FOC 模块会对 PWM 波形自动进行移相处理。

14.1.8.2 双三电阻采样模式

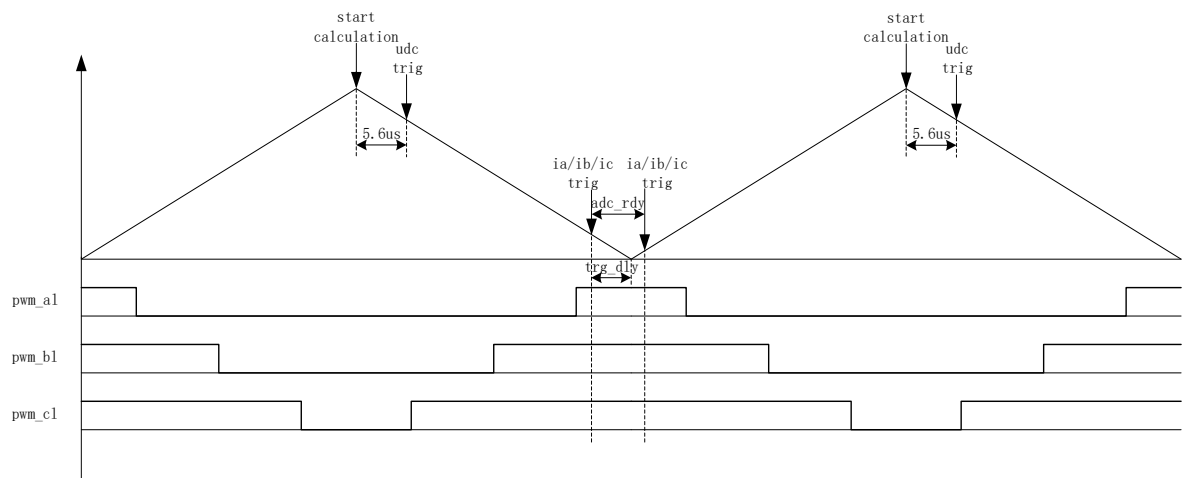


图 14-12 双三电阻电流顺序采样模式

配置 $\text{FOC_CR1}[\text{CSM}] = 10/11$ 和 $\text{FOC_CR2}[\text{DSS}] = 0$ ，选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过 FOC_TRGDLY 寄存器设置对三相电流的其中一相相电流(根据扇区决定 $i_a/i_b/i_c$)的采样时机，当采样完毕后迅速对另外一相进行采样。在双电阻模式下，通过 FOC_TRGDLY 寄存器设置调整 i_a 的采样时机，当采样完毕后迅速对 i_b 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在矢量 000 区间。例: $\text{FOC_TRGDLY} = 0xB2$ ，则当 FOC 计数器向下计数，在下溢事件前 $50 \cdot T = 2.08\mu\text{s}$ 对 $i_a/i_b/i_c$ 采样，采样完毕后对另外一相 $i_a/i_b/i_c$ 采样。

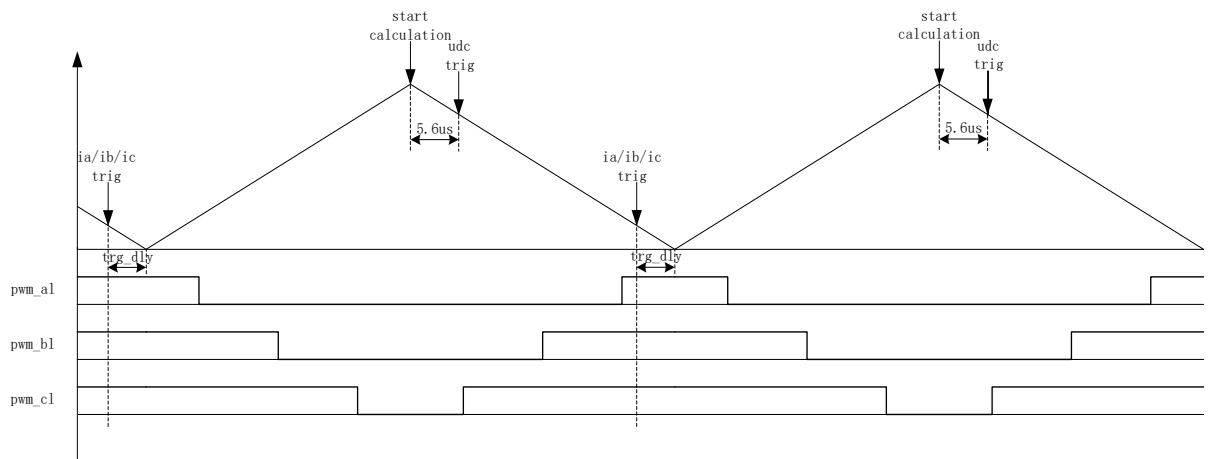


图 14-13 双三电阻电流交替采样模式

配置 $\text{FOC_CR1}[\text{CSM}] = 10/11$ 和 $\text{FOC_CR2}[\text{DSS}] = 1$ ，即选择双/三电阻电流交替采样模式。在双/三电阻电流交替采样模式下，一个载波周期 FOC 模块运算一次，但只对一相相电流(根据扇区决定是 $i_a/i_b/i_c$)进行采样。前一个载波周期采集 $i_a/i_b/i_c$ 中的一相，后一个载波周期采集另外一相相电流，如此交替对三相中的两相进行电流采样。通过 FOC_TRGDLY 寄存器设置对电流 i_a (通道 0)， i_b (通道 1)， i_c (通道 4)的采样时机，需要注意的是电流采样时机的设置应该使 $i_a/i_b/i_c$ 采样点均在矢量 000 区间。例:

FOC_TRGDLY = 0xB2，则当 FOC 计数器向下计数，在下溢事件前 $50 \times T = 2.08\mu s$ 对电流采样。

双/三电阻电流采样模式在 Driver 计数器向下计数且 FOC 模块运算完成后对母线电压采样。

14.1.8.3 电流采样基准

因为相电流存在正负值，因此需要加入偏置电压使系统可采样全部范围的电流。电流为 0 时，ADC 的采样值即为电流采样偏置，在运算时将 ADC 采样值减去偏置获得电流采样值。FOC 模块电流采样偏置默认值为 0x4000。由于 ADC 基准电压和硬件板的偏差会导致默认值与实际值不符，因此需要对偏置值进行校准。校准方法如下：在三相没有相电流时对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0V ~ 5V，偏置为 2.5V，则 $FOC_CSO = 2.5V/5V \times 32768 = 16384(0x4000)$ 。

- 当 FOC_CHC[CSOC] = 00/11 时，写 FOC_CSO 是修改 ITRIP 和 IC 的偏置
- 当 FOC_CHC[CSOC] = 01 时，写 FOC_CSO 是修改 IA 的偏置
- 当 FOC_CHC[CSOC] = 10 时，写 FOC_CSO 是修改 IB 的偏置

14.1.9 角度模式

角度模块包含角度估算模块，爬坡模块，估算角度平滑切换模块。角度的来源分四种情况：

- 爬坡强制角度
- 强拉角度
- 估算器估算角度
- 估算器强制角度

表 14-2 角度来源

FOC_CR1[RFAE]	FOC_CR1[ANGM]	FOC_CR1[EFAE]	角度来源
1	X	X	爬坡强制角度
0	0	X	强拉角度
0	1	0	估算器估算角度
0	1	1	瞬时估算速度 > FOC_EFREQMIN: 估算器估算角度 瞬时估算速度 < FOC_EFREQMIN: 估算器强制角度

14.1.9.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC_THETA，速度寄存器 FOC_RTHESTEP，加速度寄存器 FOC_RTHEACC，以及爬坡次数上限 FOC_RTHECNT 共同控制。爬坡公式为：
 $FOC_RTHESTEP(32 \text{ 位}) = FOC_RTHESTEP(32 \text{ 位}) + FOC_RTHEACC(\text{低 } 16$

位) $THETA_OL(16\text{ 位}) = THETA_OL(16\text{ 位}) + FOC_RTHESTEP(\text{高 } 16\text{ 位})$

其中, $THETA_OL$ 为芯片内部信号。爬坡强制角度模式时, 计算出的 $THETA_OL$ 会直接送入 FOC_THETA 作为最终输出角度。写 FOC_THETA 会将值同时写入 $THETA_OL$ 。

爬坡强制角度的优先级最高, 配置 $FOC_CR1[RFAE] = 1$, 使能爬坡功能。爬坡模块每个载波周期进行一次角度运算, 同时爬坡计数器加 1, 当计数值达到设定值(由 $FOC_RTHECNT$ 配置)后, $FOC_CR1[RFAE]$ 硬件清 0, 爬坡结束。爬坡结束后, 根据 $FOC_CR1[ANGM]$ 的配置选择角度模式。 $FOC_CR1[ANGM] = 1$ 时, 角度来自估算器; $FOC_CR1[ANGM] = 0$ 时, 角度来自强拉角度。

14.1.9.2 强拉角度

强拉角度由角度 FOC_THETA 和速度 $FOC_RTHESTEP$ 共同控制。公式为:

$THETA_OL(16\text{ 位}) = THETA_OL(16\text{ 位}) + FOC_RTHESTEP(\text{高 } 16\text{ 位})$, 其中, $THETA_OL$ 为芯片内部信号。强拉角度模式时, 计算出的 $THETA_OL$ 会直接送入 FOC_THETA 作为最终输出角度。写 FOC_THETA 会将值同时写入 $THETA_OL$ 。

1. $FOC_CR1[RFAE] = 1$, $FOC_CR1[ANGM] = 0$ 时, 爬坡强制角度模式后切换强拉角度模式, 此时的速度为爬坡结束时的累加速度。此模式可实现强拖匀速驱动。
2. $FOC_CR1[RFAE] = 0$, $FOC_CR1[ANGM] = 0$ 时, 角度直接来自强拉角度, 速度 $FOC_RTHESTEP$ 为软件直接写入寄存器的初始速度。写入速度 $FOC_RTHESTEP = 0$, 可实现预定位功能。通过写入速度 $FOC_RTHESTEP$ 更新速度, 可实现有感 FOC 驱动(有感 FOC 控制原理: 软件写入 FOC_THETA 和 $FOC_RTHESTEP$ 。FOC 模块根据写入的速度和角度在每个载波周期产生角度驱动电机)。

14.1.9.3 估算器角度

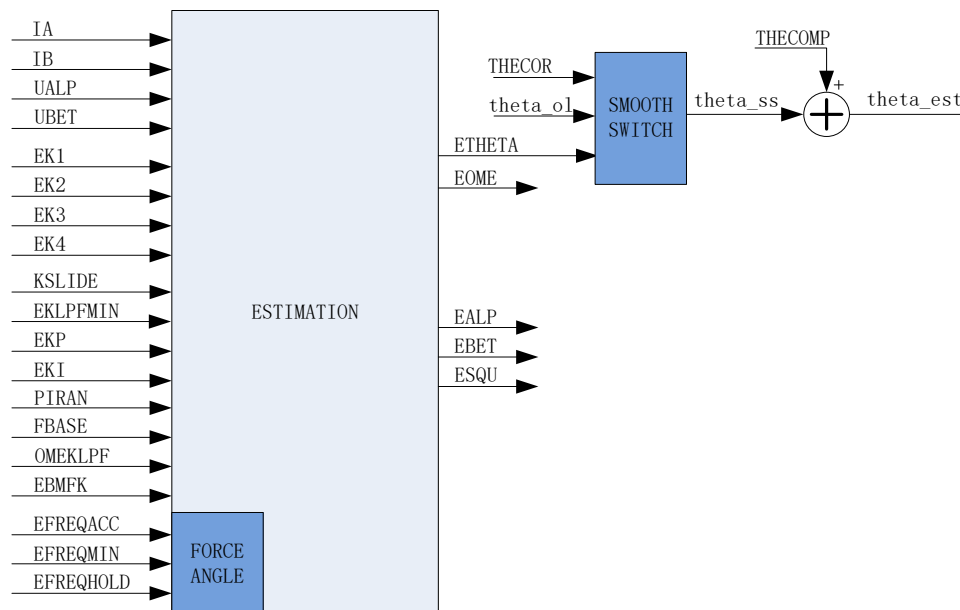


图 14-14 估算器原理框图

14.1.9.3.1 估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型，根据采集的电机电流和电压进行估算，输出与实际情况相符合的角度。估算器可选择 PLL 模式和 SMO 模式，通过 FOC_CR2[ESEL]进行选择。

14.1.9.3.2 估算器强制角度

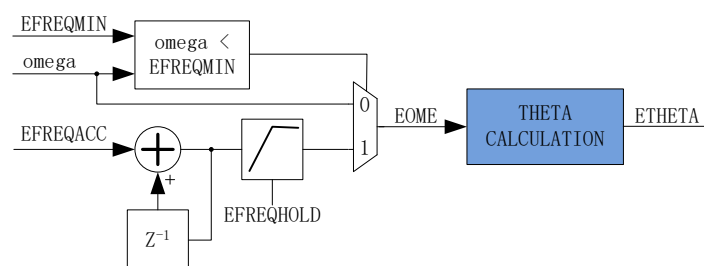


图 14-15 估算器强制角度原理框图

此功能与爬坡功能类似。由于电机启动时，电机的输出较小，导致采集的电流小，估算器模型估算的角度和速度存在较大的误差，可能令电机启动失败，所以在这种情况下，估算器输出强制角度，保证电机顺利启动。

配置 FOC_CR1[RFAE] = 0, FOC_CR1[ANGM] = 1, FOC_CR1[EFAE] = 1, 使能估算器强制角度功

能。如图 14-15 所示通过判断估算器的瞬时估算速度 ω (芯片内部信号)与 FOC_EFREQMIN 的大小, 选择不同速度作为最终速度 OME 供角度计算模块算出估算器角度 FOC_ETHETA。当 $\omega < \text{FOC_EFREQMIN}$ 时, 使用估算器强制速度, 强制速度从 0 开始, 每个载波周期与速度增量 FOC_EFREQACC 相加, 实现加速, 同时以 FOC_EFREQHOLD 限制速度的最大值。当 $\omega \geq \text{FOC_EFREQMIN}$ 时, ω 作为 OME。

估算器估算速度 FOC_EOME 由 OME 经过 FOC_OMEKLPF 低通滤波获得。

14.1.9.3.3 角度平滑切换

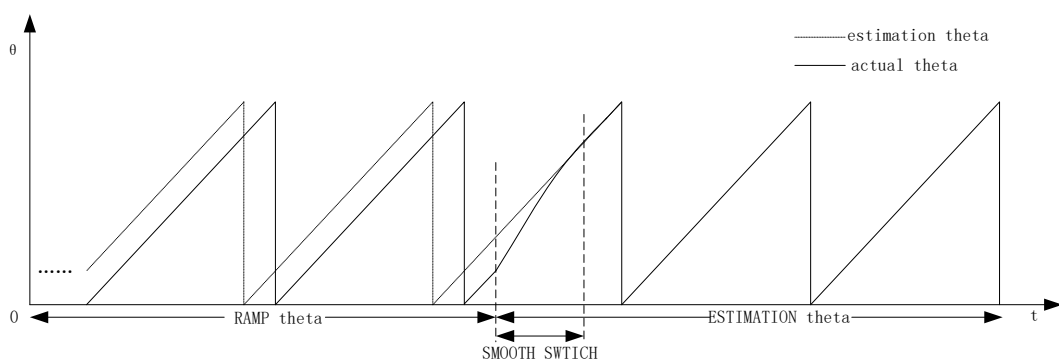


图 14-16 角度平滑切换曲线

配置 FOC_CR1[RFAE] = 1, FOC_CR1[ANGM] = 1, 使能爬坡功能启动电机, 爬坡结束后切换为估算器模式。爬坡的过程中, 估算器同时估算角度, 但估算角度通常与爬坡强制角度存在偏差。爬坡结束后, 角度从爬坡强制角度直接切换成估算角度时, 会由于角度的突变引起电机抖动。平滑切换模块可有效解决上述问题。

爬坡结束时, 当估算角度 FOC_ETHETA 和爬坡强制角度 THETA_OL 的偏差小于等于 FOC_THECOR, 直接切换 FOC_ETHETA 作为角度输出。当偏差大于 FOC_THECOR, 则每个载波周期以 FOC_THECOR 作为步进值对 THETA_OL 进行修正, 使其逐步向 FOC_ETHETA 的值逼近。当偏差小于 FOC_THECOR 时, 直接切换 FOC_ETHETA 作为角度输出。

14.1.9.3.4 角度补偿

补偿值 THECOMP 对估算角度进行补偿输出, THECOMP 的最高位为 1, 为负补偿; 最高位为 0, 为正补偿。

14.1.10 电机实时参数

FOC 驱动电机运行时, 用户可实时查看电机的实时参数判断电机的运行状态。FOC 模块提供的实时参数有:

- 角度值 FOC_THETA
- 估算器角度 FOC_ETHERA, 估算速度 FOC_EOME
- D 轴电压 FOC_UD, Q 轴电压 FOC_UQ
- D 轴电流 FOC_ID, Q 轴电流 FOC_IQ
- α 轴电压 FOC_VALP, β 轴电压 FOC_VBET
- 母线电压 FOC_UDCFLT
- 三相电流 FOC_IA、FOC_IB、FOC_IC 和三相电流最大值 FOC_IAMAX、FOC_IBMAX、FOC_ICMAX
- α 轴电流(等于 FOC_IA), β 轴电流 FOC_IBET
- α 轴反电动势 FOC_EALP, β 轴反电动势 FOC_EBET
- 电机功率 FOC_POW

14.1.10.1 功率

FOC 根据采样电流、输出电压的调制度以及滤波后的母线电压, 经过计算得到电机功率。

14.2 FOC 寄存器

14.2.1 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVMDL	EFAE	RFAE	ANGM	CSM		SPWMSEL	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	OVMDL	过调制使能 0: 不使能 1: 使能
[6]	EFAE	估算器强制角度使能 使能后, 角度由估算器强制给出, 并自动切换到估算器估算角度 0: 不使能 1: 使能
[5]	RFAE	强制爬坡角度使能 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 FOC_CR1[ANGM] 位自动切换到估算器模式或强拉模式, 同时 FOC_CR1[RFAE] 硬件清 0。 0: 不使能 1: 使能
[4]	ANGM	角度模式 FOC_CR1[RFAE] = 0 时, 角度根据此位来源于估算器或强拉 FOC_CR1[RFAE] = 1 时, 爬坡结束后角度根据此位切换估算器或强拉 0: 强拉模式 1: 估算器模式
[3:2]	CSM	电流采样模式 00: 单电阻采样 01: 双电阻采样 10: 保留 11: 三电阻采样
[1]	SPWMSEL	SPWM 模式下的极性选择 0: 单极性 1: 双极性
[0]	SVPWMEN	SVPWM/SPWM 模式选择 0: SPWM 1: SVPWM

14.2.2 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEG	DSS	CSOC		UQD	UDD
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	ESEL	角度估算器模式选择 0: SMO 1: PLL, 此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 FOC_PLLKP, FOC_KLPFMIN 寄存器为 PLL 的 PI 控制器的 FOC_PLLKI						
[6]	ICLR	FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 0: 无意义 1: 对 FOC_IAMAX/FOC_IBMAX/FOC_ICMAX 清 0 后该位自动清 0						
[5]	F5SEG	SVPWM 模式选择 0: 7 段式 SVPWM 1: 5 段式 SVPWM(单电阻电流采样模式禁止选择)						
[4]	DSS	双/三电阻电流采样模式 0: 顺序采样模式, 一个载波周期采样两相电流 1: 交替采样模式, 每个载波周期采样一相电流, 相邻两个周期交替采样两相电流, FOC 运算在每个载波周期进行一次。						
[3:2]	CSOC	电流采样偏置校准 配置该位, 选择 FOC_CSO 写入的校准值。单电阻采样时, 配置为 00 或 11 对 itrip 校准。双电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准。三电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准, 配置 00 或 11 对 ic 校准。 00: itrip 和 ic 01: ia 10: ib 11: itrip 和 ic						
[1]	UQD	q 轴 PI 控制器禁止, 禁止时, FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止						
[0]	UDD	d 轴 PI 控制器禁止, 禁止时, FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止						

14.2.3 FOC_TSMIN (0x40A2)

位	7	6	5	4	3	2	1	0
名称	FOC_TSMIN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7:0]	FOC_TSMIN		单电阻采样模式下: 电流采样最小窗口 双三电阻采样模式下: 死区补偿值 取值范围[0,255] $T_{SMIN} = \text{采样窗口 } T_{window} + \text{死区时间 } T_{DT}$ 例: $T_{window} = 1\mu s$, $T_{DT} = 1\mu s$, $T_{SMIN} = 2\mu s$, 载波周期为 $62.5\mu s$, $FOC_TSMIN = (1 + 1)/62.5 \times 4096 = 131$					

14.2.4 FOC_TGLI (0x40A3)

位	7	6	5	4	3	2	1	0
名称	FOC_TGLI							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7:0]	FOC_TGLI		上桥导通窄脉冲消除 此功能用于高压应用, 高压 Pre-driver 的上桥有最小导通脉冲必须大于一定值的要求。设置此寄存器, 导通脉冲小于设定值时不导通。 取值范围[0,255] 例: 消除小于 $1\mu s$ 的窄脉冲, 死区时间 $T_{DT} = 1\mu s$, 载波周期为 $62.5\mu s$ $FOC_TGLI = (1 + 1)/62.5 \times 4096 = 131$					

14.2.5 FOC_TBLO (0x40A4)

位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					

[7:0]	FOC_TBLO	三电阻电流采样模式下采样屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。 取值范围[0,255] 例：下桥导通时间小于 1μs 不采样，FOC_TBLO = 1000ns/41.67ns = 24
-------	----------	--

14.2.6 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7:0]	FOC_TRGDLY		电流采样时间配置 当 FOC_TRGDLY = 0，默认在以下时刻进行电流采样 单电阻采样模式：死区与有效矢量的中点 双/三电阻采样模式：矢量 000 中点(Driver 计数值为 0) 取值范围[-128,127] 单电阻采样模式：如 FOC_TRGDLY = 5，则延迟 5*T = 208ns；FOC_TRGDLY = 0xFB (补码) 或 FOC_TRGDLY = -5，则提前 208ns； 双三电阻采样模式：如 FOC_TRGDLY = 0x85 (最高位符号位，剩下 7 位为绝对值)，则当 Driver 计数器向下计数，在下溢事件前 5T = 208ns 进行采样；FOC_TRGDLY = 5，则当 Driver 计数器向上计数，在下溢事件后 5T = 208ns 进行采样。					

14.2.7 FOC_CSO (0x40A6, 0x40A7)

FOC_CSOH(0x40A6)								
位	15	14	13	12	11	10	9	8
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0
FOC_CSOL(0x40A7)								
位	7	6	5	4	3	2	1	0
名称	FOC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_CSO	电流采样偏置 配置 FOC_CR2[CSOC], 校准单电阻采样模式的 itrip, 双电阻采样模式的 ia, ib, 三电阻采样模式的 ia, ib, ic。 取值范围[0,32767], 最高位恒为 0 例: ADC 的电压范围 0V ~ 5V, 基准为 2.5V 则 FOC_CSO = 2.5V/5V*32768 = 16384(0x4000)

14.2.8 FOC_RTSTEP (0x40A8, 0x40A9)

FOC_RTSTEPH(0x40A8)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_RTSTEPPL(0x40A9)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_RTSTEP	爬坡模块的速度, FOC_RTSTEP 内部为 32 位, 最高位为符号位。软件写入高 16 位 取值范围[-32768,32767] $FOC_RTSTEP(32\text{ 位}) = FOC_RTSTEP(32\text{ 位}) + FOC_RTHEACC(\text{低 } 16\text{ 位})$ $THETA_OL(16\text{ 位}) = THETA_OL(16\text{ 位}) + FOC_RTSTEP(\text{高 } 16\text{ 位})$						

14.2.9 FOC_RTHEACC (0x40AA, 0x40AB)

FOC_RTHEACCH(0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTHEACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_RTHEACCL(0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTHEACC[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_RTACC		爬坡模块的加速度，FOC_RTACC 内部为 32 位，最高位为符号位。软件写入低 16 位。高 16 位恒为 0 取值范围[-32768,32767] $FOC_RTHESTEP(32\text{ 位}) = FOC_RTHESTEP(32\text{ 位}) + FOC_RTACC(\text{低 } 16\text{ 位})$ $THETA_OL(16\text{ 位}) = THETA_OL(16\text{ 位}) + FOC_RTHESTEP(\text{高 } 16\text{ 位})$					

14.2.10 FOC_RTACC (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTACC							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7:0]	FOC_RTACC		爬坡次数上限 = $FOC_RTACC * 256$ 爬坡功能使能后，每个载波周期进行一次爬坡运算，当爬坡次数达到 $FOC_RTACC * 256$ 后，爬坡结束					

14.2.11 FOC_THETA (0x40AD) BLDC 共用

位	7	6	5	4	3	2	1	0
名称	FOC_THETA							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1
位	名称		描述					
[7:0]	FOC_THETA		角度切换平滑过渡修正值： 爬坡结束后切换到估算模式时的角度平滑切换步进值，格式与 FOC_THETA 一致 取值范围[0,255]					

14.2.12 FOC_THETACOMP (0x40AE, 0x40AF)

FOC_THETACOMP(0x40AE)								
位	15	14	13	12	11	10	9	8

名称	FOC_THECOMP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_THECOMPL(0x40AF)								
位	7	6	5	4	3	2	1	0
名称	FOC_THECOMP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_THECOMP		角度补偿值 估算器估算角度 FOC_ETHERTA 再加上补偿值作为估算器最终输出角度 FOC_THETA, 格式与 FOC_THETA 一致 取值范围[-32768,32767]					

14.2.13 FOC_DMAX (0x40B0, 0x40B1)

FOC_DMAXH(0x40B0)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DMAXL(0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMAX		d 轴 PI 控制器的输出最大值 取值范围[-32768,32767]					

14.2.14 FOC_DMIN (0x40B2, 0x40B3)

FOC_DMINH(0x40B2)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DMINL(0x40B3)								
位	7	6	5	4	3	2	1	0

名称	FOC_DMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMIN		d 轴 PI 控制器的输出 UD 的下限值 取值范围[-32768,32767]					

14.2.15 FOC_QMAX (0x40B4, 0x40B5)

FOC_QMAXH(0x40B4)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMAXL(0x40B5)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_QMAX		q 轴 PI 控制器的输出 UQ 的上限值 取值范围[-32768,32767]					

14.2.16 FOC_QMIN (0x40B6, 0x40B7)

FOC_QMINH(0x40B6)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMINL(0x40B7)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_QMIN		q 轴 PI 控制器的输出 UQ 的下限值					

		取值范围[-32768,32767]
--	--	--------------------

14.2.17 FOC_UD (0x40B8, 0x40B9)

FOC_UDH(0x40B8)								
位	15	14	13	12	11	10	9	8
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UDL(0x40B9)								
位	7	6	5	4	3	2	1	0
名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UD		d 轴 PI 控制器算出的 d 轴电压 取值范围[-32768,32767]					

14.2.18 FOC_UQ (0x40BA, 0x40BB)

FOC_UQH(0x40BA)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UQL(0x40BB)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UQ		q 轴 PI 控制器算出的 q 轴电压 取值范围[-32768,32767]					

14.2.19 FOC_ID (0x40BC, 0x40BD)

FOC_IDH(0x40BC)								
位	15	14	13	12	11	10	9	8
名称	FOC_ID[15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IDL(0x40BD)								
位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_ID		采样电流经过坐标变换得到的 d 轴电流 取值范围[-32768,32767]					

14.2.20 FOC_IQ (0x40BE, 0x40BF)

FOC_IQH(0x40BE)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IQL(0x40BF)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IQ		采样电流经过坐标变换得到的 q 轴电流 取值范围[-32768,32767]					

14.2.21 FOC_IBET (0x40C0, 0x40C1)

FOC_IBETH(0x40C0)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBETL(0x40C1)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBET[7:0]							
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IBET		采样电流经过坐标变换得到的β轴电流 取值范围[-32768,32767]					

14.2.22 FOC_VBET (0x40C2, 0x40C3)

FOC_VBETH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VBETL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_VBET		FOC 模块输出β轴电压 取值范围[-32768,32767]					

14.2.23 FOC_VALP (0x40C4, 0x40C5)

FOC_VALPH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VALPL(0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_VALP		FOC 模块输出α轴电压 取值范围[-32768,32767]					

14.2.24 FOC_UDCPS (0x40C2, 0x40C3)

FOC_UDCPSH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UDCPSL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UDCPS		d 轴电压补偿值 d 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围[-32768,32767]					

14.2.25 FOC_UQCPS (0x40C4, 0x40C5)

FOC_UQCPSH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UQCPSL(0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UQCPS		q 轴的电压补偿值 q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围[-32768,32767]					

14.2.26 FOC_IC (0x40C6, 0x40C7)

FOC_ICH(0x40C6)								
位	15	14	13	12	11	10	9	8
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ICL(0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IC		采样获得的 C 相相电流 取值范围[-32768,32767]					

14.2.27 FOC_IB (0x40C8, 0x40C9)

FOC_IBH(0x40C8)								
位	15	14	13	12	11	10	9	8
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBL(0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IB		采样获得的 B 相相电流 取值范围[-32768,32767]					

14.2.28 FOC_IA (0x40CA, 0x40CB)

FOC_IAH(0x40CA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_IAL(0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IA		采样获得的 A 相相电流 取值范围[-32768,32767]					

14.2.29 FOC_THETA (0x40CC, 0x40CD)

FOC_THETAH(0x40CC)								
位	15	14	13	12	11	10	9	8
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_THETAL(0x40CD)								
位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_THETA		FOC 输出角度 取值范围[-32768,32767] -32768 ~ 32767 对应-180°~ 180° 例: FOC_THETA = 8192, 对应角度为 8192/32768*180°= 45°					

14.2.30 FOC_ETHETA (0x40CE, 0x40CF)

FOC_ETHETAH(0x40CE)								
位	15	14	13	12	11	10	9	8
名称	FOC_ETHETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_ETHETAL(0x40CF)								
位	7	6	5	4	3	2	1	0
名称	FOC_ETHETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_ETHERA	读: 估算器输出角度(补偿 FOC_THCOMP 前的角度)格式与 FOC_THETA 一致 写: 估算器初始角度 取值范围[-32768,32767]

14.2.31 FOC_EALP (0x40D0, 0x40D1)

FOC_EALPH(0x40D0)								
位	15	14	13	12	11	10	9	8
名称	FOC_EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EALPL(0x40D1)								
位	7	6	5	4	3	2	1	0
名称	FOC_EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EALP	估算器估算的 α 轴反电动势 取值范围[-32768,32767]						

14.2.32 FOC_EBET (0x40D2, 0x40D3)

FOC_EBETH(0x40D2)								
位	15	14	13	12	11	10	9	8
名称	FOC_EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_EBETL(0x40D3)								
位	7	6	5	4	3	2	1	0
名称	FOC_EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_EBET	估算器估算的 β 轴反电动势 取值范围[-32768,32767]						

14.2.33 FOC_EOME (0x40D4, 0x40D5)

FOC_EOMEH(0x40D4)								
位	15	14	13	12	11	10	9	8
名称	FOC_EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EOMEL(0x40D5)								
位	7	6	5	4	3	2	1	0
名称	FOC_EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EOME		估算器输出速度 取值范围[-32768,32767]					

14.2.34 FOC_UQEX (0x40D6, 0x40D7)

FOC_UQEXH(0x40D6)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQEX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UQEXL(0x40D7)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQEX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UQEX		q 轴 PI 控制器溢出值 公式: $FOC_UQ - FOC_QMAX$ 当 $FOC_UQ > FOC_QMAX$, FOC_UQEX 为正值 当 $FOC_UQ < FOC_QMAX$, FOC_UQEX 为负值 使用 FOC_UQEX 可实现弱磁控制 取值范围[-32768,32767]					

14.2.35 FOC__POW (0x40D8, 0x40D9)

FOC__POWH(0x40D8)								
位	15	14	13	12	11	10	9	8
名称	FOC__POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__POWL(0x40D9)								
位	7	6	5	4	3	2	1	0
名称	FOC__POW[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC__POW		电机功率 取值范围[-32768,32767]					

14.2.36 FOC__IAX (0x40DA, 0x40DB)

FOC__IAXH(0x40DA)								
位	15	14	13	12	11	10	9	8
名称	FOC__IAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__IAXL(0x40DB)								
位	7	6	5	4	3	2	1	0
名称	FOC__IAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC__IAX		A 相电流最大值 记录的 A 相电流最大值，使用时需经过一个电周期才能得到可靠的值，否则得到的值可能会偏小 电流最大值不会自动清 0，需设置 FOC_CR2[ICLR] = 1 对 FOC__IAX 清 0 取值范围[-32768,32767]					

14.2.37 FOC_IBMAX (0x40DC, 0x40DD)

FOC_IBMAXH(0x40DC)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBMAXL(0x40DD)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IBMAX		B 相电流最大值 记录的 B 相电流最大值, 使用时需经过一个电周期才能得到可靠的值, 否则得到的值可能会偏小 电流最大值不会自动清 0, 需设置 FOC_CR2[ICLR] = 1 对 FOC_IBMAX 清 0 取值范围[-32768,32767]					

14.2.38 FOC_ICMAX (0x40DE, 0x40DF)

FOC_ICMAXH(0x40DE)								
位	15	14	13	12	11	10	9	8
名称	FOC_ICMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ICMAXL(0x40DF)								
位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_ICMAX		C 相电流最大值 记录的 C 相电流最大值, 使用时需经过一个电周期才能得到可靠的值, 否则得到的值可能会偏小 电流最大值不会自动清 0, 需设置 FOC_CR2[ICLR] = 1 对 FOC_ICMAX 清 0 取值范围[-32768,32767]					

14.2.39 FOC_EKP (0x4074, 0x4075) BLDC 共用

FOC_EKPH(0x4074)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKPL(0x4075)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EKP		估算器的角度估算 PI 控制器的 KP 系数，最高位恒为 0，Q12 格式取值范围[0,32767]					

14.2.40 FOC_EKI (0x4076, 0x4077) BLDC 共用

FOC_EKIH(0x4076)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKIL(0x4077)								
位	7	6	5	4	3	2	1	0
名称	FOC_EKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EKI		估算器的角度估算 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式取值范围[0,32767]					

14.2.41 FOC_EBMFK (0x407C, 0x407D) BLDC 共用

FOC_EBMFKH (0x407C)								
位	15	14	13	12	11	10	9	8
名称	FOC_EBMFK[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EBMFKL(0x407D)								

位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EBMFK		估算器里算反电动势低通滤波器系数 EKLPF 的系数 取值范围[0,32767], Q15 格式 $EKLPF = EBMFK * \Omega$ $EBMFK = 2 * PI * f_{base} * \Delta T$					

14.2.42 FOC_KSLIDE (0x4078, 0x4079) BLDC 共用

FOC_KSLIDEH(0x4078)								
位	15	14	13	12	11	10	9	8
名称	FOC_KSLIDE/FOC_PLLKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_KSLIDEL(0x4079)								
位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/FOC_PLLKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_KSLIDE/FOC_PLLKP		FOC_CR2[ESEL] = 0: 为 SMO 的增益系数, Q15 格式 FOC_CR2[ESEL] = 1: 为 PLL 的 PI 控制器的 KP 系数, Q12 格式 取值范围[0,32767], 最高位恒为 0					

14.2.43 FOC_EKLPMIN (0x407A, 0x407B) BLDC 共用

FOC_EKLPMINH(0x407A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EKLPMIN/FOC_PLLKPI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EKLPMINH(0x407B)								

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPMIN/FOC_PLLKPI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EKLPMIN/FOC_PLLKPI		FOC_CR2[ESEL] = 0: 为 SMO 的反电动势低通滤波系数的最小值。当估算器算出的低通滤波系数小于该值时，强制等于最小值，Q15 格式。 FOC_CR2[ESEL] = 1: PLL 的 PI 控制器的 KI 系数，Q15 格式 取值范围[0,32767]，最高位恒为 0					

14.2.44 FOC_OMEKLPF (0x407E, 0x407F)

FOC_OMEKLPFH(0x407E)								
位	15	14	13	12	11	10	9	8
名称	FOC_OMEKLPF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_OMEKLPFL(0x407F)								
位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_OMEKLPF		估算器估算速度的低通滤波系数，最高位恒为 0，Q15 格式 取值范围[0,32767]					

14.2.45 FOC_FBASE (0x4080, 0x4081)

FOC_FBASEH(0x4080)								
位	15	14	13	12	11	10	9	8
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_FBASEL(0x4081)								
位	7	6	5	4	3	2	1	0

名称	FOC_FBASE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_FBASE		估算器的频率基准设定值 取值范围[0,32767] $FOC_FBASE = fbase * Ts * 32768$ 例: $fbase = 200Hz, Ts = 62.5\mu s$, 则 $FOC_FBASE = 200 * 0.0000625 * 32768 = 409(0x199)$					

14.2.46 FOC_EFREQACC (0x4082, 0x4083) BLDC 共用

FOC_EFREQACCH(0x4082)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQACCL(0x4083)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EFREQACC		估算器强制角度模式的速度增量, FOC_EFREQACC 内部为 24 位, 最高位为符号位。软件写入低 16 位。 取值范围[0,65535] 例: $fbase = 200Hz$, 极对数 $pp = 4$, 则 $speed_base = 60 * fbase / pp = 3000rpm$ 。设置速度增量为 $3rpm$, 则 $FOC_EFREQACC = 3rpm / speed_base * 32768 * 256 = 8388(0x20C4)$ 。					

14.2.47 FOC_EFREQMIN (0x4084, 0x4085) BLDC 共用

FOC_EFREQMINH(0x4084)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
FOC_EFREQMINL(0x4085)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EFREQMIN		估算角度切换阈值，FOC_EFREQMIN 内部为 24 位，最高位为符号位。软件写入高 16 位 估算器强制角度模式使能，当估算速度小于该值时，输出估算器强制角度 取值范围[-32768,32767] 例: fbase = 200Hz，极对数 pp = 4，则 speed_base = 60*fbase/pp = 3000rpm。设置切估算速度的最小切环转速为 30rpm，则 FOC_EFREQMIN = 30rpm/speed_base*32768 = 327(0x147)。					

14.2.48 FOC_EFREQHOLD (0x4086, 0x4087) BLDC 共用

FOC_EFREQHOLDH(0x4086)								
位	15	14	13	12	11	10	9	8
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EFREQHOLDL(0x4087)								
位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EFREQHOLD		估算器强制速度最大值，FOC_EFREQHOLD 内部为 24 位，最高位为符号位。软件写入高 16 位 当估算器估算速度小于 FOC_EFREQMIN，强制速度增加到等于该值时，不再增加 取值范围[-32768,32767] 例: fbase = 200Hz，极对数 pp = 4，则 speed_base =					

		$60 \times \text{fbase/pp} = 3000\text{rpm}$ 。设置强制速度最大值为 60rpm，则 $\text{FOC_EFREQHOLD} = 60\text{rpm}/\text{speed_base} \times 32768 = 655(0x028F)$ 。
--	--	--

14.2.49 FOC_EK3 (0x4088, 0x4089)

FOC_EK3H(0x4088)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK3[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK3L(0x4089)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK3		估算器估算电流的第三个系数，最高位恒为 0，Q15 格式 取值范围[0,32767]					

14.2.50 FOC_EK4 (0x408A, 0x408B)

FOC_EK4H(0x408A)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK4L(0x408B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK4		估算器估算电流的第四个系数，Q15 格式 取值范围[-32768,32767]					

14.2.51 FOC_EK1 (0x408C, 0x408D)

FOC_EK1H(0x408C)								
------------------	--	--	--	--	--	--	--	--

位	15	14	13	12	11	10	9	8
名称	FOC_EK1[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK1L(0x408D)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK1		估算器估算电流的第一个系数，最高位恒为 0，Q15 格式取值范围[0,32767]					

14.2.52 FOC_EK2 (0x408E, 0x408F)

FOC_EK2H(0x408E)								
位	15	14	13	12	11	10	9	8
名称	FOC_EK2[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK2L(0x408F)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_EK2		估算器估算电流的第二个系数，最高位恒为 0，Q15 格式取值范围[0,32767]					

14.2.53 FOC_IDREF (0x4090, 0x4091) BLDC 共用

FOC_IDREFH(0x4090)								
位	15	14	13	12	11	10	9	8
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IDREFL(0x4091)								

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IDREF		用户给定的 d 轴电流指令值 取值范围[-32768,32767]					

14.2.54 FOC_IQREF (0x4092, 0x4093) BLDC 共用

FOC_IQREFH(0x4092)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IQREFL(0x4093)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IQREF		用户给定的 q 轴电流指令值 取值范围[-32768,32767]					

14.2.55 FOC_DQKP (0x4094, 0x4095) BLDC 共用

FOC_DQKPH(0x4094)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DQKPL(0x4095)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_DQKP	dq 轴 PI 控制器的 KP 系数，最高位恒为 0，Q12 格式 取值范围[0,32767]，对应 Q12 取值范围[0,8]

14.2.56 FOC_DQKI (0x4096, 0x4097) BLDC 共用

FOC_DQKIH(0x4096)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DQKIL(0x4097)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DQKI		dq 轴 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式取值范围[0,32767],对应 Q15 取值范围[0,1]					

14.2.57 FOC_UDCFLT (0x4098, 0x4099)

FOC_UDCFLTH(0x4098)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UDCFLTIL(0x4099)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UDCFLT		滤波后的母线电压 FOC 模块对母线电压采样，滤波后得到 FOC_UDCFLT。可以选择 ADC 通道 2(外部电阻分压)。 取值范围[0,32767] 例:母线电压 1/6 分压送进 ADC，ADC 的参考电压为 5V，即母线电压的采样范围为 0V~30V，FOC_UDCFLT 为 19661(0x4CCD)，则 母线电压 = 19661/32768*5V*6 = 18V。					

15 SPWM

15.1 SPWM 操作说明

15.1.1 简介

SPWM 模块用于单相电机和步进电机应用场合，SPWM 是 FOC 模块的子集。SPWM 作为一个独立的模块，在不工作的时候时钟停止。配置 $DRV_CR[FOC_EN] = 1$ 使能 SPWM 模块，SPWM 相关寄存器处于复位状态，同时也无法写。

SPWM 模块包含角度模块，PI 控制器，坐标转换模块，输出模块；SPWM 模块内部包含电流闭环，用户通过给定 ID,IQ 的参考值，可以输出四对即八路 PWM 驱动电机，同时 ADC 自动采集电流作电流闭环。四对 PWM 中 U/V 相输出 β 相电压，W/X 相输出 α 相电压。

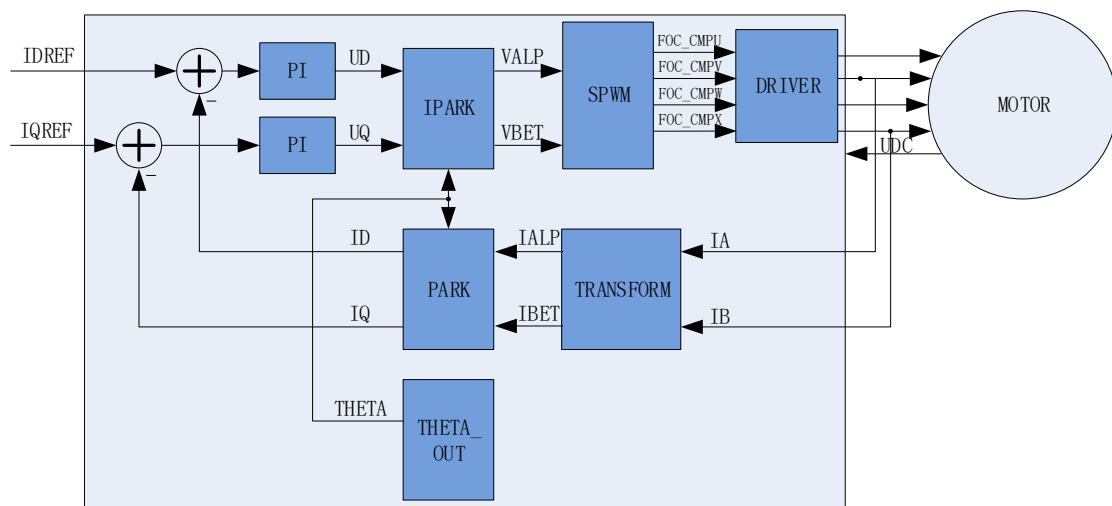


图 15-1 SPWM 原理框图

15.1.2 参考输入

SPWM 模块根据电流反馈作闭环控制，因此采用 d 轴电流(IDREF)和 q 轴电流(IQREF)作为参考输入。假如需要直接控制 α 轴和 β 轴电流，可以令 $FOC_THETA = 0$ ，此时 DQ 轴和 α/β 轴重合，控制 DQ 轴电流即控制 α/β 轴电流。

15.1.3 PI 控制器

SPWM 模块里使用 2 个 PI 控制器，分别应用于：

1、 转子磁通控制：D 轴的 PI 控制器，参考电流 FOC_IDREF 减去反馈电流 FOC_ID 作为偏差输入，比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能， FOC_DMAX 和 FOC_DMIN 对输出进行限幅，最后输出 D 轴电压 FOC_UD 。

2、 转子转矩控制：Q 轴的 PI 控制器，参考电流 FOC_IQREF 减去反馈电流 FOC_IQ 作为偏差

输入, 比例系数 FOC_DQKP 和积分系数 FOC_DQKI 调节 PI 控制器性能, FOC_QMAX 和 FOC_QMIN 对输出进行限幅, 最后输出 Q 轴电压 FOC_UQ。

15.1.4 坐标转换

15.1.4.1 Park 逆变换

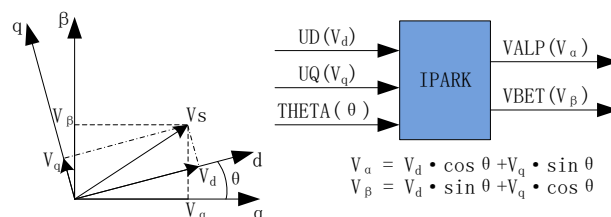


图 15-2 Park 逆变换

d-q 轴电流 PI 控制器运算后得到 d-q 轴下两个电压分量 FOC_UD 和 FOC_UQ。使用 Park 逆变换将电压矢量从两相旋转 d-q 坐标系变换到两相静止 α - β 坐标系。

15.1.4.2 Park 变换

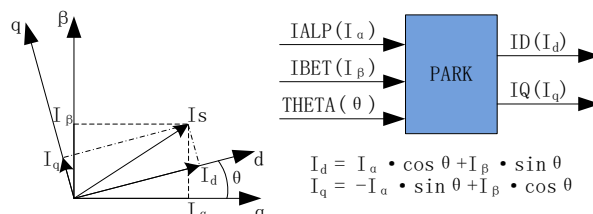


图 15-3 Park 变换

Park 变换将采样电流从两相静止 α - β 坐标系变换到两相旋转 d-q 坐标系, 获得 d-q 轴反馈电流 FOC_ID 和 FOC_IQ。

15.1.5 SPWM

15.1.5.1 单极性 SPWM

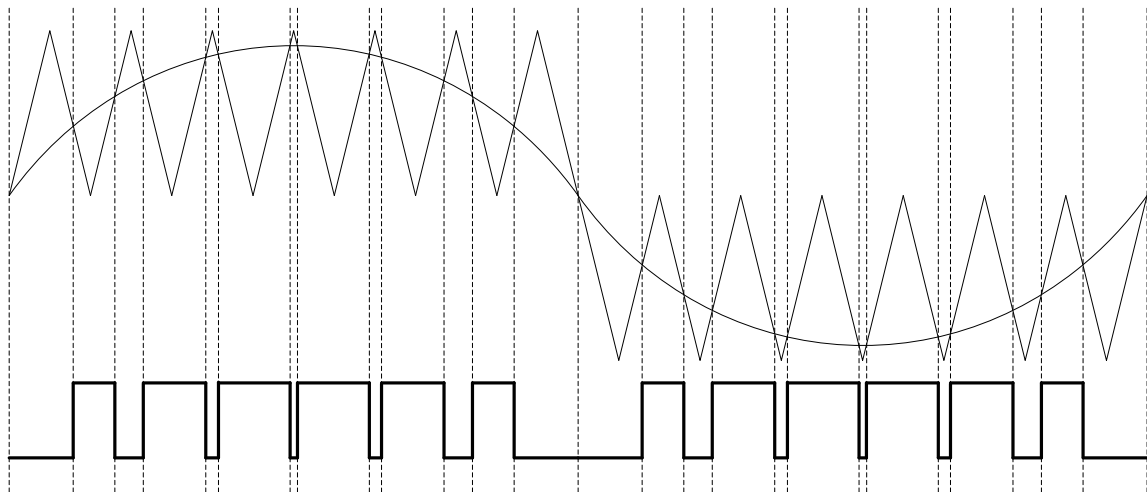


图 15-4 单极性 SPWM

配置 $\text{FOC_CR1}[\text{SPWMSEL}] = 0$ ，选择单极性 SPWM。

15.1.5.2 双极性 SPWM

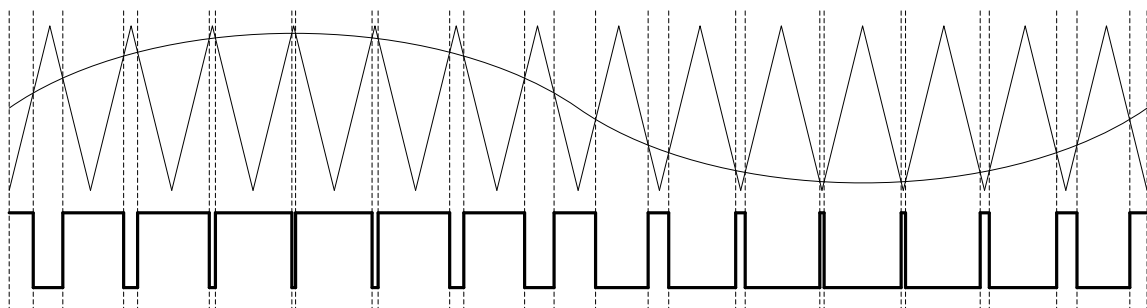


图 15-5 双极性 SPWM

配置 $\text{FOC_CR1}[\text{SPWMSEL}] = 1$ ，选择双极性 SPWM。

15.1.6 电流电压采样

SPWM 模块通过硬件自动采集电机的母线电压和三相电流。当 SPWM 模块工作之前，使能 ADC 和运放，并配置相关采样控制寄存器，ADC 通道和扫描方式不需要配置。根据 $\text{FOC_CR1}[\text{CSM}]$ 选择单/双/三电阻电流采样模式。在单电阻电流采样模式下默认 ADC 通道 4 为母线电流 i_{trip} 的采样通道。在双电阻电流采样模式下默认通道 0 为 i_a 的采样通道，通道 1 为 i_b 的采样通道。在三电阻电流采样模式下默认通道 0 为 i_a 的采样通道，通道 1 为 i_b 的采样通道，通道 4 为 i_c 的采样通道。程序可以选择通道 2 为母线电压的采样通道。

15.1.6.1 电流采样基准

因为相电流存在正负值，因此需要加入偏置电压使系统可采样全部范围的电流。电流为 0 时，ADC 的采样值即为电流采样偏置，在运算时将 ADC 采样值减去偏置获得电流采样值。SPWM 模块电流采样偏置默认值为 0x4000。由于 ADC 基准电压和硬件板的偏差会导致默认值与实际值不符，因此需要对偏置值进行校准。校准方法如下：在三相没有相电流时对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0V ~ 5V，偏置为 2.5V，则 $FOC_CSO = 2.5V/5V \times 32768 = 16384(0x4000)$ 。

- 当 FOC_CHC[CSOC] = 01 时，写 FOC_CSO 是修改 IA 的偏置
- 当 FOC_CHC[CSOC] = 10 时，写 FOC_CSO 是修改 IB 的偏置

15.1.7 角度模式

角度模块可设置爬坡强制角度模式和强拉模式。

15.1.7.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC__THETA，速度寄存器 FOC__RTHESTEP，加速度寄存器 FOC_RTHEACC，以及爬坡次数上限 FOC_RTHECNT 共同控制。爬坡公式为：
 $FOC_RTHESTEP(32 \text{ 位}) = FOC_RTHESTEP(32 \text{ 位}) + FOC_RTHEACC(\text{低 } 16 \text{ 位})$
 $THETA_OL(16 \text{ 位}) = THETA_OL(16 \text{ 位}) + FOC_RTHESTEP(\text{高 } 16 \text{ 位})$

其中，THETA_OL 为芯片内部信号。爬坡强制角度模式时，计算出的 THETA_OL 会直接送入 FOC_THETA 作为最终输出角度。写 FOC_THETA 会将值同时写入 THETA_OL。

爬坡强制角度的优先级最高，配置 FOC_CR1[RFAE] = 1，使能爬坡功能。爬坡模块每个载波周期进行一次角度运算，同时爬坡计数器加 1，当计数值达到设定值(由 FOC_RTHECNT 配置)后，FOC_CR1[RFAE]硬件清 0，爬坡结束。爬坡结束后，根据 FOC_CR1[ANGM]的配置选择角度模式。FOC_CR1[ANGM] = 1 时，角度来自估算器；FOC_CR1[ANGM] = 0 时，角度来自强拉角度。

15.1.7.2 强拉角度

强拉角度由角度 FOC_THETA 和速度 FOC__RTHESTEP 共同控制。公式为：
 $THETA_OL(16 \text{ 位}) = THETA_OL(16 \text{ 位}) + FOC_RTHESTEP(\text{高 } 16 \text{ 位})$ ，其中，THETA_OL 为芯片内部信号。强拉角度模式时，计算出的 THETA_OL 会直接送入 FOC_THETA 作为最终输出角度。写 FOC_THETA 会将值同时写入 THETA_OL。

- FOC_CR1[RFAE] = 1，FOC_CR1[ANGM] = 0 时，爬坡强制角度模式后切换强拉角度模式，此时的速度为爬坡结束时的累加速度。此模式可实现强拖匀速驱动。
- FOC_CR1[RFAE] = 0，FOC_CR1[ANGM] = 0 时，角度直接来自强拉角度，速度 FOC__RTHESTEP

为软件直接写入寄存器的初始速度。写入速度 FOC_RTSTEP = 0，可实现预定位功能。通过写入速度 FOC_RTSTEP 更新速度，可实现有感 FOC 驱动(有感 FOC 控制原理: 软件写入 FOC_THETA 和 FOC_RTSTEP。FOC 模块根据写入的速度和角度在每个载波周期产生角度驱动电机)。

15.1.8 电机实时参数

SPWM 模块在运算的过程中，用户可实时查看电机的实时参数判断电机的运行状态。SPWM 模块提供以下实时参数：

1. 输出角度值 FOC_THETA
2. d 轴电压 FOC_UD, q 轴电压 FOC_UQ
3. d 轴电流 FOC_ID, q 轴电流 FOC_IQ
4. α 轴电压 FOC_VALP, β 轴电压 FOC_VBET
5. 母线电压 FOC_UDCFLT
6. α 轴电流(等于 FOC_IA), β 轴电流 FOC_IBET

15.2 SPWM 寄存器

15.2.1 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVM DL	EFAE	RFAE	ANGM	CSM		SPWMSEL	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7]	OVM DL		IALPHA 反相使能 0: 不使能 1: 使能					
[6]	EFAE		IBETA 反相使能 0: 不使能 1: 使能					
[5]	RFAE		强制爬坡角度使能 使能后，角度由爬坡模块强制给出，爬坡结束后根据 ANGM 位自动切换到估算器模式或强拉模式，同时 RFAE 硬件清零 0: 禁止 1: 使能					
[4]	ANGM		SPWM 模式下，此位必须为 0					
[3:2]	CSM		SPWM 模式下，此位必须为 01					

[1]	SPWMSEL	SPWM 模式下的极性选择 0: 单极性 1: 双极性
[0]	SVPWMEN	SVPWM/SPWM 模式选择 1: SVPWM 0: SPWM

15.2.2 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	RSV	F5SEG	DSS	CSOC		UQD	UDD
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7]	ESEL		IALPHA/IBETA 自动反相使能 使能后当 IALPHA/IBETA 为负值，自动反相 0: 不使能 1: 使能					
[6]	RSV		保留					
[5]	F5SEG		SPWM模式下，此位无效					
[4]	DSS		电流采样模式 0: 顺序采样模式：一个载波周期采样两相电流 1: 交替采样模式：每个载波周期交替采样两相电流，且每个载波周期运算一次					
[3:2]	CSOC		电流采样偏置校准 配置该位，对 FOC_CSO 写校准值。SPWM 模式时，配置为 01 对 IALPHA 校准，配置为 10 对 IBETA 校准； 00,11: 无效 01: IALPHA 10: IBETA					
[1]	UQD		q 轴 PI 控制器禁止，禁止时，FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止					
[0]	UDD		d 轴 PI 控制器禁止，禁止时，FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止					

15.2.3 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	FOC_TRGDLY	SPWM 采样模式: 当 FOC_TRGDLY = 0, 默认在以下时刻进行电流采样 单电阻采样模式: 死区与有效矢量的中点 双/三电阻采样模式: 矢量 000 中点(Driver 计数值为 0) 取值范围[-128,127] 单电阻采样模式: 如 FOC_TRGDLY = 5, 则延迟 $5 * T = 208\text{ns}$; FOC_TRGDLY = 0xFB (补码) 或 FOC_TRGDLY = -5, 则提前 208ns; 双三电阻采样模式: 如 FOC_TRGDLY = 0x85 (最高位符号位, 剩下 7 位为绝对值), 则当 Driver 计数器向下计数, 在下溢事件前 $5T = 208\text{ns}$ 进行采样; FOC_TRGDLY = 5, 则当 Driver 计数器向上计数, 在下溢事件后 $5T = 208\text{ns}$ 进行采样。						

15.2.4 FOC_CSO (0x40A6, 0x40A7)

FOC_CSOH(0x40A6)								
位	15	14	13	12	11	10	9	8
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0
FOC_CSOL(0x40A7)								
位	7	6	5	4	3	2	1	0
名称	FOC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_CSO	电流采样偏置 配置 FOC_CR2[CSOC], 校准单电阻采样模式的 itrip, 双电阻采样模式的 ia, ib, 三电阻采样模式的 ia, ib, ic。 取值范围[0,32767], 最高位恒为 0 例: ADC 的电压范围 0V ~ 5V, 基准为 2.5V 则 $\text{FOC_CSO} = 2.5\text{V}/5\text{V} * 32768 = 16384(0x4000)$						

15.2.5 FOC_RTSTEP (0x40A8, 0x40A9)

FOC_RTSTEPH(0x40A8)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_RTSTEPPL(0x40A9)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_RTSTEP		爬坡模块的速度，FOC_RTSTEP 内部为 32 位，最高位为符号位。软件写入高 16 位 取值范围[-32768,32767] $FOC_RTSTEP(32 \text{ 位}) = FOC_RTSTEP(32 \text{ 位}) + FOC_RTHEACC(\text{低 } 16 \text{ 位})$ $THETA_OL(16 \text{ 位}) = THETA_OL(16 \text{ 位}) + FOC_RTSTEP(\text{高 } 16 \text{ 位})$					

15.2.6 FOC_RTHEACC (0x40AA, 0x40AB)

FOC_RTHEACCH(0x40AA)								
位	15	14	13	12	11	10	9	8
名称	FOC_RTHEACC[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_RTHEACCL(0x40AB)								
位	7	6	5	4	3	2	1	0
名称	FOC_RTHEACC[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_RTHEACC		爬坡模块的加速度，FOC_RTHEACC 内部为 32 位，最高位为符号位。软件写入低 16 位。高 16 位恒为 0 取值范围[-32768,32767]					

		$\text{FOC_RTHESTEP}(32 \text{ 位}) = \text{FOC_RTHESTEP}(32 \text{ 位}) + \text{FOC_RTHEACC}(\text{低 } 16 \text{ 位})$ $\text{THETA_OL}(16 \text{ 位}) = \text{THETA_OL}(16 \text{ 位}) + \text{FOC_RTHESTEP}(\text{高 } 16 \text{ 位})$
--	--	---

15.2.7 FOC_RTHERCNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERCNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[7:0]	FOC_RTHERCNT		爬坡次数上限 = FOC_RTHERCNT*256 爬坡功能使能后，每个载波周期进行一次爬坡运算，当爬坡次数达到 FOC_RTHERCNT*256 后，爬坡结束					

15.2.8 FOC_DMAX (0x40B0, 0x40B1)

FOC_DMAXH(0x40B0)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMAX[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_DMAXL(0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMAX		d 轴 PI 控制器的输出最大值 取值范围[-32768,32767]					

15.2.9 FOC_DMIN (0x40B2, 0x40B3)

FOC_DMINH(0x40B2)								
位	15	14	13	12	11	10	9	8
名称	FOC_DMIN[15:8]							
类型	W	W	W	W	W	W	W	W

复位值	0	0	0	0	0	0	0	0
FOC_DMINL(0x40B3)								
位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DMIN		d 轴 PI 控制器的输出 UD 的下限值 取值范围[-32768,32767]					

15.2.10 FOC_QMAX (0x40B4, 0x40B5)

FOC_QMAXH(0x40B4)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMAXL(0x40B5)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_QMAX		q 轴 PI 控制器的输出 UQ 的上限值 取值范围[-32768,32767]					

15.2.11 FOC_QMIN (0x40B6, 0x40B7)

FOC_QMINH(0x40B6)								
位	15	14	13	12	11	10	9	8
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QMINL(0x40B7)								
位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_QMIN	q 轴 PI 控制器的输出 U _q 的下限值 取值范围[-32768,32767]						

15.2.12 FOC_UD (0x40B8, 0x40B9)

FOC_UDH(0x40B8)								
位	15	14	13	12	11	10	9	8
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UDL(0x40B9)								
位	7	6	5	4	3	2	1	0
名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UD	d 轴 PI 控制器算出的 d 轴电压 取值范围[-32768,32767]						

15.2.13 FOC_UQ (0x40BA, 0x40BB)

FOC_UQH(0x40BA)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_UQL(0x40BB)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQ	q 轴 PI 控制器算出的 q 轴电压 取值范围[-32768,32767]						

15.2.14 FOC_ID (0x40BC, 0x40BD)

FOC_IDH(0x40BC)								
位	15	14	13	12	11	10	9	8
名称	FOC_ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IDL(0x40BD)								
位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_ID		采样电流经过坐标变换得到的 d 轴电流 取值范围[-32768,32767]					

15.2.15 FOC_IQ (0x40BE, 0x40BF)

FOC_IQH(0x40BE)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IQL(0x40BF)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IQ		采样电流经过坐标变换得到的 q 轴电流 取值范围[-32768,32767]					

15.2.16 FOC_IBET (0x40C0, 0x40C1)

FOC_IBETH(0x40C0)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

FOC_IBETL(0x40C1)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IBET		采样电流经过坐标变换得到的β轴电流 取值范围[-32768,32767]					

15.2.17 FOC_VBET (0x40C2, 0x40C3)

FOC_VBETH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VBETL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_VBET		FOC 模块输出β轴电压 取值范围[-32768,32767]					

15.2.18 FOC_VALP (0x40C4, 0x40C5)

FOC_VALPH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_VALPL(0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_VALP	FOC 模块输出α轴电压 取值范围[-32768,32767]

15.2.19 FOC_UDCPS (0x40C2, 0x40C3)

FOC_UDCPSH(0x40C2)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UDCPSL(0x40C3)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UDCPS	d 轴电压补偿值 d 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围[-32768,32767]						

15.2.20 FOC_UQCPS (0x40C4, 0x40C5)

FOC_UQCPSH(0x40C4)								
位	15	14	13	12	11	10	9	8
名称	FOC_UQCPS[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_UQCPSL(0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	FOC_UQCPS	q 轴的电压补偿值 q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块						

		取值范围[-32768,32767]
--	--	--------------------

15.2.21 FOC_IB (0x40C8, 0x40C9)

FOC_IBH(0x40C8)								
位	15	14	13	12	11	10	9	8
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBL(0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IB		采样获得的 B 相相电流 取值范围[-32768,32767]					

15.2.22 FOC_IA (0x40CA, 0x40CB)

FOC_IAH(0x40CA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IAL(0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IA		采样获得的 A 相相电流 取值范围[-32768,32767]					

15.2.23 FOC_THETA (0x40CC, 0x40CD)

FOC_THETAH(0x40CC)								
位	15	14	13	12	11	10	9	8
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

FOC_THETAL(0x40CD)								
位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_THETA		SPWM 输出角度 取值范围[-32768,32767] -32768 ~ 32767 对应-180°~ 180° 例: FOC_THETA = 8192, 对应角度为 8192/32768*180°= 45°					

15.2.24 FOC_IAMAX (0x40DA, 0x40DB)

FOC_IAMAXH(0x40DA)								
位	15	14	13	12	11	10	9	8
名称	FOC_IAMAX[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IAMAXL(0x40DB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IAMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IAMAX		A 相电流最大值 记录的 A 相电流最大值, 使用时需经过一个电周期才能得到可靠的值, 否则得到的值可能会偏小 电流最大值不会自动清 0, 需设置 FOC_CR2[ICLR] = 1 对 FOC_IAMAX 清 0 取值范围[-32768,32767]					

15.2.25 FOC_IBMAX (0x40DC, 0x40DD)

FOC_IBMAXH(0x40DC)								
位	15	14	13	12	11	10	9	8
名称	FOC_IBMAX[15:8]							
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
FOC_IBMAXL(0x40DD)								
位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IBMAX		B 相电流最大值 记录的 B 相电流最大值, 使用时需经过一个电周期才能得到可靠的值, 否则得到的值可能会偏小 电流最大值不会自动清 0, 需设置 FOC_CR2[ICLR] = 1 对 FOC_IBMAX 清 0 取值范围[-32768,32767]					

15.2.26 FOC_IDREF (0x4090, 0x4091)BLDC 共用

FOC_IDREFH(0x4090)								
位	15	14	13	12	11	10	9	8
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IDREFL(0x4091)								
位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IDREF		用户给定的 d 轴电流指令值 取值范围[-32768,32767]					

15.2.27 FOC_IQREF (0x4092, 0x4093) BLDC 共用

FOC_IQREFH(0x4092)								
位	15	14	13	12	11	10	9	8
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IQREFL(0x4093)								

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_IQREF		用户给定的 q 轴电流指令值 取值范围[-32768,32767]					

15.2.28 FOC_DQKP (0x4094, 0x4095) BLDC 共用

FOC_DQKPH(0x4094)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DQKPL(0x4095)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_DQKP		dq 轴 PI 控制器的 KP 系数，最高位恒为 0，Q12 格式 取值范围[0,32767]，对应 Q12 取值范围[0,8]					

15.2.29 FOC_DQKI (0x4096, 0x4097) BLDC 共用

FOC_DQKIH(0x4096)								
位	15	14	13	12	11	10	9	8
名称	FOC_QKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DQKIL(0x4097)								
位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	FOC_DQKI	dq 轴 PI 控制器的 KI 系数，最高位恒为 0，Q15 格式 取值范围[0,32767],对应 Q15 取值范围[0,1]

15.2.30 FOC_UDCFLT (0x4098, 0x4099)

FOC_UDCFLTH(0x4098)								
位	15	14	13	12	11	10	9	8
名称	FOC_UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_UDCFLTL(0x4099)								
位	7	6	5	4	3	2	1	0
名称	FOC_UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	FOC_UDCFLT		滤波后的母线电压 SPWM 模块对母线电压采样，滤波后得到 FOC_UDCFLT。可以选择 ADC 通道 2(外部电阻分压)。 取值范围[0,32767] 例:母线电压 1/6 分压送进 ADC，ADC 的参考电压为 5V，即母线电压的采样范围为 0V~30V，FOC_UDCFLT 为 19661(0x4CCD)，则 母线电压 = 19661/32768*5V*6 = 18V。					

16 TIM1

16.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本计数器和一个 16 位向上计数的重载计数器。Timer1 主要用于 BLDC 电机方波驱动。Timer1 具有如下特性:

- 16 位向上计数的基本计数器用于记录两次位置检测或两次换相之间的时间(即 60 度时间), 也可用于位置检测失败时强制换相的时间。
- 16 位向上计数的重载计数器用于控制位置检测成功到换相的时间, 以及换相后的续流屏蔽时间(禁止位置检测时间)。
- 3 位可编程分频器对系统时钟进行分频, 分频时钟作为两个计数器的时钟源
- 位置检测信号的滤波和采样延迟可配置
- 位置检测模块根据输入信号产生换相所需的位置信号
- 7 组状态寄存器控制比较器和输出
- 6 个中断源

Timer1 内部结构如图 16-1 所示。

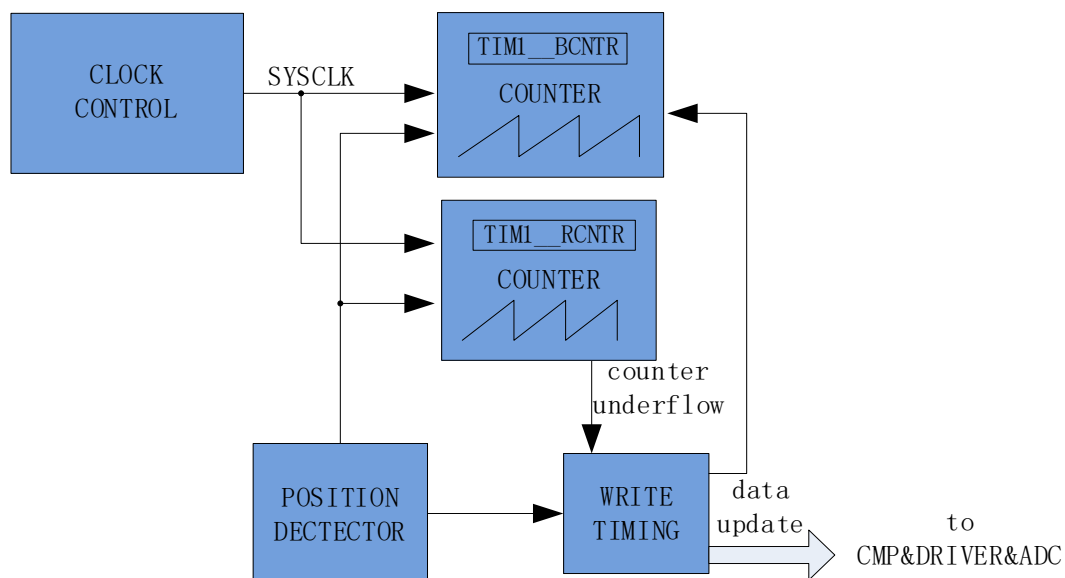


图 16-1 Timer1 内部结构

16.1.1 Timer 计数单元

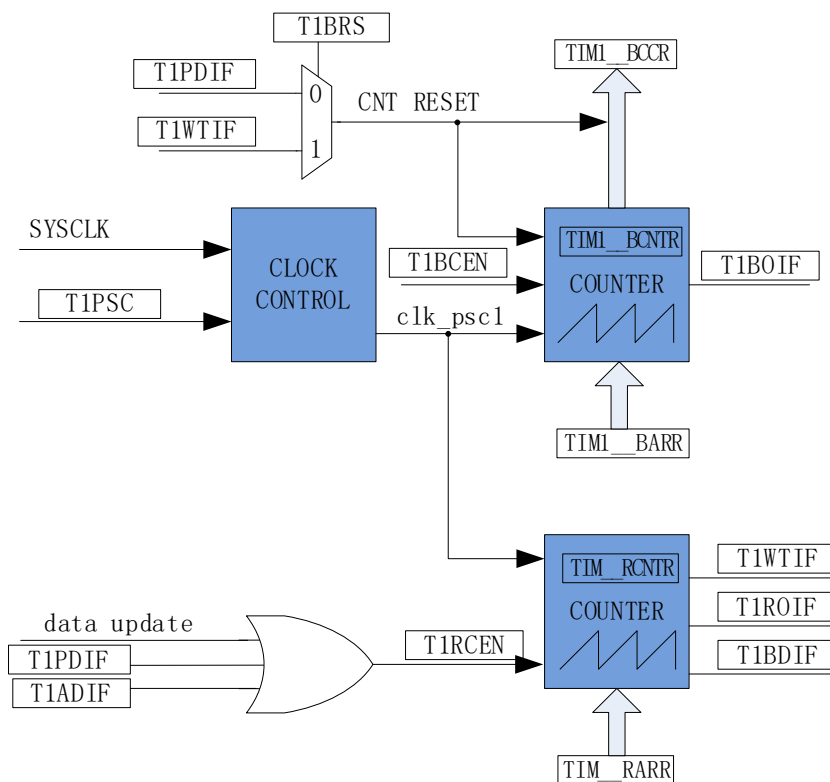


图 16-2 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本定时器，一个 16 位向上计数的重载定时器。

16.1.1.1 分频器

分频器对系统时钟进行分频，产生基本计数器和重载计数器的计数时钟源。分频器由 TIM1_CR3[T1PSC]控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数更新后会立刻改变时钟源频率，所以应在基本计数器和重载计数器都不工作时更新分频系数。时钟源的频率为 $clk_psc1 = SYCLK / (2^{T1PSC})$ 。分频后的时钟源频率与 TIM1_CR3[T1PSC]的关系如表 16-1 所示。

表 16-1 分频后的寄存器 TIM1_CR3[T1PSC]不同值对应的时钟频率

TIM1_CR3[T1PSC]	分频系数	clk_psc1(Hz)	TIM1_CR3[T1PSC]	分频系数	clk_psc1(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

16.1.1.2 基本计数器

基本计数器为一个 16 位向上计数的计数器，计数值为 TIM1_BCNTR。当位置检测中断 TIM1_SR[T1PDIF] 或者是写入时序中断 TIM1_SR[T1WTIF] (由 TIM1_CR2[T1BRS] 选择) 产生时，TIM1_BCNTR 当前的计数值被存进捕获寄存器 TIM1_BCCR，同时 TIM1_BCNTR 清 0 并重新开始计数。TIM1_BCCR 记录的数为两次位置检测中断或两次写入时序中断之间的时间(即 60 度的时间)。该时间可经过多次求平均后作为 60 度基准存入 TIM1_BCOR 寄存器，次数通过 TIM1_CR0[T1CFLT] 设定。当 TIM1_BARR 自动装载使能(TIM1_CR1[BAPE] = 1)时，TIM1_BCOR 的值被转入 TIM1_BARR 寄存器。当 TIM1_BCNTR 计数值等于 TIM1_BARR 时，基本计数器上溢中断事件标志位 TIM1_SR[T1BOIF]置 1。如果使能强制换相，则产生换相动作，基本计数器清 0。如果不使能强制换相，则基本计数器不会清 0，一直计数到 0xFFFF 溢出后自动清 0。

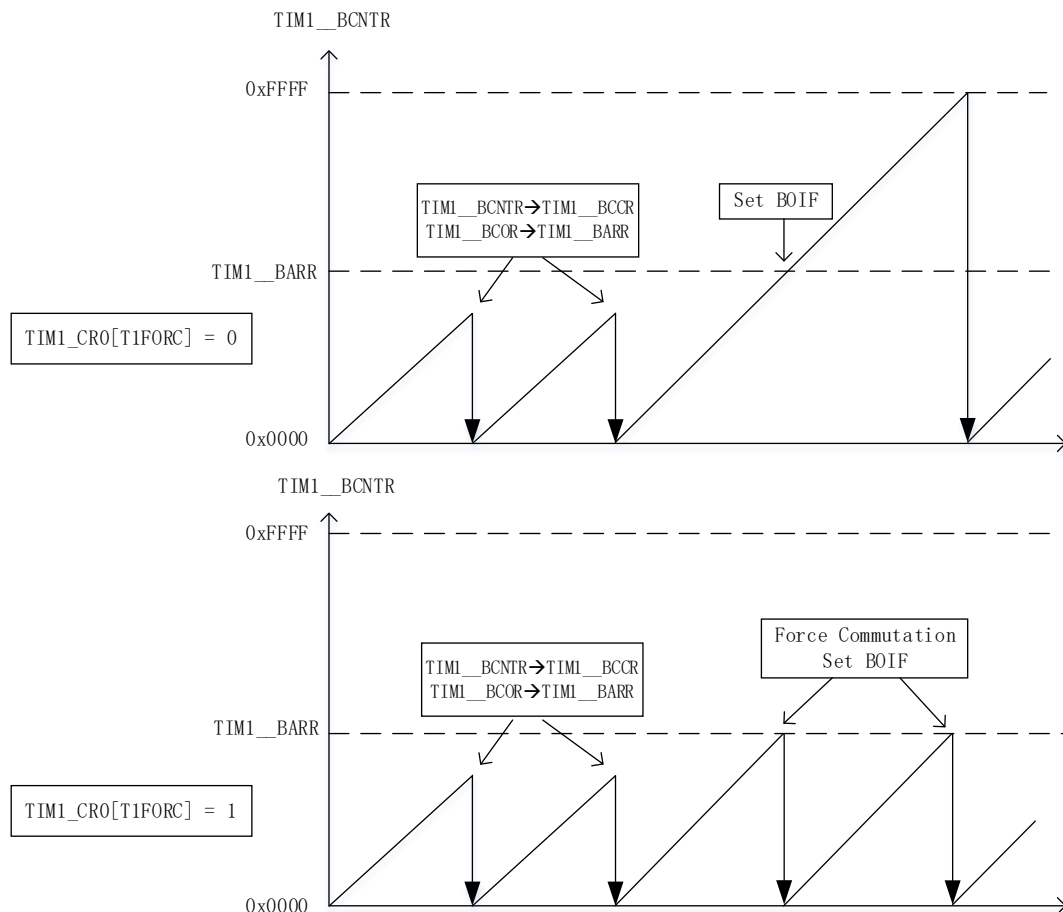


图 16-3 基本定时器计数波形图

16.1.1.3 重载计数器

重载计数器包含一个 16 位向上计数的计数器，计数值为 TIM1_RCNTR。当计数到 TIM1_RARR 的

设定值时，产生上溢事件，重载计数器上溢中断事件标志位 TIM1_SR[T1ROIF]置 1，TIM1_RCNTN 清 0，此时使能位 TIM1_CR0[T1RCEN]被清 0，重载计数器停止动作。位置检测中断和写入时序中断可将 TIM1_CR0[T1RCEN]置 1，重载计数器自动重新开始计数。

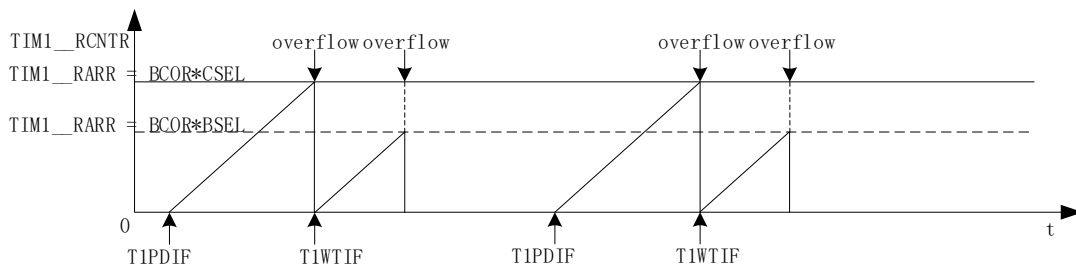


图 16-4 重载定时器计数波形图

16.1.2 位置检测

16.1.2.1 位置检测信号

TIM1_CR3[T1TIS]选择位置检测信号来自 CMP0/1/2(CMP 位置检测)、GPIO(Hall 传感器位置检测)、ADC(ADC 位置检测)。配置 HALL_CR[HALLSEL]选择 GPIO 来源于 P1.4/P1.6/P2.1(功能转移后的 Hall 信号输入端口)或 P0.2/P3.7/P3.6。TIM1_CR3[T1INM]选择是否对 CMP/GPIO 的信号进行滤波。当位置检测成功，触发位置检测事件。位置检测事件分为 CMP/GPIO 位置检测事件和 ADC 位置检测事件。

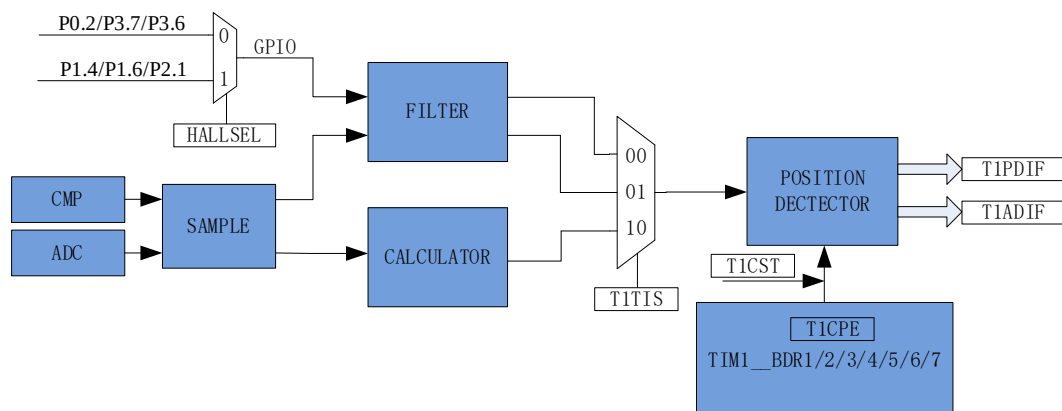


图 16-5 位置检测原理框图

16.1.2.2 CMP/GPIO 位置检测事件

配置寄存器组 TIM1_DBR1/2/3/4/5/6/7[T1CPE]，选择位置检测信号的有效沿；当输入的 CMP/GPIO 位置检测信号的有效沿到来时，位置检测成功，CMP/GPIO 位置检测事件标志位 TIM1_SR[T1PDIF]被置 1。TIM1_CR4[T1CST]控制 TIM1_DBR1/2/3/4/5/6/7[T1CPE]的顺序。

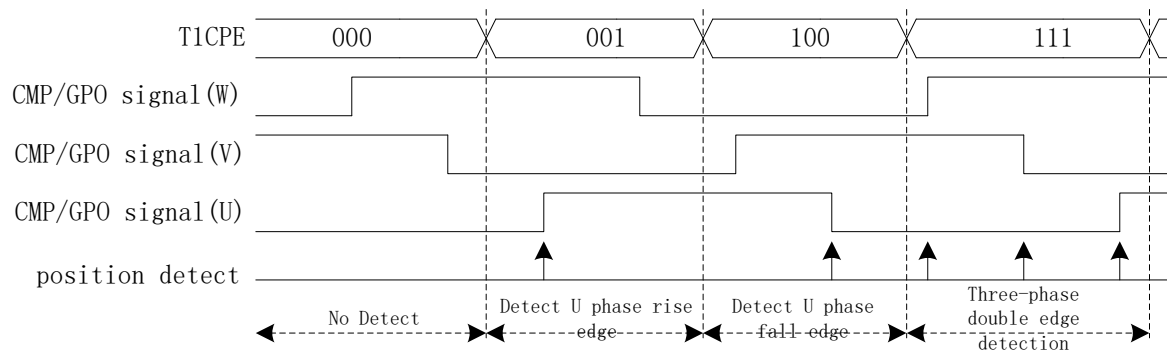


图 16-6 位置检测时序图

TIM1_DBR1/2/3/4/5/6/7[T1CPE]决定输入的有效沿如表 16-2 所示。

表 16-2 不同 TIM1_DBR1/2/3/4/5/6/7[T1CPE]下的有效沿

CPE	描述	CPE	描述
000	0	100	检测 U 相下降沿, U 相对应比较器使能
001	检测 U 相上升沿, U 相对应比较器使能	101	检测 W 相上升沿, W 相对应比较器使能
010	检测 W 相下降沿, W 相对应比较器使能	110	检测 V 相下降沿, V 相对应比较器使能
011	检测 V 相上升沿, V 相对应比较器使能	111	检测三相双沿, 三相对应比较器使能

16.1.2.3 ADC 位置检测事件

TIM1_CR3[T1TIS]选择位置检测信号输入源来自 ADC 时, Timer1 控制 ADC 采集导通相电压和悬空相电压, 并计算如下公式:

$$TIM1_URES = K \times TIM1_UCOP - TIM1_UFLP$$

其中,

K : ADC 位置检测系数

$TIM1_UCOP$: 导通相电压的 ADC 采样值

$TIM1_UFLP$: 悬空相电压的 ADC 采样值

TIM1_DBR1/2/3/4/5/6/7[T1CPE]决定 K 、 $TIM1_UCOP$ 和 $TIM1_UFLP$ 的具体含义, 具体如表 16-3 所示。

表 16-3 TIM1_DBR1/2/3/4/5/6/7[T1CPE]与 K 、 $TIM1_UCOP$ 和 $TIM1_UFLP$ 的关系

CPE	描述
000	保留
001	K 为 $TIM1_KR$, $TIM1_UCOP$ 为 W 相电压, $TIM1_UFLP$ 为 U 相电压
010	K 为 $TIM1_KF$, $TIM1_UCOP$ 为 U 相电压, $TIM1_UFLP$ 为 W 相电压

CPE	描述
011	K 为 TIM1_KR, TIM1_UCOP 为 U 相电压, TIM1_UFLP 为 V 相电压
100	K 为 TIM1_KF, TIM1_UCOP 为 V 相电压, TIM1_UFLP 为 U 相电压
101	K 为 TIM1_KR, TIM1_UCOP 为 V 相电压, TIM1_UFLP 为 W 相电压
110	K 为 TIM1_KF, TIM1_UCOP 为 W 相电压, TIM1_UFLP 为 V 相电压
111	保留

当 TIM1_URES 发生正负变化时, 触发 ADC 位置检测事件, ADC 位置检测中断事件标志位 TIM1_SR[T1ADIF]置 1。改变 ADC 位置检测系数 K 可改变 ADC 位置检测事件触发的位置, 从而灵活控制换相点。

16.1.2.4 采样

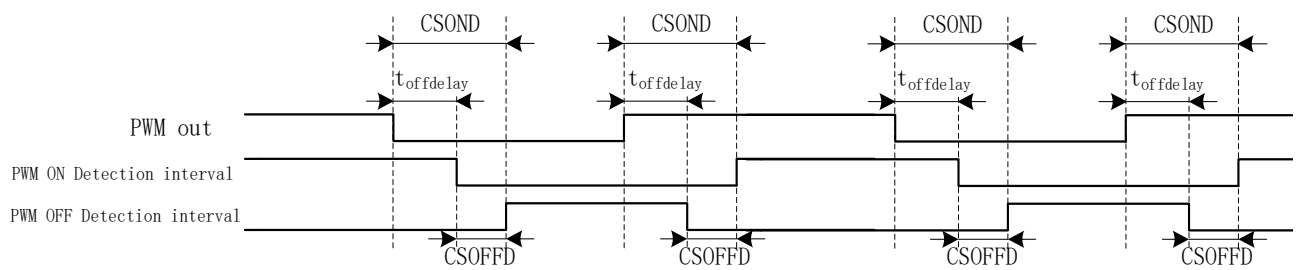


图 16-7 采样区间图

由于受到功率器件开关速度的影响, 反电动势信号滞后于芯片的 PWM 输出。通过设置 CMP_SAMR[CSOFFD]和 CMP_SAMR[CSOND], 可调节反电动势采样区间以获得有效的位置检测信号。当 TIM1_CR3[T1TIS]设置为 01 或 10 时, Timer1 在该采样区间内使能 CMP0/1/2 输出反电动势与中性点电势的比较结果或启动 ADC 采集悬空相电压。

详细采样区间设置, 请参考 30.1.5 章节。

16.1.2.5 滤波

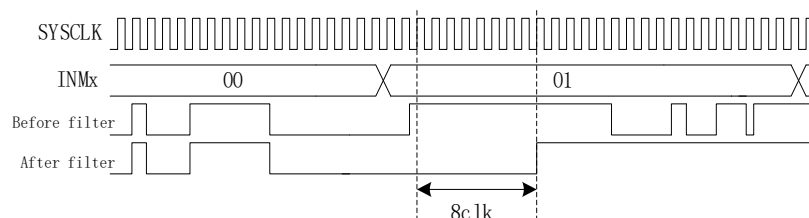


图 16-8 滤波模块时序图

滤波电路根据 TIM1_CR3[T1INM]可选择滤除脉宽为 8/32/64 个时钟周期的 CMP/GPIO 的输入噪声。使能滤波功能, 滤波后的信号会比滤波前的信号大概延迟 8/32/64 个时钟周期。

16.1.3 写入时序事件

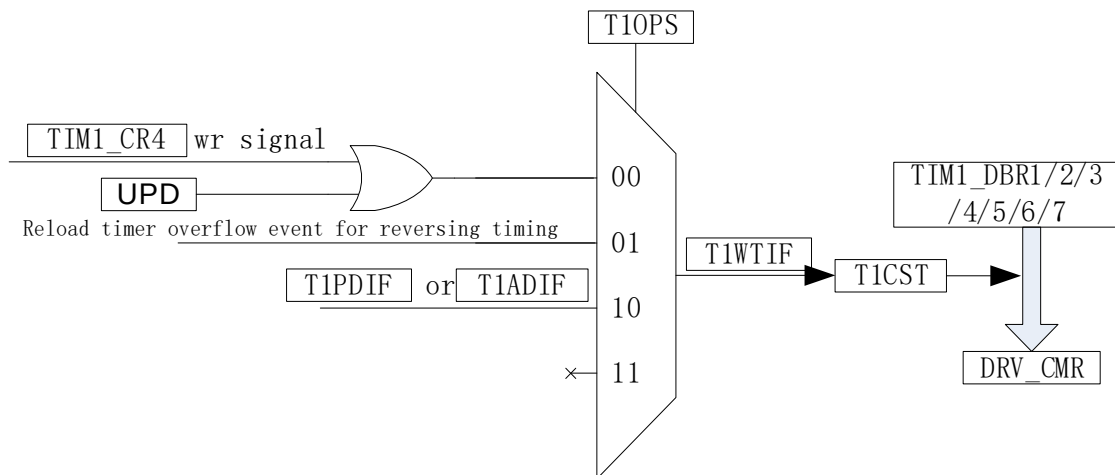


图 16-9 写入时序框图

将 TIM1_DBR1/2/3/4/5/6/7 中预设的控制信号送入驱动模块 DRV_CMCR 后，写入时序中断触发。写入时序中断由 TIM1_CR0[T1OPS]选择触发信号，可选择软件触发、重载计数器上溢触发或位置检测中断触发。写入时序中断发生后，写入时序中断事件标志位 TIM1_SR[T1WTIF]置 1，同时如果 TIM1_CR4[T1CST]在 001 ~ 110 之间，TIM1_CR4[T1CST]自动加 1。

16.1.4 Timer1 中断

Timer 有 6 个中断请求源:

- 基本计数器的上溢中断
- 重载计数器的上溢中断
- 写入时序中断
- 屏蔽续流结束中断
- CMP/GPIO位置检测中断
- ADC 位置检测中断

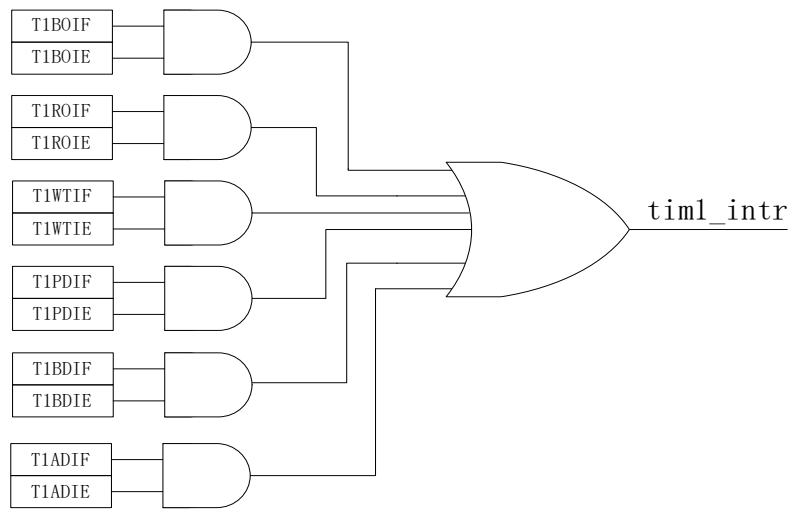


图 16-10 TIMER1 中断源

16.2 BLDC 方波应用

针对 BLDC 电机方波驱动，Timer1 配合 CMP0/1/2 和 Driver 模块实现如下功能：

- 自动记录 60 度时间，滤波后作为 60 度基准时间
- 当检测不到位置信号时，可自动强制换相
- 自动续流屏蔽，即在续流时间内，停止比较器采样
- 自动控制从位置检测成功到换相的时间，实现自动换相
- 接管 CMP_CR2[CMP0SEL]，自动控制 CMP0/1/2
- 可设置比较器信号避开功率器件开关振铃进行采样，信号采样后可配置滤波
- 接管 DRV_CMR 寄存器，自动控制 6 路 PWM 输出

16.2.1 BLDC 的六步换相

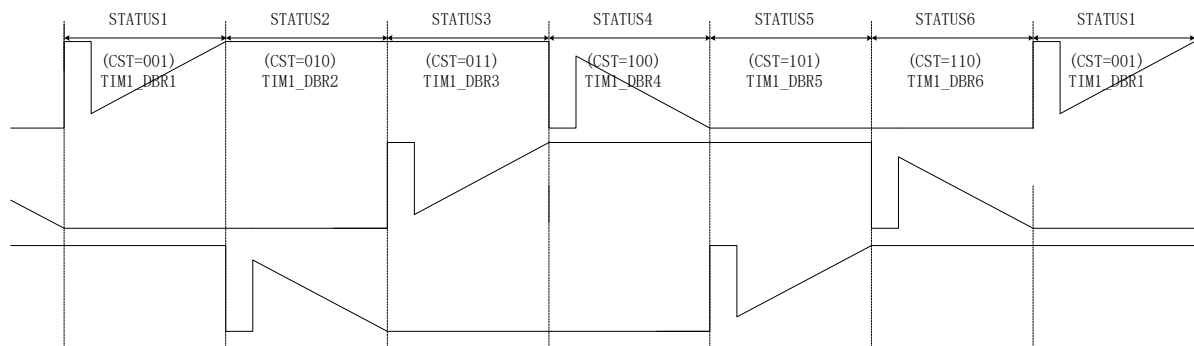


图 16-11 BLDC 的六步换相图

TIM1_CR4[T1CST]是换相状态机。其中状态 0 用于输出关闭状态，状态 7 可自定义，用于实现刹车，预充电，预定位，启动等功能。状态 1 ~ 6 用于六步自动换相，换相动作后，状态机

TIM1_CR4[T1CST]自动加 1。

状态 1 ~ 7 对应 TIM1_DBR1 ~ 7 寄存器，当写入时序中断发生时，当前状态对应的 TIM1_DBRx 会自动传输到 DRV_CMR 寄存器和 CMP_CR2[CMP0SEL]，实现换相和位置检测。

16.2.2 方波驱动的工作原理

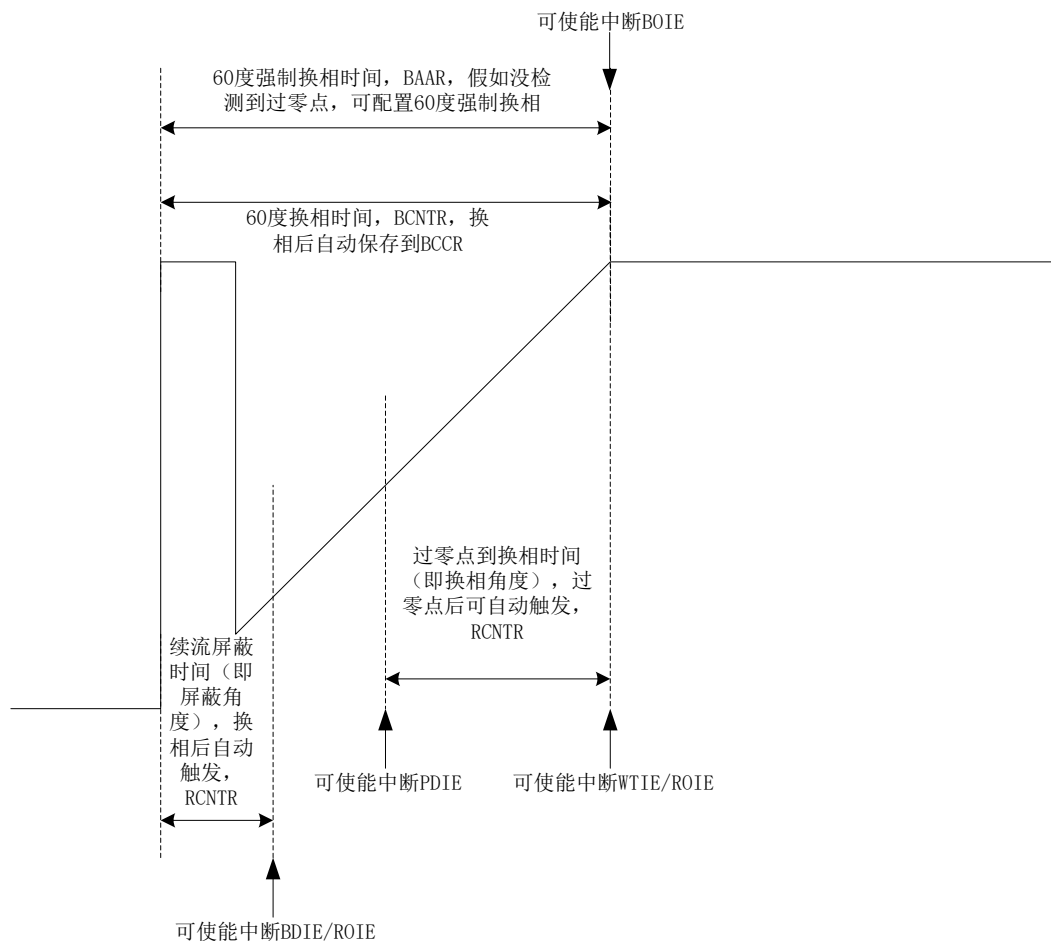


图 16-12 BLDC 的工作原理

16.2.2.1 60 度基准时间

TIM1_BCCR 捕获上一次的 60 度时间。设置 TIM1_CR2[T1BRS] = 0，捕获两次写入时序中断之间的时间，设置 TIM1_CR2[T1BRS] = 1，捕获两次位置检测中断之间的时间。

TIM1_BCOR 为滤波后的 60 度时间，即 60 度基准时间。TIM1_CR0[T1CFLT]可选择前 1/2/4/8 个 TIM1_BCCR 平均后得到 TIM1_BCOR。

方波驱动时，根据 60 度基准时间 TIM1_BCOR 决定续流屏蔽时间、位置检测成功到换相的时间，以及强制换相的时间。

如果基本计数器自动装载使能(TIM1_CR1[T1BAPE] = 1)，当基本计数器因位置检测中断或写入

时序中断而复位时，TIM1_BCOR 的值被传送到 TIM1_BARR，以控制强制换相。

16.2.2.2 60 度强制换相

电机在平稳转动的时候，一般在换相之后的 30 度即可检测到过零点(ZCP)，产生位置检测中断。假如在换相后经过 60 度都没有检测到过零点，认为位置检测失败，需要进行强制换相。

设置 TIM1_CR0[T1FORC] = 1 使能强制换相功能。在前一次换相时，写入时序中断使计数器 TIM1_BCNTR 清 0 并重新开始计数，同时 TIM1_BCCR 捕获 TIM1_BCNTR 的计数值，经过滤波后，作为 60 度基准时间被保存在 TIM1_BCOR。如果自动装载功能使能(TIM1_CR1[T1BAPE] = 1)，基本计数器复位时 TIM1_BCOR 的值被载入 TIM1_BARR。当 TIM1_BCNTR 与 TIM1_BARR 比较匹配时(换相之后经过 60 度依然没有检测到过零点)，基本计数器上溢中断事件标志位 TIM1_SR[T1BOIF]置 1，进行强制换相，此时计数器 TIM1_BCNTR 被清 0。(注：如果在换相后 60 度内检测到过零点，当 TIM1_BCNTR > TIM1_BARR 时，不会触发强制换相且 TIM1_SR[T1BOIF]不会置 1)。如果禁止强制换相功能(TIM1_CR0[T1FORC] = 0)，当 TIM1_BCNTR > TIM1_BARR 时，中断事件标志位 TIM1_SR[T1BOIF]置 1，不会自动强制换相。可通过判断基本计数器上溢中断事件标志位和位置检测中断事件标志位进行手动换相。

16.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量经过续流二极管释放到电源或地，在续流过程中，悬空相反电动势信号无法测量。通过屏蔽二极管续流时间内的比较器信号或 ADC 采样值，避免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断事件标志位 TIM1_SR[T1BDIF]。

续流屏蔽时间通过 TIM1_CR1[BSEL]设置，公式：屏蔽角度 = TIM1_CR1[BSEL]/128*60°。

16.2.2.4 位置检测成功到换相的角度

在换相之后检测到过零点(产生位置检测中断)，硬件根据软件设置的过零点到换相的时间开始计时。计时结束后，硬件自动换相，产生写入时序中断事件标志位 TIM1_SR[T1WTIF]。

过零点到换相的时间通过 TIM1_CR2[CSEL]设置，公式：换相角度 = TIM1_CR2[CSEL]/128*60°。

16.2.2.5 逐波限流

参考 30.1.1.2。

16.3 Timer1 寄存器

16.3.1 TIM1_CR0 (0x4068)

位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	W1	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1RWEN	TIM1_CR0[T1RCEN]写使能位 0: 无意义 1: 在操作TIM1_CR0时, TIM1_CR0[T1RWEN]必须与TIM1_CR0[T1RCEN]同时操作, TIM1_CR0[T1RCEN]才能使能和禁止。对TIM1_CR0写0x81使能TIM1_CR0[T1RCEN], 写0x80不使能TIM1_CR0[T1RCEN]。						
[6:5]	T1CFLT	60度基准时间滤波选择 00: 前1个TIM1_BCCR平均后写入TIM1_BCOR 01: 前2个TIM1_BCCR平均后写入TIM1_BCOR 10: 前4个TIM1_BCCR平均后写入TIM1_BCOR 11: 前8个TIM1_BCCR平均后写入TIM1_BCOR						
[4]	T1FORC	60度强制换相使能 0: 不使能 1: 使能 注: 在检测到过零点后, 即使使能了该位, 经过60度也不会强制换相						
[3:2]	T1OPS	换相触发信号选择 选择TIM1_DBRx向DRV_CMx传输的触发信号 00: 软件对TIM1_IER[T1UPD]写1或向TIM1_CR4[T1CST]写入时传输 01: 重载计数器换相时间计时上溢中断触发数据传输 10: 位置检测中断触发数据传输 11: 保留						
[1]	T1BCEN	基本计数器的计数器使能 0: 不使能 1: 使能						
[0]	T1RCEN	重载计数器的计数器使能 在操作TIM1_CR0时, TIM1_CR0[T1RWEN]必须与TIM1_CR0[T1RCEN]同时操作, TIM1_CR0[T1RCEN]才能使能和禁止。对TIM1_CR0写0x81使能TIM1_CR0[T1RCEN], 写0x80不使能TIM1_CR0[T1RCEN]。 位置检测中断和写入时序中断可自动使能TIM1_CR0[T1RCEN]。当重载计数器						

		产生上溢中断后，TIM1_CR0[T1RCEN]硬件清0。 0: 不使能 1: 使能
--	--	--

16.3.2 TIM1_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1BAPE	TIM1_BARR自动装载使能 使能后，当基本计数器因为位置检测中断或写入时序中断复位时，将TIM1_BCOR存入TIM1_BARR寄存器。 0: 不使能 1: 使能						
[6:0]	BSEL	屏蔽续流角度选择 换相后屏蔽续流的角度，在屏蔽续流的这段时间内，不进行位置检测 公式: 屏蔽角度 = TIM1_CR1[BSEL]/128*60°						

16.3.3 TIM1_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T1BRS	基本计数器复位源选择 0: 写入时序复位 1: 位置检测中断复位						
[6:0]	CSEL	换相角度选择 位置检测输入触发后，经过CSEL对应的度后换相 公式: 换相角度 = TIM1_CR2[CSEL]/128*60°						

16.3.4 TIM1_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	RSV	T1PSC			T1TIS		T1INM	
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	-	0	0	0	0	1	0	0
位	名称	描述						
[7]	RSV	保留						
[6:4]	T1PSC	计数器时钟分频选择 用于对系统时钟进行分频，作为基本计数器和重载计数器的时钟源；两个计数器的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz						
[3:2]	T1TIS	位置检测信号选择 00: GPIO(根据 HALL_CR[HALLSEL]选择 P1.4、P1.6、P2.1 或 P0.2、P3.7、P3.6) 01: CMP0/1/2 的输出信号 10: ADC 的输出信号 11: 保留						
[1:0]	T1INM	输入TI0/TI1/TI2噪声脉宽选择，当噪声的脉宽小于设定值，噪声会被滤除。假设MCU时钟为24MHz(41.67ns) 00: 不滤波 01: 8个时钟周期，8 x 41.67ns 10: 32个时钟周期，32 x 41.67ns 11: 64个时钟周期，64 x 41.67ns						

16.3.5 TIM1_CR4 (0x406C)

位	7	6	5	4	3	2	1	0
名称	RSV					T1CST		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0
位	名称	描述						
[7:3]	RSV	保留						

[2:0]	T1CST	换相状态机 状态机在不同的状态会对应不同的TIM1_DBRx 当TIM1_CR4[T1CST]在001 ~ 111状态，Timer1会根据TIM1_DBRx[T1CPE]自动接管CMP0/1/2的使能 当TIM1_CR4[T1CST]在001 ~ 110状态，会在写入时序中断触发时自动循环加1 表 16-4 TIM1_CR4[T1CST]与 TIM1_DBRx 的对应关系 <table><tr><th>TIM1_CR4[T1CST]</th><th>TIM1_DBRx</th><th>TIM1_CR4[T1CST]</th><th>TIM1_DBRx</th></tr><tr><td>000</td><td>0</td><td>100</td><td>TIM1_DBR4</td></tr><tr><td>001</td><td>TIM1_DBR1</td><td>101</td><td>TIM1_DBR5</td></tr><tr><td>010</td><td>TIM1_DBR2</td><td>110</td><td>TIM1_DBR6</td></tr><tr><td>011</td><td>TIM1_DBR3</td><td>111</td><td>TIM1_DBR7</td></tr></table>	TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
TIM1_CR4[T1CST]	TIM1_DBRx	TIM1_CR4[T1CST]	TIM1_DBRx																			
000	0	100	TIM1_DBR4																			
001	TIM1_DBR1	101	TIM1_DBR5																			
010	TIM1_DBR2	110	TIM1_DBR6																			
011	TIM1_DBR3	111	TIM1_DBR7																			

16.3.6 TIM1_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	RSV	T1ADIE	T1BOIE	T1ROIE	T1WTIE	T1PDIE	T1BDIE
类型	W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

位	名称	描述
[7]	T1UPD	TIM1_CR0[T1OPS] = 00: 软件对此位写1触发数据传输。写1后硬件自动清0
[6]	RSV	保留
[5]	T1ADIE	ADC 位置检测中断使能 0: 不使能 1: 使能
[4]	T1BOIE	基本计数器上溢中断使能 0: 不使能 1: 使能
[3]	T1ROIE	重载计数器上溢中断使能 0: 不使能 1: 使能
[2]	T1WTIE	写入时序中断使能 0: 不使能 1: 使能
[1]	T1PDIE	CMP/GPIO位置检测中断使能 0: 不使能 1: 使能

[0]	T1BDIE	屏蔽续流结束中断使能 0: 不使能 1: 使能
-----	--------	-------------------------------

16.3.7 TIM1_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	RSV		T1ADIF	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	-	-	R/W0	R/W0	R/W0	R/W	R/W0	R/W0
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5]	T1ADIF	ADC 位置检测中断事件标志位 当 ADC 位置检测信号与 TIM1_DBRx[T1CPE]相同时产生位置检测中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义						
[4]	T1BOIF	基本计数器上溢中断事件标志位 基本计数器向上计数时, 当TIM1_BCNTN计数器的值与TIM1_BARR寄存器的值比较匹配时, 发生上溢事件 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义						
[3]	T1ROIF	重载计数器上溢中断事件标志位 当TIM1_RCNTN与TIM1_RARR比较匹配时, 发生上溢事件, TIM1_RCNTN清0 读: 0: 未发生中断事件						

		1: 发生中断事件 写: 0: 清0 1: 无意义
[2]	T1WTIF	写入时序中断事件标志位 当TIM1_DBRx传输到DRV_CMR时, 产生写入时序中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[1]	T1PDIF	CMP/GPIO 位置检测中断事件标志位 当 CMP/GPIO 位置检测信号与 TIM1_DBRx[T1CPE]相同时产生位置检测中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义
[0]	T1BDIF	屏蔽续流结束中断事件标志位 换相后开始屏蔽续流时间, 屏蔽结束时产生中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清0 1: 无意义

16.3.8 TIM1_BCOR (0x4070, 0x4071)

TIM1_BCORH(0x4070)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCOR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
TIM1_BCORL(0x4071)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCOR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:0]	TIM1_BCOR		捕获基本计数器计数值滤波值 TIM1_BCCR滤波后的值，即60度时间的基准值					

16.3.9 TIM1_CR5 (0x4072)

位	7	6	5	4	3	2	1	0
名称	T1POP	RSV			ITRIP_DIS	UCOP_DIS	T1AFL	
类型	R	-	-	-	R/W	R/W	R/W	R/W
复位值	0	-	-	-	0	0	0	0
位	名称	描述						
[7]	T1POP	Driver计数器上溢事件触发数据传输使能 此功能只在T1OPS = 00时生效，当该位使能后，根据Driver计数器上溢事件触发数据传输使能，即一个载波周期换一次相 0: 不使能 1: 使能						
[6:4]	RSV	保留						
[3]	ITRIP_DIS	母线电流采样禁止 0: 不禁止 1: 禁止						
[2]	UCOP_DIS	导通相电压采样禁止 0: 不禁止 1: 禁止						
[1:0]	T1AFL [1:0]	ADC 采样电压计算结果滤波次数 00: 1 次 01: 2 次 10: 4 次 11: 8 次						

16.3.10 TIM1_DBR1 (0x4074, 0x4075)

TIM1_DBR1H(0x4074)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR1L(0x4075)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿极性和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则为位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效						

[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

注: TIM1_DBR1[T1WLE]和 TIM1_DBR1[T1WHE]、TIM1_DBR1[T1VLE]和 TIM1_DBR1[T1VHE]或 TIM1_DBR1[T1ULE]和 TIM1_DBR1[T1UHE]同时为 1 时, 三相上下桥互补输出并自动插入死区时间 (TIM1_DBR2 ~ TIM1_DBR7 均与此同)。

16.3.11 TIM1_DBR2 (0x4076, 0x4077)

TIM1_DBR2H(0x4076)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR2L(0x4077)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择						

		用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能

		1: 使能
--	--	-------

16.3.12 TIM1_DBR3 (0x4078, 0x4079)

TIM1_DBR3H(0x4078)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR3L(0x4079)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						
[6]	T1ULP	U相下桥输出极性						

		0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

16.3.13 TIM1_DBR4 (0x407A, 0x407B)

TIM1_DBR4H(0x407A)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR4L(0x407B)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						

[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能

		0: 不使能 1: 使能
--	--	-----------------

16.3.14 TIM1_DBR5 (0x407C, 0x407D)

TIM1_DBR5H(0x407C)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR5L(0x407D)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						

[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

16.3.15 TIM1_DBR6 (0x407E, 0x407F)

TIM1_DBR6H(0x407E)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR6L(0x407F)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						

[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能

[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能
-----	-------	-----------------------------

16.3.16 TIM1_DBR7 (0x4080, 0x4081)

TIM1_DBR7H(0x4080)								
位	15	14	13	12	11	10	9	8
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
TIM1_DBR7L(0x4081)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	位置检测信号输入沿和比较器使能选择 用于指定位置检测输入信号的变化沿，同时控制相关比较器的使能。如输入信号发生与配置相应的跳变，则产生位置检测中断。 参考CMP/GPIO位置检测事件和表 16-2						
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效						
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效						
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效						
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效						
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效						

[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 不使能 1: 使能
[4]	T1WLE	W相下桥输出使能 0: 不使能 1: 使能
[3]	T1VHE	V相上桥输出使能 0: 不使能 1: 使能
[2]	T1VLE	V相下桥输出使能 0: 不使能 1: 使能
[1]	T1UHE	U相上桥输出使能 0: 不使能 1: 使能
[0]	T1ULE	U相下桥输出使能 0: 不使能 1: 使能

16.3.17 TIM1_BCNTNTR (0x4082, 0x4083)

TIM1_BCNTNTRH(0x4082)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCNTNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
TIM1_BCNTNTRL(0x4083)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCNTNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_BCNTNTR	基本计数器的计数值，用于60度换相时间的计数						

		注: TIM1_BCNTR根据TIM1_CR2[T1BRS]选择复位源, TIM1_BCNTR上溢中断不会使TIM1_BCNTR重新计数
--	--	--

16.3.18 TIM1_BCCR (0x4084, 0x4085)

TIM1_BCCRH(0x4084)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BCCR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCCRL(0x4085)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCCR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_BCCR	捕获基本计数器计数值 当基本计数器因为位置检测中断或写入时序中断复位时, 将复位前的计数值存至TIM1_BCCR。						

16.3.19 TIM1_BARR (0x4086, 0x4087)

TIM1_BARRH(0x4086)								
位	15	14	13	12	11	10	9	8
名称	TIM1_BARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BARRL(0x4087)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_BARR	基本计数器的重载值 当基本计数器的计数值等于TIM1_BARR时, 发生上溢中断, 同时计数器清0						

16.3.20 TIM1_RARR (0x4088, 0x4089)

TIM1_RARRH(0x4088)								
位	15	14	13	12	11	10	9	8
名称	TIM1_RARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_RARRL(0x4089)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_RARR	重载计数器的自动重载值 当重载计数器的计数值等于TIM1_RARR时，发生上溢中断，同时计数器清0 写入时序中断产生时将续流屏蔽角度对应的数(TIM1_CR1[BSEL])更新到TIM1_RARR；位置检测中断产生时将换相角度对应的数(TIM1_CR2[CSEL])更新到TIM1_RARR。						

16.3.21 TIM1_RCNTNTR (0x408A, 0x408B)

TIM1_RCNTNRH(0x408A)								
位	15	14	13	12	11	10	9	8
名称	TIM1_RCNTNR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
TIM1_RCNTNRL(0x408B)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTNR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
位	名称	描述						
[15:0]	TIM1_RCNTNR	重载计数器的计数值，用于续流屏蔽时间和过零点到换相时间的计数						

16.3.22 TIM1_UCOP (0x408C, 0x408D)

TIM1_UCOPH(0x408C)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UCOPL(0x408D)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_UCOP	导通相电压的 ADC 采样值(次高位对齐)						

16.3.23 TIM1_UFLP (0x408E, 0x408F)

TIM1_UFLPH(0x408E)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UFLPL(0x408F)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_UFLP	悬空相电压的 ADC 采样值(次高位对齐)						

16.3.24 TIM1_URES (0x4090, 0x4091)

TIM1_URESH(0x4090)								
位	7	6	5	4	3	2	1	0
名称	TIM1_URES[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TIM1_URESL(0x4091)								
位	7	6	5	4	3	2	1	0
名称	TIM1_URES[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_URES	ADC 位置检测公式计算结果, Q15 格式						

16.3.25 TIM1_KF (0x4094, 0x4095)

TIM1_KFH(0x4094)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_KFL(0x4095)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_KF	悬空相电压下降时的 ADC 位置检测系数 取值范围[0,32767]						

16.3.26 TIM1_KR (0x4096, 0x4097)

TIM1_KRH(0x4096)								
位	15	14	13	12	11	10	9	8
名称	TIM1_KR[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_KRL(0x4097)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:0]	TIM1_KR	悬空相电压上升时的 ADC 位置检测系数 取值范围[0,32767]

16.3.27 TIM1_UGN (0x4092, 0x4093)

TIM1_UGNH(0x4092)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UGN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UFLPL(0x4093)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UGN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_UGN	当导通相的 ADC 采样电压小于该值时，不执行计算						

16.3.28 TIM1_ITRIP (0x4098, 0x4099)

TIM1_ITRIPH(0x4098)								
位	15	14	13	12	11	10	9	8
名称	TIM1_ITRIP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
TIM1_ITRIPL(0x4099)								
位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM1_ITRIP	滤波后的母线电流 硬核模块对母线电流采样，滤波后供软件使用，默认 ADC 通道 4 取值范围 (0,32767)						

17 TIM2

17.1 TIM2 操作说明

Timer2 共有五种模式：

- 输出模式：产生 PWM 输出波形
- 输入捕获模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比
- 输入计数模式：检测输入规定的 PWM 个数所需的时间
- QEP&RSD 模式：正交编码器&顺逆风检测
- 步进模式：检测步进电机的方向、位置和速度

Timer2 特性包括：

- 3位可编程分频器对系统时钟进行分频
- 16位向上计数的基本计数器，计数时钟源为分频器的输出
- 16位向上向下计数的专用计数器，用于输入计数模式，QEP&RSD模式和步进模式，计数时钟源为外部输入信号。
- 输入滤波模块
- 边沿检测模块
- PWM 输出模块
- 中断事件

17.1.1 分频器

分频器对系统时钟进行分频，产生基本计数器的计数时钟源。分频器由 TIM2_CR0[T2PSC]控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数更新后会立刻改变时钟源频率，所以应在基本计数器不工作时更新分频系数。时钟源的频率为 $clk_psc2 = SYSCLK / (2^{TIM2_CR0[T2PSC]})$ 。分频后的时钟源频率与 TIM2_CR0[T2PSC]的关系如表 17-1 所示。

表 17-1 分频后的时钟源频率与 TIM2_CR0[T2PSC]对应关系

TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)	TIM2_CR0[T2PSC]	分频系数	clk_psc2(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750k
010	4	6M	110	64	375k
011	8	3M	111	128	187.5k

17.1.2 TIM2_CNTR 的读写和计数

TIM2_CR1[T2CEN] = 1 时，TIM2_CNTR 计数。软件对 TIM2_CNTR 的写操作直接改变寄存器的值，因此软件需在执行写操作前禁止基本计数器。软件读 TIM2_CNTR 时，先读高字节，硬件会同步将

此时刻低字节缓存，待读低字节时读取到的是缓存的数据。

17.1.3 输出模式

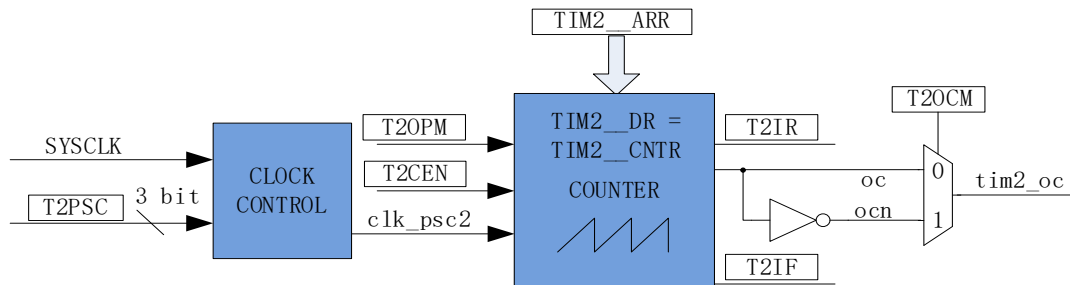


图 17-1 输出模式原理框图

基本计数器输出模式根据 TIM2_CR0[T2OCM]设置，以及 TIM2_CNTR 与寄存器 TIM2_DR、TIM2_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

17.1.3.1 TIM2_ARR/TIM2_DR 的读写

在输出模式下，TIM2_ARR/TIM2_DR 包含预装载寄存器和影子寄存器。软件写TIM2_ARR/TIM2_DR 寄存器时，数据保存在预装载寄存器中，在上溢事件TIM2_CR1[T2IF]或基本计数器停止工作(TIM2_CR1[T2CEN] = 0)时，设定值被传递到影子寄存器中。

TIM2_ARR/TIM2_DR 为 16 位寄存器，软件需先写入高字节，再写入低字节。由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会被传递至影子寄存器中。

例: TIM2_DR(预装载寄存器)、DR_SH(影子寄存器)，TIM2_CNTR 和 DR_SH 比较产生 PWM；用户写 TIM2_DR，TIM2_DR 并不是立刻更新到 DR_SH，而是在一个 PWM 结束的时候，即TIM2_CNTR 上溢时才将值更新到 DR_SH。

17.1.3.2 高/低电平输出模式

配置 TIM2_CR0[T2OCM] = 0 时，如果 TIM2_DR > TIM2_ARR，输出信号始终为低电平。配置TIM2_CR0[T2OCM] = 1 时，如果 TIM2_DR > TIM2_ARR，输出比较信号始终为高电平。

需要注意的是，只能通过配置 TIM2_DR = TIM2_ARR 能达到长期输出高/低电平的效果。配置TIM2_DR = 0 会有 1 个时钟周期的脉冲。

17.1.3.3 PWM 模式

PWM 输出模式下，TIM2_ARR 决定 PWM 周期，TIM2_DR 决定占空比，占空比 = TIM2_DR/TIM2_ARR*100%。配置TIM2_CR0[T2OCM] = 0 时，当基本计数器TIM2_CNTR < TIM2_DR 时输出低电平，反之输出高电平。配置TIM2_CR0[T2OCM] = 1 时，当基本计数器TIM2_CNTR < TIM2_DR 时输出高电平，反之输出低电平。当计数到TIM2_ARR 时，输出信号反转。

17.1.3.4 中断事件

- 当 $TIM2_CNTR = TIM2_DR$ 时，产生比较匹配事件，中断事件标志位 $TIM2_CR1[T2IR]$ 置 1，基本计数器继续计数。
- 当 $TIM2_CNTR = TIM2_ARR$ 时，产生上溢事件，中断事件标志位 $TIM2_CR1[T2IF]$ 置 1，计数器清 0，并重新开始计数。

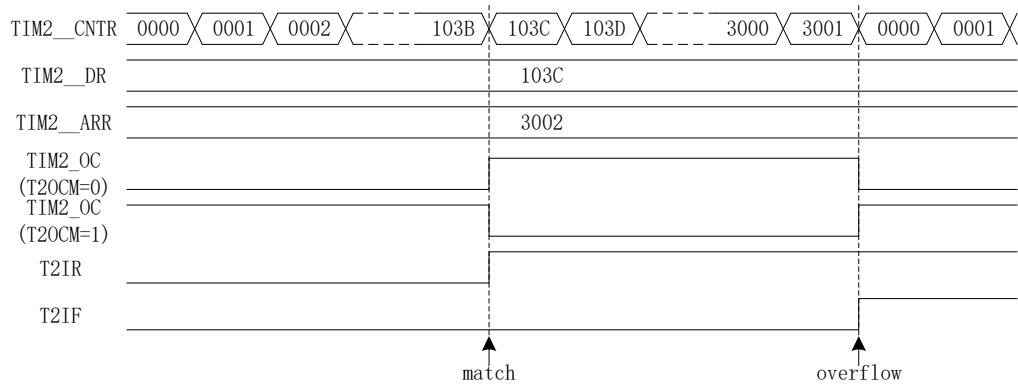


图 17-2 输出模式输出波形

17.1.4 输入信号滤波和边沿检测

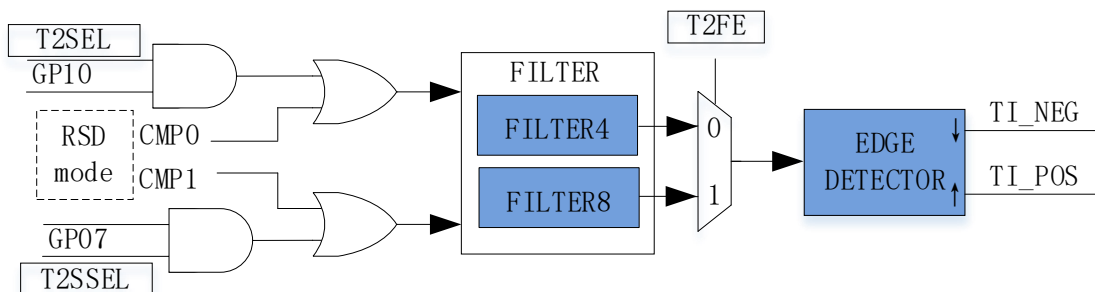


图 17-3 输入信号滤波和边沿检测框图

Timer2 的输入信号来自 P0.7 或 P1.0 端口，由 $PH_SEL[T2SEL]$ 和 $PH_SEL[T2SSEL]$ (参考章节 23.3.14) 设定。输入时可选择是否对输入信号进行噪声滤波。

滤波电路不滤波或滤除 4 个系统时钟周期以下的输入噪声。配置 $TIM2_CR1[T2FE]$ 可选择滤波周期。 $TIM2_CR1[T2FE] = 0$ ，不滤波； $TIM2_CR1[T2FE] = 1$ ，按 4 个时钟周期滤波。滤波后的信号会比滤波前的信号延迟 4 个时钟周期。由 $TIM2_CR0[T2CES]$ 选择计数的有效沿。

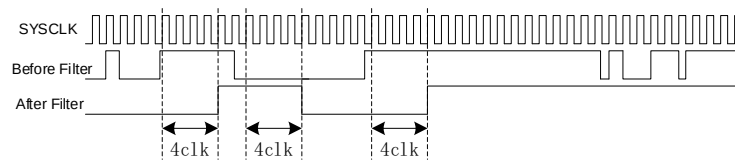


图 17-4 滤波模块时序图

边沿检测模块对滤波后的输入信号进行检测，记录上升沿和下降沿，供输入捕获或输入计数模式使用。

17.1.5 输入捕获模式

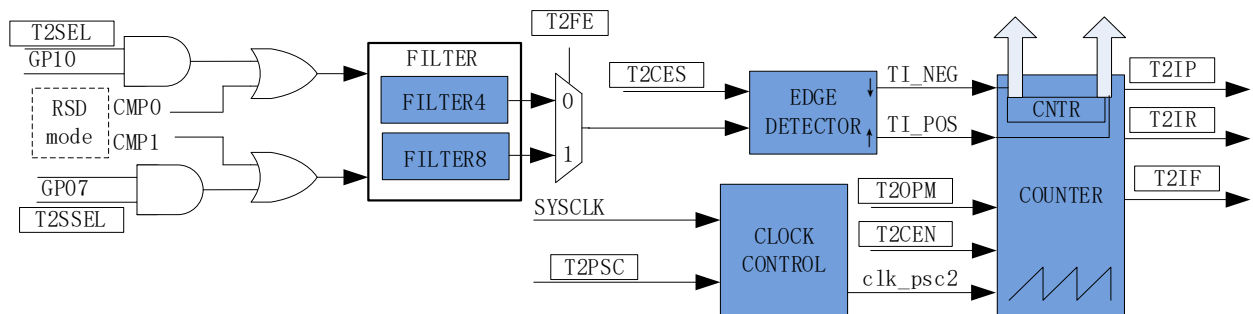


图 17-5 输入捕获模式原理框图

输入捕获模式检测 PWM 信号的占空比和周期。TIM_CR0[T2CES] = 0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿的时间为脉宽(高电平脉宽)。TIM_CR0[T2CES] = 1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿的时间为脉宽(低电平脉宽)。当所定边沿到来时，计数值 TIM2_CNTR 被分别存入 TIM2_DR 和 TIM2_ARR 中，用于计算 PWM 波形的周期和占空比。

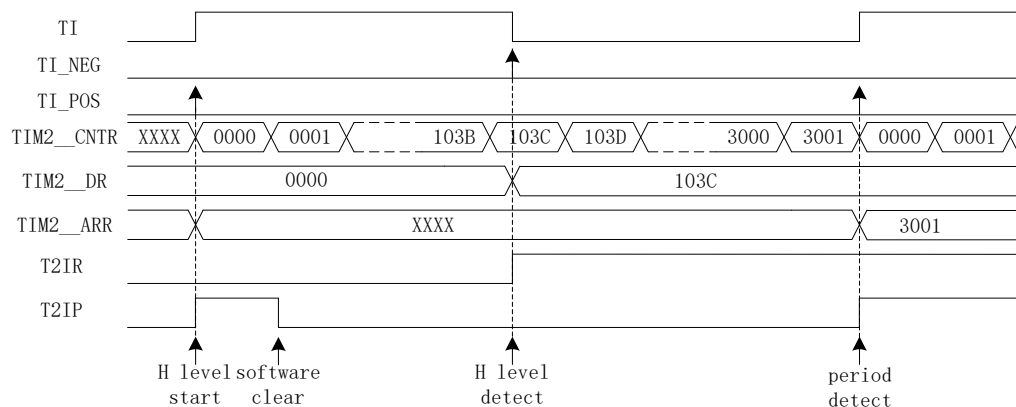


图 17-6 输入捕获模式(TIM2_CR0[T2CES] = 0)时序图

以 TIM2_CR0[T2CES] = 0 为例，配置 TIM2_CR1[T2CEN] = 1，使能基本计数器，基本计数器向上

计数。当 Timer2 检测到输入的第一个上升沿时(下降沿无效), TIM2_CNTR 清 0 并重新计数。当检测到输入的下降沿时, 将 TIM2_CNTR 的值存进 TIM2_DR, 同时中断事件标志位 TIM2_CR1[T2IR]置 1, TIM2_CNTR 继续向上计数。当检测到输入的第二个上升沿时, 将 TIM2_CNTR 的值存进 TIM2_ARR, 同时中断事件标志位 TIM2_CR1[T2IP]置 1, TIM2_CNTR 清 0, 并重新开始计数。

如果在 Timer2 尚未检测到输入的第二个上升沿, 且计数值 TIM2_CNTR 达到 0xFFFF 时, 发生上溢事件, 中断事件标志位 TIM2_CR1[T2IF]置 1, TIM2_CNTR 清 0 并重新开始计数, 此时 TIM2_ARR 的值为 0xFFFF。

17.1.6 输入计数模式

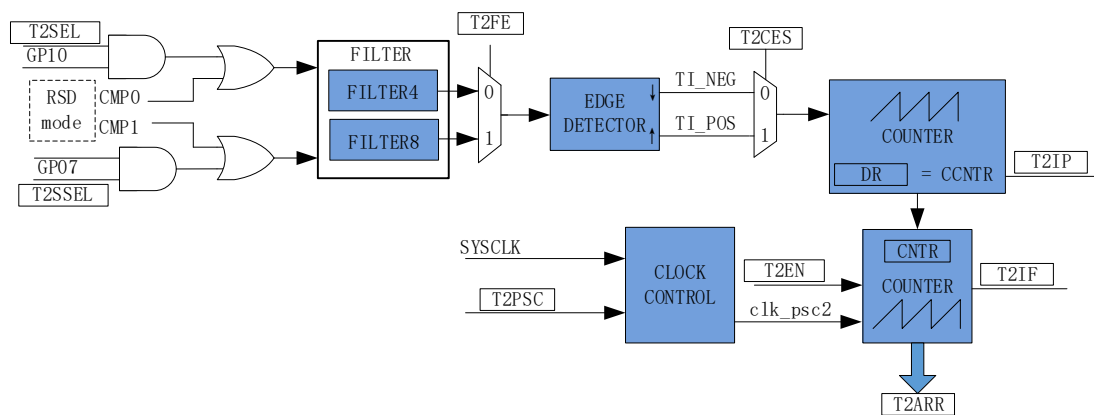


图 17-7 输入计数模式原理框图

在输入计数模式下, TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_DR 寄存器时, 数据先保存在预装载寄存器中。在匹配事件(TIM2_CR1[T2IP] = 1)、上溢事件(TIM2_CR1[T2IF] = 1)或专用计数器禁止(TIM2_CR1[T2CEN] = 0)时送入影子寄存器中。TIM2_DR 为 16 位寄存器, 软件需先写入高字节, 再写入低字节, 由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入计数模式用于检测输入设定 PWM 个数所需的时长。当专用计数器 CCNTR 计数到的输入 PWM 的个数, 达到 TIM2_DR 设定值时, 基本计数器的计数值 TIM2_CNTR 被存入 TIM2_ARR 中。配置 TIM2_CR0[T2CES] = 1, 输入 PWM 信号的上升沿作为专用计数器的计数有效沿, 反之输入信号的下降沿作为有效沿。

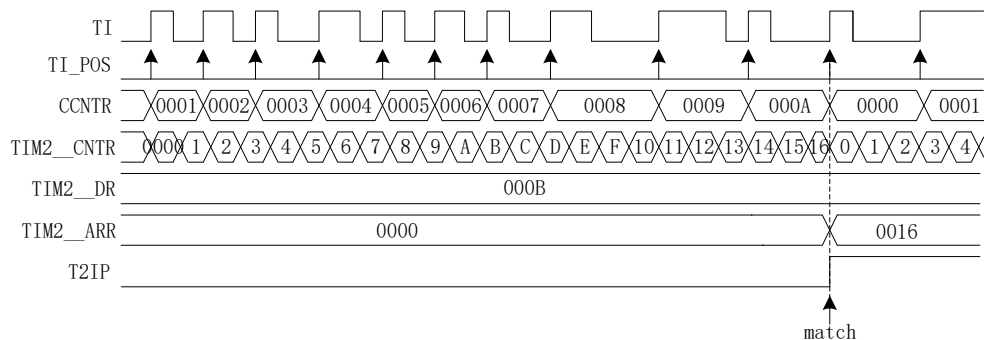


图 17-8 输入计数模式时序图

配置 TIM2_CR1[T2CEN] = 1，使能基本计数器。基本计数器向上计数，当检测到输入信号的第一个有效沿时，TIM2_CNTR 清 0 并重新开始计数。每当输入信号的有效沿到来，专用计数器 CCNTR 的计数值加 1，当计数值达到 TIM2_DR 设定的目标值后，基本计数器的计数值 TIM2_CNTR 被存进 TIM2_ARR，同时中断事件标志位 TIM2_CR1[T2IP]置 1，TIM2_CNTR 和 CCNTR 清 0，并重新开始计数。

当输入的 PWM 个数尚未达到目标值，而基本计数值 TIM2_CNTR 已经达到 0xFFFF 时，发生上溢事件，中断事件标志位 TIM2_CR1[T2IF]置 1，TIM2_CNTR 清 0，CCNTR 不清 0，TIM2_CNTR 从零开始计数，CCNTR 接着之前的数值继续计数。

17.1.7 QEP&RSD 模式

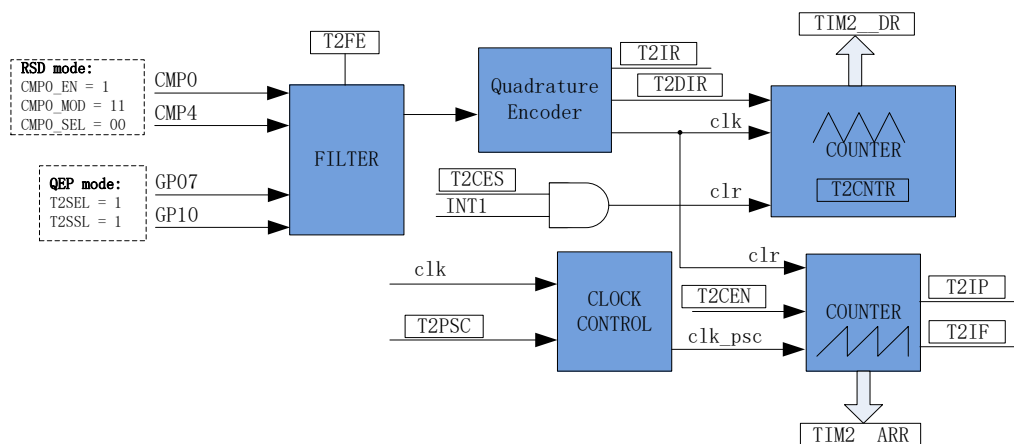


图 17-9 QEP&RSD 模式原理框图

QEP&RSD 模式通过检测 2 个通道的正交输入信号，得到电机的相对位置、方向和速度信息。P0.7、P1.0(QEP 模式)或 CMP0、CMP4(RSD 模式)作为输入信号源，经过滤波模块后送进正交解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]，方向改变会产生 TIM2_CR1[T2IR]中断标记。

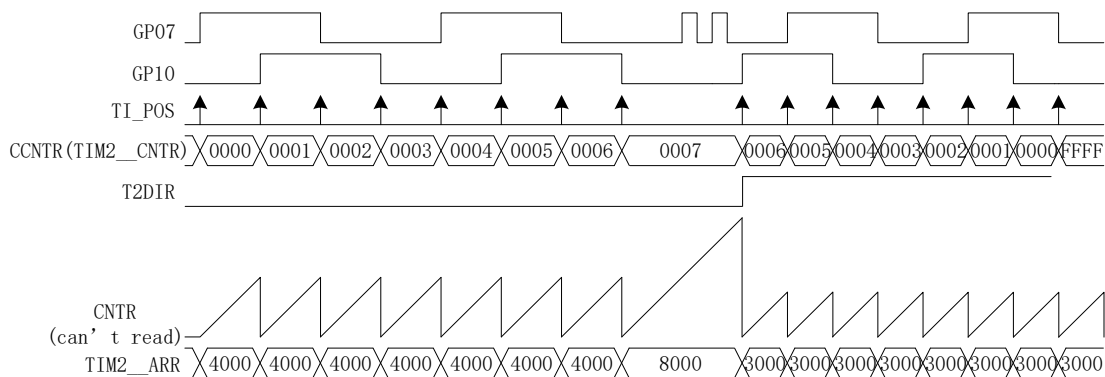


图 17-10 QEP&RSD 模式时序图

专用计数器是一个向上向下计数器，计数时钟为正交编码模块输出的有效计数沿。TIM2_CR1[T2DIR] = 0，方向为正，向上计数，当有效沿来临，计数器加 1；TIM2_CR1[T2DIR] = 1，方向为反，向下计数，当有效沿来临，专用计数器减 1。专用计数器可以被外部中断 INT1 清 0，将编码器的机械零点接到外部 INT1 的任意一个端口，使能 INT1 中断，同时配置 TIM2_CR0[T2CES] = 1，当外部 INT1 来临，专用计数器当前的计数器存进 TIM2_DR，同时专用计数器清 0。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535，读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数沿来临，基本计数器当前的计数值存进 TIM2_ARR，同时基本计数器清零，同时 TIM2_CR1[T2IP] 中断标记产生。当基本计数器计数到 0xFFFF，计数溢出，产生 TIM2_CR1[T2IF] 中断标记。

17.1.7.1 RSD 的比较器采样

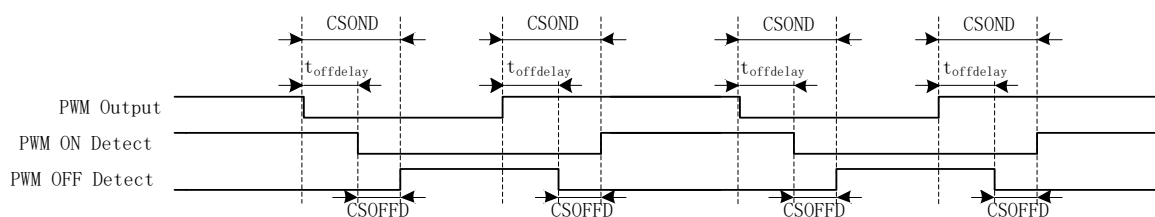


图 17-11 采样区间图

RSD 采样时，为确保采样到正确的反电动势比较信号，需要设置采样开始延迟时间和采样结束提前时间。

详细请参考章节 30.1.5。

17.1.8 步进模式

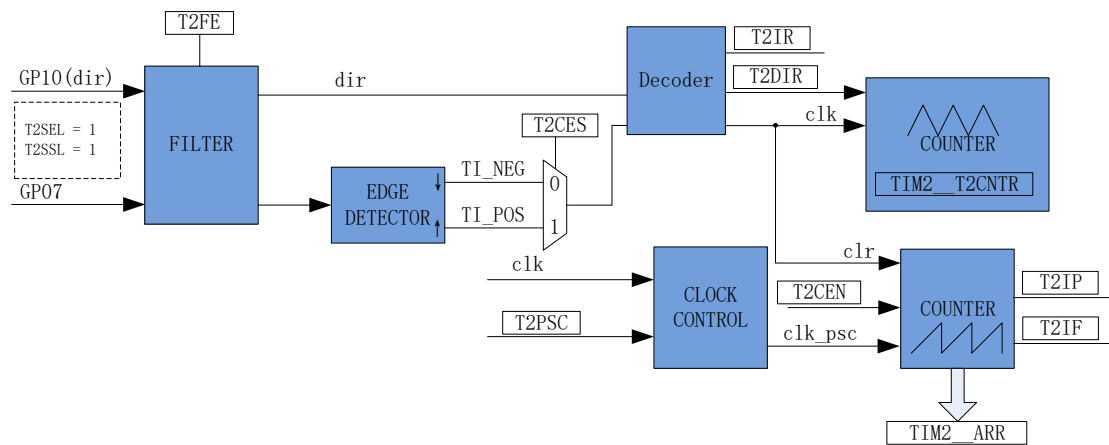


图 17-12 步进模式原理框图

步进模式通过检测 2 个通道的输入，得到步进电机的相对位置、方向和速度信息。P1.0 信号为方向输入，P0.7 信号为脉冲输入。根据 TIM2_CR0[T2CES]选择上升沿或下降沿作为有效沿，经过滤波模块后送进解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]，方向改变会产生 TIM2_CR1[T2IR]中断标记。

注：在 P1.0 变化且 P0.7 有效沿来临后，TIM2_CR1[T2DIR]才会发生变化。如需在 P1.0 变化时立即产生中断，应使用外部中断 INT1。

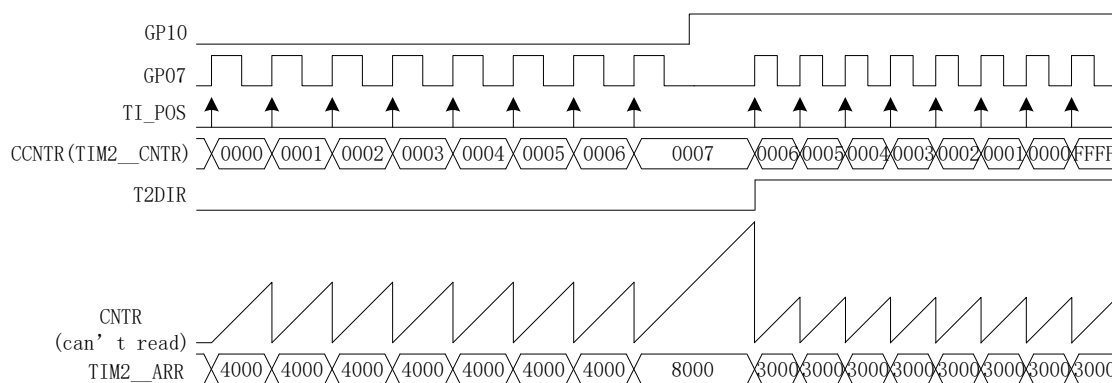


图 17-13 步进模式时序图

专用计数器是一个向上向下计数器，计数时钟为编码模块输出的有效计数沿。P1.0 = 0 时，TIM2_CR1[T2DIR] = 0，方向为正，当 P0.7 有效沿来临时，向上计数，计数器加 1；P1.0 = 1 时，TIM2_CR1[T2DIR] = 1，方向为反，当 P0.7 有效沿来临时，向下计数，计数器减 1。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535。读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿之间的时间。当有效计

数沿来临，基本计数器当前的计数值被存进 TIM2_ARR，同时基本计数器清零，TIM2_CR1[T2IP]中断标记产生。当基本计数器计数到 0xFFFF，计数溢出，产生 TIM2_CR1[T2IF]中断标记。

17.2 TIM2 寄存器

17.2.1 TIM2_CR0(0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC			T2OCM	T2IRE	T2CES	T2MOD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:5]	T2PSC	基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源，分频后的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz
[4]	T2OCM	输出模式：输出模式选择 0: TIM2_CNTR < TIM2_DR，输出 0；TIM2_CNTR ≥ TIM2_DR，输出 1 1: TIM2_CNTR < TIM2_DR，输出 1；TIM2_CNTR ≥ TIM2_DR，输出 0 输入计数模式：无意义 输入捕获模式：无意义 QEP&RSD 模式&步进模式选择 0: QEP&RSD 模式 1: 步进模式
[3]	T2IRE	输出模式：比较匹配中断使能 输入捕获模式：脉宽检测中断使能 输入计数模式：无意义 QEP&RSD 模式&步进模式：方向改变中断使能 0: 不使能 1: 使能
[2]	T2CES	输出模式：无意义 输入捕获模式：周期沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽(高电平脉宽) 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽(低电平脉宽) 输入计数模式&步进模式：计数有效沿选择 0: 下降沿计数

		1: 上升沿计数 QEP&RSD模式: 外部INT1(零点)清零脉冲计数器使能 0: 不使能 1: 使能
[1:0]	T2MOD	模式选择 00: 输入捕获模式 01: 输出模式 10: 输入计数模式 11: QEP&RSD 模式&步进模式

17.2.2 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	T2IR	输出模式：比较匹配标记 当计数器值TIM2_CNTR与比较值TIM2_DR匹配时该位由硬件置1。它由软件清0。 输入捕获模式：脉宽检测标记 捕获检测到输入脉宽(根据TIM2_CR0[T2CES]选择即上升沿到下降沿或者下降沿到上升沿)，该位由硬件置1。它由软件清0。 输入计数模式：无 QEP&RSD模式&步进模式：方向改变标记 0：无事件发生 1：事件发生						
[6]	T2IP	输出模式：无意义 输入捕获模式: PWM 周期检测标记 捕获检测到输入一个PWM周期（根据TIM2_CR0[T2CES]选择即上升沿到上升沿或者下降沿到下降沿），该位由硬件置1。它由软件清0。 输入计数模式：输入PWM计数匹配标记 当输入PWM的个数达到TIM2_DR的值，该位由硬件置1。它由软件清0。 QEP&RSD模式&步进模式：输入有效边沿变化中断标记 当输入边沿为有效边沿，该位由硬件置1。它由软件清0。 0：无事件发生 1：事件发生						
[5]	T2IF	输出模式：计数器上溢标记 当计数器值TIM2_CNTR与比较值TIM2_ARR匹配时，TIM2_CNTR清零，该位由硬件置1。它由软件清0。						

		输入捕获模式：计数器上溢标记 Timer尚未检测到输入一个PWM周期（根据TIM2_CR0[T2CES]选择即上升沿到上升沿或者下降沿到下降沿），而计数器的值TIM2_CNTR累加到0xFFFF，产生上溢事件，TIM2_CNTR清零，该位由硬件置1。它由软件清0。 输入计数模式：基本计数器上溢标记 当输入PWM的个数尚未达到TIM2_DR的值，而基本计数器的值TIM2_CNTR累加到0xFFFF，产生上溢事件，TIM2_CNTR清零，该位由硬件置1。它由软件清0。 QEP&RSD模式&步进模式：基本计数器上溢标记 当基本计数器累加到0xFFFF，产生上溢事件，基本计数器清零，该位由硬件置1。它由软件清0。 0：无事件发生 1：事件发生
[4]	T2IPE	输出模式：无意义 输入捕获模式：PWM 周期检测中断使能 输入计数模式：输入 PWM 计数匹配中断使能 QEP&RSD 模式&步进模式：输入有效边沿检测中断使能 0：不使能 1：使能
[3]	T2IFE	输出模式：基本计数器上溢中断使能 输入捕获模式：基本计数器上溢中断使能 输入计数模式：基本计数器上溢中断使能 QEP&RSD 模式&步进模式：基本计数器上溢使能 0：禁止更新事件中断 1：使能更新事件中断
[2]	T2FE	输入噪声滤波使能 当噪声的脉宽小于4个时钟周期，噪声会被滤除。假设MCU时钟为24MHz(41.67ns)，则滤波脉宽为166.67ns 0：禁止滤波功能 1：使能滤波功能
[1]	T2DIR	QEP&RSD&步进模式专用：当前的方向 0：正向 1：反向
[0]	T2CEN	计数器使能 0：不使能 1：使能

17.2.3 TIM2_CNTR (0xAA, 0xAB)

TIM2_CNTRH(0xAB)								
位	15	14	13	12	11	10	9	8
名称	TIM2_CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_CNTRL(0xAA)								
位	7	6	5	4	3	2	1	0
名称	TIM2_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2_CNTR	输出模式/输入捕获模式/输入计数模式: 基本计数器的计数值 QEP&RSD 模式&步进模式: 专用计数器的计数值						

17.2.4 TIM2_DR (0xAC, 0xAD)

TIM2_DRH(0xAD)								
位	15	14	13	12	11	10	9	8
名称	TIM2_DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_DRL(0xAC)								
位	7	6	5	4	3	2	1	0
名称	TIM2_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2_DR	输出模式: 比较匹配值(软件写) 输入捕获模式: 检测到输入脉宽(根据 TIM2_CR0[T2CES]选择即上升沿到下降沿或者下降沿到上升沿)的计数值(硬件写) 输入计数模式: 输入PWM的个数(软件写) QEP&RSD模式: TIM2_CR0[T2CES] = 1时, 外部INT1(零点) 到来时, 专用计数器的值(硬件写) 步进模式: 无意义						

17.2.5 TIM2_ARR(0xAE,0xAF)

TIM2_ARRH(0xAF)								
位	15	14	13	12	11	10	9	8
名称	TIM2_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_ARRL(0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIM2_ARRR	输出模式: 重载值(软件写) 检测到一个 PWM 周期(根据 TIM2_CR0[T2CES]选择即上升沿到上升沿或者下降沿到下降沿)的计数值(硬件写) 输入计数模式: 输入PWM计数匹配时基本计数器的计数值(硬件写) QEP&RSD 模式&步进模式: 检测到输入边沿为有效边沿时基本计数器的计数值(硬件写)						

18 Timer3/Timer4

18.1 Timer3/Timer4 操作说明

Timer3/Timer4 支持输出和输入两种模式:

- 输出模式: 输出PWM波形
- 输入捕获模式: 检测输入PWM高低电平的持续时间, 可用于算出PWM占空比

Timer3/Timer4 特性包括:

- 3位可编程分频器对系统时钟进行分频, 作为基本计数器的时钟源。
- 16位向上计数的基本计数器, 计数时钟源为分频器的输出
- 输入信号滤波
- 输入信号边沿检测
- 输出 PWM 信号, 单次比较输出
- 中断事件

18.1.1 分频器

分频器对系统时钟进行分频, 产生基本计数器的计数时钟源。分频器由 TIMx_CR0[TxPSC]控制, 可选择 8 种分频系数。由于这个控制寄存器没有缓冲器, 分频系数更新后会立刻改变时钟源频率, 所以应在基本计数器不工作时更新分频系数。时钟源的频率为 $\text{clk_psc} = \text{SYSCLK} / (2^{\text{TxPSC}})$ 。分频后的时钟源频率与 TIMx_CR0[TxPSC]的关系如表 18-1 所示。

表 18-1 分频后的时钟源频率与 TIMx_CR0[TxPSC]对应关系

TIMx_CR0[TxPSC]	分频系数	clk_psc(Hz)	TIMx_CR0[TxPSC]	分频系数	clk_psc(Hz)
000	0x1	24M	100	0x10	1.5M
001	0x2	12M	101	0x20	750k
010	0x4	6M	110	0x40	375k
011	0x8	3M	111	0x80	187.5k

18.1.2 TIMx_CNTR 的读写和计数

TIMx_CR1[TxEN] = 1 后 TIMx_CNTR 开始计数。软件对 TIMx_CNTR 的写操作将直接改变寄存器的值, 因此软件需在计数器停止时执行写操作。软件读 TIMx_CNTR 时, 先读高字节, 硬件会同步将此时刻低字节缓存, 待读低字节时读取到的是缓存的数据。

18.1.3 输出模式

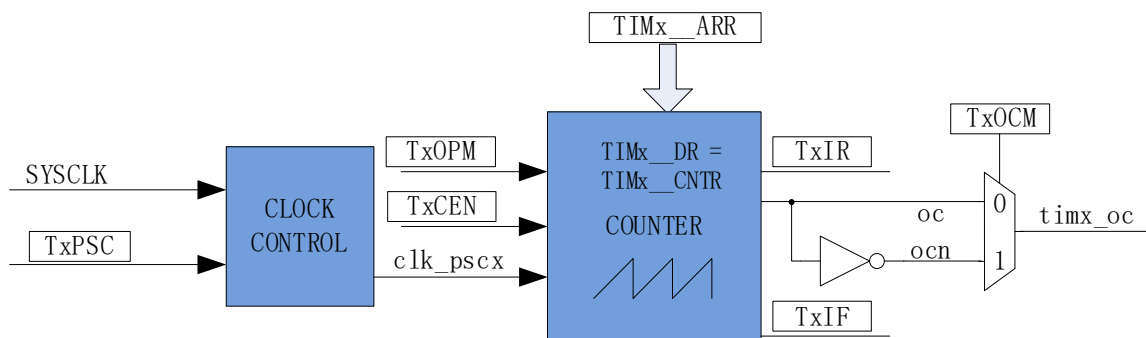


图 18-1 输出模式原理框图

基本计数器输出模式根据 TIMx_CR0[TxOCM] 设置，以及 TIMx_CNTR 与寄存器 TIMx_DR、TIMx_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

18.1.3.1 高/低电平输出模式

配置 TIMx_CR0[TxOCM] = 0 时，如果 TIMx_DR > TIMx_ARR，则输出信号始终为低电平。配置 TIMx_CR0[TxOCM] = 1 时，如果 TIMx_DR > TIMx_ARR，则输出信号始终为高电平。

18.1.3.2 PWM 模式

PWM 输出模式下，TIMx_ARR 的设定值决定 PWM 周期，TIMx_DR 的设定值决定占空比，占空比 = $\text{TIMx_DR} / \text{TIMx_ARR} * 100\%$ 。配置 TIMx_CR0[TxOCM] = 0 时，如果基本计数器值 TIMx_CNTR < TIMx_DR 设定值，输出低电平，反之输出高电平。配置 TIMx_CR0[TxOCM] = 1 时，如果基本计数器值 TIMx_CNTR < TIMx_DR 设定值，输出高电平，反之输出低电平。如果基本计数器值 TIMx_CNTR 大于 TIMx_ARR，则输出信号反转。

18.1.3.3 中断事件

- 当 TIMx_CNTR = TIMx_DR，产生比较匹配事件，中断事件标志位 TIMx_CR1[TxIR] 置 1，基本计数器继续计数。
- 当 TIMx_CNTR = TIMx_ARR，产生上溢事件，中断事件标志位 TIMx_CR1[TxIF] 置 1，基本计数器清 0，TIMx_CR0[TxOPM] 决定是否重新计数，TIMx_CR0[TxOPM] = 1，停止计数，TIMx_CR0[TxOPM] = 0，重新开始计数。

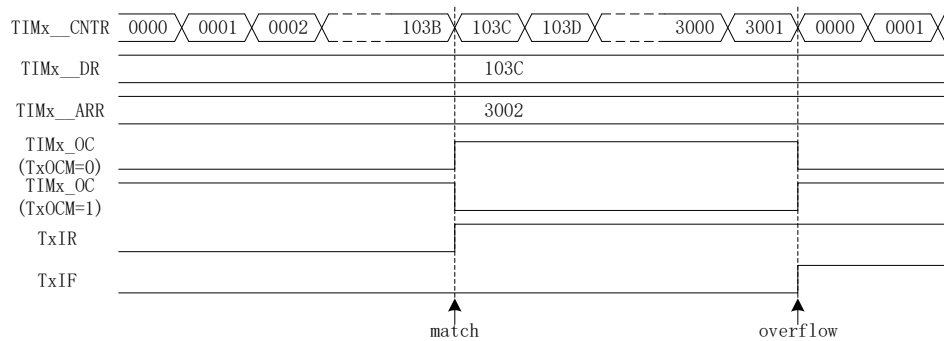


图 18-2 输出模式输出波形

18.1.4 输入信号滤波和边沿检测

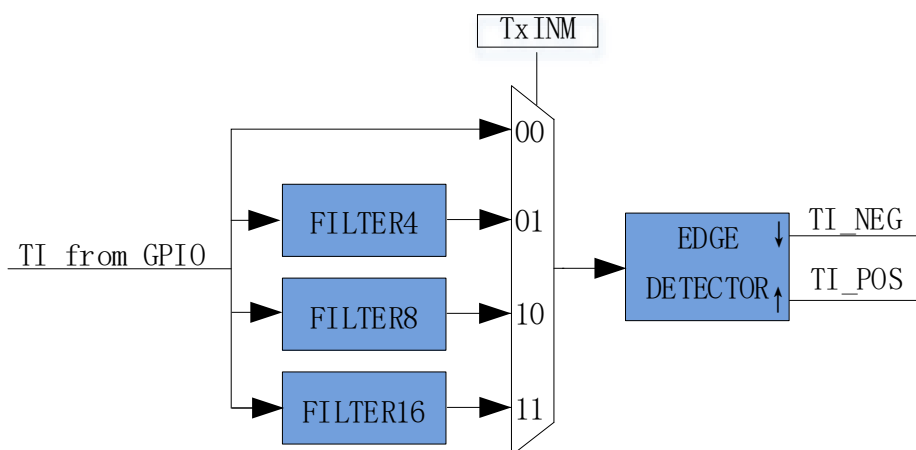


图 18-3 输入信号滤波和边沿检测框图

Timer3/Timer4 的输入信号由 GPIO 输入。TIMx_CR1[TxINM]可以选择不滤波, 或者 4/8/16 个系统时钟周期对输入信号滤波。滤波后的信号比滤波前的信号延迟 4/8/16 个时钟周期。

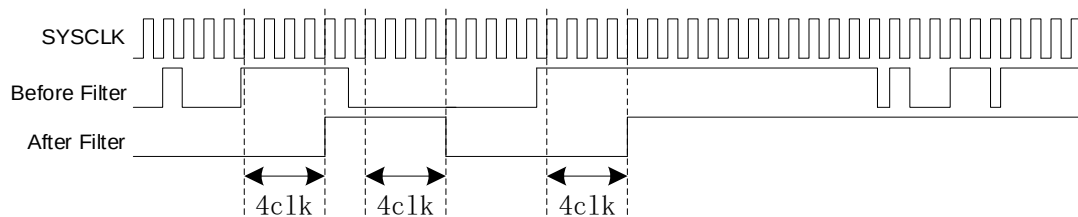


图 18-4 滤波模块时序图

滤波模块对输入信号滤波后, 边沿检测模块对滤波后的输入信号进行检测, 记录上升沿和下降沿, 供输入捕获模式使用。

18.1.5 输入捕获模式

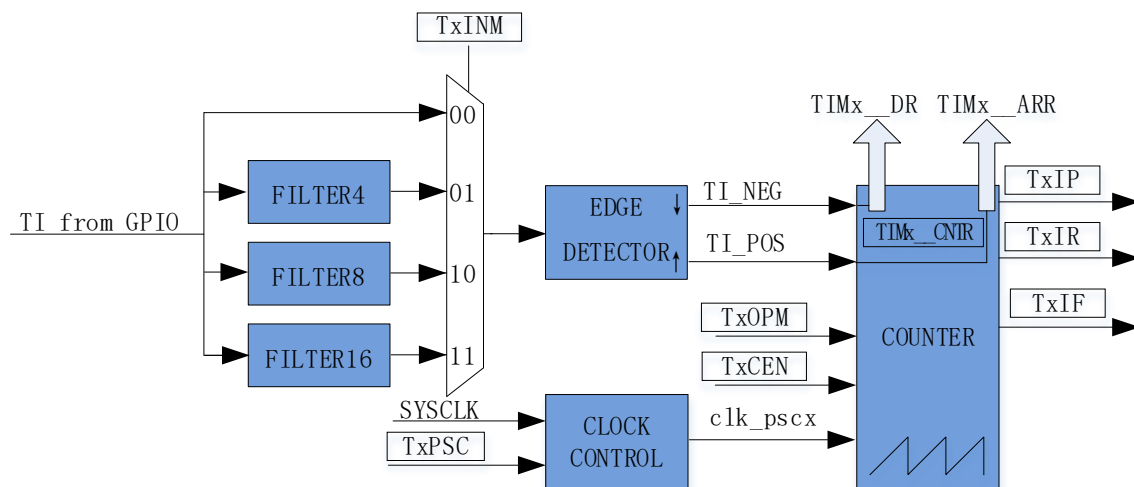


图 18-5 输入捕获模式原理框图

输入捕获模式检测输入 PWM 信号的脉宽和周期。TIMx_CR0[TxOCM] = 0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽(高电平脉宽)。TIMx_CR0[TxOCM] = 1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽(低电平脉宽)。基本计数器 TIMx_CNTR 计数到的脉宽和周期值被分别存入 TIMx_DR 和 TIMx_ARR 寄存器。

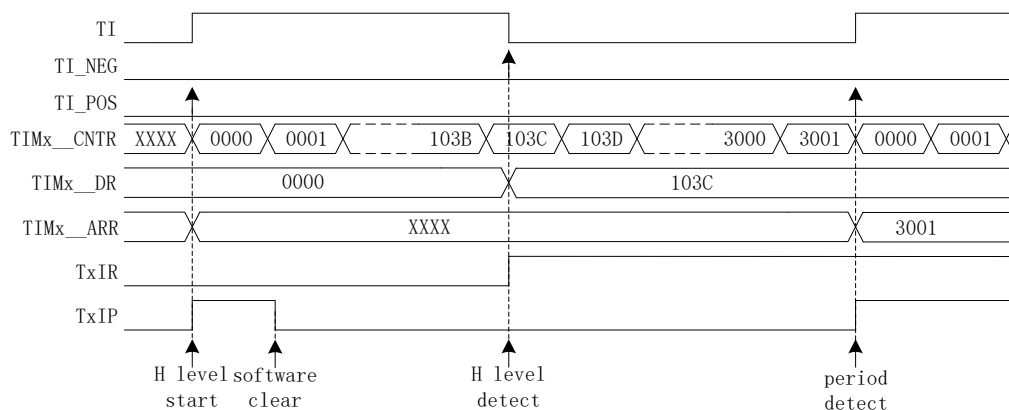


图 18-6 输入捕获模式(TIMx_CR0[TxOCM] = 0)时序图

以 TIMx_CR0[TxOCM] = 0 为例，配置 TIMx_CR1[TxEN] = 1，使能基本计数器。基本计数器向上计数，当检测到第一个上升沿时，基本计数器清 0 并重新开始计数。当检测到下降沿时，将 TIMx_CNTR 的值存进 TIMx_DR，同时中断事件标志位 TIMx_CR1[TxIR]置 1，TIMx_CNTR 继续向上计数。当检测到输入的第二个上升沿时，将 TIMx_CNTR 的值存进 TIMx_ARR，同时中断事件标志位 TIMx_CR1[TxIP]置 1，TIMx_CNTR 清 0，根据 TIMx_CR0[TxOPM]决定是否重新开始计数，TIMx_CR0[TxOPM] = 1，停止计数；TIMx_CR0[TxOPM] = 0，重新计数。

当 Timer3/Timer4 尚未检测到输入的第二个上升沿，且计数值 TIMx_CNTR 达到 0xFFFF 时，发生

上溢事件，中断事件标志位 TIMx_CR1[TxIF]置 1，TIMx_CNTR 清 0。根据 TIMx_CR0[TxOPM]决定是否重新计数，TIMx_CR0[TxOCM]=1，停止计数；TIMx_CR0[TxOPM]=0，重新计数。此时 TIMx_ARR 的值为 0xFFFF，TIMx_DR 的值由输入电平和 TIMx_CR0[TxOCM]异或决定。

18.2 TIM3/TIM4 寄存器

18.2.1 TIMx_CR0 (0x9C/0x9E) (x=3/4)

位	7	6	5	4	3	2	1	0
名称	TxPSC			TxOCM	TxIRE	RSV	TxOPM	TxMOD
类型	R/W	R/W	R/W	R/W	R/W	-	R/W	R/W
复位值	0	0	0	0	0	-	0	0
位	名称	描述						
[7:5]	TxPSC	基本计数器时钟源分频选择 用于对系统时钟进行分频作为基本计数器的时钟源，分频后的时钟源频率为： 000: 24MHz 001: 12MHz 010: 6MHz 011: 3MHz 100: 1.5MHz 101: 750kHz 110: 375kHz 111: 187.5kHz						
[4]	TxOCM	输出模式：输出模式选择 0: TIMx_CNTR < TIMx_DR，输出 0；TIMx_CNTR ≥ TIMx_DR，输出 1 1: TIMx_CNTR < TIMx_DR，输出 1；TIMx_CNTR ≥ TIMx_DR，输出 0 输入捕获模式：有效沿选择或发生上溢事件时，TIMx_DR 指示输入电平选择有效沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽(高电平脉宽) 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽(低电平脉宽) 发生上溢事件时，TIMx_DR 指示输入电平选择						
[3]	TxIRE	输出模式：比较匹配中断使能 输入捕获模式：脉宽检测中断使能 0: 不使能 1: 使能						
[2]	RSV	保留						
[1]	TxOPM	单次模式 下列事件发生时，基本计数器停止计数使能 输出模式：基本计数器上溢事件 输入捕获模式：PWM 周期检测或基本计数器上溢事件 0: 基本计数器不停止 1: 基本计数器停止(TIMx_CR1[TxEN]清 0)						

[0]	TxMOD	工作模式选择 0: 输入捕获模式 1: 输出模式
-----	-------	--------------------------------

18.2.2 TIMx_CR1 (0x9D/0x9F) (x=3/4)

位	7	6	5	4	3	2	1	0
名称	TxIR	TxIP	TxIF	TxIPE	TxIFE	TxINM		TxEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	TxIR	输出模式: 比较匹配中断事件标志位 输入捕获模式: 脉宽检测中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[6]	TxIP	输出模式: 无意义 输入捕获模式: PWM 周期检测中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义
[5]	TxIF	输出模式: 基本计数器上溢中断事件标志位, 当基本计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时置 1。 输入捕获模式: 基本计数器上溢中断事件标志位, Timer 尚未检测输入的 PWM 周期而基本计数器 TIMx_CNTR 已经累加到 0xFFFF 时置 1。 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

[4]	TxIPE	输出模式: 无意义 输入捕获模式: PWM 周期检测中断使能 0: 不使能 1: 使能
[3]	TxIFE	输出模式: 基本计数器上溢中断使能 输入捕获模式: 基本计数器上溢中断使能 0: 不使能 1: 使能
[2:1]	TxINM	输入信号滤波脉宽选择 当输入信号的脉宽小于设定值, 被当作噪声滤除 00: 不滤波 01: 4 个系统时钟周期 10: 8 个系统时钟周期 11: 16 个系统时钟周期
[0]	TxEN	基本计数器使能 0: 不使能 1: 使能

18.2.3 TIMx_CNTR (0xA2, 0xA3/0x92, 0x93) (x = 3/4)

TIMx_CNTRH(0xA3/0x93)								
位	15	14	13	12	11	10	9	8
名称	TIMx_CNTR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_CNTRL(0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx_CNTR	基本计数器的计数值						

18.2.4 TIMx_DR(0xA4, 0xA5/0x94,0x95) (x=3/4)

TIMx_DRH(0xA5/0x95)								
位	15	14	13	12	11	10	9	8
名称	TIMx_DR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
TIMx_DRL(0xA4/0x94)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx_DR	输出模式: 比较匹配值(软件写) 输入捕获模式: 检测到输入脉宽的计数值(硬件写)						

18.2.5 TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x = 3/4)

TIMx_ARRH(0xA7/0x97)								
位	15	14	13	12	11	10	9	8
名称	TIMx_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_ARRL(0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:0]	TIMx_ARR	输出模式: 重载值(软件写)。 输入捕获模式: 检测到一个 PWM 周期的计数值(硬件写)						

19 Systick

19.1 操作说明

19.2 Systick 操作说明

芯片可产生固定时间的Systick 中断。配置 SYST_ARR 寄存器设置产生中断的周期, 配置 DRV_SR[SYSTIE] = 1 使能 Systick 中断, 中断入口为 10。

19.3 寄存器

19.3.1 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	SYSTIF	Systick 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[6]	SYSTIE	Systick 中断使能 0: 不使能 1: 使能						
[5]	FGIF	FG 中断事件标志位 FOC 驱动/方波驱动时, 每转一圈(电周期), 产生一次 FGIF 中断 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						

[4]	DCIF	Driver 比较匹配中断事件标志位 当 Driver 计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM]设置的计数方向，判断是否产生中断 读： 0: 未发生中断事件 1: 发生中断事件 写： 0: 清 0 1: 无意义
[3]	FGIE	FG 中断使能 中断使能后，FOC 驱动/方波驱动时，每转一圈(电周期)，产生一次 FG 中断 0: 不使能 1: 使能
[2]	DCIP	产生 Driver 比较匹配中断的载波周期数 0: 1 个载波周期产生 1 次中断 1: 2 个载波周期产生 1 次中断
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM]的设置判断是否产生中断 00: 不产生中断 01: 计数器向上计数时产生中断 10: 计数器向下计数时产生中断 11: 计数器向上/向下计数时都产生中断

19.3.2 SYST_ARR (0x4064, 0x4065)

SYST_ARRH(0x4064)								
位	15	14	13	12	11	10	9	8
名称	SYST_ARR[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRL(0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1
位	名称	描述						
[15:0]	SYST_ARR	Systick 重载值 设置此值决定 Systick 产生中断的周期，默认为 1ms 计算公式为: Systick 中断频率 = $\text{SYSCLK}/(\text{SYST_ARR}[15:0] + 1)$ 取值范围[0,65535]						

20.1.1 简介

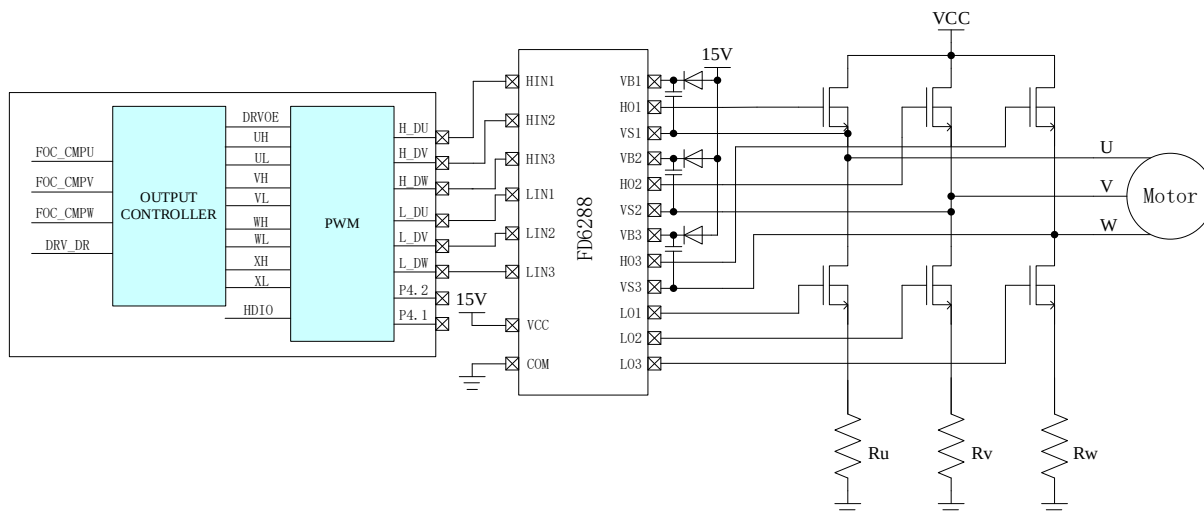


图 20-1 FU6813 Driver 模块框图

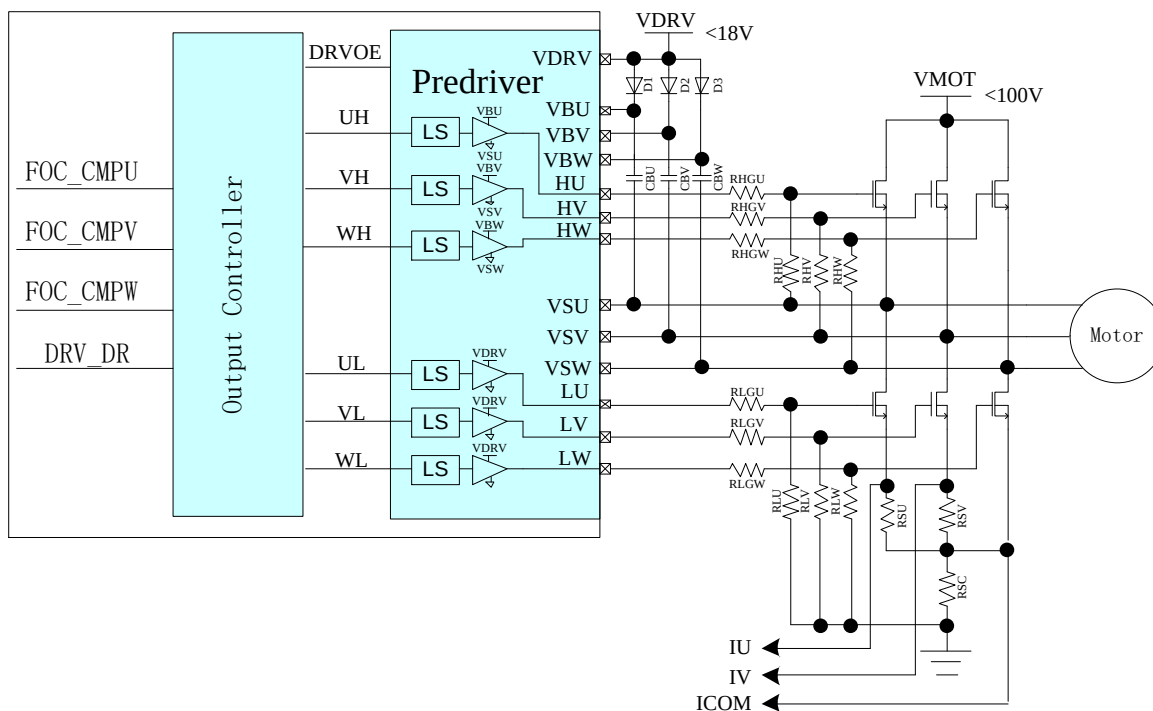


图 20-2 FU6863 Driver 模块框图

FOC_CMPU/V/W 是 FOC 模块输出的三路比较值，DRV_DR 是软件设置的比较值，以上比较值经过输出控制模块后输出四组电平信号 U/V/W/X 给 PWM (FU6813) 或者输出三组电平信号 U/V/W 给 Predriver (FU6863)。其中，U/V/W 三路输出应用直流无刷电机控制，U/V/W/X 四路输出应用

于步进电机控制。

20.1.2 输出控制模块

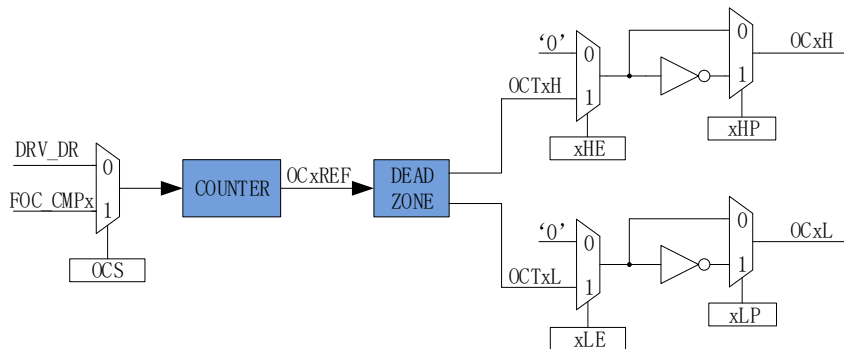


图 20-3 输出控制模块前级框图

配置 Driver 模块工作前，需配置 $DRV_CR[MESEL] = 1$ ，即 ME 选择 FOC/SVPWM/SPWM 模式，反之为方波驱动模式。

当 $DRV_CR[OCS] = 0$ 时，PWM 的比较值来自 DRV_DR ，输出的 PWM 信号是以 $OCTxH$ 为参考，当 $OCxH$ 和 $OCxL$ 同时输出时， $OCTxL$ 反相输出；当 $DRV_CR[OCS] = 1$ 时，PWM 的比较值来自 FOC，输出的 PWM 信号是以 $OCTxL$ 为参考，当 $OCxH$ 和 $OCxL$ 同时输出时， $OCTxH$ 反相输出。

20.1.2.1 计数比较模块

配置 $DRV_CR[OCS]$ 选择 PWM 的比较值来自 FOC 模块的 $FOC_CMPU/V/W$ 或软件设置的比较值 DRV_DR 。比较值送至计数器比较后得到三路原始 PWM 信号 $OCxREF$ ，其中 DRV_DR 用于实现电机预充电、刹车和方波控制。当计数值 DRV_CNTR 小于比较值， $OCxREF$ 输出高电平；反之，输出低电平。

配置 $DRV_CR[OCS] = 1$ ，比较值来自 FOC 模块的 $FOC_CMPU/V/W$ 并与计数值比较，生成占空比 $OC1REF/OC2REF/OC3REF$ 。

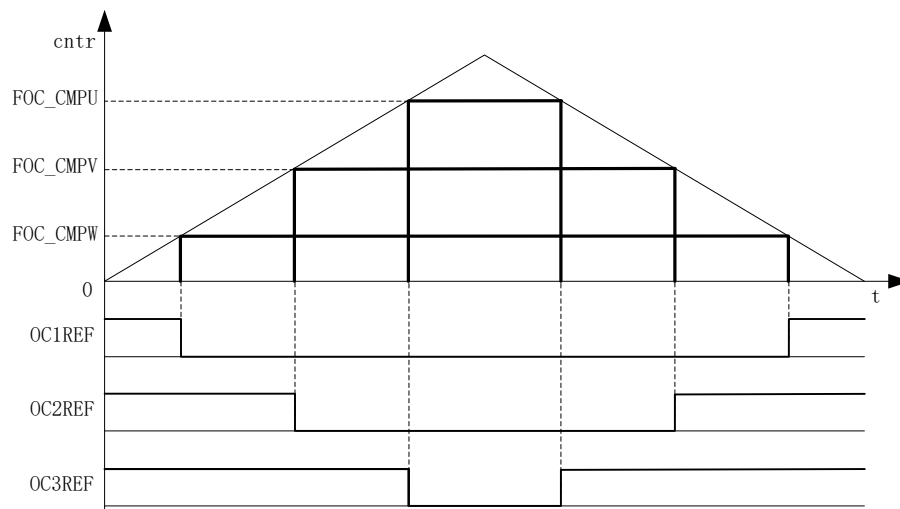


图 20-4 PWM 生成图

配置 $DRV_CR[OCS] = 0$ ，选择软件设置的比较值 DRV_DR 与计数值比较，生成三路占空比相同的 $OC1REF/OC2REF/OC3REF$ 。占空比 = $DRV_DR/DRV_ARR \times 100\%$ 。

20.1.2.2 死区模块

$OCxREF$ 支持死区插入。对于互补输出，如果 FOC_DTR 寄存器不等于 0，就使能了死区插入。每个通道都有一个 8bit 的死区发生器，四个通道的死区延时相同通过 DRV_DTR 配置，通过 DRV_DTR 设置死区时间。当 $OCxREF$ 上升沿发生时， $OCxL$ 的实际输出高电平比 $OCxREF$ 的上升沿延迟 DRV_DTR 设定的时间；当 $OCxREF$ 下降沿发生时， $OCxH$ 的实际输出高电平比 $OCxREF$ 的下降沿延迟 DRV_DTR 设定的时间。

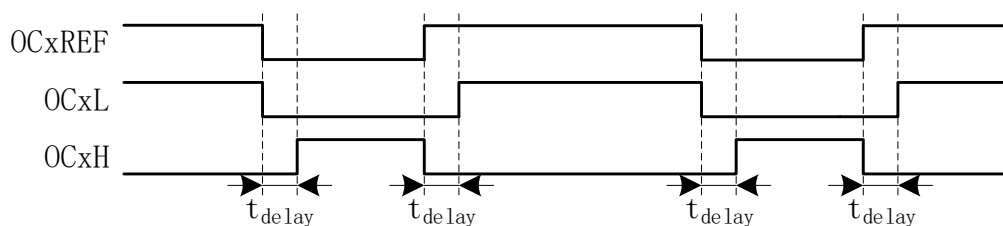


图 20-5 带死区插入的互补输出

20.1.2.3 输出使能与极性

软件配置 $DRV_CMR[xHE]$ 和 $[xLE]$ 使能上下桥。软件配 $DRV_CMR[xHP]$ 和 $[xLP]$ 选择输出的极性。在应用于方波控制时，Timer1 自动控制 DRV_CMR 达到换相的功能。配置 $DRV_CR[MESEL] = 0$ ，选择方波驱动模式，当 Timer1 产生写入时序时，对应的 $TIM1_DBRx$ 传输到 DRV_CMR 。

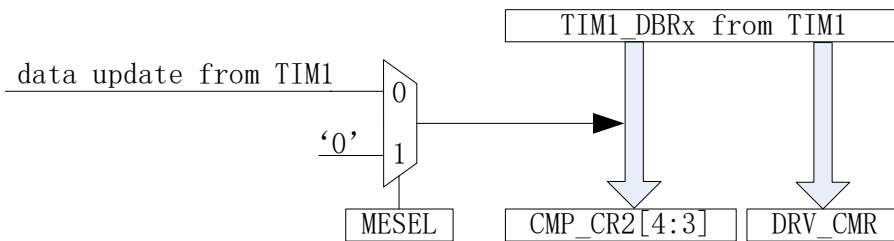


图 20-6 Timer1 自动控制 DRV_CMR 和 CMP_CR2[4:3]

配置 DRV_DR、DRV_ARR 和 DRV_CMR 可实现预充电和刹车等功能，DRV_DR 和 DRV_ARR 控制 PWM 占空比和载波频率；DRV_OUT[MOE]选择输出模式为空闲电平或者 PWM。

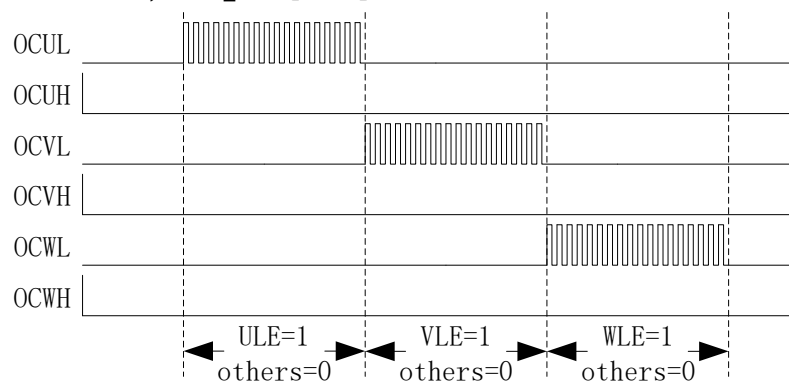


图 20-7 预充电波形图

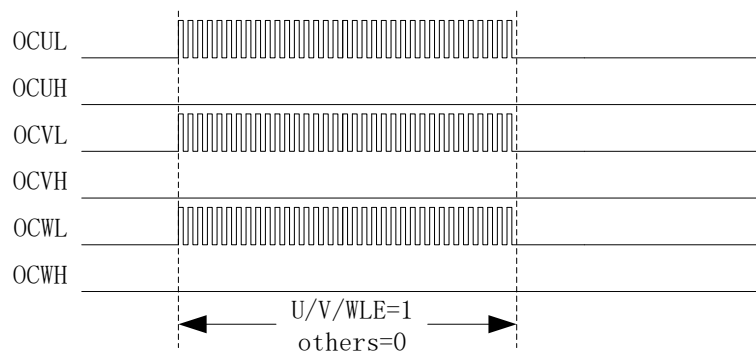


图 20-8 刹车波形图

20.1.2.4 主输出使能 MOE

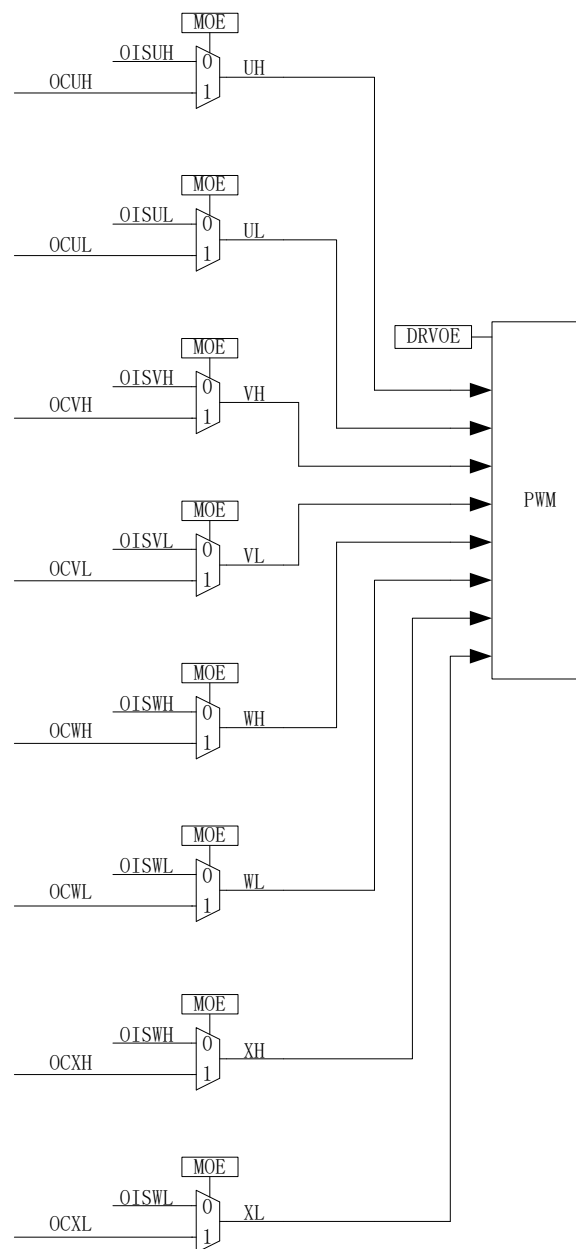


图 20-9 输出控制模块后级框图

DRV_OUT[MOE], 输出 PWM 波形, 用于驱动电机。禁止 DRV_OUT[MOE], 输出软件设置的空闲电平, 停止电机驱动。

20.1.2.5 中断

20.1.2.5.1 比较匹配中断

通过 DRV_SR[DCIM]设置比较匹配中断产生的条件, 设置比较值 DRV_COMR 设定比较匹配中断产生的时间。当计数器的计数值等于 DRV_COMR, 且符合 DRV_SR[DCIM]设置的条件时, 产生 Driver 比

较匹配中断请求，中断标志位 DRV_SR[DCIF]硬件置 1。

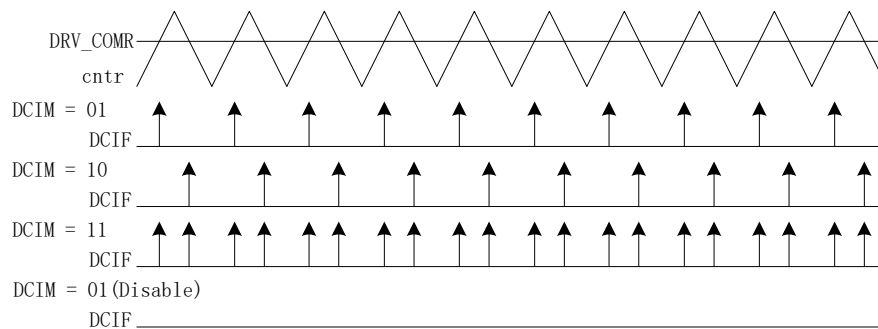


图 20-10 Driver 比较匹配中断

20.1.2.5.2 FG 中断

设置 DRV_SR[FGIE]使能 FG 中断，电机每转一圈(电角度)，产生一次中断请求。

20.1.3 PWM 模式（仅适用于 FU6813）

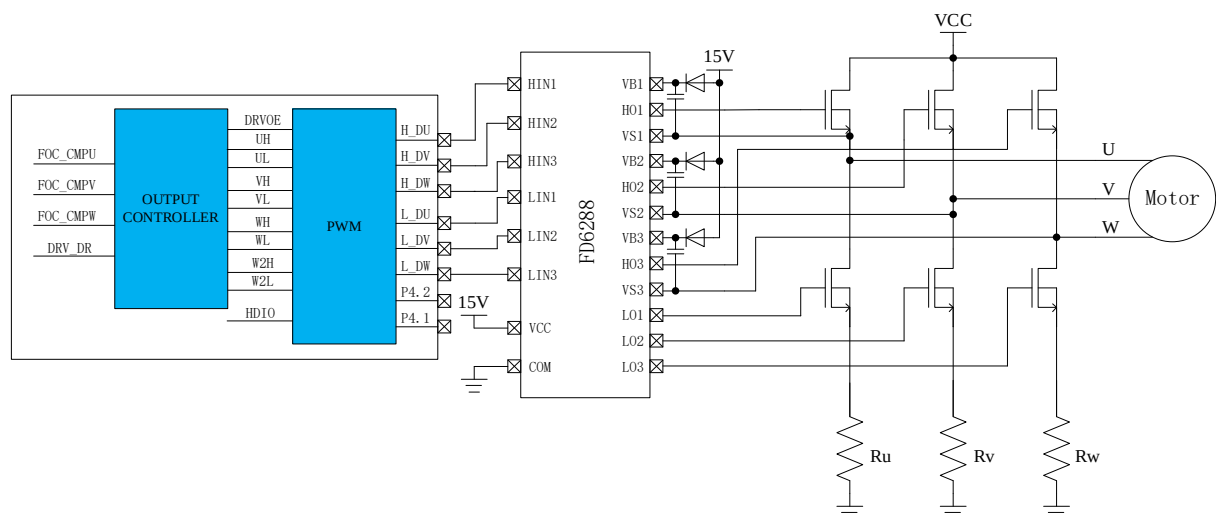


图 20-11 PWM 模式的原理图

FU6813 为 PWM 输出，其功能如图 20-11 所示。进入该模式，DRV_CR[DRVOE]为 PWM 的使能信号，与 FU6863 6N Predriver 不同的是，PWM 的输出接 HVIC，通过 HVIC 来驱动 MOS 的栅极。

20.1.4 6N Predriver 模式（仅适用于 FU6863）

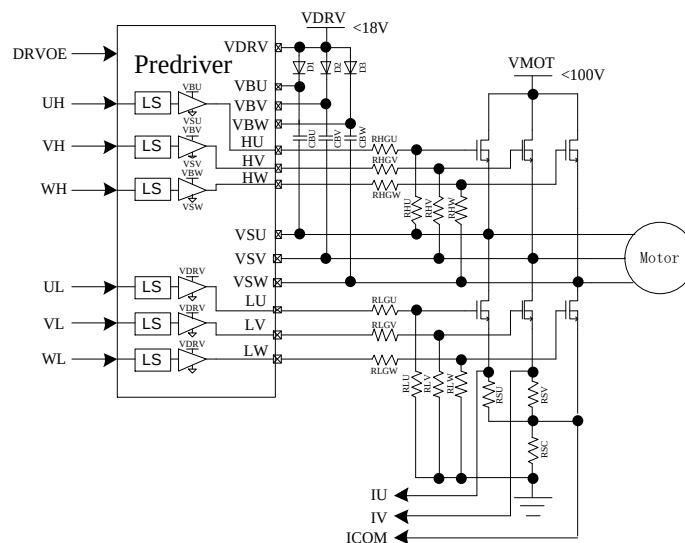


图 20-12 6N Predriver 模式的原理图

6N Predriver 如图 20-12 所示。进入该模式，DRV_CR[DRVOE]为 Pre-driver 的使能信号，Pre-driver 的输出接 6 只 NMOS 后分别驱动电机的 U/V/W 相。

表 20-1 FU6863Q 内置 Predriver 信号真值表

Input		Output	
UH/VH/WH	UL/VL/WL	HU/HV/HW	LU/LV/LW
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L

20.2 寄存器

20.2.1 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2TSS	RSV				DRVMD	HINV	LINV
类型	R/W	-	-	-	-	R/W	R/W	R/W
复位值	0	-	-	-	-	0	0	0
位	名称	描述						
[7]	T2TSS	TIM2 步进电机模式的输入模式选择 0: 方向 + 脉冲输入模式。P1.0 输入方向，P0.7 输入脉冲 1: 正反向脉冲输入模式。P1.0 输入反向脉冲，P0.7 输入正向脉冲						

[6:3]	RSV	保留
[2]	DRVMD	计数模式 0: 三角波模式 1: 锯齿波模式(FOC 不能选择)
[1]	HINV	上桥反向使能 0: 不使能 1: 使能
[0]	LINV	下桥反向使能 0: 不使能 1: 使能

20.2.2 DRV_CR (0x4062)

位	7	6	5	4	3	2	1	0
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
复位值	0	0	0	0	0	0	-	0
位	名称	描述						
[7]	DRVEN	计数器使能 0: 不使能 1: 使能						
[6]	DDIR	输出方向(正反转) 改变电机的转动方向，方波驱动和 FOC 驱动均有效。无感 FOC 改变此位即可改变方向，有感 FOC 还需配合软件修改角度，方波驱动需修改 Timer1 相关参数。 0: 正转 1: 反转						
[5]	FOCEN	FOC 模块使能 0: 不使能 1: 使能						
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 不使能 1: 使能						
[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC 模块						

[2]	MESEL	ME 工作模式选择 0: 方波驱动模式 1: FOC 驱动模式
[1]	RSV	保留
[0]	DRVOE	Driver 使能 0: 不使能 1: 使能

20.2.3 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM	
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	SYSTIF	Systick 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[6]	SYSTIE	Systick 中断使能 0: 不使能 1: 使能						
[5]	FGIF	FG 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						

20.2.4 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	-	0	0	0	0	0	0
位	名称	描述						
[7]	MOE	主输出使能 用于选择三相上下桥输出信号的来源。该位可由软件置 1 和清 0。母线电流保护产生(见章节 30.1.1.1)时, 硬件自动清 0, 关闭输出。 0: 不使能, 输出来源于空闲电平 DRV_OUT[OISUH]/DRV_OUT[OISVH]/DRV_OUT[OISWH]和 DRV_OUT[OISUL]/DRV_OUT[OISVL]/DRV_OUT[OISWL]。 1: 使能, 输出来源于计数器比较值						
[6]	RSV	保留						
[5]	OISWL	WL/XL 的输出空闲电平 参考 OISUH 描述 注: DRV_OUT[OISWH]同时配置 WH/XH 空闲电平						
[4]	OISWH	WH 的输出空闲电平 参考 OISUH 描述 注: DRV_OUT[OISWH]同时配置 WH/XH 空闲电平						
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述						
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述						
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述						
[0]	OISUH	UH 的输出空闲电平 该位设置输出 UH 的空闲电平。当 DRV_OUT[MOE] = 0, 输出空闲电平关闭对应的 MOS。 0: 低电平 1: 高电平						

20.2.5 DRV_CMCR (0x405C, 0x405D)

DRV_CMCRH(0x405C)								
位	15	14	13	12	11	10	9	8
名称	XHP	XHL	XHE	XLE	WHP	WLP	VHP	VLP
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CMCLR(0x405D)								

位	7	6	5	4	3	2	1	0
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE	ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	XHP	X 相上管极性控制 0: 正常输出 1: 反向互补输出						
[14]	XLP	X 相下管极性控制 0: 正常输出 1: 反向互补输出						
[13]	XHE	X 相上管输出使能 0: 不使能 1: 使能						
[12]	XLE	X 相下管输出使能 0: 不使能 1: 使能						
[11]	WHP	W 相上管极性控制 0: 正常输出 1: 反向互补输出						
[10]	WLP	W 相下管极性控制 0: 正常输出 1: 反向互补输出						
[9]	VHP	V 相上管极性控制 0: 正常输出 1: 反向互补输出						
[8]	VLP	V 相下管极性控制 0: 正常输出 1: 反向互补输出						
[7]	UHP	U 相上管极性控制 0: 正常输出 1: 反向互补输出						
[6]	ULP	U 相下管极性控制 0: 正常输出 1: 反向互补输出						
[5]	WHE	W 相上管输出使能						

		0: 不使能 1: 使能
[4]	WLE	W 相下管输出使能 0: 不使能 1: 使能
[3]	VHE	V 相上管输出使能 0: 不使能 1: 使能
[2]	VLE	V 相下管输出使能 0: 不使能 1: 使能
[1]	UHE	U 相上管输出使能 0: 不使能 1: 使能
[0]	ULE	U 相下管输出使能 0: 不使能 1: 使能

注:

- 当 DRV_CMR[W/V/ULE]和 DRV_CMR[W/V/UHE]同时为 1，W/V/U 相以下桥为参考，上下桥互补输出 PWM 波，同时自动插入死区。
- 方波驱动时，Timer1 会自动控制 DRV_CMR 寄存器

20.2.6 DRV_ARR(0x405E,0x405F)

DRV_ARRH(0x405E)								
位	15	14	13	12	11	10	9	8
名称	RSV		DRV_ARR[13:8]					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
DRV_ARRL(0x405F)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_ARR							

		计数器的重载值，决定载波周期和运算周期（中央对齐模式） DRV 计数器从 0 开始计数到 DRV_ARR，产生上溢事件，然后向下计数到 0。 计算公式为 $f_{carrier} = f_{mcu}/2/(DRV_ARR + 1)$ 取值范围 (0,4095)
--	--	--

20.2.7 DRV_COMR (0x405A, 0x405B)

DRV_COMRH(0x405A)								
位	15	14	13	12	11	10	9	8
名称	RSV				DRV_COMR[11:8]			
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DRV_COMRL(0x405B)								
位	7	6	5	4	3	2	1	0
名称	DRV_COMR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_COMR	计数器的比较匹配值 当计数值与 DRV_COMR 相等且满足 DRV_SR[DCIM]设定的条件时，产生 DRV 比较匹配中断请求，DRV_COMR 的值等效以时钟 12MHz 计算。 匹配点对应的占空比 = $DRV_COMR * 4 / DRV_ARR * 100\%$ DRV_COMR 的值以时钟 12MHz 计算，取值范围[0,4095]						

20.2.8 DRV_DR(0x4058,0x4059)

DRV_DRH(0x4058)								
位	15	14	13	12	11	10	9	8
名称	RSV				DRV_DR[11:8]			
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
DRV_DRL(0x4059)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:12]	RSV	保留
[11:0]	DRV_DR	软件写 PWM 占空比 当 DRV_CR[OCS] = 0, DRV 计数器值 DRV_CNTR 与 DRV_DR 进行比较, 输出 PWM; 当 DRV_CNTR 小于 DRV_DR, 输出 1, 反之, 输出 0。 注: 当使用该寄存器作为比较源时, 输出 PWM 以上桥为参考, 当同一相对管互补输出, 下桥 PWM 反相。 取值范围(0,4095)

20.2.9 DRV_DTR (0x4060)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	DRV_DT R	死区时间设置 死区时间 = (DRV_DTR + 1)*T 例:DRV_DTR = 11, 则死区时间 = 12*41.67ns = 500ns 注: 如果设定 DRV_DTR = 0, 不插入死区时间						

21 WDT

看门狗定时器是一个工作在内部慢时钟时域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始计数。当看门狗定时器溢出时，看门狗发送信号使 MCU 复位，程序从地址 0 开始运行。在主程序运行过程中，每隔一段时间对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称喂狗。

看门狗在启动后从 0 开始计时，当计时到 0xFFFC 时输出一个长度为 4 个内部慢时钟周期的信号使 MCU 复位，程序从地址 0 开始运行。程序在运行中定时给看门狗发送喂狗信号，看门狗定时器将回到 WDT_ARR 的设定值，并重新开始计数。

21.1 WDT 使用注意事项

- MCU 进入待机模式或睡眠模式时，WDT 将停止计数，但计数值仍会保留
- MCU 在仿真过程中，WDT 将会被自动禁用
- WDT 定时器溢出使 MCU 复位时，RST_SR[RSTWDT] 将会置 1

21.2 WDT 操作说明

1. CCFG1[WDT_EN] 置 1，启动看门狗，看门狗从 0 开始计数；
2. 设置 WDT_ARR (本操作也可以放在启动看门狗之前)；
3. 在程序的运行中设置 WDT_CR[WDTRF] = 1，看门狗计数器回到 WDT_ARR。

21.3 WDT 寄存器

21.3.1 WDT_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV						WDTF	WDTRF
类型	-	-	-	-	-	-	R/W0	R/W
复位值	-	-	-	-	-	-	0	0
位	名称	描述						
[7:2]	RSV	保留						
[1]	WDTF	看门狗复位标志						
[0]	WDTRF	看门狗初始化 0: 无意义 1: 看门狗计数器回到 WDT_ARR 的设定值，并重新开始计数						

21.3.2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器 设置看门狗计数器初始化值的高 8 位						

21.3.3 CCFG1 (0x401E)

位	7	6	5	4	3	2	1	0
名称	LVWENB	LVWIE	WDTEN	RSV				
类型	R/W	R/W	R/W	-	-	-	-	-
复位值	-	0	0	-	-	-	-	-
位	名称	描述						
[7]	LVWENB	LVW 使能 0: 使能 1: 关闭						
[6]	LVWIE	LVW 检测中断使能 0: 不使能 1: 使能						
[5]	WDT_EN	WDT 使能 0: 不使能 1: 使能						
[4:0]	RSV	保留						

22 RTC 与时钟校准

22.1 基本功能框图

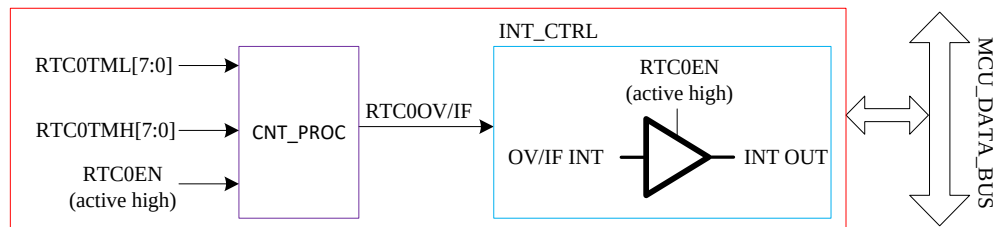


图 22-1 基本功能框图

22.2 操作说明

写寄存器 RTC_TM，设置 RTC 计数的重载值。配置 RTC_STA[RTC_EN] = 1，使能 RTC 计数。

22.3 RTC 寄存器

22.3.1 RTC_TM (0x402C, 0x402D)

RTC_TMH(0x402C)								
位	15	14	13	12	11	10	9	8
名称	RTC_TM[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML(0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TM[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
位	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器 读: 正在计数的瞬间值 写: RTC 计数器以 32768Hz 的频率从 0 计数到写入值后溢出，产生中断请求，计数器清 0 并重新开始计数。						

22.3.2 RTC_STA (0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC0OV/ RTC0IF	SCK_SEL	ISOSCEN	ESOSCAE	ESOSCEN	RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	-	-
复位值	0	0	0	0	0	0	-	-
位	名称	描述						
[7]	RTC_EN	RTC 使能 0: 不使能 1: 使能						
[6]	RTC_OV/ RTC_IF	RTC 计时溢出/中断标志位。 当 RTCIE 为 1 时，此位溢出后将产生中断，MCU 可软件清 0 此位。 当 RTCIE 为 0 时，此位溢出后不会产生中断，但仍有标志，MCU 可读取该标志后将其清 0。 0: RTC 未溢出。 1: RTC 发生了溢出，软件应清 0。 注意此时若 MCU 一直未清 0，该位不会自清 0。发生 RTC 中断时，软件应该清 0 此位。						
[5]	SCK_SEL	RTC 慢时钟来源选择 0: 内部慢时钟 1: 外部慢时钟 注：此慢时钟也用于时钟校准功能，详见时钟校准相关章节。						
[4]	ISOSCEN	内部慢时钟使能 0: 不使能 1: 使能						
[3]	ESOSCAE	外部慢时钟模拟形式 0: 数字形式 1: 模拟形式，选择外部慢时钟时，需配置为模拟形式						
[2]	ESOSCEN	外部慢时钟使能。 0: 不使能 1: 使能						
[1:0]	RSV	保留						

22.4 时钟校准

22.4.1 时钟校准简介

时钟校准模块是利用内部慢时钟校准内部快时钟的功能。校准原理：使用一个长度 12 位的计数器，以快时钟为时钟源，连续累积计数 4 个慢时钟周期的长度。

校准方法：软件设置 CAL_CR0[CAL_STA] = 1，开始校准过程。读 CAL_CR0[CAL_BUSY] 标志位确认校准过程是否结束，当校准完成(CAL_CR0[CAL_BUSY] = 0)后，读取 CAL_CR0[CAL_ARR] 的值即是使用快时钟连续累积计数 4 个慢时钟的值。

22.4.2 时钟校准寄存器

22.4.2.1 CAL_CR0 (0x4044) CAL_CR1 (0x4045)

CAL_CR0(0x4044)								
位	15	14	13	12	11	10	9	8
名称	CAL_STA/ CAL_BUSY	RSV			CAL_ARR[11:8]			
类型	R/W1	-	-	-	R/W	R/W	R/W	R/W
复位值	1	-	-	-	0	0	0	0
CAL_CR1(0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15]	CAL_STA/ CAL_BUSY	时钟校准使能 读： 0: 校准过程完成 1: 表示校准过程正在进行中 写： 0: 无意义 1: 启动时钟校准功能						
[14:12]	RSV	保留						
[11:0]	CAL_ARR	校准计数值 使用快时钟连续累积计数 4 个慢时钟周期的值 注：当此值为 0 时表示无对应慢时钟输入，当此值为 0xFFF 时表示计数溢出(慢时钟过慢或快时钟过快)。						

23 IO

23.1 IO 简介

FU6813L 支持 34 个 GPIO 引脚，分别为 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.7、P4.1 ~ P4.2。

FU6813N 支持 20 个 GPIO 引脚，分别为 P0.0 ~ P0.1、P0.4~ P0.7、P1.1 ~ P1.6、P2.1、P2.4、P2.6~ P2.7、P3.0 ~ P3.2、P3.5。

FU6813P 支持 35 个 GPIO 引脚，分别为 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0~ P2.7、P3.0 ~ P3.7、P4.0 ~ P4.2。

FU6863Q 支持 32 个 GPIO 引脚，分别为 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7、P3.0 ~ P3.7。

23.2 IO 配置说明

每个 GPIO 端口配置有相关的寄存器以满足不同应用的需求。如：P0.0 映射到寄存器 P0, P1.0 映射到寄存器 P1，通过 P0_OE、P1_OE 配置端口的数字输入输出。

注：

- 上、下拉电阻使能对应的位为 1，具体端口与寄存器名称请参考 23.3.9 P0_PU (0x4053) ~

0

- P4_PU (0x4057)
- 上、下拉电阻阻值请参考 5.3 GPIO 电气特性
- 配置 P1_AN、P2_AN 和 P3_AN 对应的位为 1 使能模拟信号模式，具体端口与寄存器名称请参考 23.3.6 P1_AN (0x4050) ~ 23.3.8 P3_AN (0x4052)。端口配置为模拟信号端口后，所有数字功能失效，寄存器 P1、P2、P3 对应的位读出的端口状态为 0。
 - 三相 U、V、W 输出的输出源 OCUH/OCVH/OCWH 和 OCUL/OCVL/OCWL 可以来自于 TIMER0，TIMER1 和 FOC 模块，通过配置 DRV_CTL 寄存器的 OCS 进行选择。DRV_OUT 寄存器的 MOE 选择寄存器配置的空闲电平（DRV_OUT 寄存器的 OISUH/OISVH/OISWH 和 OISUL/OISVL/OISWL）还是输出源 OCUH/OCVH/OCWH 和 OCUL/OCVL/OCWL 送进 DRIVER 模块。
 - TIM0 端口输出可以来源于 TIMER0 的通道 4 输出 T0_OC4 和空闲电平 OIS4，通过 DRV_OUT 寄存器的 MOE 选择。
 - DRV_OUT 寄存器的 MOE 可以由软件写 0 和写 1，当发生过流保护时硬件会自动清 0。
 - IO 优先级:
 - 对于所有复用端口，GPIO 的优先级最低
 - P0.1: I²C > TIMER4 > DBG_SIG > GPIO
 - P0.5: SPI > UART > GPIO
 - P0.6: SPI > UART > GPIO
 - P0.7: TIMER2 > CMP > SPI > GPIO

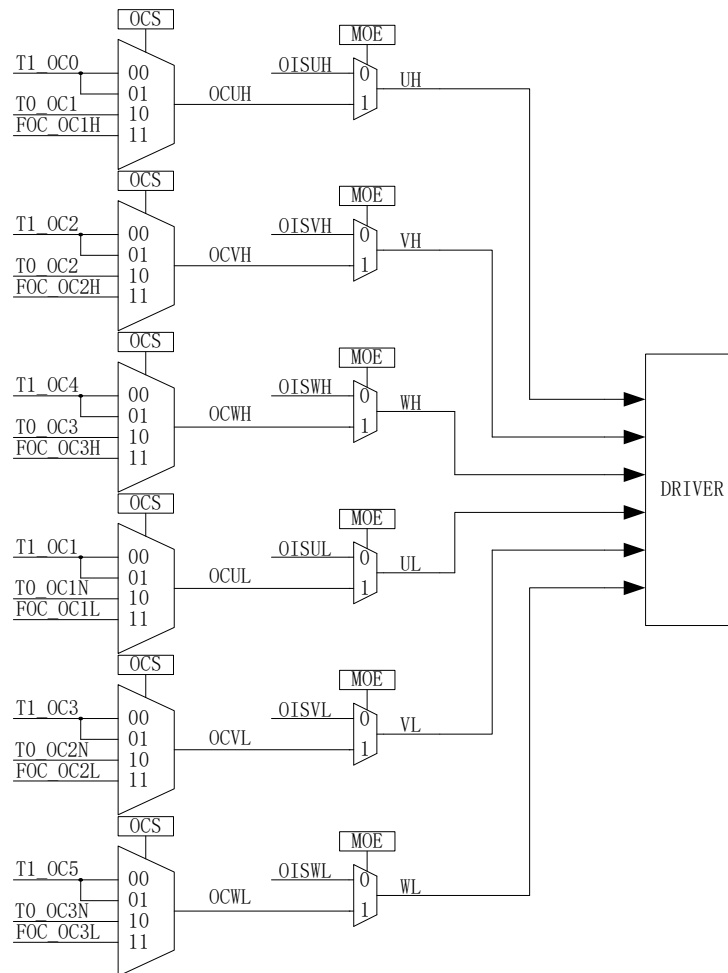


图 23-1 三相 U/V/W 输出配置

23.3 IO 寄存器

23.3.1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P0_OE	P0.0 ~ P0.7 数字输入输出选择 0: 输入 1: 输出						

23.3.2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P1_OE	P1.0 ~ P1.7 数字输入输出选择 0: 输入 1: 输出						

23.3.3 P2_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P2_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P2_OE	P2.0 ~ P2.7 数字输入输出选择 0: 输入 1: 输出						

23.3.4 P3_OE (0xFF)

位	7	6	5	4	3	2	1	0
名称	P3_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P3_OE	P3.0 ~ P3.7 数字输入输出选择 0: 输入 1: 输出						

23.3.5 P4_OE (0xE9)

位	7	6	5	4	3	2	1	0
名称	RSV					P4_OE[2:0]		
类型	-	-	-	-	-	R/W	R/W	R/W

复位值	-	-	-	-	-	0	0	0
位	名称	描述						
[7:3]	RSV	保留						
[2:0]	P4_OE[2:0]	P4.0 ~ P4.2 数字输入输出选择 0: 输入 1: 输出						

23.3.6 P1_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	HDIO	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:4]	P1_AN	P1.4 ~ P1.7 模拟模式使能 0: 不使能 1: 使能						
[3]	HBMOD	P1.3 模式配置，与 P1_OE[3]组合决定 P1.3 的功能模式如表 23-1 所示 表 23-1 P1.3 模式配置						
		HBMOD	P1_OE[3]	P1.3 模式				
		0	0	数字输入				
		0	1	数字输出				
		1	0	模拟模式				
		1	1	数字强驱动输出，输出高可提供强驱动，输出低的驱动能力同‘01’数字输出模式。				
[2]	HDIO	PWM 输出 IO 输出驱动能力选择, 只对 FU6815 的 L_DU、L_DV、L_DW、H_DU、H_DV、H_DW 有效。 0: 正常驱动能力 1: 高驱动能力						
[1]	ODE1	P0.1 集电极开漏使能 0: 不使能 1: 使能						
[0]	ODE0	P0.0 集电极开漏使能 0: 不使能 1: 使能						

23.3.7 P2_AN (0x4051)

位	7	6	5	4	3	2	1	0
名称	P2_AN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P2_AN	P2.0 ~ P2.7 模拟模式使能 0: 不使能 1: 使能						

23.3.8 P3_AN (0x4052)

位	7	6	5	4	3	2	1	0
名称	RSV		P3_AN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5:0]	P3_AN	P3.0 ~ P3.5 模拟模式使能 0: 不使能 1: 使能						

23.3.9 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称	P0_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P0_PU	P0.0 ~ P0.7 上拉电阻使能 0: 不使能 1: 使能						

23.3.10 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	P1_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P1_PU	P1.0 ~ P1.7 上拉电阻使能 0: 不使能 1: 使能						

23.3.11 P2_PU (0x4055)

位	7	6	5	4	3	2	1	0
名称	P2_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P2_PU	P2.0 ~ P2.7 上拉电阻使能 0: 不使能 1: 使能						

23.3.12 P3_PU (0x4056)

位	7	6	5	4	3	2	1	0
名称	P3_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	P3_PU	P3.0 ~ P3.7 上拉电阻使能 0: 不使能 1: 使能						

23.3.13 P4_PU (0x4057)

位	7	6	5	4	3	2	1	0
名称	RSV					P4_PU[2:0]		
类型	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0
位	名称	描述						
[7:3]	RSV	保留						
[2:0]	P4_PU	P4.0 ~ P4.2上拉电阻使能 1: 使能 0: 禁止						

23.3.14 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1EN	UART2EN	T4SEL	T3SEL	T2SEL	T2SSEL	XOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	SPITMOD	SPI 从机发送完后 MISO 端口状态 0: 输出状态 1: 高阻态						
[6]	UART1EN	UART1 使能 0: UART1 功能禁止 1: UART1 功能使能						
[5]	UART2EN	UART2 使能 0: UART2 功能禁止 1: UART2功能使能						
[4]	T4SEL	TIMER4端口使能 0: P0.1作为GPIO 1: P0.1作为TIMER4的输入输出 注: I ² C的优先级高于TIMER4, 当使能I ² C, P0.1作为I ² C的端口SCL						
[3]	T3SEL	TIMER3端口使能 0: P1.1 作为 GPIO 1: P1.1作为TIMER3的输入输出						
[2]	T2SEL	TIMER2端口使能 0: P1.0 作为 GPIO						

		1: P1.0作为TIMER2的输入输出
[1]	T2SSEL	TIMER2端口2使能 0: P0.7作为GPIO 1: P0.7作为TIMER2的端口2输入输出 注: TIMER2优先级最高, 其次是比较器输出, 再次是SPI的MISO
[0]	XOE	XH/L端口使能 0: P4.2/P4.1 作为 GPIO 1: P4.2/P4.1 作为 XH/XL 的输出, 根据 DRVOE 寄存器的 MOE 输出有效输出还是空闲电平 OISWH/OISWL

23.3.15 P0 (0x80)

端口输出寄存器 P0/1/2/3/4 支持读写访问, RMW 指令访问的是寄存器的值(RMW 指令参见表 23-2), 其他指令访问的是 PORT 引脚。

位	7	6	5	4	3	2	1	0
名称	GP07	GP06	GP05	GP04	GP03	GP02	GP01	GP00
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP07	端口 GP07
[6]	GP06	端口 GP06
[5]	GP05	端口 GP05
[4]	GP04	端口 GP04
[3]	GP03	端口 GP03
[2]	GP02	端口 GP02
[1]	GP01	端口 GP01
[0]	GP00	端口 GP00

23.3.16 P1 (0x90)

位	7	6	5	4	3	2	1	0
名称	GP17	GP16	GP15	GP14	GP13	GP12	GP11	GP10
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP17	端口 GP17

[6]	GP16	端口 GP16
[5]	GP15	端口 GP15
[4]	GP14	端口 GP14
[3]	GP13	端口 GP13
[2]	GP12	端口 GP12
[1]	GP11	端口 GP11
[0]	GP10	端口 GP10

23.3.17 P2 (0xA0)

位	7	6	5	4	3	2	1	0
名称	GP27	GP26	GP25	GP24	GP23	GP22	GP21	GP20
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	GP27	端口 GP27						
[6]	GP26	端口 GP26						
[5]	GP25	端口 GP25						
[4]	GP24	端口 GP24						
[3]	GP23	端口 GP23						
[2]	GP22	端口 GP22						
[1]	GP21	端口 GP21						
[0]	GP20	端口 GP20						

23.3.18 P3 (0xB0)

位	7	6	5	4	3	2	1	0
名称	GP37	GP36	GP35	GP34	GP33	GP32	GP31	GP30
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	GP37	端口 GP37						
[6]	GP36	端口 GP36						
[5]	GP35	端口 GP35						
[4]	GP34	端口 GP34						
[3]	GP33	端口 GP33						
[2]	GP32	端口 GP32						
[1]	GP31	端口 GP31						

[0]	GP30	端口 GP30
-----	------	---------

23.3.19 P4 (0xE8)

位	7	6	5	4	3	2	1	0
名称	GP47	GP46	GP45	GP44	GP43	GP42	GP41	GP40
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7]	GP47	端口 GP47
[6]	GP46	端口 GP46
[5]	GP45	端口 GP45
[4]	GP44	端口 GP44
[3]	GP43	端口 GP43
[2]	GP42	端口 GP42
[1]	GP41	端口 GP41
[0]	GP40	端口 GP40

注：端口 P4 共有 3 个 PIN，对应 P4 输出寄存器为 P4[2:0]。

表 23-2 RMW 指令表

指令	功能描述
ANL	逻辑按位与运算
ORL	逻辑按位或运算
XRL	逻辑按位异或运算
JBC	位为1判断跳转，为1时跳转，并把位清0
CPL	位取反运算
INC,DEC	加1，减1运算
DJNZ	自减后判断是否为0跳转，不为零跳转
MOV Px,y,C	将进位C赋值给端口Px,y
CLR Px,y	端口Px,y清0
SETB Px,y	端口Px,y置1

24 ADC

24.1 ADC 简介

芯片的 ADC 是一个 12 位逐次逼近寄存器 ADC，内部有 14 个通道。采样方式支持顺序采样(即从 ADC 通道 0 依次到 ADC 通道 13)和触发采样(包括 FOC 触发采样模式和 Timer1 触发采样模式)。顺序采样的结果会以右对齐或左次高位对齐的格式存进 ADCx_DR(x = 0 ~ 13)。触发采样的结果不会更新到 ADCx_DR，而是送到 FOC 模块或 Timer1 模块以完成电机控制。FOC 模块或 Timer1 模块的相关寄存器固定以左次高位对齐的格式存放触发采样的结果。触发采样由硬件自动完成，顺序采样则由软件控制。触发采样优先级比顺序采样优先级高，如果某一时刻同时需要触发采样和顺序采样，则先进行触发采样，触发采样完成后自动恢复为顺序采样模式。

ADC 转换的时钟源为 12MHz，采样时间由 DAC_CR[5:2]、ADC_SCYC 设定。采样时间范围和转换时间请参考 ADC 电气特性。

24.2 ADC 框图

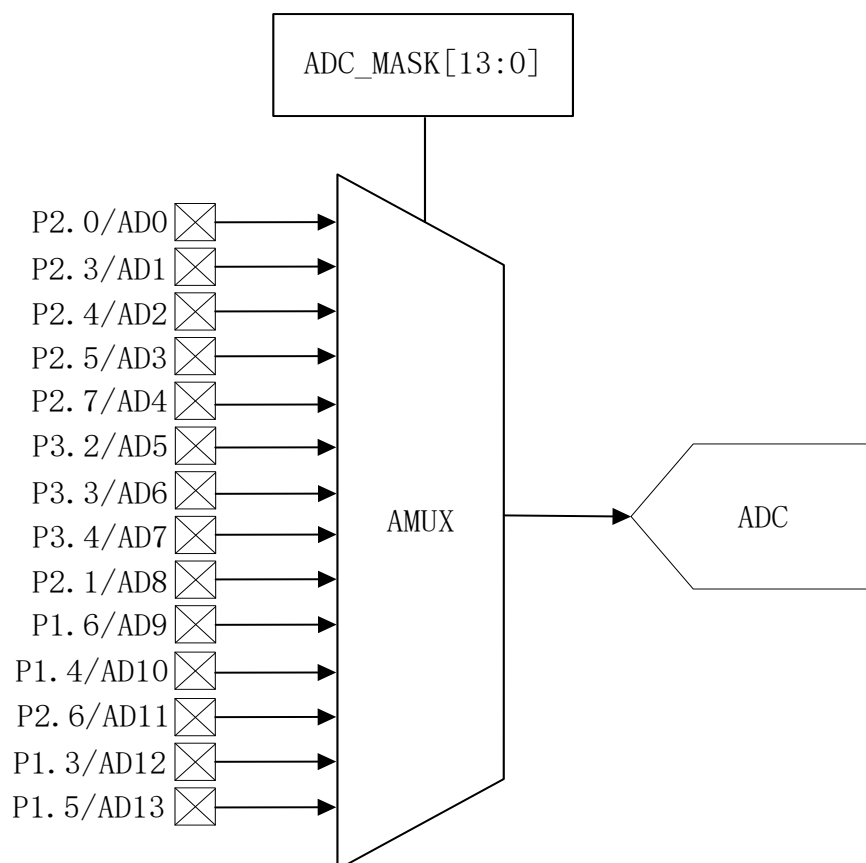


图 24-1 ADC 多路复用器框图

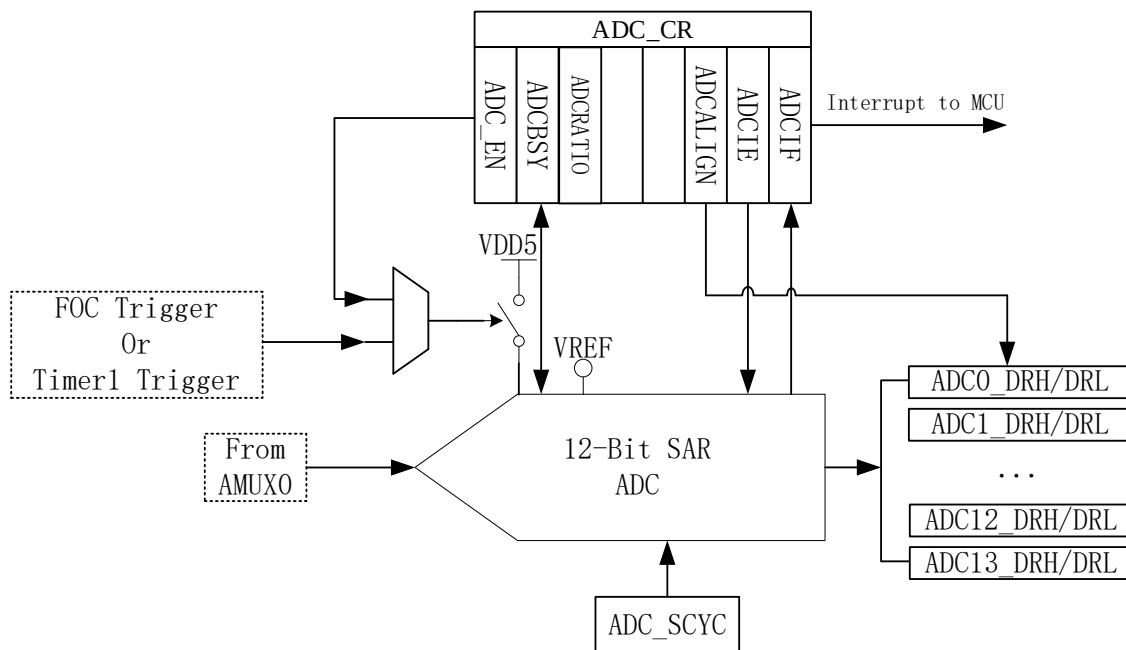


图 24-2 ADC 功能框图

24.3 ADC 操作说明

24.3.1 顺序采样模式

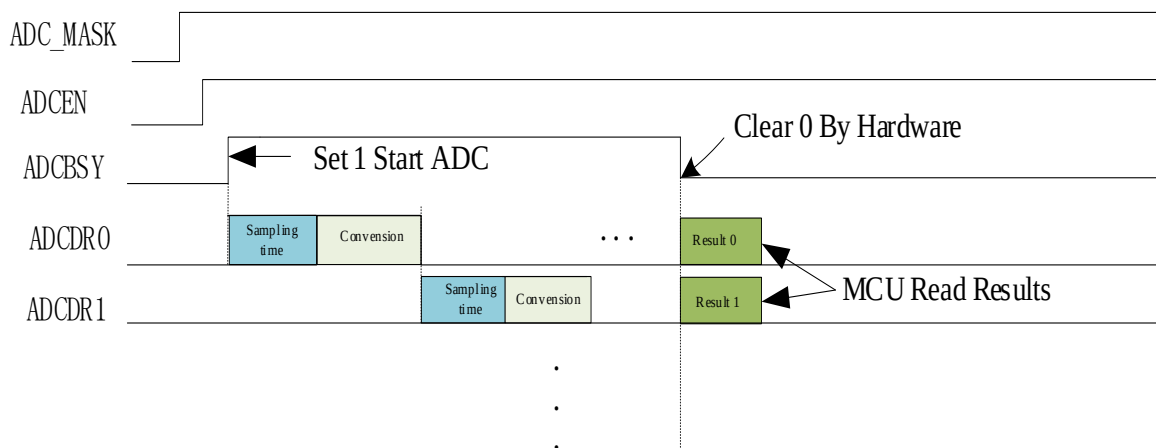


图 24-3 ADC 顺序采样时序图

ADC 具体操作步骤:

1. 设置合适的 ADC 参考电压 VREF。需要特别注意的是，若选择内部 VREF 做参考电压，且选择 VREF = 5V 档时，VDD5 必须大于 5.3V，即在高压模式(VCC_MODE = 0)下，不能提供 VREF = 5V 的应用。

2. 设置需要采样的通道 ADC_MASK;
3. 设置每个通道的采样周期 ADC_SCYC(最小值为 3);
4. 设置 ADC_CR[ADCEN] = 1, 使能 ADC;
5. 配置 ADC_CR[ADCBSY] = 1, ADC 开始工作;
6. 确认ADC_CR[ADCBSY] = 0, 再读取ADC转换结果;

注: ADC 转换顺序根据使能的通道号从低到高(即当使能通道 2/3/4 后, 依次采样转换通道 2/3/4, 然后在确认 ADC_CR[ADCBSY] = 0 后读取单次转换结果)。

24.3.2 触发采样模式

当启动 FOC 后, 通道 0/1/2/4 可用于 FOC 触发采样。通道 2 用于母线电压触发采样。在单电阻电流采样模式下, 通道 4 为母线电流 itrip 的采样通道。在双电阻电流采样模式下, 通道 0 为 ia 的采样通道, 通道 1 为 ib 的采样通道。在三电阻电流采样模式下, 通道 0 为 ia 的采样通道, 通道 1 为 ib 的采样通道, 通道 4 为 ic 的采样通道。

当启动 Timer1 后, 通道 4 用于母线电流触发采样。配置 TIM1_CR3[T1TIS]选择位置检测信号输入源为 ADC, 当 CMP0_CR4[CMP0FS] = 0 时, 通道 10 用于 U 相电压采样, 通道 9 用于 V 相电压采样, 通道 8 用于 W 相电压采样。当 CMP0_CR4[CMP0FS] = 1 时, 通道 10 用于 U 相电压采样, 通道 12 用于 V 相电压采样, 通道 13 用于 W 相电压采样。

24.4 ADC 寄存器

24.4.1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	RSV			ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	-	-	-	R/W	R/W	R/W0
复位值	0	0	-	-	-	0	0	0
位	名称	描述						
[7]	ADCEN	ADC 使能 0: 不使能 1: 使能						
[6]	ADCBSY	ADC 启动&ADC 忙标志位 读: 0: ADC 空闲 1: ADC 忙 写: 0: 无意义						

		1: 启动 ADC 转换 注: ADC_MASK = 0 时此位写 1 无意义
[5:3]	RSV	保留
[2]	ADCALIGN	ADC 数据格式选择 0: ADC 数据右对齐, ADC 结果为 ADCx_DR[11:0] 1: ADC 数据左次高位对齐, ADC 结果为 ADCx_DR[14:3] 注: 触发采样模式不受影响, 固定为左次高位对齐
[1]	ADCIE	ADC 中断使能(不包含触发模式中断) 0: 不使能 1: 使能
[0]	ADCIF	ADC 中断事件标志位 当本次 ADC 转换完成时, 硬件置 1 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义

24.4.2 ADC_MASK (0x4036 ~ 0x4037)

ADC_MASKH(0x4036)								
位	15	14	13	12	11	10	9	8
名称	RSV		CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
ADC_MASKL(0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CH0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:14]	RSV	保留						
[13]	CH13EN	ADC 通道 13 使能						
[12]	CH12EN	ADC 通道 12 使能						

[11]	CH11EN	ADC 通道 11 使能
[10]	CH10EN	ADC 通道 10 使能
[9]	CH9EN	ADC 通道 9 使能
[8]	CH8EN	ADC 通道 8 使能
[7]	CH7EN	ADC 通道 7 使能
[6]	CH6EN	ADC 通道 6 使能
[5]	CH5EN	ADC 通道 5 使能
[4]	CH4EN	ADC 通道 4 使能
[3]	CH3EN	ADC 通道 3 使能
[2]	CH2EN	ADC 通道 2 使能
[1]	CH1EN	ADC 通道 1 使能
[0]	CH0EN	ADC 通道 0 使能

注: 触发采样模式无需配置 ADC_MASK。

24.4.3 DAC_CR (0x4035)

DAC_CR(0x4035)								
位	7	6	5	4	3	2	1	0
名称	DAC0_1EN	DACMOD	ADC_SCYCH[3:0]				DAC2EN	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
复位值	0	0	0	0	1	1	0	-
位	名称	描述						
[7]	DAC0_1EN	见 DAC 章节 DAC_CR(0x4035)说明						
[6]	DACMOD	见 DAC 章节 DAC_CR(0x4035)说明						
[5:2]	ADC_SCYCH [3:0]	ADC 采样周期设置, ADC 通道 8 ~ 13 共用设置 ADC_SCYCH[3] = 0: 采样周期为 ADC_SCYCH[2:0]个 ADC 时钟周期 ADC_SCYCH[3] = 1: 采样周期为(ADC_SCYCH[2:0]*8 + 7)个 ADC 时钟周期						
[1]	DAC2EN	见 DAC 章节 DAC_CR (0x4035)说明						
[0]	RSV	保留						

24.4.4 ADC_SCYC (0x4038)

ADC_SCYC(0x4038)								
位	7	6	5	4	3	2	1	0
名称	ADC_SCYC[7:4]				ADC_SCYC[3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1

位	名称	描述
[7:4]	ADC_SCYC [7:4]	ADC 采样周期设置, ADC 通道 5 ~ 7 共用设置 ADC_SCYC[7] = 0: 采样周期为 ADC_SCYC[6:4]个 ADC 时钟周期 ADC_SCYC[7] = 1: 采样周期为(ADC_SCYC[6:4]*8 + 7)个 ADC 时钟周期
[3:0]	ADC_SCYC [3:0]	ADC 采样周期设置, ADC 通道 0 ~ 3 共用设置 ADC_SCYC[3] = 0: 采样周期为 ADC_SCYC[2:0]个 ADC 时钟周期 ADC_SCYC[3] = 1: 采样周期为(ADC_SCYC[2:0]*8 + 7)个 ADC 时钟周期

24.4.5 ADC0_DR (0x0600 ~ 0x0601)

ADC0_DRH(0x0600)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC0_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC0_DRL(0x0601)								
位	7	6	5	4	3	2	1	0
名称	ADC0_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:12]	RSV		保留					
[11:8]	ADC0_DR[11:8]		顺序采样模式 ADC 转换完成后, ADC 通道 0 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式					
[7:0]	ADC0_DR[7:0]		顺序采样模式 ADC 转换完成后, ADC 通道 0 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式					

注: 触发采样模式 ADC 结果不会更新至此寄存器

24.4.6 ADC1_DR (0x0602 ~ 0x0603)

ADC1_DRH(0x0602)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC1_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC1_DRL(0x0603)								
位	7	6	5	4	3	2	1	0

名称	ADC1_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC1_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 1 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC1_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 1 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.7 ADC2_DR (0x0604 ~ 0x0605)

ADC2_DRH(0x0604)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC2_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC2_DRL(0x0605)								
位	7	6	5	4	3	2	1	0
名称	ADC2_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC2_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 2 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC2_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 2 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.8 ADC3_DR (0x0606 ~ 0x0607)

ADC3_DRH(0x0606)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC3_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC3_DRL(0x0607)								
位	7	6	5	4	3	2	1	0

名称	ADC3_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC3_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 3 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC3_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 3 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.9 ADC4_DR (0x0608 ~ 0x0609)

ADC4_DRH(0x0608)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC4_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC4_DRL(0x0609)								
位	7	6	5	4	3	2	1	0
名称	ADC4_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC4_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 4 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC4_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 4 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.10 ADC5_DR (0x060A ~ 0x060B)

ADC5_DRH(0x060A)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC5_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC5_DRL(0x060B)								

位	7	6	5	4	3	2	1	0
名称	ADC5_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC5_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 5 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC5_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 5 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.11 ADC6_DR (0x060C ~ 0x060D)

ADC6_DRH(0x060C)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC6_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC6_DRL(0x060D)								
位	7	6	5	4	3	2	1	0
名称	ADC6_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC6_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 6 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC6_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 6 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.12 ADC7_DR (0x060E ~ 0x060F)

ADC7_DRH(0x060E)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC7_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0

ADC7_DRL(0x060F)								
位	7	6	5	4	3	2	1	0
名称	ADC7_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC7_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 7 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC7_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 7 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.13 ADC8_DR (0x0610 ~ 0x0611)

ADC8_DRH(0x0610)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC8_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC8_DRL(0x0611)								
位	7	6	5	4	3	2	1	0
名称	ADC8_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC8_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 8 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC8_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 8 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

24.4.14 ADC9_DR (0x0612 ~ 0x0613)

ADC9_DRH(0x0612)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC9_DR[11:8]			
类型	-	-	-	-	R	R	R	R

复位值	-	-	-	-	0	0	0	0
ADC9_DRL(0x0613)								
位	7	6	5	4	3	2	1	0
名称	ADC9_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:12]	RSV		保留					
[11:8]	ADC9_DR[11:8]		顺序采样模式 ADC 转换完成后, ADC 通道 9 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式					
[7:0]	ADC9_DR[7:0]		顺序采样模式 ADC 转换完成后, ADC 通道 9 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式					

24.4.15 ADC10_DR (0x0614 ~ 0x0615)

ADC10_DRH(0x0614)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC10_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC10_DRL(0x0615)								
位	7	6	5	4	3	2	1	0
名称	ADC10_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:12]	RSV		保留					
[11:8]	ADC10_DR[11:8]		顺序采样模式 ADC 转换完成后, ADC 通道 10 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式					
[7:0]	ADC10_DR[7:0]		顺序采样模式 ADC 转换完成后, ADC 通道 10 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式					

24.4.16 ADC11_DR (0x0616 ~ 0x0617)

ADC11_DRH(0x0616)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC11_DR[11:8]			

类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC11_DRL(0x0617)								
位	7	6	5	4	3	2	1	0
名称	ADC11_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:12]	RSV		保留					
[11:8]	ADC11_DR[11:8]		顺序采样模式 ADC 转换完成后, ADC 通道 11 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式					
[7:0]	ADC11_DR[7:0]		顺序采样模式 ADC 转换完成后, ADC 通道 11 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式					

24.4.17 ADC12_DR (0x0618 ~ 0x0619)

ADC12_DRH(0x0618)								
位	15	14	13	12	11	10	9	8
名称	RSV				ADC12_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC12_DRL(0x0619)								
位	7	6	5	4	3	2	1	0
名称	ADC12_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称		描述					
[15:12]	RSV		保留					
[11:8]	ADC12_DR[11:8]		顺序采样模式 ADC 转换完成后, ADC 通道 12 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式					
[7:0]	ADC12_DR[7:0]		顺序采样模式 ADC 转换完成后, ADC 通道 12 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式					

24.4.18 ADC13_DR (0x061A ~ 0x061B)

ADC13_DRH(0x061A)								
位	15	14	13	12	11	10	9	8

名称	RSV				ADC13_DR[11:8]			
类型	-	-	-	-	R	R	R	R
复位值	-	-	-	-	0	0	0	0
ADC13_DRL(0x061B)								
位	7	6	5	4	3	2	1	0
名称	ADC13_DR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:12]	RSV	保留						
[11:8]	ADC13_DR[11:8]	顺序采样模式 ADC 转换完成后, ADC 通道 13 高 4 位转换结果数据根据 ADC_CR[ADCALIGN]选择对齐方式						
[7:0]	ADC13_DR[7:0]	顺序采样模式 ADC 转换完成后, ADC 通道 13 的低 8 位数据数据根据 ADC_CR[ADCALIGN]选择对齐方式						

25 DAC

25.1 DAC 简介

芯片内部集成 3 个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器，DAC2 为 8 位数模转换器。

25.2 DAC0 功能框图

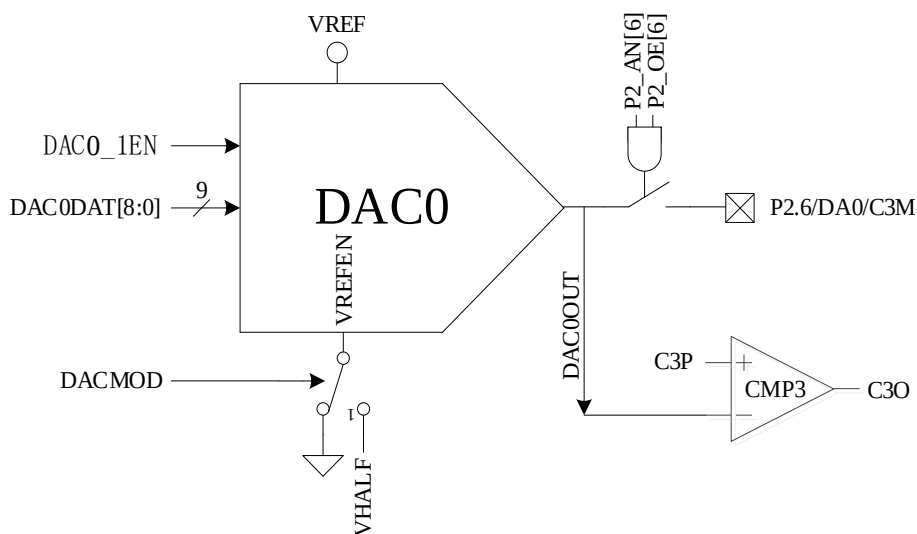


图 25-1 DAC0 功能框图

如图 25-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至 CMP3 的负输入端，用于母线过流保护，同时可配置模拟输出至 P2.6 引脚。

注：DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放跟随电压输出。使用 DAC0 的具体设定如下：

1. 配置 P2_AN[6] = 1、P2_OE[6] = 1，DAC0 输出至 P2.6 引脚；
2. 配置 VREF_CR[VREFEN] = 1、DAC_CR[DAC0_1EN] = 1，DAC0 使用 VREF 作参考电压；
3. 输出电压范围由 DAC_CR[DACMOD] 设定。DAC_CR[DACMOD] = 0 时为全电压输出模式，输出电压范围为 0 ~ VREF。DAC_CR[DACMOD] = 1 时为半电压输出模式，输出电压范围为 VHALF ~ VREF。不同模式下输出电压与 DAC0DAT 关系如表 25-1 所示。

表 25-1 不同配置下 DAC0 的电压输出

DAC0DAT[8:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x000	0	VHALF
0x100	VREF/2	(VREF - VHALF)/2 + VHALF

DAC0DAT[8:0]	DAC 输出电压 (DAC_CR[DACMOD] = 0)	DAC 输出电压 (DAC_CR[DACMOD] = 1)
0x1FF	$VREF \times 511/512$	$(VREF - VHALF) \times 511/512 + VHALF$

25.3 DAC1 功能框图

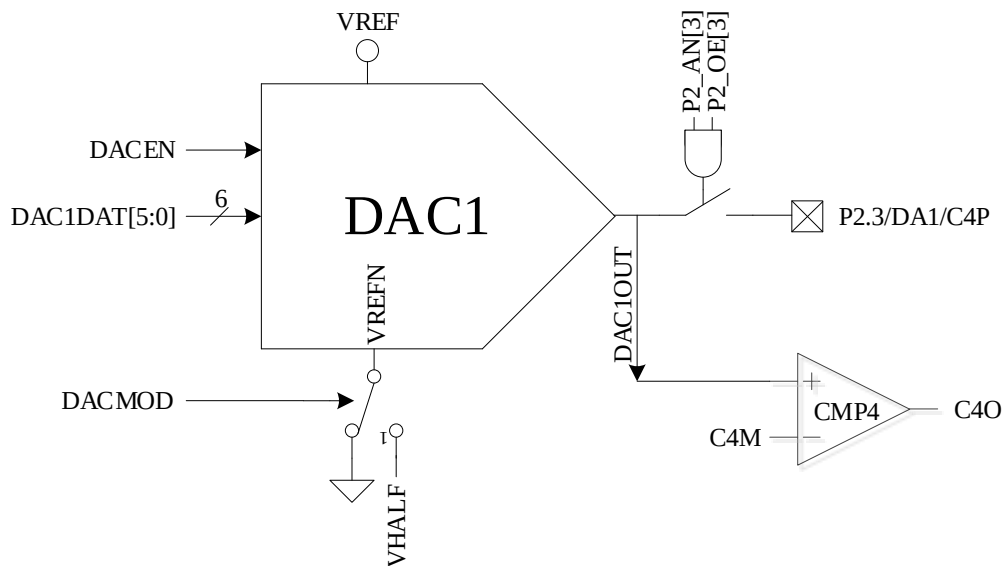


图 25-2 DAC1 功能框图

注：DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出。

使用 DAC1 的具体设定如下：

1. 配置 P2_AN[3] = 1, P2_OE[3] = 1 输出 DAC1 至 P2.3/DA1 引脚；
2. 配置 VREF_VHALF_CR[VREFEN] = 1, DAC_CR[DAC0_1EN] = 1, DAC1 使用 VRFE 作参考电压。

25.4 DAC2 功能框图

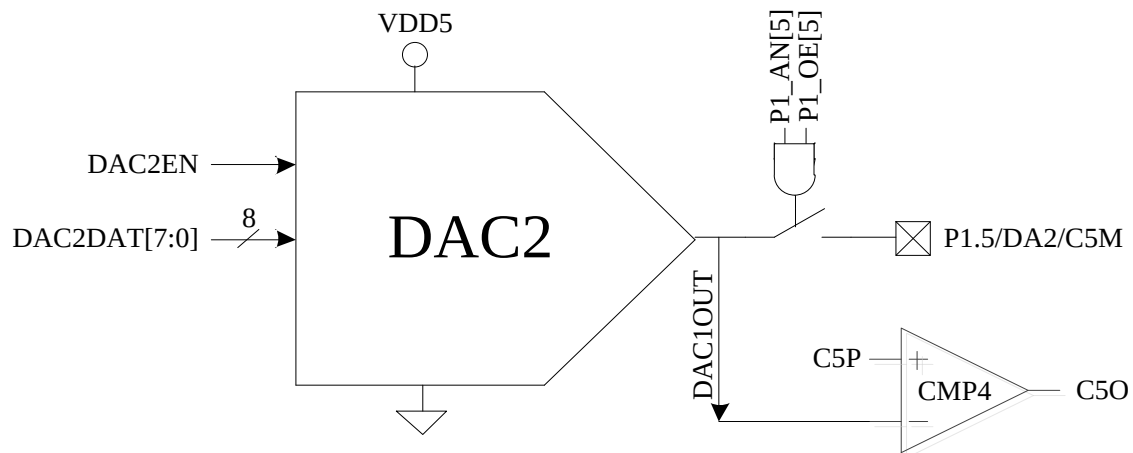


图 25-3 DAC2 功能框图

注：DAC2 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出。

使用 DAC2 的具体设定如下：

1. 配置 P1_AN[5]=1, P1_OE[5] = 1 输出 DAC2 至 P1.5/DA2 引脚

25.5 DAC 寄存器

25.5.1 DAC_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DAC0_1EN	DACMOD	ADC_SCYCH[3:0]				DAC2EN	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	-
复位值	0	0	0	0	1	1	0	-
位	名称	描述						
[7]	DAC0_1EN	DAC0、DAC1 使能 0: 不使能 1: 使能						
[6]	DACMOD	DAC 模式设置 0: 全电压输出模式 1: 半电压输出模式						
[5:2]	ADC_SCYCH[3:0]	见 ADC 章节 DAC_CR (0x4035 说明)						
[1]	DAC2EN	DAC2 使能 0: 不使能 1: 使能						
[0]	RSV	保留						

25.5.2 DAC0_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DAC0DAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	DAC0DAT[8:1]	DAC0 控制器高 8 位数据输入						

25.5.3 DAC1_DR (0x404A)

位	7	6	5	4	3	2	1	0
名称	DAC0_DR_0	RSV	DAC1DAT					
类型	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0
位	名称	描述						
[7]	DAC0_DR_0	DAC0 控制器最低位数据输入						
[6]	RSV	保留						
[5:0]	DAC1DAT	DAC1 控制器 6 位数据输入						

25.5.4 DAC2_DR (0x4049)

位	7	6	5	4	3	2	1	0
名称	DAC2DAT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	DAC2DAT	DAC2 控制器 8 位数据输入						

26 DMA

26.1 DMA 功能与说明

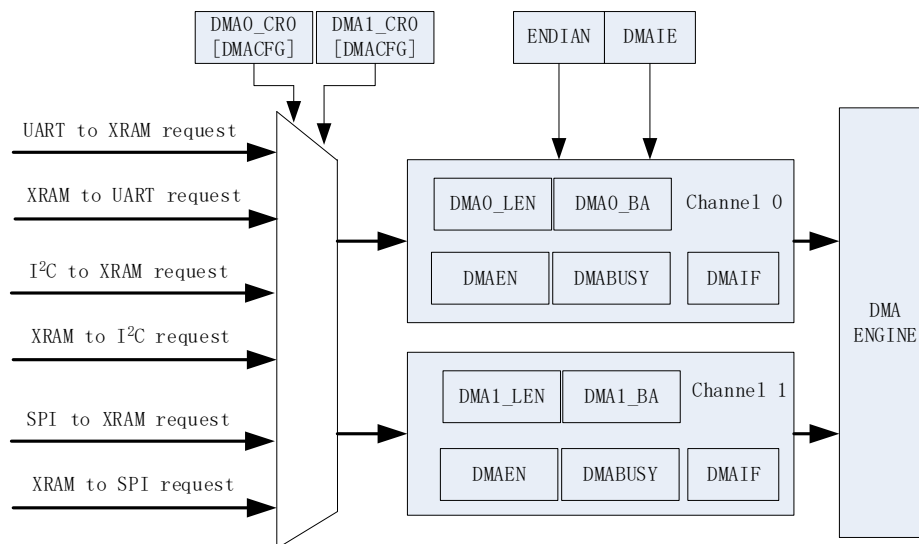


图 26-1 DMA 功能框图

DMA 模块包含一个双通道的 DMA 控制器，它实现了外设(SPI、UART、I²C)与 XRAM 之间的直接数据传输(不可以读取 IRAM 数据)。传输过程中 DMA 对 XRAM 的访问动作不干扰 CPU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的数据传输模式设置，支持中断使能。

启动 DMA 的操作过程为:

1. 配置并使能外设,再根据需求通过 DMAx_CR0[DMACFG]设置 DMA 接管的外设输入输出通道;
2. 设置 DMA 中断使能、传输顺序以及传输长度和 XRAM 起始地址,然后写 DMAx_CR0[DMAEN] 和 DMAx_CR0[DMABSY] = 1, 启动 DMA;
3. 数据传输完毕后, 中断标志位 DMAx_CR0[DMAIF]硬件置 1, 软件将其清 0; 写 DMAx_CR0[DMABSY] = 1, 即可再次启动 DMA。

26.2 DMA 寄存器

26.2.1 DMA0_CR0 (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG			DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	7	6	5	4	3	2	1	0

名称	DMAEN	DMABSY	DMACFG			DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	DMAEN	DMA 通道 0 使能 0: 不使能 1: 使能						
[6]	DMABSY	DMA 通道 0 忙状态/启动 读: 0: 通道 0 空闲 1: 通道 0 正在传输 写: 0: 无意义 1: 启动通道 0 开始传输						
[5:3]	DMACFG	DMA 通道 0 外设与方向选择位 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I ² C 到 XRAM 011: 从 XRAM 到 I ² C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2 注: 当通道 0 忙状态时不可改变						
[2]	DMAIE	DMA 中断使能 0: 不使能 1: 使能						
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送 1: 低位字节先接收或发送 注: 此位的设置针对 16 位数据模式, 8 位数据模式时应配置为 0; 当通道 0 或 1 忙状态时不可改变。						
[0]	DMAIF	DMA 通道 0 传输中断事件标志位 读: 0: 未发生中断事件						

		1: 发生中断事件 写: 0: 清 0 1: 产生中断事件
--	--	--

26.2.2 DMA1_CR0 (0x403B)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG			DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	DMAEN	DMA 通道 1 使能 0: 不使能 1: 使能						
[6]	DMABSY	DMA 通道 1 忙状态/启动 读: 0: 通道 1 空闲 1: 通道 1 正在传输 写: 0: 无意义 1: 启动通道 1 开始传输						
[5:3]	DMACFG	DMA 通道 1 外设与方向选择 000: 从 UART1 到 XRAM 001: 从 XRAM 到 UART1 010: 从 I ² C 到 XRAM 011: 从 XRAM 到 I ² C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2 注: 当通道 1 忙状态时不可改变						
[2]	DBGSW	Debug 模式指向区域选择 0: Debug 区域选择 XSFR(导出地址空间: 0x4020 ~ 0x40FF) 1: Debug 区域选择 XRAM(导出地址空间: 0x0000 ~ 0x0317)						
[1]	DBGEN	Debug 模式使能 当 DMA1_CR0[DMACFG]配置为 101, DMA1_CR0[DBGEN] = 1 时, DMA 将进入 Debug 模式。此时使能 SPI, DMA 自动将 DMA1_CR0[DBGSW]指						

		定区域内的相关数据通过 MOSI 发送出去, DMA1_BA/DMA1_LEN 用于指定区域内相关数据的起始地址和范围。 0: 不使能 1: 使能 注: 进入 Debug 模式后, DMA 通道 1 中断自动关闭
[0]	DMAIF	DMA 通道 1 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 产生中断事件

26.2.3 DMA0_LEN (0x403C)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0

位	名称	描述
[7:6]	RSV	保留
[5:0]	DMA0_LEN	DMA 通道 0 传输长度配置 读: DMA 通道 0 目前传输的字节是第几字节(0 表示第 1 字节) 写: DMA 通道 0 XRAM 数据传输长度 注: 当通道 0 忙状态时不可改变。当 DMA0_CR0[ENDIAN] = 1(低字节先接收或发送)时, 推荐 DMA0_LEN 设置为奇数。

26.2.4 DMA0_BA (0x403E, 0x403F)

DMA0_BAH(0x403E)								
位	15	14	13	12	11	10	9	8
名称	RSV					DMA0_BA[10:8]		
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0

DMA0_BAL(0x403F)								
位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[15:11]	RSV	保留						
[10:0]	DMA0_BA	DMA 通道 0 传输数据起始地址设定 DMA 通道 0 XRAM 首地址 当通道 0 忙状态时不可改变 注: 通道 0 传输的 XRAM 地址空间区域为: DMA0_BA[10:0] ~ (DMA0_BA[10:0] + DMA0_LEN[5:0])						

26.2.5 DMA1_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA1_LEN	DMA 通道 1 传输数据长度配置 读: DMA 通道 1 目前传输的字节是第几字节(0 表示第 1 字节) 写: DMA 通道 1 XRAM 数据传输长度 注: 当通道 1 忙状态时不可改变。当 DMA0_CR0[ENDIAN] = 1(低字节先接收或发送)时, 推荐 DMA1_LEN 设置为奇数。						

26.2.6 DMA1_BA (0x4040, 0x4041)

DMA1_BAH(0x4040)								
位	15	14	13	12	11	10	9	8
名称	RSV					DMA1_BA[10:8]		
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
DMA1_BAL(0x4041)								
位	7	6	5	4	3	2	1	0
名称	DMA1_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[15:11]	RSV	保留
[10:0]	DMA1_BA	DMA 通道 1 传输数据起始地址配置 DMA 通道 1 XRAM 起始地址 当通道 1 忙状态时不可改变 注:通道 1 传输数据的 XRAM 地址空间区域为: DMA1_BA[10:0] ~ (DMA1_BA[10:0] + DMA1_LEN[5:0])

注: 当 DMA 通道外设选择为 I²C 时(包括从 I²C 到 XRAM、从 XRAM 到 I²C), I²C 通讯的 START + Address 中断需 MCU 软件清除。I²C 为从机时, 若遇到 STOP, 配置 I2C_SR[I2CSTP] = 0 以清除 I²C 中断, 并重新启动 DMA 传输。

27 VREF

27.1 VREF 模块的操作说明

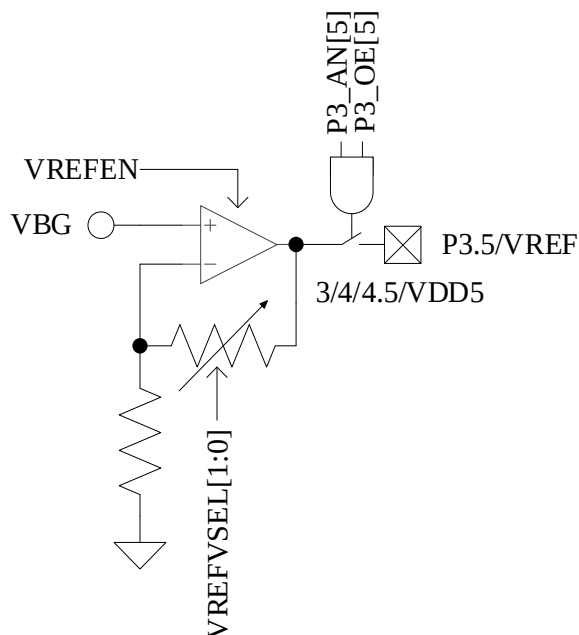


图 27-1 VREF 模块输入输出端口

VREF 模块输入输出端口如图 27-1 所示。VREF 是参考电压生成模块，可向 ADC 提供内部参考基准。

VREF 是参考电压生成模块，给 ADC 和 DAC 模块提供内部参考基准电压。VBG 是由芯片内部提供的电压。

配置 VREF_CR[VREFEN] = 1，使能 VREF。VREF_CR[VREFVSEL]选择输出电压。配置 P3_AN[5] = 1 且 P3_OE[5] = 1 输出 VREF 电压至 P3.5。

27.2 VREF 模块的寄存器

27.2.1 VREF_VHALF_CR (0x404F)

位	7	6	5	4	3	2	1	0
名称	VREFVSEL		RSV	VREFEN	RSV			VHALFEN
类型	R/W	R/W	-	R/W	-	-	-	R/W
复位值	0	0	-	0	-	-	-	0
位	名称		描述					
[7:6]	VREFVSEL		VREF 模块输出参考电压选择					

		00: 4.5V 01: VDD5 10: 3V 11: 4V
[5]	RSV	保留
[4]	VREFEN	VREF 模块使能 0: 不使能。设置 P3_AN[5] = 1, 外部参考电压从 P3.5 输入 1: 使能。设置 P3_AN[5] = 1, 内部 VREF 参考送出至 P3.5 引脚。引脚外接 0.1μF ~ 1μF 电容提高 VREF 稳定性。
[3:1]	RSV	保留
[0]	VHALFEN	VHALF 使能 0: 不使能 1: 使能

28 VHALF

28.1 VHALF 模块的操作说明

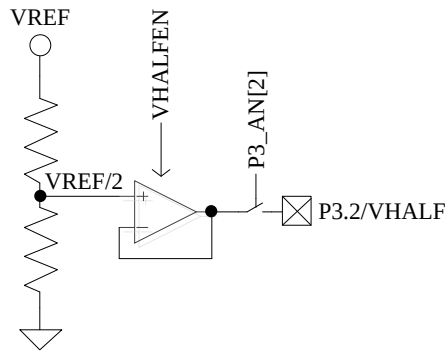


图 28-1 VHALF 模块输入输出端口

VHALF 模块的端口情况如图 28-1 所示。VHALF 的作用是产生一个参考电压。

配置 $VREF_CR[VHALFEN] = 1$ ，使能 VHALF，并将其输出至 P3.2，引脚外接 $1\mu F$ 电容。

28.2 VHALF 模块的寄存器

VHALF 配置寄存器参考 $VREF_VHALF_CR$ (0x404F)。

29 运放

芯片最多集成 4 个高速独立运算放大器，分别为 AMP0、AMP1、AMP2、AMP3。每个运放均有独立的使能端。FU6813N 只集成 2 个运放 AMP0、AMP3。

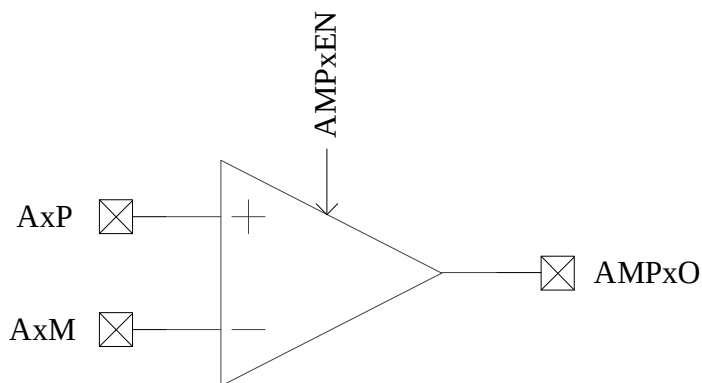


图 29-1 运算放大模块示意图

29.1 运放操作说明

29.1.1 母线电流运放(AMP0)

运放连接如图 29-2 所示。

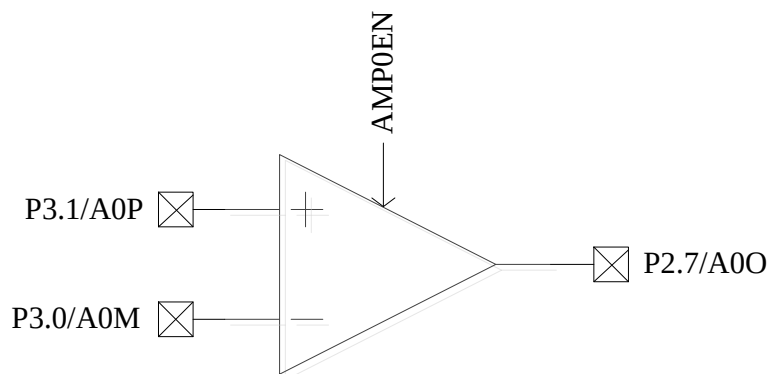


图 29-2 母线电流运放 AMP0

母线电流运放输入输出对应的端口如图 29-2 所示。配置 `AMP_CR[AMP0EN] = 1` 使能母线电流运放 AMP0，硬件自动将相关联的三个端口 P2.7、P3.0 和 P3.1 全部配置为模拟信号模式。

29.1.2 相电流运放(AMP1/AMP2)

29.1.2.1 AMP1

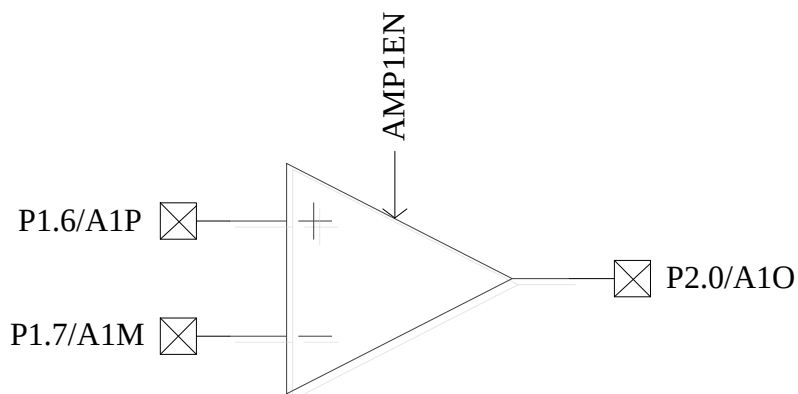


图 29-3 AMP1 输入输出相关端口

相电流运放输入输出对应的端口如图 29-3 所示。配置 $\text{AMP_CR}[\text{AMP1EN}] = 1$ 使能相电流运放 AMP1，硬件将相关联的三个端口 P1.6、P1.7 和 P2.0 全部设置成模拟信号模式，设置 $\text{P1_AN}[7:6] = 11$, $\text{P2_AN}[0] = 1$ 。

29.1.2.2 AMP2

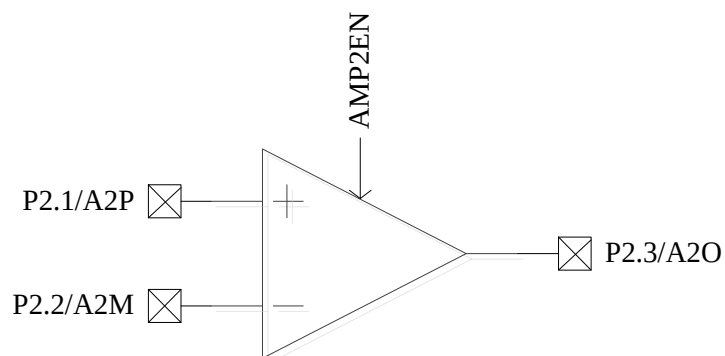


图 29-4 AMP2 输入输出相关端口

相电流运放输入输出对应的端口如图 29-4 所示。配置 $\text{AMP_CR}[\text{AMP2EN}] = 1$ ，使能相电流运放 AMP2，硬件将相关联的三个端口 P2.1、P2.2 和 P2.3 全部设置成模拟信号模式，设置 $\text{P2_AN}[3:1] = 111$ 。

29.1.3 运放(AMP3)

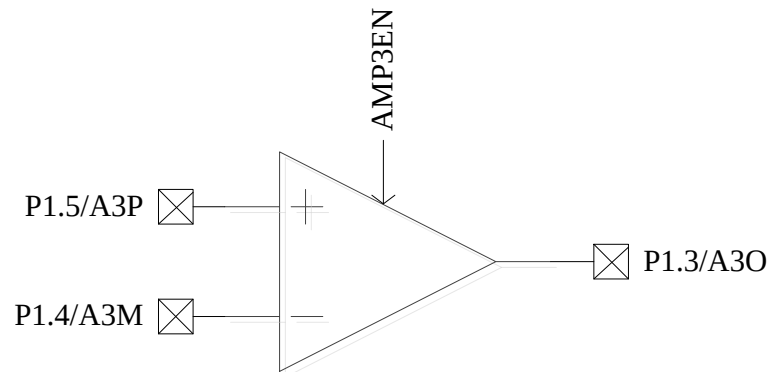


图 29-5 AMP3 输入输出相关端口

AMP3 的输入输出对应的端口如图 29-5 所示。配置 AMP_CR[AMP3EN] = 1，使能 AMP3，硬件自动将相关联的三个端口 P1.5、P1.4 和 P1.3 全部配置为模拟信号模式，设置 P1_AN[5:3] = 111。

29.2 运放寄存器

29.2.1 AMP_CR (0x404E)

位	7	6	5	4	3	2	1	0
名称	RSV				AMP3EN	AMP2EN	AMP1EN	AMP0EN
类型	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0
位	名称		描述					
[7:4]	RSV		保留					
[3]	AMP3EN		AMP3 使能 0: 不使能 1: 使能					
[2]	AMP2EN		AMP2 使能 0: 不使能 1: 使能					
[1]	AMP1EN		AMP1 使能 0: 不使能 1: 使能					
[0]	AMP0EN		AMP0 使能 0: 不使能 1: 使能					

30 比较器

30.1 比较器操作说明

30.1.1 比较器 CMP3

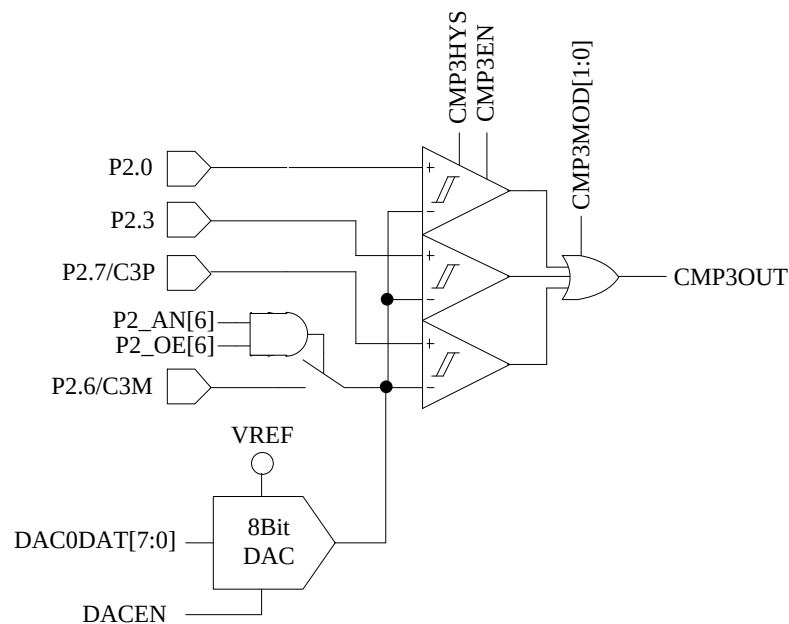


图 30-1 CMP3 的输入输出端口

CMP3 的输入输出端口如图 30-1 所示。配置 CMP3 的步骤为：

1. 配置 P2_AN[6]、P2_OE[6] = 1，使能 CMP3，负输入端参考电压。参考电压来源可为片内 DAC0 输出电压或外部电路输入电压。选择 DAC0 输出，在 P2.6 和地之间外接电容(推荐容值 100pF，DAC0 输出一段时间后输出电压稳定)；
2. 配置 CMP_CR1[CMP3MOD]，选择单比较器输入、双比较器输入、三比较器输入模式；
 - 配置 CMP_CR1[CMP3MOD] = 00，CMP3 为单比较器输入模式，具体输入输出端口及接法如图 30-2 所示
 - 配置 CMP_CR1[CMP3MOD] = 01，CMP3 为双比较器输入模式，具体输入输出端口及接法如图 30-3 所示
 - 配置 CMP_CR1[CMP3MOD] = 1X，CMP3 为三比较器输入模式，具体输入输出端口接法如图 30-4 所示
3. 配置 CMP_CR1[CMP3HYS]，选择是否有迟滞；
4. 配置 CMP_CR1[CMP3EN] = 1，使能 CMP3。

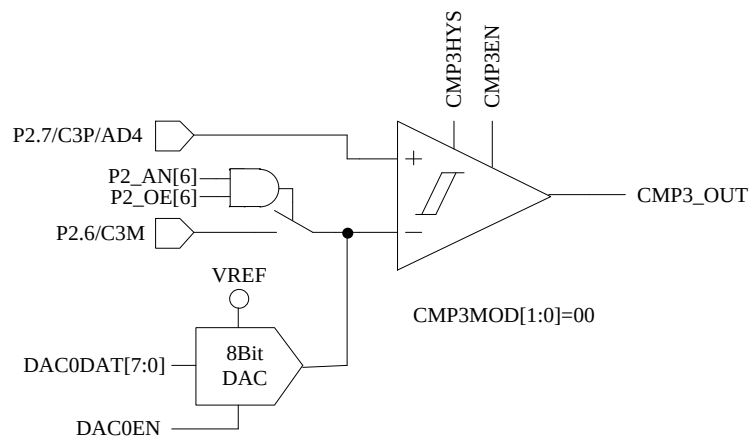


图 30-2 单比较器输入模式

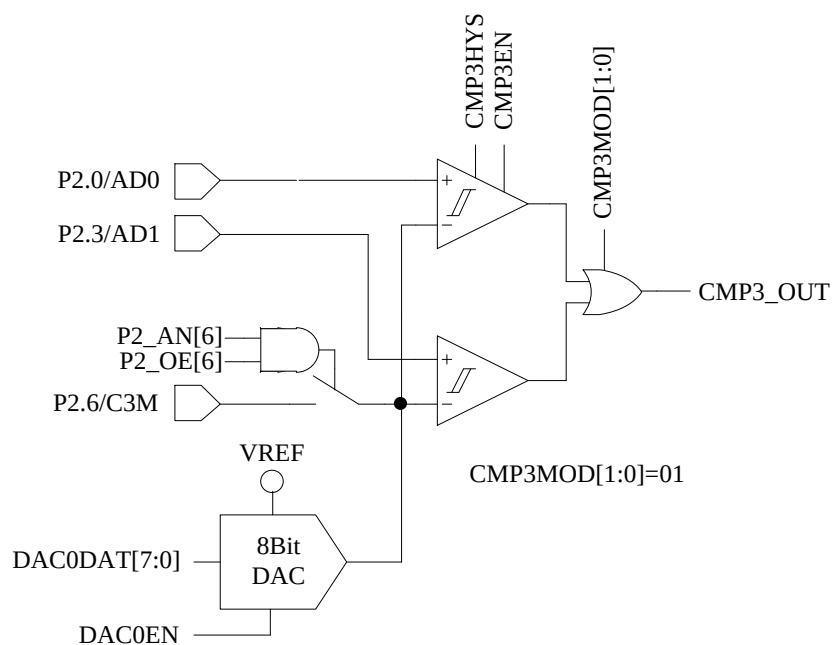


图 30-3 双比较器输入模式

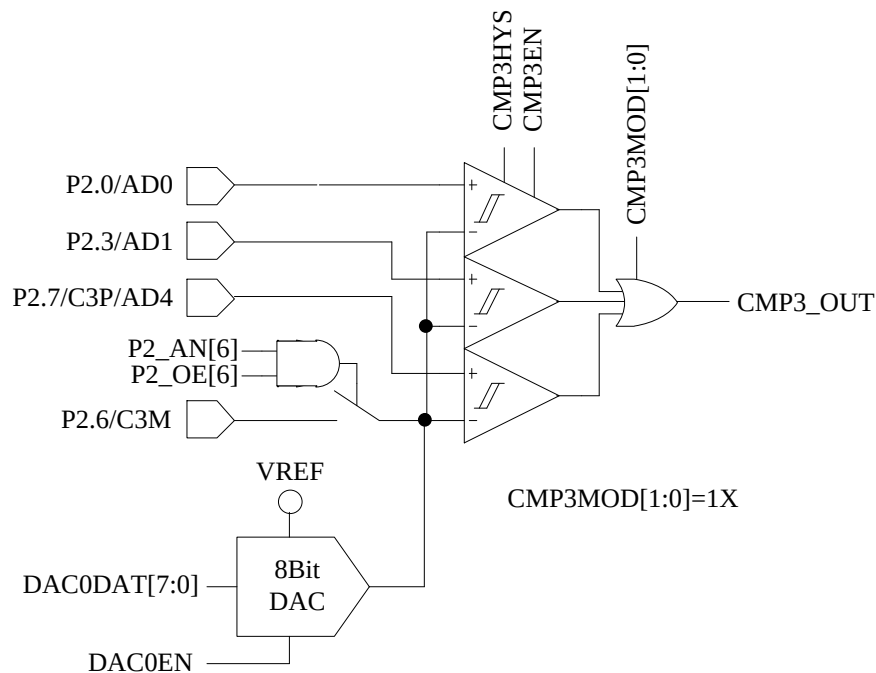


图 30-4 三比较器输入模式

30.1.1.1 母线电流保护

母线电流保护是根据母线电流保护信号的产生，自动关闭电机的输出，以达到保护芯片和电机的目的。配置 $EVT_FILT[MOEMD] = 01$ ，产生保护事件自动关闭输出，同时上报保护中断。配置 $EVT_FILT[MOEMD] = 00$ ，产生保护事件不会自动关闭输出，但是会上报保护中断。

母线电流保护事件可以配置 $EVT_FILT[EFSRC]$ 选择由比较器 CMP3 产生，或者通过外部中断 INT0(P0.0)产生。当芯片外接 IPM 模块控制电机，IPM 的 FALUT 信号接 P0.0，配置 $EVT_FILT[EFSRC] = 1$ ，通过外部中断 INT0 产生母线电流保护信号，此时保护中断为外部中断 INT0。配置 $EVT_FILT[EFSRC] = 0$ ，母线电流保护信号由比较器 CMP3 产生，通过比较母线上采样电压的电压值，产生保护信号，此时保护中断为比较 CMP3 的中断。

母线电流保护事件的输入信号可以配置 $EVT_FILT[EFDIV] \neq 0$ 使能滤波功能，通过 EVT_FILT 寄存器的 $EFDIV=01/10/11$ 选择滤波宽度 4/8/16 个时钟周期。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 4 ~ 5/8 ~ 9/16 ~ 17 时钟周期。

30.1.1.2 逐波限流

逐波限流功能应用于 BLDC 的方波控制，配置 $EVT_FILT[MOEMD] = 10$ ，产生保护事件自动关闭输出，在 DRV 计数器的上溢事件自动使能 MOE；配置 $EVT_FILT[MOEMD] = 11$ ，产生保护事件自动关闭输出，在 DRV 计数器的上溢下溢事件和每隔 5μs 自动使能 MOE。

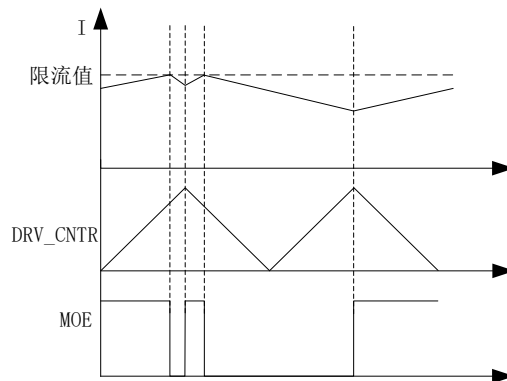


图 30-5 MOEMD=10 模式的逐波限流

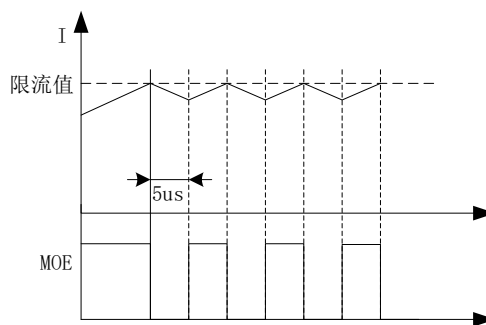


图 30-6 MOEMD=11 模式的逐波限流

30.1.2 比较器 CMP4

比较器 CMP4 为一迟滞比较器，参考图 30-7。CMP4OUT 可由软件读取或外部中断 INT0 判断是否翻转。当 CMP3 用于逐波限流保护时，使用 CMP4 用于母线电流保护。CMP4 触发母线电流过流保护后需要软件关闭输出。

配置 CMP4 的用法如下：

1. 参考电压来源可为芯片内部 DAC1 输出电压或外部电路输入电压。选择 DAC1 输出，在 P2.3 和地之间外接电容(推荐 100pF，DAC1 输出一段时间后输出电压稳定)；
2. 配置 P2_AN[7] = 1，P2.7 为模拟信号模式；
3. CMP_CR2[CMP4EN] = 1，使能 CMP4；
4. 外部中断 INT0 标志位清 0，使能外部中断 INT0；
5. 配置 LVSR[EXT0CFG] = 111，选择 CMP4 作为外部中断 0 的来源；
6. 配置 TCON[IT0] = 01，选择下降沿触发外部中断 INT0。

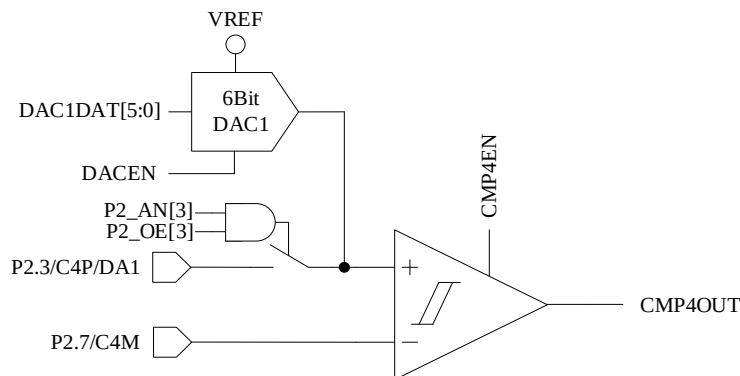


图 30-7 CMP4 模块示意图

30.1.3 比较器 CMP5

CMP5 为一个迟滞比较器，参考图 30-8，CMP5OUT 可由软件读取，用于逐波限流保护时，使用 PFC 的逐波限流或电流保护。

配置 CMP5 的步骤为：

1. P1_AN[3] = 1、P1_AN[5] = 1，配置 P1.3/C5P 和 P1.5/C5M 引脚为模拟信号模式
2. CMP_CR4[CMP5EN] = 1，使能 CMP5

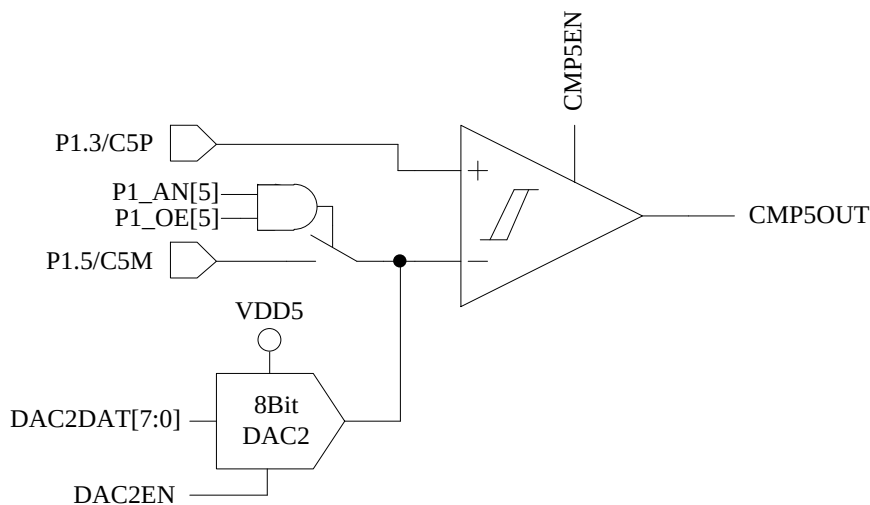


图 30-8 CMP5 模块示意图

30.1.4 比较器组 CMPG

较器组 CMPG 是 CMP0、CMP1 和 CMP2 的集合，有多种比较模式，分别用于不同应用场景。

配置 CMP_CR2[CMP0MOD] = 00，选择无内置电阻三比较器模式，输入输出端口如图 30-9 所示，用于外置虚拟中心点电阻的电机反电动势 BEMF 检测。三个比较器的负输入端连在一起接 P1.5，正输入端分别接 P1.4、P1.6、P2.1，输出分别为 CMP0OUT、CMP1OUT、CMP2OUT。此模式下具体比较

器工作个数由 CMP_CR2[CMP0SEL] 决定, CMP_CR2[CMP0SEL] = 00, CMP0、CMP1 和 CMP2 三个比较器同时工作, 为推荐设置; CMP_CR2[CMP0SEL] = 01, 仅 CMP0 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 10, 仅 CMP1 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 11, 仅 CMP2 工作, 其余两个 CMP 闲置。

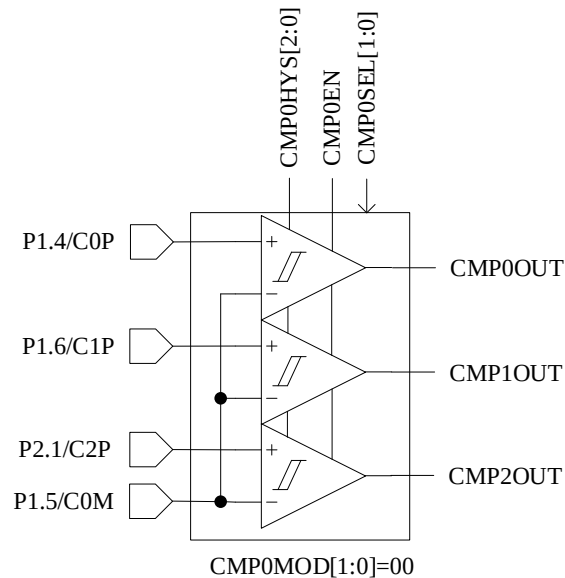


图 30-9 无内置电阻 3 比较器模式

配置 CMP_CR2[CMP0MOD] = 01, 选择有内置电阻三比较器模式, 用于内置虚拟中心点电阻的电机反电动势 BEMF 检测。此时可通过设置功能转移位 CMP_CR4[CMP0FS] 选择输入端口。此模式下具体比较器工作个数由 CMP_CR2[CMP0SEL] 决定, CMP_CR2[CMP0SEL] = 00, CMP0、CMP1 和 CMP2 三比较器同时工作, 为推荐设置; CMP_CR2[CMP0SEL] = 01, 仅 CMP0 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 10, 仅 CMP1 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 11, 仅 CMP2 工作, 其余两个 CMP 闲置。

配置 CMP_CR4[CMP0FS] = 0, 输入输出端口如图 30-10 所示, 三比较器的负输入端连在一起, 接内置电阻中心点, 正输入端分别接 P1.4、P1.6 和 P2.1, 输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

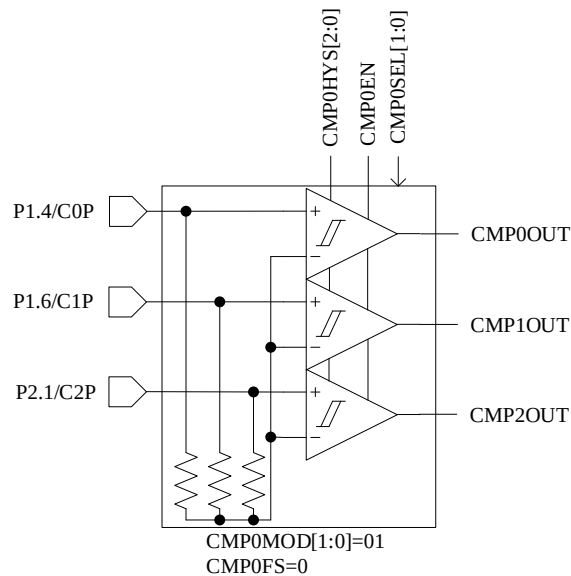


图 30-10 有内置电阻 3 比较器模式，比较器无功能转移

CMP_CR4[CMP0FS] = 1，输入输出端口如图 30-11 所示，三比较器的负输入端连在一起，接内置电阻中心点，正输入端分别接 P1.4、P1.3 和 P1.5，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。

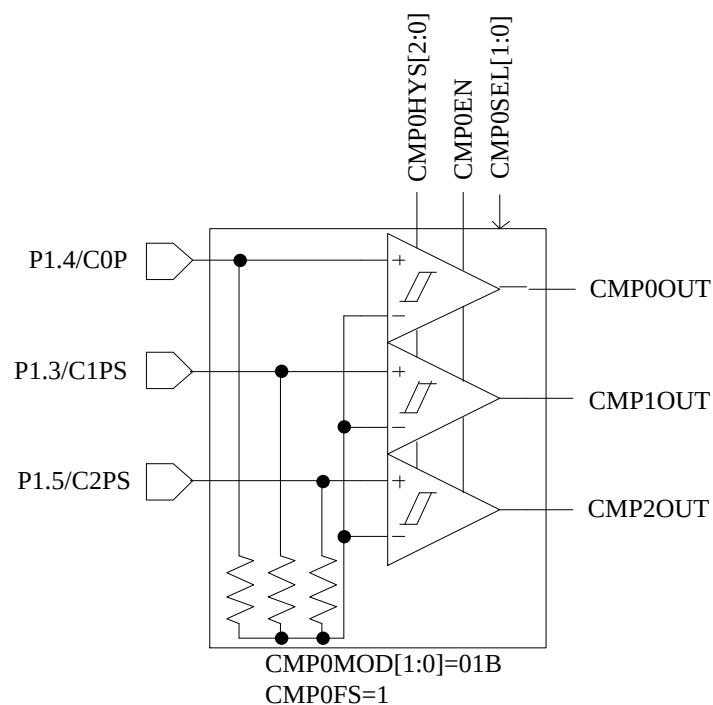


图 30-11 有内置电阻 3 比较器模式，比较器功能转移

配置 CMP_CR2[CMP0MOD] = 10，选择差分三比较器模式，输入输出端口如图 30-12 所示，用于差分 Hall 传感器检测电机转子位置。三比较器的负输入端分别接 P1.5、P1.7 和 P2.2，正输入端分别接 P1.4、P1.6 和 P2.1，输出分别为 CMP0OUT、CMP1OUT 和 CMP2OUT。此模式下具体比较器工作个数

由 CMP_CR2[CMP0SEL] 决定, CMP_CR2[CMP0SEL] = 00, CMP0、CMP1 和 CMP2 三比较器同时工作, 为推荐设置; CMP_CR2[CMP0SEL] = 01, 仅 CMP0 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 10, 仅 CMP1 工作, 其余两个 CMP 闲置; CMP_CR2[CMP0SEL] = 11, 仅 CMP2 工作, 其余两个 CMP 闲置。

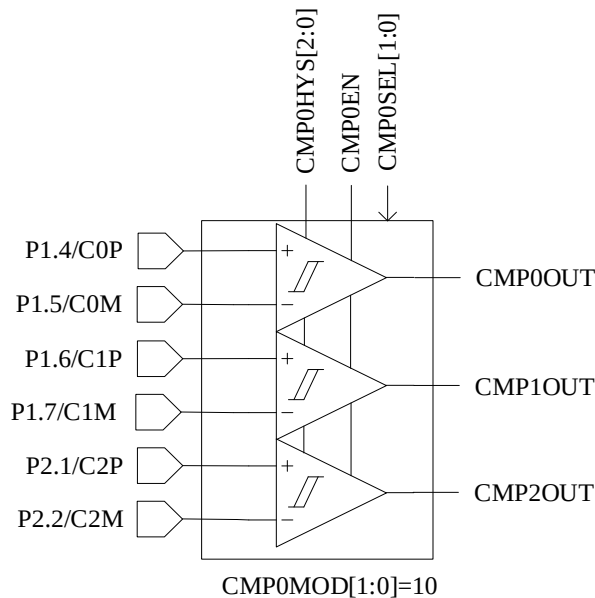


图 30-12 差分三比较器模式, 可用于差分 HALL 输入时检测电机转子位置

配置 CMP_CR2[CMP0MOD] = 11, 选择双比较器模式, 输入输出端口如图 30-13 所示, 用于电机转速检测。双比较器的负输入端连在一起, 接 P1.5, 正输入端分别接 P1.4 和 P1.3, 输出分别为 CMP0OUT 和 CMP1OUT。此模式下具体比较器工作个数由 CMP_CR2[CMP0SEL] 决定, CMP_CR2[CMP0SEL] = 00, CMP0 和 CMP1 双比较器同时工作, 为推荐设置; CMP_CR2[CMP0SEL] = 01, 仅 CMP0 工作, CMP1 闲置; CMP_CR2[CMP0SEL] = 10, 仅 CMP1 工作, CMP0 闲置。

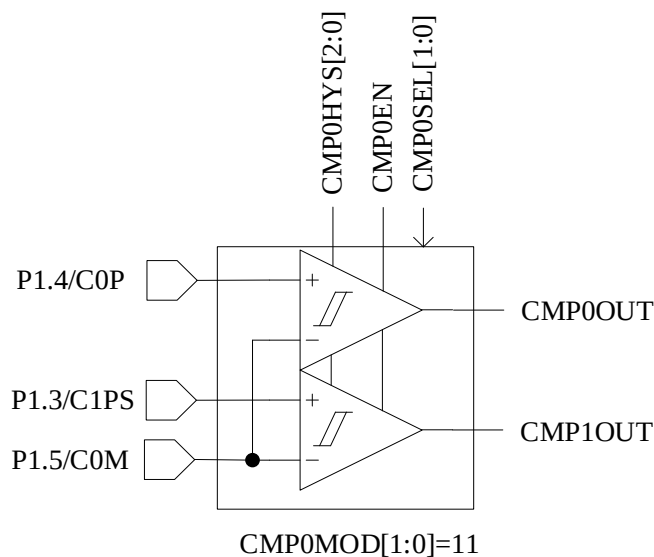


图 30-13 双比较器模式

CMP0/CMP1/CMP2 的输出信号送入滤波和采样模块后送入 Timer1。

30.1.5 比较器采样

比较器采样功能主要用于方波驱动和 RSD 顺逆风判断功能，可消除来自于驱动电路的开关干扰。应用于 BLDC 驱动请参考采样，应用于 RSD 请参考 RSD 的比较器采样。

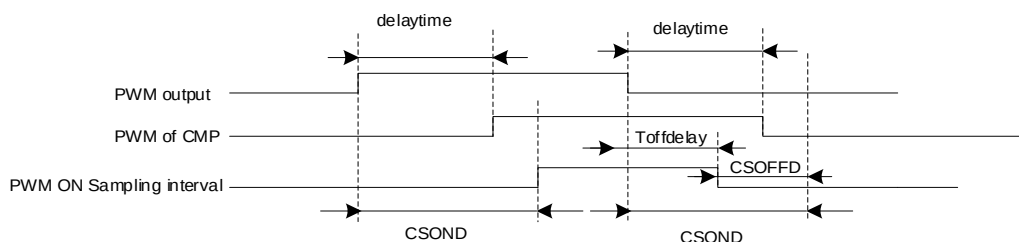


图 30-14 PWM ON 采样模式

PWM 输出反映到比较器的输出存在延迟，该延迟主要受以下因素影响：驱动电阻的大小，功率器件的开关速度，比较器的输入延迟和迟滞设置。图中的 delaytime 为从芯片输出电平到比较器输出电平的延迟时间。进行高电平采样时，采样区间应被比较器实际输出的高电平所包络，首先设置采样开始延迟时间 CMP_SAMR[CSOND]以越过延迟以及功率器件开关的振铃区间。采样区间结束时刻为芯片输出 PWM 下降沿后延迟 CMP_SAMR[CSOFFD]，此时实际采样窗口已经超出比较器上高电平对应的区间。设置采样停止提前时间 CMP_SAMR[CSOFFD]，使得采样窗口在 PWM 输出下降沿延迟 Toffdelay($\text{Toffdelay} = \text{CMP_SAMR[CSOND]} - \text{CMP_SAMR[CSOFFD]}$)后关闭。通过配置 CMP_SAMR[CSOND] 和 CMP_SAMR[CSOFFD]，可使采样区间位于比较器实际输出的高电平区间。

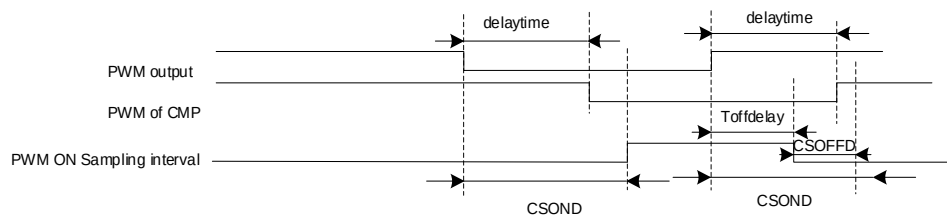


图 30-15 PWM OFF 采样模式

同理，进行低电平采样时，设置采样开始延迟时间 $CMP_SAMR[CSOND]$ 和采样停止提前时间 $CMP_SAMR[CSOFFD]$ ，使实际采样区间位于比较器实际输出的低电区间。

测量 PWM 输出到比较器的延迟方法: 设置 $CMP_CR3[SAMSEL] = 00$ ，禁止比较器采样延迟功能，设置 $CMP_CR3[CMPSSEL]$ 选择相应的比较器输出到比较器输出测试引脚 P0.7。使能 PWM 输出和比较器，手动转动电机使比较器值翻转，测量 PWM 输出和比较器输出之间延迟。

30.1.6 比较器输出

配置 $CMP_CR3[CMPSSEL]$ ，选择 1 路比较器的输出结果，输出至 CXO 端口 P0.7。

30.2 比较器寄存器

30.2.1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMP0IM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	CMP3IM	CMP3 中断模式 参考 $CMP_CR0[CMP0IM]$ 描述						
[5:4]	CMP2IM	CMP2 中断模式 参考 $CMP_CR0[CMP0IM]$ 描述						
[3:2]	CMP1IM	CMP1 中断模式 参考 $CMP_CR0[CMP0IM]$ 描述						
[1:0]	CMP0IM	CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断						

30.2.2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	HALLSEL	CMP3MOD		CMP3EN	CMP3HYS	CMP0HYS		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	HALLSEL	HALL 信号输入选择 0: P0.2/P3.7/P3.6 1: P1.4/P1.6/P2.1						
[6:5]	CMP3MOD	CMP3 的模式选择 负输入端接 P2.6 或 DAC0 输出 00: 单比较器模式, P2.7 接正输入端, 参考图 30-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 30-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 30-4						
[4]	CMP3EN	CMP3 使能 0: 不使能 1: 使能						
[3]	CMP3HYS	CMP3 的迟滞电压选择 0: 无迟滞 1: 有迟滞						
[2:0]	CMP0HYS	CMP0/1/2 迟滞电压选择: 000: 无迟滞 001: $\pm 2.5\text{mV}$ 010: -5mV 100: $+5\text{mV}$ 011: $\pm 5\text{mV}$ 101: -10mV 110: $+10\text{mV}$ 111: $\pm 10\text{mV}$						

30.2.3 CMP_CR2 (0xDA)

位	7	6	5	4	3	2	1	0
名称	CMP4EN	CMP0MOD		CMP0SEL		RSV		CMP0EN
类型	R/W	R/W	R/W	R/W	R/W	-	-	R/W
复位值	0	0	0	0	0	-	-	0

位	名称	描述																	
[7]	CMP4EN	使能比较器CMP4 0: 不使能 1: 使能																	
[6:5]	CMP0MOD	CMPG 的模式设置 00: 无内置电阻三比较器模式, 参考图 30-9 01: 有内置电阻三比较器模式, 可由 CMP_CR4[CMP0FS]配置是否功能转移, 参考图 30-10 和图 30-11 10: 三差分比较器模式, 参考图 30-12 11: 双比较器模式, CMP0/CMP1 工作, CMP2 不工作, 参考图 30-13																	
[4:3]	CMP0SEL	CMPG 的端口组合选择, 与 CMP_CR2[CMP0MOD]组合使用。默认值为 00。在方波驱动应用下, 由 TIM1_DBRx[T1CPE]的设定值自动控制 CMP_CR2[CMP0SEL], 控制各比较器的使能。 表 30-1 CMPG 端口与 CMP_CR2[CMP0MOD]组合的功能描述 <table> <tr> <th>CMP0MOD</th><th>CMP0SEL</th><th>功能描述</th></tr> <tr> <td rowspan="4">00</td><td>00</td><td>CMP0/1/2 同时工作, 参考图 30-9, 3 个比较器的负输入端均接 COM, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。</td></tr> <tr> <td>01</td><td>CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 COM, 输出接 CMP0OUT</td></tr> <tr> <td>10</td><td>CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 COM, 输出接 CMP1OUT</td></tr> <tr> <td>11</td><td>CMP2 工作, CMP0/1 闲置, 正输入端接 C2P, 负输入端接 COM, 输出接 CMP2OUT</td></tr> <tr> <td rowspan="2">01</td><td>00</td><td>CMP0/1/2 同时工作, 参考图 30-10 和图 30-11, 3 个比较器的负输入端接内置电阻的中心点。当 CMP_CR4[CMP0FS] = 0 时, 硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较; 当 CMP_CR4[CMP0FS] = 1 时, 硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 COM 比较, 输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。</td></tr> <tr> <td>01</td><td>CMP0 工作, CMP1/2 闲置, 正端接 C0P, 负端接内置 BEMF 电阻的中心点, 输出接</td></tr> </table>	CMP0MOD	CMP0SEL	功能描述	00	00	CMP0/1/2 同时工作, 参考图 30-9, 3 个比较器的负输入端均接 COM, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。	01	CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 COM, 输出接 CMP0OUT	10	CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 COM, 输出接 CMP1OUT	11	CMP2 工作, CMP0/1 闲置, 正输入端接 C2P, 负输入端接 COM, 输出接 CMP2OUT	01	00	CMP0/1/2 同时工作, 参考图 30-10 和图 30-11, 3 个比较器的负输入端接内置电阻的中心点。当 CMP_CR4[CMP0FS] = 0 时, 硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较; 当 CMP_CR4[CMP0FS] = 1 时, 硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 COM 比较, 输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。	01	CMP0 工作, CMP1/2 闲置, 正端接 C0P, 负端接内置 BEMF 电阻的中心点, 输出接
CMP0MOD	CMP0SEL	功能描述																	
00	00	CMP0/1/2 同时工作, 参考图 30-9, 3 个比较器的负输入端均接 COM, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。																	
	01	CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 COM, 输出接 CMP0OUT																	
	10	CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 COM, 输出接 CMP1OUT																	
	11	CMP2 工作, CMP0/1 闲置, 正输入端接 C2P, 负输入端接 COM, 输出接 CMP2OUT																	
01	00	CMP0/1/2 同时工作, 参考图 30-10 和图 30-11, 3 个比较器的负输入端接内置电阻的中心点。当 CMP_CR4[CMP0FS] = 0 时, 硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较; 当 CMP_CR4[CMP0FS] = 1 时, 硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 COM 比较, 输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。																	
	01	CMP0 工作, CMP1/2 闲置, 正端接 C0P, 负端接内置 BEMF 电阻的中心点, 输出接																	

				CMP0OUT
			10	CMP1 工作, CMP0/2 闲置 CMP_CR4[CMP0FS] = 0, 正输入端接 C1P, CMP_CR4[CMP0FS] = 1, 正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点, 输出接 CMP1OUT。
			11	CMP2 工作, CMP0/1 闲置 CMP_CR4[CMP0FS] = 0, 正输入端接 C2P, CMP_CR4[CMP0FS] = 1, 正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点, 输出接 CMP2OUT。
		10	00	CMP0/1/2 同时工作, 参考图 30-12, 3 个比较器的正输入端分别接 C0P、C1P、C2P, 与之对应的负输入端分别接 C0M、C1M、C2M, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT。
			01	CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT
			10	CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 C1M, 输出接 CMP1OUT
			11	CMPG 选择 CMP2 对应的端口组合, 正输入端接 C2P, 负输入端接 C2M, 输出接 CMP2OUT
		11	00	CMP0/1 同时工作, 参考图 30-13, 2 个比较器的正输入端分别接 C0P、C1PS, 负输入端接 C0M, 输出结果分别送至 CMP0OUT、CMP1OUT。
			01	CMP0 工作, CMP1 闲置, 即正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT
			10	CMP1 工作, CMP0 闲置, 即正输入端接 C1PS, 负输入端接 C0M, 输出接 CMP1OUT
			11	保留
[2:1]	RSV	保留		
[0]	CMP0EN	CMP0使能 0: 不使能 1: 使能		

30.2.4 CMP_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	CMPDTEN	DBGSEL		SAMSEL		CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	CMPDTEN	比较器死区采样使能 0: 不使能 1: 使能						
[6:5]	DBGSEL	输出 Debug 信号选择, 输出到 P0.1 端口 00: 不使能 Debug 信号输出 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC 触发信号 11: 比较器采样区间						
[4:3]	SAMSEL	CMP0、CMP1、CMP2 和 ADC 在 PWM ON/OFF 采样延迟使能 00: 在 ON 和 OFF 均采样, 无延迟采样 01: 只在 OFF 采样, 根据 CMP_SAMR 延迟采样 10: 只在 ON 采样, 根据 CMP_SAMR 延迟采样 11: 在 ON 和 OFF 均采样, 根据 CMP_SAMR 延迟采样						
[2:0]	CMPSEL	比较器输出选择 选择一路比较器输出信号到 CXO 端口 P0.7 000: 不输出 001: CMP0 010: CMP1 011: CMP2 100: CMP3 101: CMP4 110: CMP5 111: omega 启动标志位(估算器估算角度输出标志位, 参考 14.1.9.3)						

30.2.5 CMP_CR4 (0xE1)

位	7	6	5	4	3	2	1	0
名称	CMP4OUT	CMP5OUT	RSV				CMP0FS	CMP5EN
类型	R	R	-	-	-	-	R/W	-
复位值	1	0	-	-	-	-	0	-

位	名称	描述
[7]	CMP4OUT	CMP4 比较结果
[6]	CMP5OUT	CMP5 比较结果
[5: 2]	RSV	保留
[1]	CMP0FS	CMP1/CMP2 功能转移 0: 功能不转移, 参考图 30-10 1: 功能转移, 仅当 CMP_CR2[CMP0_MOD] = 01 时有效, 其余无意义, 参考图 30-11
[0]	CMP5EN	比较器 5 使能端 0: 不使能 1: 使能

30.2.6 CMP_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CSOND				CSOFFD			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1
位	名称	描述						
[7:4]	CSOND	CMP0/CMP1/CMP2延迟开启采样时间 在PWM从OFF到ON或ON到OFF状态时，功率器件的导通和关闭会干扰比较器输入信号，设置CMP_SAMR[CSOND]延迟使CMP0/CMP1/CMP2延迟开启采样，从而避开干扰。计算CSOND时需将驱动电路产生延迟计算在内。 假设MCU时钟为24MHZ(41.67ns) 延迟时间 = CMP_SAMR[CSOND] x 41.67 x 8ns 注： ■ CMP_SAMR[CSOND]必须大于或等于CMP_SAMR[CSOFFD] ■ 应用于BLDC驱动请参考采样 ■ 应用于RSD请参考RSD的比较器采样						
[3:0]	CSOFFD	CMP0/CMP1/CMP2关闭采样时间 在pwm off->on或者pwm on->off时，MOS管的导通和关闭会干扰比较器。PWM反映到比较器的干扰，设置CSOFFD屏蔽比较器干扰阶段。 假设MCU时钟为24MHZ(41.67ns) 关闭采样时间 = CMP_SAMR[CSOND] x 41.67 x 8ns 注： ■ CMP_SAMR[CSOND]必须大于或等于CMP_SAMR[CSOFFD] ■ 应用于BLDC驱动请参考采样 ■ 应用于RSD请参考RSD的比较器采样						

30.2.7 CMP_SR (0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMP0OUT
类型	R/W0	R/W0	R/W0	R/W0	R	R	R	R
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7]	CMP3IF	CMP3 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[6]	CMP2IF	CMP2 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[5]	CMP1IF	CMP1 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[4]	CMP0IF	CMP0 中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义						
[3]	CMP3OUT	CMP3 比较结果						
[2]	CMP2OUT	CMP2 比较结果						
[1]	CMP1OUT	CMP1 比较结果						
[0]	CMP0OUT	CMP0 比较结果						

30.2.8 EVT_FILT (0xD9)

位	7	6	5	4	3	2	1	0
名称	TSDEN	TSDADJ		MOEMD		EFSRC	EFDIV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	0	0	0	0	0
位	名称	描述						
[7]	TSDEN	温度检测功能使能 0: 不使能 1: 使能						
[6:5]	TSDADJ	温度感应帧测调节。 00: 105℃感应。 01: 120℃感应。 10: 135℃感应。 11: 150℃感应。						
[4:3]	MOEMD	MOE 硬件清 0 和使能选择 发生母线电流保护事件会使 MOE 硬件清 0 和使能 00: MOE 不自动清 0 01: MOE 自动清 0 10: MOE 自动清 0, 且在 Driver 计数器的上溢事件自动使能 MOE(主要用于方波驱动)。 11: MOE 自动清 0, 且在 Driver 计数器的上溢下溢事件和每隔 5μs 自动使能 MOE(主要用于方波驱动)。						
[2]	EFSRC	母线电流保护事件的滤波模块输入来源 0: CMP3, 保护中断为CMP3中断 1: 外部中断 TIN0(P0.0), 保护中断为外部中断 INT0						
[1:0]	EFDIV	母线电流保护事件滤波宽度 00: 不滤波 01: 4 系统时钟周期 10: 8 系统时钟周期 11: 16 系统时钟周期						

31 电源模块

31.1 LDO

31.1.1 LDO 模块的操作说明

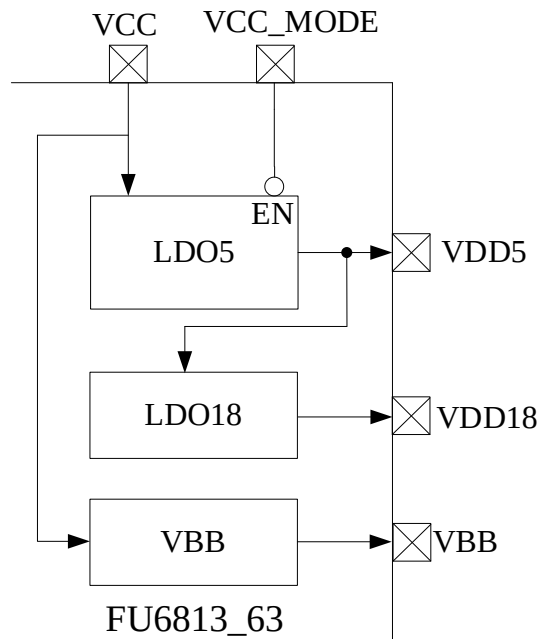


图 31-1 电源模块功能框图

LDO 模块对应的端口情况如图 31-1 所示。LDO 的作用是输入电源降压至 5V VDD5 和 1.8V VDD18，分别给芯片内部模拟和数字模块供电，其中 VDD5 可选择是内部 LDO5 产生或者外部供给，由 VCC_MODE 决定。VBB 可由 IDE 工具配置控制是否使能，如图 31-2 所示，芯片默认 VBB 使能，可用于 Predriver 供电，若 VBB 使能，如果 $VCC > 15V$ ， $VBB = 15V$ ，如果 $VCC \leq 15V$ ， $VBB = VCC$ 。若 VBB 不使能，则 VBB 没有电压输出。

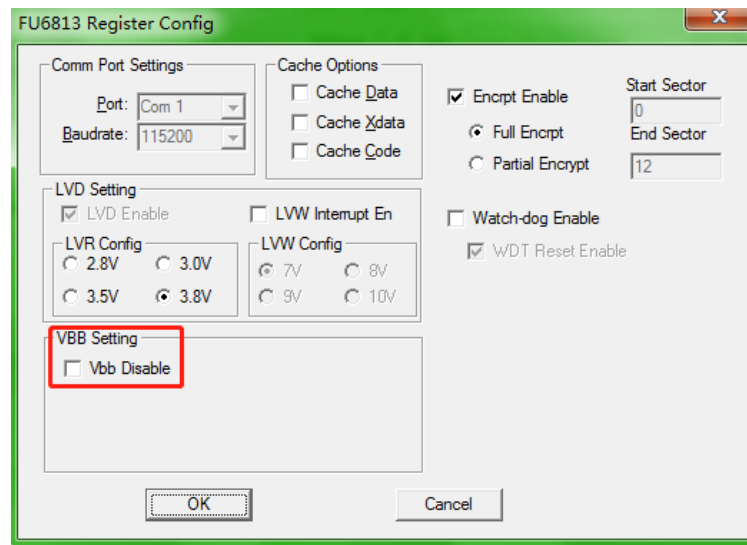


图 31-2 VBB 使能配置

FU6813:

单电源高压模式($VCC_MODE = 0$): $VCC = 5V \sim 24V$ 。参考图 31-3。

双电源模式($VCC_MODE = 1$): $VCC \geq VDD5$, $VCC = 5V \sim 36V$, $VDD5 = 5V$ 。参考图 31-4。

单电源低压模式($VCC_MODE = 1$): $VCC = VDD5 = 3V \sim 5.5V$ 。参考图 31-5。

FU6863:

模式 1($VCC_MODE = 0$): $VCC = 5V \sim 24V$, $VDRV = 7V \sim 18V$

模式 2($VCC_MODE = 1$): $VCC = VDD5 = 3V \sim 5.5V$, $VDRV = 7V \sim 18V$

注: $VCC_MODE = 1$ 的电压为 $VDD5$

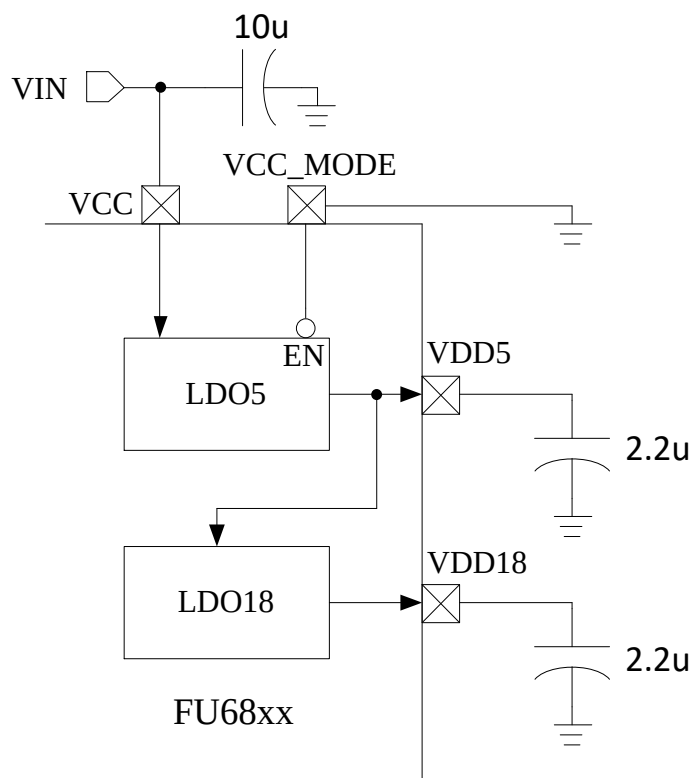


图 31-3 单电源高压模式电源连接

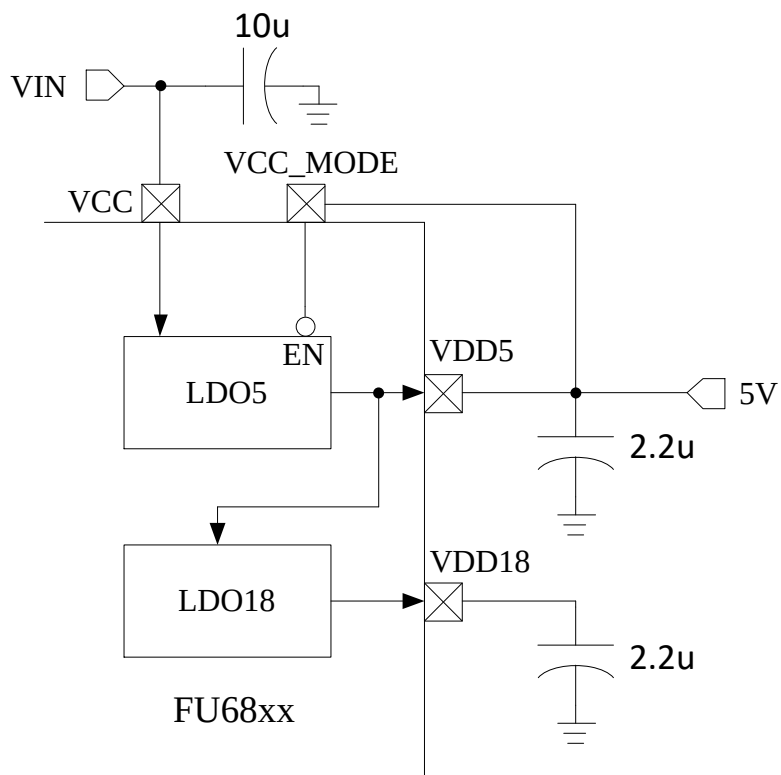


图 31-4 双电源模式电源连接

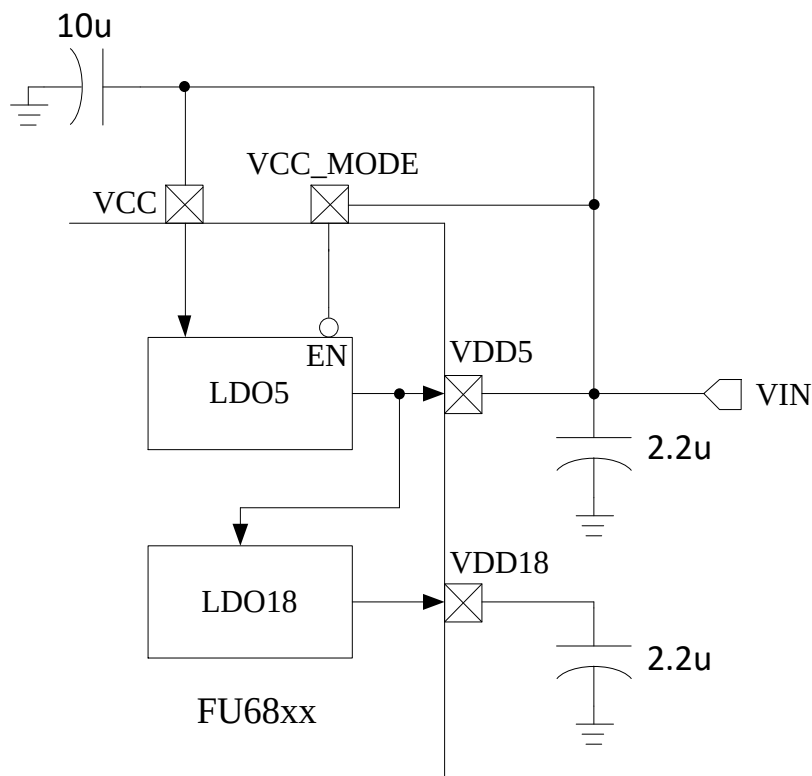


图 31-5 单电源低压模式电源连接

31.2 低压检测

31.2.1 低压检测模块操作说明

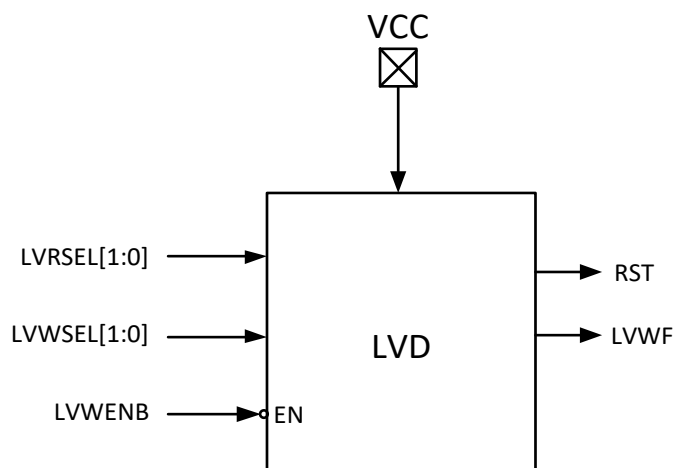


图 31-6 低电压检测模块

要使能低电压预警模块，需配置寄存器如下：CCFG1[LVWENB] = 0，用户可通过 LVWSEL 配置预警电压。低电压复位模块一直使能，用户可通过 CCFG2[LVRSEL]配置复位电压。

31.2.2 CCFG2 (0x401D)

位	7	6	5	4	3	2	1	0
名称	LVRSEL		WDTBTEN	WDTRSTEN	EOSRSTEN	EOSGATEN	LVWSEL	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:6]	LVRSEL	低电压复位电压选择端。低电压复位检测的是 VDD5 的电压值。 其值为 00 时，对应的 VDD5 复位电压为 2.8V； 其值为 01 时，对应的 VDD5 复位电压为 3.0V； 其值为 10 时，对应的 VDD5 复位电压为 3.5V； 其值为 11 时，对应的 VDD5 复位电压为 3.8V。						
[5]	WDTBTEN	WDT 溢出复位 boot 使能 0: 不使能 1: 使能						
[4]	WDTRSTEN	WDT 复位使能 0: 不使能 1: 使能						
[3]	EOSRSTEN	EOS 事件复位使能 0: 不使能 1: 使能						
[2]	EOSGATEN	EOS 事件 Gate 时钟使能						
[1: 0]	LVWSEL	低电压预警电压选择端。低电压预警检测的是 VCC 的电压值。 其值为 00 时，对应的 VCC 预警电压为 7V； 其值为 01 时，对应的 VCC 预警电压为 8V； 其值为 10 时，对应的 VCC 预警电压为 9V； 其值为 11 时，对应的 VCC 预警电压为 10V。						

31.2.3 LVSR (0xDB)

位	7	6	5	4	3	2	1	0
名称	RSV		EXT0CFG			TSDF	LVWF	LVWIF
类型	-	-	R/W	R/W	R/W	R	R	R/W0
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						

[5:3]	EXT0CFG	外部中断 INT0 接口选择 000: 配置 P0.0 为外部 INT0 接口 001: 配置 P0.1 为外部 INT0 接口 010: 配置 P0.2 为外部 INT0 接口 011: 配置 P0.3 为外部 INT0 接口 100: 配置 P0.4 为外部 INT0 接口 101: 配置 P0.5 为外部 INT0 接口 110: 配置 P0.6 为外部 INT0 接口 111: 配置比较器 CMP4 输出端为外部 INT0 接口
[2]	TSDF	过温状态位 0: 当前温度未超过设定温度 1: 当前温度超过设定温度 注: 此标志位常与 TSD 中断事件标志位 TCON[5]配合使用
[1]	LVWF	VCC 低电压标志位 反映当前是否处于低电压状态 0: 当前无低电压报警 1: 当前低电压报警
[0]	LVWIF	VCC 低电压中断事件标志位 读: 0: 未发生中断事件 1: 发生中断事件 写: 0: 清 0 1: 无意义 注: 当低电压检测中断不使能, 该位不会硬件置 1

32 FLASH

32.1 Flash 简介

芯片片内提供 32k 字节的 Flash 空间。支持页擦除、页预编程、写入。

主要特性:

- 每个扇区为 256 字节，共计 128 个扇区
- 最后一个扇区(地址范围: 0x7F00 ~ 0x7FFF)任何时刻不能被擦除
- 配置 FLA_CR[FLAEN] = 1 编程使能，MOVX 指令启动扇区预编程、扇区擦除或写入等 Flash 操作

32.2 Flash 操作说明

- Flash 在执行擦除和编程操作之前先解锁 Flash, 向 Flash 开锁寄存器 FLA_KEY 依次写入 0x5A, 0x1F 后开启软件编程 Flash 功能。若顺序不对或写其它值将使此功能冻结, 直到下一次复位。开锁后, 任何一次写 FLA_CR 的动作都会使 FLA_KEY 再次上锁。
- 程序执行过程中如果对 Flash 进行改写操作, CRC 也会随之改变
- 页擦除之前需进行扇区预编程操作
- 配置 FLA_CR = 0x03 使能扇区擦除、FLA_CR = 0x05 使能扇区预编程、FLA_CR = 0x01 使能写入

注: 为确保对 Flash 操作的安全性, 在自烧录前禁止所有中断事件, 避免中断处理中的 MOVX 指令对 Flash 进行误操作。

32.3 Flash 寄存器

32.3.1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV			FLAERR	RSV	FLAPRE	FLAERS	FLAEN
类型	-	-	-	R	-	R/W	R/W	R/W
复位值	-	-	-	0	-	0	0	0
位	名称	描述						
[7:5]	RSV	保留						
[4]	FLAERR	编程出错标志位 0: 对 Flash 自写时, 编程或预编程操作成功 1: 对 Flash 自写时, 编程或预编程操作失败						
[3]	RSV	保留						
[2]	FLAPRE	扇区预编程使能(扇区擦除前须先对本扇区预编程)						

		0: 不使能 1: 使能 注: 只有在 FLA_CR[FLAEN] = 1 时, FLA_CR[FLAPRE]才起作用
[1]	FLAERS	扇区擦除使能 0: 不使能 1: 使能 注: 只有在 FLA_CR[FLAEN] = 1 时, FLA_CR[FLAERS]才起作用
[0]	FLAEN	编程使能 0: 不使能 1: 使能

32.3.2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	FLA_KEY	写: 按顺序写入 0x5A, 0x1F 以解除 Flash 操作限制; 往 FLA_CR 写任意值以限制 Flash 操作						

位	7	6	5	4	3	2	1	0
名称	RSV						FLAKSTA	
类型	-	-	-	-	-	-	R	R
复位值	-	-	-	-	-	-	0	0
位	名称	描述						
[7:2]	RSV	保留						
[1:0]	FLAKSTA	读:反映的是 Flash 解锁状态 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 10: 冻结 11: 开锁						

33 CRC

33.1 CRC 功能框图

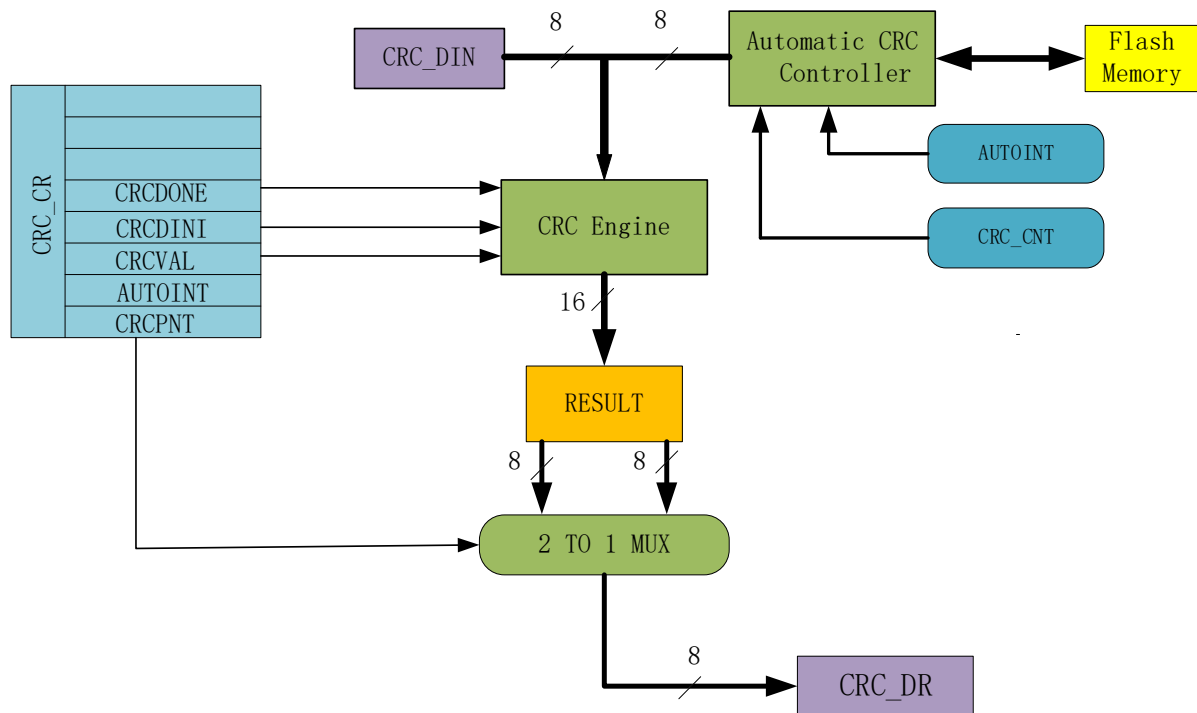


图 33-1 CRC 功能框图

CRC 根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 33-1 所示，CRC 接收 CRC_DIN 寄存器的 8 位数据，计算完成后将 16 位结果发送至内部寄存器，通过 CRC_CR[CRCPNT]和 CRC_DR 间接访问内部结果寄存器。

表 33-1 CRC 标准与多项式

序号	CRC 标准	生成多项式	16 进制表示
1	CRC12	$x^{12}+x^{11}+x^3+x^2+x+1$	0x80F
2	CRC16	$x^{16}+x^{15}+x^2+1$	0x8005
3	CRC16/CCITT-FALSE	$x^{16}+x^{12}+x^5+1$	0x1021
4	CRC32	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^9+x^5+x^4+x+1$	0x04C11DB7

33.2 CRC16 多项式

芯片基于 CRC16/CCITT-FALSE 标准的多项式: $x^{16}+x^{12}+x^5+1$ 。

33.3 CRC16 基本逻辑图

串行 CRC16 电路原理如图 33-2 所示。芯片采用并行算法实现，对每个输入字节，MCU 用 1 个系统时钟即可计算出结果。

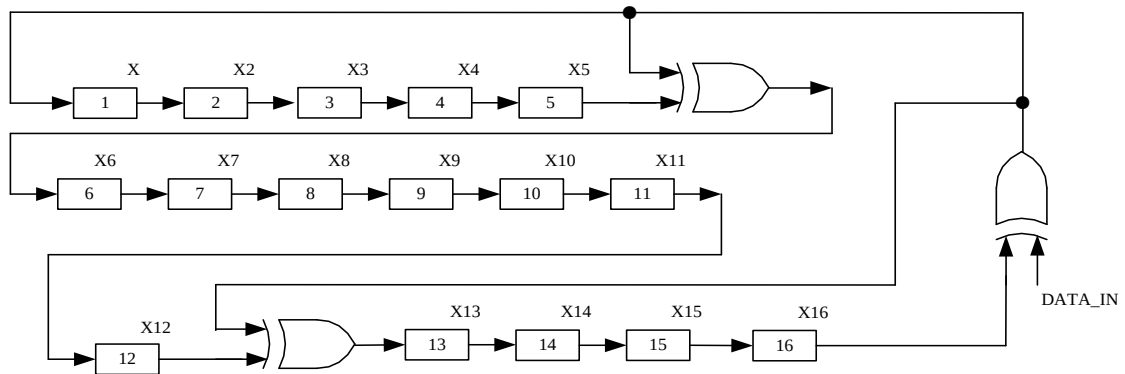


图 33-2 CRC16 电路原理图

33.4 操作说明

33.4.1 计算单个字节的 CRC

要计算单个字节的 CRC 值，请按以下步骤进行：

1. 初始化 CRC_DR, 有两种方式可以选择: 配置 CRC_CR[CRCVAL] 并将 CRC_CR[CRCDINI] 置 1, 初始值为 0x0000 或 0xFFFF。通过 CRC_CR[CRCPNT] 和 CRC_DR 配合进行 CRC 初始操作, 可配置任意初始值;
2. 向输入数据寄存器 CRC_DIN 写入数据, 下个时钟周期 CRC 计算完成;
3. 读取 CRC 结果: 配置 CRC_CR[CRCPNT] = 1, 软件读取结果输出寄存器 CRC_DR, 得到高字节数据; 配置 CRC_CR[CRCPNT] = 0, 读 CRC_DR 得到低字节数据。

33.4.2 批量计算 ROM 数据 CRC

计算 ROM 中某片连续区域数据的 CRC 值按以下步骤进行:

1. 初始化 CRC_DR, 方法同单字节 CRC;
2. 配置 CRC_BEG, 设置要计算的 ROM 的起始扇区;
3. 配置 CRC_CNT, 设置起始扇区到结束扇区的扇区偏移量;
4. 向 CRC_CR[AUTOINT] 写 1, 保持其它位不变, 会启动自动计算过程;
5. 读取 CRC 结果。

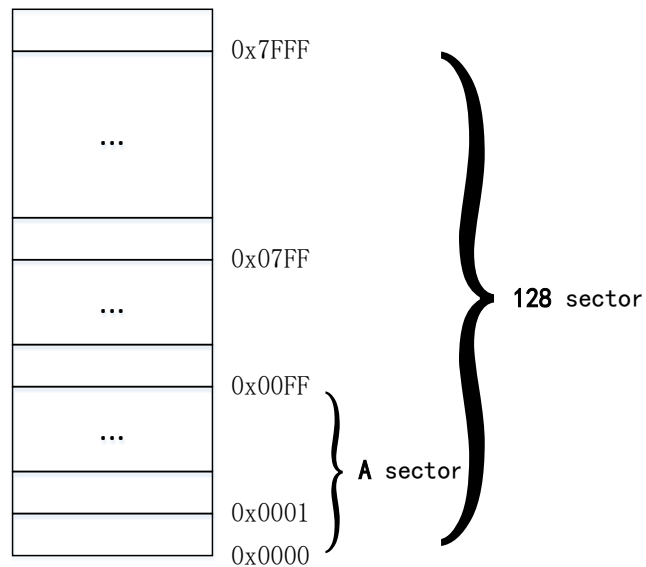


图 33-3 ROM 访问分区图

如图 33-3 所示。整个 ROM 共 32k 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 256 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC0BEG 可以是 0x00 ~ 0x7F 之间的任何值，包括 0x00 和 0x7F；需要计算的 sector 总数的数值 CRC0CNT 可以是 0x00 ~ 0x7F，包括 0x00 和 0x7F。

需要注意的是，随着 CRC_BEG 的增大，CRC_CNT 应该相应减小。例如，如果 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即只能计算最后一个 sector 中数据的 CRC 值。此时，如误操作将 CRC_CNT 的值设置为一个大的值，CRC 控制器会硬件自动限制计算的字节数，使 CRC 模块只计算最后一个 sector 的 CRC 值。

33.5 CRC 寄存器

33.5.1 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDONE	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	-	-	-	R	R/W	R/W	R/W	R/W
复位值	-	-	-	1	0	0	0	0
位	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDONE	CRC 批量计算完成标志位						

		在 CRC 批量计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。
[3]	CRC DINI	CRC 结果初始化触发 0: 无意义 1: 触发 CRC 结果初始化
[2]	CRC VAL	CRC 结果初始化选择位 0: CRC 结果初始化为 0x0000 1: CRC 结果初始化为 0xFFFF
[1]	AUTO INT	CRC 批量计算启动 0: 无意义 1: 启动批量 CRC 计算 参考批量计算 ROM 数据 CRC
[0]	CRC PNT	CRC 结果指针 0: 读取 CRC_DR 访问的是 16 位 CRC 结果的低 8 位 1: 读取 CRC_DR 访问的是 16 位 CRC 结果的高 8 位

注：计算单个字节 CRC 校验时，配置 CRC_CR[AUTOINT] = 0。

33.5.2 CRC_DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
位	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据 每次向此寄存器写入一个数据时，CRC 模块自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注: 此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00						

33.5.3 CRC_DR (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	描述
[7:0]	CRC_DR	CRC 结果输出 每次读、写此寄存器时，会根据控制寄存器 CRC_CR[CRCPNT]来决定访问的是 CRC 结果的高 8 位还是低 8 位。

注：由于此寄存器的值除了直接由软件决定以外，还可由其它信号导致发生变化，所以直接放在 CRC 模块内部，而不放在寄存器专用模块里。

33.5.4 CRC_BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
位	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始扇区 例：如果 CRC_BEG 的值是 1，则自动计算 CRC 的起始地址为 $1 \times 256 = 256$ ，实际上是从第二个扇区的第一个字节开始。						

33.5.5 CRC_CNT (0x4025)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_CNT						
类型	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0
位	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移量 此值定义了需要计算 CRC 值的 ROM 扇区的偏移量，通过此值可决定自动 CRC 计算的结束扇区。						

34 休眠模式

34.1 休眠模式简介

芯片提供了三种工作模式: 正常, 待机和睡眠。通过设置寄存器 PCON[IDLE]和 PCON[STOP]的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 34-1 所示:

表 34-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设, 其他模块全速工作	NA	功耗较高, 性能最好
待机	CPU 时钟被暂停, 其他功能模块关闭或工作, 由其控制位决定, 看门狗时钟被暂停。	任何中断 外部 Reset/Debug 复位	功耗低, 性能灵活
睡眠	Flash 深度睡眠。模拟快时钟电路关闭, MCU 软件应注意在进入睡眠前, 确保 ADC、FOC、驱动电路已处于空闲。看门狗时钟被关闭。	外部中断, RTC 中断 外部 Reset/Debug 复位	功耗很低, 性能灵活

注: 进入睡眠模式后建议插入 3 条空语句。

```
PCON = 0x02;
```

```
_nop_();
```

```
_nop_();
```

```
_nop_();
```

34.2 休眠模式寄存器

34.2.1 PCON(0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	LDOM	STOP	IDLE
类型	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0
位	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	LDOM	LDO5 深度睡眠选择						

		0 : STOP 睡眠时 LDO5 正常工作。 1 : STOP 睡眠时 LDO5 低耗电模式。
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0 功耗模式： {STOP, IDLE} =1x, 系统睡眠 {STOP, IDLE} =01, 系统待机 {STOP, IDLE} =00, 系统正常工作

35 代码保护

35.1 代码保护简介

芯片支持 Flash 全芯片加密的方式，用于保护客户的软件知识产权，免受非法的用户操作。当 Flash 被加密后，数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

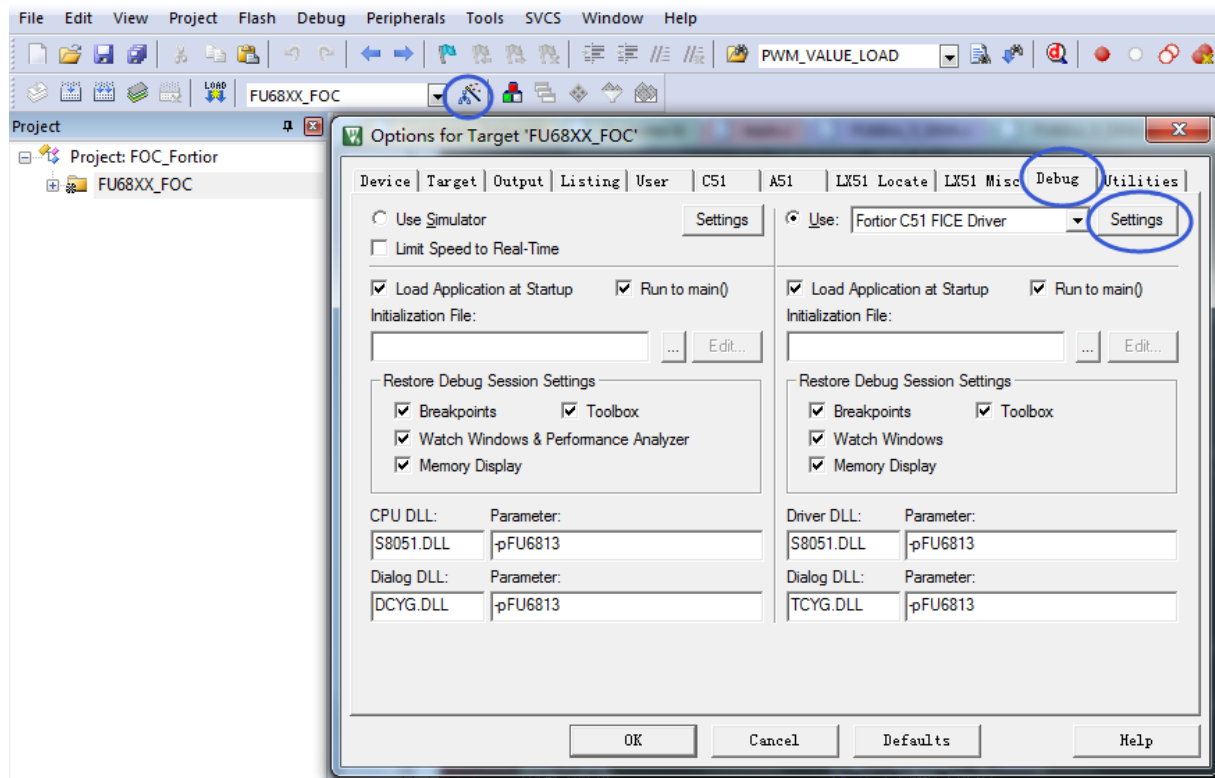


图 35-1 代码保护配置

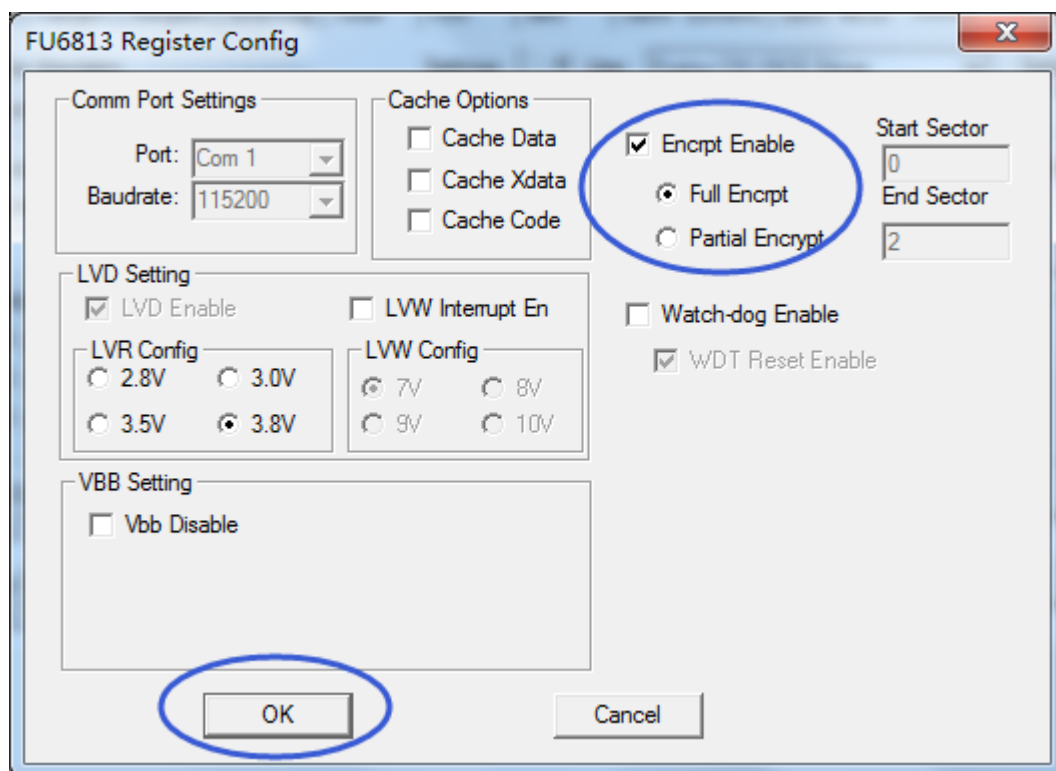


图 35-2 代码保护 全保护模式

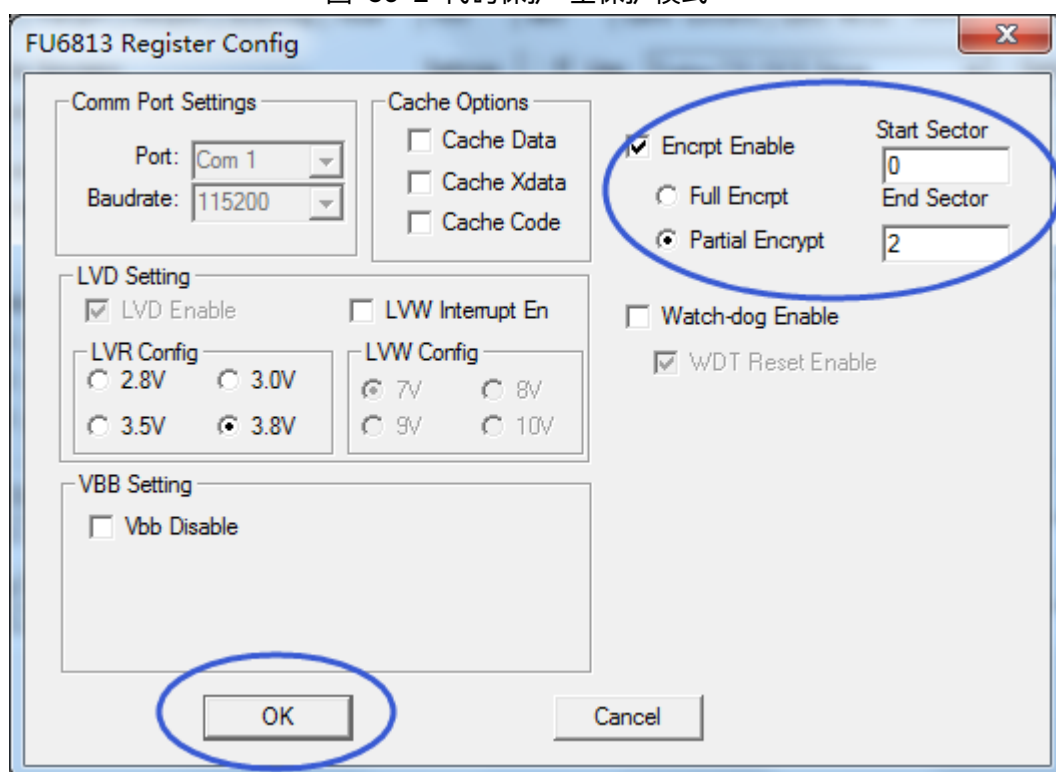


图 35-3 代码保护 局部保护模式

加密步骤为:

1. 打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 35-1 所示进行选择，并点击 Settings 进入下一步设置；

2. 按照图 35-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到的 BIN 文件并烧录到 Flash 后即可达到代码保护的效果。

需要说明的是，芯片具有全代码保护模式和局部代码保护模式，图 35-2 所示设置为全代码保护模式，设置之后 FLASH 中的所有代码都会被保护。图 35-3 所示设置为局部代码保护模式，设置后仅保护从扇区 0 到 END SECTOR 所指扇区的区域，任何扇区的保护设置都会使最后一扇区被保护。

36 修改记录

版本	主要修改内容	生效日期	修订者
V1.0	初版发行 对应内部版本 V0.42	2018/8/8	胡术云
V1.1	对应内部版本 V0.44 1. DAC0/1 增加使能描述 2. 更新逐波限流超级链接 3. 概述新增不同型号说明	2018/9/4	胡术云
V1.2	增加 LQFP52 引脚列表、封装和订购信息 对应内部版本 V0.48	2019/1/14	龙财
V1.3	增加 FU6863Q 说明, 修改 VBB 相关说明 对应内部版本 V0.50	2019/3/27	龙财
V1.4	1. 1.4.1 FU6813 功能框图更新 Gate Driver 为 PWM; 2. 更新 2 引脚定义功能描述; 3. 更新 3 封装信息; 4. 更新 5.1 电气特性绝对最大值; 5. 更新表 5 2 全局电气特性(适用于 FU6813); 6. 更新表 5 3 全局电气特性(适用于 FU6863); 7. 更新表 5 4 GPIO 电气特性; 8. 表 5 5 PWM IO 电气特性更新输出拉电流、输出灌电流条件 $T_A=25^{\circ}\text{C}$ 为 $P1_AN[HDIO] = 1$; 9. 更新 5.5 Predriver 6N IO 电气特性(适用于 FU6863); 10. 修改 5.6 ADC 电气特性脚标注方式; 11. 更新 5.7 参考电压电气特性; 12. 更新 5.10 OSC 电气特性; 13. 更新 5.11 复位电气特性; 14. 5.12 LDO 电气特性修改 VDD5 电压条件 $VCC = 7V \sim 30V$ 为 $VCC = 7V \sim 24V$; 15. 更新 5.13 封装热阻; 16. 10.2.1 UT_CR (0x98) [7:6] 描述更正 01、11 公式 $fcpu_clk/((16/(1+UT_BAUD[BAUD_SEL]))/(UT_BAUD+1))$ 为 $fcpu_clk/(16/(1+ UT_BAUD[BAUD_SEL]))/(UT_BAUD+1)$; 17. 13 PI 更新 PI_KP、PI_KI 的默认数据格式; 18. 删除 PI_CR 寄存器的[2]位 PIRANGE; 19. 14.1.8.2 双三电阻采样模式纠正文字说明中电流采样通道对 应的字母 ia/i0/icb 为 ia/ib/ic; 20. 更新 14.2.6 FOC_TRGDLY (0x40A5) 描述;	2023/11/23	朱兵华

版本	主要修改内容	生效日期	修订者
	21. 16.2.2.2 60 度强制换相增加分段，将测位失败描述和强制换相动作分开写； 22. 16.3.6 TIM1_IER(0x406D)纠正[3]位名称T1RUIE为T1ROIE； 23. 20.2.4 DRV_CMRR(0x405C, 0x405D)纠正表 20 5 DRV_CMRRH (0x405C) [7:0]为[15: 8]，纠正[12]位描述“注：当 XLE 和 U2HE 同时为 1.....”为“注：当 XLE 和 XHE 同时为 1.....”； 24. 31.2.3 CCFG1:CK RST CFG (0x401E)补全[6:0]位描述； 25. 纠正 33 CRC 中 CRC16-CCITT 标准为 CRC16-CCITT-FALSE； 26. 纠正 33.4.5 自动计算块数寄存器：CRC0CNT 名称与描述； 27. 优化文档。		
V1.5	1. 1.4 按型号区分功能框图； 2. 5.电气特性按型号区分； 3. 全文更新，标准化。	2023/12/15	朱兵华

版权说明

版权所有©峰昭科技（深圳）股份有限公司（以下简称：峰昭科技）。

为改进设计和/或性能，峰昭科技保留对本文档所描述或包含的产品（包括电路、标准元件和/或软件）进行更改的权利。本文档中包含的信息供峰昭科技的客户进行一般性使用。峰昭科技的客户应确保采取适当行动，以使其对峰昭科技产品的使用不侵犯任何专利。峰昭科技尊重第三方的有效专利权，不侵犯或协助他人侵犯该等权利。

本文档版权归峰昭科技所有，未经峰昭科技明确书面许可，任何单位及个人不得以任何形式或方式（如电子、机械、磁性、光学、化学、手工操作或其他任何方式），对本文档任何内容进行复制、传播、抄录、存储于检索系统或翻译为任何语种，亦不得更改或删除本内容副本中的任何版权或其他声明信息。

峰昭科技（深圳）股份有限公司

深圳市南山区科技中二路深圳软件园二期 11 栋 2 楼 203

邮编：518057

电话：0755-26867710

传真：0755-26867715

网址：www.fortiortech.com

本文件所载内容

峰昭科技（深圳）股份有限公司版权所有，保留一切权利。