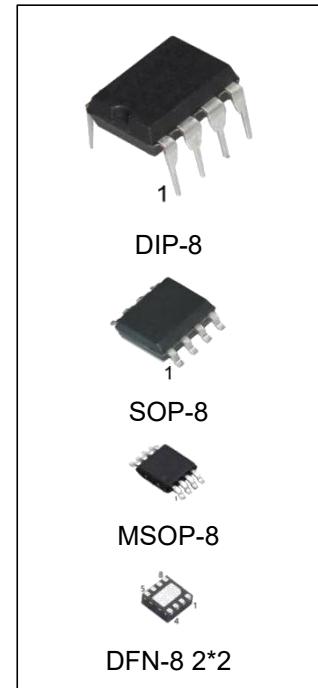


I²C 实时时钟/日历芯片

主要特点

- 低休眠电流：典型值为 0.25 μ A ($V_{DD}=3V@25^{\circ}C$)
- 时钟工作电压：1.0V ~ 5.5V ($T_{amb}=25^{\circ}C$)
- 400KHz 的 I²C 总线接口 ($V_{DD}=1.8V ~ 5.5V$)
- 可编程时钟输出频率：32.768KHz、1024Hz、32Hz、1Hz
- 内部集成振荡器电容
- 报警和定时器功能
- 内部电源复位功能 (POR)
- 开漏中断输出引脚
- I²C 总线从地址：读-0A3H；写-0A2H



产品订购信息

产品名称	封装	打印名称	包装	包装数量
PCF8563TN	DIP-8	PCF8563T	管装	2000 只/盒
PCF8563TM/TR	SOP-8	8563T	编带	2500 只/盘
PCF8563TMM/TR	MSOP-8	8563T	编带	3000 只/盘
PCF8563TDQ/TR	DFN-8 2*2	8563T	编带	4000 只/盘

概述

PCF8563T 是一款低功耗的 CMOS 实时时钟/日历芯片，它提供了一个可编程时钟输出、一个中断输出和掉电检测器，所有的地址和数据是通过 I²C 总线接口串行传输，最大总线速度为 400Kbit/s。每次读写数据后，内嵌的字地址寄存器会自动产生增量。广泛应用于移动电话、便携式仪器仪表、传真机等电池电源供电产品。

主要采用 DIP-8、SOP-8、MSOP-8 和 DFN-8 2*2 封装形式。

内部功能框图

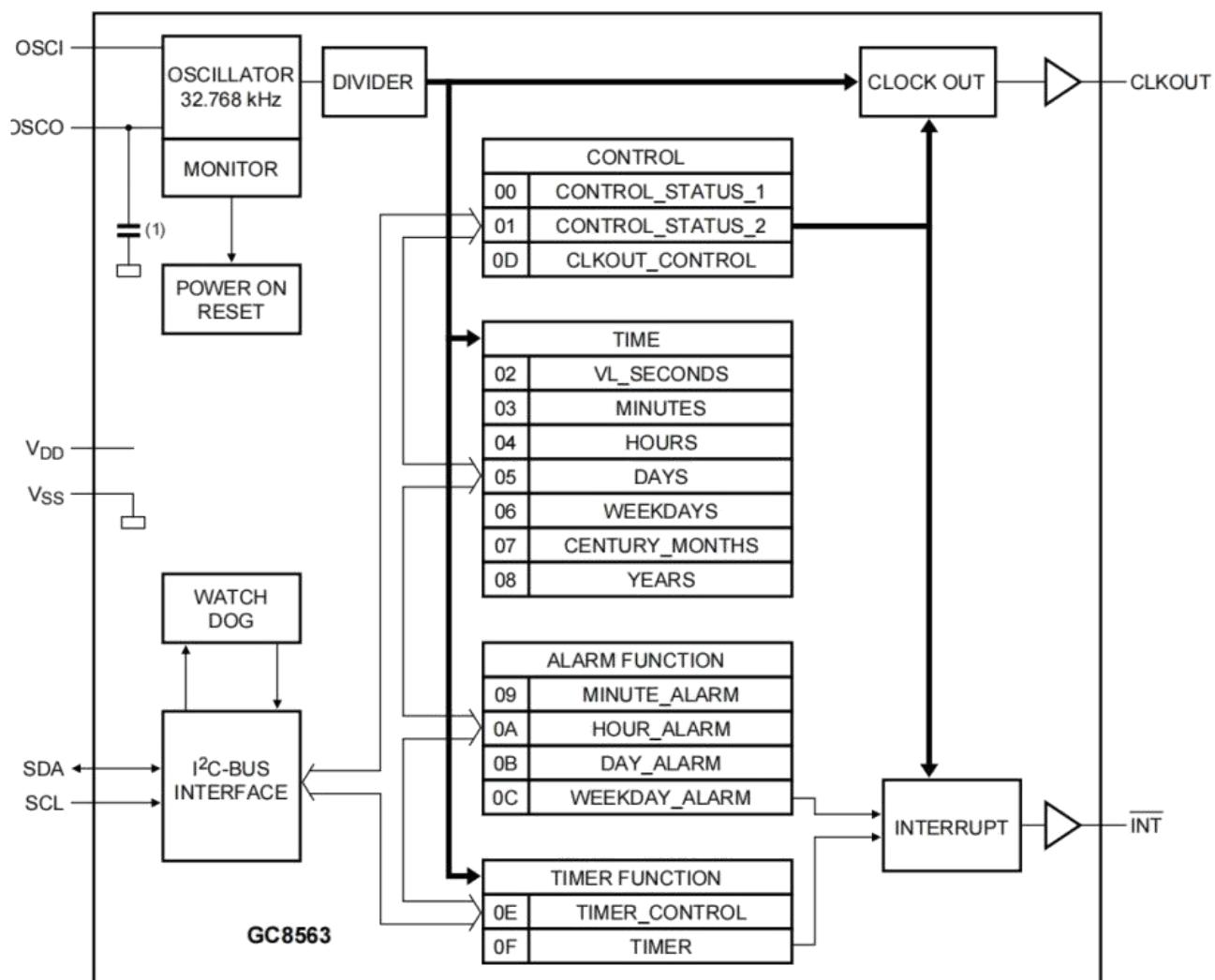


图 1 内部功能框图

内部二极管保护框图

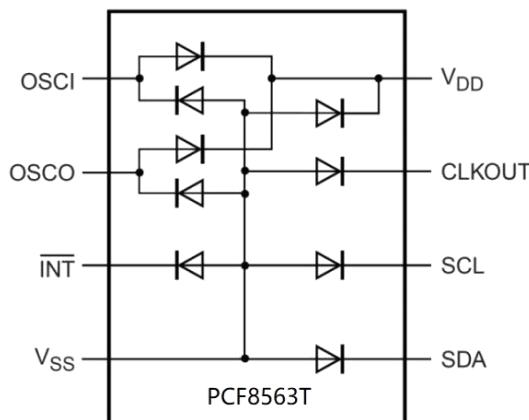
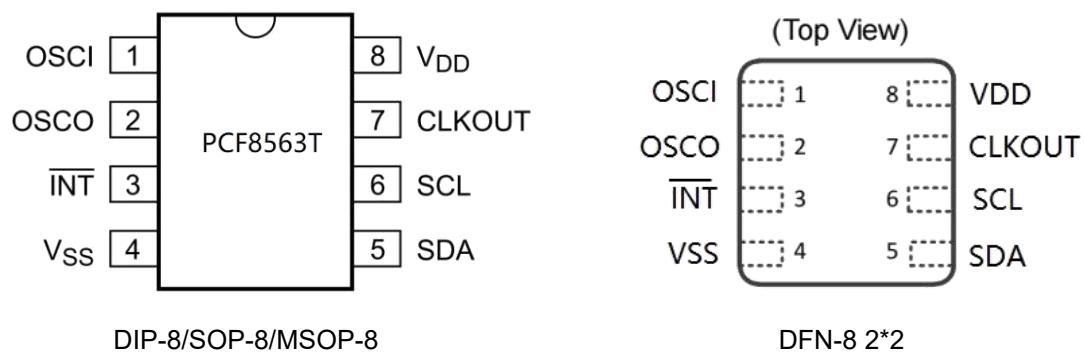


图 2 内部二极管保护框图

引脚说明



DIP-8/SOP-8/MSOP-8

DFN-8 2*2

图 3 引脚图

序号	符号	功能
1	OSCI	振荡器输入
2	OSCO	振荡器输出
3	INT	中断输出 (开漏: 低电平有效)
4	V _{SS}	地
5	SDA	串行数据输入/输出
6	SCL	串行时钟输入
7	CLKOUT	时钟输出 (开漏)
8	V _{DD}	电源电压

极限最大参数

(除非另有规定, $T_{amb}=+25^{\circ}C$)

参数	符号	条件	最小值	最大值	单位
电源电压	V_{DD}	-	-0.5	+6.5	V
电源电流	I_{DD}	-	-50	+50	mA
输入电压	V_I	SCL、SDA、OSCI 引脚	-0.5	+6.5	V
输出电压	V_O	\overline{INT} CLKOUT 引脚	-0.5	+6.5	V
输入电流	I_I	任一输入引脚	-10	+10	mA
输出电流	I_O	任一输出引脚	-10	+10	mA
总功率耗散	P_D	-	-	300	mW
工作温度	T_{amb}	芯片工作环境	-40	85	°C
存储温度	T_{stg}	-	-65	150	°C
引脚温度 (焊接 10s)	T_{LEAD}		-	260	°C
静电放电电压	V_{ESD}	HBM	-4000	+4000	V

注: 极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值, 将有可能造成产品劣化等物理性损伤; 同时在接近极限参数下, 不能保证芯片可以正常工作。

静态特性

(除非另有规定, $T_{amb}=-40 \sim +85^{\circ}C$, $V_{DD}=1.8 \sim 5.5V$, $V_{SS}=0V$; $f_{osc}=32.768KHz$; 石英晶片 $R_s=40K\Omega$, $C_i=8pF$)

符号	参数	条件	最小值	典型值	最大值	单位
电源						
V_{DD}	工作电压	$T_{amb}=+25^{\circ}C$	I^2C 总线无效	1.0	—	5.5
		$f_{SCL}=400KHz$	I^2C 总线有效	1.8	—	5.5
	数据保持电压	$T_{amb}=+25^{\circ}C$		V_{LOW}	—	5.5
I_{DD1}	工作电流 1	$f_{SCL}=400KHz$	$V_{DD}=5V$	—	—	800
		$f_{SCL}=100KHz$	$V_{DD}=5V$	—	—	200
I_{DD2}	工作电流 2: CLOCKOUT 失效 (FE=0)	$f_{SCL}=0Hz$ $T_{amb}=+25^{\circ}C$	$V_{DD}=5V$	—	275	550
			$V_{DD}=3V$	—	250	500
			$V_{DD}=2V$	—	225	450
		$f_{SCL}=0Hz$ $T_{amb}=-40 \sim +85^{\circ}C$	$V_{DD}=5V$	—	500	750
			$V_{DD}=3V$	—	400	650
			$V_{DD}=2V$	—	400	600
I_{DD3}	工作电流 3: CLOCKOUT 有效 (FE=1)	$f_{SCL}=0Hz$ $f_{CLOCKOUT}=32KHz$ $T_{amb}=+25^{\circ}C$	$V_{DD}=5V$	—	825	1600
			$V_{DD}=3V$	—	550	1000
			$V_{DD}=2V$	—	425	800
		$f_{SCL}=0Hz$ $f_{CLOCKOUT}=32KHz$ $T_{amb}=-40 \sim +85^{\circ}C$	$V_{DD}=5V$	—	950	1700
			$V_{DD}=3V$	—	650	1100
			$V_{DD}=2V$	—	500	900
输入						
V_{IL}	输入低电平电压	—	V_{SS}	—	$0.3V_{DD}$	V
V_{IH}	输入高电平电压	—	$0.7V_{DD}$	—	V_{DD}	V
I_{LI}	输入漏电流	$V_I=V_{DD}$ 或 V_{SS}	-1	0	+1	μA
C_I	输入电容	—	—	—	7	pF
输出						
I_{OL}	SDA 输出灌电流	$V_{DD}=5V$, $V_{OL}=0.4V$	3	—	—	mA
I_{OL}	INT输出灌电流		1	—	—	mA
I_{OL}	CLKOUT 输出灌电流		1	—	—	mA
I_{LO}	输出漏电流	$V_O=V_{DD}$ 或 V_{SS}	-1	0	+1	μA
电压检测器						
V_{LOW}	掉电检测值	$T_{amb}=+25^{\circ}C$	—	1.0	1.2	V

注:

(1) 加电时振荡器可靠启动: V_{DD} (最小值, 加电时) = V_{DD} (最小值) + 0.3V;

(2) 定时器源时钟=1/60Hz, SCL 和 SDA= V_{DD} 。

动态特性

(除非另有规定, $T_{amb}=-40 \sim +85^{\circ}C$, $V_{DD}=1.8 \sim 5.5V$, $V_{SS}=0V$; $f_{osc}=32.768KHz$; 石英晶片 $R_s=40K\Omega$, $C_i=8pF$)

符号	参数	条件	最小值	典型值	最大值	单位
振荡器						
C_{osco}	OSCO 寄生电容	—	q15	25	35	pF
Δf_{osc}	振荡器稳定性	$\Delta V_{DD}=200mV, T_{amb}=+25^{\circ}C$	—	0.2	—	ppm
石英晶体参数 ($f_{osc}=32.768KHz$)						
R_s	串联电阻	—	—	—	40	K Ω
C_L	负载电容	—	—	10	—	pF
C_T	OSCI 可调电容	—	5	—	25	pF
CLKOUT 输出						
δC_{CLKOUT}	CLKOUT 输出占空比	—	— ⁽¹⁾	50	—	%
I²C 总线定时特性 ⁽²⁾						
f_{SCL}	SCL 时钟频率	—	— ⁽³⁾	—	400	KHz
$T_{HD;STA}$	启动条件保持时间	—	0.6	—	—	us
$T_{SU;STA}$	重复启动产生时间	—	0.6	—	—	us
T_{LOW}	SCL 时钟低电平时间	—	1.3	—	—	us
T_{HIGH}	SCL 时钟高电平时间	—	0.6	—	—	us
T_R	SCL 和 SDA 上升沿时间	—	—	—	0.3	us
T_F	SCL 和 SDA 下降沿时间	—	—	—	0.3	us
T_{BUF}	停止和启动总线空闲时间	—	1.3	—	—	us
C_b	总线负载电容	—	—	—	400	pF
$T_{SU;DAT}$	数据产生时间	—	100	—	—	ns
$T_{HD;DAT}$	数据保持时间	—	0	—	—	ns
$T_{SU;STO}$	停止条件发生时间	—	4.0	—	—	ns
T_{SW}	可接受的总线尖峰宽度	—	—	—	50	ns

注:

(1) 无特别说明 $f_{CLKOUT}=32.768KHz$;

(2) 所有定时数值在操作电压范围内 (T_{amb} 条件下) 有效, 参考输入电压在 V_{SS} 和 V_{DD} 之间变化时 V_{IL} 和 V_{IH} 的值;

(3) I²C 总线在两个启动或一个启动和停止条件下的访问时间必须小于一秒。

功能描述

PCF8563T 包含 16 个可自动递增寄存器地址的 8 位寄存器、一个含有集成电容的 32.768KHz 振荡器、一个为实时时钟 (RTC) 和日历提供源时钟的分频器、一个可编程时钟输出、一个定时器、一个报警器、一个低电压检测器和一个 400KHz 的 I²C 总线接口。

16 个寄存器都被设计为可寻址的 8 位并行寄存器，但并非所有位都有用。前两个寄存器（内存地址 00h、01h）用于控制/状态寄存器；内存地址 02h-08h 用于时钟功能的计数器（秒 ~ 年计数器）；内存地址 09h-0Ch 用于报警寄存器（定义报警条件）；内存地址 0Dh 控制 CLKOUT 的输出频率；内存地址 0Eh 和 0Fh 分别用于定时器控制寄存器和定时器计数寄存器。秒、分钟、小时、日、月、年、分钟报警、小时报警、日报警寄存器，编码格式为 BCD，星期和星期报警寄存器不以 BCD 格式编码。

当一个 RTC 寄存器被写入或读取时，所有计数器的内容被锁存。因此，在传送条件下，可以防止对时钟和日历的错误读写。

寄存器结构

表 1：寄存器概况

地址	寄存器名称	Bit																		
		7	6	5	4	3	2	1	0											
控制/状态寄存器																				
00h	控制/状态寄存器 1	TEST1	0	STOP	0	TESTC	0	0	0											
01h	控制/状态寄存器 2	0	0	0	TI_IP	AF	TE	AIE	TIE											
时间与数据寄存器																				
02h	秒	VL	00 ~ 59 BCD 编码格式																	
03h	分钟	x	00 ~ 59 BCD 编码格式																	
04h	小时	x	x	00 ~ 23 BCD 编码格式																
05h	日	x	x	01 ~ 31 BCD 编码格式																
06h	星期	x	x	x	x	x	0 ~ 6													
07h	月/世纪	C	x	x	01 ~ 12 BCD 编码格式															
08h	年	00 ~ 99 BCD 编码格式																		
报警寄存器																				
09h	分钟报警	AE_M	00 ~ 59 BCD 编码格式																	
0Ah	小时报警	AE_H	x	00 ~ 23 BCD 编码格式																
0Bh	日报警	AE_D	x	01 ~ 31 BCD 编码格式																
0Ch	星期报警	AE_W	x	x	x	x	0 ~ 6													
CLKOUT 频率寄存器																				
0Dh	CLKOUT 频率寄存器	FE	x	x	x	x	x	x	FD1	FD0										
定时器寄存器																				
0Eh	定时器控制寄存器	TE	x	x	x	x	x	x	TD1	TD0										
0Fh	定时器倒计数数值寄存器	定时器倒计数数值																		

注：标记为“x”的位无效，标记为“0”的位应置逻辑 0；若要读取数据，其状态可以是逻辑 0 或逻辑 1。

控制/状态寄存器 1

表 2: 控制/状态寄存器 1 位描述 (地址 00h)

Bit	符号	值	描述
7	TEST1	TEST1=0	普通模式
		TEST1=1	EXT_CLK 测试模式
5	STOP	STOP=0	芯片时钟运行
		STOP=1	所有芯片分频器异步置逻辑 0, 芯片时钟停止运行 (CLKOUT 在 32.768kHz 可用)
3	TESTC	TESTC=0	电源复位功能失效 (普通模式时置逻辑 0)
		TESTC=1	电源复位功能有效
6, 4, 2, 1, 0	0	0	缺省值置逻辑 0

控制/状态寄存器 2

表 3: 控制和状态寄存器 2 位描述 (地址 01h)

Bit	符号	值	描述
7, 6, 5	0	0	缺省值置逻辑 0
4	TI_TP	TI_TP=0	当 TF 有效时, INT有效 (取决于 TIE 状态)
		TI_TP=1	INT脉冲有效, 参见表 4 (取决于 TIE 状态)
3	AF	0/1	当报警发生时, AF 被置逻辑 1, 在定时器倒计数结束时, TF 被置逻辑 1, 它们在被软件重写前一直保持原有值, 软件无法写入置逻辑 1。 若定时器和报警中断都请求时, 中断源由 AF 和 TF 决定, 若要清除其中一个标志位而防止另一个标志位被重写, 应运用逻辑指令 AND, 标志位 AF 和 TF 值描述参考表 5。
2	TF	0/1	
1	AIE	AIE=0	报警中断无效
		AIE=1	报警中断有效
0	TIE	TIE=0	定时器中断无效
		TIE=1	定时器中断有效

注: 若 AF 和 AIE 都有效, 则 INT一直有效。

表 4: INT操作 (Bit TI_TP=1)

源时钟 (Hz)	INT周期	
	n=1	N>1
4096	1/8192	1/4096
64	1/128	1/64
1	1/64	1/64
1/60	1/64	1/64

注:

(1) TF 和INT同时有效;

(2) n 为倒计数定时器的数值, 当 n=0 时定时器停止工作。

时间与数据寄存器

表 5: 秒/VL 寄存器位描述 (地址 02h)

Bit	符号	值	描述
7	VL	0	保证准确的时钟/日历数据
		1	不能保证准确的时钟/日历数据
6-0	秒	00 ~ 59	代表 BCD 格式的实际秒数值 例如: 1011001 代表 59 秒

低电压检测器和时钟监控

PCF8563T 内嵌低电压检测器, 当 V_{DD} 低于 V_{Low} 时, 位 VL (Voltage Low, 秒寄存器的位 7) 被置 1, 用以指明可能产生不准确的时钟/日历信息, VL 标志位只可以用软件清除。当 V_{DD} 慢速降低 (例如用电池供电) 至 V_{Low} 时, 标志位 VL 被设置, 这时可能会产生中断。

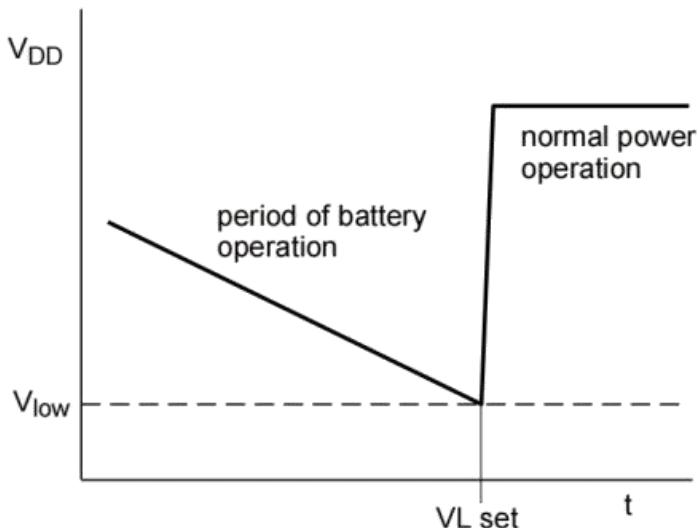


图 4 低电压检测器

表 6: 分钟寄存器位描述 (地址 03h)

Bit	符号	值	描述
7	—	—	无效
6-0	分钟	00 ~ 59	代表 BCD 格式实际分钟数值 例如: 1011001 代表 59 分

表 7: 小时寄存器位描述 (地址 04h)

Bit	符号	值	描述
7-6	—	—	无效
5-0	小时	00 ~ 23	代表 BCD 格式实际分钟数值 例如: 100011 代表 23 时

表 8: 日寄存器位描述 (地址 05h)

Bit	符号	值	描述
7-6	—	—	无效
5-0	日	01 ~ 31	代表 BCD 格式实际日数值 例如: 110001 代表 31 日

注: 若当前计数器的值为闰年, PCF8563T 自动给二月增加一个值, 使其成为 29 天。

表 9: 星期寄存器位描述 (地址 06h)

Bit	符号	值	描述
7-3	—	—	无效
2-0	星期	0 ~ 6	实际星期数值, 详见下表

表 10: 星期分配表

星期	Bit		
	2	1	0
星期日	0	0	0
星期一	0	0	1
星期二	0	1	0
星期三	0	1	1
星期四	1	0	0
星期五	1	0	1
星期六	1	1	0

表 11: 月/世纪寄存器位描述 (地址 07h)

Bit	符号	值	描述
7	C	0	显示世纪值为 X
		1	显示世纪值为 X+1
6-5	—	—	无效
4-0	月	01 ~ 12	代表 BCD 格式实际月数值 例如: 10010 代表 12 月

表 12: 年寄存器位描述 (地址 08h)

Bit	符号	值	描述
7-0	年	0-9	代表 BCD 格式的真实年数值 例如: 10011001 代表 99 年

注: 若年寄存器中的值从 99 变为 00, 世纪位会改变。

报警寄存器

地址 09h 到 0Ch 的寄存器含有报警信息。当一个或多个报警寄存器写入合法的分钟、小时、日或星期等数值, 且与之对应的 AE_X 被置为逻辑 0, 上述信息将与当前的分钟、小时、日和星期进行对比, 若数值相等, AF 将被置为逻辑 1, AF 保存设置值直到被软件清除为止。

AF 被清除后, 只有当时间增量与报警条件再次匹配时才能再次设置 AF。若与之对应的 AE_X 被置为逻辑 1, 报警寄存器将被忽略。

表 13: 分钟报警寄存器位描述 (地址 09h)

Bit	符号	值	描述
7	AE_M	0	分钟报警器有效
		1	分钟报警器无效
6-0	分钟报警	00 ~ 59	代表 BCD 格式的分钟报警数值 例如: 1011001 代表 59 分

表 14: 小时报警寄存器位描述 (地址 0Ah)

Bit	符号	值	描述
7	AE_H	0	小时报警器有效
		1	小时报警器无效
6	—	—	无效
5-0	小时报警	00 ~ 23	代表 BCD 格式的小时报警数值 例如: 100011 代表 23 时

表 15: 日报警寄存器位描述 (地址 0Bh)

Bit	符号	值	描述
7	AE_D	0	日报警器有效
		1	日报警器无效
6	—	—	无效
5-4	日报警	00 ~ 31	代表 BCD 格式日报警数值 例如: 110001 代表 31 日

表 16: 星期报警寄存器位描述 (地址 0Ch)

Bit	符号	值	描述
7	AE_W	0	星期报警器有效
		1	星期报警器无效
6-3	—	—	无效
2-0	星期报警	0 ~ 6	星期报警数值, 参考表 10

CLKOUT 频率寄存器

CLKOUT 引脚可以输出可编程的方波，CLKOUT 频率寄存器（地址 0Dh：参考表 18）决定方波的频率，CLKOUT 可以输出 32.768KHz（默认值），1024Hz，32Hz 以及 1Hz 的方波。CLKOUT 为开漏输出引脚，通电时有效，无效时为高阻态。

表 17：CLKOUT 频率寄存器位描述（地址 0Dh）

Bit	符号	值	描述
7	FE	0	CLKOUT 输出被抑制并被设置成高阻抗
		1	CLKOUT 输出有效
6-2	—	—	无效
1-0	FD[1:0]		CLKOUT 输出频率
		00	32.768KHz
		01	1024Hz
		10	32Hz
		11	1Hz

定时器寄存器

8 位的定时器倒计数数值寄存器（地址 0Fh）由定时器控制寄存器（地址 0Eh）控制，定时器控制寄存器用于设定定时器的频率（4096，64，1 或 1/60Hz），以及设定定时器有效或无效。定时器从软件设置的 8 位二进制数倒计数，在每次倒计时结束时，定时器设置标志位 TF（参考表 3），TF 只能通过软件清除，设置后的 TF 能在引脚 IN T 处生成一个中断，每个倒计数周期产生一个脉冲作为中断信号，TI_TP（参考表 3）控制中断产生的条件。当读取定时器时，返回当前倒计数的数值。

为了精确读回倒计数数值，建议读取两遍并且检查读回的数值，即 I²C 总线时钟 SCL 的频率为所选定时器时钟频率的至少两倍。

表 18：定时器控制寄存器位描述（地址 0Eh）

Bit	符号	值	描述
7	TE	0	定时器无效
		1	定时器有效
6-2	—	—	无效
1-0	TD[1:0]		定时器时钟频率
		00	4069Hz
		01	64Hz
		10	1Hz
		11	1/60Hz

注：上述标志位决定倒计数定时器的时钟频率，不使用时应将 TD[1:0]设置为“11”（1/60Hz）以节约能源。

表 19: 定时器倒计数数值寄存器位描述 (地址 0Fh)

Bit	符号	值	描述
7-0	定时器倒计数数值	00h-FFh	倒计数数值“n”倒计数周期=n/时钟频率

表 20: 定时器倒计数数值

Bit	7	6	5	4	3	2	1	0
定时器倒计数数值	128	64	32	16	8	4	2	1

2. EXT_CLK 测试模式

测试模式用于在线测试，建立测试模式和控制 RTC 的操作。

测试模式由控制/状态寄存器 1 的位 TEST1 设定，这时 CLKOUT 引脚成为输入引脚。在测试模式状态下，通过 CLKOUT 引脚输入的频率信号替代芯片内 64Hz 频率信号，每 64 个上升沿将会产生 1 秒的时间增量。

输入 CLKOUT 引脚的频率信号脉宽应当不低于 300ns，最大周期应当不超过 1000ns。芯片内的 64Hz 时钟，在 CLKOUT 引脚输入频率信号后，被一个 2^6 预分频器分为 1Hz。预分频器可以通过 STOP 设置为已知状态，对 STOP 进行设置，预分频器可被复位为 0 (在预分频器再次运行之前，必须对 STOP 进行清除)。

进入 STOP 状态后，当有 32 个上升沿输入 CLKOUT 管脚，将首次产生 1 秒钟的时间增量。此后，每 64 个上升沿产生 1 秒钟的时间增量。

注：EXT_CLK 测试模式下，时钟不与芯片内 64Hz 时钟同步，也不能确定预分频状态。

操作举例

- (1) 进入 EXT_CLK 测试模式 (控制/状态寄存器 1 的位 7 TESE1=1)
- (2) 设置 STOP (控制/状态寄存器 1 的位 5 STOP=1)
- (3) 清除 STOP (控制/状态寄存器 1 的位 5 STOP=0)
- (4) 设置时间寄存器 (秒、分钟、小时、日、星期、月/世纪和年) 为期望值
- (5) 给 CLKOUT 引脚提供 32 个时钟脉冲
- (6) 观察时间寄存器的第一次变化
- (7) 给 CLKOUT 引脚提供 64 个时钟脉冲
- (8) 观察时间寄存器的第二次变化，需要读时间寄存器附加增量时，重复步骤 7 和 8

RESET

PCF8563T 包括一个内部复位电路，当振荡器停止工作时，复位电路开始工作。在复位状态下，I²C 总线被初始化，包括地址指针，所有寄存器都根据表 21 进行设置。复位期间无法进行 I²C 总线通信。

表 21：寄存器复位数值

地址	寄存器名称	Bit							
		7	6	5	4	3	2	1	0
00h	控制/状态寄存器 1	0	x	0	x	1	x	x	x
01h	控制/状态寄存器 2	x	x	x	0	0	0	0	0
02h	秒/VL	1	x	x	x	x	x	x	x
03h	分钟	x	x	x	x	x	x	x	x
04h	小时	x	x	x	x	x	x	x	x
05h	日	x	x	x	x	x	x	x	x
06h	星期	x	x	x	x	x	x	x	x
07h	月/世纪	x	x	x	x	x	x	x	x
08h	年	x	x	x	x	x	x	x	x
09h	分钟报警	1	x	x	x	x	x	x	x
0Ah	小时报警	1	x	x	x	x	x	x	x
0Bh	日报警	1	x	x	x	x	x	x	x
0Ch	星期报警	1	x	x	x	x	x	x	x
0Dh	时钟频率控制	1	x	x	x	x	x	0	0
0Eh	定时器控制	0	x	x	x	x	x	1	1
0Fh	定时器倒计数值	x	x	x	x	x	x	x	x

注：标记为 x 的寄存器在通电时未定义，在重置时保持不变。

电源复位 (POR) 失败模式

POR 的持续时间直接与振荡器的启动时间相关。一种内嵌的长时间启动的电路可使 POR 失效，这样可提升设备的测试速度。此模式的设定要求 I²C 总线引脚 SDA 和 SCL 的信号波形如下图所示，所有时间值为所需的最小值。

一旦进入失败模式，芯片立即停止工作，操作通过 I²C 总线进入 EXT_CLK 测试模式。设置位 TESTC 置逻辑 0 来清除失败模式，再次进入失败模式只有在设置 TESTC 为逻辑 1 后进行。在普通模式时 TESTC 置逻辑 0 没有意义，除非想阻止进入 POR 失败模式。

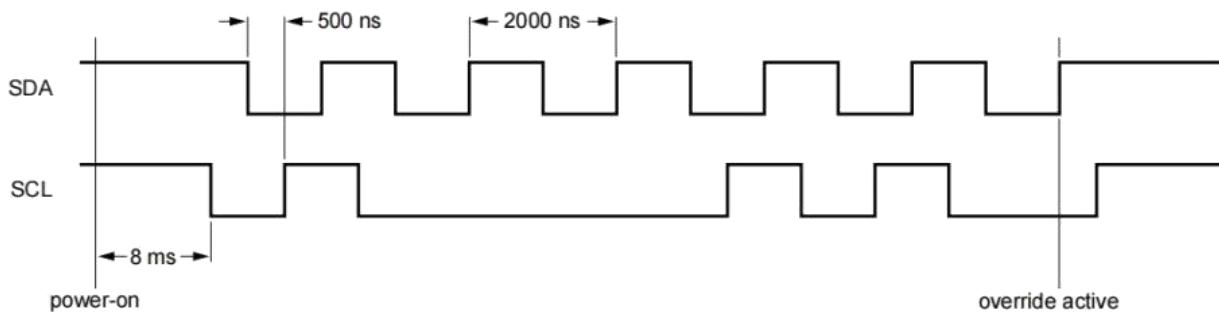


图 5 POR 失败时序图

串行接口

PCF8563T 的串行接口为 I²C 总线。

I²C 总线特性

I²C 总线用两条线在芯片和模块间传递信息，这两条线分别为串行数据线 (SDA) 和串行时钟线(SCL)。这两条线必须用一个上拉电阻与正电源相接，其数据只有在总线不忙时才可传送。

系统配置参考下图，产生信号的设备是传送器，接收信号的设备是接收器，控制信号的设备是主设备，受前者控制的设备是从设备。



图 6 I²C 总线系统配置图

启动 (START) 和停止 (STOP) 条件

参考下图，总线不忙时，数据线和时钟线都保持高电平。数据线在下降沿且时钟线为高电平，此状态为启动条件 (S) ；数据线在上升沿且时钟线为高电平，此状态为停止条件 (P) 。

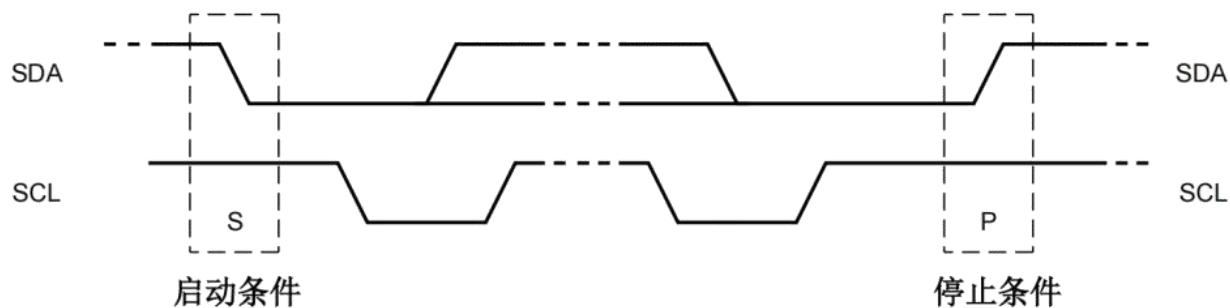


图 7 I²C 总线启动和停止条件

位传送

参考下图，每个时钟脉冲传送一个数据位，数据线 (SDA) 上的数据在时钟脉冲高电平时必须保持不变，否则数据线 (SDA) 上的数据将被当成控制信号。

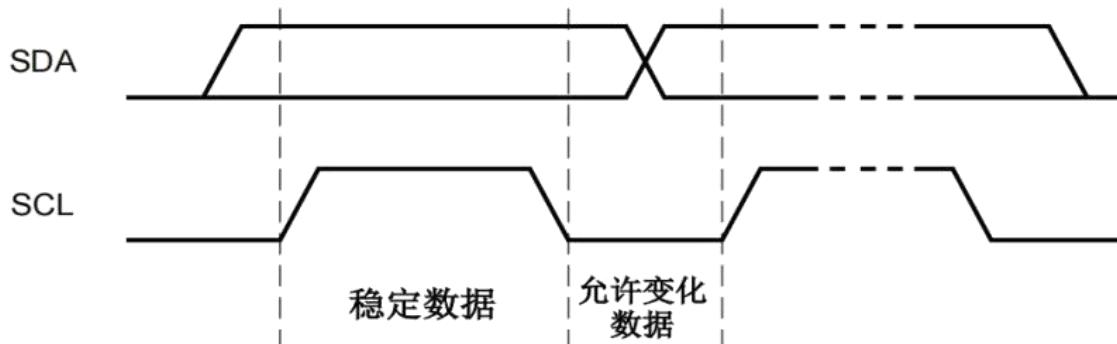


图 8 I²C 总线位传送

标志位

在启动条件和停止条件之间，传送器传送给接收器的数据量无限制。每 8 个字节后加一个标志位，传送器产生高电平的标志位，此时主设备产生一个附加标志时钟脉冲。

从接收器每接收一个字节都必须紧接着产生一个标志位，主接收器每接收从传送器的一个字节也必须紧接着产生一个标志位。

在标志位时钟脉冲出现时，SDA 线应保持低电平（需考虑启动和保持时间）。传送器应在从设备接收到最后一个字节时变为低电平，使接收器产生标志位，此时主设备可产生停止条件（见下图）。

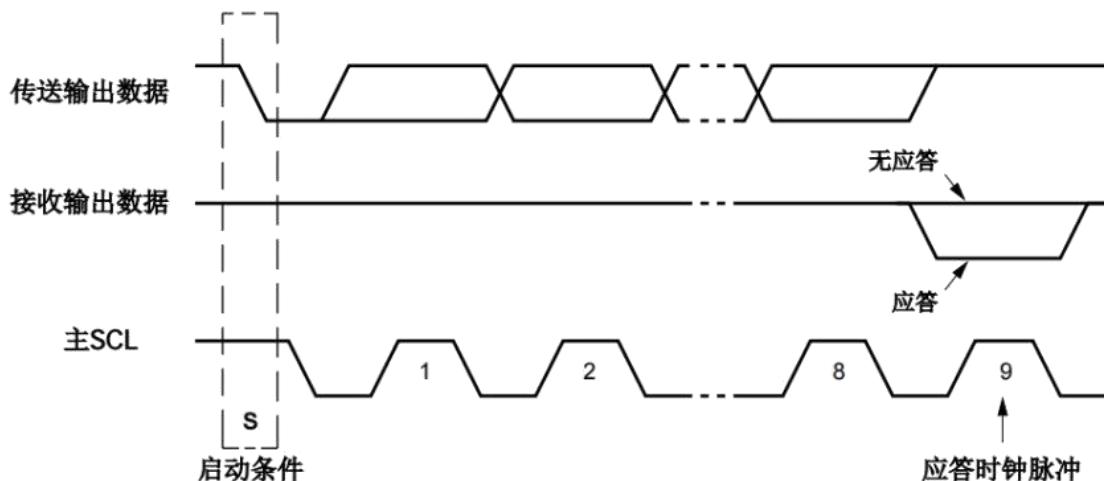


图 9 I²C 总线标志位

I²C 总线协议

用 I²C 总线传递数据前，接收的设备应先标明地址，在 I²C 总线启动后，这个地址与第一个传送字节一起被传送。PCF8563T 可以作为一个从接收器或作为一个从传送器，此时时钟信号线（SCL）只能是输入信号线，数据信号线（SDA）是一条双向信号线。

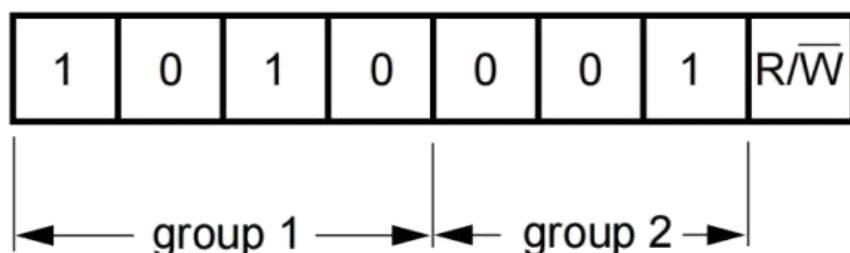


图 10 从地址

时钟/日历芯片读/写周期中 I²C 总线的配置参考下面三图，图中字地址是四个位的数，用于指出下一个访问的寄存器，字地址的高四位无用。

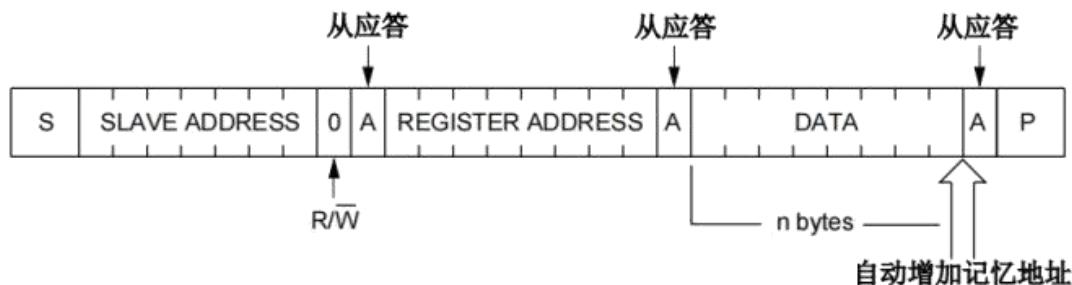


图 11 主传送器到从接收器 (写模式)

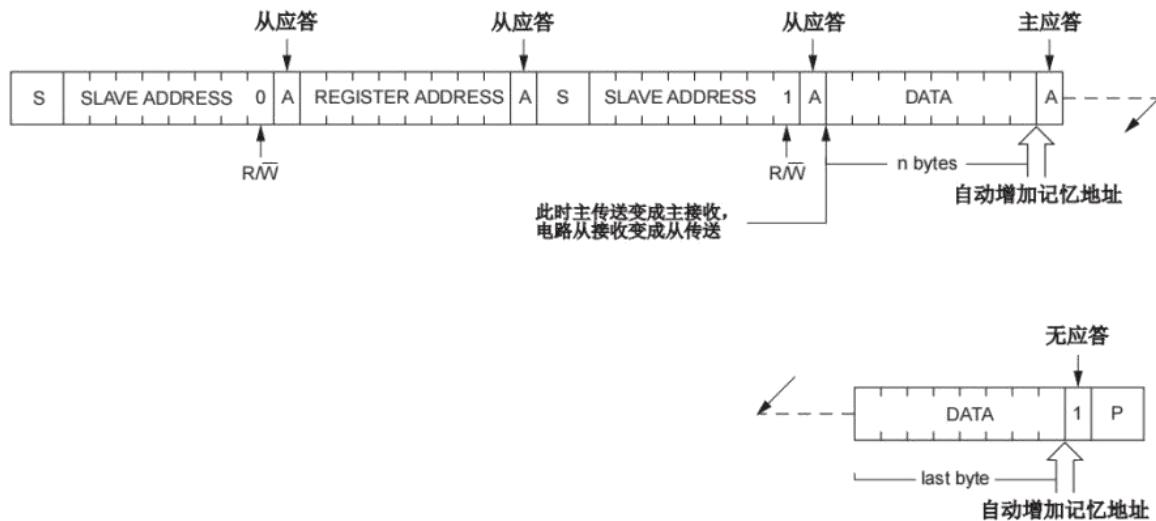


图 12 设置字地址后主设备读数据 (写字地址: 读数据)

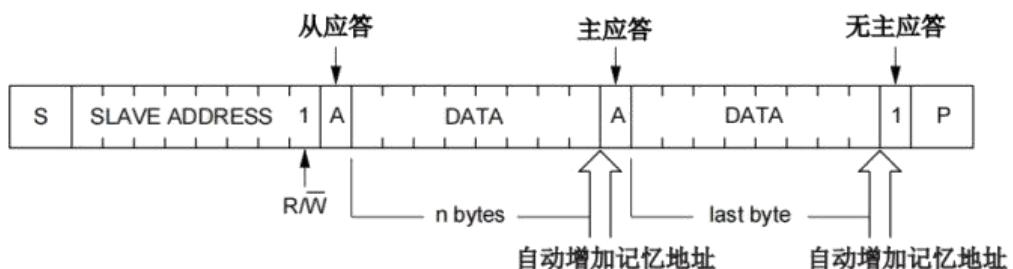


图 13 主设备读从设备第一个字节数据后的数据 (读模式)

典型应用图

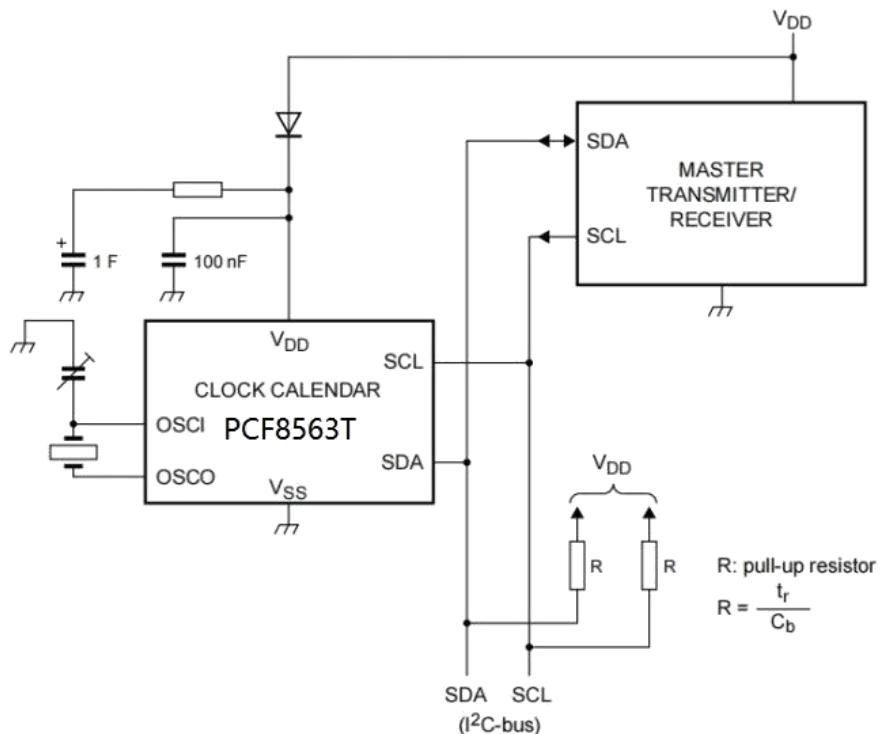
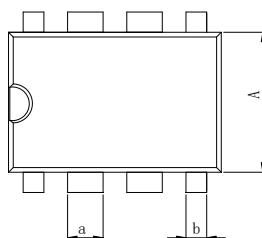
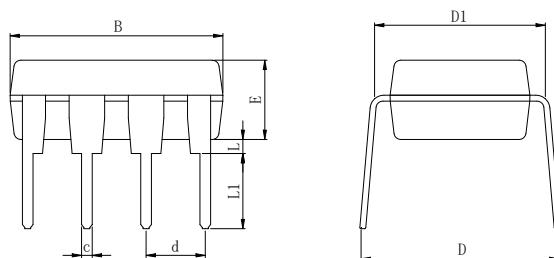


图 14 典型应用图

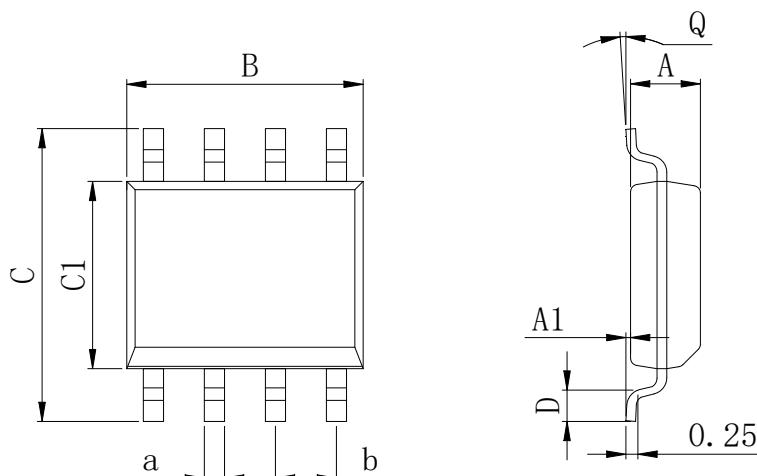
封装外形尺寸

DIP-8



Dimensions In Millimeters(DIP-8)											
Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	9.00	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	9.50	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

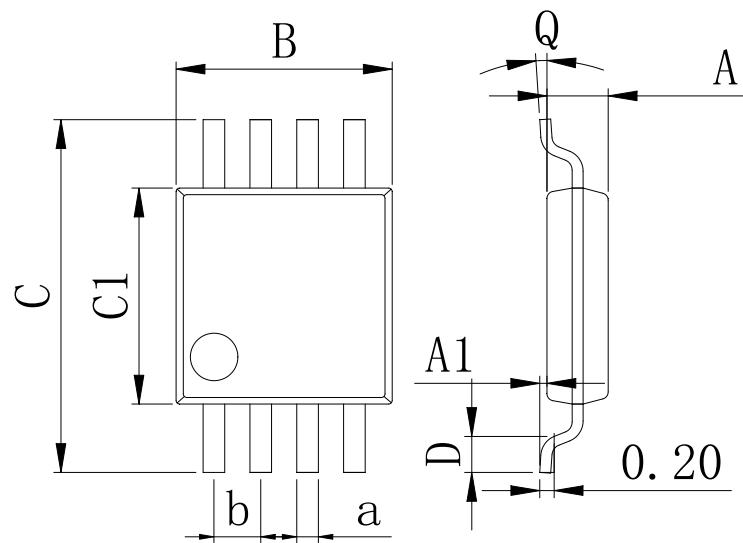
SOP-8 (150mil)



Dimensions In Millimeters(SOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.90	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.45	

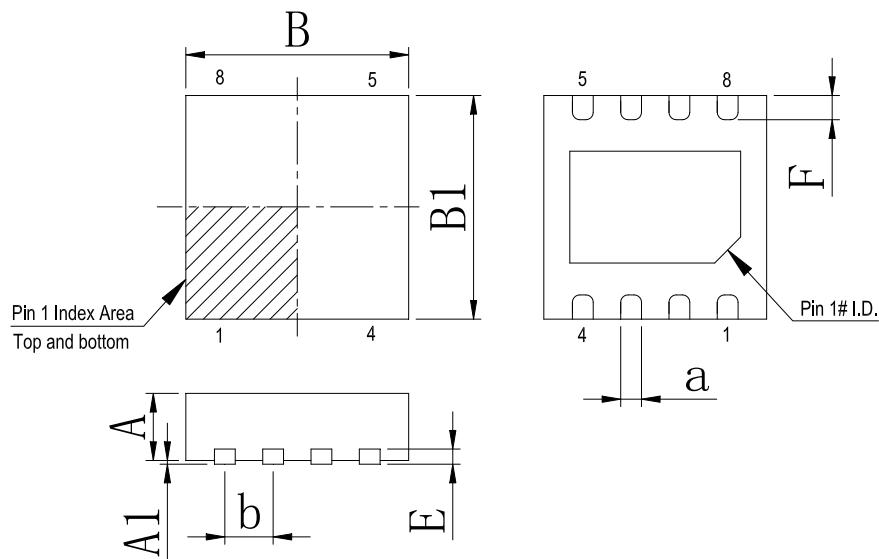
封装外形尺寸

MSOP-8



Dimensions In Millimeters(MSOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.80	0.05	2.90	4.75	2.90	0.35	0°	0.25	0.65 BSC
Max:	0.90	0.20	3.10	5.05	3.10	0.75	8°	0.35	

DFN-8 2*2



Dimensions In Millimeters(DFN-8 2*2)									
Symbol:	A	A1	B	B1	E	F	a	b	
Min:	0.85	0	1.90	1.90	0.15	0.25	0.18	0.50TYP	
Max:	0.95	0.05	2.10	2.10	0.25	0.45	0.30		

修订历史

版本编号	日期	修改内容	页码
V1.0	2013-8	新修订	1-17
V1.1	2025-1	文档重新格式化	1-21

重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。