



# HCT6521 数据手册

Version:

1.4

目录

图片列表 ..... ii

表格列表 ..... iii

概述 ..... 1

主要功能 ..... 1

1. AC 与 DC 特性 ..... 2

    1.1. 极限参数 ..... 2

    1.2. 工作参数 ..... 2

    1.3. ESD/LU 性能 ..... 3

    1.4. GPIO 特性 ..... 3

    1.5. ADC 特性 ..... 4

        1.5.1. ADC 噪声和有效位 ..... 5

        1.5.2. MODE=1 时的 ADC 噪声和有效位 ..... 6

2. 封装 ..... 8

    2.1. 引脚定义 ..... 8

    2.2. 封装尺寸 ..... 10

3. 模块功能 ..... 11

    3.1. 电源管理模块 ..... 11

    3.2. 高频 RCH 时钟 ..... 11

    3.3. BGP 电路 ..... 12

    3.4. PGA 电路 ..... 12

    3.5. Sigma-Delta ADC ..... 12

    3.6. 数字滤波器 ..... 12

    3.7. 功耗模式 ..... 12

    3.8. SPI 接口 ..... 12

4. SPI 接口协议 ..... 13

    4.1. 读写命令帧 ..... 13

    4.2. 转换命令帧 ..... 15

    4.3. SPI CRC 校验 ..... 15

    4.4. SPI 接口时序 ..... 16

        SPI 写时序 ..... 16

        SPI 读时序 ..... 16

5. 寄存器描述 ..... 18

    5.1 寄存器地址 ..... 18

    5.2 ANA\_REGIN 寄存器 ..... 18

    5.3 数据处理 ..... 19

6. 应用框图 ..... 20

    6.1. 桥式传感器 ..... 20

    6.2. 通用传感器 ..... 21

7. 版本历史 ..... 22

# 图片列表

Figure 2-1 HCT6521 芯片引脚图 ..... 8

Figure 2-2 HCT6521 封装尺寸 ..... 1 0

Figure 3-1 HCT6521 模块功能图 ..... 1 1

Figure 4-1 SPI 寄存器写命令帧时序 ..... 1 4

Figure 4-2 SPI 寄存器读命令帧时序 ..... 1 4

Figure 4-3 SPI 转换命令帧的时序 ..... 1 5

Figure 6-1 HCT6521 应用图 1 ..... 2 0

Figure 6-2 HCT6521 应用图 2 ..... 2 1

表格列表

Table 1-1 极限参数表 ..... 2

Table 1-2 工作参数表 ..... 2

Table 1-3 ESD/Latch-Up 性能指标 ..... 3

Table 1-4 GPIO 特性表 ..... 3

Table 1-5 ADC 性能指标表 ..... 4

Table 1-6 等效输入 RMS 噪声(uV) ..... 5

Table 1-7 ENOB ..... 5

Table 1-8 Noise Free Bits ..... 6

Table 1-9 等效输入 RMS 噪声(uV) ..... 6

Table 1-10 ENOB ..... 6

Table 1-11 Noise Free Bits ..... 7

Table 2-1 HCT6521 引脚定义 ..... 9

Table 5-1 寄存器地址表 ..... 1 8

Table 5-2 ANA\_REGIN 定义 ..... 1 8

# 概述

HCT6521 为一款 SPI 接口的单通道、24 位高精度 ADC 芯片，内置 1/32/64/128 倍可编程的低噪声放大器、高精度 Sigma-Delta ADC，高频内部 RC 时钟源。

ADC 实际有效精度（ENOB）为 19.8bit@128 倍 PGA，等效输入噪声低至  $16\text{nV}/\sqrt{\text{Hz}}$ ，零漂 5uV。

可用于各类电子秤、分析天平、工业过程控制、直流/交流电能测量、耳温枪等需要高精度、低零漂的应用场合。

## 主要功能

- 工作电压范围：2.5~5.5V
- 工作电流：
  - 工作模式：0.7mA
  - 低功耗模式：0.3uA
- 内置低噪声放大器，1/32/64/128 倍可灵活配置
- 24 位高精度低零漂 Sigma-Delta ADC
  - 支持 2 种数据率，10/20Hz
  - 线性度 0.001% FS
  - 噪声水平： $16\text{nV}/\sqrt{\text{Hz}}$  @ 128 倍 PGA
  - 零漂：5uV@ 64/128 倍 PGA
- 集成 3.9MHz 内部高频 RC 时钟，-40~85℃ 范围内温漂 1%
- 集成 20ppm/℃ 的基准参考电压源，默认使用外部输入的基准参考电压
- 内置低阻电源开关，可用于控制桥式传感器电阻通路以节省功耗
- SPI 接口
  - 支持二线 SPI 接口
  - 支持最高 2M 通信时钟
  - 支持单一寄存器读写
  - 支持写入读取的 CRC 校验保护
- 工作温度范围：-40~+85℃
- 储存温度范围：-40~+125℃
- 封装样式：SOP8

# 1. AC 与 DC 特性

## 1.1. 极限参数

当外部输入或是环境参数超过下面条件时，很可能对芯片造成损坏或是缩短其使用寿命。下表只代表会造成损坏的范围，不代表可以正常工作的范围。

Table 1-1 极限参数表

| Symbol    | Ratings                         | Min  | Max  | Unit |
|-----------|---------------------------------|------|------|------|
| AVDD/DVDD | 电源电压                            | -0.3 | +6   | V    |
| Vsig      | 信号输入信号                          | -0.3 | +6   | V    |
| TS        | 存储温度                            | -50  | +150 | ℃    |
| TJ        | Junction Temperature under bias | -40  | +125 | ℃    |

## 1.2. 工作参数

Table 1-2 工作参数表

| Symbol    | Parameter | Min | Typ | Max | Unit |
|-----------|-----------|-----|-----|-----|------|
| AVDD/DVDD | IO 口电压    | 2.5 | 5   | 5.5 | V    |
| IACTIVE   | 工作电流      |     | 0.7 |     | mA   |
| IPD       | 休眠电流      |     | 0.3 |     | uA   |
| VPOR      | 上电复位电压    | 1.9 | 2   | 2.1 | V    |
| TA        | 温度范围      | -40 | 25  | 85  | ℃    |

### 1.3. ESD/LU 性能

Table 1-3 ESD/Latch-Up 性能指标

| Symbol   | Parameter            | Min   | Max  | Unit |
|----------|----------------------|-------|------|------|
| ESD(HBM) | HBM 模型的 ESD 放电电压     | -4000 | 4000 | V    |
| Latch-Up | Latch-Up 测试电流 (@85℃) | -200  | 200  | mA   |

### 1.4. GPIO 特性

Table 1-4 GPIO 特性表

| Symbol | Parameter            | DVDD | Min  | Typ  | Max  | Unit |
|--------|----------------------|------|------|------|------|------|
| VIH    | 输入信号高阈值              | 5V   | 4    |      | 5.5  | V    |
| VIL    | 输入信号低阈值              | 5V   | -0.3 |      | 1    | V    |
| VT+    | 施密特由低变高电压的阈值         | 5V   | 2.72 | 2.92 | 3.17 | V    |
| VT-    | 施密特由高变低电压的阈值         | 5V   | 1.85 | 2    | 2.17 | V    |
| IIH    | 输入高电平的电流             | 5V   |      |      | +1   | uA   |
| IIL    | 输入低电平的电流             | 5V   | -1   |      |      | uA   |
| VOL    | 输出低电平<br>(@IOL 电流条件) | 5V   |      |      | 0.4  | V    |
| VOH    | 输出高电平<br>(@IOH 电流条件) | 5V   | 4    |      |      | V    |
| IOL    | 输出低电平电流@VOL (max)    | 5V   | 4.9  | 8.8  | 13.9 | mA   |
| IOH    | 输出高电平电流@VOH (min)    | 5V   | 4.9  | 8.8  | 13.9 | mA   |

## 1.5. ADC 特性

Table 1-5 ADC 性能指标表

说明:以下指标如无特别说明，都是在 AVDD=5V，VREFP=5V 条件下测得。

| Parameter            | Min                     | Typ                        | Max                     | Unit               |
|----------------------|-------------------------|----------------------------|-------------------------|--------------------|
| 精度                   |                         |                            |                         |                    |
| 线性度 (Linearity)      |                         | $\pm 0.001$                |                         | %FS                |
| 有效位数 (ENOB)          |                         | 19.8@PGA=128<br>21.5@PGA=1 |                         | BIT                |
| 等效噪声密度 (Noise Floor) |                         | 16                         |                         | nV/ $\sqrt{Hz}$    |
| 零漂 (Offset)          |                         | 500/PGA                    | 640/PGA                 | uV                 |
| 零漂温漂 (Offset drift)  |                         | 15                         | 20                      | nV/°C              |
| 增益误差 (Gain error)    |                         | 0.6                        | 0.8                     | %                  |
| 增益温漂 (Gain drift)    |                         | 3                          | 4                       | ppm/°C             |
| 信号输入                 |                         |                            |                         |                    |
| 输入信号共模范围             | AVSS                    |                            | AVDD                    | V                  |
| 输入信号幅度               | $-\frac{REF}{2 * GAIN}$ |                            | $+\frac{REF}{2 * GAIN}$ | REF=<br>VREFP-REFN |
| 差分输入电流               |                         | 2                          |                         | nA                 |
| 信号输入阻抗               |                         | >1G                        |                         | $\Omega$           |
| 输入共模抑制比 (CMRR)       |                         | 110                        |                         | dB                 |
| 基准电压                 |                         |                            |                         |                    |
| VREFP                | 1                       |                            | AVDD-AVSS               | V                  |
| 内置基准电压               | 1.18                    | 1.19                       | 1.20                    | V                  |
| 内置基准电压温度系数           |                         | 20                         |                         | ppm/°C             |
| 时钟                   |                         |                            |                         |                    |

|                     |         |                               |         |     |
|---------------------|---------|-------------------------------|---------|-----|
| ADC 转换速率（Data Rate） | 10      |                               | 20      | Hz  |
| 内部 RC 时钟频率          | 3.9-15% | 3.9                           | 3.9+15% | MHz |
| 电源                  |         |                               |         |     |
| AVDD 电源范围           | 2.5     | 5                             | 5.5     | V   |
| 电源抑制比（PSRR）         |         | 110                           |         | dB  |
| 正常工作电流              |         | 0.7@32/64/128PGA<br>0.31@1PGA |         | mA  |
| 休眠电流                |         | 0.3                           |         | uA  |

1.5.1. ADC 噪声和有效位

Table 1- 6 等效输入 RMS 噪声(uV)

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br>(Hz) | 噪声(uV)@PGA(倍) |       |       |       |
|--------------|---------------|-------|-------|-------|
|              | 128           | 64    | 32    | 1     |
| 10           | 0.055         | 0.059 | 0.074 | 1.629 |
| 20           | 0.078         | 0.084 | 0.105 | 2.304 |

Table 1- 7 ENOB

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br>(Hz) | ENOB @PGA(倍) |      |      |      |
|--------------|--------------|------|------|------|
|              | 128          | 64   | 32   | 1    |
| 10           | 19.4         | 20.3 | 21.0 | 21.5 |
| 20           | 18.9         | 19.8 | 20.5 | 21.0 |

Table 1- 8 Noise Free Bits

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br>(Hz) | Noise Free bits @PGA(倍) |      |      |      |
|--------------|-------------------------|------|------|------|
|              | 128                     | 64   | 32   | 1    |
| 10           | 16.9                    | 17.8 | 18.5 | 19.0 |
| 20           | 16.4                    | 17.3 | 18.0 | 18.5 |

### 1.5.2. MODE=1 时的 ADC 噪声和有效位

将寄存器里的 MODE 位配置为 1，可提高 ENOB 约 0.4bit。

Table 1-9 等效输入 RMS 噪声(uV)

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br>(Hz) | 噪声(uV)@PGA(倍) |       |       |       |
|--------------|---------------|-------|-------|-------|
|              | 128           | 64    | 32    | 1     |
| 10           | 0.042         | 0.047 | 0.064 | 1.629 |
| 20           | 0.059         | 0.066 | 0.091 | 2.304 |

Table 1- 10 ENOB

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br>(Hz) | ENOB @PGA(倍) |      |      |      |
|--------------|--------------|------|------|------|
|              | 128          | 64   | 32   | 1    |
| 10           | 19.8         | 20.7 | 21.2 | 21.5 |
| 20           | 19.3         | 20.2 | 20.7 | 21.0 |

Table 1- 11 Noise Free Bits

说明:以下指标如无特别说明，都是在 AVDD=VREFP=5V 条件下测得。

| 数据码率<br><br>(Hz) | Noise Free bits @PGA(倍) |      |      |      |
|------------------|-------------------------|------|------|------|
|                  | 128                     | 64   | 32   | 1    |
| 10               | 17.3                    | 18.2 | 18.7 | 19.0 |
| 20               | 16.8                    | 17.7 | 18.2 | 18.5 |

## 2. 封装

### 2.1. 引脚定义

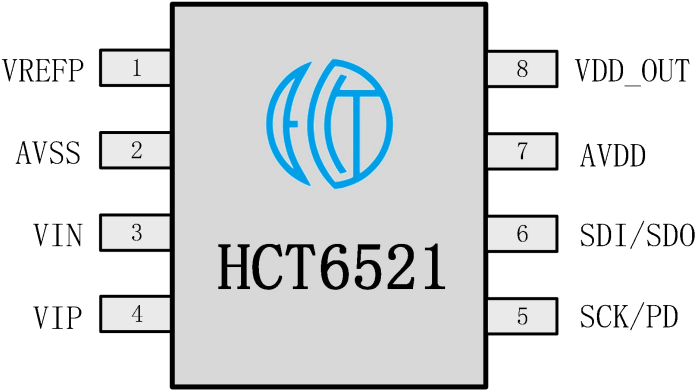


Figure 2- 1 HCT6521 芯片引脚图

Table 2- 1 HCT6521 引脚定义

| 引脚 | 名称      | 类型    | 描述                                                                                                                                                                                  |
|----|---------|-------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | VREFP   | 输入/输出 | 基准电压源正输入端，桥式传感器应用可连至 VDD_OUT，或外部基准源。该引脚外部需连接 1uF 电容到地<br>如果配置为使用内部基准源，则该引脚为输出，外部仅连接 1uF 电容，不可连至其他电源                                                                                 |
| 2  | AVSS    | 地     | 模拟地                                                                                                                                                                                 |
| 3  | VIN     | 输入    | 通道 1 信号负输入端                                                                                                                                                                         |
| 4  | VIP     | 输入    | 通道 1 信号正输入端                                                                                                                                                                         |
| 5  | SCK/PD  | 输入    | SPI 时钟输入/PD 信号<br>SCK/PD 引脚的信号，如超过 100us 为 ‘1’，则芯片进入睡眠模式<br>SCK/PD 引脚的信号，如超过 100us 为 ‘0’，则芯片进入转换工作模式<br>在转换工作模式，SCK 用于读取 ADC 转换数据，详见 SPI 接口章节<br>在睡眠模式，SCK 用于读、写内部配置寄存器，详见 SPI 接口章节 |
| 6  | SDI/SDO | 输入/输出 | SPI 数据输入/SPI 数据输出，芯片内部有 300k 欧姆的上拉电阻                                                                                                                                                |
| 7  | AVDD    | 电源    | 模拟电源，AVDD 和 AVSS 之间接一个大于等于 1uF 的瓷片电容                                                                                                                                                |
| 8  | VDD_OUT | 输出    | 内部通过一个开关连至 AVDD 引脚。芯片进入转换工作状态后该开关即导通，可给桥式传感器供电，同时作为 ADC 基准连至 VREFP 引脚。进入睡眠模式时，开关断开以节省功耗                                                                                             |

2.2. 封装尺寸

SOP8:

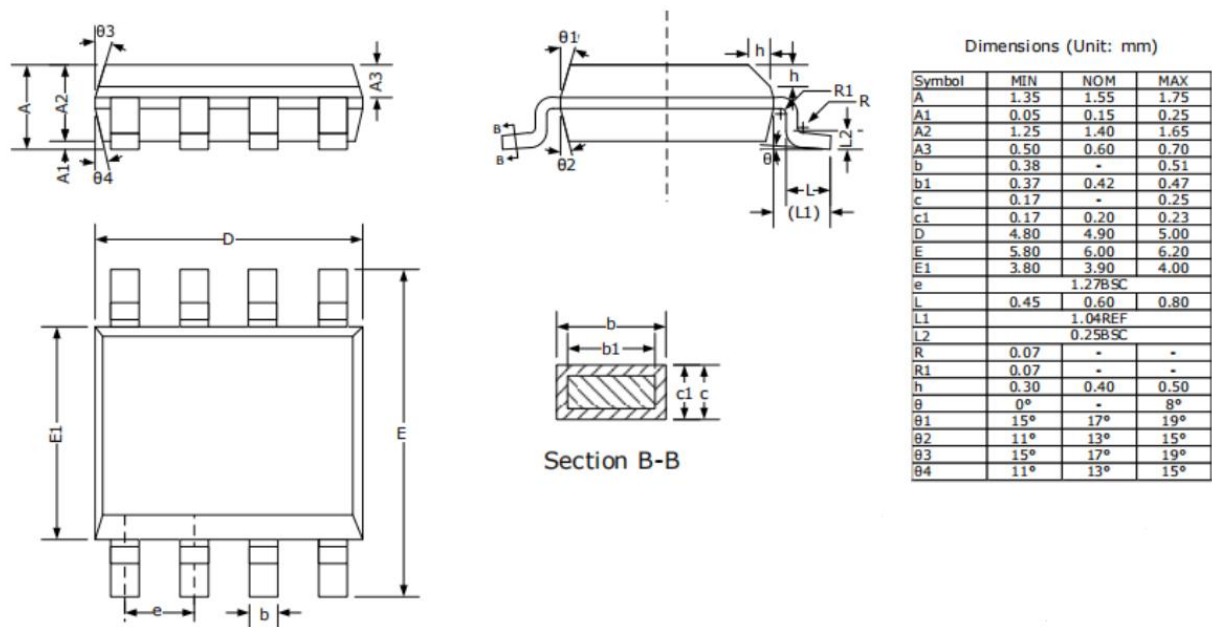


Figure 2-2 HCT6521 封装尺寸

### 3. 模块功能

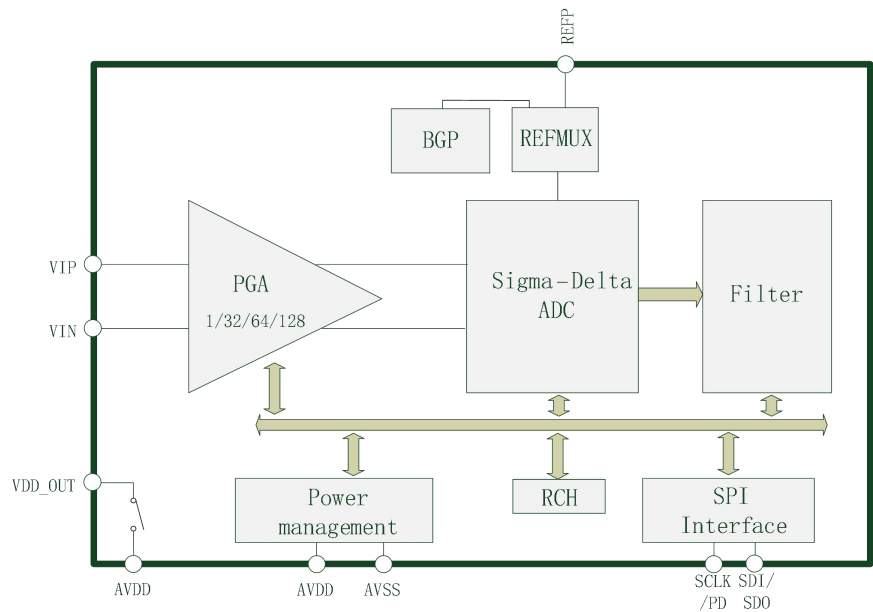


Figure 3-1 HCT6521 模块功能图

如上图所示，芯片内部包含电源管理模块、内部基准源（BGP）模块、高频 RCH 时钟、可编程增益放大器（PGA）、Sigma-Delta ADC 模块、数字滤波器模块、SPI 接口模块。

#### 3.1. 电源管理模块

芯片由 AVDD/AVSS 单电源供电，正常工作的供电范围为 2.5~5.5V。

电源模块内置上电复位（POR）电路，在上电之初将为芯片提供复位信号。

电源模块还提供了一个内阻为 10 欧的开关，将 VDD\_OUT 引脚连到 AVDD 引脚。若连续维持 SCK 为高电平超过 100us，则进入寄存器读写模式（不读写寄存器时芯片处于低功耗模式），此时开关断开。若连续维持 SCK 为低电平超过 100us，则进入 ADC 转换模式，此时开关自动打开。因此 VDD\_OUT 引脚输出的电压可作为桥式传感器激励源和 ADC 基准源。

#### 3.2. 高频 RCH 时钟

芯片内部集成 3.9MHz 的高频 RCH 时钟。

芯片内部 RCH 时钟在 -40~85 度范围内随温度的频率变化小于 1%，但芯片之间的 RCH 频率存在固有偏差。

### 3.3. BGP 电路

芯片内置高精度带隙基准（BGP）电路，产生 1.19V 的基准电压。该基准电压温度系数的典型值为 20ppm/°C。

在桥式传感器等应用下，采用外部输入的基准电压。外部基准从 VREFP 和 REFN 引脚接入，ANA\_REGIN 寄存器里的 BGPEN 采用默认的‘0’，此时内部产生的基准电压不起作用。

在无外部基准电压的应用下，需将 ANA\_REGIN 寄存器里的 BGPEN 配置为‘1’，则内部基准电压从 VREFP 和 REFN 送出，此时片外 VREFP 不可接至其他电源。

### 3.4. PGA 电路

芯片内部集成一个 1/32/64/128 倍可编程的高精度仪表放大器，增益可通过 ANA\_REGIN 寄存器里的 GA<1:0>进行设置。

### 3.5. Sigma-Delta ADC

芯片内集成一路高性能的 Sigma-Delta ADC，ADC 转换产生的高频量化码流送给后续的数字滤波器（DSP）电路进行处理，并最终得到 24BIT ADC 数据。

### 3.6. 数字滤波器

数字滤波器对 ADC 转换产生的高频量化码流进行处理，最终获得 24BIT ADC 数据。滤波器输出频率可通过 ANA\_REGIN 寄存器里的 DR 配置。

### 3.7. 功耗模式

芯片可通过连续维持 SCK 为高电平超过 100us，使芯片进入低功耗模式。此模式下 PGA/ADC/RCH 等模块都会关闭，功耗 0.3uA。

### 3.8. SPI 接口

SPI 接口部分详见 [SPI 接口协议](#) 章节。

## 4. SPI 接口协议

SPI 接口分为两种命令帧，一种是用来读写寄存器的读写命令帧，另外一种是用来启动 ADC 转换的转换命令帧，两种命令帧不会同时存在，若连续维持 SCK 为高电平超过 100us，则进入寄存器读写模式，若连续维持 SCK 为低电平超过 100us，则进入 ADC 转换模式。

### 4.1. 读写命令帧

读写命令帧的第一帧为命令帧，格式如下

| Bit     |   |   |   |   |   |   |   |
|---------|---|---|---|---|---|---|---|
| 7       | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| Command |   |   |   |   |   |   |   |

| Bit  | 名称      | 描述                                               |
|------|---------|--------------------------------------------------|
| 7: 0 | Command | 命令值，支持以下命令<br>0xA5: 写入模拟控制寄存器<br>0xB5: 读取模拟控制寄存器 |

读写命令帧的第二帧为数据帧，格式如下

| Bit  |   |   |   |   |   |   |   |
|------|---|---|---|---|---|---|---|
| 7    | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| Data |   |   |   |   |   |   |   |

| Bit  | 名称   | 描述      |
|------|------|---------|
| 7: 0 | Data | 写入或读取数据 |

读写命令帧的第三帧为校验帧，格式如下

| Bit |   |   |   |   |   |   |   |
|-----|---|---|---|---|---|---|---|
| 7   | 6 | 5 | 4 | 3 | 2 | 1 | 0 |

|      |   |
|------|---|
| CRC7 | 1 |
|------|---|

| Bit  | 名称   | 描述                                                           |
|------|------|--------------------------------------------------------------|
| 7: 1 | CRC7 | 写入或读取 CRC7，写入时若 CRC7 检测错误，则该次写入忽略，读取时由芯片产生 CRC7 校验码由 MCU 端检查 |
| 0    |      | 结束 Bit，永远为 1                                                 |

下图为寄存器写命令帧时序

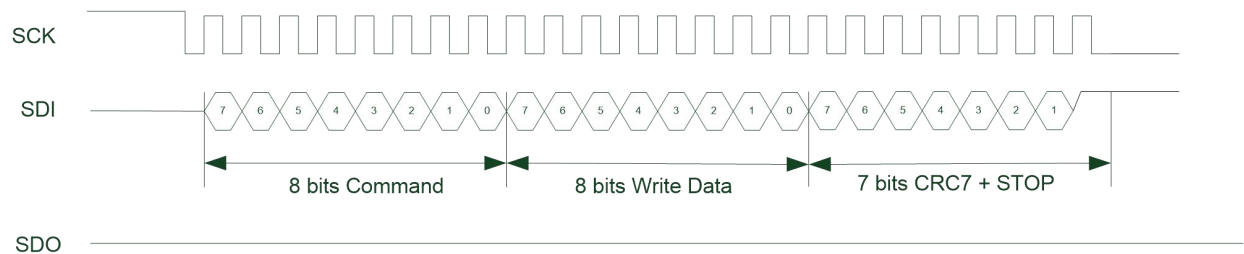


Figure 4- 1 SPI 寄存器写命令帧时序

下图为寄存器读命令帧时序

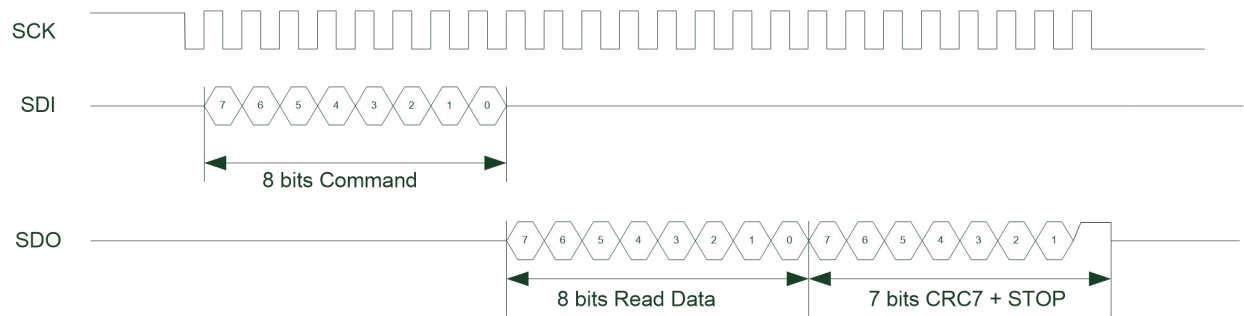


Figure 4- 2 SPI 寄存器读命令帧时序

## 4.2. 转换命令帧

转换模式不需要 SPI 发送命令进入，连续维持 SCK 为低电平超过 100us 就进入转换模式，然后 MCU 端等待 SDO Pin 拉低后即可开始读取 24 bits 数据，读取完后可以再发一个 SCK Pulse 确定 SDO 进入高阻抗的状态，SDO 在芯片内默认有上拉电阻拉高到 AVDD。

下图为转换命令帧的时序

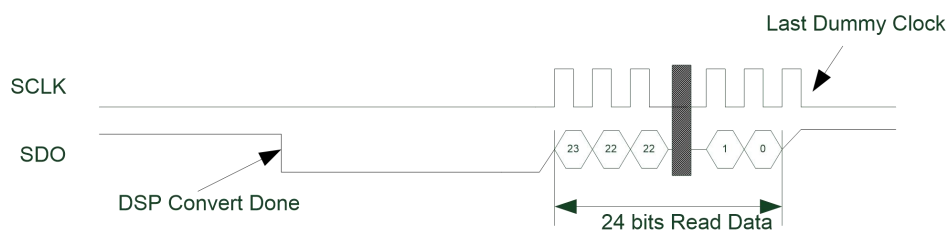


Figure 4- 3 SPI 转换命令帧的时序

## 4.3. SPI CRC 校验

CRC 校验帧是针对写入或是读数据做保障，每个 8 bits 数据都需计算其 CRC7 的结果。CRC7 是参考下面的公式进行运算：

$$X^7 + X^3 + 1$$

CRC7 的运算公式可以参考下面的范例程序。

```
shift_reg = data<<24;
```

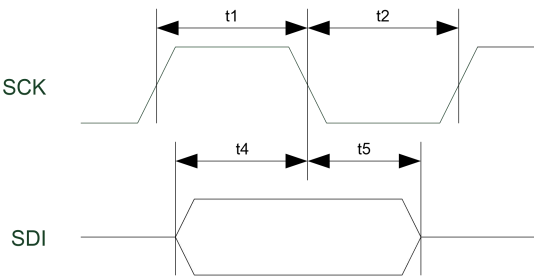
```
crc7 = 0x5A;
```

```
for (i=0;i<8;i=i+1) {
    if ((crc7>>6) != (shift_reg>>31))
        crc7 = ((crc7<<1)^0x09)&0x7F;
    else
        crc7 = (crc7<<1)&0x7F;
```

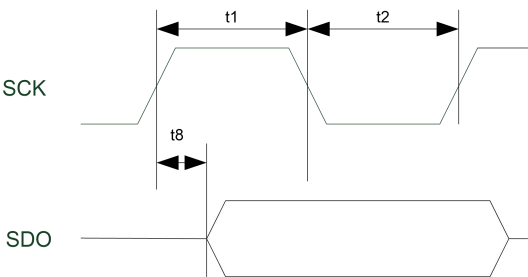
```
    shift_reg <<= 1;
}
```

举例来说，当数据为 0xA5 的情况，其 CRC7 的结果为 0x10。

4.4. SPI 接口时序



SPI 写时序



SPI 读时序

| 描述                | 标识    | 最小  | 典型 | 最大  | 单位  |
|-------------------|-------|-----|----|-----|-----|
| SPI 时序            |       |     |    |     |     |
| SPI 时钟频率          | SCK   | 0   |    | 2   | MHz |
| SPI 时钟脉宽          | t1(高) | 250 |    |     | ns  |
|                   | t2(低) | 250 |    |     | ns  |
| SDI 写时序           |       |     |    |     |     |
| DATA 领先时钟上升沿的建立时间 | t4    | 50  |    |     | ns  |
| DATA 在时钟沿后的稳定时间   | t5    | 100 |    |     | ns  |
| SDI 读时序           |       |     |    |     |     |
| SCK 下降沿到新数据输出延时   | t8    |     |    | 150 | ns  |

恒芯微电子---机密文件未经许可不得扩散

www.hctmicro.com

16

SPI 写入数据的时候，SDI 的数据是在 SCK 的上升沿变化，以便在芯片写入寄存器的时候有足够的建立和保持时间。芯片内部电路在 SCK 下降沿去读取 SDI 数据，并填入相应的内部寄存器中。

SPI 读出数据的时候，由 MCU 产生 SCK 去读。SDO 的数据变化是在 SCK 上升沿之后变化。

# 5. 寄存器描述

## 5.1 寄存器地址

HCT6521 内共有 1 个 8bit 寄存器，可以通过读写命令帧选择要读取或是写入的寄存器，下表列出寄存器对应的命令与初始值。

Table 5-1 寄存器地址表

| 写入命令 | 读取命令 | 名称        | 类型  | 位宽 | 描述      | 初始值  |
|------|------|-----------|-----|----|---------|------|
| 0xA5 | 0xB5 | ANA_REGIN | R/W | 8  | 模拟控制寄存器 | 0x00 |

下面开始针对寄存器做详细介绍。

## 5.2 ANA\_REGIN 寄存器

ANA\_REGIN 为模拟控制寄存器。

Table 5-2 ANA\_REGIN 定义

| 位置   | 名称    | 类型  | 描述                                                                      | Default |
|------|-------|-----|-------------------------------------------------------------------------|---------|
| 6    | DR    | R/W | ADC 输出频率选择<br>0: 10Hz<br>1: 20Hz                                        | 0x0     |
| 5    | BGPEN | R/W | 0: 使用 VREFP 引脚上的外部基准源<br>1: 开启内部 1.19V 基准，此时 VREFP 引脚上接一个滤波电容到地，不可外接基准源 | 0x0     |
| 4    | SHI   | R/W | ADC 输入信号内部短路<br>1: 短路                                                   | 0x0     |
| 2    | MODE  | R/W | 配置为 ‘1’ 可提高约 0.4bit 的 ENOB，功耗增加 800uA                                   | 0x0     |
| 1: 0 | GA    | R/W | ADC 增益设置<br>0: 128<br>1: 64                                             | 0x0     |

|  |  |  |       |  |
|--|--|--|-------|--|
|  |  |  | 2: 32 |  |
|  |  |  | 3: 1  |  |

5.3 数据处理

AD 值为 24 位数据，最高位为符号位， $2^{23}$  对应（基准电压/2），电压转换公式为：  
电压=AD 值/增益/ $2^{23}$ \*（基准电压/2）  
负数需要做补码处理：data = -(0xFFFFFFFF-data+1)，然后按照公式计算（data 为原始 AD 值）。



6.2. 通用传感器

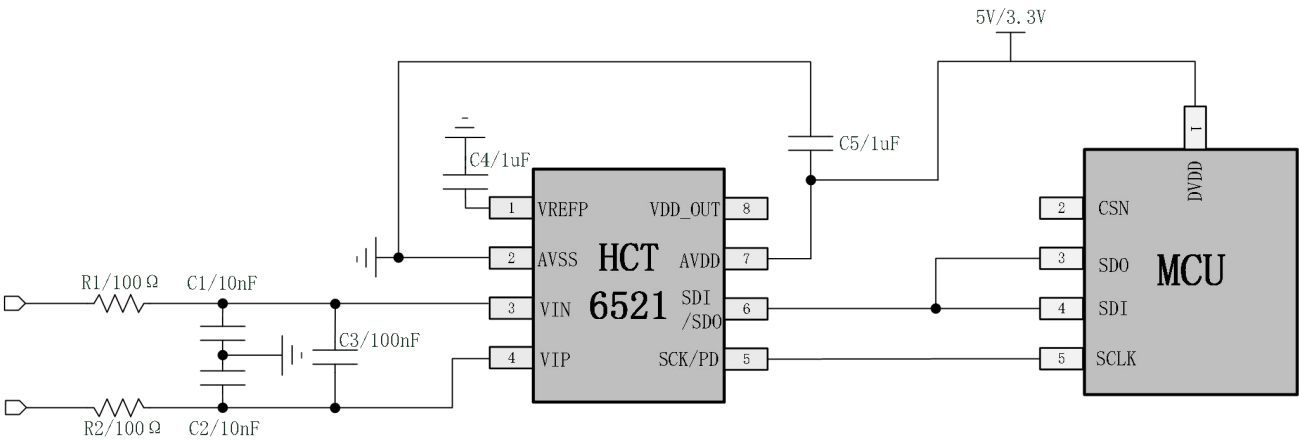


Figure 6-2 HCT6521 应用图 2

补充说明:

- VREFP 可使用芯片内部的 1.19V 基准源，需注意的是，芯片内部的基准源驱动能力不强，仅可为自身 ADC 提供基准，而不能给外部电路供电。VREFP 也可以连到外部的基准源芯片，此时 BGPEN 应设置为 ‘0’ 。
- 其余可参考上一部分说明。

## 7. 版本历史

| 日期         | 版本号 | 描述               |
|------------|-----|------------------|
| 2022.1.23  | 1.0 | 初始版本             |
| 2022.4.20  | 1.1 | 修订引脚部分说明，增加有效位表格 |
| 2022.6.8   | 1.2 | 修订模块功能说明         |
| 2022.9.15  | 1.3 | 更新 ADC 性能指标表精度数值 |
| 2023.11.24 | 1.4 | 增加 AD 数据处理说明     |