

## Hi7321 高精度无频闪调光降压 LED 恒流驱动器

## 1. 特性

- 支持 100:1 调光比
- 工作电压范围 6.5-75V
- 转换效率>95%
- 负载调整率 $\leq \pm 0.5\%$
- 低待机功耗
- 真正无频闪调光
- 支持调光频率超过 32K
- 支持 PWM 转模拟调光
- 内置 80V LDO 供电
- 恒流精度 $\leq \pm 3\%$
- 支持过温降电流
- 封装: ESOP8

## 2. 应用领域

- 0~10V 调光
- Dali 调光
- 智能照明
- 医疗照明

## 4. 芯片选型及订购

## 3. 说明

Hi7321 是一款外围电路简洁的宽调光比无频闪降压调光 LED 恒流驱动器, 适用于 6.5-75V 输入电压范围的 LED 恒流照明领域。

Hi7321 采用我司专利算法, 可以实现高精度的恒流效果, 输出电流恒流精度 $\leq \pm 3\%$ , 负载调整率 $\leq \pm 0.5\%$ , 可以轻松满足宽输入输出电压的应用需求, 全程调光无频闪。

PWM 调光支持高辉应用, 支持 100Hz 以上的调光频率, 分辨率超过 100:1, 调光全程无频闪。DIM 管脚内置上拉, 不使用时可以悬空。

芯片的输出电流通过 ISENSE 的检流电阻来设定。

支持过温降电流、过流保护。

型号	输出电流	驱动方式	封装形式	包装方式	数量 (颗/盘)	订购号
Hi7321	$\leq 1.5A$	内置 MOS	ESOP8	编带	4000	Hi7321EP08AEXX

## 5. 管脚配置

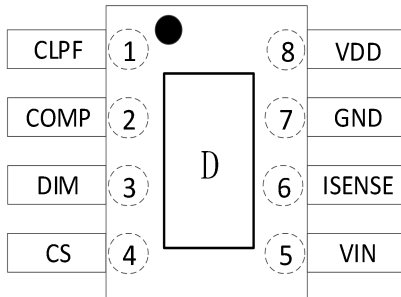


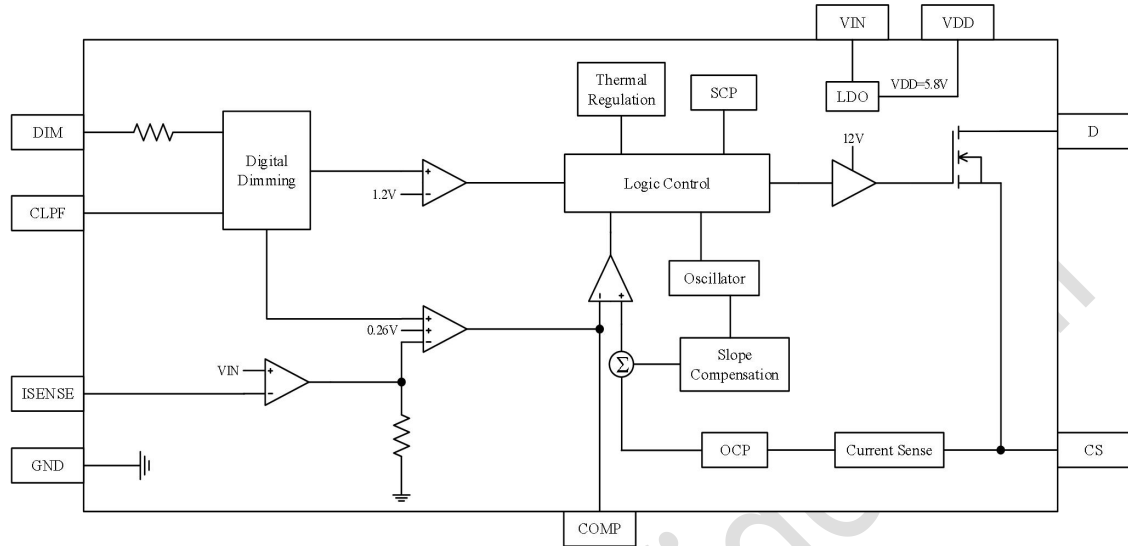
图 5.1 Hi7321 管脚图

编号	管脚名称	功能描述
1	CLPF	基准滤波电容
2	COMP	环路补偿
3	DIM	PWM 转模拟调光
4	CS	峰值电流检测
5	VIN	电源输入
6	ISENSE	输出电流检测
7	GND	芯片地
8	VDD	内部电源
EP	D	功率 MOS 的 DRAIN 端输出

## 6. 极限工作参数

符号	说明	范围	单位
VIN	外部供电输入	-0.3~80	V
ISENSE	输出电流检测	-0.3~80	V
D	功率 MOS 的 DRAIN 端输出	100	V
CS	峰值电流检测管脚	-0.3~60	V
其余管脚	VDD、COMP、CLPF、DIM、GND	-0.3~6	V
TSTG	存储温度	-40~150	°C
TA	工作温度	-40~125	°C
ESD	HBM 人体放电模式	>2	KV

## 7. 结构框图



## 8. 应用电路

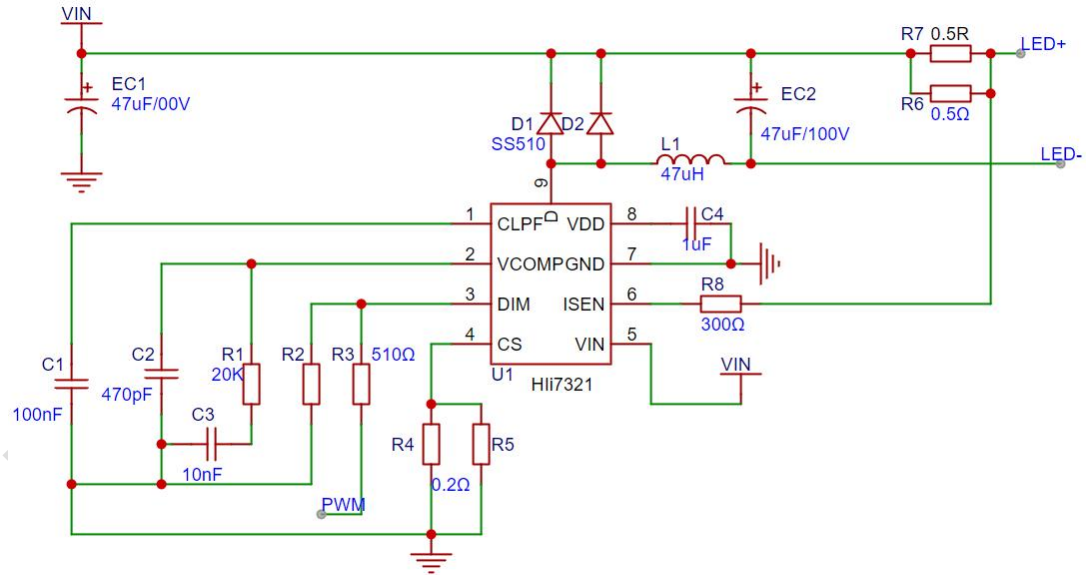


图 8.1 典型应用电路

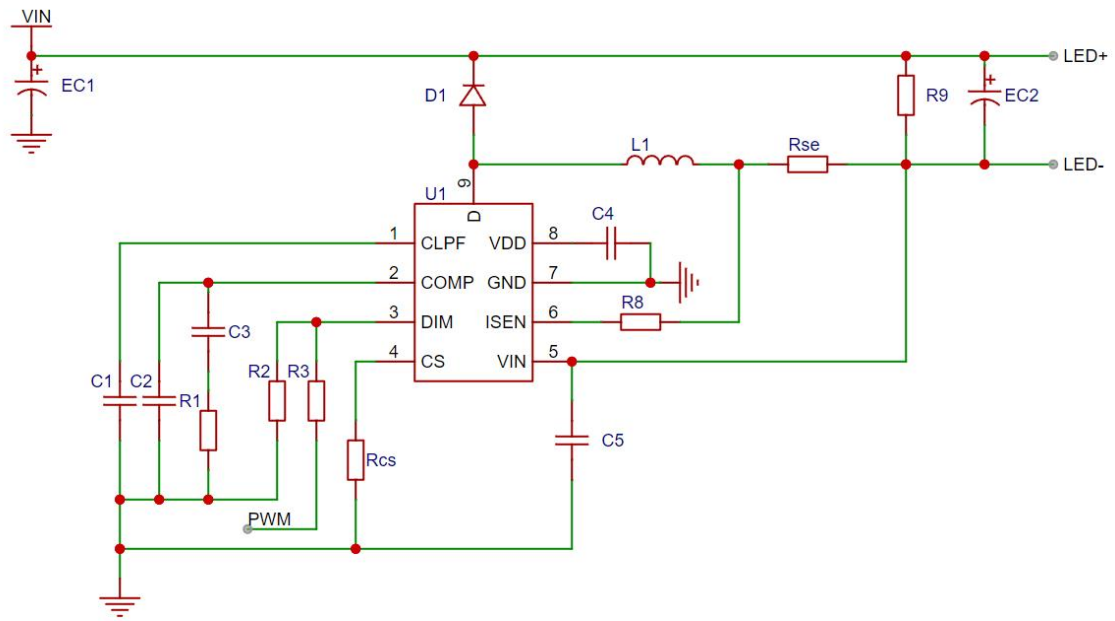


图 8.2 共阳接法应用电路

## 9. 电气特性

(除非特殊说明, 下列条件均为  $T_A=25^{\circ}\text{C}$ )

符号	说明	测试条件	范围			单位
			最小	典型	最大	
VIN 工作部分						
I <sub>DD</sub>	工作电流	V <sub>IN</sub> =6.5V	-	1	-	mA
I <sub>STANDBY</sub>	休眠待机电流		-	-	80	uA
V <sub>IN</sub>	V <sub>IN</sub> 电压范围		6.5	-	75	V
V <sub>DD</sub>	V <sub>DD</sub> 电压		-	5.8V	-	V
U <sub>VLO</sub>	欠压保护范围		3	-	6	V
恒流工作部分						
V <sub>CS</sub>	恒流调节电压	V <sub>IN</sub> =6.5V	-	-	340	mV
V <sub>IN</sub> -V <sub>SENSE</sub>	电流检测基准电压		-	260	-	mV
震荡器						
D <sub>MAX</sub>	最大占空比		-	90	-	%
F <sub>SW</sub>	开关频率		-	130	-	KHz
调光端口						
V <sub>DIM_H</sub>	PWM 调光检测阈值上限	PWM rising	1.2	-	-	V
V <sub>DIM_L</sub>	PWM 调光检测阈值下限	PWM falling	-	-	0.8	V
GATE 驱动						
I <sub>H</sub>	驱动上拉电流		-	400	-	mA
I <sub>L</sub>	驱动下拉电流		-	600	-	mA
可靠性						
T <sub>OVT</sub>	过温保护	过温降电流的方式	-	134	-	°C

## 10. 应用说明

Hi7321 是一款外围电路简洁的宽调光比降压调光 LED 恒流驱动芯片，适用于 6.5-75V 输入电压范围的 LED 恒流照明领域。芯片采用本司专利的恒流控制算法，输出电流精度在±3%以内，负载调整率<±0.5%，可以做到 100:1 的无频闪调光。

### 10.1. 输出电流

输出电流通过 ISENSE 对 VIN 端口的检流电阻采样并且和内部的 0.26V 进行比较，从而实现系统的恒流控制，输出电流公式如下：

$$I_{out} = \frac{0.26V}{R_{se}} A$$

其中 Iout 为输出电流，Rse 为系统的检流电阻。

### 10.2. 芯片启动

系统上电后通过 VIN 管脚对芯片供电，对连接于电源引脚的 VDD 电容充电，当电源电压高于 6.5V 后，芯片电路开始工作，直到 VDD 端口电压稳定达到钳位电压 5.8V 左右。

### 10.3. 调光设置

DIM 端口支持 PWM 转模拟调光和低功耗待机使能，芯片检测到 DIM 端口低电平时间超过 80ms，芯片进入低待机模式，此时芯片工作电流<80uA，当 DIM 端口电平为高，芯片被唤醒，退出低待机模式，继续工作，PWM 转模拟调光，全程无频闪。

DIM 管脚内置上拉，不使用时可以悬空。

### 10.4. 电感选择

电感的选择可通过计算公式算出：

$$L = \frac{(V_{IN} - V_{OUT}) \times V_{OUT} \times 10^6}{r \times I_{OUT} \times f \times V_{IN}} (uH)$$

V<sub>IN</sub>: 输入电压, V<sub>OUT</sub>: 输出电压, I<sub>OUT</sub>: 输出电流, r: 电流纹波率, f: 工作频率。

举例: V<sub>IN</sub>=48V、V<sub>OUT</sub>=36V、I<sub>OUT</sub>=1A、f=130kHz、r=0.35, 代入公式计算得电感 L≈198uH, 选用 200uH。

电感的选择影响功率、效率、稳态运行、瞬态行为和回路的稳定性。电感值决定了电感的纹波电流。选用电感需要注意其额定饱和电流以及是否适合高频调光。

电感平均电流计算公式：

$$I_{AVG} = I_{OUT} (A)$$

电感峰峰值电流计算公式：

$$I_{PP} = \frac{V_{OUT}}{L \times f} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) (A)$$

电感峰值电流计算公式：

$$I_{PK} = I_{OUT} \times \left(1 + \frac{r}{2}\right) (A)$$

### 10.5. 续流二极管选择

注意续流二极管的额定平均电流应大于流过二极管的平均电流。二极管平均电流计算公式如下：

$$I_D = I_{OUT} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) (A)$$

注意，二极管应具有承受反向峰值电压的能力。建议选择反向额定电压大于  $V_{IN}$  的二极管。为了提高效率，选择肖特基二极管。

### 10.6. 峰值电流检测电阻选择

芯片通过 CS 电阻在 MOSFET 打开时检测峰值电流。检测信号将增加控制回路的坡度补偿。CS 峰值电流检测电阻计算公式如下：

$$R_{CS} = \frac{2 \times f \times L \times (V_{IN} - V_{OUT})}{2 \times f \times L \times I_{OUT} \times V_{IN} + V_{IN} \times V_{OUT} - V_{OUT}^2} (\Omega)$$

$V_{IN}$ ：输入电压， $V_{OUT}$ ：输出电压， $I_{OUT}$ ：输出电流， $L$ ：电感值， $f$ ：工作频率。

举例： $V_{IN}=48V$ 、 $V_{OUT}=36V$ 、 $I_{OUT}=1A$ 、 $f=130kHz$ 、 $L=100\mu H$ ，代入公式计算得  $R_{CS} \approx 0.186\Omega$ ，选用  $0.1\Omega$ 。

### 10.7. VDD、VIN 和 ISENSE 旁路电容选择

为了保持电路的稳定，VDD 引脚对地并联  $0.1\mu F$  电容，VIN 对地并联  $1\mu F$  电容。

PCB 布板时，VDD、VIN 旁路电容需要紧挨着芯片引脚布局。

### 10.8. 过温处理

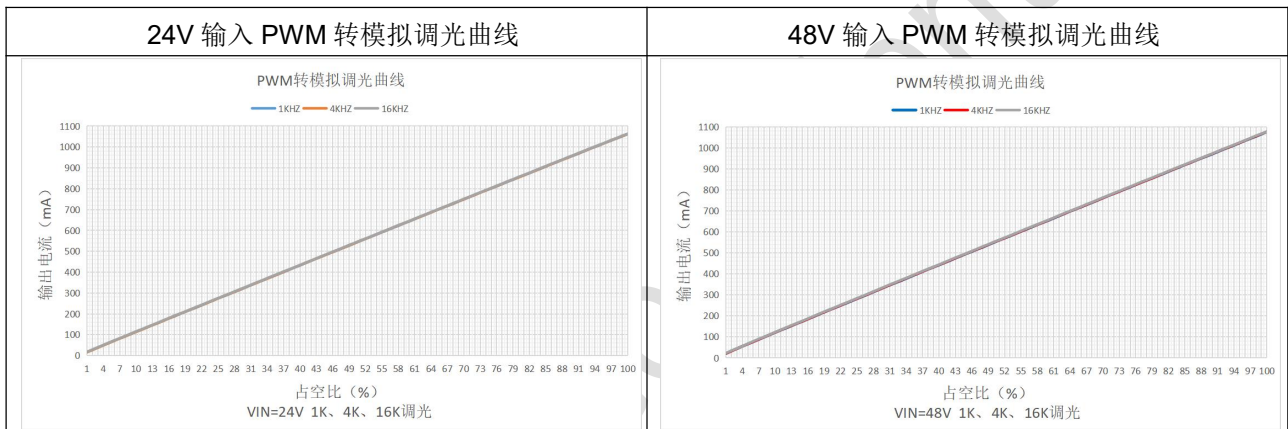
当芯片温度过高时，系统会限制输入电流峰值，典型情况下当芯片内部温度达到  $134^{\circ}C$  以上时，过温调节开始起作用；随温度升高，输入电流逐渐减小，从而限制输入功率，增强系统可靠性。

## 11. 典型特性曲线

### 11.1. 调光特性曲线

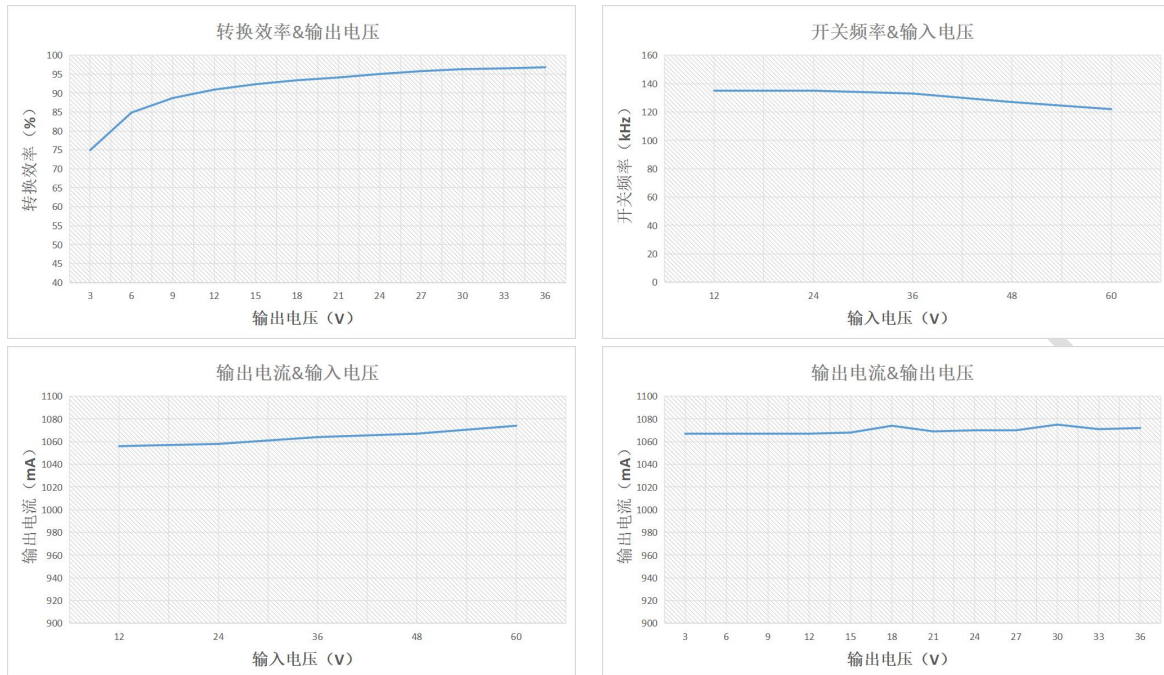
测试条件:  $T_A=25^{\circ}\text{C}$ ,  $V_{IN}=24\text{V}$ ;  $V_{OUT}=6$  串 4 并白灯;  $I_{OUT}=1062\text{mA}$ ,  $R_{se}=0.4R+0.5R$ ;  $R_{CS}=0.02R$ ; FSET 悬空,  $f=130\text{KHZ}$ ;  $L1=100\mu\text{H}$ ;  $Q1=\text{DHS180N10LD}$ ; 补偿:  $R1=110\text{K}$ 、 $C7=22\text{nF}$ 、 $C6=33\text{pF}$ ;  $C1=22\mu\text{F}/100\text{V}$ ;  $C8=100\mu\text{F}/50\text{V}$ ;  $C2=100\text{nF}/50\text{V}$ ;  $D1=\text{SS510}$ ;

测试条件:  $T_A=25^{\circ}\text{C}$ ,  $V_{IN}=48\text{V}$ ;  $V_{OUT}=12$  串 4 并白灯;  $I_{OUT}=1076\text{mA}$ ,  $R_{se}=0.4R+0.5R$ ;  $R_{CS}=0.02R$ ; FSET 悬空,  $f=130\text{KHZ}$ ;  $L1=100\mu\text{H}$ ;  $Q1=\text{DHS180N10LD}$ ; 补偿:  $R1=110\text{K}$ 、 $C7=22\text{nF}$ 、 $C6=33\text{pF}$ ;  $C1=22\mu\text{F}/100\text{V}$ ;  $C8=100\mu\text{F}/50\text{V}$ ;  $C2=100\text{nF}/50\text{V}$ ;  $D1=\text{SS510}$ ;





## 11.2. 典型曲线



## 11.3. PWM 调光波形

图1: PWM 至低电平 (CH3:  $V_{DIM}$  CH4:  $I_{OUT}$ )

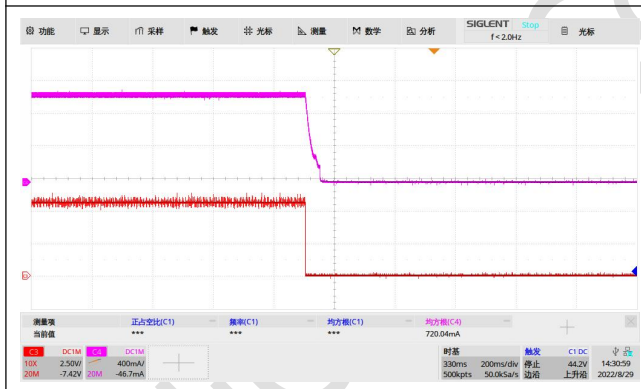
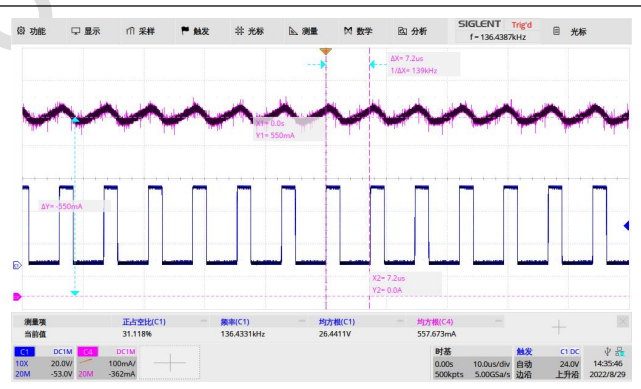


图2: 48Vin/12LEDs (4KHZ/50%) (CH1:  $V_{DRAIN}$  CH4:  $I_{OUT}$ )



## 11.4. 稳态波形

图5: 24Vin/6LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)

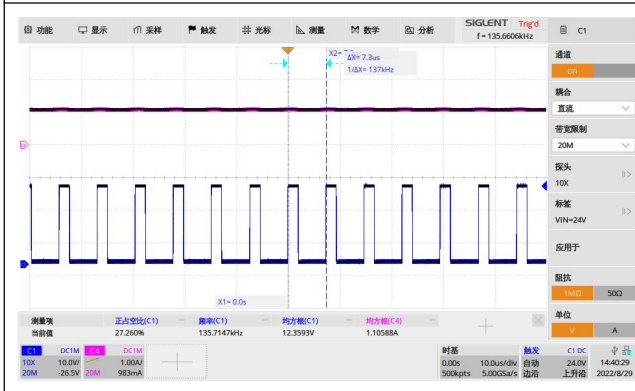
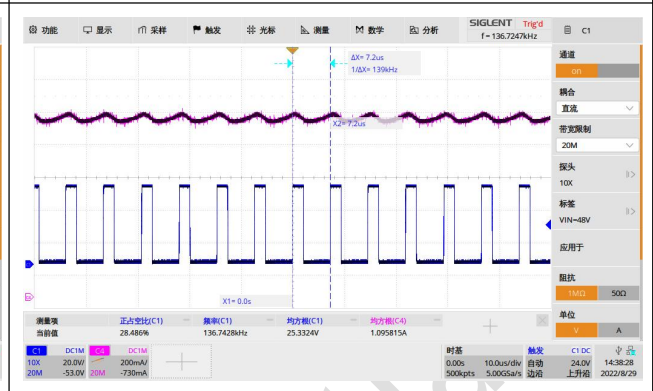


图6: 48Vin/12LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)



## 11.5. 开关机波形

图7: 24Vin/6LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)

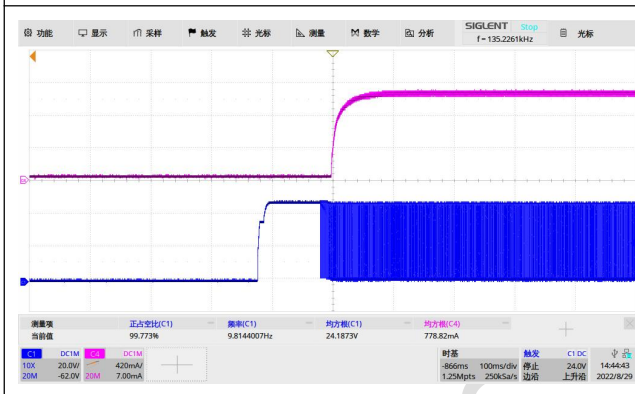
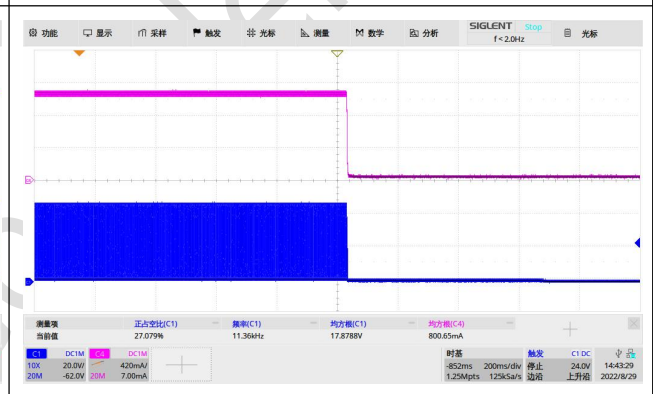


图8: 48Vin/12LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)



## 11.6. 输出短路波形

图9: 48Vin/12LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)

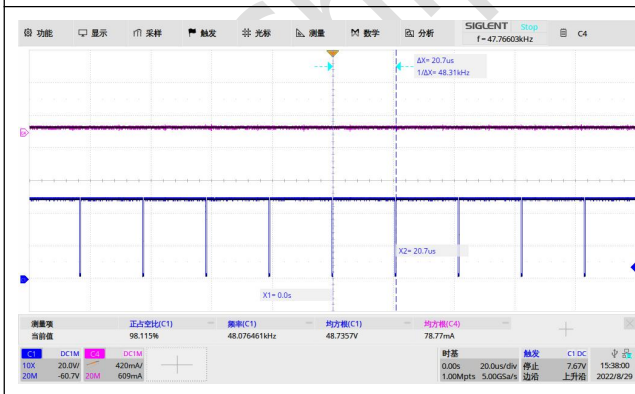
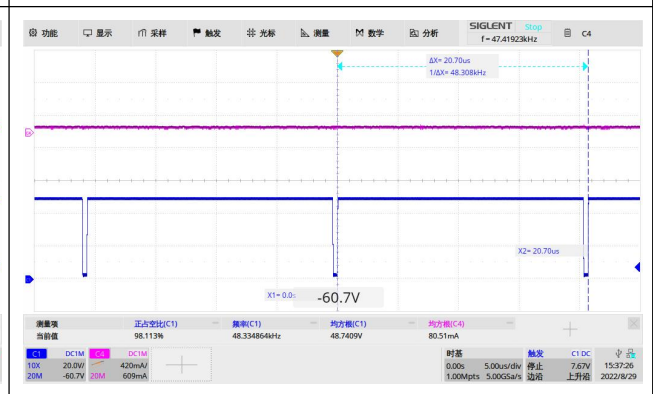


图10: 48Vin/12LEDs (CH1: V<sub>DRAIN</sub> CH4: I<sub>OUT</sub>)

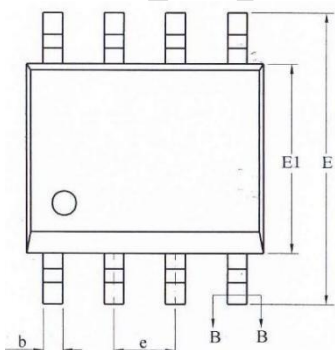
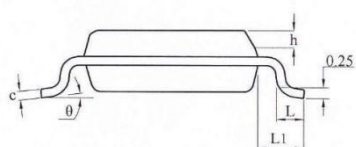
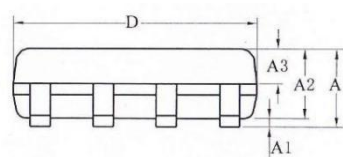
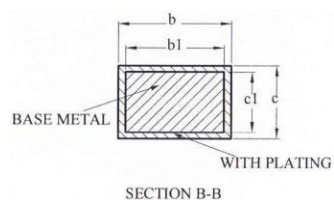
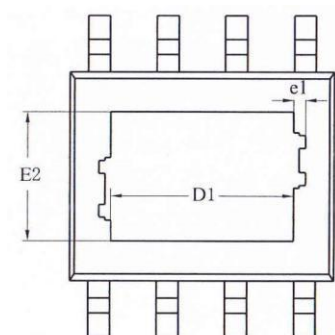


## 12. PCB 设计注意事项

一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高 Hi7321 系统 PCB 的设计水准，请尽可能遵循以下布局布线规则：

1. 芯片 D 端或 MOSFET Drain 端与续流二极管、功率电感的布线覆铜尽可能长度短、线宽大；
2. MOSFET Source 端与 CS 峰值电流检测电阻的布线覆铜，CS 峰值电流检测电阻靠近 CS 与 GND 管脚；
3. 芯片 ISENSE 和 VIN 管脚为敏感节点，请远离功率电感、NMOS 管、续流二极管等开关切换节点，避免受到干扰；
4. 检流电阻 Rse 要靠近芯片 ISENSE 和 VIN 管脚布局，走线应尽可能长度短、线宽大；
5. 输入电容与 CS 峰值电流检测电阻的地布线覆铜，尽可能长度短、线宽大，上下层地多打过孔连接；
6. 芯片的 VDD 电容、CLPF 电容靠近芯片管脚与 GND 管脚布局，且 VDD 和 CLPF 电容的 GND 端、芯片 GND 端与 CS 峰值电流检测电阻 GND 端保持单点连接；
7. 系统的输入电容尽可能靠近芯片布局，保证输入电容达到最好的滤波效果；

### 13. 封装信息



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.65
A1	0.05	—	0.15
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	—	0.50
L	0.50	0.60	0.80
L1	1.05REF		
$\theta$	0	—	8°

Size (mm) L/F Size (mil)	D1	E2	e1
95*130	3.10REF	2.21REF	0.10REF