

# 带三态输出的八位移位寄存器

## 概述

CD4094 是一个 8 位串行移位寄存器，每一位都有一个存储锁存器用于串行输入到并行缓冲三态输出的选通数据，并行输出可以直接与公共总线相连。数据在输入时钟上升沿开始移位，当 STROBE 为高时，每个移位寄存器中的数据被转移到存储寄存器中；同时 OUTPUT-ENABLE 信号为高时，存储寄存器中的数据就会出现在输出端。

CD4094 两个串联输出 (QS、Q'S) 可用于级联多个 CD4094 器件，数据可在时钟上升沿从 QS 串行输出端获取，以允许在时钟上升时间较快的级联系统中高速运行。当级联系统时钟上升时间较慢时，Q'S 端可在下一个时钟下降沿获取同样的串行信息。QS 端在第 9 个串行时钟的上升沿开始输出，Q'S 端在第 9 个串行时钟的下降沿开始输出。

CD4094 采用 SOP16 和 DIP16 封装形式。

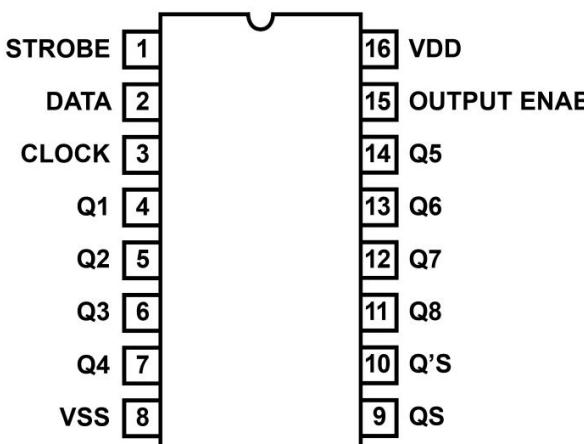
## 主要特点

- 工作电压范围：3 ~ 15V
- TTL 兼容
- 对称输出特性
- 输入输出静电保护
- 三稳态输出

## 主要应用领域

- 串行-并行数据转换
- 远程控制保持寄存器
- 双级移位，保持和总线应用

## 管脚排列



## 管脚说明

管脚序号	管脚名称	I/O	描述
1	STROBE	I	锁存输入端。低电平时，并行输出锁定
2	DATA		串行数据输入端
3	CLOCK		串行时钟输入端
15	OUTPUT ENABLE		输出使能输入端。低电平时，并行输出端呈高阻态
4 - 7、11-14	Q1 - Q8	O	并行输出
9	QS		串行数据输出
10	Q'S		串行数据输出
8	V <sub>SS</sub>	P	地 (0V)
16	V <sub>DD</sub>	P	电源电压

## 功能框图及逻辑图

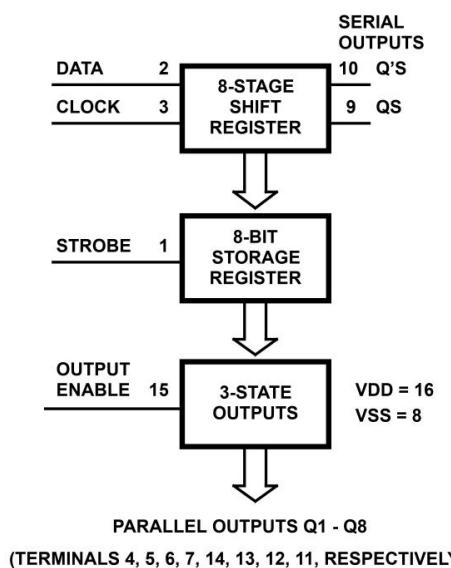


图 1 功能框图

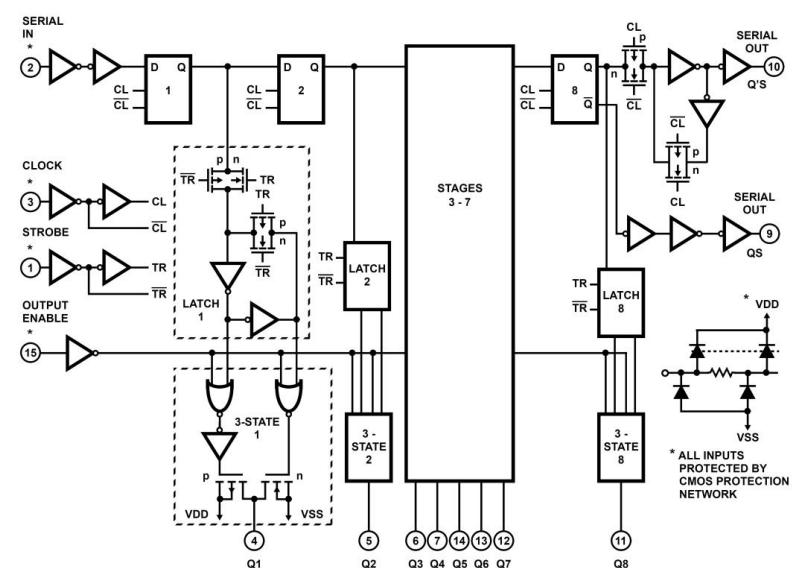


图 2 逻辑框图

## 时序图

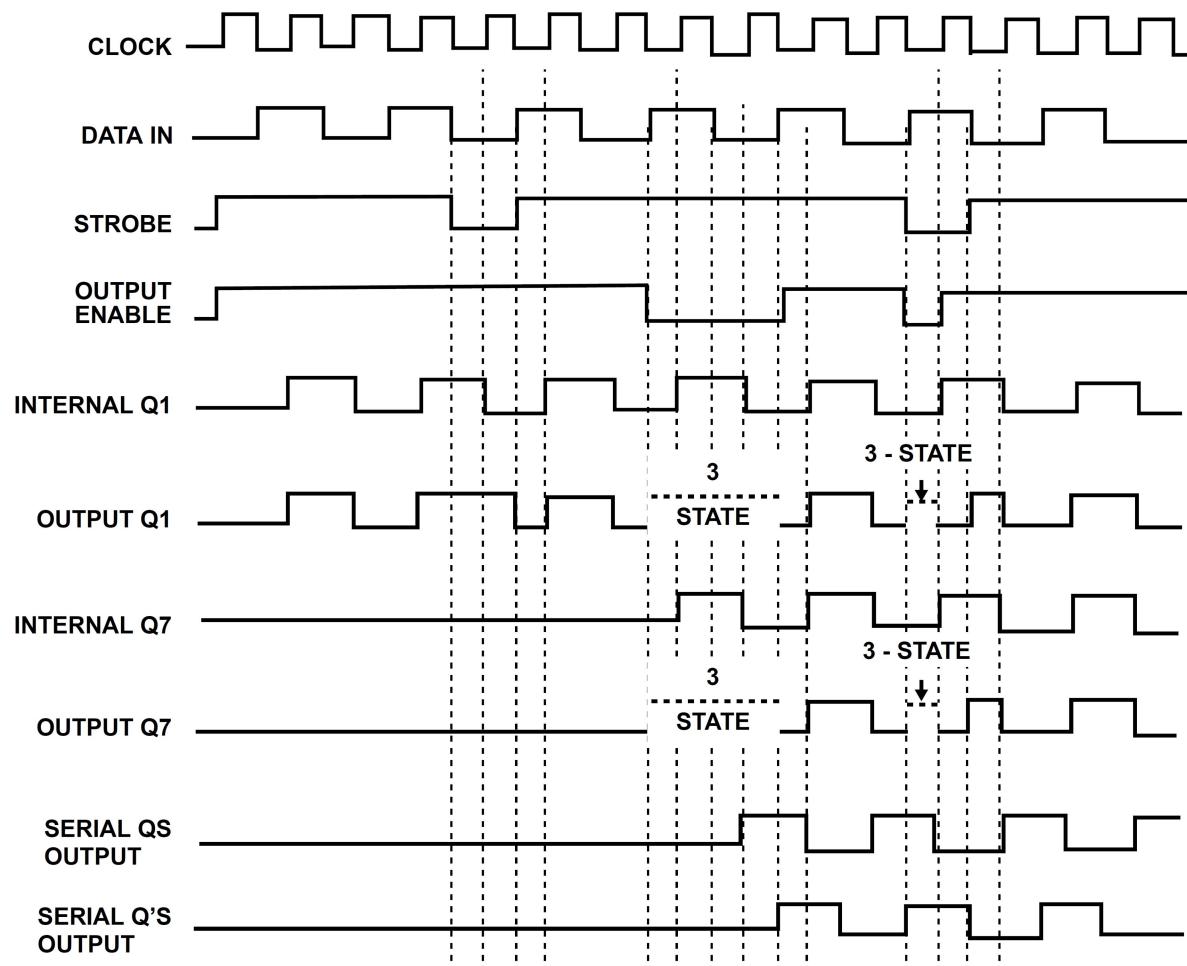


图 3 时序图

**功能说明**

CLOCK	OUTPUT ENABLE	STROBE	DATA	并行输出		串行输出	
				Q1	Qn	QS	Q'S
↑	L	X	X	OC	OC	Q7	NC
↓	L	X	X	OC	OC	NC	Q7
↑	H	L	X	NC	NC	Q7	NC
↑	H	H	L	L	Qn-1	Q7	NC
↑	H	H	H	H	Qn-1	Q7	NC
↓	H	H	H	NC	NC	NC	Q7

注：

H=高电平电压； L=低电平电压； X=忽略不计； ↑=时钟上升沿； ↓=时钟下降沿；

OC=开路，高阻抗状态； NC=维持状态不变；

Q7=第7位移位寄存器的信息在时钟上升沿被转移到第8位寄存器和QS输出。

**极限参数 (若无其他规定, V<sub>SS</sub>=0V, Tamb=25°C )**

参数	标识	值
电源电压 (电压参考 V <sub>SS</sub> 脚)	V <sub>DD</sub>	-0.5 ~ 18V
输入电压 (所有输入)	V <sub>IN</sub>	-0.5 ~ V <sub>DD</sub> +0.5V
输入电流 (任一输入)	I <sub>IN</sub>	±10mA
工作温度	T <sub>A</sub>	-20 ~ +85°C
最大工作结温	T <sub>J</sub>	150°C
存储温度	T <sub>S</sub>	-65 ~ +150°C
焊接温度 (10s)	T <sub>w</sub>	260°C

注意：超过以上极限值有可能造成芯片的永久性损坏。

**推荐工作条件 (若无其他规定, V<sub>SS</sub>=0V, Tamb=25°C )**

参数	标识	最小值	最大值	单位
电源电压	V <sub>DD</sub>	3	15	V
输入电压	V <sub>IN</sub>	0	V <sub>DD</sub>	V

**直流电气特性 (若无其他规定, V<sub>SS</sub>=0V, Tamb=25°C )**

参数	标识	测试条件			最小值	典型值	最大值	单位
		V <sub>O</sub>	V <sub>I</sub>	V <sub>DD</sub>				
电源电流	I <sub>DD</sub>	-	0, 5	5	0	-	1	uA
		-	0, 10	10	0	-	1	uA
		-	0, 15	15	0	-	1	uA
低电平输出电流	I <sub>OL</sub>	0.4	0, 5	5	0.51	1	-	mA
		0.5	0, 10	10	1.3	2.6	-	mA
		1.5	0, 15	15	4.5	11.5	-	mA
高电平输出电流	I <sub>OH</sub>	4.6	0, 5	5	-0.51	-1.2	-	mA

		2.5	0, 5	5	-1.6	-3.2	-	mA
		9.5	0, 10	10	-1.3	-2.6	-	mA
		13.5	0, 15	15	-4	-9.5	-	mA
低电平输出电压	$V_{OL}$	-	0, 5	5	0	-	0.05	V
		-	0, 10	10	0	-	0.05	V
		-	0, 15	15	0	-	0.05	V
高电平输出电压	$V_{OH}$	-	0, 5	5	4.95	-	5	V
		-	0, 10	10	9.95	-	10	V
		-	0, 15	15	14.95	-	15	V
低电平输入电压	$V_{IL}$	0.5, 4.5	-	5	0	-	1.5	V
		1, 9	-	10	0	-	3.0	V
		1.5, 13.5	-	15	0	-	4.0	V
高电平输入电压	$V_{IH}$	0.5, 4.5	-	5	3.5	-	5	V
		1, 9	-	10	7.0	-	10	V
		1.5, 13.5	-	15	11.0	-	15	V
输入漏电流	$I_{IL}$	-	0, 15	15	0	-	$\pm 1$	uA
三态输出高阻态电流	$I_{OZ}$	0, 15	0, 15	15	0	-	$\pm 1$	uA

交流电气特性 (若无其他规定,  $V_{SS}=0V$ ,  $t_r/t_f=20ns$ ,  $C_L=50pF$ ,  $R_L=1K\Omega$ ,  $T_{amb}=25^\circ C$ )

参数	标识	测试条件		最小值	典型值	最大值	单位
传输延迟时间 (时钟到串行输出 Qs)	$t_{PHL}, t_{PLH}$	见图 5	$V_{DD}=5V$	-	300	600	ns
			$V_{DD}=10V$	-	125	250	ns
			$V_{DD}=15V$	-	95	190	ns
传输延迟时间 (时钟到串行输出 Q's)	$t_{PHL}, t_{PLH}$	见图 5	$V_{DD}=5V$	-	230	460	ns
			$V_{DD}=10V$	-	110	220	ns
			$V_{DD}=15V$	-	75	150	ns
传输延迟时间 (时钟到并行输出 Qn)	$t_{PHL}, t_{PLH}$	见图 5	$V_{DD}=5V$	-	420	840	ns
			$V_{DD}=10V$	-	195	390	ns
			$V_{DD}=15V$	-	135	270	ns
传输延迟时间 (选通到并行输出 Qn)	$t_{PHL}, t_{PLH}$	见图 5	$V_{DD}=5V$	-	290	580	ns
			$V_{DD}=10V$	-	145	290	ns
			$V_{DD}=15V$	-	100	200	ns
传输延迟时间 (高电平-高阻抗/ 高阻抗-高电平)	$t_{PHZ}, t_{PZH}$	Pin15-Qn 见图 6	$V_{DD}=5V$	-	140	280	ns
			$V_{DD}=10V$	-	60	120	ns
			$V_{DD}=15V$	-	45	90	ns
传输延迟时间 (低电平-高阻抗/ 高阻抗-低电平)	$t_{PLZ}, t_{PZL}$	Pin15-Qn 见图 6	$V_{DD}=5V$	-	100	200	ns
			$V_{DD}=10V$	-	50	100	ns
			$V_{DD}=15V$	-	40	80	ns
脉宽宽度	$t_{WL}$	见图 5	$V_{DD}=5V$	-	100	200	ns

(最小选通脉冲)			$V_{DD}=10V$	-	40	80	ns
			$V_{DD}=15V$	-	35	70	ns
脉宽宽度 (最小时钟脉冲)	$t_{WC}$	见图 5	$V_{DD}=5V$	-	100	200	ns
			$V_{DD}=10V$	-	50	100	ns
			$V_{DD}=15V$	-	40	80	ns
			$V_{DD}=5V$	-	60	120	ns
数据建立时间 (DATA-CLOCK)	$t_{SU}$	见图 5	$V_{DD}=10V$	-	30	60	ns
			$V_{DD}=15V$	-	20	40	ns
			$V_{DD}=5V$	15	-	-	us
最大时钟脉冲 上升、下降时间	$t_{THL}, t_{TLH}$	-	$V_{DD}=10V$	5	-	-	us
			$V_{DD}=15V$	5	-	-	us
			$V_{DD}=5V$	1.25	2.5	-	MHz
最大时钟频率	$f_{max}$	见图 5	$V_{DD}=10V$	2.5	5	-	MHz
			$V_{DD}=15V$	3	6	-	MHz
输入电容	$C_{IN}$	任意输入	-	5	7.5	pF	

### 交流测试电路

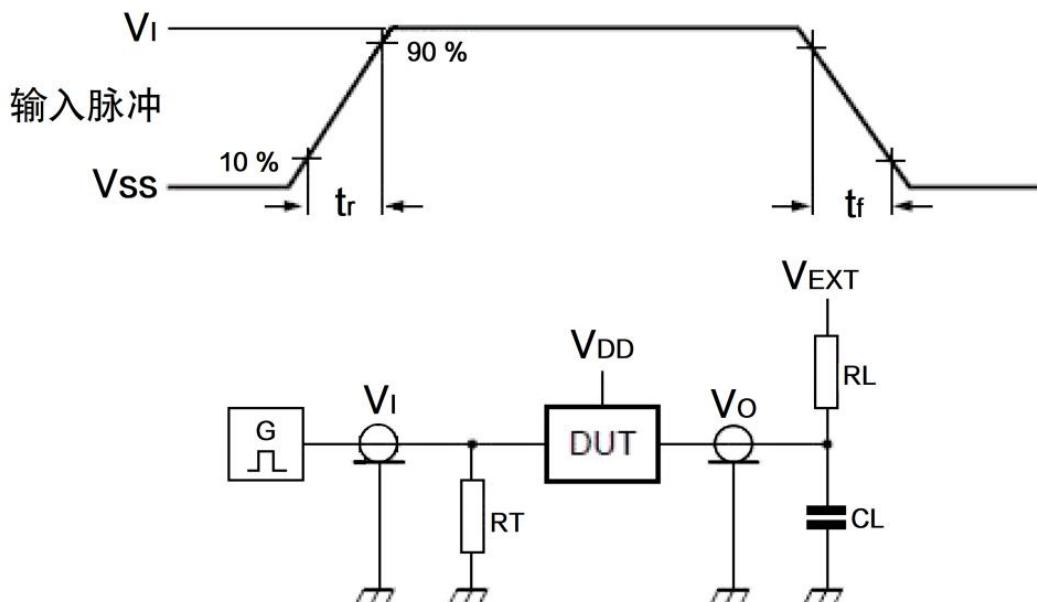


图 4 开关时间测试电路

测试电路定义：

DUT=被测设备

$C_L$ =负载电容，包括夹具和探头电容

$R_T$ =端子电阻应等于脉冲发生器的输出阻抗  $Z_0$

电源电压	输入		负载	
$V_{DD}$	$V_I$	$t_r, t_f$	$C_L$	$RL$
5V~15V	$V_{SS}$ 或 $V_{DD}$	$\leq 20\text{ns}$	50pF	1k $\Omega$

## 交流测试波形

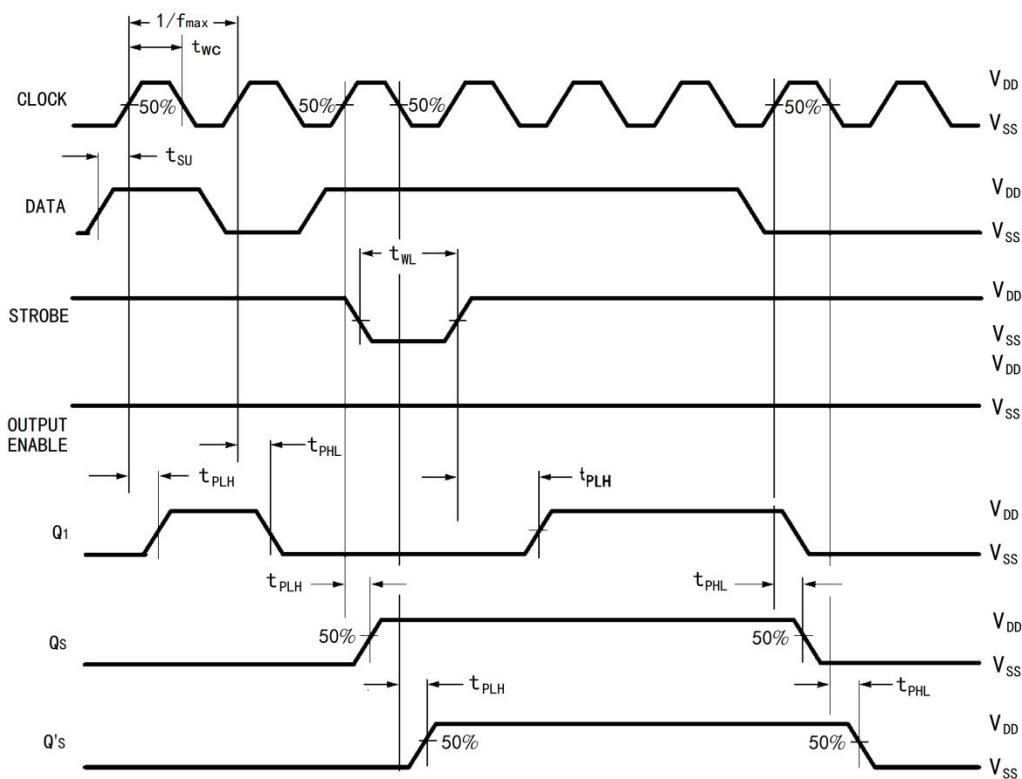


图 5 时钟-输出传输延迟，脉冲宽度，最大频率

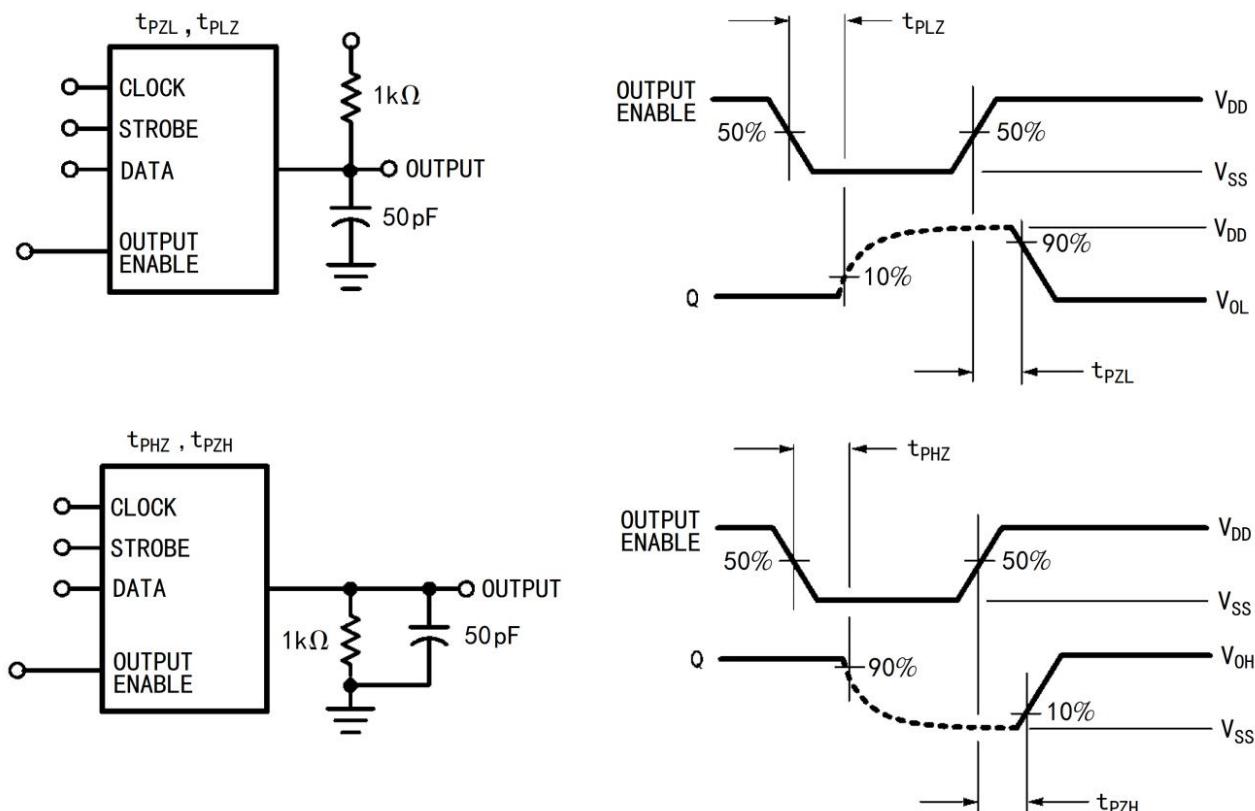


图 6 所存输入-输出传输延迟

## 典型应用

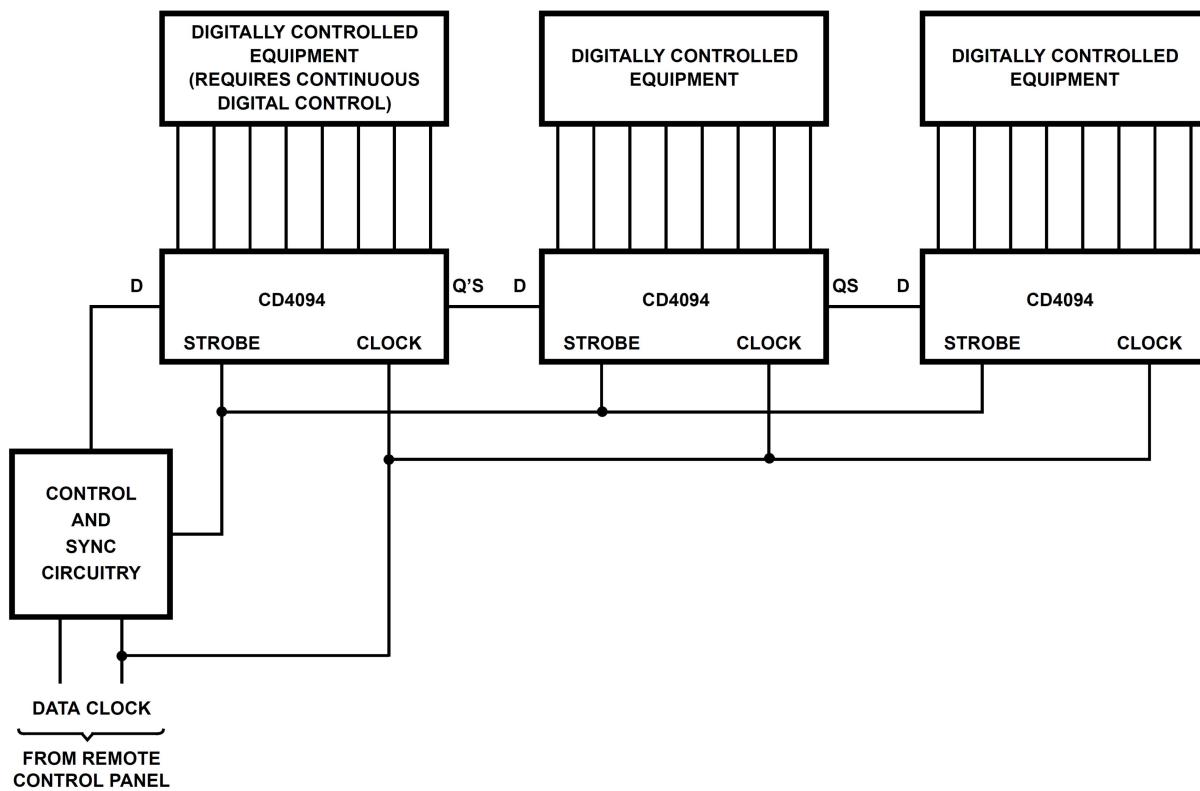


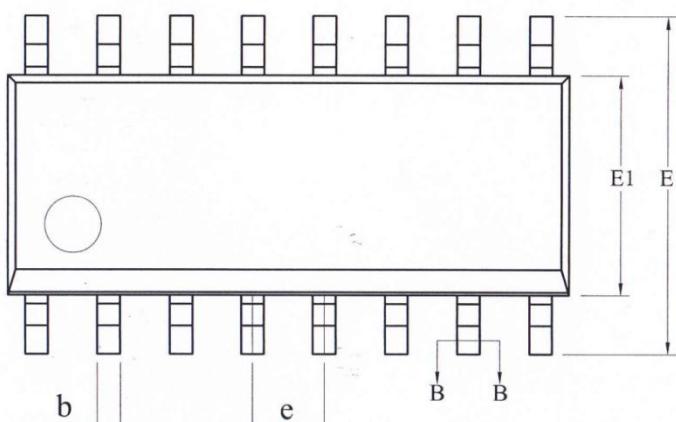
图 7 远程控制保持寄存器

## 封装机械数据：

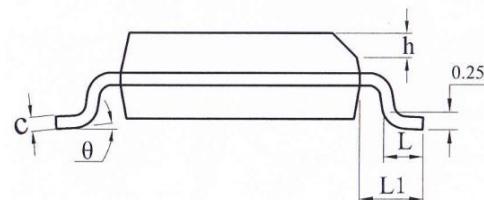
SOP16封装

TOP VIEW

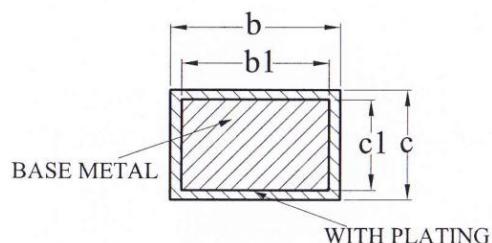
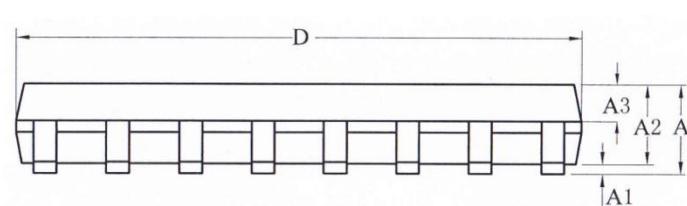
正视图

SIDE VIEW

侧视图

SIDE VIEW

侧视图

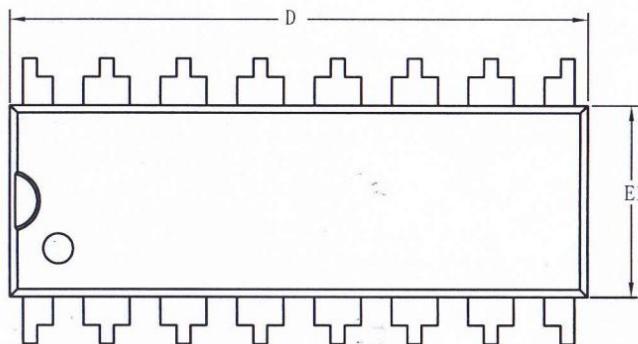


标号	毫米			标号	毫米		
	MIN	NOM	MAX		MIN	NOM	MAX
A	-	-	1.75	D	9.80	9.90	10.00
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.45	1.50	E1	3.80	3.90	4.00
A3	0.60	0.65	0.70	e	1.27 (BSC)		
b	0.39	-	0.47	H	0.25	-	0.50
b1	0.38	0.41	0.44	L	0.50	-	0.80
c	0.20	-	0.24	L1	1.05 (REF)		
c1	0.19	0.20	0.21	θ	0°	-	8°

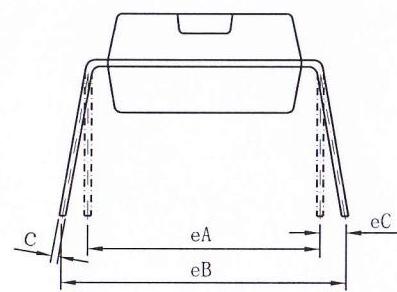
DIP16封装

TOP VIEW

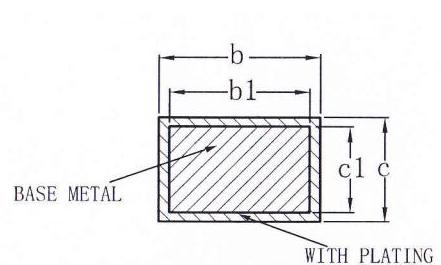
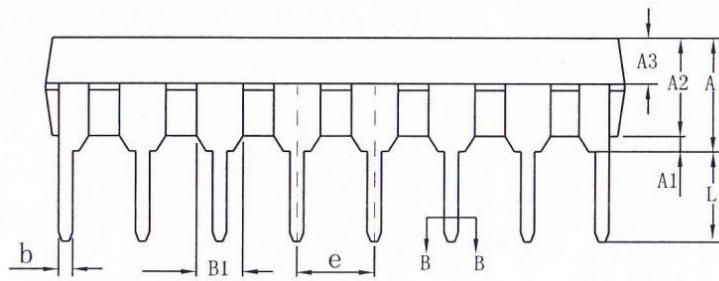
正视图

SIDE VIEW

侧视图

SIDE VIEW

侧视图



标号	毫米			标号	毫米		
	MIN	NOM	MAX		MIN	NOM	MAX
A	3.60	3.80	4.00	c1	0.24	0.25	0.26
A1	0.51	-	-	D	19.00	19.10	19.20
A2	3.20	3.30	3.40	E1	6.25	6.35	6.45
A3	1.47	1.52	1.57	e	2.54 (BSC)		
b	0.44	-	0.52	eA	7.63 (REF)		
b1	0.43	0.46	0.49	eB	7.62	-	9.30
B1	1.52 (RFE)			eC	0	-	0.84
c	0.25	-	0.29	L	3.00	-	-