



HC32F002 系列

32 位 ARM[®] Cortex[®]-M0+ 微控制器

数据手册

Rev1.40
2024 年 12 月

产品特性

支持特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32F002 系列具有灵活的功耗管理系统：
 - ▶ $5\mu\text{A}$ @3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
 - ▶ $15\mu\text{A}/\text{MHz}$ @3V@48MHz 休眠模式：CPU 停止，外设处于可运行状态，主时钟运行
 - ▶ $100\mu\text{A}/\text{MHz}$ @3V@48MHz 工作模式：CPU 和外设可运行，从 FLASH 运行程序
- 18K 字节 FLASH 存储器，具有擦写保护功能，支持 ISP、ICP、IAP，4 级安全保护
- 2K 字节 RAM 存储器
- 通用 I/O 管脚
(22IO/24pin, 18IO/20pin)
- 时钟、晶振
 - ▶ 内部高速时钟 RCH: 44.24/48MHz
 - ▶ 内部低速时钟 RCL: 32.768/38.4kHz
 - ▶ 外部输入: 1~16MHz
- 定时器/计数器
 - ▶ 1 个复合定时器，可配置为通用 16 位定时器/计数器或 3 个 16 位基本定时器；作为通用定时器时支持 4 通道捕获比较，4 通道 PWM 输出；作为基本定时器时，每个定时器支持两路翻转输出
 - ▶ 1 个高级 16 位定时器，支持 3 相互补 PWM 输出
 - ▶ 1 个独立看门狗电路，内部低速时钟振荡器提供 WDT 计数
 - ▶ 1 个窗口看门狗电路，使用系统时钟
 - ▶ 1 个低功耗 16 位定时器，支持自动唤醒
 - ▶ 1 个 CM0+ 内置 24 位 SysTick 定时器
- 通讯接口
 - ▶ 2 路 LPUART 通讯接口
 - ▶ 1 路 SPI 标准通讯接口
 - ▶ 1 路 I2C 标准通讯接口
- 定时器作为蜂鸣器频率发生器
- 全球唯一 10 字节 ID 号
- 128 字节 OTP 存储器，只能通过编程器写入
- 集成 1 个 10 位 1Msps 采样的高速高精度 SARADC
- 集成低电压侦测器 LVD，可配置 16 阶比较电平，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：
-20~105°C, 1.7~5.5V
-40~105°C, 2.7~5.5V
- 封装形式：QFN24/20, TSSOP24/20

支持型号

HC32F002C4PZ-TSSOP20	HC32F002C4UZ-ZFN20TR
HC32F002D4PZ-TSSOP24	HC32F002D4UZ-QFN24TR
HC32F002C4PZ-TSSOP20TR	HC32F002D4PZ-TSSOP24TR
HC32F002C4PB-TSSOP20	HC32F002C4UB-ZFN20TR
HC32F002D4PB-TSSOP24	HC32F002D4UB-QFN24TR
HC32F002C4PB-TSSOP20TR	HC32F002D4PB-TSSOP24TR

说明事项

版权所有 ©2024 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

  小华半导体和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn/
邮箱：	XHSC MCU@xhsc.com.cn
电话：	021-38880888-887

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

目录

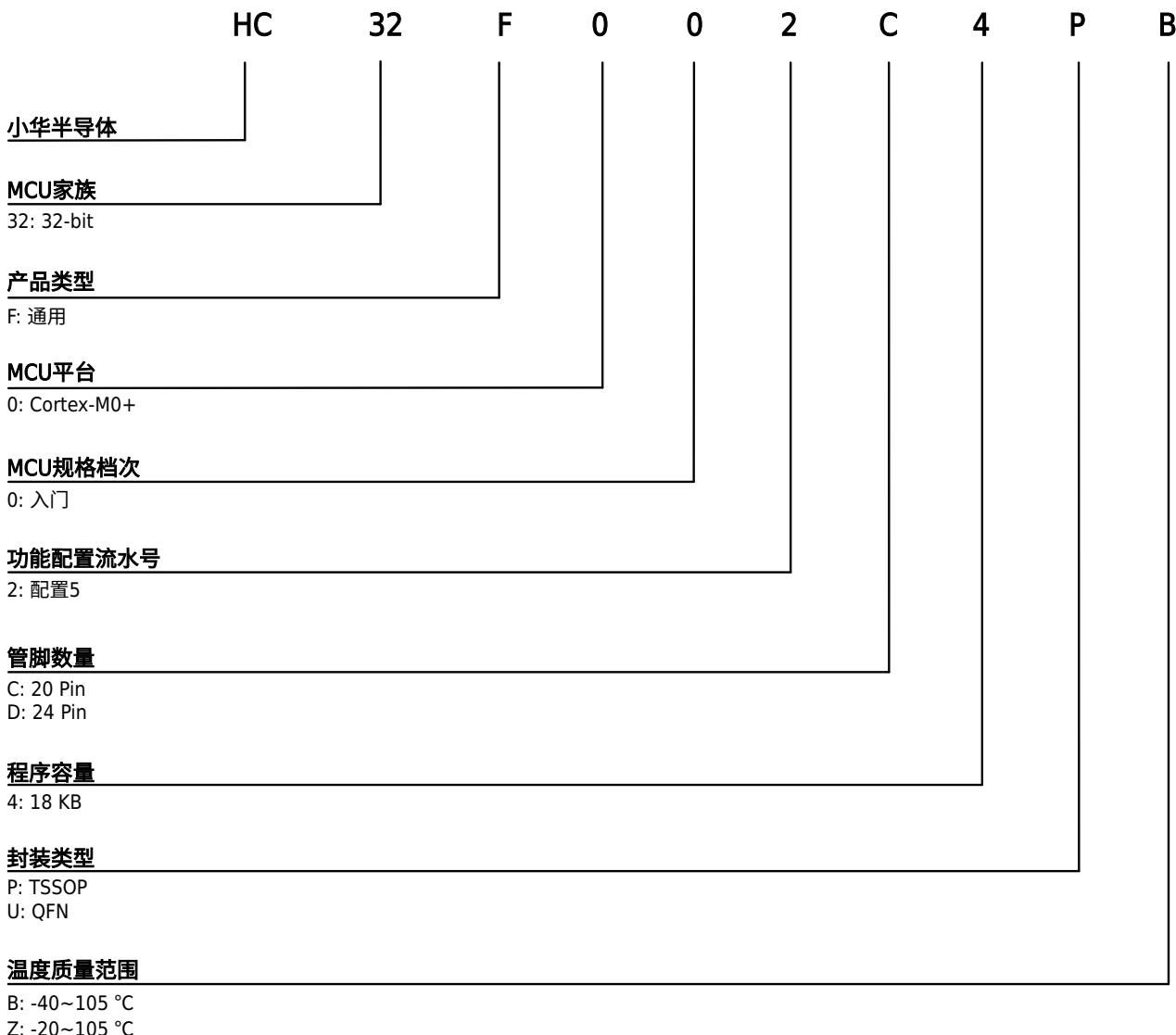
产品特性	..	ii
前言	..	iv
1 产品概述	..	1
1.1 产品阵容	..	1
1.2 功能框图	..	3
1.3 存储区映射图	..	4
2 功能描述	..	4
2.1 32 位 Cortex-M0+ 内核	..	4
2.2 18KB FLASH	..	4
2.3 2KB RAM	..	4
2.4 时钟系统	..	4
2.5 工作模式	..	4
2.6 端口控制器 GPIO	..	4
2.7 中断控制器 NVIC	..	5
2.8 复位控制器 RESET	..	5
2.9 定时器 TIM	..	5
2.10 看门狗 WDT	..	6
2.11 低功耗同步异步收发器 LPUART	..	6
2.12 串行外设接口 SPI	..	6
2.13 I2C 总线	..	6
2.14 时钟校准 CTRIM	..	7
2.15 蜂鸣器 Buzzer	..	7
2.16 模数转换器 ADC	..	7
2.17 低电压检测器 LVD	..	7
2.18 嵌入式调试系统	..	7
2.19 编程模式	..	7
2.20 器件电子签名	..	8
2.21 高安全性	..	8
3 引脚配置及功能	..	9
3.1 引脚配置图	..	9
3.1.1 TSSOP24 封装	..	9
3.1.2 TSSOP20 封装	..	10
3.1.3 QFN24 封装	..	11
3.1.4 QFN20 封装	..	12
3.2 引脚功能说明	..	13
3.3 模块信号说明	..	14
4 典型应用电路图	..	16
5 电气特性	..	17
5.1 参数条件	..	17
5.1.1 最小值和最大值	..	17
5.1.2 典型数值	..	17
5.2 绝对最大额定值	..	17
5.3 工作条件	..	18
5.3.1 通用工作条件	..	18
5.3.2 上电和掉电时的工作条件	..	19
5.3.3 内嵌复位和 LVD 模块特性	..	19
5.3.4 内置的参考电压 BGR	..	20
5.3.5 供电电流特性	..	21

5.3.6	从低功耗模式唤醒的时间.....	23
5.3.7	内部时钟源特性.....	24
5.3.8	存储器特性.....	25
5.3.9	EFT 特性.....	25
5.3.10	ESD 特性.....	25
5.3.11	I/O 端口特性.....	26
5.3.12	RESETB 引脚特性.....	29
5.3.13	ADC 特性.....	29
5.3.14	TIM 定时器特性.....	32
5.3.15	通信接口.....	34
6	封装信息.....	38
6.1	封装尺寸.....	38
6.1.1	QFN24 封装.....	38
6.1.2	QFN20 封装.....	40
6.1.3	TSSOP24 封装.....	42
6.1.4	TSSOP20 封装.....	44
6.2	焊盘示意图.....	46
6.2.1	QFN24 封装 (4mm x 4mm)	46
6.2.2	QFN20 封装 (3mm x 3mm)	47
6.2.3	TSSOP24 封装.....	48
6.2.4	TSSOP20 封装.....	49
6.3	丝印说明.....	50
6.4	封装热阻系数.....	50
7	订购信息.....	52
版本记录.....		54

1 产品概述

1.1 产品阵容

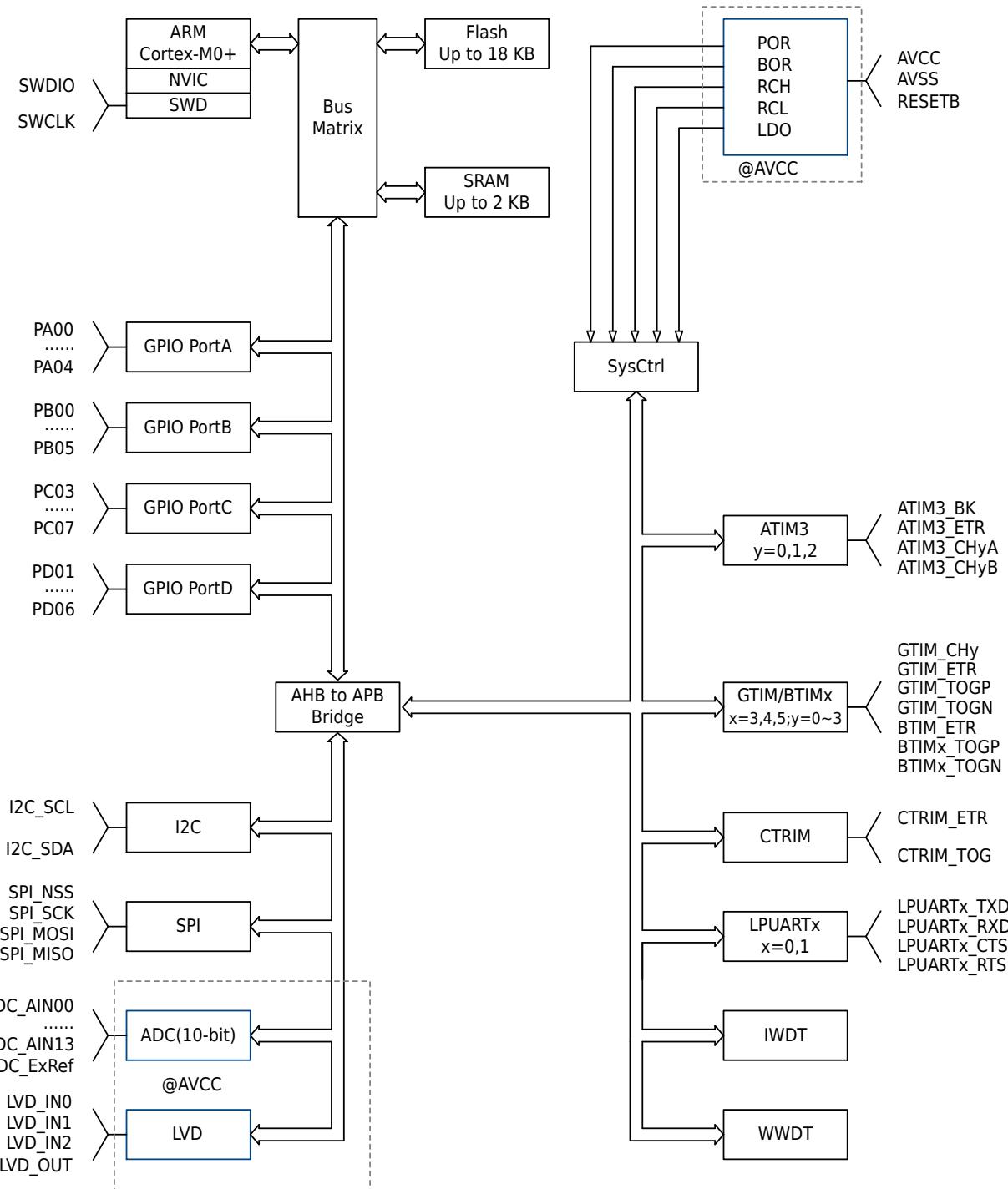
产品名称



型号功能对比表

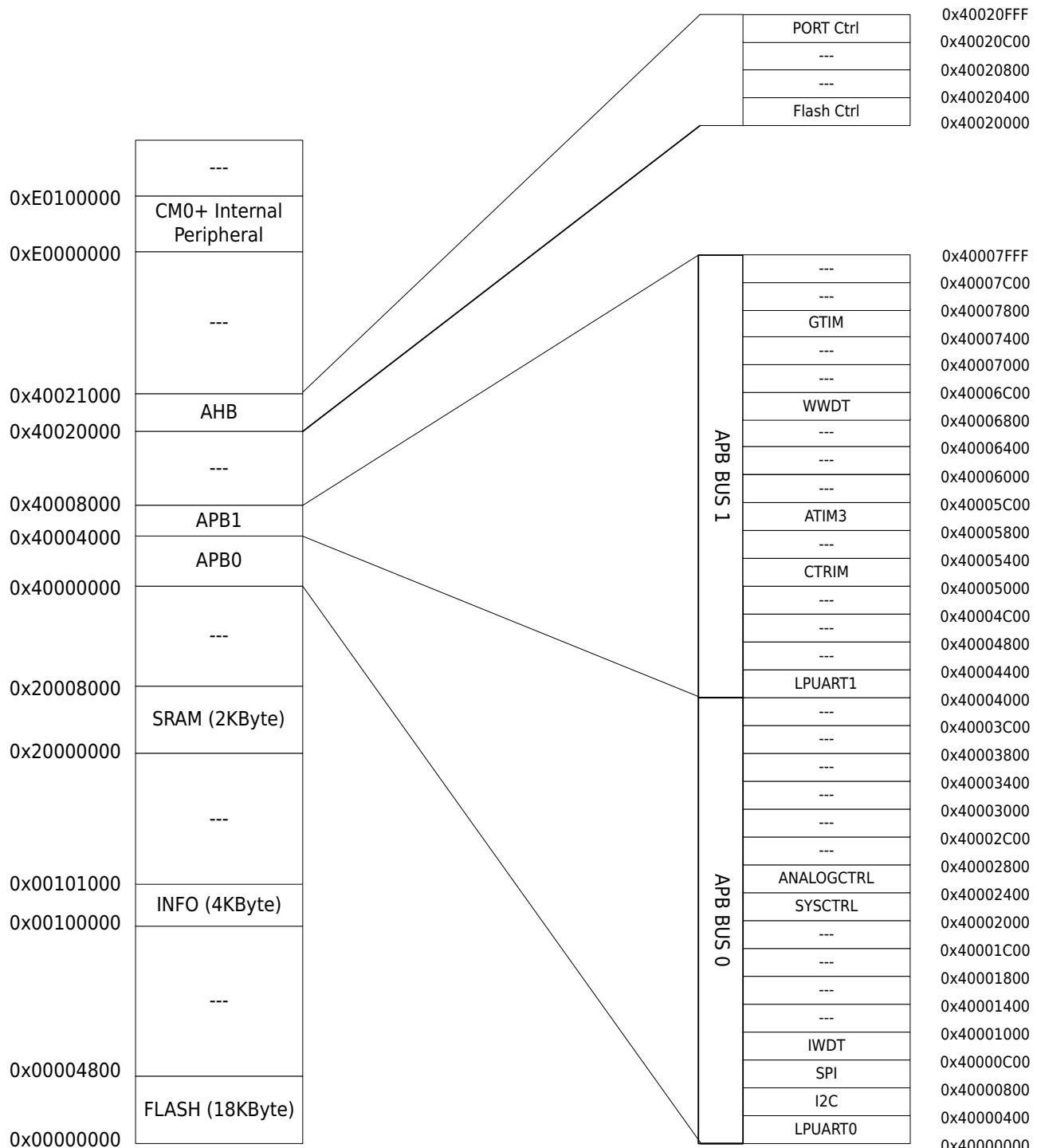
产品名称		HC32F002C4PZ	HC32F002C4UZ	HC32F002D4PZ	HC32F002D4UZ	HC32F002C4PB	HC32F002C4UB	HC32F002D4PB	HC32F002D4UB							
引脚数		20	20	24	24	20	20	24	24							
GPIO 数		18	18	22	22	18	18	22	22							
CPU	内核	Cortex-M0+														
	频率	48MHz														
存储	Flash	18KB														
	RAM	2KB														
时钟	内部高速时钟	RCH 44.24/48MHz														
	内部低速时钟	RCL 32.768/38.4kHz														
电源电压范围		1.7~5.5V				2.7~5.5V										
温度范围		-20~105°C				-40~105°C										
定时器		高级定时器 ATIM3 通用定时器 GTIM 或 BTIM3/4/5 低功耗定时器 CTRIM														
看门狗定时器		独立看门狗*1 窗口看门狗*1														
通信接口	LPUART	LPUART0/1														
	I2C	I2C														
	SPI	SPI														
模数转换器 (ADC, 10-bit)	11ch+1ch (内部)		14ch+1ch (内部)		11ch+1ch (内部)		14ch+1ch (内部)									
低电压检测器 (LVD)	支持															
蜂鸣器	支持 (Max 4ch)															
Flash 安全保护	支持															
调试功能	SWD 调试接口															
封装类型	TSSOP20	QFN20(3*3mm)	TSSOP24	QFN24(4*4mm)	TSSOP20	QFN20(3*3mm)	TSSOP24	QFN24(4*4mm)								

1.2 功能框图



说明
不同封装的产品支持的资源数量有差异，详细支持情况请参见 [型号功能对比表](#)。

1.3 存储区映射图



2 功能描述

2.1 32 位 Cortex-M0+ 内核

ARM Cortex-M0+ 处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每周期指令（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+ 处理器已全面支持 Keil&IAR 调试器。Cortex-M0+ 包含了一个硬件调试电路，支持 2-pin 的 SWD 调试界面。

ARM Cortex-M0+ 特性：

指令集	Thumb/Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark/MHz
性能效率	0.95 DMIPS/MHz in Dhystone
中断	32 个快速中断（本产品支持的中断规格详见“ 中断控制器 NVIC ”）
中断优先级	可配置 4 级中断优先级
增强指令	单周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 2 个观察点(watch point)

2.2 18KB FLASH

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。具有 4 级安全保护等级。

2.3 2KB RAM

任意功耗模式，RAM 数据均不会丢失。

2.4 时钟系统

- 一个频率为 44~48MHz 的高精度内部时钟 RCH。出厂已预置 44.24MHz、48MHz 校准值。
- 一个频率为 32.768/38.4kHz 的内部时钟 RCL。

2.5 工作模式

- 运行模式（Active Mode）：CPU 运行，片内外设运行。
- 休眠模式（Sleep Mode）：CPU 停止运行，片内外设运行。
- 深度休眠模式（Deep Sleep Mode）：CPU 停止运行，低功耗片内外设运行。

2.6 端口控制器 GPIO

最多可提供 22 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位、位清零和位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻，带有施密特触发器功能。每个 IO 最大支持 18mA 的电流驱动能力。

2.7 中断控制器 NVIC

Cortex-M0+ 处理器内置了嵌套向量中断控制器（NVIC），支持最多 15 个中断请求（IRQ）输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

2.8 复位控制器 RESET

本产品具有 7 个复位信号来源，每个复位信号都可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

- 数字区域上电掉电复位 POR
- 外部 Reset PAD，低电平为复位信号
- WWDT 复位
- IWDT 复位
- LVD 低电压复位
- Cortex-M0+ SYSRESETREQ 软件复位
- Cortex-M0+ LOCKUP 硬件复位

2.9 定时器 TIM

类型	名称	位宽	预除频	计数方向	PWM	捕获	互补输出
高级定时器	ATIM3	16/32	1/2/4/8/16/ 32/64/256	上计数/ 下计数/ 上下计数	6	6	3
通用定时器	GTIM	16	1~32768	上计数	4	4	-
	BTIM3-5	16	1~32768	上计数	-	-	-
时钟校准器	CTRIM	16	1~32768	上计数	-	-	-

通用定时器是支持 4 路比较捕获功能的定时器，可以配置成 3 个基本定时器。

低功耗定时器是异步 16 位定时/计数器，在系统时钟关闭后仍然可以通 RCL 进行计时/计数。通过中断在低功耗模式下唤醒系统。

高级定时器包含定时器 ATIM3，有如下特性：

- PWM 独立输出，互补输出
- 捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式
- 外部计数功能
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

ATIM3 是多通道的通用定时器，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

2.10 看门狗 WDT

IWDT 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；RCL 时钟输入作为计数器时钟。只有写入特定序列才能重启 WDT。

WWDT 是一个 7 位定时器，当有外部干扰或不可预见的逻辑条件造成应用程序背离正常的运行序列时，WWDT 可监测到此类软件故障并产生中断或复位。

2.11 低功耗同步异步收发器 LPUART

2 路低功耗模式下可以工作的同步异步收发器（Low Power Universal Asynchronous Receiver/Transmitter），LPUART0/LPUART1。

LPUART 基本功能：

- 配置时钟 PCLK
- 传输时钟 SCLK (SCLK 可选择 RCL 以及 PCLK，时钟精度同 RCL 或 PCLK)
- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
 - ▶ 两种字符长度：8 比特、9 比特
 - ▶ 三种校验方式：无检验、奇校验、偶校验
 - ▶ 三种停止长度：1 比特、2 比特、1.5 比特
- 支持低功耗模式下收发数据
- 16-bit 波特率计数器
- 支持硬件流控 (RTS、CTS)
- 支持多机通讯、自动地址识别

2.12 串行外设接口 SPI

SPI 基本特性：

- 可配置为主机或者从机，支持多机模式
- 主机模式最大分频系数为 PCLK/2，最高通信速率为 16Mbps
- 从机模式最大分频系数为 PCLK/4，最高通信速率为 8Mbps
- 多种通信模式：全双工、单线半双工、单工
- 两种传输顺序：先收发 MSB 或先收发 LSB
- 多种数据帧长度：4bits~16bits
- 两种 NSS 方式：硬件控制、软件控制
- 可配置的串行时钟极性和相位

2.13 I2C 总线

1 路 I2C，采用串行同步时钟，可实现设备之间以不同的速率传输数据。

I2C 基本特性：

- 支持主机发送/接收，从机发送/接收四种工作模式
- 支持标准 (100kbps) / 快速 (400kbps) / 高速 (1Mbps) 三种工作速率
- 从机支持 7 位寻址功能
- 主机支持 10 位寻址功能
- 支持噪声过滤功能
- 支持三个从机地址
- 支持广播地址

- 支持中断状态查询功能

2.14 时钟校准 CTRIM

时钟校准定时器可以调整校准 RC 时钟频率，也可以调整校准其他 RC 振荡的时钟频率，还可以作为一个通用定时器或者自动唤醒定时器来使用。

2.15 蜂鸣器 Buzzer

定时器功能复用输出为 Buzzer 提供可编程驱动频率。该蜂鸣器端口可提供 18mA 的 sink 电流，互补输出，不需要额外的三极管。

2.16 模数转换器 ADC

外部的模拟信号需要转变成数字信号才能由 MCU 进一步处理。内部集成了一个 10 位高精度、高转换速率的逐次逼近型模数转换器（SAR ADC）模块。

SAR ADC 基本特性：

- 10 位转换精度
- 1Msps 转换速度
- 最多 15 路输入通道，包括 14 路外部管脚输入、1 路内建 BGR 0.9V 电压



说明

选择 AVCC 作为参考源，测量 BGR 0.9V；可计算出 AVCC 电压。

- 2 种参考源：AVCC 电压、ExRef 引脚
- ADC 的电压输入范围：0~Vref
- 支持单次转换及持续转换
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性

2.17 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测。16 档电压监测值（1.8~3.3V）。可根据上升/下降边沿等条件产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

LVD 基本特性：

- 4 路监测源，AVCC、PA03、PC03、PD04
- 16 阶阈值电压，1.8~3.3V 可选
- 8 种触发条件，高电平、上升沿、下降沿组合
- 2 种触发结果，复位、中断
- 8 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

2.18 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。支持 4 个硬断点以及多个软断点。

2.19 编程模式

支持两种编程模式：在线编程、离线编程。

支持两种编程协议：ISP 协议、SWD 协议。

支持统一编程接口：ISP 协议与 SWD 协议共用 SWD 端口。

2.20 器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。内建 128 字节 OTP，仅可通过编程器写入一次。

2.21 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

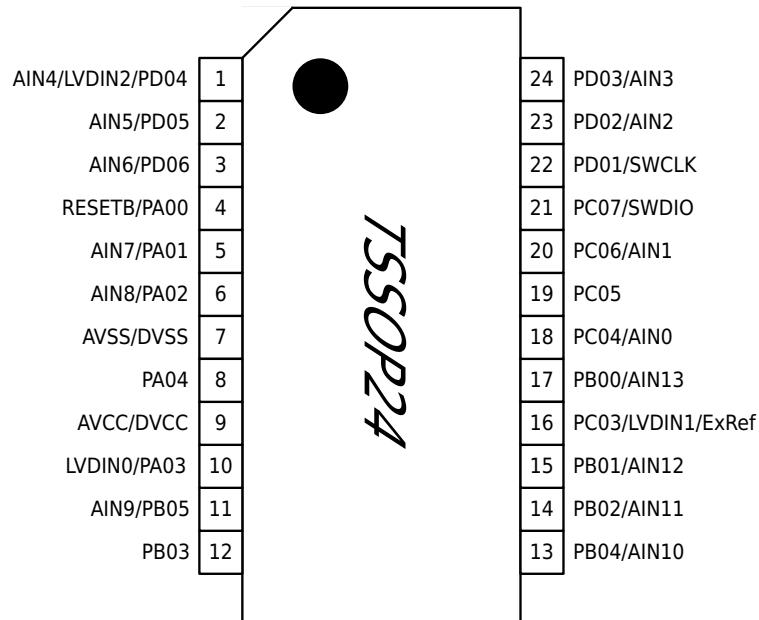
3 引脚配置及功能

3.1 引脚配置图

3.1.1 TSSOP24 封装

HC32F002D4PZ-TSSOP24/HC32F002D4PZ-TSSOP24TR

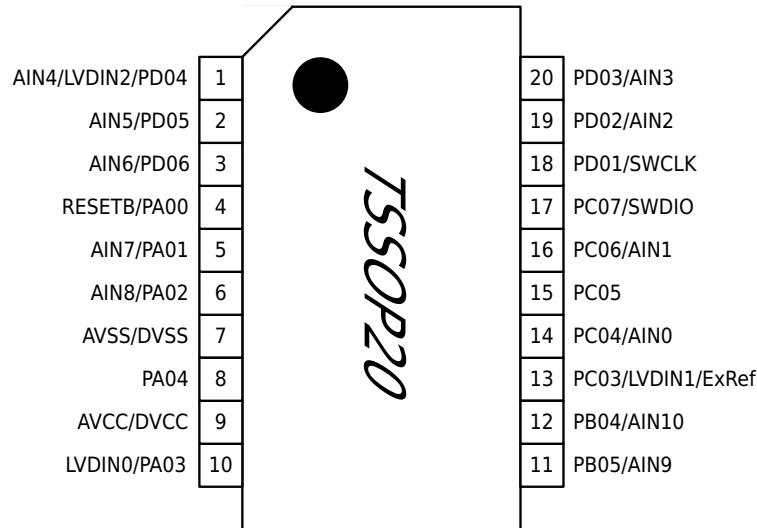
HC32F002D4PB-TSSOP24/HC32F002D4PB-TSSOP24TR



3.1.2 TSSOP20 封装

HC32F002C4PZ-TSSOP20/HC32F002C4PZ-TSSOP20TR

HC32F002C4PB-TSSOP20/HC32F002C4PB-TSSOP20TR

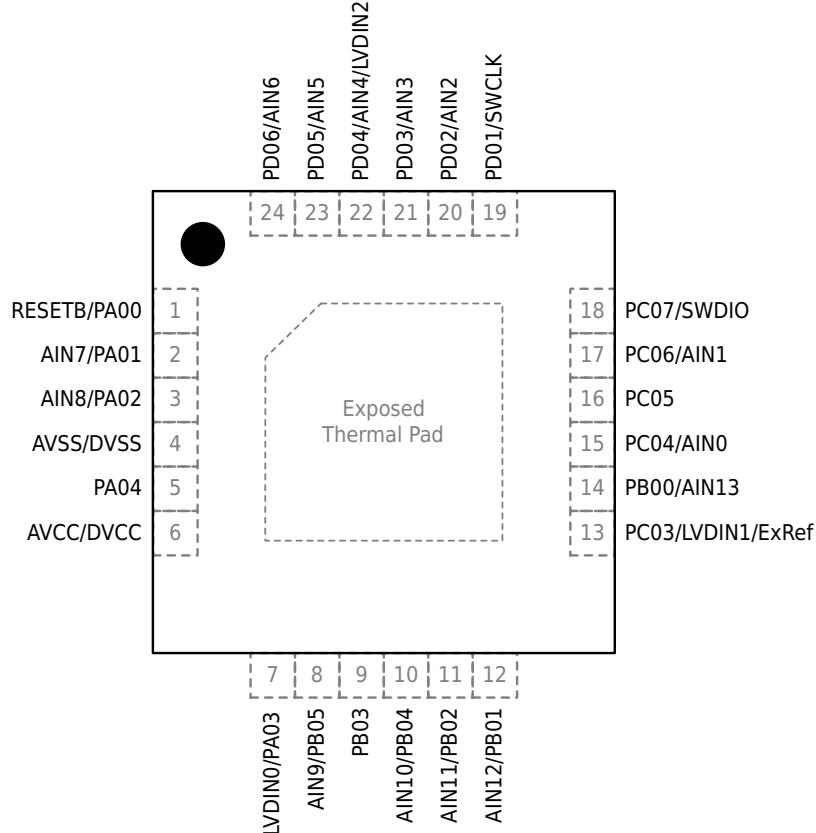


说明

- 在应用中，需要将该封装未引出的 IO 引脚设为输入并使能上拉。
- 该封装未引出的 IO 详见[引脚功能说明](#)。

3.1.3 QFN24 封装

HC32F002D4UZ-QFN24TR/HC32F002D4UB-QFN24TR

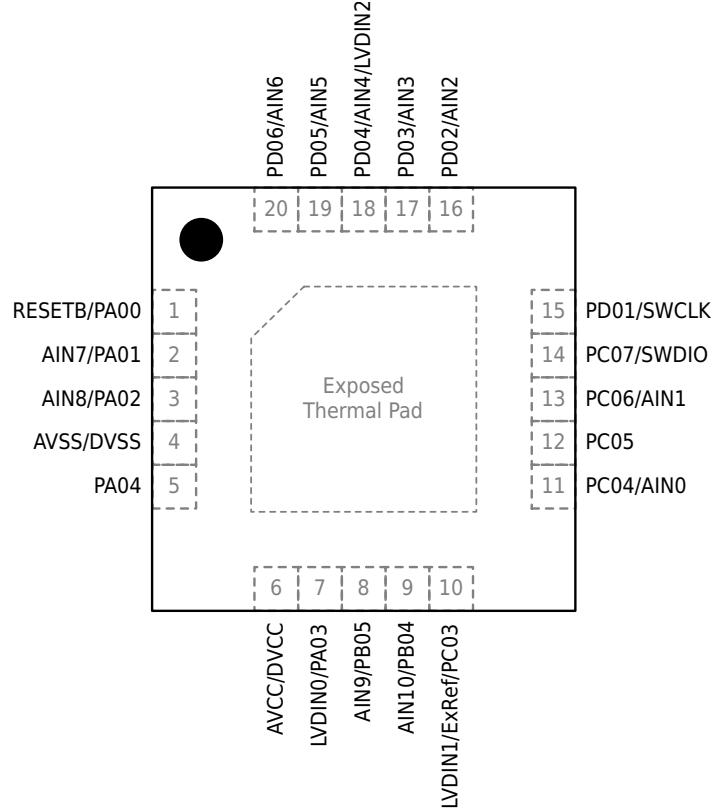


说明

- Exposed Thermal Pad 需要连接到 DVSS。

3.1.4 QFN20 封装

HC32F002C4UZ-ZFN20TR/HC32F002C4UB-ZFN20TR



说明

- Exposed Thermal Pad 需要连接到 DVSS。
- 在应用中，需要将该封装未引出的 IO 引脚设为输入并使能上拉。
- 该封装未引出的 IO 详见[引脚功能说明](#)。

3.2 引脚功能说明

QFN20	QFN24	TSSOP20	TSSOP24	Name	DIGITAL	ANALOG
1	1	4	4	PA00	-	RESETB
2	2	5	5	PA01	LPUART0_RXD I2C_SDA GTIM_TOGP HCLK_OUT	ADC_AIN7
3	3	6	6	PA02	LPUART0_TXD I2C_SCL GTIM_TOGN LVD_OUT	ADC_AIN8
4	4	7	7	AVSS/DVSS	-	-
5	5	8	8	PA04	GTIM_TOGP LVD_OUT SPI_NSS	-
6	6	9	9	AVCC/DVCC	-	-
7	7	10	10	PA03	GTIM_CH2 SPI_NSS CTRIM_ETR CTIRM_TOG	LVD_IN0
8	8	11	11	PB05	I2C_SDA ATIM3_BK CTRIM_ETR CTIRM_TOG	ADC_AIN9
-	9	-	12	PB03	ATIM3_ETR GTIM_CH0 LPUART1_CTS	-
9	10	12	13	PB04	I2C_SCL ATIM3_CH2B LPUART0_CTS	ADC_AIN10
-	11	-	14	PB02	ATIM3_CH2B GTIM_CH1 LPUART1_RTS	ADC_AIN11
-	12	-	15	PB01	ATIM3_CH1B GTIM_CH2 LPUART0_CTS	ADC_AIN12
10	13	13	16	PC03	ATIM3_CH2A ATIM3_CH0B LPUART0_RTS	LVD_IN1 ADC_ExRef
-	14	-	17	PB00	ATIM3_CH0B GTIM_CH3 LPUART0_RTS	ADC_AIN13
11	15	14	18	PC04	ATIM3_CH0B ATIM3_CH1B TCLK_OUT	ADC_AIN0
12	16	15	19	PC05	SPI_SCK GTIM_CH3 ATIM3_ETR	-
13	17	16	20	PC06	SPI_MOSI ATIM3_CH0A LPUART1_RTS	ADC_AIN1

QFN20	QFN24	TSSOP20	TSSOP24	Name	DIGITAL	ANALOG
14	18	17	21	PC07 SWDIO	SPI_MISO ATIM3_CH1A LPUART0_RXD	-
15	19	18	22	PD01 SWCLK	GTIM_ETR ATIM3_BK LPUART0_TXD	-
16	20	19	23	PD02	GTIM_CH2 ATIM3_CH2A LPUART1_CTS	ADC_AIN2
17	21	20	24	PD03	GTIM_CH1 ATIM3_CH1A LPUART1_RXD	ADC_AIN3
18	22	1	1	PD04	GTIM_CH0 LPUART1_TXD SPI_SCK	ADC_AIN4 LVD_IN2
19	23	2	2	PD05	LPUART1_RXD ATIM3_CH0A SPI_MISO	ADC_AIN5
20	24	3	3	PD06	LPUART1_RXD GTIM_ETR SPI_MOSI	ADC_AIN6

每个管脚的数字功能由 AFRx 寄存器进行控制，详细内容请参见《参考手册》“端口控制器（GPIO）-功能说明-端口复用功能”章节。

3.3 模块信号说明

表 3-2 模块信号说明

模块	引脚名称	描述
电源	DVCC	数字电源
	AVCC	模拟电源
	DVSS	数字地
	AVSS	模拟地
ADC	AINx(x=0~13)	ADC 输入通道
	ExRef	ADC 外部参考电压
LVD	LVD_INx(x=0~2)	电压侦测输入
	LVD_OUT	电压侦测输出
LPUART	LPUARTx_TXD(x=0~1)	LPUART 数据发送端
	LPUARTx_RXD(x=0~1)	LPUART 数据接收端
	LPUARTx_CTS(x=0~1)	LPUART 发送硬件流控
	LPUARTx_RTS(x=0~1)	LPUART 接收硬件流控

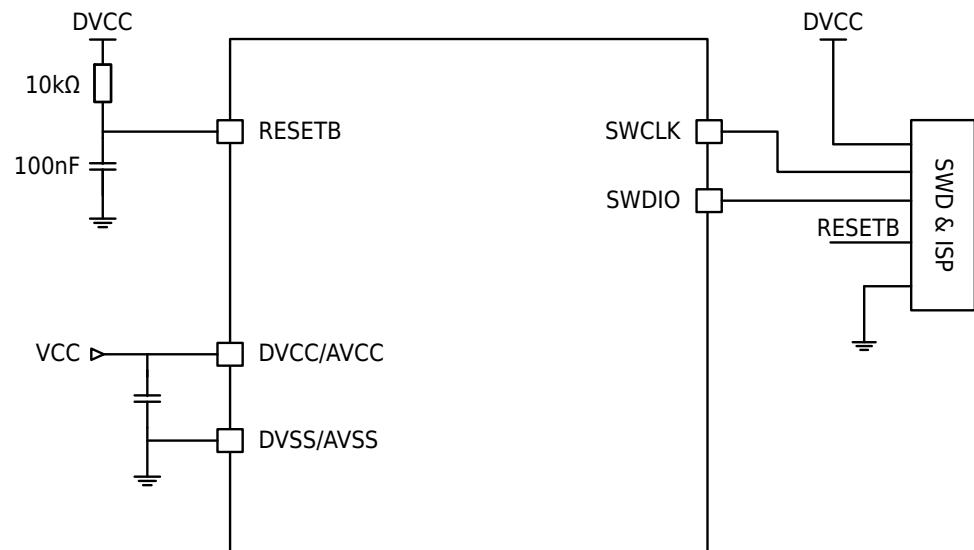
模块	引脚名称	描述
CTRIM	CTRIM_ETR	CTRIM 外部同步信号
	CTRIM_TOG	CTRIM 翻转输出信号
SPI	SPI_MISO	SPI 模块主机输入从机输出数据信号
	SPI_MOSI	SPI 模块主机输出从机输入数据信号
	SPI_SCK	SPI 模块时钟信号
	SPI_NSS	SPI 片选
I2C	I2C_SDA	I2C 模块数据信号
	I2C_SCL	I2C 模块时钟信号
基本定时器 BTIMx	BTIMx_TOGP(x=3~5)	BTIM 翻转输出信号
	BTIMx_TOGN(x=3~5)	
通用定时器 GTIM	GTIM_CHy(y=0~3)	GTIM 的捕获输入比较输出
	GTIM_ETR	GTIM 的外部计数输入信号
	GTIM_TOGP/TOGN	GTIM 的翻转输出信号
高级定时器 ATIM3	ATIM3_CHyA(y=0~2)	ATIM3 的捕获输入比较输出 A
	ATIM3_CHyB(y=0~2)	ATIM3 的捕获输入比较输出 B
	ATIM3_ETR	ATIM3 的外部计数输入信号
	ATIM3_BK	ATIM3 的刹车信号



说明

IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

4 典型应用电路图



说明

- 电源需要一个去耦电容，去耦电容尽量靠近相应电源管脚。

5 电气特性

5.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

5.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估的能到的数据，不会在生产线上进行测试。

5.1.2 典型数值

除非另有说明，典型数据是基于 $T_A=25^\circ\text{C}$ 和 $VCC=3.3\text{V}$ 给出的。这些数据仅用于设计指导，并未经过测试。

5.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5-1 电压特性

符号	参数	最小值	最大值	单位
VCC-VSS	外部主供电电压（包含 AVCC 和 DVCC） ⁽¹⁾	-0.3	5.5	V
V_{IN}	在其它引脚上的输入电压 ⁽²⁾	VSS-0.3	VCC+0.3	V
$ \Delta VCCx $	不同供电引脚之间的电压差	-	50	mV
$ \Delta VSSx-VSS $	不同接地引脚之间的电压差	-	50	mV
$V_{ESD}(\text{HBM})$	ESD 静电放电电压（人体模型）	参考绝对最大值电气参数		V



说明

- 所有的电源 (DVCC, AVCC) 和地 (DVSS, AVSS) 引脚必须始终连接到外部允许范围内的供电系统上。
- $I_{INJ(PIN)}$ 绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN}>VCC$ 时，有一个正向注入电流；当 $V_{IN}<VSS$ 时，有一个反向注入电流。

表 5-2 电流特性

符号	参数	最大值 ⁽¹⁾	单位
I_{VCC}	经过 DVCC/AVCC 电源线的总电流（供应电流） ⁽¹⁾	300	mA
I_{VSS}	经过 VSS 地线的总电流（流出电流） ⁽¹⁾	300	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	mA
	任意 I/O 和控制引脚上的输出电流	-25	mA
$I_{INJ(PIN)}^{(2)(3)}$	RESETB 引脚的注入电流	± 5	mA
	其他引脚的注入电流 ⁽⁴⁾	± 5	mA
$\sum I_{INJ(PIN)}^{(2)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	± 25	mA

**说明**

1. 所有的电源 (DVCC, AVCC) 和地 (DVSS, AVSS) 引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$ 绝对不可以超过它的极限, 即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值, 也要保证在外部限制 $I_{INJ(PIN)}$ 不超过其最大值。当 $V_{IN} > VCC$ 时, 有一个正向注入电流; 当 $V_{IN} < VSS$ 时, 有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时, $\sum I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上 $\sum I_{INJ(PIN)}$ 最大值的特性。

表 5-3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	°C
T_J	最大结温度	125	°C

5.3 工作条件

5.3.1 通用工作条件

表 5-4 通用工作条件 (适用于 HC32F002C4PZ/HC32F002C4UZ/HC32F002D4PZ/HC32F002D4UZ)

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	MHz
DVCC	数字部分工作电压	-	1.7	5.5	V
AVCC ⁽¹⁾	模拟部分工作电压	必须与 DVCC ⁽²⁾ 相同	1.7	5.5	V
P_D	功率耗散 $T_A=105^\circ\text{C}$	TSSOP20	-	283	mW
	功率耗散 $T_A=105^\circ\text{C}$	TSSOP24	-	291	mW
T_A	环境温度	最大功率消耗	-20	105	°C
		低功率消耗 ⁽³⁾	-20	125	°C
T_J	结温度范围	-	-20	125	°C

表 5-5 通用工作条件 (适用于 HC32F002C4PB/HC32F002C4UB/HC32F002D4PB/HC32F002D4UB)

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	MHz
DVCC	数字部分工作电压	-	2.7	5.5	V
AVCC ⁽¹⁾	模拟部分工作电压	必须与 DVCC ⁽²⁾ 相同	2.7	5.5	V
P_D	功率耗散 $T_A=105^\circ\text{C}$	TSSOP20	-	283	mW
	功率耗散 $T_A=105^\circ\text{C}$	TSSOP24	-	291	mW

符号	参数	条件	最小值	最大值	单位
T_A	环境温度	最大功率消耗	-40	105	°C
		低功率消耗 ⁽³⁾	-40	125	°C
T_J	结温度范围	-	-40	125	°C

**说明**

- 当使用 ADC 时，参见 ADC 电气参数。
- 建议使用相同的电源为 DVCC 和 AVCC 供电，在上电和正常操作期间，DVCC 和 AVCC 之间最多允许有 300mV 的差别。
- 在较低的功率耗散的状态下，只要 T_J 不超过 T_{Jmax} ， T_A 可以扩展到这个范围。

5.3.2 上电和掉电时的工作条件

表 5-6 上电和掉电的工作条件

符号	参数	条件	最小值	最大值	单位
$t_{VCC}^{(1)}$	VCC 上升速率	-	0.2	20000	μs/V
$t_{VCC}^{(1)}$	VCC 下降速率	-	0.2	20000	μs/V

**说明**

- 由综合评估得出，不在生产中测试。

5.3.3 内嵌复位和 LVD 模块特性

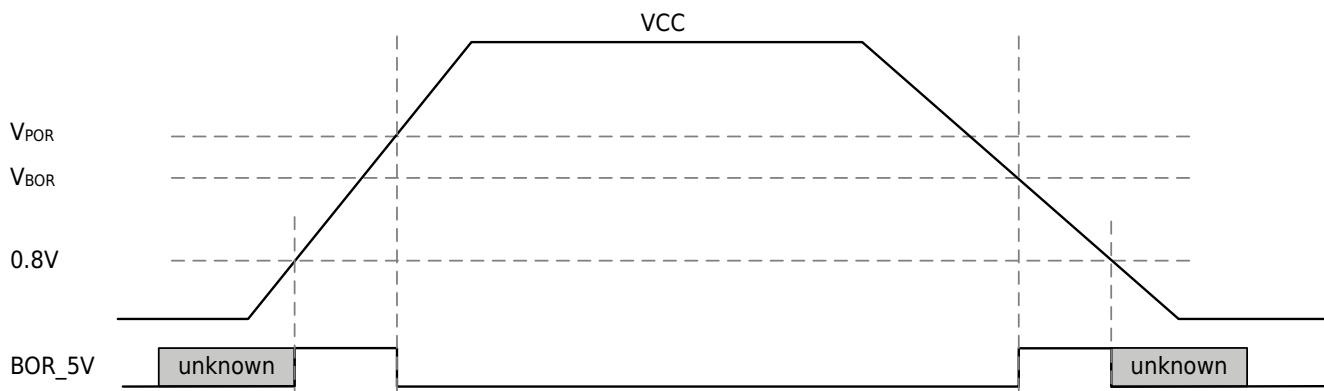


图 5-1 POR/Brown Out 示意图

表 5-7 POR/Brown Out

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR}	POR 释放电压（上电过程）	-	-	1.65	1.7	V
V_{PDR}	BOR 检测电压（掉电过程）	-	-	1.55	-	V

**说明**

- 由设计保证，不在生产中测试。

表 5-8 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ex}	外部输入电压范围	-	0	-	VCC	V
V_{level}	检测阈值	LVD_CR.VTDS=0b0000	-	1.8±3.5%	-	V
		LVD_CR.VTDS=0b0001	-	1.9±3.5%	-	
		LVD_CR.VTDS=0b0010	-	2.0±3.5%	-	
		LVD_CR.VTDS=0b0011	-	2.1±3.5%	-	
		LVD_CR.VTDS=0b0100	-	2.2±3.5%	-	
		LVD_CR.VTDS=0b0101	-	2.3±3.5%	-	
		LVD_CR.VTDS=0b0110	-	2.4±3.5%	-	
		LVD_CR.VTDS=0b0111	-	2.5±3.5%	-	
		LVD_CR.VTDS=0b1000	-	2.6±3.5%	-	
		LVD_CR.VTDS=0b1001	-	2.7±3.5%	-	
		LVD_CR.VTDS=0b1010	-	2.8±3.5%	-	
		LVD_CR.VTDS=0b1011	-	2.9±3.5%	-	
		LVD_CR.VTDS=0b1100	-	3.0±3.5%	-	
		LVD_CR.VTDS=0b1101	-	3.1±3.5%	-	
		LVD_CR.VTDS=0b1110	-	3.2±3.5%	-	
		LVD_CR.VTDS=0b1111	-	3.3±3.5%	-	
I_{comp}	功耗	-	-	0.36	-	μA
$T_{response}$	响应时间	-	-	100	-	μs
T_{setup}	建立时间	-	-	300	-	μs
V_{hyste}	迟滞电压	-	-	40	-	mV
T_{filter}	滤波时间	LVD_CR.FLTTIME=0b000	25	50	-	μs
		LVD_CR.FLTTIME=0b001	75	100	-	
		LVD_CR.FLTTIME=0b010	175	200	-	
		LVD_CR.FLTTIME=0b011	375	400	-	
		LVD_CR.FLTTIME=0b100	1575	1600	-	
		LVD_CR.FLTTIME=0b101	6375	6400	-	
		LVD_CR.FLTTIME=0b110	25575	25600	-	
		LVD_CR.FLTTIME=0b111	102375	102400	-	



说明

- 由综合评估得出，不在生产中测试。

5.3.4 内置的参考电压 BGR

表 5-9 内置参考电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{BGR09}	Internal 0.9V Reference Voltage	常温 25°C, 3.3V	-	0.9	-	V
V_{BGR09}	Internal 0.9V Reference Voltage	-	0.875	-	0.925	V
T_{Coeff}	Internal 0.9V temperature coefficient	-	-	50	-	ppm /°C

**说明**

1. 由综合评估得出，不在生产中测试。

5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到 VCC 或 VSS（无负载）。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率（0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期）。
- 当开启外设时： $f_{PCLK0}=f_{HCLK}$, $f_{PCLK1}=f_{HCLK}$

表 5-10 工作电流特性

符号	参数	条件		典型值 ⁽¹⁾⁽³⁾	最大值 ⁽²⁾⁽³⁾	Unit
I_{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	$V_{CC}=3.3V$ $T_A=25^\circ C$	RCH clock source	4M	505	-
				8M	730	-
				12M	955	-
				22.12M	1515	-
				24M	1630	-
				44.24M	2755	-
				48M	2980	-
	All peripherals clock OFF, Run while(1) in RAM	$V_{CC}=3.3V$ $T_A=2x^\circ C$	RCH clock source	4M	410	-
				8M	545	-
				12M	680	-
				22.12M	1005	-
				24M	1080	-
				44.24M	1735	-
				48M	1870	-
I_{DD} (Run mode)	All peripherals clock ON, Run while(1) in Flash	$V_{CC}=1.7\sim5.5V$ $T_A=-40\sim105^\circ C$	RCH clock source	4M	725	870
				8M	1160	1350
				12M	1575	1820
				22.12M	2545	2960
				24M	2735	3170
				44.24M FlashWait=1	3515	4070
				48M FlashWait=1	3790	4380
	All peripherals clock OFF, Run while(1) in Flash	$V_{CC}=1.7\sim5.5V$ $T_A=-40\sim105^\circ C$	RCH clock source	4M	635	770
				8M	970	1140
				12M	1295	1510
				22.12M	2035	2390
				24M	2185	2550
				44.24M FlashWait=1	2500	2930
				48M FlashWait=1	2685	2950

符号	参数	条件			典型值 ⁽¹⁾⁽³⁾	最大值 ⁽²⁾⁽³⁾	Unit
I_{DD} (Sleep mode)	All peripherals clock ON, Run while(1) in Flash	$V_{CC}=1.7\sim 5.5$ V $T_A=-40\sim 105$ °C	RCH clock source	4M	400	470	μA
				8M	520	610	
				12M	635	740	
				22.12M	925	1070	
				24M	990	1140	
				44.24M FlashWait=1	1570	1800	
				48M FlashWait=1	1695	1930	
	All peripherals clock OFF, Run while(1) in Flash	$V_{CC}=1.7\sim 5.5$ V $T_A=-40\sim 105$ °C	RCH clock source	4M	305	370	μA
				8M	335	400	
				12M	360	430	
I_{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	$V_{CC}=1.7\sim 5.5$ V	RCL32K clock source	$T_A=-40\sim 25$ °C	7.4	14.4	μA
				$T_A=50$ °C	7.9	14.9	
				$T_A=85$ °C	9.3	16.0	
				$T_A=105$ °C	11.4	22.0	
	All peripherals clock OFF, Run while(1) in Flash	$V_{CC}=1.7\sim 5.5$ V	RCL32K clock source	$T_A=-40\sim 25$ °C	6.7	12.8	μA
				$T_A=50$ °C	7.2	13.6	
				$T_A=85$ °C	8.5	14.9	
				$T_A=105$ °C	10.6	21.0	
I_{DD} (LP Sleep)	All peripherals clock ON,	$V_{CC}=1.7\sim 5.5$ V	RCL32K clock source	$T_A=-40\sim 25$ °C	4.4	10.3	μA
				$T_A=50$ °C	4.8	10.7	
				$T_A=85$ °C	6.1	11.2	
				$T_A=105$ °C	8.1	18.8	
	All peripherals clock OFF,	$V_{CC}=1.7\sim 5.5$ V	RCL32K clock source	$T_A=-40\sim 25$ °C	3.7	7.3	μA
				$T_A=50$ °C	4.0	7.8	
				$T_A=85$ °C	5.3	10.5	
				$T_A=105$ °C	7.4	18.3	
I_{DD} (DeepSleep)	WDT+LVD+RCL32K+Deep Sleep	$V_{CC}=1.7\sim 5.$ 5V	-	$T_A=-40\sim 25$ °C	3.2	6.9	μA
				$T_A=50$ °C	3.7	7.5	
				$T_A=85$ °C	4.9	9.2	
				$T_A=105$ °C	6.7	14.6	

符号	参数	条件			典型值 ⁽¹⁾⁽³⁾	最大值 ⁽²⁾⁽³⁾	Unit
I_{DD} (DeepSleep)	LVD+RCL32K+DeepSleep	VCC=1.7~5.5V	-	$T_A=-40\sim25^{\circ}\text{C}$	2.6	6.2	μA
				$T_A=50^{\circ}\text{C}$	3.0	6.7	
				$T_A=85^{\circ}\text{C}$	4.0	8.7	
				$T_A=105^{\circ}\text{C}$	5.5	13	
	WDT+RCL32K+DeepSleep	VCC=1.7~5.5V	-	$T_A=-40\sim25^{\circ}\text{C}$	3.0	6.5	μA
				$T_A=50^{\circ}\text{C}$	3.4	7.0	
				$T_A=85^{\circ}\text{C}$	4.6	8.8	
				$T_A=105^{\circ}\text{C}$	6.3	14.0	
	RCL38K+ DeepSleep	VCC=1.7~5.5V	-	$T_A=-40\sim25^{\circ}\text{C}$	3.0	6.5	μA
				$T_A=50^{\circ}\text{C}$	3.4	7.0	
				$T_A=85^{\circ}\text{C}$	4.6	8.8	
				$T_A=105^{\circ}\text{C}$	6.3	14.0	
	RCL32K+ DeepSleep	VCC=1.7~5.5V	-	$T_A=-40\sim25^{\circ}\text{C}$	3.0	6.5	μA
				$T_A=50^{\circ}\text{C}$	3.4	7.0	
				$T_A=85^{\circ}\text{C}$	4.6	8.8	
				$T_A=105^{\circ}\text{C}$	6.3	14.0	
	DeepSleep	VCC=1.7~5.5V	-	$T_A=-40\sim25^{\circ}\text{C}$	2.4	5.8	μA
				$T_A=50^{\circ}\text{C}$	2.7	6.3	
				$T_A=85^{\circ}\text{C}$	3.8	8.2	
				$T_A=105^{\circ}\text{C}$	5.2	12.5	



说明

- 若没有其他指定条件，该 Typ 的值是在 25°C & $V_{CC}=3.3\text{V}$ 测得。
- 若没有其他指定条件，该 Max 的值是 $V_{CC}=1.7\sim5.5\text{V}$ & Temperature= $-40\sim105^{\circ}\text{C}$ 范围内的最大值。
- 由综合评估得出，不在生产中测试。

5.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RCH 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RCH 振荡器
- 深度休眠模式：时钟源是 RCH 振荡器

表 5-11 低功耗模式唤醒时间

符号	参数	条件	最小值	典型值	最大值	单位
T_{wu}	休眠模式唤醒时间	-	-	2.0	-	μs
	深度休眠唤醒时间	$F_{MCLK}=4\sim48\text{MHz}$	-	5.0	-	μs

**说明**

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.7 内部时钟源特性**5.3.7.1 内部高速时钟 RCH**

表 5-12 内部高速时钟 RCH 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCH 振荡器精度	User trimming step for given VCC and T_A conditions	-	0.25	-	%
		VCC=1.7~5.5V, $T_{AMB}=-40\sim105^{\circ}\text{C}$	-3.5	-	+3.5	%
		VCC=1.7~5.5V, $T_{AMB}=-40\sim50^{\circ}\text{C}$	-2	-	+2	%
F_{CLK}	振荡频率	-	40.0	-	48.0	MHz
I_{CLK}	电流	$F_{MCLK}=48\text{MHz}$	-	170	-	μA
$DC_{CLK}^{(1)}$	占空比	-	45	50	55	%

**说明**

1. 由综合评估得出，不在生产中测试。

5.3.7.2 内部低速时钟 RCL

表 5-13 内部低速时钟 RCL 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
Dev	RCL 振荡器精度	User trimming step for given VCC and T_A conditions	-	0.5	-	%
		VCC=1.7~5.5V, $T_{AMB}=-40\sim105^{\circ}\text{C}$	-5	-	+5	%
		VCC=1.7~5.5V, $T_{AMB}=-40\sim50^{\circ}\text{C}$	-3	-	+3	%
F_{CLK}	振荡频率	-	-	38.4	-	kHz
			-	32.768	-	kHz
T_{CLK}	启动时间	-	-	150	-	μs
$DC_{CLK}^{(1)}$	占空比	-	25	50	75	%
I_{CLK}	功耗	-	-	1.5	-	μA

**说明**

1. 由综合评估得出，不在生产中测试。

5.3.8 存储器特性

表 5-14 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
$EC_{FLASH}^{(1)}$	擦写次数	$T_{AMB}=25^{\circ}C$	20	-	-	kcy cles
$RET_{FLASH}^{(1)}$	数据保存期限	$T_{AMB}=85^{\circ}C$, after 20 kcycles	20	-	-	Year s
$T_{b_prog}^{(2)}$	编程时间 (字节)	-	22	-	30	μs
$T_{w_prog}^{(2)}$	编程时间 (字)	-	40	-	52	μs
$T_{p_erase}^{(2)}$	页擦除时间	-	4	-	5	ms
$T_{m_erase}^{(2)}$	整片擦除时间	-	30	-	40	ms



说明

- 由综合评估得出，不在生产中测试。
- 由设计保证，不在生产中测试。

5.3.9 EFT 特性

芯片复位可以使系统恢复正常操作。

表 5-15 EFT 特性

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class: 4A
EFT to Power (IEC61000-4-4)	Class: 4A



说明

- 由综合评估得出，不在生产中测试。

软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

5.3.10 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

表 5-16 ESD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ESD_HBM} ⁽¹⁾	ESD @ Human Body Mode	-	-	4	-	kV
V _{ESD_CDM} ⁽¹⁾	ESD @ Charge Device Mode	-	-	1	-	kV
V _{ESD_MM} ⁽¹⁾	ESD @ Machine Mode	-	-	200	-	V
I _{latchup} ⁽¹⁾	Latch up current	-	-	200	-	mA

**说明**

1. 由综合评估得出，不在生产中测试。

5.3.11 I/O 端口特性

5.3.11.1 输出特性-端口

表 5-17 端口输出特性

符号	参数	条件	最小值	最大值	单位
V _{OH}	High level output voltage Source Current	Sourcing 4 mA, VCC = 3.3 V (see Note 1)	VCC-0.25	-	V
		Sourcing 8 mA, VCC = 3.3 V (see Note 2)	VCC-0.60	-	V
V _{OL}	Low level output voltage Sink Current	Sinking 5 mA, VCC = 3.3 V (see Note 1)	-	VSS+0.25	V
		Sinking 14 mA, VCC = 3.3 V (see Note 2)	-	VSS+0.60	V
V _{OHD}	High level output voltage Double source Current	Sourcing 8 mA, VCC = 3.3 V (see Note 1)	VCC-0.25	-	V
		Sourcing 18 mA, VCC = 3.3V (see Note 2)	VCC-0.60	-	V
V _{OLD}	Low level output voltage Double Sink Current	Sinking 8 mA, VCC = 3.3 V (see Note 1)	-	VSS+0.25	V
		Sinking 18 mA, VCC = 3.3 V (see Note 2)	-	VSS+0.60	V

**说明**

1. The maximum total current, $I_{OH}(\max)$ and $I_{OL}(\max)$, for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
2. The maximum total current, $I_{OH}(\max)$ and $I_{OL}(\max)$, for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.
3. 对于封装 QFN20/TSSOP20，管脚 PC3/PC4/PB4/PB5 都与其他管脚双管脚封装在一起的，驱动能力相对其他管脚要高。

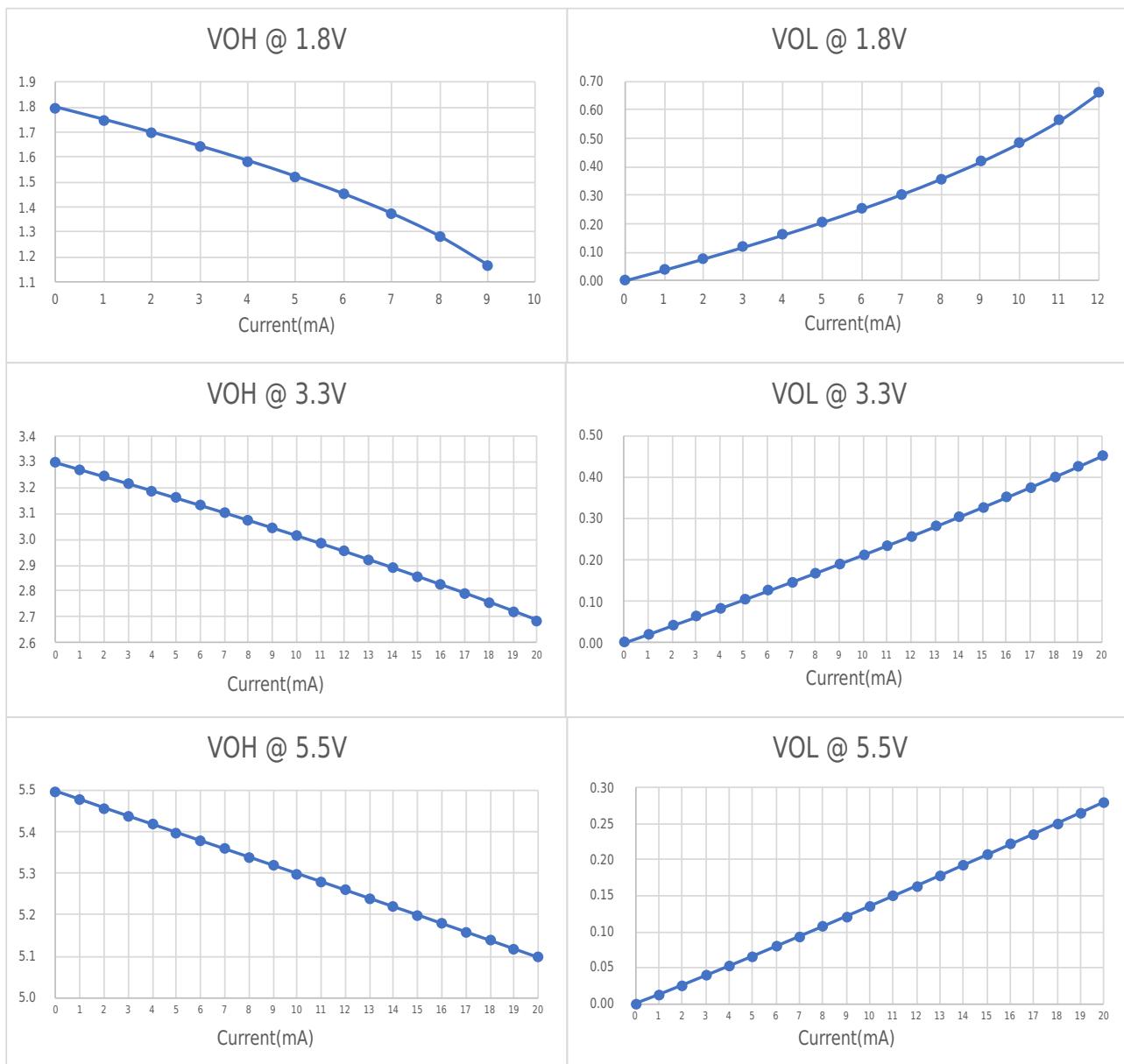


图 5-2 输出端口 VOH/VOL 实测曲线

5.3.11.2 输入特性-端口 PA/PB/PC/PD

表 5-18 PA/PB/PC/PD 端口输入特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	Positive-going input threshold voltage	VCC=1.8V	0.7VCC	-	-	V
		VCC=3.3V	0.7VCC	-	-	V
		VCC=5.5V	0.7VCC	-	-	V
V_{IL}	Negative-going input threshold voltage	VCC=1.8V	-	-	0.3VCC	V
		VCC=3.3V	-	-	0.3VCC	V
		VCC=5.5V	-	-	0.3VCC	V
$V_{hys}^{(1)}$	Input voltage hysteresis ($V_{IH}-V_{IL}$)	VCC=1.8V	-	0.3	-	V
		VCC=3.3V	-	0.4	-	V
		VCC=5.5V	-	0.6	-	V
$R_{pullhigh}$	Pullup resistor	Pullup enabled VCC=3.3V	-	80	-	kΩ
C_{input}	Input capacitance	-	-	5	-	pF



说明

- 由综合评估得出，不在生产中测试。

5.3.11.3 端口外部输入采样要求-Timer Clock

表 5-19 Timer Gate/Timer Clock 外部输入采样要求

符号	参数	条件	最小值	典型值	最大值	单位
$t_{(int)}$	External interrupt timing	External trigger signal for the interrupt flag ⁽¹⁾	-	30	-	ns
$t_{(cap)}$	Timer capture timing	Timer capture pulse width	-	0.5	-	μs
$t_{(clk)}$	Timer clock frequency applied to pin	Timer external clock input $f_{HCLK}=4MHz$	-	-	PCLK/2	MHz



说明

- The external signal sets the interrupt flag every time the minimum $t_{(int)}$ parameters are met. It may be set even with trigger signals shorter than $t_{(int)}$.
- 由综合评估得出，不在生产中测试。

5.3.11.4 端口漏电特性-端口 PA/PB/PC/PD

表 5-20 PA/PB/PC/PD 端口漏电特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{lkg(Px,y)}$	Leakage current	$V_{(Px,y)}^{(1)(2)}$	-	± 50	-	nA



说明

1. The leakage current is measured with VSS or VCC applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.

5.3.12 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 5-21 RESETB 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(RESETB)}$	输入低电平电压	-	-0.3	-	0.3VCC	V
$V_{IH(RESETB)}$	输入高电平电压	-	0.7VCC	-	VCC+0.3	V
$V_{hys(RESETB)}$	施密特触发器电压迟滞	-	-	200	-	mV
R_{PU}	弱上拉等效电阻	$V_{IN}=V_{SS}$	-	80	-	kΩ
$V_F(RESETB)$	输入滤波脉冲	-	-	-	3	μs
$V_{NF(RESETB)}$	输入非滤波脉冲	-	20	-	-	μs



说明

1. 由设计保证，不在生产中测试。

5.3.13 ADC 特性

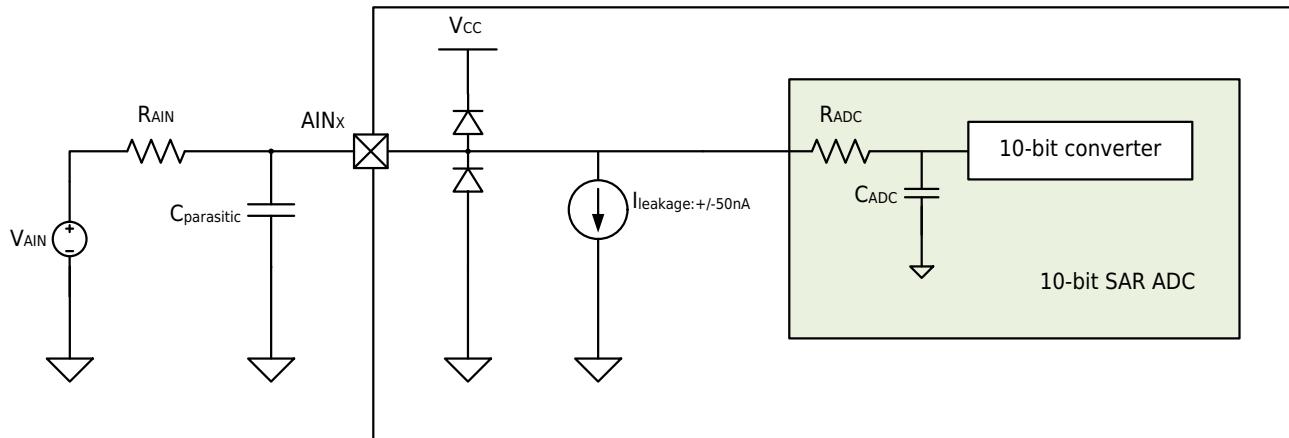
表 5-22 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ADCIN}	Input voltage range	Single ended	0	-	$V_{ADCREFIN}$	V
$V_{ADCREFIN}$	Input range of external reference voltage	Single ended	0	-	AVCC	V
I_{ADC1}	Active current including reference generator and buffer	200ksps	-	0.16	-	mA
I_{ADC2}	Active current including reference generator and buffer	1Msps	-	0.22	-	mA
C_{ADCIN}	ADC input capacitance	-	-	1.6	2	pF

符号	参数	条件	最小值	典型值	最大值	单位
$R_{ADC}^{(1)}$	ADC sampling switch impedance	-	-	5	-	kΩ
$R_{AIN}^{(1)(2)}$	ADC external input resistor	-	-	-	100	kΩ
F_{ADCCLK}	ADC clock Frequency	-	-	-	24	MHz
$T_{ADCSTART}$	Startup time of reference generator and ADC core	-	-	5	-	μs
$T_{ADCCONV}$	Conversion time	-	19	24	25	cycles
ENOB	Effective Bits	1Msps@VCC≥2.7V 500ksps@VCC≥2.4V 200ksps@VCC≥1.7V REF=EXREF	-	9.5	-	bits
		1Msps@VCC≥2.7V 500ksps@VCC≥2.4V 200ksps@VCC≥1.7V REF=VCC	-	9.4	-	bits
SNR	Signal to Noise Ratio	1Msps@VCC≥2.7V 500ksps@VCC≥2.4V 200ksps@VCC≥1.7V REF=EXREF	-	63	-	dB
		1Msps@VCC≥2.7V 500ksps@VCC≥2.4V 200ksps@VCC≥1.7V REF=VCC	-	63	-	dB
DNL ⁽¹⁾	Differential non-linearity	500ksps, VREF=EXREF/AVCC	-1	-	1	LSB
INL ⁽¹⁾	Integral non-linearity	500ksps, VREF=EXREF/AVCC	-2	-	2	LSB
$E_o^{(1)}$	Offset error	-	-1	-	1	LSB
$E_g^{(1)}$	Gain error	-	-1	-	1	LSB

1. 由设计保证，不在生产中测试。

2. ADC 的典型应用如下图所示：



对于 0.5LSB 采样误差精度要求的条件下，外部输入阻抗的计算公式如下：

$$R_{AIN} = \frac{M}{F_{ADCCLK} * C_{ADC} * (N+1) * \ln(2)} - R_{ADC}$$

其中 F_{ADCCLK} 为 ADC 时钟频率，寄存器 ADC_CR0[4:2] 可设定其与 PCLK 的关系，如下表。

下表为 ADC 时钟频率 F_{ADCCLK} 和 PCLK 分频比关系：

ADC_CR0[4:2]	N
0b000	1
0b001	2
0b010	4
0b011	8
...	...
0b111	128

M 为采样周期个数，由寄存器 ADC_CR0[13:12] 设定。

下表为采样时间 t_{sa} 和 ADC 时钟频率 F_{ADCCLK} 的关系：

ADC_CR0[13:12]	M
0b00	6
0b01	8
0b10	11
0b11	12

下表为 ADC 时钟频率 F_{ADCCLK} 和外部电阻 R_{AIN} 的关系 (M=12, 采样误差 0.5LSB 的条件下) :

R_{AIN} (kΩ)	F_{ADCCLK} (kHz)
10	24000
30	22000
35	18000
60	12000

R_{AIN} (kΩ)	f_{ADCCLK} (kHz)
120	6000
180	4000
360	2000
720	1000
1440	500
2200	350
3600	200
7200	100

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 A_{IN_x} 的寄生电容 $C_{parasitic}$ 。
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

5.3.14 TIM 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 5-26 高级定时器 (ATIM) 特性

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	$f_{TIMCLK}=48MHz$	1	-	t_{TIMCLK}
			20.8	-	ns
f_{ext}	外部时钟频率	$f_{TIMCLK}=48MHz$	0	$f_{TIMCLK}/2$	MHz
			0	24	MHz
Res_{Tim}	定时器分辨率	自由计数	-	16	位
			-	32	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	$f_{TIMCLK}=48MHz$	1	65536	t_{TIMCLK}
			0.0208	1363	μs
T_{MAX_COUNT}	最大可能计数	$f_{TIMCLK}=48MHz$	-	16777216	t_{TIMCLK}
			-	349.5	ms



说明

- 由设计保证，不在生产中测试。

表 5-27 通用定时器特性

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	$f_{TIMCLK}=48MHz$	1	-	t_{TIMCLK}
			20.8	-	ns
f_{ext}	外部时钟频率	$f_{TIMCLK}=48MHz$	0	$f_{TIMCLK}/2$	MHz
			0	24	MHz
Res_{Tim}	定时器分辨率	-	-	16	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	$f_{TIMCLK}=48MHz$	1	65536	t_{TIMCLK}
			0.0208	1363	μs
T_{MAX_COUNT}	最大可能计数	$f_{TIMCLK}=48MHz$	-	2147483648	t_{TIMCLK}
			-	44.7	s



说明

- 由设计保证，不在生产中测试。

表 5-28 低功耗定时器特性

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	$f_{TIMCLK}=48MHz$	1	-	t_{TIMCLK}
			20.8	-	ns
f_{ext}	外部时钟频率	$f_{TIMCLK}=48MHz$	0	$f_{TIMCLK}/2$	MHz
			0	24	MHz
Res_{Tim}	定时器分辨率	-	-	16	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	$f_{TIMCLK}=48MHz$	1	65536	t_{TIMCLK}
			0.0208	1363	μs
T_{MAX_COUNT}	最大可能计数	$f_{TIMCLK}=48MHz$	-	2147483648	t_{TIMCLK}
			-	44.7	s



说明

- 由设计保证，不在生产中测试。

表 5-29 IWDT 特性

符号	参数	条件	最小值	最大值	单位
t_{res}	WDT 溢出时间	$f_{WDTCLOCK}=32.768kHz$	0.13	64000	ms

**说明**

1. 由设计保证，不在生产中测试。

表 5-30 WWDT 特性

符号	参数	条件	最小值	最大值	单位
t_{res}	WDT 溢出时间	$f_{WDTCLK}=48MHz$	0.085	699	ms

**说明**

1. 由设计保证，不在生产中测试。

5.3.15 通信接口

5.3.15.1 I2C 特性

I2C 接口特性如下表：

表 5-31 I2C 接口特性⁽¹⁾

符号	参数	标准模式 (100k)		快速模式 (400k)		高速模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t_{SCLL}	SCL 时钟低时间	5	-	1.25	-	0.5	-	μs
t_{SCLH}	SCL 时钟高时间	5	-	1.25	-	0.5	-	μs
$t_{SU.SDA}$	SDA 建立时间	250	-	100	-	50	-	ns
$t_{HD.SDA}$	SDA 保持时间	0	-	0	-	0	-	μs
$t_{HD.STA}$	开始条件保持时间	2.5	-	0.625	-	0.25	-	μs
$t_{SU.STA}$	重复的开始条件建立时间	2.5	-	0.625	-	0.25	-	μs
$t_{SU.STO}$	停止条件建立时间	0.25	-	0.25	-	0.25	-	μs
t_{BUF}	总线空闲 (停止条件至开始条件)	4.7	-	1.3	-	0.5	-	μs

**说明**

1. 由设计保证，不在生产中测试。

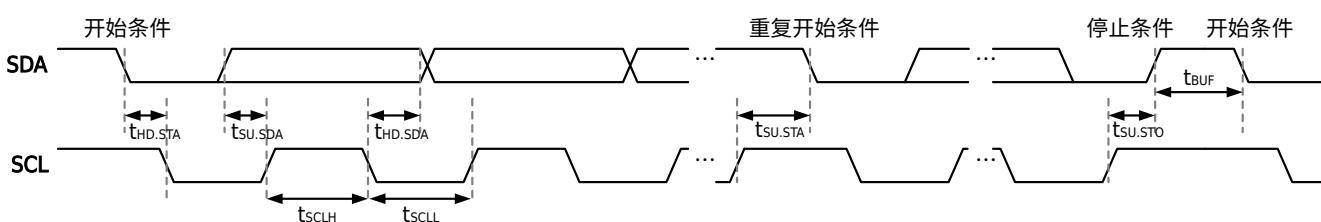


图 5-4 I2C 接口时序

5.3.15.2 SPI 特性

表 5-32 SPI 接口特性

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期	主机模式 $f_{PCLK} \geq 32MHz$	62.5	-	ns
		主机模式 $f_{PCLK} < 32MHz$	$2 \times t_{c(PCLK)}$	-	ns
		从机模式 $f_{PCLK} > 16MHz$	$8 \times t_{c(PCLK)}$	-	ns
		从机模式 $f_{PCLK} \leq 16MHz$	$4 \times t_{c(PCLK)}$	-	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.45 \times t_{c(SCK)}$	$0.55 \times t_{c(SCK)}$	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.45 \times t_{c(SCK)}$	$0.55 \times t_{c(SCK)}$	ns
		从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{su(NSS)}$	从机选择的建立时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{h(NSS)}$	从机选择的保持时间	从机模式	$0.5 \times t_{c(SCK)}$	-	ns
$t_{v(MO)}$	主机数据输出的生效时间	-	-	3	ns
$t_{h(MO)}$	主机数据输出的保持时间	-	2	-	ns
$t_{v(SO)}$	从机数据输出的生效时间	-	-	$26 + 2 \times t_{c(PCLK)}$	ns
$t_{h(SO)}$	从机数据输出的保持时间	-	$16 + 0.5 \times t_{c(PCLK)}$	-	ns
$t_{su(MI)}$	主机数据输入的建立时间	-	28	-	ns
$t_{h(MI)}$	主机数据输入的保持时间	-	2	-	ns
$t_{su(SI)}$	从机数据输入的建立时间	-	2	-	ns
$t_{h(SI)}$	从机数据输入的保持时间	-	$2 + 1.5 \times t_{c(PCLK)}$	-	ns



说明

1. 由设计保证，不在生产中测试。

SPI 接口信号的波形和时序参数如下：

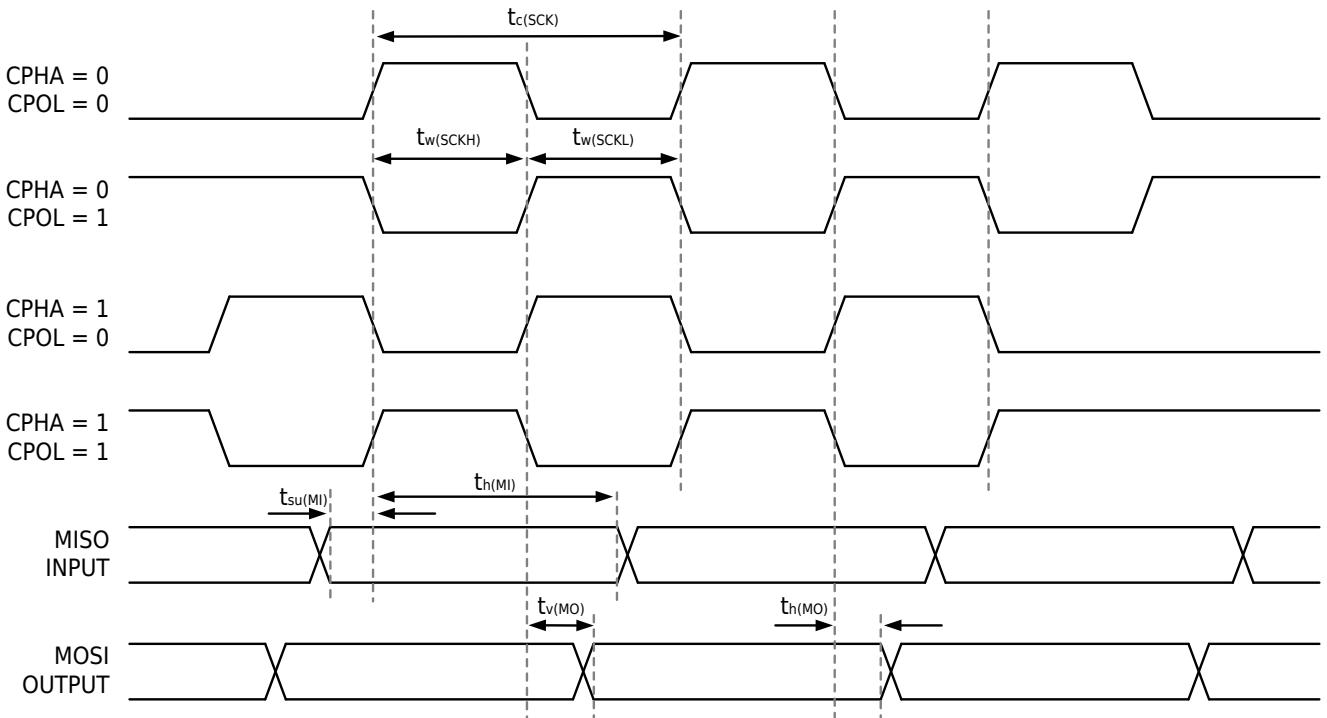


图 5-5 SPI 时序图 (主机模式)

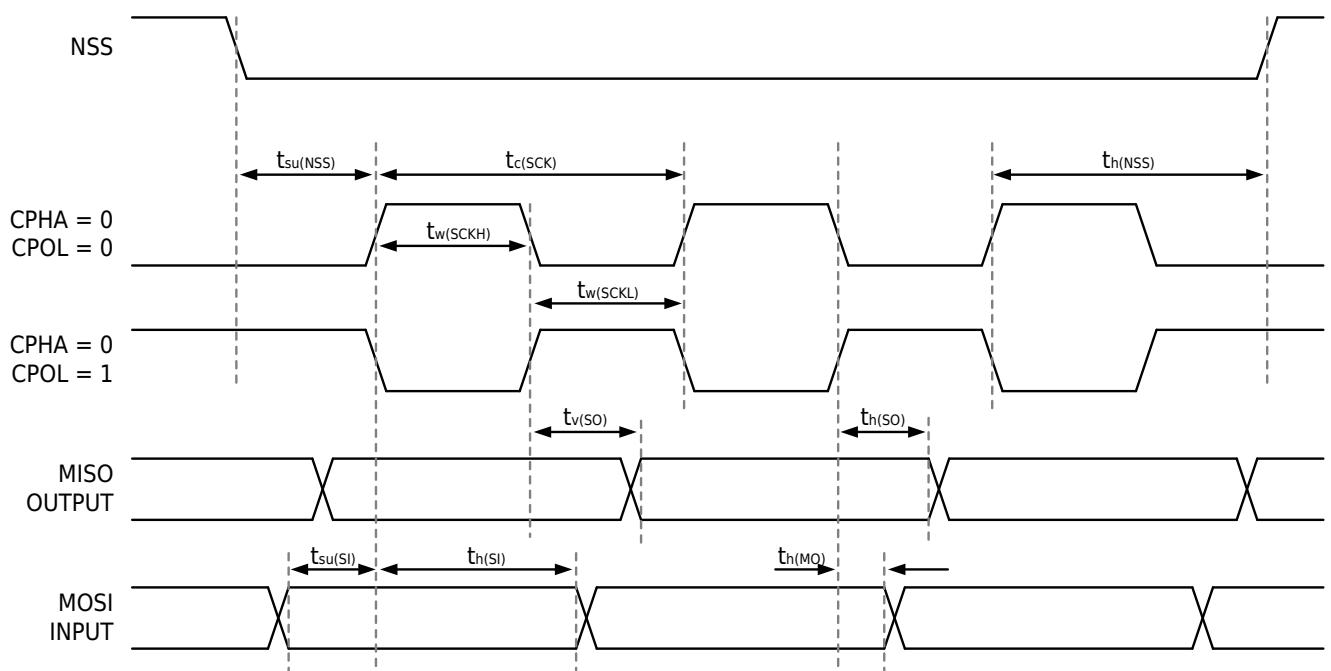
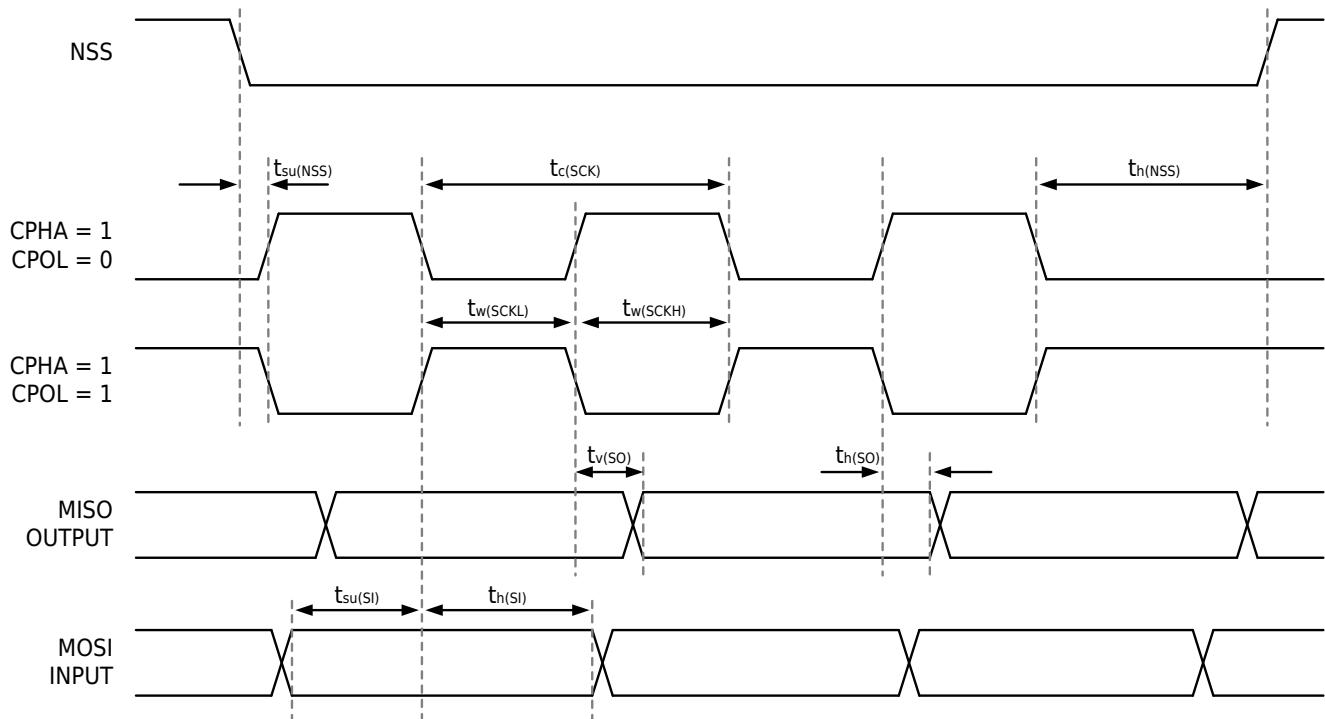


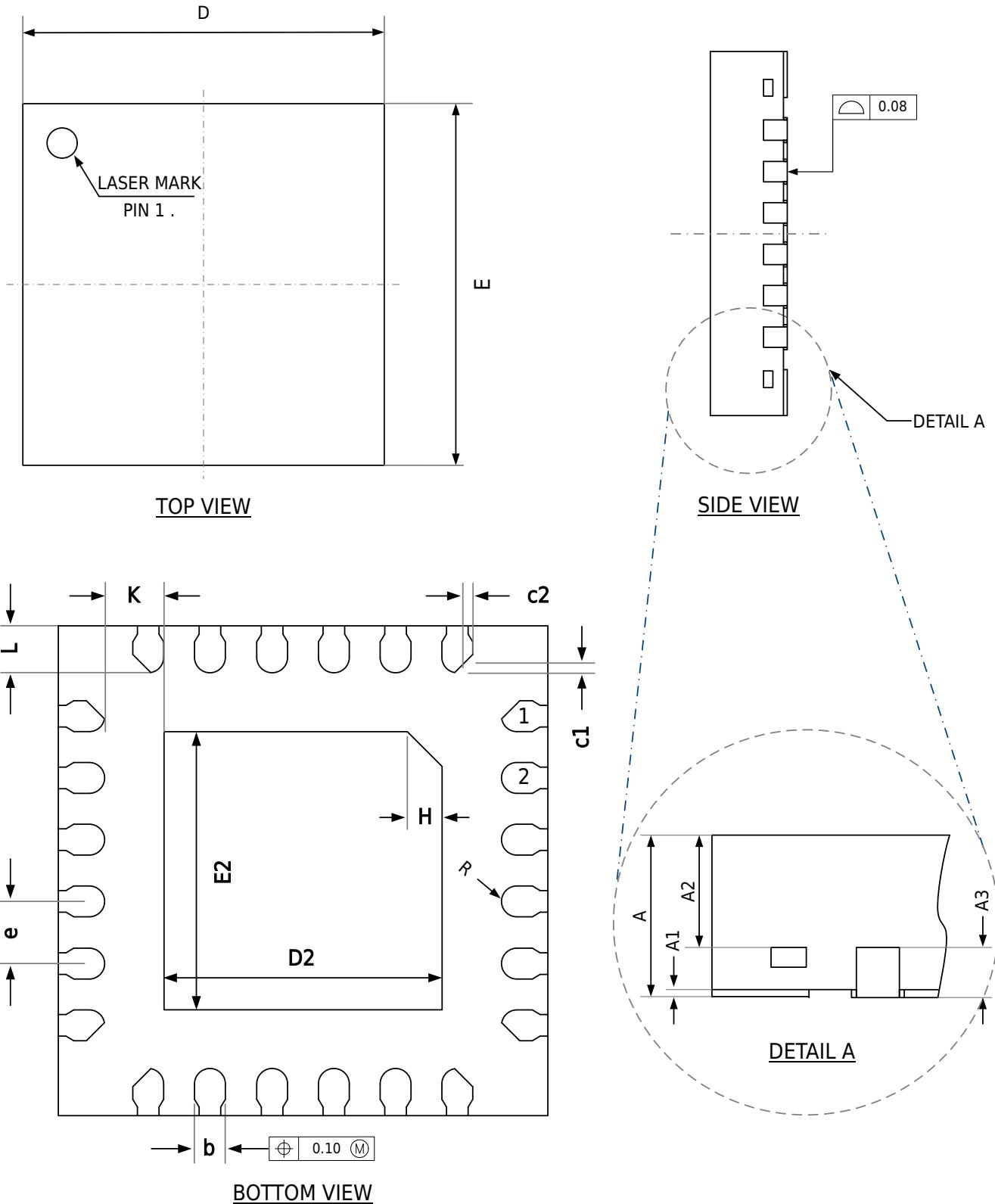
图 5-6 SPI 时序图 (从机模式 CPHA=0)



6 封装信息

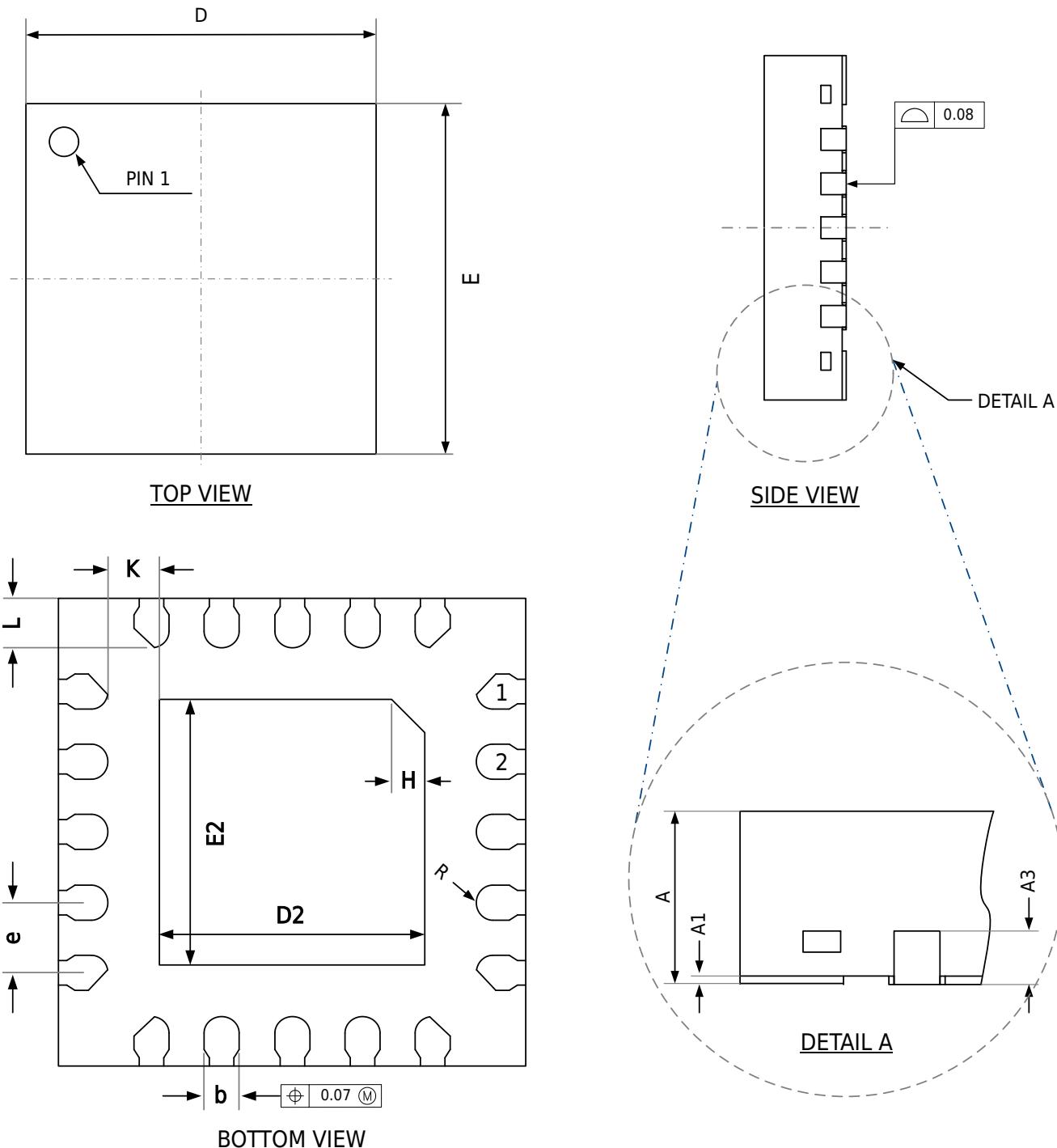
6.1 封装尺寸

6.1.1 QFN24 封装



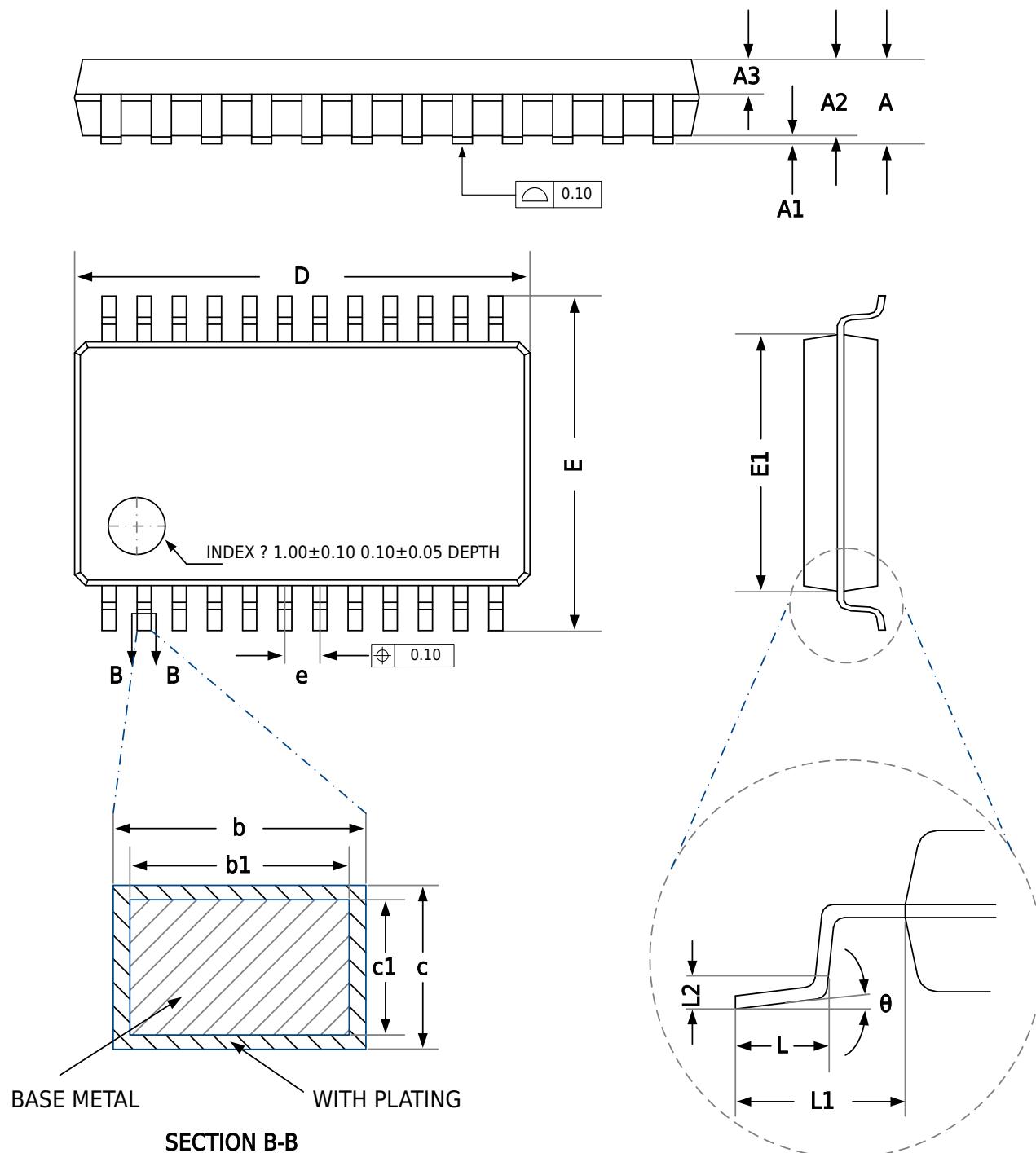
Symbol	4 x 4 Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
D2	2.15	2.25	2.35
E	3.90	4.00	4.10
E2	2.15	2.25	2.35
e	0.40	0.50	0.60
L	0.35	0.40	0.45
K	0.30	--	--
H	0.35REF		
R	0.09	--	--
c1	--	0.08	--
c2	--	0.08	--

6.1.2 QFN20 封装



Symbol	3 x 3 Millimeter		
	Min	Nom	Max
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	0.152REF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
D2	1.40	1.50	1.60
E	2.90	3.00	3.10
E2	1.40	1.50	1.60
e	0.30	0.40	0.50
L	0.25	0.35	0.45
K	0.40REF		
H	0.35REF		
R	0.075	--	--

6.1.3 TSSOP24 封装



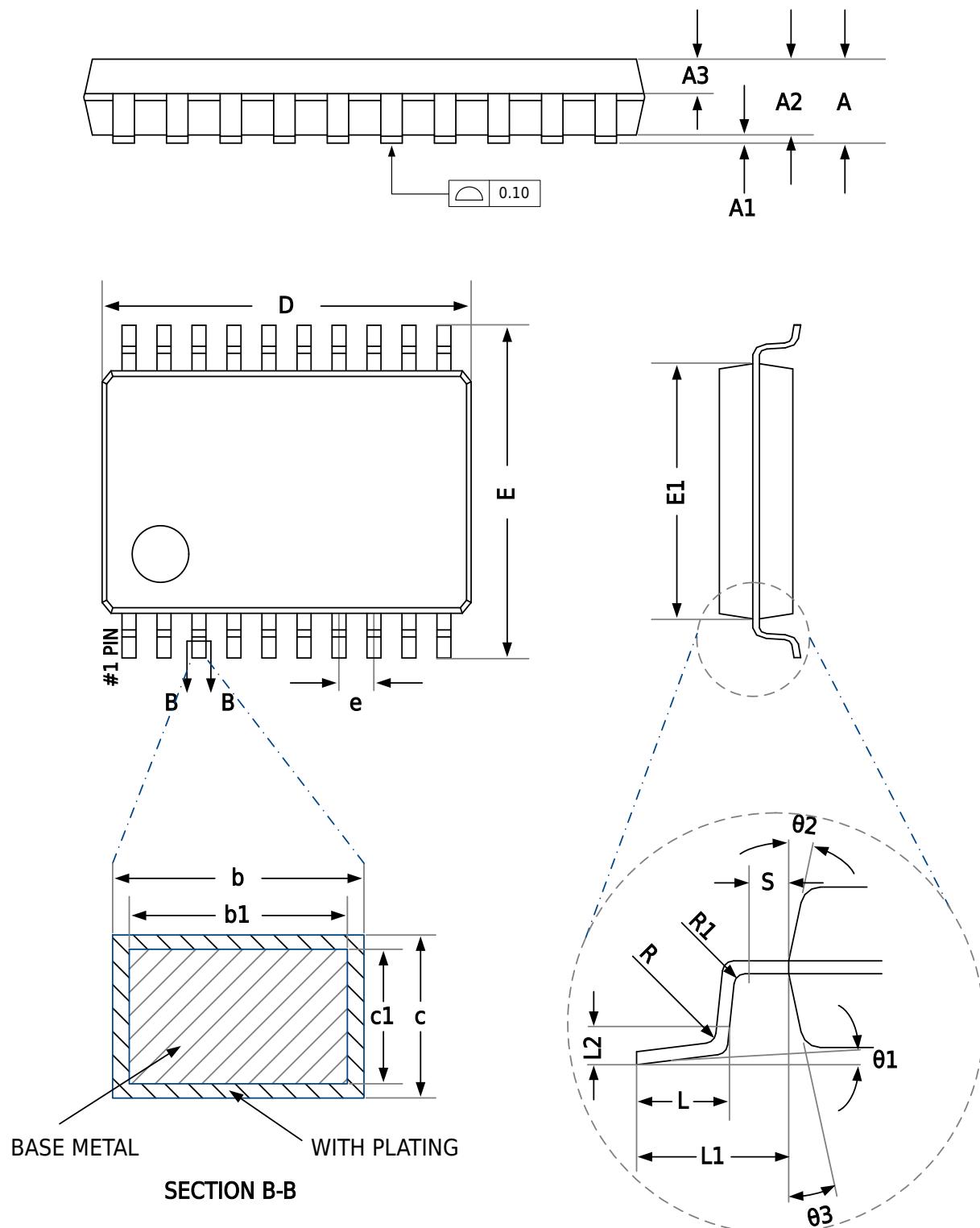
Symbol	Millimeter		
	Min	Nom	Max
A	--	--	1.20
A1	0.05	--	0.15
A2	0.80	0.90	1.00
A3	0.34	0.39	0.44
b	0.20	--	0.29
b1	0.19	0.22	0.25
c	0.10	--	0.19
c1	0.10	0.13	0.15
D	7.70	7.80	7.90
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.55	0.65	0.75
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
θ	0	--	8°



说明

Dimensions "D" and "E1" do not include mold flash.

6.1.4 TSSOP20 封装



Symbol	Millimeter		
	Min	Nom	Max
A	--	--	1.20
A1	0.05	--	0.15
A2	0.90	1.00	1.05
A3	0.34	0.44	0.54
b	0.20	--	0.28
b1	0.20	0.22	0.24
c	0.10	--	0.19
c1	0.10	0.13	0.15
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
R	0.09	--	--
R1	0.09	--	--
S	0.20	--	--
θ1	0°	--	8°
θ2	10°	12°	14°
θ3	10°	12°	14°

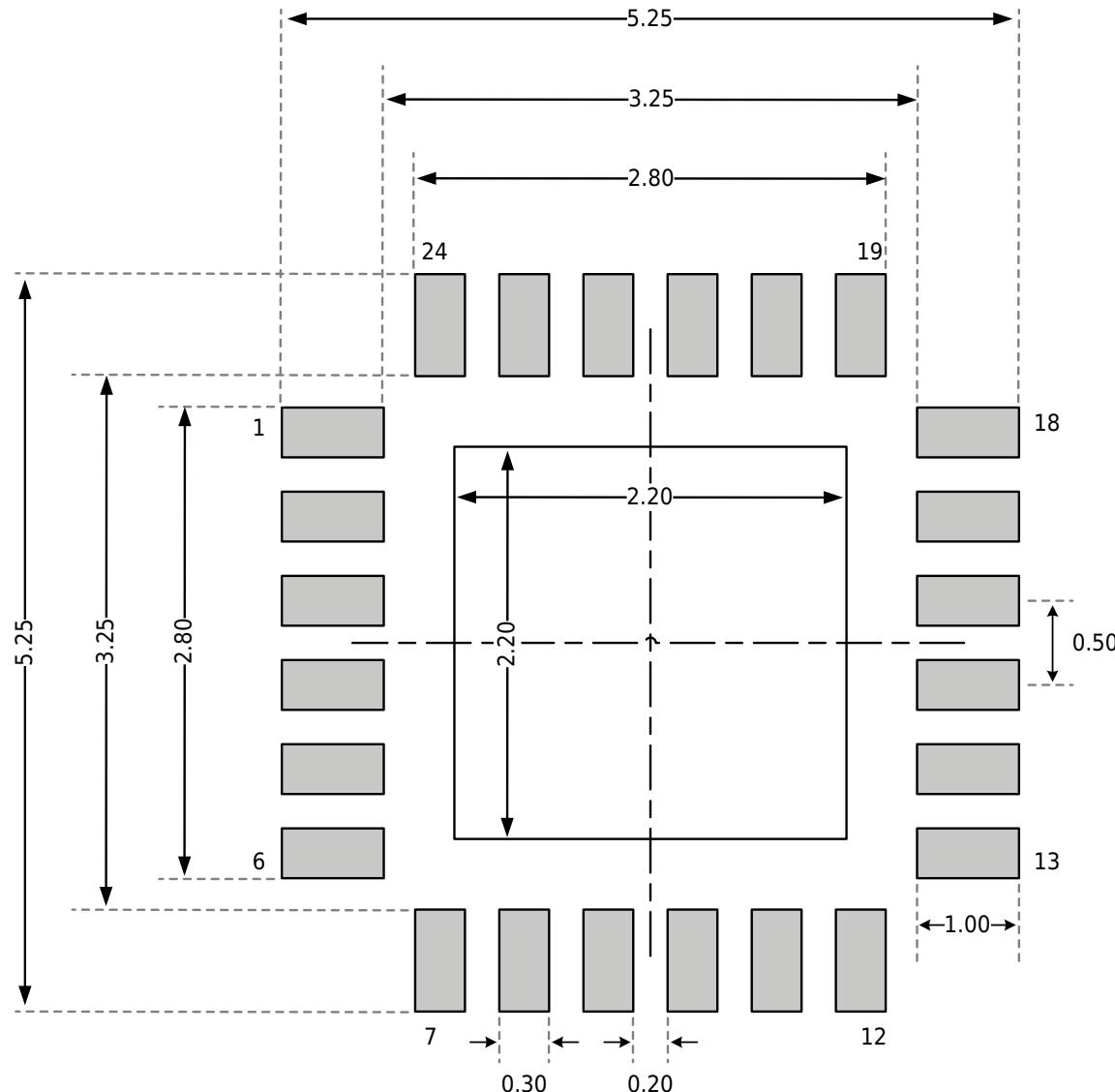


说明

Dimensions "D" and "E1" do not include mold flash.

6.2 焊盘示意图

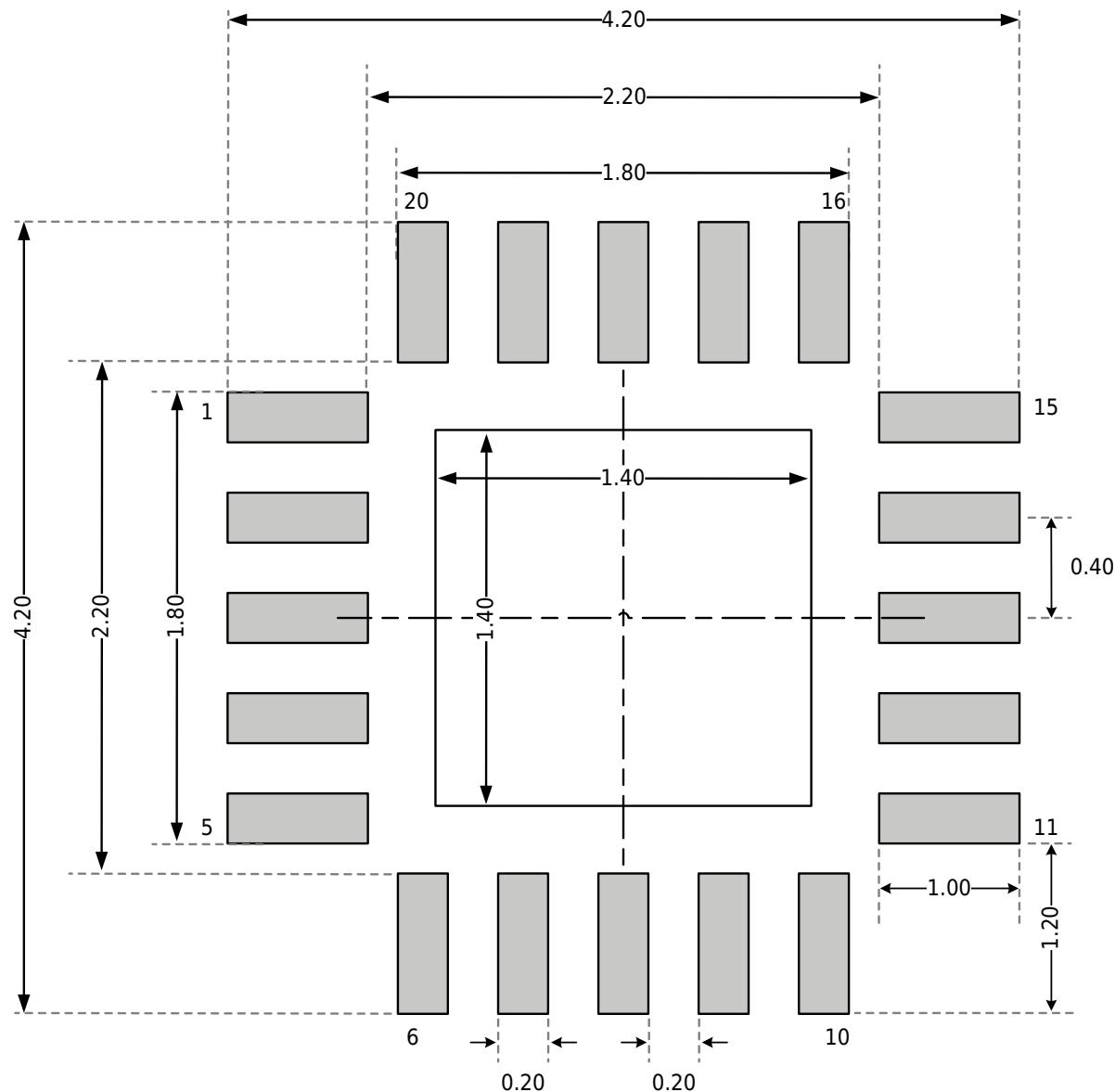
6.2.1 QFN24 封装 (4mm x 4mm)



说明

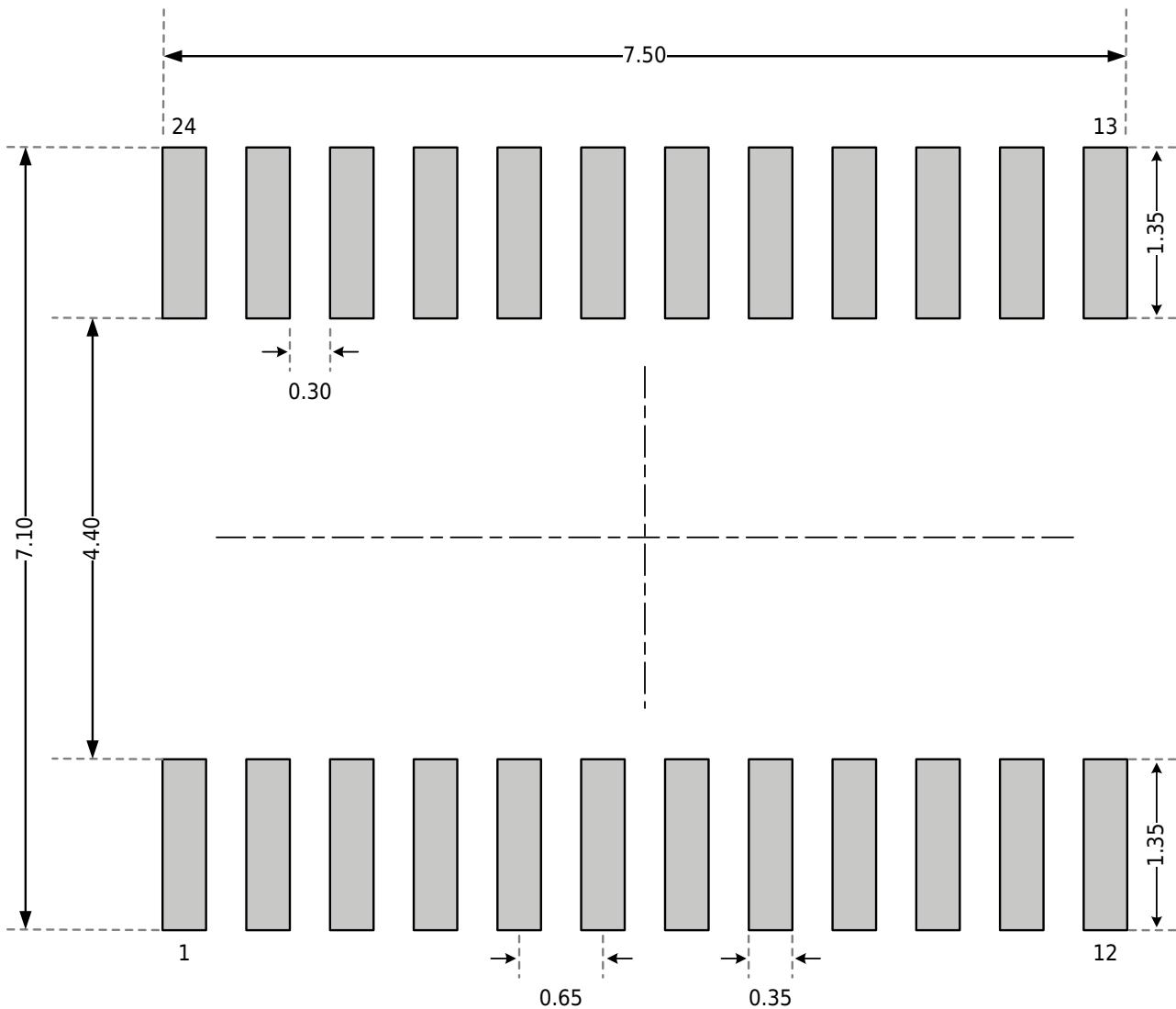
- 尺寸单位是毫米。
- 尺寸仅做参考。

6.2.2 QFN20 封装 (3mm x 3mm)



- 尺寸单位是毫米。
● 尺寸仅做参考。

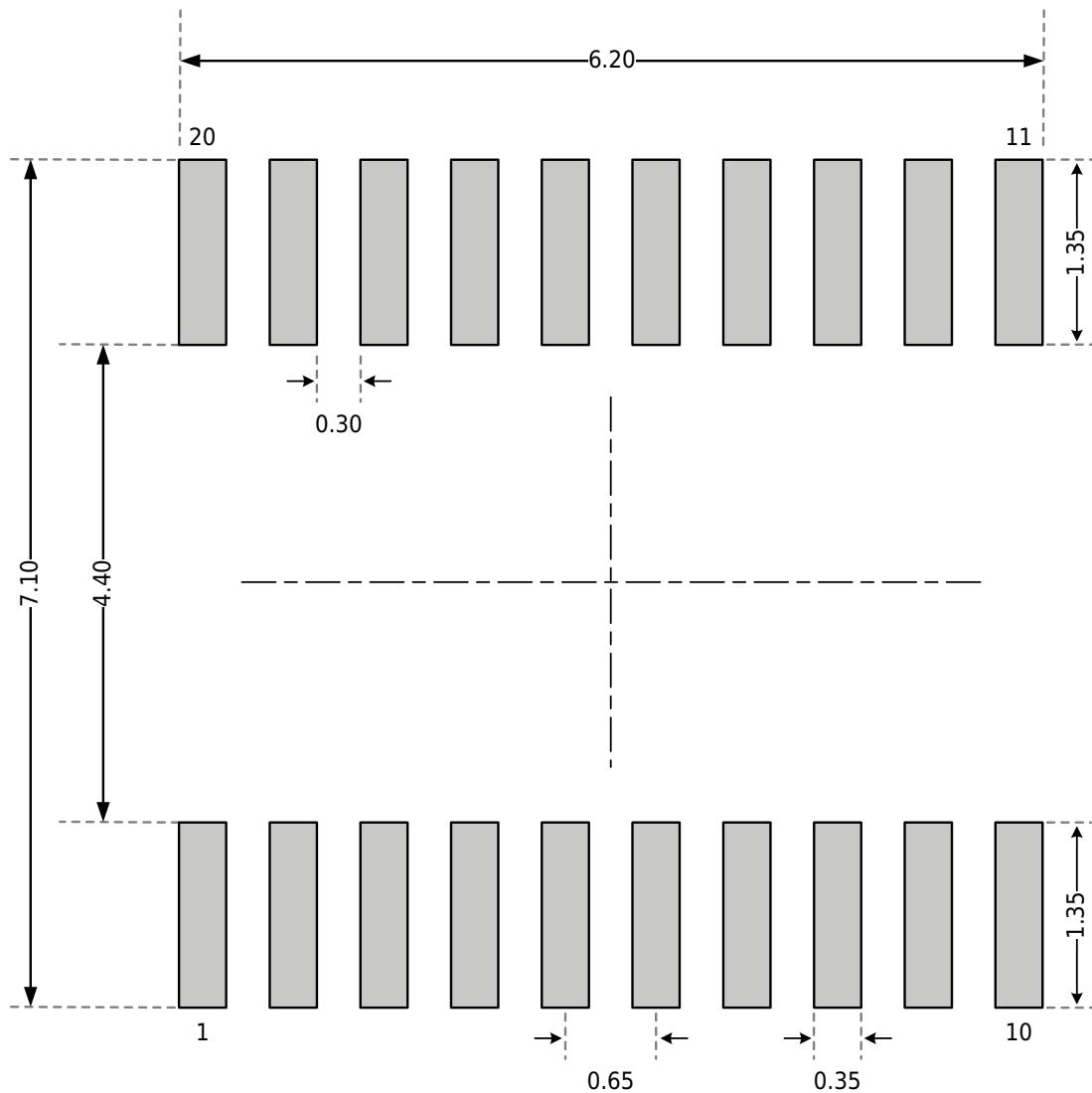
6.2.3 TSSOP24 封装



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

6.2.4 TSSOP20 封装



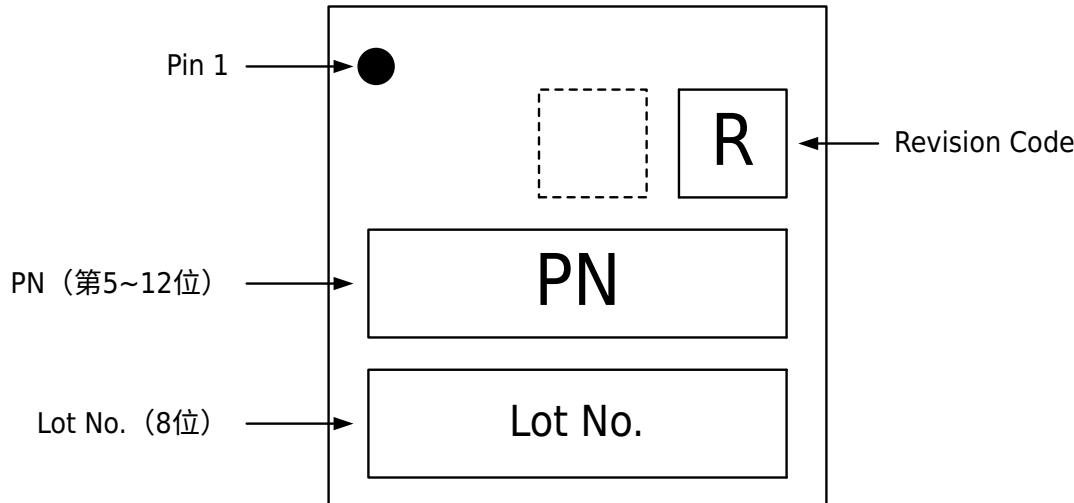
说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

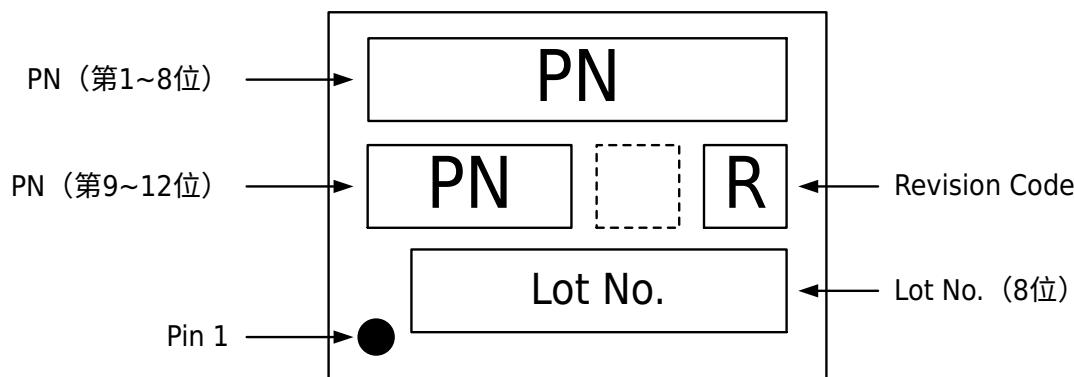
6.3 丝印说明

以下给出各封装正面丝印的 Pin1 位置和信息说明。

QFN24 封装 (4mm x 4mm) /QFN20 封装 (3mm x 3mm)



TSSOP24 封装/TSSOP20 封装



说明

上图空白框表示与生产相关的可选标记，本节不作说明。

6.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j ($^{\circ}\text{C}$) 可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的工作环境温度，单位是 $^{\circ}\text{C}$ ；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是 $^{\circ}\text{C}/\text{W}$ ；
- P_D 等于芯片的内部功耗 (P_{INT}) 和芯片工作时 I/O 引脚产生的功耗 (P_{IO}) 之和，单位是 W 。

$$P_D = P_{INT} + P_{IO}$$

▶ P_{INT} 是芯片的内部功耗，产品的 I_{CC} 与 V_{CC} 的乘积。

▶ P_{IO} 是芯片所有输出 IO 的功耗，计算公式为： $P_{IO} = \sum(V_{OL} * I_{OL}) + \sum((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温度 $T_{j\circ}$

表 6-5 各封装热阻系数表

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
QFN20 3mm x 3mm / 0.4mm pitch	70 ± 10%	°C/W
QFN24 4mm x 4mm / 0.5mm pitch	53 ± 10%	°C/W
TSSOP20	91 ± 10%	°C/W
TSSOP24	80 ± 10%	°C/W

7 订购信息

Part Number		HC32F002C4PZ-TSSOP20	HC32F002C4PZ-TSSOP20TR	HC32F002C4UZ-ZFN20TR	HC32F002D4PZ-TSSOP24	HC32F002D4PZ-TSSOP24TR	HC32F002D4UZ-QFN24TR
I/O		17+1	17+1	17+1	21+1	21+1	21+1
CPU	Core	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+
	Frequency	48MHz	48MHz	48MHz	48MHz	48MHz	48MHz
Memory	Flash	18KB	18KB	18KB	18KB	18KB	18KB
	RAM	2KB	2KB	2KB	2KB	2KB	2KB
Power supply voltages		1.7~5.5V	1.7~5.5V	1.7~5.5V	1.7~5.5V	1.7~5.5V	1.7~5.5V
Temp Range		-20~105°C	-20~105°C	-20~105°C	-20~105°C	-20~105°C	-20~105°C
TIMER	CTRIM	1	1	1	1	1	1
	BTIM	3	3	3	3	3	3
	GTIM	1	1	1	1	1	1
	ATIM	1	1	1	1	1	1
IWDT		1	1	1	1	1	1
WWDT		1	1	1	1	1	1
Connectivity	LPUART	2	2	2	2	2	2
	I2C	1	1	1	1	1	1
	SPI	1	1	1	1	1	1
Analog	10-bit ADC	11ch	11ch	11ch	14ch	14ch	14ch
	LVD	√	√	√	√	√	√
Package Type		TSSOP20	TSSOP20	QFN20(3*3mm)	TSSOP24	TSSOP24	QFN24(4*4mm)
Packaging		Tube	Tape & Reel	Tape & Reel	Tube	Tape & Reel	Tape & Reel
Pitch		0.65mm	0.65mm	0.4mm	0.65mm	0.65mm	0.5mm
Thickness		1.2mm	1.2mm	0.55mm	1.2mm	1.2mm	0.75mm

Part Number		HC32F002C4PB-TSSOP20	HC32F002C4PB-TSSOP20TR	HC32F002C4UB-ZFN20TR	HC32F002D4PB-TSSOP24	HC32F002D4PB-TSSOP24TR	HC32F002D4UB-QFN24TR
I/O		17+1	17+1	17+1	21+1	21+1	21+1
CPU	Core	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+
	Frequency	48MHz	48MHz	48MHz	48MHz	48MHz	48MHz
Memory	Flash	18KB	18KB	18KB	18KB	18KB	18KB
	RAM	2KB	2KB	2KB	2KB	2KB	2KB
Power supply voltages		2.7~5.5V	2.7~5.5V	2.7~5.5V	2.7~5.5V	2.7~5.5V	2.7~5.5V
Temp Range		-40~105°C	-40~105°C	-40~105°C	-40~105°C	-40~105°C	-40~105°C
TIMER	CTRIM	1	1	1	1	1	1
	BTIM	3	3	3	3	3	3
	GTIM	1	1	1	1	1	1
	ATIM	1	1	1	1	1	1
IWDT		1	1	1	1	1	1
WWDT		1	1	1	1	1	1
Connectivity	LPUART	2	2	2	2	2	2
	I2C	1	1	1	1	1	1
	SPI	1	1	1	1	1	1
Analog	10-bit ADC	11ch	11ch	11ch	14ch	14ch	14ch
	LVD	✓	✓	✓	✓	✓	✓
Package Type		TSSOP20	TSSOP20	QFN20(3*3mm)	TSSOP24	TSSOP24	QFN24(4*4mm)
Packaging		Tube	Tape & Reel	Tape & Reel	Tube	Tape & Reel	Tape & Reel
Pitch		0.65mm	0.65mm	0.4mm	0.65mm	0.65mm	0.5mm
Thickness		1.2mm	1.2mm	0.55mm	1.2mm	1.2mm	0.75mm

订购前, 请联系销售窗口咨询最新量产信息。

版本记录

文档版本	发布日期	修改说明
Rev1.00	2021/12/31	第一次正式发布。
Rev1.10	2022/03/09	公司 Logo 更新。
Rev1.20	2022/10/14	<ul style="list-style-type: none"> 1. 新增两个型号：HC32F002C4PZ-TSSOP20TR、HC32F002D4PZ-TSSOP24TR； 2. “引脚配置图”章节，加入 TR 型号，对应图标标题修改； 3. “订购信息”章节，加入新增型号，包装方式为 Tape & Reel。
Rev1.21	2023/06/21	“引脚配置图”章节：QFN 封装增加接 GND 信息。
Rev1.30	2024/08/22	<ul style="list-style-type: none"> 1. 删除“功能模块”章节和“引脚配置及功能章节”EXTCLK 时钟相关内容； 2. 存储温度由“-60 ~ + 150”改为“-65 ~ + 150”。 3. 删除“7.3.7 外部时钟源特性”章节； 4. 新增 HC32F002C4PB-TSSOP20/HC32F002C4UB-ZFN20TR/ <ul style="list-style-type: none"> ● HC32F002D4PB-TSSOP24/HC32F002D4UB-QFN24TR/ HC32F002C4PB-TSSOP20TR/HC32F002D4PB-TSSOP24TR 六个产品型号，修改电压与温度信息。
Rev1.40	2024/12/24	<ul style="list-style-type: none"> 1. 整体手册风格按照结构化开发流程刷新。 2. 产品概述：“产品阵容”章节型号功能对比表内容形式调整，ADC 支持通道描述刷新，增加“存储”、“看门狗定时器”和“封装类型”，删除“唯一识别码”和“端口中断”。 3. 功能描述：“32 位 Cortex-M0+ 内核”章节描述由“15 个快速中断”修改为“32 个快速中断（本产品支持的中断规格详见“中断控制器 NVIC”）”；“串行外设接口 SPI”章节描述由“主机模式最大分频系数为 PCLK/2，最高通信速率为 12Mbps”修改为“主机模式最大分频系数为 PCLK/2，最高通信速率为 16Mbps”。 4. 引脚配置及功能：“QFN20 封装”章节说明新增描述“Exposed Thermal Pad 需要连接到 DVSS”； 5. 电气特性：“参数条件”章节最大值和最小值、典型参数值定义优化；整个章节数据来源根据最新规范调整；“I2C 特性”章节 $t_{SU.SDA}$ 的单位由“μs”修改为“ns”；“SPI 特性”章节 $t_{h(MO)}$ 最小值由“-2”修改为“2”。 6. 封装信息：“封装热阻系数”章节修改 P_D 描述，使之更契合实际情况。 7. 订购信息：调整部分信息的排序，增加 IWDT、WWDT 支持情况，删除“LVR”、“引脚数”。