



# 带三态输出的八位移位寄存器

## 概述

74HC595D 是高速硅栅 CMOS 器件，引脚兼容低功耗肖特基 TTL 电路（LSTTL）。它符合 JEDEC 标准 no.7A。

74HC595D 由八段带有存储寄存器和三态输出的串行移位寄存器组成。而移位寄存器和存储寄存器拥有分开的时钟。数据在移位时钟 SH\_CP 的上升沿到来时进行移位传输，而在存储时钟 ST\_CP 的上升沿到来时由移位寄存器传输到存储寄存器。如果把两个时钟接在一起，那么移位寄存器上的数据总是比存储寄存器提前一个时钟脉冲的时间。

移位寄存器有一个串行输入端（DS）和一个作为级联的串行输出端（Q7'），同时拥有一个异步的复位端（低电平有

效）。存储寄存器有八位并行的带有三态输出的总线驱动输出端，当输出使能端（OE）为低电平时，输出端为正常输出，反之，OE 为高电平时，输出为高阻关闭状态。

## 主要特点

- 八位串行输入
- 八位串行或并行输出
- 带有三态输出的存储寄存器
- 带有直接清零的移位寄存器
- 100MHz（典型值）的移位输出频率
- ESD保护功能

## 主要应用

- 串并转换
- 遥控保持记忆装置

## 功能表

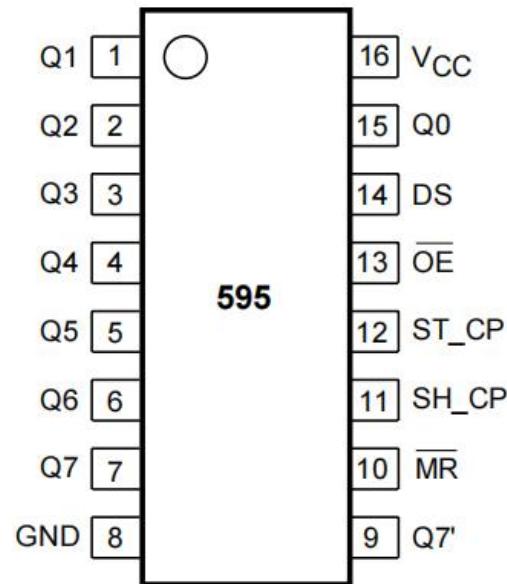
输入					输出		功能
SH_CP	ST_CP	OE	MR	DS	Q7'	Qn	
×	×	L	L	×	L	n.c.	MR 为低电平时仅使移位寄存器复位
×	↑	L	L	×	L	L	移位寄存器把空值传到存储寄存器
×	×	H	L	×	L	Z	移位寄存器清零；并行输出端处于高阻关闭状态
↑	×	L	H	H	Q6'	n.c.	逻辑高电平由输入传输到第 0 段移位寄存器；所有移位寄存器的数据在移位时钟作用下依次后传
×	↑	L	H	×	n.c.	Qn'	所有移位寄存器的数据在存储时钟的作用下传输到对应的存储寄存器中
↑	↑	L	H	×	Q6'	Qn'	移位寄存器依次后传；同时移位寄存器把前一个状态传输到对应的存储寄存器和输出

注：H=高电平 L=低电平 ↑=上升沿 Z=高阻关闭状态 n.c.=无变化 X=无关量

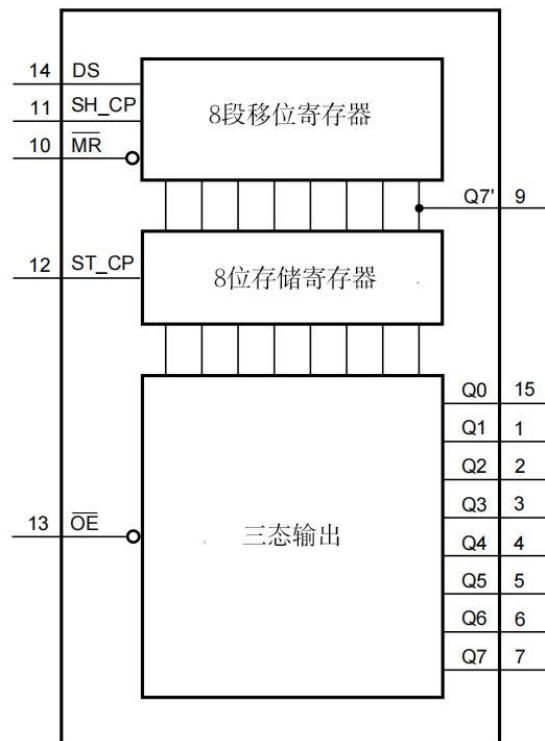


## 管脚说明

引脚	符号	描述	引脚排列图
1	Q1	并行输出端	
2	Q2	并行输出端	
3	Q3	并行输出端	
4	Q4	并行输出端	
5	Q5	并行输出端	
6	Q6	并行输出端	
7	Q7	并行输出端	
8	GND	地 (0 V)	
9	Q7'	串行输出端	
10	MR	复位 (低电平有效)	
11	SH_CP	移位寄存器时钟输入端	
12	ST_CP	存储寄存器时钟输入端	
13	OE	输出使能端 (低电平有效)	
14	DS	串行输入端	
15	Q0	并行输出端	
16	Vcc	电源	



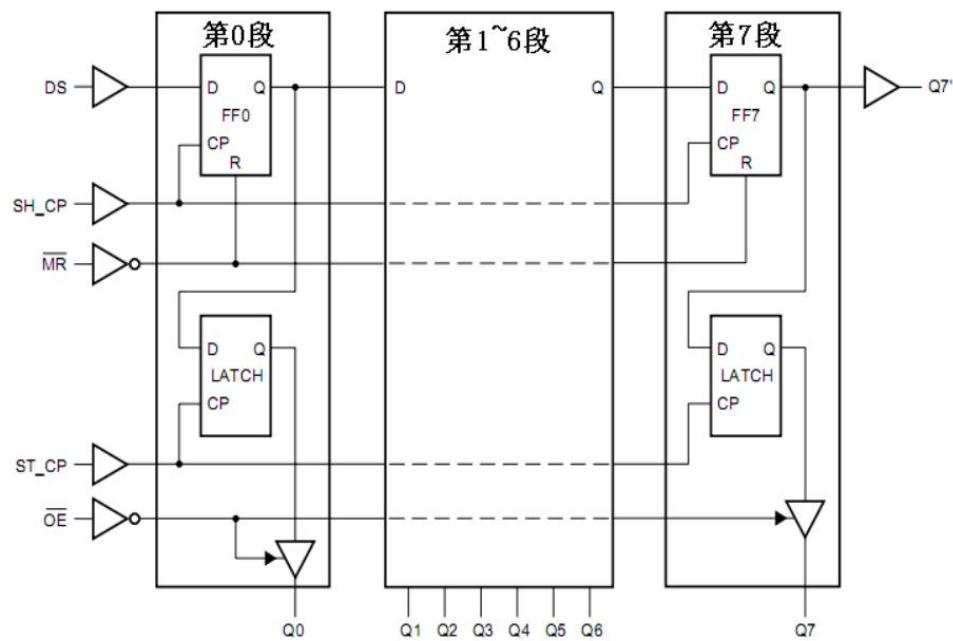
## 功能图



图一 功能图

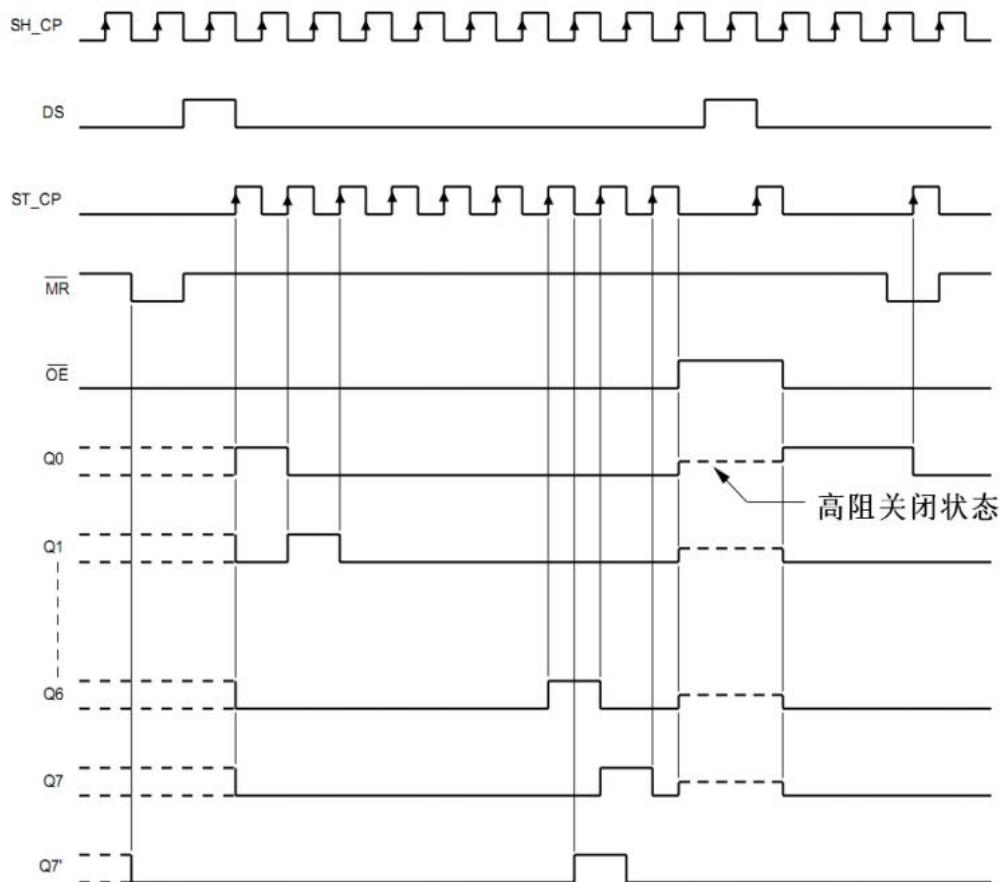


## 逻辑图



图二 逻辑图

## 时序图



图三 时序图



**极限参数 (若无其它规定, Tamb=25°C )**

参数	标识	条件	值
电源电压	V <sub>CC</sub>		-0.5V~7V
输入二极管电流	I <sub>IK</sub>	V <sub>I</sub> <-0.5V 或 V <sub>I</sub> >V <sub>CC</sub> +0.5V	± 20mA
输出二极管电流	I <sub>OK</sub>	V <sub>O</sub> <-0.5V 或 V <sub>O</sub> >V <sub>CC</sub> +0.5V	± 20mA
输出电流	I <sub>O</sub>	V <sub>O</sub> =-0.5V~V <sub>CC</sub> +0.5V	± 35mA
V <sub>CC</sub> 或 GND 电流	I <sub>CC</sub> , I <sub>GND</sub>		± 70mA
存储温度	T <sub>STG</sub>		-65~+150°C
功耗	P <sub>TOT</sub>	Tamb=-40~+125°C	500mW

**推荐工作条件 (若无其它规定, Tamb=25°C )**

参数	标识	Min	典型值	Max	单位
电源电压	V <sub>CC</sub>	2	5	6	V
输入电压	V <sub>I</sub>	0	-	V <sub>CC</sub>	V
输出电压	V <sub>O</sub>	0	-	V <sub>CC</sub>	V
环境温度	Tamb	-20	-	+85	°C

**直流参数 (若无其它规定, Tamb=-20~+85°C )**

参数	标识	测试条件		Min	典型值	Max	单位
		其他	V <sub>CC</sub> (V)				
高电平输入电压	V <sub>IH</sub>		2.0	1.5	1.2	-	V
			4.5	3.15	2.4	-	V
			6.0	4.2	3.2	-	V
低电平输入电压	V <sub>IL</sub>		2.0	-	0.8	0.5	V
			4.5	-	2.1	1.35	V
			6.0	-	2.8	1.8	V
高电平输出电压 (所有输出)	V <sub>OH</sub>	I <sub>O</sub> =-20uA	2.0	1.9	2	-	V
			4.5	4.4	4.5	-	V
			6.0	5.9	6	-	V
		I <sub>O</sub> =-6mA	4.5	3.84	4.41	-	V
		I <sub>O</sub> =-7.8mA	6.0	5.34	5.89	-	V
低电平输出电压 (所有输出)	V <sub>OL</sub>	I <sub>O</sub> =20uA	2.0	-	0	0.1	V
			4.5	-	0	0.1	V
			6.0	-	0	0.1	V
		I <sub>O</sub> =6mA	4.5	-	0.05	0.33	V
		I <sub>O</sub> =7.8mA	6.0	-	0.06	0.33	V
输入漏电流	I <sub>I</sub>	V <sub>I</sub> =V <sub>CC</sub> 或 GND	6.0	-	-	± 1	uA



三态输出高阻态电流	$I_{OZ}$	$V_I = V_{IH}$ 或 $V_{IL}$ $V_O = V_{CC}$ 或 GND	6.0	-	-	$\pm 5$	uA
静态电源电流	$I_{CC}$	$V_I = V_{CC}$ 或 GND $I_O = 0$	6.0	-	-	80	uA

注：所有典型值都是在  $T_{amb}=25^{\circ}C$  下测得。

## 交流参数

参数	标识	测试条件		Min	典型值	Max	单位	
		波形	$V_{CC}(V)$					
Tamb=25°C								
SH_CP 到 Q7' 的传输延迟时间	tPHL/tPLH	参看图四	2.0	—	52	160	ns	
			4.5	—	19	32	ns	
			6.0	—	15	27	ns	
ST_CP 到 Qn 的传输延迟时间		参看图五	2.0	—	55	175	ns	
			4.5	—	20	35	ns	
			6.0	—	16	30	ns	
MR 到 Q7' 的传输延迟时间	tPHL	参看图七	2.0	—	47	175	ns	
			4.5	—	17	35	ns	
			6.0	—	14	30	ns	
OE 使 Qn 端由高阻态到使能输出时间	tPZH/tPZL	参看图八	2.0	—	47	150	ns	
			4.5	—	17	30	ns	
			6.0	—	14	26	ns	
OE 使 Qn 端由使能输出到高阻态时间	tPHZ/tPLZ	参看图八	2.0	—	41	150	ns	
			4.5	—	15	30	ns	
			6.0	—	12	26	ns	
移位时钟脉冲宽度(高电平或低电平)	tW	参看图四	2.0	75	17	—	ns	
			4.5	15	6	—	ns	
			6.0	13	5	—	ns	
存储时钟脉冲宽度(高电平或低电平)		参看图五	2.0	75	11	—	ns	
			4.5	15	4	—	ns	
			6.0	13	3	—	ns	
主复位脉冲宽度(低电平)		参看图七	2.0	75	17	—	ns	
			4.5	15	6.0	—	ns	
			6.0	13	5.0	—	ns	
DS 到 SH_CP 的建立时间	tsu	参看图六	2.0	50	11	—	ns	
			4.5	10	4.0	—	ns	
			6.0	9.0	3.0	—	ns	

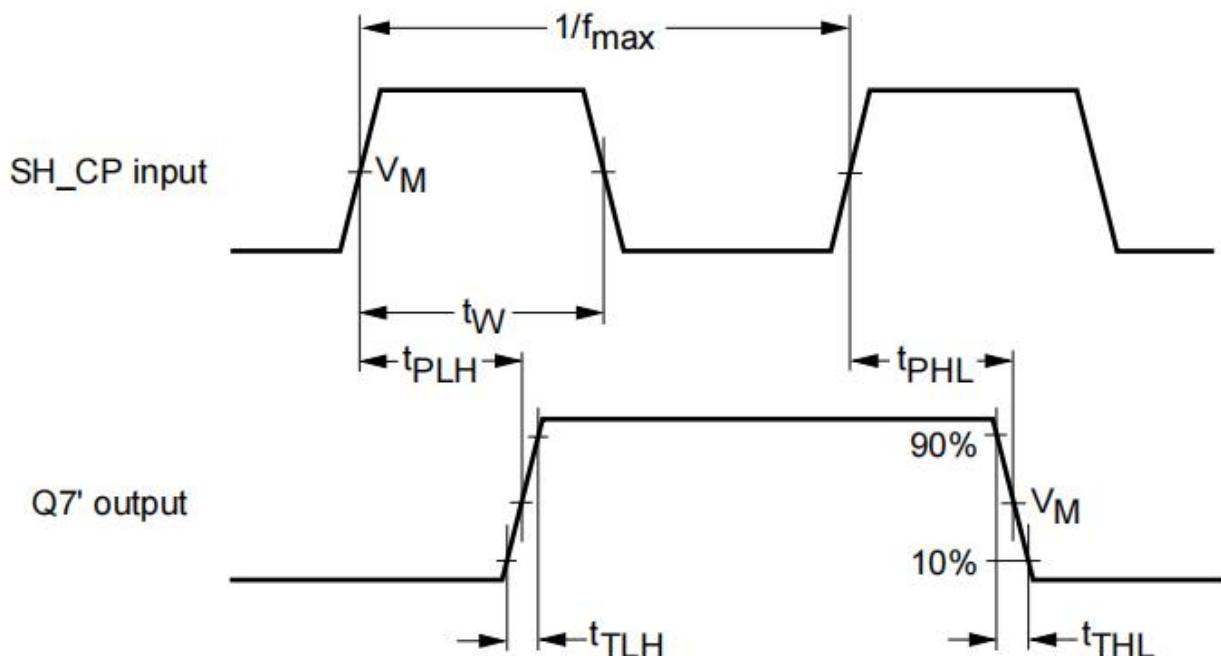


SH_CP 到 ST_CP 的建立时间		参看图五	2.0	75	22	—	ns	
			4.5	15	8	—	ns	
			6.0	13	7	—	ns	
DS 到 SH_CP 的保持时间	th	参看图六	2.0	+3	-6	—	ns	
			4.5	+3	-2	—	ns	
			6.0	+3	-2	—	ns	
MR使 SH_CP 复位的时间	trem	参看图七	2.0	+50	-19	—	ns	
			4.5	+10	-7	—	ns	
			6.0	+9	-6	—	ns	
SH_CP 或 ST_CP 的最小时钟脉宽	fmax	参看图四 和图五	2.0	9	30	—	MHz	
			4.5	30	91	—	MHz	
			6.0	35	108	—	MHz	
Tamb=−20~+85°C								
SH_CP 到 Q7' 的传输延迟时间	tPHL/tPLH	参看图四	2.0	—	—	200	ns	
			4.5	—	—	40	ns	
			6.0	—	—	34	ns	
ST_CP 到 Qn 的传输延迟时间		参看图五	2.0	—	—	220	ns	
			4.5	—	—	44	ns	
			6.0	—	—	37	ns	
MR到 Q7' 的 传输延迟时间	tPHL	参看图七	2.0	—	—	220	ns	
			4.5	—	—	44	ns	
			6.0	—	—	37	ns	
OE使 Qn 端由高阻 态到使能输出时间	tPZH/tPZL	参看图八	2.0	—	—	190	ns	
			4.5	—	—	38	ns	
			6.0	—	—	33	ns	
OE使 Qn 端由使能 输出到高阻态时间	tPHZ/tPLZ	参看图八	2.0	—	—	190	ns	
			4.5	—	—	38	ns	
			6.0	—	—	33	ns	
移位时钟脉冲宽度 (高电平或低电平)	tW	参看图四	2.0	95	—	—	ns	
			4.5	19	—	—	ns	
			6.0	16	—	—	ns	
存储时钟脉冲宽度 (高电平或低电平)		参看图五	2.0	95	—	—	ns	
			4.5	19	—	—	ns	
			6.0	16	—	—	ns	
主复位脉冲宽度 (低电平)		参看图七	2.0	95	—	—	ns	
			4.5	19	—	—	ns	
			6.0	16	—	—	ns	

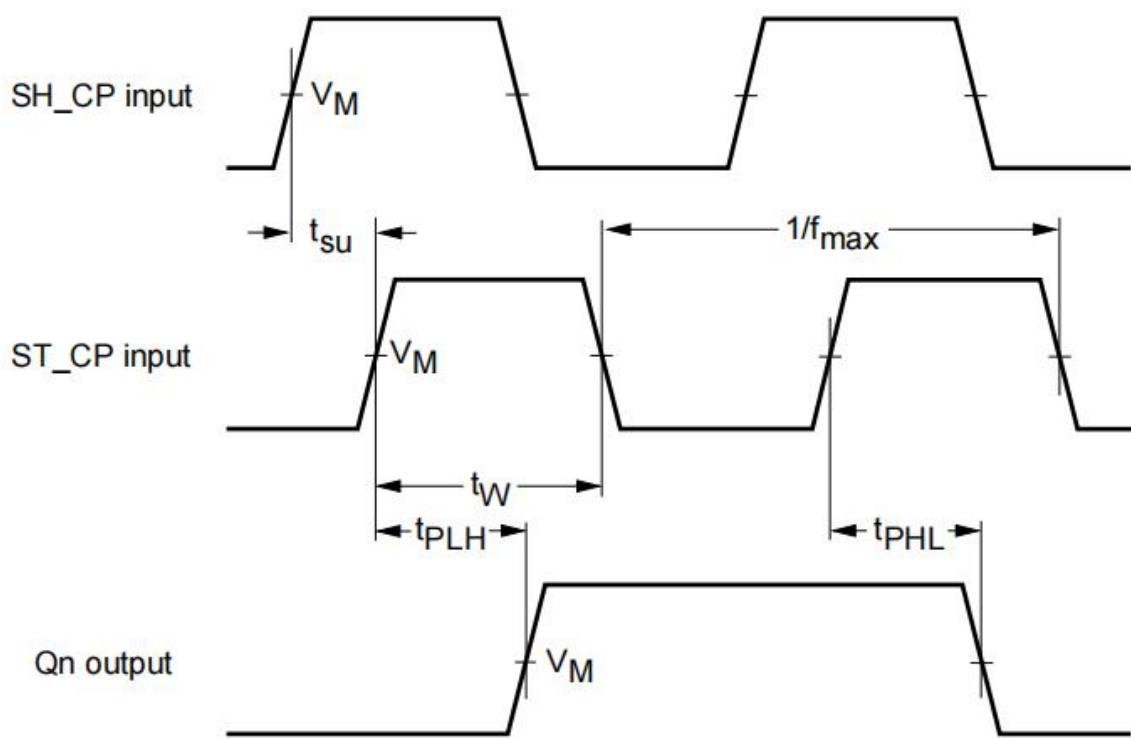


DS 到 SH_CP 的建立时间	tsu	参看图六	2.0	65	—	—	ns
			4.5	13	—	—	ns
			6.0	11	—	—	ns
SH_CP 到 ST_CP 的建立时间		参看图五	2.0	95	—	—	ns
			4.5	19	—	—	ns
			6.0	16	—	—	ns
DS 到 SH_CP 的保持时间	th	参看图六	2.0	3	—	—	ns
			4.5	3	—	—	ns
			6.0	3	—	—	ns
MR使 SH_CP 复位的时间	trem	参看图七	2.0	65	—	—	ns
			4.5	13	—	—	ns
			6.0	11	—	—	ns
SH_CP 或 ST_CP 的最小时钟脉宽	fmax	参看图四 和图五	2.0	4.8	—	—	MHz
			4.5	24	—	—	MHz
			6.0	28	—	—	MHz

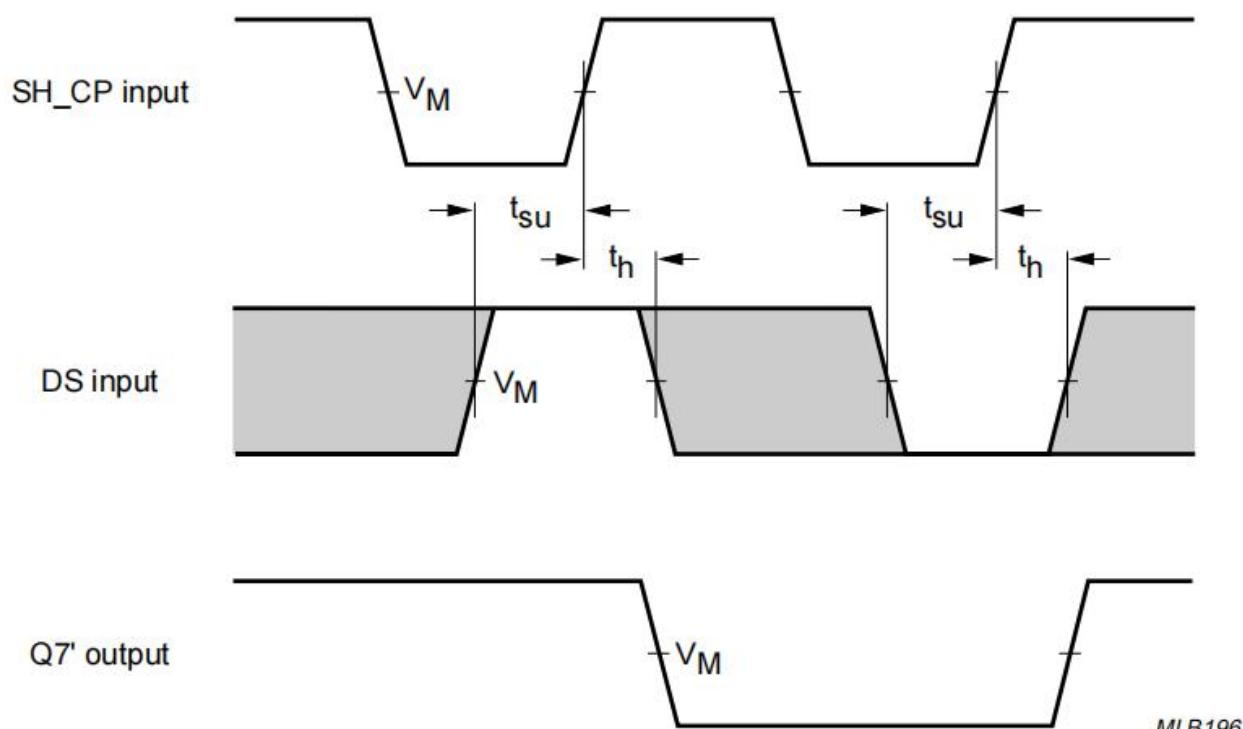
## 交流波形



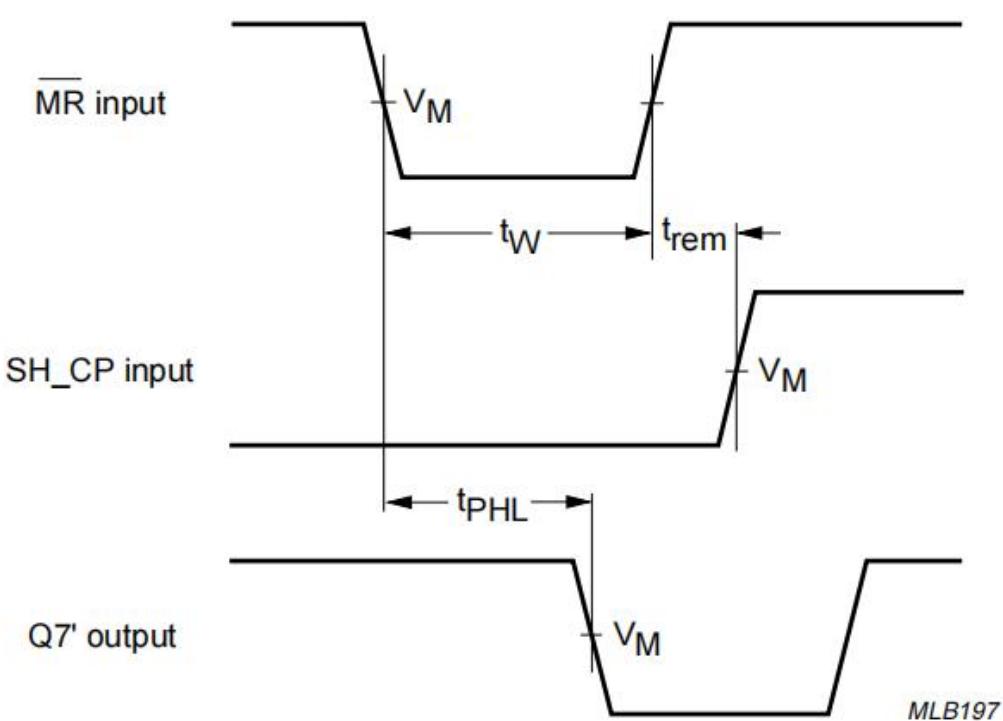
图四 SH\_CP 到 Q7' 的传输延时、移位时钟脉冲宽度和最大移位时钟频率



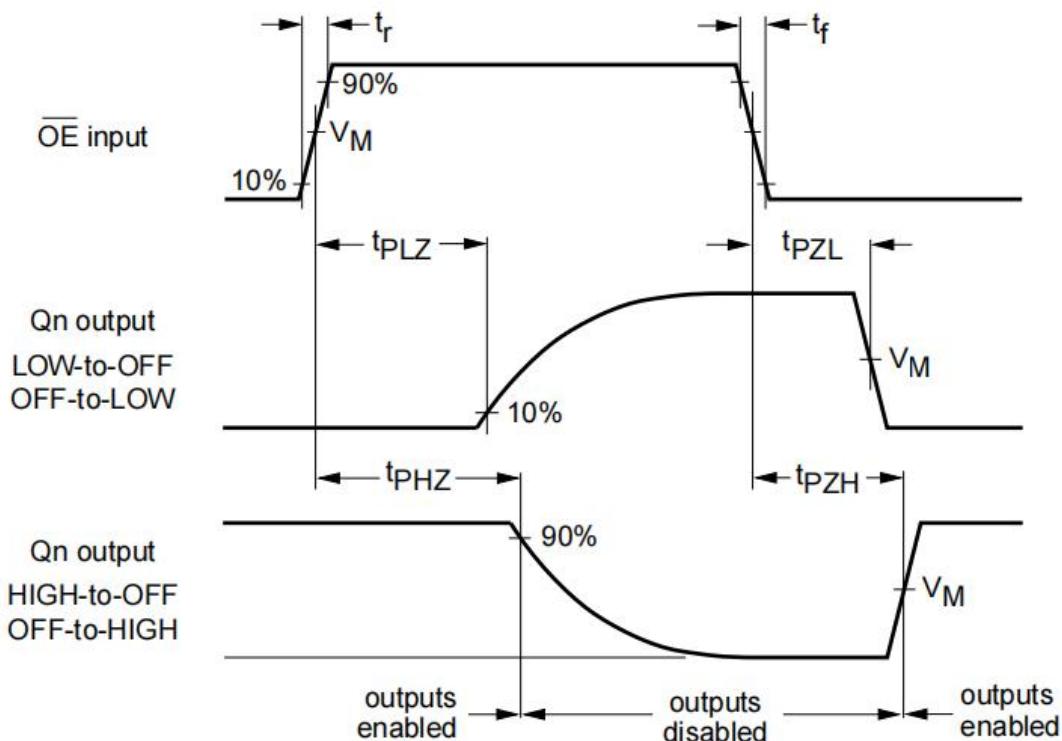
图五 ST\_CP 到 Qn 的传输延时、存储时钟脉冲宽度、移位时钟到存储时钟的建立时间



图六 DS 输入的建立和保持时间



图七 主复位的脉冲宽度、主复位到 Q7' 的传输延时、主复位到 SH\_CP 的复位时间



图八 三态输出随输出使能端的变化时间

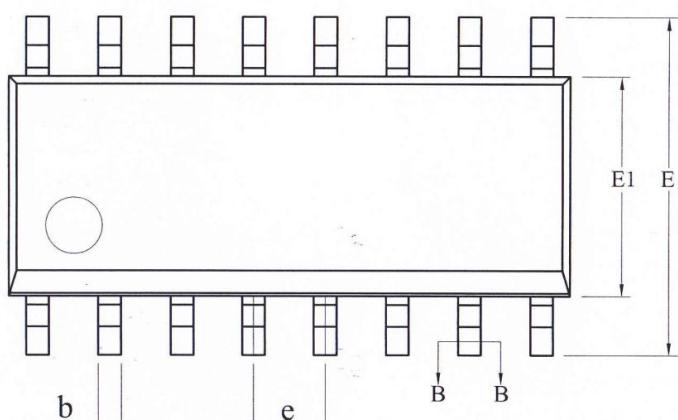


## 封装机械数据

SOP-16

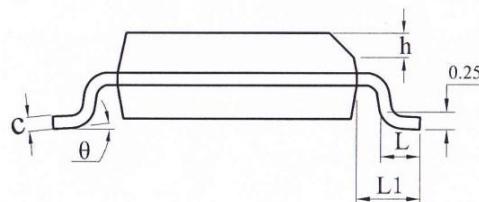
TOP VIEW

正视图



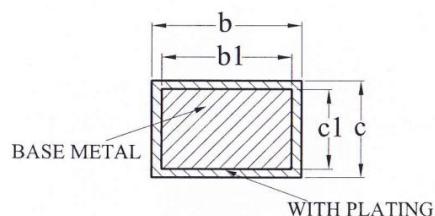
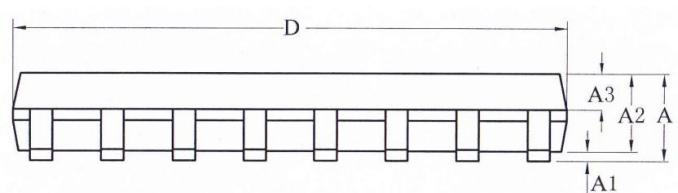
SIDE VIEW

侧视图



SIDE VIEW

侧视图



标号	毫米			标号	毫米		
	MIN	NOM	MAX		MIN	NOM	MAX
A	-	-	1.75	D	9.80	9.90	10.00
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.45	1.50	E1	3.80	3.90	4.00
A3	0.60	0.65	0.70	e	1.27 (BSC)		
b	0.39	-	0.47	H	0.25	-	0.50
b1	0.38	0.41	0.44	L	0.50	-	0.80
c	0.20	-	0.24	L1	1.05 (REF)		
c1	0.19	0.20	0.21	θ	0°	-	8°