

23V/5A 同步降压稳压器

Check for Samples: [LGS5205](#)

特性

- 高达 96%的效率
- 集成上下功率 MOS 管
- 输入电压范围: 3V~23V
- 输出电压范围: 0.6~5.5V
- 输出电流 5A
- 外部可调频率范围: 600kHz~2MHz
- 基准电压 0.6V, 温度范围内精度±1%
- 电流控制模式提供优越的线性和负载瞬态响应
- 可提供 16 引脚标准 ETSSOP16 封装

应用

- 负载供电
- 便携式仪器
- 分布式发电系统
- 电池驱动设备

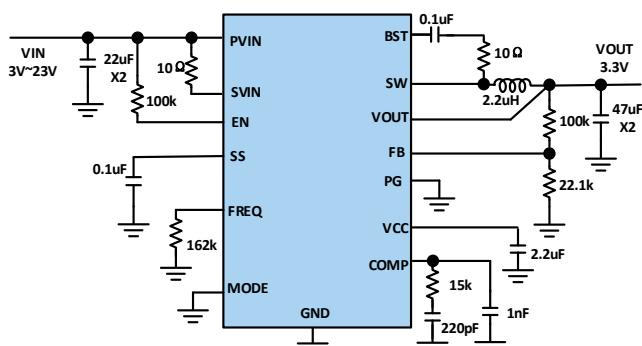
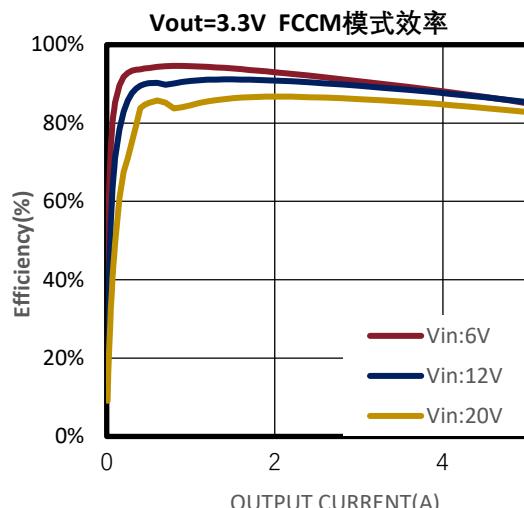


图 1.典型应用拓扑

描述

LGS5205 是一款内部集成功率 MOS 管的同步降压 DC/DC 稳压器，能够驱动高达 5A 的负载电流。输入电压范围为 3V 至 23V，使其适合双节，三节或者四节锂电池输入，以及 12V 或 5V 轨道负载电源应用。LGS5205 采用可锁相控制的恒定导通时间，电流控制模式架构。LGS5205 工作频率可通过外部电阻在 600kHz 至 2MHz 范围内调节。高频工作能力允许使用小型表面贴装电感。独特的恒定频率/受控导通时间架构非常适合在高频率下运行且需要快速瞬态响应的高降压比应用。

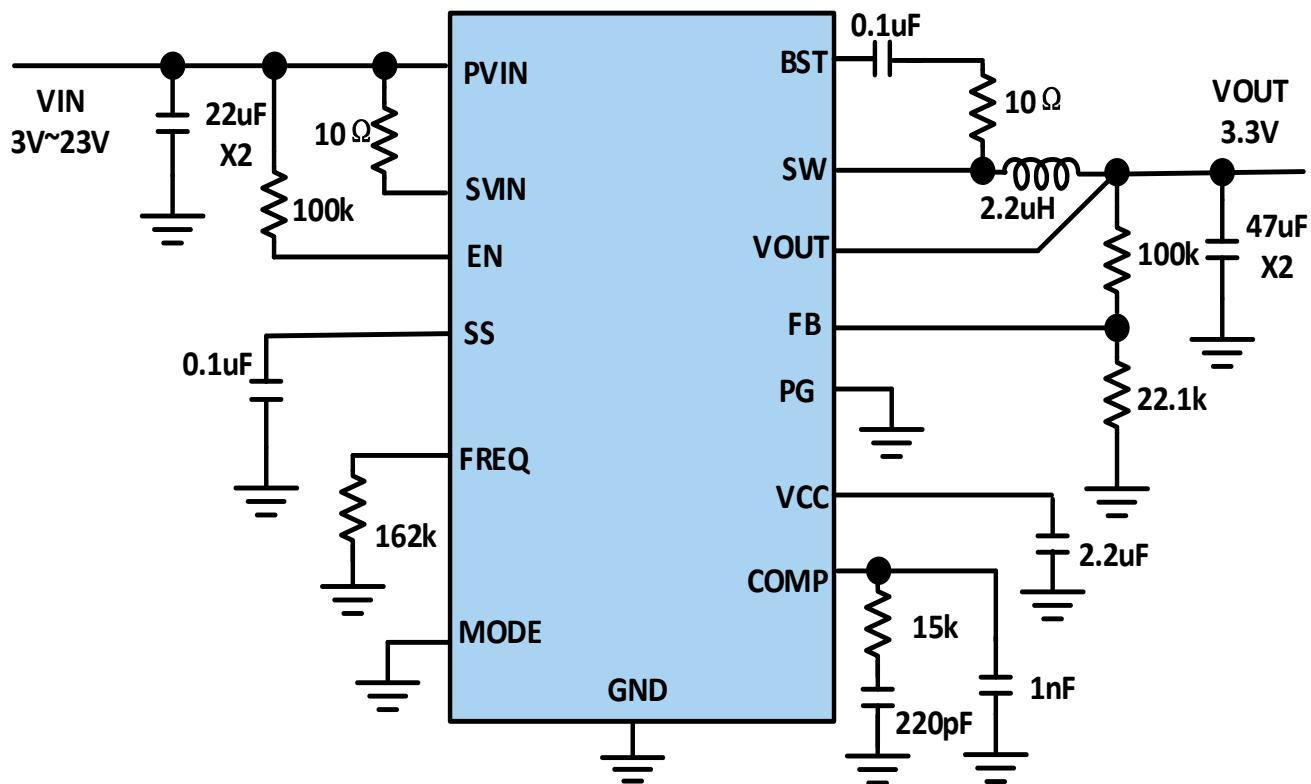
LGS5205 附加功能包括：可调节工作频率，输入过压保护，逐周期电流限制，过热关断，在 FB 电压较低时提供 Current FOLD-BACK 模式以避免短路时过热。



选购指南

Part	Package	Top Mark
LGS5205ET	ETSSOP16	LGS5205 YW
YW:出厂信息		

应用信息：参考电路



NOTE:

- (1) 输入电容推荐使用 47uF 以上的 X7R 或 X5R 的陶瓷电容，并尽量贴近电源输入 VIN 与 GND。
- (2) R_{BST} 建议选择 10Ω 电阻。

表 1. 典型应用外部器件表

$R_{FREQ}(k\Omega)$	$V_{OUT}(V)$	$V_{IN_Range}(V)$	$C_{OUT}(\mu F)^{(3)}$	$L(\mu H)^{(2)}$	$R_{FB_L}(k\Omega)$	$R_{FB_H}(k\Omega)$
162K ($f_s=1MHz$)	1.2	3-23	100	2.2	100	100
	2.5	3-23	100	2.2	31.6	100
	3.3	5-23	100	2.2	22.1	100
	5.0	8-23	100	4.7	13.7	100

注：

- 1) 电感值计算基于典型值 $V_{IN}=12V$ 。
- 2) 所有的 C_{OUT} 容值均为降额之后的值，使用陶瓷电容时需要添加更多电容。
- 3) 在高压高频情况下，受到温度保护限制，较高电压下可能无法提供满载电流。

绝对最大值 (†)

表2.1

参数	范围
引脚至 GND 电压 (PVIN,SVIN,SW,EN)	-0.3V~23V
引脚至 GND 电压 (SW Transient)	-2V~24.5V
引脚至 GND 电压(BST)	-0.3V~PVIN+VCC
引脚至 GND 电压(VOUT)	-0.3V~6V
引脚至 GND 电压(VCC,COMP,FREQ,FB,PG,SS,MODE)	-0.3V~3.6V
工作结温	-40°C to 125°C
储存温度	-65°C to 150°C
ESD 额定值 (HBM)	±2KV
ESD 额定值 (CDM)	±1KV

† 注：如果器件工作条件超过上述“绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，不建议器件在极限值或超过上述极限值的条件下工作。器件长时间工作在极限条件下可能会影响其可靠性。

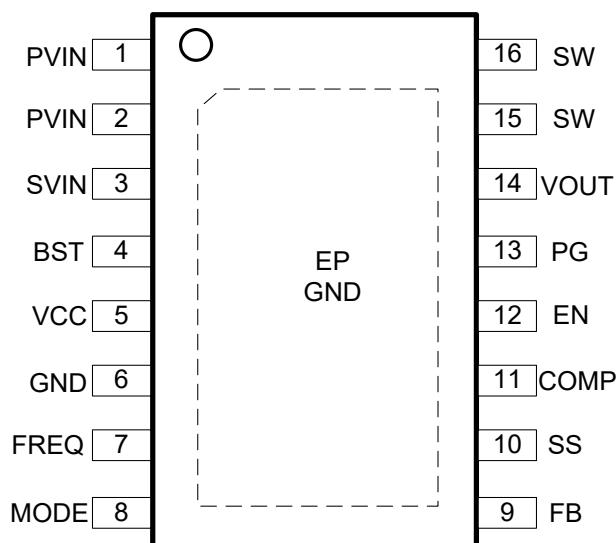
ESD 警告



ESD(静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

ETSSOP16 Package



Top View

封装与引脚排列

表2.2 引脚功能描述

引脚编号	引脚名称	说明
1,2	PVIN	稳压器功率电源输入，使用 $2.2\mu F$ 或更大的陶瓷贴片尽量贴近 PVIN 至 GND。
3	SVIN	稳压器信号电源输入，在 SVIN 和 PVIN 之间连接一个 (1Ω 至 10Ω) 电阻，并通过一个 $0.1\mu F$ 电容旁路至 GND。
4	BST	自举驱动电源。需要在 BST 和 SW 之间连接高质量 $100nF$ 陶瓷电容器并串联一个 10Ω 的电阻，以偏置内部高压侧栅极驱动器。
5	VCC	内部 $3.3V$ 稳压器输出，需在 VCC 和 GND 之间连接一个 $1uF$ ~ $4.7uF$ 的陶瓷去耦电容，尽量靠近芯片引脚。
6	GND	地引脚，和 PVIN 之间连接一个或多个去耦陶瓷电容，尽量靠近引脚。
7	FREQ	降压器工作频率设定引脚，在 FREQ 和 GND 之间连接一个合适的电阻，可调节开关频率从 $600kHz$ ~ $2MHz$ 。
8	MODE	模式选择，将此引脚连接到 VCC 以强制在所有输出负载下连续同步操作。将其连接到 GND 可在轻负载下实现断续模式操作。请不要浮动该引脚。
9	FB	输出电压反馈引脚 $0.6V$ 。通过 VOUT 和 GND 之间配置分压比，可以调节输出电压。
10	SS	芯片软起动引脚。通过 SS 和 GND 之间配置不同电容，可以调节输出电压上升的时间。
11	COMP	误差放大器输出和开关稳压器补偿点。电流比较器的触发阈值与该电压成线性比例，其正常范围为 $1.2V$ 至 $1.8V$ 。
12	EN	稳压器输出使能引脚，置高使能输出。可以通过配置外部电阻分压，实现 PVIN 的可设置欠压保护。
13	PG	Open-drain 指示降压器输出电压正常的信号，当输出正常时，PG 停止下拉。
14	VOUT	输出电压节点，将此引脚连接到输出电压使导通时间与输出电压成正比，并在不同的输出电压下保持开关频率恒定。
15,16	SW	内部功率开关节点。外部连接功率电感和 C_{BST} 电容。

技术规格

除非有特殊说明，否则极限值适用于-40°C至+125°C的工作结温度 (T_J) 范围。最小和最大限值通过试验、设计或统计相关性规定。典型值代表 $T_J=25^\circ\text{C}$ 时最可能的参数规范，仅供参考。所有电压都是相对于 GND。

表3.

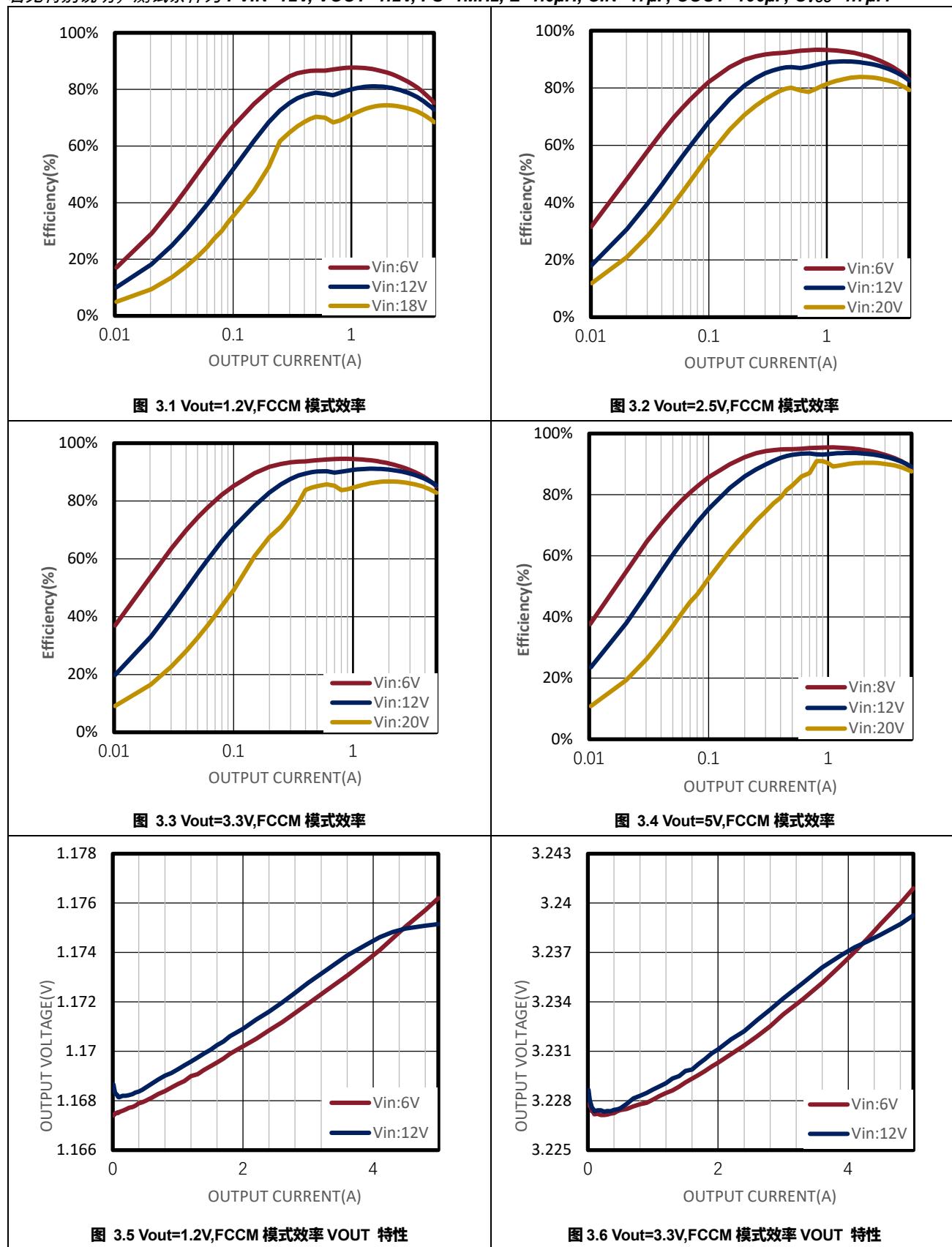
参数		测试条件	最小值	典型值	最大值	单位
VIN	UVLO	上升沿		2.6	2.86	V
		下降沿	2.16	2.3		
I _Q	空载输入电流	R _{FREQ} = 130k		600		μA
I _{sd}	关断电流	V _{IN} = 12V, EN = 0		11		μA
V _{FB}	反馈基准电压		0.594	0.6	0.606	V
I _{FB}	反馈引脚输入电流			10	100	nA
t _{ON(MIN)} ⁽¹⁾	最小导通时间			70		ns
t _{OFF(MIN)} ⁽¹⁾	最小关断时间			160		ns
I _{LIM}	正电感电流谷值限制			5		A
	负电感电流谷值限制			-5		A
R _{TOP}	上管 MOS 导通电阻	VCC = 3.3V		57		mΩ
R _{BOTTOM}	下管 MOS 导通电阻	VCC = 3.3V		35		mΩ
V _{UVLO}	VCC 欠压锁定上升沿	VCC Rising		2.8		V
	VCC 欠压锁定下降沿	VCC Falling		2.6		V
V _{EN}	EN 门槛电压 2(I _Q ≥1mA)	EN Rising		1.1		V
	EN 门槛电压 1(I _Q ≥100uA)	EN Rising		0.5		V
VCC	内部 VCC 电压	4V < PVIN < 23V		3.3		V
ΔVCC	VCC 负载调整率	I _{LOAD} = 0mA to 20mA		0.3		%
OV	输出过压阈值	V _{FB} Rising		110		%
UV	输出欠压阈值	V _{FB} Falling		91		%
fs	工作频率	R _{FREQ} = 162kΩ		1		MHz
V _{VIN_OV}	PVIN 过压保护阈值	PVIN Rising		23		V
		PVIN Falling		21		V
全局热保护特性⁽²⁾						
T _{OTP-R}	过温保护	T _J Rising		160		°C
T _{OTP-F}	过温保护解除	T _J Falling		145		°C
热阻系数⁽²⁾						
θ _{JA_ETSSOP16}	硅核到周围空气的热阻系数	0 LFPM Air Flow		38.9		°C/W
θ _{JB_ETSSOP16}	硅核到 PCB 板表面的热阻系数			19.9		°C/W
θ _{JCTop_ETSSOP16}	硅核到封装上表面的热阻系数			24.3		°C/W
ψ _{JB_ETSSOP16}	硅核到 PCB 板表面的热阻系数			19.7		°C/W

(1) 在封装引脚上测试。

(2) 设计保证。未经生产测试。

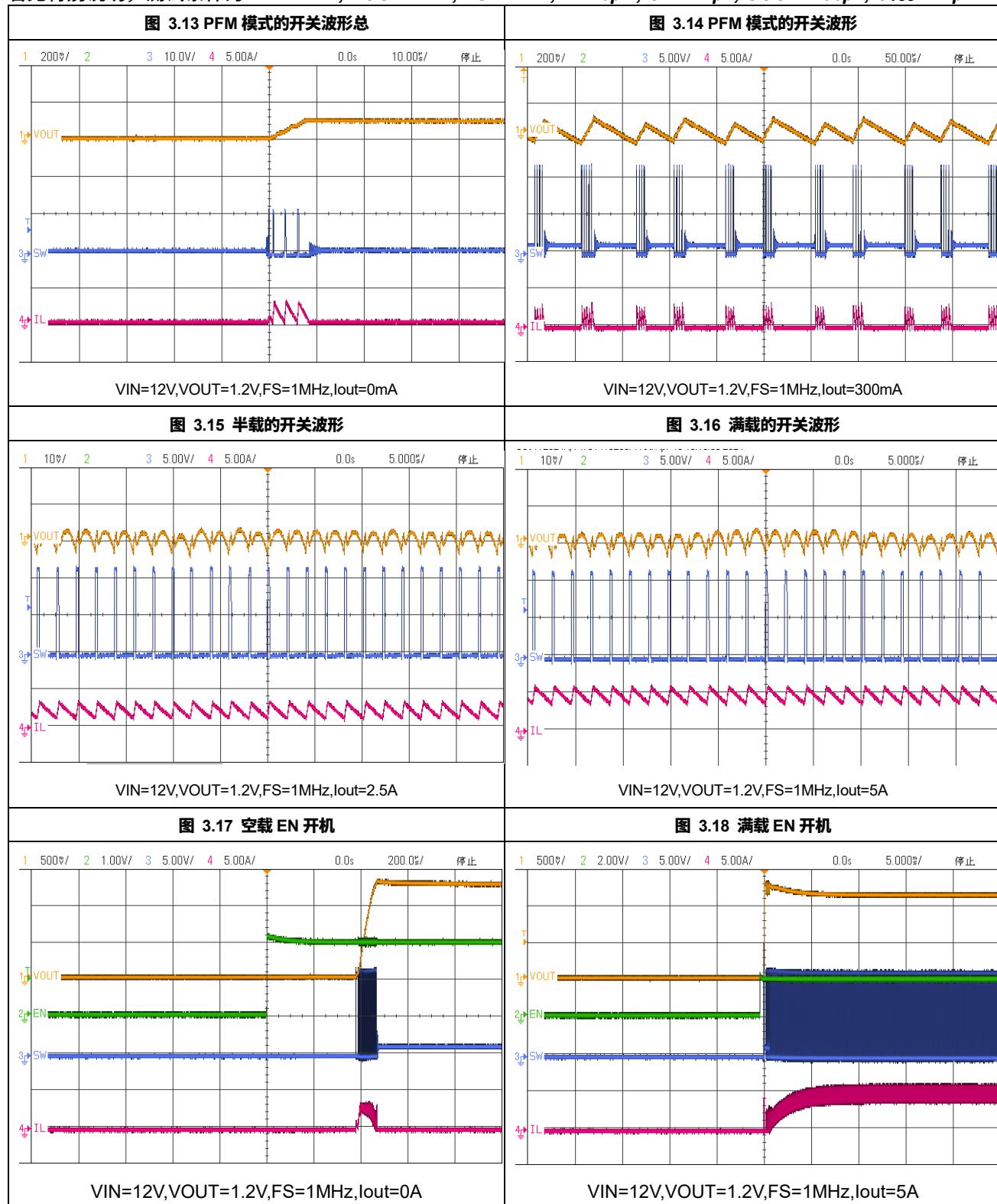
典型特性

若无特别说明，测试条件为 $P_{VIN}=12V$, $V_{OUT}=1.2V$, $FS=1MHz$, $L=1.0\mu H$, $C_{IN}=47\mu F$, $C_{OUT}=100\mu F$, $C_{VCC}=4.7\mu F$.



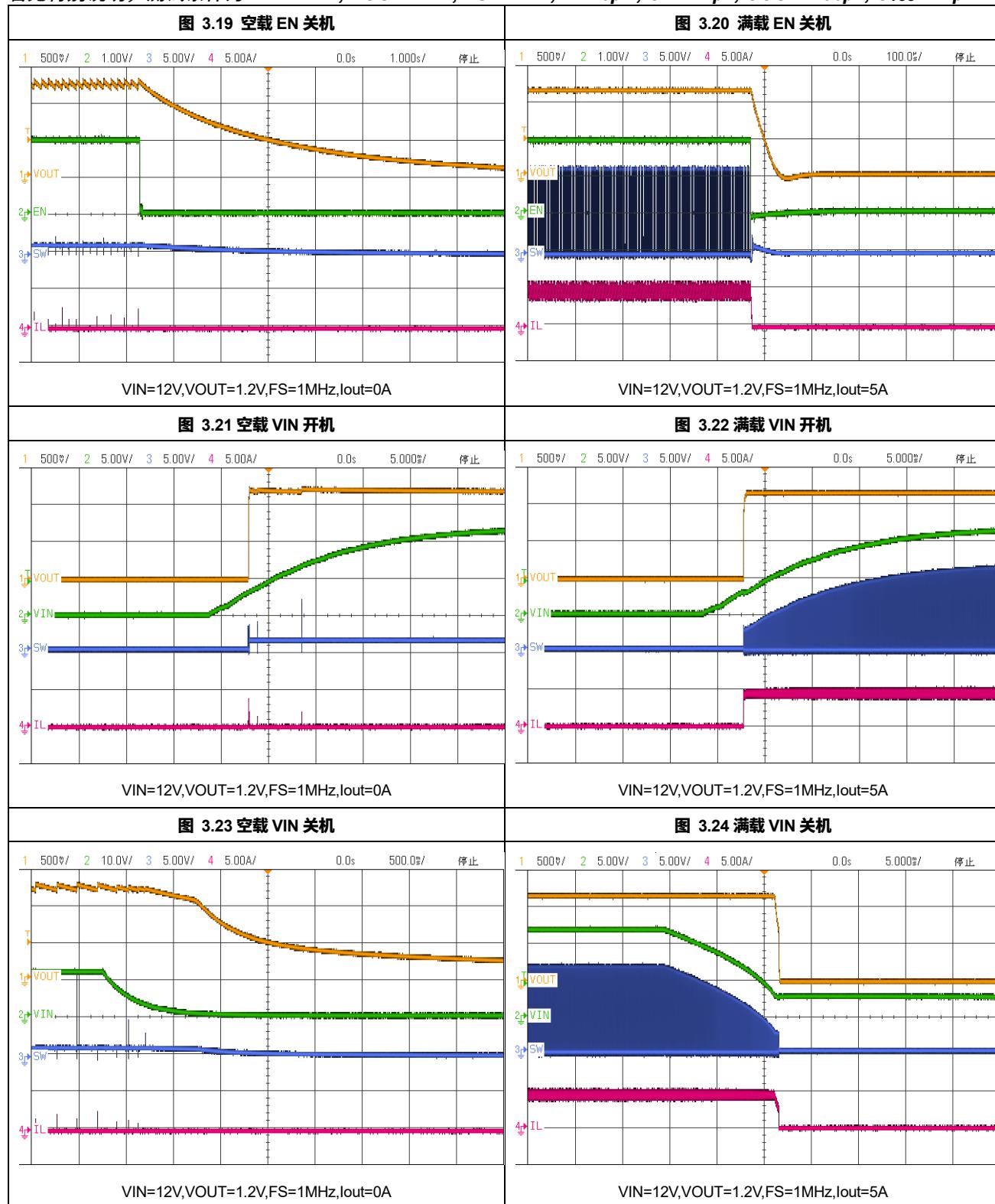
典型特性

若无特别说明，测试条件为 $PVIN=12V$, $VOUT=1.2V$, $FS=1MHz$, $L=1.0\mu H$, $CIN=47\mu F$, $COUT=100\mu F$, $C_{VCC}=4.7\mu F$



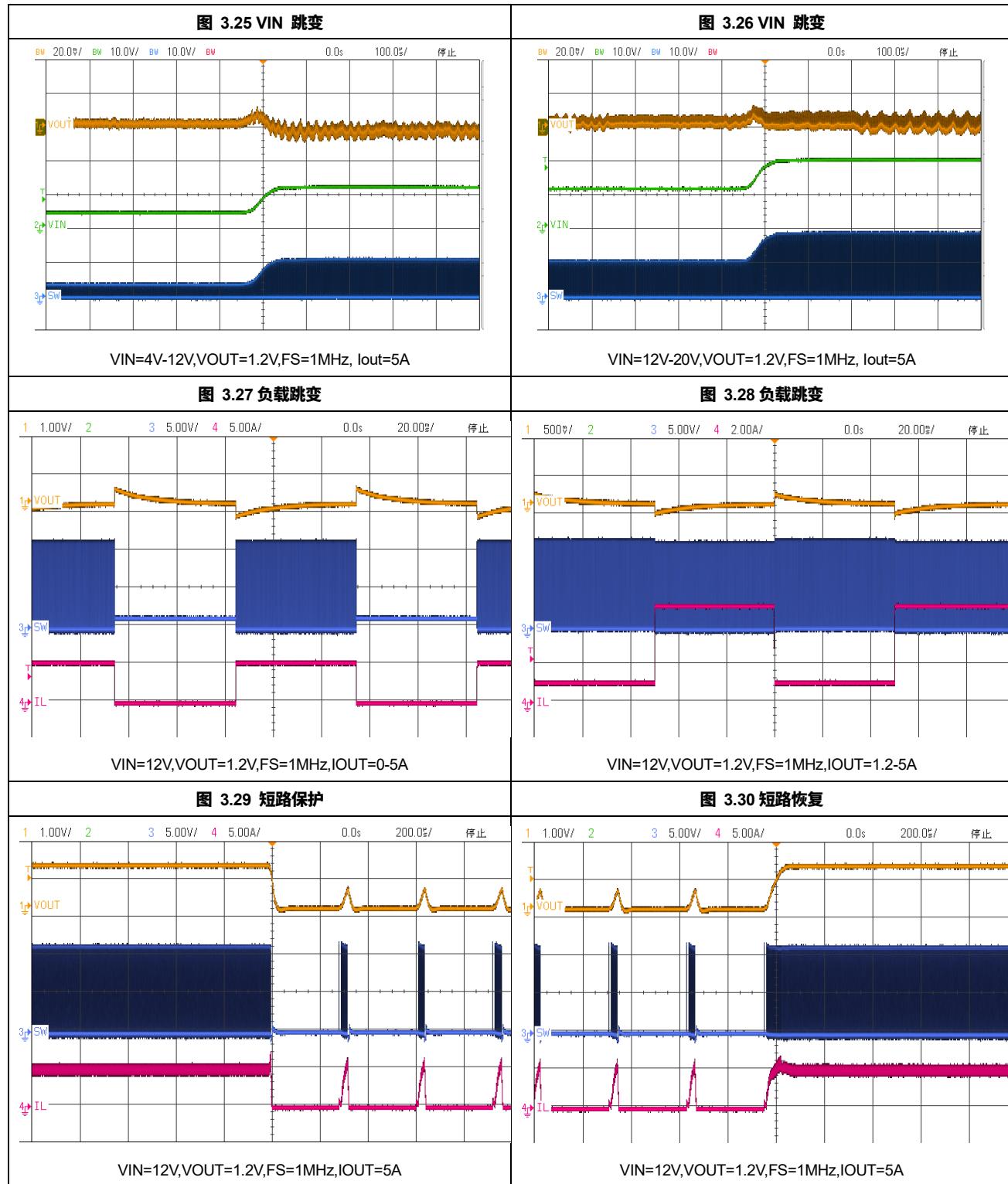
典型特性

若无特别说明，测试条件为 $PVIN=12V$, $VOUT=1.2V$, $FS=1MHz$, $L=1.0\mu H$, $CIN=47\mu F$, $COUT=100\mu F$, $C_{VCC}=4.7\mu F$



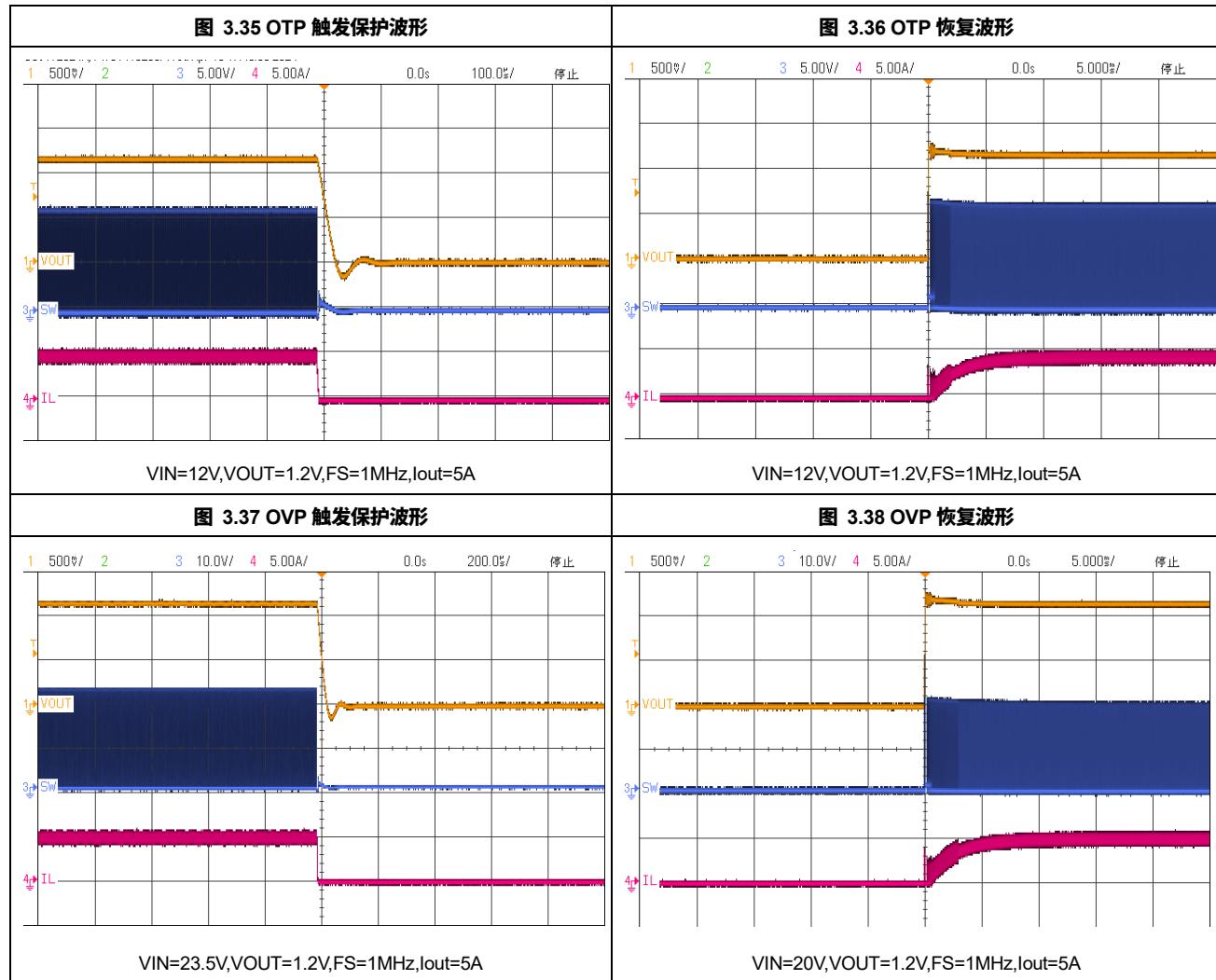
典型特性

若无特别说明，测试条件为 $PVIN=12V$, $VOUT=1.2V$, $FS=1MHz$, $L=1.0\mu H$, $CIN=47\mu F$, $COUT=100\mu F$, $C_{VCC}=4.7\mu F$.



典型特性

若无特别说明，测试条件为 $PVIN=12V$, $VOUT=1.2V$, $FS=1MHz$, $L=1.0\mu H$, $CIN=47\mu F$, $COUT=100\mu F$, $C_{VCC}=4.7\mu F$.



应用信息：高效率降压开关稳压器（概述）

概述

LGS5205 是一款内部集成功率 MOS 管的同步降压 DC/DC 稳压器，能够驱动高达 5A 的负载电流。输入电压范围为 3V 至 23V，使其适合双节，三节或者四节锂电池输入，以及 12V 或 5V 轨道负载电源应用。

LGS5205 采用可锁相控制的恒定导通时间，电流控制模式架构。LGS5205 工作频率可通过外部电阻在 600kHz 至 2MHz 范围内调节。高频工作能力允许使用小型表面贴装电感。独特的恒定频率/受控导通时间架构非常适合在高频率下运行且需要快速瞬态响应的高降压比应用。

LGS5205 附加功能包括：可调节工作频率，输入过压保护，逐周期电流限制，过热关断，在 FB 电压较低时提供 Current FOLD-BACK 模式以避免短路时过热。

EN 使能功能

EN 引脚拉至地会强制 LGS5205 进入关断状态，从而关断两个功率 MOSFET 以及大部分内部控制电路。将 EN 引脚置于 0.6V 以上仅打开内部基准，同时仍保持功率 MOSFET 关闭。将 EN 电压进一步提高到 1.2V 以上会开启整个芯片。

VCC 稳压器

内部低压差(LDO)稳压器产生 3.3V 电源，为驱动器和内部偏置电路供电。VCC 可提供高达 100mA 的电流，请在 VCC 和 PGND 之间连接至少 1uF 的陶瓷去耦电容，尽量靠近芯片引脚。良好的旁路对于提供功率 MOSFET 栅极驱动器所需的高瞬态电流是必要的。由于 LDO 的功耗较高，具有高输入电压和高开关频率的应用会增加芯片温度。不建议将负载连接到 VCC 引脚，因为这会进一步将 LDO 推至其 RMS 电流额定值，同时增加功耗和芯片温度。

PVIN 过压保护

为了保护内部功率 MOSFET 器件免受输入瞬态电压尖峰的影响，LGS5205 会实时监测 VIN 引脚的过压情况。当 VIN 升至 23V 以上时，稳压器通过关闭两个功率 MOSFET 来暂停运行。一旦 VIN 降至 21V 以下，稳压器立即恢复正常运行。退出过压条件时，稳压器不执行其软启动功能。

PVIN 与 SVIN 区别

PVIN 为内部功率电路输入引脚，SVIN 为内部逻辑电路 供电引脚。为保证内部逻辑电路不受噪声干扰，建议 SVIN 使用 1Ω 至 10Ω 和 $0.1\mu\text{F}$ 的低通滤波器连接到 PVIN。芯片 PVIN 与 SVIN 引脚上均包含一个内部欠压 锁定电路，当引脚电压低于 UVLO 的下降阈值，会触发 UVLO 保护，关闭稳压器输出。PVIN UVLO 的上升阈 值约为 0.9V，SVIN UVLO 的上升阈值约为 2.8V。引脚 电压达到此电压以上移除 UVLO 后，控制器会进入软启动过程。

SS 软起动功能

LGS5205 可以通过 SS 引脚设置其输出电压斜率。内部 $2\mu\text{A}$ 将 SS 引脚上拉至 VCC。在 SS 上放置不同电容可以调节软启动输出，以防止 输入电源上的电流浪涌。

输出电压调节

LGS5205 的输出电压可通过外置分压电阻器调节输出电压大小。分压网络由 R1 和 R2⁽¹⁾ 组成。稳压器通过保持 FB 引脚上的电压等于内部参考电压 VREF 来调节输出电压，VREF 参考电压为 0.6V。输出电压公式如下：

$$V_{OUT} = 0.6V \times \left(1 + \frac{R_2}{R_1}\right)$$

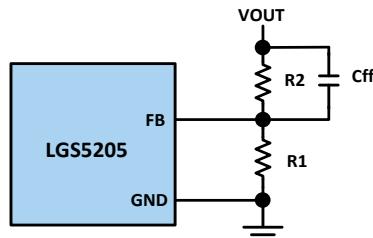


图 5. 设置输出电压

固定 R2 来计算所需的电阻值 R1，假设 R2 固定值为 100k。下表给出几种常见输出电压的适当 R1 值：

输出电压 (V)	R1 电阻值 (Ω)	R2 电阻值 (Ω)
1.2	100K	100k
2.5	31.6k	100k
3.3	22.1k	100k
5	13.7k	100k

(1) 可选择高精度电阻以减小电阻精度对系统精度的影响。

调节开关频率

在 FREQ 脚和 GND 之间连接一个电阻器，可根据以下公式将开关频率设置为 600kHz 至 2MHz：

$$f_s(\text{Hz}) = \frac{1.6e^{11}}{RT(\Omega)}$$

FREQ(K Ω)	FS(MHz)
62.0	2.519
75	2.123
82.5	1.965
91.0	1.783
100.0	1.656
120.0	1.381
130.0	1.274
162.0	1.043
200.0	0.852
220	0.783
249	0.645

内部/外部 COMP 补偿

COMP 为内部误差放大器补偿引脚，其内部用于一个 65k 电阻与一个 60pF 电容器串联连接到误差放大器的输出（内部 COMP 补偿点）。

MODE 模式选择

模式选择，将此引脚连接到 VCC 以强制在所有输出负载下连续同步操作。将其连接到 GND 可在轻负载下实现断续模式操作。请不要浮动该引脚。

PG 输出正常标志

当 LGS5205 的输出电压在设定电压的±10%范围，即 FB 引脚电压在 0.54V 至 0.66V 范围内，则表示输出电压良好，PG 引脚被外部拉高电阻器。否则内部开漏下拉器件(38Ω)会将 PG 引脚拉低。PG 引脚检测到的电压不得超过 36V，可用电阻分压器从较高电压分压。上拉电阻的阻值典型范围为 $10k\Omega$ 到 $100k\Omega$ 。

最小关断时间与最小导通时间

最小关断时间 $t_{OFF(MIN)}$ 是 LGS5205 下管功率 MOSFET 导通的最短时间。这个时间一般在 160ns 左右。最小关断时间规定最大占空比为 $t_{ON}/(t_{ON}+t_{OFF(MIN)})$ 。如果达到最大占空比，那么输出电压会出现下降问题，且输出失去闭环调节。避免出现输出电压下降的最小输入电压为：

$$V_{IN(MIN)} = V_{OUT} \times \frac{t_{ON} + t_{OFF(MIN)}}{t_{ON}}$$

与之相似的，最小导通时间 $t_{ON(MIN)}$ 为 LGS5205 上管功率 MOSFET 导通的最短时间。该时间通常是 50ns。在电感电流连续状态下，最小导通时间规定了最小占空比：

$$D_{MIN} = f \times t_{ON(MIN)}$$

其中 $t_{ON(MIN)}$ 是最小导通时间。如上式所示，降低工作频率可以减轻最小占空比约束。在超过最小占空比的极少数情况下，输出电压仍将保持在稳压状态，但开关频率将会比其设定值低。这在许多应用程序中是可接受的结果，因此在大多数情况下，此约束可能不是至关重要的。

过温保护

热过载保护电路将结温限制在 160°C (典型值) 以下。在极端条件下(即高环境温度和/或高功耗)，当结温开始升至 160°C 以上时，过温保护即被激活，系统将会强制关闭稳压器输出。当结温降至 145°C 以下时，OTP 状态就会解锁，稳压器输出重新开启，输出电流恢复为正常工作值。热过载保护旨在保护器件免受瞬间偶然过载条件发生时的影响。

本器件的保证工作结温范围为 -40°C 至 125°C 。高结温会降低工作寿命；结温长时间高 125°C 时，器件寿命会缩短。请注意，与这些规格一致的最高环境温度取决于具体工作条件以及电路板布局、额定封装热阻和其他环境因素。

结温(T_J ，单位为 $^{\circ}\text{C}$)根据环境温度(T_A ，单位为 $^{\circ}\text{C}$)和功耗(P_D 单位为 W)计算，计算公式如下：

$$T_J = T_A + (P_D \times \theta_{JA}) \text{，其中 } \theta_{JA} \text{(单位为 } ^{\circ}\text{C/W}) \text{ 为封装热阻。}$$

过流保护与短路保护

LGS5205 通过对电感电流谷值的逐周期限制来防止过流情况。如果过流情况出现持续存在，则会触发电流折返(Current FOLD-BACK) 减少芯片发热。

低侧 MOSFET 过流保护是通过谷值电流控制模式的特性实现的。误差放大器的输出与采样得到的低侧功率管电流进行比较。故低侧功率管的谷值电流受到误差放大器最大输出钳制，从而达到逐周期峰值电流限制的能力。

在低侧 MOSFET 导通期间, LGS5205 会检测低侧功率管的电流并与谷底限流阈值进行比较。当低侧功率管电流高于谷底限流阈值时, 将不允许高侧功率管导通, 直到低侧功率管低于谷底限流阈值。

当低侧功率管电流触发误差放大器限制同时电源正常指示标志下拉,LGS5205 会进入电流折返(Current FOLD-BACK)模式。此时芯片将会降低误差放大器限制, 从而限制短路状态下输出电流。电流折返 (Current FOLD-BACK) 模式在严重过流或者短路条件下降低功耗, 防止过热对芯片造成损坏。

C_{IN} 与 C_{OUT} 选择

稳压器以脉冲方式吸取输入电源的电流。这些脉冲的平均高度等于负载电流。电流的上升和下降时间非常快, 因此有必要在输入电源两端加一个局部旁路电容器, 以确保稳压器的正常工作, 并减少反馈至输入电源的纹波电流。电容器还强制开关电流以紧密的局部环路流动, 最大限度减少 EMI。

电源中常常被忽略的一种应力是输入电容 RMS 电流。若不正确理解它, 超过电流会使电容过热和过早失效。因此应使用大小适合最大 RMS 电流的低 ESR 输入电容器。最大 RMS 电流由下式给出:

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

该公式在 V_{IN}=2V_{OUT} 时具有最大值, 其中 I_{RMS}≈I_{OUT}/2。

C_{OUT} 的选择取决于最小电压纹波和负载阶跃瞬变所需的有效串联电阻 (ESR) 以及确保控制回路稳定所需的大容量电容。可以通过查看负载瞬态响应来检查环路稳定性。输出纹波由下式确定:

$$\Delta V_{OUT} < \Delta I_L \left(\frac{1}{8 \cdot f \cdot C_{OUT}} + ESR \right)$$

由于ΔIL 随着输入电压的上升而增大, 因此输出纹波在最大输入电压时最大。

现在陶瓷电容的高纹波电流、高额定电压和低 ESR 使其成为开关稳压器应用的理想选择。而选择输入输出陶瓷电容时, 推荐使用 X7R 或 X5R 电容, 以在温度和输入电压的变化 范围内获得最佳性能。

在负载阶跃变中, 输出电容器必须提供电流支撑负载, 直到反馈回路输出开关电流足够支持负载为止。反馈回路所需的时间取决于补偿和输出电容器的大小。通常需要 3 到 4 个周期才能响应负载跳变, 但是只有在第一个周期中, 输出量才能线性下降。输出下冲 VDROOP 通常是第一个周期的线性下降的 2 至 3 倍。因此, 从输出电容器选值:

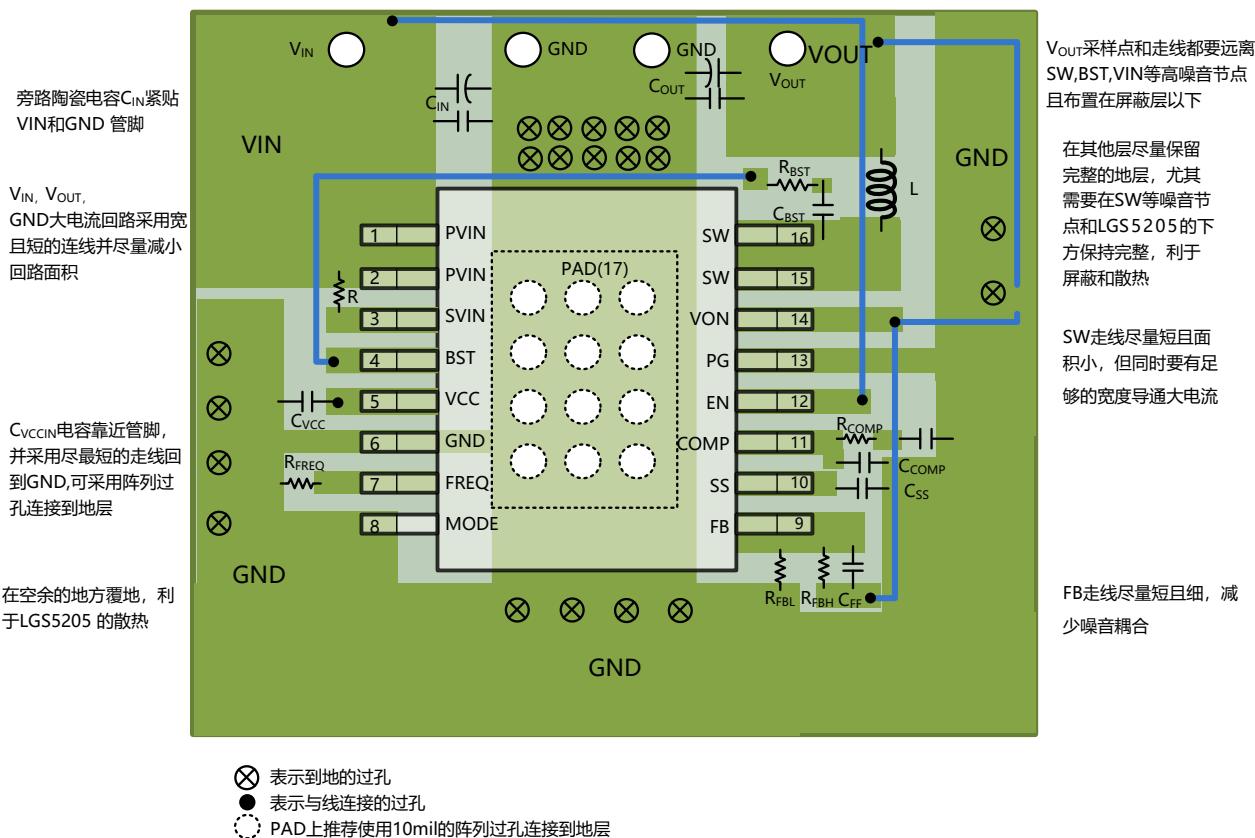
$$C_{OUT} \cong 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

在大多数应用中, 输入电容器仅需要提供高频旁路。对于这些条件, 通常足够一个 22μF 陶瓷电容器, 将此输入电容器尽可能靠近 V_{IN} 引脚放置。

应用信息：参考布局

LGS5205 的高集成度使 PCB 板布局非常简单和容易。较差的布局会影响 LGS5205 的性能，造成电磁干扰(EMI)、电磁兼容性(EMC)差以及电压损耗，进而影响稳压调节和稳定性。为了优化其电气和热性能，应运用下列规则来实现良好的 PCB 布局布线，确保最佳性能：

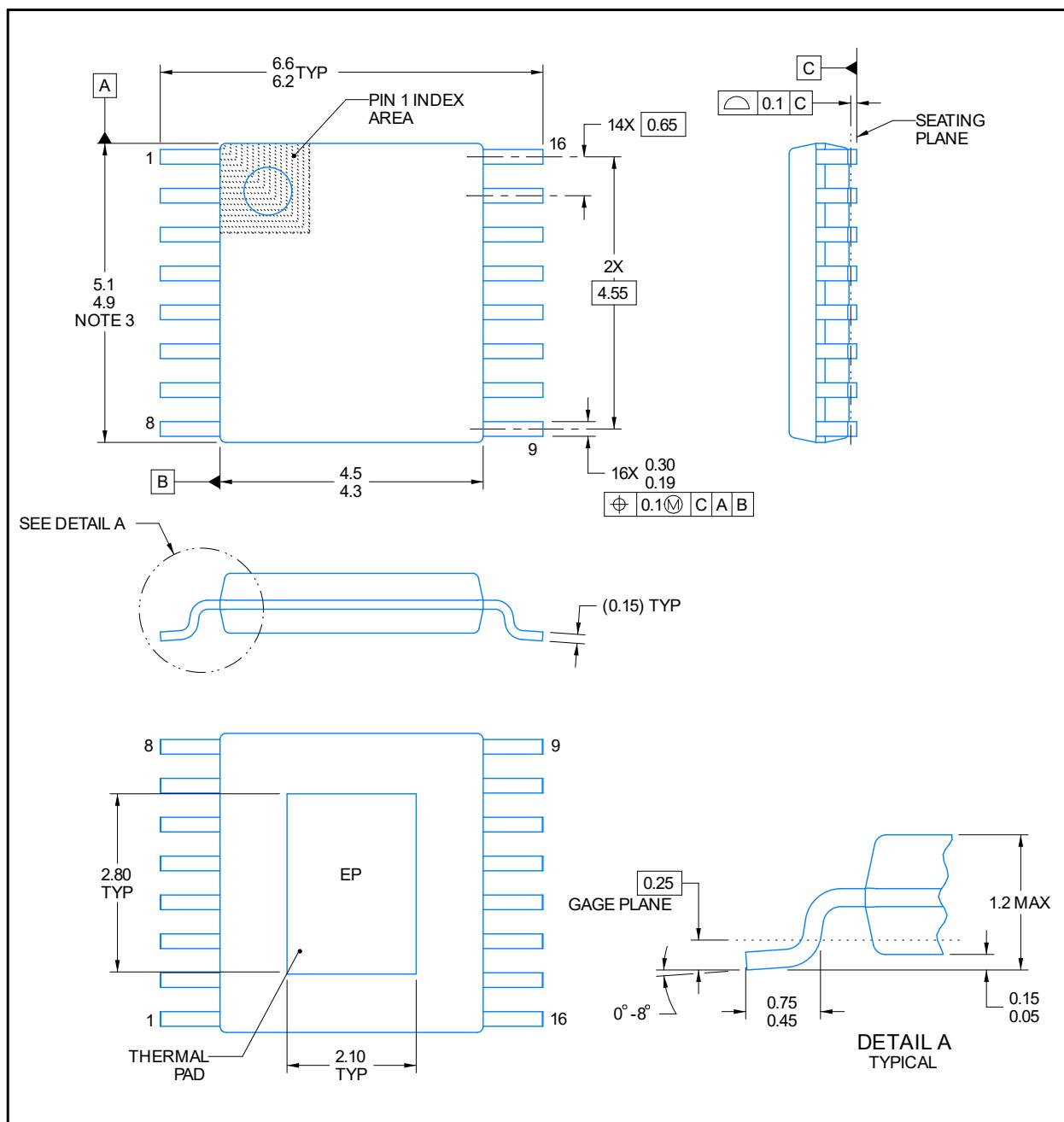
- 必须将高频陶瓷输入电容 C_{IN} 尽量近距离放在 $PVIN$ 、 GND 引脚旁边，以尽量降低高频噪声。
- 电阻分压器 R_{FBH} 和 R_{FBL} 必须连接在 $COUT$ 的正端和 GND 之间。反馈信号 V_{FB} 应远离噪声元件和走线，例如 SW 线，并且应尽量减少其走线。保持 R_{FBH} 和 R_{FBL} 靠近 IC。
- 将封装底部的裸露焊盘（引脚 EP）焊接到 GND 平面。将该 GND 平面连接到具有热通孔的其他层，以帮助散发来自 LGS5205 的热量。
- 使敏感元件远离 SW 引脚。 $FREQ$ 电阻、 C_{COMP} 以及所有电阻 R_{FBH} 、 R_{FBL} 和 R_C 以及 VCC 旁路电容应远离 SW 走线和电感 L 。此外 SW 引脚焊盘应尽可能小。
- 请保持信号和电源接地隔离，小信号分量返回到 GND 引脚，然后在输出电容器 $COUT$ 的负端子处连接到 GND 引脚。
- 用铜覆盖所有层上所有未使用的区域，从而降低功率元件的温升。这些铜区域应连接到 GND 。



布线实例

封装外形描述(ETSSOP16)

具备底部 EPAD 的 16 引脚塑封 SOIC

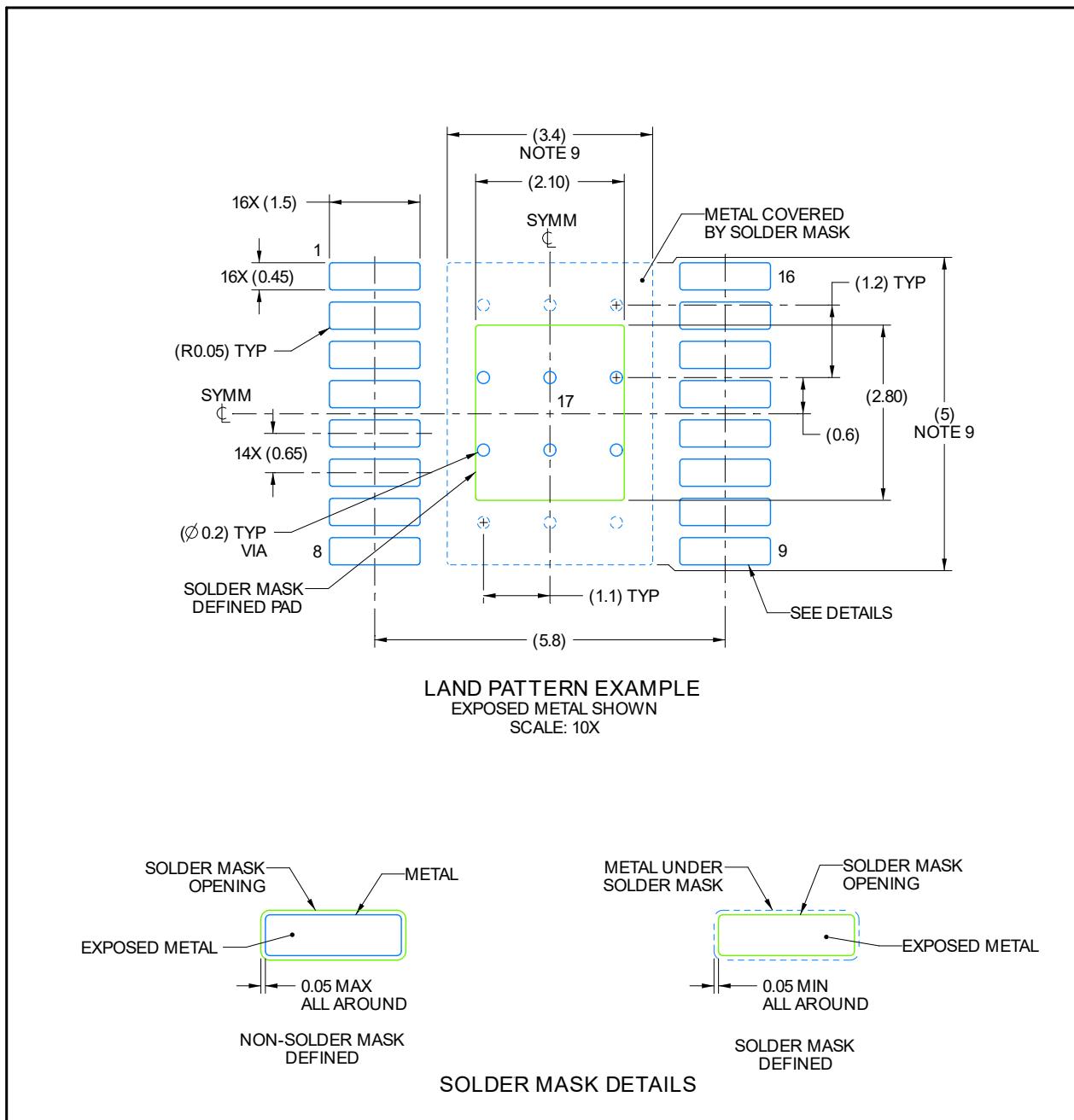


注:

- (1) 所有的数据单位都是毫米，括号内的任何尺寸仅供参考。
- (2) 本图如有更改，恕不另行通知。
- (3) 此尺寸不包括塑模毛边，突起，或水口毛刺。
- (4) 此尺寸不包括塑模毛边。

器件封装焊盘布局举例(ETSSOP16)

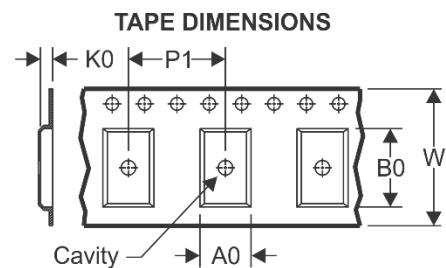
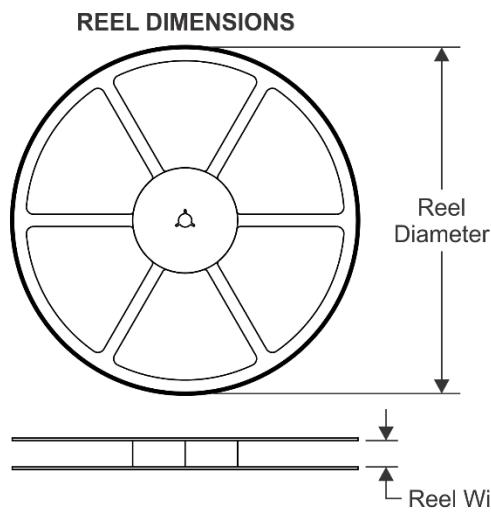
具备底部 EPAD 的 16 引脚塑封 SOIC



注:

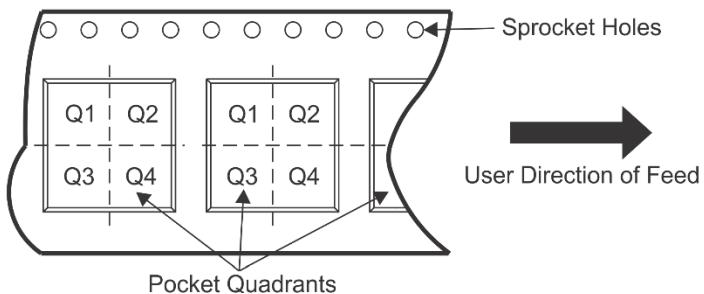
- (1) 基于 IPC-7351 依赖于久经考验的数学算法,综合考虑了制造、组装和元件容差,从而精确计算的焊盘图形。
- (2) 信号焊盘之间和周围的焊接掩膜公差可能因电路板制造而异。
- (3) 金属垫的尺寸可能因爬电要求而异。
- (4) 通孔是可选的,取决于应用,请参阅器件数据表。如果使用了过孔,请参考此视图中所示的过孔位置。建议填充、或用锡膏盖住焊盘下的过孔。

TAPE AND REEL INFORMATION



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*ALL dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Width W1(mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LGS5205	ETSSOP16	ET	16	5000	330	6.5	10.3	2.1	8	12	Q1

重要声明和免责声明：



棱晶半导体
www.Legend-Si.com

和 Legend-si 是棱晶半导体有限公司的商标，Legend-si 拥有多项专利、商标、商业机密和其他知识产权。Legend-si 对公司产品提供可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、技术支持和其他资源，但不就本司任何产品用于任何特定目的做出担保。Legend-si 不承担任何因产品的使用产生的责任，包括使用方须遵守的法律法规和安全使用标准。

对于在规格书中提到的产品参数，在不同的应用条件下实际性能可能会产生变化。任何参数的配置和使用必须经由客户的技术支持进行验证，对本文档所涉及的内容进行变更，恕不另行通知。Legend-si 对您的使用授权仅限于产品的应用，除此之外不得复制或展示所述资源，Legend-si 也不提供任何人或第三方机构的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、债务及任何损失，Legend-si 对此概不负责，并且您须赔偿由此对 Legend-si 造成的损害。

Legend-si 所提供产品均受 Legend-si 的销售条款以及 www.Legend-si.com 上或随附 Legend-si 产品提供的其他可适用条款的约束。Legend-si 提供所述资源并不扩展或以其他方式更改 Legend-si 针对 Legend-si 产品所发布的可适用的担保范围或担保免责声明。

Legend-si 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：江苏省南京市浦口区江淼路 88 号腾飞大厦 C 座 1403 室 电话：025-58196091

棱晶半导体（南京）有限公司