RJGT204xx 系列

用户手册

文档版本 V1.0

浙江安芯半导体有限公司

Zhejiang Secu Semiconductor Co., Ltd

重要声明

本手册的版权属于浙江安芯半导体有限公司(原武汉瑞纳捷半导体有限公司)，他人未经许可不得以任何形式和手段复制或抄袭手册的内容。本手册没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，我司及所属员工恕不为其担任何责任。

本公司保留对其所有产品在可靠性、功能和设计方面作进一步说明的权利，同时保留不发出通知就改变其产品或产品说明书以及不更新本文档以反映这些改变的权利。客户在使用此产品时，请向我司销售人员索取最新文档。特此声明！

目录

1. 简介

RJGT204 芯片内集成了 160Byte 的 EEPROM，包括 128Byte 的数据页，8Byte 密钥，8Byte 的用户 ID/Serial Number，和 16Byte 的控制信息。RJGT204 是基于 SHA-256 的加密认证算法，通过 I²C 串行接口与 MCU 进行通信，并支持低功耗模式。

1.1. 特性

- 高性能防复制加密芯片
- 标准的SHA-256加密认证
- 遵循标准/快速I²C总线协议
- 7位的设备地址（0x68/0x69/0x6A/0x6B），由管脚A1/A0选择，悬空为0x68
- EEPROM存储大小：160 Byte
- 四个PAGE：32 Byte/页，KEY：8Byte，UID:8 Byte，控制寄存器：16 Byte
- 可以对密钥和每个数据存储区单独加写保护
- 可锁定的64位用户ID号
- 7字节独立硬件真随机数
- 工作功耗：<5mA@NOP，休眠功耗：<1uA
- 工作电压：2.4V～5V
- 工作温度：-40~85℃
- 封装类型：SOP-8L、SOT23-6L

1.2. 系统框图

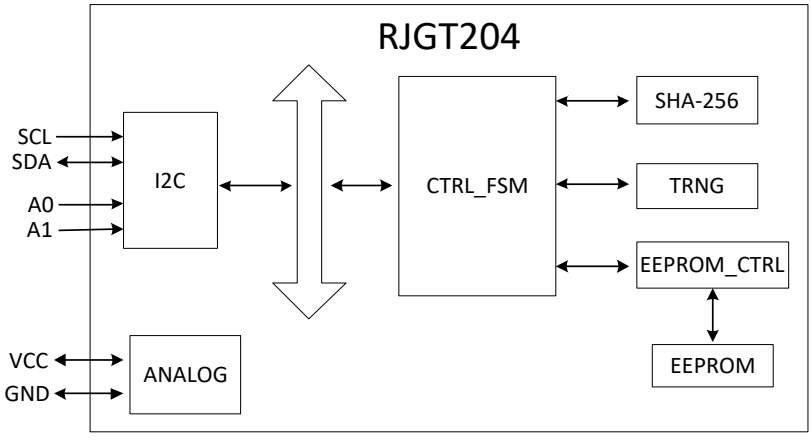


图 1-1 系统架构图

RJGT204 内部包括模拟模块（LDO,POR 和 OSC）,EEPROM 模块和数字逻辑模块等，控制引擎是其控制中心。RJGT204 芯片包含指令寄存器、源地址寄存器、目的地址寄存器等，该芯片根据指令寄存器的值进行译码，进行 SHA-256 运算和搬移等操作，完成认证加密工作。

1.3. 应用场景

- 汽车导航，车载DVD，汽车定位，汽车监控，行车记录仪
- 手机，通信模块，路由器，对讲机
- 监控设备，IP Camera，NVR/DVR

2. EEPROM 和寄存器

EEPROM 空间共为 160Byte，空间按功能分为数据存储区、密钥存储区、用户 ID 存储区和控制存储区等。

2.1. 数据存储区

数据存储区分为 4 个页（PAGE0～3），每页为 32 个字节大小。下表为数据存储区中每个寄存器的地址划分。

表 2-1 数据存储区寄存器地址划分

寄存器名称	寄存器描述	寄存器地址	位宽	寄存器类型
PAGE0	数据区 0	0x00～0x1F	8	RW
PAGE1	数据区 1	0x20～0x3F	8	RW
PAGE2	数据区 2	0x40～0x5F	8	RW
PAGE3	数据区 3	0x60～0x7F	8	RW

注：对 PAGE0～3 的读写操作均需要先认证才能进行相应的读写。

2.2. 密钥存储区

密钥存储区寄存器分为 8 字节密钥，其地址的划分如下：

表 2-2 密钥存储区寄存器地址划分

寄存器名称	寄存器描述	寄存器地址	位宽	寄存器类型
KEY	8Byte KEY	0x80～0x87	8	WO

注：对 KEY 区域的操作只能通过 InitKey 命令写入，不能读出。

2.3. 用户 ID 存储区

表 2-3 用户 ID 存储区寄存器地址划分

寄存器名称	寄存器描述	寄存器地址	位宽	寄存器类型
UID_SN	64bit UID/Serial Number	0x90～0x97	8	RW

注：只能通过 InitUid 命令对 UID_SN 区域写，并通过 ReadMem 命令读，读 UID_SN 区域不需要身份认证。

2.4. 控制存储区

控制存储区的大小为 16 字节，其包含的寄存器分为：保留寄存器、PAGE 数据读出控制寄存器、保护控制寄存器等

表 2 -4 控制存储区地址划分

寄存器名称	寄存器描述	寄存器地址	位宽	寄存器类型

RESERVED	保留寄存器	0xA0 ～ 0xA2	8	RW
READ_PAGE_CTRL	PAGE 数据读出控制寄存器	0xA3	8	RW
RESERVED	保留寄存器	0xA4 ～ 0xA7	8	RW
PRT_PAGE0	保护寄存器：写入 0x5A 后，数据区 0 禁止写入	0xA8	8	RW
PRT_PAGE1	保护寄存器,写入 0x5A 后，数据区 1 禁止写入	0xA9	8	RW
PRT_PAGE2	保护寄存器：写入 0x5A 后，数据区 2 禁止写入	0xAA	8	RW
PRT_PAGE3	保护寄存器：写入 0x5A 后，数据区 3 禁止写入	0xAB	8	RW
PRT_KEY	保护寄存器:写入 0x5A 后，InitKey 命令被禁止	0xAC	8	RW
PRT_UID_SN	保护寄存器：写入 0x5A 后,UID/SN 区域禁止写入	0xAD	8	RW
PRT_CTRL	保护寄存器：写入 0x5A 后，0xA0~0xAF 区域禁止写入	0xAE	8	RW
DISABLE_INIT_PAGE	保护寄存器。写入 0x5A 后，InitPage 命令失效	0xAF	8	RW

注：

1) ***通过 WriteMem 和 ReadMem 命令对控制寄存器(0xA0～0xAF)操作，不需要进行身份认证。***
2) ***保护寄存器一旦成功写入 0x5A 即永久生效，不能再次更改，即使芯片掉电也无法取消保护功能。向被保护的区域写数据，RJGT204 会终止命令，并返回异常状态（ES=0x11）。***

表 2-5 READ_PAGE_ CTRL 寄存器描述

Bit 位	**寄存器名称**	**寄存器描述**	**寄存器类型**
7:3	Reserved		RW
2	RdBypass	PAGE0～3 数据读出模式： 0: 与 MAC 异或后送出； 1: 直接输出；	RW
1:0	Reserved		RW

2.5. 其他寄存器定义

RJGT204 芯片除数据、密钥、控制等存储区外，还有其他许多的寄存器。RJGT204 芯片的芯片版本号为 0x31303243，下面简单介绍其他寄存器。

表 2-6 其他寄存器地址划分

寄存器名称	**寄存器描述**	**寄存器地址**	**位宽**	**寄存器类型**
CMD	命令寄存器	0xB0	8	RW

Tar	源地址寄存器	0xB1	8	RW
TAd	目的地址寄存器	0xB2	8	RW
ES	状态寄存器	0xB3	8	RO
Sys_Ctrl	低功耗控制寄存器	0xB4	8	RW
RESERVED	保留寄存器	0xB5～0xB7	8	RW
VERSION0	芯片版本号	0xB8	8	RO
VERSION1	芯片版本号	0xB9	8	RO
VERSION2	芯片版本号	0xBA	8	RO
VERSION3	芯片版本号	0xBB	8	RO
RESERVED	保留寄存器	0xBC~0xBF	8	RW
BUFFER 注 2	数据交换区	0xC0~0xFF	8	RW

注：

1) ***源地址寄存器 Tar 用来指定参与 MAC 计算的 PAGE 区，写入某个 PAGE 区的首地址（0x00/0x20/0x40/0x60）即可指定。***
2) ***状态寄存器 ES 只有第 4 位和第 0 位有效，是一个只读寄存器，用于验证写入的完整性，00 表示正在执行，01 表示正常执行完，11 表示异常执行完，10 表示非法状态。***
3) ***从RJGT204读PAGEn（n=0,1,2,3）、UID_SN（0x90～0x97）、控制寄存器（0xA0～0xAF）、取随机数时，要通过数据交换区（0xC0开始的地址）读取。向RJGT204写PAGEn数据（WritePage）、初始化密钥（InitKey）等操作时，要预先将数据写入到数据交换区（0XC0开始的地址），再执行相应的命令。当用RJGT204来认证主机时，要先将主机生成的32字节MAC存放到数据交换区后32字节（0xE0～0xFF）里，再执行认证命令。***

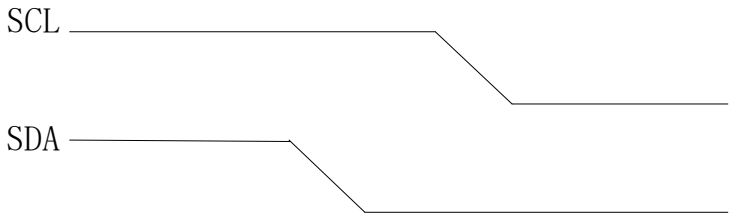
3. I²C 接口

I²C 接口通过 SDA 和 SCL 端口连接 RJGT204，SDA 是双向线路，SCL 是单向线路，为了提高驱动能力需要一个上拉电阻连接到 VDD。当总线空闲时，这两条线路都是高电平。SDA 线上的数据必须在时钟的高电平周期保持稳定，只有在时钟线 SCL 为低电平时才能改变 SDA 数据线状态。

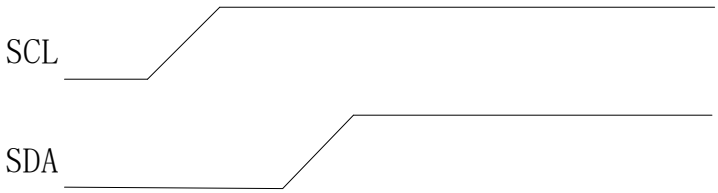
3.1. I²C 信号时序

3.1.1. 起始位与停止位

起始信号：当时钟线 SCL 为高电平时，数据线 SDA 从高电平到低电平的变化将形成起始信号。如下图所示。

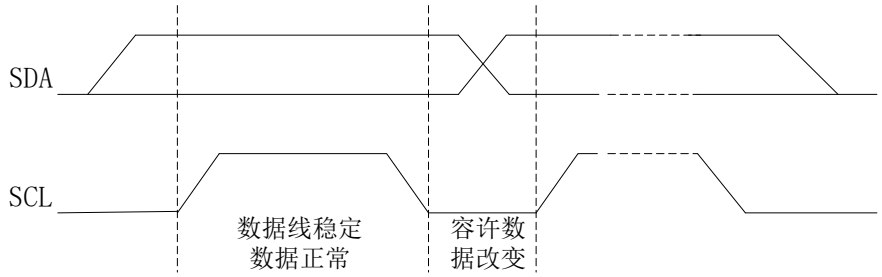


停止信号：当时钟线 SCL 为高电平时，数据线 SDA 从低电平到高电平的变化将形成停止信号。如下图所示。



3.1.2. 数据有效性

在 I²C 总线启动后或应答信号后的第 1～8 个时钟脉冲对应于一个字节的 8 位数据传输。SCL 高电平期间，数据串行传输；SCL 低电平期间为数据准备，容许总线数据 SDA 电平转换。如下图所示。



3.1.3. 应答信号

I²C 总线上的所有数据都是以 8 位字节传送的，发送器每发送一个字节，就在时钟脉冲 9 期间释放数据线，由接收器反馈一个应答信号。 应答信号为低电平时，规定为有效应答位（ACK 简称应答位），表示接收器已经成功地接收了该字节；应答信号为高

电平时，规定为非应答位（NACK），一般表示接收器接收该字节没有成功。 对于反馈有效应答位 ACK 的要求是，接收器在第 9 个时钟脉冲之前的低电平期间将 SDA 线拉低，并且确保在该时钟的高电平期间为稳定的低电平。 如果接收器是主控器，则在它收到最后一个字节后，发送一个 NACK 信号，以通知被控发送器结束数据发送，并释放 SDA 线，以便主控接收器发送一个停止信号 P。

应答/“0” 非应答/“1”

3.2. I²C 数据传输

写入：主机向器件发送数据，数据的传送方向在整个过程始终不变。发送的第一个字节是器件地址和写方向位，第二字节是寄存器地址，接下来的是数据。

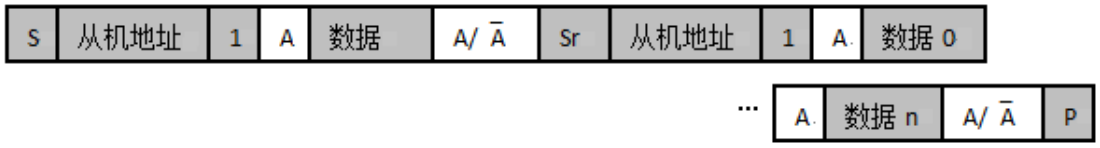
- 字节写入

- 连续写入

读出：在传送过程中，当需要改变传送方向时，起始信号和器件地址都被重复产生一次，但两次读/写方向位正好反相。发送的第一个字节是器件地址和写方向位，第二字节为要读的寄存器，第三字节是器件地址和读方向位，接下来的数据就是读出来的数据。

- 字节读出

- 连续读出



注：A 表示应答， A 非表示非应答（高电平），S 表示起始信号，Sr 表示重复起始信号，P 表示停止信号。

3.3. I²C 总线寻址

数据的传输遵循如下图所示的格式。在起始条件 S 后, 发送了一个器件地址 ，这个地址共有 7 位，起始信号后的第一位是地址最高位（MSB）。紧接着的第 8 位是数据方向位 (R/W), 0 表示发送数据， 写 1 表示读取数据 。读 数据传输一般 由主机产生的停止位 P 终止 但是 如果主机仍希望在总线上通讯 它可以产生重复起始条件 。

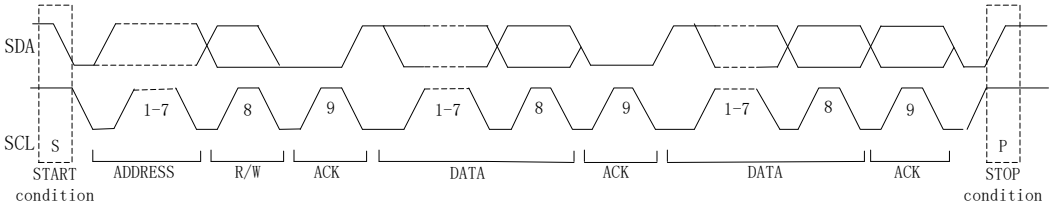


图 3-1 完整的数据传输

3.3.1. 7 位地址寻址

如下图所示，该设备地址可由 A0/A1 编程，采用 7bit 寻址字节（寻址字节是起始信号后的第一个字节）。以设备地址 0x68 为例：

A0,A1都为高电平或悬空，器件地址：0X68
A0=1，A1=0，器件地址：0X69
A0=0，A1=1，器件地址：0X6A
A0=0，A1=0，器件地址：0X6B

注：D7～D1 位组成器件地址。D0 位是数据传送方向位，为“0”时表示主机向器件写入数据，为“1”时表示主机从器件读出数据。

主机发送地址时，总线上的每个器件都将这 7 位地址码和自己的地址比较，如果相同，则认为自己被主机寻址，根据 R/ $\overline{W}$ 位将自己确认为发送器或者接收器。器件的 7 位寻址位为固定位，只容许一个器件接入到总线系统中。

3.4. 低功耗待机模式

系统提供低功耗待机模式：

1) 在 I²C 处于 IDLE 状态，并且加密引擎已经处理完后，系统进入低功耗待机状态；
2) 低功耗待机下，关闭所有模块时钟；
3) 当 I²C 上有命令传输时，退出低功耗待机状态；
4) 低功耗状态在重新上电后就会自动退出。

RJGT204 进入低功耗模式的条件：SCL 和 SDA 信号处于高电平，I²C 总线被停止超过 3 秒。当 I²C 上有起始信号产生时，RJGT204 即可退出低功耗模式。

4. 设备命令与流程

4.1. 设备命令

设备命令码	说明
0xAA	初始化 UID_SN 区命令
0xA5	初始化 PAGEx（0~3）区命令
0x5A	初始化 KEY 区命令
0x55	认证设备命令
0x0F	读命令
0xF0	写命令
0xCC	生成 7 字节随机数命令

4.2. 命令使用流程

4.2.1. 初始化用户 ID 命令（InitUsid）

1) 清除命令寄存器：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向 Buffer（0xC0）依次写入 8 个 byte 的 USID 数据；
3) 向命令寄存器（0xB0）写入 InitUsid 命令（0xAA）；
4) 读状态寄存器（0xB3），判断是正常完成还是发生错误。

4.2.2. 初始化页数据命令（InitPage）

1) 清除命令寄存器：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向 Buffer（0xC0）依次写入 32 个 byte 的 PAGE 数据；
3) 向目标地址寄存器 TAd（0xB2）中写入 PAGE 首地址（0x00/0x20/0x40/0x60）；
4) 向命令寄存器（0xB0）写入 InitPage 命令（0xA5）；
5) 读状态寄存器（0xB3），判断是正常完成还是发生错误。

4.2.3. 初始化密钥命令（InitKey）

1) 清除命令寄存器：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向 Buffer（0xC0）依次写入 8 个 byte 的 KEY 数据；
3) 向命令寄存器（0xB0）写入 InitKey 命令（0x5A）；
4) 读状态寄存器（0xB3），判断是正常完成还是发生错误。

4.2.4. 生成随机数命令（GenRandom）

1) 清除命令寄存器 CMD：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 命令寄存器 CMD（0xB0）写入 GenRandom 命令（0xCC）；
3) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误；
4) 若正常则从 Buffer 首地址（0xC0）处读出7字节随机数。

4.2.5. 认证设备命令（AuthDev）

1) 清除命令寄存器：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向源地址寄存器 TAr（0xB1）中写入 PAGE 首地址（0x00/0x20/0x40/0x60 其中之一即可）；
3) 向命令寄存器 CMD（0xB0）写入 AuthDev 命令（0x5A）；
4) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误。

4.2.6. 写控制寄存器（WriteMem）

1) 清除命令寄存器 CMD：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向 Buffer 首地址（0xC0）依次写入 1 个 byte 的数据；
3) 向目标寄存器 TAd（0xB2）中写入（0xA0-0xAF）中任意一个地址；
4) 向命令寄存器 CMD（0xB0）写入 WriteMem 命令（0xF0）；
5) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误。

4.2.7. 读控制寄存器（ReadMem）

1) 清除命令寄存器 CMD：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向目标寄存器 TAd（0xB2）中写入（0xA0-0xAF）中任意一个地址；
3) 向命令寄存器 CMD（0xB0）写入 ReadMem 命令（0x0F）；
4) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误；
5) 若正常则从 Buffer 首地址（0xC0）处读出 16个 byte 的数据。

4.2.8. 认证写页数据（WriteMem）

1) 清除命令寄存器 CMD：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 向 Buffer 首地址（0xC0）依次写入 32 个 byte 的 PAGE 数据；
3) 从 Buffer 的 0xE0 地址处往后依次写入 32 个 byte 的消息认证码 MAC，同时向源地址寄存器 TAr（0xB1）中写入 PAGE 首地址（0x00/0x20/0x40/0x60其中之一即可）；
4) 向目标地址寄存器 TAd（0xB2）中写入 PAGE 首地址（0x00/0x20/0x40/0x60 其中之一即可）；
5) 向命令寄存器 CMD（0xB0）写入 WriteMem 命令（0xF0）；

6) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误。

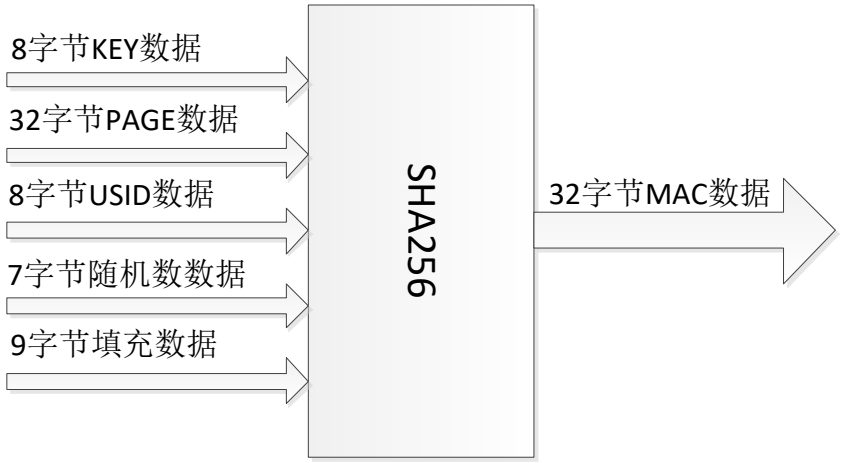
4.2.9. 认证读页数据（ReadMem）

1) 清除命令寄存器 CMD：直接通过 I2C 接口向命令寄存器（0xB0）写 0x00；
2) 从 Buffer 的 0xE0 地址处往后依次写入 32个 byte 的消息认证码 MAC，同时向源地址寄存器 TAr（0xB1）中写入 PAGE 首地址（0x00/0x20/0x40/0x60 其中之一即可）；
3) 向目标寄存器 TAd（0xB2）中写入 PAGE 首地址（0x00/0x20/0x40/0x60 其中之一即可）；
4) 向命令寄存器 CMD（0xB0）写入 ReadMem 命令（0x0F）；
5) 读状态寄存器 ES（0xB3），判断是正常完成还是发生错误；
6) 若正常则从 Buffer 首地址（0xC0）处往后依次读出 32 个 byte 的 PAGE 数据。

注：以上认证设备、认证写/读页数据之前都必须先发起取随机数

5. SHA256 加密

5.1. SHA-256 加密原理



安全哈希算法（Secure Hash Algorithm）主要适用于身份认证与数字签名,芯片内嵌 SHA-256 硬件电路，根据客户填写的 KEY、PAGE、UID、随机数等参数，SHA-256 硬件电路会产生一个 256 位的消息摘要。当接收到消息的时候，这个消息摘要可以用来进行身份认证或者验证数据的完整性。由于 SHA-256 有如下特性：（1）不可以从消息摘要中复原信息；（2）两个不同的消息不会产生同样的消息摘要；（3）修改消息中的一个比特即会引起雪崩效应； 因此 SHA-256 电路能以很高的安全性提供身份认证功能。

5.2. 设备 SHA-256 输入格式

字节 0	字节 1	字节 2	字节 3	字节 4	字节 5	字节 6	字节 7
KEY+7	KEY+6	KEY+5	KEY+4	KEY+3	KEY+2	KEY+1	KEY+0
字节 8	字节 9	字节 10	字节 11	字节 12	字节 13	字节 14	字节 15
PAGE+31	PAGE+30	PAGE+29	PAGE+28	PAGE+27	PAGE+26	PAGE+25	PAGE+24
字节 16	字节 17	字节 18	字节 19	字节 20	字节 21	字节 22	字节 23
PAGE+23	PAGE+22	PAGE+21	PAGE+20	PAGE+19	PAGE+18	PAGE+17	PAGE+16
字节 24	字节 25	字节 26	字节 27	字节 28	字节 29	字节 30	字节 31
PAGE+15	PAGE+14	PAGE+13	PAGE+12	PAGE+11	PAGE+10	PAGE+9	PAGE+8
字节 32	字节 33	字节 34	字节 35	字节 36	字节 37	字节 38	字节 39
PAGE+7	PAGE+6	PAGE+5	PAGE+4	PAGE+3	PAGE+2	PAGE+1	PAGE+0
字节 40	字节 41	字节 42	字节 43	字节 44	字节 45	字节 46	字节 47

UID+7	UID +6	UID +5	UID +4	UID +3	UID +2	UID +1	UID +0
字节 48	字节 49	字节 50	字节 51	字节 52	字节 53	字节 54	字节 55
RNG+6	RNG +5	RNG +4	RNG +3	RNG +2	RNG +1	RNG +0	0x80
字节 56	字节 57	字节 58	字节 59	字节 60	字节 61	字节 62	字节 63
0x00	0x00	0x00	0x00	0x00	0x00	0x01	0xB8

（KEY+N） = 密钥 KEY 的字节 N
（PAGE+N） = 页 PAGE 的字节 N
（UID+N） =UID 的字节 N
（RNG+N） = 随机数 RNG 的字节 N
（常量数据） =SHA256 对应的填充数据

5.3. 设备 SHA-256 输出格式

字节 0	字节 1	字节 2	字节 3	字节 4	字节 5	字节 6	字节 7
MAC+31	MAC+30	MAC+29	MAC+28	MAC+27	MAC+26	MAC+25	MAC+24
字节 8	字节 9	字节 10	字节 11	字节 12	字节 13	字节 14	字节 15
MAC+23	MAC+22	MAC+21	MAC+20	MAC+19	MAC+18	MAC+17	MAC+16
字节 16	字节 17	字节 18	字节 19	字节 20	字节 21	字节 22	字节 23
MAC+15	MAC+14	MAC+13	MAC+12	MAC+11	MAC+10	MAC+9	MAC+8
字节 24	字节 25	字节 26	字节 27	字节 28	字节 29	字节 30	字节 31
MAC+7	MAC+6	MAC+5	MAC+4	MAC+3	MAC+2	MAC+1	MAC+0

（MAC+N）= 消息认证码MAC的字节N

6. 认证流程与方案

6.1. 认证方案流程

第一步，在产品生产时，通过预设密钥、UID、PAGE 区等关键参数来进行第三方授权，并能跟踪和确认其使用，防范非法使用程序代码。

第二步，在产品使用时，每次上电自检，系统先通过 RJGT204 执行认证过程，只有具备有效密钥的 RJGT204 才能成功地返回有效 MAC 值。如果检测到无效 MAC，处理器将结束操作，认证方案流程如下所示。

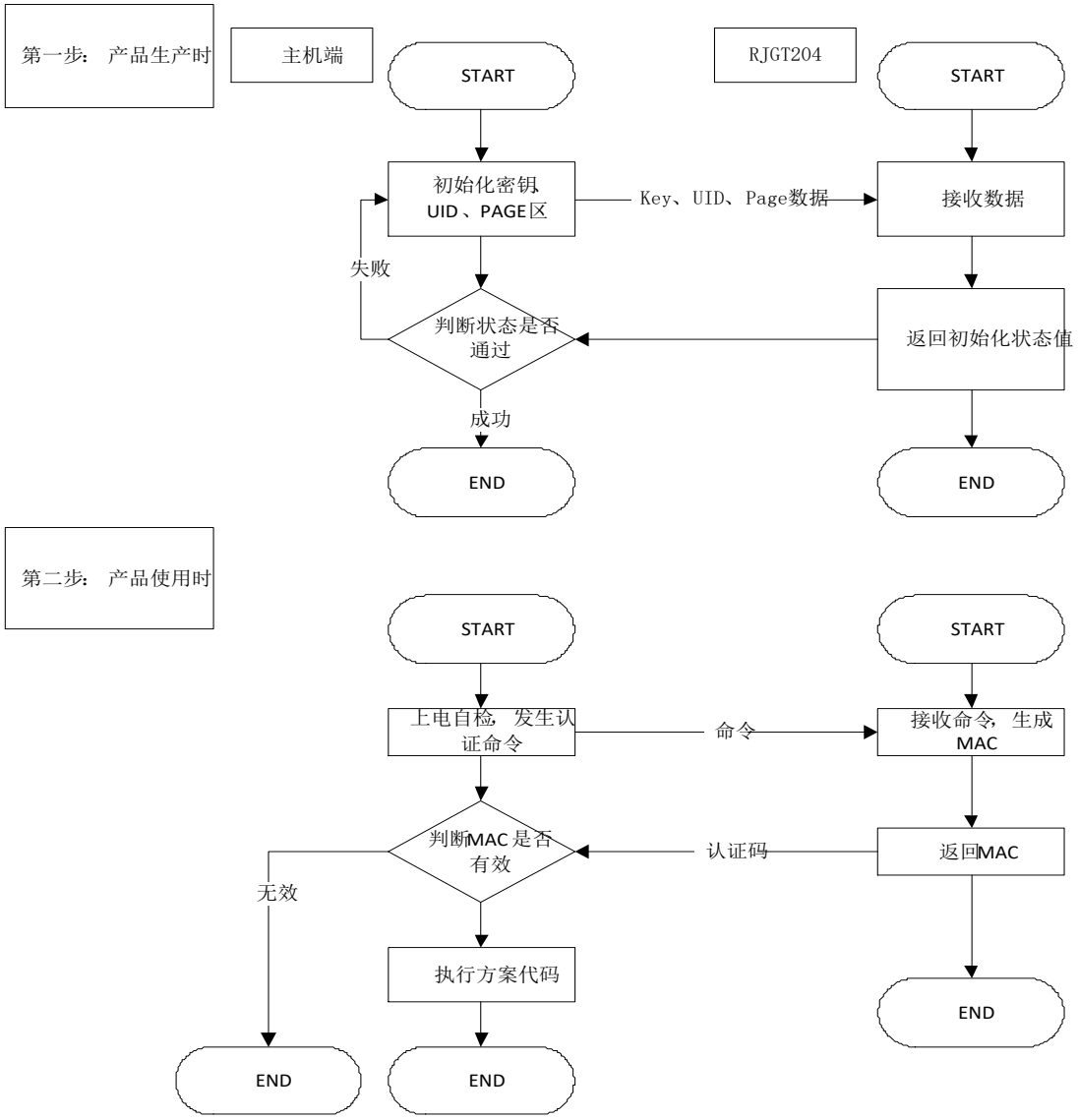


图 6-1 认证方案流程图

6.2. 认证方案一

主机确认 RJGT204 为合法的版权保护芯片，主机程序才进行下一步操作。生产厂商可通过对 RJGT204 的管理和发放来保护产品的程序、硬件电路等，有效防止软件和硬件设计等知识产权被盗版。认证过程如下图所示。

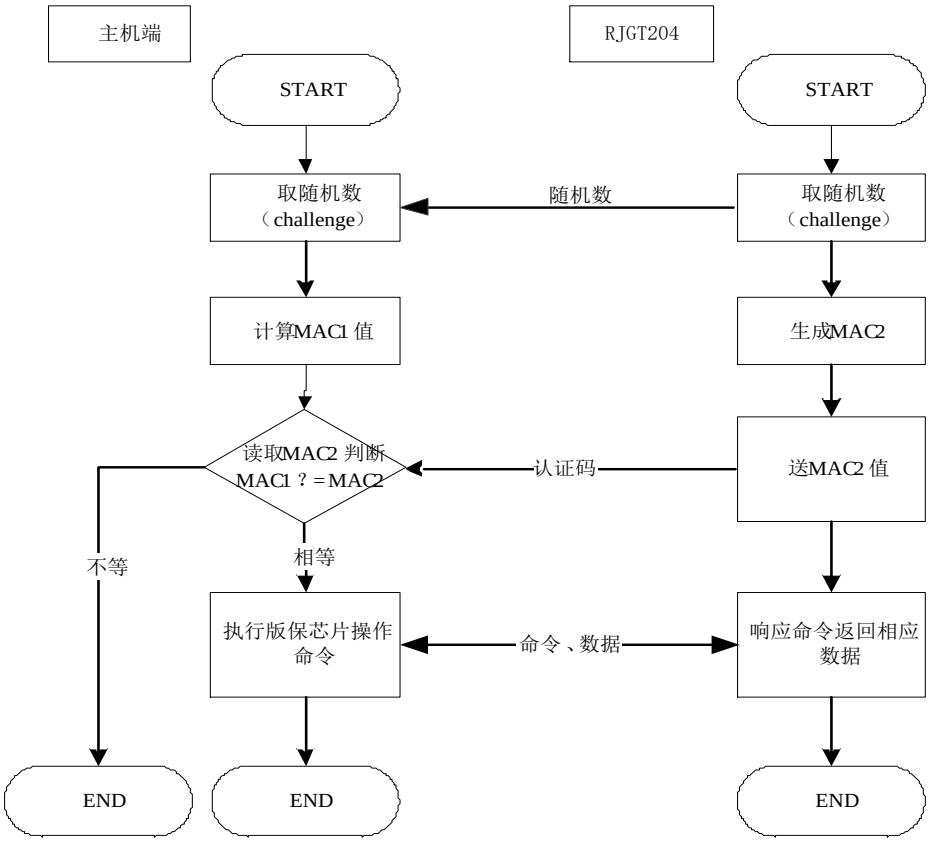


图 6-2 认证方案一

6.3. 认证方案二

RJGT204 确认主机是合法用户，可以对 RJGT204 芯片进行关键参数读取等操作。关键参数可以是密文形式存放，用来增强安全性。上述方案可以防止非法主机操作 RJGT204。认证过程如下图所示。

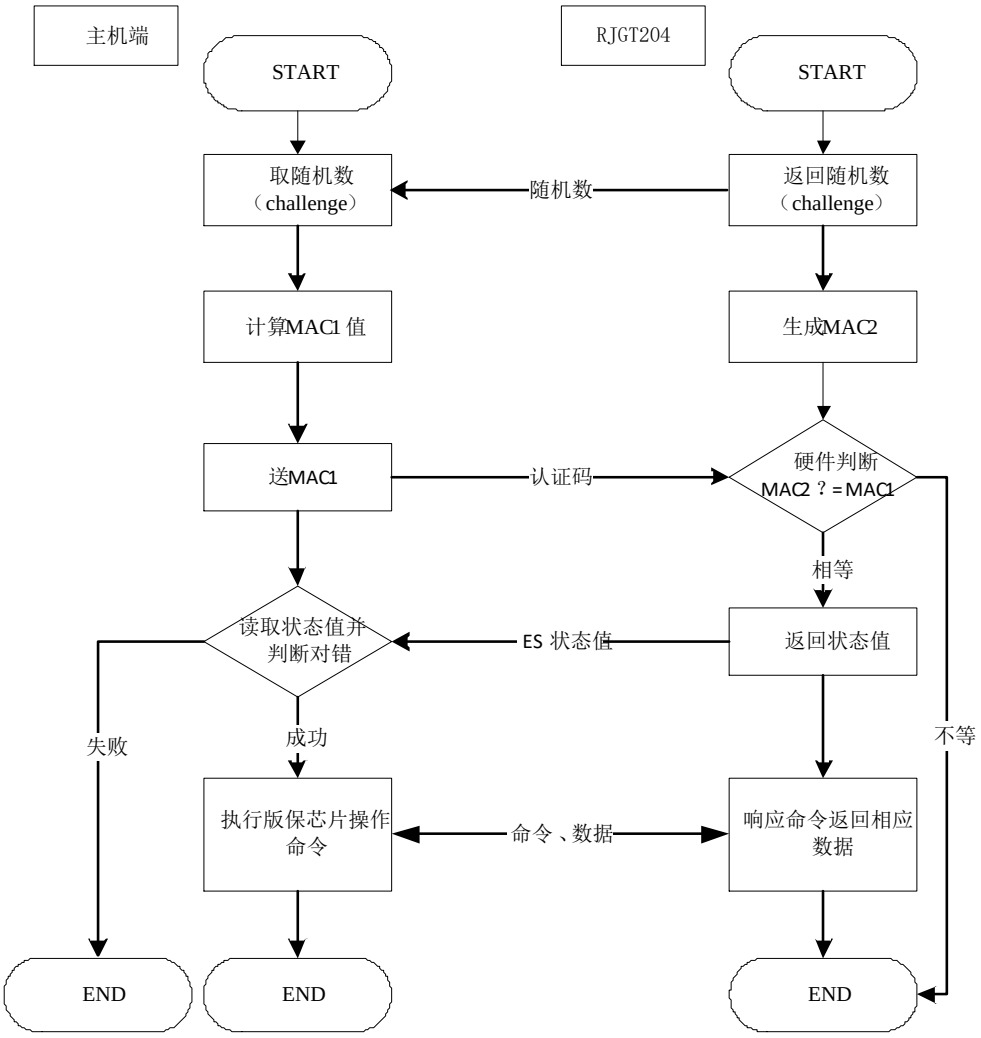


图 6-3 认证方案二

6.4. 认证方案三

主机和 RJGT204 相互认证，认证通过后，主机可进入正常操作状态，同时可读取 RJGT204 中的关键参数，关键参数可以是密文形式存放，用来增强安全性。根据关键参数，主机可以选择条件执行部分子程序或完整程序。通过上述策略，主机系统可有选择的授权完整功能单元或者部分功能单元。认证过程如下图所示。

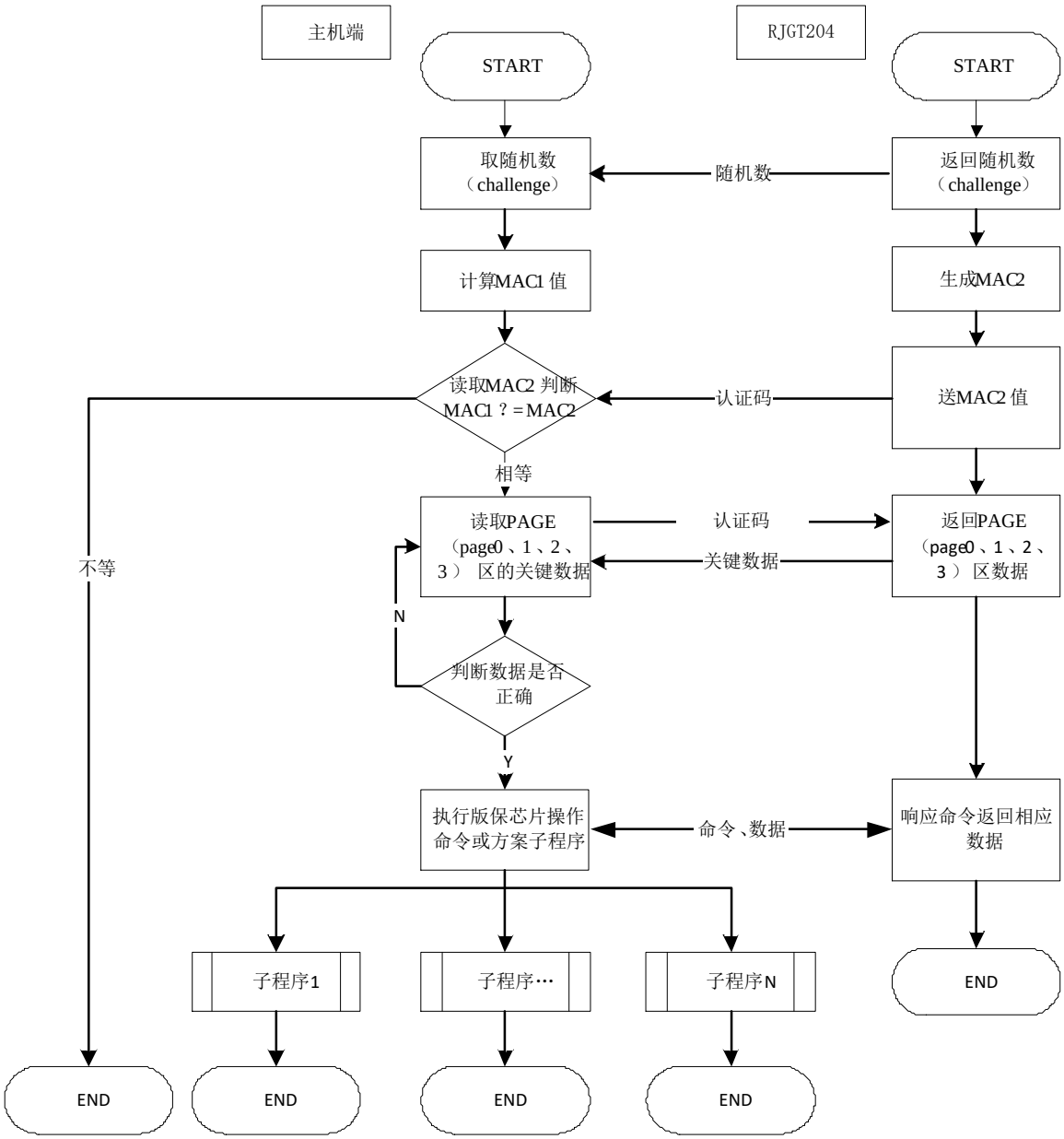


图 6-4 认证方案三

7. 电气特性

7.1. 最大额定参数

表 7-1 最大额定参数

参数	最小值	最大值	单位
电压	2.4	5	V
存放温度	-45	120	℃
ESD	4000		V

7.2. 推荐工作条件

表 7-2 推荐工作条件

参数	最小值	最大值	单位
工作电压	2.4	5	V
工作温度	-40	85	℃

7.3. I2C 的 I/O 级特性

快速模式下 I²C 总线器件的 I/O 级、I/O 电流、毛刺抑制、输出斜率控制和管脚电容的特性如下表：

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
低电平输入电压： 固定的输入电平 VDD 相关的输入电平	V_{IL}	-0.5 -0.5	1.5 0.3 VDD	n/a -0.5	n/a 0.3 VDD	V
高电平输入电压： 固定的输入电平 VDD 相关的输入电平	V_{IH}	3.0 0.7 VDD		n/a 0.7 VDD	n/a	V
Schmitt 触发器输入的迟滞： VDD >2V VDD <2V	V_{hys}	n/a n/a	n/a n/a	0.05 VDD 0.1 VDD		V

有 3mA 下拉电流时的低电平输出电压 VDD >2V VDD <2V	V_{OL1} V_{OL2}	0 n/a	0.4 n/a	0 0	0.4 0.2 VDD	V
总线电容从 10pF 到 400pF 的 VIHmin 到 VILmax 输出下降时间	t_{of}		250	20+0.1C_b	250	ns
输入滤波器必须抑制的毛刺脉宽	T_{SP}	n/a	n/a	0	50	ns
输入电压在 0.1 VDD ～ 0.9 VDDmax 的各个管脚输入电流	Ii	-10	10	-10	10	uA
每个 I/O 管脚的电容	C_i		10		10	pF

注：

1) 最大的 V_{IH}= VDDmax+0.5；

2) C_b=总线线路的电容，单位是 pF；

3) 如果 VDD 被关断，快速模式器件的 I/O 管脚必须不能阻塞 SDA 和 SCL 线；

4) ***n/a=不可使用。***

7.4. I2C 的总线特性

在规定的 SCL 时钟最小高电平和低电平周期决定了最大的位传输速率，标准模式器件是 100kbit/s 快速模式器件是 400kbit/s。标准模式和快速模式 I²C 总线器件必须能在它们最大的位速率下传输，或者是能在该速度下发送或接收。

表 7-7 I2C 总线 SDA 和 SCL 线路参数

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
SCL 时钟频率	fscl	0	100	0	400	kHz
（重复）起始条件的保持时间。在这个周期后产生第一个时钟脉冲。	$t_{HD;\ STA}$	4.0		0.6		us
SCL 时钟的低电平周期	t_{LOW}	4.7		1.3		us
SCL 时钟的高电平周期	t_{HIGH}	4.0		0.6		us
重复起始条件的建立时间	$t_{SU;\ STA}$	4.7		0.6		us
数据保持时间	$t_{HD;\ DAT}$	0	3.5	0	0.9	us
数据建立时间	$t_{SU;\ DAT}$	250		100		ns
SDA 和 SCL 信号的上升时间	t_r		1000	20+0.1Cb	300	ns

SDA 和 SCL 信号的下降时间	t_f		300	20+0.1Cb	300	ns
停止条件的建立时间	$t_{SU:\ STO}$	4.0		0.6		us
停止和启动条件的总线空闲时间	t_{BUF}	4.7		1.3		us
每条总线线路的电容负载	C_b		400		400	pF
每个连接的器件低电平时的噪声容限（包括迟滞）	V_{nL}	0.1VDD		0.1VDD		V
每个连接的器件高电平时的噪声容限（包括迟滞）	V_{nH}	0.2VDD		0.2VDD		V

注：

1) Cb=一条总线线路的总电容，单位是 pF；

2) ***n/a=不可用；***

I²C 总线时序定义如下图所示。

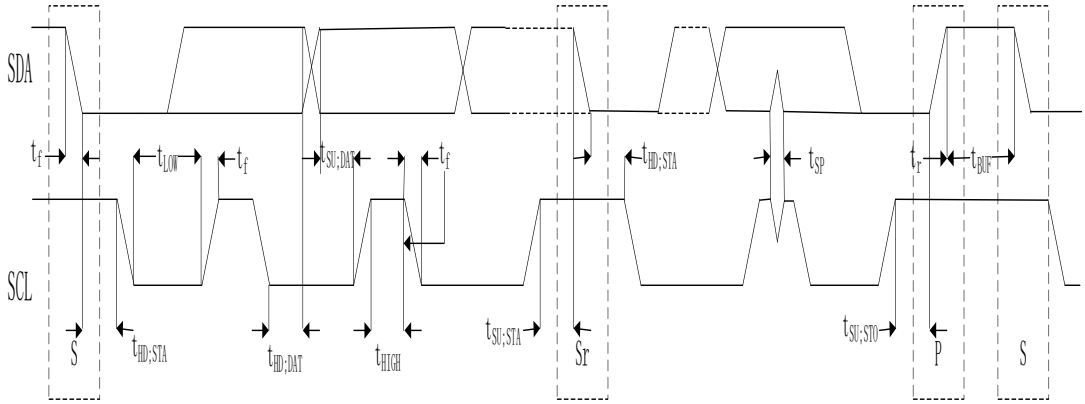


图7-1 I²C总线时序图

8. 引脚定义

8.1. SOP-8L 引脚定义

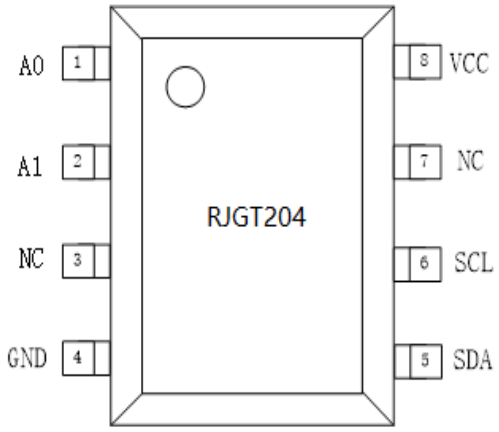


图 8-1 SOP-8L 引脚图

表 8-1 SOP-8L 引脚说明

引脚	引脚名	描述	注释
1	A0	器件地址选择引脚	
2	A1	器件地址选择引脚	
3	NC		
4	GND	接地	
5	SDA	I2C 串行数据，CMOS 输入，开漏输出，双向 I/O 端口	
6	SCL	I2C 串行时钟输入端口	
7	NC		
8	VCC	数字电源电压	

8.3. SOT23-6L 引脚定义

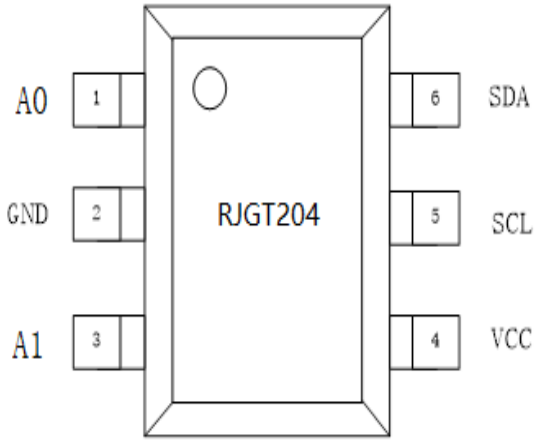


图 8-2 SOT23-6L 引脚图

表 8-2 SOT23-6L 引脚说明

引脚	引脚名	描述	注释
1	A0	器件地址选择引脚	
2	GND	接地	
3	A1	器件地址选择引脚	
4	VCC	数字电源电压	
5	SCL	I2C 串行时钟输入端口	
6	SDA	I2C 串行数据，CMOS 输入，开漏输出，双向 I/O 端口	

9. 封装尺寸

9.1. SOP-8L

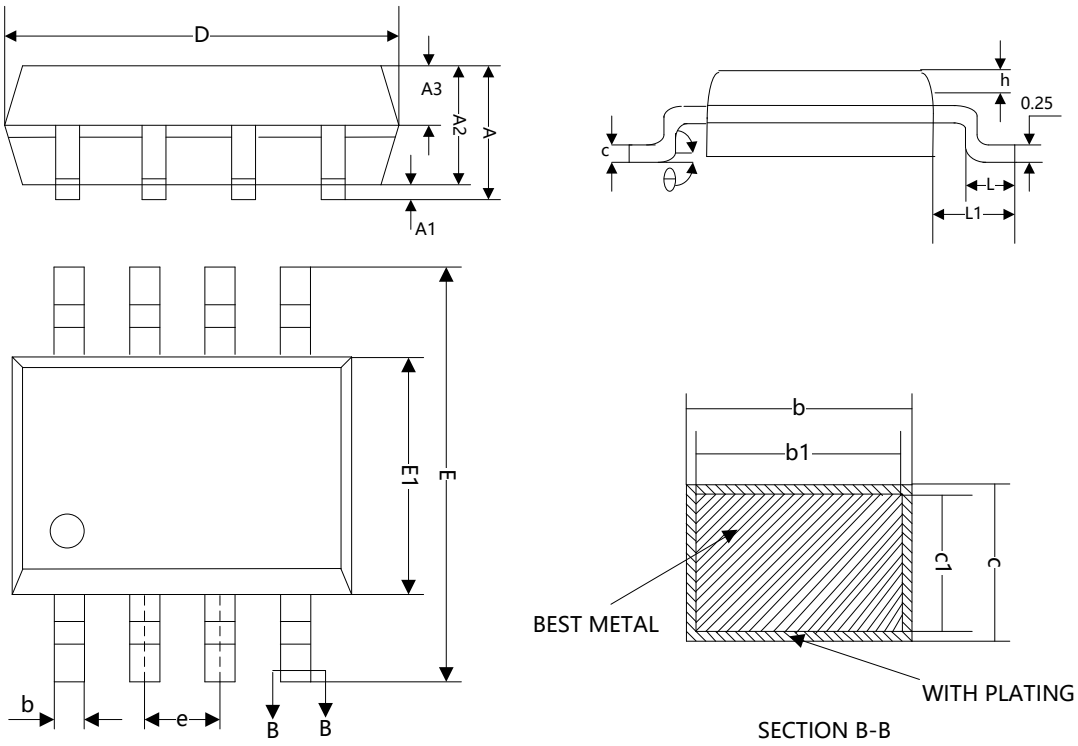


表 9-1 SOP8L 封装尺寸

符号	尺寸（mm）		
	MIN	NOM	MAX
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
h	0.25	-	0.50
L	0.50	-	0.80
L1	1.05BSC		
θ	0	-	8°
L/P 载体尺寸（mil）	80*80	90*90	95*130

9.3. SOT23-6L

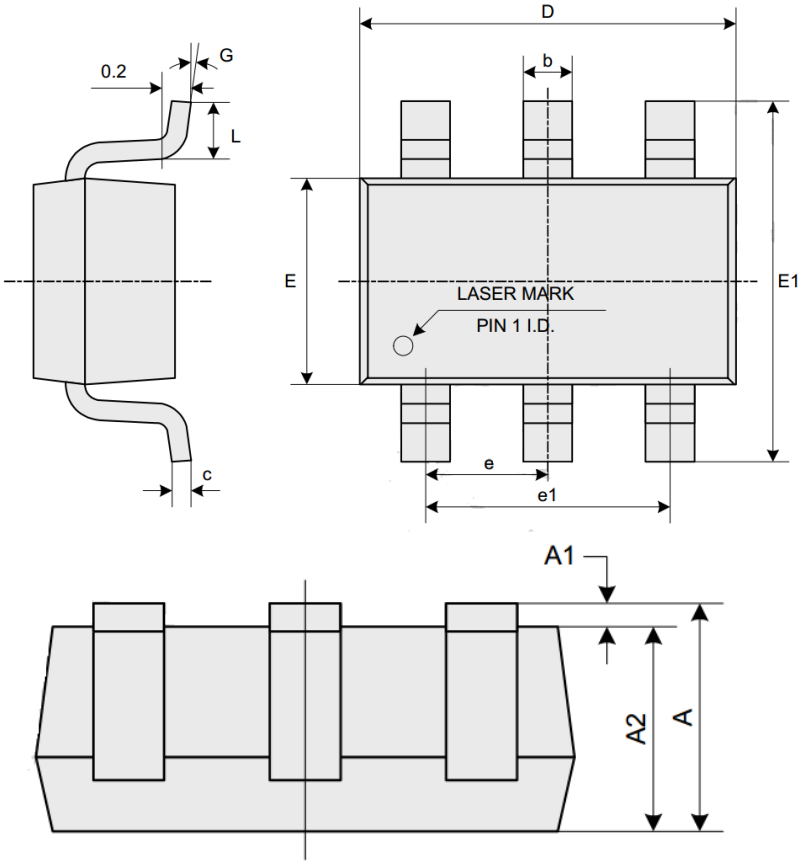


表 9-2 SOT23-6L 封装尺寸

符号	尺寸（mm）	
	MIN	MAX
A	1.050	1.250
A1	0.000	0.100
A2	1.050	1.150
B	0.300	0.500
C	0.100	0.200
D	2.820	3.020
E	1.500	1.700
E1	2.650	2.950
E	0.950（BSC）	
e1	1.800	2.000
L	0.300	0.600
G	0°	8°

10.订货信息

器件型号	封装形式	耐温
RJGT204P8	SOP-8L	-40℃~85℃
RJGT204T6	SOT23-6L	-40℃~85℃