

TDSEMIC

拓電半導體

自主封測 品質把控 售後保障

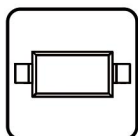
WEB | WWW.TDSEMIC.COM



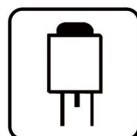
電源管理



顯示驅動



二三極管



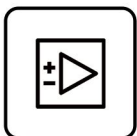
LDO穩壓器



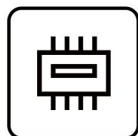
觸摸芯片



MOS管



運算放大器



存儲芯片



MCU



串口通信

74HC4051-TD

產品規格說明書

八选一模拟开关

概 述

74HC4051 是一款八选一模拟开关电路，内置 3 个地址选择端 (A0 ~ A2)，低有效的使能输入端 ($\bar{E}$)，8 路独立的输入/输出端 (Y0 ~ Y7) 及公共输入/输出端 (Z)。

电路内部有 8 个双向模拟开关，每个开关的一端连接到独立的输入/输出 (Y0 ~ Y7) 端，另一端连接到公共的输入/输出 (Z) 端。

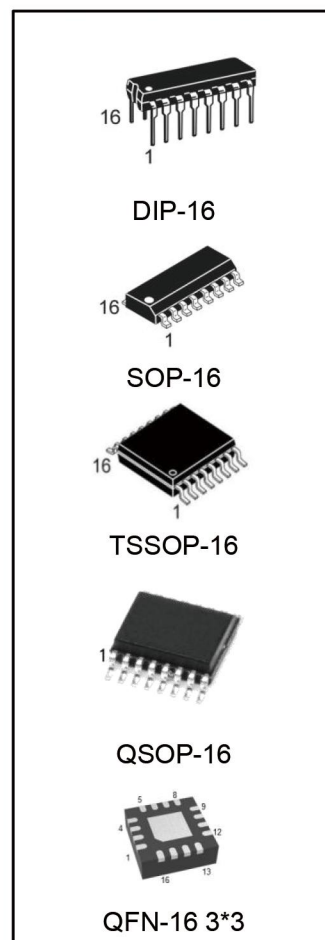
当 $\bar{E}$ 为低电平时，通过 A0 ~ A2 选择一个通路的开关处于低阻导通状态。当 $\bar{E}$ 为高电平时，A0 ~ A2 设置无效，所有开关处于高阻关断状态。如果需要切换开关状态，就必须使用使能输入端 ($\bar{E}$)。

V_{DD} 和 V_{SS} 是连接到数字控制输入端 (A0 ~ A2 和 $\bar{E}$) 的电源电压。($V_{DD} - V_{SS}$) 的范围是 3 ~ 9V。模拟输入输出 (Y0 ~ Y7 和 Z) 能够在最高 V_{DD} ，最低 V_{EE} 之间变化。 $V_{DD}-V_{EE}$ 不会超过 9V。

对于用做数字多路选择开关， V_{EE} 和 V_{SS} 是连在一起的（通常接地）。

74HC4051 主要应用于模拟多路选择开关、数字多路选择开关及信号选通

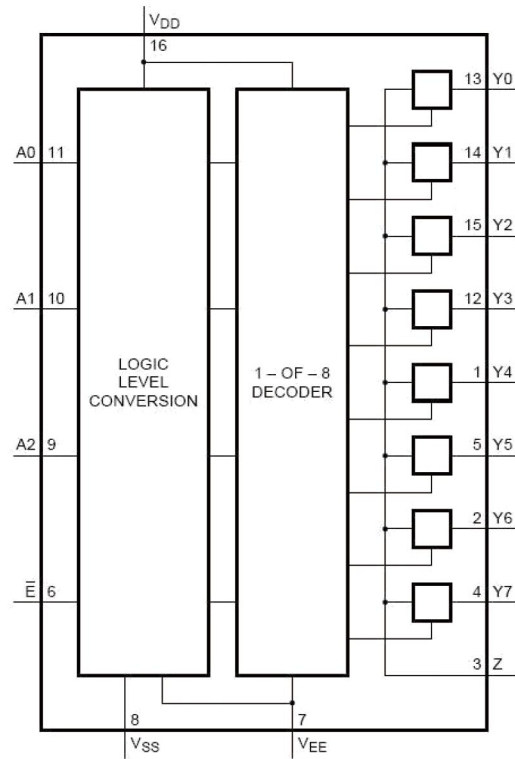
封装形式：DIP-16 / SOP-16 / TSSOP-16/QSOP-16/ QFN-16



产品订购信息

产品名称	封装	打印名称	包装	包装数量
74HC4051	DIP-16	74HC4051	管装	1000 只/盒
74HC4051	SOP-16	74HC4051	编带	2500 只/盘
74HC4051	TSSOP-16	HC4051	编带	2500 只/盘
74HC4051	QSOP-16	HC4051	编带	2500 只/盘
74HC4051	QFN-16 3*3	HC4051	编带	5000 只/盘

功能框



单个开关电路图

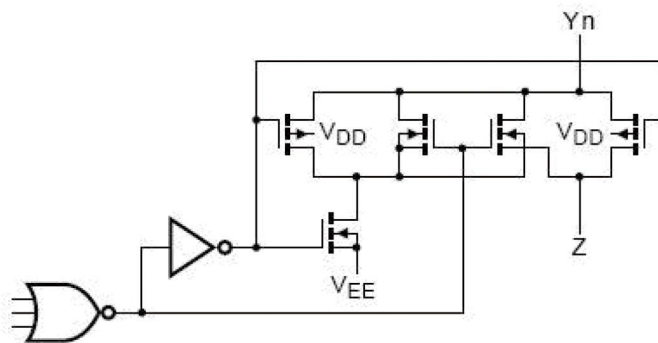


图 2, 单个开关的原理图

逻辑图

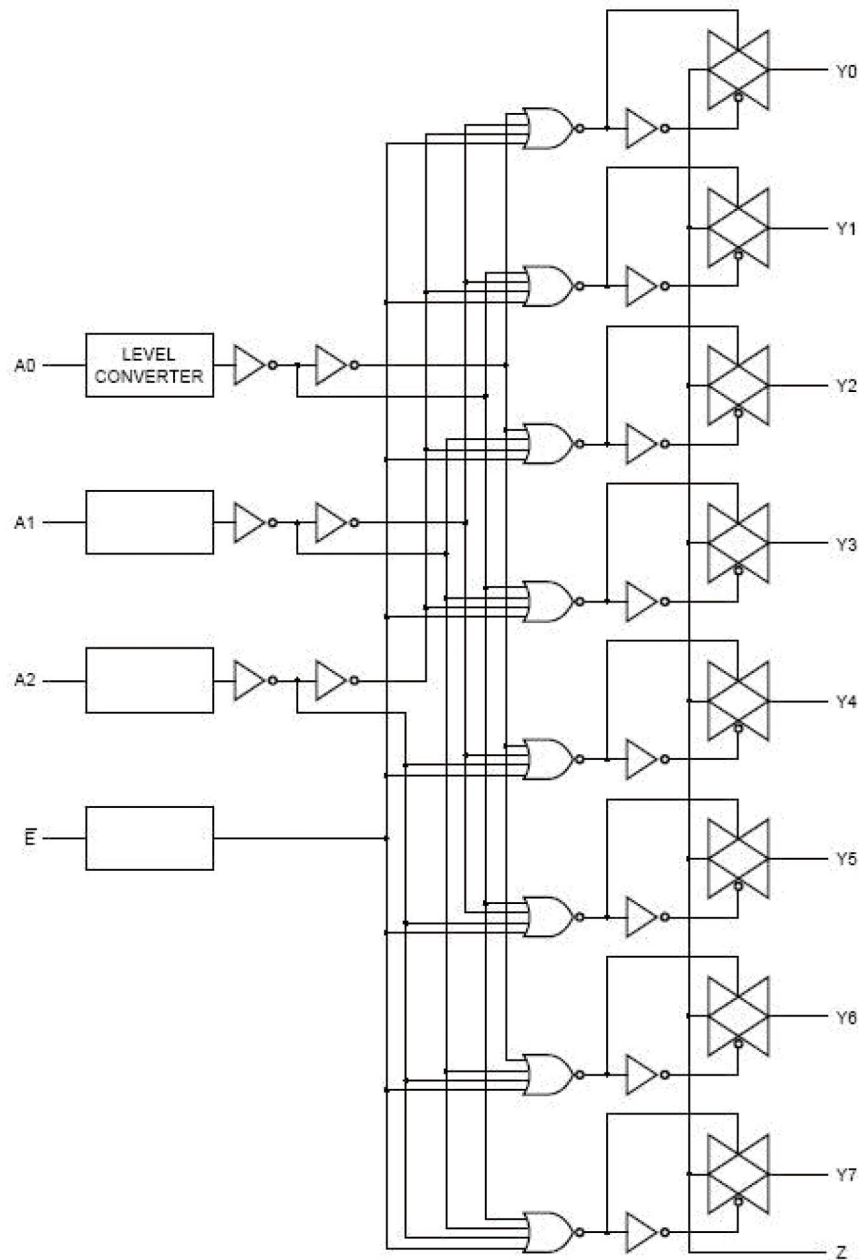
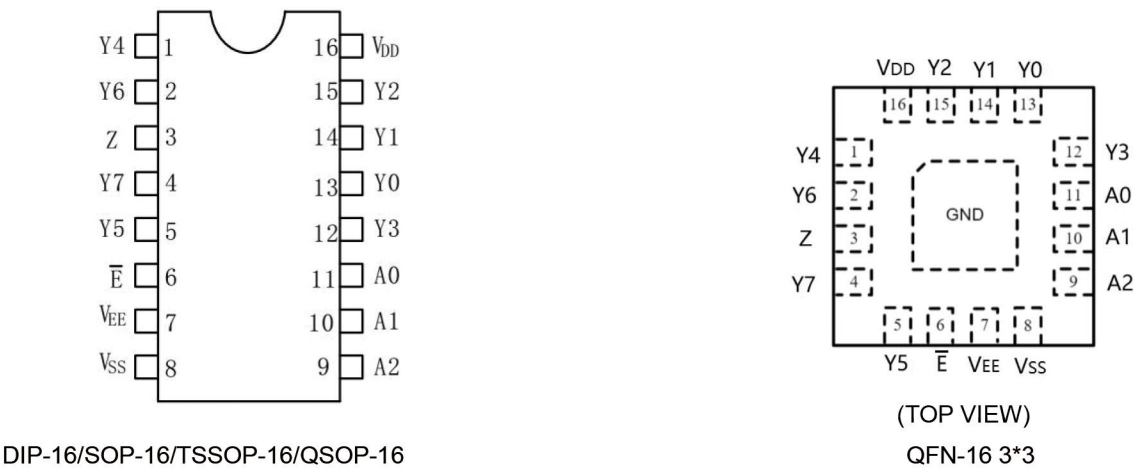


图 3、电路内部逻辑图

引脚排列图



引脚说明及结构原理图

引脚	符 号	功 能	引脚	符 号	功 能
1	Y4	独立输入/输出端	9	A2	选择输入端
2	Y6	独立输入/输出端	10	A1	选择输入端
3	Z	公共输入/输出端	11	A0	选择输入端
4	Y7	独立输入/输出端	12	Y3	独立输入/输出端
5	Y5	独立输入/输出端	13	Y0	独立输入/输出端
6	$\bar{E}$	使能输入端 (低电平有效)	14	Y1	独立输入/输出端
7	V _{EE}	负电源电压	15	Y2	独立输入/输出端
8	V _{SS}	接地	16	V _{DD}	正电源电压

功能说明（真值表、逻辑关系等）

输入				沟道导通
$\bar{E}$	A2	A1	A0	
L	L	L	L	Y0 — Z
L	L	L	H	Y1 — Z
L	L	H	L	Y2 — Z
L	L	H	H	Y3 — Z
L	H	L	L	Y4 — Z
L	H	L	H	Y5 — Z
L	H	H	L	Y6 — Z
L	H	H	H	Y7 — Z
H	x	x	x	-

注： H 是高电平状态（较高的正电压）

L 是低电平状态（较低的正电压）

X 是任意状态

极限参数⁽¹⁾除非另有规定 Tamb=25°C

参数名称	符号	条件		额定值	单位
正电源电压 (2)	V_{DD}			-0.5 ~ +12	V
负电源电压 (2)	V_{EE}	以电源为参考点		-12 ~ +0.5	V
输入电压范围	V_I			-0.5 ~ $V_{DD}+0.5$	V
开关导通电流	I			±10	mA
功耗 (3)	P_D	-40°C+85°C	DIP16	700	mW
			SOP16/TSSOP16	500	mW
每个输出端的功耗	P_o			100	mW
工作环境温度	T_{amb}			-40 ~ +85	°C
贮存温度	T_{stg}			-65~+150	°C
焊接温度	T_L	10 秒	DIP	245	°C
			SOP	245	

注：1、极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

2、为了避免电源电流从 Z 端流出，当开关电流从 Y 端流入时，该开关两端的压降应不超过 0.4V。如果开关电流从 Z 端流入时，Y 端将无电源电流输出，这样开关两端的压降将无限制，但是 Y 端和 Z 端的电压将不能高于 V_{DD} 或小于 V_{EE} 。

3、DIP16 封装：当 T_{amb} 大于 70°C 时，温度每升高 1°C，额定功耗减少 12 mW；

SOP16 封装：当 T_{amb} 大于 70°C 时，温度每升高 1°C，额定功耗减少 8mW；

TSSOP16 封装：当 T_{amb} 大于 60°C 时，温度每升高 1°C，额定功耗减少 5.5mW。

推荐使用条件 Tamb = 25°C；RL = 10 kΩ；CL = 50 pF； $\bar{E}$ = V_{DD} (方波)；Vis = V_{DD} = 5 V

参数	符号	条件	最小	典型	最大	单位
电源电压	V_{DD}		3.0	5.0	9.0	V
电源电压	V_{EE}		-6.0		0	V
电源电压	$V_{DD}-V_{EE}$		3.0		9.0	V
输入电压	V_I		0	-	V_{DD}	V
输出无效时间 (高电平→关断)	t_{PHZ}	$E \rightarrow Z$ 或 $E \rightarrow Y_n$		85	170	ns
输出无效时间 (低电平→关断)	t_{PLZ}	$E \rightarrow Z$ 或 $E \rightarrow Y_n$		115	230	ns
输出使能时间 (关断→高/低电平)	t_{PZH}, t_{PZL}			40	80	ns
数字输入端输入电容	C_i				7.5	pF

直流特性 1 (未有特殊说明, $V_{SS}=0V$, $T_{amb} = 25^{\circ}C$)

参数	符号	测试条件		最小	最大	单位
静态电流	I_{DD}	$V_I=V_{DD}$ 或 V_{SS} , $I_O=0A$	$V_{DD}=5V$		20	μA
			$V_{DD}=9V$		40	
输入高电平电压	V_{IH}	$ I_O < 1\mu A$	$V_{DD}=5V$, $V_O=0.5V$ 或 $4.5V$	3.5		V
			$V_{DD}=9V$, $V_O=0.5V$ 或 $8V$	7.0		
输入低电平电压	V_{IL}	$ I_O < 1\mu A$	$V_{DD}=5V$, $V_O=0.5V$ 或 $4.5V$		1.5	V
			$V_{DD}=9V$, $V_O=0.5V$ 或 $8V$		3.0	
输入漏电流	I_{LI}	$V_I=0V$ 或 $9V$, $V_{DD}=9V$			0.3	μA
3 态输出漏电流	I_{OZ}	$V_{DD}=9V$	输出到 V_{DD}		1.6	μA
			输出到 V_{SS}		-1.6	μA
数字输入端输入电容	C_i				7.5	pF

直流特性 2 (未有特殊说明, $V_{SS}=0V$, $T_{amb} = 25^{\circ}C$, 测试线路图见图 4)

参数	符号	测试条件		典型值	最大	单位
导通电阻	R_{ON}	$V_{is}=0V \sim V_{DD}-V_{EE}$	$V_{DD}-V_{EE}=5V$	350	2500	Ω
			$V_{DD}-V_{EE}=9V$	80	245	
		$V_{is}=0V$	$V_{DD}-V_{EE}=5V$	115	340	
			$V_{DD}-V_{EE}=9V$	50	160	
		$V_{is}=V_{DD}-V_{EE}$	$V_{DD}-V_{EE}=5V$	120	365	
			$V_{DD}-V_{EE}=9V$	65	200	
任意两个通道之间导通电阻的变化	ΔR_{ON}	$V_{is}=0V \sim V_{DD}-V_{EE}$	$V_{DD}-V_{EE}=5V$	25		Ω
			$V_{DD}-V_{EE}=9V$	10		
关断态漏电流	$I_{L(OFF)}$	$V_{SS}=V_{EE}$, $V_{DD}-V_{EE}=9V$,	所有通道关, $\bar{E}=V_{DD}$		1000	nA
			任意通道, $\bar{E}=V_{SS}$		200	nA

直流参数 3 (未有特殊说明, $V_{SS}=0V$, $T_{amb} = -40^{\circ}C$)

参数	符号	测试条件		最小	最大	单位
静态电流	I_{DD}	$V_I=V_{DD}$ 或 V_{SS} , $I_O=0A$	$V_{DD}=5V$		20	μA
			$V_{DD}=9V$		40	
输入高电平	V_{IH}	$I_O < 1\mu A$	$V_{DD}=5V$, $V_O=0.5V$ 或 $4.5V$	3.5		V

电压			$V_{DD}=9V, V_O=0.5V$ 或 $8V$	7.0		
输入低电平电压	V_{IL}	$ I_O < 1\mu A$	$V_{DD}=5V, V_O=0.5V$ 或 $4.5V$		1.5	V
			$V_{DD}=9V, V_O=0.5V$ 或 $8V$		3.0	
输入漏电流	I_{LI}	$V_I=0V$ 或 $9V, V_{DD}=9V$			0.3	μA
3 态输出漏电流	I_{OZ}	$V_{DD}=9V$	输出到 V_{DD}		1.6	μA
			输出到 V_{SS}		-1.6	μA

直流参数 4 (未有特殊说明, $V_{SS}=0V, T_{amb}=85^\circ C$)

参数	符号	测试条件	最小	最大	单位
静态电流	I_{DD}	$V_I=V_{DD}$ 或 $V_{SS}, I_O=0A$	$V_{DD}=5V$	150	μA
			$V_{DD}=9V$	300	
输入高电平电压	V_{IH}	$ I_O < 1\mu A$	$V_{DD}=5V, V_O=0.5V$ 或 $4.5V$	3.5	V
			$V_{DD}=9V, V_O=0.5V$ 或 $8V$	7.0	
输入低电平电压	V_{IL}	$ I_O < 1\mu A$	$V_{DD}=5V, V_O=0.5V$ 或 $4.5V$	1.5	V
			$V_{DD}=9V, V_O=0.5V$ 或 $8V$	3.0	
输入漏电流	I_{LI}	$V_I=0V$ 或 $9V, V_{DD}=9V$		1.0	μA
3 态输出漏电流	I_{OZ}	$V_{DD}=9V$	输出到 V_{DD}	12.0	μA
			输出到 V_{SS}	-12.0	μA

交流参数 1 ($V_{EE}=V_{SS}=0V; R_L=10k\Omega; C_L=50pF; T_{amb}=25^\circ C$; 输入传输时间 $\leq 20ns$)

参 数 名 称	符号	测 试 条 件	典型	最大	单位	
传输延时 $Z \rightarrow Y_n ; Y_n \rightarrow Z$	t_{PHL}, t_{PLH}	$E = V_{SS}; Vis = V_{DD}$ (方波) 见图 10, 图 6, 注 1	$V_{DD}=5V$	15	30	ns
			$V_{DD}=9V$	5	10	ns
高到低的传输延时 $An \rightarrow Y_n ; An \rightarrow Z$	t_{PHL}	$E = V_{SS}; An= V_{DD}$ (方波) 见 图11, 图 6, 注 1, 注 2	$V_{DD}=5V$	150	300	ns
			$V_{DD}=9V$	60	120	ns
低到高的传输延时 $An \rightarrow Y_n ; An \rightarrow Z$	t_{PLH}	$E = V_{SS}; An= V_{DD}$ (方波) ; $Vis = V_{DD}$ 见图 11,图 6, 注1, 注 2	$V_{DD}=5V$	150	300	ns
			$V_{DD}=9V$	65	130	ns
高到关的输出禁止时间 $\bar{E} \rightarrow Y_n ; \bar{E} \rightarrow Z$	t_{PHZ}	$\bar{E} = V_{DD}$ (方波) ; $Vis = V_{DD}$ 见图 12, 图 6, 注 1	$V_{DD}=5V$	120	240	ns
			$V_{DD}=9V$	90	180	ns
低到关的输出禁止时间 $\bar{E} \rightarrow Y_n ; \bar{E} \rightarrow Z$	t_{PLZ}	$E = V_{DD}$ (方波) ; $Vis = V_{EE}$ 见图 12, 图 6, 注 1	$V_{DD}=5V$	145	290	ns
			$V_{DD}=9V$	120	240	ns
关到高/低的输出使 能时间 $\bar{E} \rightarrow Y_n ; \bar{E} \rightarrow Z$	t_{PZH}	$\bar{E} = V_{DD}$ (方波) ; $Vis = V_{DD}$ 见图 12, 图 6, 注 1	$V_{DD}=5V$	140	280	ns
			$V_{DD}=9V$	55	110	ns
关到高/低的输出使		$\bar{E} = V_{DD}$ (方波) ; $Vis = V_{EE}$	$V_{DD}=5V$	140	280	ns

能时间 $\bar{E} \rightarrow Y_n ; \bar{E} \rightarrow Z$	t_{PZL}	见图 11, 图 6, 注 1	$V_{DD}=9V$	55	110	ns
动态功耗	P_D	见注 3				W

注:

- 1、 V_{is} 是 Y_n 或 Z 端的输入电压。 V_{os} 是 Y_n 或 Z 端的输出电压。
- 2、 传输延时的温度系数是: 0.35%/℃
- 3、 动态功耗的计算公式:

电源电压	计算公式
$V_{DD}=5V$	$1000f_i + \sum (f_o \times C_L) \times V_{DD}^2$
$V_{DD}=9V$	$5500f_i + \sum (f_o \times C_L) \times V_{DD}^2$

f_i :输入频率 (MHZ)

F_o :输出频率 (MHZ)

C_L :输出负载电容 (PF)

V_{DD} :电源电压 (V)

$\sum(f_o \times C_L)$: 输出总和

交流参数 2($V_{is} = 0.5V_{DD}(p-p)$ 方波)

参 数 名 称	符号	测 试 条 件	典型	最大	单位
方波失真度	d_{sin}	通道开; $R_L = 10\text{ k}\Omega$; $C_L = 15\text{ pF}$; $f_{is} = 1\text{ kHz}$; 见图 7	$V_{DD}=5V$	0.25	%
			$V_{DD}=9V$	0.04	%
任意两个通道的串扰	f_{ct}	$V_{DD}=9V$, 见注 1	1		MHz
串扰 ($\bar{E} \rightarrow A_n$ 或 $Y_n \rightarrow Z$)	V_{ct}	$R_L = 10\text{ k}\Omega$; $C_L = 15\text{ pF}$; $\bar{E}$ 或 $A_n = V_{DD}$ (方波) 串扰为 $ V_{os} $ 的峰值; $V_{DD} = 9\text{ V}$; 见图 8	50		mV
关断穿通频率	f_{OFF}	$V_{DD}=9V$, 见注 2	1		MHz
导通频率	f_{ON}	$V_{DD}=5V$, 见注 3	13		MHz
		$V_{DD}=9V$, 见注 3	40		MHz

注:

- 1、 $R_L = 1\text{ k}\Omega$; $20\log V_{os}/V_{is} = -50\text{ dB}$, 见图 9
- 2、 $R_L = 1\text{ k}\Omega$; $C_L = 5\text{ pF}$, 通道关断, $20\log V_{os}/V_{is} = -50\text{ dB}$, 见图 7
- 3、 $R_L = 1\text{ k}\Omega$; $C_L = 5\text{ pF}$, 通道开, $20\log V_{os}/V_{is} = -3\text{ dB}$, 见图 7

导通电阻测试线路图

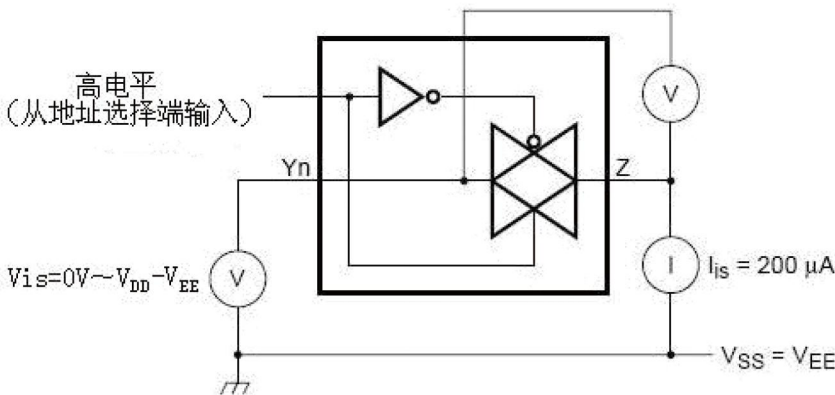


图 4、导通电阻测试线路图

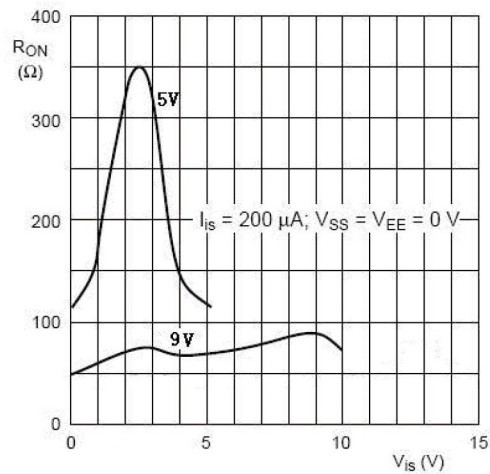


图 5、导通电阻（RON）与输入电压的对应曲线图

交流参数测试图 1

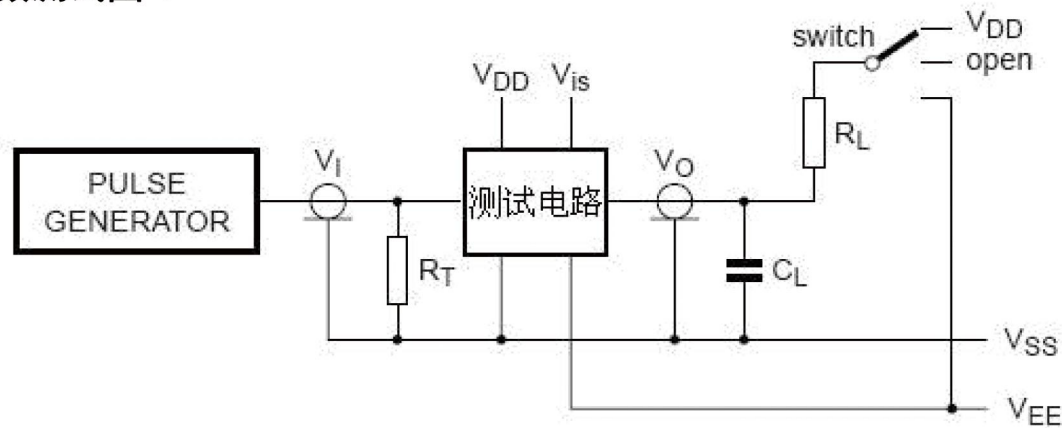


图 6、交流参数测试线路图

注：

- 1、 元器件说明：
RT：阻抗匹配电阻，与信号源的输出阻抗 Z_o 相匹配
CL：负载电容，包括测试点和探针电容
RL：负载电阻

测试数据

测试项	输入		负载		开关 (Switch)
	Vis	tr, tf	CL	RL	
tPHL	VEE	20ns	50 pF	10 k	VDD
tPLH	VDD	20ns	50 pF	10 k	VEE
tpZH, tPHZ	VDD	20ns	50 pF	10 k	VEE
tpZL, tPLZ	VEE	20ns	50 pF	10 k	VDD
其它	脉冲	20ns	50 pF	10 k	open

交流参数测试图 2

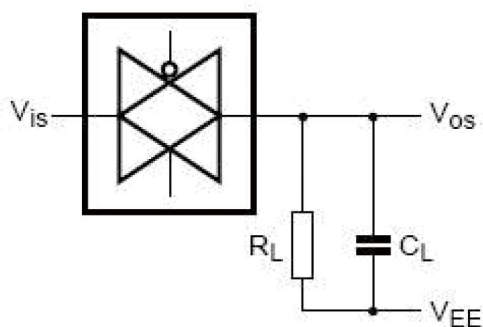
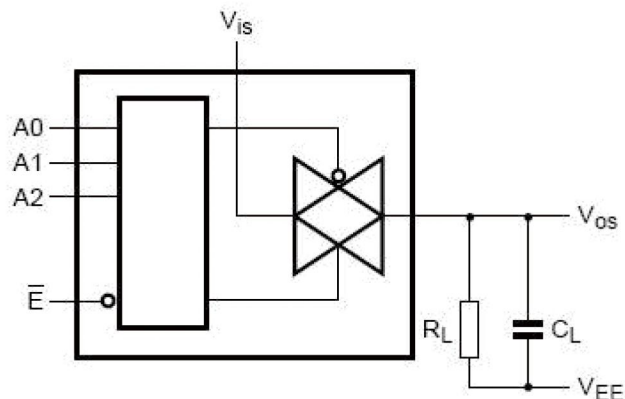


图 7、方波失真度、关断频率和导通频率测试图

74HC4051



8、串扰、逻辑输入输出测试图

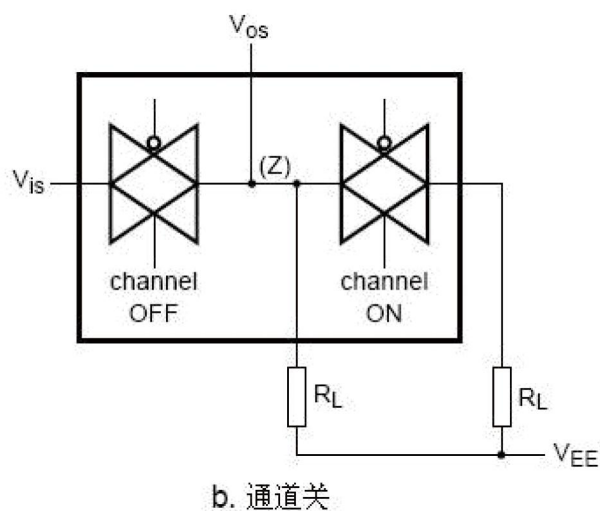
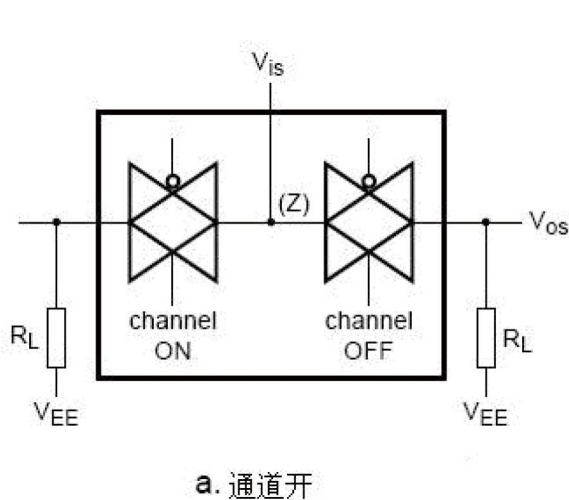


图 9、通道间串扰测试图

时序图

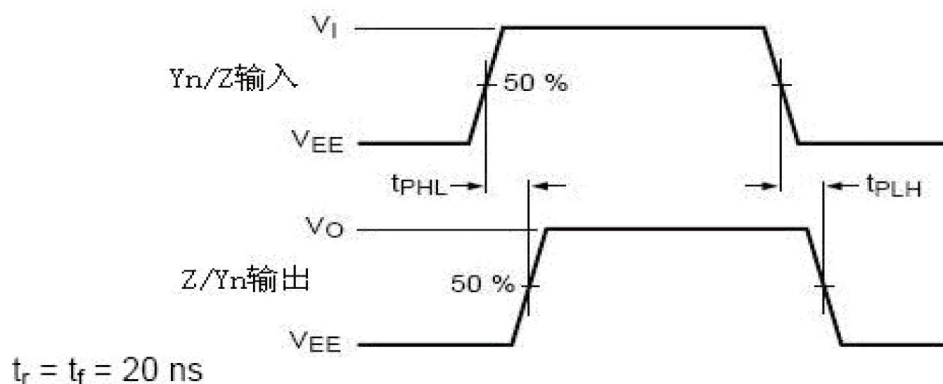


图 10、输入到输出传输延时 (Z 到 Yn 或 Yn 到 Z) 和输出传输时间

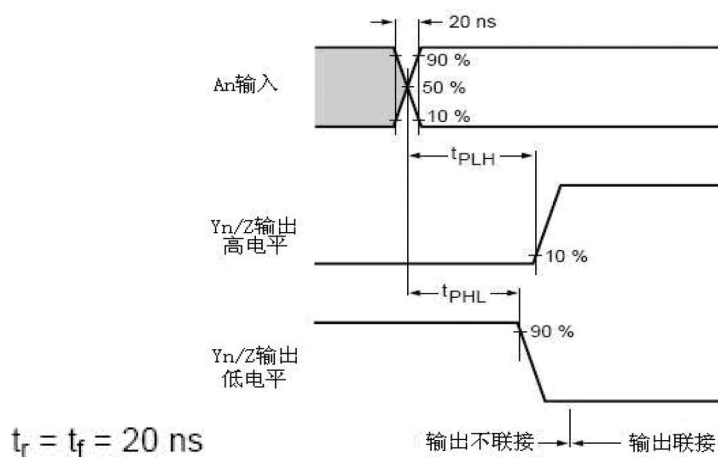


图 11、当其他 Y 通道导通时，输入到输出传输延时 (Z 到 Yn 或 Yn 到 Z)

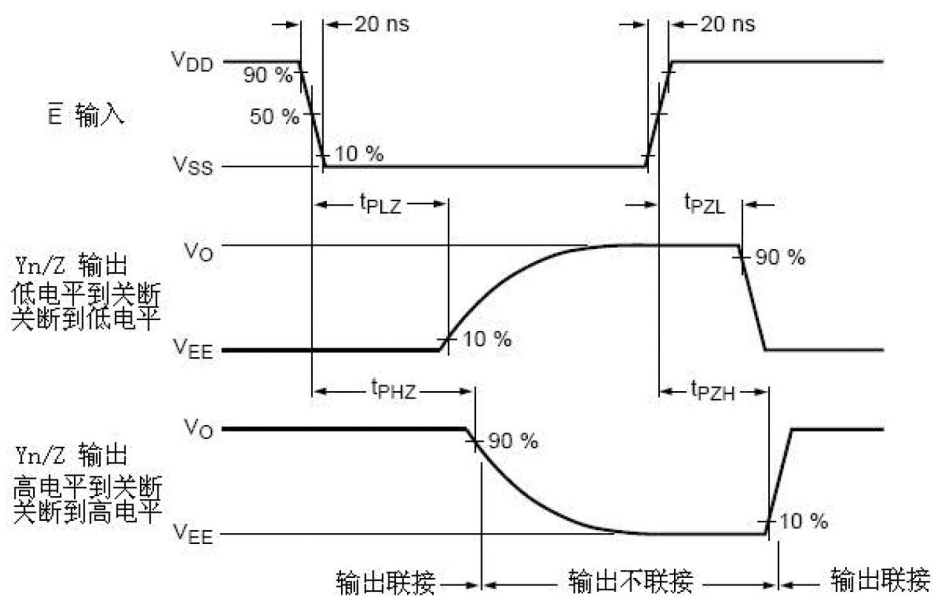
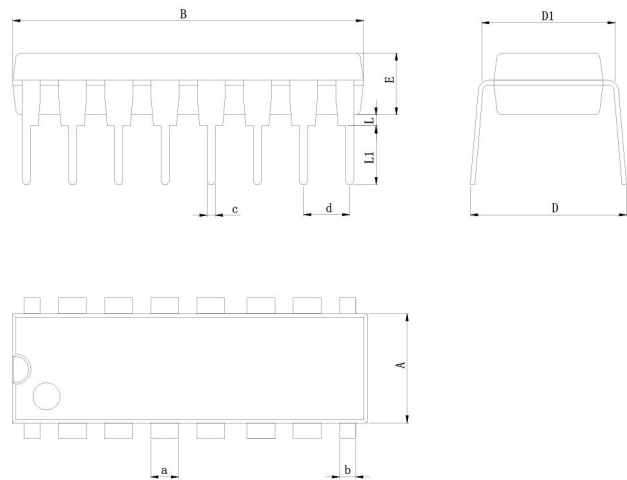


图 12、3 态输出使能和禁止时间

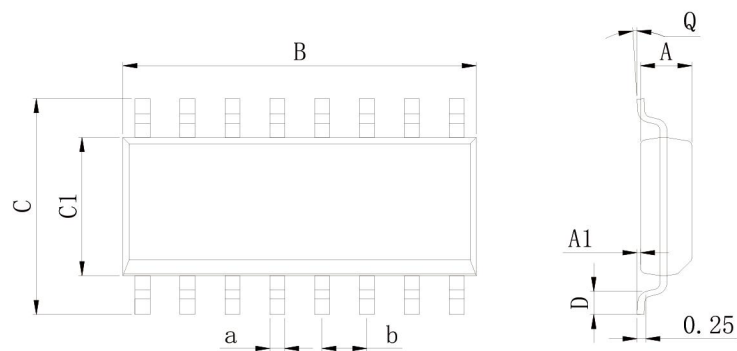
封装外形尺寸

DIP-16



Dimensions In Millimeters(DIP-16)											
Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	18.94	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	19.56	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

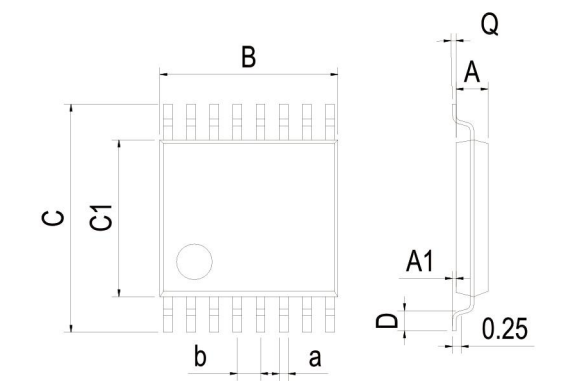
SOP-16



Dimensions In Millimeters(SOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	9.80	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	10.0	6.20	4.00	0.80	8°	0.45	

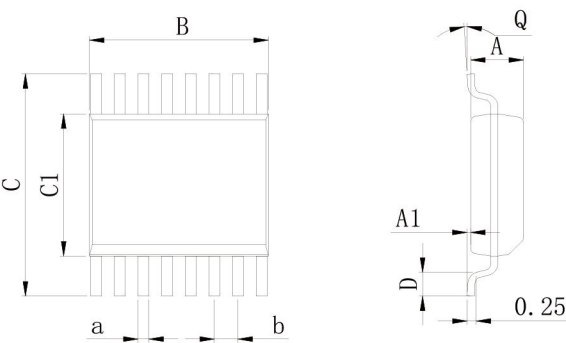
封装外形尺寸

TSSOP-16



Dimensions In Millimeters(TSSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.85	0.05	4.90	6.20	4.30	0.40	0°	0.20	0.65 BSC
Max:	0.95	0.20	5.10	6.60	4.50	0.80	8°	0.25	

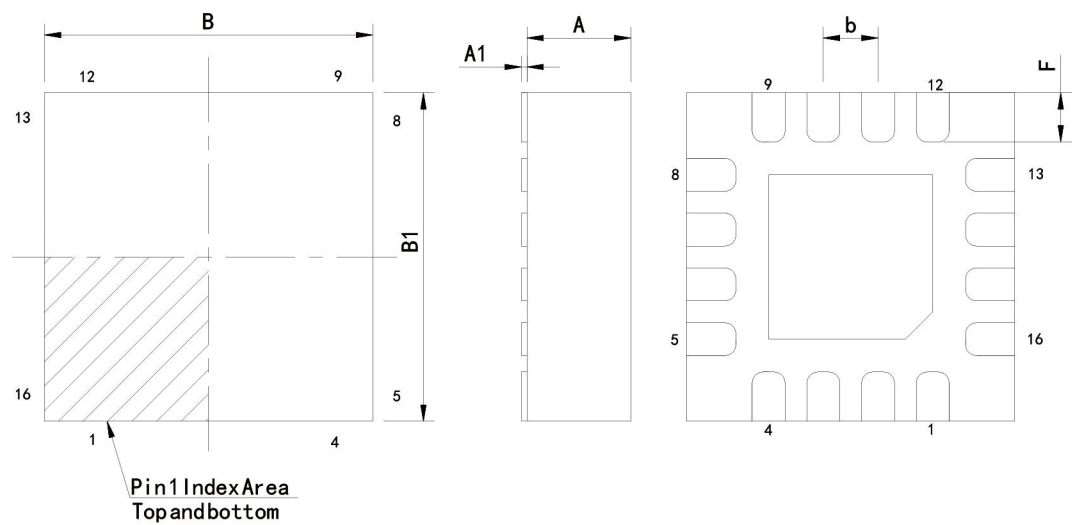
QSOP-16



Dimensions In Millimeters(QSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.80	5.80	3.80	0.40	0°	0.20	0.635 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.25	

封装外形尺寸

QFN-16 3*3



Dimensions In Millimeters(QFN-16 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0	2.90	2.90	0.15	0.25	0.18	0.50TYP
Max:	0.95	0.05	3.10	3.10	0.25	0.45	0.30	