



Gib2492

高速半双工隔离 RS-485 收发器

1 产品特性

- 半双工隔离型 RS-485 收发器
- 25Mbps 数据传输速率
- 5kV 隔离耐压
- 总线引脚 $\pm 8\text{kV}$ ESD (HBM) 防护能力
- 符合 ANSI TIA/EIA-485-A-1998 和 ISO 8482:1987 (E)
- 逻辑侧 5V/3.3V 供电 (V_{DD1})
- 总线侧 5V 供电 (V_{DD2})
- 共模瞬态抑制: $\geq 25\text{kV}/\mu\text{s}$
- 总线上可挂载节点数超过 32 个
- 限流与热关断保护
- 工作温度范围: $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- 宽体 SOW16 封装

2 用途

- 隔离 RS-485 接口
- 工业现场网络
- INTERBUS
- 多点数据传输系统

3 概述

Gib2492 是一款隔离型高速半双工 RS-485/422 总线收发器, 产品符合 ANSI TIA/EIA RS-485-A1998 和 ISO8482:1987 (E) 标准。

Gib2492 在单芯片内集成了三态差分线路驱动器、差分输入接收器以及数字隔离通道三部分主要电路, 数据传输速率可达 25Mbps, 隔离耐压 5kV, 总线引脚具备 $\pm 8\text{kV}$ ESD (HBM) 防护能力。

Gib2492 逻辑侧可采用 5V 或 3.3V 电源供电, 总线侧可采用与逻辑侧隔离的 5V 电源进行供电。产品具有限流和过热关断特性, 能够防止输出短路, 并防止出现由于总线竞争而引起功耗过大的情况

Gib2492 采用宽体 SOW16 封装, 工作温度范围为 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 。

元件信息

料号	封装名称	元件尺寸 (mm)
Gib2492-SW	SOW16	10.30*7.50

4 原理框图

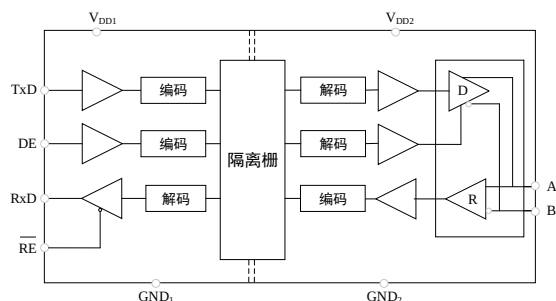


图 4-1 Gib2492 原理框图

目 录

1 产品特性	1
2 用途	1
3 概述	1
4 原理框图	1
5 电气特性	3
6 测试电路与信息	6
7 介质耐电压与 ESD	7
8 绝对最大额定值	7
9 推荐工作条件	8
10 引脚描述	8
11 真值表	9
12 外形尺寸	10
13 应用电路	11
14 SMT 焊接参考	11
15 包装信息	12
16 订购指南	12

修订历史

版本	修订日期	修订内容
V1.00	2024 年 06 月	初始版本

5 电气特性

除另有说明，所有电压均参照其各自的地， $3.0V \leq V_{DD1} \leq 5.5V$ ， $4.5V \leq V_{DD2} \leq 5.5V$ ，所有最大值和最小值规格适用于整个建议工作范围，所有的典型规格在 $T_A=25^\circ\text{C}$ 、 $V_{DD1}=V_{DD2}=5.0V$ 条件下测得。

表 5-1 电气特性

参数	符号	最小	典型	最大	单位	测试条件
电源电压						
逻辑侧电源	V _{DD1}	3.0	3.3/5	5.5	V	
总线侧电源	V _{DD2}	4.5	5.0	5.5	V	
电源电流						
静态电流，逻辑侧						
收发器 Disabled 状态	I _{DD1}			4	mA	DE=0， $\overline{RE}$ =V _{DD1}
TxD/RxD 无传输	I _{DDQ1}			7	mA	DE=V _{DD1} ， $\overline{RE}$ =0，TxD=RxD=V _{DD1}
静态电流，总线侧						
收发器 Disabled 状态	I _{DD2}			7	mA	DE=0， $\overline{RE}$ =V _{DD1}
TxD/RxD 无传输	I _{DDQ2}			8	mA	DE=V _{DD1} ， $\overline{RE}$ =0，TxD=RxD=V _{DD1}
动态电流，逻辑侧	DE=V _{DD1} ， $\overline{RE}$ =0					
TxD/RxD 数据速率 =25Mbps	I _{DD1}			12	mA	
TxD/RxD 数据速率 =1Mbps				10	mA	
动态电流，总线侧	DE=V _{DD1} ， $\overline{RE}$ =0					
TxD/RxD 数据速率 =25Mbps	I _{DD2}			70	mA	A/B 间接 120 Ω 负载
				75	mA	A/B 间接 100 Ω 负载
				95	mA	A/B 间接 54 Ω 负载
TxD/RxD 数据速率 =1Mbps				55	mA	A/B 间接 120 Ω 负载
				60	mA	A/B 间接 100 Ω 负载
				80	mA	A/B 间接 54 Ω 负载
发送端						
差分输出						
差分输出电压	V _{OD1}			V _{DD2}	V	无负载
	V _{OD2}	2.0		V _{DD2}	V	R _L =100 Ω（RS-422），见图 6-1
		1.5		V _{DD2}	V	R _L =54 Ω（RS-485），见图 6-1

参数	符号	最小	典型	最大	单位	测试条件
	$ V_{OD3} $	1.5		V_{DD2}	V	($T_A=25^{\circ}\text{C}$), $-7V\leq V_{TEST1}\leq 12V$, 见图 6-2
$\triangle V_{OD} $ 互补输出状态	$\triangle V_{OD} $	-0.2		0.2	V	$R_L=54\ \Omega$ 或 $100\ \Omega$, 见图 6-1
共模输出电压	V_{OC}		$V_{DD2}/2$	3.0	V	$R_L=54\ \Omega$ 或 $100\ \Omega$, 见图 6-1
$\triangle V_{OC} $ 互补输出状态	$\triangle V_{OC} $	-0.2		0.2	V	$R_L=54\ \Omega$ 或 $100\ \Omega$, 见图 6-1
短路输出电流	I_{OS}	-250		250	mA	$-7V\leq V_{IN}\leq 12V$
输出漏电流（A，B）	I_O			0.8	mA	$DE=0V, V_{DD2}=0V/5V, V_{IN}=12V$
		-3.5			mA	$DE=0V, V_{DD2}=0V/5V, V_{IN}=-7V$
逻辑输入						
输入低阈值	V_{IL}	0.8			V	$DE, \overline{RE}, TxD$
输入高阈值	V_{IH}			2.0	V	$DE, \overline{RE}, TxD$
输入电流	I_{TxD}	-30		+30	uA	$DE, \overline{RE}, TxD$
接收端						
差分输入						
高电平输入阈值				-30	mV	$-7V\leq V_{CM}\leq +12V$
低电平输入阈值		-200			mV	$-7V\leq V_{CM}\leq +12V$
输入电压迟滞	V_{HYS}		30		mV	$V_{OC}=0V$
输入电流（A，B）	I_I			+1.0	mA	$DE=0V, V_{CC}=0V$ 或 $5.5V, V_{IN}=12V$
		-0.8			mA	$DE=0V, V_{CC}=0V$ 或 $5.5V, V_{IN}=-7V$
输入阻抗	R_{IN}	12			k Ω	$-7V\leq V_{CM}\leq +12V$
逻辑输出						
输出低电压	V_{OLRxD}		0.2	0.4	V	$I_{ORxD}=1.5mA, V_A-V_B=-0.2V$
输出高电压	V_{OHRxD}	$V_{DD1}-0.4$	$V_{DD1}-0.2$		V	$I_{ORxD}=-1.5mA, V_A-V_B=-0.03V$
共模瞬态抗扰		25			kV/us	

表 5-2 时序特性

参数	符号	最小	典型	最大	单位	测试条件
发送端						
数据传输速率				25	Mbps	$T_A=125^{\circ}\text{C}$
传输延时, 输出低到高	t_{DPLH}			45	ns	$R_L=54\ \Omega$, $C_{L1}=C_{L2}=50\text{pF}$, 见图 6-3 和图 6-7
传输延时, 输出高到低	t_{DPHL}			45	ns	$R_L=54\ \Omega$, $C_{L1}=C_{L2}=50\text{pF}$, 见图 6-3 和图 6-7
输出偏斜	T_{SKEW}			8	ns	$R_L=54\ \Omega$, $C_{L1}=C_{L2}=50\text{pF}$, 见图 6-3 和图 6-7
上升时间/下降时间	t_{DR} , t_{DF}			10	ns	$R_L=54\ \Omega$, $C_{L1}=C_{L2}=50\text{pF}$, 见图 6-3 和图 6-7
使能时间	t_{ZL} , t_{ZH}			150	us	$R_L=500\ \Omega$, $C_L=100\text{pF}$, 见图 6-4 和图 6-8
关闭时间	t_{LZ} , t_{HZ}			100	ns	$R_L=500\ \Omega$, $C_L=15\text{pF}$, 见图 6-4 和图 6-8
接收端						
数据传输速率				25	Mbps	$T_A=125^{\circ}\text{C}$
传输延时, 输出低到高	t_{RPLH}			45	ns	$C_L=15\text{pF}$, 见图 6-5 和图 6-9
传输延时, 输出高到低	t_{RPHL}			45	ns	$C_L=15\text{pF}$, 见图 6-5 和图 6-9
输出偏斜	T_{SKEW}			8	ns	$C_L=15\text{pF}$, 见图 6-5 和图 6-9
上升时间/下降时间	t_{RR} , t_{RF}			10	ns	$C_L=15\text{pF}$, 见图 6-5 和图 6-9
使能时间	t_{ZL} , t_{ZH}			3.5	us	$R_L=1\text{k}\ \Omega$, $C_L=15\text{pF}$, 见图 6-6 和图 6-10
关闭时间	t_{LZ} , t_{HZ}			100	ns	$R_L=1\text{k}\ \Omega$, $C_L=15\text{pF}$, 见图 6-6 和图 6-10

6 测试电路与信息

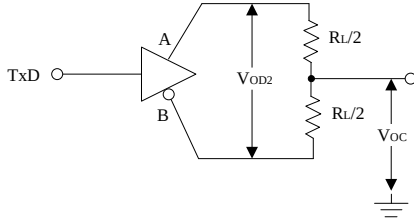


图 6-1 发送器电压测试电路

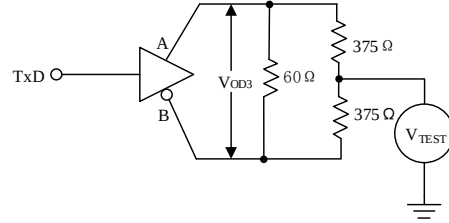


图 6-2 发送器电压测试电路

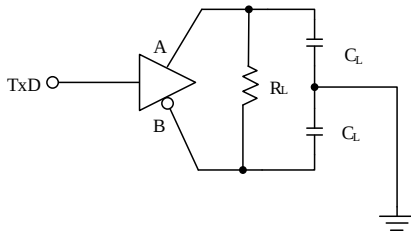


图 6-3 发送器传输延时测试

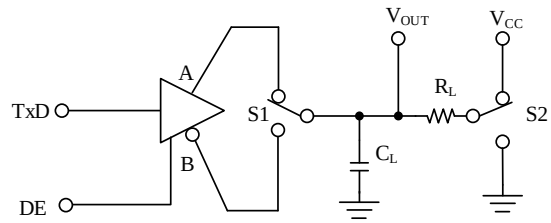


图 6-4 发送器使能/关闭测试

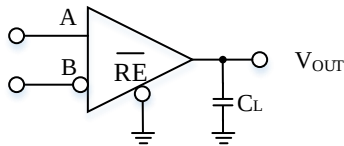


图 6-5 接收器传输延时测试

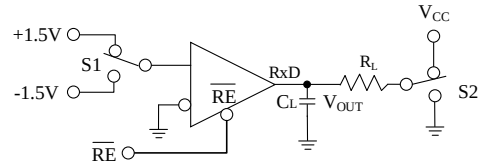


图 6-6 接收器使能/关闭测试

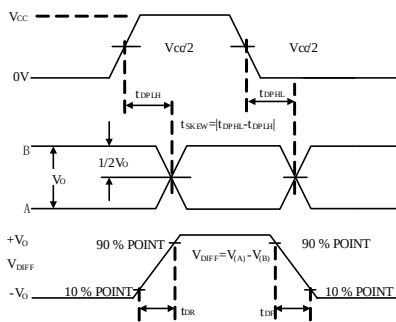


图 6-7 发送器传输延时和上升/下降时间

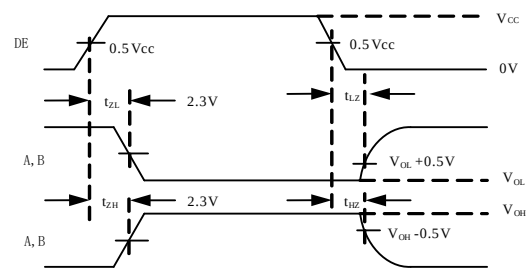


图 6-8 发送器使能/关闭时间

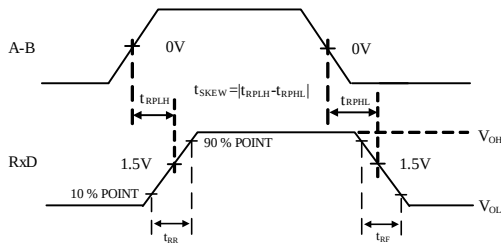


图 6-9 接收器传输延时及上升/下降时间

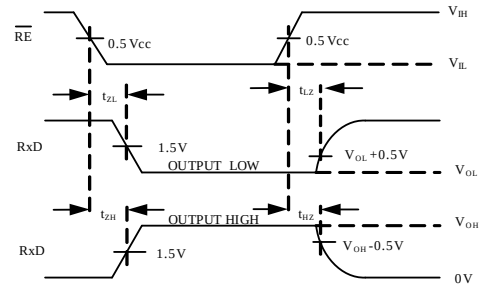


图 6-10 接收器使能/关闭时间

7 介质耐电压与 ESD

表 7-1 介质耐电压与 ESD

名称	描述	数值
隔离耐压	测试信号正极施加点为器件 1 侧 (PIN1~PIN8 短接), 负极施加点为器件 2 侧 (PIN9~PIN16 短接), 持续 60s, 漏电流 $\leq 5\mu\text{A}$	5k Vrms
ESD	总线引脚	$\pm 8\text{k V}$
	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001 的所有引脚	$\pm 2\text{k V}$
	器件充电模式 (CDM), 根据 JEDEC Specification JESD22-C101 的所有引脚	$\pm 2\text{k V}$

8 绝对最大额定值

表 8-1 绝对最大额定值

参数	符号	数值
工作温度	T_A	$-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
贮存温度	T_{stg}	$-40^{\circ}\text{C} \sim 150^{\circ}\text{C}$
电源电压	V_{DD1}	$-0.3\text{V} \sim +6.0\text{V}$
	V_{DD2}	$-0.3\text{V} \sim +6.0\text{V}$
总线终端电压		$-7\text{V} \sim +12\text{V}$
逻辑输入电压	$T_{\text{xD}} \text{ DE } \overline{\text{RE}}$	$-0.3\text{V} \sim V_{\text{DD1}} + 0.3\text{V}$
逻辑输出电压	RxD	$-0.3\text{V} \sim V_{\text{DD1}} + 0.3\text{V}$

9 推荐工作条件

表 9-1 推荐工作条件

参数	符号	数值
工作温度	T_A	$-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$
电源电压	V_{DD1}	3.0V~5.5V
	V_{DD2}	4.5V~5.5V
逻辑高电平输入		2.0V（最小）
逻辑低电平输入		0.8V（最大）
信号传输速率	DR	DC~25Mbps

10 引脚描述

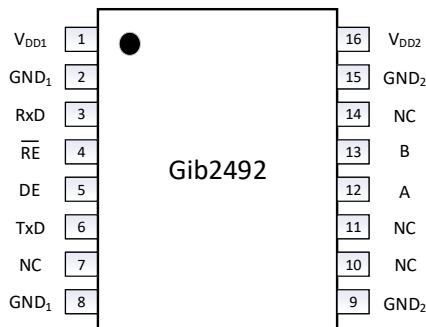


图 10-1 Gib2492 管脚分布

表 10-1 Gib2492 管脚说明

引出端号	引出端符号	功能
1	V_{DD1}	逻辑侧电源输入, V_{DD1} 与 GND_1 之间应连接 0.1uF 和 0.01uF 电容, 且电容位置应尽量靠近引脚
2, 8	GND_1	逻辑侧地, 逻辑侧地引脚芯片内部相连
3	RxD	接收器输出
4	$\overline{RE}$	接收器使能控制, 低有效
5	DE	发送器使能控制, 高有效
6	TxD	发送器输入
7, 10	NC	悬空
9, 15	GND_2	总线侧地, 总线侧地引脚芯片内部相连
11	NC	悬空
12	A	接收器同相输入/发送器同相输出
13	B	接收器反相输入/发送器反相输出

14	NC	悬空
16	V_{DD2}	总线侧电源输入, V_{DD2} 与 GND_2 之间应连接 0.1uF 和 0.01uF 电容, 且电容位置应尽量靠近引脚

11 真值表

表 11-1 发送器真值表

输入		输出	
DE	TxD	A	B
H	H	H	L
H	L	L	H
L	X	Z	Z

表 11-2 接收器真值表

输入		输出
A-B (V)	$\overline{RE}$	RxD
≥ -0.03	L	H
≤ -0.2	L	L
$-0.2 < A-B < -0.03$	L	I
输入开路	L	H

注： H 为高电平, L 为低电平, Z 为高阻, X 为任意电平, I 为不定态。

12 外形尺寸

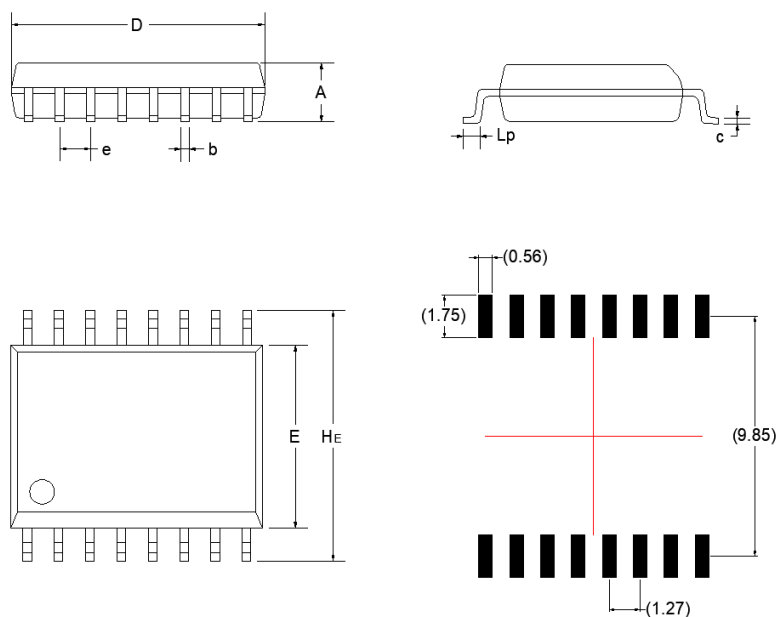


图 12-1 塑封宽体 SOW16 封装外形图 PCB 焊盘参考设计

表 12-1 塑封宽体 SOW16 外形尺寸

尺寸符号	最小	公称	最大
A	—	—	2.65
b	0.35	—	0.43
c	0.25	—	0.29
D	10.20	10.30	10.40
E	7.40	7.50	7.60
e	—	1.27	—
H _E	10.10	10.30	10.50
L _p	0.55	—	0.85

注：未注公差为±0.15（单位为：毫米）

13 应用电路

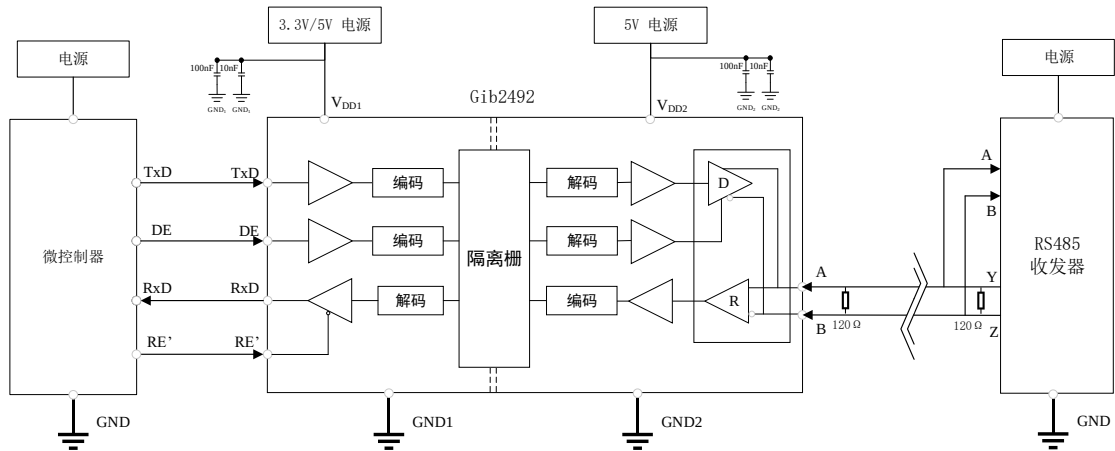


图 13-1 应用设计参考

注：V_{DD1} 和 V_{DD2} 与其相应的地之间应连接 0.1μF 和 0.01μF 电容，且电容位置应尽量靠近引脚。

14 SMT 焊接参考

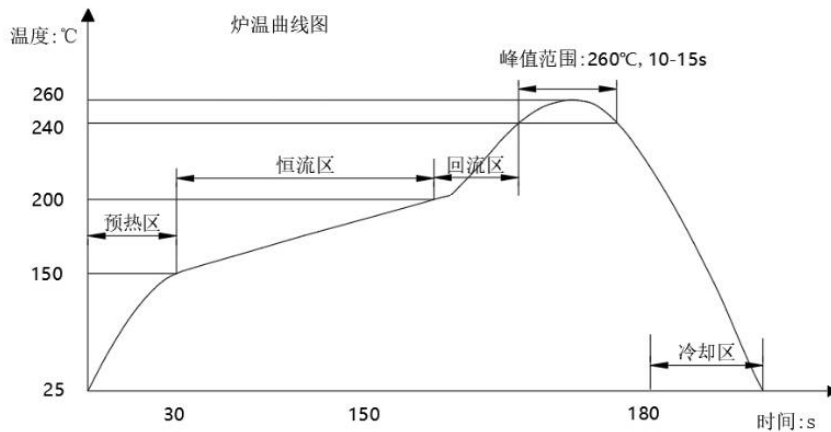


图 14-1 SMT 温度曲线参考图

过程	温度：℃	时间：s	斜率：℃/s
预热	25~150	30~60	3
恒温	150~217	60~120	1~2
回流	217~245	10~30	1
冷却	/	30	5~6

图 15-1 SMT 温度曲线参考图

15 包装信息

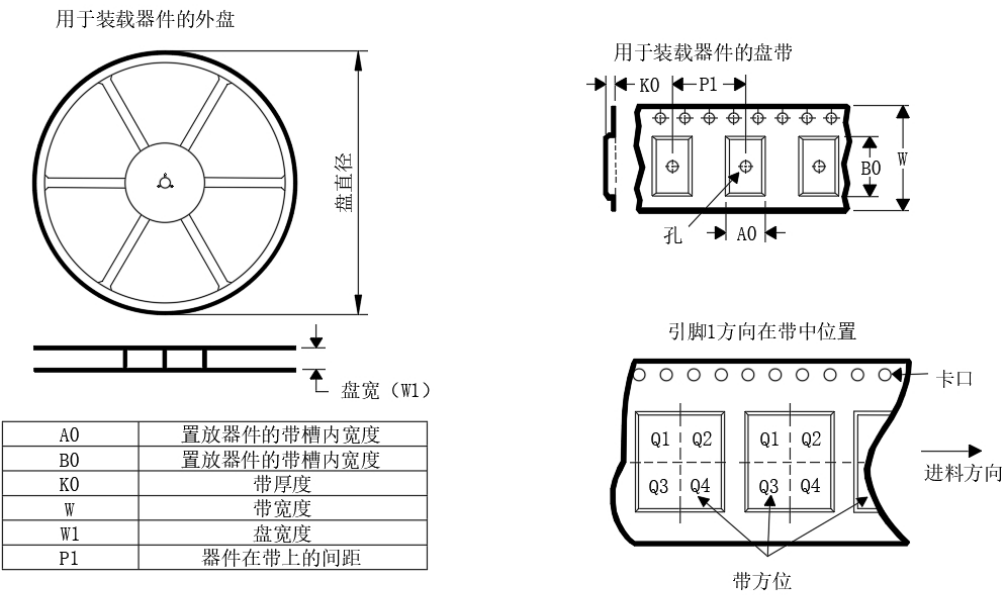


图 15-1 包装外形尺寸

16 订购指南

表 16-1 订购基本信息与封装

型号	温度范围	最大传输速率	封装	包装数量（片/卷）
Gib2492-SW	-40℃~125℃	25Mbps	SOW16	1,000