



Gid3403/Gid3404

隔离式半桥驱动器

1 产品特性

Gid3403/Gid3404 是一个单封装内两个完全隔离半桥栅极驱动器。

- 最高 5kVrms 输入到输出隔离耐压能力
- 最高 8MHz 切换频率
- 4.0A 峰值输出
- 传输延迟时间 60ns(最大)
- 瞬态抑制 >100kV/us
- 重叠保护和可编程死区时间
- 工作温度: -40 至 +125°C
- 封装形式: 宽体 SOW16、窄体 SOP16、及 LGA13

2 用途

- 供电系统
- 电机控制系统
- 直流到直流隔离供电
- 照明控制系统
- 等离子显示器
- 太阳能和工业变换器

3 概述

Gid340X 半桥式隔离驱动器系列将两个独立、隔离的驱动器集成到一个封装内。峰值驱动电流为 4.0A。驱动器输出侧最大供电电压为 24V。

Gid340X 提供最高 5kVrms 耐受电压以及 60ns 快速传送时间。高度的集成、低传送延时、较小的外形及其灵活性和成本效益性使 Gid340X 系非常合 MOSFET/IGBT 门驱动器隔离应用。

元件信息

| 元件料号 | 封装名称 | 本体尺寸 (mm*mm) |
|------------|-------|--------------|
| Gid340X-SW | SOW16 | 10.30*7.50 |
| Gid340X-SN | SOP16 | 9.90*3.90 |
| Gid340X-LB | LGA13 | 5.00*5.00 |

4 原理框图

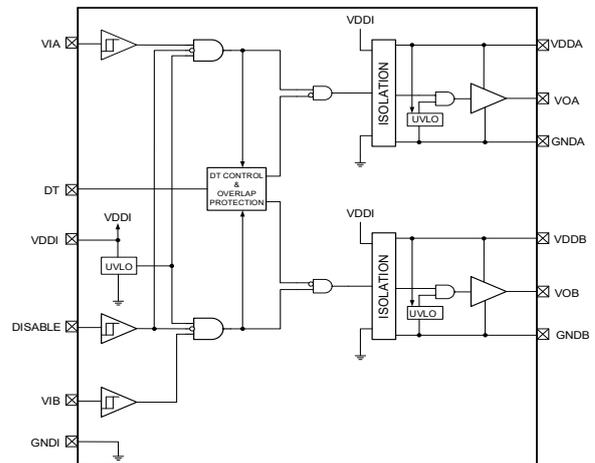


图 4-1 Gid3404 单输入 (PWM) 半桥式隔离驱动器

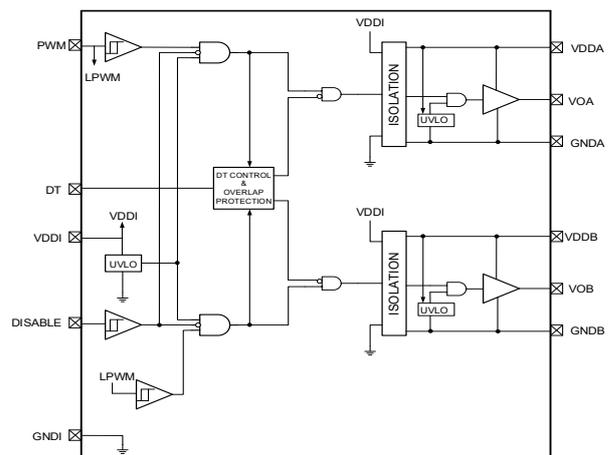


图 4-2 Gid3403 双输入半桥式隔离驱动器

目 录

1 产品特性 1

2 用途 1

3 概述 1

4 原理框图 1

5 电气规格 3

6 测试电路与信息 5

7 热量参数 7

8 介质耐电压与 ESD 7

9 推荐工作条件 7

10 绝对最大额定值 7

11 引脚描述 8

12 真值表 12

13 驱动器功能描述 12

14 外形尺寸 15

15 应用电路 15

16 SMT 焊接参考 18

17 包装信息 19

18 订购指南 19

修订历史

| 版本 | 修订日期 | 修订内容 |
|-------|-------------|-----------------|
| V1.00 | 2024 年 06 月 | 初始版本 |
| V1.01 | 2025 年 02 月 | 纠正 LGA 封装外形尺寸数值 |
| V1.01 | 2025 年 05 月 | 纠正原理框图标注 |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |

5 电气规格

4.5V ≤ V_{VDDI} ≤ 5.5V, V_{VDDA} = V_{VDDB} = 15V。T_A = -40°C 至 +125°C；所有的典型值在 T_A = 25°C 测得。

表 5-1. 电气特性

| 参数 | 符号 | 测试条件 | 最低 | 典型 | 最高 | 单位 |
|------------|--|---|--|-----|------|-------|
| 直流规格 | | | | | | |
| 输入侧供电电压 | V _{VDDI} | | 4.5 | - | 5.5 | V |
| 驱动器供电电压 | V _{VDDA} V _{VDDB} | | 6.5 | - | 24 | V |
| 输入供电静态电流 | I _{VDDI(Q)} | Gid3403 | - | 2 | 3 | mA |
| | | Gid3404 | - | 3.5 | 5 | mA |
| 输出供电静态电流 | I _{VDDA(Q)} I _{VDDB(Q)} | 每通道电流 | - | - | 3 | mA |
| 输入供电有效电流 | I _{VDDI} | 输入频率=500kHz, 无负载 | - | 3.5 | - | mA |
| 输出供电有效电流 | I _{VDDA} I _{VDDB} | 每通道电流输入频率=500kHz, 无负载 | - | 4 | - | mA |
| 输入引脚泄露电流 | I _{VIA} 、I _{VIB} 、I _{IPM} | | -15 | - | +15 | uA dc |
| 输入引脚泄露电流 | I _{DISABLE} | | -15 | - | +15 | uA dc |
| 逻辑高输入阈值 | V _{IH} | | 2.0 | - | - | V |
| 逻辑低输入阈值 | V _{IL} | | - | - | 0.8 | V |
| 输入滞后 | V _{IHYST} | | 200 | 450 | - | mV |
| 逻辑高输出电压 | V _{OAH} V _{OBH} | I _{OA} 、I _{OB} = -1mA | (V _{VDDA} /V _{VDDB}) -0.04 | - | - | V |
| 逻辑低输出电压 | V _{OAL} V _{OBL} | I _{OA} 、I _{OB} = -1mA | - | - | 0.04 | V |
| 输出短路脉冲吸入电流 | I _{VOA(SCL)} I _{VOB(SCL)} | | - | 4.0 | - | A |
| 输出短路脉冲源电流 | I _{VOA(SCH)} I _{VOB(SCH)} | | - | 2.0 | - | A |
| VDDI 欠压阈值 | V _{VDDIUV+} | V _{VDDI} 上升 | 3.60 | 4.0 | 4.45 | V |

| | | | | | | |
|----------------------------|--------------------------------|----------------------------|-------|-------|-------|----|
| VDDI 欠压阈值 | V_{VDDIU-} | V_{VDDI} 下降 | 3.30 | 3.70 | 4.15 | V |
| VDDI 锁定滞后 | $V_{VDDIHYS}$ | | 200 | 300 | - | mV |
| VDDA、VDDB 欠压阈值 | | | | | | |
| 5V 阈值 | V_{VDDAU+} | V_{VDDA} 、 V_{VDDB} 上升 | 5.20 | 5.80 | 6.30 | V |
| 8V 阈值 | V_{VDDBU+} | | 7.50 | 8.60 | 9.40 | V |
| 10V 阈值 | | | 9.60 | 11.10 | 12.20 | V |
| 12.5V 阈值 | | | 12.40 | 13.80 | 14.80 | V |
| VDDA、VDDB 欠压阈值 | | | | | | |
| 5V 阈值 | V_{VDDAU-} | V_{VDDA} 、 V_{VDDB} 下降 | 4.90 | 5.52 | 6.00 | V |
| 8V 阈值 | V_{VDDBU-} | | 7.20 | 8.10 | 8.70 | V |
| 10V 阈值 | | | 9.40 | 10.10 | 10.90 | V |
| 12.5V 阈值 | | | 11.60 | 12.80 | 13.80 | V |
| VDDA、VDDB 锁定滞后 | $V_{VDDAHYS}$ $V_{VDDBHYS}$ | UVLO 电压=5V | 200 | 280 | - | mV |
| VDDA、VDDB 锁定滞后 | $V_{VDDAHYS}$ $V_{VDDBHYS}$ | UVLO 电压=8V | 500 | 600 | - | mV |
| VDDA、VDDB 锁定滞后 | $V_{VDDAHYS}$ $V_{VDDBHYS}$ | UVLO 电压=10V 或 12.5V | 800 | 1000 | - | mV |
| 交流规格 | | | | | | |
| 最小脉冲宽度 | | | - | 15 | - | ns |
| 传输延时 | T_{PHL} 、 T_{PLH} | $C_L=200\text{pF}$ | - | 30 | 60 | ns |
| 脉宽失真 $T_{PLH} - T_{PHL}$ | PWD | | - | - | 10 | ns |
| 最小重叠时间 ¹ | TDD | $DT=V_{VDDI}$ | - | 0.4 | - | ns |
| 可编程死区时间 ² | DT | $R_{DT}=100\text{k}$ | - | 1000 | - | ns |
| | | $R_{DT}=6\text{k}$ | - | 70 | - | ns |
| 输出上升时间 | t_R | $C_L=200\text{pF}$ | - | - | 12 | ns |
| 输出下降时间 | t_F | $C_L=200\text{pF}$ | - | - | 12 | ns |
| 从 Disable True 开始的关闭时间 | t_{SD} | | - | - | 60 | ns |
| 从 Disable False 开始 | $t_{RESTART}$ | | - | - | 60 | ns |

| | | | | | | |
|--|------|---|-----|---|---|----------------|
| 的重启时间 | | | | | | |
| 共模瞬态抑制 | CMTI | V_{VIA} 、 V_{VIB} 、 $PWM=V_{VDD1}$ 或 $0V$ ， $V_{CM}=1500V$ | 100 | - | - | \pm kV/us |
| <p>注意：</p> <ol style="list-style-type: none"> 1. TDD 是不触发重叠保护的最短重叠时间。 2. 可用的最大 RDT 电阻为 220k Ω。 | | | | | | |

6 测试电路与信息

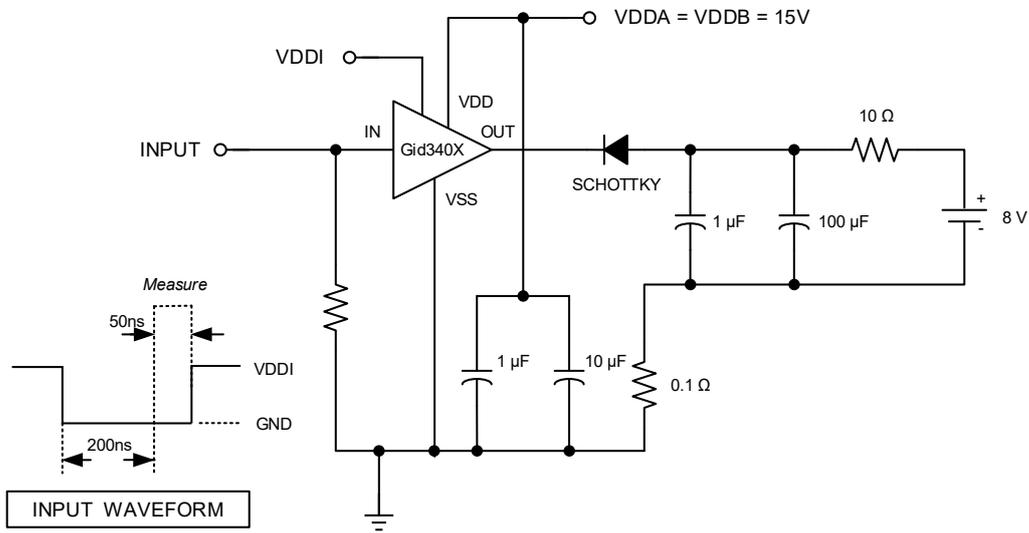


图 6-1 I_{OL} 灌电流测试电路

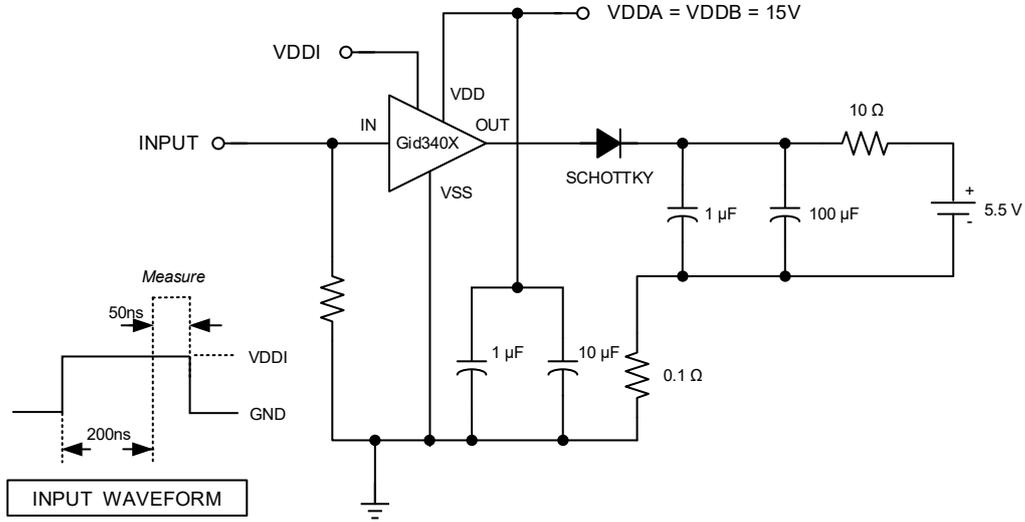


图 6-2 I_{OH} 拉电流测试电路

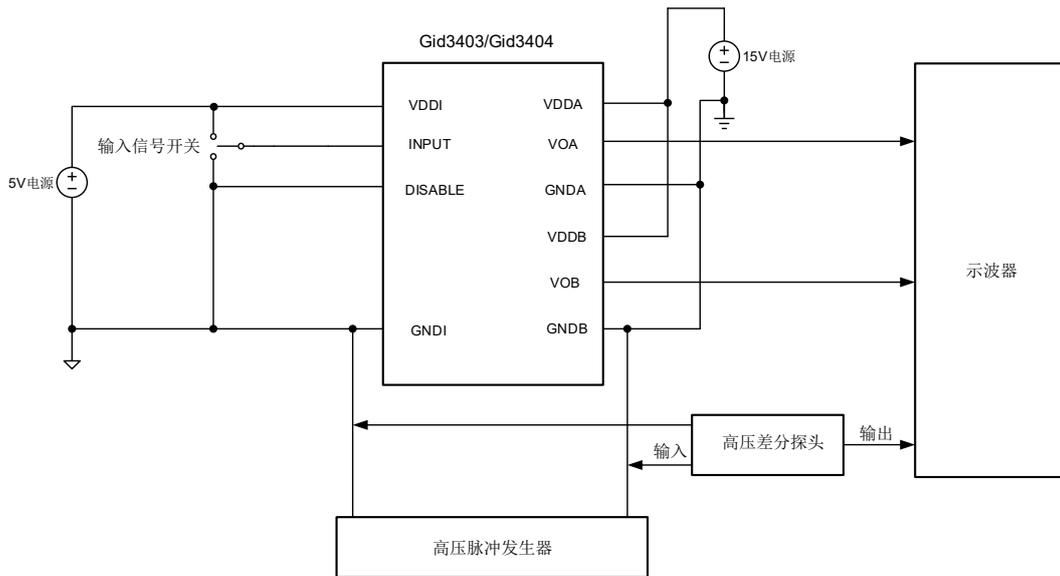


图 6-3 CMTI Test Circuit 测试电路

7 热量参数

表 7-1 热量参数

| 名称 | 描述 | 宽体 | 窄体 | LGA | 单位 |
|-----------------|------------|-----|-----|-----|---------------|
| $R_{\theta JA}$ | IC 结至环境的热阻 | 100 | 105 | 105 | $^{\circ}C/W$ |
| P_D | 设备功耗 | 1.2 | 1.2 | 1.2 | W |

8 介质耐电压与 ESD

表 8-1 介质耐压和 ESD

| 名称 | 参数描述 | 数值 |
|-------|--|------------------|
| 介质耐电压 | 测试信号正极施加点为器件 1 侧，负极施加点为器件 2 侧，持续 60s，漏电流 $\leq 5\mu A$ | 5000Vrms (SOW16) |
| | | 3750Vrms (SOP16) |
| | | 2500Vrms (LGA13) |
| ESD | 人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001 的所有引脚 | $\pm 2.0kV$ |
| | 器件充电模式 (CDM), 根据 JEDEC Specification JESD22-C101 的所有引脚 | $\pm 1.0kV$ |
| | MM 机器模型, ANSI/ESDS5.2-1996 的所有管脚 | $\pm 200V$ |

9 推荐工作条件

表 9-1 推荐工作条件

| 参数 | 符号 | 最低 | 最高 | 单位 |
|----------|-----------|-----|-----|-------------|
| 工作温度 | T_A | -40 | 125 | $^{\circ}C$ |
| 输入端供电电压 | VDDI | 4.5 | 5.5 | V |
| 驱动器端供电电压 | VDDA、VDDB | 6.5 | 24 | V |

10 绝对最大额定值

表 10-1 绝对最大额定值

| 参数 | 符号 | 最低 | 最高 | 单位 |
|----------|-----------|------|-----|-------------|
| 贮存温度 | T_{STG} | -40 | 150 | $^{\circ}C$ |
| 输入端供电电压 | VDDI | -0.6 | 6.0 | V |
| 驱动器端供电电压 | VDDA、VDDB | -0.6 | 27 | V |
| 峰值输出电流 | I_{OPK} | - | 4.0 | A |

11 引脚描述

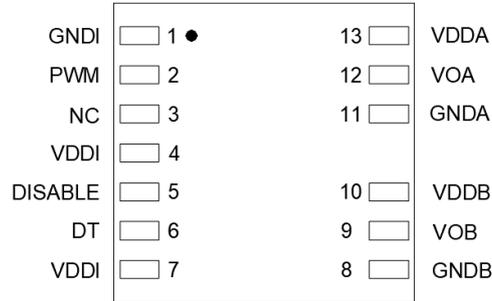


图 11-1 Gid3403 (LGA-13) 管脚定义

表 11-1 Gid3403 (LGA-13) 管脚说明

| 引脚端口 | 名称 | 功能描述 |
|------|---------|---|
| 1 | GNDI | 输入侧接地端。 |
| 2 | VIA | 驱动器 A 逻辑输入端。 |
| 3 | VIB | 驱动器 B 逻辑输入端。 |
| 4 | VDDI | 输入侧供电端。 |
| 5 | DISABLE | 器件禁用。此输入为高时，将无条件驱动输出 VOA、VOB 变为低。强烈推荐将此输入连接到外部逻辑电平，以避免因电容噪声耦合而出现错误操作。 |
| 6 | DT | 死区时间可编程输入。从 DT 连接到接地点的电阻值决定了 VOA、VOB 输出瞬态间的死区时间。当不使用死区时间可编程功能时，将 DT 连接至 VDDI。 |
| 7 | VDDI | 输入侧供电端。 |
| 8 | GNDB | 驱动器 B 接地端。 |
| 9 | VOB | 驱动器 B 输出（低侧驱动器）。 |
| 10 | VDDB | 驱动器 B 供电电压端。 |
| 11 | GNDA | 驱动器 A 接地端。 |
| 12 | VOA | 驱动器 A 输出（高侧驱动器）。 |
| 13 | VDDA | 驱动器 A 供电电压端。 |

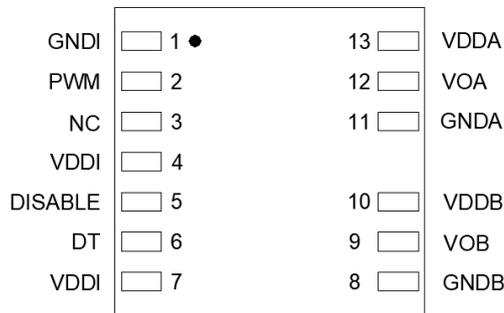


图 11-2 Gid3404 (LGA-13) 管脚定义

表 11-2 Gid3404 (LGA-13) 管脚说明

| 引脚端口 | 名称 | 功能描述 |
|------|---------|---|
| 1 | GNDI | 输入侧接地端。 |
| 2 | PWM | PWM 输入端。 |
| 3 | NC | 无连接 |
| 4 | VDDI | 输入侧供电端。 |
| 5 | DISABLE | 器件禁用。此输入为高时，将无条件驱动输出 VOA、VOB 变为低。强烈推荐将此输入连接到外部逻辑电平，以避免因电容噪声耦合而出现错误操作。 |
| 6 | DT | 死区时间可编程输入。从 DT 连接到接地点的电阻值决定了 VOA、VOB 输出瞬态间的死区时间。当不使用死区时间可编程功能时，将 DT 连接至 VDDI。 |
| 7 | VDDI | 输入侧供电端。 |
| 8 | GNDB | 驱动器 B 接地端。 |
| 9 | VOB | 驱动器 B 输出（低侧驱动器）。 |
| 10 | VDDB | 驱动器 B 供电电压端。 |
| 11 | GNDA | 驱动器 A 接地端。 |
| 12 | VOA | 驱动器 A 输出（高侧驱动器）。 |
| 13 | VDDA | 驱动器 A 供电电压端。 |

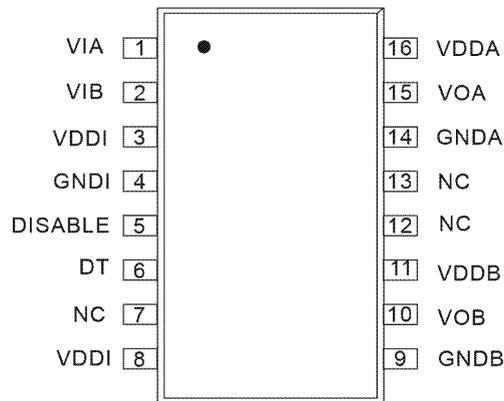


图 11-3 Gid3403 (SOW16\SOP16) 管脚定义

表 11-3 Gid3403 (SOW16\SOP16) 管脚说明

| 引脚端口 | 名称 | 功能描述 |
|------|---------|---|
| 1 | VIA | 驱动器 A 逻辑输入端。 |
| 2 | VIB | 驱动器 B 逻辑输入端。 |
| 3 | VDDI | 输入侧供电端。 |
| 4 | GNDI | 输入侧接地端。 |
| 5 | DISABLE | 器件禁用。此输入为高时，将无条件驱动输出 VOA、VOB 变为低。强烈推荐将此输入连接到外部逻辑电平，以避免因电容噪声耦合而出现错误操作。 |
| 6 | DT | 死区时间可编程输入。从 DT 连接到接地点的电阻值决定了 VOA、VOB 输出瞬态间的死区时间。当不使用死区时间可编程功能时，将 DT 连接至 VDDI。 |
| 7 | NC | 无连接。 |
| 8 | VDDI | 输入侧供电端。 |
| 9 | GNDB | 驱动器 B 接地端。 |
| 10 | VOB | 驱动器 B 输出（低侧驱动器）。 |
| 11 | VDDB | 驱动器 B 供电电压端。 |
| 12 | NC | 无连接。 |
| 13 | NC | 无连接。 |
| 14 | GNDA | 驱动器 A 接地端。 |
| 15 | VOA | 驱动器 A 输出（高侧驱动器）。 |
| 16 | VDDA | 驱动器 A 供电电压端。 |

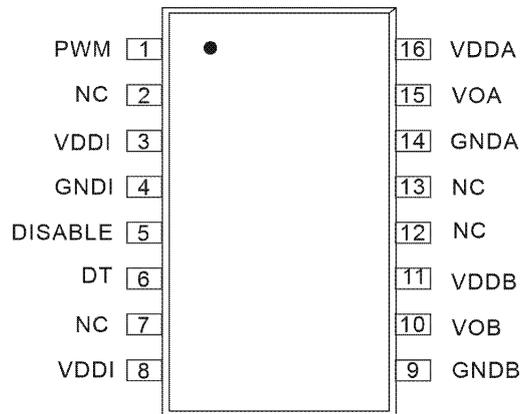


图 11-4 Gid3404 (SOW16\SOP16) 管脚定义

表 11-4 Gid3404 (SOW16\SOP16) 管脚说明

| 引脚端口 | 名称 | 功能描述 |
|------|---------|---|
| 1 | PWM | PWM 输入。 |
| 2 | NC | 无连接。 |
| 3 | VDDI | 输入侧供电端。 |
| 4 | GNDI | 输入侧接地端。 |
| 5 | DISABLE | 器件禁用。此输入为高时，将无条件驱动输出 VOA、VOB 变为低。强烈推荐将此输入连接到外部逻辑电平，以避免因电容噪声耦合而出现错误操作。 |
| 6 | DT | 死区时间可编程输入。从 DT 连接到接地点的电阻值决定了 VOA、VOB 输出瞬态间的死区时间。当不使用死区时间可编程功能时，将 DT 连接至 VDDI。 |
| 7 | NC | 无连接。 |
| 8 | VDDI | 输入侧供电端。 |
| 9 | GNDB | 驱动器 B 接地端。 |
| 10 | VOB | 驱动器 B 输出（低侧驱动器）。 |
| 11 | VDDB | 驱动器 B 供电电压端。 |
| 12 | NC | 无连接。 |
| 13 | NC | 无连接。 |
| 14 | GNDA | 驱动器 A 接地端。 |
| 15 | VOA | 驱动器 A 输出（高侧驱动器）。 |
| 16 | VDDA | 驱动器 A 供电电压端。 |

12 真值表

表 12-1 Gid340X 系列真值表

| Gid3403 真值表 | | | | | | |
|--|----------------|---------|-----|-----|------|------|
| 输入 | | VDDI 状态 | 禁用 | 输出 | | 注释 |
| VIA | VIB | | | VOA | VOB | |
| L | L | 已供电 | L | L | L | -- |
| L | H | 已供电 | L | L | H | -- |
| H | L | 已供电 | L | H | L | -- |
| H | H | 已供电 | L | L | L | 无效状态 |
| X ² | X ² | 未供电 | X | L | L | -- |
| X | X | 已供电 | H | L | L | 禁用器件 |
| 此真值表假设 VDDA 和 VDDB 已供电。 如果 VDDA 和 VDDB 低于 UVLO 阈值会发生欠压锁定。 | | | | | | |
| Gid3404 真值表 | | | | | | |
| PWM 输入 | VDDI 状态 | 禁用 | 输出 | | 注释 | |
| | | | VOA | VOB | | |
| H | 已供电 | L | H | L | -- | |
| L | 已供电 | L | L | H | -- | |
| X | 未供电 | X | L | L | -- | |
| X | 已供电 | H | L | L | 禁用器件 | |
| 此真值表假设 VDDA 和 VDDB 已供电。 如果 VDDA 和 VDDB 低于 UVLO 阈值会发生欠压锁定。 | | | | | | |

13 驱动器功能描述

13.1 欠压锁定操作

启动、正常工作和关闭时的器件行为见图 13-1，其中 UVLO+ 和 UVLO- 分别是正向和负向阈值。请注意输入 VOA 和 VOB 在输入侧电源（VDDI）不存在时默认为低。

13.1.1 欠压锁定

欠压锁定（UVLO）是为了器件启动和关闭时以及 VDD 低于规定的工作电压范围时防止错误操作。Gid340X 输入侧在 $VDDI \leq VDDI_{UV-}$ 时进入 UVLO，在 $VDDI > VDDI_{UV+}$ 退出 UVLO。驱动器输出 VOA 和 VOB 在 Gid340X 输入侧处于 UVLO 时保持为低，且各自的 VDD 供电（VDDA、VDDB）在容差内。每个驱动器输出可独立进出 UVLO。例如，

VOA 在 VDDA 低于 $VDDA_{UV}$ 时无条件进入 UVLO，在 VDDA 上升到 $VDDA_{UV}$ 时退出 UVLO。

13.1.2 控制输入

VIA、VIB 和 PWM 输入是高真值、符合 TTL 电平的逻辑输入。VIA 和 VIB 上逻辑高信号引发相应的输出转为高。对于 PWM 输入版本 (Gid3404) 来说，PWM 输入为高时，VOA 为高且 VOB 为低，而 PWM 信号为低时，VOA 为低且 VOB 为高。

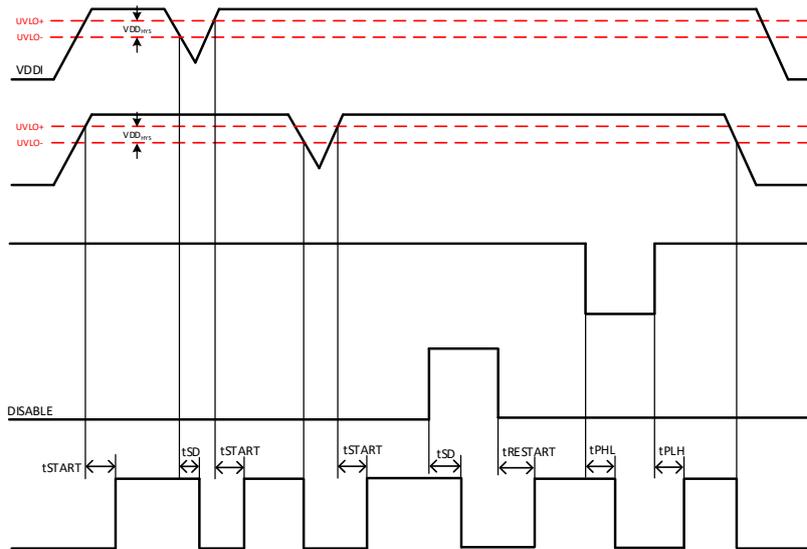


图 13-1 正常工作和关闭时器件的行为

13.1.3 禁用输入

在 DISABLE 输入变为高后，将无条件驱动 VOA 和 VOB 变为低，无论 VIA 和 VIB 状态如何。在 DISABLE=VIH 后，器件在 t_{SD} 内停止工作，且在 DISABLE=VIL 后 $t_{RESTART}$ 内恢复。如果 VDDI 低于其 UVLO 水平（即 VOA/VOB 仍低），则 DISABLE 输入无效。

13.1.4 可编程死区和重叠保护

所有半桥式驱动器 (Gid340X) 都包括可编程重叠保护以防止 VOA 和 VOB 同时为高。这些器件也包括可编程死区时间，在 VOA 和 VOB 瞬态间添加了用户可编程的延时。启用后，死区时间应用于所有瞬态，即使是在重叠恢复后。死区时间延时量 (DT) 由按从 DT 输入接地的一个电阻 (R_{DT}) 编程。公式 1 请注意，死区时间引脚可连接到 VDDI 或保持浮动以便在约 400ps 下提供额定死区时间。驱动 VIA 和 VIB 的器件应提供 TDD 最小死区时间以避免激活重叠保护。两个输入驱动器输入/输出时间波形见图 13-2，死区时间波形见图 13-3

公式 1: $DT \approx 10 * R_{DT}$

DT=dead time(ns) and R_{DT} = dead time programming resistor(k Ω)

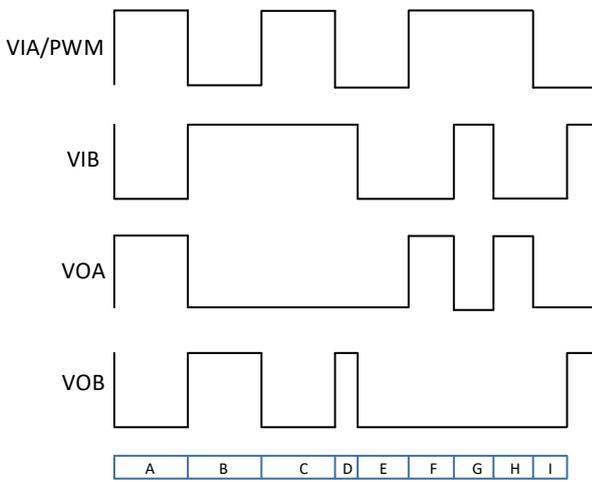


图 13-2 高侧/低侧双输入驱动器的输入/输出波形

| 参考 | 描述 |
|----|---------------------|
| A | 正常工作: VIA 高, VIB 低。 |
| B | 正常工作: VIB 高, VIA 低。 |
| C | 争用: VIA = VIB =高。 |
| D | 从争用中恢复: VIA 过渡低。 |
| E | 正常工作: VIA = VIB =低。 |
| F | 正常工作: VIA 高, VIB 低。 |
| G | 争用: VIA = VIB =高。 |
| H | 从争用中恢复: VIB 过渡低。 |
| I | 正常工作: VIB 过渡高。 |

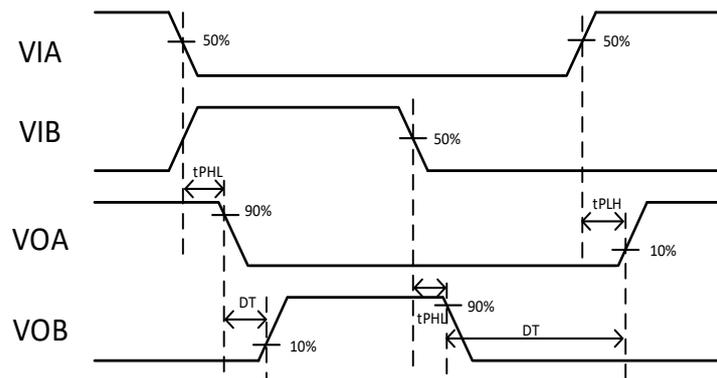


图 13-3 高侧/低侧双输入驱动器的死区时间波形

14 外形尺寸

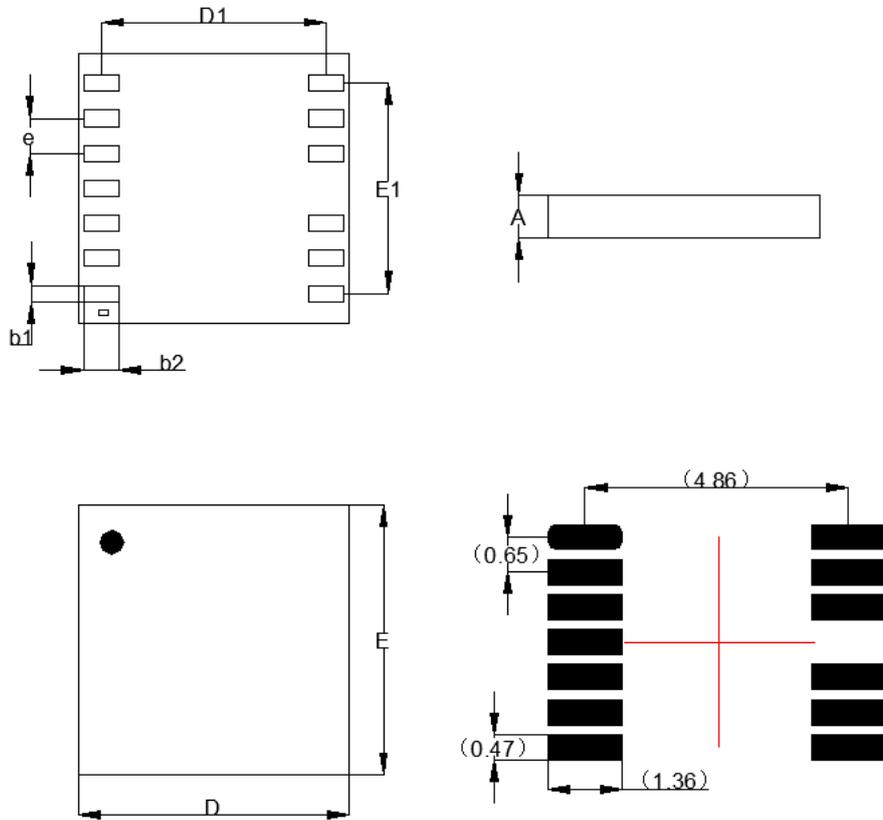


图 14-1 LGA13 封装外形图

表 14-1 LGA13 封装图尺寸

| 尺寸符号 | 最小 | 公称 | 最大 |
|------|------|------|------|
| A | — | — | 0.85 |
| b1 | 0.25 | 0.30 | 0.35 |
| b2 | 0.60 | 0.65 | 0.70 |
| c | 0.17 | 0.20 | 0.23 |
| D | 4.90 | 5.00 | 5.10 |
| E | 4.90 | 5.00 | 5.10 |
| D1 | — | 4.15 | — |
| E1 | — | 3.90 | — |
| e | — | 0.65 | — |

注：未注公差为±0.15（单位为：毫米）

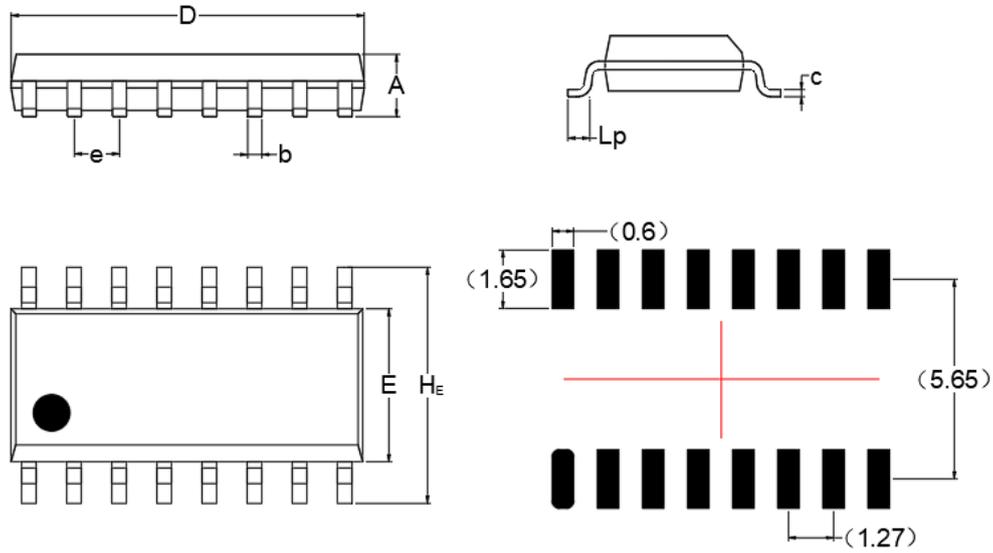


图 14-2 窄体 SOP16 封装外形图

表 14-2 窄体 SOP16 封装图尺寸

| 尺寸符号 | 最小 | 公称 | 最大 |
|------|------|------|-------|
| A | — | — | 1.75 |
| b | 0.39 | — | 0.47 |
| c | 0.20 | — | 0.24 |
| D | 9.80 | 9.90 | 10.00 |
| E | 3.80 | 3.90 | 4.00 |
| e | — | 1.27 | — |
| HE | 5.80 | 6.00 | 6.20 |
| Lp | 0.50 | — | 0.80 |

注：未注公差为±0.15（单位为：毫米）

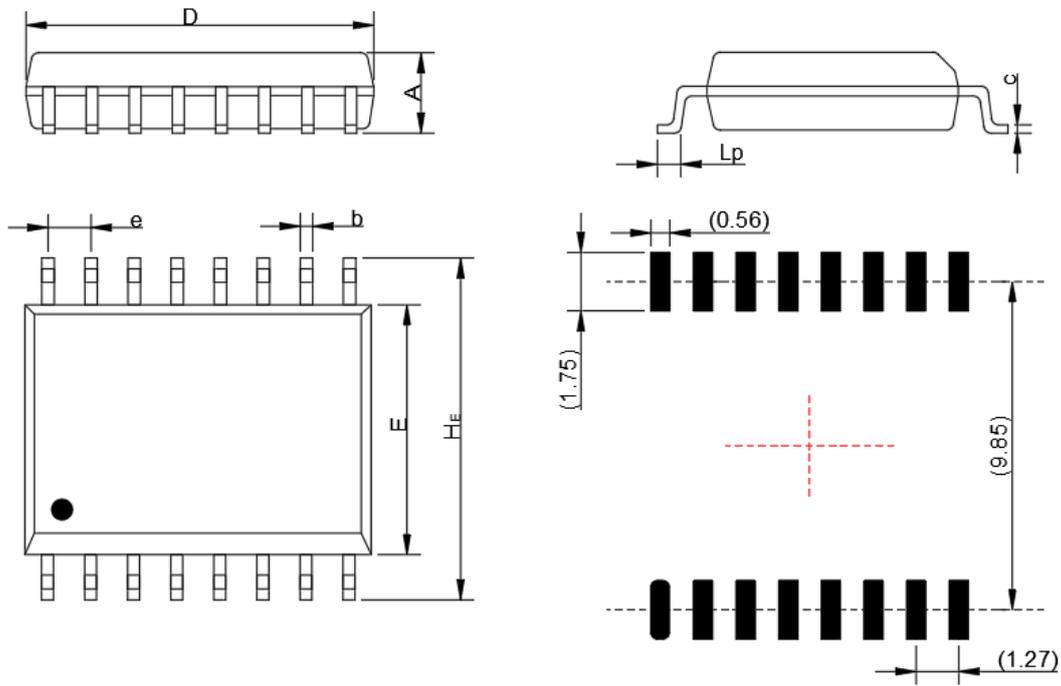


图 14-3 宽体 SOW16 封装外形图

表 14-3 宽体 SOPW16 封装图尺寸

| 尺寸符号 | 最小 | 公称 | 最大 |
|------|-------|---------|-------|
| A | — | — | 2.65 |
| b | 0.35 | — | 0.43 |
| c | 0.25 | — | 0.29 |
| D | 10.20 | — | 10.40 |
| E | 7.40 | — | 7.60 |
| e | — | 1.27BSC | — |
| HE | 10.10 | — | 10.50 |
| Lp | 0.55 | — | 0.85 |

注：未注公差为±0.15（单位为：毫米）

15 应用电路

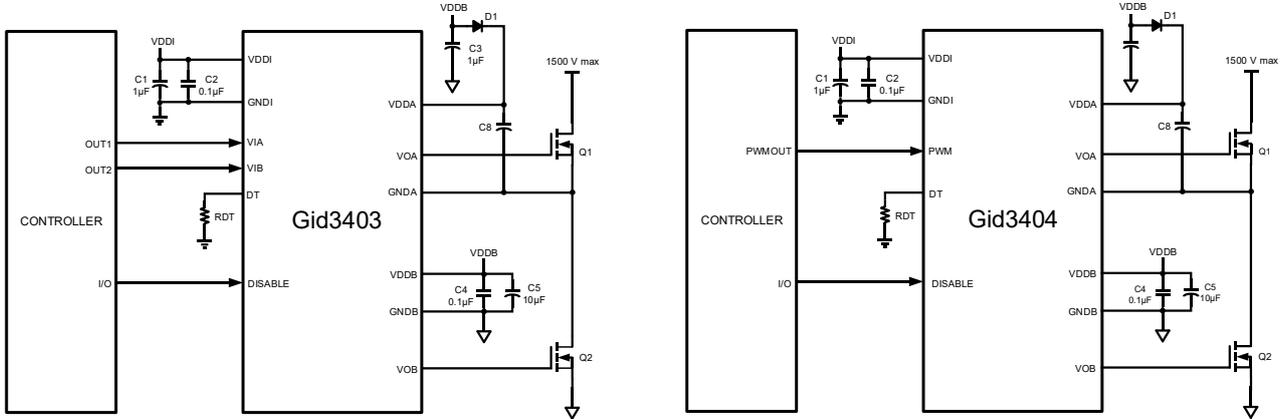


图 15-1 半桥驱动器应用电路

16 SMT 焊接参考

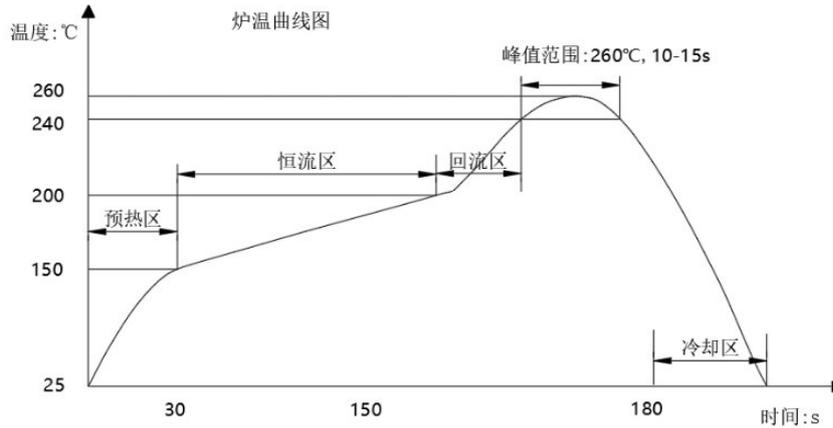


图 16-1 SMT 温度曲线参考图

| 过程 | 温度: °C | 时间: s | 斜率: °C/s |
|----|---------|--------|----------|
| 预热 | 25-150 | 30-60 | 3 |
| 恒温 | 150-217 | 60-120 | 1-2 |
| 回流 | 217-245 | 10-30 | 1 |
| 冷却 | / | 30 | 5-6 |

17 包装信息

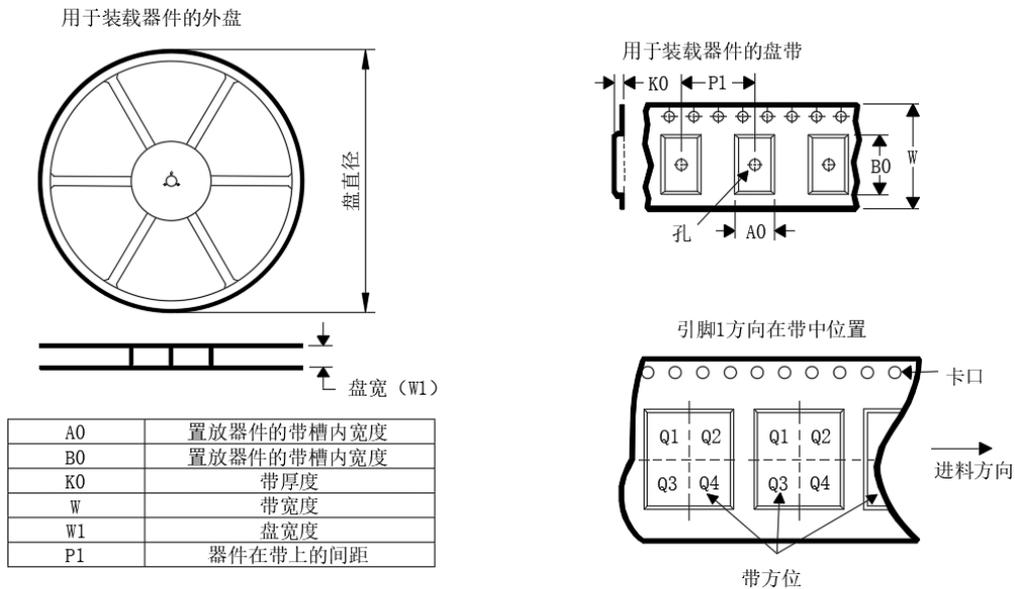


图 17-1 包装外形尺寸

18 订购指南

表 18-1 订购基本信息与封装

| 型号 | 输入 | 峰值电流 | UVLO 电压 | 隔离耐压 | 封装描述 | 包装数量 (片/卷) |
|-------------|---------|------|---------|----------|-----------|------------|
| Gid3403A-LB | VIA、VIB | 4.0A | 5V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3403B-LB | VIA、VIB | 4.0A | 8V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3403C-LB | VIA、VIB | 4.0A | 10V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3403D-LB | VIA、VIB | 4.0A | 12.5V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3404A-LB | PWM | 4.0A | 5V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3404B-LB | PWM | 4.0A | 8V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3404C-LB | PWM | 4.0A | 10V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3404D-LB | PWM | 4.0A | 12.5V | 2.5kVrms | 小体积 LGA13 | 2,500 |
| Gid3403A-SW | VIA、VIB | 4.0A | 5V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3403B-SW | VIA、VIB | 4.0A | 8V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3403C-SW | VIA、VIB | 4.0A | 10V | 5.0kVrms | 宽体 SOW16 | 1,000 |

| 型号 | 输入 | 峰值电流 | UVLO 电压 | 隔离耐压 | 封装描述 | 包装数量 (片/卷) |
|-------------|---------|------|---------|-----------|----------|------------|
| Gid3403D-SW | VIA、VIB | 4.0A | 12.5V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3404A-SW | PWM | 4.0A | 5V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3404B-SW | PWM | 4.0A | 8V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3404C-SW | PWM | 4.0A | 10V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3404D-SW | PWM | 4.0A | 12.5V | 5.0kVrms | 宽体 SOW16 | 1,000 |
| Gid3403A-SN | VIA、VIB | 4.0A | 5V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3403B-SN | VIA、VIB | 4.0A | 8V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3403C-SN | VIA、VIB | 4.0A | 10V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3403D-SN | VIA、VIB | 4.0A | 12.5V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3404A-SN | PWM | 4.0A | 5V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3404B-SN | PWM | 4.0A | 8V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3404C-SN | PWM | 4.0A | 10V | 3.75kVrms | 窄体 SOP16 | 2,500 |
| Gid3404D-SN | PWM | 4.0A | 12.5V | 3.75kVrms | 窄体 SOP16 | 2,500 |