

# 网络串口透传芯片 CH9121

手册

版本：2.6

<https://wch.cn>

## 1、概述

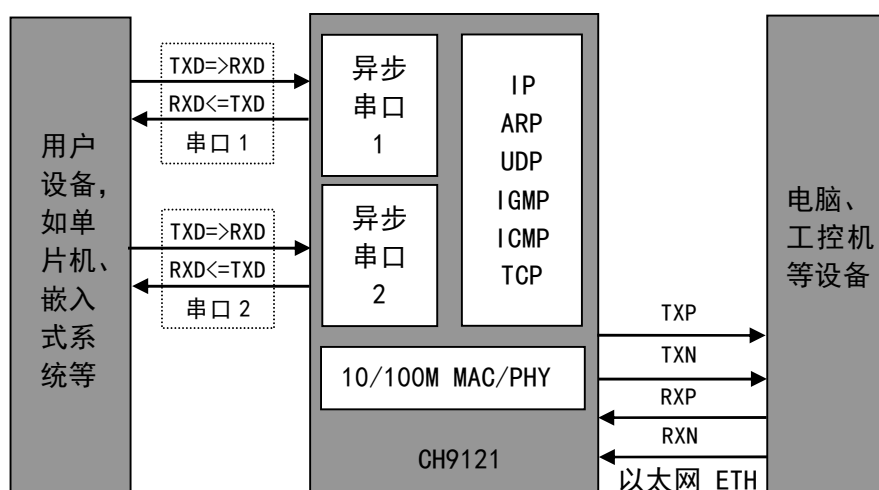
CH9121 是一款网络串口透传芯片，自带 10/100M 以太网介质传输层（MAC）和物理层（PHY），完全兼容 IEEE802.3 协议。内部集成 TCP/IP 协议栈，可实现网络数据包和串口数据的双向透明传输。

CH9121 具有 TCP CLIENT、TCP SERVER、UDP CLIENT、UDP SERVER 4 种工作模式，串口波特率最高可支持到 10Mbps。

用户可通过上位机软件或者串口命令轻松配置参数。建议用户使用上位机软件配置，如需使用串口命令配置，请参考 CH9121EVT 中《CH9121 串口控制命令.PDF》文档。

下图为 CH9121 的应用框图。

图 1-1 CH9121 应用框图



## 2、特点

- 内部自带以太网介质传输层 MAC 和物理层收发器 PHY
- 支持 10/100M，全双工/半双工自适应，兼容 IEEE 802.3 协议
- 支持 MDI/MDIX 线路自动转换
- I/O 口支持 3.3V、2.5V、1.8V 供电，兼容多种电压标准的单片机
- 内置网口上拉电阻、晶振匹配电容，精简外部电路
- 内置 TCP/IP 协议簇，支持 IPv4、ARP、ICMP、IGMP、UDP、TCP 协议
- 支持 DHCP 自动获取 IP 地址，支持 DNS 域名访问
- 工作模式支持 TCP CLIENT、TCP SERVER 和 UDP CLIENT、UDP SERVER 4 种模式
- 同时支持两路独立串口，独立透传
- 串口波特率支持 300bps~10Mbps
- 支持通过上位机软件、串口命令设置芯片工作模式、端口、IP 等网络参数
- 串口支持全双工和半双工串口通讯，支持 RS485 收发自动切换
- 提供 LED 状态显示 Link 和 ACT
- 提供计算机端虚拟串口软件
- 支持 KEEPALIVE 机制
- 提供 TSSOP20 和 LQFP64M 无铅封装

### 3、引脚排列

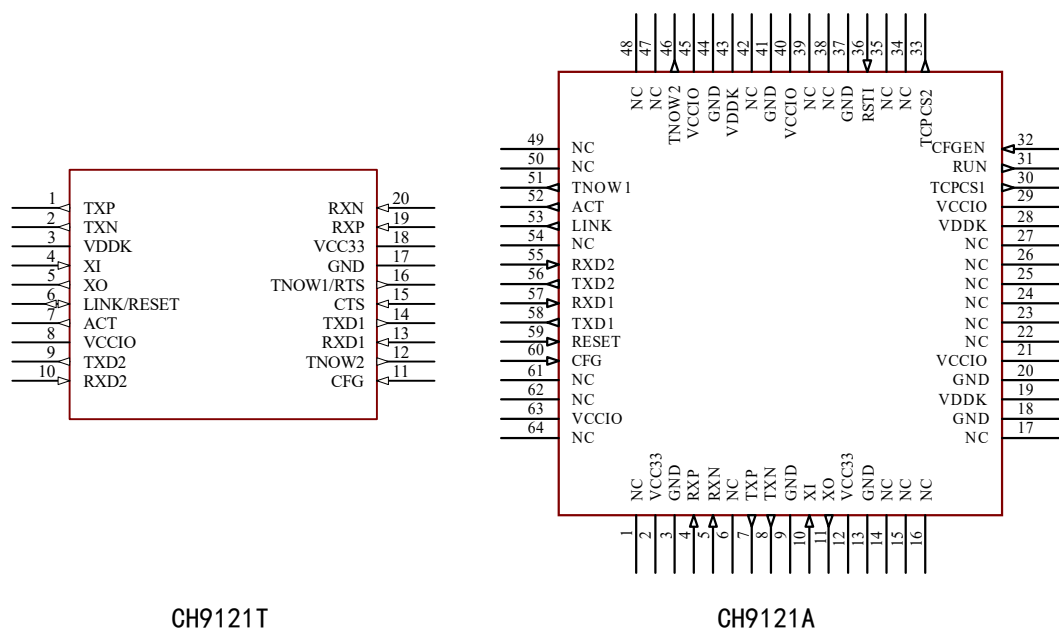


表 3-1 封装说明

封装形式	塑体尺寸	引脚节距		封装说明	订货型号
TSSOP20	4.4*6.5mm	0.65mm	25.6mil	薄小型的 20 脚贴片	CH9121T
LQFP64M	10*10mm	0.5mm	19.7mil	LQFP64M (10*10) 贴片	CH9121A

注：1、新设计建议使用 CH9121T，支持硬件流控，封装更小，外围电路更精简。

2、CH9121A 基于前版 CH9121（无后缀字母）升级，引脚基本兼容，替换时需调整外围电路。

3、前版 CH9121 (无后缀字母) 维持供货但不建议新设计选用。

#### 4、引脚定义

表 4-1 CH9121T 引脚定义

CH9121T 引脚号	引脚 名称	类型	引脚说明
1	TXP	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输出；
2	TXN		10BASE-T/100BASE-TX MDIX 模式下的差分输入。
19	RXP	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输入；
20	RXN		10BASE-T/100BASE-TX MDIX 模式下的差分输出。
3	VDDK	P	外接1uF对地电容贴近芯片放置。
18	VCC33	P	3.3V主电源输入，建议0.1uF并联10uF或4.7uF对地电容贴近芯片放置。
8	VCC10	P	I/O 接口的电源输入，建议 0.1uF 对地电容贴近芯片放置。
17	GND	P	公共接地端。
4	XI	I	晶体振荡器输入，需外接 25MHz 晶体一端，或外部时钟输入，内置晶振匹配电容。
5	XO	O	晶体振荡器反相输出，需外接 25MHz 晶体另一端，内置晶振匹配电容。
6	LINK/RESET	I/O, PU	复用引脚，内置上拉电阻，上电期间检测引脚电平。 低电平选择 RESET 功能，悬空或高电平选择 LINK 功能。 LINK 网络连接指示 LED 输出：

			低电平表示以太网 PHY 已连接； 高电平表示以太网 PHY 未连接。 RESET 控制输入（恢复出厂设置）： 上电期间检测引脚为低电平持续 2 秒则 CH9121 恢复出厂设置，该引脚恢复为高电平后则启用 LINK 功能。
7	ACT	0	载波感应指示 LED 输出： LED 闪烁表示有载波感应信号。
9	TXD2	0	串口 2 数据输出。 （默认关闭）
10	RXD2	I, PU	串口 2 数据输入，内置上拉电阻。 （默认关闭）
11	CFG	I, PU	串口配置模式设置脚，内置上拉电阻，检测到低电平时，进入串口配置模式，悬空或高电平退出配置模式。
12	TNOW2	0	发送状态输出，用于控制串口 2 的 RS485 收发切换。
13	RXD1	I, PU	串口 1 数据输入，内置上拉电阻。 （默认开启）
14	TXD1	0	串口 1 数据输出。 （默认开启）
15	CTS	I, PU	清除发送输入，内置上拉电阻。若是高电平，串口 1 在当前数据传输结束时阻断下一次的数据发送，可以连接对端 RTS 实现硬件流控。 （流控功能默认关闭，可通过上位机或串口命令码配置开启）
16	TNOW1/RTS	0	TNOW1 输出： 发送状态输出，用于控制串口 1 的 RS485 收发切换。 RTS 发送请求输出： 若是低电平，表明串口 1 准备好接收数据，可以连接对端 CTS 实现硬件流控。 （该引脚默认作为 TNOW1，流控功能默认关闭，可通过上位机或串口命令码配置开启，流控功能开启后，该引脚作为 RTS 使用）

表 4-2 CH9121A 引脚定义

CH9121A 引脚号	引脚 名称	类型	引脚说明
4	RXP	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输入； 10BASE-T/100BASE-TX MDIX 模式下的差分输出。
5	RXN		
7	TXP	I/O	10BASE-T/100BASE-TX MDI 模式下的差分输出； 10BASE-T/100BASE-TX MDIX 模式下的差分输入。
8	TXN		
2、12	VCC33	P	3.3V 电源输入，建议 0.1uF 并联 10uF 或 4.7uF 对地电容贴近芯片放置。
19	VDDK	P	外接 1uF 对地电容贴近芯片放置。
28、43	VDDK	P	外接 0.1uF 对地电容贴近芯片放置。
21、29、40、45、63	VCCI0	P	I/O 接口的电源输入，建议 0.1uF 对地电容贴近芯片放置。
3、9、13、18、20、 37、41、44	GND	P	公共接地端。
1、6、14、15、16、 17、22、23、24、 25、26、27、34、 35、38、39、42、 47、48、49、50、	NC	-	保留引脚，建议悬空。

54、61、62、64			
10	XI	I	晶体振荡器输入，需外接 25MHz 晶体一端，或外部时钟输入，内置晶振匹配电容。
11	XO	O	晶体振荡器反相输出，需外接 25MHz 晶体另一端，内置晶振匹配电容。
30	TCPCS1	O	TCP 模式下，端口 1 连接状态指示输出，低电平有效。
31	RUN	O	CH9121 运行状态指示输出。
32	CFGEN	I, PU	网络配置使能脚，内置上拉电阻，上电时检测引脚电平，上电时为低电平则禁止通过上位机配置 CH9121。
33	TCPCS2	O	TCP 模式下，端口 2 连接状态指示输出，低电平有效。
36	RSTI	I, PU	外部复位输入，低电平有效，内置上拉电阻。
46	TNOW2	O	发送状态输出，用于控制串口 2 的 RS485 收发切换。
51	TNOW1	O	发送状态输出，用于控制串口 1 的 RS485 收发切换。
52	ACT	O	载波感应指示 LED 输出： LED 闪烁表示有载波感应信号。
53	LINK	O	网络连接指示 LED 输出： 低电平表示以太网 PHY 已连接， 高电平表示以太网 PHY 未连接。
55	RXD2	I, PU	串口 2 数据输入，内置上拉电阻。 (默认关闭)
56	TXD2	O	串口 2 数据输出。 (默认关闭)
57	RXD1	I, PU	串口 1 数据输入，内置上拉电阻。 (默认开启)
58	TXD1	O	串口 1 数据输出。 (默认开启)
59	RESET	I, PU	内置上拉电阻，上电期间检测引脚为低电平持续 2 秒则 CH9121 恢复出厂设置
60	CFG	I, PU	串口配置模式设置脚，内置上拉电阻，检测到低电平时，进入串口配置模式，高电平退出配置模式。

注 1: I = 输入; O = 输出; I/O = 输入/输出; P = 电源; PU = 内置上拉电阻。

## 5、功能参数说明

### 5.1 简介

CH9121 为网络串口透传芯片，可实现串口数据与网络数据的双向透明传输，支持 TCP CLEINT/SERVER, UDP CLIENT/SERVER 4 种工作模式，串口波特率支持范围为 300bps~10Mbps，使用前需通过上位机软件 NetModuleConfig.exe 或者串口命令配置芯片的网络参数和串口参数，配置完成后，CH9121 将配置参数保存至内部存储空间，芯片复位后，CH9121 将按保存的配置值工作。

### 5.2 基础参数

CH9121 基础参数部分包括：名称、MAC 地址显示、自动获取 IP 地址设置、手动 IP 地址设置（包括 CH9121 的 IP 地址、子网掩码、默认网关）、串口协商配置。

表 5-1 基础参数

基础参数	描述
名称	名称主要为方便局域网内 CH9121 芯片管理，长度不超过 20 字节；
MAC 地址	显示了当前选中芯片的 MAC 地址；
网络参数	CH9121 有两种方式设置网络参数： (1) DHCP，即自动向具有 DHCP SERVER 功能的网关设备获取网络参数； (2) 手动设置 IP 地址、子网掩码、默认网关。
串口协商配置	可通过上位机打开串口协商配置功能，通过串口握手的方式进入串口配置模式，默认关闭。

### 5.3 端口参数

CH9121 端口参数部分包括：网络模式、本地端口、目标 IP/域名、目的端口、串口波特率/数据位/停止位/校验位、网线断开处理、RX 打包长度、RX 打包超时、网络连接时操作。

表 5-2 端口参数

端口参数	描述
网络模式、本地端口、目标 IP/域名、目的端口	网络模式（TCP SERVER/CLIENT, UDP SERVER/CLIENT）、目的 IP 地址、本地/目的端口为网络通信的基本参数，其中目的 IP 地址也可以通过域名的方式进行访问。
串口	串口波特率范围为 300bps~10Mbps。 CH9121 有两种串口基准时钟模式。用户可以通过上位机软件或命令码修改 CH9121 串口内部基准时钟以减小串口通信误差。CH9121 串口基准时钟默认模式为“Default”，可根据需求调整至“Classical”，详参 6.1.1 章节。
网线断开处理	当网线断开的时候，可配置 CH9121 是内部主动关闭 TCP 连接还是不采取任何动作。
RX 打包长度	RX 打包长度范围是 1~1024。 当 CH9121 串口接收数据长度达到设定长度时，CH9121 会立即将串口数据打包并通过网络发送出去。
RX 打包超时	超时时间设置范围为 0~200，单位时间约为 5 毫秒。 比如设超时值为 1 时，当串口接收缓冲区数据长度未达到 RX 打包长度时，且串口在超过 5ms 时间内没有接收到新的数据时会产生串口超时。 产生串口超时后，CH9121 会把串口接收到的数据通过网络发送出去。当超时时间设为 0 时，启用内部硬件超时（超过接收 4 字节数据所需时间没收到新的数据）机制，适用于实时性要求比较高，以及大批量数据收发场合。
网络连接时操作	在 TCP 连接建立前串口收到的数据在 TCP 建立时可选择清空（丢弃）、或者保留。

5.4 默认配置

CH9121 出厂时，端口 2 默认关闭，端口 1 默认工作在 TCP CLIENT 模式，网络相关默认参数见下表。

表 5-3 默认参数

默认配置	描述
设备 IP	192.168.1.200
子网掩码	255.255.255.0
默认网关	192.168.1.1
本地端口	2000
目的 IP	192.168.1.100
目的端口	1000
串口协商配置	关，不允许通过串口握手的方式进入串口配置模式
波特率	9600
数据位	8
停止位	1
校验	无
网线断开处理	主动关闭 TCP 连接
RX 打包长度	1024
RX 打包超时	0
网络连接时操作	不清空串口缓冲区

## 6、功能说明

### 6.1 异步串口

CH9121 提供端口 1 和端口 2 两个异步串口。

异步串口信号线包括：串行数据输入引脚 RXD 和串行数据输出引脚 TXD，CH9121T 的串口 1 还提供 RTS 和 CTS 用于高波特率下硬件自动流控。通过串行接口，CH9121 可以用最少的连线与单片机、DSP、MCU 进行点对点连接。

CH9121 串口发送信号的波特率误差小于 0.3%，串口接收信号的允许波特率误差不大于 2%。串行数据格式支持 5、6、7、8 位的数据位和 1 位或 2 位的停止位，并且支持奇校验、偶校验、无校验、空白 0 校验及标志 1 校验。默认是标准的字节传输模式，包括 1 个起始位、8 个数据位、1 个停止位、无校验。用户可根据实际需求进行修改。

#### 6.1.1 串口波特率

CH9121 默认的串行通讯波特率为 9600bps，用户可随时通过上位机软件或者串口命令码选择合适的通讯波特率。配置完成后，CH9121 将波特率参数保存至内部存储空间，芯片复位后，CH9121 将按保存的波特率工作。

CH9121 提供两种串口基准时钟模式，默认为 Default 模式，用户可根据下表选用合适的串口基准时钟模式和波特率。

表 6-1 串口基准时钟与串口波特率选择

波特率 (bps)	串口基准时钟	
	Default 模式 (默认模式)	Classical 模式
300	可用	可用
600	可用	可用
1200	可用	可用
2400	可用	可用
4800	可用	可用
9600	可用	可用
14400	可用	可用
19200	可用	可用
38400	可用	可用
57600	可用	可用
115200	可用	可用
230400	可用	不可用
460800	可用	不可用
921600	可用	不可用
1M	不可用	可用
2M	不可用	可用
5M	不可用	可用
10M	不可用	可用

注：CH9121 两个端口共用一个串口基准时钟，用户可设置两个端口为不同波特率，但需确保两种波特率在当前串口基准时钟模式下都可用。

### 6.2 其它硬件

CH9121 芯片内部集成了 10M/100M 以太网 PHY、MAC、异步串口、SRAM、高速 MCU 和 PLL 倍频器、电源上电复位电路等。

CH9121 芯片内置了电源上电复位电路，也可通过 RSTI 引脚拉低控制复位。CH9121A 的 RSTI 引脚

用于从外部输入异步复位信号；当 RSTI 引脚为低电平时，CH9121A 芯片被复位；当 RSTI 引脚恢复为高电平后，CH9121A 将进入约 15ms 的初始化阶段，在这段时间内主机禁止操作 CH9121A。



## 7、参数说明

### 7.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

表 7-1 绝对最大值

名称	参数说明	最小值	最大值	单位
$T_A$	工作时的环境温度	-40	85	°C
$T_J$	结温度范围	-40	100	°C
$T_S$	存储时的环境温度	-55	150	°C
$V_{CC33}$	工作电源电压	-0.4	4.0	V
$V_{CC10}$	I/O 电源电压	-0.4	4.0	V
$V_{DDK}$	内核模拟电路的电源退耦端	-0.4	1.5	V
$V_{ETH}$	ETH 物理信号引脚上的电压	-0.4	$V_{CC33}+0.4$	V
$V_{IN}$	引脚上的输入电压	-0.4	$V_{CC10}+0.4$	V
$V_{ESD(HBM)}$	普通 I/O 引脚的 ESD 静电放电电压（HBM）	6K		V
$I_{IO}$	I/O 引脚上的吸收电流		20	mA
	I/O 引脚上的输出电流		20	

### 7.2 电气参数

表 7-2 电气参数（ $V_{CC33} = 3.3V$ ,  $V_{CC10} = 3.3V$ ,  $T_A = 25^\circ C$ ）

名称	参数说明	最小值	典型值	最大值	单位
$V_{CC33}$	工作电源电压	3.2	3.3	3.4	V
$V_{CC10}$	I/O 电源电压	1.7	3.3	3.6	V
$V_{IL}$	I/O 引脚，输入低电平电压	$V_{CC10} = 3.3V$		0.8	V
		$V_{CC10} = 1.8V$		0.6	
$V_{IH}$	I/O 引脚，输入高电平电压	$V_{CC10} = 3.3V$		$V_{CC10}$	V
		$V_{CC10} = 1.8V$		$V_{CC10}$	
$V_{OL}$	低电平输出电压，单个引脚吸收 5mA 电流		0.4	0.6	V
$V_{OH}$	高电平输出电压，单个引脚输出 5mA 电流	$V_{CC10}-0.6$	$V_{CC10}-0.4$		V
$V_{hys}$	I/O 施密特触发器电压迟滞		150		mV
$C_{IO}$	I/O 引脚电容		5		pF
$R_{PU}$	上拉等效电阻	30	40	55	k $\Omega$
$R_{PD}$	下拉等效电阻	30	40	55	k $\Omega$
$t_{f(10)out}$	输出高至低电平的下降时间			6.5	ns
$t_{r(10)out}$	输出低至高电平的上升时间			11	ns

注：以上均为设计参数保证。

### 7.3 功耗

表 7-3 功耗（ $AV_{DD33} = 3.3V$ ,  $V_{DD10} = 3.3V$ ,  $T_A = 25^\circ C$ ）

符号	参数	条件 (所有电流，含网络变压器)	典型值	单位
$I_{DD0}$	传输状态下的供应电流	100BASE-TX 通路链接成功并且在收发通道上有数据包	76.1	mA
		10BASE-TX 通路链接成功并且在收发通道上有数据包	50.2	
$I_{DD1}$	空闲状态下的供应电流	100BASE-TX 通路链接成功并且在收发通道上无任何数据包	76.2	mA
		10BASE-TX 通路链接成功并且在收发通道上	48.1	

		无任何数据包		
I <sub>DD2</sub>	断开状态下的供应电流	100BASE-TX和10BASE-TX通路均未链接成功且PHY处于自动协商状态。	55	mA

7.4 交流电气特性和时序

表 7-4 振荡器及晶振时序参数表

符号	参数	条件	最小值	典型值	最大值	单位
TCKF	晶体频率	建议 30ppm 内	24.999	25	25.001	MHz
TPWH	时钟脉冲宽度高		15	20	25	ns
TPWL	时钟脉冲宽度低		15	20	25	ns

注：X1 和 X0 引脚已分别内置负载电容 12pF 的外部晶体所需的两个振荡电容，外部只需要晶体；如果另选负载电容 20pF 的外部晶体，那么 X1 和 X0 需要分别对地额外加 15pF 的振荡电容。

表 7-5 复位时序参数表

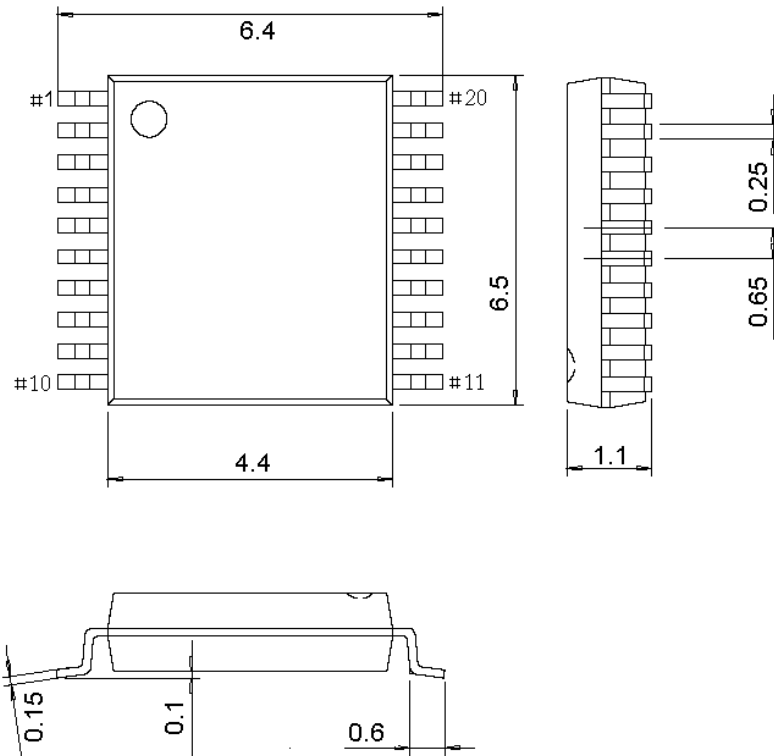
符号	参数	最小值	典型值	最大值	单位
t <sub>RSTTEMP0</sub>	RSTI 低电平宽度	1			us
t <sub>RSTTEMP1</sub>	RSTI 高电平至主机可操作	11	15	19	ms
t <sub>RSTTEMP2</sub>	复位命令生效至主机可操作	10	14	18	ms
t <sub>RSTTEMP3</sub>	电源上电复位至主机可操作	25	29	34	ms

## 8、封装信息

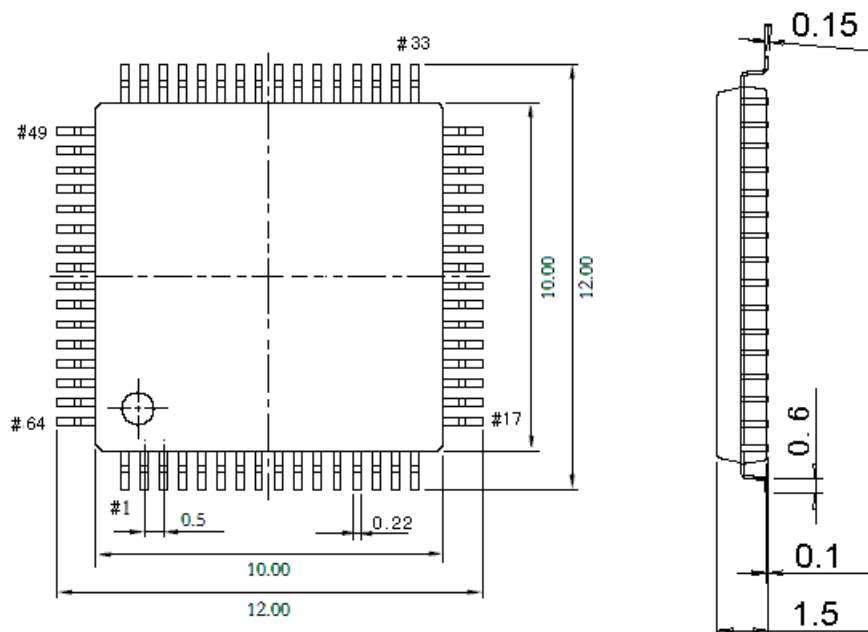
说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

### 8.1 TSSOP20



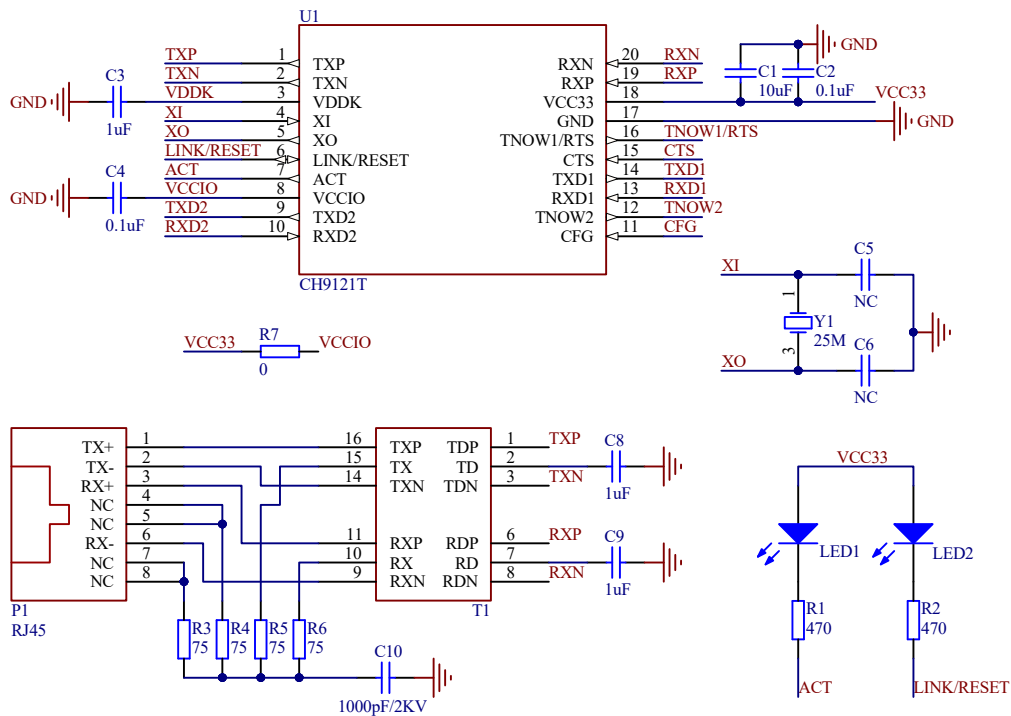
### 8.2 LQFP64M



## 9、应用

### 9.1 CH9121T 参考电路

图 9-1 CH9121T 硬件参考电路



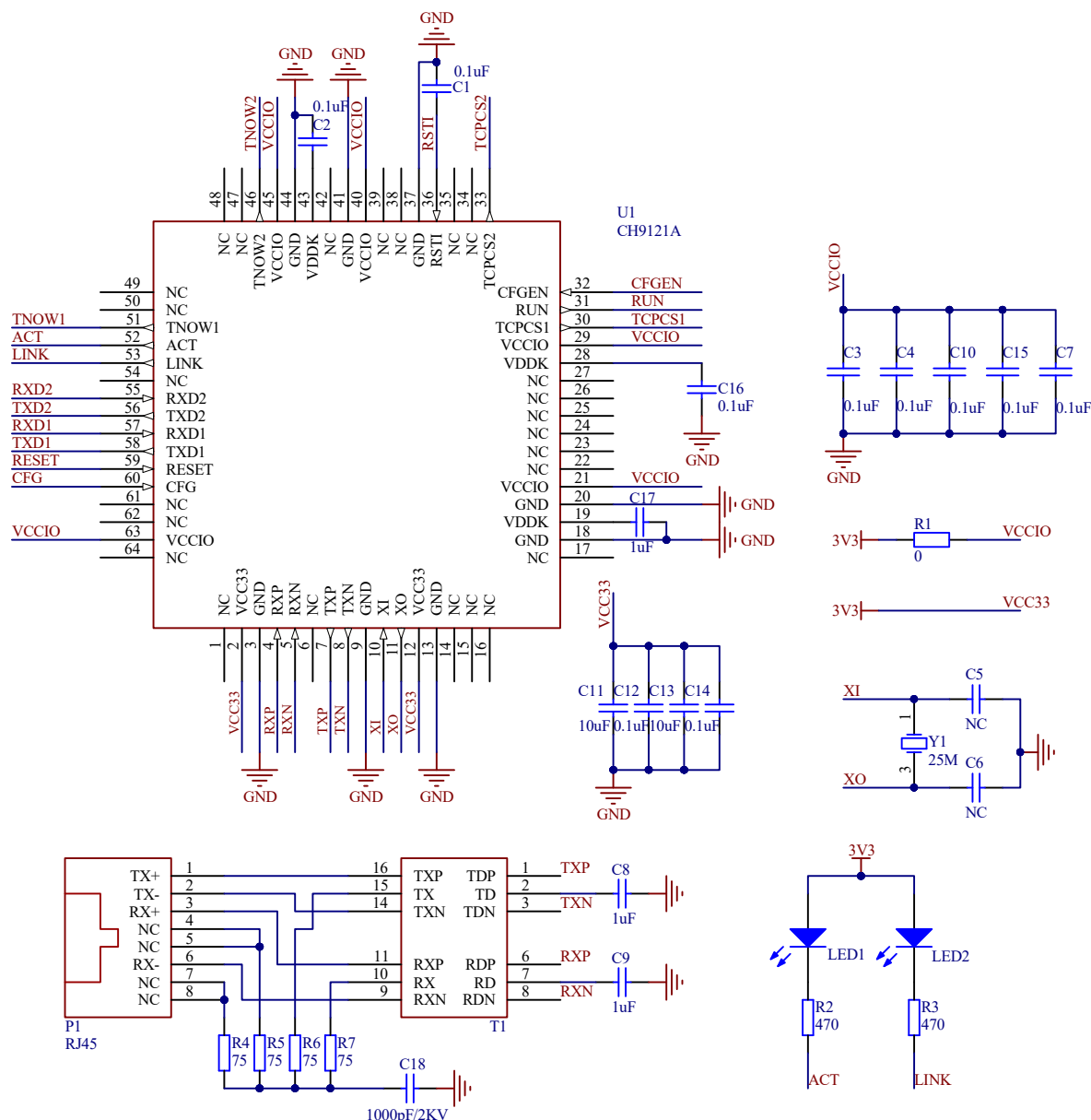
CH9121T 已内置了晶体 Y1 的部分振荡电容，C5 和 C6 可以根据晶体参数调节。对于负载电容为 12pF 的 Y1，无需 C5 和 C6；对于负载电容为 20pF 的 Y1，C5 和 C6 建议各 15pF。

CH9121T 已内置以太网 50Ω 阻抗匹配电阻，外部不要再接 49.9Ω 或 50Ω 电阻，等效于电压驱动。

T1 是 ethernet 网络变压器，其中心抽头分别通过电容 C8 和 C9 接地，不要接任何电源。

### 9.2 CH9121A 参考电路

图 9-2 CH9121A 硬件参考电路



CH9121A 已内置了晶体 Y1 的部分振荡电容, C5 和 C6 可以根据晶体参数调节。对于负载电容为 12pF 的 Y1, 无需 C5 和 C6; 对于负载电容为 20pF 的 Y1, C5 和 C6 建议各 15pF。

CH9121A 已内置以太网 50  $\Omega$  阻抗匹配电阻，外部不要再接 49.9  $\Omega$  或 50  $\Omega$  电阻，等效于电压驱动。

T1 是 ethernet 网络变压器，其中心抽头分别通过电容 C8 和 C9 接地，不要接任何电源。

C3、C4、C7、C10、C15 需各自贴近 VCC10 引脚放置，C11、C12、C13、C14 应成对配置，每组包含一个 10uF 和一个 0.1uF 的电容，并分别紧邻各自的 VCC33 引脚布置。

从前版 CH9121（无后缀字母）升级到 CH9121A，虽然两者引脚基本兼容，但网络变压器等外围电路连接可能需要调整，具体改动请参考 WCH 官方论坛相关文章或联系技术支持。